

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年5月28日 (28.05.2009)

PCT

(10) 国際公開番号
WO 2009/066679 A1

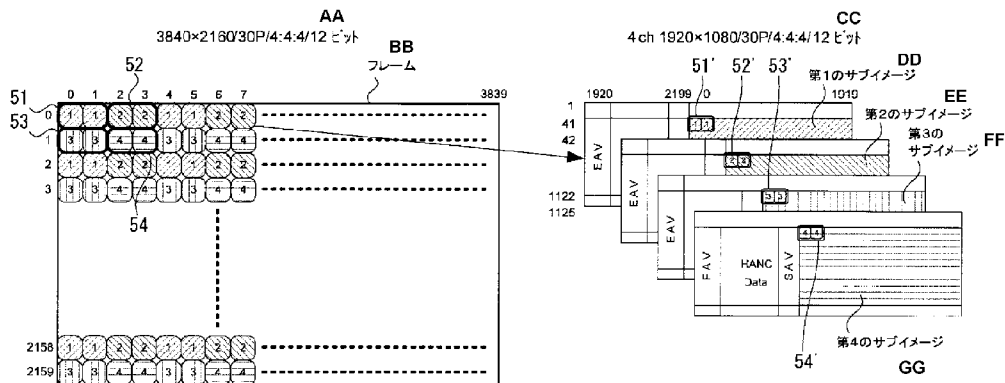
- (51) 国際特許分類:
H04N 5/222 (2006.01) H04N 7/173 (2006.01)
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 山下 重行 (YAMA-MASHITA, Shigeyuki) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2008/070992
- (22) 国際出願日: 2008年11月19日 (19.11.2008)
- (74) 代理人: 角田 芳末, 外 (TSUNODA, Yoshisue et al.); 〒1510073 東京都渋谷区笹塚1-64-8 笹塚サウスビル Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (30) 優先権データ:
特願 2007-303629
2007年11月22日 (22.11.2007) JP
特願2008-042003 2008年2月22日 (22.02.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).

[続葉有]

(54) Title: SIGNAL TRANSMISSION DEVICE AND SIGNAL TRANSMISSION METHOD

(54) 発明の名称: 信号送信装置及び信号送信方法

FIG. 13



AA 3840x2160/30P/4:4:4/12 bit
 BB FRAME
 CC 4 ch 1920x1080/30P/4:4:4/12 bit
 DD FIRST SUB-IMAGE
 EE SECOND SUB-IMAGE
 FF THIRD SUB-IMAGE
 GG FOURTH SUB-IMAGE

(57) Abstract: Pixels extracted from each frame of an input video signal are thinned out for each predetermined sample, and the thinned-out samples are taken out for each frame in equal order and mapped during the active periods of first, second, third, and fourth sub-images of an HD-SDI format. The mapped first, second, third, and fourth sub-images are divided into the transmission channel of a first link and the transmission channel of a second link for each sub-image and mapped onto eight channels. The mapped first, second, third, and fourth sub-images are converted in parallel. The parallel digital data converted in parallel is outputted.

(57) 要約: 入力映像信号の各フレームから抽出した画素を、それぞれ所定サンプルごとに間引くと共に、その間引かれたサンプルをフレーム毎に均等な順序で取り出してHD-SDIフォーマットの第1、第2、第3及び第4の

[続葉有]



WO 2009/066679 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,

SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

サブイメージのアクティブ期間にマッピングする。マッピングされた第1、第2、第3及び第4のサブイメージを、それぞれ1つのサブイメージごとに第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルに分割して8つのチャンネルにマッピングする。マッピングされた第1、第2、第3及び第4のサブイメージを、それぞれパラレル変換する。そして、パラレル変換されたパラレル・デジタルデータを出力する。

明 細 書

信号送信装置及び信号送信方法

技術分野

[0001] 本発明は、1フレームの画素数がHD-SDIフォーマットで規定された画素数以上の画素数を有する映像信号と、その映像信号に同期した音声信号をシリアル伝送するための信号送信装置及び方法に関する。

背景技術

[0002] 現行の1フレームが1920サンプル×1080ラインの映像信号(画像信号)であるHD(High Definition)信号を超える、超高精細映像信号の受像システムや撮像システムの開発が進んでいる。例えば、現行HDの4倍、16倍もの画素数を持つ次世代の放送方式であるUHDTV(Ultra High Definition Television)規格が、ITU(International Telecommunication Union)やSMPTE(Society of Motion Picture and Television Engineers)に提案され、標準化が行われている。ITUやSMPTEに提案されている映像規格は、1920サンプル×1080ラインの2倍、4倍のサンプル数、ライン数を持つ3840サンプル×2160ラインや7680サンプル×4320ラインの映像信号である。このうち、ITUで標準化されているものはLSDI(Large screen digital imagery)と呼ばれ、SMPTEに提案されているものはUHDTV(Ultra High Definition TV)と呼ばれる。UHDTVに関しては次表1の信号が規定されている。

[0003] [表1]

システム カテゴリ	システム名称	有効ラインあたりの輝度 又はR'G'B'サンプル数	フレームあたりの 有効ライン数	フレームレート (Hz)
UHDTV1	3840 x 2160/50/P	3840	2160	50
	3840 x 2160/59.94/P	3840	2160	60/1.001
	3840 x 2160/60/P	3840	2160	60
UHDTV2	7680 x 4320/50/P	7680	4320	50
	7680 x 4320/59.94/P	7680	4320	60/1.001
	7680 x 4320/60/P	7680	4320	60

[0004] これらのインタフェースとして、UHDTV規格の3840サンプル/60フレームの映像信号は、ビットレート10Gbpsの伝送路を2チャンネル使用して伝送する方式が提案され、7680サンプル/60フレームの映像信号は、ビットレート10Gbpsの伝送路を8チャンネル使用して伝送する方式が提案されている。

[0005] 特許文献1には、4k×2k信号(4kサンプル×2kラインの超高解像度信号)の一種である3840×2160/30P, 30/1.001P/4:4:4/12ビット信号を、ビットレート10Gbps以上でシリアル伝送する技術について開示されている。なお、[3840×2160/30P]と示した場合には、[水平方向の画素数]×[垂直方向のライン数]/[1秒当りのフレーム数]を示している。本明細書において以下同じである。また、[4:4:4]は、原色信号伝送方式である場合、[赤信号R:緑信号G:青信号B]の比率を示し、色差信号伝送方式である場合、[輝度信号Y:第1色差信号Cb:第2色差信号Cr]の比率を示す。

特許文献1:特開2005-328494号公報

発明の開示

[0006] ところで、超高精細映像信号の規格では、オーディオ信号についても高音質化を図るようにしてあり、例えばUHDTV用途では、現行HD用である48kHzのサンプリング周波数でサンプリングしたオーディオ(以下、48kHzオーディオという。)の2倍のサンプリング周波数である96kHzのサンプリング周波数でサンプリングしたオーディオ(以下、96kHzオーディオという。)の伝送が想定されている。オーディオ信号チャンネルについても、最大で24チャンネルが必要とされている。

[0007] しかしながら、従来の伝送方式では、最も伝送レートが高い光ファイバーを伝送路に使用した伝送方式でも、1チャンネルで最大で10Gbps程度の伝送しかできないため、超高精細映像信号に必要な伝送レートではなく、超高精細映像信号そのものを複数のチャンネルに分割して伝送することが必要である。オーディオ信号も分割したチャンネルのいずれかを使用して伝送されることになる。ところで、映像信号に同期したオーディオ信号は、映像信号と同じタイミングで伝送される必要があり、映像信号とオーディオ信号を同期させる処理が必要であるが、上述した最大24チャンネルの96kHzオーディオを、多チャンネルに分割された映像データに同期して伝送するため

には、何らかの同期処理が必要であり、そのための同期処理構成が複雑化する問題があった。

[0008] また、48kHzオーディオを、10.692Gbpsに多重して伝送する方式や、オーディオ位相の規定は、これまで存在していなかった。同様に、96kHzオーディオを、10.692Gbpsに多重して伝送する方式や、オーディオ位相の規定についても、これまで存在していなかった。

[0009] 本発明はこのような状況に鑑みて成されたものであり、高精細な映像信号に同期させてオーディオ信号を伝送させる場合に、受信側で簡単に映像とオーディオの同期処理が行えるようにすることを目的とする。

[0010] 上記課題を解決するために、本発明に係る信号送信装置は、1フレームの画素数がHD-SDIフォーマットで規定された画素数以上の画素数を有する入力映像信号と、その入力映像信号に同期して入力したオーディオ信号を送信する信号送信装置に適用される。

構成としては、マッピング部とパラレル/シリアル変換部と送信部とを備える。

マッピング部は、入力映像信号の各フレームから抽出した画素サンプルを、それぞれ所定サンプルごとに間引くと共に、その間引かれた画素サンプルをフレーム毎に均等な順序で取り出してHD-SDIフォーマットの第1、第2、第3及び第4のサブイメージのアクティブ期間にマッピングする。さらにマッピング部は、オーディオ信号を第1のサブイメージのブランキング期間にマッピングし、マッピングされた第1、第2、第3及び第4のサブイメージを、それぞれ1つのサブイメージごとに第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルに分割して8つのチャンネルにマッピングする。

パラレル/シリアル変換部は、マッピングされた第1、第2、第3及び第4のサブイメージを、それぞれシリアル変換する。

出力部は、パラレル/シリアル変換部によってシリアル変換されたシリアル・デジタルデータを出力する。

[0011] また、本発明に係る信号送信方法は、

1フレームの画素数がHD-SDIフォーマットで規定された画素数以上の画素数を

有する入力映像信号を送信する信号送信方法に適用される。

処理としては、マッピング処理とパラレル／シリアル変換処理と送信処理とを行う。

マッピング処理は、入力映像信号の各フレームから抽出した画素サンプルを、それぞれ所定サンプルごとに間引くと共に、その間引かれた画素サンプルをフレーム毎に均等な順序で取り出してHD-SDIフォーマットの第1、第2、第3及び第4のサブイメージのアクティブ期間にマッピングする。さらにマッピング処理は、マッピングされた第1、第2、第3及び第4のサブイメージを、それぞれ1つのサブイメージごとに第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルに分割して8つのチャンネルにマッピングする。

パラレル／シリアル変換処理は、マッピング処理でマッピングされた第1、第2、第3及び第4のサブイメージを、それぞれシリアル変換する。

出力処理は、パラレル／シリアル変換処理によってシリアル変換されたシリアル・デジタルデータを出力する。

- [0012] 本発明によれば、複数のHD-SDIフォーマットのシリアル・デジタルビデオ信号にマッピングして複数のチャンネルに分割して伝送する場合の1つのHD-SDIフォーマットのシリアル・デジタルビデオ信号だけに、オーディオ信号を付加することにより、そのオーディオ信号が付加されるチャンネルでの映像信号とオーディオ信号との位相関係が、元の入力映像信号と入力オーディオ信号との位相関係とほぼ同じ位相関係となるようにマッピングすれば、映像信号とオーディオ信号との同期関係が保たれ、分割して伝送される複数のチャンネル間で同期位相を保つような処理は必要なくなり、同期合わせ処理のための構成が簡単になる。

図面の簡単な説明

- [0013] [図1]本発明の第1の実施の形態に係るテレビジョン放送局用のカメラ伝送システムの全体構成を示す図である。
- [図2]放送用カメラの回路構成のうち、信号送信装置の内部構成例を示すブロック図である。
- [図3]A, B オーディオデータパケットの例を示す説明図である。
- [図4]AESオーディオとオーディオデータパケットとの関係を示す説明図である。

[図5]オーディオデータパケットの構造の例を示す説明図である。

[図6]ビデオライン、デジタル音声のサンプリングポイント、オーディオクロック位相データ間の関係を示す説明図である。

[図7]多重位置フラグ(mpf)とオーディオデータパケットの多重位置との関係を示す説明図である。

[図8]オーディオデータ(チャンネルn)のビット割当ての例を示す説明図である。

[図9]BCHコード生成回路のブロックダイアグラムの例を示す説明図である。

[図10]オーディオデータパケットの伝送に使用できる、Cr/Cbデータストリームの補助データスペース(1080/60Iシステム)を示す説明図である。

[図11]オーディオコントロールパケットの構造の例を示す説明図である。

[図12]A, B, C UHDTV規格における1フレームのサンプル構造の例を示す図である。

[図13]4k×2k信号の1フレームに含まれるサンプルを第1～第4のサブイメージにマッピングする例を示す説明図である。

[図14]4k×2k信号の1フレームに含まれるサンプルを第1～第4のサブイメージにマッピングする例を示す説明図である。

[図15]SMPTE435 Part1の5.4 Octa Link 1.5 Gbps Classによる、4k×2k信号のHD-SDI信号へのマッピング方法の概略を示す図である。

[図16]A, B SMPTE372MによるLinkA, LinkBのデータ構造の概略を示す図である。

[図17]S/P・スクランブル・8B/10B部の構成を示すブロック図である。

[図18]A, B パソロジカルパターンを示す図である。

[図19]AC結合の伝送系におけるベースラインのうねりを示す図である。

[図20]タイミング基準信号SAV内のXYZのコードを示す図である。

[図21]A, B 多重部での多重の様子を示す図である。

[図22]データ長変換部によって形成されるデータの構造を示す図である。

[図23]データ長変換部によって形成されるデータの構造を示す図である。

[図24]データ長変換部によって形成されるデータの構造を示す図である。

[図25]A, B, C 多重・P/S変換部によって生成される10.692Gbpsのシリアル・デジタルデータの1ライン分の構造を示す図である。

[図26]CCUの回路構成のうち、信号受信装置の内部構成例を示すブロック図である。

[図27]S/P・スクランブル・8B/10B部の構成を示すブロック図である。

[図28]4k×2k信号の1フレームを構成するサンプルを第1～第4のサブイメージにマッピングする例を示す説明図である。

[図29]8k×4k信号の1フレームを構成するサンプルを4チャンネルの4k×2k信号の1フレームにマッピングする例を示す説明図である。

[図30]4k×2k信号の1フレームを構成するサンプルを第1～第4のサブイメージにマッピングする例を示す説明図である。

[図31]SMPTE372Mで規定されるデュアルリンクインタフェースのライン番号とパッケージを示す図である。

発明を実施するための最良の形態

[0014] 以下、本発明の第1の実施の形態の例について、図1～図27を参照して説明する。

図1は、本実施の形態を適用したテレビジョン放送局用のカメラ伝送システムの全体構成を示す図である。このカメラ伝送システムは、複数台の放送用カメラ1とCCU(カメラコントロールユニット)2とで構成されており、各放送用カメラ1が光ファイバケーブル3でCCU2に接続されている。

[0015] 放送用カメラ1は、同一構成のものであり、4k×2k信号(4kサンプル×2kラインの超高解像度信号)として、LSDIに相当する3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を生成し、送信する信号送信装置5として機能するカメラである。

[0016] CCU2は、各放送用カメラ1を制御したり、各放送用カメラ1から映像信号を受信したり、各放送用カメラ1のモニタに他の放送用カメラ1で撮影中の映像を表示させるための映像信号(リターンビデオ)を送信するユニットである。CCU2は、各放送用カメラ1から映像信号を受信する信号受信装置として機能する。

- [0017] 図2は、放送用カメラ1の回路構成のうち、本実施の形態に関連する部分を示すブロック図である。放送用カメラ1内の撮像部及び映像信号処理部(図示略)によって生成された3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号が、音声信号多重部10に送られる。音声信号多重部10(以下、フォーマッタと称する場合もある。)は、所定の周波数(例えば、48kHz、96kHz)でオーディオサンプリングされたビデオラインに続く水平補助データスペース(Horizontal ancillary data space)に、オーディオデータパケットを多重する。そして、音声信号多重部10は、マッピング部11にオーディオデータパケットが多重された入力映像信号を送る。
- [0018] 3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号は、ワード長が12ビットずつのGデータ系列, Bデータ系列, Rデータ系列の同期を取って並列配置した、36ビット幅の信号である。1フレーム期間は1/24秒, 1/25秒, 1/30秒のうちのいずれかであり、1フレーム期間内に2160の有効ライン期間が含まれている。
- [0019] 入力映像信号の有効ライン(水平ライン)期間には、タイミング基準信号EAV(End of Active Video)と、ライン番号LNと、誤り検出符号CRCと、水平ブランキング期間(補助データスペース/未定義ワードデータの区間)と、タイミング基準信号SAV(Start of Active Video)と、映像データの区間であるアクティブラインとが配置される。アクティブラインのサンプル数は3840であり、Gデータ系列, Bデータ系列, Rデータ系列のアクティブラインには、それぞれG, B, Rの映像データが配置される。
- [0020] 図3A, Bは、所定のサンプリング周波数でサンプリングしたオーディオデータをサブフレーム1, 2で送る場合のオーディオデータパケットの構成例の一部を示す図である。オーディオデータパケットのデータ構造は、SMPTE299Mによって定められる。
- [0021] 図3Aは、48kHzのサンプリング周波数でサンプリングしたオーディオ(以下、48kHzオーディオという。)をサブフレーム1, 2で送る場合のオーディオデータパケットの例である。このオーディオデータパケットは、2ワードのユーザデータワード(UDW: User Data Word)を含むクロック領域と、4ワードのUDWを含むCH1~4で構成される。ユーザデータワードは、オーディオクロック位相データ(CLK)、CHn(オーディオ

データ)、誤り訂正コード(ECC:Error Correction Codes)の3種類のデータを含む。
 ユーザデータワードに含まれるデータの内容は、後述する。

[0022] 図3Bは、96kHzのサンプリング周波数でサンプリングされたオーディオ(以下、96 kHzオーディオという。)をサブフレーム1, 2で送る場合のオーディオデータパケットの例を簡略化して示す。このオーディオデータパケットは、2ワードのUDWを含むクロック領域と、4ワードのUDWを含むCH1, 1, 2, 2で構成される。

[0023] クロック領域には、次表2に示すように、オーディオクロック位相データが挿入される。また、所定のサンプリングクロックでサンプルされたオーディオサンプル位置は、各フレームの一水平期間中の74. 25MHzでのサンプル位置で定義される。オーディオデータパケットは、フォーマットによって、Hブランキング期間に多重される。

[0024] [表2]

ビット番号	UDW 0	UDW 1
b9 (MSB)	b8の反転	b8の反転
b8	偶数パリティ ¹⁾	偶数パリティ ¹⁾
b7	ck7 オーディオクロック位相データ	リザーブ(0にセット)
b6	ck6 オーディオクロック位相データ	リザーブ(0にセット)
b5	ck5 オーディオクロック位相データ	ck12 オーディオクロック位相データ(MSB)
b4	ck4 オーディオクロック位相データ	mpf 多重位置フラグ
b3	ck3 オーディオクロック位相データ	ck11 オーディオクロック位相データ
b2	ck2 オーディオクロック位相データ	ck10 オーディオクロック位相データ
b1	ck1 オーディオクロック位相データ	ck9 オーディオクロック位相データ
b0 (LSB)	ck0 オーディオクロック位相データ(LSB)	ck8 オーディオクロック位相データ
1) b0 から b7までの偶数パリティ		

[0025] どこでオーディオが発生したかを示すオーディオ位相は、表2(SMPTE299M)のオーディオクロック位相データに従って定められる。そして、オーディオクロック位相データは、ck0~ck12の13ビットで定められる。ck0~ck12までのビットは、フォーマットに入力したオーディオサンプルと同時に入力した画素サンプルと、映像ストリー

ムのEAVの最初のワードとの差の映像クロック数を表示する。そして、ck0～ck12は、SMPTE292Mによる74.25MHzのサンプリングクロックを使用するシステムでは、所定のサンプリングクロックでサンプルされたオーディオサンプルが挿入された一水平期間におけるオーディオ位相を、8192クロックまで管理することができる。

[0026] デジタルオーディオ シリアルインタフェース規格であるAES3—2003のFigure2には、サブフレームフォーマットが定められている。また、フレームフォーマットとして、2チャンネルモードの場合、2チャンネルの48kHzオーディオを、連続したサブフレーム1, 2で送る旨が規定されている。また、SMPTE299Mには、48kHzオーディオをチャンネル1, 2に入れることについて規定されている。

従来は、図3Aに示すように、チャンネル1は、サブフレーム1で送られ、チャンネル2は、サブフレーム2で送られる。さらに、チャンネル3は、サブフレーム1で送られ、チャンネル4は、サブフレーム2で送られる。

[0027] 本実施の形態では、信号送信装置5と、受信側の機器との間で、信号伝送時の互換性を有するために、96kHzオーディオのチャンネル1の連続したオーディオサンプル(第1及び第2のオーディオサンプル)を、チャンネル1, 2に入れる。さらに、96kHzオーディオのチャンネル2の連続したオーディオサンプルを、チャンネル3, 4に入れる。そして、図3Bに示すように、1チャンネルの96kHzオーディオの連続したサンプルのうち、チャンネル1を、連続するサブフレーム1, 2で送る。そして、チャンネル2を、連続するサブフレーム1, 2で送ることを特徴としている。

[0028] さらに、本実施の形態では、96kHzオーディオのオーディオデータパケットに定義されるクロック位相を、連続した2つのオーディオサンプル(第1及び第2のオーディオサンプル)のうち、第2のオーディオサンプルの位置で定めることを特徴とする。以下、音声信号多重部10が行う処理の例について、データフォーマットと合わせて説明する。

[0029] 図4は、本実施の形態に係るAES3で定義される96kHzオーディオとオーディオデータパケットとの関係を示す。

AESオーディオは、AES3で規定される1つのAESデジタルストリームに含まれる全てのVUCPデータ、オーディオデータ及び付加データを指す。

そして、2つのAESサブフレームを、チャンネル1のAESサブフレームと、チャンネル2のAESサブフレームの順に並べたフレームを、AESフレームという。

[0030] 図4に示すAES3で定義される96kHzオーディオチャンネル2には、AESサブフレーム1, 2が連続して含まれる。連続するチャンネル2には、所定の周波数でサンプリングされた第1及び第2のオーディオサンプルが連続して含まれる。同様に、AESチャンネル1も、AESサブフレーム1, 2を連続して有し、連続するチャンネル1には、第1及び第2のオーディオサンプルが含まれる。AESサブフレームは、4ビットのプリアンプル、4ビットの付加データ又はオーディオデータ、20ビットのオーディオデータ、1ビットのV, U, C, Pデータの順に、32ビットで構成される。

[0031] オーディオデータは、クロック(CLK)と、チェックサムフィールドの間に、AESチャンネル1の第1のオーディオサンプル(CH1)、AESチャンネル1の第2のオーディオサンプル(CH2)、AESチャンネル2の第1のオーディオサンプル(CH3)、AESチャンネル2の第2のオーディオサンプル(CH4)フィールドと、ECCフィールドを含む。

オーディオデータパッケージは、補助データフラグ(ADF)、データID(DID)、データブロックナンバー(DBN)、データカウント(DC)、オーディオクロック位相データ(CLK)、ユーザデータワード(UDW)、チェックサム(CS)フィールドを含む。オーディオデータパッケージは、Cb/Crデータストリームの水平補助データスペースに多重される。

[0032] 映像に同期したオーディオの映像フレーム当りオーディオサンプル数は、次表3に示される。表3には、オーディオサンプリングレートが32.0kHz、44.1kHz、48.0kHz、96.0kHzの場合に、フレーム毎のオーディオサンプル数が示される。

[0033] [表3]

オーディオ サンプリングレート	サンプル数/フレーム				
	30.00 フレーム数/s	30.00/1.001 フレーム数/s	25.00 フレーム数/s	24.00 フレーム数/s	24.00/1.001 フレーム数/s
96.0 kHz	3200/1	16016/5	3840/1	4000/1	4004/1
48.0 kHz	1600/1	8008/5	1920/1	2000/1	2002/1
44.1 kHz	1470/1	147147/100	1764/1	3675/2	147147/80
32.0 kHz	3200/3	16016/15	1280/1	4000/3	4004/3

[0034] 表4は、UDWnに対するチャンネル割当ての例を示す。UDWnとは、n番目のユーザデータワードを意味する。オーディオサンプリングレートが32.0kHz、44.1kHz、48.0kHzの場合と、96.0kHzの場合とで割り当てられるチャンネルが異なることが示される。

[0035] [表4]

オーディオサンプリングレート	オーディオグループ 1			
	UDW2~UDW5 CH1	UDW6~UDW9 CH2	UDW10~UDW13 CH3	UDW14~UDW17 CH4
32.0 kHz, 44.1 kHz 又は 48.0 kHz	AES1 チャンネル 1	AES1 チャンネル 2	AES2 チャンネル 1	AES2 チャンネル 2
96.0 kHz	AES1 チャンネル 1 第1のサンプル	AES1 チャンネル 1 第2のサンプル	AES2 チャンネル 1 第1のサンプル	AES2 チャンネル 1 第2のサンプル

[0036] 図5は、本実施の形態に係るオーディオデータパケットの構成例である。

CH1~CH4に格納されるデータは、32kHzのサンプリング周波数でサンプリングしたオーディオ(以下、32kHzオーディオという。)44.1kHzでサンプリングしたオーディオ(以下、44.1kHzオーディオという。)又は48kHzオーディオの場合と、96kHzオーディオの場合で異なる。

[0037] 図6は、本実施の形態に係るビデオライン、デジタル音声のサンプリングポイント、オーディオクロック位相データ間の関係を示す。ここでは、96kHzオーディオのサンプリングポイントについて説明する。

[0038] 入力音声信号のサンプリングポイントは、各オーディオデータに対して、連続する2つのオーディオサンプル(第1及び第2のオーディオサンプル)で規定される。このような2つのサンプルを、サンプルペアともいう。96kHzオーディオでは、サンプルペアのうち、EAVの先頭から見て、2つ目のオーディオサンプルの位置でオーディオクロック位相が定まる。クロック位相は、初めに、EAVの先頭からオーディオの発生した位置までの時間を、HD-SDIの74.25MHzあるいは74.25/1.001MHzクロックの1クロック期間で割って算定される。さらに、クロック位相は、UDW0, 1のオーディオクロック位相データck0~ck12(0~8191)に書き込まれる。そして、音声信号多

重部10によって、オーディオサンプリングが行われたビデオラインに続く水平補助データスペースに、そのオーディオデータパケットが多重される。また、スイッチングポイントに続く場合、データの誤りを防ぐために、オーディオデータパケットは、1水平ライン分遅延して多重される。

[0039] また、96kHzオーディオのデータパケットに定義する多重位置フラグ (mpf: Multiplex Position Flag) についても、サンプルペアのうち、2つ目のオーディオサンプル位置を基準として設定される。オーディオデータパケットの多重位置は、オーディオのサンプリングポイントが発生した水平ラインに対して次のライン、あるいは、さらに1ライン遅れた水平補助データスペース (HANC、水平補助期間ともいう。) である。多重位置フラグ (mpf) は、オーディオデータパケットの多重位置とそれに対応する映像データとの関係を規定する。

[0040] 図7は、本実施の形態に係る96kHzオーディオの多重位置フラグ (mpf) の規定例を示す。オーディオデータA~Hは、サンプルペアを含む。

そして、オーディオデータA, B, C, E, F, Gの場合、サンプルペアのうち、第2のオーディオサンプルの位置の次の水平ラインの水平補助データスペースにオーディオデータパケットが多重される。このとき、mpf=0である。

[0041] つまり、音声信号多重部10は、所定の周波数でオーディオ信号がサンプリングされたサンプリングポイントが含まれる第1の水平ラインを認識する。そして、第1の水平ラインに連続する第2の水平ラインの補助データスペースに、第1及び第2のオーディオサンプルを含むオーディオデータパケットを多重して挿入する。そして、オーディオデータパケットが多重して挿入された入力映像信号をマッピング部11に供給する。一方、音声信号多重部10は、水平補助データスペースがスイッチングポイントに続く場合は、データの誤りを防ぐため、オーディオデータパケットは、次の1ライン分だけ遅延して多重される。つまり、音声信号多重部10は、第1及び第2のオーディオサンプルが含まれる第1のオーディオデータパケット及び第1のオーディオデータパケットに連続する第2のオーディオデータパケットを、第2の水平ラインに連続する第3の水平ラインの補助データスペースに多重して挿入する。

[0042] ところで、N/A (Not Available) は、スイッチングポイントの次のラインの水平補助デ

ータスペースに、オーディオデータパケットが多重できないことを示す。例えば、オーディオデータDのサンプリングポイントには、入力映像信号の中にスイッチングポイントがある。このため、オーディオデータパケットがオーディオサンプルの入力タイミングに対して、2番目のラインの水平補助データスペースに多重されているので、mpf=1にセットされる。

[0043] 図8は、オーディオデータ(チャンネルn)のビット割当ての例を示す。

図8には、CH1~4に割り当てられたUDWnのビット毎に設定される値が規定される。AESサブフレームのすべてのビットは、4つの連続するUDW(UDW4n-2、UDW4n-1、UDW4n、UDW4n+1)で伝送される。UDW2~UDW17は、オーディオデータパケットで常に、CHnに用いられる。

[0044] CH1には、UDW2~5が割り当てられる。CH2には、UDW6~9が割り当てられる。CH3には、UDW10~13が割り当てられる。CH4には、UDW14~17が割り当てられる。

[0045] UDW18~23の構成は、表5に示される。

[0046] [表5]

ビット番号	UDW18	UDW19	UDW20	UDW21	UDW22	UDW23
	ECC0	ECC1	ECC2	ECC3	ECC4	ECC5
b9 (MSB)	b8の反転	b8の反転	b8の反転	b8の反転	b8の反転	b8の反転
b8	偶数パリティ ¹⁾	偶数パリティ ¹⁾	偶数パリティ ¹⁾	偶数パリティ ¹⁾	偶数パリティ ¹⁾	偶数パリティ ¹⁾
b7	ecc0 7	ecc1 7	ecc2 7	ecc3 7	ecc4 7	ecc5 7
b6	ecc0 6	ecc1 6	ecc2 6	ecc3 6	ecc4 6	ecc5 6
b5	ecc0 5	ecc1 5	ecc2 5	ecc3 5	ecc4 5	ecc5 5
b4	ecc0 4	ecc1 4	ecc2 4	ecc3 4	ecc4 4	ecc5 4
b3	ecc0 3	ecc1 3	ecc2 3	ecc3 3	ecc4 3	ecc5 3
b2	ecc0 2	ecc1 2	ecc2 2	ecc3 2	ecc4 2	ecc5 2
b1	ecc0 1	ecc1 1	ecc2 1	ecc3 1	ecc4 1	ecc5 1
b0 (LSB)	ecc0 0	ecc1 0	ecc2 0	ecc3 0	ecc4 0	ecc5 0

¹⁾ b0からb7の偶数パリティ

[0047] 誤り訂正コード(ECC:Error Correction Code)は、ADFの最初からUDW17までの24ワードの誤りを訂正、検出するために使用される。この誤り訂正コードは、BCHコードである。

BCHコードは、b0~b7の各ビットシーケンスから生成される。ECCは、6ワードからなり、以下の生成方程式で決定される。

[0048] [数1]

$$ECC(X)=(X+1)(X^5+X^2+1)=X^6+X^5+X^3+X^2+X+1$$

[0049] 図9は、BCHコード生成回路のブロックダイアグラムの構成例を示す。
24ワード中のb0～b7ビットの各ビットシーケンスを入力として、ECC0～5が決定される。

[0050] 図10は、オーディオデータパケットの伝送に使用できる、Cr/Cbデータストリームの補助データスペースを示す。

入力映像信号の水平ラインは、入力映像信号の有効ライン期間を示すタイミング基準信号と、水平ラインにおける水平ブランキング期間を示す補助データスペースを含む。そして、色差信号(Cr/Cb)のデータストリームの水平補助データスペースのみがオーディオデータパケットの送込に使用される。この水平補助データスペースは、サンプルナンバー1928～2195であって、ラインナンバー1～7, 9～569, 571～1125の領域である。ただし、スイッチングポイントの次のラインの水平補助データスペースには多重してはならない。

[0051] そして、1つの水平補助データスペースに割り当てられるオーディオデータパケットの多重数は、以下の条件式で算定される $N_a/2$ 以下に制限される。このとき、1つの水平補助データスペースに多重できるチャンネル当りのオーディオサンプル数 N_o は、以下の条件式に基づいて、 N_a (Number of Audio samples) の値から導かれる。

[0052] [数2]

$$N_o = \text{int} (1 \text{ ライン当りのオーディオサンプル数}) + 1$$

もし、 $N_o \times (1 \text{ ビデオフレーム当りの全ライン数} - 1 \text{ ビデオフレーム当りのスイッチングライン数}) < (1 \text{ ビデオフレーム当りのオーディオサンプル数})$ ならば、

$$N_a = N_o + 1$$

それ以外では、

$$N_a = N_o$$

もし、オーディオサンプルレートが96kHzならば、

$$N_a = \text{Even関数}(N_a)$$

注:

1. 1ライン当りのオーディオサンプル数=オーディオサンプルレート/ライン周波数
2. Even関数は、最も近い偶数値に切り上げる関数である。

[0053] 多重位置は、オーディオサンプルが発生した次の水平補助データスペース、あるいは、さらにもう一つ後の水平補助データスペースである。

[0054] ここで、オーディオコントロールパケットについて説明する。

図11は、オーディオコントロールパケットの構成を示す。

オーディオコントロールパケットは、インタレースシステムでは1フィールドに1回、プログレッシブシステムでは1フレームに1回、スイッチングポイントから後の2番目のラインの、Yデータストリームの水平補助データスペースで送出される。この水平補助データスペースは、サンプルナンバー1928~2195であって、ラインナンバー9, 571の領域である。1つのオーディオコントロールパケットのUDWには、常に11ワードがある。

[0055] そして、オーディオコントロールパケットは、SMPTE291Mの規定に従ってフォーマットされる。オーディオコントロールパケットは、補助データフラグ(ADF)、データID(DID)、データブロックナンバー(DBN)、データカウント(DC)、ユーザデータワード(UDW)、チェックサム(CS)フィールドを含む。

[0056] DIDは、以下のように定義される。つまり、CH1~4をオーディオグループ1とする。CH5~8をオーディオグループ2とする。CH9~12をオーディオグループ3とする。CH13~16をオーディオグループ4とする。

以下、ユーザデータワード(UDW_n)の構成について説明する。

[0057] UDW0の構成は、表6に示される。表6は、オーディオフレームナンバーデータ(AF)のビット割当てを示す。

[0058] [表6]

UDW0	
ビット番号	AF
b9 (MSB)	b8の反転
b8	f8 オーディオフレームフォーマット (MSB)
b7	f7 オーディオフレームフォーマット
b6	f6 オーディオフレームフォーマット
b5	f5 オーディオフレームフォーマット
b4	f4 オーディオフレームフォーマット
b3	f3 オーディオフレームフォーマット
b2	f2 オーディオフレームフォーマット
b1	f1 オーディオフレームフォーマット
b0 (LSB)	f0 オーディオフレームフォーマット (LSB)

UDW0(AFのビット割当て)の構成

[0059] オーディオフレームナンバーデータ(AF)は、ビデオフレームのシーケンシャル番

号である。そして、オーディオサンプルの数が各ビデオフレーム当りで整数関係にならないときに、総ビデオフレーム(オーディオフレームシーケンス)の何番目のフレームに当たるかを表示する。シーケンスの最初の番号は1であり、最後の番号はオーディオフレームシーケンスの長さに等しい。AFが全てゼロのときは、フレーム番号が得られないことを示す。

[0060] 1から始まりシーケンスの最後まで続く全てのオーディオフレームシーケンスでは、フレーム当りのオーディオサンプル数は、2つの整数(m, m+1)を基本にする。

基本的には奇数のオーディオフレーム(1, 2, 5, ...)は2つのうちの大きい整数のオーディオサンプル数をもつ。また、偶数のオーディオフレーム(2, 4, 6, ...)は小さい整数のオーディオサンプル数をもつ。しかし、表7に示される例外フレームがある。

[0061] [表7]

テレビジョンシステム	サンプリングレート (kHz)	フレームシーケンス	基本サンプル数		例外	
			奇数オーディオフレームのサンプル数(m)	偶数オーディオフレームのサンプル数(m+1)	フレームナンバー	サンプル数
30.00 フレーム/秒	96.0	1	3200		なし	
	48.0	1	1600		なし	
	44.1	1	1470		なし	
	32.0	3	1067	1066	なし	
30.00/1.001 フレーム/秒	96.0	5	3204	3202 ¹⁾	なし	
	48.0	5	1602	1601	なし	
	44.1	100	1472	1471	23, 47, 71	1471
	32.0	15	1068	1067	4, 8, 12	1068

¹⁾ オーディオデータパケット内で連続するサンプル数

オーディオフレームシーケンスの例外

[0062] 表7に示すように、テレビジョンシステムが、30.00フレーム/秒の場合と、30.00/1.001フレーム/秒の場合について、サンプリングレート、フレームシーケンス、基本サンプル数、例外が示される。

[0063] UDW1の構成は、表8に示される。UDW1には、サンプリングレートを決定するためのレートコードが割り当てられる。全てのチャンネルペアに対するサンプリングレートは、RATEワードで規定される。チャンネルペアとは、同じAESオーディオ信号源からの2つのデジタルオーディオチャンネルをいう。

[0064] [表8]

ビット番号	UDW1
	RATE
b9 (MSB)	b8の反転
b8	リザーブ(0にセット)
b7	リザーブ(0にセット)
b6	リザーブ(0にセット)
b5	リザーブ(0にセット)
b4	リザーブ(0にセット)
b3	X2 (MSB)
b2	X1 Rateコード
b1	X0 (LSB)
b0 (LSB)	asx 0 = 同期オーディオ 1 = 非同期オーディオ

UDW1 (RATEのビット割当て)の構成

[0065] 表8に示したUDW1のビットb1, b2, b3に設定されるRATEコードの割当ては、表9に示される。

[0066] [表9]

X2	X1	X0	サンプルレート
0	0	0	48.0 kHz
0	0	1	44.1 kHz
0	1	0	32.0 kHz
1	0	0	96.0 kHz
0	1	1	リザーブ
1	0	1	リザーブ
1	1	0	リザーブ
1	1	1	フリーラン

[0067] 表9より、UDW1にセットされたX2, X1, X0フィールドが、それぞれ1, 0, 0の場合、サンプルレートは、96.0kHzであることが示される。

[0068] UDW2の構成は、表10に示される。

[0069] [表10]

ビット番号	UDW2
	ACT
b9 (MSB)	b8の反転
b8	偶数パリティ ¹⁾
b7	リザーブ(0にセット)
b6	リザーブ(0にセット)
b5	リザーブ(0にセット)
b4	リザーブ(0にセット)
b3	a4 使用時: 1、不使用時: 0 (CH4)
b2	a3 使用時: 1、不使用時: 0 (CH3)
b1	a2 使用時: 1、不使用時: 0 (CH2)
b0 (LSB)	a1 使用時: 1、不使用時: 0 (CH1)

¹⁾ b0からb7の偶数パリティ

ACTワードは、アクティブチャンネルを表示する。a1～a4のビットは、そのオーディオグループのアクティブな各チャンネル(CH1～4)について、対応するビットを1にセットする。アクティブでないチャンネルのビットはゼロにセットする。

[0070] UDW3～8の構成は、表11に示される。UDW3～8には、DELm-nのビットが割当てられる。

[0071] [表11]

ビット番号	UDW3	UDW4	UDW5	UDW6	UDW7	UDW8
	DEL1-2			DEL3-4		
b9 (MSB)	b8の反転	b8の反転	b8の反転	b8の反転	b8の反転	b8の反転
b8	del 7	del 16	del 25 (±)	del 7	del 16	del 25 (±)
b7	del 6	del 15	del 24 (MSB)	del 6	del 15	del 24 (MSB)
b6	del 5	del 14	del 23	del 5	del 14	del 23
b5	del 4	del 13	del 22	del 4	del 13	del 22
b4	del 3	del 12	del 21	del 3	del 12	del 21
b3	del 2	del 11	del 20	del 2	del 11	del 20
b2	del 1	del 10	del 19	del 1	del 10	del 19
b1	del 0 (LSB)	del 9	del 18	del 0 (LSB)	del 9	del 18
b0 (LSB)	e	del 8	del 17	e	del 8	del 17

[0072] DELm-nワードは、映像に対する、オーディオプロセスで蓄積された遅延量(accumulated audio processing delay)を表示する。この遅延量は、CHmとCHnのチャンネルペアに対するもので、オーディオサンプリングクロックインターバルを基準単位としたものである。DEL0-25は、26ビットの2の歩数フォーマットで表現される。正の値は映像がオーディオに対して進んでいることを示す。

[0073] UDW9～10の構成は、表12に示される。UDW9, 10には、リザーブ(RSRV)のビットが割当てられる。将来の仕様変更に際して用いられるデータ領域である。

[0074] [表12]

ビット番号	UDW9	UDW10
	RSRV	RSRV
b9 (MSB)	b8の反転	b8の反転
b8	リザーブ(0にセット)	リザーブ(0にセット)
b7	リザーブ(0にセット)	リザーブ(0にセット)
b6	リザーブ(0にセット)	リザーブ(0にセット)
b5	リザーブ(0にセット)	リザーブ(0にセット)
b4	リザーブ(0にセット)	リザーブ(0にセット)
b3	リザーブ(0にセット)	リザーブ(0にセット)
b2	リザーブ(0にセット)	リザーブ(0にセット)
b1	リザーブ(0にセット)	リザーブ(0にセット)
b0 (LSB)	リザーブ(0にセット)	リザーブ(0にセット)

[0075] 図12A, B, Cは、UHDTV規格のサンプル構造の例を示す説明図である。図12A～図12Cの説明に用いるフレームは、3840×2160サンプルで1フレーム(以下、4k×2k信号の1フレームとも称する。)を構成する。

UHDTV規格のサンプル構造は、以下の3種類がある。なお、SMPTE規格において、R' G' B' のように、ダッシュ「'」をつけた信号は、ガンマ補正などが施された信号を示す。

図12Aは、R' G' B' , Y' Cb' Cr' 4:4:4システムの例である。このシステムでは、全ての画素サンプルにRGB又はYCbCrのコンポーネントが含まれる。

図12Bは、Y' Cb' Cr' 4:2:2システムの例である。このシステムでは、偶数サンプルにYCbCr、奇数サンプルにYのコンポーネントが含まれる。

図12Cは、Y' Cb' Cr' 4:2:0システムの例である。このシステムでは、偶数サンプルにYCbCr、奇数サンプルにY、さらに偶数ラインにY(CbCrが間引かれた状態)のコンポーネントが含まれる。

[0076] 図13は、マッピング部11によって、4k×2k信号の1フレームを構成する画素サンプルが第1～第4のサブイメージにマッピングされる例を示す説明図である。本例のマッピング部11は、入力映像信号の各フレームから抽出した画素サンプルを、それぞれ所定サンプルごとに間引く。本例では、同一ライン上で隣り合う2つのサンプルを間引く。そして、マッピング部11は、その間引かれたサンプルをフレーム毎に均等な順序で取り出してHD-SDIフォーマットの第1, 第2, 第3及び第4のサブイメージの

アクティブ期間にマッピングする。このとき、マッピング部11は、オーディオ信号を第1のサブイメージのブランキング期間にマッピングする。

[0077] このとき、マッピング部11は、各フレームの偶数ライン上の各2画素サンプルを交互に第1のサブイメージと第2のサブイメージにマッピングし、各フレームの奇数ライン上の各2画素サンプルを交互に第3のサブイメージと第4のサブイメージとにマッピングする。そして、第1のサブイメージのブランキング期間にオーディオ信号をマッピングする際の第1のサブイメージとマッピングされるオーディオ信号位相を、入力映像信号と入力オーディオ信号との位相にほぼ一致させることを特徴とする。

この結果、HD-SDIフォーマットのアクティブ期間に含まれる第1～第4のサブイメージには、それぞれ2k×1k信号の1フレームを構成する画素サンプルがマッピングされる。

[0078] さらに、マッピング部11は、マッピングされた第1、第2、第3及び第4のサブイメージを、それぞれ1つのサブイメージごとに第1のリンクの伝送チャンネル(LinkA)と第2のリンクの伝送チャンネル(LinkB)に分割して8つのチャンネルにマッピングする。

[0079] マッピング部11は、この3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビットの映像信号で構成されるフレームを、SMPTE435に従ってCH1～CH8(LinkAであるCH1, CH3, CH5, CH7及びLinkBであるCH2, CH4, CH6, CH8)の8チャンネルのビットレート1.485Gbpsまたは1.485Gbps/1.001(以下単に1.485Gbpsと記載する)のHD-SDI信号にマッピングする回路である。

[0080] 本例のマッピング部11は、3840個の画素サンプルと2160本のラインで構成されるフレームから抽出した映像信号を、第1～第4のサブイメージにマッピングし、第1～第4のサブイメージにマッピングされた映像信号を、CH1～CH8の8チャンネルのビットレート1.485GbpsのHD-SDI信号にマッピングすることを特徴とする。

[0081] 図13に示すように、4k×2k信号で構成されるフレームには、複数の画素サンプルが含まれる。ここで、フレーム内における画素サンプルの位置を(サンプル番号, ライン番号)とする。

第0番目のライン上であって、隣り合う(0, 0), (1, 0)の2つのサンプルを示す第1

のサンプル群51は、第1のサブイメージの(0, 42), (1, 42)にマッピングされ、第1のサンプル群51'として示される。

第0番目のライン上であって、隣り合う(2, 0), (3, 0)の2つのサンプルを示す第2のサンプル群52は、第2のサブイメージの(0, 42), (1, 42)にマッピングされ、第2のサンプル群52'として示される。

第1番目のライン上であって、隣り合う(0, 1), (1, 1)の2つのサンプルを示す第3のサンプル群53は、第3のサブイメージの(0, 42), (1, 42)にマッピングされ、第3のサンプル群53'として示される。

第1番目のライン上であって、隣り合う(2, 1), (3, 1)の2つのサンプルを示す第4のサンプル群54は、第4のサブイメージの(0, 42), (1, 42)にマッピングされ、第4のサンプル群54'として示される。

[0082] ここで、 $4k \times 2k$ 信号の1フレームと、第1～第4のサブイメージに含まれるサンプルの位置を(サンプル番号, ライン番号)とした場合におけるマッピングの具体例について、図14を参照して説明する。図14には、第1～第4のサブイメージを抜き出して、マッピングする例について説明する。

[0083] 図14に示すように、 $4k \times 2k$ 信号の1フレームに対して、ライン方向に $i, 2i, 2i-1$ 、サンプル方向に $j, 2j, 2j-1$ の値を加えた。

第1～第4のサブイメージには、ライン方向に i 、サンプル方向に j を加えた。

[0084] マッピング部11は、同一ライン上で隣り合う2つのサンプルをサンプル群とする場合に、フレームの $2i-1$ (i は自然数)番目のライン上であって、 $2j-1$ (j は自然数)番目のサンプル群の位置に配置される第1のサンプル群を、第1のサブイメージの i 番目のライン上であって、 j 番目のサンプル群の位置にマッピングする。

また、マッピング部11は、フレームの $2i-1$ 番目のライン上であって、 $2j$ 番目のサンプル群の位置に配置される第2のサンプル群を、第2のサブイメージの i 番目のライン上であって、 j 番目のサンプル群の位置にマッピングする。

また、マッピング部11は、フレームの $2i$ 番目のライン上であって、 $2j-1$ 番目のサンプル群の位置に配置される第3のサンプル群を、第3のサブイメージの i 番目のライン上であって、 j 番目のサンプル群の位置にマッピングする。

また、マッピング部11は、フレームの2i番目のライン上であって、2j番目のサンプル群の位置に配置される第4のサンプル群を、第4のサブイメージのi番目のライン上であって、j番目のサンプル群の位置にマッピングする。

[0085] このように、サンプルをマッピングするのは次の理由に基づいている。

フレームは、RGB、YCbCr, 4:4:4、YCbCr, 4:2:2、又は、YCbCr, 4:2:0のいずれかの方式で構成される。

フレームは、単に1本のHD-SDIで送ることができれば問題ないが、通常、データ量が多くなるため、1本のHD-SDIで送ることはできない。このため、フレームの画素サンプル(映像信号を含む情報である。)を、適切に抽出し、複数のサブイメージで送る必要がある。

[0086] 図12Aに示すようにフレームがRGB、又はYCbCr, 4:4:4で構成される場合、いずれの画素サンプルを抽出しても元の映像が再生できる。

[0087] 図12Bに示すようにフレームがYCbCr, 4:2:2で構成される場合、奇数番目のサンプルには、輝度信号の情報Yしか含まれない。このため、隣り合う偶数番目のサンプル(CbCrを含む。)と合わせて、サブイメージにマッピングすることで、フレームの元映像の解像度を落とした状態で、サブイメージから直接映像を再生できる。

[0088] 図12Cに示すようにフレームがYCbCr, 4:2:0で構成される場合、奇数番目のサンプルには、輝度信号の情報Yしか含まれない。さらに、奇数番目のラインには、輝度信号の情報Yしか含まれない。このため、隣り合う偶数番目のサンプル(CbCrを含む。)と合わせて、サブイメージにマッピングすることで、フレームの元映像の解像度を落とした状態で、サブイメージから直接映像を再生できる。また、第3及び第4のサブイメージには、輝度信号の情報Yのみとなるが、再生する映像を確認する場合には輝度のみの映像であっても問題ない。

[0089] 第1～第4のサブイメージにサンプルがマッピングされることによって、デュアルリンク(2本のHD-SDI)で送ることができる。このため、いったん、第1～第4のサブイメージにマッピングされたサンプルは、全部で8本のHD-SDIで送ることができる。

[0090] 図15は、サンプルがマッピングされた第1～第4のサブイメージをLinkA又はLink Bにマッピングする例を示す図である。

- [0091] SMPTE435は、複数チャンネルのHD-SDI信号を、2サンプル(40ビット)単位で8B/10Bエンコーディングして50ビットに変換し、チャンネル毎に多重してビットレート10.692Gbpsまたは10.692Gbps/1.001(以下単に10.692Gbpsと記載する)でシリアル伝送する10Gインタフェースの規格である。4k×2k信号をHD-SDI信号にマッピングする技術は、SMPTE435 Part1の5.4 Octa Link 1.5 Gbps ClassのFigure3及びFigure4に示される。
- [0092] 図15に示すように、マッピングされた第1～第4のサブイメージから、SMPTE 372 M(デュアルリンク)によるCH1(LinkA)及びCH2(LinkB), CH3(LinkA)及びCH4(LinkB), CH5(LinkA)及びCH6(LinkB), CH7(LinkA)及びCH8(LinkB)がそれぞれ形成される。
- [0093] また、第1～第4のサブイメージをデュアルリンク HD-SDIにマッピングすることで、10.692Gbpsに多重して伝送することが出来る。このとき、CH1のHブランキング信号しか伝送できないので、オーディオはCH1のHブランキング期間に多重して伝送しなくてはならない。SMPTE299Mでは、HD-SDIのHブランキング期間では48kHzオーディオが最大16chまで伝送できる規定になっている。
- [0094] 96kHzオーディオを伝送する場合には、SMPTE299MのFigure 1の48kHzオーディオ用のAESチャンネル1, 2の2つのチャンネルを用いて96kHzオーディオ 1chを伝送するように規定する。同様に、48kHzオーディオ用のAESチャンネル1, 2の2つのチャンネルを用いて、96kHzオーディオ 2chを伝送する規定にする。このように規定することで最大で8chの伝送が可能である。
- [0095] オーディオ位相は、SMPTE299Mに従って定められる(図3B参照)。つまり、オーディオ位相は、フォーマッタでのEAVから3840/30P-水平期間上の位相情報を、3840/30Pのサンプリングクロック(297MHz相当)を1/4に分周した74.25MHzのクロック位相で定義される。
- [0096] ここで、1920/30Pと3840/30Pを比べる。すると、1920/30Pの1ラインの期間に対して、3840/30Pの2ラインの期間が相当する。そして、オーディオクロック位相データは、13ビットあり(ck0～ck12)、8192クロックまで規定できるため、8ライン相当まで、オーディオ位相を規定することができる。

- [0097] つまり、従来のオーディオクロック位相データを用いて、3840/30Pの2ライン分以上の位相を管理できると言える。このため、CH1のみのオーディオ多重であっても、CH3のラインにオーディオサンプルがあった場合のオーディオ位相まで規定できる。
- [0098] 本実施の形態に係るマッピング部11は、3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、ライン方向に2サンプル毎に間引いてHD-SDIのアクティブ期間に多重する。それぞれのサンプルを、4chの1920×1080/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビットにマッピングできるため、現行HD-SDIのデュアルリンクで伝送できる。さらに、10.692Gbpsに多重して伝送できる。
- [0099] このうち、4:2:0の0にはCchのデフォルト値である200h(10ビットシステム)、800h(12ビットシステム)を割り当てることで4:2:2と同等の信号として扱う。また、4:2:2/10ビットや4:2:0/10ビットではLinkBは使用せず、LinkA 4chのみ使用して伝送する。10.692Gbpsのシリアルインタフェースでは、CH 1はクロック同期用に必要であるが、CH 2からCH 8が接続されない場合には、CH 2からCH 8にはD0.0を埋めて伝送される。
- [0100] ところで、8chのHD-SDIにマッピングした信号(図15参照)は、1920×1080/50P, 60P/4:4:4, 4:2:2, 4:2:0/12ビット相当の(クアドリンク292)×2chに相当する。
- [0101] LinkA, LinkBのデータ構造は、SMPTE 372MのTable2及びFigure6に示されており、図16A, Bはその概略を示す図である。図16Aに示すように、LinkAは、1サンプルが20ビットであり、全てのビットがRGBの値を表している。LinkBも、図16Aに示すように1サンプルが20ビットであるが、図16Bに示すように、10ビットのR' G' B' n:0-1のうち、ビットナンバー2~7の6ビットのみがRGBの値を表している。したがって1サンプル中でRGBの値を表しているビット数は16ビットである。
- [0102] マッピング部11によってこのようにマッピングされたCH1~CH8のHD-SDI信号は、図2に示すようにS/P・スクランブル・8B/10B部12に送られる。
- [0103] 図17は、S/P・スクランブル・8B/10B部12の構成を示すブロック図である。S/P・スクランブル・8B/10B部12は、各CH1~CH8に一对一に対応した8個のブロ

ック12-1~12-8から成っている。

- [0104] LinkAであるCH1, CH3, CH5, CH7用のブロック12-1, 12-3, 12-5, 12-7は、ブロック12-1だけがブロック12-3, 12-5, 12-7と構成が相違しており、ブロック12-3, 12-5, 12-7は同一構成である(図ではブロック12-3について構成を記載し, 12-5, 12-7の構成の記載は省略している)。LinkBであるCH2, CH4, CH6, CH8用のブロック12-2, 12-4, 12-6, 12-8は、全て同一構成である(図ではブロック12-2について構成を記載し, 12-4, 12-6, 12-8の構成の記載は省略している)。また、各ブロックにおいて同一の処理を行う部分には同一符号を付している。
- [0105] 最初に、LinkA用のブロック12-1, 12-3, 12-5, 12-7について説明する。ブロック12-1, 12-3, 12-5, 12-7では、入力したCH1, CH3, CH5, CH7のHD-SDI信号が、S/P(シリアル/パラレル)変換部21に送られる。S/P変換部21は、このHD-SDI信号をビットレート74.25Mbpsまたは74.25Mbps/1.001(以下単に74.25Mbpsと記載する)の20ビット幅のパラレル・デジタルデータにシリアル/パラレル変換するとともに、74.25MHzのクロックを抽出する。
- [0106] S/P変換部21によってシリアル/パラレル変換されたパラレル・デジタルデータは、TRS検出部22に送られる。S/P変換部21によって抽出された74.25MHzのクロックは、FIFOメモリ23に書き込みクロックとして送られる。また、ブロック12-1内のS/P変換部21によって抽出された74.25MHzのクロックは、図2に示すPLL(Phase Locked Loop:位相同期回路)13にも送られる。
- [0107] TRS検出部22は、S/P変換部21から送られたパラレル・デジタルビデオ信号からタイミング基準信号SAV及びEAVを検出し、その検出結果に基づいてビット同期及びワード同期を確立する。
- [0108] TRS検出部22の処理を経たパラレル・デジタルデータは、FIFOメモリ23に送られて、S/P変換部21からの74.25MHzのクロックによってFIFOメモリ23に書き込まれる。
- [0109] 図2のPLL13は、ブロック12-1内のS/P変換部21からの74.25MHzのクロックを1/2に分周した37.125MHzのクロックを、各ブロック12-1~12-8内のFIFO

メモリ23に読出しクロックとして送るとともに、各ブロック12-1~12-8内のFIFOメモリ26及びブロック12-1内のFIFOメモリ27に書込みクロックとして送る。

[0110] またPLL13は、ブロック12-1内のS/P変換部21からの74.25MHzのクロックの周波数を9/8倍した83.5312MHzのクロックを、各ブロック12-1~12-8内のFIFOメモリ26及びブロック12-1内のFIFOメモリ27に読出しクロックとして送るとともに、図2のFIFOメモリ16に書込みクロックとして送る。

[0111] またPLL13は、ブロック12-1内のS/P変換部21からの74.25MHzのクロックの周波数を9/4倍した167.0625MHzのクロックを、図2のFIFOメモリ16に読出しクロックとして送る。

[0112] またPLL13は、ブロック12-1内のS/P変換部21からの74.25MHzのクロックの周波数を9倍した668.25MHzのクロックを、図2の多チャンネルデータ形成部17に読出しクロックとして送る。

[0113] 図17に示すように、FIFOメモリ23からは、S/P変換部21からの74.25MHzのクロックによって書き込まれた20ビット幅の平行・デジタルデータが、図2のPLL13からの37.125MHzのクロックにより、2サンプルを単位とした40ビット幅の平行・デジタルデータとして読み出されて、スクランブラ24に送られる。また、ブロック12-1では、FIFOメモリ23から読み出されたこの40ビット幅の平行・デジタルデータが、8B/10Bエンコーダ25にも送られる。

[0114] スクランブラ24は、自己同期型のスクランブラである。自己同期型スクランブル方式は、SMPTE292Mで採用されているスクランブル方式であり、送信側が、入力したシリアル信号を多項式とみなして9次の原始多項式

$$X^9 + X^4 + 1$$

で順次割り算して、その結果である商を伝送することにより、統計的に伝送データのマーク率(1と0の割合)を平均1/2にするものである。このスクランブルは、原始多項式による信号の暗号化という意味も併せ持っている。この商をさらにX+1で割ることによって極性フリー(データとその反転データで同じ情報を持つこと)のデータにして送信する。受信側では、受信したシリアル信号にX+1を掛け、さらに上記原始多項式 $X^9 + X^4 + 1$ を掛ける処理(デスクランブル)により、元のシリアル信号を再生する。

- [0115] スランブラ24は、各水平ラインの全てのデータにスクランブルを掛けるのではなく、タイミング基準信号SAV、アクティブライン、タイミング基準信号EAV、ライン番号LN及び誤り検出符号CRCのデータのみスクランブルを掛け、水平ブランキング期間のデータにはスクランブルを掛けない。そして、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットしてエンコードし、誤り検出符号CRCに続く10ビットまでのデータを出力する。
- [0116] スランブラ24でこうした処理を行うのは、次のような理由による。従来の自己同期型スクランブル方式では各水平ラインの全てのデータを途切れることなく送信するが、本例では、自己同期型スクランブルを掛けた水平ブランキング期間のデータを送信しない。そのための方法としては、水平ブランキング期間も含めて各水平ラインの全てのデータにスクランブルを掛けるが水平ブランキング期間のデータだけは送信しない、という方法もある。しかし、その方法では、送信のスクランブラと受信のデスクランブラとでデータの連続性が保存されないので、受信側のデスクランブラでデータを再生する時にCRCの最後の数ビットで桁上がりの計算間違いを起こし、正確に誤り検出符号CRCが再生されない。また、データを送信しない水平ブランキング期間でスクランブラのクロックを止めることによって正確にCRCを再生できるようにするという方式もあるが、その方法を採用すると、CRCの計算時に次のタイミング基準信号SAVが必要となり、タイミング制御が困難になる等の問題が発生する。
- [0117] そこで、タイミング基準信号SAV、アクティブライン、タイミング基準信号EAV、ライン番号LN及び誤り検出符号CRCのデータのみスクランブルを掛け、タイミング基準信号SAVの直前でスクランブラ24内のレジスタの値を全て0にセットしてエンコードし、誤り検出符号CRCに続く少なくとも数ビット(一例として10ビットとする)までのデータを出力するようにした。
- [0118] こうすることにより、受信側の装置では、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットしてデコードを開始するとともに、誤り検出符号CRCに続く少なくとも数ビットのデータにもデスクランブルを掛けることにより、掛け算回路であるデスクランブラの桁上がりを考慮した正確な計算を行って元のデータを再生することができる。

- [0119] さらに、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットすると、スクランブルデータにパソロジカルパターンが発生しないことが計算によって判明した。パソロジカルパターンとは、自己同期型スクランブルを掛けた際に、シリアル伝送路上に、1水平ラインに亘り、図18Aに示すように1ビットの‘H’に続いて19ビットの‘L’が続くパターン(あるいはその反転パターン)の信号や、図18Bに示すように20ビットの‘H’が連続した後20ビットの‘L’が連続するパターン(あるいはその反転パターン)の信号が発生するものである。
- [0120] 図18Aのパターンやその反転パターンは、直流成分の多いパターンである。そして、10Gbpsというような高速な伝送レートを実現するためにはAC結合の伝送系を用いることが一般的であるが、AC結合の伝送系では、直流成分が多い場合に図19に示すようなベースラインのうねりを起こしてしまうので、受信側の装置で直流成分を再生することが必要になってしまう。
- [0121] 図18Bのパターンやその反転パターンは、0から1への遷移や1から0への遷移が少ないパターンなので、受信装置の側でシリアル信号からクロックを再生することが困難になってしまう。
- [0122] これに対し、前述のように、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットすることにより、こうしたパソロジカルパターンが発生しないことが計算によって判明したので、伝送符号として良好な信号であるといえる。
- [0123] また、図20に示すように、タイミング基準信号SAV内の最後のワードであるXYZ(同一フレームの第1フィールド/第2フィールドを識別したり、SAVとEAVとを識別するためのワード)の下位2ビットは(0, 0)になっていたりするが、例えば、ブロック12-1内のスクランブラ24ではこの下位2ビットを(0, 0)にしたままスクランブルを掛け、ブロック12-3内のスクランブラ24ではこの下位2ビットを(0, 1)に書き換えた後スクランブルを掛け、ブロック12-5内のスクランブラ24ではこの下位2ビットを(1, 0)に書き換えた後スクランブルを掛け、ブロック12-7内のスクランブラ24ではこの下位2ビットを(1, 1)に書き換えた後スクランブルを掛けるというように、CH1, CH3, CH5, CH7のチャンネル毎にこの下位2ビットの値を変えてスクランブルを掛ける。
- [0124] このような処理を行うのは、次のような理由による。3840×2160/24P, 25P, 30

P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号がフラットな(画面全体でRGBの値がほぼ同じ)信号である場合に、CH1, CH3, CH5, CH7とCH2, CH4, CH6, CH8とでデータ値が均一になると、EMI(電磁輻射)等が発生して好ましくない。これに対し、SAV内のXYZの下位2ビットの値をCH1, CH3, CH5, CH7のチャンネル毎に変えてスクランブルを掛けると、スクランブル後のデータは、XYZの下位2ビットを(0, 0)にしたデータに加えて、(0, 1), (1, 0), (1, 1)を生成多項式で割った結果を伝送することになるので、データの均一性を回避することが可能になる。

- [0125] さらに、このようにXYZの下位2ビットの値をチャンネル毎に変えても、前述のようにタイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットすると、パソロジカルパターンが発生しないことが計算によって判明した。
- [0126] このようにしてスクランブラ24でスクランブルを掛けられた40ビット幅の平行・デジタルデータは、図2のPLL13からの37.125MHzのクロックによってFIFOメモリ26に書き込まれた後、PLL13からの83.5312MHzのクロックによって40ビット幅のままFIFOメモリ26から読み出されて、図2に示す多重部14に送られる。
- [0127] ブロック12-1内の8B/10Bエンコーダ25は、FIFOメモリ23から読み出された40ビット幅の平行・デジタルデータのうち、水平ブランキング期間のデータのみを8ビット/10ビットエンコーディングする。
- [0128] 8B/10Bエンコーダ25によって8ビット/10ビットエンコーディングされた50ビットのビット幅の平行・デジタルデータは、図2のPLL13からの37.125MHzのクロックによってFIFOメモリ27に書き込まれた後、PLL13からの83.5312MHzのクロックによって50ビット幅のままFIFOメモリ27から読み出されて、図2に示す多重部14に送られる。
- [0129] なお、ブロック12-1からのみ(すなわちCH1についてのみ)水平ブランキング期間のデータを多重部14に送り、ブロック12-3, 12-5, 12-7からは(CH3, CH5, CH7については)水平ブランキング期間のデータを多重部14に送らないのは、データ量の制約上の理由からである。
- [0130] 次に、LinkB用のブロック12-2, 12-4, 12-6, 12-8について説明する。ブロック12-2, 12-4, 12-6, 12-8では、入力したCH2, CH4, CH6, CH8のHD

- SDI信号が、S/P変換部21及びTRS検出部22によってブロック12-1, 12-3, 12-5, 12-7におけるのと同じの処理を施された後、抜き出し部28に送られる。
- [0131] 抜き出し部28は、LinkBの各水平ラインのデータのうち、タイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータのみからRGBのビット(図16Bに示したLinkBの1サンプルの20ビットのうち、RGBの値を表している16ビット)を抜き出す回路である。
- [0132] 抜き出し部28によって抜き出された16ビット幅の平行・デジタルデータは、S/P変換部21からの74.25MHzのクロックによってFIFOメモリ23に書き込まれた後、図2のPLL13からの37.125MHzのクロックにより、2サンプルを単位とした32ビット幅の平行・デジタルデータとして読み出されて、K28.5挿入部29に送られる。
- [0133] K28.5挿入部29は、タイミング基準信号SAVまたはEAVの先頭部分に、2個の8ビットワードデータを挿入する。この8ビットワードデータは、8ビット/10ビットエンコーディングした際に、映像信号を表すワードデータとしては用いられない10ビットワードデータ(K28.5というコードネームで呼ばれるもの)に変換されるものである。
- [0134] K28.5挿入部29の処理を経た32ビット幅の平行・デジタルデータは、8B/10Bエンコーダ30に送られる。8B/10Bエンコーダ30は、この32ビット幅の平行・デジタルデータを8ビット/10ビットエンコーディングして出力する。
- [0135] 2サンプルを単位とした32ビット幅の平行・デジタルデータを8B/10Bエンコーダ30で8ビット/10ビットエンコーディングさせるのは、10Gインタフェース規格であるSMPTE435における50ビットのContent IDの上位40ビットとの互換をとるためである。
- [0136] 8B/10Bエンコーダ30によって8ビット/10ビットエンコーディングされた40ビット幅の平行・デジタルデータは、図2のPLL13からの37.125MHzのクロックによってFIFOメモリ26に書き込まれた後、PLL13からの83.5312MHzのクロックによって40ビット幅のままFIFOメモリ26から読み出されて、図2に示す多重部14に送られる。
- [0137] 図2の多重部14は、S/P・スクランブル・8B/10B部12の各ブロック12-1~12-8内のFIFOメモリ26から読み出されたCH1~CH8の40ビット幅の平行・デジ

タルデータ(タイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのみのデータ)を、図21Aに示すように、40ビット単位で、CH2(8ビット/10ビットエンコーディングしたチャンネル), CH1(自己同期型スクランブルを掛けたチャンネル), CH4(8ビット/10ビットエンコーディングしたチャンネル), CH3(自己同期型スクランブルを掛けたチャンネル), CH6(8ビット/10ビットエンコーディングしたチャンネル), CH5(自己同期型スクランブルを掛けたチャンネル), CH8(8ビット/10ビットエンコーディングしたチャンネル), CH7(自己同期型スクランブルを掛けたチャンネル)の順に320ビット幅に多重する。

[0138] このように、8ビット/10ビットエンコーディングしたデータを、自己同期型スクランブルを掛けたデータに40ビット毎にはさむことにより、やはり、スクランブル方式によるマーク率(0と1の割合)変動や、0-1、1-0の遷移の不安定さを解消し、前述したようなパソロジカルパターンの発生を防止することができる。

[0139] また、多重部14は、S/P・スクランブル・8B/10B部12の各ブロック12-1内のFIFOメモリ27から読み出されたCH1の水平ブランキング期間のみの50ビット幅の平行・デジタルデータを、図21Bに示すように、4サンプル分多重して200ビット幅にする。

[0140] 多重部14によって多重されたこの320ビット幅の平行・デジタルデータと200ビット幅の平行・デジタルデータとは、データ長変換部15に送られる。データ長変換部15は、シフトレジスタを用いて構成されており、この320ビット幅の平行・デジタルデータを256ビット幅に変換したデータと、この200ビット幅の平行・デジタルデータを256ビット幅に変換したデータとを用いて、256ビット幅の平行・デジタルデータを形成する。そして、この256ビット幅の平行・デジタルデータをさらに128ビット幅に変換する。

[0141] 図22～図24は、データ長変換部15によって形成される256ビット幅の平行・デジタルデータの構造を示す図であり、図22は30Pの場合の1ライン分のデータ構造、図23は25Pの場合の1ライン分のデータ構造、図24は24Pの場合の4ライン分のデータ構造である(24Pの場合には、4ライン周期で最後のワードのビット数が128ビットになるので、4ライン分を描いている)。SMPTE435では、フレームレート及びライン

数が、CH1のHD-SDI信号と同じにされる。そして、S/P・スクランブル・8B/10B部12では、スクランブルと8B/10Bエンコーディングとを併用しているが、CH1にはスクランブル(SMPTE292Mで採用されているもの)を掛けている。したがって、図22～図24に示したデータ構造は、基本的にはHD-SDI信号と同じになっている。

[0142] この図22～図24に示すように、1ライン分のデータは、次の3つの領域で構成されている。

- ・斜線を付した領域:CH2, CH1, CH4, CH3, CH6, CH5, CH8, CH7の順に40ビット単位で多重された各CH1～CH8のタイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータの領域

- ・白地の領域:8B/10BエンコーディングされたCH1の50ビットずつの水平ブランキング期間のデータの領域

- ・ドット模様を付した領域:データ量調整のための付加データの領域

[0143] 図2に示すように、データ長変換部15によって128ビット幅に変換されたパラレル・デジタルデータは、FIFOメモリ16に送られて、PLL13からの83.5312MHzのクロックによってFIFOメモリ16に書き込まれる。

[0144] FIFOメモリ16に書き込まれたこの128ビット幅のパラレル・デジタルデータは、図2のPLL13からの167.0625MHzのクロックにより、64ビット幅のパラレル・デジタルデータとしてFIFOメモリ16から読み出されて、多チャンネルデータ形成部17に送られる。

[0145] 多チャンネルデータ形成部17は、例えばXSBI(Ten gigabit Sixteen Bit Interface: 10ギガビットイーサネット(イーサネットは登録商標)のシステムで使用される16ビットインタフェース)である。そして、多チャンネルデータ形成部17は、PLL13からの668.25MHzのクロックを用いて、FIFOメモリ16からの64ビット幅のパラレル・デジタルデータから、各々がビットレート668.25Mbpsを有する16チャンネル分のシリアル・デジタルデータを形成する。多チャンネルデータ形成部17によって形成された16チャンネルのシリアル・デジタルデータは、多重・P/S変換部18に送られる。

[0146] 多重・P/S変換部18は、多チャンネルデータ形成部17からの16チャンネルのシリ

アル・デジタルデータを多重し、その多重したパラレル・デジタルデータをパラレル／シリアル変換することにより、 $668.25\text{Mbps} \times 16 = 10.692\text{Gbps}$ のシリアル・デジタルデータを生成する。本例の多重・P/S変換部18は、マッピング部11によってマッピングされた第1, 第2, 第3及び第4のサブイメージを、それぞれシリアル変換するパラレル／シリアル変換部としての機能を有する。

[0147] 図25A, B, Cは、この 10.692Gbps のシリアル・デジタルデータの1ライン分のデータ構造を示す図であり、図25Aは24Pの場合の構造、図25Bは25Pの場合の構造、図25Cは30Pの場合の構造である。この図では、ライン番号LN及び誤り検出符号CRCを含めたものをSAV, アクティブライン及びEAVとして示すとともに、図22～図24に示した付加データの領域を含めたものを水平ブランキング期間として示している。

[0148] 24P, 25P, 30Pの場合の1ラインのビット数は、それぞれ下記式によって求められる。

$$10.692\text{Gbps} \div 24\text{フレーム/秒} \div 1125\text{ライン/フレーム} = 396000\text{ビット}$$

$$10.692\text{Gbps} \div 25\text{フレーム/秒} \div 1125\text{ライン/フレーム} = 380160\text{ビット}$$

$$10.692\text{Gbps} \div 30\text{フレーム/秒} \div 1125\text{ライン/フレーム} = 316800\text{ビット}$$

[0149] タイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのビット数は、下記式によって求められる。

$$(1920T + 12T) \times 36\text{ビット} \times 4\text{ch} \times 40/36 = 309120\text{ビット}$$

[0150] 24P, 25P, 30Pの場合の水平ブランキング期間のビット数は、それぞれ下記式によって求められる。

$$(1) 24\text{Pの場合: } 396000\text{ビット} - 309120\text{ビット} = 86880\text{ビット}$$

$$(2750T - 1920T - 12T(\text{SAV} + \text{EAV} + \text{LN} + \text{CRC})) \times 20\text{ビット} \times 10/8 = 20450\text{ビット}$$

$$86880\text{ビット} > 20450\text{ビット}$$

$$(2) 25\text{Pの場合: } 380160\text{ビット} - 309120\text{ビット} = 71040\text{ビット}$$

$$(2640T - 1920T - 12T(\text{SAV} + \text{EAV} + \text{LN} + \text{CRC})) \times 20\text{ビット} \times 10/8 = 17700\text{ビット}$$

71040ビット>17700ビット

(3)30Pの場合:316800ビット-309120ビット=7680ビット

$(22T-1920T-12T(SAV+EAV+LN+CRC)) \times 20\text{ビット} \times 10/8 = 6700$
ビット

7680ビット>6700ビット

- [0151] 上記式に示したように、24P、25P、30Pのいずれの場合にも、SMPTE435による水平ブランキング期間のビット数である86880ビット、71040ビット、7680ビットのほ
うが、CH1の{水平ブランキング期間のデータ(タイミング基準信号SAV、タイミン
グ基準信号EAV、ライン番号LN及び誤り検出符号CRCのデータ}のビット数である
20450ビット、17700ビット、6700ビットよりもそれぞれ大きいので、CH1の水平ブラ
ンキング期間のデータを多重することが可能である。
- [0152] 図2に示すように、多重・P/S変換部18によって生成されたビットレート10.692G
bpsのシリアル・デジタルデータは、光電変換部19に送られる。光電変換部19は、ビ
ットレート10.692Gbpsのシリアル・デジタルデータをCCU2に出力する出力部とし
て機能する。そして、光電変換部19によって光信号に変換されたビットレート10.69
2Gbpsのシリアル・デジタルデータが、放送用カメラ1から図1の光ファイバーケーブ
ル3経由でCCU2に伝送される。
- [0153] 本例の信号送信装置5を用いることによって、 $3840 \times 2160 / 24P, 25P, 30P /$
 $4:4:4, 4:2:2, 4:2:0 / 10$ ビット、12ビット信号をシリアル・デジタルデータとして
送信する側の信号処理を行うことができる。信号送信装置5、信号送信方法では、 38
 $40 \times 2160 / 24P, 25P, 30P / 4:4:4, 4:2:2, 4:2:0 / 10$ ビット、12ビット信号
をCH1~CH8(LinkAであるCH1、CH3、CH5、CH7及びLinkBであるCH2、C
H4、CH6、CH8)のHD-SDI信号にマッピングすると、これらのHD-SDI信号が
それぞれシリアル/パラレル変換された後、LinkAについては自己同期型スクランブ
ルが掛けられ、LinkBについてはRGBのビットが8ビット/10ビットエンコーディング
される。
- [0154] LinkAについては、各水平ラインの全てのデータに自己同期型スクランブルを掛け
るのではなく、タイミング基準信号SAV、アクティブライン、タイミング基準信号EAV、

ライン番号LN及び誤り検出符号CRCのデータのみ自己同期型スクランブルを掛け、水平ブランキング期間のデータには自己同期型スクランブルを掛けない。そして、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットしてエンコードし、誤り検出符号CRCに続く少なくとも数ビットまでのデータを出力する。

- [0155] こうしたスクランブルを行うのは、次のような理由による。従来の自己同期型スクランブル方式では各水平ラインの全てのデータを途切れることなく送信するが、本発明では、自己同期型スクランブルを掛けた水平ブランキング期間のデータを送信しない。そのための方法としては、水平ブランキング期間も含めて各水平ラインの全てのデータにスクランブルを掛けるが水平ブランキング期間のデータだけは送信しない、という方法もある。しかし、その方法では、送信のスクランブラと受信のデスクランブラとでデータの連続性が保存されないので、受信側のデスクランブラでデータを再生する時にCRCの最後の数ビットで桁上がりの計算間違いを起こし、正確に誤り検出符号CRCが再生されない。また、データを送信しない水平ブランキング期間でスクランブラのクロックを止めることによって正確にCRCを再生できるようにするという方式もあるが、その方法を採用すると、CRCの計算時に次のタイミング基準信号SAVが必要となり、タイミング制御が困難になる等の問題が発生する。
- [0156] そこで、タイミング基準信号SAV、アクティブライン、タイミング基準信号EAV、ライン番号LN及び誤り検出符号CRCのデータのみスクランブルを掛け、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットしてエンコードし、誤り検出符号CRCに続く少なくとも数ビットまでのデータを出力するようにした。
- [0157] こうすることにより、受信側の装置では、タイミング基準信号SAVの直前でデスクランブラ内のレジスタの値を全て0にセットしてデコードを開始するとともに、誤り検出符号CRCに続く少なくとも数ビットのデータにもデスクランブルを掛けることにより、掛け算回路であるデスクランブラの桁上がりを考慮した正確な計算を行って元のデータを再生することができる。
- [0158] さらに、タイミング基準信号SAVの直前でスクランブラ内のレジスタの値を全て0にセットすると、スクランブルデータにパソロジカルパターンが発生しないことが計算によ

って判明したので、伝送符号として良好な信号であるといえる。

- [0159] LinkBについては、各水平ラインのデータのうち、タイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータのみからRGBのビットが抜き出され、このRGBのビットが8ビット/10ビットエンコーディングされる。そして、このようにして自己同期型スクランブルを掛けられたLinkAのデータと、このようにして8ビット/10ビットエンコーディングされたLinkBのデータとが多重され、その多重されたパラレル・デジタルデータから、ビットレート10.692Gbpsのシリアル・デジタルデータが生成される。
- [0160] 図26は、CCU2の回路構成を示すブロック図である。CCU2には、図26に示すような回路が、各放送用カメラ1に一对一に対応して複数組設けられている。
- [0161] 放送用カメラ1から光ファイバーケーブル3経由で伝送されたビットレート10.692Gbpsのシリアル・デジタルデータは、光電変換部31によって電気信号に変換された後、S/P変換・多チャンネルデータ形成部32に送られる。S/P変換・多チャンネルデータ形成部32は、例えば前述したXSBIである。そして、S/P変換・多チャンネルデータ形成部32は、映像信号がマッピングされ、それぞれが第1のリンクチャンネルと第2のリンクチャンネルに分割された第1, 第2, 第3及び第4のサブイメージを受信する。
- [0162] S/P変換・多チャンネルデータ形成部32は、ビットレート10.692Gbpsのシリアル・デジタルデータをシリアル/パラレル変換し、シリアル/パラレル変換したパラレル・デジタルデータから、各々がビットレート668.25Mbpsを有する16チャンネル分のシリアル・デジタルデータを形成するとともに、668.25MHzのクロックを抽出する。
- [0163] S/P変換・多チャンネルデータ形成部32によって形成された16チャンネルのパラレル・デジタルデータは、多重部33に送られる。また、S/P変換・多チャンネルデータ形成部32によって抽出された668.25MHzのクロックは、PLL34に送られる。
- [0164] 多重部33は、S/P変換・多チャンネルデータ形成部32からの16チャンネルのシリアル・デジタルデータを多重して、64ビット幅のパラレル・デジタルデータをFIFOメモリ35に送る。
- [0165] PLL34は、S/P変換・多チャンネルデータ形成部32からの668.25MHzのクロ

ックを4分の1に分周した167.0625MHzのクロックをFIFOメモリ35に書込みクロックとして送る。

[0166] またPLL34は、S/P変換・多チャンネルデータ形成部32からの668.25MHzのクロックを8分の1に分周した83.5312MHzのクロックを、FIFOメモリ35に読出しクロックとして送るとともに、後述するデスクランブル・8B/10B・P/S部38内のFIFOメモリ44に書込みクロックとして送る。

[0167] またPLL34は、S/P変換・多チャンネルデータ形成部32からの668.25MHzのクロックを18分の1に分周した37.125MHzのクロックを、デスクランブル・8B/10B・P/S部38内のFIFOメモリ44に読出しクロックとして送るとともに、デスクランブル・8B/10B・P/S部38内のFIFOメモリ45に書込みクロックとして送る。

[0168] またPLL34は、S/P変換・多チャンネルデータ形成部32からの668.25MHzのクロックを9分の1に分周した74.25MHzのクロックを、デスクランブル・8B/10B・P/S部38内のFIFOメモリ45に読出しクロックとして送る。

[0169] FIFOメモリ35では、多重部33からの64ビット幅の平行・デジタルデータが、PLL34からの167.0625MHzのクロックによって書き込まれる。FIFOメモリ35に書き込まれた平行・デジタルデータは、PLL34からの83.5312MHzのクロックによって128ビット幅の平行・デジタルデータとして読み出されて、データ長変換部36に送られる。

[0170] データ長変換部36は、シフトレジスタを用いて構成されており、この128ビット幅の平行・デジタルデータを、256ビット幅(図22～図24に示した構造のデータ)に変換する。そして、タイミング基準信号SAVまたはEAVに挿入されているK28.5を検出することによって各ライン期間を判別して、タイミング基準信号SAV、アクティブライン、タイミング基準信号EAV、ライン番号LN及び誤り検出符号CRCのデータを320ビット幅に変換するとともに、水平ブランキング期間のデータ(前述のように、8B/10BエンコーディングされたCH1の水平ブランキング期間のデータ)を200ビット幅に変換する。図22～図24に示した付加データは破棄する。

[0171] データ長変換部36によってデータ長を変換された320ビット幅の平行・デジタルデータと200ビット幅の平行・デジタルデータとは、分離部37に送られる。

- [0172] 分離部37は、データ長変換部36からのこの320ビット幅の平行・デジタルデータ(タイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータ)を、放送用カメラ1内の多重部14(図2)によって多重される前の40ビットずつのCH1~CH8のデータ(図21A参照)に分離する。そして、各CH1~CH8の40ビット幅の平行・デジタルデータを、デスクランブル・8B/10B・P/S部38に送る。
- [0173] また分離部37は、データ長変換部36からのこの200ビット幅の平行・デジタルデータ(8B/10BエンコーディングされたCH1の水平ブランキング期間のデータ)を、多重部14によって多重される前の50ビットずつのデータ(図21B参照)に分離する。そして、この50ビット幅の平行・デジタルデータを、デスクランブル・8B/10B・P/S部38に送る。
- [0174] 図27は、デスクランブル・8B/10B・P/S部38の構成を示すブロック図である。デスクランブル・8B/10B・P/S部38は、各CH1~CH8に一対一に対応した8個のブロック38-1~38-8から成っている。本例のデスクランブル・8B/10B・P/S部38は、映像信号がマッピングされ、それぞれが第1のリンクチャンネルと第2のリンクチャンネルに分割された第1, 第2, 第3及び第4のサブイメージを受信する受信部として機能する。
- [0175] LinkAであるCH1, CH3, CH5, CH7用のブロック38-1, 38-3, 38-5, 38-7は、ブロック38-1だけがブロック38-3, 38-5, 38-7と構成が相違しており、ブロック38-3, 38-5, 38-7は同一構成である(図ではブロック38-3について構成を記載し, 38-5, 38-7の構成の記載は省略している)。LinkBであるCH2, CH4, CH6, CH8用のブロック38-2, 38-4, 38-6, 38-8は、全て同一構成である(図ではブロック38-2について構成を記載し, 38-4, 38-6, 38-8の構成の記載は省略している)。また、各ブロックにおいて同一の処理を行う部分には同一符号を付している。
- [0176] 最初に、LinkA用のブロック38-1, 38-3, 38-5, 38-7について説明する。ブロック38-1, 38-3, 38-5, 38-7では、入力したCH1, CH3, CH5, CH7の40ビット幅の平行・デジタルデータ(自己同期型スクランブルを掛けられたタイミン

グ基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータ)が、デスクランブラ41に送られる。

[0177] デスクランブラ41は、自己同期型のデスクランブラである。デスクランブラ41は、送られたパラレル・デジタルデータにデスクランブルを掛けるが、タイミング基準信号SAVの直前でデスクランブラ41内のレジスタの値を全て0にセットしてデコードを開始するとともに、誤り検出符号CRCに続く10ビットのデータにも自己同期型デスクランブルを掛ける。

[0178] これにより、放送用カメラ1内のスクランブラ24(図17)の箇所で説明したように、自己同期型スクランブルを掛けた水平ブランキング期間のデータが送信されないにもかかわらず、掛け算回路であるデスクランブラ41の桁上がりを考慮した正確な計算を行って元のデータを再生することができる。

[0179] またデスクランブラ41は、自己同期型スクランブルを掛けた後、タイミング基準信号SAV内のXYZの下位2ビット(スクランブラ24の箇所で説明したように、CH1, CH3, CH5, CH7のチャンネル毎に値を変えてスクランブルを掛けられたビット)の値を、元の値である(0, 0)に変更する。

[0180] ブロック38-1内のデスクランブラ41でデスクランブルを掛けられた40ビット幅のパラレル・デジタルデータは、セクタ43に送られる。ブロック38-1では、入力した50ビット幅のパラレル・デジタルデータ(8B/10BエンコーディングされたCH1の水平ブランキング期間のデータ)が、8B/10Bデコーダ42に送られる。8B/10Bデコーダ42は、このパラレル・デジタルデータを8ビット/10ビットデコーディングする。8B/10Bデコーダ42によって8ビット/10ビットデコーディングされた40ビット幅のパラレル・デジタルデータが、セクタ43に送られる。

[0181] セクタ43は、デスクランブラ41からのパラレル・デジタルデータと8B/10Bデコーダ42からのパラレル・デジタルデータとを交互に選択することにより、各水平ラインの全てのデータを一本化した40ビット幅のパラレル・デジタルデータを形成して、この40ビット幅のパラレル・デジタルデータをFIFOメモリ44に送る。

[0182] 他方、ブロック38-3, 38-5, 38-7では、50ビット幅のパラレル・デジタルデータは入力しないので8B/10Bデコーダ42及びセクタ43は設けられておらず、デスク

ランブラ41でデスクランブルを掛けられた40ビット幅の平行・デジタルデータがそのままFIFOメモリ44に送られる。

[0183] FIFOメモリ44に送られた40ビット幅の平行・デジタルデータは、PLL34(図26)からの83.5312MHzのクロックによってFIFOメモリ44に書き込まれた後、PLL34からの37.125MHzのクロックによって40ビット幅のままFIFOメモリ44から読み出されて、FIFOメモリ45に送られる。

[0184] FIFOメモリ45に送られた40ビット幅の平行・デジタルデータは、PLL34(図26)からの37.125MHzのクロックによってFIFOメモリ45に書き込まれた後、PLL34からの74.25MHzのクロックによって20ビット幅(図16Aに示したLinkAの1サンプル分ずつ)の平行・デジタルデータとしてFIFOメモリ45から読み出されて、P/S(平行/シリアル)変換部46に送られる。

[0185] P/S変換部46は、この平行・デジタルデータをHD-SDI信号をビットレート1.485GbpsのHD-SDI信号に平行/シリアル変換して、HD-SDI信号を再生する。各ブロック38-1, 38-3, 38-5, 38-7で再生されたCH1, CH3, CH5, CH7のHD-SDI信号は、図27の4k×2k再生部39に送られる。

[0186] 次に、LinkB用のブロック38-2, 38-4, 38-6, 38-8について説明する。ブロック38-2, 38-4, 38-6, 38-8では、入力したCH2, CH4, CH6, CH8の40ビット幅の平行・デジタルデータ(8B/10Bエンコーディングされたタイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータ)が、8B/10Bデコーダ47に送られる。

[0187] 8B/10Bデコーダ47は、この平行・デジタルデータを8ビット/10ビットデコーディングする。8B/10Bデコーダ47によって8ビット/10ビットデコーディングされた32ビット幅の平行・デジタルデータは、FIFOメモリ44に送られる。

[0188] FIFOメモリ44に送られた32ビット幅の平行・デジタルデータは、PLL34(図26)からの83.5312MHzのクロックによってFIFOメモリ44に書き込まれた後、PLL34からの37.125MHzのクロックによって32ビット幅のままFIFOメモリ44から読み出されて、FIFOメモリ45に送られる。

[0189] FIFOメモリ45に送られた32ビット幅の平行・デジタルデータは、PLL34(図26

)からの37.125MHzのクロックによってFIFOメモリ45に書き込まれた後、PLL34からの74.25MHzのクロックによって16ビット幅(図16Aに示したLinkBの1サンプル分ずつのRGBのビット)の平行・デジタルデータとしてFIFOメモリ45から読み出されて、サンプルデータ形成部48に送られる。

[0190] サンプルデータ形成部48は、このLinkBのRGBのビットから、図16Bに示したR' G' B' n:0-1のビットナンバー0, 1, 8及び9の4ビットを付加したLinkBの20ビットずつの各サンプルのデータを形成する。このようにして形成された20ビット幅の平行・デジタルデータは、サンプルデータ形成部48からP/S変換部46に送られる。

[0191] P/S変換部46は、この平行・デジタルデータをHD-SDI信号をビットレート1.485GbpsのHD-SDI信号に平行/シリアル変換して、HD-SDI信号を再生する。各ブロック38-2, 38-4, 38-6, 38-8で再生されたCH2, CH4, CH6, CH8のHD-SDI信号は、4k×2k再生部39に送られる。

[0192] 4k×2k再生部39は、S/P・スクランブル・8B/10B部38から送られたCH1~CH8(LinkA及びLinkB)のHD-SDI信号に、SMPTE435に従って放送用カメラ1内のマッピング部11(図2)の処理(図15)と逆の処理を施すことにより、3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を再生する回路である。

本例の4k×2k再生部39は、S/P変換多チャンネルデータ形成部32が受信した第1, 第2, 第3及び第4のサブイメージのアクティブ期間に配置された画素サンプルを1サンプルずつ取り出す。そして、映像信号の1フレーム内に順に配置し、配置されたサンプルから間引かれた画素を復元する。

[0193] このとき、4k×2k再生部39は、第1のサブイメージと第2のサブイメージとにマッピングされたサンプルを、偶数ライン上に交互に配置する。同様に、第3のサブイメージと第4のサブイメージとにマッピングされたサンプルを、奇数ライン上に交互に配置する。そして、各ライン上に配置されたサンプルから、そのサンプルに隣り合う間引き画素を復元する。

[0194] 4k×2k再生部39によって再生された3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号は、CCU2から出力されて、例えばVTR

等(図示略)に送られる。

- [0195] なお、このようにして各放送用カメラ1からCCU2に3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号に伝送されるだけでなく、CCU2からも前述のリターンビデオ(他の放送用カメラ1で撮影中の映像を表示させるための映像信号)が光ファイバーケーブル3経由で各放送用カメラ1に伝送されるが、このリターンビデオのほうは周知の技術を用いて生成される(例えば、2チャンネル分のHD-SDI信号を、それぞれ8ビット/10ビットエンコーディングした後、多重してシリアル・デジタルデータに変換する)ので、そのための回路構成の説明は省略する。
- [0196] 本例において信号受信装置6は、信号送信装置5によって生成されたシリアル・デジタルデータを受信する側の信号処理を行う。この信号受信装置6、信号受信方法では、このビットレート10.692Gbpsのシリアル・デジタルデータからパラレル・デジタルデータが生成され、このパラレル・デジタルデータが、LinkA, LinkBの各チャンネルのデータに分離される。
- [0197] 分離されたLinkAのデータについては、自己同期型デスクランブルが掛けられるが、タイミング基準信号SAVの直前でデスクランブラ内のレジスタの値を全て0にセットしてデコードが開始されるとともに、誤り検出符号CRCに続く少なくとも数ビットのデータにも自己同期型デスクランブルが掛けられる。これにより、タイミング基準信号SAV, アクティブライン, タイミング基準信号EAV, ライン番号LN及び誤り検出符号CRCのデータのみ自己同期型スクランブルが掛けられ、水平ブランキング期間のデータには自己同期型スクランブルが掛けられていないにもかかわらず、掛け算回路であるデスクランブラの桁上がりを考慮した正確な計算を行って元のデータを再生することができる。
- [0198] 分離されたLinkBのデータについては、8ビット/10ビットデコーディングしたRGBのビットから、LinkBの各サンプルのデータが形成される。そして、自己同期型デスクランブルを掛けられたLinkAのパラレル・デジタルデータと、各サンプルを形成されたLinkBのパラレル・デジタルデータとがそれぞれパラレル/シリアル変換され、マッピングされたCH1~CH8のHD-SDI信号が再生される。
- [0199] このように、送信側である放送用カメラ1では、タイミング基準信号SAVの直前でス

クランブラ24内のレジスタの値を全て0にセットしてエンコードし、誤り検出符号CRCに続く10ビットまでのデータを出力し、受信側であるCCU2では、タイミング基準信号SAVの直前でデスクランブラ41内のレジスタの値を全て0にセットしてデコードを開始するとともに、誤り検出符号CRCに続く10ビットのデータにもデスクランブルを掛けるので、自己同期型スクランブルを掛けた水平ブランキング期間のデータを送信しないにもかかわらず、受信側であるCCU2で正確に元のデータを再生することができる。

- [0200] また、LinkA、LinkBともに、それぞれ2サンプルを単位として自己同期型スクランブル、8B/10Bエンコーディングを施すので、SMPTE435における50ビットのContent IDの上位40ビットとの互換をとることができる。
- [0201] また、タイミング基準信号SAV内のXYZの下位2ビットの値をLinkAのチャンネル毎に変えてスクランブルを掛けることにより、3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号がフラットな(画面全体でRGBの値がほぼ同じ)信号である場合にもCH1, CH3, CH5, CH7とCH2, CH4, CH6, CH8とでデータ値が均一になることを回避できるので、電磁輻射(EMI: Electro-Magnetic Interference)の発生を防止することができる。
- [0202] また、8B/10Bエンコーディングしたデータを、自己同期型スクランブルを掛けたデータに40ビット毎にはさむことや、タイミング基準信号SAVの直前でデスクランブラ41内のレジスタの値を全て0にセットすることにより、パソロジカルパターンの発生を防止することができる。
- [0203] 以上説明した第1の実施の形態に係るカメラ伝送システムでは、3840×2160/24P, 25P, 30P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、CH1～CH8(LinkA及びLinkB)のHD-SDI信号にマッピングすることにより、ビットレート10.692Gbpsのシリアル・デジタルデータに変換して伝送することができる。つまり、ITUやSMPTEで審議されている次世代の映像信号である4k信号を、従来用いている10.692Gbpsシリアルインタフェースの多chで伝送することが出来るという効果がある。
- [0204] また、1フレームを構成する4k×8k信号を2サンプル毎に抽出して、サブイメージに

マッピングしている。各サブイメージにマッピングされたサンプルは、元の映像である1フレームのサンプルを全体に持つ。そして、サブイメージを個別に取得することによって、画面全体の映像を、現行のHD用のモニタや波形モニタ、あるいは8k信号を将来の4k用モニタ等で観測することができる。このため、映像機器の開発時や光ファイバーケーブル3等の不具合を解析する場合に有効であるという効果がある。

[0205] また、上述した第1の実施の形態では、2サンプル毎に間引くようにしている。例えば、ライン間引きして3840/60P信号を、2chの3840/60I信号としたり、フレーム間引きして3840/60P信号を、2chの3840/30P信号としたりすることも想定される。しかしながら、上述した第1の実施の形態のように、2つのサンプル毎にサブイメージにマッピングする処理を行う場合、保存して割り振るデータの量が少なくなる。このため、放送用カメラ1からCCU2に信号を送信する際の遅延時間が少なくなるという効果がある。このように遅延時間が少なくなる信号処理を行うことは、リアルタイムで信号処理、信号伝送を行うことが必要とされる業務用カメラシステムにとって極めて重要であると言える。

[0206] また、上述した第1の実施の形態では、UHDTV規格でサンプリングされた映像データの水平補助データスペースに、所定の周波数でサンプリングされたオーディオサンプルを多重することが可能となる。このとき、UHDTVの要求仕様であるオーディオ24chの多重を、UHDTV1では48kHzオーディオで実現すると共に、UHDTV2では96kHzオーディオで実現する。

[0207] また、オーディオ位相をUHDTV1とUHDTV2のサンプリングクロックではなく、74.25MHzで定義する。この結果、10Gインタフェースの1CHから順次オーディオサンプルを多重することが可能となり、ハードウェアの負担を軽減できるという効果が得られる。また、現行の48kHzオーディオ規格であるSMPTE299Mの内容と整合性が取れる形で96kHzオーディオのフォーマットを定義することが可能となる。

[0208] 次に、本発明の第2の実施の形態に係るマッピング部11の動作例について、図28を参照して説明する。

図28は、マッピング部11によって、4k×2k信号の1フレームを構成するサンプルが第1～第4のサブイメージにマッピングされる例を示す説明図である。

本実施の形態において、マッピング部11は、 $3840 \times 2160 / 50P, 60P / 4:4:4, 4:2:2, 4:2:0 / 10$ ビット、12ビット信号を、第1～第4のサブイメージにマッピングした後、デュアルリンクに変換することを特徴とする。その他の箇所については、上述した第1の実施の形態の各部と同様であるため、詳細な説明を省略する。また、CCU2が備える信号受信装置6の処理については、上述した第1の実施の形態と同様であるため、詳細な説明を省略する。

[0209] また、本例の放送用カメラ1は、 $4k \times 2k$ 信号($4k$ サンプル $\times 2k$ ラインの超高解像度信号)として、UHDTV1に相当する $3840 \times 2160 / 50P, 60P / 4:4:4, 4:2:2, 4:2:0 / 10$ ビット、12ビット信号を生成し、所定の方式でマッピングされたHD-SDI信号を送信する信号送信装置5を備えるカメラである。また、本例のCCU2が備える信号受信装置6は、放送用カメラ1から受信したHD-SDI信号に基づいて、 $3840 \times 2160 / 50P, 60P / 4:4:4, 4:2:2, 4:2:0 / 10$ ビット、12ビット信号の映像を再生できる。

[0210] 本例のマッピング部11は、 $3840 \times 2160 / 50P, 60P / 4:4:4, 4:2:2, 4:2:0 / 10$ ビット、12ビット信号を、デュアルリンクの2chに多重する回路である。そして、本実施の形態においても、上述した第1の実施の形態と同様に、マッピング部11は、始めに、フレームに配置された映像信号を含むサンプルを、第1～第4のサブイメージにマッピングする。このとき、ライン方向に隣り合う2サンプル毎にマッピングする。

[0211] ここで、 $4k \times 2k$ 信号の1フレームと、第1～第4のサブイメージに含まれるサンプルの位置を(サンプル番号, ライン番号)としてマッピングの具体例について、図28を参照して説明する。

例えば、 $4k \times 2k$ 信号の1フレームに含まれる(0, 0), (1, 0)の2サンプルは、第1のサブイメージの(0, 42), (1, 42)にマッピングされる。

また、 $4k \times 2k$ 信号の1フレームに含まれる(2, 0), (3, 0)の2サンプルは、第2のサブイメージの(0, 42), (1, 42)にマッピングされる。

また、 $4k \times 2k$ 信号の1フレームに含まれる(0, 1), (1, 1)の2サンプルは、第3のサブイメージの(0, 42), (1, 42)にマッピングされる。

また、 $4k \times 2k$ 信号の1フレームに含まれる(2, 1), (3, 1)の2サンプルは、第4の

サブイメージの(0, 42), (1, 42)にマッピングされる。

以下、同様に、4k×2k信号の1フレームに含まれるサンプルは、第1～第4のサブイメージにマッピングされる。

- [0212] ところで、4chのHD-SDIにマッピングした信号は、現行HD-SDIの1920×1080/50P, 60P/4:4:4, 4:2:2, 4:2:0/12ビット相当の(クアドリンク292)×4chに相当する。
- [0213] 本実施の形態におけるマッピング部11は、(クアドリンク292×2ch)×2ch(図15参照)であるので、10Gbpsのシリアルインタフェースの2chで伝送できることを意味する。本例のマッピング部11は、第1のサブイメージにマッピングされたオーディオ信号を、第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルの内のいずれか一方の伝送チャンネルに配置するようにマッピングすることを特徴とする。
- [0214] それぞれのクアドリンクは、ライン間引きをすることによって、2chのデュアルリンクに変換できる。ここで、クアドリンク292(1920×1080/50P, 60P/4:4:4, 4:2:2, 4:2:0/12ビット)に配置されたサンプルのうち、偶数ラインに含まれるサンプルをサンプルAとし、奇数ラインに含まれるサンプルをサンプルBとする。マッピング部11によって、サンプルAは、デュアルリンク292のLinkAにマッピングされる。一方、サンプルBは、デュアルリンク292のLinkBにマッピングされる。デュアルリンク292のLinkA, Bは、それぞれ1920×1080/60I/4:4:4/12ビット信号で規定される。そして、変換されたデュアルリンクの第1chのLinkAには、オーディオ信号が多重される。
- [0215] オーディオ信号は、10Gbpsのシリアルインタフェース(SMPTE435)の第1chで48kHzオーディオが最大16ch(96kHzオーディオ最大8ch)伝送される。また、10Gbpsのシリアルインタフェース(SMPTE435)の第2chで48kHzオーディオが最大16ch(96kHzオーディオ最大8ch)伝送される。したがって、10Gbpsのシリアルインタフェース(SMPTE435)の第1chと第2chで伝送可能な48kHzオーディオは、最大32ch(96kHzオーディオ最大16ch)である。オーディオ信号を多重する順序は、10Gbpsのシリアルインタフェース(SMPTE435)の第1chから順次詰めて送る。
- [0216] この場合にも、オーディオ位相は299Mに従って定められる。つまり、フォーマッタ

でのEAVから3840/60Pアクティブ上の位相情報を、3840/60Pのクロック位相(594MHz相当)を1/8に分周した74.25MHzのクロック位相で定義される。

[0217] ここで、1920/30Pと3840/60Pを比べる。すると、1920/30Pの1ラインの期間は、3840/60Pの4ラインの期間に相当する。そして、オーディオクロック位相データは、13ビットあり(ck0~ck12)、8192クロックまで規定できるため、16ライン相当まで規定することができる。

[0218] つまり、3840/60Pの4ライン分以上の位相を管理できる。このため、CH1のみのオーディオ多重でも他のラインにサンプルがあった場合のオーディオ位相まで規定できる。

[0219] そして、10Gbpsインタフェースにおける2chの信号を、1本の光ファイバーで伝送する場合、1.3 μ m/1.55 μ m 2波長多重技術やCWDM/DWDM波長多重技術を使うことができる。

[0220] 以上説明した第2の実施の形態によれば、3840 \times 2160/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、デュアルリンク292のLinkA, Bにマッピングすることにより、ビットレート10.692Gbpsのシリアル・デジタルデータに変換して伝送することができる。このため、従来用いている10.692Gbpsシリアルインタフェースの多chで伝送することが出来るという効果がある。

[0221] 次に、本発明の第3の実施の形態に係るマッピング部11の動作例について、図29を参照して説明する。

図29は、マッピング部11によって、8k \times 4k信号の1フレームを構成するサンプルが第1~第4のサブイメージにマッピングされる例を示す説明図である。

本実施の形態において、マッピング部11は、7680 \times 4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、第1~第4のサブイメージにマッピングすることを特徴とする。その他の箇所については、上述した第1の実施の形態の各部と同様であるため、詳細な説明を省略する。

[0222] また、本例の放送用カメラ1は、8k \times 4k信号(8kサンプル \times 4kラインの超高解像度信号)として、UHDTV2に相当する7680 \times 4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号で規定される第1のフレームを生成し、所定の方式

でマッピングされたHD-SDI信号を送信する信号送信装置5を備えるカメラである。また、本例のCCU2が備える信号受信装置6は、放送用カメラ1から受信したHD-SDI信号に基づいて、7680×4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号の映像を再生できる。

[0223] 本例のマッピング部11は、7680×4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、SMPTE435に従ってCH1~CH8(LinkAであるCH1, CH3, CH5, CH7及びLinkBであるCH2, CH4, CH6, CH8)の8チャンネルのビットレート1.485GbpsのHD-SDI信号にマッピングする回路である。

7680×4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、ライン方向に2サンプル毎に間引いて、それぞれのサンプルを3840×2160/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビットで規定される4chの第2のフレームにマッピングする。

[0224] 4chの3840×2160/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビットは、さらにライン方向に2サンプル毎に間引いてHD-SDIのアクティブ期間に多重することで、図16の様にそれぞれを、4chの1920×1080/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビットにマッピングできる。つまり、現行HD-SDIの4chのクアドリンク292で伝送することができる。

[0225] 従って、7680×4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号は、16chのクアドリンクにマッピング出来る。2chのクアドリンク292は、10Gbpsで伝送できるので、8chの10Gbpsのシリアルインタフェースで伝送できる。

[0226] 10Gbpsのシリアルインタフェース規格であるSMPTE435における第1ch~第8chの各chで、48kHzオーディオで最大16ch(96kHzオーディオで最大8ch)伝送できる。このため、合計48kHzオーディオで最大128ch(96kHzオーディオ最大64ch)伝送できる。オーディオ信号多重は、10G第1chから順次詰めて送る。オーディオ位相は299Mに従い、フォーマッタでのEAVから7680/60Pアクティブ上の位相情報を、7680/60Pのクロック位相(2.376GHz相当)を1/32に分周した74.25MHzのクロック位相で定義される。

[0227] ここで、1920/30Pと7680/60Pを比べる。すると、1920/30Pの1ラインの期

間に対して、7680/60Pは8ラインの期間に相当する。そして、オーディオクロック位相データは、13ビットあり(ck0~ck12)、8192クロックまで規定できるため、32ライン相当まで規定することができる。

[0228] つまり、7680/60P上の8ライン分以上の位相を管理できる。このため、CH1のみのオーディオ多重でも他のラインにサンプルがあった場合のオーディオ位相まで規定できる。なお、オーディオ位相は映像ラインと数ライン~数十ラインずれていても支障は無く、厳密なオーディオ位相情報は必要ではない。

[0229] また、10Gbpsインタフェースにおける8chの信号を1本の光ファイバーで伝送する際には、CWDM/DWDM(Coarse Wavelength Division Multiplexing/Dense Wavelength Division Multiplexing)波長多重技術を使うことができる。

[0230] 以上説明した第3の実施の形態によれば、7680×4320/50P, 60P/4:4:4, 4:2:2, 4:2:0/10ビット, 12ビット信号を、CH1~CH8(LinkA及びLinkB)のHD-SDI信号にマッピングすることにより、ビットレート10.692Gbpsのシリアル・デジタルデータに変換して伝送することができる。つまり、ITUやSMPTEで審議されている次世代の映像信号である8k信号を、従来用いている10.692Gbpsシリアルインタフェースの多chで伝送することが出来るという効果がある。

[0231] 次に、本発明の第4の実施の形態に係るマッピング部11の動作例について、図30を参照して説明する。

図30は、マッピング部11によって、4k×2k信号の1フレームを構成するサンプルが第1~第4のサブイメージにマッピングされる例を示す説明図である。

本実施の形態において、マッピング部11は、4096×2160/24P/4:4:4/12ビット信号を、第1~第4のサブイメージにマッピングすることを特徴とする。その他の箇所については、上述した第1の実施の形態の各部と同様であるため、詳細な説明を省略する。また、CCU2が備える信号受信装置6の処理については、上述した第1の実施の形態と同様であるため、詳細な説明を省略する。

[0232] また、本例の放送用カメラ1は、4k×2k信号(4kサンプル×2kラインの超高解像度信号)として、4096×2160/24P/4:4:4/12ビット信号を生成し、所定の方式でマッピングされたHD-SDI信号を送信する信号送信装置5を備えるカメラである。ま

た、本例のCCU2が備える信号受信装置6は、放送用カメラ1から受信したHD-SDI信号に基づいて、4k×2k信号(4kサンプル×2kラインの超高解像度信号)として、4096×2160/24P/4:4:4/12ビット信号の映像を再生できる。

[0233] 本例のマッピング部11は、4096×2160/24P/4:4:4/12ビット信号を、SMPTE435に従ってCH1~CH8(LinkAであるCH1, CH3, CH5, CH7及びLinkBであるCH2, CH4, CH6, CH8)の8チャンネルのビットレート1.485GbpsのHD-SDI信号にマッピングする回路である。そして、本実施の形態においても、上述した第1の実施の形態と同様に、マッピング部11は、フレームに配置された映像信号を、第1~第4のサブイメージにマッピングする。

[0234] ここで、4k×2k信号の1フレームと、第1~第4のサブイメージに含まれるサンプルの位置を(サンプル番号, ライン番号)としてマッピングの具体例について、図30を参照して説明する。

例えば、4k×2k信号の1フレームに含まれる(0, 0), (1, 0)の2サンプルは、第1のサブイメージの(0, 42), (1, 42)にマッピングされる。

また、4k×2k信号の1フレームに含まれる(2, 0), (3, 0)の2サンプルは、第2のサブイメージの(0, 42), (1, 42)にマッピングされる。

また、4k×2k信号の1フレームに含まれる(0, 1), (1, 1)の2サンプルは、第3のサブイメージの(0, 42), (1, 42)にマッピングされる。

また、4k×2k信号の1フレームに含まれる(2, 1), (3, 1)の2サンプルは、第4のサブイメージの(0, 42), (1, 42)にマッピングされる。

以下、同様に、4k×2k信号の1フレームに含まれるサンプルは、第1~第4のサブイメージにマッピングされる。

[0235] このように、マッピング部11は、4096×2160/24P/4:4:4/12ビット信号を、ライン方向に2サンプル毎に間引いてHD-SDIのアクティブ期間に多重する。マッピング部11は、各サンプルを、4chの2048×1080/24P/4:4:4/12ビットにマッピングした後、2048×1080/24P/4:2:2/10ビットであるLinkA, Bにマッピングする。そして、放送用カメラ1は、8chの現行HD-SDIで伝送することが可能となる。

- [0236] 以上説明した第4の実施の形態によれば、 $4096 \times 2160 / 24P / 4:4:4 / 12$ ビット信号を、CH1～CH8 (LinkA及びLinkB)のHD-SDI信号にマッピングすることにより、ビットレート10.692Gbpsのシリアル・デジタルデータに変換して伝送することができる。つまり、従来用いている10.692Gbpsシリアルインタフェースの多chで伝送することが出来るという効果がある。
- [0237] 次に、本発明の第5の実施の形態に係るマッピング部11の動作例について説明する。
- SMPTE 372Mには、 $1080 / 60P / 4:2:2 / 10$ ビット信号を、ライン間引きでデュアルリンクのHD-SDI (LinkA, B)で伝送する方式がFigure 2に示されている。図31は、SMPTE372M (Figure2)で規定されるデュアルリンクインタフェースのライン番号とパッケージを示す図である。
- [0238] また、SMPTE372Mの6.4章には、オーディオ信号はLinkAから順番に多重する規定が記述されている。例えば、8chのオーディオ信号を伝送する場合にはLink Aのみに多重し、20chのオーディオ信号を多重する場合にはLinkAに16ch、Link Bに4ch多重することが決められている。
- [0239] この場合にも、オーディオ位相は299Mに従って定められる(図3B参照)。つまり、オーディオ位相は、フォーマットでのEAVから $1920 / 60P$ アクティブ上の位相情報を、 $1920 / 60P$ のサンプリングクロック(148.5MHz相当)を $1/2$ に分周した74.25MHzのクロック位相で定義される。
- [0240] ここで、 $1920 / 30P$ と $1080 / 60P$ を比べる。すると、 $1920 / 30P$ の1ラインの期間は、 $1080 / 60P$ の1ラインの期間に相当する。そして、オーディオクロック位相データは、13ビットあり(ck0～ck12)、8192クロックまで規定できるため、8ライン相当まで規定することができる。
- [0241] つまり、 $1080 / 60P$ 上の2ライン分以上の位相を管理できる。このため、ライン間引きしたLinkAのみのオーディオ多重でも、LinkBのラインにサンプルがあった場合のオーディオ位相まで規定が可能である。
- [0242] 以上説明した第5の実施の形態によれば、 $1080 / 60P / 4:2:2 / 10$ ビット信号を、CH1～CH8 (LinkA及びLinkB)のHD-SDI信号にマッピングすることにより、ビ

ットレート10.692Gbpsのシリアル・デジタルデータに変換して伝送することができる。つまり、従来用いている10.692Gbpsのシリアルインタフェースの多chで伝送することが出来るという効果がある。

[0243] なお、以上の例ではカメラ伝送システムに本発明を適用しているが、他にも様々な方式の信号を伝送するようにしてもよい。このように、様々な信号を送信する場合に、適用することができる。

引用符号の説明

[0244] 1…放送用カメラ、2…CCU(カメラコントロールユニット)、3…光ファイバーケーブル、5…信号送信装置、6…信号受信装置、10…音声信号多重部、11…マッピング部、12…S/P・スクランブル・8B/10B部、38-1~38-8…S/P・スクランブル・8B/10B部のブロック、13…PLL、14…多重部、15…データ長変換部、16…FIFOメモリ、17…多チャンネルデータ形成部、18…多重・P/S変換部、19…光電変換部、21…S/P(シリアル/パラレル)変換部、22…TRS検出部、23…FIFOメモリ、24…スクランブラ、25…8B/10Bエンコーダ、26…FIFOメモリ、27…FIFOメモリ、28…抜き出し部、29…K28.5挿入部、30…8B/10Bエンコーダ、31…光電変換部、32…S/P変換・多チャンネルデータ形成部、33…多重部、34…PLL、35…FIFOメモリ、36…データ長変換部、37…分離部、38…デスクランブル・8B/10B・P/S部、38-1~38-8…デスクランブル・8B/10B・P/S部のブロック、39…4k×2k再生部、42…デスクランブラ、42…8B/10Bデコーダ、43…セレクタ、44…FIFOメモリ、45…FIFOメモリ、46…P/S(パラレル/シリアル)変換部、47…8B/10Bデコーダ、48…サンプルデータ形成部

請求の範囲

- [1] 1フレームの画素数がHD-SDIフォーマットで規定された画素数以上の画素数を有する入力映像信号と、その入力映像信号に同期して入力したオーディオ信号を送信する信号送信装置であつて、
- 前記入力映像信号の各フレームから抽出した画素サンプルを、それぞれ所定サンプルごとに間引くと共に、その間引かれた画素サンプルをフレーム毎に均等な順序で取り出してHD-SDIフォーマットの第1, 第2, 第3及び第4のサブイメージのアクティブ期間にマッピングし、前記オーディオ信号を第1のサブイメージのブランキング期間にマッピングし、マッピングされた前記第1, 第2, 第3及び第4のサブイメージを、それぞれ1つのサブイメージごとに第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルに分割して8つのチャンネルにマッピングするマッピング部と、
- マッピングされた前記第1, 第2, 第3及び第4のサブイメージを、それぞれシリアル変換するパラレル/シリアル変換部と、
- 前記パラレル/シリアル変換部によってシリアル変換されたシリアル・デジタルデータを出力する出力部と
- を備える信号送信装置。
- [2] 前記マッピング部は、
- 同一ライン上で隣り合う2つの画素サンプルを間引いて、
- 各フレームの偶数ライン上の各画素サンプルを交互に前記第1のサブイメージと前記第2のサブイメージにマッピングし、各フレームの奇数ライン上の各画素サンプルを交互に前記第3のサブイメージと前記第4のサブイメージとにマッピングし、
- 前記第1のサブイメージのブランキング期間に前記オーディオ信号をマッピングする際の第1のサブイメージとマッピングされるオーディオ信号位相を、前記入力映像信号と入力オーディオ信号との位相にほぼ一致させる
- 請求の範囲第1項記載の信号送信装置。
- [3] 前記マッピング部は、
- 前記第1のサブイメージにマッピングされたオーディオ信号を、第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルの内のいずれか一方の伝送チャンネルに

配置するようにマッピングする

請求の範囲第2項記載の信号送信装置。

- [4] 前記入力映像信号の水平ラインは、前記入力映像信号の有効ライン期間を示すタイミング基準信号と、前記水平ラインにおける水平ブランキング期間を示す補助データスペースを含み、

前記オーディオ信号は、所定の周波数でサンプリングして得られる第1及び第2のオーディオサンプルを連続して含むオーディオデータ packets である場合に、

前記オーディオ信号がサンプリングされたサンプリングポイントが含まれる第1の水平ラインに連続する第2の水平ラインの補助データスペースに、前記第1及び第2のオーディオサンプルを含む前記オーディオデータ packets を多重して挿入し、前記オーディオデータ packets が多重して挿入された前記入力映像信号を前記マッピング部に供給するオーディオ信号多重部を備える

請求の範囲第1項記載の信号送信装置。

- [5] 前記オーディオ信号多重部は、前記補助データスペースがスイッチングポイントに続く場合、前記第1及び第2のオーディオサンプルが含まれる第1のオーディオデータ packets 及び前記第1のオーディオデータ packets に連続する第2のオーディオデータ packets を、前記第2の水平ラインに連続する第3の水平ラインの補助データスペースに多重して挿入する

請求の範囲第4項記載の信号送信装置。

- [6] 前記第1及び第2のオーディオサンプルは、96kHzでサンプリングされたオーディオ信号である

請求の範囲第5項記載の信号送信装置。

- [7] 1フレームの画素数がHD-SDIフォーマットで規定された画素数以上の画素数を有する入力映像信号を送信する信号送信方法であって、

前記入力映像信号の各フレームから抽出した画素サンプルを、それぞれ所定サンプルごとに間引くと共に、その間引かれた画素サンプルをフレーム毎に均等な順序で取り出してHD-SDIフォーマットの第1, 第2, 第3及び第4のサブイメージのアクティブ期間にマッピングし、マッピングされた前記第1, 第2, 第3及び第4のサブイメ

ージを、それぞれ1つのサブイメージごとに第1のリンクの伝送チャンネルと第2のリンクの伝送チャンネルに分割して8つのチャンネルにマッピングするマッピング処理と、
前記マッピング処理でマッピングされた前記第1, 第2, 第3及び第4のサブイメージを、それぞれシリアル変換するパラレル/シリアル変換処理と、
前記パラレル/シリアル変換処理によってシリアル変換されたシリアル・デジタルデータを出力する出力処理と
を行う信号送信方法。

[図1]

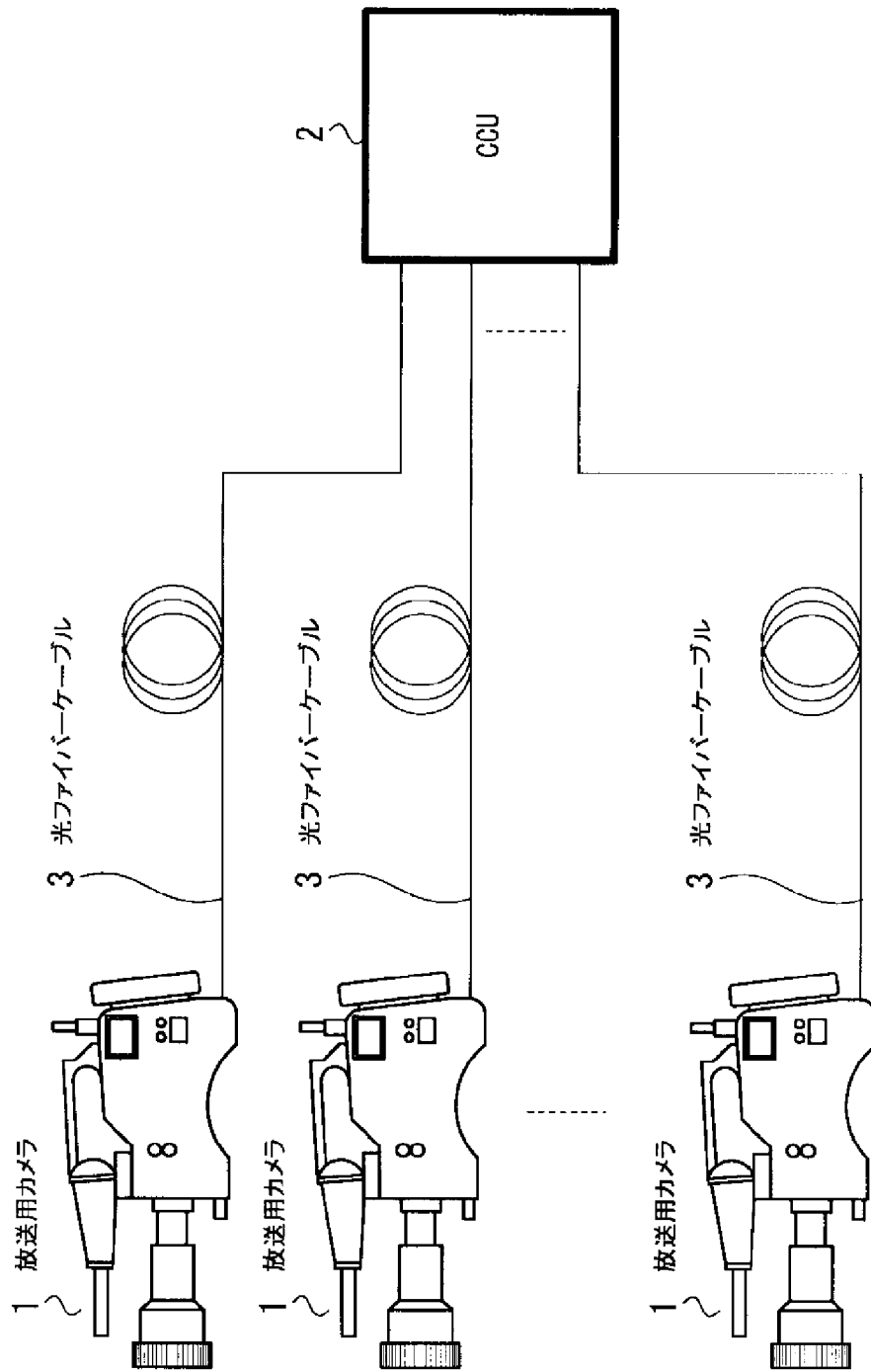
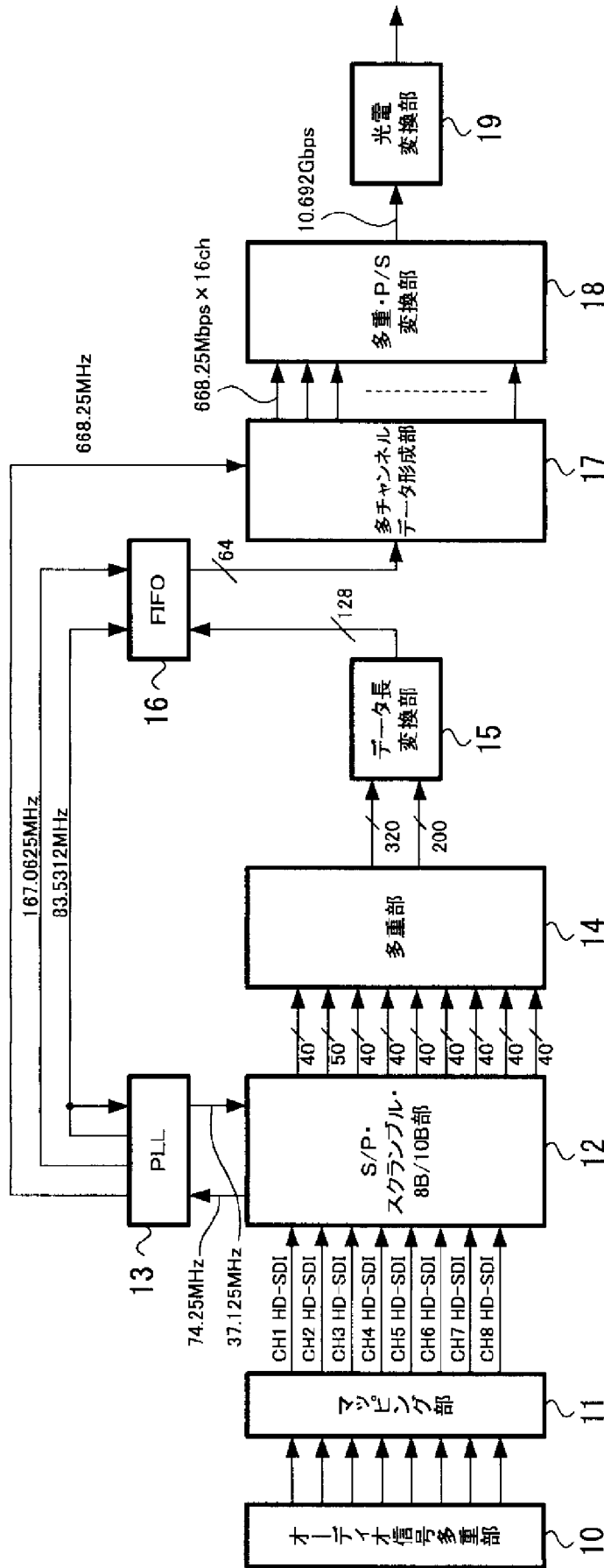


FIG. 1

[図2]

5 信号送信装置

FIG. 2



[図3]

FIG. 3A

48kHzオーディオデータパケットの例

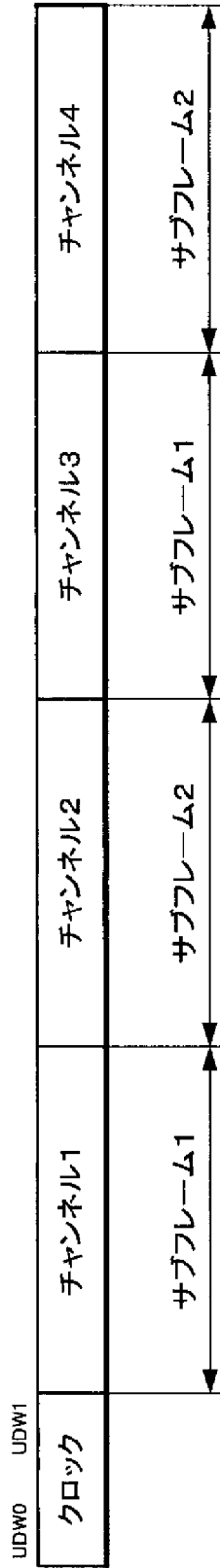
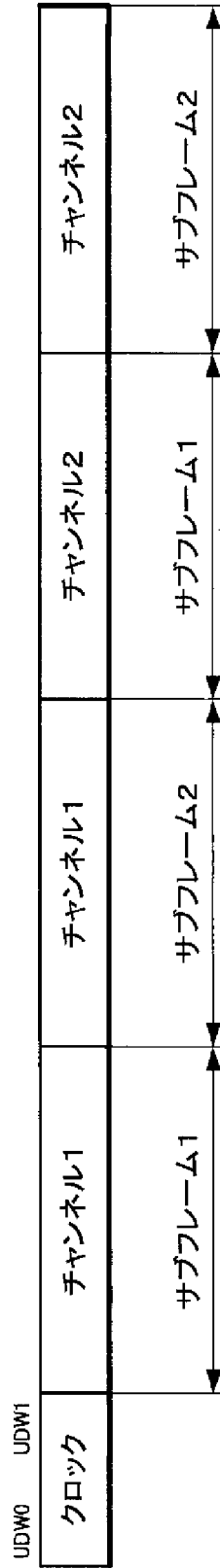


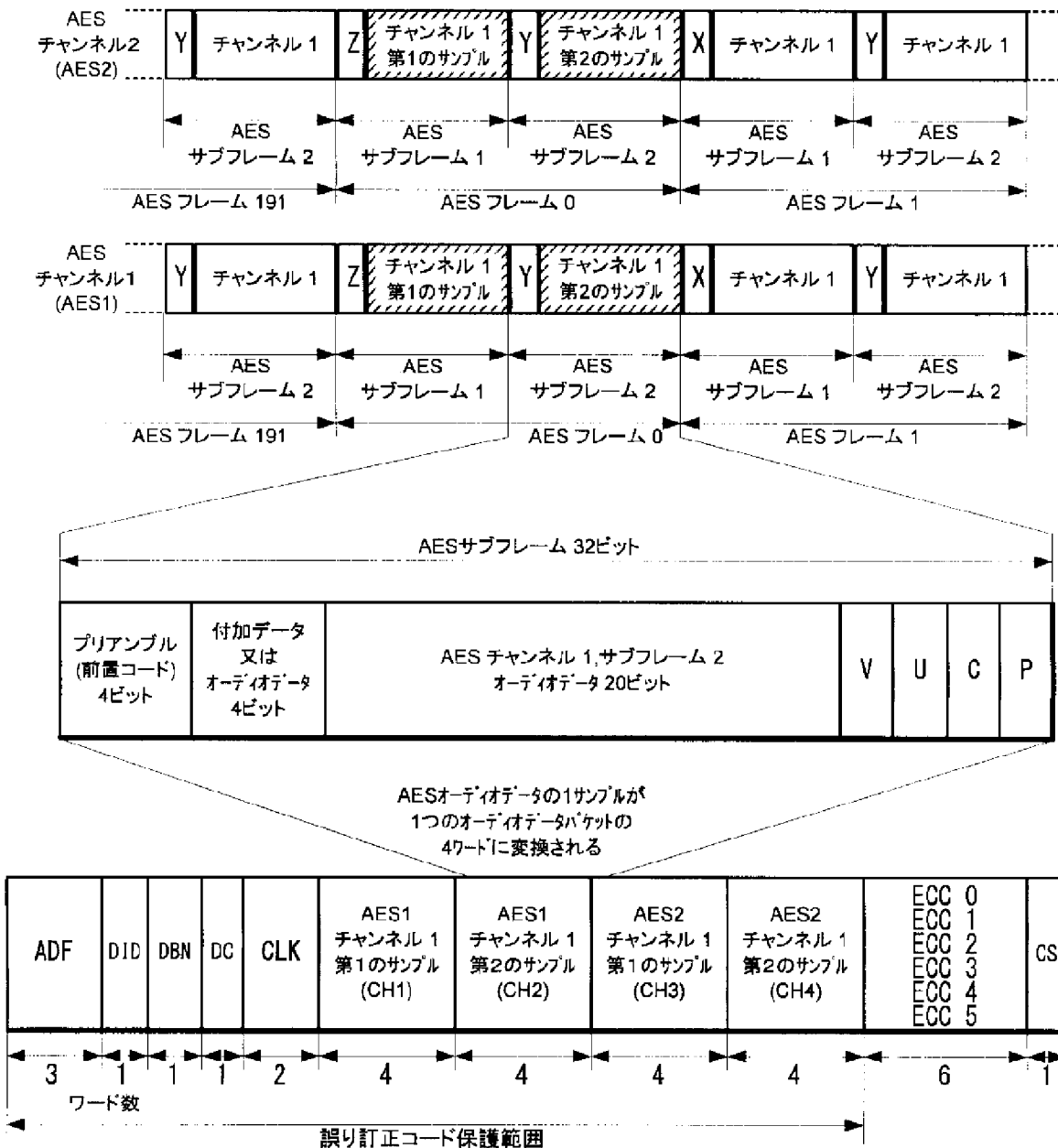
FIG. 3B

96kHzオーディオデータパケットの例



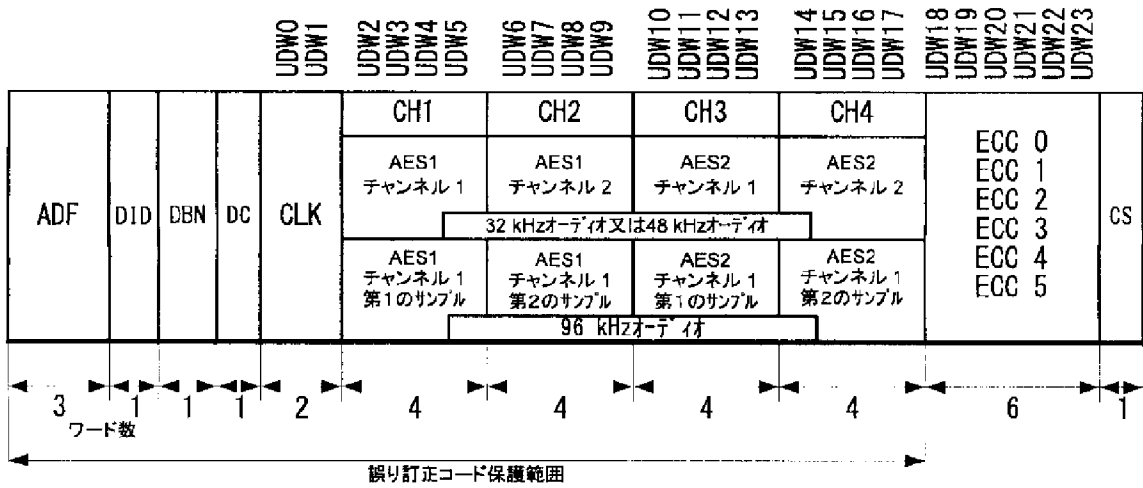
[図4]

FIG. 4



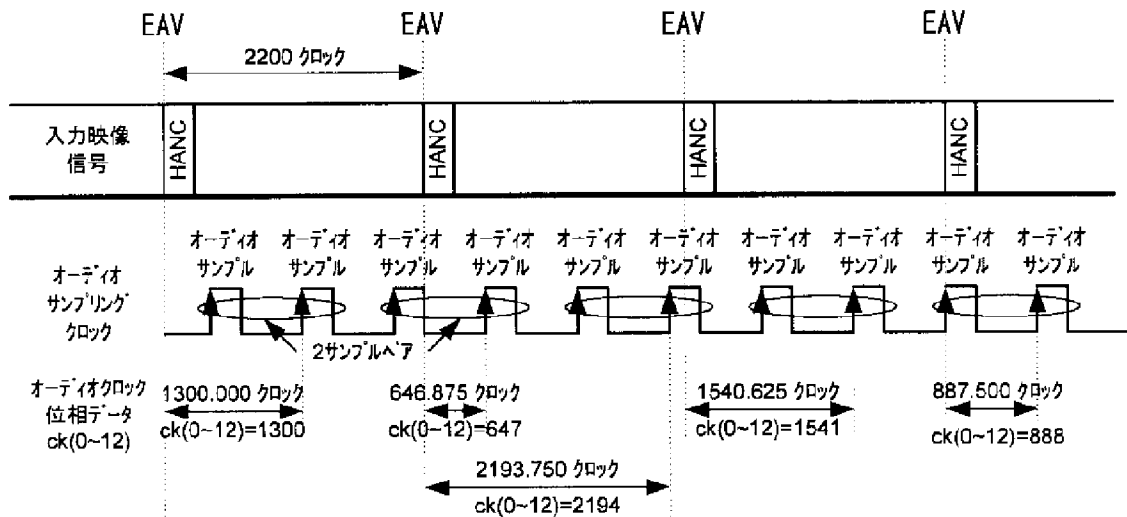
[図5]

FIG. 5



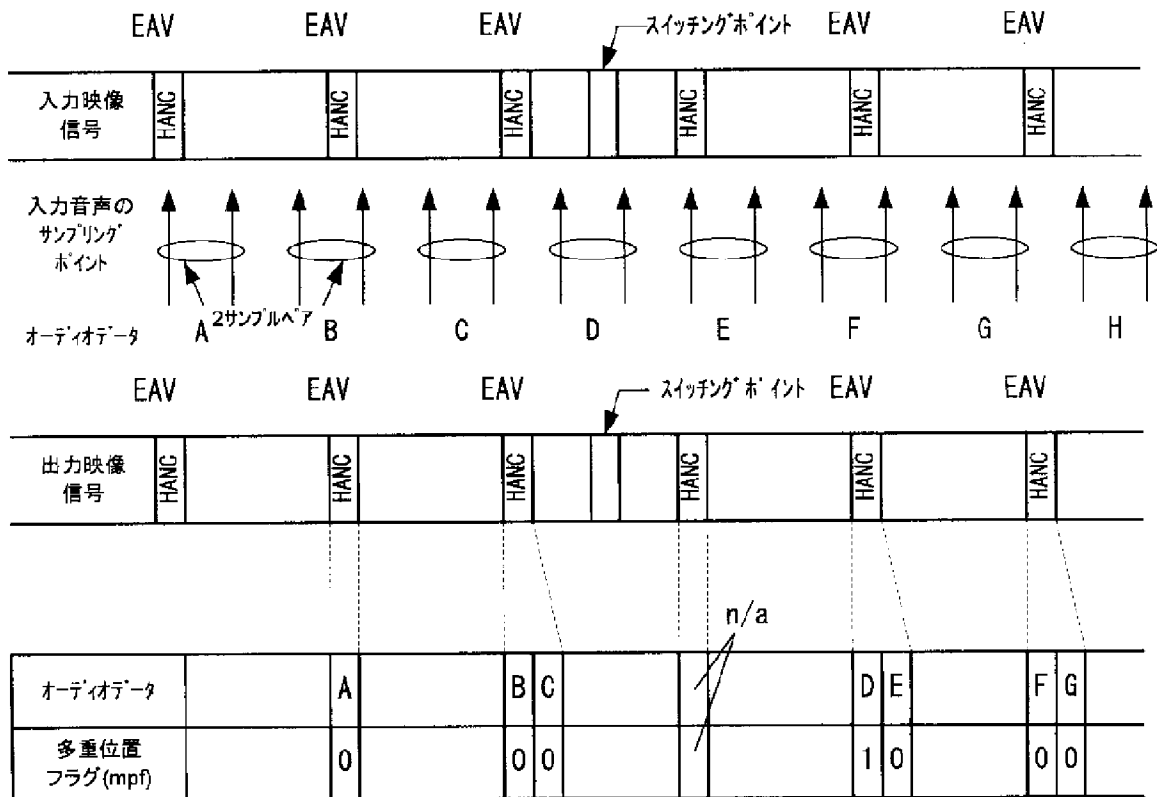
[図6]

FIG. 6



[図7]

FIG. 7



注:

- 例えば、サンプルA, B, C, E, F, Gの場合、補助データパケットがオーディオサンプルの入カタイミングに対してその次のラインの水平補助データスペースに多重されているので、mpf=0にセットされる。
- N/A(Not Available)は、スイッチングポイントの次のラインでは、補助データパケットの多重を禁止していることを示している。
- サンプルDの例では、補助データパケットがオーディオサンプルの入カタイミングに対して、2番目のラインの水平補助データスペースに多重されているので、mpf=1にセットされる。

[図8]

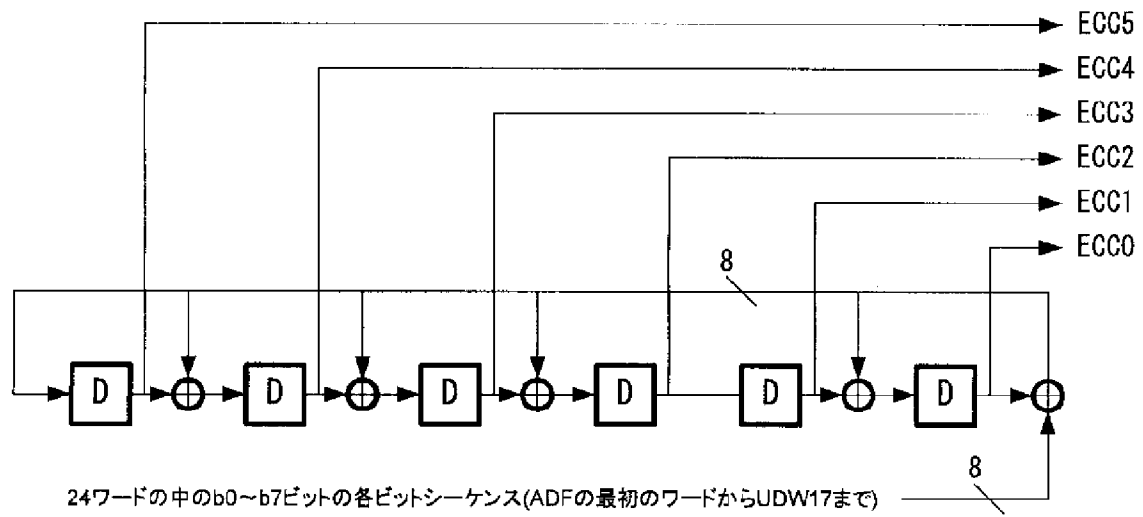
FIG. 8

CH1	ビット番号	UDW2	UDW3	UDW4	UDW5
	b9 (MSB) b8 b7 b6 b5 b4 b3 b2 b1 b0 (LSB)	b8の反転 偶数パリティ ¹ aud ₁ 3 aud ₁ 2 aud ₁ 1 aud ₁ 0 (LSB) Z 0 0 0	b8の反転 偶数パリティ ¹ aud ₁ 11 aud ₁ 10 aud ₁ 9 aud ₁ 8 aud ₁ 7 aud ₁ 6 aud ₁ 5 aud ₁ 4	b8の反転 偶数パリティ ¹ aud ₁ 19 aud ₁ 18 aud ₁ 17 aud ₁ 16 aud ₁ 15 aud ₁ 14 aud ₁ 13 aud ₁ 12	b8の反転 偶数パリティ ¹ P ₁ C ₁ U ₁ V ₁ aud ₁ 23 (MSB) aud ₁ 22 aud ₁ 21 aud ₁ 20
CH2	ビット番号	UDW6	UDW7	UDW8	UDW9
	b9 (MSB) b8 b7 b6 b5 b4 b3 b2 b1 b0 (LSB)	b8の反転 偶数パリティ ¹ aud ₂ 3 aud ₂ 2 aud ₂ 1 aud ₂ 0 (LSB) 0 0 0 0	b8の反転 偶数パリティ ¹ aud ₂ 11 aud ₂ 10 aud ₂ 9 aud ₂ 8 aud ₂ 7 aud ₂ 6 aud ₂ 5 aud ₂ 4	b8の反転 偶数パリティ ¹ aud ₂ 19 aud ₂ 18 aud ₂ 17 aud ₂ 16 aud ₂ 15 aud ₂ 14 aud ₂ 13 aud ₂ 12	b8の反転 偶数パリティ ¹ P ₂ C ₂ U ₂ V ₂ aud ₂ 23 (MSB) aud ₂ 22 aud ₂ 21 aud ₂ 20
CH3	ビット番号	UDW10	UDW11	UDW12	UDW13
	b9 (MSB) b8 b7 b6 b5 b4 b3 b2 b1 b0 (LSB)	b8の反転 偶数パリティ ¹ aud ₃ 3 aud ₃ 2 aud ₃ 1 aud ₃ 0 (LSB) Z 0 0 0	b8の反転 偶数パリティ ¹ aud ₃ 11 aud ₃ 10 aud ₃ 9 aud ₃ 8 aud ₃ 7 aud ₃ 6 aud ₃ 5 aud ₃ 4	b8の反転 偶数パリティ ¹ aud ₃ 19 aud ₃ 18 aud ₃ 17 aud ₃ 16 aud ₃ 15 aud ₃ 14 aud ₃ 13 aud ₃ 12	b8の反転 偶数パリティ ¹ P ₃ C ₃ U ₃ V ₃ aud ₃ 23 (MSB) aud ₃ 22 aud ₃ 21 aud ₃ 20
CH4	ビット番号	UDW14	UDW15	UDW16	UDW17
	b9 (MSB) b8 b7 b6 b5 b4 b3 b2 b1 b0 (LSB)	b8の反転 偶数パリティ ¹ aud ₄ 3 aud ₄ 2 aud ₄ 1 aud ₄ 0 (LSB) 0 0 0 0	b8の反転 偶数パリティ ¹ aud ₄ 11 aud ₄ 10 aud ₄ 9 aud ₄ 8 aud ₄ 7 aud ₄ 6 aud ₄ 5 aud ₄ 4	b8の反転 偶数パリティ ¹ aud ₄ 19 aud ₄ 18 aud ₄ 17 aud ₄ 16 aud ₄ 15 aud ₄ 14 aud ₄ 13 aud ₄ 12	b8の反転 偶数パリティ ¹ P ₄ C ₄ U ₄ V ₄ aud ₄ 23 (MSB) aud ₄ 22 aud ₄ 21 aud ₄ 20

注:

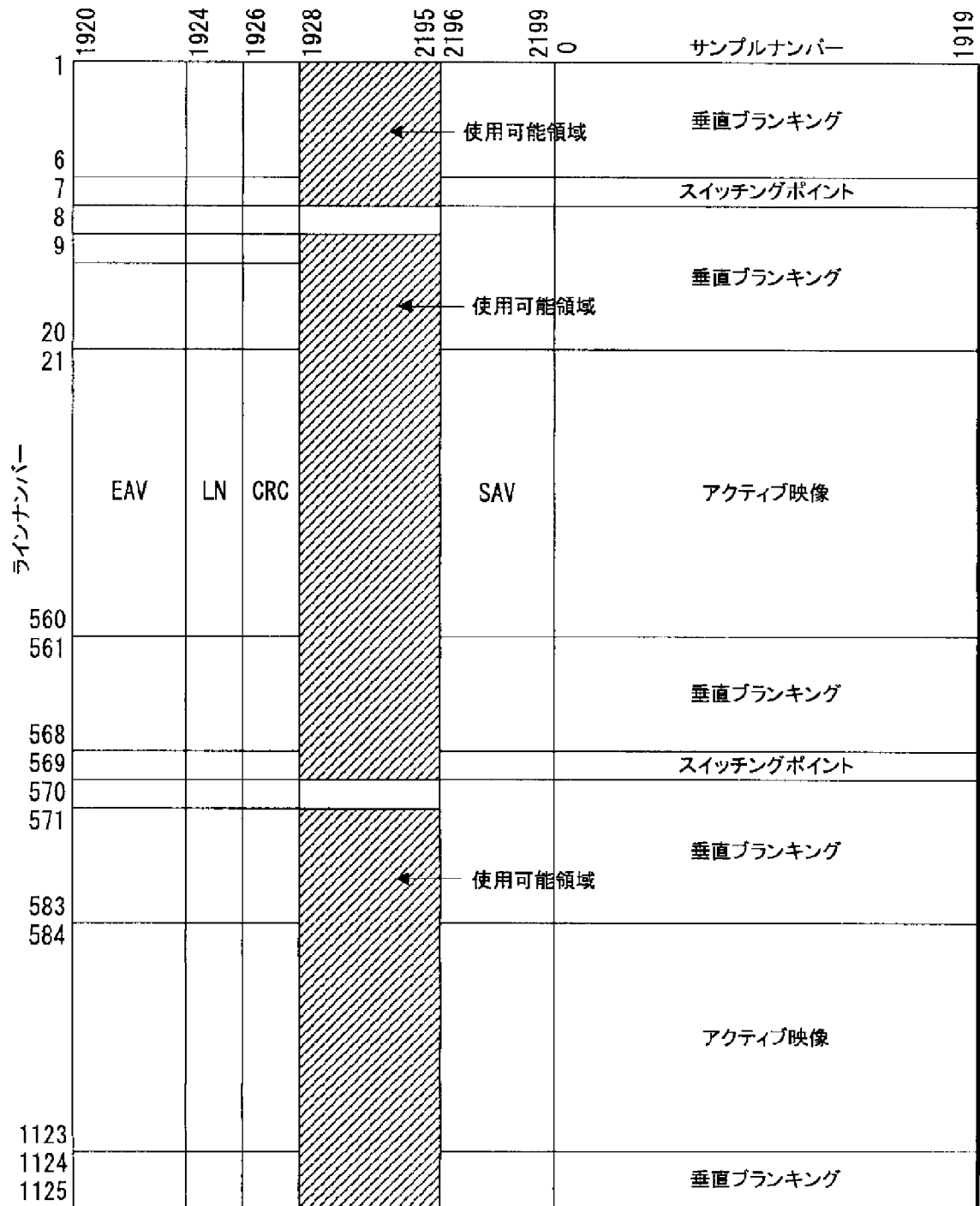
1. 偶数パリティはb0からb7を対象とする
2. Z = AESブロック同期ビット
3. Un = チャネルnのAESユーザビット
4. Pn = チャネルnのAESパリティビット
5. aud (0-23) = チャネルnの24ビットAESオーディオデータ
6. Vn = チャネルnのAESサンプルの有効表示ビット
7. Cn = チャネルnのAESチャネルステータスビット
8. Vn, Un, Cn, Pnの値は、それぞれ対応するAESサブCPU81フレームのデータ値と同じとする

[図9]

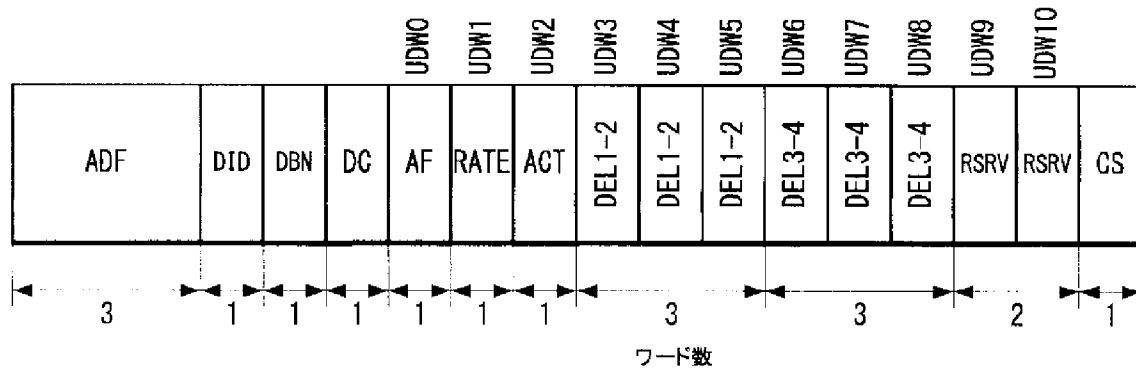
FIG. 9

[図10]

FIG. 10

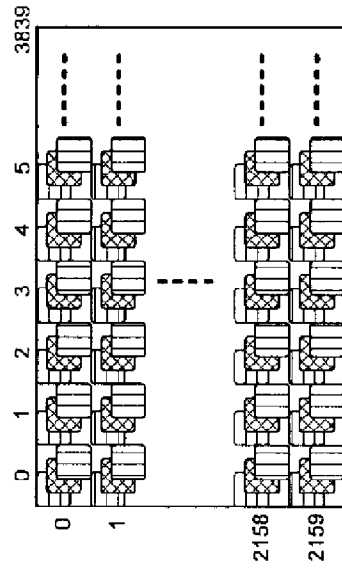


[図11]

FIG. 11

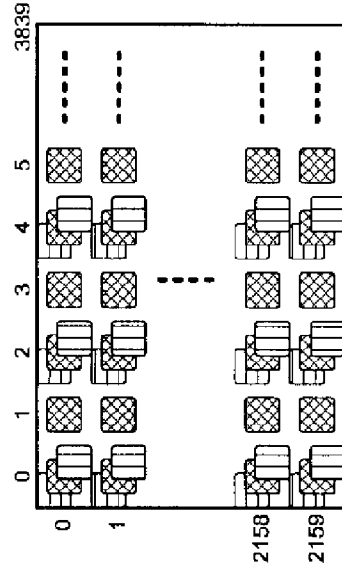
[図12]

FIG. 12A



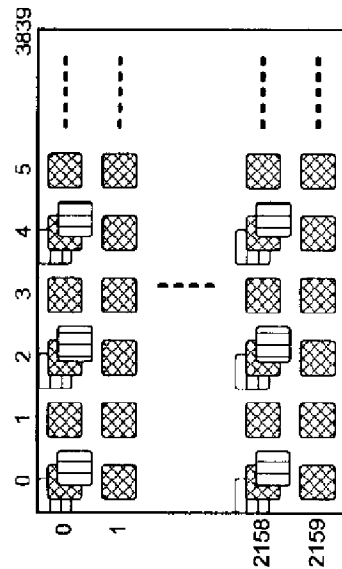
R' G' B' or Y' Cb' CR' 4:4:4 システム

FIG. 12B






Y' Cb' CR' 4:2:2 システム

FIG. 12C

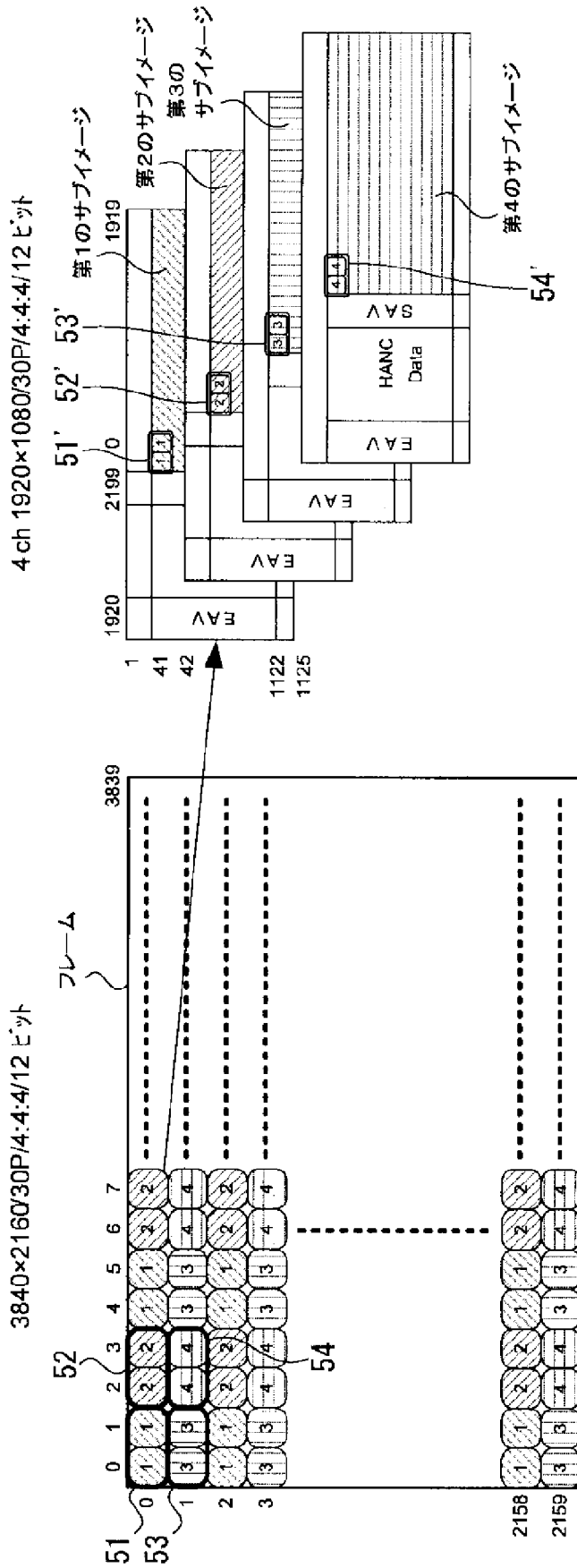


Y' Cb' CR' 4:2:0 システム

-  R' or CR' コンポーネント
-  G' or Y' コンポーネント
-  B' or Cb' コンポーネント

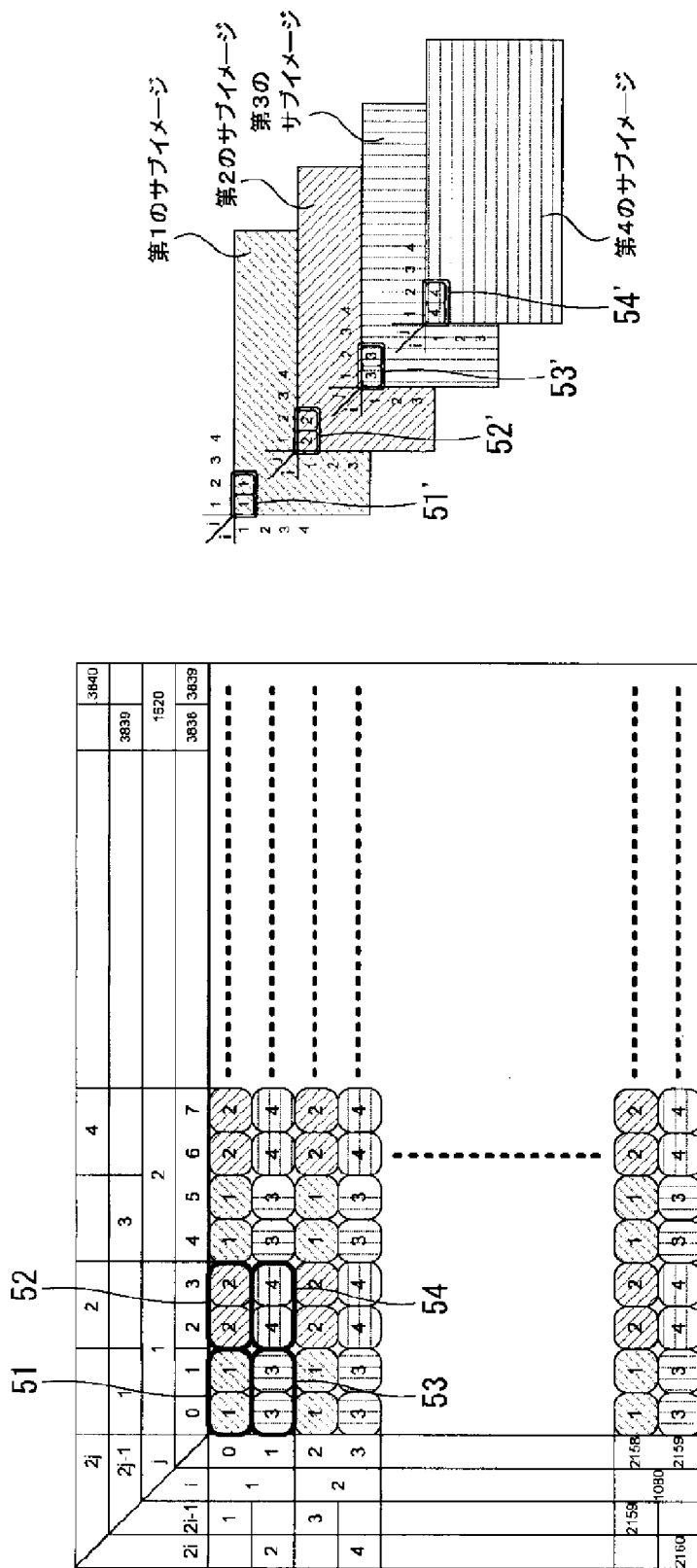
[図]13

FIG. 13



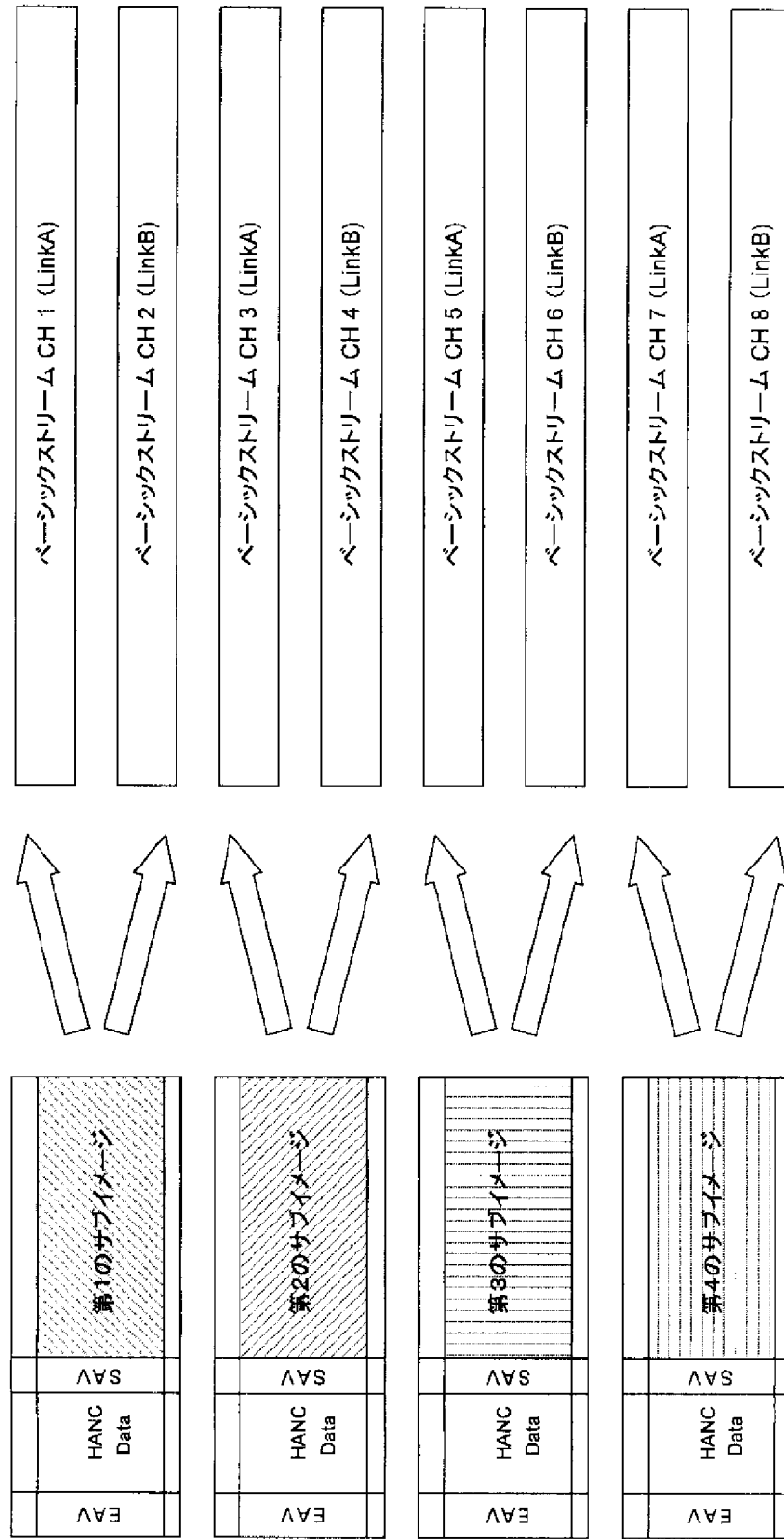
[図14]

FIG. 14

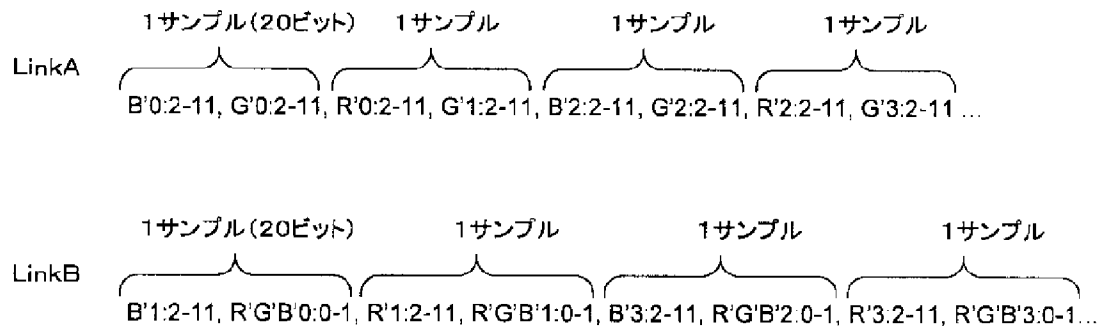
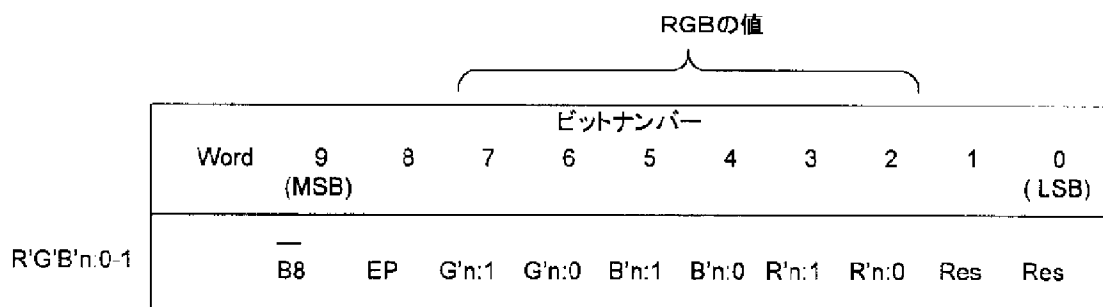


[図15]

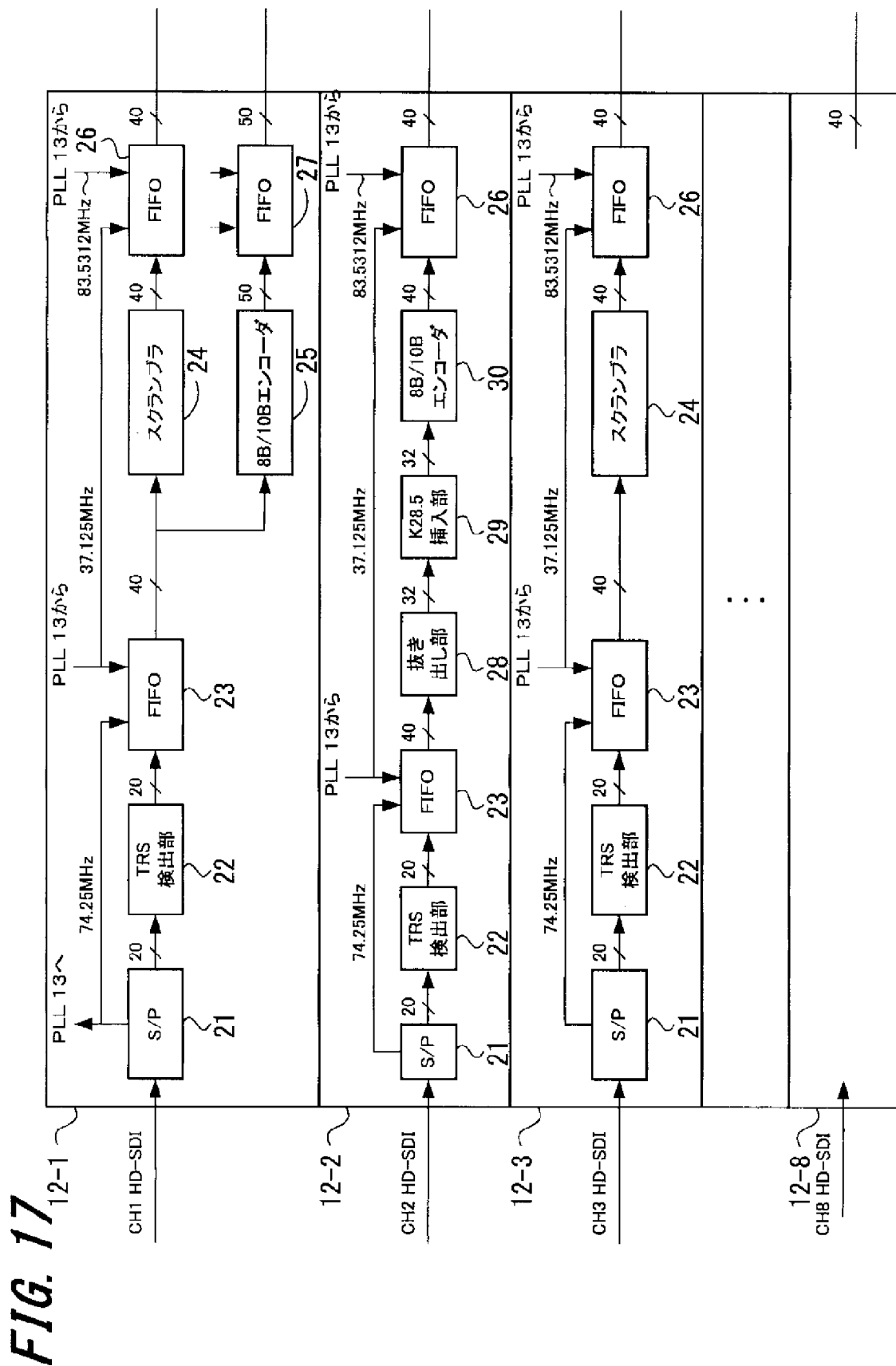
FIG. 15



[図16]

FIG. 16A**FIG. 16B**

[図17]



[図18]

FIG. 18A

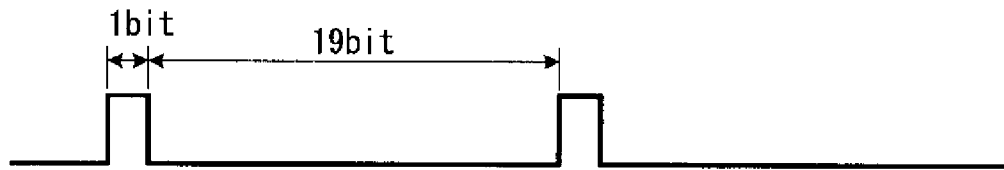
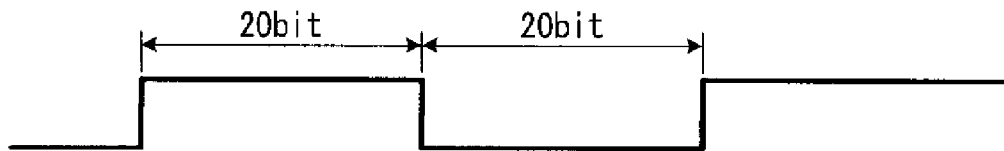
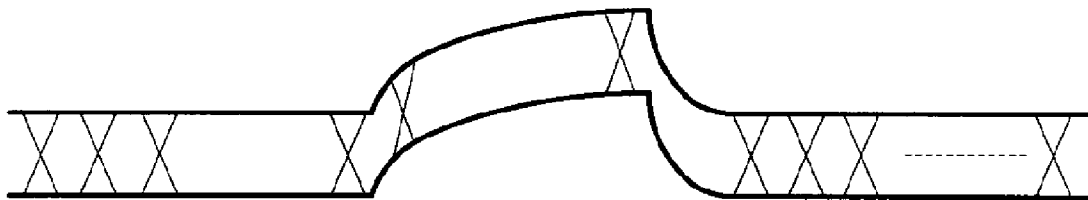


FIG. 18B



[図19]

FIG. 19



[図20]

FIG. 20

Word	9	8	7	6	5	4	3	2	1	0
	(MSB)									(LSB)
XYZ	1	F	V	H	P3	P2	P1	P0	0	0

[図21]

FIG. 21A

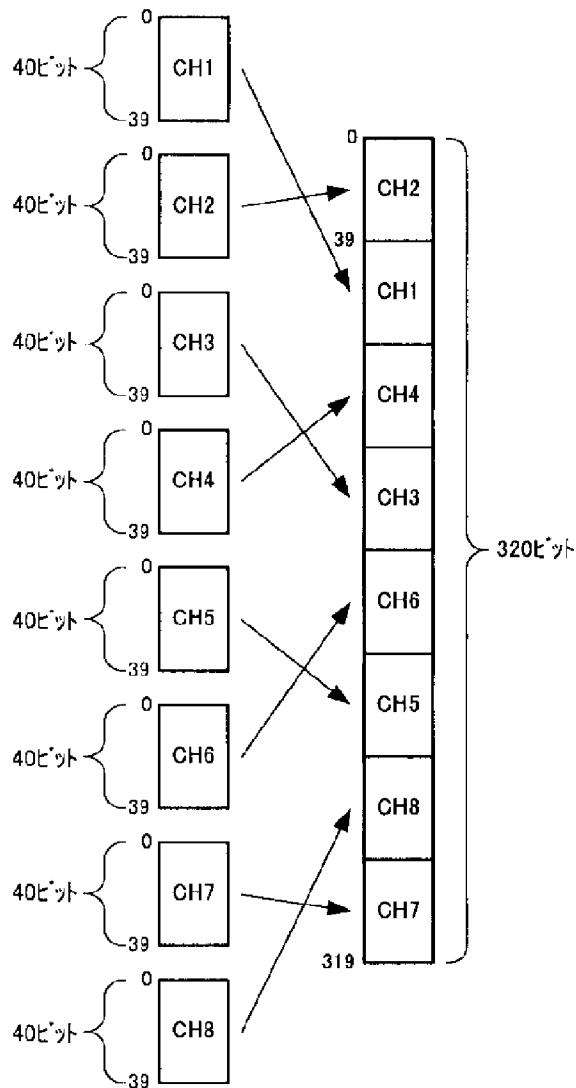
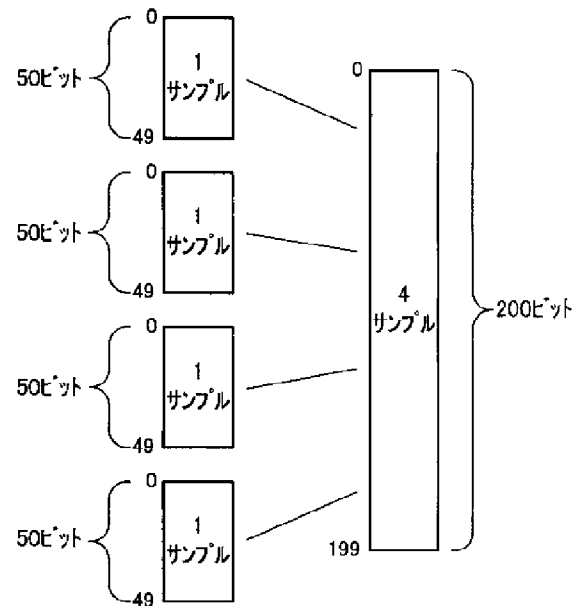
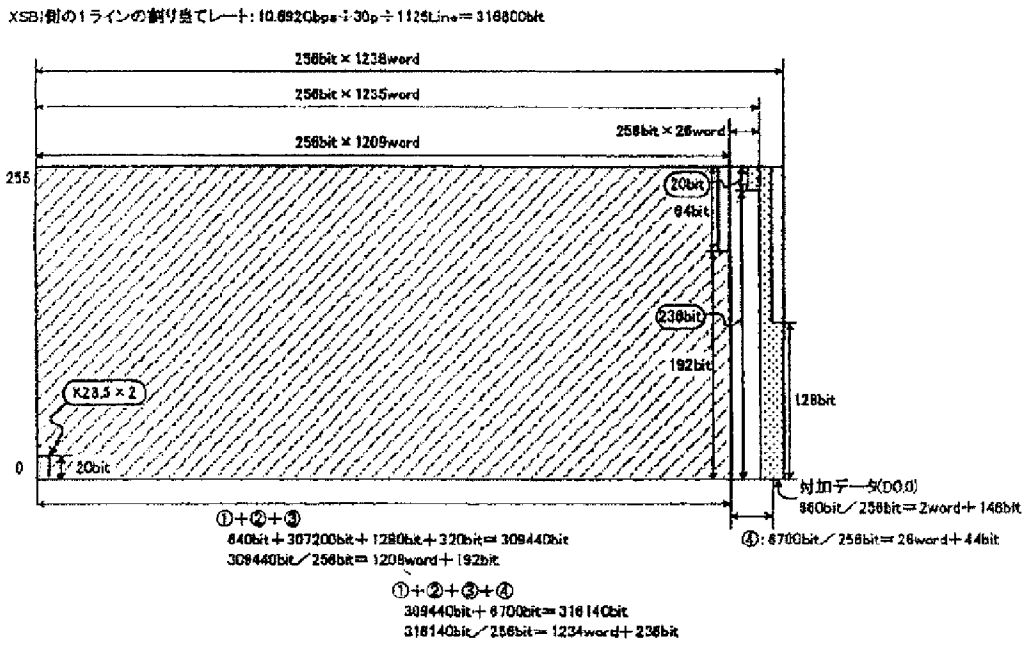


FIG. 21B



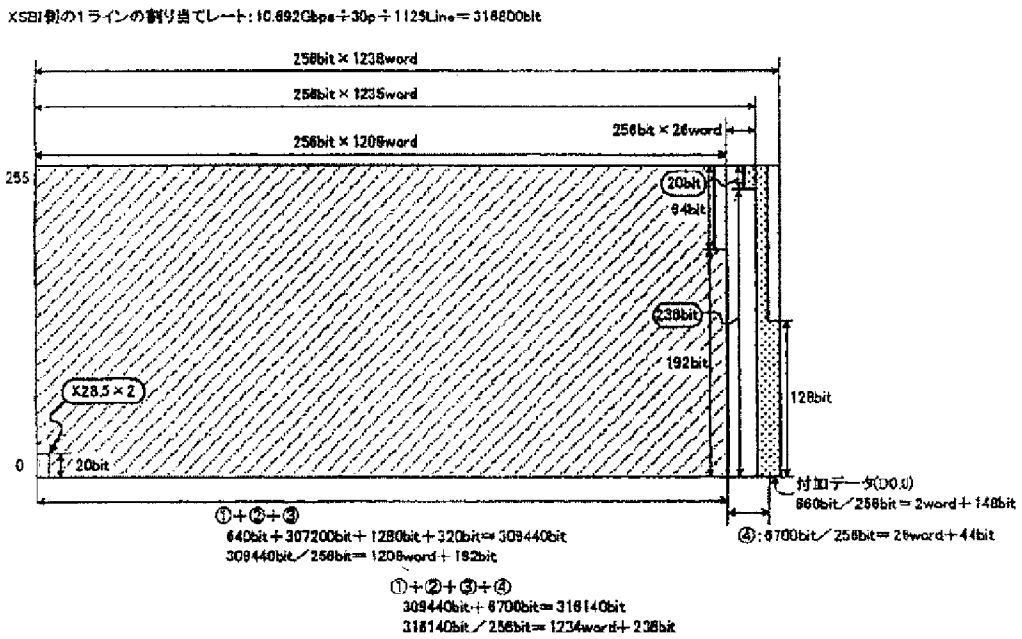
[図22]

FIG. 22

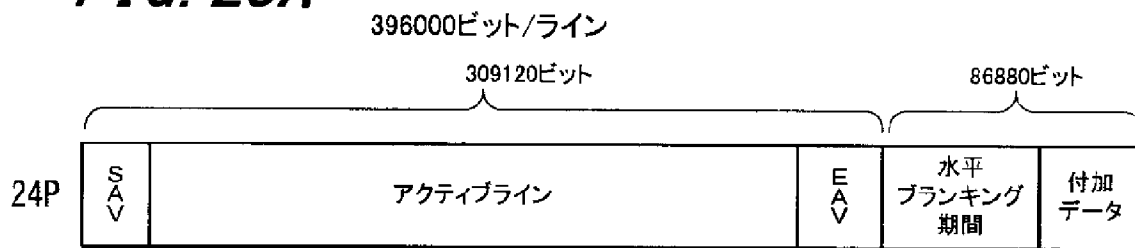
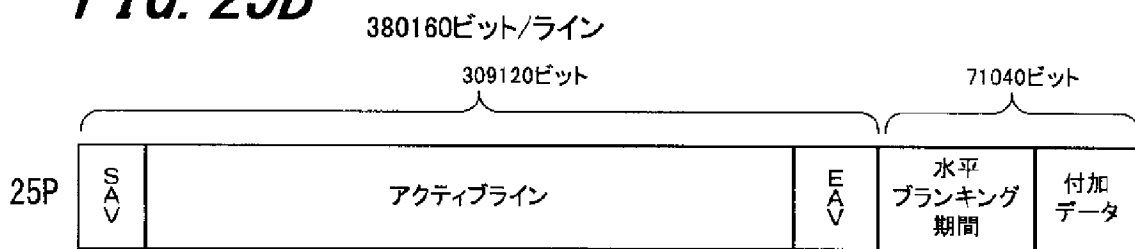
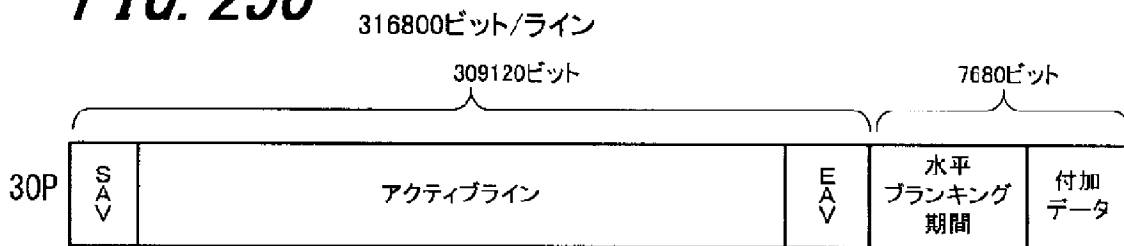


[図23]

FIG. 23



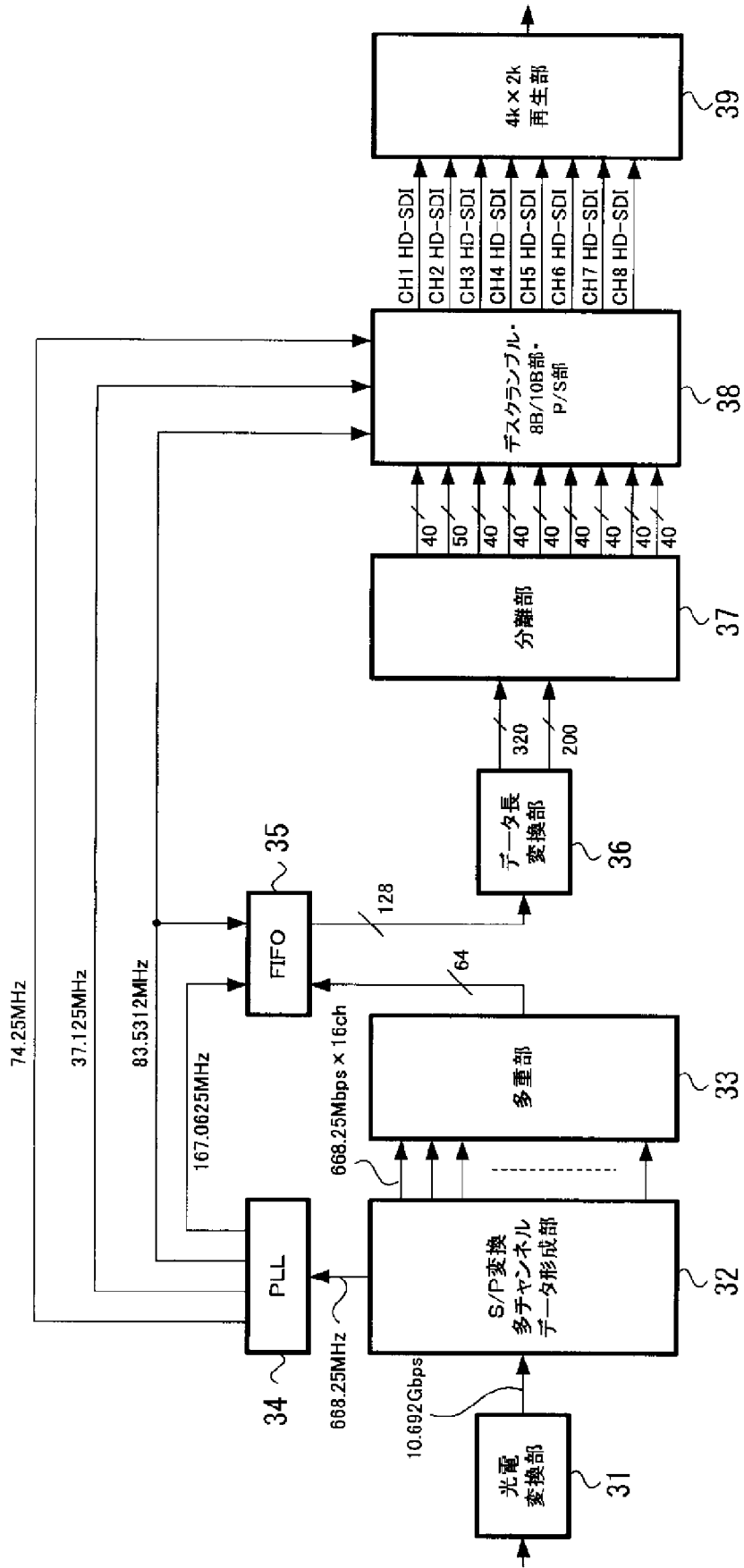
[図25]

FIG. 25A**FIG. 25B****FIG. 25C**

[図26]

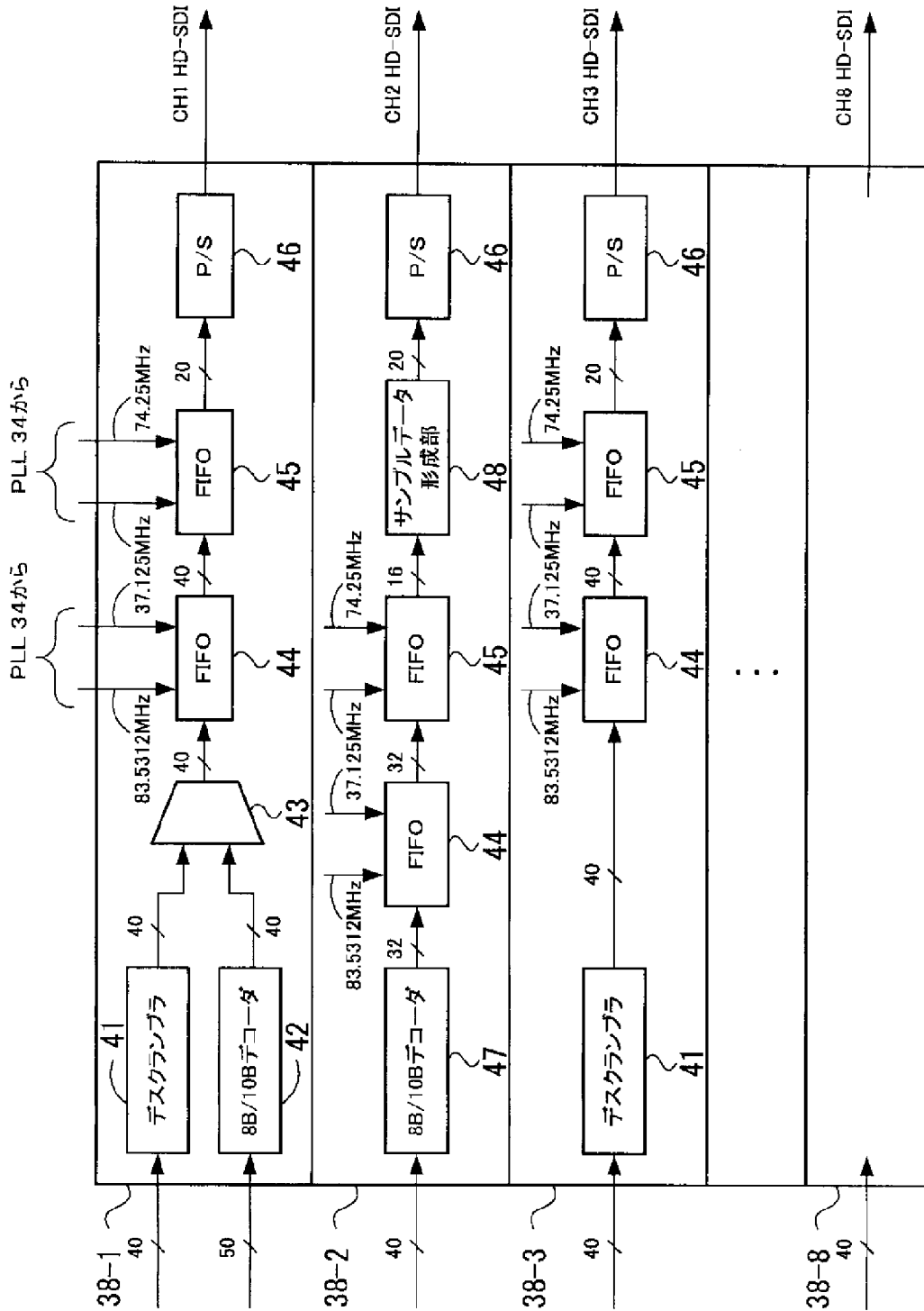
FIG. 26

6 信号受信装置



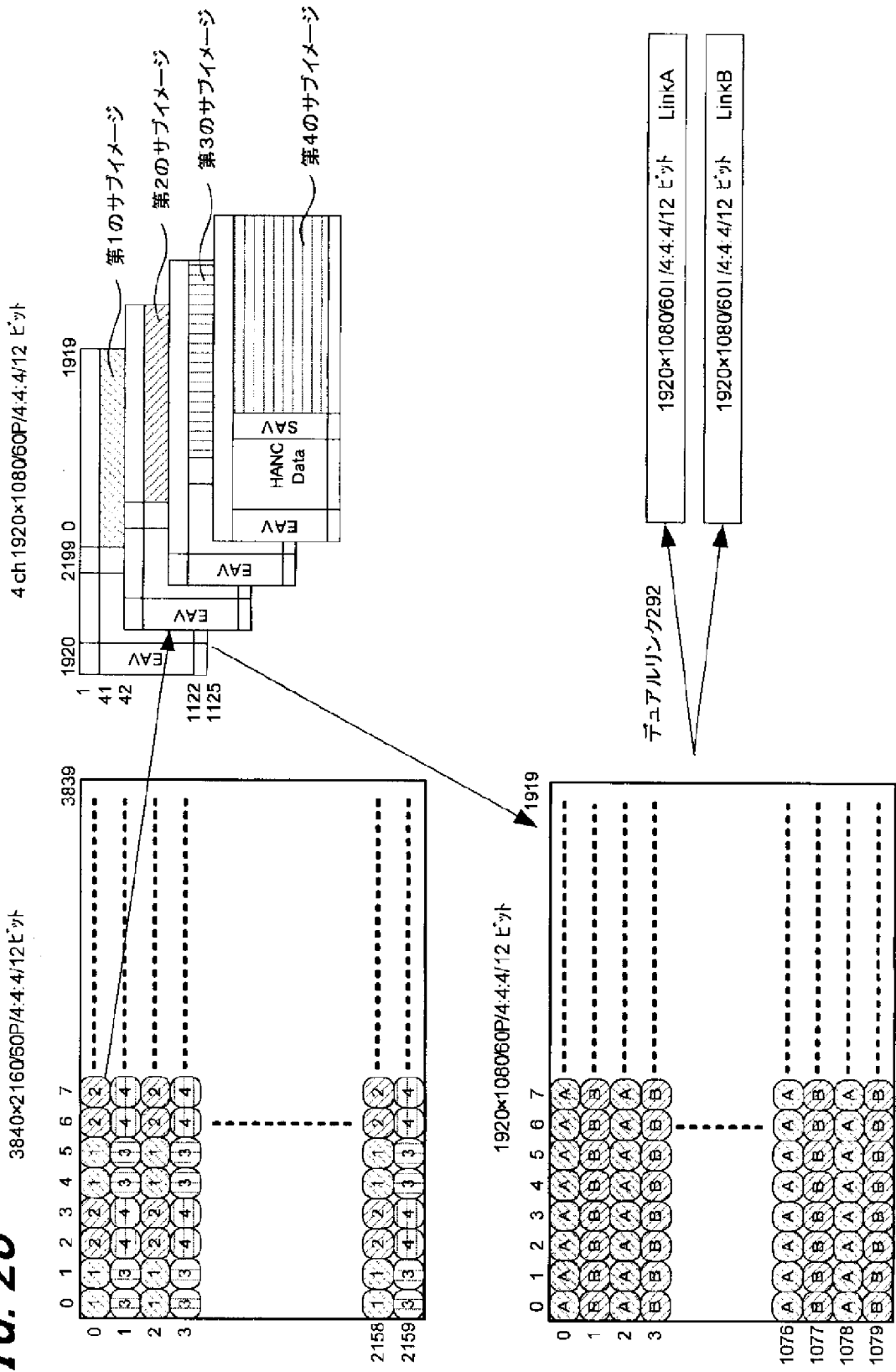
[図27]

FIG. 27



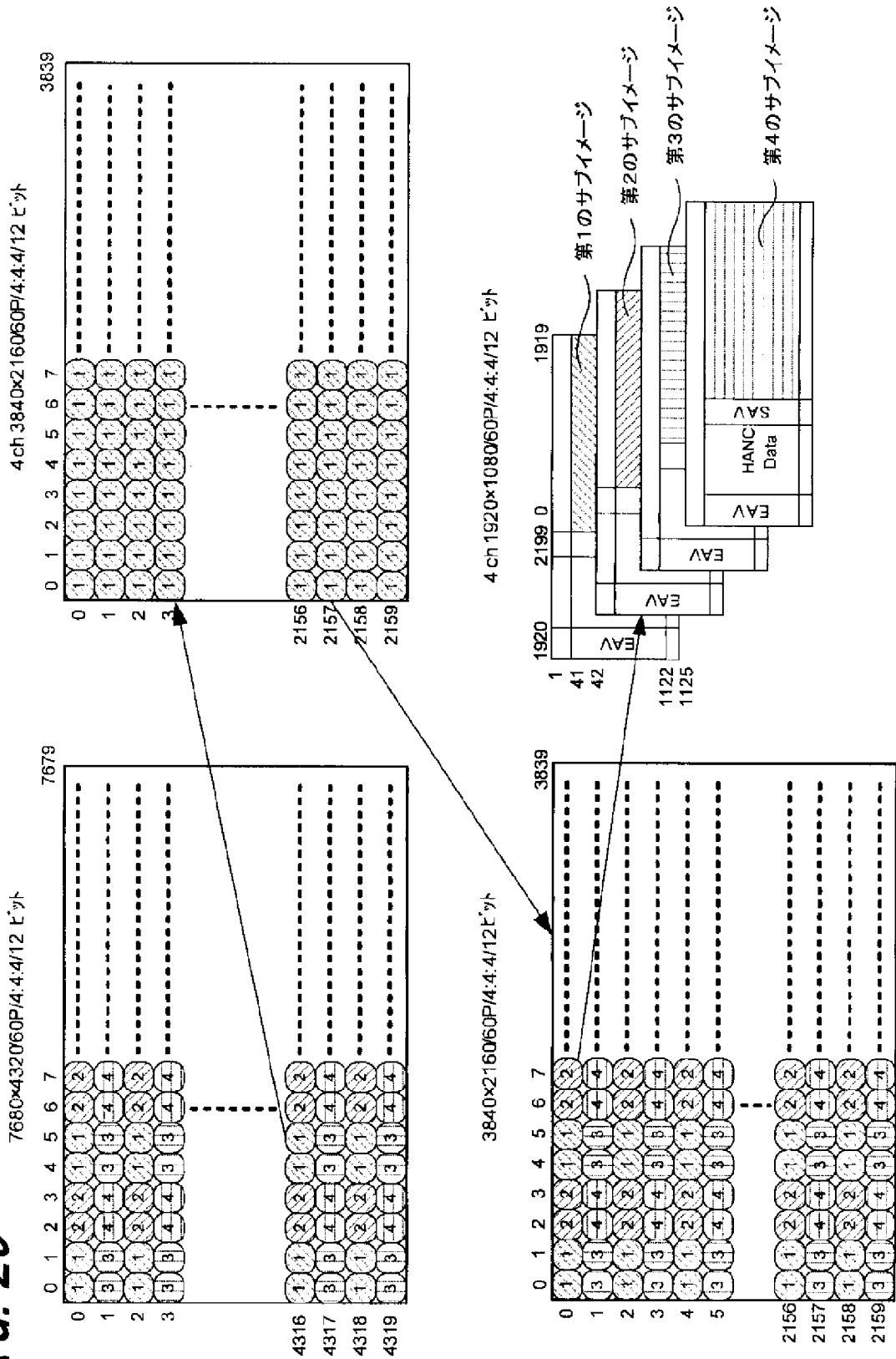
[図28]

FIG. 28



[図29]

FIG. 29



[図31]

FIG. 31

		元の画像ラスタのライン番号(注1)		デジタルインターフェースの ライン番号(注2)
		LinkA	LinkB	
デジタルフィールド#1 (F=0) (トータルライン: 563×2)	デジタルフィールド ブランキング (V=1)	2	3	1
		40	41	20
	デジタルアクティブ フィールド (V=0)	42	43	21
		1120	1121	560
		1122	1123	561
		1124	1125	562
	デジタルフィールド	1	2	563
	ブランキング (V=1)	3	4	564
デジタルフィールド#2 (F=1) (トータルライン: 563×2)		41	42	583
	デジタルアクティブ フィールド (V=0)	43	44	584
		1121	1122	1123
	デジタルフィールド ブランキング (V=1)	1123	1124	1124
		1125	1	1125

注:

1. SMPTE274Mで規定された1125プログレッシブのライン番号
2. 1125インターレースデジタルライン番号はSMPTE274Mで規定されている。インターフェースで伝送される
ときのライン番号は、画像のライン番号ではなくインターフェースのライン番号でなければならない。

デュアルリンクインターフェースのライン番号とパッケージ

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/070992

A. CLASSIFICATION OF SUBJECT MATTER
H04N5/222 (2006.01) i, H04N7/173 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/222, H04N7/173

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-328494 A (Sony Corp.), 24 November, 2005 (24.11.05), Full text; all drawings & US 2005/0281296 A1 & EP 1589771 A2 & CN 1722828 A	1-7
A	JP 2002-176362 A (Sony Corp.), 21 June, 2002 (21.06.02), Full text; all drawings (Family: none)	1-7
A	JP 2002-300129 A (Hitachi Kokusai Electric Inc.), 11 October, 2002 (11.10.02), Full text; all drawings (Family: none)	1-7

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 24 December, 2008 (24.12.08)	Date of mailing of the international search report 13 January, 2009 (13.01.09)
---	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/070992

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-262194 A (Sony Corp.), 28 September, 2006 (28.09.06), Full text; all drawings & US 2006/0210254 A1 & EP 1703728 A2 & KR 10-2006-0101354 A & CN 1867053 A	1-7

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H04N5/222(2006.01)i, H04N7/173(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H04N5/222, H04N7/173

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2008年
 日本国実用新案登録公報 1996-2008年
 日本国登録実用新案公報 1994-2008年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2005-328494 A (ソニー株式会社) 2005. 11. 24, 全文, 全図 & US 2005/0281296 A1 & EP 1589771 A2 & CN 1722828 A	1-7
A	JP 2002-176362 A (ソニー株式会社) 2002. 06. 21, 全文, 全図 (ファミリーなし)	1-7
A	JP 2002-300129 A (株式会社日立国際電気) 2002. 10. 11, 全文, 全図 (ファミリーなし)	1-7
A	JP 2006-262194 A (ソニー株式会社) 2006. 09. 28, 全文, 全図 & US 2006/0210254 A1 & EP 1703728 A2 & KR 10-2006-0101354 A & CN 1867053 A	1-7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献</p>
---	---

国際調査を完了した日
 24. 12. 2008

国際調査報告の発送日
 13. 01. 2009

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)	5P	9185
鈴木 明		
電話番号 03-3581-1101 内線 3581		