(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 115699267 B
(45)授权公告日 2025.05.09

(21)申请号 202080101224.5
(22)申请日 2020.05.28
(65)同一申请的已公布的文献号
申请公布号 CN 115699267 A
(43)申请公布日 2023.02.03
(85)PCT国际申请进入国家阶段日
2022.11.22
(86)PCT国际申请的申请数据
PCT/JP2020/021175 2020.05.28
(87)PCT国际申请的公布数据
WO2021/240748 JA 2021.12.02
(73)专利权人 三菱电机株式会社
地址 日本东京
(72)发明人 佐藤祐司
(74)专利代理机构 中国贸促会专利商标事务所有限公司 11038
专利代理师 金春实
(51)Int.Cl.
H01L 21/3205(2006.01)
H01L 21/768(2006.01)
H01L 23/522(2006.01)
(56)对比文件
CN 107068643 A,2017.08.18
CN 110574159 A,2019.12.13
审查员 窦广健

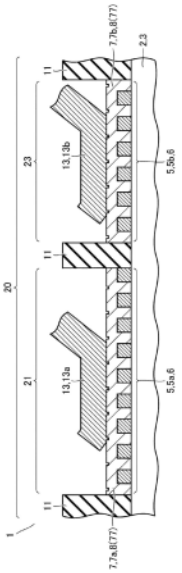
权利要求书2页 说明书12页 附图18页

(54)发明名称

半导体装置及其制造方法以及电力变换装置

(57)摘要

在半导体装置(1)中,在规定于半导体基板(3)的键合区域(20)中形成有具有第一凹凸部(6)的第一构造体(5)和覆盖第一构造体(5)的具有第二凹凸部(8)的第二构造体(7)。金属布线(13)被接合于第二构造体(7)中的第二凹凸部(8)。第二凹凸部(8)中的凹陷的深度比第一凹凸部(6)中的凹陷的深度浅。规定键合区域(20)的绝缘性构件(11)以到达半导体基板(3)的方式形成。



CN 115699267 B

1.一种半导体装置,具有:

半导体基板,形成有半导体元件;

键合区域,规定于所述半导体基板;

绝缘性构件,以与所述半导体基板相接的方式形成,规定所述键合区域;

第一构造体,具有第一凹凸部,形成于所述键合区域;

第二构造体,具有第二凹凸部,该第二构造体以覆盖所述第一构造体的方式形成;以及

金属布线,被接合于所述第二构造体中的所述第二凹凸部,

所述第二凹凸部中的凹陷的深度比所述第一凹凸部中的凹陷的深度浅,

所述绝缘性构件以包围所述第一构造体和所述第二构造体的方式形成。

2.一种半导体装置,具有:

半导体基板,形成有半导体元件;

键合区域,规定于所述半导体基板;

第一构造体,具有第一凹凸部,形成于所述键合区域;

中间构造体,形成于所述第一构造体上;

第二构造体,具有第二凹凸部,该第二构造体以覆盖所述第一构造体以及所述中间构造体的方式形成;以及

金属布线,被接合于所述第二构造体中的所述第二凹凸部,

所述第二凹凸部中的凹陷的深度比所述第一凹凸部中的凹陷的深度浅。

3.根据权利要求1所述的半导体装置,其中,

使中间构造体介于所述第一构造体与所述第二构造体之间。

4.根据权利要求1~3中的任一项所述的半导体装置,其中,

所述第一构造体包括以凸部彼此分离的方式断续地形成的所述第一凹凸部。

5.根据权利要求1~3中的任一项所述的半导体装置,其中,

所述第一构造体包括形成为连续的膜状的所述第一凹凸部。

6.根据权利要求1~3中的任一项所述的半导体装置,其中,

所述键合区域被划分为具有第一面积的第一区域以及具有小于所述第一面积的第二面积的第二区域。

7.根据权利要求6所述的半导体装置,其中,

所述第一构造体和所述第二构造体至少被配置于所述第二区域。

8.根据权利要求1~3中的任一项所述的半导体装置,其中,

所述第二构造体由维氏硬度为300以上的金属形成。

9.根据权利要求8所述的半导体装置,其中,

所述金属包括镍(Ni)、钴(Co)以及铬(Cr)。

10.根据权利要求1~3中的任一项所述的半导体装置,其中,

所述第一构造体包括氧化物。

11.根据权利要求1~3中的任一项所述的半导体装置,其中,

所述金属布线包括铜布线。

12.一种半导体装置的制造方法,具备以下工序:

在半导体基板的主表面形成半导体元件;

在所述半导体基板的所述主表面形成具有第一凹凸部的第一构造体;

以覆盖所述第一构造体的方式形成具有第二凹凸部的第二构造体;

以至少包围所述第一构造体和所述第二构造体的方式形成绝缘性构件,由此规定键合区域;以及

将金属布线接合到所述键合区域中的所述第二构造体,

在形成所述第一构造体的工序和形成所述第二构造体的工序中,所述第一构造体和所述第二构造体被形成为所述第二凹凸部中的凹陷的深度比所述第一凹凸部中的凹陷的深度浅。

13.根据权利要求12所述的半导体装置的制造方法,其中,

形成所述第一构造体的工序包括以下工序:在所述半导体基板的所述主表面上形成第一层,对所述第一层实施使所述半导体基板的所述主表面局部地露出的加工,由此形成凸部被分离的断续的所述第一凹凸部。

14.根据权利要求12所述的半导体装置的制造方法,其中,

形成所述第一构造体的工序包括以下工序:在所述半导体基板的所述主表面上形成第一层,对所述第一层实施加工至到达所述半导体基板的所述主表面的中途,由此形成连续的膜状的所述第一凹凸部。

15.根据权利要求12~14中的任一项所述的半导体装置的制造方法,其中,

规定所述键合区域的工序包括以到达所述半导体基板的所述主表面的方式形成所述绝缘性构件的工序。

16.根据权利要求12~14中的任一项所述的半导体装置的制造方法,其中,

将所述金属布线接合到所述第二构造体的工序包括将铜布线作为所述金属布线进行接合的工序。

17.一种电力变换装置,具备:

主变换电路,具有权利要求1~11中的任一项所述的半导体装置,该主变换电路将所输入的电力进行变换后输出;以及

控制电路,将控制所述主变换电路的控制信号输出到所述主变换电路。

半导体装置及其制造方法以及电力变换装置

技术领域

[0001] 本公开涉及一种半导体装置及其制造方法以及电力变换装置。

背景技术

[0002] 近年,在电力用的半导体装置中,要求高电流密度化。为了实现高电流密度化,要求能够耐受高温的条件下的驱动的半导体装置。在这样的半导体装置中,建议作为将半导体装置与外部端子连接的金属布线使用铜布线(导线)。

[0003] 一般来说,为了将直径100μm左右的金属导线进行键合(bond)到半导体装置,存在对金属导线赋予基于超声波的振动能量来进行键合的方法。在该方法中,将铜导线作为金属导线进行键合时的超声波的能量需要是大于将铝导线进行键合时的超声波能量的能量。

[0004] 因此,在将铜导线进行键合时,大的负荷(能量负荷)作用于形成有半导体元件等的半导体基板本身,因此以往以来在半导体装置中采取了减轻负荷的各种对策(专利文献1、2)。

[0005] 专利文献1:日本特开2016-115700号公报

[0006] 专利文献2:日本特开平02-025045号公报

发明内容

[0007] 发明要解决的问题

[0008] 在半导体装置中,在将包括铜导线的金属布线进行键合时,要求在减轻作用于半导体基板等的负荷的同时实现良好的接合。

[0009] 本公开是在这样的开发下完成的,一个目的在于提供在金属布线的键合时降低对包括半导体基板的基底的负荷的半导体装置,其它目的在于提供这样的半导体装置的制造方法,又一其它目的在于提供应用了这样的半导体装置的电力变换装置。

[0010] 用于解决问题的方案

[0011] 本公开所涉及的半导体装置具有半导体基板、键合区域、第一构造体、第二构造体以及金属布线。在半导体基板形成有半导体元件。键合区域规定于半导体基板。第一构造体具有第一凹凸部,形成于键合区域。第二构造体具有第二凹凸部,以覆盖第一构造体的方式形成。金属布线被接合于第二构造体中的第二凹凸部。第二凹凸部中的凹陷的深度比第一凹凸部中的凹陷的深度浅。

[0012] 本公开所涉及的半导体装置的制造方法具备以下的工序。在半导体基板的主表面形成半导体元件。在半导体基板的主表面形成具有第一凹凸部的第一构造体。以覆盖第一构造体的方式形成具有第二凹凸部的第二构造体。以至少包围第一构造体和第二构造体的方式形成绝缘性构件,由此规定键合区域。将金属布线接合到键合区域中的第二构造体。在形成第一构造体的工序和形成第二构造体的工序中,第一构造体和第二构造体以第二凹凸部中的凹陷的深度比第一凹凸部中的凹陷的深度浅的方式形成。

[0013] 本公开所涉及的电力变换装置具备:主变换电路,具有上述的半导体装置,将所输

入的电力变换后输出;以及控制电路,将用于控制主变换电路的控制信号输出到主变换电路。

[0014] 发明的效果

[0015] 根据本公开所涉及的半导体装置,在键合区域中以覆盖具有第一凹凸部的第一构造体的方式形成有具有第二凹凸部的第二构造体。第二凹凸部中的凹陷的深度比第一凹凸部中的凹陷的深度浅,金属布线被接合于该第二构造体的第二凹凸部。由此,将金属布线接合到键合区域时的对基底的负荷降低,得到金属布线与键合区域的良好的接合。

[0016] 根据本公开所涉及的半导体装置的制造方法,以第二凹凸部中的凹陷的深度比第一凹凸部中的凹陷的深度浅的方式依次形成具有第一凹凸部的第一构造体和具有第二凹凸部的第二构造体,由绝缘性构件规定键合区域。金属布线被接合于该键合区域中的第二构造体。由此,将金属布线接合到键合区域时的对基底的负荷降低,能够将金属布线良好地接合于键合区域。

[0017] 根据本公开所涉及的电力变换装置,具有主变换电路,该主变换电路具有上述的半导体装置,将所输入的电力变换后输出。由此,能够提高电力变换装置的可靠性。

附图说明

[0018] 图1是表示实施方式1所涉及的半导体装置中的键合区域的平面图。

[0019] 图2是在该实施方式中图1所示的截面线II-II上的半导体装置的截面图。

[0020] 图3是表示在该实施方式中半导体装置的制造方法的一个工序的截面图。

[0021] 图4是表示在该实施方式中在图3所示的工序之后进行的工序的截面图。

[0022] 图5是表示在该实施方式中在图4所示的工序之后进行的工序的截面图。

[0023] 图6是表示在该实施方式中在图5所示的工序之后进行的工序的截面图。

[0024] 图7是表示在该实施方式中在图6所示的工序之后进行的工序的截面图。

[0025] 图8是表示在该实施方式中在图7所示的工序之后进行的工序的截面图。

[0026] 图9是表示在该实施方式中在图8所示的工序之后进行的工序的截面图。

[0027] 图10是表示在该实施方式中在图9所示的工序之后进行的工序的截面图。

[0028] 图11是表示在该实施方式中第一变形例所涉及的半导体装置的制造方法的一个工序的截面图。

[0029] 图12是表示在该实施方式中在图11所示的工序之后进行的工序的截面图。

[0030] 图13是表示在该实施方式中在图12所示的工序之后进行的工序的截面图。

[0031] 图14是表示在该实施方式中在图13所示的工序之后进行的工序的截面图。

[0032] 图15是表示在该实施方式中在图14所示的工序之后进行的工序的截面图。

[0033] 图16是表示在该实施方式中第二变形例所涉及的半导体装置中的键合区域的第一平面图。

[0034] 图17是表示在该实施方式中第二变形例所涉及的半导体装置中的键合区域的第二平面图。

[0035] 图18是表示在该实施方式中第二变形例所涉及的半导体装置中的键合区域的第三平面图。

[0036] 图19是在该实施方式中第三变形例所涉及的半导体装置的截面图。

[0037] 图20是实施方式2所涉及的半导体装置的截面图。

[0038] 图21是表示在该实施方式中半导体装置的制造方法的一个工序的截面图。

[0039] 图22是表示在该实施方式中在图21所示的工序之后进行的工序的截面图。

[0040] 图23是表示在该实施方式中在图22所示的工序之后进行的工序的截面图。

[0041] 图24是表示在该实施方式中在图23所示的工序之后进行的工序的截面图。

[0042] 图25是表示在该实施方式中在图24所示的工序之后进行的工序的截面图。

[0043] 图26是实施方式3中的第一例所涉及的半导体装置的截面图。

[0044] 图27是在该实施方式中第二例所涉及的半导体装置的截面图。

[0045] 图28是实施方式4中的第一例所涉及的半导体装置的截面图。

[0046] 图29是在该实施方式中第二例所涉及的半导体装置的截面图。

[0047] 图30是实施方式5所涉及的电力变换装置的框图。

[0048] (附图标记说明)

[0049] 1:半导体装置;2:半导体元件;3:半导体基板;5、5a、5b:第一构造体;6:第一凹凸部;7、7a、7b:第二构造体;8:第二凹凸部;9、9a、9b:中间构造体;11:绝缘性构件;13、13a、13b:金属布线;20:键合区域;21:第一区域;23:第二区域;25:一个区域;51、52、53、54:抗蚀剂;55、77:金属层;100:电源;200:电力变换装置;201:主变换电路;202:半导体装置;203:控制电路;300:负载。

具体实施方式

[0050] 实施方式1.

[0051] 说明实施方式1所涉及的半导体装置。如图1和图2所示,在半导体装置1中,在形成有半导体元件2的半导体基板3(半导体器件)的一方的主表面规定了键合金属布线13的键合区域20。作为金属布线13,例如连接铜布线(导线)。

[0052] 作为半导体元件2,例如形成有绝缘栅型双极晶体管(IGBT:Insulated Gate Bipolar Transistor)或场效应型晶体管(MOSFET:Metal Oxide Semiconductor Field Effect Transistor)等。作为半导体基板3,例如应用了Si基板或SiC基板。作为半导体元件2,也可以形成有IGBT和MOSFET以外的半导体元件。作为半导体基板3,也可以应用GaN基板。作为半导体装置1的芯片的厚度例如被设为50μm～500μm左右。

[0053] 在半导体基板3的另一方的主表面(未图示)也可以形成有电极。作为电极的材料,例如应用金(Au)、铜(Cu)或镍(Ni)。在半导体基板3的另一方的主表面与电极之间也可以形成有密合层、阻隔层或抗氧化层。作为密合层等的材料,例如应用金(Au)、钛(Ti)、氮化钛(TiN)或钨(W)等。另外,作为电极,也可以是2层以上的层叠构造。电极的厚度例如被设为5nm～50μm左右。例如通过镀敷或溅射法等形成电极。

[0054] 键合区域20是由绝缘性构件11规定的。在键合区域20中规定了第一区域21和第二区域23。第一区域21和第二区域23被绝缘性构件11分隔。第一区域21的面积被设定得大于第二区域23的面积。此外,只要不损害作为半导体装置的功能,则关于绝缘性构件11的配置构造、材料以及形状没有特别的限制。

[0055] 在第一区域21中形成有具有第一凹凸部6的第一构造体5a(5)和具有第二凹凸部8的第二构造体7a(7)。第二构造体7a(7)以覆盖第一构造体5a(5)的方式形成。在第二区域23

中形成有具有第一凹凸部6的第一构造体5b(5)和具有第二凹凸部8的第二构造体7b(7)。第二构造体7b(7)以覆盖第一构造体5b(5)的方式形成。

[0056] 具有第一凹凸部6的第一构造体5以多个凸部彼此分离的方式例如以岛状配置于半导体基板3的一方的主表面。第一构造体5也可以直接形成于半导体基板3的主表面。另外,也可以使谋求密合性的层或谋求电连接的层介于第一构造体5与半导体基板3的主表面之间。作为这样的层的材料,例如应用钛(Ti)、钨(W)、镍(Ni)或主要包含这些金属的合金。此外,只要是能够谋求密合性或电连接性的材料,则不限于这些材料。

[0057] 作为第一构造体5的材料,例如应用铝(Al)、铜(Cu)、镍(Ni)、钨(W)等金属、硅(Si)或氧化膜等。只要不损害作为半导体装置1的功能,则不限于这些材料。

[0058] 作为一例,第一构造体5的第一凹凸部6以成为点状的凸部的方式形成。第一凹凸部6的凸部的一边的长度(宽度)例如是1μm～10μm左右。凸部的高度例如是0.5μm～5μm左右。相邻的凸部与凸部的距离例如是0.5μm～5μm左右。

[0059] 具有第二凹凸部8的第二构造体7是由金属层77形成的。通过以覆盖第一构造体5的第一凹凸部6的方式形成金属层77,例如在金属层77中反映出基底的第一凹凸部6,形成第二凹凸部8。因此,第二凹凸部8也形成为点状。

[0060] 作为第二构造体7(金属层77)的材料,例如应用铝(Al)、铜(Cu)、镍(Ni)、钴(Co)、铬(Cr)等。另外,作为第二构造体7(金属层77)的硬度,在利用维氏硬度计测量时维氏硬度优选为300以上。如果维氏硬度为300以上,则能够在减轻在导线键合时起作用的负荷的同时实现良好的接合。此外,作为金属层77的材料,只要不损害作为半导体装置1的功能,则不限于上述的材料。

[0061] 另外,在第二构造体7的表面,也可以形成有抗氧化层(未图示)以实现金属层77的氧化的抑制等。作为抗氧化层,能够应用金(Au)、银(Ag)、钯(Pg)或这些金属的合金层。另外,作为抗氧化层,还能够应用有机保护膜等。

[0062] 第二构造体7的厚度例如是1μm～50μm左右。第二构造体7的厚度相当于第二构造体7中的上端部与下端部的距离。第二构造体7的第二凹凸部8的凹陷的深度D2比第一构造体5的第一凹凸部6的凹陷的深度D1浅(参照图7)。第二凹凸部8的凹陷的深度例如优选为5μm以下。

[0063] 另外,第二构造体7的第二凹凸部8的形状不同于金属层77的表面的粗糙度。相对于金属层77的平均膜厚,第一凹凸部6的凹陷的深度及第二凹凸部8的凹陷的深度具有大于金属层77的表面粗糙度(Ra)的值。

[0064] 作为接合于键合区域20的金属布线13,例如优选铜布线。铜布线中包括纯铜或铜合金。另外,作为金属布线13,也可以是在铜布线的最表面包覆有钯(Pd)、铝(Al)、金(Au)或银(Ag)等的铜布线。此外,作为金属布线13,不限于铜布线,例如还能够应用铝布线等。另外,作为金属布线13,例如还能够应用镍布线。

[0065] 作为金属布线13的形状,优选为导线。导线的粗度(φ)例如是100μm～500μm左右。作为金属布线13的形状,除了导线以外,例如还可以是板状的金属布线13或箔状的金属布线13。

[0066] 例如铜导线作为金属布线13通过超声波被接合于键合区域20。在第二构造体7中,在被接合金属布线13的部分处的第二凹凸部8的凹陷的区域以填埋凹陷的方式进入有金属

布线13的部分。此外,只要能够在减轻在导线键合时产生作用的负荷的同时确保铜导线与键合区域20的接触面积,则也可以以在第二凹凸部8的凹陷的区域残留空洞的方式接合金属布线13。

[0067] 绝缘性构件11以覆盖形成有半导体元件2的半导体基板3的方式形成。绝缘性构件11以到达半导体基板3的方式形成。绝缘性构件11规定键合区域20。另外,绝缘性构件11规定了第一区域21和第二区域23。第二区域23的面积被设定得比第一区域21的面积狭小。

[0068] 作为绝缘性构件11,只要不损害作为半导体装置的功能,则不特别限定形状、材料以及形状。例如,绝缘性构件11除了可以是以到达半导体基板3的方式形成的构造以外,绝缘性构件11还可以是以到达第二构造体7的方式形成的构造。另外,绝缘性构件11也可以以到达第一构造体5的方式形成。

[0069] 第一构造体5a的第一凹凸部6和第二构造体7的第二凹凸部8位于被绝缘性构件11包围的第一区域21。第一构造体5b的第一凹凸部6和第二构造体7的第二凹凸部8位于被绝缘性构件11包围的第二区域23。此外,第一凹凸部6和第二凹凸部8也可以在第一区域21和第二区域23中至少形成于面积狭小的第二区域23。

[0070] 在第一区域21和第二区域23这双方形成第一凹凸部6和第二凹凸部8的情况下,第一凹凸部6和第二凹凸部8在第一区域21和第二区域23中既可以是相同的形状,也可以是互不相同的形状。

[0071] 第一构造体5的第一凹凸部6的凸部例如周期性地形成。具有第二凹凸部8的第二构造体7以覆盖该第一构造体5的方式形成。第二构造体7既可以以填埋第一凹凸部6的凸部与凸部之间的方式形成,也可以以在凸部与凸部之间残留一部分空洞的方式形成。

[0072] 另外,第二构造体7的第二凹凸部8既可以是反映出第一构造体5的第一凹凸部6的凹凸形状的方式的凹凸形状,也可以是与第一构造体5的第一凹凸部6的凹凸形状独立的凹凸形状。第二构造体7的第二凹凸部8的凹陷的深度比第一构造体5的第一凹凸部6的凹陷的深度浅。第二凹凸部8的凹陷的深度期望是第一凹凸部6的凹陷的深度的80%以下。如上所述那样构成实施方式1所涉及的半导体装置1。

[0073] 接着,说明上述的半导体装置1的制造方法的一例。作为制造工序,大体具有第一制造工序、第二制造工序以及第三制造工序这三个工序。在第一制造工序中,形成具有第一凹凸部6的第一构造体5。在第二制造工序中,形成具有第二凹凸部8的第二构造体7。在第三制造工序中,将金属布线进行接合。

[0074] 首先说明第一制造工序。首先,在半导体基板3形成半导体元件2等(参照图3)。接着,如图3所示,以覆盖形成有半导体元件2等的半导体基板3的主表面的方式涂敷光致抗蚀剂51。作为光致抗蚀剂51,存在正抗蚀剂和负抗蚀剂。只要能够按设计将第一凹凸部进行图案化,则正抗蚀剂和负抗蚀剂均可。

[0075] 接着,对光致抗蚀剂51实施照相制版处理。在曝光装置(未图示)中放置与第一构造体的图案对应的光掩模,并照射紫外线,由此将光掩模的图案转印到光致抗蚀剂51。通过将被照射了紫外线的光致抗蚀剂51浸渍于显影液,去除未固化的光致抗蚀剂的部分。由此,如图4所示,形成用于形成第一构造体的光致抗蚀剂51的图案。

[0076] 接着,如图5所示,以覆盖光致抗蚀剂51的图案的方式形成成为第一构造体的金属层55。作为形成金属层55的方法,例如存在作为物理气相生长法(PVD:Physical Vapor

Deposition)之一的溅射法。溅射法中存在磁控溅射法、蒸镀法、离子束溅射法等。只要能够形成第一凹凸部6,则可以应用任意的溅射法。另外,关于通过溅射法形成金属层55时的条件(电源的种类(直流型、交流型)、电力、加热、流量、辅助成膜等),也是只要能够形成第一凹凸部6,则可以设定任意的条件。

[0077] 除了溅射法以外,例如还存在镀敷法。镀敷法中存在无电解镀和电解镀。关于镀敷法的种类以及通过镀敷法形成金属层55的条件,只要能够形成第一凹凸部6,则可以设定任意的镀敷法及条件。

[0078] 此外,在应用电解镀的情况下,需要形成晶种(seed)层。另外,根据需要,要求形成密合膜。作为形成晶种层和密合层的方法,例如存在物理气相生长法或化学气相生长法(CVD:Chemical Vapor Deposition)。只要能够形成第一构造体5,则可以应用任意的方法。从半导体装置1的结构等的观点来看,作为晶种层和密合层的形成方法优选溅射法。

[0079] 并且,在利用氧化膜形成第一构造体5的情况下,作为形成该氧化膜的方法,存在化学气相生长法。例如通过使用甲硅烷气体和氧,能够形成硅氧化膜。

[0080] 接着,如图6所示,去除光致抗蚀剂51的图案。作为去除光致抗蚀剂51的方法,存在湿蚀刻处理或干蚀刻处理。为了在维持第一凹凸部6的形状的状态下去除光致抗蚀剂51,期望通过湿蚀刻处理来选择性地去除光致抗蚀剂51。另外,作为蚀刻液,只要能够在维持第一凹凸部6的形状的状态下去除光致抗蚀剂51,则不特别限制。通过这样,第一制造工序完成。

[0081] 接着,说明第二制造工序。如图7所示,以覆盖第一构造体5的方式形成金属层77。此时,金属层77的厚度被设定为反映出基底的形状的厚度。通过第一构造体5具有第一凹凸部6,无需实施追加的加工而在金属层77中形成反映出该第一凹凸部6的形状的第二凹凸部8。此时,第二构造体7的第二凹凸部8的凹陷的深度D2形成得比第一构造体5的第一凹凸部6的凹陷的深度D1浅。此外,关于基底的形状不反映在金属层77的情况等,作为变形例稍后说明。通过这样,第二制造工序完成。

[0082] 接着,说明第三制造工序。对键合区域20进行形成绝缘性构件11的处理。如图8所示,通过对金属层77等实施照相制版处理和蚀刻处理,使半导体基板3的位于应该配置绝缘性构件的区域的表面露出。接着,如图9所示,以覆盖半导体基板3的方式例如通过化学气相生长法形成绝缘性构件11。接着,通过实施照相制版处理,形成光致抗蚀剂52的图案。光致抗蚀剂52形成为规定键合区域20且将第一区域21与第二区域23分隔的图案。

[0083] 接着,如图10所示,将光致抗蚀剂52的图案作为蚀刻掩模来对绝缘性构件11例如实施干蚀刻处理,由此使第二构造体7露出。之后,光致抗蚀剂52被去除。通过这样,规定键合区域20且规定第一区域21和第二区域23的绝缘性构件11被图案化。

[0084] 接着,将金属布线13(13a、13b)接合到键合区域20。将铜导线作为金属布线13a通过超声波接合到第一区域21的第二构造体7a(7)。另外,将铜导线作为金属布线13b通过超声波接合到第二区域23的第二构造体7b(7)。由此,如图2所示,铜导线的金属布线13a被接合于第一区域21的第二构造体7a,铜导线的金属布线13b被接合于第二区域23的第二构造体7b。通过这样,第三制造工序完成,半导体装置1的主要部分完成。

[0085] 在上述的半导体装置1中,作为金属布线13的铜导线被接合于在键合区域20形成的具有第二凹凸部8的第二构造体7。因此,在通过超声波将铜导线接合到第二构造体7时,超声波的能量通过第二凹凸部8被分散。并且,形成有该第二凹凸部8的第二构造体7被层叠

在形成有第一凹凸部6的第一构造体5上。由此,超声波的能量被有效地分散。另外,铜导线与第二构造体7(键合区域20)的接触面积增加,能够有效地获得将铜导线进行接合时所需的摩擦力。

[0086] 其结果,不对键合区域20等施加大的负荷而能够将与将铝导线进行接合的情况相比需要更大的超声波的能量的铜导线进行接合。

[0087] 另外,规定键合区域20的绝缘性构件11以到达半导体基板3的方式形成,由此也能够抑制超声波的影响波及到键合区域20的外侧。

[0088] 以往,为了将铜导线进行接合,存在预先在键合区域形成厚度约30μm左右的铜膜的方法(专利文献1)。与这样的方法相比,不需要一边管理铜膜的厚度一边形成铜膜的工序,能够削减制造所需的时间。另外,能够有助于生产成本的降低。

[0089] 另外,以往存在将接合金属导线的键合区域设为凹凸形状的方法(专利文献2)。在这样的方法中,在凹部的深度深的情况下,难以充分地确保金属导线与键合区域的接触面积。与该方法相比,在上述的半导体装置1中,通过将第二凹凸部8的凹陷的深度例如设为第一凹凸部6的凹陷的深度的80%以下,可靠地确保作为金属布线13的铜导线与第二构造体7(键合区域)的接触面积。其结果,能够将铜导线牢固地接合于键合区域20。

[0090] 并且,在一般的电力用的半导体装置中,与IGBT等的栅极电极电连接的栅极焊盘的面积比较狭小,而且栅极焊盘的表面平坦。在上述的半导体装置1中,能够将键合区域20中的第一区域21和第二区域23中的面积狭小的第二区域23设为栅极焊盘,将作为金属布线13的铜导线接合于该第二区域23的第二构造体7。由此,可靠地进行栅极焊盘处的铜导线的接合,能够提高作为半导体装置1的可靠性。

[0091] (第一变形例)

[0092] 在此,说明在成为第二构造体的金属层77(参照图7)中有意地形成第二凹凸部8的情况。例如在基底的形状不反映在金属层77的情况下,需要在金属层77中形成第二凹凸部8。另外,有时将具有与第一构造体5的第一凹凸部6不同的图案的第二凹凸部8形成于金属层77。

[0093] 如图11所示,以覆盖第一构造体5的方式形成成为第二构造体的金属层77。在此,为了说明,设金属层77的表面平坦。接着,如图12所示,以覆盖金属层77的方式涂敷光致抗蚀剂53。接着,如图13所示,通过实施照相制版处理,形成用于形成具有第二凹凸部8的第二构造体7的光致抗蚀剂53的图案。

[0094] 接着,如图14所示,将光致抗蚀剂53的图案作为蚀刻掩模来对金属层77例如实施干蚀刻处理,由此形成具有第二凹凸部8的第二构造体7。接着,如图15所示,去除光致抗蚀剂53。之后,经过与图8~图10所示的工序同样的工序,制造在键合区域20接合有金属布线13的半导体装置1(参照图2)。

[0095] 在第一变形例所涉及的半导体装置1中,在基底的形状不反映在金属层77的情况下,能够在金属层77中形成第二凹凸部8,能够将金属布线13牢固地接合于键合区域20。另外,能够形成具有与金属布线13对键合区域20的接合条件对应的适当的深度及图案的第二凹凸部8(第二构造体7)。由此,能够将金属布线13接合于具有对于各种接合条件最佳的第二凹凸部8的第二构造体7。

[0096] (第二变形例)

[0097] 在上述的半导体装置1中,以如下情况为例进行了说明:第一凹凸部6以成为点状的凸部的方式形成,第二凹凸部8形成有反映出该点状的第一凹凸部6的点状的凸部。在此,说明第一凹凸部6和第二凹凸部8的凸部或凹部的图案的变化。

[0098] 如图16所示,第一凹凸部6和第二凹凸部8例如也可以是条状的图案。另外,如图17所示,第一凹凸部6和第二凹凸部8例如也可以是蜿蜒的图案。并且,如图18所示,第一凹凸部6和第二凹凸部8例如也可以是跑道状(椭圆形状)的图案。

[0099] (第三变形例)

[0100] 在此,说明使中间构造体介于第一构造体5与第二构造体7之间的半导体装置。中间构造体是为了提高第一构造体5与第二构造体7的密合性而形成的。另外,中间构造体是为了抑制在第一构造体5与第二构造体7之间各自的材料的扩散而形成的。

[0101] 如图19所示,在键合区域20中,中间构造体9介于第一构造体5与第二构造体7之间。在第一区域21中,中间构造体9a介于第一构造体5a与第二构造体7a之间。在第二区域23中,中间构造体9b介于第一构造体5b与第二构造体7b之间。

[0102] 中间构造体9既可以是单层,也可以是多层。作为中间构造体9的材料,例如存在铝(Al)、铜(Cu)、镍(Ni)、钨(W)、钴(Co)、铬(Cr)或钛(Ti)。另外,作为中间构造体9的材料,存在这些金属的合金。只要是不损害作为半导体装置1的功能、且能够谋求电连接、密合性的提高以及扩散的抑制的材料,则不限于这些材料。另外,作为中间构造体9的材料,不特别限定密度、表面粗糙度、导电率等特性。

[0103] 并且,关于中间构造体9的形状,只要超声波的能量被有效地分散而能够有效地获得将铜导线进行接合时所需的摩擦力,则不特别限制,例如也可以不在中间构造体9中形成凹凸形状。另外,中间构造体9既可以以填埋第一凹凸部6的凸部与凸部之间的方式形成,也可以以在凸部与凸部之间残留一部分空洞的方式形成。

[0104] 在中间构造体9中未形成凹凸形状的情况下,在形成第二构造体7时,经过与上述的图11～图15所示的工序同样的工序,能够形成具有第二凹凸部8的第二构造体7。

[0105] 另外,在中间构造体9中形成有凹凸形状的情况下,该凹凸形状既可以是反映出第一凹凸部6的形状的凹凸形状,也可以是具有与第一凹凸部6不同的图案的凹凸形状。并且,中间构造体9的凹凸形状的凹陷的深度也不特别限制。

[0106] 在中间构造体9中形成有凹凸形状的情况下,在形成第二构造体7时,如果金属层77能够反映出基底的形状,则不需要在金属层77中形成第二凹凸部8的附加工序。

[0107] 在第三变形例所涉及的半导体装置1中,通过形成有谋求密合性的提高等的中间构造体9,能够将金属布线13更牢固地接合于键合区域20。

[0108] 此外,在将键合区域20中的第一区域21和第二区域23中的面积狭小的第二区域23作为栅极焊盘应用的情况下,栅极焊盘与栅极电极(例如IGBT)通过其它布线(未图示)被电连接,因此作为中间构造体9,能够应用绝缘膜。

[0109] 实施方式2.

[0110] 在实施方式1中,说明了第一构造体5以多个凸部彼此分离的方式配置于半导体基板3的主表面的情况。在此,说明具备连续的膜状的第一构造体5的半导体装置的一例。

[0111] 如图20所示,在半导体装置1的键合区域20中,形成有具有第一凹凸部6的连续的膜状的第一构造体5。第一构造体5包括在半导体基板3的表面以膜状延伸的部分和从该膜

状的部分突出的部分。膜状的部分的下表面与突出的部分的上表面之间的高度(第一构造体5的厚度)例如是1μm～50μm左右。

[0112] 在第一区域21中形成有具有第一凹凸部6的第一构造体5a和具有第二凹凸部8的第二构造体7a。第二构造体7a以覆盖膜状的第一构造体5a的方式形成。在第二区域23中形成有具有第一凹凸部6的第一构造体5b和具有第二凹凸部8的第二构造体7b。第二构造体7b以覆盖膜状的第一构造体5b的方式形成。

[0113] 此外,关于除此以外的结构,与图2等所示的半导体装置1的结构同样,因此对相同的构件附加相同的符号,除了需要的情况以外,不重复其说明。

[0114] 接着,说明上述的半导体装置1的制造方法的一例。特别是,关于第一构造体5,能够经过与图11～图15所示的工序同样的工序来形成。首先,如图21所示,在半导体基板3的一方的主表面形成成为第一构造体的金属层55。接着,如图22所示,以覆盖金属层55的方式涂敷光致抗蚀剂54。接着,如图23所示,通过实施照相制版处理,形成用于形成具有第一凹凸部6的第一构造体5的光致抗蚀剂54的图案。

[0115] 接着,如图24所示,将光致抗蚀剂54的图案作为蚀刻掩模来对金属层55例如实施干蚀刻处理,在半导体基板3的表面露出之前停止蚀刻处理,由此形成具有第一凹凸部6的连续的膜状的第一构造体5。

[0116] 接着,如图25所示,去除光致抗蚀剂54。之后,经过与图7～图10所示的工序同样的工序,制造在键合区域20接合有金属布线13的半导体装置1(参照图20)。

[0117] 在上述的半导体装置1中,如前所述,在通过超声波将铜导线接合到第二构造体7时,超声波的能量通过第二凹凸部8被分散。并且,形成有该第二凹凸部8的第二构造体7被层叠在形成有第一凹凸部6的第一构造体5上。

[0118] 并且,具有第一凹凸部6的第一构造体5形成为连续的膜状。由此,能够抑制在第一凹凸部6的凹部中蓄积的超声波的能量直接对半导体基板3(半导体装置1)造成影响,能够防止半导体装置1的损伤。

[0119] 实施方式3.

[0120] 在此,说明键合区域20中的第一构造体5的变化。

[0121] (第一例)

[0122] 如图26所示,在键合区域20中的第一区域21中,作为第一构造体5,形成有以第一凹凸部6的多个凸部彼此分离的方式配置于半导体基板3的主表面的第一构造体5a。另一方面,在键合区域20中的第二区域23中,作为第一构造体5,形成有具有第一凹凸部6的连续的膜状的第一构造体5b。

[0123] 此外,关于除此以外的结构,与图2等所示的半导体装置1的结构同样,因此对相同的构件附加相同的符号,除了需要的情况以外,不重复其说明。

[0124] (第二例)

[0125] 如图27所示,在键合区域20中的第一区域21中,作为第一构造体5,形成有具有第一凹凸部6的连续的膜状的第一构造体5a。另一方面,在键合区域20中的第二区域23中,作为第一构造体5,形成有以第一凹凸部6的多个凸部彼此分离的方式配置于半导体基板3的主表面的第一构造体5b。

[0126] 此外,关于除此以外的结构,与图2等所示的半导体装置1的结构同样,因此对相同

的构件附加相同的符号,除了需要的情况以外,不重复其说明。

[0127] 如下制造上述的第一例所涉及的半导体装置1或第二例所涉及的半导体装置1。首先,在半导体基板3形成半导体元件2等之后,在键合区域20中的第一区域21和第二区域23中的一方的区域中,经过与图3～图6所示的工序同样的工序,形成具有多个凸部彼此分离的方式的第一凹凸部6的第一构造体5。

[0128] 在第一区域21和第二区域23中的另一方的区域中,经过与图21～图25所示的工序同样的工序,形成具有第一凹凸部6的连续的膜状的第一构造体5。在形成第一构造体5之后,经过与图7～图10所示的工序同样的工序,第一例所涉及的半导体装置1或第二例所涉及的半导体装置1完成。

[0129] 在上述的第一例所涉及的半导体装置1和第二例所涉及的半导体装置1中的键合区域20中,作为第一构造体5,具有多个凸部彼此分离的方式的第一凹凸部6的第一构造体5和具有第一凹凸部6的连续的膜状的第一构造体5混合存在。

[0130] 如前所述,在具有第一凹凸部6的连续的膜状的第一构造体5中,与具有多个凸部彼此分离的方式的第一凹凸部6的第一构造体5相比,能够抑制在第一凹凸部6的凹部中蓄积的超声波的能量直接对半导体基板3(半导体装置1)造成影响。由此,将金属布线13进行接合时的基于超声波的能量等接合条件的选项(范围)增加,能够进行更加与半导体装置的功能对应的构造设计。

[0131] 实施方式4.

[0132] 在此,说明具备由一个区域构成的键合区域20来作为键合区域20的半导体装置1。

[0133] (第一例)

[0134] 如图28所示,键合区域20由一个区域25构成。一个区域25是由绝缘性构件11规定的。在一个区域25中,作为第一构造体5,形成有具有第一凹凸部6的连续的膜状的第一构造体5。以覆盖该第一构造体5的方式形成有具有第二凹凸部8的第二构造体7。

[0135] 此外,关于除此以外的结构,与图2等所示的半导体装置1的结构同样,因此对相同的构件附加相同的符号,除了需要的情况以外,不重复其说明。

[0136] (第二例)

[0137] 如图29所示,键合区域20由一个区域25构成。一个区域25是由绝缘性构件11规定的。在一个区域25中,作为第一构造体5,形成有以第一凹凸部6的多个凸部彼此分离的方式配置于半导体基板3的主表面的第一构造体5。以覆盖该第一构造体5的方式形成有具有第二凹凸部8的第二构造体7。

[0138] 此外,关于除此以外的结构,与图2等所示的半导体装置1的结构同样,因此对相同的构件附加相同的符号,除了需要的情况以外,不重复其说明。

[0139] 在上述的第一例所涉及的半导体装置1和第二例所涉及的半导体装置1中,除了在实施方式1等中说明的效果以外,还得到如下效果。

[0140] 在上述的各半导体装置1中,键合区域20不被分为多个区域,由一个区域25形成。由此,在作为一般不需要多个电极焊盘的半导体元件的例如二极管(芯片)的表面也能够形成键合区域。其结果,能够提高作为半导体装置1的构造设计的自由度。

[0141] 实施方式5.

[0142] 在此,说明应用了在上述的实施方式1～4中说明的半导体装置的电力变换装置。

本公开不限定于特定的电力变换装置,以下,作为实施方式5,说明将本公开应用于三相的逆变器的情况。

[0143] 图30是表示应用了本实施方式所涉及的电力变换装置的电力变换系统的结构的框图。图30所示的电力变换系统由电源100、电力变换装置200、负载300构成。电源100是直流电源,向电力变换装置200供给直流电力。电源100能够由各种电源构成,例如能够由直流系统、太阳能电池、蓄电池构成。另外,也可以由连接于交流系统的整流电路或AC/DC转换器构成。另外,也可以由将从直流系统输出的直流电力变换为规定的电力的DC/DC转换器构成电源100。

[0144] 电力变换装置200是连接于电源100与负载300之间的三相的逆变器,将从电源100供给的直流电力变换为交流电力,并向负载300供给交流电力。如图30所示,电力变换装置200具备:主变换电路201,将直流电力变换为交流电力后输出;以及控制电路203,将用于控制主变换电路201的控制信号输出到主变换电路201。

[0145] 负载300是通过从电力变换装置200供给的交流电力被驱动的三相的电动机。此外,负载300不限于特定的用途,是搭载于各种电气设备的电动机,例如被用作面向混合动力汽车、电动汽车、铁路车辆、电梯或空气调节设备的电动机。

[0146] 以下,说明电力变换装置200的详情。主变换电路201具备开关元件和续流二极管(未图示)。通过开关元件进行开关动作,从电源100供给的直流电力被变换为交流电力并被供给到负载300。主变换电路201的具体的电路结构存在各种结构,本实施方式所涉及的主变换电路201是2电平的三相全桥电路,能够由6个开关元件以及与各开关元件反并联的6个续流二极管构成。

[0147] 主变换电路201的各开关元件和各续流二极管中的至少任一个是与上述的实施方式1~3中的至少任一个所涉及的半导体装置1相当的半导体装置202所具有的开关元件或续流二极管。6个开关元件构成按每2个开关元件串联连接的上下臂,各上下臂构成全桥电路的各相(U相、V相、W相)。而且,各上下臂的输出端子、即主变换电路201的3个输出端子连接于负载300。

[0148] 另外,主变换电路201具备对各开关元件进行驱动的驱动电路(未图示),驱动电路既可以内置于半导体装置202,也可以是与半导体装置202单独地具备驱动电路的结构。驱动电路生成用于对主变换电路201的开关元件进行驱动的驱动信号,并将其供给到主变换电路201的开关元件的控制电极。具体地说,按照来自后述的控制电路203的控制信号,将使开关元件为接通状态的驱动信号和使开关元件为断开状态的驱动信号输出到各开关元件的控制电极。在将开关元件维持为接通状态的情况下,驱动信号是开关元件的阈值电压以上的电压信号(接通信号),在将开关元件维持为断开状态的情况下,驱动信号是开关元件的阈值电压以下的电压信号(断开信号)。

[0149] 控制电路203对主变换电路201的开关元件进行控制使得向负载300供给期望的电力。具体地说,基于应该向负载300供给的电力来计算主变换电路201的各开关元件应该成为接通状态的时间(接通时间)。例如,能够通过根据应该输出的电压对开关元件的接通时间进行调制的PWM控制来控制主变换电路201。而且,以在各时间点向应该成为接通状态的开关元件输出接通信号、且向应该成为断开状态的开关元件输出断开信号的方式向主变换电路201所具备的驱动电路输出控制指令(控制信号)。驱动电路按照该控制信号对各开关

元件的控制电极输出接通信号或断开信号来作为驱动信号。

[0150] 在本实施方式所涉及的电力变换装置200中,作为构成主变换电路201的半导体装置202应用实施方式1～4所涉及的半导体装置1。由此,能够将铜导线等作为金属布线13更牢固且良好地接合于键合区域20。其结果,能够提高电力变换装置200的可靠性。

[0151] 在本实施方式中,说明了将本公开应用于2电平的三相逆变器的例子,但是本公开不限于此,能够应用于各种电力变换装置。在本实施方式中,设为2电平的电力变换装置,但是也可以是3电平或多电平的电力变换装置,在向单相负载供给电力的情况下,也可以将本公开应用于单相的逆变器。另外,在向直流负载等供给电力的情况下,还能够将本公开应用于DC/DC转换器或AC/DC转换器。

[0152] 另外,应用了本公开的电力变换装置不限定于上述的负载为电动机的情况,例如还能够用作放电加工机、激光加工机、感应加热烹调器或非接触供电系统的电源装置,而且还能够用作太阳能发电系统或蓄电系统等的功率调节器。

[0153] 此外,关于在各实施方式中说明的半导体装置1,能够根据需要进行各种组合。

[0154] 本次公开的实施方式是例示,不限制于此。本公开不是由上述说明的范围表示,而是由权利要求书表示,意图包括与权利要求书等同的含义及范围内的所有变更。

[0155] 产业上的可利用性

[0156] 本公开有效地利用于将金属布线接合于键合区域的半导体装置。

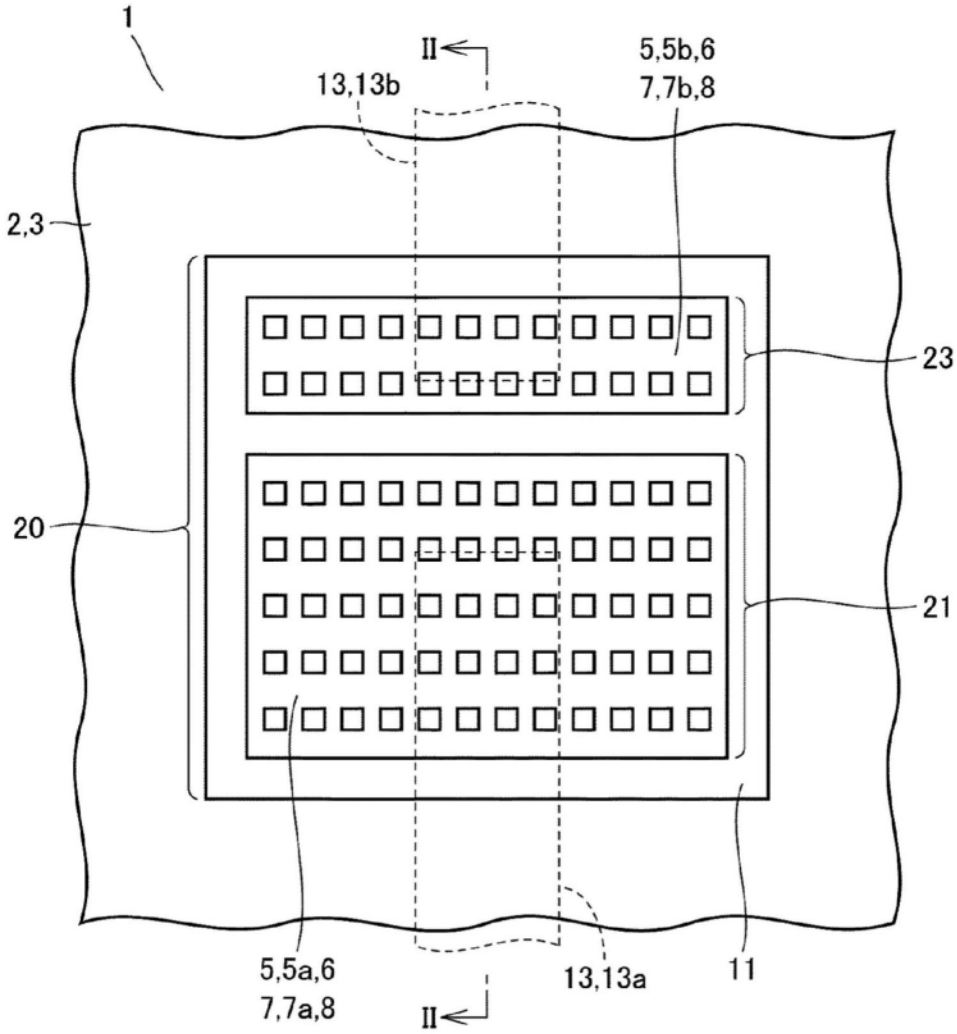


图1

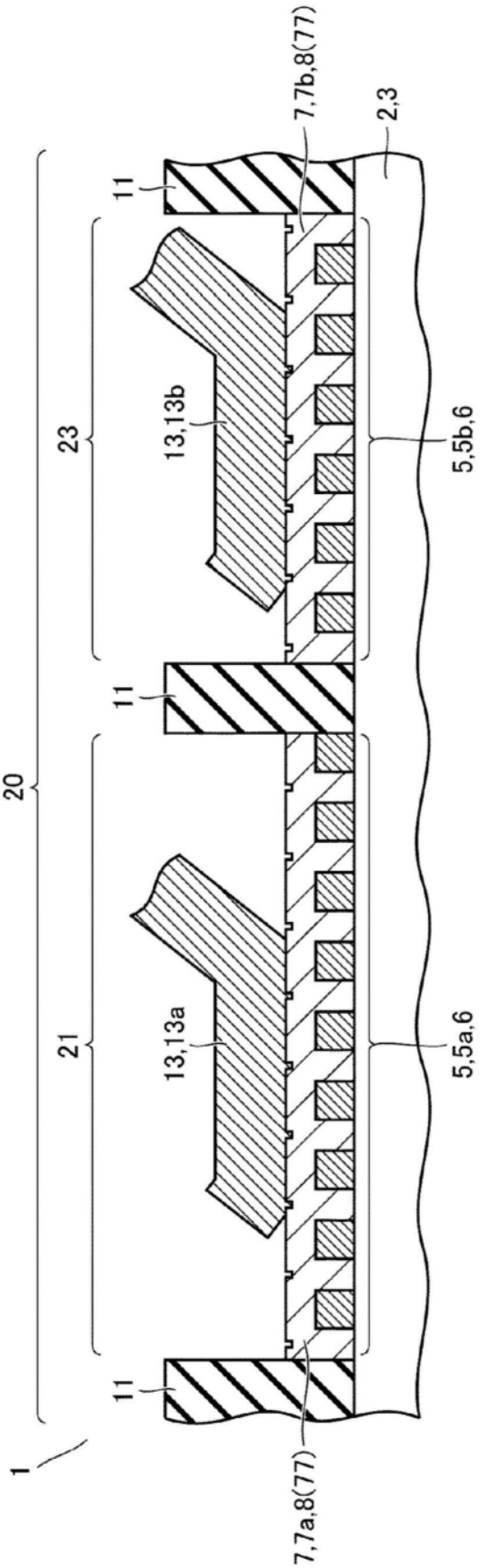


图2



图3

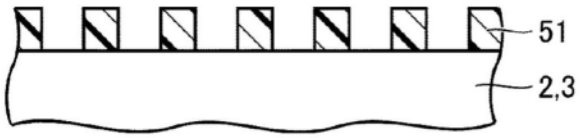


图4

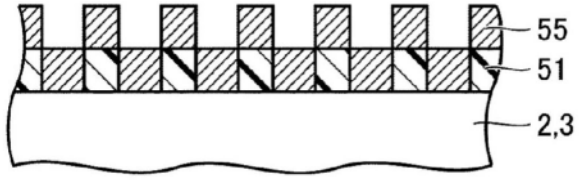


图5

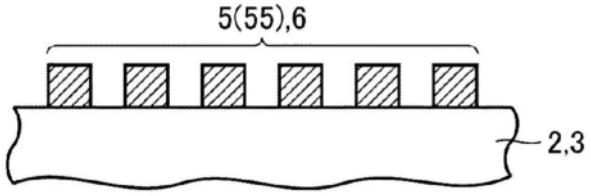


图6

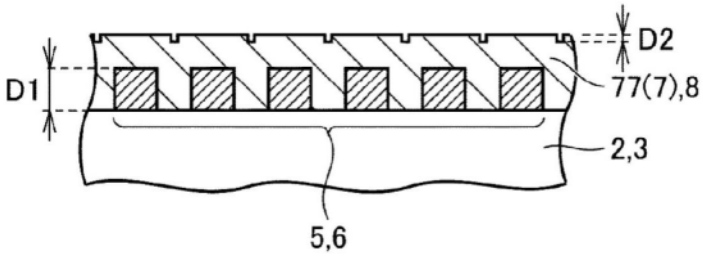


图7

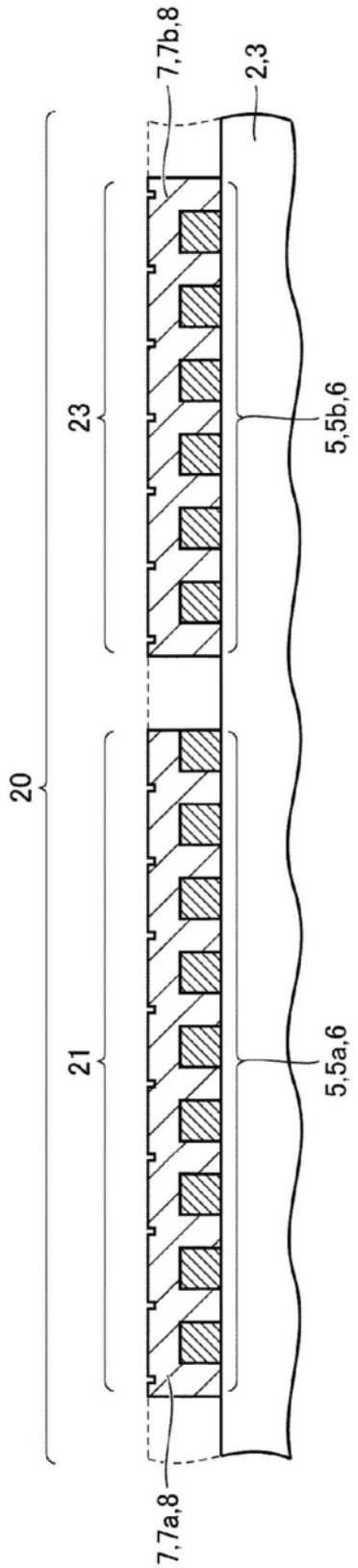


图8

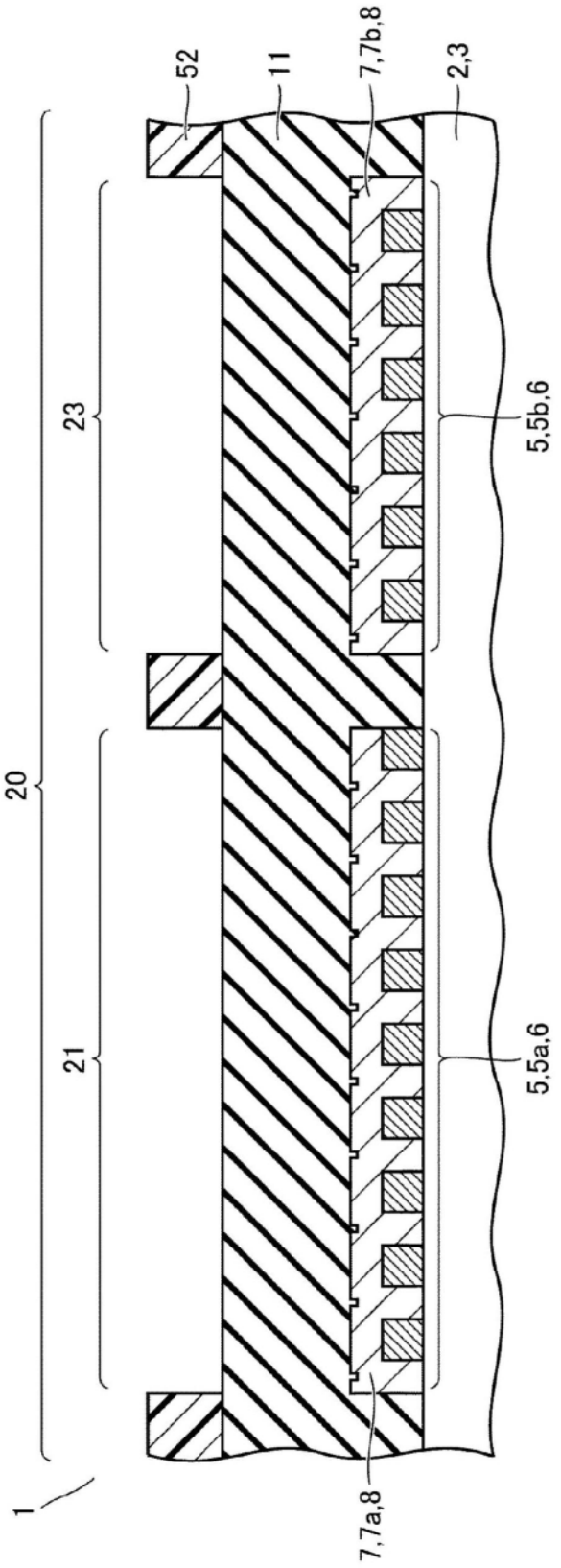


图9

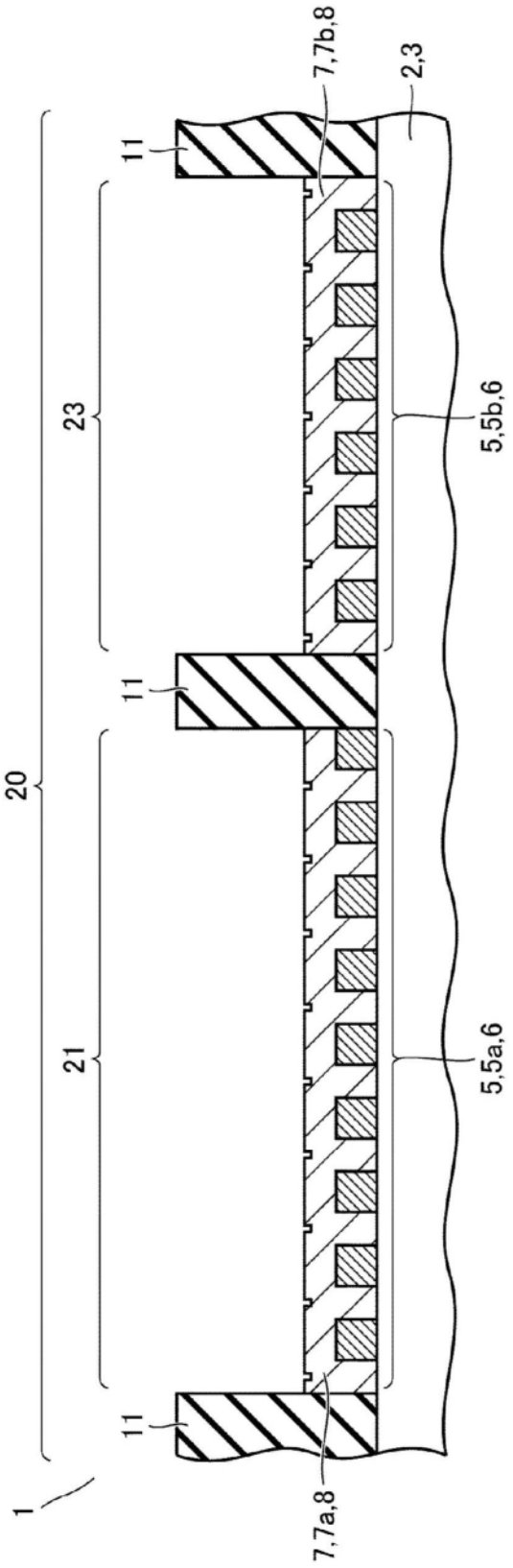


图10

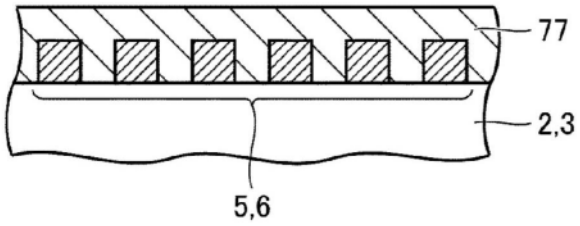


图11

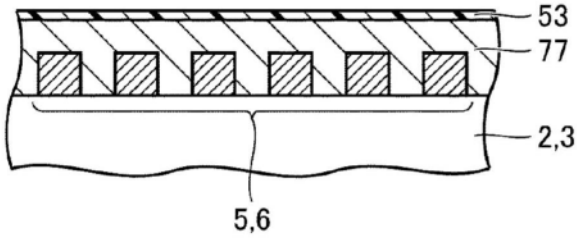


图12

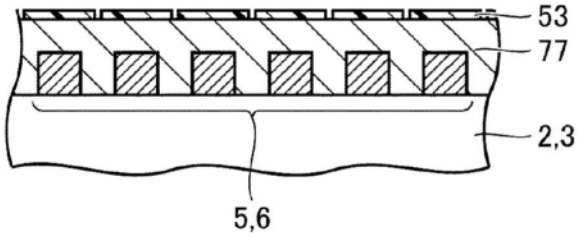


图13

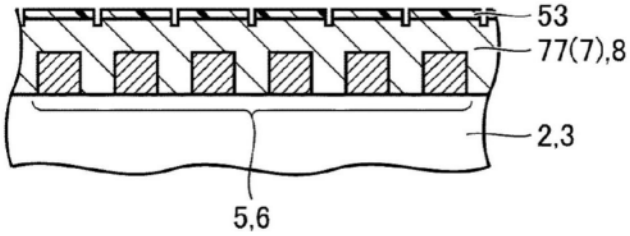


图14

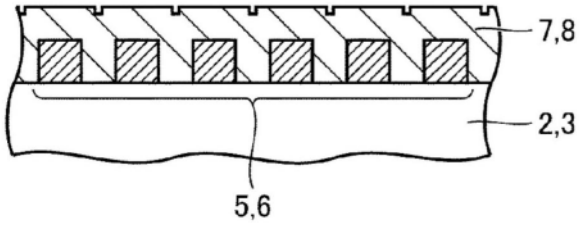


图15

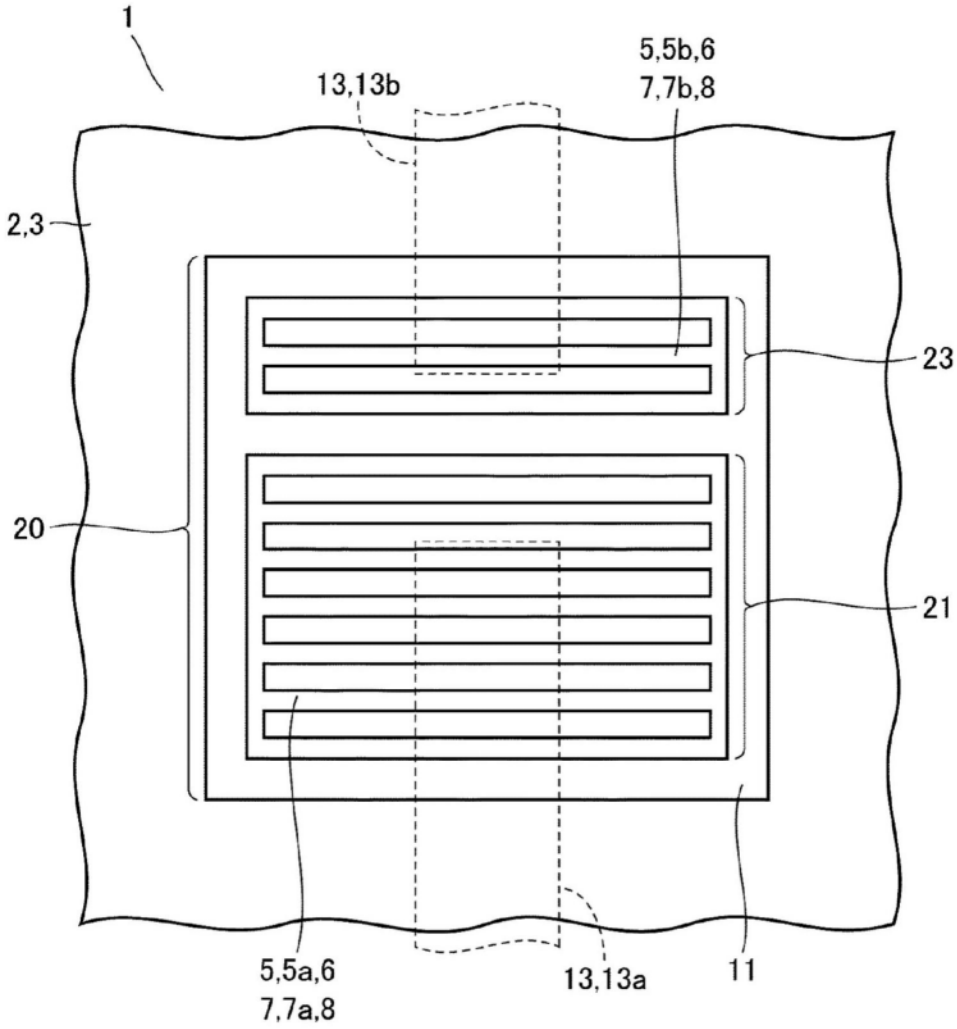


图16

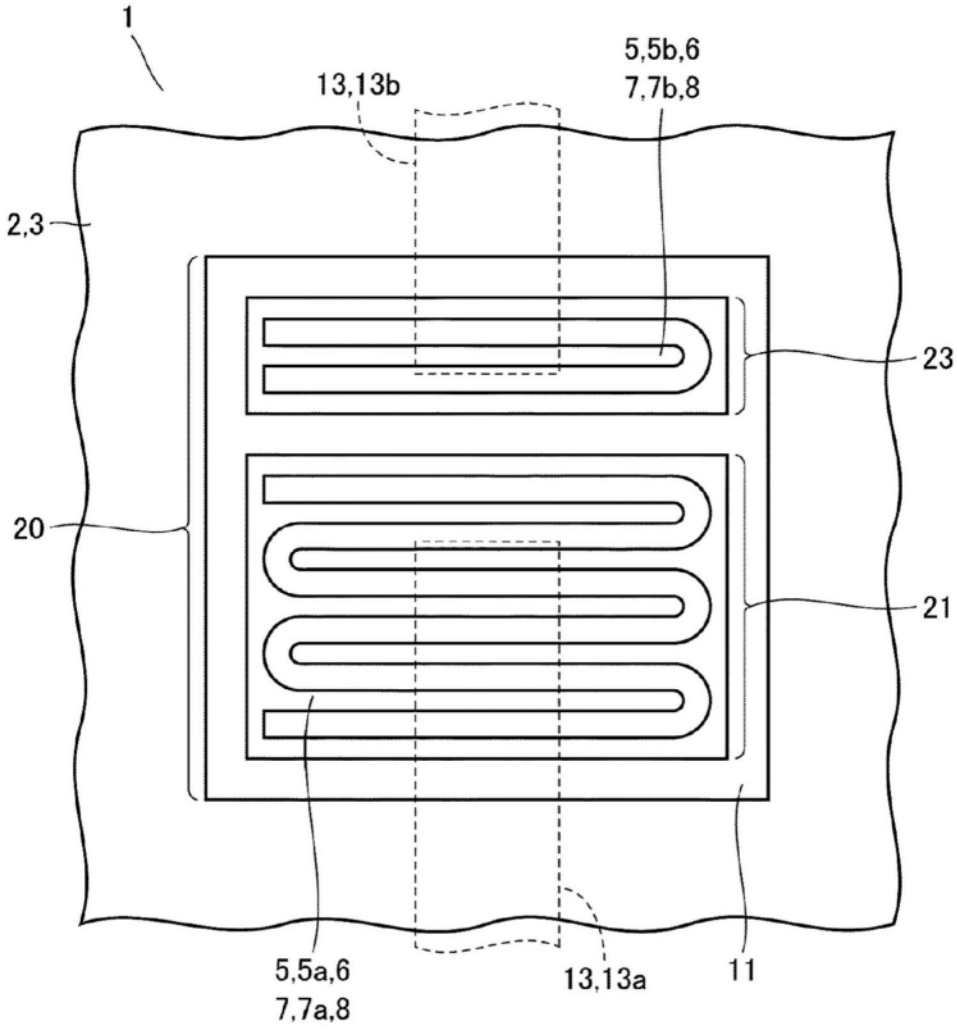


图17

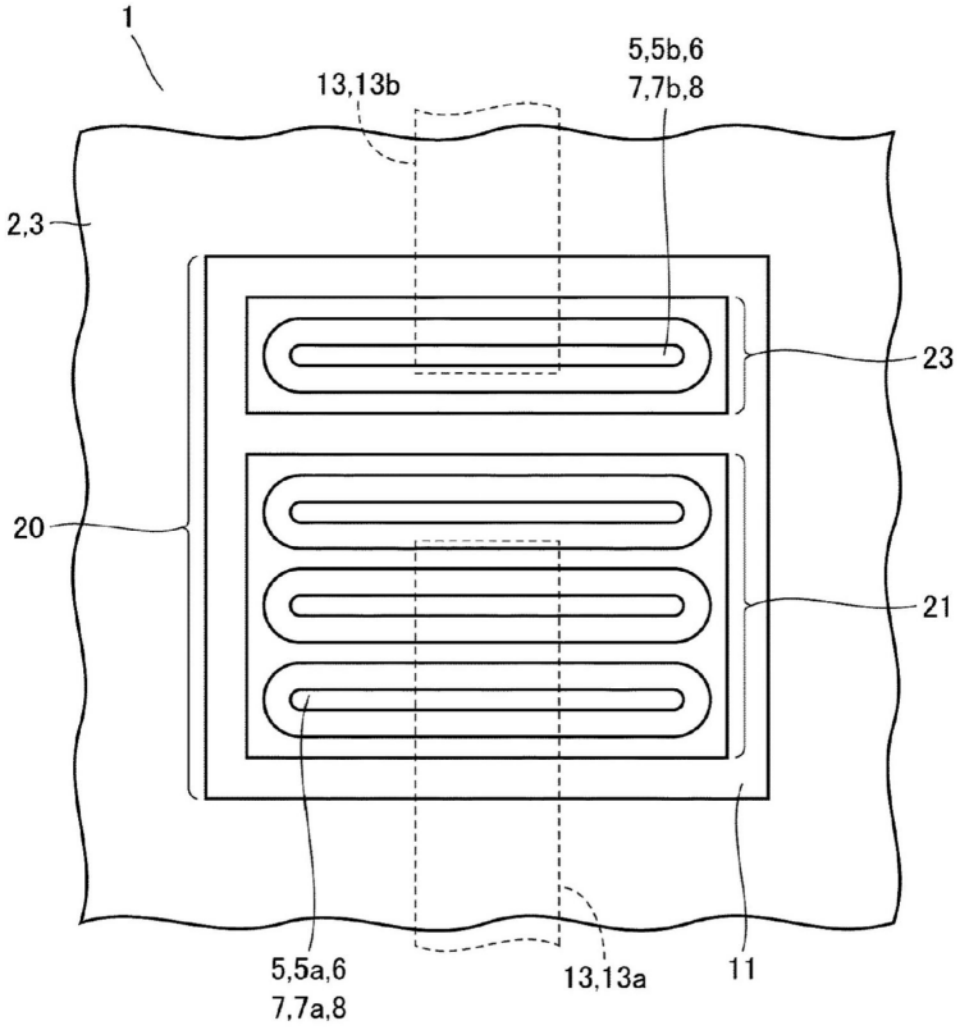


图18

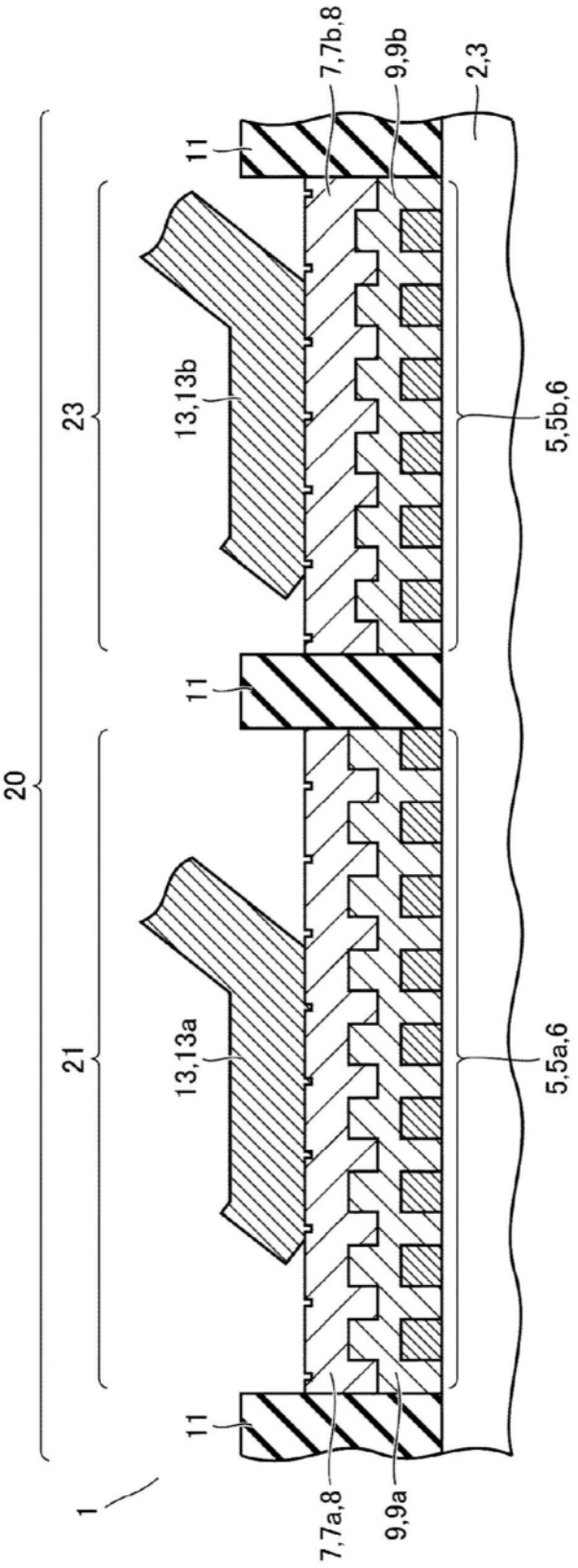


图19

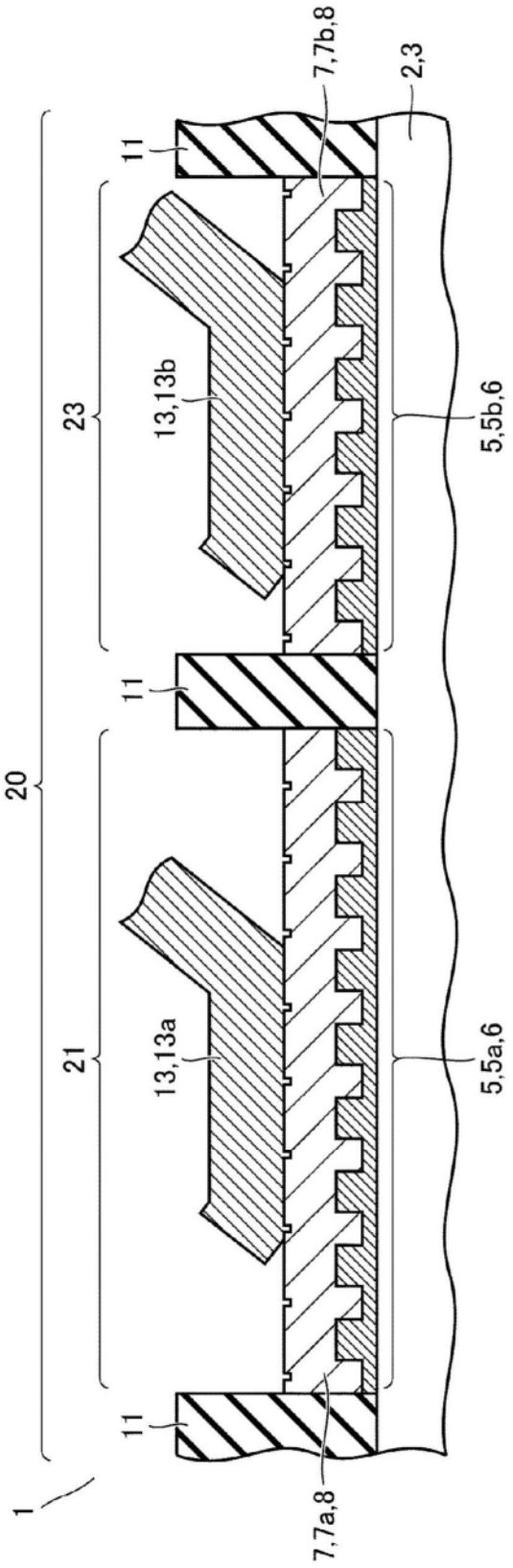


图20

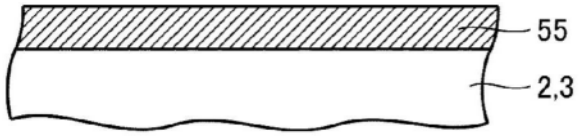


图21

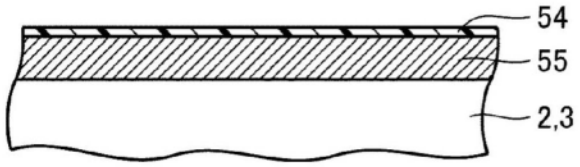


图22

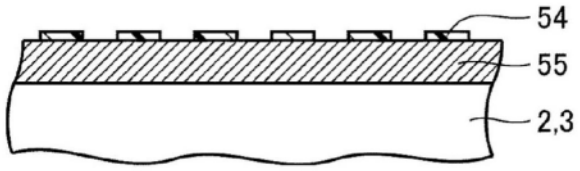


图23

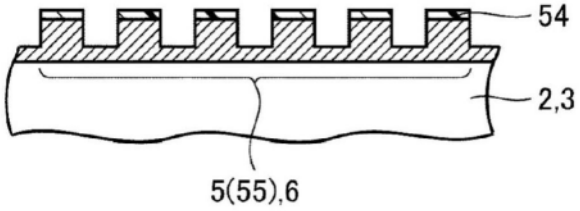


图24

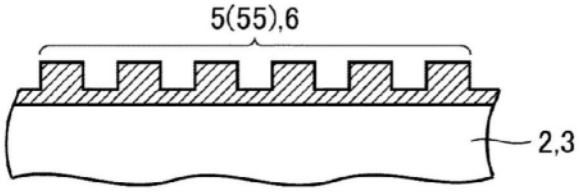


图25

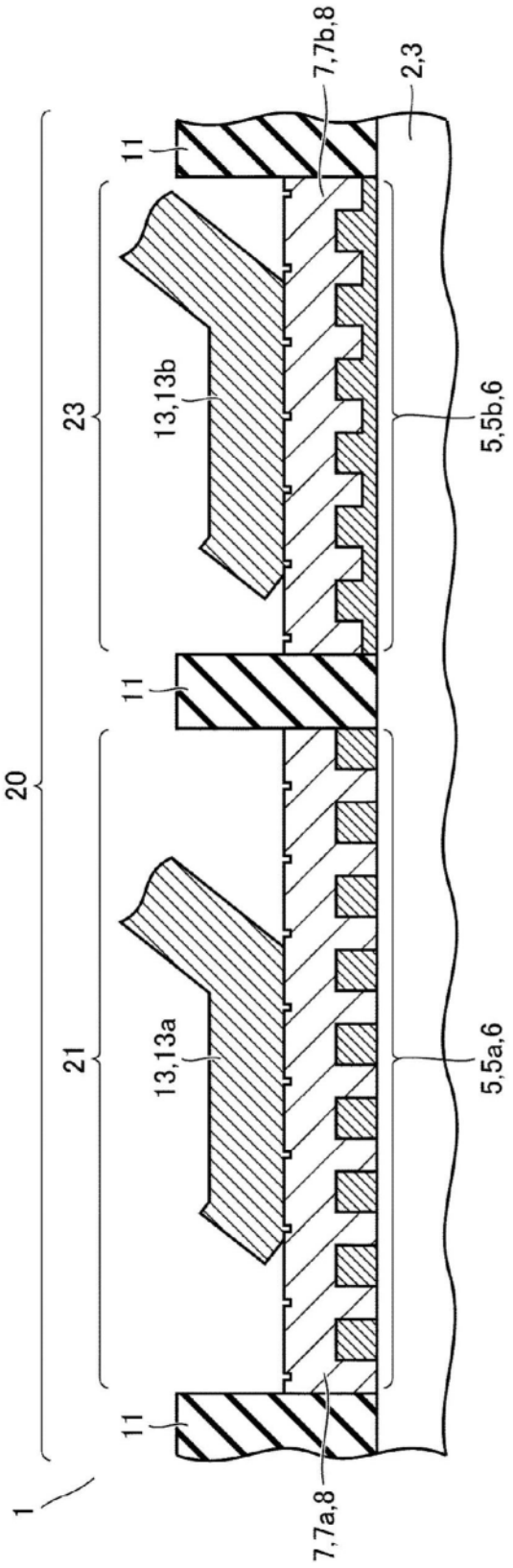


图26

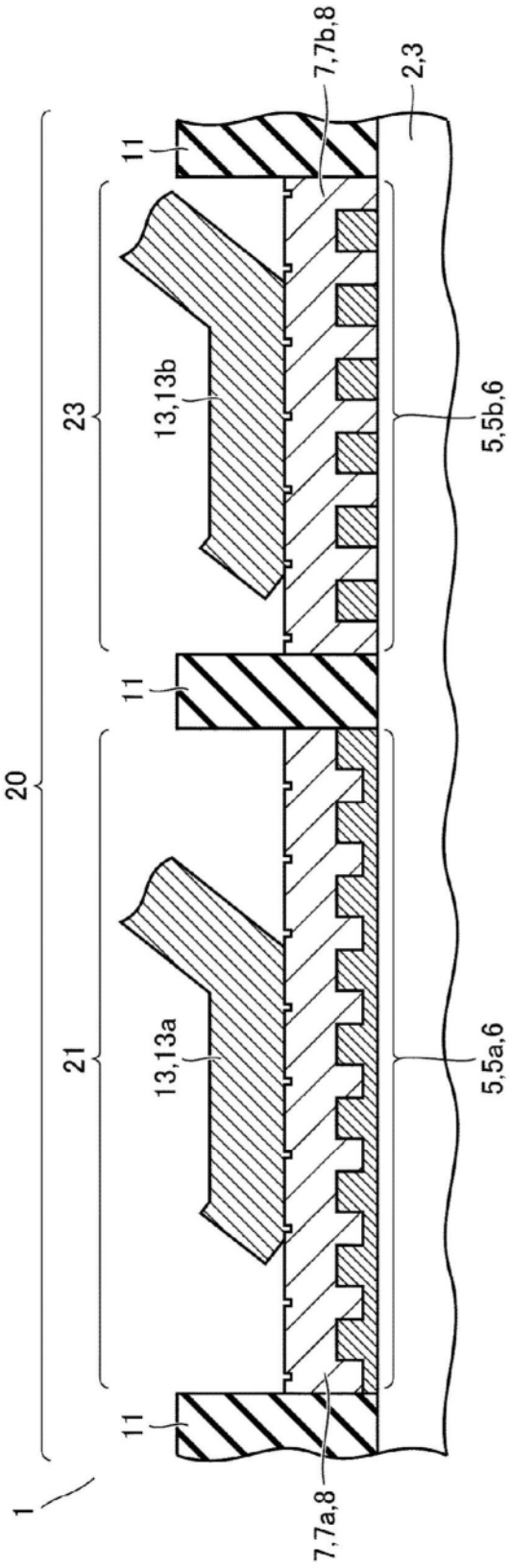


图27

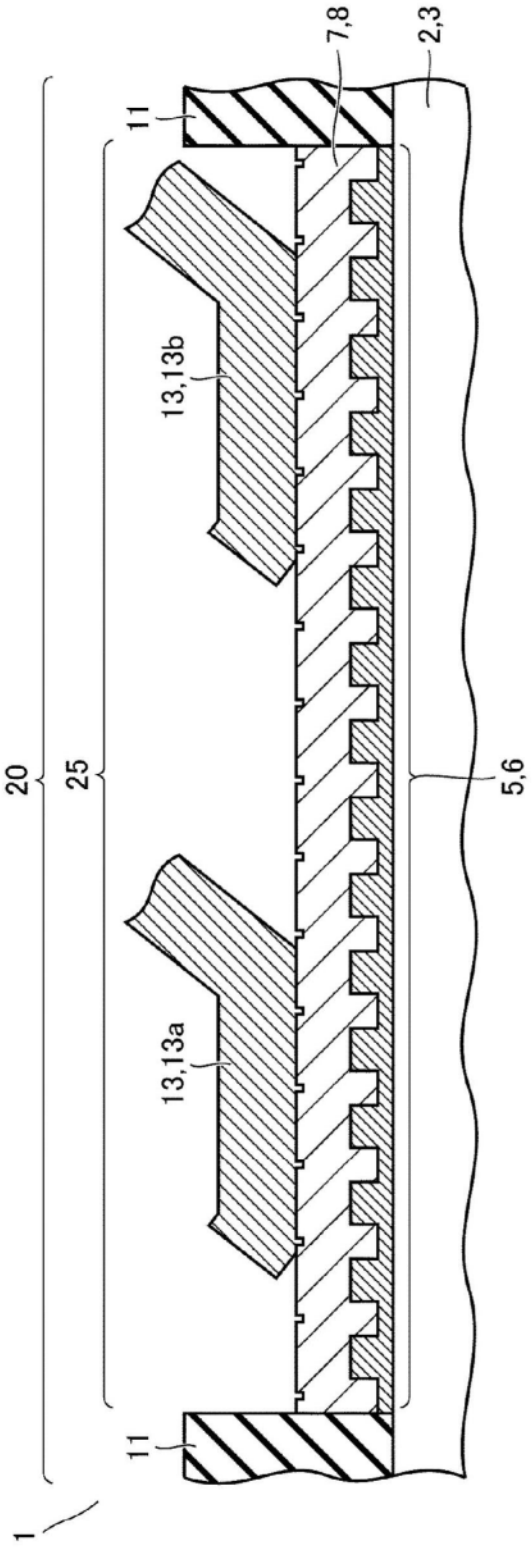


图28

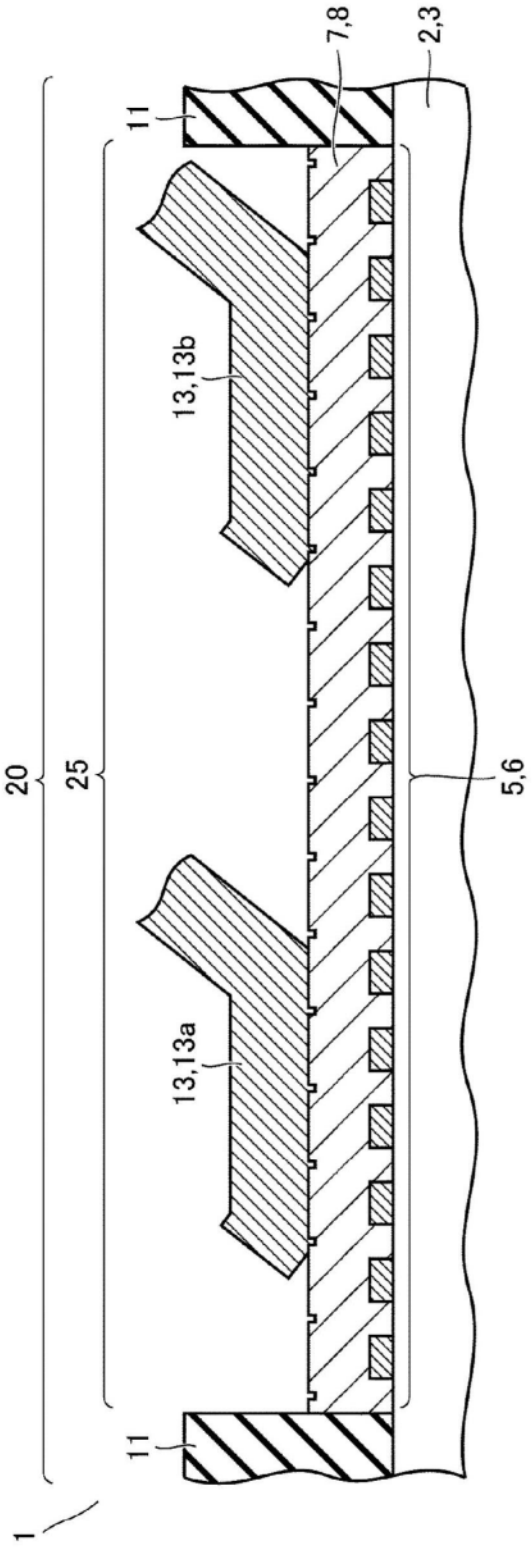


图29

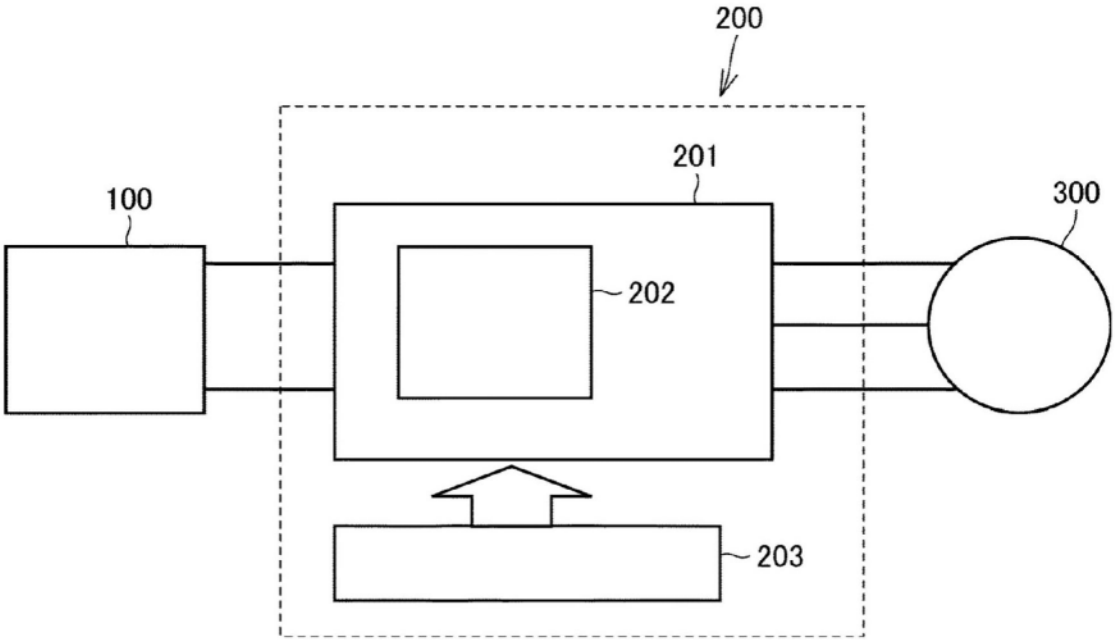


图30