(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 21/76

(11) 공개번호 특1997-0077484
(43) 공개일자 1997년12월12일

(21) 출원번호 특1996-0015582
(22) 출원일자 1996년05월11일

(71) 출원인 삼성전자 주식회사 김광호
경기도 수원시 팔달구 매탄동 416번지
(72) 발명자 김선래
경기도 수원시 팔달구 매탄 2동 원천 성일아파트 102동 408호
박종왕
서울특별시 은평구 신사동 1-66

심사청구 : 없음

(54) 반도체장치의 소자분리막 형성방법

요약

반도체장치의 소자분리막 형성방법이 개시되어 있다. 본 발명은 반도체기판 상에 상기 반도체기판의 소정영역을 노출시키는 제1절연막 패턴 및 제2절연막 패턴을 형성하는 단계와, 상기 제2절연막 패턴을 식각 마스크로 하여 상기 노출된 반도체기판을 식각함으로써 일정깊이를 갖는 트렌치 영역을 형성하는 단계와, 상기 결과물 전면에 표면굴곡을 갖는 제3절연막을 형성하는 단계와, 상기 제3절연막 표면을 아르곤 스퍼터 식각하여 표면의 경사도를 완화시키는 단계와, 상기 결과물 전면에 제4 및 제5절연막을 차례로 형성하는 단계와, 상기 제5절연막을 소정의 온도에서 응축시키는 단계와, 상기 제2절연막 패턴이 노출될 때까지 상기 응축된 제5절연막, 상기 제4절연막, 상기 제3절연막을 CMP공정으로 평탄화시키어 상기 트렌치 영역을 채우는 소자분리막을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체장치의 소자분리막 형성방법을 제공한다. 본 발명에 의하면, 제3절연막을 아르곤 스퍼터 식각하여 표면 굴곡을 완화시키고 그 위에 제4 및 제5절연막을 형성한 후 CMP 공정으로 평탄화시킴으로써 보이드 및 다공질 영역이 존재하지 않는 소자분리막을 형성할 수 있다. 따라서, 반도체장치의 소자분리 특성을 크게 향상시킬 수 있다.

대표도

도2a

명세서

[발명의 명칭]

반도체장치의 소자분리막 형성방법

[도면의 간단한 설명]

제2A도 내지 제2D도는 본 발명의 소자분리막 형성방법을 설명하기 위한 단면도들이다.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체기판 상에 상기 반도체기판의 소정영역을 노출시키는 제1절연막 패턴 및 제2절연막 패턴을 형성하는 단계; 상기 제2절연막 패턴을 식각 마스크로하여 상기 노출된 반도체기판을 식각함으로써 일정깊이를 갖는 트렌치 영역을 형성하는 단계; 상기 결과물 전면에 표면굴곡을 갖는 제3절연막을 형성하는 단계; 상기 제3절연막 표면을 아르곤 스퍼터 식각하여 표면의 경사도를 완화시키는 단계; 상기 결과물 전면에 제4 및 제5절연막을 차례로 형성하는 단계; 상기 제5절연막을 소정의 온도에서 응축시키는 단계; 및 상기 제2절연막 패턴이 노출될 때까지 상기 응축된 제5절연막, 상기 제4절연막, 상기 제3절연막을 CMP 공정을 평탄화시키어 상기 트렌치 영역을 채우는 소자분리막을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체장치의 소자분리막 형성방법.

청구항 2

제1항에 있어서, 상기 제1절연막은 열산화막으로 형성하는 것을 특징으로 하는 반도체장치의 소자분리막 형성방법.

청구항 3

제1항에 있어서, 상기 제2절연막은 질화막으로 형성하는 것을 특징으로 하는 반도체장치의 소자분리막 형성방법.

청구항 4

제1항에 있어서, 제3절연막은 O_3-TEOS 산화막 또는 플라즈마 산화막으로 형성하는 것을 특징으로 하는 반도체장치의 소자분리막 형성방법.

청구항 5

제1항에 있어서, 제4절연막은 O_3-TEOS 산화막으로 형성하는 것을 특징으로 하는 반도체장치의 소자분리막 형성방법.

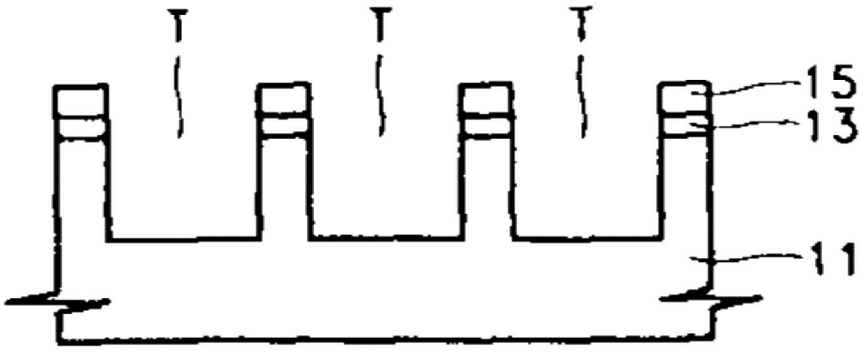
청구항 6

제1항에 있어서, 상기 제5절연막을 플라즈마 TEOS 산화막으로 형성하는 것을 특징으로 하는 반도체 장치의 소자분리막 형성방법.

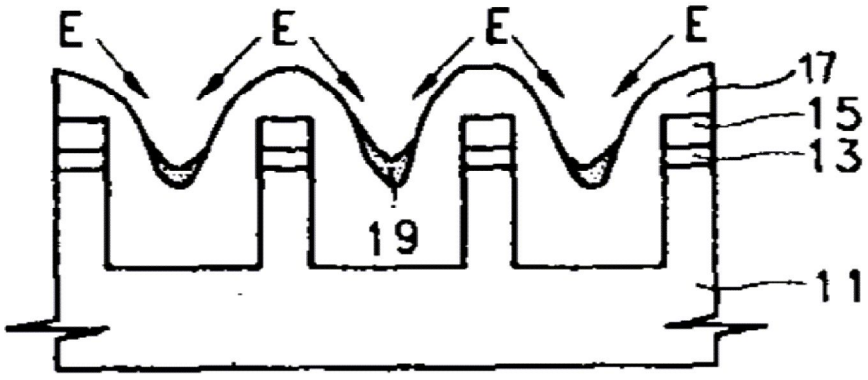
※ 참고사항 : 최초출원 내용에 의하여 공개되는 것임.

도면

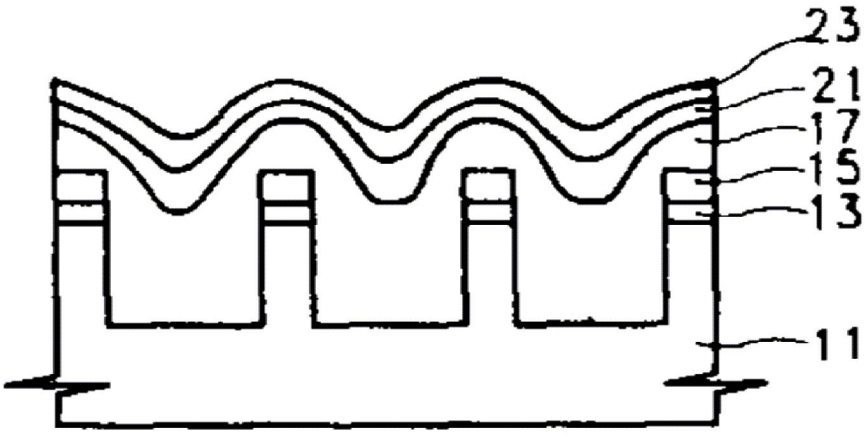
도면2a



도면2b



도면2c



도면2d

