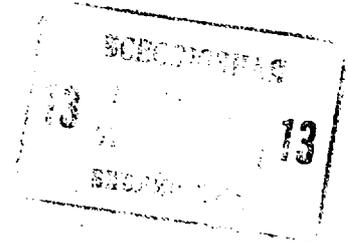




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3930786/24-24
- (22) 13.05.85
- (46) 07.12.86. Бюл. № 45
- (71) Ташкентский электротехнический институт связи
- (72) Д.А.Абдуллаев, У.Б.Амирсаидов и Р.М.Раджабов
- (53) 621.398(088.8)
- (56) Ольховский Ю.Б., Новоселов О.Н., Мановцев А.П. Сжатие данных при телеизмерениях. - М.: Советское радио, 1971, с. 246, рис. 7.3.

Авторское свидетельство СССР № 1123045, кл. G 08 C 19/28, 1984.

- (54) УСТРОЙСТВО ДЛЯ ПЕРЕДАЧИ И ПРИЕМА ТЕЛЕМЕТРИЧЕСКОЙ ИНФОРМАЦИИ
- (57) Изобретение относится к электро-связи и может использоваться в адаптивных телеметрических системах, где требуется передача информации со

сжатием. Устройство на передающей стороне учитывает порядок следования активности входных каналов и осуществляет передачу существенных отсчетов сообщений с адаптивной адресацией. На приемной стороне устройство восстанавливает исходные сообщения по переданным существенным отсчетам, что позволяет расширить область применения устройства. Устройство содержит на передающей стороне коммутатор, аналого-цифровой преобразователь, регистры, элемент ИЛИ, блоки памяти, блоки сравнения, счетчик, блок адресов, дешифратор и хронизатор, канал связи; на приемной стороне - блоки памяти, регистры, элемент ИЛИ, цифроаналоговый преобразователь, коммутатор, дешифратор, элемент И, блок сравнения, счетчик и хронизатор. 1 ил.

Изобретение относится к электро- связи и может использоваться в адап- тивных телеметрических системах, где требуется передача информации со сжатием.

Цель изобретения - расширение области применения устройства.

На чертеже представлена функцио- нальная схема устройства.

Устройство содержит на передаю- щей стороне 1 коммутатора 2, анало- го-цифровой преобразователь 3, вто- рой регистр 4, элемент ИЛИ 5, вто- рой блок 6 памяти, первый блок 7 сравнения, первый многоканальный блок 8 памяти, счетчик 9, второй блок 10 сравнения, блок 11 адресов, первый регистр 12, дешифратор 13 номера канала и хронизатор 14, кан- ал 15 связи, а на приемной сторо- не 16 - первый блок 17 памяти, пер- вый регистр 18, элемент ИЛИ 19, циф- роаналоговый преобразователь 20, ком- мутатор 21, дешифратор 22 адреса, второй многоканальный блок 23 па- мяти, второй регистр 24, элемент И 25, блок 26 сравнения, счетчик 27 и хронизатор 28.

Устройство работает следующим об- разом.

На передающей стороне 1 сигналы информационных каналов поочередно через коммутатор 2 поступают в ана- лого-цифровой преобразователь 3, где происходит преобразование анало- гового сигнала в двоичный код, кото- рый запоминается в регистре 4. Код очередного отсчета сигнала информа- ционного канала сравнивается в блоке 7 с кодом предыдущего существенного отсчета, поступающего от блока 8 па- мяти, который переключается вместе с коммутатором 2 по сигналам хро- низатора 14. Этот же сигнал хрониза- тора 14 поступает на вход счетчика 9 номера опрашиваемого входного кан- нала и увеличивает состояние счетчи- ка 9 на единицу. Если очередной от- счет входного сигнала не отличается от предыдущего существенного отсче- та, т.е. отсчет является несущест- венным, то на выходе блока 7 срав- нения появляется сигнал "0", который не разрешает считывание содержимого регистра 4. Если очередной отсчет входного сигнала отличается от пре- дыдущего существенного отсчета на величину, превышающую порог срабаты-

вания блока 7 сравнения, т.е. отсчет является существенным, то на выходе блока 7 сравнения появляется сигнал "1", который разрешает считывание 5 содержимого регистра 4 и запоминание кода этого существенного отсчета в блоке 8 памяти. Одновременно сигнал "1" с выхода блока 7 сравнения посту- 10 пает к управляющему (считываемому) входу счетчика 9 и управляющему (разрешаемому) входу блока 10 срав- нения.

В блоке 10 сравнивается содержи- 15 мое счетчика 9 с содержимым регистра 12, в котором записан номер предыд- щего входного канала, передавшего су- щественное сообщение в канал 15 свя- зи. Если содержимое счетчика 9 отли- 20 чается от содержимого регистра 12 на величину, не превышающую порог сраба- тывания блока 10 сравнения, т.е. не нарушен естественный порядок следо- вания номеров входных каналов, то на 25 втором выходе блока 10 появляется сигнал "0", который поступает на уп- равляющий вход блока 11 адресов и за- прещает выдачу адреса опрашиваемого существенного входного канала. При 30 этом существенное сообщение данного входного канала из регистра 4 через элемент ИЛИ 5 записывается в информа- ционную часть блока 6 памяти. Если содержимое счетчика 9 отличается от 35 содержимого регистра 12 на величину, превышающую порог срабатывания блока 10 сравнения, т.е. нарушен естествен- ный порядок следования номеров вход- ных каналов, то на втором выходе бло- ка 10 появляется сигнал "1", который 40 поступает на вход блока 11 адресов и разрешает выдачу адреса опрашива- емого входного канала.

В соответствии с номером опраши- 45 ваемого входного канала на одном из выходов дешифратора 13 формируется сигнал "1", который поступает на со- ответствующий вход блока 11 адресов, который выдает адрес опрашиваемого 50 входного канала. При этом существен- ное сообщение данного входного кана- ла из регистра 4 вместе с адресом че- рез элемент ИЛИ 5 записывается в ин- формационную и адресную части блока 6 памяти. После сравнения содержимо- 55 го счетчика 9 с содержимым регист- ра 12 на первом выходе блока 10 срав- нения появляется сигнал "1", кото- рый поступает на вход регистра 12 и

разрешает запись содержимого счетчика 9 в регистр 12. Сообщения из блока 6 памяти передаются в канал 15 связи. Разрядность кода информационного сообщения равна разрядности кода адресного сообщения. При этом кодовые комбинации, используемые для информационной части сообщения, являются запрещенными для адресной части сообщения.

На приемной стороне 16 сообщения, поступающие из канала 15 связи, записываются в блок 17 памяти и по сигналам от хронизатора 28 поочередно считываются из блока 17 памяти в регистр 18. Если принятое сообщение содержит только информационную часть, то дешифратор 22 адреса не срабатывает и на его первом выходе появляется сигнал "1", который разрешает считывание содержимого регистра 18. Сообщение с выхода регистра 18 через элемент ИЛИ 19 поступает в цифроаналоговый преобразователь 20, где происходит преобразование цифрового кода в аналоговый сигнал. Аналоговый сигнал через коммутатор 21, который переключается по сигналам от хронизатора 28, поступает на соответствующий выход устройства. При этом сообщение запоминается в многоканальном блоке 23 памяти, который также переключается сигналами от хронизатора 28. Если принятое сообщение содержит и адресную часть, т.е. при передаче пропущены некоторые входные каналы из-за несущественности их сообщений и вследствие этого нарушен естественный порядок следования номеров входных каналов, то срабатывает дешифратор 22 адресов, на его первом выходе формируется сигнал "0", запрещающий считывание содержимого регистра 18.

В соответствии с адресом на третьем выходе блока 22 появляется кодовый номер входного канала, к которому принадлежит информационное сообщение. Кодовый номер входного канала записывается в регистр 24. Однако для полного восстановления исходного аналогового сигнала пропущенных входных каналов необходимо выдать получателям предыдущие существенные значения сообщений этих входных каналов, которые хранятся в многоканальном блоке 23 памяти. На втором выходе дешифратора 22

появляется сигнал "1", который поступает на вход блока 26 сравнения и разрешает сравнение содержимого регистра 24 и счетчика 27. Если содержимое регистра 24 отличается от содержимого счетчика 27 на величину, превышающую порог срабатывания блока 26 сравнения, то на выходе блока 26 появляется сигнал "1", который поступает на вход многоканального блока 23 памяти и разрешает выдачу предыдущих существенных значений сообщений пропущенных входных каналов. Сигнал "1" с выхода блока 26 сравнения также поступает на первый вход элемента И 25. При этом тактовые импульсы хронизатора 28 проходят через элемент И 25 и переключают зоны пропущенных входных каналов многоканального блока 23 памяти. Одновременно тактовые импульсы поступают на счетный вход счетчика 27 и увеличивают его содержимое. Если содержимое регистра 24 отличается от содержимого счетчика 27 на величину, не превышающую порог срабатывания блока 26 сравнения, т.е. выданы предыдущие существенные значения сообщений пропущенных входных каналов, то на выходе блока 26 сравнения появляется сигнал "0", который запрещает выдачу сообщений из блока 23 памяти и прохождение тактовых импульсов хронизатора 28 через элемент И 25. Сообщения с выхода блока 23 памяти также через элемент ИЛИ 19, цифроаналоговый преобразователь 20 и коммутатор 21 поступают на соответствующие выходы устройства. Следующим сигналом от хронизатора 28 считывается очередное сообщение из блока 17 памяти, и весь цикл повторяется.

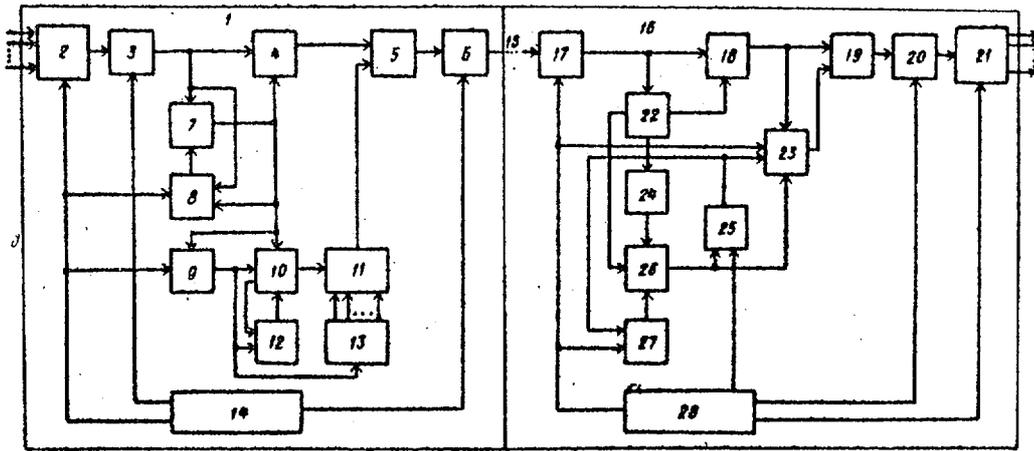
Таким образом, устройство учитывает порядок следования активности входных каналов и осуществляет передачу сообщений с адаптивной адресацией, что снижает требования на пропускную способность канала 15 связи. На приемной стороне устройство восстанавливает исходные сообщения по переданным существенным отсчетам, что расширяет область применения устройства.

Ф о р м у л а и з о б р е т е н и я

Устройство для передачи и приема телеметрической информации, содержа-

щее на передающей стороне коммутатор, информационные входы которого являются входами устройства, выход коммутатора соединен с информационным входом аналого-цифрового преобразователя, выход которого соединен с первым входом первого блока сравнения и информационным входом первого блока памяти, выход первого блока памяти соединен с вторым входом первого блока сравнения, первый, второй регистры, выход первого регистра соединен с первым информационным входом второго блока сравнения, хронизатор, первый выход которого соединен с управляющим входом аналого-цифрового преобразователя, о т л и ч а ю щ е е с я тем, что, с целью расширения области применения, в него введены канал связи, на передающей стороне - элемент ИЛИ, второй блок памяти, счетчик, дешифратор и блок адресов, выход первого блока сравнения соединен с управляющими входами второго регистра, второго блока сравнения, счетчика и первым управляющим входом первого блока памяти, информационный вход второго регистра подключен к выходу аналого-цифрового преобразователя, выход второго регистра соединен с первым входом элемента ИЛИ, выход которого соединен с информационным входом второго блока памяти, выход счетчика соединен с вторым информационным входом второго блока сравнения, информационным входом первого регистра и входом дешифратора, первый выход второго блока сравнения соединен с управляющим входом первого регистра, второй выход второго блока сравнения и выходы дешифратора соединены соответственно с управляющим и информационными входами блока адресов, выход которого соединен с вторым входом элемента ИЛИ, второй выход хронизатора соединен с управляющим входом коммутатора, вторым управляющим

входом первого блока памяти и счетным входом счетчика, третий вход хронизатора соединен с управляющим входом второго блока памяти, выход которого соединен с входом канала связи, на приемной стороне введены блоки памяти, регистры, дешифратор, блок сравнения, счетчик, хронизатор, элемент И, элемент ИЛИ, цифроаналоговый преобразователь и коммутатор, информационный вход первого блока памяти подключен к выходу канала связи, выход первого блока памяти соединен с входом дешифратора и информационным входом первого регистра, выход первого регистра соединен с первым входом элемента ИЛИ и информационным входом второго блока памяти, выход второго блока памяти соединен с вторым входом элемента ИЛИ, выход которого соединен с информационным входом цифроаналогового преобразователя, выход которого соединен с информационным входом коммутатора, первый выход дешифратора соединен с управляющим входом первого регистра, второй выход - с управляющим входом блока сравнения, третий выход через второй регистр - с первым информационным входом блока сравнения, выход блока сравнения - с первым управляющим входом второго блока памяти и первым входом элемента И, выход элемента И - с вторым управляющим входом второго блока памяти и управляющим входом счетчика, выход счетчика - с вторым информационным входом блока сравнения, первый выход хронизатора - со счетным входом счетчика, управляющим входом первого блока памяти и третьим управляющим входом второго блока памяти, второй, третий и четвертый выходы хронизатора соединены соответственно с вторым входом элемента И, управляющим входом цифроаналогового преобразователя и управляющим входом коммутатора, выходы коммутатора являются выходами устройства.



Редактор И.Дербак

Техред А.Кравчук

Корректор М.Демчик

Заказ 6565/44

Тираж 515

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная, 4