



# [12] 发明专利说明书

专利号 ZL 02821715.2

[45] 授权公告日 2007 年 5 月 16 日

[11] 授权公告号 CN 1316389C

[22] 申请日 2002.8.15 [21] 申请号 02821715.2

[30] 优先权

[32] 2001. 8. 30 [33] US [31] 09/941,557

[86] 国际申请 PCT/US2002/025835 2002. 8. 15

[87] 国际公布 WO2003/021455 英 2003. 3. 13

[85] 进入国家阶段日期 2004. 4. 29

[73] 专利权人 微米技术有限公司

地址 美国爱达荷州

[72] 发明人 R·J·巴克 B·凯斯

[56] 参考文献

EP0849685A2 1998. 6. 24

审查员 温 睿

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 王 岳 王 勇

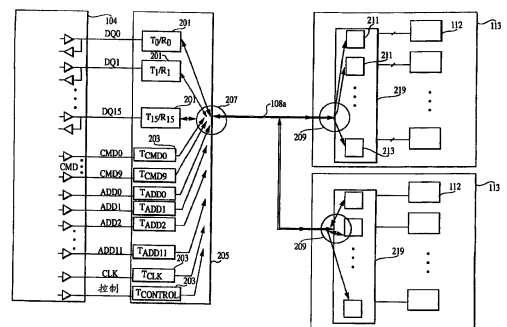
权利要求书 14 页 说明书 8 页 附图 7 页

## [54] 发明名称

在高速存储器系统中的光学互连

## [57] 摘要

一种用于取得控制器与存储器器件之间电绝缘的光学链路被公开。光学链路增加了对电互连的噪声免疫性，并且较传统方式允许存储器器件被放置在离处理器较远的距离而无需耗费功率的 I/O 缓冲器。



1. 一种存储器系统包括：  
存储器控制器；  
与存储器总线连接的至少一个存储器器件；以及  
5 连续光学路径，其被连接到所述存储器控制器和所述存储器总线，所述存储器总线被设置和配置为在所述存储器控制器和所述至少一个存储器器件之间交换数据，所述光学路径包括第一波长可调节的电-光转换器，所述电-光转换器被设置和配置成将从所述控制器输出的电信号转换成用于在所述连续光学路径上发射的光信号。  
10 号。
2. 根据权利要求1的存储器系统，其中所述存储器控制器和所述至少一个存储器器件被设置和配置成仅通过所述光学路径交换数据。
3. 根据权利要求1的存储器系统，其中所述存储器控制器和  
15 所述至少一个存储器器件被设置和配置成经过所述光学路径交换读取/写入数据。
4. 根据权利要求1的存储器系统，其中所述连续光学路径包括至少一个用于交换读取/写入数据的光学链路。
5. 根据权利要求1的存储器系统，其中所述连续光学路径包  
20 括至少一个用于从所述存储器控制器发射到所述至少一个存储器器件的地址数据的光学链路。
6. 根据权利要求1的存储器系统，其中所述连续光学路径包括用于从所述存储器控制器发射到所述至少一个存储器器件的命令数据的光学链路。
- 25 7. 根据权利要求1的存储器系统，其中所述连续光学路径包括用于将时钟信号发射到至少一个存储器器件的光学链路。
8. 根据权利要求1的存储器系统，其中所述连续光学路径包括用于将控制数据发射到至少一个存储器器件的光学链路。
9. 根据权利要求1的存储器系统，其中所述连续光学路径包  
30 括多个被复用的光学通道。

10. 根据权利要求 1 的存储器系统, 进一步包括被设置和配置成将在所述光学路径上发射的光信号转换成电信号以及将所述电信号发射到所述存储器控制器的第二电-光转换器。
11. 根据权利要求 1 的存储器系统进一步包括:
- 5 被设置和配置成将所述连续光学路径上的光信号转换成电信号以及将所述电信号发射到所述至少一个存储器器件的第二电-光转换器。
12. 根据权利要求 9 的存储器系统, 进一步包括:
- 与所述控制器相连并且被设置和配置成用于复用所述光学通道的复用器, 以及
- 10 与所述至少一个存储器器件相连并且被设置和配置成用于去复用所述被复用的光学通道的去复用器。
13. 根据权利要求 9 的存储器系统, 进一步包括:
- 与所述至少一个存储器器件相连并且设置和配置成用于复用光学通道且向所述连续光学路径提供被复用的光学通道的复用器;
- 15 以及
- 与所述存储器控制器相连并且被设置和配置成用于去复用所述被复用的光学通道的去复用器。
14. 根据权利要求 9 的存储器系统, 进一步包括:
- 20 位于所述连续光学路径每侧的光学复用器和去复用器。
15. 根据权利要求 14 的存储器系统, 其中所述各个光学复用器和去复用器被设置和配置成转换包括至少读取/写入数据的信号数据。
16. 根据权利要求 14 的存储器系统, 其中所述信号数据包括命令
- 25 数据。
17. 根据权利要求 14 的存储器系统, 其中所述信号数据包括地址数据。
18. 根据权利要求 14 的存储器系统, 其中所述信号数据包括时钟信号。
- 30 19. 根据权利要求 14 的存储器系统, 其中所述信号数据包括控制数据。

20. 根据权利要求 14 的存储器系统, 进一步包括:  
被连接在所述存储器控制器和所述至少一个存储器器件之间的电路径。
21. 根据权利要求 1 的存储器系统, 其中所述至少一个存储器  
5 器件位于存储器模块上。
22. 根据权利要求 21 的存储器系统, 进一步包括:  
在所述存储器模块处的光耦合器, 其被设置和配置成用于将  
所述存储器器件连接到所述连续光学路径。
23. 根据权利要求 1 的存储器系统, 进一步包括:  
10 被连接到所述控制器的波长感测机构, 其被设置和配置成用于  
向所述控制器提供有关所述连续光学路径上的光学信号的波长信息。
24. 根据权利要求 23 的存储器系统, 其中所述波长感测机构位于  
所述连续光学路径的控制器侧。
- 15 25. 根据权利要求 23 的存储器系统, 其中所述控制器被设置和  
配置成向所述第一波长可调节的转换器提供波长调节信息。
26. 根据权利要求 1 的存储器系统, 其中所述连续光学路径包  
括在所述控制器与至少一个存储器器件之间的单个光学路径, 所述  
单个光学路径被设置和配置成用于在所述控制器与至少一个存储器  
20 器件之间交换至少读取/写入数据。
27. 根据权利要求 26 的存储器系统, 其中所述单个光学路径进  
一步被设置和配置成在所述存储器控制器与至少一个存储器器件之  
间交换命令数据。
28. 根据权利要求 26 的存储器系统, 其中所述单个光学路径进  
25 一步被设置和配置成在所述存储器控制器与至少一个存储器器件之  
间传递地址数据。
29. 根据权利要求 26 的存储器系统, 其中所述单个光学路径进  
一步被设置和配置成在所述存储器控制器与至少一个存储器器件之  
间传递时钟信号。
- 30 30. 根据权利要求 1 的存储器系统, 其中所述数据包括起源于  
多个电路径上的读取/写入数据, 所述连续光学路径包括分别与所述

多个电路路径相联系的多个分立的光导。

31. 根据权利要求1的存储器系统，其中所述数据包括起源于多个电路路径上的命令数据，所述连续光学路径包括分别与所述多个电路路径相联系的多个分立的光导。
- 5 32. 根据权利要求1的存储器系统，其中所述数据包括起源于多个电路路径上的地址数据，所述连续光学路径包括分别与所述多个电路路径相联系的多个分立的光导。
33. 根据权利要求1的存储器系统，其中所述数据包括起源于一电路路径上的时钟信号数据，所述连续光学路径包括分别与所述电
- 10 路路径相联系的分立光导。
34. 根据权利要求1的存储器系统，其中所述数据包括起源于一电信号路径上的控制信号数据，所述连续光学路径包括与所述电信号路径相联系的分立光导。
35. 根据权利要求1的存储器系统，其中所述控制器、至少一个存储器器件及连续光学路径全部被集成在同一小片上。
- 15 36. 根据权利要求1的存储器系统，进一步包括：  
用于与所述至少一个存储器器件通信的处理器，其中所述控制器、至少一个存储器器件、处理器及连续光学路径全部被集成在同一小片上。
- 20 37. 根据权利要求1的存储器系统，进一步包括：  
被设置和配置成与所述至少一个存储器器件通信的处理器，其中所述处理器和所述至少一个存储器器件被提供在分开的小片上并且经由所述连续光学路径进行通信。
38. 根据权利要求37的存储器系统，其中所述分开的小片被提供
- 25 在公用封装内。
39. 根据权利要求37的存储器系统，其中所述分开的小片被分开地封装并且所述连续光学路径互连所述封装。
40. 根据权利要求21的存储器系统，其中所述存储器模块包括电-光转换器，其被设置和配置成用于将来自所述连续光学路径的光
- 30 数据连接到用于所述至少一个存储器器件的电信号。
41. 一种计算机系统，包括：

处理器；

被连接到所述处理器的存储器系统，所述存储器系统包括：

存储器控制器；

至少一个存储器器件；以及

- 5 光学路径，其在第一端被连接在所述存储器控制器并且在第二端被连接到与所述至少一个存储器器件相连的总线以用于在所述存储器控制器与所述至少一个存储器器件之间光学地交换数据，所述光学路径包括第一波长可调节的电-光转换器，所述电-光转换器被设置和配置成用于将从所述存储器控制器输出的电信号转换成用于在所述光学路径上发射的光信号。

42. 根据权利要求 41 的计算机系统，其中所述存储器控制器和所述至少一个存储器器件被设置和配置成仅通过所述光学路径交换数据。

43. 根据权利要求 41 的计算机系统，其中所述存储器控制器和  
15 所述至少一个存储器器件被设置和配置成通过所述光学路径交换读取/写入数据。

44. 根据权利要求 41 的计算机系统，其中所述光学路径包括至少一个用于交换读取/写入数据的光学链路。

45. 根据权利要求 41 的计算机系统，其中所述光学路径包括用于  
20 从所述存储器控制器发射到所述至少一个存储器器件的地址数据的光学链路。

46. 根据权利要求 41 的计算机系统，其中所述光学路径包括用于从所述存储器控制器发射到所述至少一个存储器器件的命令数据的光学链路。

- 25 47. 根据权利要求 41 的计算机系统，其中所述光学路径包括用于将时钟信号发射到至少一个存储器器件的光学链路。

48. 根据权利要求 41 的计算机系统，其中所述光学路径包括用于将控制数据发射到至少一个存储器器件的光学链路。

49. 根据权利要求 41 的计算机系统，其中所述光学路径包括多个  
30 被复用的光学通道。

50. 根据权利要求 41 的计算机系统，进一步包括第二电-光转

- 换器，其被设置和配置成用于将在所述光学路径上发射的光信号转换成电信号。
51. 根据权利要求 41 的计算机系统，包括第二电-光转换器，其用于将所述光学路径上的光信号转换成电信号并且将所述电信号发射到所述至少一个存储器器件。
52. 根据权利要求 48 的计算机系统，包括与所述存储器控制器相联系用于复用所述光学通道的复用器，以及  
与所述至少一个存储器器件相联系用于去复用所述被复用的光学通道的去复用器。
53. 根据权利要求 48 的计算机系统，包括与所述至少一个存储器器件相联系用于复用光学通道且向所述光学路径提供被复用的光学通道的复用器；以及  
与所述存储器控制器相联系用于去复用所述被复用的光学通道的去复用器。
54. 根据权利要求 48 的计算机系统，包括位于所述光学路径的每侧的复用器和去复用器。
55. 根据权利要求 54 的计算机系统，其中所述数据包括至少读取/写入数据。
56. 根据权利要求 54 的计算机系统，其中所述数据包括命令数据。
57. 根据权利要求 54 的计算机系统，其中所述数据包括地址数据。
58. 根据权利要求 54 的计算机系统，其中所述数据包括时钟信号。
59. 根据权利要求 54 的计算机系统，其中所述数据包括控制数据。
60. 根据权利要求 54 的计算机系统，进一步包括：  
被连接在所述存储器控制器与所述至少一个存储器器件之间用于在所述控制器与所述至少一个存储器器件之间传递数据的电路路径。
61. 根据权利要求 41 的计算机系统，其中所述至少一个存储器

器件位于存储器模块上。

62. 根据权利要求 61 的计算机系统，进一步包括：

在所述存储器模块处的光学耦合器，其具有用于与所述光学路径连接的连接器。

5 63. 根据权利要求 41 的计算机系统，进一步包括：

被连接到所述存储器控制器的波长感测机构，其用于向所述存储器控制器提供有关所述光学路径上的光学信号的波长信息。

64. 根据权利要求 63 的计算机系统，其中所述波长感测机构位于所述光学路径的控制器侧。

10 65. 根据权利要求 63 的计算机系统，其中所述控制器向所述第一波长可调节的转换器提供波长调节信息。

66. 根据权利要求 41 的计算机系统，其中所述光学路径包括在所述存储器控制器与至少一个存储器器件之间的单个光学路径，用于传递存在于在所述存储器控制器与至少一个存储器器件之间的多个电路径上的至少读取/写入数据。

67. 根据权利要求 41 的计算机系统，其中所述光学路径进一步在所述存储器控制器与至少一个存储器器件之间传递命令数据。

68. 根据权利要求 41 的计算机系统，其中所述光学路径进一步在所述存储器控制器与至少一个存储器器件之间传递地址数据。

20 69. 根据权利要求 41 的计算机系统，其中所述光学路径进一步在所述存储器控制器与至少一个存储器器件之间传递时钟信号。

70. 根据权利要求 41 的计算机系统，其中所述数据包括起源于多个电路径上的读取/写入数据，所述光学路径包括分别与所述电路径相联系的多个分立的光导。

25 71. 根据权利要求 41 的计算机系统，其中所述数据包括起源于多个电路径上的命令数据，所述光学路径包括分别与所述电路径相联系的多个分立的光导。

72. 根据权利要求 41 的计算机系统，其中所述数据包括起源于多个电路径上的地址数据，所述光学路径包括分别与所述电路径相联系的多个分立的光导。

30 73. 根据权利要求 41 的计算机系统，其中所述数据包括起源于



一电路径上的时钟信号数据，所述光学路径包括分别与所述电路径相联系的分立光导。

74. 根据权利要求 41 的计算机系统，其中所述数据包括起源于多个电信号路径上的时钟信号数据，所述光学路径包括分别与所述电信号路径相联系的多个分立的光导。

75. 根据权利要求 41 的计算机系统，其中所述数据包括起源于一电信号路径上的控制信号数据，所述光学路径包括与所述电信号路径相联系的分立光导。

76. 根据权利要求 41 的计算机系统，其中所述控制器、至少一个存储器器件及光学路径全部被集成在同一小片上。

77. 根据权利要求 41 的计算机系统，其中所述处理器、存储器控制器、至少一个存储器器件及光学路径全部被集成在同一小片上。

78. 根据权利要求 41 的计算机系统，其中所述处理器和所述至少一个存储器器件被提供在分开的小片上并且经由所述光学路径进行通信。

79. 根据权利要求 78 的计算机系统，其中所述分开的小片被提供在公用封装内。

80. 根据权利要求 78 的计算机系统，其中所述分开的小片被分开地封装并且所述光学路径互连所述封装。

81. 根据权利要求 61 的计算机系统，其中所述存储器模块包括电-光转换器，其用于将来自所述光学路径的光数据连接到用于所述至少一个存储器器件的电信号。

82. 一种用于存储器系统的电-光转换器包括：

被设置和配置成用于从存储器控制器接收电数据信号的至少一个输入；

被设置和配置成用于将所述电数据信号转换成光信号的至少一个波长可调节的器件；以及

被设置和配置成用于将所述光信号发射进入与存储器模块直接连接的所述光学路径的至少一个光输出。

83. 根据权利要求 82 的电-光转换器，其中所述光输出进一步

包括光发射二极管或注入式激光二极管。

84. 一种用于存储器系统的电-光转换器包括:

被设置和配置成用于从至少一个存储器器件接收电数据信号的至少一个输入;

5 被设置和配置成用于将所述数据信号转换成光信号的至少一个波长可调节的器件; 以及

被设置和配置成用于将所述光信号发射进入与存储器控制器直接连接的光学路径的至少一个光输出。

85. 根据权利要求 84 的电-光转换器, 其中所述光输出进一步  
10 包括光发射二极管或注入式激光二极管。

86. 用于存储器系统的电-光转换器包括:

被设置和配置成用于从光学路径接收光数据信号的至少一个输入, 所述光学路径将所述至少一个输入直接连接到存储器模块;

15 被设置和配置成用于将所述被接收的数据信号转换成电信号的至少一个波长可调节的电-光转换器; 以及

被设置和配置成用于将所述电信号发射到存储器控制器的电路路径的至少一个电输出。

87. 根据权利要求 86 的电-光转换器, 其中所述输入进一步包括光电二极管。

20 88. 一种存储器系统包括:

具有被设置和配置成用于从光学路径接收光数据信号的至少一个输入的存储器模块, 所述光学路径直接连接在所述至少一个输入和存储器控制器之间;

25 被设置和配置成用于将由所述至少一个输入接收的所述光数据信号转换成电信号的至少一个波长可调节的电-光转换器; 以及

被设置和配置成用于将所述电信号发射到存储器器件的电路路径的至少一个电输出。

89. 根据权利要求 88 的电-光转换器, 其中所述光输入进一步包括光电二极管。

30 90. 一种操作存储器系统的方法包括:

从存储器控制器接收电信号;

- 将从所述控制器输出的所述电信号转换成用于在所述光学路径上发射的光信号，所述转换步骤进一步包括调节所述光学路径的波长；以及
- 将所述光信号经过光学路径直接发射到存储器模块。
- 5 91. 根据权利要求 90 的方法，进一步包括：  
通过所述光学路径从所述存储器模块接收数据的所述控制器。
92. 根据权利要求 91 的方法，其中所述数据包括至少读取/写入数据之一。
- 10 93. 根据权利要求 91 的方法，其中所述数据包括被从所述控制器发射到所述存储器模块的地址数据。
94. 根据权利要求 91 的方法，其中所述数据包括被从所述控制器发射到所述存储器模块的命令数据。
95. 根据权利要求 91 的方法，其中所述数据包括时钟信号。
- 15 96. 根据权利要求 91 的方法，其中所述数据包括控制数据。
97. 根据权利要求 91 的方法，其中所述光学路径包括多个被复用的光学通道，所述数据经过所述被复用的光学通道被发射。
98. 根据权利要求 97 的方法，进一步包括：  
复用所述光学通道，以及
- 20 去复用所述被复用的光学通道。
99. 根据权利要求 97 的方法，进一步包括：  
复用光学通道并且向所述光学路径提供被复用的光学通道；以及  
去复用所述被复用的光学通道。
- 25 100. 根据权利要求 97 的方法，进一步包括：  
位于所述光学路径的每侧的光学复用器和去复用器。
101. 根据权利要求 90 的方法，进一步包括：  
在所述存储器模块上的光学耦合器，其具有用于与所述光学路径连接的连接器。
- 30 102. 根据权利要求 90 的方法，进一步包括：  
向所述控制器提供有关在所述光学路径上的光学信号的波

- 长信息。
103. 根据权利要求 102 的方法，其中所述控制器向所述转换器提供波长调节信息。
104. 根据权利要求 90 的方法，进一步包括：  
5 将所述控制器与存储器模块之间的多个电路组合成在所述控制器与存储器模块之间的单个光学路径。
105. 根据权利要求 104 的方法，其中所述单个光学路径进一步在所述控制器与存储器模块之间传递命令数据。
106. 根据权利要求 104 的方法，进一步包括：  
10 沿着所述单个光学路径在所述控制器与存储器模块之间传递地址命令。
107. 根据权利要求 91 的方法，进一步包括：  
将所述控制器、存储器模块、及光学路径全部集成在同一小片上。
- 15 108. 根据权利要求 107 的方法，进一步包括：  
将用于与所述存储器模块进行通信的处理器与所述控制器、存储器模块、及光学路径全部集成在同一小片内。
109. 根据权利要求 90 的方法，进一步包括：  
20 在分开的小片上提供用于与所述存储器模块进行通信的处理器；以及  
经由所述光学路径在所述处理器与存储器模块之间进行通信。
110. 根据权利要求 109 的方法，进一步包括：  
在公用封装内提供所述分开的小片。
- 25 111. 根据权利要求 109 的方法，进一步包括：  
分开地封装所述分开的小片；以及  
经由所述光学路径互连所述封装。
112. 一种操作存储器系统的方法包括：  
接收从至少一个存储器器件输出的电信号；  
30 将从所述存储器器件输出的所述电信号转换成用于在所述光学路径上发射的光信号，所述转换步骤进一步包括调节所述光学

路径的波长；以及

将所述光信号经过光学路径发射到控制所述至少一个存储器器件的存储器控制器。

113. 根据权利要求 112 的方法，进一步包括：

5 通过所述光学路径所述控制器从所述至少一个存储器器件接收数据。

114. 根据权利要求 113 的方法，其中所述数据包括至少读取/写入数据之一。

115. 根据权利要求 113 的方法，其中所述数据包括被从所述控  
10 制器发射到所述至少一个存储器器件的地址数据。

116. 根据权利要求 113 的方法，其中所述数据包括被从所述控制器发射到所述至少一个存储器器件的命令数据。

117. 根据权利要求 113 的方法，其中所述数据包括时钟信号。

118. 根据权利要求 113 的方法，其中所述数据包括控制数据。

15 119. 根据权利要求 113 的方法，所述光学路径包括多个被复用的光学通道，所述数据经过所述被复用的光学通道被发射。

120. 根据权利要求 119 的方法，进一步包括：

复用所述光学通道，以及  
去复用所述被复用的光学通道。

20 121. 根据权利要求 119 的方法，进一步包括：

复用光学通道以及向所述光学路径提供被复用的光学通道；以及

去复用所述被复用的光学通道。

122. 根据权利要求 119 的方法，进一步包括：

25 位于所述光学路径的每侧的光学复用器和去复用器。

123. 根据权利要求 112 的方法，其中所述至少一个存储器器件位于存储器模块上。

124. 根据权利要求 123 的方法，进一步包括：

30 在所述存储器模块处的光学耦合器，其具有用于与所述光学路径连接的连接器。

125. 根据权利要求 112 的方法，进一步包括：

向所述控制器提供有关所述光学路径上的光学信号的波长信息。

126. 根据权利要求 125 的方法，其中所述控制器向所述转换器提供波长调节信息。

5 127. 根据权利要求 112 的方法，进一步包括：

将所述控制器与至少一个存储器器件之间的多个电路路径组合成在所述控制器与至少一个存储器器件之间的单个光学路径。

128. 根据权利要求 127 的方法，其中所述单个光学路径进一步在所述控制器与至少一个存储器器件之间传递命令数据。

10 129. 根据权利要求 127 的方法进一步包括：

沿着所述单个光学路径在所述控制器与至少一个存储器器件之间传递地址数据。

130. 根据权利要求 112 的方法，进一步包括：

15 将所述控制器、至少一个存储器器件、及光学路径全部集成在同一小片上。

131. 根据权利要求 130 的方法，进一步包括：

将用于与所述至少一个存储器器件进行通信的处理器与所述控制器、至少一个存储器器件、及光学路径全部集成在同一小片内。

20 132. 根据权利要求 112 的方法，进一步包括：

在分开的小片上提供用于与所述至少一个存储器器件进行通信的处理器；以及

经由所述光学路径在所述处理器与至少一个存储器器件之间进行通信。

25 133. 根据权利要求 132 的方法，进一步包括：

在公用封装内提供所述分开的小片。

134. 根据权利要求 132 的方法，进一步包括：

分开地封装所述分开的小片；以及  
经由所述光学路径互连所述封装。

30 135. 根据权利要求 9 的存储器系统，其中所述多个被复用的光学通道使用时分复用。

136. 根据权利要求9的存储器系统,其中所述多个被复用的光学通道使用波分复用。
137. 根据权利要求9的存储器系统,其中所述多个被复用的光学通道使用频分复用。
- 5 138. 根据权利要求1的存储器系统,其中所述光学路径从光学上传递经压缩的数据。
139. 根据权利要求49的计算机系统,其中所述多个被复用的光学通道使用时分复用。
140. 根据权利要求49的计算机系统,其中所述多个被复用的光学通道使用波分复用。
- 10 141. 根据权利要求49的计算机系统,其中所述多个被复用的光学通道使用频分复用。
142. 根据权利要求41的计算机系统,其中所述光学路径从光学上传递经压缩的数据。
- 15 143. 根据权利要求97的方法,其中所述多个被复用的光学通道使用时分复用。
144. 根据权利要求97的方法,其中所述多个被复用的光学通道使用波分复用。
145. 根据权利要求97的方法,其中所述多个被复用的光学通道使用频分复用。
- 20 146. 根据权利要求90的方法,所述发射步骤进一步包括发射经压缩的数据。

## 在高速存储器系统中的光学互连

### 技术领域

本发明涉及在高速下将数据信号进行来往于存储器存储器件如 DRAM 存储器器件的通信。

### 发明背景

随着计算机处理器和 DRAM（动态随机存取存储器）存储器速度的增加，它们的总线速度也增加。这个增加的速度也增加了在存储器控制器和 DRAM 存储器器件连接到总线上的连接点处的信号噪声。此外，总线的连接也具有相联系的电气性能如电容和电感，其虽然在低的数据速度下引起最小的问题，但是在高速下导致日益显著的问题。因此，在高速下，传统的总线设置可以引入信号失真、噪声、延迟及其它不希望出现的假信号现象。

当前的存储器器件通常操作在成百兆赫下，但是预计趋向于比微处理器速度略微慢运行的计算机总线速度将很快扩展超出 1 GHz。在这样高的频率下，由电气总线的电气性能所引起的信号畸变的最微小量可导致严重且未预料的结果。此外，总线上部件之间的距离必须保持短，以将信号失真减至最小并且有助于保证数据和控制信号非常快速地到达它们的目的地。

因而，减少或消除信号失真、噪声及其它问题且允许可靠的高速（例如大于 1 GHz）操作的存储器总线结构是所需要的。

### 发明内容

在本发明的一个方面中提供一种存储器装置和其操作方法，其利用被连接在存储器控制器或处理器以及至少一个存储器器件之间的光学路径，用于以吞吐速度在控制器或处理器与存储器器件之间传递数据。

### 附图说明

参考所附附图，从下面给出的本发明示范性实施例的详细说明



中，本发明的上述及其它特点和优点将变得显而易见，在所述附图中：

图 1 示出本发明的总概貌；

图 2 示出本发明的一个示范性实施例；

图 3 示出用在本发明示范性实施例中的发射器和接收器的晶体管级的视图；

图 4 示出本发明的第二示范性实施例；

图 5 示出本发明的第三示范性实施例；

图 6 示出本发明的第四示范性实施例；

图 7 示出本发明的第五实施例。

### 具体实施方式

本发明采用在处理器和/或存储器控制器以及 DRAM 存储器器件之间的一个或更多个光链路。所述光链路包括，但不局限于如下就本发明各种示范性实施例所说明的光纤和光波导链路。图 1 示出本发明的高级方框图。通过使用一个或更多个光链路 108，处理器 100 被连接到存储器控制器 104，其依次被连接到包含一个或更多个存储器器件 112 的存储器模块 113。存储器控制器 104 和模块 113 具有使它们能够连接到光链路 108 以维持光学连续性的光学耦合器。模块 113 具有到光链路 108 的光学插入式连接器，而且还有标准的（非光学的）Dual Inline Memory Module (DIMM) 连接器 109 用于供给功率和其它低频率信号。

在本发明的环境中，处理器 100、控制器 104 及存储器器件 112 可以位于同一小片（die）上或者位于分开的小片上。在一些情况下，处理器 100 还可以充当存储器控制器 104，在所述情况下分开的存储器控制器 104 可以被忽略。

图 2 示出本发明的第一示范性实施例，其中单个公用光链路 108a 通过使用在链路 108a 相对侧上被预先设定成在相应波长处通信的成对光学发射器和接收器发射多个数据流。图 2 示出如同在计算机总线结构中所典型的控制器 104 和每个存储器模块 113 之间分开的数据

（DQ）、命令（CMD）、地址（ADD）及时钟（CLK）路径的使用。还有可能如在本领域中所众所周知的那样经过相同的数据路径发送控制和地址数据。为了简便，将仅详细讨论数据（DQ）光学路径，应该理解，

除了数据/时钟脉冲流的方向以外，由控制器所发送的其它数据和时钟信息的光学路径将被同样加以应对。还应该理解到虽然数据（DQ）路径是双向的，但是由于数据流是从控制器 104 到模块 113 和相联系的存储器器件 112，所以命令/地址和时钟路径是单向的。

如图 2 所示，存储器控制器 104 的每个数据 DQ 路径被耦合到相应的光学发射/接收器件 T0/R0...T15/R15，其每个共同地由标签 201 来识别。每个发射/接收器件转换从存储器控制器 114 的 DQ 路径所接收的电信号并且将所述电信号转换成光信号，用于经过光链路 108a 在光链路 108a 上到存储器模块 113 的发射。每个发射器/接收器 201 还能够在相应的数据（DQ）路径上接收来自模块 113 的光信号以及将它转换成电信号并且将它发送到控制器 104。

除了被提供在控制器侧上的发射器/接收器 201 以外，相应的发射器 203 也被加以提供用于经过链路 108a 将命令、地址和时钟信号路径上的每个电信号转换成光信号并且将这些光信号发射到模块 113。发射器/接收器 201 和发射器 203 可形成电/光转换器 205 的一部分。

图 2 实施例使用在控制器 104 和存储器模块 113 之间被构造为光纤或光波导的单个光链路 108a。通过这种方式，控制器 104 的许多数据管脚（datapin）经过单个光链路 108a 进行通信。为了阻止来自不同数据（DQ）、命令（CMD）、地址（ADDRESS）、和时钟（CLK）路径的光信号相互干扰，波分复用被采用，以便于来自发射器/接收器器件 201 和发射器器件 203 中每个的光信号具有相应的光学载波波长（频率），所述光学载波波长（频率）由各种信号路径上被从控制器 104 发送到转换器 205 的数据加以调制。同样，每个发射器/接收器 201 的光学接收器部分操作在相应的光学波长下。

正如图 2 中进一步所示，来自发射器/接收器 201 和发射器 203 的各种光信号从光学上被组合在波分复用器/去复用器 207 的复用部分中，用于经过公用光学链路 108a 到存储器模块 113 的发射。

每个模块 113 还包含波分复用器/去复用器 209，其接收光学链路 108a 上从光学上被复用的信号并且在去复用器部分将它们进行波长去复用，以及将去复用的信号传递到被电连接到存储器器件 112 的数据（DQ）路径的相应发射器/接收器 211。此外，命令（CMD）、地址（ADD）（或组合命令/地址）以及时钟（CLK）信号路径的去复用光信号被传

递到将光信号转换成电信号的接收器 213, 所述接收器 213 被电耦合到存储器器件 112 的电命令 (CMD)、地址 (ADD) 和时钟 (CLK) 信号路径。

从存储器器件 112 被读取的数据在存储器器件 112 的数据 (DQ) 路径上被发射到相应的发射器/接收器 211, 在此电数据被转换成处在相应波长的光信号并且被发送到复用器/去复用器 209, 在此在相应 DQ 光学路径上的数据被组合在复用器/去复用器 209 的波分复用器中。然后这个数据经光学链路 108a 被发送到复用器/去复用器 207, 在此它被去复用并且被传递到相应的发射器/接收器 201, 在此 DQ 光学数据被连接到电 DQ 数据, 所述电 DQ 数据被发送到控制器 104 的相应 DQ 数据路径。图 2 示例通过被提供在光学链路 108 的存储器控制器 104 侧的电-光转换器 205 及被提供在存储器模块 113 上的电-光转换器 219 两个存储器模块 113 到存储器控制器 104 的光学耦合; 然而, 应该理解为包含任何数量存储器器件 112 的任何数量的存储器模块 113 可经过光学链路 108a 从光学上被耦合到控制器 104。

图 3 示出可被使用在电/光发射器/接收器 201, 211 和使用在电/光发射器 203 和接收器 213 中的简化光学发射器 116 和光学接收器 120。响应于在晶体管 126 栅上所实施的电信号, 发射器 116 中的 LED (光发射二极管) 或 ILD (注入式激光二极管) 光发射体 (light emitter) 124 向光学路径 241 提供处于预定波长的光输入信号。在接收器 120 侧, 光二极管 128 将从光学路径 241 所接收的光脉冲耦合到 n 沟道晶体管 134 的栅上。p 沟道偏置晶体管 138 将电流供给到 (source to) n 沟道晶体管 134。电阻 135 被放置在晶体管 134 的栅与晶体管 138 的漏之间。晶体管 134 和 138 以及电阻 135 形成反相 (invert) 放大器 137。反相放大器 137 的输入 139 是电信号。

虽然图 3 示例光发射器 116 和接收器 120 为分立的部件, 但是这些器件实际上是可与复用器/去复用器 207 一起被集成在转换器 205 芯片上或被集成在与存储器控制器 104 同一芯片上的集成器件。在模块 113 中, 发射器 116 和接收器 120 优选地被集成在包含复用器/去复用器 209 的同一芯片上。还可能将在模块侧上的发射器 116 和接收器 120 集成在实际的存储器器件 112 内, 在所述情况下如图 3 所示每个存储器器件 112 将包含其自己的转换器电路 219。

虽然硅基片可用于集成 LED 或 ILD 光发射体 124 和/或光二极管 128, 但是正如本领域所众所周知, 对于这种器件, 尤其对于 LED 或 ILD 124 更优选的基片材料是砷化镓。最终, 应该理解为虽然图 3 示例单方向的数据路径, 但是实际上存储器系统中的数据 (DQ) 路径是双向的且光学发射器 116 和接收器 120 因此被理解为被应用在双向光学路径 108a 的每个路径端点, 如由发射器/接收器 201 和 211 所示。

如所注释, 图 2 的设置依赖存在于存储器控制器 104 和单独存储器器件 112 之间的不同信号路径的波分复用。因此, 每个发射器/接收器 201, 发射器 203 和接收器 235 以及复用器/去复用器 207, 209 必须操作在规定的波长上。这些波长可以通过使用已知的滤波器电路被加以控制。然而, 经常难以确保制造商的器件精确地操作在预定波长上。为此, 还已知地是调节电/光器件的操作条件以确保它操作在预定波长上。

图 4 示出图 2 系统的一部分的修改, 其中发射器件 201 和接收器件 203 被示出为波长可调节的。为了清楚起见, 仅示出 DQ0 管脚, 而 DQ1-DQ15 被隐含, 类似于图 2 中的表示。在制造期间, 被沉积的材料的厚度和纯度以及其它因素使难以制造以精确的预定波长进行发射的发射器 203 和接收器/发射器 201 和 211 的发射器部分。因而, 光发射体是波长可调节的。波长探测器 233 被用来感测来自器件 201 和 203 的每个发射器的从光学上被发射的信号的额定波长并且表示所感测出波长的数据被反馈到控制器 104, 所述控制器 104 确定是否发射器正在以其被分配的波长发射并且如果不是, 则波长调节器 231 由控制器 104 操作, 所述控制器 104 将数据发送到被寻址的波长调节器 231 用于经过命令 (CMD) 信号路径调节波长。分开的控制信号路径还可以被用于这个目的。由模块 113 中的数据发射器 211 所发送的光信号的波长还可以由波长探测器 233 进行感测并且调节数据可以被发送到模块 113 上被寻址的波长调节器 235, 所述波长调节器 235 调节发射器/接收器 211 发射器部分的波长。所述调节可以在用于操作的存储器系统的初始化期间被完成。

图 5 示出本发明的另一实施例, 其利用光学总线 111 上每个数据路径的光链路 108b。在这个实施例中存在对电气总线的一个对一的替换, 其通常利用光链路 108b 将存储器控制器 104 与存储器模块 113

互连。为了简便起见，图 5 仅示出四个这样的光链路（CLK 路径的一个 CMD，两个 DQ）。单独的光链路 108b 与存储器模块上的发射器/接收器 211 或接收器 213 连接，所述存储器模块将光信号转换成电信号以由存储器器件 112 使用，以及将电信号转换成光信号用于从存储器器件 112 的数据读取。

如所看到的，存在可以被用在本发明光学链路 108 上的几种不同的光学数据发射技术。这些技术可以包括但不局限于时分复用（TDM）。通过使用 TDM，来自多管脚的数据可能被用来占用单个光学通道。同样，TDM 可以被用于与其它光学数据发射方案结合，以减少光学系统内所需要的光学通道（或者光纤或者波长）数量。这种技术的另外两个实例是波分复用（WDM）和频分复用（FDM）。此外，数据压缩技术可以被使用。这种技术的共同之处在于它们减少了所发射的数据容量、所需要光学通道的数量或以上两者。

使用 WDM 的本发明实施例被示于图 2。通过利用在同一时间在同一物理光学链路上的几个不同波长，WDM 使能同时发射在那个光学链路上的多个数据通道。复用器/去复用器 207，209 的光学复用（mux）部分将来自单独光源的不同波长带组合进多波长光束中，用于通过公用光学链路径同时发射。在光学链路的接收端，复用器/去复用器 209 的光学去复用器（demux）部分去复用或从空间上将来自光学链路的经准直的多波长光分配到分开的波长带，每个波长带可以被导引到单独的光学接收器。虽然图 2 示出复用器/去复用器器件 207，209 的组合，但是应该显然地是分开的复用器和去复用器还可以被使用以执行所要求的复用和去复用功能。如图 5 所示的另一光学发射技术，使用针对每个数据路径分开的光学链路。

还应该注意到虽然在存储器控制器 104 和模块 113 之间所有的数据路径（例如写入/读取数据）（DQ），命令（CMD），地址（ADD），时钟（CLK）被示为利用光学发射，但是还可能使用仅在高速数据路径，例如写入/读取数据（CD）及时钟（CLK）路径上的光学发射，并且利用传统的电学总线用于较慢速的数据路径，例如命令（CMB），地址（ADD）。

本发明可以使用光学链路中的任何调制格式来优化信噪比（SNR）或者带宽使用。这可包括传统的数据调制技术如 FM 或 Non Return To

Zero (NRTZ) (非返回到零)。

处理器 100, 控制器 104, 及存储器器件 112 典型地位于与被安装在与光学链路 108a 或 108b 连接的模块 113 上的存储器器件分开的小片上。然而, 还有可能将处理器和存储器器件集成在同一小片上, 使处理器结合存储器控制器的功能, 或者使存储器控制器也被集成在处理器小片上。在其中它们位于同一小片上的情况下, 集成的光学波导可以被用来将它们链接。例如, 图 6 示出示范性的受约束的正方形管波导 212。被放置在小片 200 上的所述波导 202 将处理器与带有 DRAM 112 的集成存储器控制器相连接。波导 200 具有在顶部的第一金属层 208, 在底部的第二金属层 210, 连接顶和底层的端板 212, 以及中间的光透射绝缘体 214, 通过所述光透射绝缘体 214 携带数据的光脉冲被透射。所述两个金属层 (208, 210) 充当约束光脉冲的波导。绝缘体 214 可以由通常用在芯片形成中的 SiO<sub>2</sub> 制成。此外, 在其中处理器 204 和存储器器件 206 并不在同一晶片或小片上并且模块 113 和控制器 114 被忽略的那些配置下, 波导 202 还可以被实施在自由空间 (空气或真空) 中。

图 7 示出以柔性光纤形式的光链路 108c。通过使用这样的光纤, 处理器 100 和存储器器件 112 可以被集成在驻留在分开平面内的分开小片上并且被分开地或一起封装, 使处理器 100 和存储器器件 112 靠柔性光纤 108c 互连。这允许总线较容易的制造以及处理器 100 和 DRAM 器件 112 在分开或公共封装中非平面的堆集。

所有上述实施例的公用之处是它们获得存储器器件 112 和控制器 104 之间的电绝缘。它们还使光学链路 108a, 108b 和 108c 互连免疫于噪声, 包括在高频下。因为链路被操作在高频率下, 所以用于锁存数据的时钟信号连同数据被发送。因为光纤链路并不象传统的电学链路那样影响脉冲形状, 所以较传统方式存储器器件 112 可以被放置在离控制器 104 较远的距离处。本发明的附加的优点是光纤链路比传统的电学链路具有较低的功率耗散。这是因为光纤链路并不需要消耗功率且还减慢数据传送的传播速率的 I/O 缓冲器。

虽然本发明已经参考具体的示范实施例被加以说明和示例, 但是应该理解为可以进行许多的修改和替代而不偏离本发明的实质和范围。因而, 本发明并不被视为受到上述说明的限制而是仅受所附权利

要求的范围的限制。

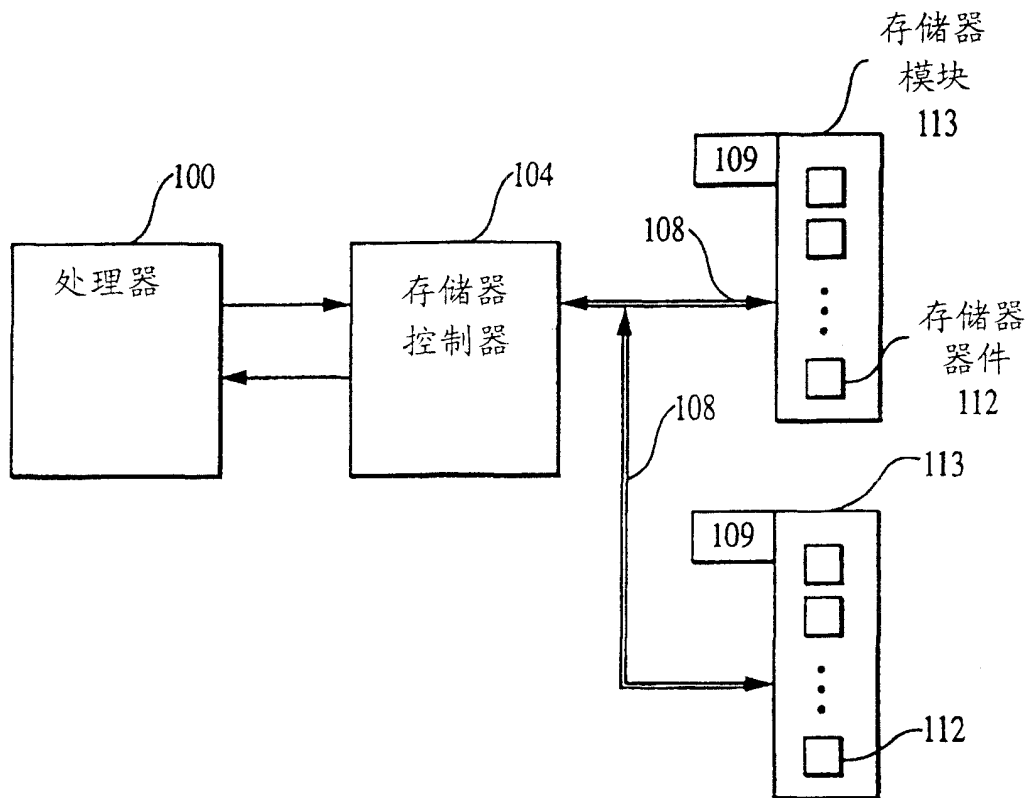


图 1



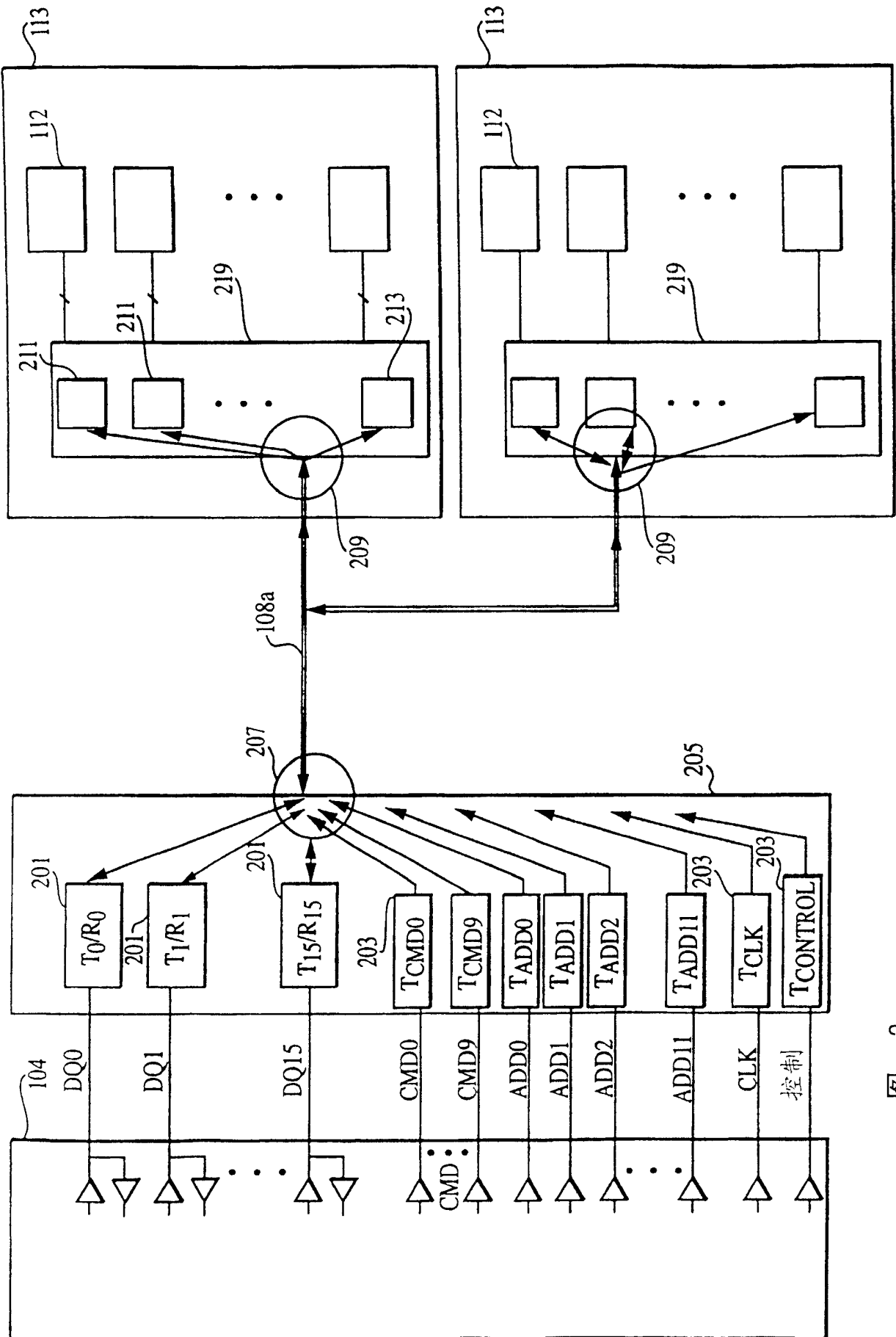


图 2

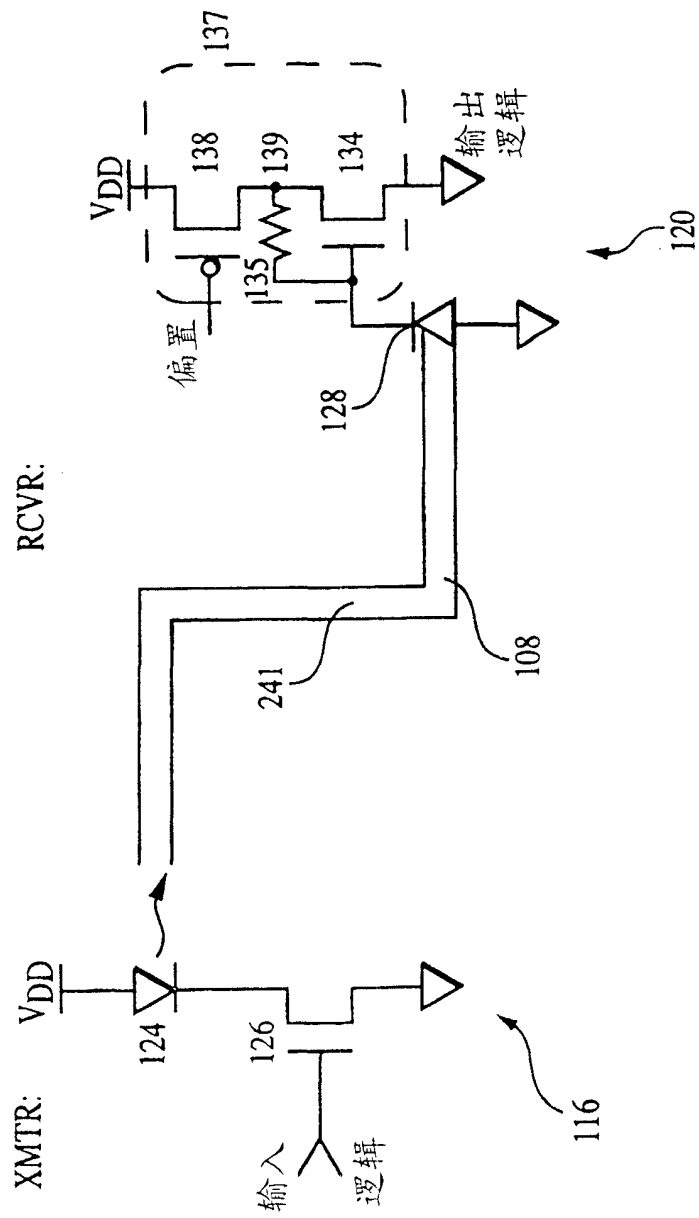


图 3

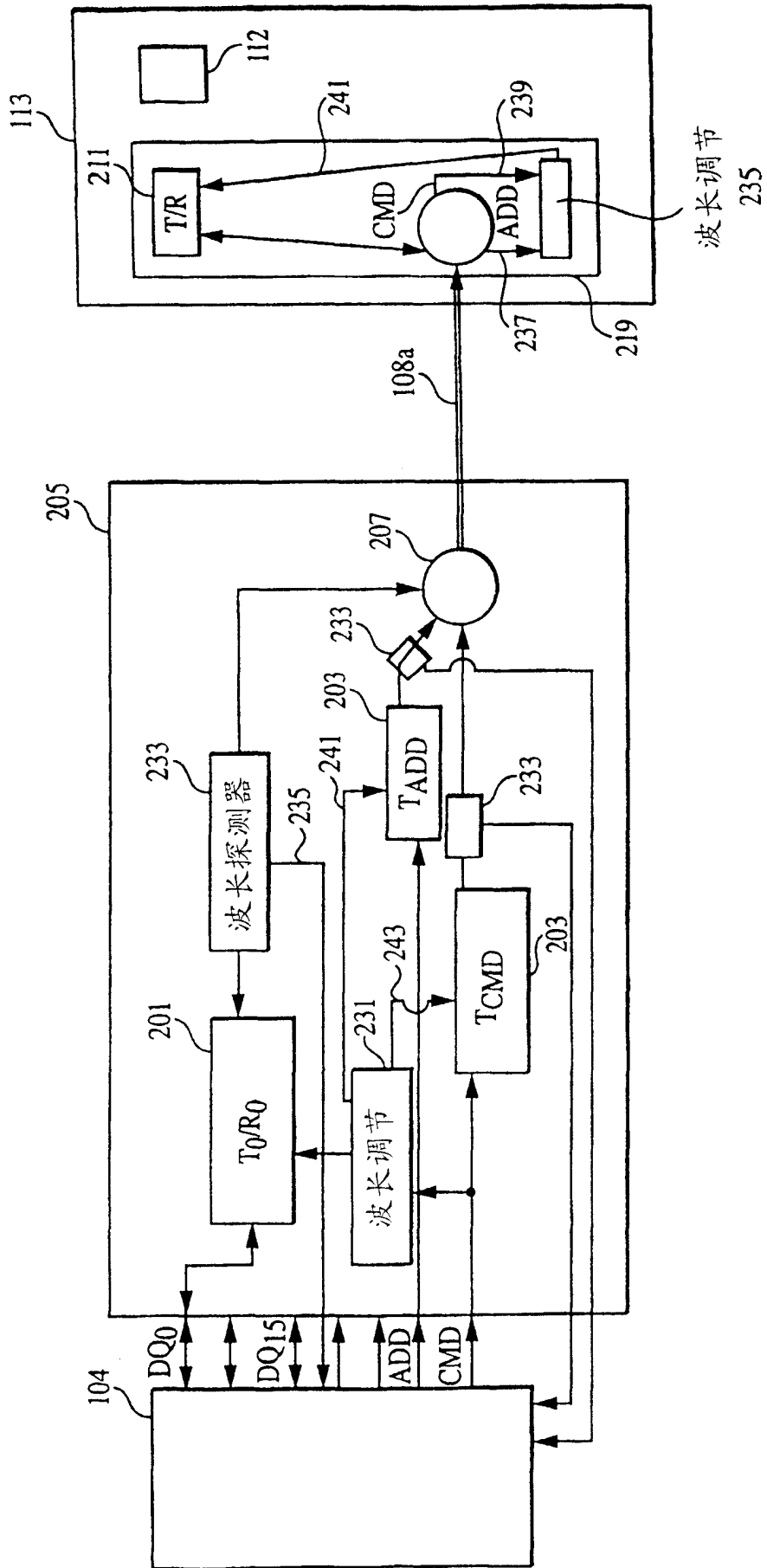


图 4

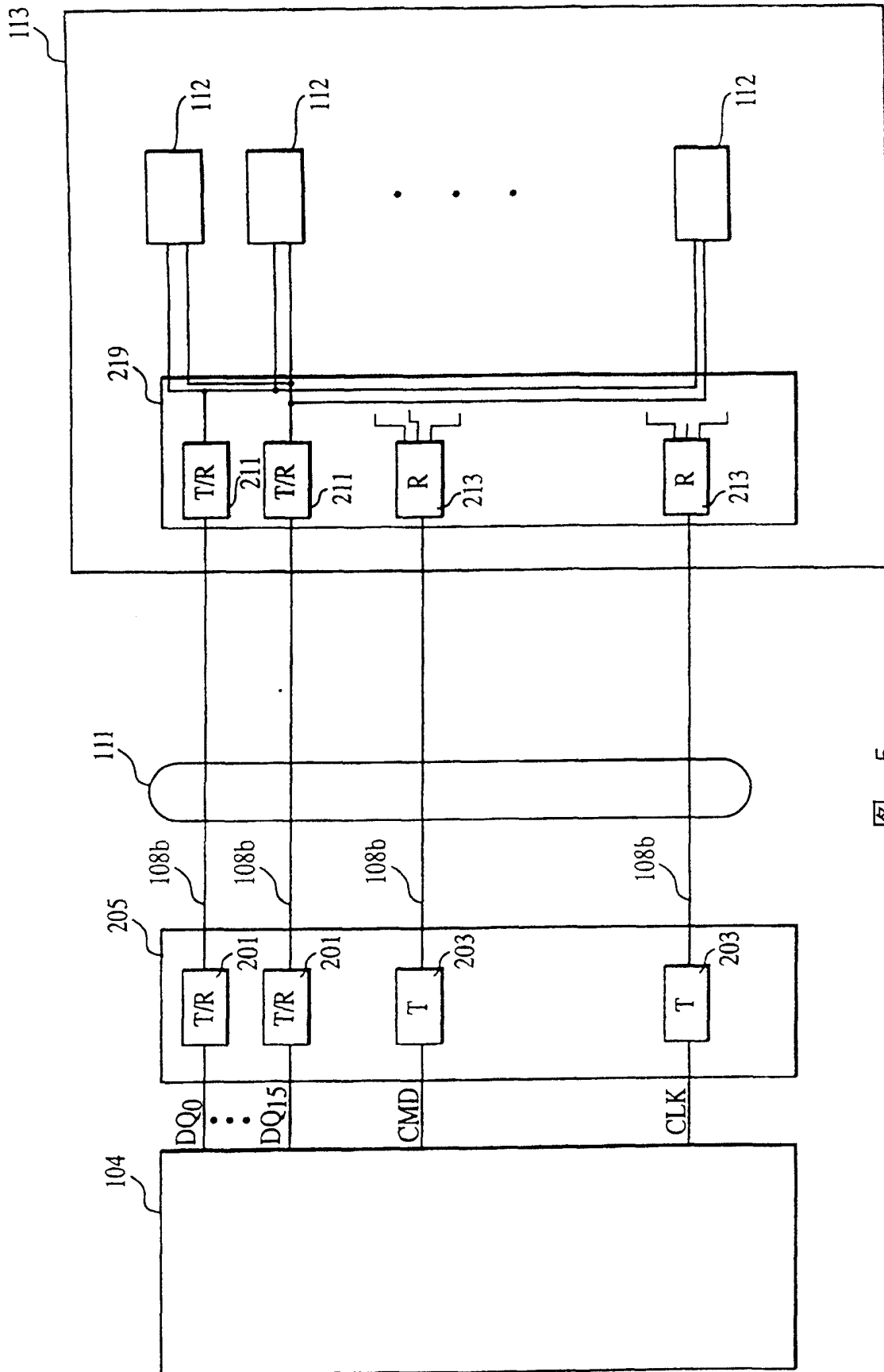


图 5

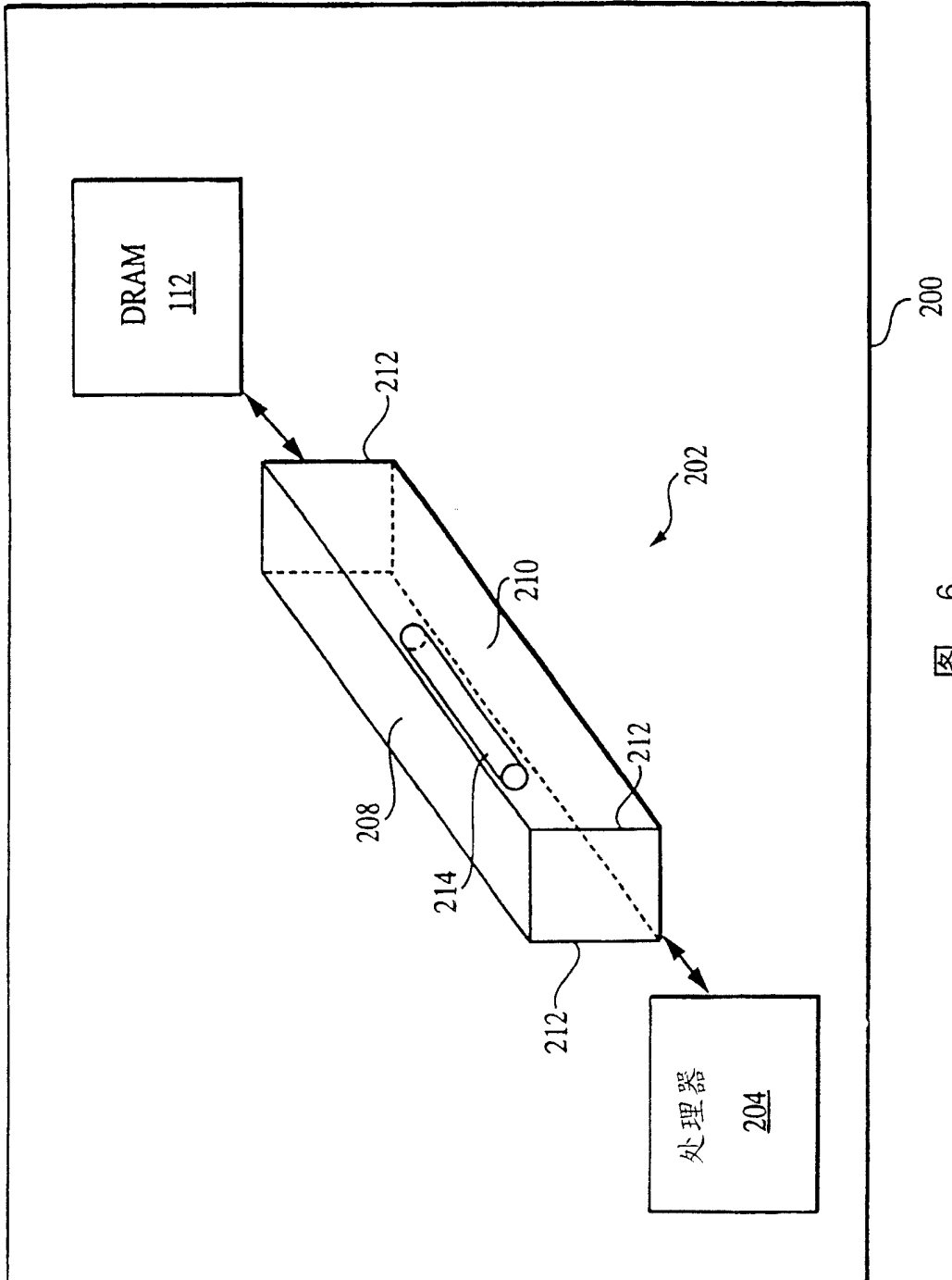


图 6

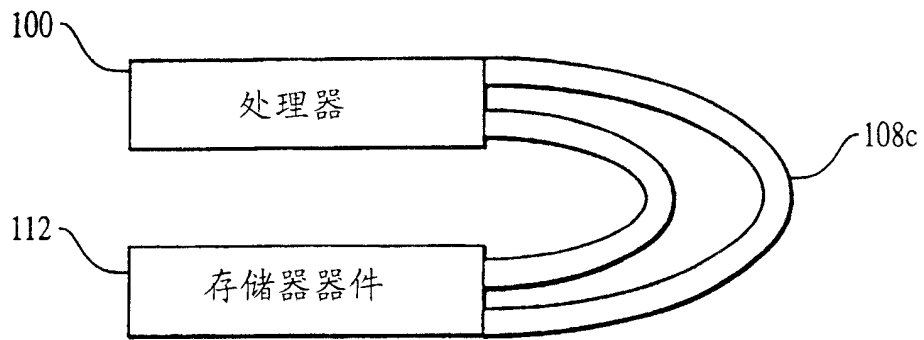


图 7