

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年2月11日(11.02.2021)



(10) 国際公開番号

WO 2021/024337 A1

(51) 国際特許分類:

H05B 33/12 (2006.01) H05B 33/04 (2006.01)
G09F 9/30 (2006.01) H05B 33/06 (2006.01)
H01L 27/32 (2006.01) H05B 33/10 (2006.01)
H01L 51/50 (2006.01) H05B 33/14 (2006.01)
H05B 33/02 (2006.01)

(72) 発明者: 浅岡 康 (ASAOKA, Yasushi). 喜田
扇太郎(KIDA, Sentaro).

(74) 代理人: 特許業務法人 H A R A K E N Z
O W O R L D P A T E N T & T
R A D E M A R K (HARAKENZO WORLD
PATENT & TRADEMARK); 〒5300041 大阪府
大阪市北区天神橋2丁目北2番6号 大
和南森町ビル Osaka (JP).

(21) 国際出願番号: PCT/JP2019/030638

(22) 国際出願日: 2019年8月5日(05.08.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

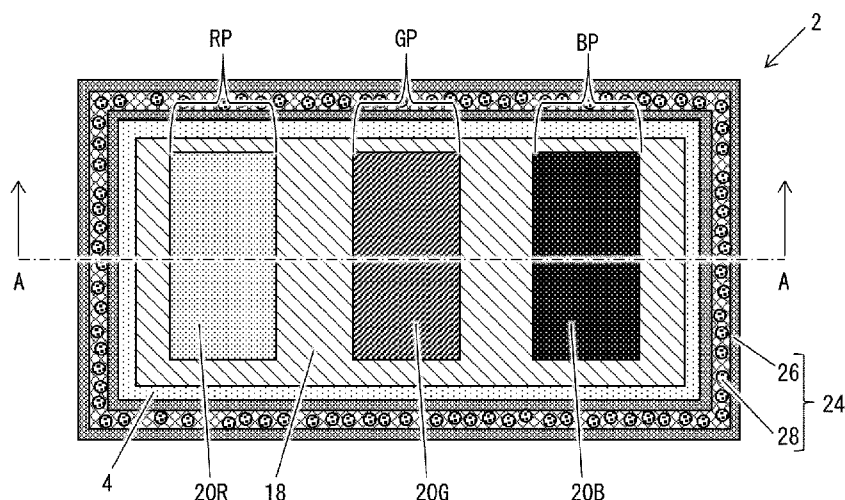
(71) 出願人: シャープ株式会社(SHARP KABUSHIKI
KAISHA) [JP/JP]; 〒5908522 大阪府堺市堺
区匠町1番地 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,

(54) Title: DISPLAY DEVICE AND METHOD FOR PRODUCING DISPLAY DEVICE

(54) 発明の名称: 表示デバイス、表示デバイスの製造方法

図 1



(57) Abstract: This method for producing a display device (2) is provided with: a nanoparticle layer formation step in which a nanoparticle layer (22) of layered nanoparticles is formed on at least one of the uppermost surface of a first electrode side of a first substrate (4) provided with a plurality of island-shaped first electrodes (10) and the uppermost surface of a second electrode side of a second substrate (6) provided with a second electrode (12); and a joining step in which the first substrate and the second substrate are joined via the nanoparticle layer with the first electrodes and the second electrode facing each other.

(57) 要約: 表示デバイス (2) の製造方法は、島状の第 1 電極 (10) を複数備えた第 1 基板 (4) の前記第 1 電極側の最上面と、第 2 電極 (12) を備えた第 2 基板 (6) の前記第 2 電極側の最上面との、少なくとも一方に、ナノ粒子が積層したナノ粒子層 (22) を形成するナノ粒子層形成工程と、前記第 1 基板と前記第 2 基板とを、前記ナノ粒子層を介して、前記第 1 電極と前記第 2 電極とを向い合せて接合させる接合工程とを備える。

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：表示デバイス、表示デバイスの製造方法

技術分野

[0001] 本発明は、発光素子を備えた表示デバイス、および当該表示デバイスの製造方法に関する。

背景技術

[0002] 特許文献 1 には、トップエミッション型の表示装置が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：日本国公開特許公報「特開 2 0 1 6 - 1 6 4 8 5 5」

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 に記載の表示装置を製造する場合、サブ画素ごと分割された発光層を含む機能層を形成した後、その上層に電極を、スパッタ法を使用して形成する手法が考えられる。しかしながら、機能層の上層に、スパッタ法を使用して直接当該電極を形成すると、当該機能層にダメージが生じる場合がある。

課題を解決するための手段

[0005] 上記課題を解決するために、本発明の表示デバイスは、複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、前記発光素子は、前記サブ画素ごとに設けられた第 1 電極を備えた第 1 基板と、複数の前記サブ画素に共通の第 2 電極を備えた第 2 基板とを備え、前記発光素子は、前記第 1 電極と前記第 2 電極との間に、前記サブ画素ごとに設けられた個別層と、ナノ粒子が積層したナノ粒子層とをさらに備え、隣接する前記個別層の間のそれぞれにおいて、前記第 1 基板と前記第 2 基板との間に空隙を有する。

[0006] また、上記課題を解決するために、本発明の表示デバイスは、複数のサブ

画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、前記発光素子は、前記サブ画素ごとに設けられた第 1 電極と、複数の前記サブ画素に共通の第 2 電極とを備え、前記発光素子は、前記第 1 電極と前記第 2 電極との間に、前記サブ画素ごとに設けられた個別層と、ナノ粒子が積層したナノ粒子層とをさらに備え、前記ナノ粒子層において、隣接する前記個別層の間と重畳する位置よりも、前記個別層と重畳する位置において、前記ナノ粒子の平均密度が高い。

[0007] また、上記課題を解決するために、本発明の表示デバイスは、複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、前記発光素子は、前記サブ画素ごとに設けられた第 1 電極と、複数の前記サブ画素に共通の第 2 電極とを備え、前記発光素子は、前記第 1 電極と前記第 2 電極との間に、前記サブ画素ごとに設けられた個別層と、ナノ粒子が積層したナノ粒子層と、前記第 2 電極の一部と重畳し、かつ、前記第 2 電極に接着するシール材とをさらに備える。

[0008] また、上記課題を解決するために、本発明の表示デバイスは、複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、前記サブ画素ごとに第 1 電極を備えた第 1 基板と、前記第 1 基板と対向し、かつ、複数の前記サブ画素に共通の第 2 電極を備えた第 2 基板とを含み、前記第 1 基板と前記第 2 基板との少なくとも一方が、前記サブ画素ごとに個別層を備え、前記第 1 基板と前記第 2 基板との少なくとも一方が、前記第 1 電極のそれぞれと重畳する位置に、対向する基板に向かって突出した凸部を備え、前記凸部と重畳する位置において、前記第 1 基板と前記第 2 基板との双方と接する、ナノ粒子が積層したナノ粒子層を備える。

[0009] また、上記課題を解決するために、本発明の表示デバイスの製造方法は、複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスの製造方法であって、前記サブ画素のそれぞれに対応する、島状の第 1 電極を複数備えた第 1 基板を作製する第 1 基板作製工程と、第 2 電極を備えた第 2 基板を作製する第 2 基板作製工程と、前記第 1 基板の前記第 1 電極側の上

面と、前記第2基板の前記第2電極側の上面との、少なくとも一方に、前記第1電極のそれぞれと対応する個別層を島状に形成する個別層形成工程と、前記第1基板の前記第1電極側の最上面と、前記第2電極の前記第2電極側の最上面との、少なくとも一方に、ナノ粒子が積層したナノ粒子層を形成するナノ粒子層形成工程と、前記第1基板と前記第2基板とを、前記ナノ粒子層を介して、前記第1電極と前記第2電極とを向い合せて接合させる接合工程とを備える。

発明の効果

[0010] 上記構成により、表示デバイスの個別層に、第2電極の形成の際のダメージが生じないため、表示デバイスの製造工程における歩留まりの改善につながる。

図面の簡単な説明

[0011] [図1]実施形態1に係る表示デバイスを示す概略上面図である。

[図2]実施形態1に係る表示デバイスを示す概略断面図である。

[図3]実施形態1に係る表示デバイスの製造方法を説明するためのフローチャートである。

[図4]実施形態1に係る第1積層体の製造方法を説明するための工程断面図である。

[図5]実施形態1に係る第2積層体の製造方法を説明するための工程断面図である。

[図6]実施形態1に係る接合工程を説明するための工程断面図である。

[図7]実施形態1に係る接合工程における、接合前のナノ粒子を示す概略図である。

[図8]実施形態1に係る接合工程における、接合後のナノ粒子を示す概略図である。

[図9]変形例1に係る第1積層体および第2積層体を示す概略断面図である。

[図10]変形例1に係る表示デバイスに係る表示デバイスの製造方法を説明するためのフローチャートである。

[図11]変形例2に係る表示デバイスを示す概略断面図である。

[図12]変形例2に係る第1積層体および第2積層体を示す概略断面図である。

[図13]変形例2に係る表示デバイスに係る表示デバイスの製造方法を説明するためのフローチャートである。

[図14]実施形態2に係る表示デバイスを示す概略断面図である。

[図15]実施形態2に係る第1積層体および第2積層体を示す概略断面図である。

[図16]変形例3に係る第1積層体および第2積層体を示す概略断面図である。

[図17]変形例3に係る表示デバイスに係る表示デバイスの製造方法を説明するためのフローチャートである。

[図18]実施形態3に係る表示デバイスを示す概略断面図である。

[図19]実施形態3に係る第2積層体を示す概略断面図である。

[図20]変形例4に係る表示デバイスを示す概略断面図である。

[図21]変形例4に係る第2積層体を示す概略断面図である。

[図22]変形例5に係る表示デバイスを示す概略断面図である。

[図23]変形例5に係る第2積層体を示す概略断面図である。

[図24]実施形態4に係る表示デバイスを示す概略断面図である。

[図25]実施形態4に係る第1積層体を示す概略断面図である。

[図26]変形例6に係る表示デバイスを示す概略断面図である。

[図27]変形例6に係る第1積層体および第2積層体を示す概略断面図である。

[図28]変形例6に係る表示デバイスに係る表示デバイスの製造方法を説明するためのフローチャートである。

発明を実施するための形態

[0012] 〔実施形態1〕

図1および図2は、本実施形態に係る表示デバイス2を示す概略図である

。図 1 は上面図を示し、図 2 は断面図を示す。なお、図 1 においては、図示の簡単のために、後述する、第 2 基板 6、第 2 電極 12、および第 2 電荷輸送層 22 の図示を省略している。また、図 2 は、図 1 における A-A 線矢視断面図を示している。

[0013] 本実施形態に係る表示デバイス 2 は、複数のサブ画素を備える。表示デバイス 2 は、例えば、図 1 に示すように、サブ画素として、赤色画素 R P と、緑色画素 G P と、青色画素 B P とを有する。なお、図 1 においては、図示の簡単のために、表示デバイス 2 が、赤色画素 R P と、緑色画素 G P と、青色画素 B P とを 1 つずつ備えている場合を示す。しかしながら、表示デバイス 2 は、赤色画素 R P と、緑色画素 G P と、青色画素 B P とを 1 つずつ備えた画素を、さらに複数備えていてもよい。

[0014] 表示デバイス 2 は、図 2 に示すように、第 1 基板 4 と、第 2 基板 6 と、発光素子層 8 とを備えている。第 1 基板 4 と第 2 基板 6 とは、発光素子層 8 を介して互いに対向している。

[0015] 発光素子層 8 は、第 1 基板 4 の上面に設けられた第 1 電極 10 と、第 2 基板 6 の下面に設けられた第 2 電極 12 と、第 1 電極 10 および第 2 電極 12 の間に形成された機能層 14 とを備えている。

[0016] 本実施形態において、表示デバイス 2 は、発光素子層 8 において、すなわち、第 1 電極 10 から第 2 電極 12 までの間において、サブ画素ごとに、発光素子を備えている。本実施形態において、表示デバイス 2 は、赤色サブ画素 R P において赤色発光素子 R E を、緑色サブ画素 G P において緑色発光素子 G E を、青色サブ画素 B P において青色発光素子 B E を、それぞれ備えている。

[0017] 第 1 基板 4 は、サブ画素ごとに、島状に形成された第 1 電極 10 を複数備えている。第 1 電極 10 は、各発光素子の一方電極として機能する。第 1 基板 4 には、サブ画素ごとにサブ画素回路が形成されていてもよく、第 1 電極 10 のそれぞれは、第 1 基板 4 のサブ画素回路にそれぞれ接続され、個別に駆動されてもよい。本実施形態において、図 2 に示すように、互いに隣接す

る第1電極10間は、距離 d_1 だけ離れている。

[0018] 第1基板4は、各第1電極10を個別に駆動するための、サブ画素回路と接続する引き回し配線4PLまたは外部入力端子等を備えていてもよい。さらに、第1基板4は、第2電極12に電氣的に接続された引き回し配線4CLを備えていてもよい。加えて、第1基板4は、引き回し配線4PLおよび引き回し配線4CLと接続する電源4Pを備えていてもよい。

[0019] 各第1電極10は、電源4Pから引き回し配線4PLを介して電圧を印加されてもよい。各第1電極10への電圧印加は、各第1電極10と引き回し配線4PLとの間にそれぞれ形成された、薄膜トランジスタ等を含むスイッチング素子4Sによって制御されてもよい。例えば、第1電極10は、複数の金属材料の積層構造を備えていてもよい。さらに、第1電極10は、各発光素子のアノードであってもよい。第2電極12についても、電源4Pから引き回し配線4CLを介して電圧を印加されてもよい。

[0020] 本実施形態において、図2に示すように、第1電極10は、エッジカバー16によって、分離されていてもよい。エッジカバー16は、第1電極10の端部を覆い、第1電極10の上面の一部を露出する開口を、サブ画素ごとに備えていてもよい。エッジカバー16は、例えば、感光性樹脂を備えた有機材料から形成されていてもよい。

[0021] 第2基板6は、サブ画素に共通の第2電極12を備えている。第2電極12は、第1電極10に対する、各発光素子の他方電極として機能する。また、本実施形態において、第2基板6および第2電極12は、透光性を有していてもよい。例えば、第2電極12はITO (Indium Tin Oxide) を含んでもよい。また、第2電極12は、各発光素子のカソードであってもよい。なお、本実施形態において、第1電極10と第2電極12との最短距離は、図2に示す距離 d_2 である。

[0022] 機能層14は、第1電極10側から、第1電荷輸送層18と、発光層20と、第2電荷輸送層22とを備えている。本実施形態において、機能層14は、複数のサブ画素に共通の共通機能層として、第1電荷輸送層18と、第

2 電荷輸送層 2 2 とを備え、複数のサブ画素ごとに形成された個別機能層として、発光層 2 0 を備えている。

[0023] 第 1 電荷輸送層 1 8 は、第 1 電極 1 0 から注入された電荷を各発光層 2 0 へと輸送するための電荷輸送層である。なお、第 1 電荷輸送層 1 8 は、積層構造を備えていてもよい。例えば、第 1 電極 1 0 がアノードである場合、第 1 電荷輸送層 1 8 は、第 1 電極 1 0 側から順に、正孔注入層、正孔輸送層、および電子ブロック層を積層して備えていてもよい。第 1 電荷輸送層 1 8 は、電荷輸送材料として、従来公知の材料を備えていてもよい。

[0024] 第 2 電荷輸送層 2 2 は、第 2 電極 1 2 から注入された電荷を各発光層 2 0 へと輸送するための電荷輸送層である。なお、第 2 電荷輸送層 2 2 は、第 1 電荷輸送層 1 8 と同様に、積層構造を備えていてもよい。例えば、第 2 電極 1 2 がカソードである場合、第 2 電荷輸送層 2 2 は、第 2 電極 1 2 側から順に、電子注入層、電子輸送層、および正孔ブロック層を積層して備えていてもよい。

[0025] 本実施形態において、第 2 電荷輸送層 2 2 は、電荷輸送材料としてナノ粒子を積層して備えた、ナノ粒子層である。第 2 電荷輸送層 2 2 が備えているナノ粒子は、Zn、Mg、In、Cd、Pb、Ga、Al、Mo、または、Ni 等の金属元素を含んでいてもよい。また、第 2 電荷輸送層 2 2 は、電荷輸送材料として、上述した金属元素の酸化物のナノ粒子を備えていてもよい。

[0026] 表示デバイス 2 においては、第 1 電極 1 0 からの電荷と、第 2 電極 1 2 からの電荷とが、発光層 2 0 の発光材料中において再結合することにより、発光層 2 0 から発光が生じる。発光層 2 0 は、発光材料として、蛍光体またはりん光体等を含む、有機発光材料、あるいは、量子ドット等を含む、無機発光材料を備えていてもよい。

[0027] 発光層 2 0 は、赤色サブ画素 RP に赤色を発する第 1 発光層 2 0 R、緑色サブ画素 RP に緑色を発する第 2 発光層 2 0 G、青色サブ画素 RP に青色を発する第 3 発光層 2 0 B をそれぞれ備えている。すなわち、表示デバイス 2

において、赤色サブ画素R Pには、第1発光層20Rを備えた赤色発光素子R Eが形成されている。また、緑色サブ画素G Pには、第2発光層20Gを備えた緑色発光素子G Eが形成されている。さらに、青色サブ画素B Pには、第3発光層20Bを備えた青色発光素子B Eが形成されている。表示デバイス2において、各サブ画素に形成される発光層20は、隣接する他のサブ画素の発光層20と接触しない、個別層として形成されている。

[0028] 本実施形態において、第1基板4と第2基板6とは、さらに、シール材24を挟持して備える。シール材24は、接着樹脂26と、導電性粒子28とを備える。接着樹脂26は、第1基板4の上面と第2基板6の下面との双方と接着し、表示デバイス2の各発光素子を封止する。特に、接着樹脂26は、第2電極12の一部と重畳し、かつ、第2電極12に接着している。導電性粒子28は、第2電極12と、第1基板4の引き回し配線4CLとの双方と接し、第1基板4から第2電極12への電圧印加のための、電気的な導通を確立してもよい。図1に示すように、シール材24は、表示デバイス2の周縁部に、上面視において枠状に形成されていてもよい。

[0029] 本実施形態において、表示デバイス2は、第1基板4と第2基板6との間に、図2に示す空隙30を備えている。特に、空隙30は、表示デバイス2において、互いに隣接する各発光層20の間のそれぞれに形成されている。表示デバイス2には、シール材24と、当該シール材24と隣接する発光層20との間においても、空隙30を有していてもよい。

[0030] 本実施形態に係る表示デバイス2の製造方法について、図3から図6を参照して、詳細に説明する。図3は、本実施形態に係る表示デバイス2の製造方法を説明するためのフローチャートである。図4から図6は、図3に示す各工程における、表示デバイス2の工程断面図である。なお、図4から図6を含む、本明細書の工程断面図は、図2に示す断面に、対応する位置における断面を示している。

[0031] 本実施形態に係る表示デバイス2の製造方法において、はじめに、図4に示すように、第1基板4上に第1電極10およびエッジカバー16を形成す

ることにより、第1電極10を備えた第1基板4を作製する（ステップS2）。ステップS2は、第1基板作製工程である。ステップS2においては、第1電極10を、例えば、スパッタ法等により形成した膜を、エッチング等によりパターンニングする、従来公知の電極の形成手法によって形成してもよい。エッジカバー16は、例えば、フォトリソグラフィ等を使用して形成してもよい。なお、ステップS2において、第1基板4に、引き回し配線4PL、引き回し配線4CL、電源4P、およびスイッチング素子4S等を、従来公知の手法により形成してもよい。

[0032] 次いで、図4に示すように、第1基板4上に、第1電荷輸送層18を形成する（ステップS4）。ステップS4においては、第1電荷輸送層18を、例えば、蒸着法または塗布法等、従来公知の電荷輸送層の形成手法により形成してもよい。

[0033] 次いで、発光層20を形成する（ステップS6）。本実施形態において、発光層20は個別層であるため、本実施形態におけるステップS6は、個別層形成工程である。各発光層20は、従来公知の発光層20の形成手法を、発光層20の種類の数に応じて繰り返すことにより形成されてもよい。

[0034] 発光層20が、例えば、有機発光材料を発光材料として備えていた場合、ステップS6においては、発光層20を、金属マスクを使用した蒸着法により、形成してもよい。この場合、各発光層20は、蒸着源と金属マスクのパターンとを都度変更することにより、各発光層20を個別に形成してもよい。

[0035] また、発光層20が、例えば、量子ドットを発光材料として備えていた場合、ステップS6においては、発光層20を、当該量子ドットが分散する感光性材料を塗布し、当該感光性材料をフォトリソグラフィによりパターンニングし、形成してもよい。この場合、各発光層20は、感光性材料の塗布とパターンニングとを繰り返すことにより、個別に異なる種類の発光層20を形成してもよい。

[0036] この他にも、ステップS6においては、発光層20を、リフトオフ法、電

着法、ナノインプリント法、あるいは、印刷法等によって形成してもよい。

[0037] 以上により、図4に示す、第1基板4および第1基板4上に積層された各層を備えた、第1積層体2Aが得られる。なお、発光層20が第1基板4上に形成されることにより、第1基板4には、第1電極10のそれぞれと重畳する位置に凸部32が形成される。

[0038] ステップS2からステップS6とは別に、本実施形態に係る表示デバイス2の製造方法においては、図5に示すように、第2基板6をガラス基板34上に形成する（ステップS8）。ガラス基板34は、従来公知の硬質な透明基板であってもよい。第2基板6は、ガラス基板34と、接着層等を介して接着されていてもよい。あるいは、本実施形態において、第2基板6を、ガラス基板34上にポリイミド膜を塗布する事により、形成してもよい。

[0039] 次いで、図5に示すように、第2基板6上に第2電極12を形成することにより、第2電極12を備えた第2基板6を作製する（ステップS10）。ステップS10は、第2基板作製工程である。ステップS10においては、第2電極12を、第1電極10と同様に、例えば、スパッタ法等、従来公知の電極の形成手法によって形成してもよい。

[0040] 次いで、図5に示すように、第2電極12上に第2電荷輸送層22を形成する（ステップS12）。本実施形態において、第2電荷輸送層22はナノ粒子層であるため、本実施形態におけるステップS12は、ナノ粒子層形成工程である。ステップS12においては、ナノ粒子が分散したコロイド溶液を、コーター、インクジェット、またはスクリーン印刷等を使用して、第2電極12上に塗布することにより、第2電荷輸送層22を形成してもよい。

[0041] 次いで、図5に示すように、第2基板6上にシール材24を形成する（ステップS14）。ステップS14においては、導電性粒子28を含む接着樹脂26を、第2電極12の周縁部に塗布することにより形成してもよい。なお、ステップS14においては、導電性粒子28を含む接着樹脂26を、第2電極12と重畳する位置においても形成することにより、第2電極12と導電性粒子28との電氣的導通を確立する。

- [0042] 以上により、図5に示す、第2基板6および第2基板6上に積層された各層を備えた、第2積層体2Bが得られる。すなわち、図5に示すように、ナノ粒子層である第2電荷輸送層22は、第2積層体2Bの最上面に形成されている。
- [0043] ステップS6とステップS14との双方の実施後、図6に示すように、第1積層体2Aと、第2積層体2Bとを、第1電極10と第2電極12とが互いに対向するように接合する（ステップS16）。ステップS16は、接合工程である。
- [0044] 次いで、図6に示すように、シール材24の接着樹脂26を硬化させて、第1基板4と第2基板6とを固定する（ステップS18）。
- [0045] ステップS16においては、図6に示すように、第2積層体2Bに形成されたシール材24が、第1積層体2Aの第1基板4と接着する。これにより、ステップS18においては、図6に示すように、第1積層体2Aに含まれる第1基板4と、第2積層体2Bに含まれる第2基板6との接合が実現する。
- [0046] なお、本実施形態においては、第1基板4と第2基板6の間に、一つの表示デバイス2を形成したが、複数の表示デバイス2を同時に形成してもよい。
- [0047] ここで、第1基板4と第2基板6との接合により、ステップS18においては、図6に示すように、凸部32と重畳する位置における第2電荷輸送層22を介して、第1基板4と第2基板6とが接触する。すなわち、ステップS16において、第1基板4と第2基板6とは、ナノ粒子層である第2電荷輸送層22を介して接合する。換言すれば、ナノ粒子層である第2電荷輸送層22は、凸部32と重畳する位置において、第1基板4と第2基板6との双方と接する。
- [0048] 上述したように、ステップS16において、第1基板4と第2基板6とは、シール材24と凸部32とのみを介して接合する。このため、ステップS16により、隣接する発光層20の間のそれぞれにおいて、第1基板4と第

2 基板 6 との間に、空隙 30 が形成される。

- [0049] 第 1 電極 10 と第 2 電極 12 との接合工程における第 2 電荷輸送層 22 のナノ粒子の状態について、図 7 および図 8 を参照してより詳細に説明する。図 7 は、第 1 電極 10 と第 2 電極 12 との接合前における、第 2 電極 12 上の第 2 電荷輸送層 22 の拡大断面図である。図 7 は、第 1 電極 10 と第 2 電極 12 との接合後における、第 2 電極 12 上の第 2 電荷輸送層 22 の拡大断面図である。
- [0050] 第 2 電荷輸送層 22 は、図 7 に示すように、例えば、複数のナノ粒子 22 P を積層して備えている。第 2 電荷輸送層 22 の塗布工程において、単にナノ粒子 22 P を含む溶液を第 2 電極 12 上に塗布したのみであるため、接合工程の直前において、ナノ粒子 22 P が密に積層しておらず、第 2 電荷輸送層 22 が層中に空隙を有している場合がある。
- [0051] 接合工程の後においては、図 8 に示すように、発光層 20 と接触し、発光層 20 によって押しつぶされる。このために、第 2 電荷輸送層 22 中のナノ粒子 22 P は再配置される。特に、発光層 20 が、第 2 電荷輸送層 22 との接触面側に、図 8 に示す突起部 20 P のような、突起形状を有していた場合、第 2 電荷輸送層 22 中のナノ粒子 22 P は、当該突起形状に沿って再配置される。
- [0052] 第 2 電荷輸送層 22 がナノ粒子層であるために、発光層 20 と第 2 電荷輸送層 22 との当接によって、第 2 電荷輸送層 22 中のナノ粒子 22 P が流動して再配置される。これにより、第 2 電荷輸送層 22 が流動性を有さない硬質な層である場合と比較して、発光層 20 と第 2 電荷輸送層 22 との当接による、両層へのダメージを低減できる。また、ナノ粒子 22 P の再配置により、上記接合工程において、発光層 20 と第 2 電荷輸送層 22 とがより確実に密着し、第 2 電荷輸送層 22 から発光層 20 への電荷の確実な注入が可能となる。
- [0053] 上述した、ナノ粒子 22 P の再配置によって、ナノ粒子 22 P の間の空隙が押しつぶされ、ナノ粒子 22 P の密度が高くなる。したがって、第 2 電荷

輸送層 22 の、発光層 20 と重畳する位置、すなわち、凸部 32 と重畳する位置においては、隣接する個別層の間と重畳する位置よりも、ナノ粒子 22 P の平均密度が高くなる。接合工程におけるナノ粒子 22 P の再配置は、ナノ粒子 22 P を含むナノ粒子層が、何れかの積層体の、基板から電極に向かう方向に置ける最上面に形成されている場合に生じる。

[0054] 最後に、第 2 基板 6 からガラス基板 34 を剥離する（ステップ S20）ことにより、図 1 および図 2 に示す表示デバイス 2 が得られる。

[0055] 第 2 基板 6 からのガラス基板 34 の剥離には、レーザリフトオフを使用してもよい。レーザリフトオフは、第 2 基板 6 とガラス基板 34 との界面の接着層に、ガラス基板 34 側からレーザ光を照射し、第 2 基板 6 とガラス基板 34 との密着性を低減し、第 2 基板 6 からガラス基板 34 を剥離することにより実施してもよい。

[0056] 本実施形態においては、表示デバイス 2 を、第 1 電極 10 を備えた第 1 基板 4 と、第 2 電極 12 を備えた第 2 基板 6 とを、個別層である発光層 20 およびナノ粒子層である第 2 電荷輸送層 22 を介して接合することにより製造する。このため、第 1 電極 10 から第 2 電極 12 までを、第 1 基板 4 側から順に形成する手法と比較して、機能層 14 の形成後に、第 2 電極 12 の形成のためのスパッタを実施することによる、機能層 14 へのダメージが低減される。このために、本実施形態においては、表示デバイス 2 の製造工程における歩留まりが改善する。

[0057] また、表示デバイス 2 は、各発光層 20 の間に空隙 30 を備えている。このため、発光層 20 の間の短絡の可能性が低減する。さらに、本実施形態においては、第 1 基板 4 を含む第 1 積層体 2A の、発光層 20 のそれぞれと重畳する位置に、凸部 32 が形成されている。このため、接合工程において、発光層 20 と第 2 電荷輸送層 22 とが接した際に、各発光層 20 間に空隙 30 を形成しやすくなる。

[0058] また、本実施形態において、距離 d_2 は距離 d_1 よりも短いことが好ましい。当該構成により、空隙 30 がより形成されやすくなり、サブ画素間の短

絡の可能性がさらに低減する。

[0059] 本実施形態において、複数のサブ画素に共通して形成された第2電荷輸送層22がナノ粒子層である。このために、ナノ粒子層の材料として、形成工程に高温焼成またはスパッタを必要とする場合においても、個別層である発光層20にダメージを与えることがない。また、第2電荷輸送層22を個別にパターニングする必要がないために、第2電荷輸送層22の形成工程を簡素化できる。

[0060] なお、本実施形態において、第2電荷輸送層22は、第2基板6側に形成される。このため、発光層20の上層に、さらに第2電荷輸送層22を個別に形成する場合と比較して、第2電荷輸送層22の形成工程における、発光層20へのダメージを防止できる。さらに、第2電荷輸送層22の形成工程において、第2電荷輸送層22を個別に形成する必要がない。このため、本実施形態における第2電荷輸送層22の形成工程により、発光層20の上層に、さらに第2電荷輸送層22を個別に形成する場合と比較して、表示デバイスの製造フロー全体のタクトタイムを低減できる。

[0061] 本実施形態においては、第1基板4の回路と第2電極12との電氣的導通が、シール材24中の導電性粒子28を介して実現する。このため、第1基板4から第2電極12への電圧印加の実現のために、機能層14等に別途コンタクトホールを形成する必要が低減し、表示デバイス2の製造工程の簡素化につながる。

[0062] 〔変形例1〕

本変形例に係る表示デバイス2は、前実施形態に係る表示デバイス2と比較して、発光層20の材料を除いて、同一の構成を備えていてもよい。本変形例において、発光層20は、発光材料として、例えば、量子ドット、すなわち、半導体ナノ粒子を備えた、ナノ粒子層である。したがって、本変形例においては、発光層20は、個別層とナノ粒子層とを兼ねる。

[0063] 本変形例においても、前実施形態と同様に、第2電荷輸送層22は、ナノ粒子層であってもよいが、本変形例において、第2電荷輸送層22は、従来

公知の電荷輸送材料を備えていてもよい。

[0064] 本変形例に係る表示デバイス 2 は、前実施形態に係る表示デバイス 2 と同一の手法によって製造できる。このため、本変形例に係る表示デバイス 2 は、前実施形態に係る表示デバイス 2 と同じく、表示デバイス 2 の製造工程における歩留まりが改善する効果を奏する。

[0065] また、本変形例においては、ナノ粒子層をサブ画素ごとに備えているため、個別層である発光層 20 が変形しづらい構成である場合にも、より確実に第 1 基板 4 と第 2 基板 6 との接合が実現できる。さらに、本変形例においては、発光層 20 が、個別層とナノ粒子層とを兼ねるため、第 2 電荷輸送層 22 がナノ粒子層である必要がない。このため、第 2 電荷輸送層 22 の設計自由度が向上し、第 2 電荷輸送層 22 の形成手法に対する自由度を向上させることが可能である。

[0066] ここで、本変形例においては、第 1 積層体 2 A と第 2 積層体 2 B との構成を、前実施形態から変形させることができる。図 9 は、本変形例における、第 1 積層体 2 A と第 2 積層体 2 B との構成例を示す概略断面図である。

[0067] 本変形例においては、図 9 に示すように、発光層 20 のうち、第 3 発光層 20 B のみが第 1 積層体 2 A に形成されていてもよい。第 1 積層体 2 A が、図 9 に示す構成を有する場合、図 9 に示すように、第 2 積層体 2 B には、発光層 20 のうち、第 1 発光層 20 R と第 2 発光層 20 G とが形成されている。このため、第 2 積層体 2 B においても凸部 32 が形成されている。

[0068] 図 9 に示すように、本変形例においては、個別層である発光層 20 の一部のみを第 1 基板 4 上に形成し、他の発光層 20 を第 2 基板 6 上に形成してもよい。これにより、本変形例においては、先に形成した個別層に対する、後に形成する個別層を形成する際のダメージを低減できる。

[0069] 本変形例に係る表示デバイス 2 は、図 10 に示すフローチャートに沿って製造される。始めに、上述したステップ S 2 およびステップ S 4 をこの順に実施し、次いで、発光層 20 のうちの第 3 発光層 20 B のみを、第 1 電荷輸送層 18 上に形成する（ステップ S 22）。ステップ S 22 は、上述したス

トップS 6と同様の手法によって実施されてもよい。これにより、図9に示す第1積層体2 Aを形成する。

[0070] 次いで、上述した、ステップS 8、ステップS 10、およびステップS 12をこの順に実施する。次いで、ステップS 22において形成されなかった発光層20の残りの一部、すなわち、第1発光層20 Rと第2発光層20 Gとを、第2電荷輸送層22上に形成する（ステップS 24）。ステップS 24は、上述したステップS 6と同様の手法によって実施されてもよい。これにより、図9に示す第2積層体2 Bを形成する。

[0071] 最後に、上述した、ステップS 16、ステップS 18、およびステップS 20をこの順に実施することにより、第1積層体2 Aと第2積層体2 Bとを接合し、例えば、図1および図2に示す表示デバイス2を製造できる。すなわち、本変形例に係る第1積層体2 Aと第2積層体2 Bとは、前実施形態に係る表示デバイス2と同一の手法によって接合することができる。

[0072] なお、ステップS 16においては、第1積層体2 A上の第3発光層20 Bが、第2積層体2 B上の第1発光層20 Rおよび第2発光層20 Gのそれぞれと重ならないように、第1積層体2 Aと第2積層体2 Bとを重ね、接合する。

[0073] 本変形例においては、第1発光層20 R、第2発光層20 G、および第3発光層20 Bが、個別層とナノ粒子層とを兼ねている。このため、本変形例において、ステップS 22およびステップS 24は、個別層形成工程であると共に、ナノ粒子層形成工程となっている。本変形例に示すように、個別層形成工程とナノ粒子層形成工程とは、同一の工程として行われてもよい。

[0074] 〔変形例2〕

図11は、本変形例に係る表示デバイス2を示す断面図である。本変形例に係る表示デバイス2は、前実施形態に係る表示デバイス2と比較して、第1電荷輸送層18の代わりに第1電荷輸送層36を、第2電荷輸送層22の代わりに第2電荷輸送層38を備えている点を除いて、同一の構成を備えていてもよい。

[0075] 本変形例において、表示デバイス2は、ナノ粒子層として第1電荷輸送層36を備えている。第1電荷輸送層36は、電荷輸送材料としてナノ粒子を積層して備える。第1電荷輸送層36が備えているナノ粒子についても、Zn、Mg、In、Cd、Pb、Ga、Al、Moまたは、Ni等の金属元素を含んでいてもよい。また、第1電荷輸送層36は、電荷輸送材料として、上述した金属元素の酸化物のナノ粒子を備えていてもよい。本変形例において、第2電荷輸送層38は、電荷輸送材料として、従来公知の材料を備えていてもよい。

[0076] 図12は、本変形例における、第1積層体2Aと第2積層体2Bとの構成例を示す概略断面図である。図12に示すように、本変形例に係る第1積層体2Aは、図4に示す第1積層体2Aと比較して、第1電荷輸送層18の代わりに第1電荷輸送層36を備え、さらに、発光層20を備えていない。図12に示すように、本変形例に係る第2積層体2Bは、図5に示す第2積層体2Bと比較して、第2電荷輸送層22の代わりに第2電荷輸送層38を備え、さらに、発光層20を備えている。

[0077] 本変形例に係る表示デバイス2は、図13に示すフローチャートに沿って製造される。始めに、上述したステップS2およびステップS4をこの順に実施し、図12に示す第1積層体2Aを形成する。本変形例においては、第1電荷輸送層36がナノ粒子層である。このため、本変形例において、第1電荷輸送層36を形成するステップS4は、ナノ粒子層形成工程となる。なお、ステップS4においては、ナノ粒子が分散したコロイド溶液を、コーター、インクジェット、またはスクリーン印刷等を使用して、第1電極10上に塗布することにより、第1電荷輸送層36を形成してもよい。

[0078] 次いで、上述した、ステップS8、ステップS10、ステップS12、ステップS6、およびステップS14をこの順に実施し、図12に示す第2積層体2Bを形成する。すなわち、本変形例においては、第2電荷輸送層の形成工程に次いで、発光層の形成工程を実施する。本変形例においては、発光層20が個別層である。このため、本変形例において、発光層20を形成す

るステップS 6は、個別層形成工程となる。なお、ステップS 12においては、第2電荷輸送層38を、例えば、蒸着法または塗布法等、従来公知の電荷輸送層の形成手法により形成してもよい。

[0079] 最後に、上述した、ステップS 16、ステップS 18、およびステップS 20をこの順に実施することにより、第1積層体2Aと第2積層体2Bとを接合し、例えば、図11に示す表示デバイス2を製造できる。

[0080] 第1積層体2Aと第2積層体2Bとが、図12に示す構成を有する場合においても、上述した接合工程と同一の手法によって、第1基板4と第2基板6との接合が可能である。したがって、本変形例に係る表示デバイス2は、前実施形態に係る表示デバイス2と同じく、表示デバイス2の製造工程における歩留まりが改善する効果を奏する。

[0081] 〔実施形態2〕

図14は、本実施形態に係る表示デバイス2を示す断面図である。本実施形態に係る表示デバイス2は、前実施形態に係る表示デバイス2と比較して、第2電荷輸送層22の代わりに第2電荷輸送層40を備えている点を除いて、同一の構成を備えていてもよい。

[0082] 第2電荷輸送層40は、第2電荷輸送層22と比較して、表示デバイス2のサブ画素ごとに個別に形成された個別層に含まれる。また、第2電荷輸送層40は、ナノ粒子を含むナノ粒子層である。すなわち、第2電荷輸送層40は、個別層とナノ粒子層とを兼ねる層である。第2電荷輸送層40の材料は、第2電荷輸送層22と同一であってもよい。

[0083] 図15は、本実施形態における、第2積層体2Bの構成例を示す概略断面図である。図15に示すように、本実施形態に係る第2積層体2Bは、表示デバイス2の各サブ画素に対応する位置に、第2電荷輸送層40を島状に備えている。このため、第2電荷輸送層40により、第2積層体2Bには、複数の凸部32が形成されている。

[0084] 本実施形態に係る表示デバイス2は、図3に示す表示デバイス2の製造方法と同一の手法によって製造できる。本実施形態においては、発光層20が

個別層である。このため、本実施形態において、発光層 20 を形成するステップ S 6 は、個別層形成工程となる。また、本実施形態において、ステップ S 12 は、ナノ粒子形成工程であるが、第 2 電荷輸送層 40 を、表示デバイス 2 の各サブ画素に対応する位置に、島状に形成するため、個別層形成工程を兼ねている。第 2 電荷輸送層 40 は、リフトオフ法、ナノインプリント法、あるいは、印刷法等によって形成してもよい。なお、本実施形態において、第 1 積層体 2 A は、前実施形態と同様に、図 4 に示す構造を備えていてもよい。

[0085] 本実施形態においても、上述した接合工程と同一の手法によって、第 1 基板 4 と第 2 基板 6 との接合が可能である。したがって、本実施形態に係る表示デバイス 2 は、前実施形態に係る表示デバイス 2 と同じく、表示デバイス 2 の製造工程における歩留まりが改善する効果を奏する。

[0086] 〔変形例 3〕

図 16 は、本変形例における、第 1 積層体 2 A と第 2 積層体 2 B との構成例を示す概略断面図である。図 16 に示すように、本変形例に係る第 1 積層体 2 A は、図 4 に示す第 1 積層体 2 A と比較して、各発光層 20 の上層に、さらに第 2 電荷輸送層 40 を備えている。このため、図 16 に示すように、本変形例に係る第 2 積層体 2 B は、図 15 に示す第 2 積層体 2 B と比較して、第 2 電荷輸送層 40 を備えていない。このため、本変形例において、凸部 32 は第 1 積層体 2 A のみに形成される。

[0087] 本変形例に係る表示デバイス 2 は、図 17 に示すフローチャートに沿って製造される。始めに、上述したステップ S 2、ステップ S 4、およびステップ S 6 をこの順に実施する。次いで、上述したステップ S 12 を実施し、各発光層 20 上に各第 2 電荷輸送層 40 を島状に形成する。第 2 電荷輸送層 40 は、個別層であるとともにナノ粒子層である。このため、第 2 電荷輸送層 40 を形成するステップ S 12 は、ナノ粒子層形成工程であるとともに個別層形成工程でもある。ここで、本変形例においては、各発光層 20 上に各第 2 電荷輸送層 40 を形成するため、各第 2 電荷輸送層 40 の形成面積は、各

発光層 20 の形成面積よりも小さいことが好ましい。これにより、図 16 に示す第 1 積層体 2 A を形成する。

[0088] 次いで、上述した、ステップ S 8、ステップ S 10、およびステップ S 14 をこの順に実施し、図 16 に示す第 2 積層体 2 B を形成する。すなわち、本変形例においては、第 2 電極 12 の形成工程に次いで、シール材 24 の形成工程を実施する。

[0089] 最後に、上述した、ステップ S 16、ステップ S 18、およびステップ S 20 をこの順に実施することにより、第 1 積層体 2 A と第 2 積層体 2 B とを接合し、例えば、図 14 に示す表示デバイス 2 を製造できる。

[0090] 本変形例に係る表示デバイス 2 の製造方法において、発光層 20 と第 2 電荷輸送層 40 とを含む個別層は、第 1 基板 4 上のみに形成される。さらに、本変形例に係る表示デバイス 2 の製造方法において、ナノ粒子層である第 2 電荷輸送層 40 は、各個別層と重畳する位置にのみ形成される。このため、本変形例においては、空隙 30 をより確保しやすくなり、また、第 2 基板 6 を含む第 2 積層体 2 B の構成を簡素化できるため、第 2 積層体 2 B の製造工程の簡素化につながる。

[0091] また、本変形例において、第 2 電荷輸送層 40 は、第 1 基板 4 側に形成される。すなわち、第 2 電荷輸送層 40 は、各発光層 20 上に個別に形成される。このため、接合工程における、第 1 積層体 2 A と第 2 積層体 2 B との厳密な位置合わせが必要でなくなる。したがって、本変形例においては、第 1 積層体 2 A と第 2 積層体 2 B との接合が容易となる。

[0092] [実施形態 3]

図 18 は、本実施形態に係る表示デバイス 2 を示す断面図である。本実施形態に係る表示デバイス 2 は、前実施形態に係る表示デバイス 2 と比較して、第 2 基板 6 の代わりに、第 2 基板 42 を備えている。また、第 2 基板 42 には、第 2 電極 12 の代わりに、第 2 電極 44 が形成されている。上記点を除いて、本実施形態に係る表示デバイス 2 は、前実施形態に係る表示デバイス 2 と同一の構成を備えている。

[0093] 本実施形態において、第2電極44は、第1電極10側に向かって突出する、第2電極凸部46を備えている。第2電極凸部46は、表示デバイス2の各サブ画素に対応する位置に形成されている。

[0094] 図19は、本実施形態における、第2積層体2Bの構成例を示す概略断面図である。本実施形態における第2積層体2Bは、第2基板6の代わりに第2基板42を、第2電極12の代わりに第2電極44を備えている点を除いて、図16に示す第2積層体2Bと同一の構造を備える。

[0095] 図19に示すように、本実施形態に係る第2積層体2Bは、第2基板凹部48が形成された第2基板42を備えている。本実施形態において、第2基板凹部48は、表示デバイス2の各サブ画素に対応する位置の間に形成されている。第2基板凹部48は、図3に示す、ステップS8において、平板の第2基板42の一部をエッチングすることにより形成してもよい。

[0096] 第2電極44は、第2基板凹部48を有する第2基板42上に形成されているために、第2基板凹部48の周囲には、第2電極凸部46が形成される。なお、本実施形態において、第1積層体2Aは、前述した比較例3と同様に、図16に示す構造を備えていてもよい。

[0097] 本実施形態に係る表示デバイス2は、表示デバイス2の各サブ画素に対応する位置において、第2電極44が、第1電極10側に突出した第2電極凸部46を備えている。これにより、空隙30がより確保されやすくなり、サブ画素間における短絡の可能性がより低減される。

[0098] 〔変形例4〕

図20は、本変形例に係る表示デバイス2を示す断面図である。本変形例に係る表示デバイス2は、第2基板42の代わりに、上述した第2基板6を備え、第2基板6と第2電極44との間に、可視光透過性樹脂50を備える点を除いて、本実施形態に係る表示デバイス2と同一の構成を備える。

[0099] 可視光透過性樹脂50は、表示デバイス2の各サブ画素に対応する位置に形成されている。可視光透過性樹脂50は、可視光を透過する樹脂であり、特に、各発光層20からの光を透過する樹脂である。

[0100] 図21は、本変形例における、第2積層体2Bの構成例を示す概略断面図である。本変形例における第2積層体2Bは、平板の第2基板6上に、可視光透過性樹脂50を、表示デバイス2の各サブ画素に対応する位置の間に備える。このため、図21に示す第2積層体2Bには、可視光透過性樹脂50の側面および上面を含む位置に、第2電極凸部46が形成されている。可視光透過性樹脂50は、図3に示す、ステップS8とステップS10との間に、従来公知の手法によって形成されてもよい。

[0101] 本変形例に係る表示デバイス2は、本実施形態に係る表示デバイス2と、同一の効果を奏する。

[0102] 〔変形例5〕

図22は、本変形例に係る表示デバイス2を示す断面図である。本変形例に係る表示デバイス2は、前変形例に係る表示デバイス2と比較して、第2基板6に、光吸収層52と遮光層54とが形成されている。

[0103] 光吸収層52は、各発光層20と重畳する位置に形成されている。光吸収層52のそれぞれは、発光層20からの発光のうち、特定の光の補色光を吸収する層である。特に、光吸収層52のそれぞれは、自身と重畳する位置に形成されている発光層20からの光の補色光を吸収する。

[0104] 光吸収層52は、第1発光層20Rと重畳する位置に、赤色光の補色光を吸収する、第1補色光吸収層52Rを備えている。同様に、光吸収層52は、第2発光層20Gと重畳する位置に、緑色光の補色光を吸収する、第2補色光吸収層52Gを備えている。さらに、光吸収層52は、第3発光層20Bと重畳する位置に、青色光の補色光を吸収する、第3補色光吸収層52Bを備えている。

[0105] 遮光層54は、可視光を遮蔽する層であり、特に、各発光層20からの光を遮蔽する層である。遮光層54は、各発光層20の間と重畳する位置に形成されている。遮光層54は、例えば、図22に示すように、光吸収層52の間に形成されている。また、遮光層54は、光吸収層52と比較して、膜厚が薄い。

[0106] 図23は、本変形例における、第2積層体2Bの構成例を示す概略断面図である。本変形例における第2積層体2Bは、平板の第2基板6上に、光吸収層52を、表示デバイス2の各サブ画素に対応する位置に備える。また、本変形例における第2積層体2Bは、平板の第2基板6上に、遮光層54を、表示デバイス2の各サブ画素に対応する位置の間に備える。

[0107] ここで、光吸収層52の膜厚が、遮光層54の膜厚よりも厚いため、図23に示す第2積層体2Bには、光吸収層52の側面および上面を含む位置に、第2電極凸部46が形成されている。

[0108] 本変形例に係る表示デバイス2は、前変形例に係る表示デバイス2と、同一の効果を奏する。また、本変形例に係る表示デバイス2は、発光層20よりも第2基板6側に、光吸収層を備えている。このため、本変形例に係る表示デバイス2に外光が入射した場合、当該外光の一部を吸収でき、外光反射の影響を低減できる。

[0109] ここで、本変形例に係る表示デバイス2は、各サブ画素に対応した発光層20からの光の補色光を吸収する光吸収層52が形成されている。このため、本変形例に係る表示デバイス2は、各サブ画素に対応した発光層20からの光の色度を改善し、迷光を低減する。

[0110] 加えて、本変形例に係る表示デバイス2は、各サブ画素の間に、可視光を遮蔽する遮光層54が形成されている。このために、本変形例に係る表示デバイス2は、各発光層20からの光の迷光を低減できる。

[0111] 〔実施形態4〕

図24は、本実施形態に係る表示デバイス2を示す断面図である。本実施形態に係る表示デバイス2は、実施形態2に係る表示デバイス2と比較して、第1基板4の代わりに、第1基板56を備えている。また、第1基板56には、第1電極10の代わりに、第1電極58が形成されている。さらに、表示デバイス2は、第1電荷輸送層18の代わりに、ナノ粒子層である第1電荷輸送層60を備えている。上記点を除いて、本実施形態に係る表示デバイス2は、実施形態2に係る表示デバイス2と同一の構成を備えている。

- [0112] なお、第1基板56は、第1基板4と同様に、各第1電極56を個別に駆動するための、サブ画素回路と接続する引き回し配線4PLを備えていてもよい。さらに、第1基板56は、導電性粒子28と電氣的に接続する引き回し配線56CLを備えていてもよい。加えて、第1基板56は、引き回し配線56PLおよび引き回し配線56CLと接続する電源56Pを備えていてもよい。
- [0113] 各第1電極58は、電源56Pから引き回し配線56PLを介して電圧を印加されてもよい。各第1電極58への電圧印加は、各第1電極58と引き回し配線56PLとの間にそれぞれ形成された、薄膜トランジスタ等を含むスイッチング素子56Sによって制御されてもよい。第2電極12についても、電源56Pから引き回し配線56CLを介して電圧を印加されてもよい。
- [0114] 本実施形態において、第1電極58は、第2電極12側に向かって突出する、第1電極凸部62を備えている。第1電極凸部62は、表示デバイス2の各サブ画素に対応する位置に形成されている。本実施形態において、エッジカバー16は、各第1電極凸部62の周囲に形成され、第1電極58を、表示デバイス2の各サブ画素に分離する。
- [0115] 本実施形態において、第1電荷輸送層60は、第1電極凸部62を含む第1基板56上に共通して形成されている。このため、第1電荷輸送層60は、第1電極凸部62の形状を反映して、凹凸を有している。本実施形態においては、ナノ粒子が分散したコロイド溶液を、コーター、インクジェット、またはスクリーン印刷等を使用して、第1電極58上に塗布することにより、第1電荷輸送層60を形成してもよい。
- [0116] 図25は、本実施形態における、第1積層体2Aおよび第2積層体2Bの構成例を示す概略断面図である。本実施形態における第1積層体2Aは、図12に示す第1積層体2Aと比較して、図25に示すように、第1基板4の代わりに第1基板56を、第1電極10の代わりに第1電極58を備える。また、本実施形態における第1積層体2Aは、第1電荷輸送層18の代わり

に第1電荷輸送層60を備えている。上記点を除いて、図12に示す第1積層体2Aと同一の構造を備える。

[0117] 図25に示すように、本実施形態に係る第1積層体2Aは、第1基板凹部64が形成された第1基板56を備えている。本実施形態において、第1基板凹部64は、表示デバイス2の各サブ画素に対応する位置の間に形成されている。第1基板凹部64は、図3に示す、ステップS2に先立って、平板の第1基板56の一部をエッチングすることにより形成してもよい。あるいは、第1基板凹部64を、第1基板56が含む駆動用素子の上に形成された平坦化層の一部の膜厚を薄くすることにより形成してもよい。

[0118] 第1電極58は、第1基板凹部64を有する第1基板56上に形成されているために、第1基板凹部64の周囲には、第1電極凸部62が形成される。なお、エッジカバー16は、第1基板凹部64と重畳する位置に形成される。また、第1電荷輸送層60が、第1電極凸部62の形状を反映するために、第1電荷輸送層60が共通に形成されているにも関わらず、第1積層体2Aは、表示デバイス2のサブ画素に対応する位置に、凸部32を備えている。

[0119] 図25に示すように、本実施形態に係る第2積層体2Bは、第2電荷輸送層38の代わりに、個別層である第2電荷輸送層40を備える点を除いて、図12に示す第2積層体2Bと同一の構成を備えている。このため、本実施形態に係る第2積層体2Bは、第2電荷輸送層40を、サブ画素ごとに個別に形成する点を除いて、図12に示す第2積層体2Bと同一の手法により製造できる。

[0120] 本実施形態に係る表示デバイス2は、表示デバイス2の各サブ画素に対応する位置において、第1電極58が、第2電極12側に突出した第1電極凸部62を備えている。これにより、空隙30がより確保されやすくなり、サブ画素間における短絡の可能性がより低減される。特に、本実施形態においては、第1積層体2Aおよび第2積層体2Bの双方に凸部32が形成されているために、空隙30がより確保されやすくなる。

[0121] また、本実施形態に係る表示デバイス 2 の製造方法において、発光層 20 と第 2 電荷輸送層 40 とを含む個別層は、第 2 基板 6 上のみに形成される。このため、本実施形態においては、空隙 30 をより確保しやすくなり、また、第 1 基板 56 を含む第 1 積層体 2A の構成を簡素化できるため、第 1 積層体 2A の製造工程の簡素化につながる。

[0122] 〔変形例 6〕

図 26 は、本変形例に係る表示デバイス 2 を示す断面図である。本実施形態に係る表示デバイス 2 は、第 1 電荷輸送層 60 と発光層 20 との間に、さらに個別電荷輸送層 66 を備える点を除いて、本実施形態に係る表示デバイス 2 と同一の構成を備えている。

[0123] 個別電荷輸送層 66 は、各発光層 20 と重畳する位置に、個別に形成されている。すなわち、個別電荷輸送層 66 は、表示デバイス 2 のサブ画素ごとに、個別に形成されている。個別電荷輸送層 66 は、第 1 電荷輸送層 60 と同一の電子輸送材料を備えていてもよい。

[0124] 第 1 電荷輸送層 60 と個別電荷輸送層 66 とは、共にナノ粒子を電荷輸送材料として含むナノ粒子層であってもよい。なお、本実施形態においては、各発光素子における発光層 20 と個別電荷輸送層 66 との膜厚が同じ膜厚となるように、発光層 20 と個別電荷輸送層 66 との膜厚を設計してもよい。

[0125] 図 27 は、本変形例における、第 1 積層体 2A および第 2 積層体 2B の構成例を示す概略断面図である。

[0126] 本変形例における第 1 積層体 2A は、図 27 に示すように、個別電荷輸送層 66 の膜厚だけ薄くなった第 1 電荷輸送層 60 を備えている点を除いて、図 25 に示す第 1 積層体 2A と同一の構成を備えていてもよい。

[0127] また、本変形例における第 2 積層体 2B は、図 27 に示すように、各発光層 20 上に、さらに個別電荷輸送層 66 を備えている点を除いて、図 25 に示す第 2 積層体 2B と同一の構成を備えていてもよい。

[0128] 本変形例に係る表示デバイス 2 は、図 28 に示すフローチャートに沿って製造される。始めに、上述したステップ S2 およびステップ S4 をこの順に

実施し、図 27 に示す第 1 積層体 2 A を形成する。なお、ステップ S 4 においては、ナノ粒子が分散したコロイド溶液を、コーター、インクジェット、またはスクリーン印刷等を使用して、第 1 電極 58 上に塗布することにより、第 1 電荷輸送層 60 を形成してもよい。

[0129] 次いで、上述した、ステップ S 8、ステップ S 10、ステップ S 12、およびステップ S 6 をこの順に実施する。次いで、個別電荷輸送層 66 を、リフトオフ法、ナノインプリント法、あるいは、印刷法等によって、各発光層 20 上に形成する（ステップ S 26）。すなわち、本変形例においては、第 2 電荷輸送層の形成工程に次いで、さらに、個別電荷輸送層 66 の形成工程を実施する。次いで、上述したステップ S 14 を実施し、図 27 に示す第 2 積層体 2 B を形成する。

[0130] 最後に、上述した、ステップ S 16、ステップ S 18、およびステップ S 20 をこの順に実施することにより、第 1 積層体 2 A と第 2 積層体 2 B とを接合し、例えば、図 26 に示す表示デバイス 2 を製造できる。

[0131] 本変形例に係る表示デバイス 2 は、本実施形態に係る表示デバイス 2 と同様の効果を奏する。また、本変形例に係る表示デバイス 2 は、第 1 積層体 2 A と第 2 積層体 2 B との双方の最上面をナノ粒子層とした場合、接合工程においてナノ粒子層同士が接合する。このため、接合工程における、上述したナノ粒子の再配置の効果がより効果的に奏される。

[0132] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。さらに、各実施形態にそれぞれ開示された技術的手段を組み合わせることにより、新しい技術的特徴を形成することができる。

符号の説明

[0133] 2	表示デバイス
4、5 6	第 1 基板
6、4 2	第 2 基板

8	発光素子層
10、58	第1電極
12、44	第2電極
14	機能層
16	エッジカバー
18、36、60	第1電荷輸送層
20	発光層
20R	第1発光層
20G	第2発光層
20B	第3発光層
22、38、40	第2電荷輸送層
22P	ナノ粒子
24	シール材
28	導電性粒子
30	空隙
32	凸部
34	ガラス基板
46	第2電極凸部
52	光吸収層
52R	第1補色光吸収層
52G	第2補色光吸収層
52B	第3補色光吸収層
54	遮光層
62	第1電極凸部

請求の範囲

- [請求項1] 複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、
- 前記サブ画素ごとに設けられた第1電極を備えた第1基板と、複数の前記サブ画素に共通の第2電極を備えた第2基板とを備え、
- 前記第1電極と前記第2電極との間に、前記サブ画素ごとに設けられた個別層と、ナノ粒子が積層したナノ粒子層とをさらに備え、
- 隣接する前記個別層の間のそれぞれにおいて、前記第1基板と前記第2基板との間に空隙を有する表示デバイス。
- [請求項2] 複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、
- 前記サブ画素ごとに設けられた第1電極と、複数の前記サブ画素に共通の第2電極とを備え、
- 前記第1電極と前記第2電極との間に、前記サブ画素ごとに設けられた個別層と、ナノ粒子が積層したナノ粒子層と、前記第2電極の一部と重畳し、かつ、前記第2電極に接着するシール材とをさらに備えた表示デバイス。
- [請求項3] 複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、
- 前記サブ画素ごとに第1電極を備えた第1基板と、前記第1基板と対向し、かつ、複数の前記サブ画素に共通の第2電極を備えた第2基板とを含み、
- 前記第1基板と前記第2基板との少なくとも一方が、前記サブ画素ごとに個別層を備え、
- 前記第1基板と前記第2基板との少なくとも一方が、前記第1電極のそれぞれと重畳する位置に、対向する基板に向かって突出した凸部を備え、
- 前記凸部と重畳する位置において、ナノ粒子が積層したナノ粒子層

を備え、

前記凸部と重畳する位置において、前記第 1 基板と前記第 2 基板との間に空隙を有さない表示デバイス。

[請求項4] 複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスであって、

前記サブ画素ごとに設けられた第 1 電極と、複数の前記サブ画素に共通の第 2 電極とを備え、

前記第 1 電極と前記第 2 電極との間に、前記サブ画素ごとに設けられた個別層と、ナノ粒子が積層した、前記サブ画素に共通のナノ粒子層とをさらに備え、

前記ナノ粒子層において、隣接する前記個別層の間と重畳する位置よりも、前記個別層と重畳する位置において、前記ナノ粒子の平均密度が高い表示デバイス。

[請求項5] 前記ナノ粒子層を、複数の前記サブ画素に共通して備えた請求項 1 から 3 の何れか 1 項に記載の表示デバイス。

[請求項6] 前記ナノ粒子層を、前記サブ画素ごとに備えた請求項 1 から 3 の何れか 1 項に記載の表示デバイス。

[請求項7] 前記個別層が、前記ナノ粒子層を兼ねる請求項 6 に記載の表示デバイス。

[請求項8] 前記個別層が発光材料を含む請求項 1 から 7 の何れか 1 項に記載の表示デバイス。

[請求項9] 前記ナノ粒子が、金属元素を含む請求項 1 から 8 の何れか 1 項に記載の表示デバイス。

[請求項10] 前記第 1 電極が、前記個別層のそれぞれと重畳する位置に、前記個別層側に突出する第 1 電極凸部を備えた請求項 1 から 9 の何れか 1 項に記載の表示デバイス。

[請求項11] 前記第 1 電極凸部の周囲に、前記第 1 電極を前記サブ画素ごとに分離するエッジカバーを備えた請求項 10 に記載の表示デバイス。

- [請求項12] 前記第2電極が、前記第1電極のそれぞれと重畳する位置に、前記第1電極側に突出する第2電極凸部を備えた請求項1から11の何れか1項に記載の表示デバイス。
- [請求項13] 前記第1電極と前記第2電極とに重畳する位置において、前記発光素子が、前記第1電極側から、第1電荷輸送層と、発光層と、第2電荷輸送層とをこの順に積層した機能層を備え、
前記個別層および前記ナノ粒子層が、前記機能層の少なくとも1層を兼ねる請求項1から12の何れか1項に記載の表示デバイス。
- [請求項14] 前記発光層と重畳し、かつ、前記第2電極よりも前記発光層と反対側に、前記発光層からの発光の補色光を吸収する光吸収層を備えた請求項13に記載の表示デバイス。
- [請求項15] 前記発光層が、赤色光を発する第1発光層と、緑色光を発する第2発光層と、青色光を発する第3発光層とを備え、
前記光吸収層は、平面視において、前記第1発光層と、前記第2発光層と、前記第3発光層とに重畳する位置において、赤色光の補色光を吸収する第1補色光吸収層と、緑色光の補色光を吸収する第2補色光吸収層と、青色光の補色光を吸収する第3補色光吸収層とをそれぞれ備えた請求項14に記載の表示デバイス。
- [請求項16] 前記第1電極の周囲と重畳し、かつ、前記第2電極よりも前記発光層と反対側に、可視光を遮蔽する遮光層を備えた請求項13から15の何れか1項に記載の表示デバイス。
- [請求項17] 前記第1電極と前記第2電極との間の最短距離は、隣接する前記第1電極間の距離よりも短い請求項1から16の何れか1項に記載の表示デバイス。
- [請求項18] 前記第1基板と前記第2基板とが挟持するシール材をさらに備えた請求項1に記載の表示デバイス。
- [請求項19] 第1基板と、当該第1基板と対向する第2基板とを備え、
前記第1基板と前記第2基板とが、前記シール材を挟持し、

前記第 1 電極を前記第 1 基板上に備え、前記第 2 電極を前記第 2 基板上に備えた請求項 2 に記載の表示デバイス。

[請求項20] 前記第 1 基板と前記第 2 基板とが挟持するシール材とを備えた請求項 3 に記載の表示デバイス。

[請求項21] 第 1 基板と、当該第 1 基板と対向する第 2 基板と、前記第 1 基板と前記第 2 基板とが挟持するシール材とを備え、

前記第 1 電極を前記第 1 基板上に備え、前記第 2 電極を前記第 2 基板上に備えた請求項 4 に記載の表示デバイス。

[請求項22] 前記第 1 電極を備えた第 1 基板と、前記第 1 基板と対向する、前記第 2 電極を備えた第 2 基板とを含み、

前記第 2 電極の一部と重畳し、かつ、前記第 2 電極に接着するシール材とをさらに備え、

前記ナノ粒子層は、前記サブ画素に共通であり、

前記第 1 基板と前記第 2 基板との少なくとも一方が、前記第 1 電極のそれぞれと重畳する位置に、対向する基板に向かって突出した凸部を備え、

前記凸部と重畳する位置において、ナノ粒子が積層したナノ粒子層を備え、

前記ナノ粒子層において、隣接する前記個別層の間と重畳する位置よりも、前記個別層と重畳する位置において、前記ナノ粒子の平均密度が高く、

隣接する前記個別層の間のそれぞれにおいて、前記第 1 基板と前記第 2 基板との間に空隙を有し、

前記凸部と重畳する位置において、前記第 1 基板と前記第 2 基板との間に空隙を有さない請求項 1 から 4 の何れか 1 項に記載の表示デバイス。

[請求項23] 前記シール材が、導電性粒子を含み、

前記第 1 基板と前記第 2 基板とが、前記シール材を挟持し、

前記第 1 基板の引き回し配線と前記第 2 電極とが、前記導電性粒子を介して、電氣的に導通する請求項 18 から 22 の何れか 1 項に記載の表示デバイス。

[請求項24] 複数のサブ画素を備え、前記サブ画素ごとに発光素子を備えた表示デバイスの製造方法であって、

前記サブ画素のそれぞれに対応する、島状の第 1 電極を複数備えた第 1 基板を作製する第 1 基板作製工程と、

第 2 電極を備えた第 2 基板を作製する第 2 基板作製工程と、

前記第 1 基板の前記第 1 電極側の上面と、前記第 2 基板の前記第 2 電極側の上面との、少なくとも一方に、前記第 1 電極のそれぞれと対応する個別層を島状に形成する個別層形成工程と、

前記第 1 基板の前記第 1 電極側の最上面と、前記第 2 電極の前記第 2 電極側の最上面との、少なくとも一方に、ナノ粒子が積層したナノ粒子層を形成するナノ粒子層形成工程と、

前記第 1 基板と前記第 2 基板とを、前記ナノ粒子層を介して、前記第 1 電極と前記第 2 電極とを向い合せて接合させる接合工程とを備えた表示デバイスの製造方法。

[請求項25] 前記ナノ粒子層形成工程において、溶液に分散した前記ナノ粒子を塗布して、前記ナノ粒子層を形成し、

前記接合工程において、前記ナノ粒子層中の前記ナノ粒子が再配置する請求項 24 に記載の表示デバイスの製造方法。

[請求項26] 前記接合工程において、隣接する前記個別層の間のそれぞれにおいて、前記第 1 基板と前記第 2 基板との間に空隙を形成する請求項 24 または 25 に記載の表示デバイスの製造方法。

[請求項27] 前記接合工程の実施までに、前記ナノ粒子層を形成した前記第 1 基板と前記第 2 基板との少なくとも一方の、前記第 1 電極のそれぞれと対応する位置に、対向する基板に向かって突出した凸部を形成し、

前記接合工程において、前記第 1 基板と前記第 2 基板とを、前記凸

部と重畳する位置における前記ナノ粒子層を介して接触させる請求項 24 から 26 の何れか 1 項に記載の表示デバイスの製造方法。

[請求項28] 前記第 2 基板作製工程において、前記第 2 電極をスパッタにより形成する請求項 24 から 27 の何れか 1 項に記載の表示デバイスの製造方法。

[請求項29] 前記個別層形成工程において、前記個別層を前記第 1 基板にのみ形成し、

前記ナノ粒子層形成工程において、前記ナノ粒子層を、前記個別層と重畳する位置にのみ形成する請求項 24 から 28 の何れか 1 項に記載の表示デバイスの製造方法。

[請求項30] 前記個別層形成工程において、前記個別層を前記第 2 基板にのみ形成し、

前記ナノ粒子層形成工程において、前記ナノ粒子層を、前記個別層と重畳する位置にのみ形成する請求項 24 から 28 の何れか 1 項に記載の表示デバイスの製造方法。

[請求項31] 前記個別層形成工程において、前記個別層を前記第 1 基板にのみ形成し、

前記ナノ粒子層形成工程において、前記ナノ粒子層を前記第 2 基板にのみ形成する請求項 24 から 28 の何れか 1 項に記載の表示デバイスの製造方法。

[請求項32] 前記個別層形成工程において、前記個別層を前記第 2 基板にのみ形成し、

前記ナノ粒子層形成工程において、前記ナノ粒子層を前記第 1 基板にのみ形成する請求項 24 から 28 の何れか 1 項に記載の表示デバイスの製造方法。

[請求項33] 前記個別層形成工程において、前記個別層の一部を前記第 1 基板、前記個別層の一部の残りを前記第 2 基板に形成し、

前記ナノ粒子層形成工程では、前記ナノ粒子層を前記第 1 基板およ

び前記第2基板に形成する請求項24から28の何れか1項に記載の表示デバイスの製造方法。

[請求項34] 前記第1基板作製工程において、前記第1電極に、前記個別層側に突出する第1電極凸部を形成する請求項24から33の何れか1項に記載の表示デバイスの製造方法。

[請求項35] 前記第1基板作製工程において、前記第1電極凸部の周囲に、前記第1電極を前記サブ画素ごとに分離するエッジカバーを形成する請求項34の何れか1項に記載の表示デバイスの製造方法。

[請求項36] 前記第2基板作製工程において、前記第2電極に、前記個別層側に突出する第2電極凸部を形成する請求項24から35の何れか1項に記載の表示デバイスの製造方法。

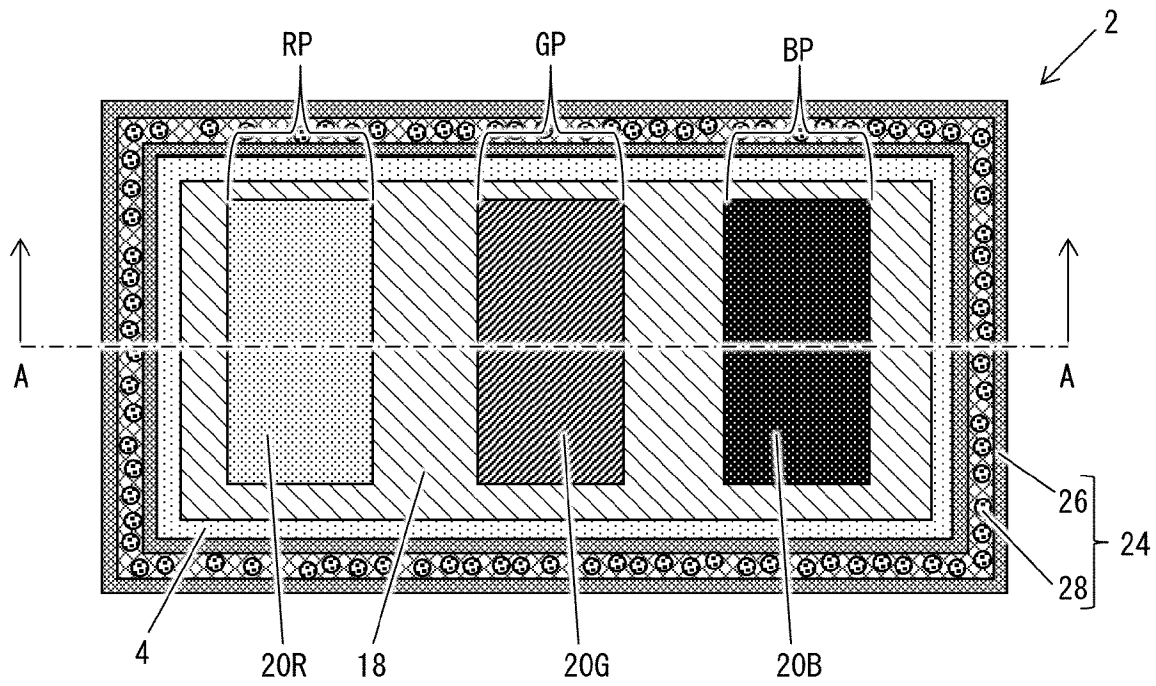
[請求項37] 前記第1基板作製工程における前記第1基板と、前記第2基板作製工程における前記第2基板との少なくとも一方は、ガラス基板上に形成され、

前記ガラス基板は、前記接合工程より後に、レーザーリフトオフにより前記ガラス基板上に形成された前記第1基板と前記第2基板との少なくとも一方から取り除かれる請求項24から35の何れか1項に記載の表示デバイスの製造方法。

[請求項38] 前記個別層形成工程と前記ナノ粒子層形成工程とは、同一の工程として行われる請求項24に記載の表示デバイスの製造方法。

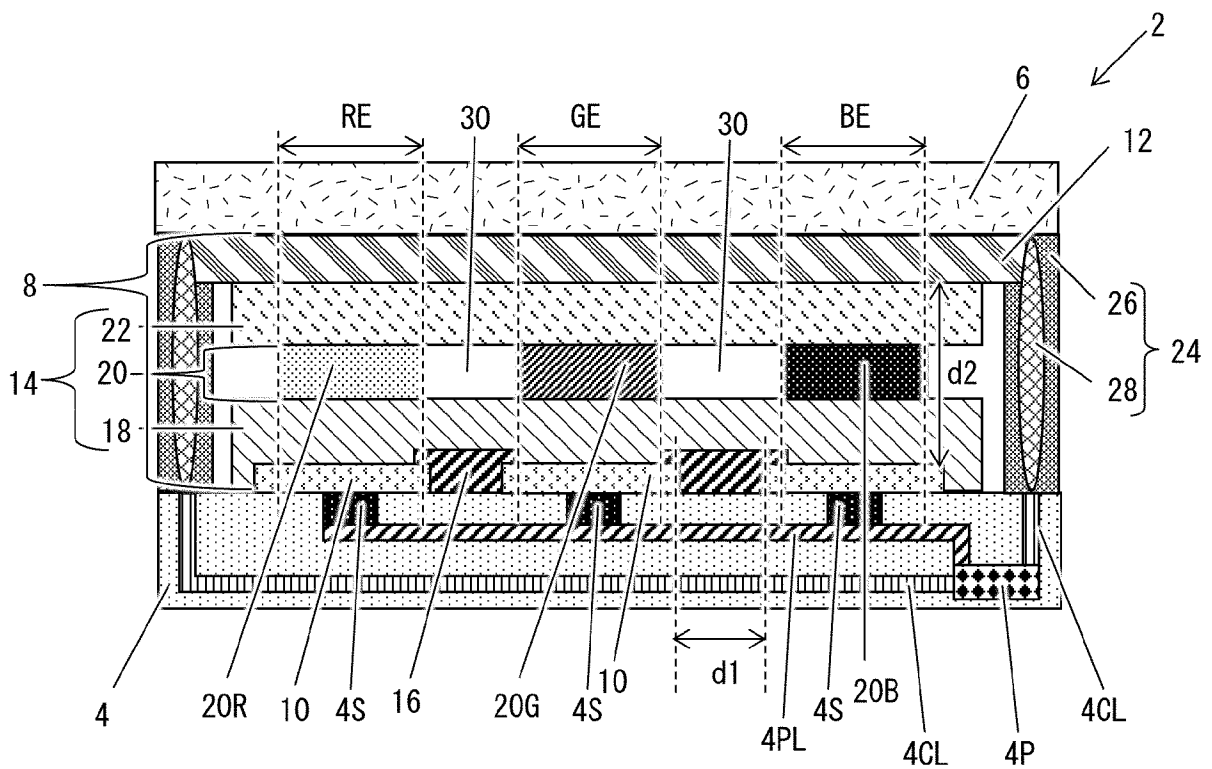
[図1]

図 1



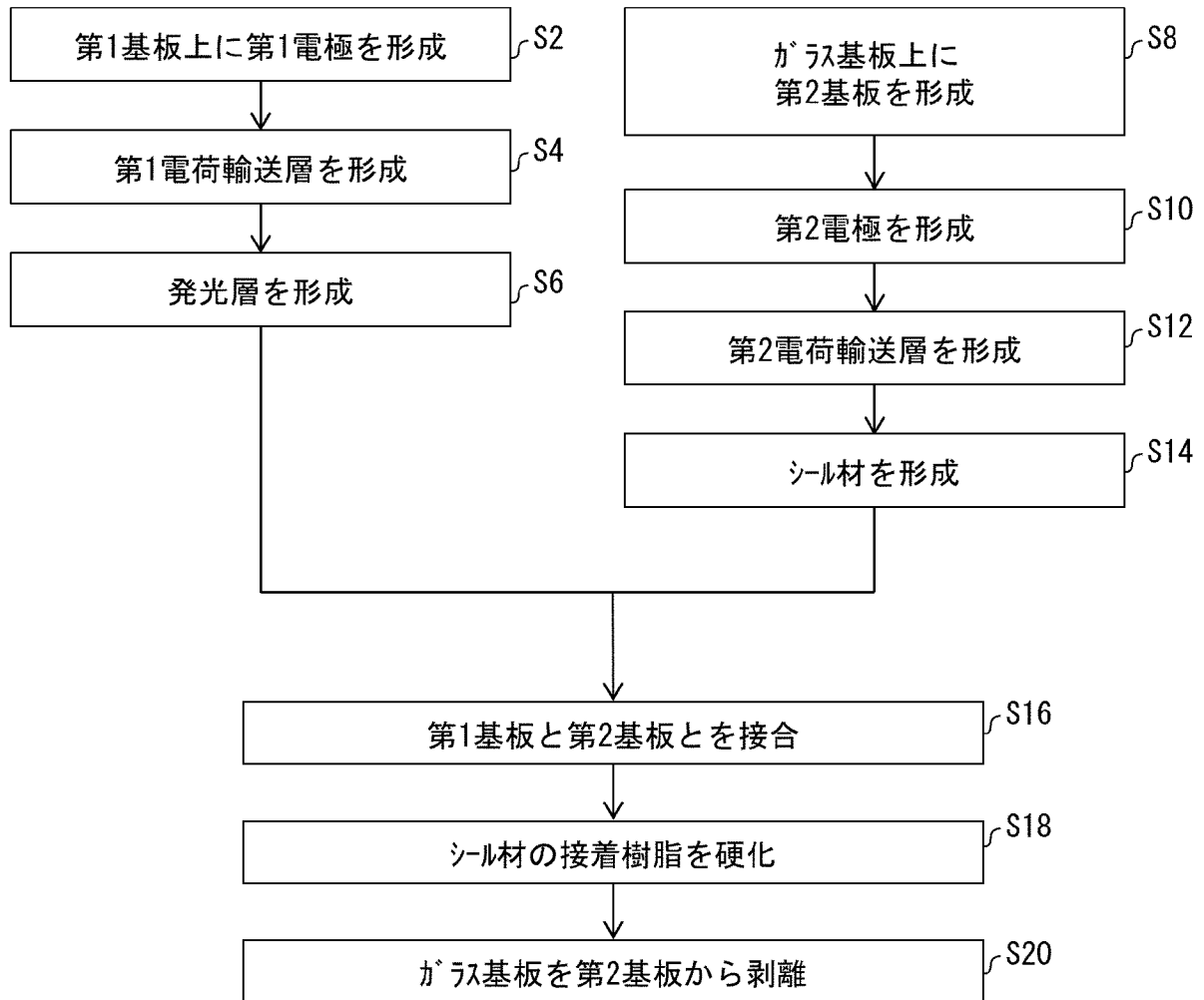
[図2]

図 2



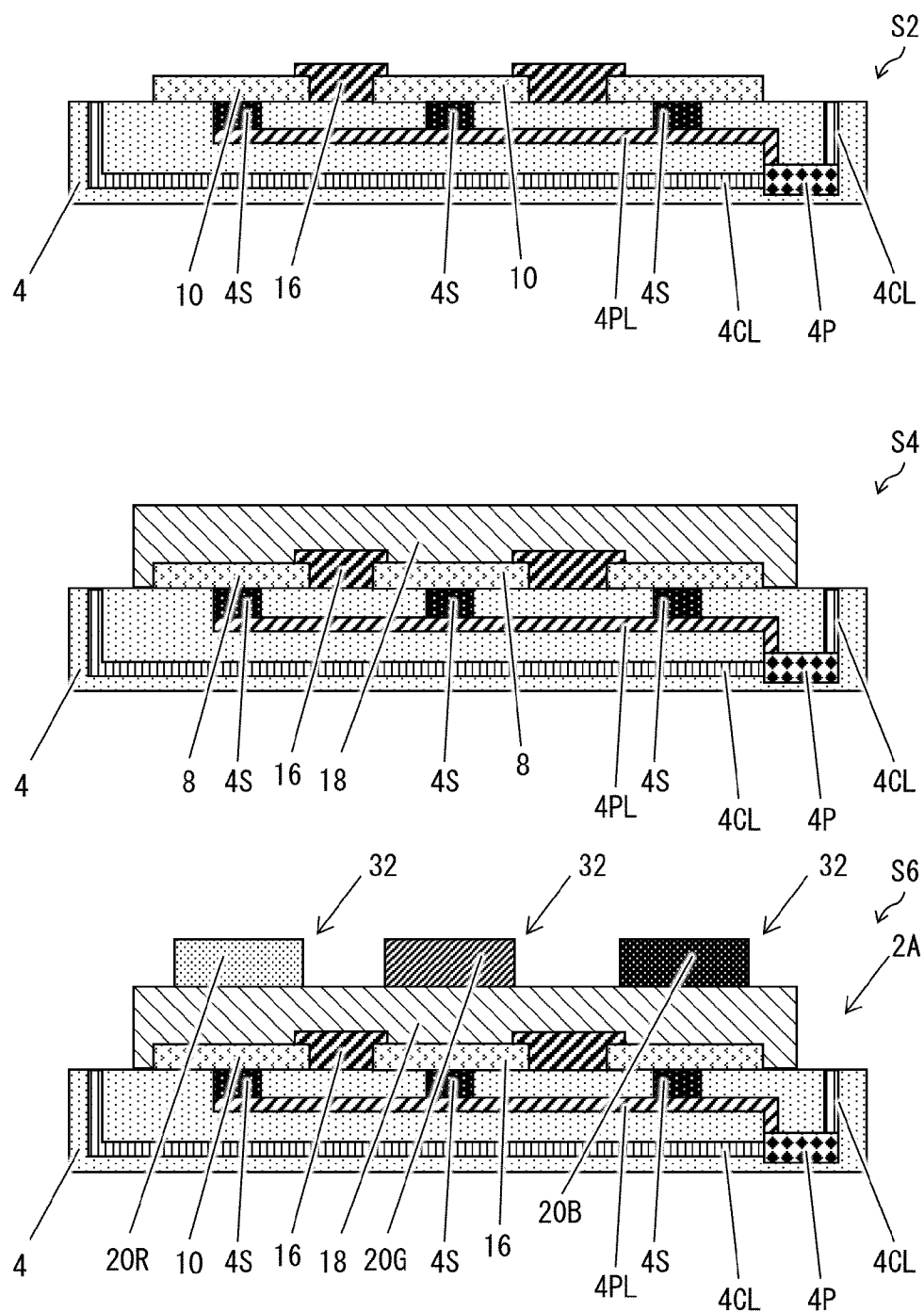
[図3]

図 3



[図4]

図 4



[図5]

図 5

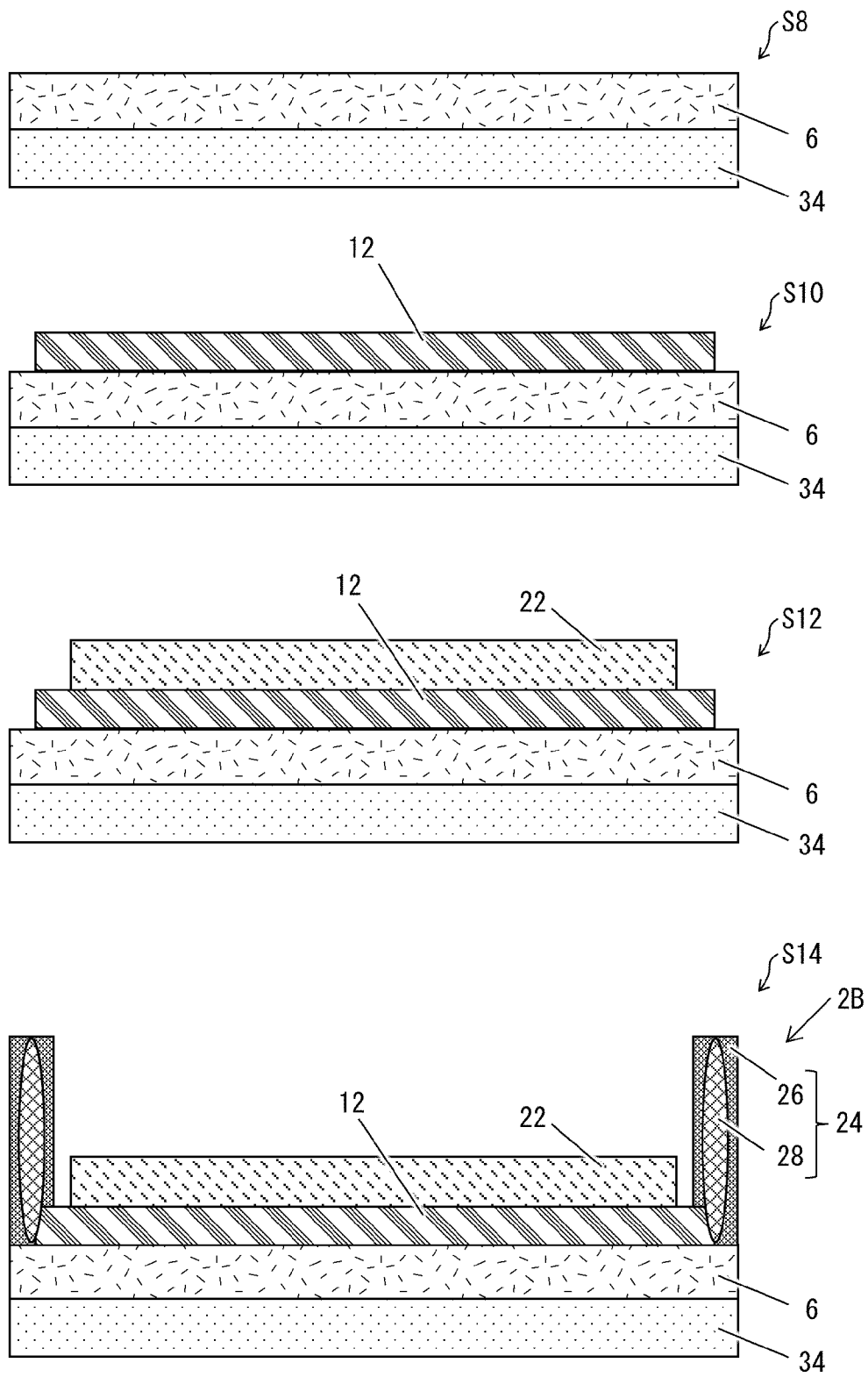
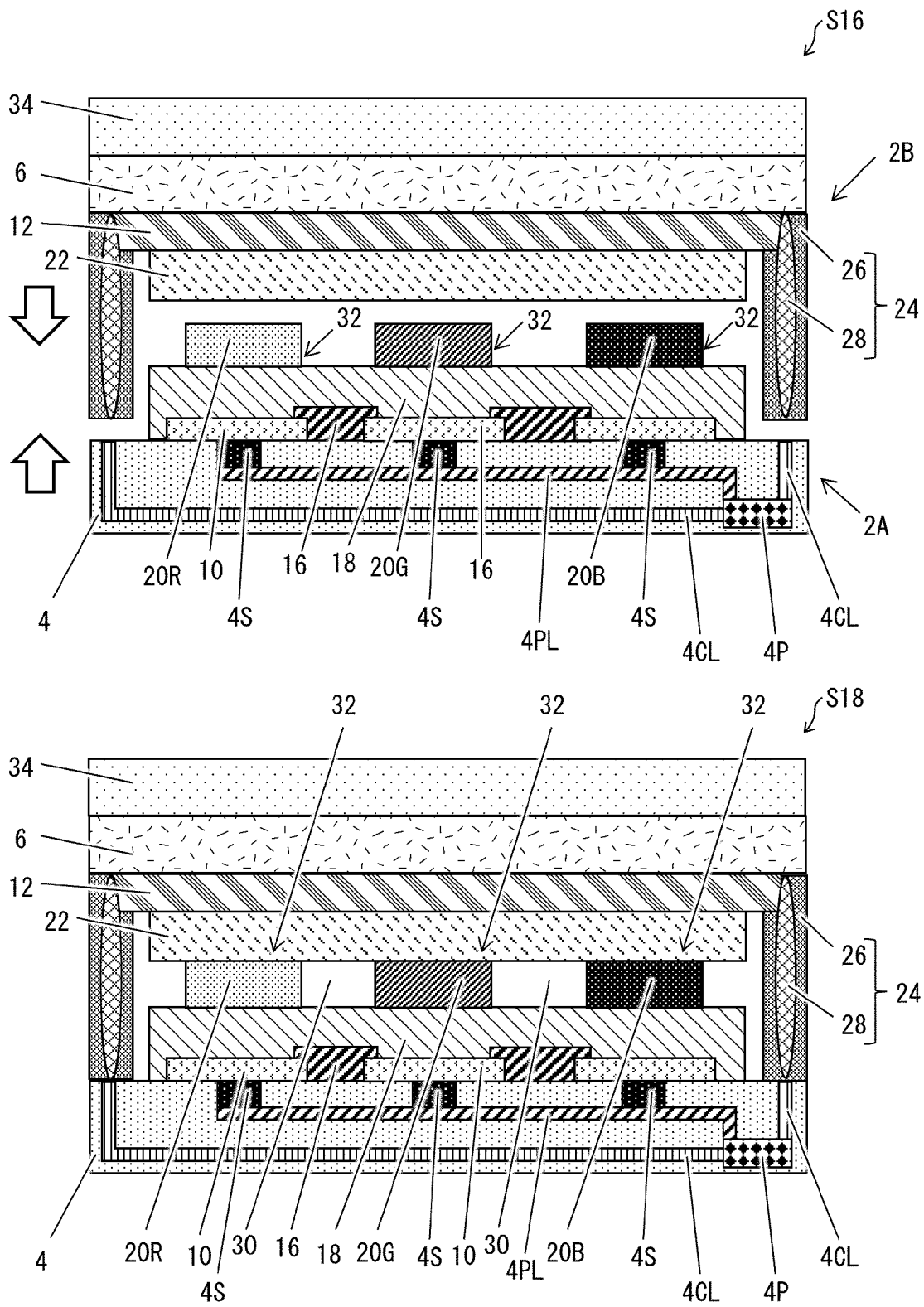
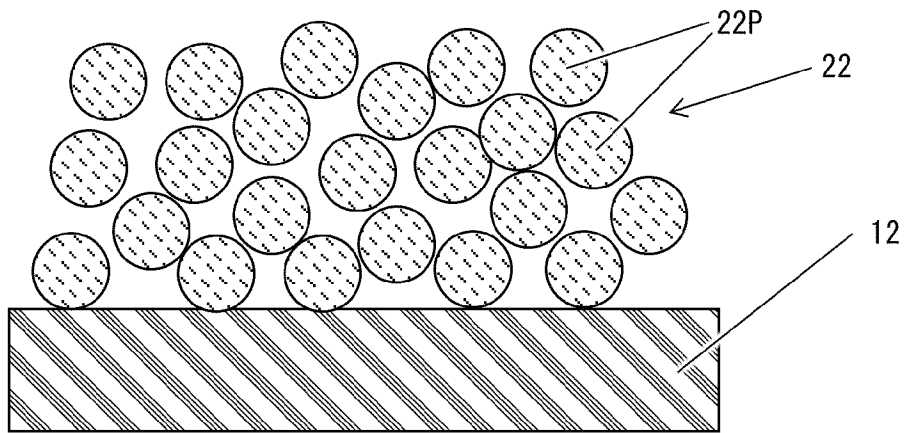


图 6



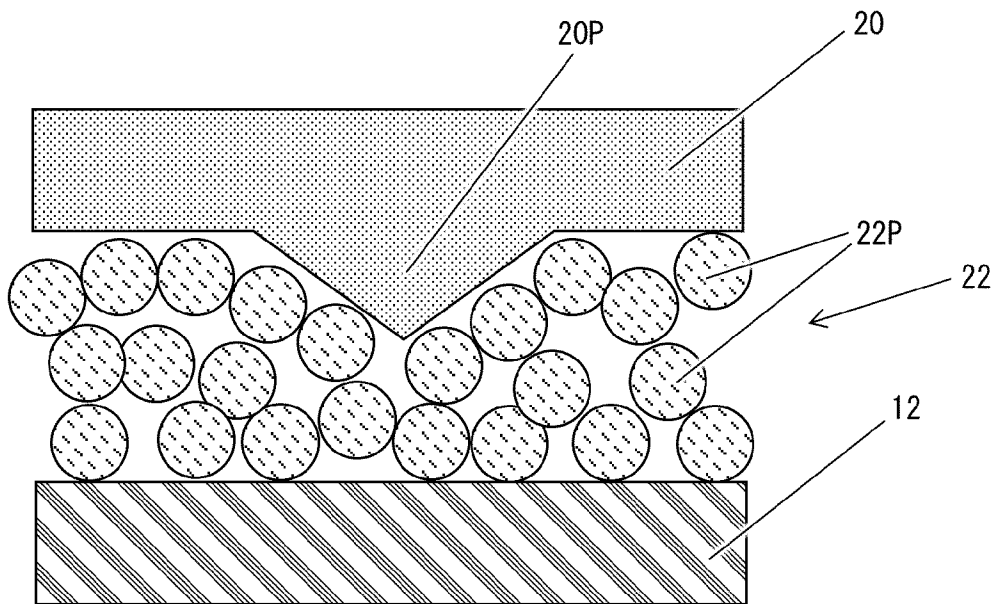
[図7]

図 7



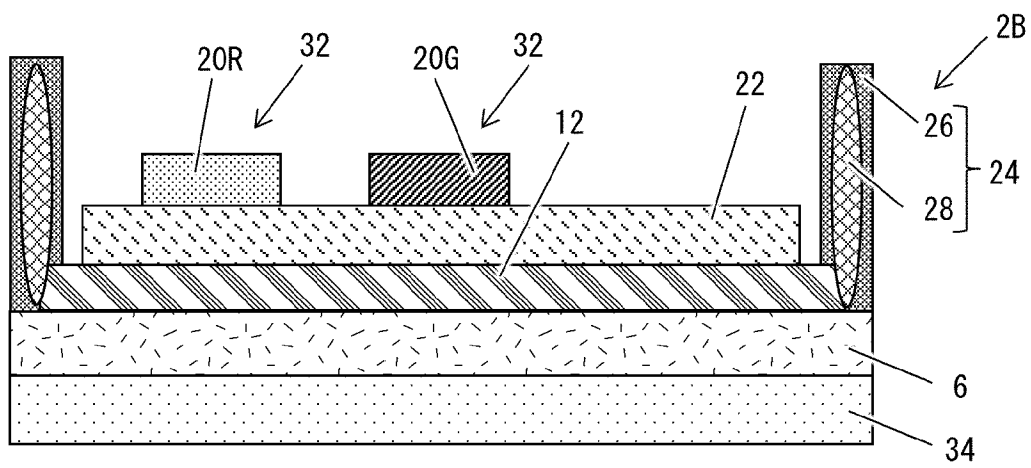
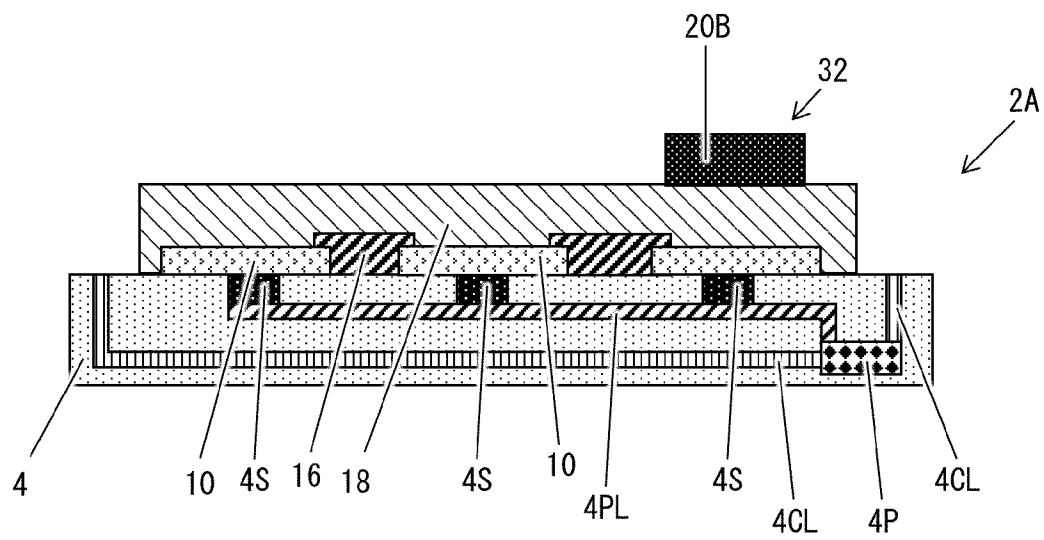
[図8]

図 8



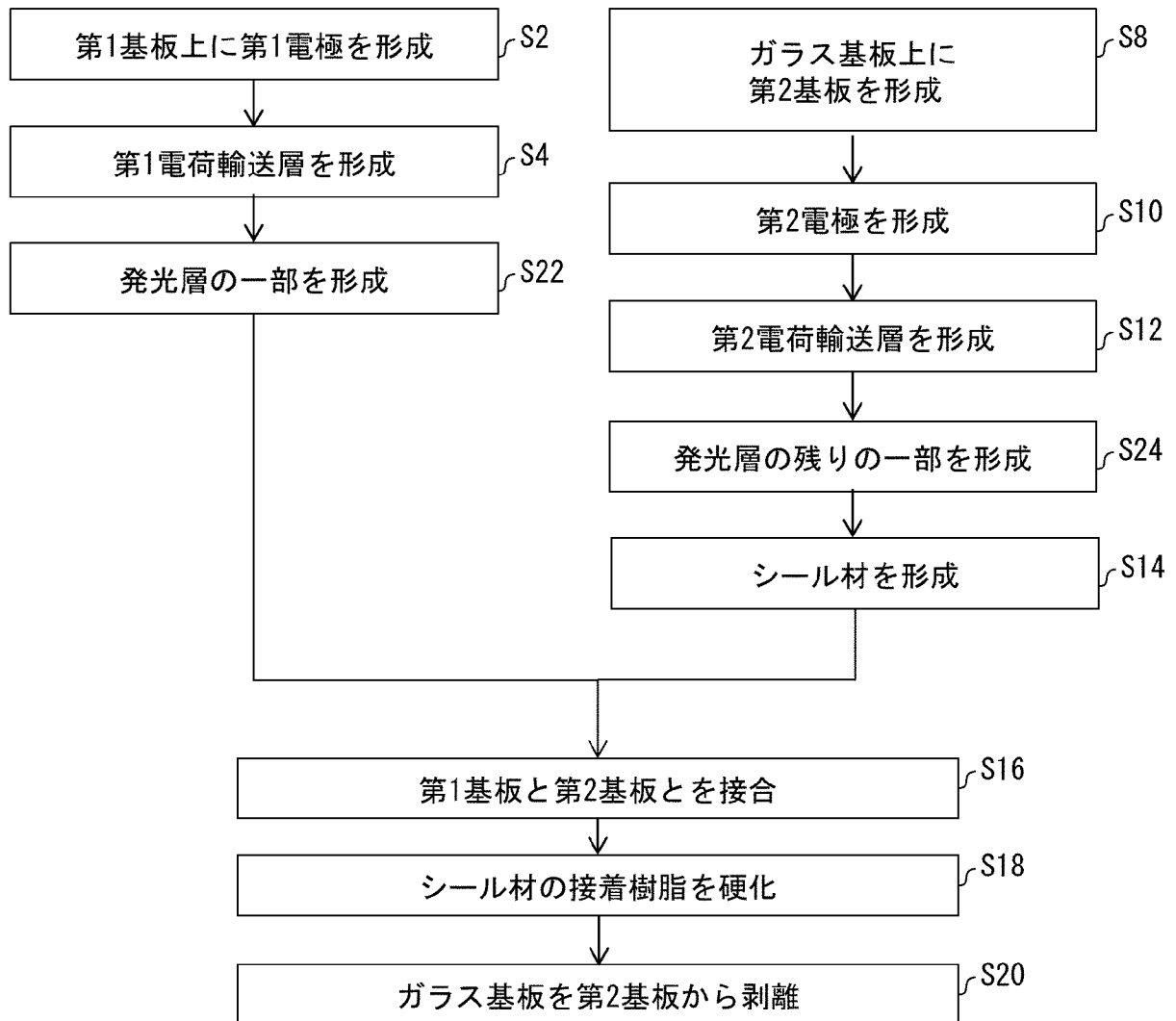
[図9]

図 9



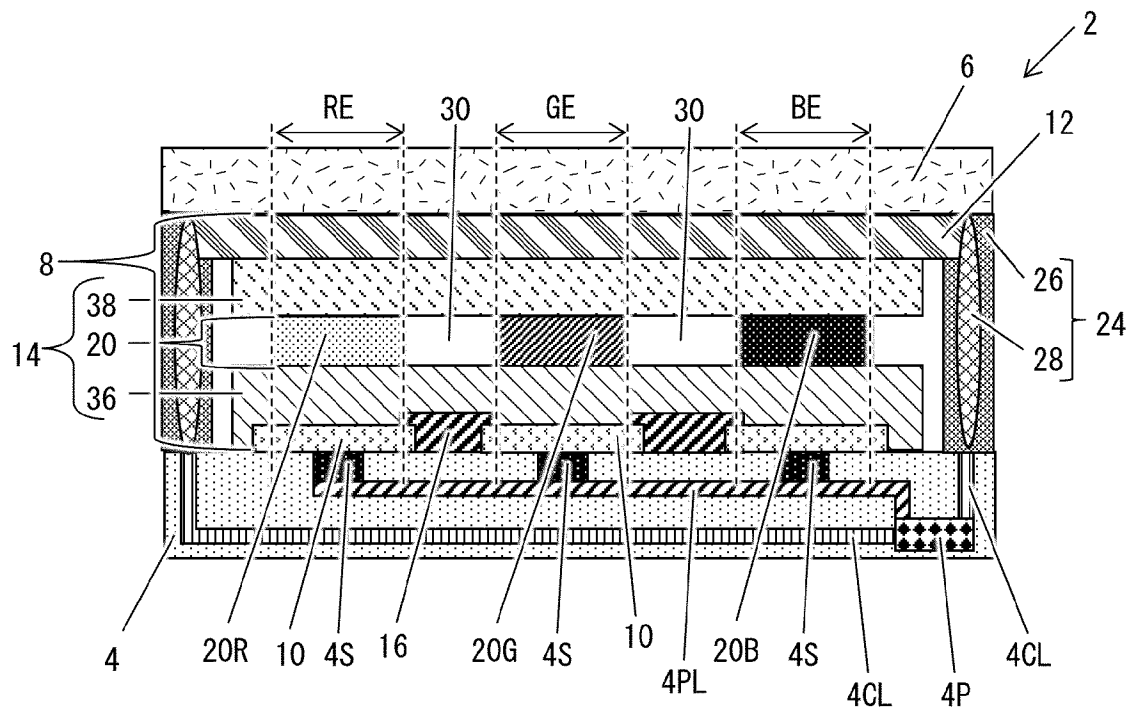
[図10]

図 10



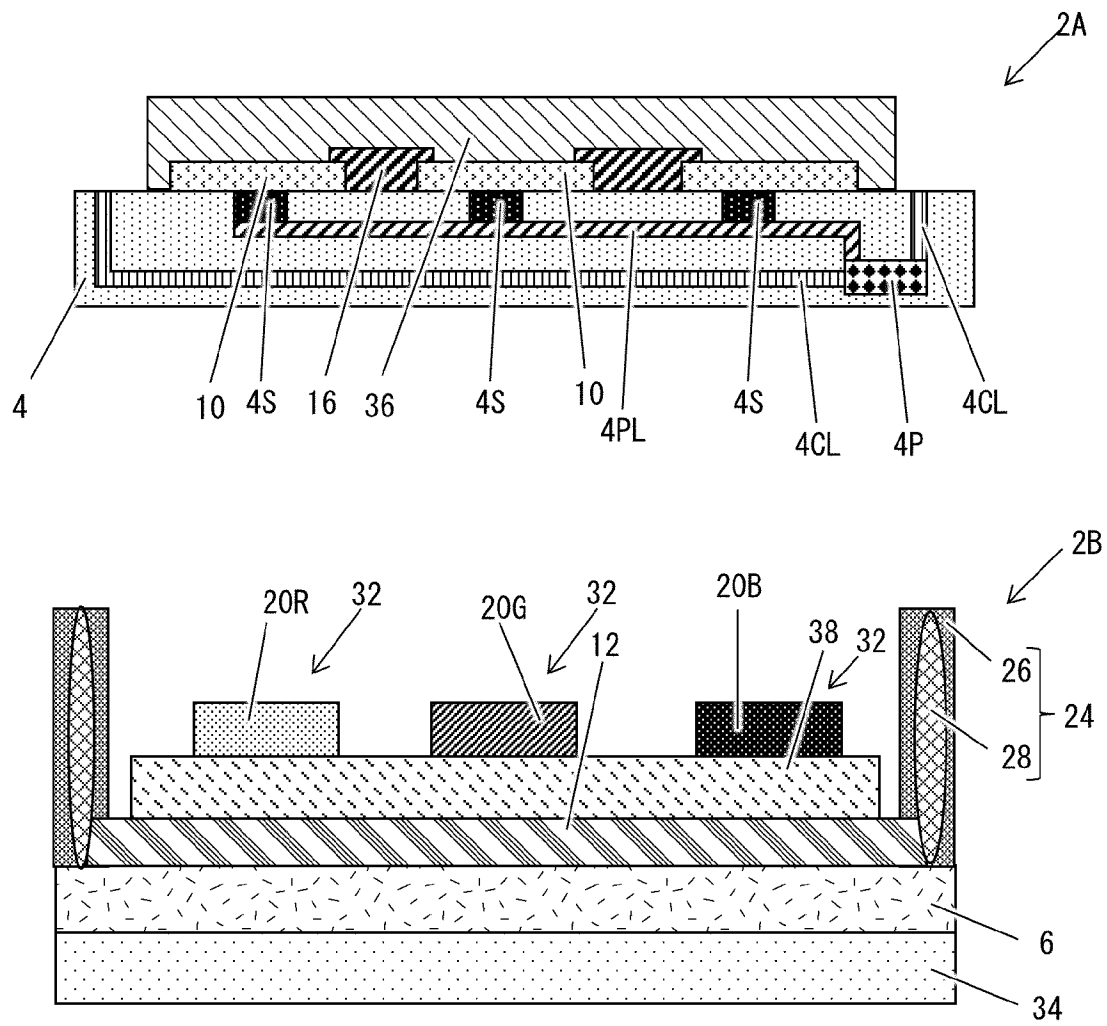
[図11]

図 11



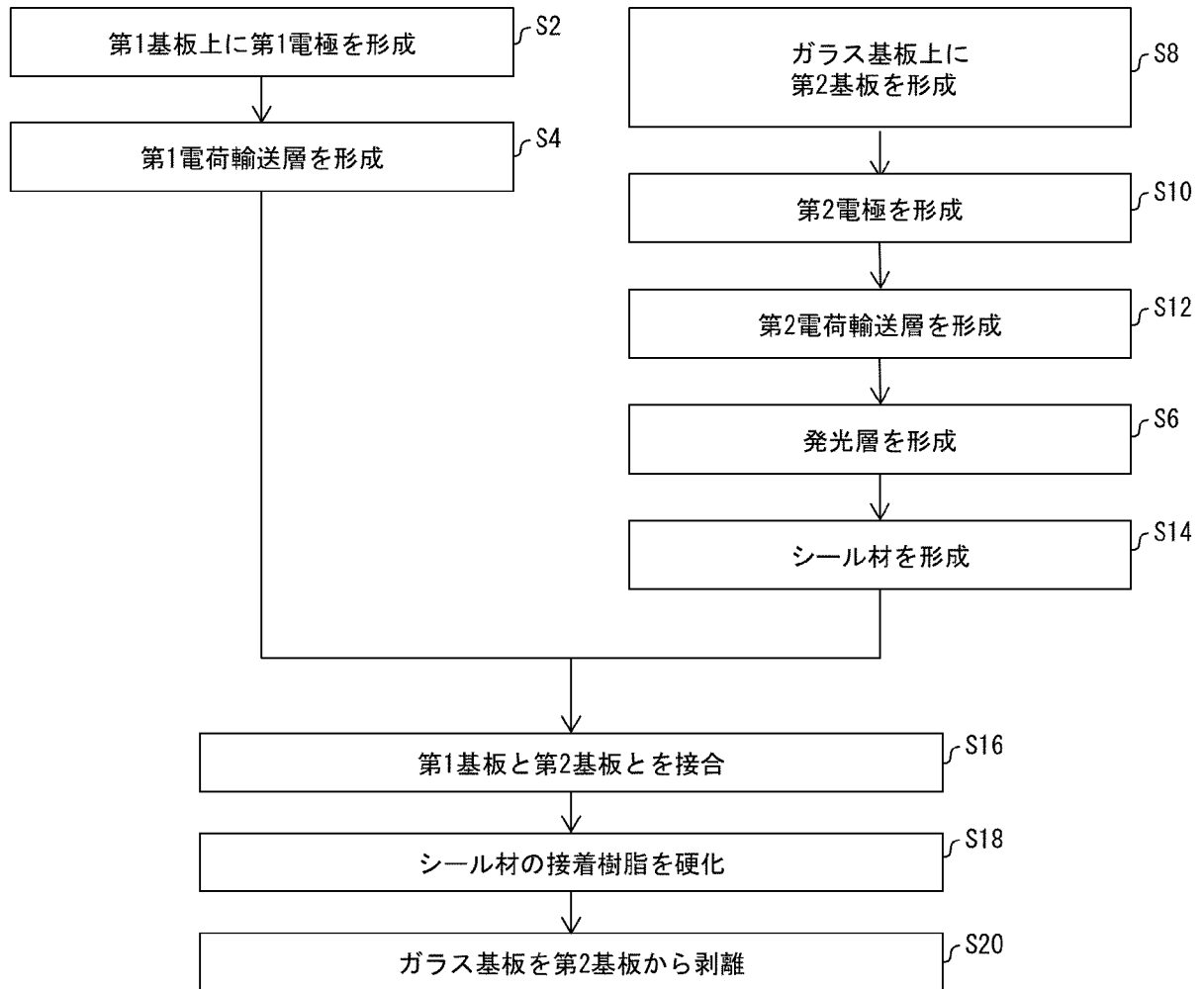
[図12]

図 12



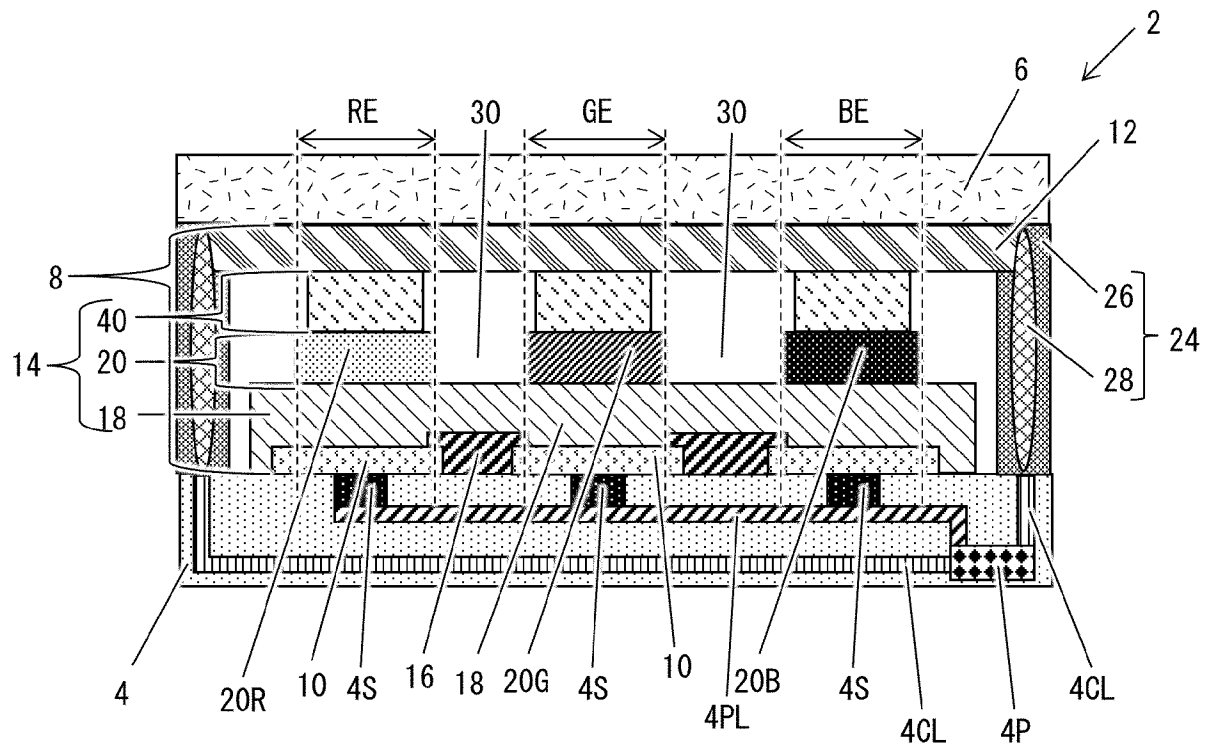
[図13]

図 13



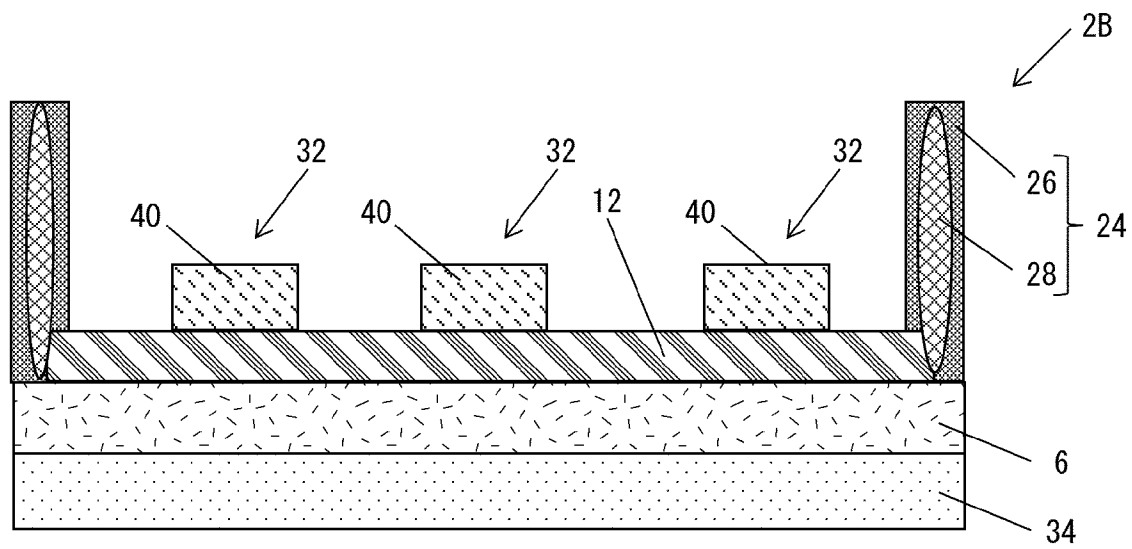
[図14]

図 14



[図15]

図 15



[図16]

図 16

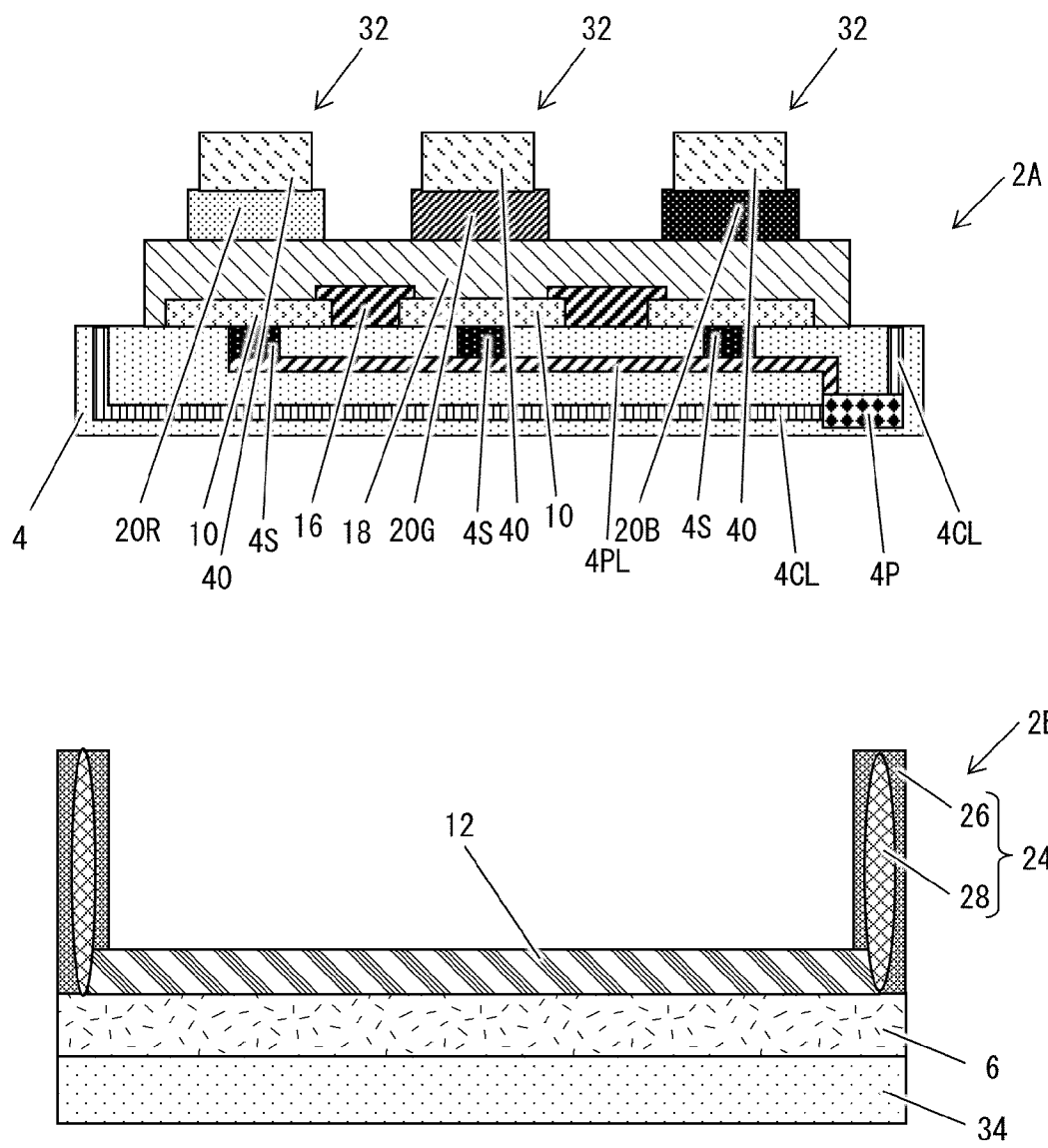
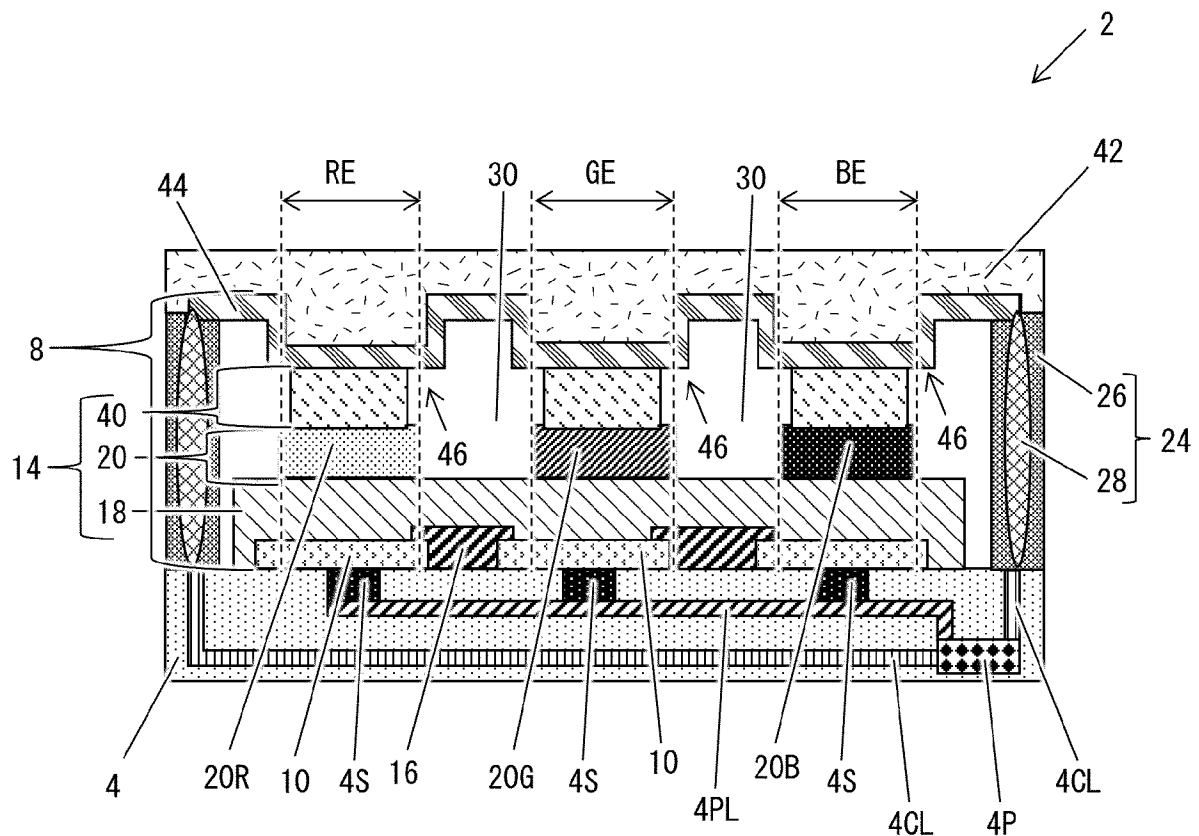


図 17

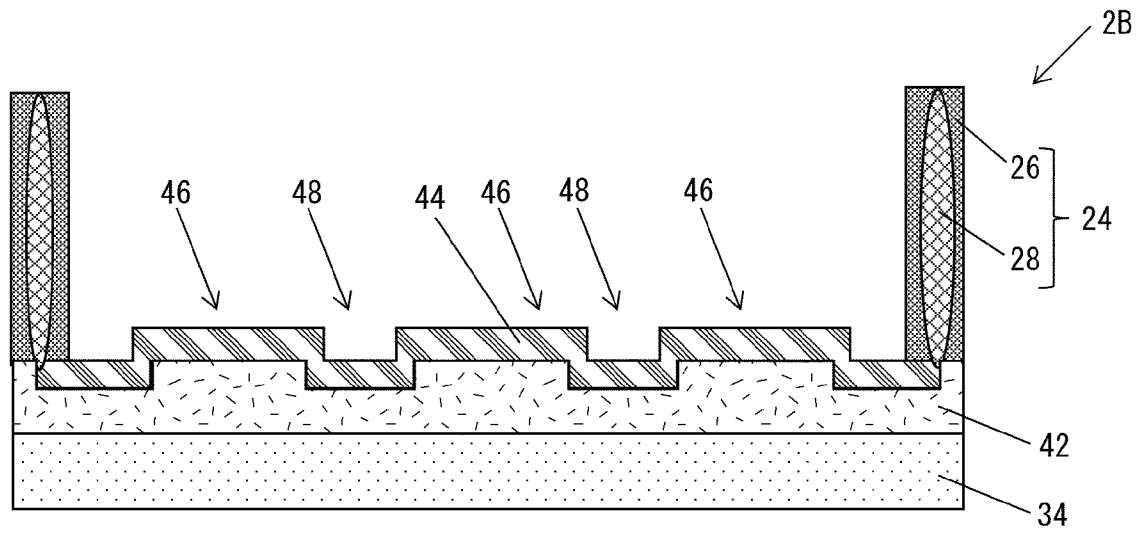


图 18



[図19]

図 19



[図20]

図 20

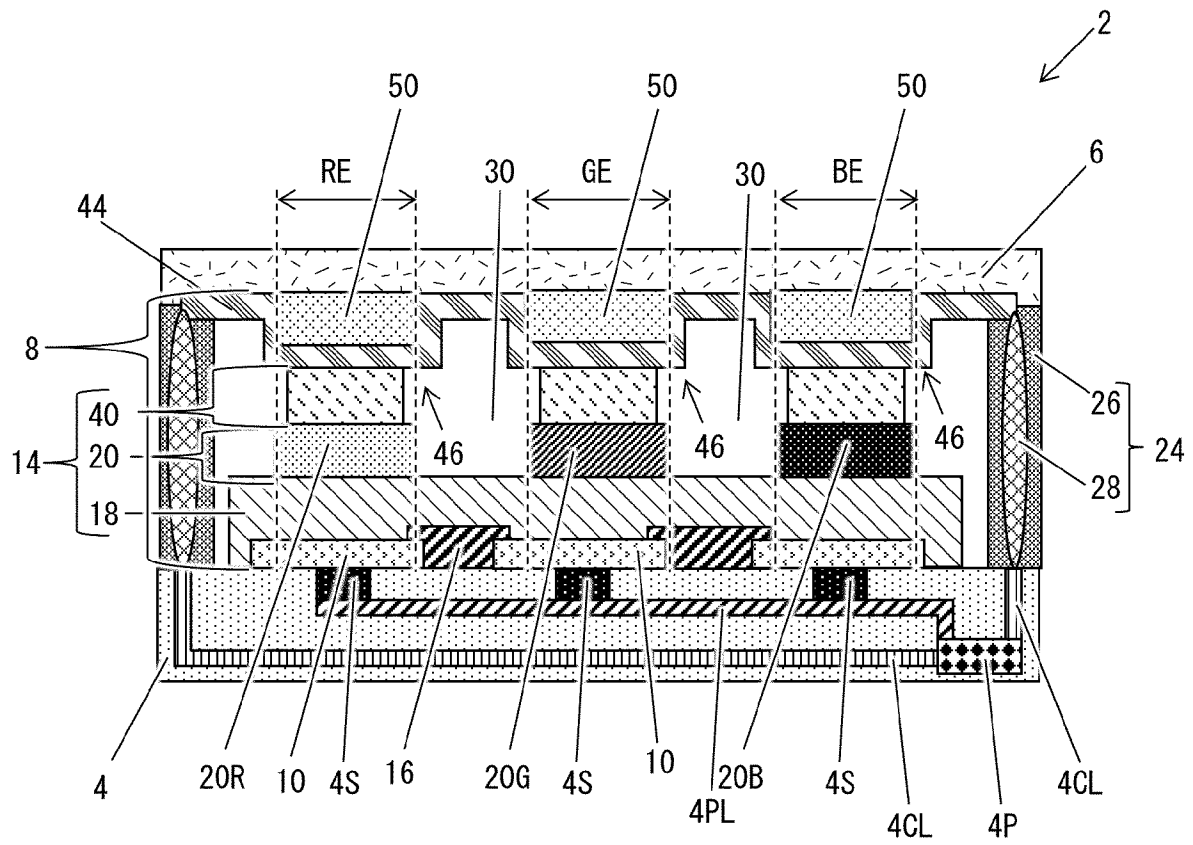


図 21

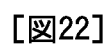
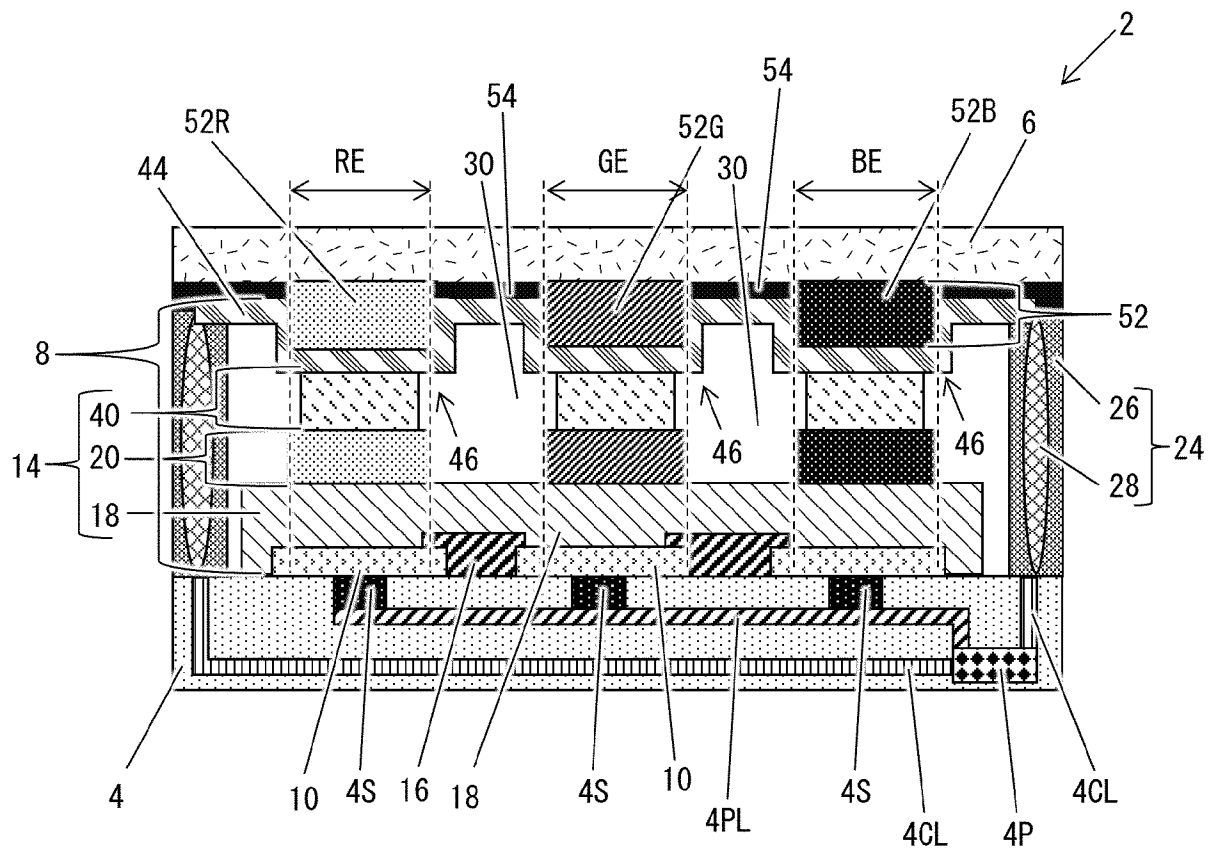
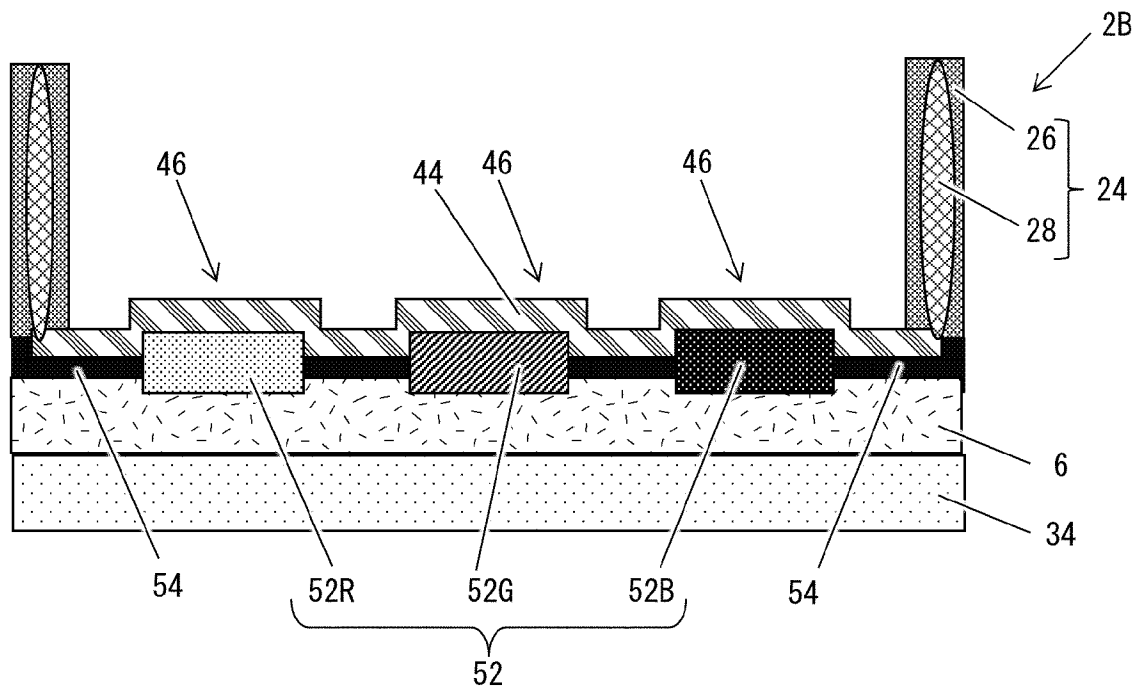


图 22



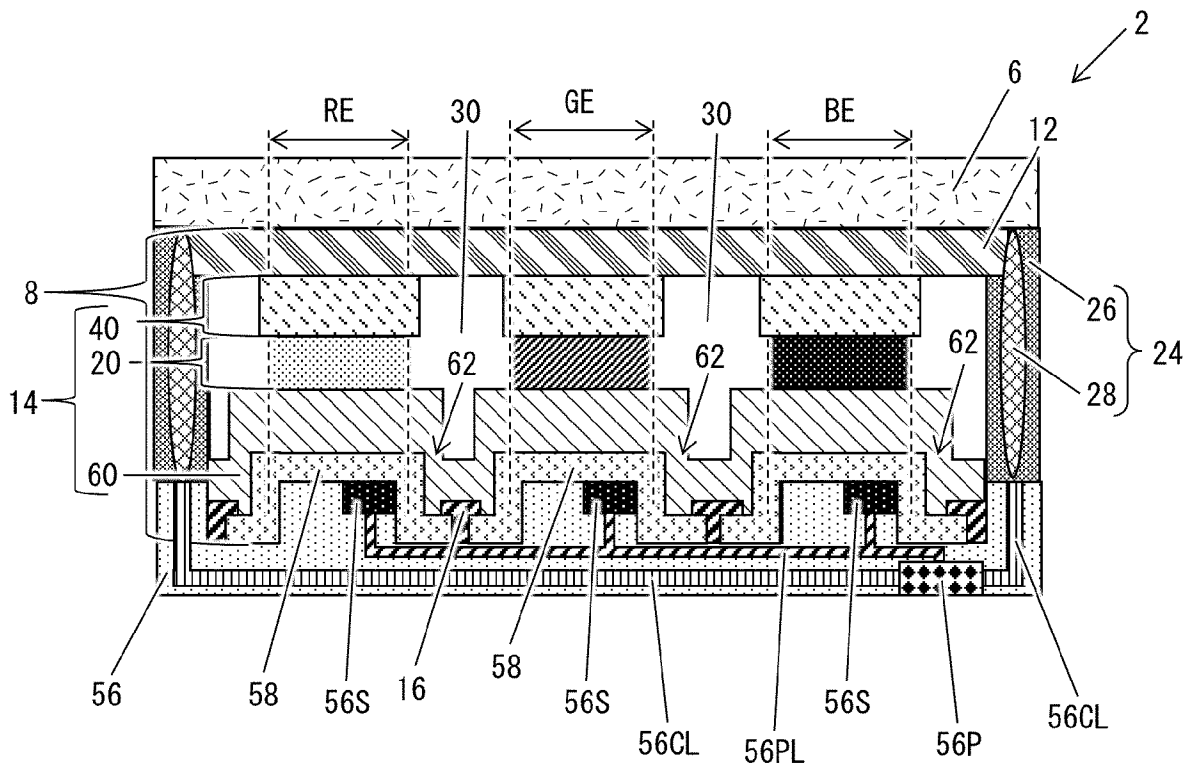
[図23]

図 23



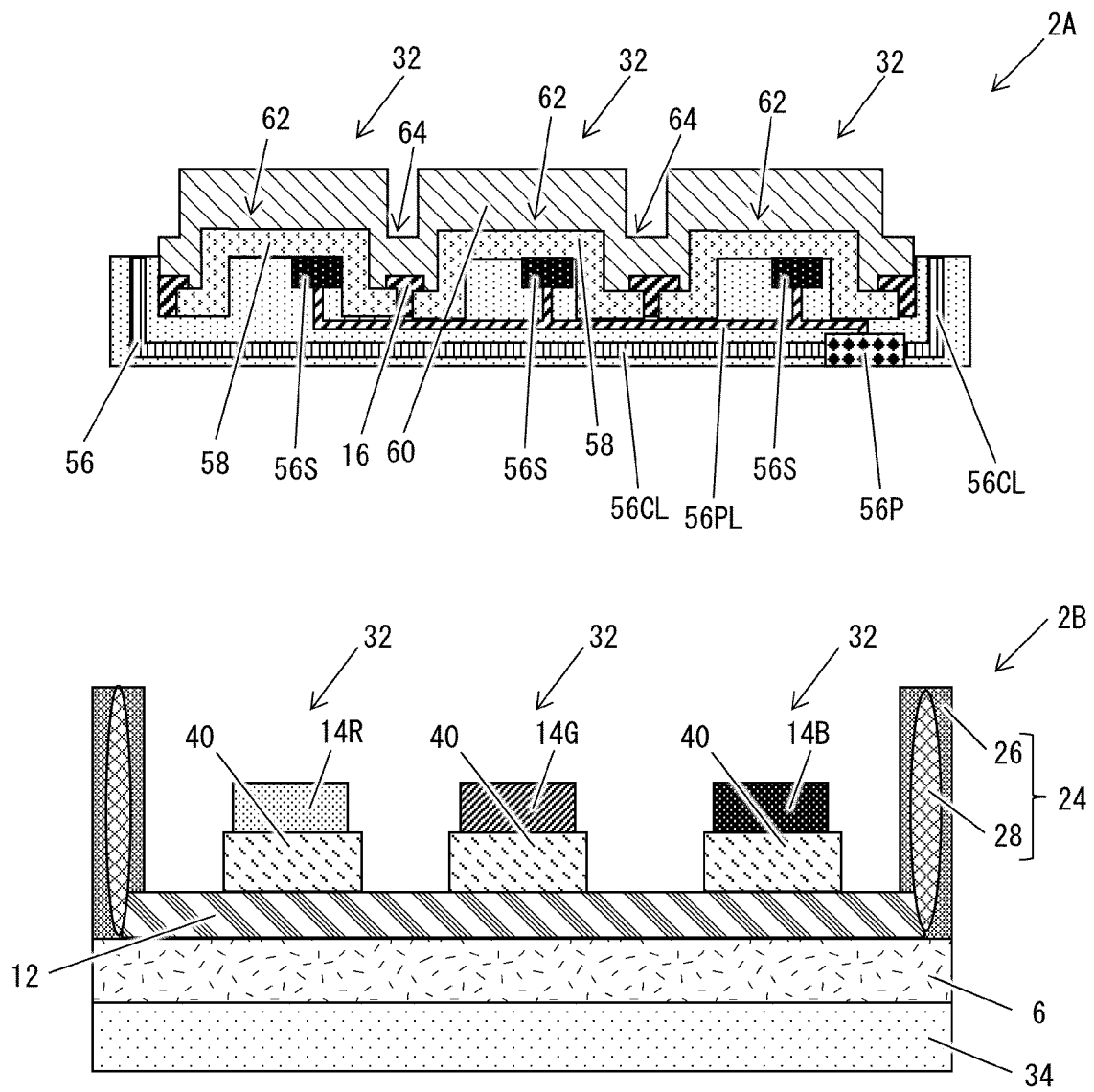
[図24]

図 24



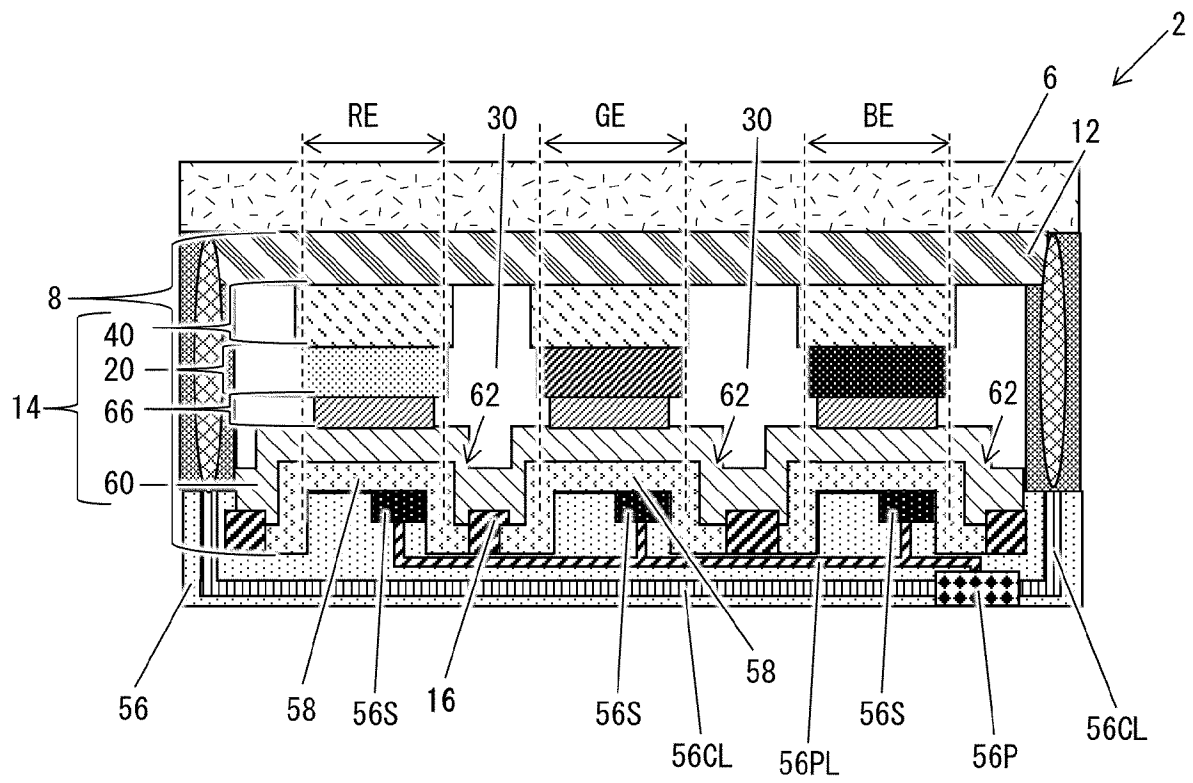
[図25]

図 25



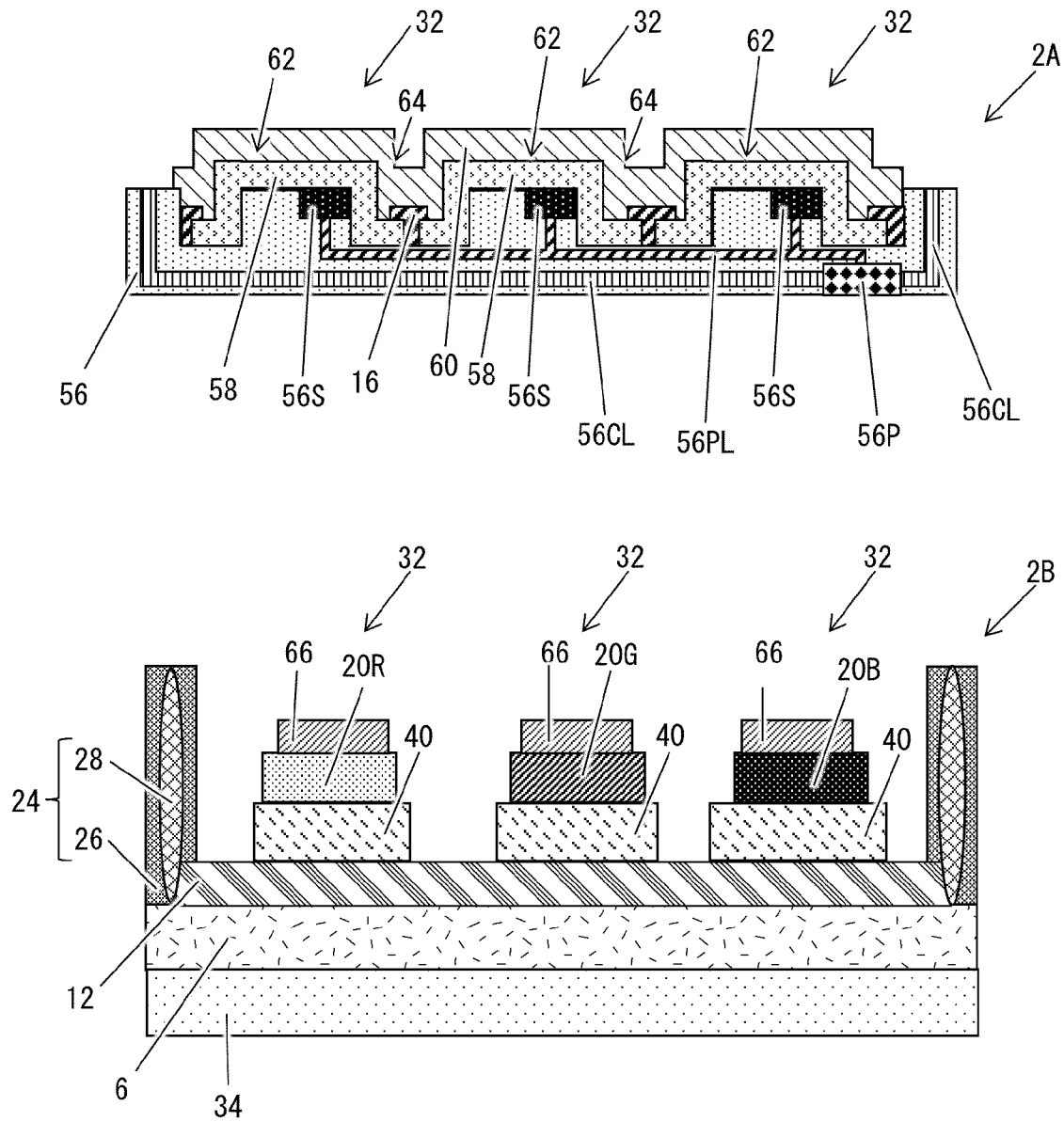
[図26]

図 26



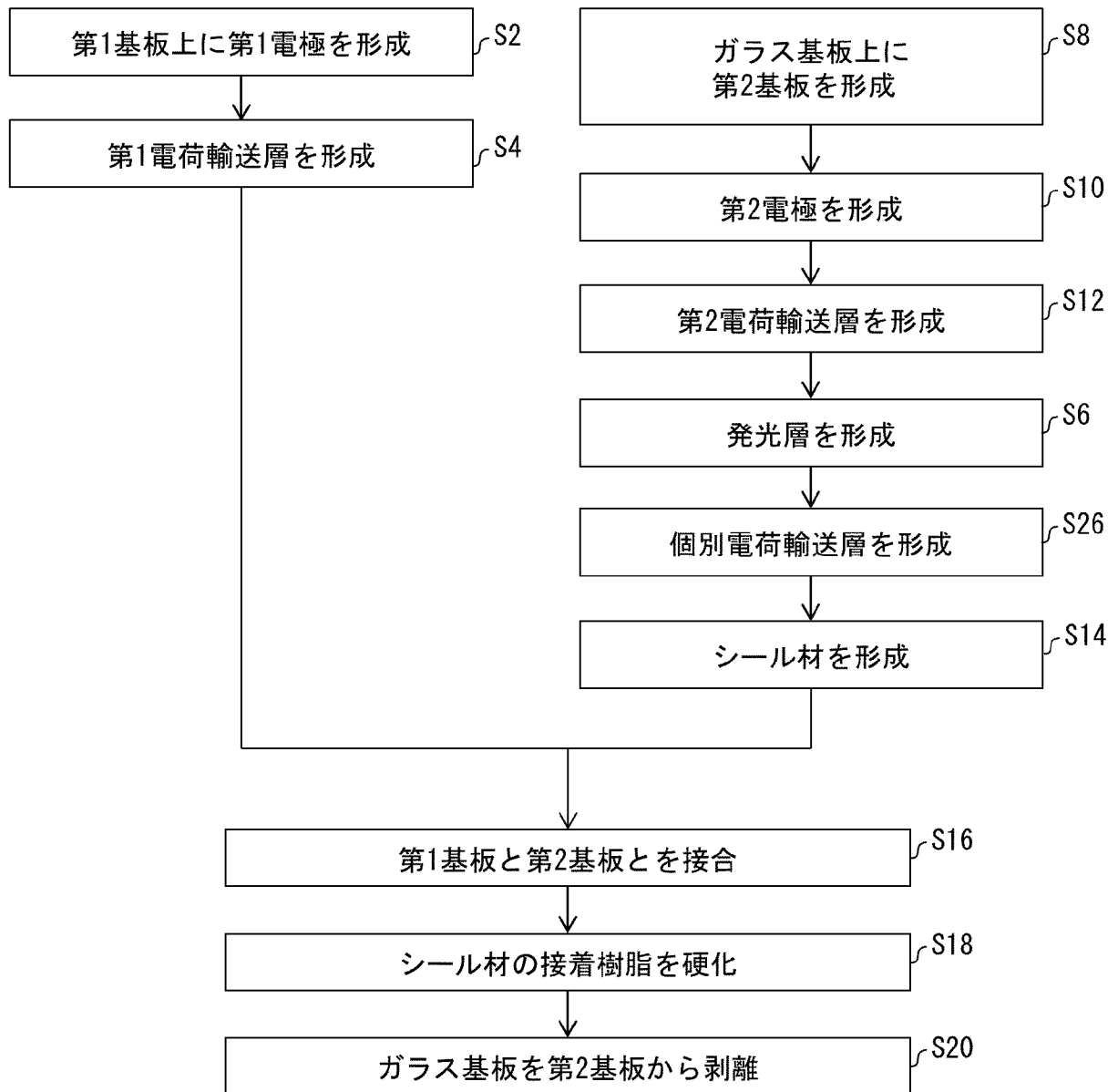
[図27]

図 27



[図28]

図 28



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/030638

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H05B33/12 (2006.01) i, G09F9/30 (2006.01) i, H01L27/32 (2006.01) i, H01L51/50 (2006.01) i, H05B33/02 (2006.01) i, H05B33/04 (2006.01) i, H05B33/06 (2006.01) i, H05B33/10 (2006.01) i, H05B33/14 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H05B33/12, G09F9/30, H01L27/32, H01L51/50, H05B33/02, H05B33/04, H05B33/06, H05B33/10, H05B33/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2018/0102093 A1 (SAMSUNG ELECTRONICS CO., LTD.) 12 April 2018, paragraphs [0052], [0058], [0068],	1, 3, 6-10, 12-13, 17
Y	[0111]-[0113], [0125]-[0131], fig. 3, 13, 16 & EP 3309852 A1 & KR 10-2018-0040038 A	2, 4-5, 11, 14-16, 18-23
A		24-38
Y	JP 2017-191154 A (SEIKO EPSON CORP.) 19 October 2017, paragraphs [0001], [0021]-[0026], [0056], [0070], fig. 1-3 & US 2017/0293170 A1, paragraphs [0001], [0033]-[0038], [0068], [0082], fig. 1-3	2, 18-23



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30.09.2019

Date of mailing of the international search report
08.10.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/030638

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-533156 A (UNIVERSITY OF FLORIDA RESEARCH FOUNDATION INC.) 20 December 2012, claims 1, 2, 20-22, paragraphs [0004], [0007], [0011], [0013], [0022], fig. 1, 6 & US 2012/0138894 A1, claims 1, 2, 20-22, paragraphs [0004], [0006], [0016], [0018], [0027], fig. 1, 6 & EP 2452372 A1 & TW 201119082 A & CN 102473800 A & KR 10-2012-0038472 A	4-5, 22
Y	JP 2018-110118 A (LG DISPLAY CO., LTD.) 12 July 2018, paragraphs [0001], [0074], [0078], [0079], [0089], fig. 4 & US 2018/0182828 A1, paragraphs [0002], [0085], [0089], [0090], [0100], fig. 4 & EP 3343629 A1 & KR 10-2018-0076813 A & CN 108258013 A	11
Y	JP 2017-174553 A (JAPAN DISPLAY INC.) 28 September 2017, paragraphs [0001], [0033], [0040]-[0042], fig. 12, 13 & US 2017/0279084 A1, paragraphs [0002], [0051], [0058]-[0060], fig. 12, 13 & CN 107221602 A & KR 10-2017-0110012 A	14-16
A	WO 2008/023626 A1 (KONICA MINOLTA HOLDINGS, INC.) 28 February 2008, entire text, all drawings (Family: none)	1-38

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05B33/12(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i,
H05B33/02(2006.01)i, H05B33/04(2006.01)i, H05B33/06(2006.01)i, H05B33/10(2006.01)i,
H05B33/14(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05B33/12, G09F9/30, H01L27/32, H01L51/50, H05B33/02, H05B33/04, H05B33/06, H05B33/10, H05B33/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2018/0102093 A1	1, 3, 6-10,
Y	(SAMSUNG ELECTRONICS CO., LTD.)	12-13, 17
	2018.04.12, [0052], [0058], [0068], [0111]-[0113], [0125]-[0131],	2, 4-5, 11,
A	FIG. 3, FIG. 13, FIG. 16	14-16, 18-23
	& EP 3309852 A1 & KR 10-2018-0040038 A	24-38

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

30.09.2019

国際調査報告の発送日

08.10.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

川口 聖司

20

4408

電話番号 03-3581-1101 内線 3271

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-191154 A (セイコーエプソン株式会社) 2017. 10. 19, [0001], [0021]-[0026], [0056], [0070], [図 1]-[図 3] & US 2017/0293170 A1, [0001], [0033]-[0038], [0068], [0082], FIG. 1-FIG. 3	2, 18-23
Y	JP 2012-533156 A (ユニバーシティ オブ フロリダ リサーチ ファウンデーション, インク.) 2012. 12. 20, [請求項 1], [請求項 2], [請求項 20]-[請求項 22], [0004], [0007], [0011], [0013], [0022], [図 1], [図 6] & US 2012/0138894 A1, [Claim1], [Claim2], [Claim20]-[Claim22], [0004], [0006], [0016], [0018], [0027], Figure1, Figure6 & EP 2452372 A1 & TW 201119082 A & CN 102473800 A & KR 10-2012-0038472 A	4-5, 22
Y	JP 2018-110118 A (エルジー ディスプレイ カンパニー リミテッド) 2018. 07. 12, [0001], [0074], [0078], [0079], [0089], [図 4] & US 2018/0182828 A1, [0002], [0085], [0089], [0090], [0100], FIG. 4 & EP 3343629 A1 & KR 10-2018-0076813 A & CN 108258013 A	11
Y	JP 2017-174553 A (株式会社ジャパンディスプレイ) 2017. 09. 28, [0001], [0033], [0040]-[0042], [図 12], [図 13] & US 2017/0279084 A1, [0002], [0051], [0058]-[0060], FIG. 12, FIG. 13 & CN 107221602 A & KR 10-2017-0110012 A	14-16
A	WO 2008/023626 A1 (コニカミノルタホールディングス株式会社) 2008. 02. 28, 全文, 全図 (ファミリーなし)	1-38