

(21)申請案號：102134506

(22)申請日：中華民國 102 (2013) 年 09 月 25 日

(51)Int. Cl. : **H03K17/08 (2006.01)**

(30)優先權：2012/09/27 美國

13/628, 602

(71)申請人：萬國半導體股份有限公司 (美國) ALPHA AND OMEGA SEMICONDUCTOR
INCORPORATED (US)

美國

(72)發明人：雷 燮光 LUI, SIK K. (US)

(74)代理人：李國光；張仲謙

申請實體審查：有 申請專利範圍項數：22 項 圖式數：6 共 27 頁

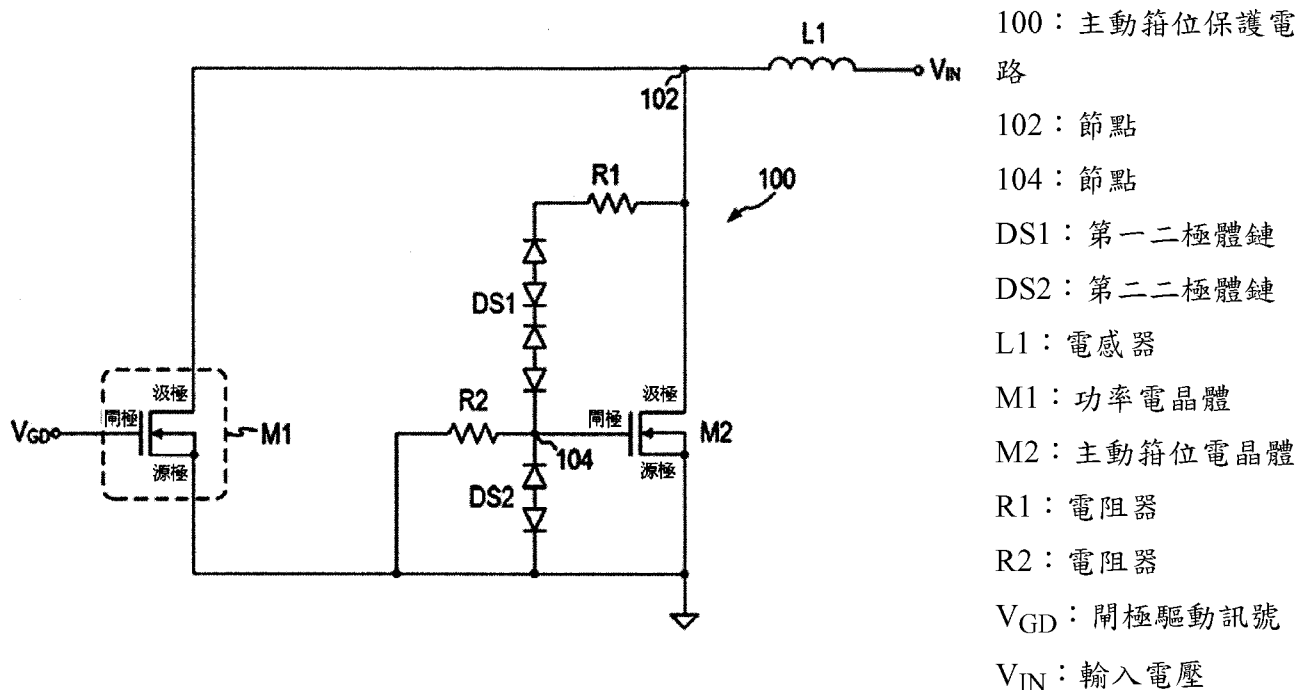
(54)名稱

用於高頻切換的功率半導體器件之主動箝位保護電路

ACTIVE CLAMP PROTECTION CIRCUIT FOR POWER SEMICONDUCTOR DEVICE FOR HIGH FREQUENCY SWITCHING

(57)摘要

本發明係揭露一種功率電晶體之保護電路，包括一個與功率電晶體並聯的第一電晶體，其中控制端藉由第一電阻元件連接到第一電壓源；並且，第一組二極體連接在第一電晶體的第一端和控制端之間。在實際運行中，第一電晶體的第一端的電壓，被箝位在箝位電壓，當功率電晶體的第一端發生過電壓情況時，接通第一電晶體，使電流正向傳導。



第 4 圖

(21)申請案號：102134506

(22)申請日：中華民國 102 (2013) 年 09 月 25 日

(51)Int. Cl. : **H03K17/08 (2006.01)**

(30)優先權：2012/09/27 美國

13/628, 602

(71)申請人：萬國半導體股份有限公司 (美國) ALPHA AND OMEGA SEMICONDUCTOR
INCORPORATED (US)

美國

(72)發明人：雷 燮光 LUI, SIK K. (US)

(74)代理人：李國光；張仲謙

申請實體審查：有 申請專利範圍項數：22 項 圖式數：6 共 27 頁

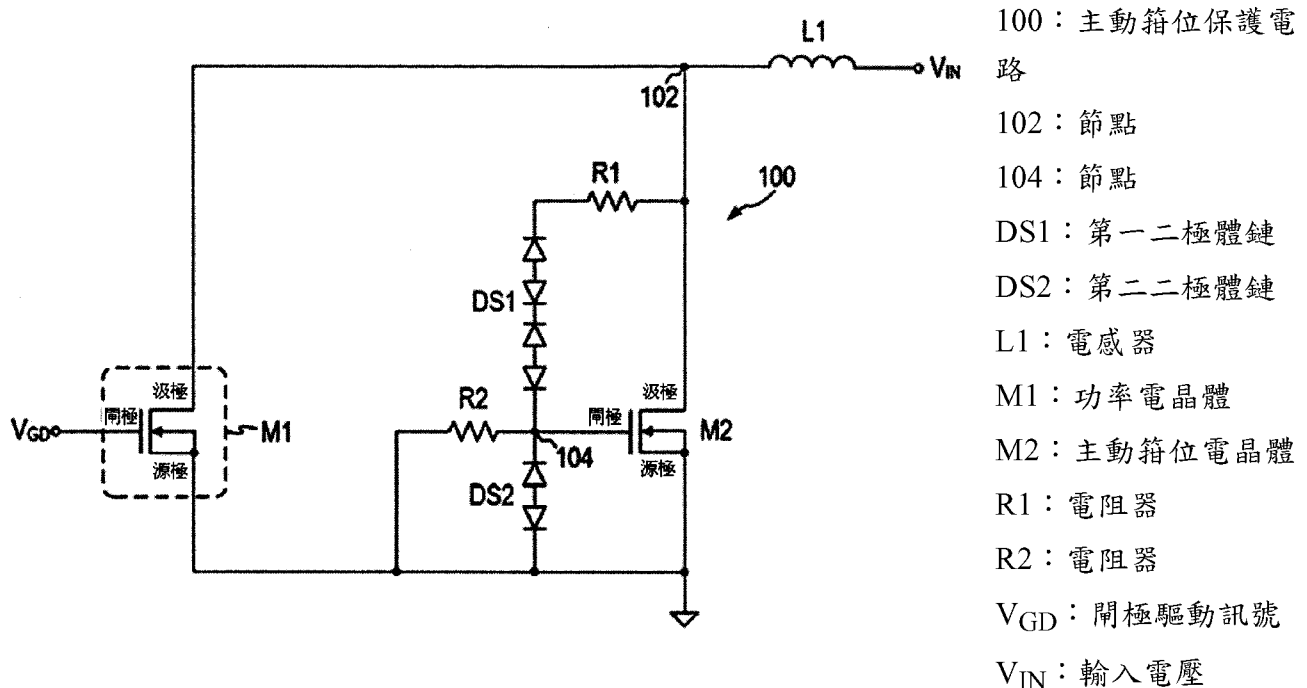
(54)名稱

用於高頻切換的功率半導體器件之主動箝位保護電路

ACTIVE CLAMP PROTECTION CIRCUIT FOR POWER SEMICONDUCTOR DEVICE FOR HIGH FREQUENCY SWITCHING

(57)摘要

本發明係揭露一種功率電晶體之保護電路，包括一個與功率電晶體並聯的第一電晶體，其中控制端藉由第一電阻元件連接到第一電壓源；並且，第一組二極體連接在第一電晶體的第一端和控制端之間。在實際運行中，第一電晶體的第一端的電壓，被箝位在箝位電壓，當功率電晶體的第一端發生過電壓情況時，接通第一電晶體，使電流正向傳導。



第 4 圖

【發明摘要】

【中文發明名稱】 用於高頻切換的功率半導體器件之主動箝位保護電路

【英文發明名稱】 ACTIVE CLAMP PROTECTION CIRCUIT FOR POWER
SEMICONDUCTOR DEVICE FOR HIGH FREQUENCY SWITCHING

【中文】

本發明係揭露一種功率電晶體之保護電路，包括一個與功率電晶體並聯的第一電晶體，其中控制端藉由第一電阻元件連接到第一電壓源；並且，第一組二極體連接在第一電晶體的第一端和控制端之間。在實際運行中，第一電晶體的第一端的電壓，被箝位在箝位電壓，當功率電晶體的第一端發生過電壓情況時，接通第一電晶體，使電流正向傳導。

【英文】

A protection circuit for a power transistor includes a first transistor connected in parallel with the power transistor and having a control terminal connected to a first power supply voltage through a first resistive element; and a first set of diodes connected between a first terminal and a control terminal of the first transistor. In operation, the voltage at the first terminal of the first transistor is clamped to a clamp voltage and the first transistor is turned on to conduct current in a forward conduction mode when an over-voltage condition occurs at a first terminal of the power transistor.

【指定代表圖】 第(4)圖。

【代表圖之符號簡單說明】

100：主動箝位保護電路

102：節點

104：節點

DS1：第一二極體鏈

DS2：第二二極體鏈

L1：電感器

M1：功率電晶體

M2：主動箝位電晶體

R1：電阻器

R2：電阻器

V_{IN} ：輸入電壓

V_{GD} ：閘極驅動訊號

【特徵化學式】

無



【發明說明書】

【中文發明名稱】 用於高頻切換的功率半導體器件之主動箝位保護電路

【英文發明名稱】 ACTIVE CLAMP PROTECTION CIRCUIT FOR POWER
SEMICONDUCTOR DEVICE FOR HIGH FREQUENCY SWITCHING

【技術領域】

【0001】 本發明是有關於功率半導體元件的保護電路，尤其是有關於用於保護功率半導體元件的同時還能進行高頻切換的主動箝位保護電路。

【先前技術】

【0002】 功率MOSFET等功率電晶體常用於切換導電負載。這種功率電晶體包括保護積體電路，用於在負載短路情況下、汲極過電壓情況下以及靜電放電（ESD）情況下保護電晶體。對於功率金氧半導體場效電晶體（Metal Oxide Semiconductor Field Effect Transistor, MOSFET）來說，這種保護電路還包括電流限制元件，保護電晶體免受安全運行環境之外的操作所帶來的損害。這種保護電路還包括在汲極端的高電壓保護電路，保護MOSFET不受過電壓瞬態帶來的損害。

【0003】 確切地說，當功率電晶體在正常運行中斷開感應負載時，功率電晶體必須吸收儲存在負載電感器（inductor）中的能量。在感應負載斷開時發生的過電壓瞬態，對於功率MOSFET元件來說，通常稱為非箝位感應切換（UIS）事件。當發生UIS事件時，雖然功率MOSFET斷開，但是汲極和源極結處於雪崩模式，並且傳導大量的

電流。沒有任何電路保護的話，可能會打開寄生雙極電晶體，對電晶體元件造成無法修復的損壞。

【0004】 美國專利5,079,608、 5,324,971和 5,365,099中提出了利用主動箝位防止過電壓情況發生的保護電路。第1圖為專利US5,079,608中的第1圖，表示一種功率MOSFET Q2，連接到含有二極體D3、D4的二極體鏈的主動箝位保護電路。功率MOSFET Q2還具有電阻 R_{g1} 、 R_{g2} ，連接在MOSFET元件的閘極驅動節點和閘極端之間。電阻 R_{g1} 、 R_{g2} 的串聯電阻與閘極電容相結合，可以減小功率MOSFET電晶體Q2的切換速度，否則它的切換速度是相當快的。第2圖為專利US5,365,099中的第2圖，表示一個功率MOSFET連接到主動箝位保護電路上，作為一個二極體鏈，形成在多晶矽中，為功率MOSFET提供溫度補償保持電壓。

【0005】 簡單來說，主動箝位保護電路包括一對或多對背對背二極體串聯在受保護的電晶體元件的汲極和閘極端之間。在實際運行中，可以選擇在功率電晶體正常運行時，其中一個二極體反向偏置，剩餘的二極體將正向偏置。二極體鏈的反向和正向偏壓之和，提供功率MOSFET汲極端的箝位電壓，功率電晶體元件的箝位電壓低於雪崩電壓。因此，二極體鏈將功率電晶體的保持電壓箝位至二極體的總雪崩電壓。

【0006】 在UIS情況下，當功率電晶體斷開切斷感應負載時，功率電晶體的汲極端會出現過電壓狀態，功率電晶體必須消耗感應回掃能量。在UIS情況下，二極體鏈中的反向偏置二極體將擊穿，二極體鏈傳導電流。流經二極體鏈的電流會使功率電晶體閘極端的電壓升高，接通功率電晶體元件。由於導電模式下感應回掃以及功率

電晶體接通，而不是在功率電晶體斷開時處於較不必要的雪崩模式，因此電晶體消耗過量的功率。

【0007】 當使用主動箝位保護電路時，由於電晶體元件必須可以被保護電路接通，受保護的功率電晶體元件的閘極不能接地。因此，通常使用閘極電阻器，例如專利US 5,079,608中使用的閘極電阻 R_{g1} 、 R_{g2} ，用於允許電晶體的閘極端流動。

【發明內容】

【0008】 依據本發明的一個實施例，一種功率電晶體之保護電路，其中功率電晶體的第一端用於驅動負載，第二端耦合到第一電壓源，控制端用於接收控制訊號，保護電路包括一個第一電晶體，其中第一端耦合到功率電晶體的第一端，第二端耦合到第一電壓源，控制端藉由第一電阻元件耦合到第一電壓源；並且，第一組二極體連接在第一電晶體的第一端和控制端之間。在實際運行中，第一電晶體的第一端和控制端之間的電壓，被箝位在第一組二極體所有二極體電壓的總和處，二極體電壓包括正向電壓或反向電壓。當功率電晶體的第一端發生過電壓情況時，接通第一電晶體，使電流正向傳導。

【0009】 依據本發明的另一方面，功率電晶體的第一端用於驅動負載，第二端耦合到第一電壓源，控制端用於接收控制訊號，一種保護這種功率電晶體之方法包括製備一個第一電晶體，與功率電晶體並聯，並且控制端藉由第一電阻元件連接到第一電壓源；在功率電晶體的第一端，探測過電壓情況；當探測到過電壓情況時，接通第一電晶體，使電流正向傳導；將功率電晶體第一端處的電壓箝位到第一箝位電壓。

【0010】 參照以下的詳細說明及圖式後，將更好地理解本發明。

【圖式簡單說明】

【0011】 第1圖為美國專利號5,079,608中的第1圖，表示一種連接到主動箝位保護電路上之功率MOSFET Q2。

第2圖為美國專利號5,365,099中的第2圖，表示一種連接到主動箝位保護電路上之功率MOSFET。

第3圖表示一種用於保護功率電晶體的典型的主動箝位保護電路之電路圖。

第4圖表示依據本發明的一個實施例，一種用於保護功率電晶體的主動箝位保護電路之電路圖。

第5圖表示依據本發明的一個實施例，一種帶有箝位電晶體和功率電晶體的積體電路之俯視圖。

第6圖表示依據本發明的一個可選實施例，一種帶有箝位電晶體和功率電晶體的積體電路之俯視圖。

【實施方式】

【0012】 以下結合實施例與圖式對本發明的技術方案作進一步地說明。

【0013】 根據本發明的原理，一種用於功率電晶體切換導電負載的主動箝位保護電路，包括一個接地的主動箝位電晶體，與受保護的功率電晶體並聯。主動箝位電晶體的閘極端藉由一個電阻器連接到地電壓，使主動箝位電晶體在正常工作時保持斷開，但是在發生非箝位感應切換（UIS）情況時，主動箝位電晶體接通，吸收感應能量。在這種情況下，受保護的功率電晶體閘極端可以直接連接閘極驅動訊號，而不會干涉閘極電阻，閘極電阻可能會減緩功率電晶體的切換速度。

【0014】 第3圖表示一種用於保護功率電晶體的典型的主動箝位保護電路之電路圖。參見第3圖，功率電晶體M1即本說明中的MOSFET，用於切換感應負載，表示為電感器L1連接到輸入電壓 V_{IN} 。閘極驅動訊號 V_{GD} 驅動功率電晶體M1。主動箝位保護電路50保護功率電晶體M1，包括第一二極體鏈DS1藉由電阻器R1，連接在電晶體M1的汲極端（節點52）和閘極端（節點54）之間。主動箝位保護電路50更包括一個第二二極體鏈DS2，連接在電晶體M1的閘極端（節點54）和源極端之間。電晶體M1的源極端連接到地電壓。電阻器R2連接在電晶體M1的閘極端（節點54）和閘極驅動訊號 V_{GD} 之間。

【0015】 在實際運行中，電阻器R1藉由二極體鏈DS1限制二極體擊穿電流，然而電阻器R2允許電晶體M1的閘極端浮動，使得電晶體可以由在過電壓情況下流經二極體鏈的電流接頭，傳導電流藉由功率電晶體M1的正向傳導，而不是在汲極/源極結處的雪崩傳導。但是，功率電晶體M1閘極端處的電阻R2減緩了電晶體的切換操作，使得受保護的功率電晶體M1不適應於高速元件。而且二極體鏈DS2會形成到接地端的漏電流通路。

【0016】 依據本發明的實施例，功率電晶體切換感應負載的主動箝位保護電路包括一個接地的主動箝位電晶體，與受保護的功率電晶體並聯。第4圖表示依據本發明的一個實施例，一種用於保護功率電晶體的主動箝位保護電路之電路圖。參照第4圖，功率電晶體M1，即本實施例中的MOSFET，受閘極驅動訊號 V_{GD} 控制，並且藉由耦合驅動負載。在本說明中，功率電晶體M1用於切換感應負載，表示為電感器L1連接到輸入電壓 V_{IN} 。功率電晶體M1的汲極端（節點102）連接到電感器L1。功率電晶體M1的源極端連接到地電壓。

功率電晶體M1接收閘極驅動訊號 V_{GD} ，用於接通和斷開感應負載。當功率電晶體M1斷開時，來自感應負載L1的感應回掃能量會使功率電晶體M1的汲極端（節點102）處的電壓迅速升高，導致汲極節點處發生過電壓瞬態。

【0017】 主動箝位保護電路100保護功率電晶體M1不受過電壓瞬態的影響，主動箝位保護電路100包括一個接地的主動箝位電晶體M2，與受保護的功率電晶體M1並聯。在以下說明中，接地的主動箝位電晶體M2將稱為「箝位電晶體」，而用於切換感應負載的功率電晶體M1將稱為「受保護的電晶體」或「切換電晶體」。

【0018】 更確切地說，主動箝位保護電路100包括箝位電晶體M2，其汲極端連接到受保護的電晶體M1的汲極端（節點102），閘極端藉由電阻器R2連接到地電壓，源極端接地。在其他實施例中，在電晶體M2的源極端可以含有限流電阻器。主動箝位保護電路100更包括一個第一二極體鏈DS1和電阻器R1，連接在箝位電晶體M2的汲極端（節點102）和閘極端（節點104）之間。主動箝位保護電路100更包括一個第二二極體鏈DS2，連接在箝位電晶體M2的閘極端（節點104）和地電壓之間，用於保護閘極。在本實施例中，二極體鏈DS1包括一對或多對背對背連接二極體。二極體鏈DS2通常包括一對背對背連接二極體，但也可以包括兩對或多對背對背連接二極體。

【0019】 因此，電阻器R1限制流經二極體鏈DS1的二極體擊穿電流，而電阻器R2使箝位電晶體M2的閘極端浮動，從而當有充足的電流在過電壓情況下流經二極體鏈DS1時，可以接通電晶體。此外，二極體鏈DS1中可選擇一部分二極體在正常運行時反向偏置，剩餘的

二極體將正向偏置。二極體鏈DS1的正向電壓和反向電壓之和以及箝位電晶體M2的接通電壓為電晶體M2的汲極端提供箝位電壓，該箝位電壓低於箝位電晶體M2和受保護的電晶體M1的雪崩擊穿電壓。換言之，箝位電晶體M2的汲極至閘極電壓箝位至二極體鏈DS1的反向和正向電壓之和。與之類似，閘極保護二極體鏈DS2中的可選擇一部分二極體在功率電晶體M1正常運行時反向偏置，剩餘的二極體將正向偏置。二極體鏈DS2的正向電壓和反向電壓之和提供箝位電壓，該箝位電壓低於箝位電晶體M2和受保護的電晶體M1的閘極氧化物擊穿電壓。也就是說，箝位電晶體M2的閘極端箝位至二極體鏈DS2的反向和正向電壓之和。

【0020】在實際運行中，在UIS情況下，當功率電晶體M1斷開使感應負載斷開時，功率電晶體M1的汲極端（節點102）以及箝位電晶體M2的汲極端會出現過電壓情況。在UIS情況下，二極體鏈DS1中的反向偏置二極體將擊穿，二極體鏈DS1傳導電流。電流流經二極體鏈DS1會使箝位電晶體M2閘極端的電壓升高，從而接通箝位電晶體M2，藉由電晶體M2的正向傳導傳輸電流。與此同時，受保護的電晶體M1仍然斷開。由於正嚮導電模式下感應回掃以及箝位電晶體接通，而不是在功率電晶體汲極結處處於較不必要的雪崩傳導模式，或者箝位電晶體斷開。

【0021】在本發明的實施例中，二極體鏈DS1和DS2中的二極體以及電阻器R1、R2形成在積體電路的多晶矽層中，箝位電晶體或切換電晶體就形成在積體電路的多晶矽層上。

【0022】在一些實施例中，閘極保護二極體鏈DS2可以省去，還可以使用其他方法保護功率電晶體的閘極端。此外，在一些實施例中，用

於限制流經二極體鏈DS1的二極體擊穿電流的電阻器R1也可以省去，二極體鏈DS1可以直接連接在箝位電晶體M2的汲極端和閘極端。

【0023】 功率電晶體可以是MOSFET元件、雙極元件或IGBT電晶體。在本發明的實施例中，箝位電晶體可以作為MOSFET電晶體或雙極電晶體或絕緣閘雙極電晶體（Insulated Gate Bipolar Transistor, IGBT）。一般來說，箝位電晶體反映了受保護的功率電晶體。也就是說，利用相同類型的電晶體元件，將箝位電晶體製備成功率電晶體。通常來說，功率電晶體和箝位電晶體具有第一端和第二端，它們可以是汲極/源極端或發射極/集電極端，並且具有一個控制端作為閘極端或基極端。

【0024】 因此，主動箝位保護電路100用於藉由並聯的電晶體正向傳導，將電流引到離受保護的功率電晶體M1較遠的地方。主動箝位保護電路100比傳統的保護電路更有優勢。第一，利用傳統的MOSFET製備技術，無需特殊處理製程，就可以輕鬆配置本發明之主動箝位保護電路。第二，由於功率電晶體不需要使用附加的閘極電阻，因此主動箝位保護電路100允許功率電晶體高頻運行。第三，沒有二極體鏈連接到切換功率電晶體的閘極端，主動箝位保護電路100更實現了較低的閘極漏電流。最後，由於可以單獨優化箝位電晶體用於正向傳導，因此主動箝位保護電路100可以有效利用矽成品電路板。源極鎮流器也可以附加到主動箝位保護電路上，而不會需要受保護的電晶體元件M1。也就是說，限流電阻器可以添加在箝位電晶體M2的源極端和地電壓之間，而不是像傳統的保護系統那樣添加在受保護的電晶體元件M1上。更可選擇，例如

利用分佈式結構，配置箝位電晶體，以承受很高的電流密度，這將在下文詳細討論。

【0025】 在本發明的實施例中，形成箝位電晶體，與受保護的切換電晶體整合在同一個積體電路上。第5圖表示依據本發明的一個實施例，一種具有箝位電晶體和功率電晶體的積體電路俯視圖。參照第5圖，積體電路150包括一個切換電晶體（即受保護的功率電晶體）和一個箝位電晶體，上面都帶有MOSFET元件。在本實施例中，箝位MOSFET M2和切換MOSFET M1作為分立的元件結構，也就是說，MOSFET形成在積體電路的獨立區域中。在本實施例中，二極體和電阻器也形成在積體電路上，並且電連接到箝位MOSFET。

【0026】 第6圖表示依據本發明的一個可選實施例，一種具有箝位電晶體和功率電晶體之積體電路俯視圖。參照第6圖，積體電路160包括一個切換電晶體（即受保護的功率電晶體）以及一個箝位電晶體，上面都帶有MOSFET元件。在本實施例中，利用分佈式元件結構製備箝位MOSFET M2和切換MOSFET M1。也就是說，MOSFET M1和MOSFET M2的元件區域在整個積體電路上交錯分佈。在本實施例中，二極體和電阻器也形成在積體電路上，並且電連接到箝位MOSFET。將箝位MOSFET M2製成在積體電路上的分佈式結構，使第6圖所示的箝位MOSFET M2具有承受大電流密度的能力。在第6圖所示的實施例中，切換MOSFET和箝位MOSFET形成在條紋結構中。在其他實施例中，可以利用其他的幾何結構，例如正方形、圓形或六角形結構，製備這兩個MOSFET。

【0027】 在本發明所述的實施例中，利用底部汲極電極，製備第5圖和第6圖中所示的MOSFET。汲極墊位於積體電路150和積體電路160的頂

面上，以便連接到積體電路頂面上的二極體和電阻器。然後，汲極墊向下連接到晶片襯墊上，以便電連接到電晶體的共同汲極端。

【0028】 在其他實施例中，在積體電路頂面上連接汲極，從而將二極體和電阻器連接到電晶體的公共汲極上。

【0029】 在一些實施例中，箝位電晶體和功率電晶體整合在同一個積體電路上，而電阻器和二極體形成在一個單獨的積體電路上，並且電連接到電晶體積體電路。

【0030】 其他實施例中，箝位電晶體和功率電晶體是分立的元件，在一些實施例中，這兩個分立的電晶體可以共同封裝在同一個積體電路封裝中。當箝位電晶體作為分立元件時，電阻器和二極體也可以是分立元件。

【0031】 在上述實施例中，將二極體鏈DS1、DS2中的二極體配置成背對背二極體。也就是說，二極體鏈含有一個正向偏置的二極體和一個反向偏置的二極體連接在一起作為一個對，同時二極體對的陽極端和陰極端連接在一起。製備背對背二極體的好處在於配置簡單，像多晶矽或矽基材中鄰近的P-型和N-型摻雜區那樣就可以製備背對背二極體。然而，使用背對背二極體僅用於解釋說明，不用於侷限。在其他實施例中，二極體鏈DS1、DS2中的二極體可以用其他結構配置，二極體鏈中正向偏置和反向偏置二極體的實際排佈方式，對於本發明的實施並不起決定作用。此外，由於二極體鏈DS1、DS2沒有連接到切換電晶體，而是連接到一個「虛擬」電晶體上，僅用於保護，因此只利用正向偏置二極體或只利用反向

偏置二極體，或者正向和反向偏置二極體的任意組合，就可以製備二極體鏈DS1、DS2。在本發明的實施例中，正向和反向偏置二極體可以任意順序組合，包括正向和反向偏置二極體交替排列或其他方式。例如，兩個正向偏置二極體或兩個反向偏置二極體串聯，構成一個二極體鏈。這樣製成的箝位電晶體漏柵電壓箝位至二極體鏈DS1中二極體的全部二極體電壓之和，二極體電壓包括二極體的正向偏壓或反向偏壓。與之類似，箝位電晶體的閘極電壓箝位至二極體鏈DS2中二極體的全部二極體電壓之和，二極體電壓包括二極體的正向電壓或反向電壓。

【0032】 儘管本發明的內容已經藉由上述較佳實施例作了詳細介紹，但應當認識到上述的描述不應被認為是對本發明的限制。在本發明所屬技術領域中具有通常知識者閱讀了上述內容後，對於本發明的多種修改和替代都將是顯而易見的。因此，本發明的保護範圍應由所附的申請專利範圍來限定。

【符號說明】

【0033】 100：主動箝位保護電路
102：節點
104：節點
150：積體電路
160：積體電路
50：主動箝位保護電路
52：節點
54：節點
D3、D4：二極體

DS1：第一二極體鏈

DS2：第二二極體鏈

L1：電感器

M1：功率電晶體

M2：主動箝位電晶體

Q2：功率MOSFET

R1：電阻器

R2：電阻器

R_{g1} 、 R_{g2} ：電阻

V_{IN} ：輸入電壓

V_{GD} ：閘極驅動訊號

【主張利用生物材料】

無

【發明申請專利範圍】

【第1項】 一種功率電晶體之保護電路，功率電晶體包括第一端用於驅動負載，第二端耦合到第一電壓源，控制端用於接收控制訊號，保護電路包括：

一第一電晶體，其第一端耦合到功率電晶體的第一端，該第一電晶體的第二端耦合到第一電壓源，該第一電晶體的控制端藉由第一電阻元件耦合到第一電壓源；以及

第一組二極體連接在第一電晶體的第一端和控制端之間，其中第一電晶體的第一端和控制端之間的電壓，被箝位在第一組二極體所有二極體電壓的總和處，二極體電壓包括正向電壓或反向電壓；

其中，當功率電晶體的第一端發生過電壓情況時，接通第一電晶體，使電流正向傳導。

【第2項】 如申請專利範圍第1項所述之保護電路，其中功率電晶體在過電壓情況下，保持斷開。

【第3項】 如申請專利範圍第1項所述之保護電路，其中功率電晶體第一端的電壓，被箝位在第一組二極體的二極體電壓和第一電晶體的接通電壓的總和處，二極體電壓包括正向電壓或反向電壓。

【第4項】 如申請專利範圍第1項所述之保護電路，其中該保護電路更包括：

一第二電阻元件，串聯到第一電晶體的第一端和控制端之間的第一組二極體上，其中第二電阻元件限制流經第一組二極體的電流

。

【第5項】 如申請專利範圍第1項所述之保護電路，其中該保護電路更包括：

第二組二極體，連接在第一電晶體的控制端和第二端之間，其中第一電晶體控制端的電壓箝位至第二組二極體所有的二極體電壓之和，二極體電壓包括正向電壓或反向電壓。

【第6項】 如申請專利範圍第1項所述之保護電路，其中第一電晶體包括MOSFET元件、雙極電晶體元件或絕緣閘雙極電晶體中的一個。

【第7項】 如申請專利範圍第1項所述之保護電路，其中第一組二極體包括一對或多對背對背連接二極體。

【第8項】 如申請專利範圍第5項所述之保護電路，其中第二組二極體包括一對或多對背對背連接二極體。

【第9項】 如申請專利範圍第1項所述之保護電路，其中第一組二極體和第一電阻元件形成在積體電路的多晶矽層中，保護電路就形成在積體電路上。

【第10項】 如申請專利範圍第1項所述之保護電路，其中功率電晶體和第一電晶體作為分立的電晶體元件。

【第11項】 如申請專利範圍第1項所述之保護電路，其中功率電晶體和第一電晶體一起形成在同一個積體電路上。

【第12項】 如申請專利範圍第11項所述之保護電路，其中優化第一電晶體的方式不同於功率電晶體。

【第13項】 如申請專利範圍第11項所述之保護電路，其中功率電晶體和第一電晶體形成在積體電路的單獨區域中。

【第14項】 如申請專利範圍第11項所述之保護電路，其中功率電晶體和第一電晶體分佈式形成在積體電路的整個區域上。

【第15項】 一種保護功率電晶體之方法，功率電晶體包括第一端用於驅動負載，第二端耦合到第一電壓源，控制端用於接收控制訊號，該方法包括：

製備一第一電晶體，與功率電晶體並聯，並且控制端藉由第一電阻元件連接到第一電壓源；

在功率電晶體的第一端，探測過電壓情況；

當探測到過電壓情況時，接通第一電晶體，使電流正向傳導；

將功率電晶體第一端處的電壓箝位到第一箝位電壓。

【第16項】 如申請專利範圍第15項所述之方法，其中在過電壓情況下，功率電晶體保持斷開。

【第17項】 如申請專利範圍第15項所述之方法，其中製備第一電晶體與功率電晶體並聯，包括：

製備第一電晶體，具有第一端耦合到功率電晶體的第一端，第二端耦合到第一電壓源，控制端藉由第一電阻元件耦合到第一電壓源。

【第18項】 如申請專利範圍第17項所述之方法，其中接通第一電晶體，並將電壓箝位至功率電晶體的第一端，包括：

製備第一組二極體，連接在第一電晶體的第一端和控制端，其中第一電晶體的第一端和控制端之間的電壓，被箝位在第一組二極體所有的二極體電壓的總和處，二極體電壓包括正向電壓或反向電壓；

其中，功率電晶體的第一端箝位至第一箝位電壓，第一箝位電壓為第一組二極體的二極體電壓和第一電晶體的接通電壓之和，二極體電壓包括正向電壓或反向電壓。

【第19項】 如申請專利範圍第18項所述之方法，其中該方法更包括：

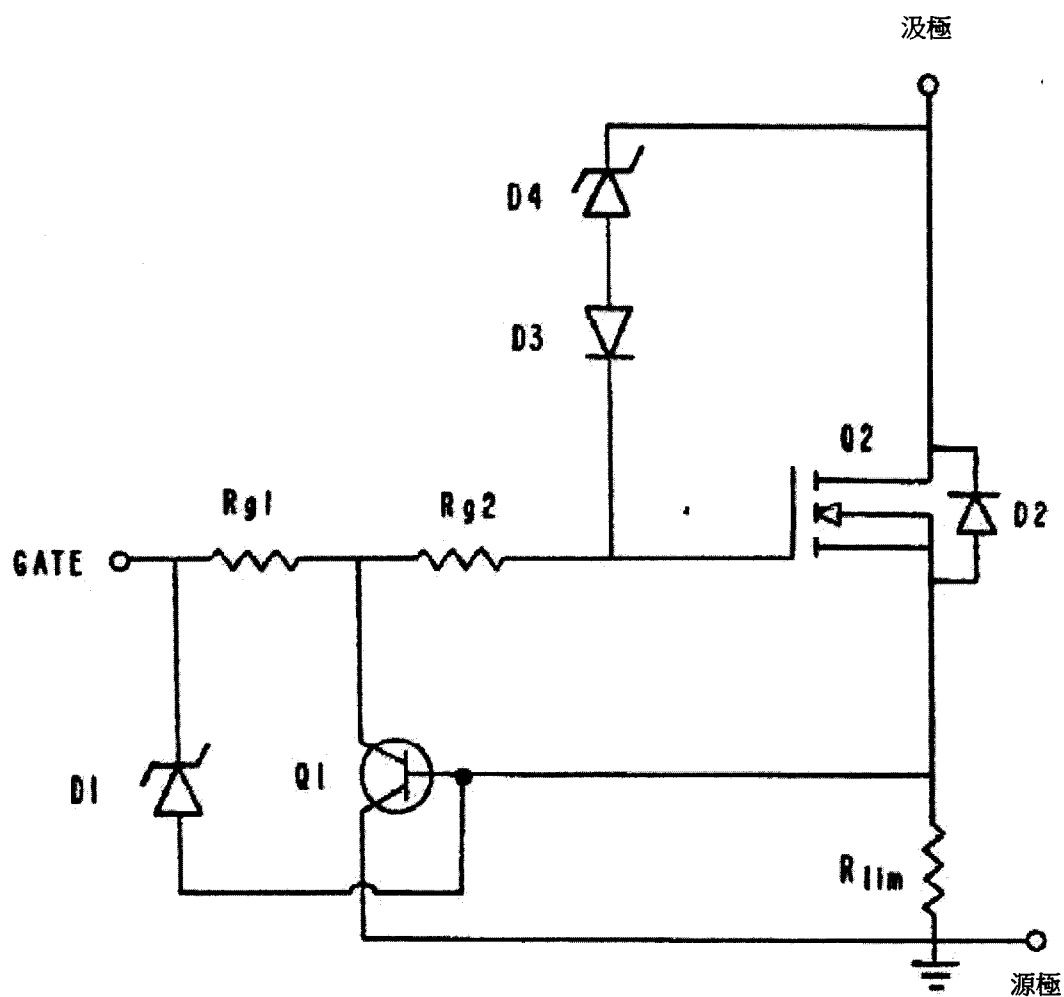
限制流經第一組二極體的電流。

【第20項】 如申請專利範圍第18項所述之方法，其中第一組二極體包括一對或多對背對背連接二極體。

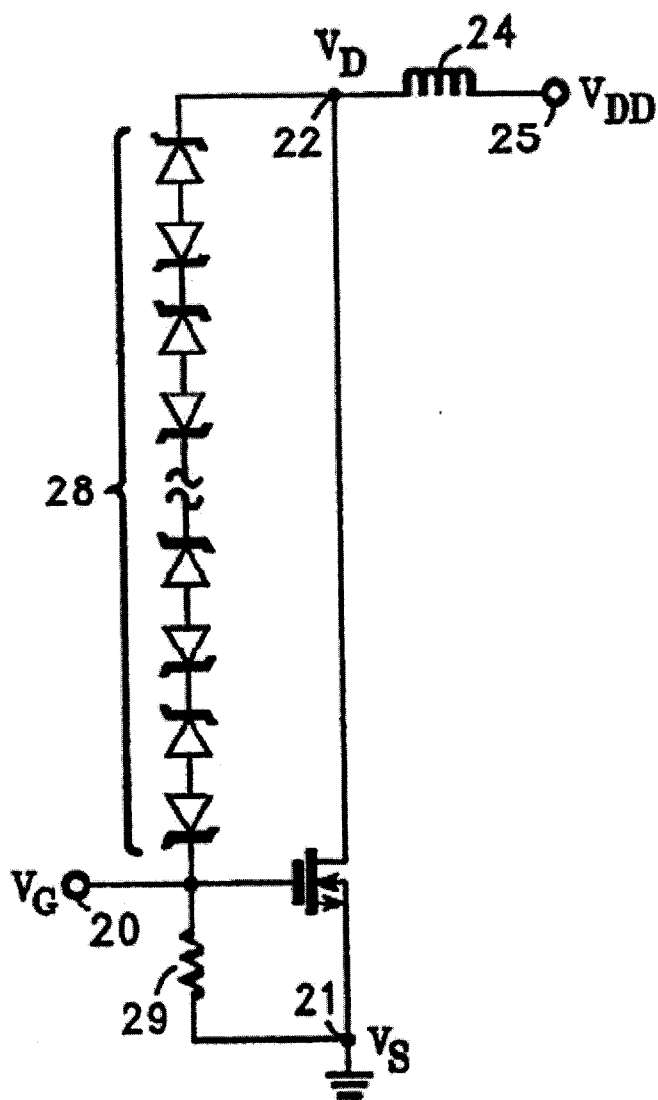
【第21項】 如申請專利範圍第15項所述之方法，其更包括：
將第一電晶體控制端的電壓箝位至第二箝位電壓。

【第22項】 如申請專利範圍第15項所述之方法，其中第一電晶體包括MOSFET元件、雙極電晶體元件或絕緣柵雙極電晶體中的一個。

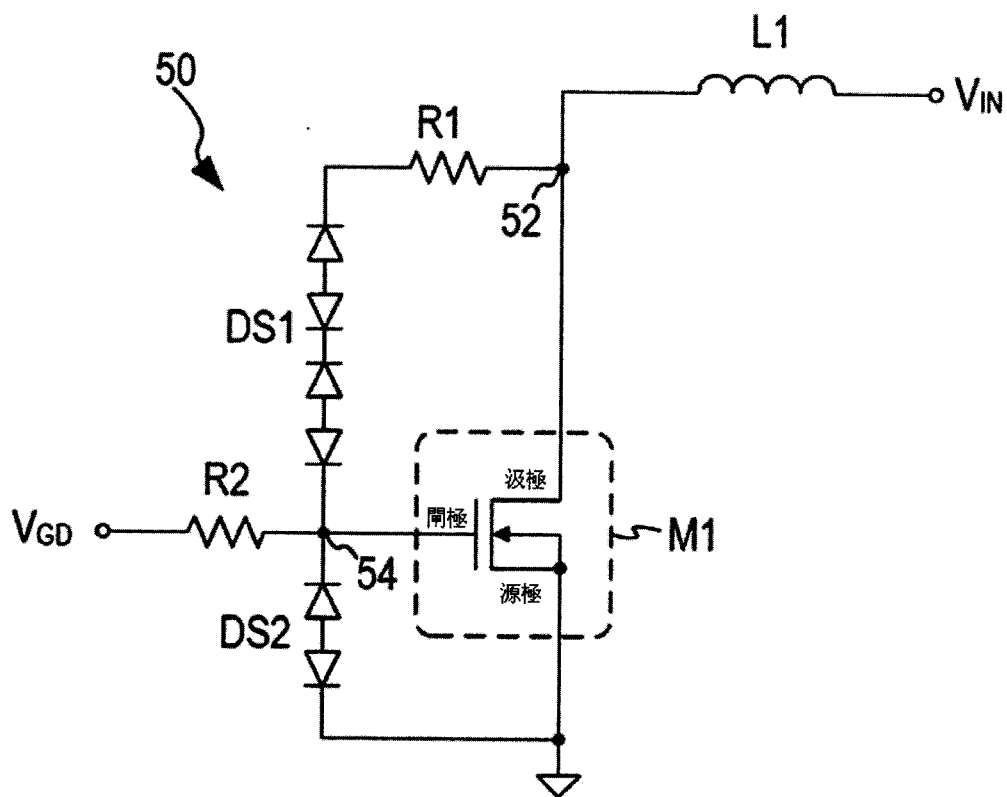
【發明圖式】



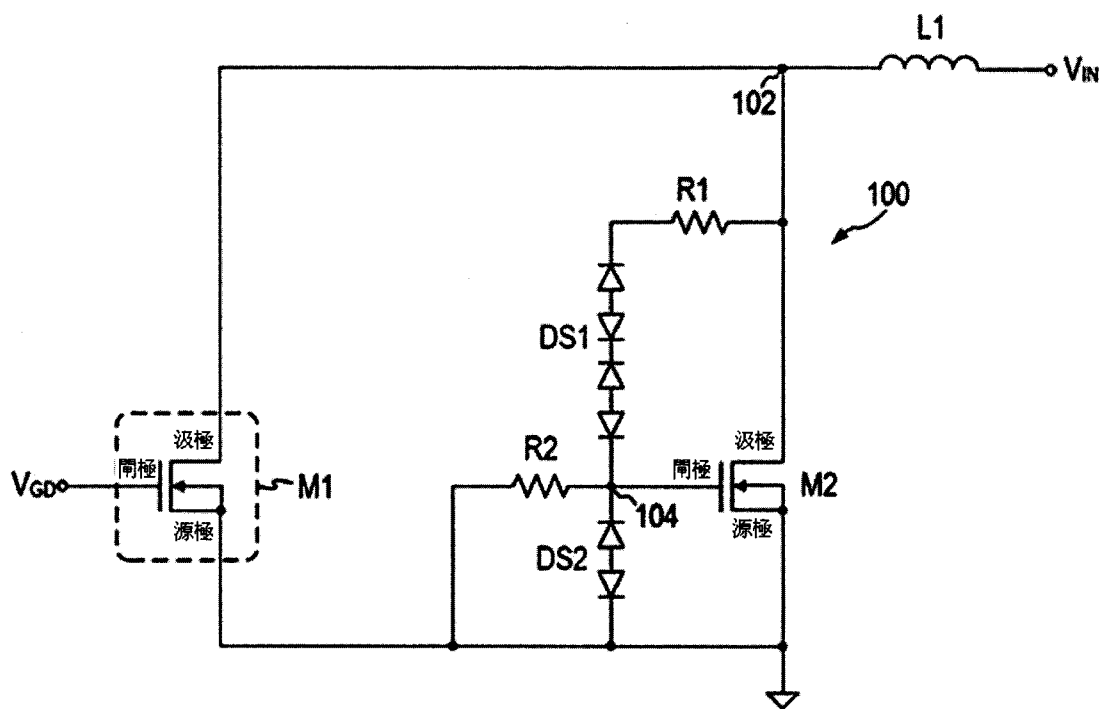
第 1 圖



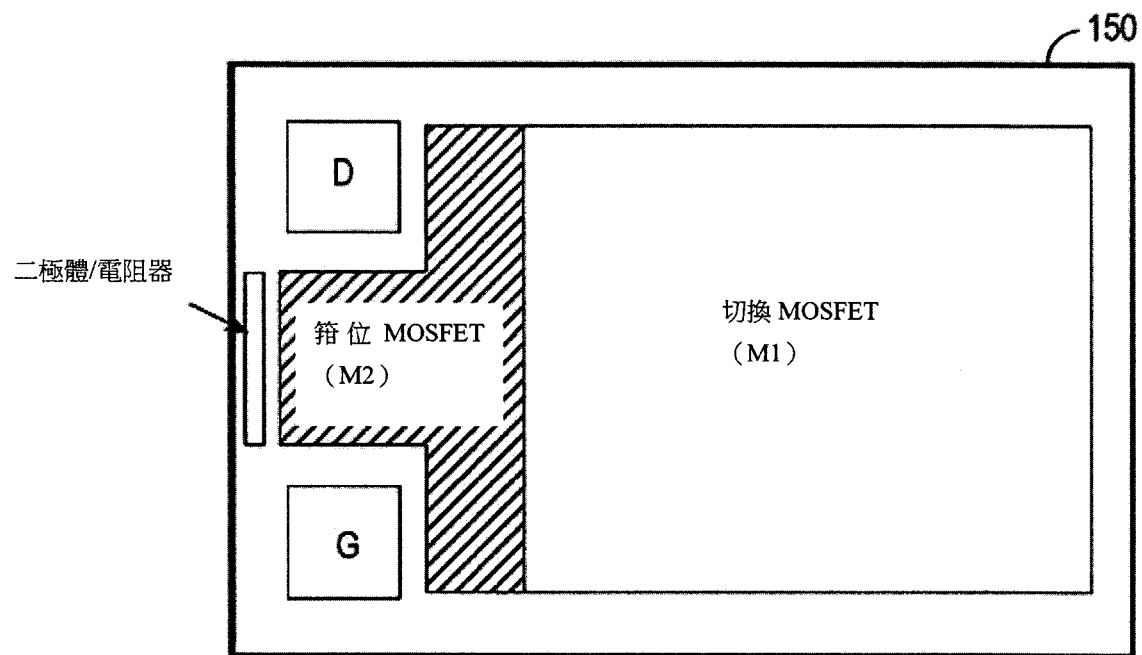
第 2 圖



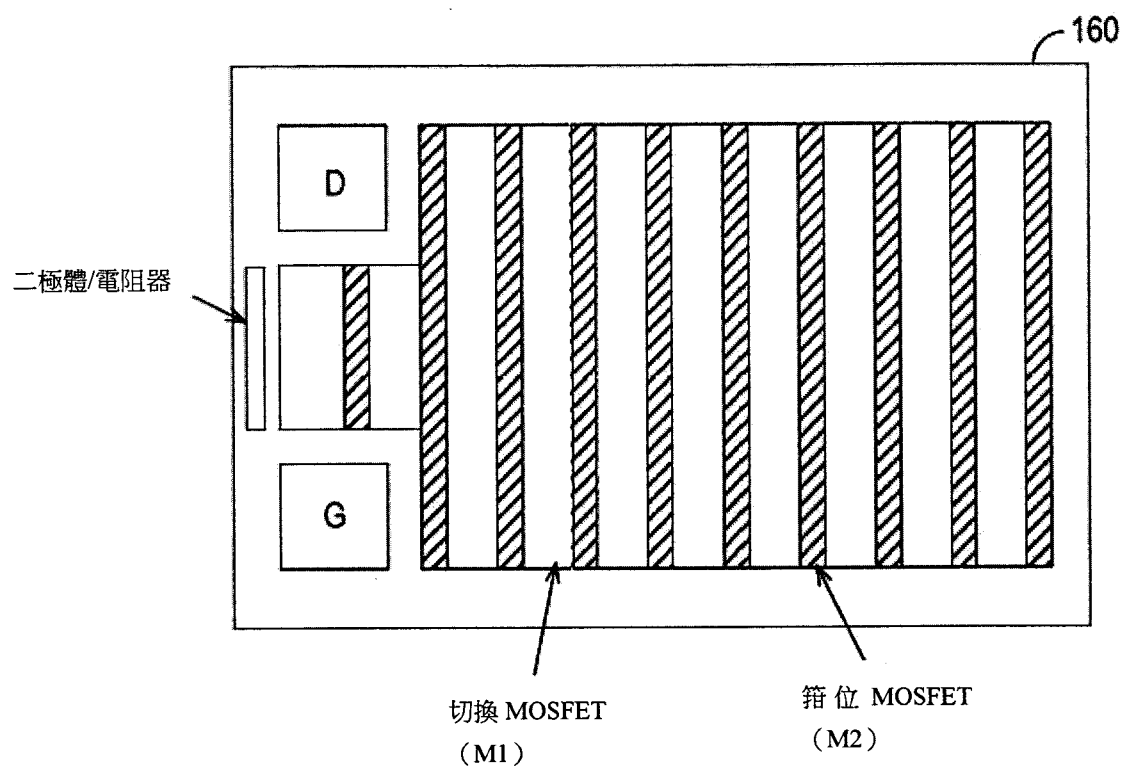
第 3 圖



第 4 圖



第 5 圖



第 6 圖