



(19)
 Bundesrepublik Deutschland
 Deutsches Patent- und Markenamt

(10) **DE 10 2004 002 826 A1** 2005.08.11

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2004 002 826.5**

(22) Anmeldetag: **13.01.2004**

(43) Offenlegungstag: **11.08.2005**

(51) Int Cl.7: **H03B 19/14**
H04B 1/40

(71) Anmelder:
ATMEL Germany GmbH, 74072 Heilbronn, DE

(74) Vertreter:
**Dreiss, Fuhlendorf, Steimle & Becker, 70188
 Stuttgart**

(72) Erfinder:
Reimann, Reinhard, Dr.-Ing., 74081 Heilbronn, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht zu
 ziehende Druckschriften:

DE 199 39 093 A1
US2003/01 28 773 A1
US 52 39 686 A
US 51 65 054 A
US 45 59 502

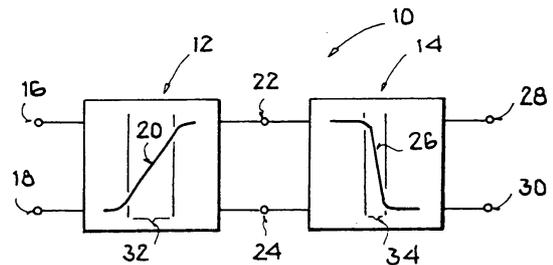
Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Rechercheantrag gemäß § 43 Abs. 1 Satz 1 PatG ist gestellt.

(54) Bezeichnung: **Schaltung zur Änderung einer Frequenz**

(57) Zusammenfassung: Vorgestellt wird eine Schaltung (10) zur Vervielfachung einer Frequenz mit einer Kaskade aus einer Transadmittanz (12) mit einer Übertragungskennlinie (20) und einer Transimpedanz (14) mit einer Übertragungskennlinie (26), wobei die Transadmittanz (12) zwei Anschlüsse (16, 18) für ein Signal (V_{in}) einer ersten Frequenz und die Transimpedanz (14) zwei Anschlüsse (28, 30) für ein Signal (V_{out}) einer zweiten Frequenz aufweisen. Die Schaltung zeichnet sich dadurch aus, dass die Übertragungskennlinie (26) der Transimpedanz (14) steiler verläuft als die Übertragungskennlinie (20) der Transadmittanz (12) und dass ein Aussteuerbereich (32) der Transadmittanz (12) größer ist als ein Aussteuerbereich (34) der Transimpedanz (14).



Beschreibung

[0001] Die Erfindung betrifft eine Schaltung zur Änderung einer Frequenz mit einer Kaskade aus einer Transadmittanz mit einer Spannungs-Strom-Übertragungskennlinie und einer Transimpedanz mit einer Strom-Spannungs-Übertragungskennlinie, wobei die Transadmittanz zwei Anschlüsse für ein Signal einer ersten Frequenz und die Transimpedanz zwei Anschlüsse für ein Signal einer zweiten Frequenz aufweist.

Stand der Technik

[0002] Eine solche Schaltung ist aus der Veröffentlichung „Bipolar High-Gain Limiting Amplifier IC for Optical-Fiber Receivers Operating up to 4 Gbit/s“, IEEE Journal Of Solid State Physics, Vol. sc-22, No. 4, August 1987, bekannt.

[0003] Dabei wird unter einer Transadmittanz im Allgemeinen ein Spannungs-Stromwandler und unter einer Transimpedanz im Allgemeinen ein Strom-Spannungswandler verstanden. In Kommunikationssystemen sollen künftig aus Kostengründen sogenannte „one-chip“-Lösungen verwendet werden, bei denen neben dem Empfangs- und Sendezweig auch eine Leistungsstufe (Power Amplifier PA) integriert ist. Bei einer solchen integrierten Anordnung kommt es zu Wechselwirkungen zwischen der Leistungsstufe und dem spannungsgesteuerten Oszillator (Voltage Controlled Oscillator VCO). Bei manchen Anordnungen oszilliert der VCO auf der Sendefrequenz. Das Ausgangssignal der Leistungsstufe koppelt dann im Sendebetrieb mit maximalem Pegel direkt auf den VCO und verstimmt diesen. Mit zunehmender Leistung der Leistungsstufe nimmt das Maß der unerwünschten Kopplung zu, so dass die Ausgangsleistung von one-chip Transceivern (Transmitter-Receiver) stark begrenzt wird.

[0004] Bei anderen Anordnungen oszilliert der VCO auf der halben Sendefrequenz. Die Frequenz des Ausgangssignals wird dann verdoppelt. Nachteilig ist, dass Frequenzverdoppler entweder nur unsymmetrische Ausgangssignale aufweisen, oder aber bei Verwendung von Mischern exakte Phasenbeziehungen aufweisen müssen, die erheblich mit den Fertigungsstreuungen schwanken. Unsymmetrische Ausgangssignale führen bei einer Fehlanpassung am Ausgang zu Subharmonischen bei der halben Frequenz der Leistungsstufe, also bei der Frequenz des spannungsgesteuerten Oszillators. Die Subharmonischen stören das Signal des spannungsgesteuerten Oszillators. Zusätzlich sind bei diesem Konzept nur niedrige Vergleichsfrequenzen in der Phasenregelschleife (Phase locked loop PLL) des spannungsgesteuerten Oszillators möglich, was zu großen Lock-Zeiten, also zu langen Einschwingzeiträumen der Phasenregelschleife führt.

[0005] Bekannt ist auch, den VCO auf der doppelten Sendefrequenz schwingen zu lassen. Eine störende Einkopplung der Frequenz der Leistungsstufe in den spannungsgesteuerten Oszillator tritt dann bei der ersten Harmonischen (doppelte Frequenz) des Signals der Leistungsstufe auf. Die unerwünschte Kopplung wird damit lediglich zu höheren Frequenzen hin verschoben, wo die Harmonischen der Leistungsstufe bereits einen deutlichen Leistungsabfall zeigen. Nachteilig ist, dass die Verkopplung lediglich reduziert wird und die maximale Leistung daher weiterhin auf kleine Werte begrenzt bleibt.

[0006] Weiter ist bekannt, zwischen VCO und Leistungsstufe einen Frequenz-Offset zu verwenden. Hier ist ein erheblicher Aufwand mit zusätzlichen Mischern und VCO's erforderlich. Vergleiche M.H.Norris, „The Design of Digital Cellular Handsets“, IEEE Colloquium, pp. 4/1-4/6, March 1998.

Aufgabenstellung

[0007] Vor diesem Hintergrund besteht die Aufgabe der Erfindung in der Angabe einer Schaltung, die aus einem Eingangssignal mit einer ersten Frequenz ein Ausgangssignal mit einer zweiten Frequenz erzeugt und die eine Kopplung zwischen erster Frequenz und zweiter Frequenz weiter reduziert. Die Schaltung soll sich bei einer „one-chip“-Anordnung mit einem Sendezweig und einem Empfangszweig in eine integrierte Schaltung integrieren lassen.

[0008] Diese Aufgabe wird mit einer Schaltung der eingangs genannten Art dadurch gelöst, dass die Schaltungskomponenten so dimensioniert werden, dass die Strom-Spannungs-Übertragungskennlinie der Transimpedanz steiler verläuft als die Spannungs-Strom-Übertragungskennlinie der Transadmittanz und dass ein Aussteuerbereich der Transadmittanz größer ist als ein Aussteuerbereich der Transimpedanz.

[0009] Durch diese Merkmale wird die Aufgabe der Erfindung vollkommen gelöst. Bei einer vollen Aussteuerung der Transadmittanz wird die Transimpedanz systematisch übersteuert. Die Transimpedanz reagiert innerhalb und außerhalb ihres Aussteuerbereiches unterschiedlich auf das Stromsignal der Transadmittanz. Innerhalb des Aussteuerbereiches der Transimpedanz wird das Stromsignal der Transadmittanz invertiert, während es außerhalb des Aussteuerbereiches nicht invertiert wird. In Verbindung mit dem verschiedenen steilen Verlauf der genannten Übertragungskennlinien ergeben sich dadurch bei einer Eingangssignalthalbwelle, die den Aussteuerbereich der Transadmittanz durchläuft, drei Halbwellen im Signal der Transimpedanz. Durch diese Verdreifachung der Frequenz tritt in erster Näherung keine Rückwirkung der Frequenz der Leistungsstufe mit der Frequenz des spannungsgesteuerten Oszilla-

tors auf, weil diese Frequenzen nicht durch Verdopplung oder Halbierung ineinander übergeführt werden. Die Frequenzen besitzen damit nicht den mit Bezug auf eine Kopplungsproblematik kritischen gemeinsamen Teiler $n = 2$.

[0010] Diese Eigenschaften werden bei der erfindungsgemäßen Schaltung lediglich durch eine geänderte Dimensionierung der beteiligten Schaltungskomponenten erzielt, die den Aussteuerbereich und die Übertragungskennlinien der Transimpedanz und der Transadmittanz festlegen. Die bekannte Dimensionierung erfolgt so, dass der Aussteuerbereich der Transimpedanz größer als der Aussteuerbereich der Transadmittanz ist, was eine systematische Übersteuerung verhindert.

[0011] Es ist bevorzugt, dass die Transadmittanz einen ersten symmetrischen Gleichspannungsverstärker mit einer ersten Transistorschaltung, einer zweiten Transistorschaltung und einer ersten Konstantstromquelle aufweist, die mit einem gemeinsamen Emitteranschluss der ersten Transistorschaltung und der zweiten Transistorschaltung verbunden ist.

[0012] Bevorzugt ist auch, dass die Transimpedanz einen zweiten symmetrischen Gleichspannungsverstärker mit einer dritten Transistorschaltung und einer vierten Transistorschaltung aufweist, wobei die dritte Transistorschaltung und die vierte Transistorschaltung jeweils wenigstens eine Emitterschaltung mit Spannungsgegenkopplung und eine zweite Konstantstromquelle aufweisen, wobei die zweite Konstantstromquelle mit einem gemeinsamen Emitteranschluss der dritten und der vierten Transistorschaltung verbunden ist.

[0013] Durch die Realisierung mit einem symmetrischen Gleichspannungsverstärker ergibt sich die Möglichkeit einer Gleichstromkopplung der beteiligten Komponenten VCO, Transadmittanz, Transimpedanz und Leistungsendstufe, was eine Realisierung der Gesamtschaltung auf einem Chip wesentlich vereinfacht.

[0014] Ferner ist bevorzugt, dass wenigstens eine der Transistorschaltungen wenigstens einen bipolaren Transistor aufweist.

[0015] Bipolare Transistoren lassen sich einfach monolithisch integrieren und weisen bei den im GHz-Bereich verwendeten, hohen Strömen, im Vergleich zu Feldeffekttransistoren eine verringerte Breite ihrer Struktur auf, was bei einer Miniaturisierung der Schaltung von Vorteil ist.

[0016] Eine weitere bevorzugte Ausgestaltung zeichnet sich dadurch aus, dass wenigstens eine der Transistorschaltungen wenigstens einen Feldeffekttransistor aufweist.

[0017] Bevorzugt ist auch, dass erste Teilströme der beiden Konstantstromquellen an einem ersten Knoten gesammelt werden, der über einen ersten Lastwiderstand mit einem Betriebspotential der Schaltung verbunden ist, zweite Teilströme der beiden Konstantstromquellen an einem zweiten Knoten gesammelt werden, der über einen zweiten Lastwiderstand mit dem Betriebspotential verbunden ist, und dass ein erster Anschluss der Transimpedanz mit dem ersten Knoten und ein zweiter Anschluss der Transimpedanz mit einem zweiten Knoten verbunden ist.

[0018] Diese Ausgestaltung führt zu einem symmetrischen Schaltungsaufbau mit zwei Knoten, zwischen denen ein differentielles Ausgangssignal auftritt, in dem sich das Eingangssignal mit der dreifachen Frequenz abbildet. Dadurch, dass jeweils Teilströme an einem Knoten gesammelt werden, der über einen Lastwiderstand mit dem Betriebspotential verbunden ist, bildet sich die Summe der Teilstromänderungen in Spannungsabfällen über den Lastwiderständen ab. Da diese Spannungsabfälle die Amplitude des Ausgangssignals bestimmen, wird eine maximale Amplitude erzielt.

[0019] Eine weitere bevorzugte Ausgestaltung zeichnet sich durch eine Integration auf einem Chip zusammen mit einem Sendezweig und einem Empfangszweig aus.

[0020] Durch diese Ausgestaltung lassen sich die Herstellungskosten für Kommunikationssysteme im Vergleich zu einer Realisierung auf separaten Chips verringern.

[0021] Bevorzugt ist auch, dass die Schaltung eine, gegebenenfalls steuerbare oder umschaltbare, Verbindung der Anschlüsse der Transimpedanz mit dem Sendezweig und/oder dem Empfangszweig aufweist.

[0022] Eine weitere bevorzugte Ausgestaltung zeichnet sich durch eine Verbindung der Anschlüsse der Transadmittanz mit einem spannungsgesteuerten Oszillator aus.

[0023] Durch diese Ausgestaltung wird eine Verdreifachung der Frequenz des spannungsgesteuerten Oszillators erzielt.

[0024] Bevorzugt ist auch, dass eine Ausgangsfrequenz des spannungsgesteuerten Oszillators zwei Drittel einer Sendefrequenz beträgt, für eine interne Signalverarbeitung halbiert und durch die Schaltung verdreifacht wird.

[0025] Bei dieser Ausgestaltung oszilliert der spannungsgesteuerte Oszillator mit zwei Dritteln der Sendefrequenz. Hier treten die gleichen Vorteile auf wie bei einem Frequenz-Verhältnis von einem Drittel. Durch das Zwischenschalten einer Teilung können

jedoch bei gleicher Sendefrequenz spannungsge-
steuerte Oszillatoren mit einer höheren (doppelten)
Frequenz verwendet werden. Der Vorteil der Teilung
ergibt sich dann daraus, dass im Empfänger einge-
setzte Image-Rejection-Mischer mit zwei Signalen
versorgt werden, die relativ zueinander eine Phasen-
verschiebung von 90 Grad aufweisen.

[0026] Weitere Vorteile ergeben sich aus der Be-
schreibung und den beigefügten Figuren.

[0027] Es versteht sich, dass die vorstehend ge-
nannten und die nachstehend noch zu erläuternden
Merkmale nicht nur in der jeweils angegebenen Kom-
bination, sondern auch in anderen Kombinationen
oder in Alleinstellung verwendbar sind, ohne den
Rahmen der vorliegenden Erfindung zu verlassen.

Ausführungsbeispiel

[0028] Zeichnungen Ausführungsbeispiele der Er-
findung sind in den Zeichnungen dargestellt und wer-
den in der nachfolgenden Beschreibung näher erläu-
tert. Es zeigen, jeweils in schematischer Form:

[0029] [Fig. 1](#) eine Kaskade aus einer Transadmit-
tanz und einer Transimpedanz mit erfindungsgemä-
ßen Steigungen der Übertragungskennlinien und
Aussteuerbereichen;

[0030] [Fig. 2](#) eine detaillierte schaltungstechnische
Realisierung der Kaskade;

[0031] [Fig. 3](#) Übertragungskennlinienverläufe der
Transadmittanz, der Transimpedanz und der Kaska-
de als Ganzes; und

[0032] [Fig. 4](#) Frequenzspektren bei Schaltungen
nach dem Stand der Technik und nach der Erfindung.

[0033] Dabei bezeichnen gleiche Bezugsziffern in
den verschiedenen Figuren gleiche Elemente. [Fig. 1](#)
zeigt eine erfindungsgemäße Schaltung **10** mit einer
Transadmittanz **12** und einer Transimpedanz **14**. Die
Transadmittanz **12** weist zwei Anschlüsse **16**, **18** auf,
an die eine Spannungsozillation einer ersten Fre-
quenz angelegt wird. Über eine Strom-Span-
nungs-Übertragungskennlinie **20** erzeugt die Trans-
admittanz **12** daraus an Schnittstellenanschlüssen
22, **24**, die einen Eingang der Transimpedanz **14** bil-
den, eine Stromoszillation. Diese Stromoszillation
wird durch die Transimpedanz **14** über eine Span-
nungs-Strom-Übertragungskennlinie **26** in ein Aus-
gangsspannungssignal umgewandelt, das zwischen
Anschlüssen **28**, **30** auftritt und das eine zweite Fre-
quenz besitzt. Erfindungsgemäß wird die Transad-
mittanz **12** so auf die Transimpedanz **14** abgestimmt,
dass die Strom-Spannungs-Übertragungskennlinie
26 der Transimpedanz **14** steiler als die Span-
nungs-Strom-Übertragungskennlinie **20** der Transad-

mittanz **12** verläuft und ein Aussteuerbereich **32** der
Transadmittanz **12** größer ist als ein Aussteuerbe-
reich der Transimpedanz **14**. Dabei umfasst ein Aus-
steuerbereich alle Übertragungskennlinienpunkte, in
denen die Übertragungskennlinie betragsmäßig eine
bestimmte Mindeststeigung aufweist. Ein Aussteuer-
bereich ist daher ein Bereich, in dem Eingangssigna-
länderungen zu verwertbaren Ausgangssignalände-
rungen führen.

[0034] Bevor weiter unten mit Blick auf die [Fig. 3](#)
das Signalverhalten einer solchen Schaltung **10** nä-
her beschrieben wird, erfolgt zunächst mit Bezug auf
die [Fig. 2](#) eine Beschreibung eines konkreten schal-
tungstechnischen Ausführungsbeispiels der Schal-
tung **10**, mit dem sich entsprechende Aussteuerbe-
reiche **32**, **34** und Übertragungskennlinien **20**, **26** rea-
lisieren lassen.

[0035] Eine Transadmittanz **12** ist im Ausführungs-
beispiel der [Fig. 2](#) als symmetrischer Gleichspan-
nungsverstärker mit einer ersten Transistorschaltung
36, einer zweiten Transistorschaltung **38** und einer
ersten Konstantstromquelle **40** realisiert. Die erste
Konstantstromquelle **40** ist an einen gemeinsamen
Emitterknoten **42** der beiden Transistorschaltungen
36, **38** angeschlossen und bewirkt, dass die Summe
der Emitterströme und damit, unter Vernachlässi-
gung der Basisströme, auch die Summe der Kolle-
ktorströme ICR1 der ersten Transistorschaltung **36**
und ICL1 der zweiten Transistorschaltung **38** kon-
stant bleibt. Jede Transistorschaltung **36**, **38** weist
wenigstens einen Einzeltransistor **44**, **46** auf, dessen
Basis mit einem der Anschlüsse **16**, **18** verbunden ist.
In Abhängigkeit von den Potentialen an den Ein-
gangsanschlüssen **16**, **18** verteilt sich ein Konstant-
strom I1 der ersten Konstantstromquelle **40** auf die
Kollektorströme ICR1 und ICL1, die an den Schnitt-
stellenanschlüssen **22** und **24** an die Transimpedanz
14 übergeben werden.

[0036] Die Transimpedanz **14** besitzt ebenfalls ein-
nen symmetrischen Aufbau. Eine dritte Transistor-
schaltung **48** und eine vierte Transistorschaltung **50**
besitzen einen gemeinsamen Emitterknoten **52**, der
an eine zweite Konstantspannungsquelle **54** ange-
schlossen ist. Jede Transistorschaltung **48**, **50** weist
wenigstens einen Einzeltransistor **56**, **58** auf, dessen
jeweilige Basis von einem der Schnittstellenan-
schlüsse **22** und **24** gesteuert wird. Widerstände **60**,
62 sorgen für eine Spannungsgegenkopplung, mit
der das Potential am Kollektor jeder Transistorschal-
tung **48**, **50** auf die jeweilige Basis des Transistors
56, **58** zurückgekoppelt wird. In Abhängigkeit von den
Potentialen an den Schnittstellenanschlüssen **22**, **24**
und damit an den Basen der Transistorschaltungen
48 und **50** verteilt sich der Strom I2 der Konstant-
stromquelle **46** auf Kollektorströme ICR2 der Transis-
torschaltung **48** und ICL2 der Transistorschaltung **50**.
An einem Knoten **64** werden die rechten Kollektor-

ströme ICR1 und ICR2 gesammelt. Analog werden an einem Knoten **66** die linken Kollektorströme ICL1 und ICL2 gesammelt. Jeder der Knoten **64**, **66** ist über einen Lastwiderstand **68**, **70** an ein Betriebspotential (+) angeschlossen. Die Knoten **64** und **66** sind mit Anschlüssen **28** und **30** verbunden, an denen das Ausgangssignal der Schaltung **10** abgenommen wird. Ohne Stromfluss über die Lastwiderstände **68** und **70** stellt sich an den Anschlüssen **28** und **30** das Betriebspotential ein. Bei einem Stromfluss durch die Lastwiderstände **68** und **70** stellt sich an den Anschlüssen **28** und **30** das um den Spannungsabfall an den Lastwiderständen **68**, **70** verringerte Betriebspotential ein. Ein erhöhter Stromfluss führt zu einer Verringerung des Potentials an den Anschlüssen **28**, **30**, sodass das Stromsignal durch diese An der Messung invertiert wird.

[0037] Bei gleichen Potentialen an den Anschlüssen **16** und **18** ($V_{in} = 0$) befindet sich die Schaltung **10** in einem symmetrischen Arbeitspunkt. Dann gilt:

$$ICL1 = ICR1 \approx \frac{1}{2}I1 \text{ sowie } ICL2 = ICR2 \approx \frac{1}{2}I2.$$

[0038] Die Summation der Ströme ICR1 und ICR2 am Knoten **64** sowie der Ströme ICL1 und ICL2 am Knoten **66** ergibt in Verbindung mit der Spannungs-konvertierung durch die Lastwiderstände **68** und **70** ebenfalls einen differentiell gleichspannungsfreien Zustand ($V_{out} = 0$) an den Anschlüssen **28** und **30**. Mit anderen Worten: Durch den rechten und den linken Zweig der Transadmittanz **12** fließen die gleichen Ströme $I1/2$ und durch den rechten und den linken Zweig der Transimpedanz **14** fließen gleiche Ströme $I2/2$. Wegen der Symmetrie der Anordnung ist $V_{out} = 0$. Durch jeden Lastwiderstand **68**, **70** fließt die Summe $I1/2 + I2/2$, die dort gleiche Spannungsabfälle gegen das Betriebspotential erzeugen. Erfindungsgemäß ist die Schaltung **10** so dimensioniert, dass $I1$ größer als $I2$ ist.

[0039] Wenn dann das Potential am Anschluss **16** des rechten Zweiges der Transadmittanz **12** erhöht und das Potential am Anschluss **18** des linken Zweiges der Transadmittanz **12** durch eine differentiell symmetrische Ansteuerung verringert wird, fließt durch den rechten Zweig ein erhöhter Kollektorstrom $ICR1 = I1/2 + \delta$ und durch den linken Zweig ein entsprechend verringerter Kollektorstrom $ICL1 = I1/2 - \delta$.

[0040] Über den Widerständen **60** und **68** des rechten Zweiges fällt dann eine erhöhte Spannung ab.

[0041] Daher wird das Potential am Basisanschluss des 22 rechten Transistors **56** niedriger. Als Folge sinkt der Kollektorstrom ICR2 des Transistors **56** ab.

[0042] Unter der Voraussetzung, dass der Kollektorstrom ICR2 stärker (steiler) abfällt als der Strom

ICR1 durch den rechten Widerstand **60** steigt, dominiert der Abfall des Kollektorstroms ICR2 zunächst den Verlauf des Stroms $ICR1 + ICR2$ durch den Widerstand **68**. Der Spannungsabfall am Widerstand **68** wird kleiner, was das Potential am verbundenen Anschluss **30** ansteigen lässt. Analog fällt das Potential am Anschluss **28** durch die symmetrische Ansteuerung symmetrisch ab.

[0043] Wenn der Kollektorstrom ICR2 im rechten Zweig der Transimpedanz **14** sein Minimum (Null) und der Kollektorstrom ICL2 im linken Zweig der Transimpedanz **14** sein Maximum ($I2$) erreicht hat, ist die Transimpedanz **14** ausgesteuert. Sie kann daher den Strom $ICL1 + ICL2$ durch den Lastwiderstand **70** nicht weiter erhöhen und den Strom $ICR1 + ICR2$ durch den Lastwiderstand **68** nicht weiter verringern.

[0044] Die maximale Potentialdifferenz zwischen den Anschlüssen **28**, **30** wird also durch die symmetrisch mit verschiedenem Vorzeichen behafteten Abweichungen der an den Knoten **64**, **66** summierten Kollektorströme von den zugehörigen Kollektorströmen im Arbeitspunkt der Transistoren **56**, **58** festgelegt. Die maximale Amplitude definiert den Aussteuerbereich **34** der Transimpedanz **14**.

[0045] Eine Steigerung der Eingangsamplitude über den Wert hinaus, bei dem die invertierte Ausgangsamplitude maximal ist, führt daher zu keiner weiteren Steigerung der Abweichungen der Kollektorströme ICR1, ICR2 von den Arbeitspunktwerten. Die systematische Übersteuerung hat vielmehr den Effekt, dass große Eingangssignalamplituden nur zu dem Teil, der mit der maximalen Kollektorstromabweichung vom Arbeitspunktwert korreliert, invertiert werden. Die restliche Eingangssignalamplitude, die bei einer Emitterschaltung einem Strom durch die Gegenkopplungswiderstände **60**, **62** entspricht, wird nicht durch eine steilere Gegenreaktion der Transistoren **56**, **58** durch Überkompensation invertiert und erzeugt daher nicht-invertierte Spannungsänderungen über den Lastwiderständen.

[0046] Die Transadmittanz **12** ist aber, wegen des im Vergleich zum Aussteuerbereich **34** der Transimpedanz **14** breiteren Aussteuerbereiches **32**, bei höheren Signalamplituden noch nicht ausgesteuert und kann den Strom ICR1 weiter erhöhen und den Strom ICL1 weiter verringern. Bei ausgesteuerter Transimpedanz **14** dominieren die weiteren Änderungen der Ströme ICR1 und ICL1 die (nicht-invertierten) Änderungen der Ströme durch die Lastwiderstände **68** und **70**. Mit wieder steigendem Strom durch den Lastwiderstand **70** sinkt das Potential am verbundenen Ausgang **28** ab, bis auch die Transadmittanz **12** ausgesteuert ist. Analog sinkt der Strom durch den Lastwiderstand **68** weiter ab und erzeugt innerhalb des Aussteuerbereichs der Transadmittanz **12** ein steigendes Potential am verbundenen Anschluss **30**.

[0047] In [Fig. 3](#) ist jeweils die Übertragungskennlinie **20** der Transadmittanz **12**, die Übertragungskennlinie **26** der Transimpedanz **14** und eine Übertragungskennlinie **72** der gesamten Schaltung **10** im Zusammenhang dargestellt. Dabei zeigt die [Fig. 3a](#) die Strom-Spannungs-Übertragungskennlinie **20** der Transadmittanz **12** mit einem vergleichsweise breiten Aussteuerbereich **32**, in dem die Übertragungskennlinie **20** eine vergleichsweise kleine Steigung aufweist. [Fig. 3b](#) zeigt die Übertragungskennlinie **26** der Transimpedanz **14** mit einem vergleichsweise schmalen Aussteuerbereich **34** und einer vergleichsweise steilen Übertragungskennliniensteigung. [Fig. 3c](#) zeigt die aus dem Zusammenwirken der Transadmittanz **12** und Transimpedanz **14** resultierende Gesamtübertragungsfunktion **72**. Das Eingangssignal V_{in} erfährt im linearen Aussteuerbereich **34** der Transimpedanz **14** sowohl durch die Transadmittanz **12** als auch durch die Transimpedanz **14** eine Phasendrehung (Invertierung). Das Ausgangssignal V_{out} ist damit wieder in Phase mit dem Eingangssignal V_{in} . Wegen des größeren Aussteuerbereiches **32** der Transadmittanz **12** geht die Transimpedanz **14** zuerst in ihre Begrenzung außerhalb ihres Aussteuerbereiches **34**. Bei weiterer Aussteuerung der Transadmittanz **12** fließt der Ausgangsstrom dann direkt – ohne Invertierung durch die Transimpedanz **12** – über die Gegenkopplungswiderstände **60**, **62** an die Knoten **64** und **66**.

[0048] Die Gesamtübertragungsfunktion **72** zeigt somit einen Bereich **74** hoher Verstärkung innerhalb eines kleinen Aussteuerbereiches (in Phase) mit anschließender Phasenumkehr auf beiden Seiten **76**, **78** des Bereichs **74**. Wird nun ein Eingangssignal V_{in} ausreichender Amplitude an den Eingang **16**, **18** gelegt, so wird die gesamte Übertragungskennlinie **72** durchlaufen und die Frequenz des Eingangssignals V_{in} bildet sich verdreifacht im Ausgangssignal V_{out} ab.

[0049] Im Folgenden wird die Frequenzverdreifung unter wechselndem Bezug auf die [Fig. 2](#) und [Fig. 3](#) erläutert. Bei kleiner Aussteuerung (Anschluss **16** geringfügig positiv gegen Anschluss **18**) wird $ICR1$ größer als $ICL1$. Dies verursacht somit an dem rechten Gegenkopplungswiderstand **60** einen größeren Spannungsabfall als an dem linken Gegenkopplungswiderstand **62**. Als Folge wird Transistor **56** gegenüber Transistor **58** gesperrt und $ICL2$ wird größer als $ICR2$. Aufgrund der größeren Steilheit der Übertragungskennlinie der Transimpedanz **14** folgt für die Summen der Ströme, dass $ICR1 + ICR2$ kleiner als $ICL1 + ICL1$ ist. Im Bereich kleiner Aussteuerung erfolgt somit eine zweifache Invertierung, bei der keine Veränderung der Frequenz eintritt. Dies entspricht dem Verhalten der bekannten Schaltung, bei der die konstante Stromstärke $I1$ der Transadmittanz **12** kleiner als die konstante Stromstärke $I2$ der Transimpedanz **14** ist. Der Bereich kleiner Aussteuerungen ent-

spricht dem in [Fig. 3b](#) mit der Ziffer **34** bezeichneten Aussteuerbereich der Transimpedanz **14**.

[0050] Wird dagegen der Anschluss **16** gegenüber dem Anschluss **18** als Folge einer großen differentiellen Aussteuerung, die den Aussteuerbereich **34** übersteigt, stark positiv, stellen sich andere Effekte ein, die das Großsignalverhalten festlegen. Es gilt zwar weiter, dass $ICR1$ größer als $ICL1$ ist, aber $ICR2$ bleibt konstant auf dem Wert $I2$ und $ICL2$ auf dem Wert Null, da die Transimpedanz **14** bereits vollständig ausgesteuert ist. Dies verursacht somit durch den Gegenkopplungswiderstand **60** einen weiter zunehmenden Stromfluss und an dem Gegenkopplungswiderstand **62** einen weiter abnehmenden Stromfluss. Die Summation der Ströme ergibt die in der [Fig. 3c](#) dargestellte Umkehr des Summenstromes. Durch Wahl des Verhältnisses von $I1$ und $I2$ mit $I1$ größer $I2$ ergibt sich die Gesamtübertragungsfunktion **72** entsprechend [Fig. 3c](#). Mit anderen Worten: Durch Umdimensionierung der Schaltung ($I1 > I2$) wird erreicht, dass der Eingangsstromhub der Transadmittanz **12** einen größeren Linearitätsbereich (Aussteuerbereich) **32** aufweist als dies die maximale Amplitude der Transimpedanz **14** erfordern würde. Dadurch wird die Transimpedanz **14** übersteuert und der zusätzliche Strom gelangt ohne Invertierung direkt an den Ausgang. Insbesondere wird aus der [Fig. 3c](#) ersichtlich, dass jede eingangsseitige Halbwelle genau drei ausgangsseitige Halbwellen, also eine Frequenzverdreifung bewirkt.

[0051] [Fig. 4a](#) zeigt eine klassische Schaltungstopologie, bei der ein spannungsgesteuerter Oszillator **80** (Voltage Controlled Oscillator VCO) auf der gleichen Frequenz von zum Beispiel 2,5 GHz schwingt wie eine Leistungsendstufe **82** (Power Amplifier PA), die eine Antenne **84** speist. Dadurch kann eine Frequenz **86** der Leistungsendstufe **82** direkt die Frequenz **88** des spannungsgesteuerten Oszillators **80** stören. Die mögliche Einkopplung wird durch den Pfeil **90** repräsentiert.

[0052] Bei einer Frequenzverdopplung mit einem zwischengeschalteten Verdoppler **92**, wie sie [Fig. 4b](#) dargestellt ist, kann eine Subharmonische **94** der Leistungsendstufenfrequenz **86** die Frequenz **88** des Oszillators stören. Bei einer Frequenzhalbierung durch einen zwischengeschalteten Teiler **96** entsprechend [Fig. 4c](#) kann die erste Harmonische **98** der Leistungsendstufe **82** den Oszillator **80** stören. Dagegen tritt bei einer Frequenzverdreifung durch Zwischenschaltung einer erfindungsgemäßen Schaltung **10**, wie sie in den [Fig. 4d](#) und, mit einer zusätzlichen Halbierung, in [Fig. 4e](#) dargestellt ist, keine störende Rückwirkung auf, da die beteiligten Frequenzen **86**, **88**, gewissermaßen teilerfremd sind. Unerwünschte Kopplungen treten erst bei höheren Harmonischen der Oszillator- und Leistungsendstufen-Frequenzen **88**, **86** auf. Dies ist jedoch ver-

gleichsweise unkritisch, weil Frequenzanteile bei höheren Frequenzen (10 GHz, 14 GHz,...) in weiteren beteiligten Signalverarbeitungsstufen durch parasitäre Komponenten der Ausgangsbeschaltung stark gedämpft werden.

Patentansprüche

1. Schaltung (10) zur Vervielfachung einer Frequenz mit einer Kaskade aus einer Transadmittanz (12) mit einer Übertragungskennlinie (20) und einer Transimpedanz (14) mit einer Übertragungskennlinie (26), wobei die Transadmittanz (12) zwei Anschlüsse (16, 18) für ein Signal (V_{in}) einer ersten Frequenz und die Transimpedanz (14) zwei Anschlüsse (28, 30) für ein Signal (V_{out}) einer zweiten Frequenz aufweist, **dadurch gekennzeichnet**, dass die Übertragungskennlinie (26) der Transimpedanz (14) steiler verläuft als die Übertragungskennlinie (20) der Transadmittanz (12) und dass ein Aussteuerbereich (32) der Transadmittanz (12) größer ist als ein Aussteuerbereich (34) der Transimpedanz (14).

2. Schaltung (10) nach Anspruch 1, dadurch gekennzeichnet, dass die Transadmittanz (14) einen ersten symmetrischen Gleichspannungsverstärker mit einer ersten Transistorschaltung (36), einer zweiten Transistorschaltung (38) und eine erste Konstantstromquelle (40) aufweist, die mit einem gemeinsamen Emitteranschluss (42) der ersten Transistorschaltung (36) und der zweiten Transistorschaltung (38) verbunden ist.

3. Schaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Transimpedanz (14) einen zweiten symmetrischen Gleichspannungsverstärker mit einer dritten Transistorschaltung (48) und einer vierten Transistorschaltung (50) aufweist, wobei die dritte Transistorschaltung (48) und die vierte Transistorschaltung (50) jeweils wenigstens eine Emitter-schaltung mit einem Einzeltransistor (56, 58) und einer Spannungsgegenkopplung durch einen Widerstand (60, 62) und eine zweite Konstantstromquelle (54) aufweisen, wobei die zweite Konstantstromquelle (54) mit einem gemeinsamen Emitteranschluss (52) der dritten und der vierten Transistorschaltung (48, 50) verbunden ist.

4. Schaltung (10) nach Anspruch 2 und/oder 3, dadurch gekennzeichnet, dass wenigstens eine der Transistorschaltungen (36, 38, 48, 50) wenigstens einen bipolaren Transistor aufweist.

5. Schaltung (10) nach Anspruch wenigstens einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, dass wenigstens eine der Transistorschaltungen (36, 38, 48, 50) wenigstens einen Feldeffekttransistor aufweist.

6. Schaltung (10) nach wenigstens einem der An-

sprüche 3 bis 5, dadurch gekennzeichnet, dass erste Teilströme der beiden Konstantstromquellen (40, 54) an einem ersten Knoten (64) gesammelt werden, der über einen ersten Lastwiderstand (68) mit einem Betriebspotential der Schaltung (10) verbunden ist, zweite Teilströme der beiden Konstantstromquellen (40, 54) an einem zweiten Knoten (66) gesammelt werden, der über einen zweiten Lastwiderstand (70) mit dem Betriebspotential verbunden ist und dass ein erster Anschluss (28) der Transimpedanz (14) mit dem ersten Knoten (64) und ein zweiter Anschluss (30) der Transimpedanz (14) mit einem zweiten Knoten (66) verbunden ist.

7. Schaltung (10) nach wenigstens einem der vorhergehenden Ansprüche, gekennzeichnet durch eine Integration auf einem Chip zusammen mit einem Sendezweig und einem Empfangszweig.

8. Schaltung (10) nach Anspruch 7, gekennzeichnet durch eine Verbindung der Anschlüsse (28, 30) der Transimpedanz (14) mit dem Sendezweig und/oder dem Empfangszweig.

9. Schaltung (10) nach Anspruch 8, gekennzeichnet durch eine Verbindung der Anschlüsse (16, 18) der Transadmittanz (12) mit einem spannungsgesteuerten Oszillator (80).

10. Schaltung (10) nach Anspruch 9, dadurch gekennzeichnet, dass eine Ausgangsfrequenz des spannungsgesteuerten Oszillators (80) zwei Drittel einer Sendefrequenz beträgt, für eine interne Signalverarbeitung halbiert und durch die Schaltung (10) verdreifacht wird.

Es folgen 3 Blatt Zeichnungen

Anhängende Zeichnungen

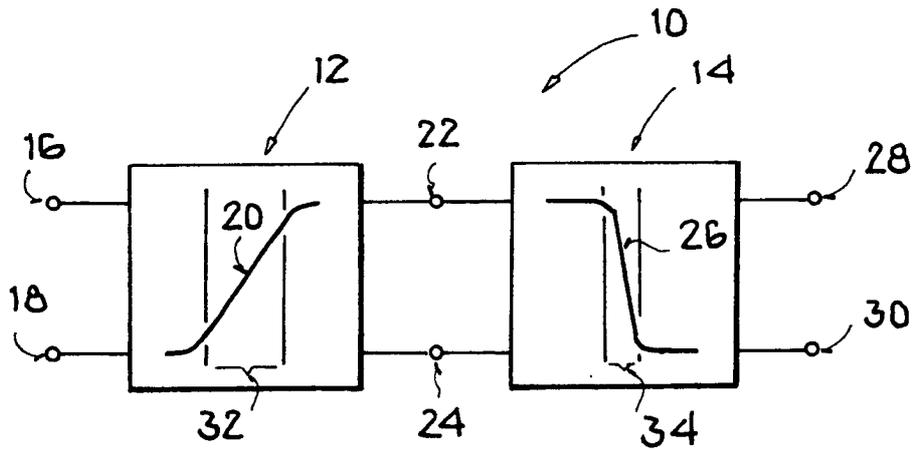


FIG.1

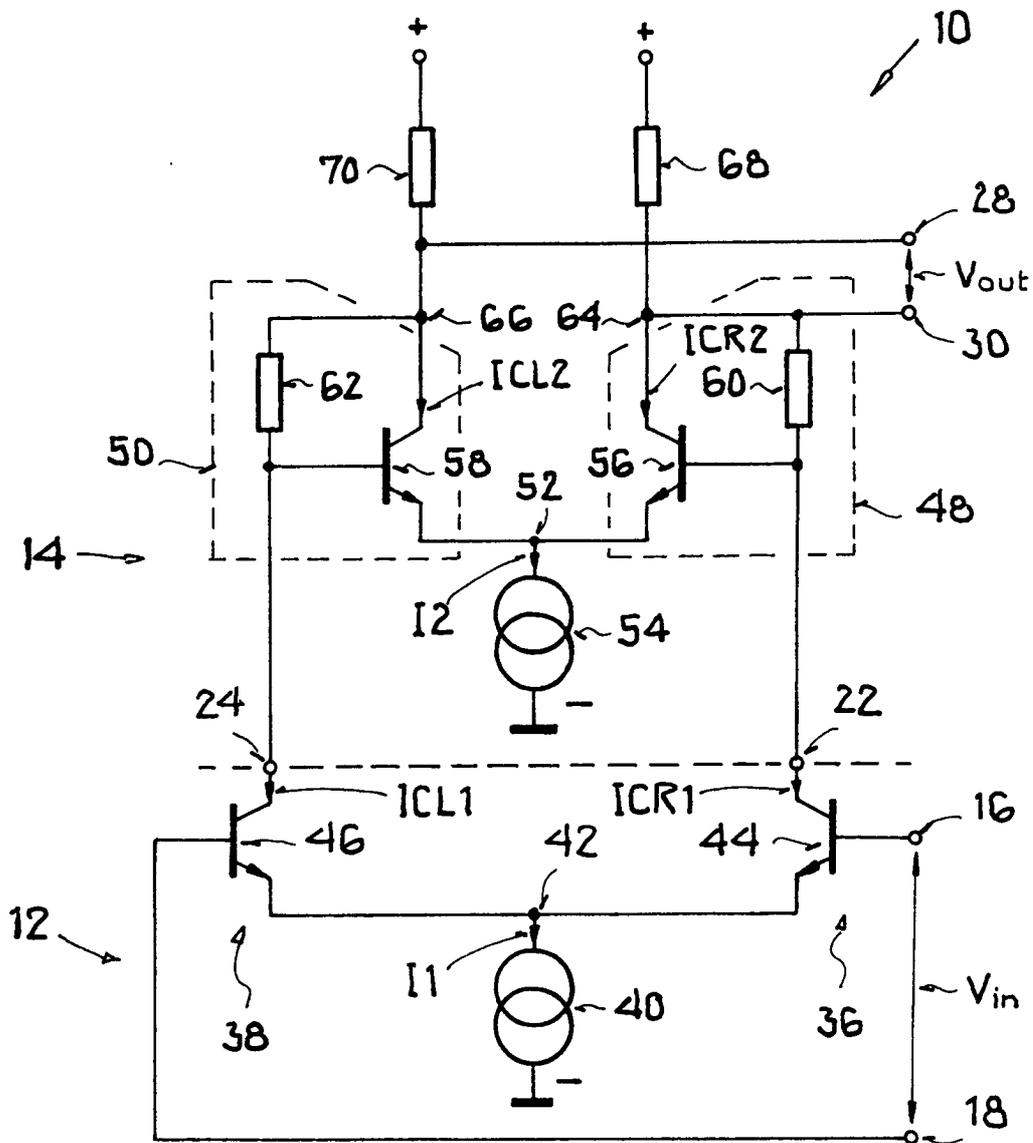


FIG.2

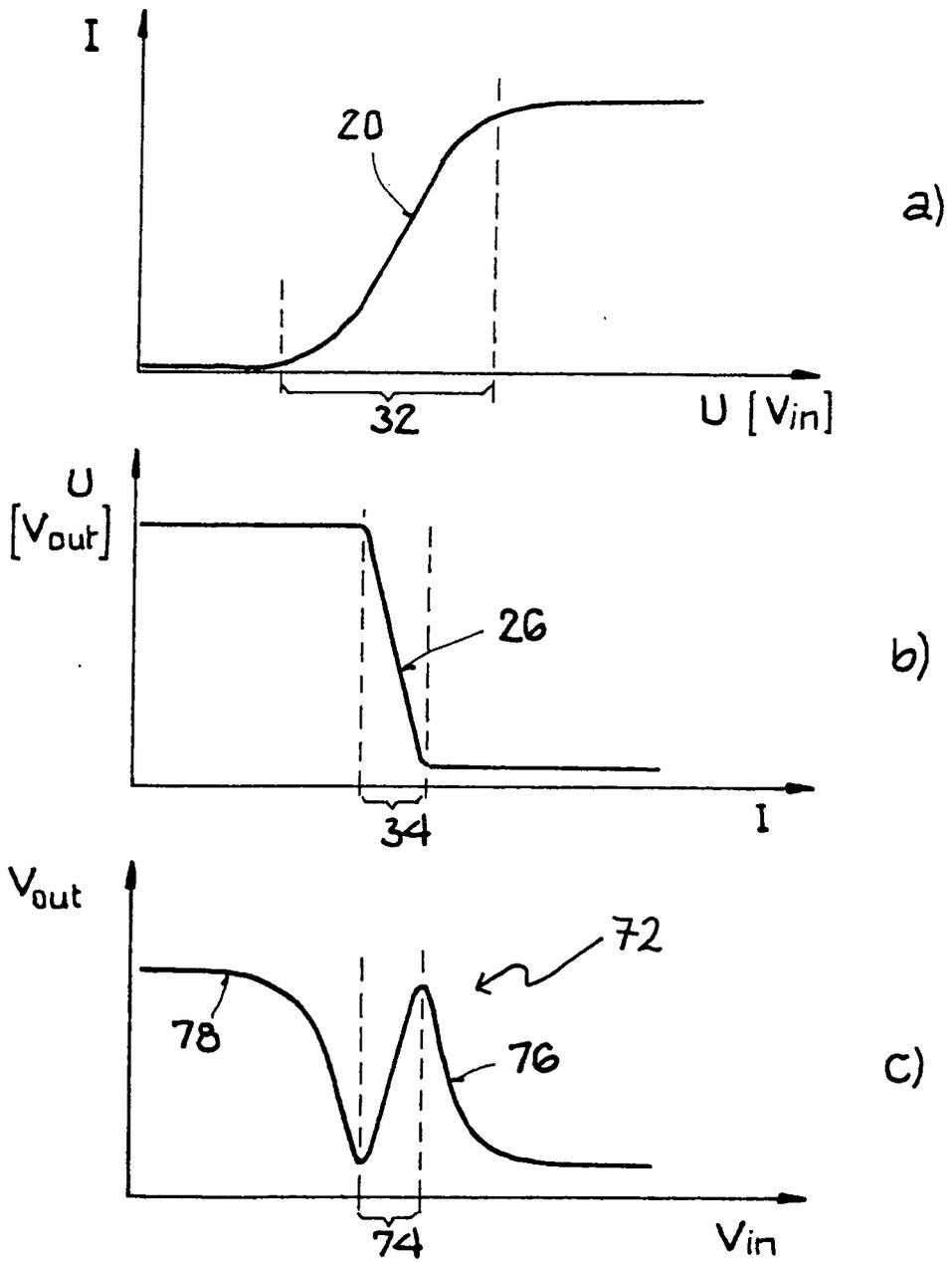


FIG.3

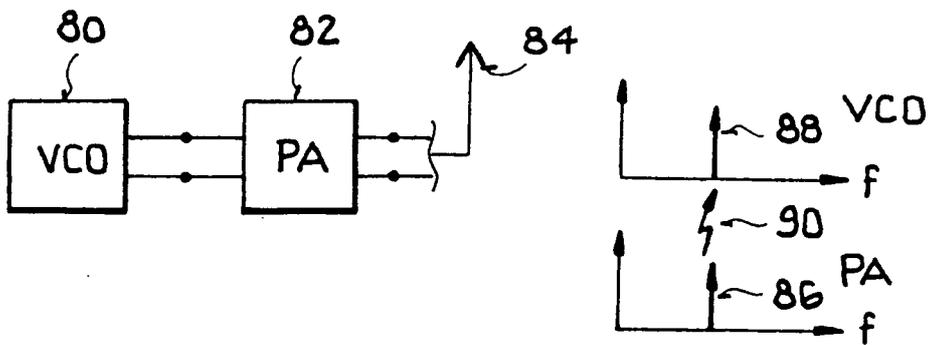


FIG.4a

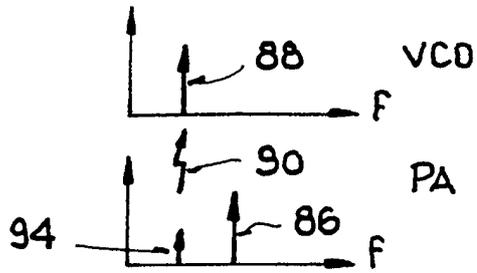
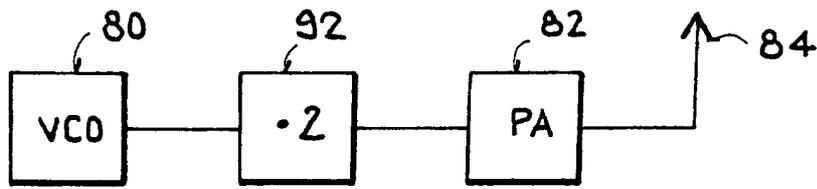


FIG. 4b

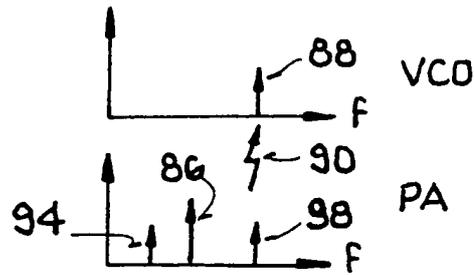
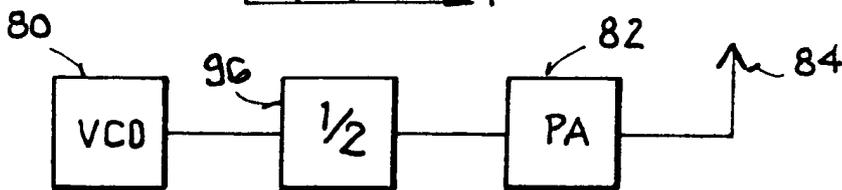


FIG. 4c

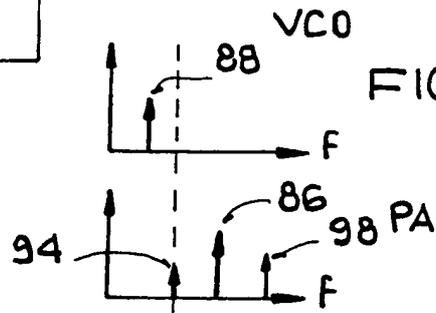
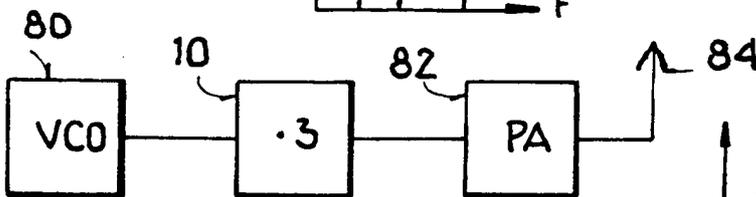


FIG. 4d

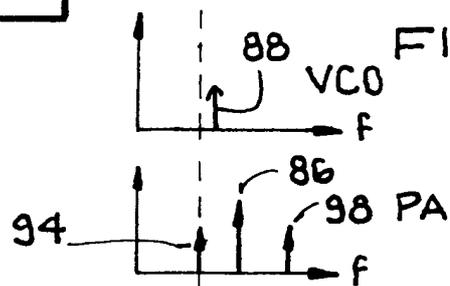
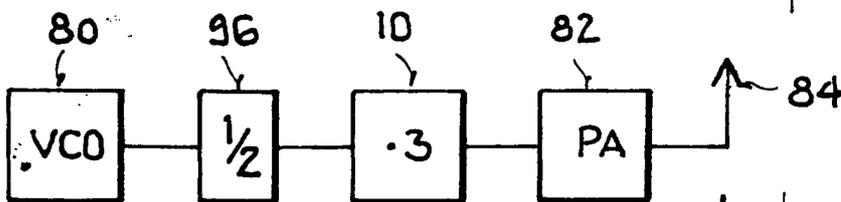


FIG. 4e