

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年3月31日(31.03.2022)



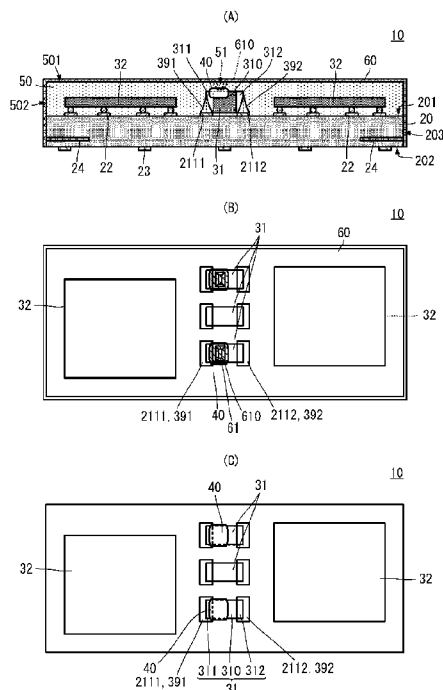
(10) 国際公開番号

WO 2022/065246 A1

- (51) 国際特許分類:
H01L 23/28 (2006.01) *H05K 9/00* (2006.01)
H01L 25/16 (2006.01)
- (21) 国際出願番号: PCT/JP2021/034369
- (22) 国際出願日: 2021年9月17日(17.09.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-159899 2020年9月24日(24.09.2020) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 小松 了 (KOMATSU Toru); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 楠 元彦 (KUSUNOKI Motohiko); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 野村 忠志 (NOMURA Tadashi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋1丁目4番34号 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: ELECTRONIC COMPONENT MODULE, AND METHOD FOR MANUFACTURING ELECTRONIC COMPONENT MODULE

(54) 発明の名称: 電子部品モジュール、および、電子部品モジュールの製造方法



(57) Abstract: An electronic component module (10) comprises: a substrate (20) having a main surface (201); an electronic component (31) mounted on the main surface (201); an insulating sealing resin (50) that covers the electronic component (31) and the main surface (201); and an electroconductive film (60) that covers the outer surface of the sealing resin (50). The electronic component (31) is provided with a housing (310) having an insulating outer surface, and a first external electrode (311) positioned at one end of the housing. The electronic component module (10) is provided with an electroconductive auxiliary layer (40) that covers a portion of the first external electrode (311) and the housing (310) at the opposite site of the electronic component (31) from the substrate (20). The sealing resin (50) has a recessed section (51) that exposes the electroconductive auxiliary layer (40). A conductor (610) is formed in the recessed section (51) and is connected to the electroconductive film (60) and the electroconductive auxiliary layer (40).

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 電子部品モジュール (10) は、主面 (201) を有する基板 (20) と、主面 (201) に実装される電子部品 (31) と、電子部品 (31) および主面 (201) を覆う絶縁性の封止樹脂 (50) と、封止樹脂 (50) の外面を覆う導電膜 (60) と、を備える。電子部品 (31) は、外面が絶縁性の筐体 (310)、筐体の一方端に配置された第1外部電極 (311) を備える。電子部品モジュール (10) は、電子部品 (31) における基板 (20) と反対側に、第1外部電極 (311) および筐体 (310) の一部を覆う導電性補助層 (40) を備える。封止樹脂 (50) は、導電性補助層 (40) を露出させる凹部 (51) を有する。導体部 (610) は、凹部 (51) に形成され、導電膜 (60) および導電性補助層 (40) に接続する。

明 細 書

発明の名称：

電子部品モジュール、および、電子部品モジュールの製造方法

技術分野

[0001] 本発明は、基板に複数の電子部品を実装し、電磁シールド構造を有する電子部品モジュールに関する。

背景技術

[0002] 特許文献1には、電子部品モジュールが記載されている。特許文献1に記載の電子部品モジュールは、回路基板、表面実装部品、封止樹脂、導電性薄膜、および、導電性ポストを備える。

[0003] 表面実装部品は、回路基板上に実装される。封止樹脂は、回路基板における表面実装部品の実装面、および、表面実装部品を覆う。導電性薄膜は、封止樹脂の外面を覆う。

[0004] 導電性ポストは、表面実装部品の外部電極の天面上に形成される。導電性ポストは、表面実装部品の天面側の封止樹脂を貫通し、外部電極と導電性薄膜とを接続する。これにより、表面実装部品の外部電極は、導電性薄膜に導通する。

[0005] 導電性ポストは、導電性ペースを封止樹脂に設けた孔に充填し、硬化させることによって形成される。導電性ペーストは、導電性成分、合成樹脂を含有する。

先行技術文献

特許文献

[0006] 特許文献1：特許第5321592号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、導電性ポストでは、合成樹脂等のバインダを用いない場合よりも抵抗率が高くなってしまう。また、表面実装部品が小さくなると、外

部電極が小さくなり、導電性ポストの断面積も小さくなっていく。これにより、導電性ポストの抵抗率はさらに上がってしまう。

[0008] したがって、本発明の目的は、封止樹脂に埋まった表面実装部品と、封止樹脂の外面の導電膜とを、より低抵抗で接続できる電子部品モジュールを提供することである。

課題を解決するための手段

[0009] この発明の電子部品モジュールは、第1主面を有する基板と、基板の第1主面に実装される電子部品と、電子部品および基板の第1主面側を覆う絶縁性の封止樹脂と、封止樹脂の外面を覆う導電膜と、を備える。電子部品は、外面が絶縁性の筐体、少なくとも筐体の外面に配置された第1外部電極、および、第2外部電極、を備える。電子部品モジュールは、第1主面の法線方向において電子部品における基板と反対側に、第1外部電極の一部を覆い、第2外部電極に接続しない導電性補助層を備える。封止樹脂は、導電性補助層を露出させる凹部を有する。導電膜は、凹部に形成され、導電性補助層に接続する。

[0010] この構成では、第1外部電極と導電膜との接続距離は短くなり、第1外部電極と導電膜とは、より低抵抗で接続される。

発明の効果

[0011] この発明によれば、封止樹脂に埋まった表面実装部品と、封止樹脂の外面の導電膜とを、より低抵抗で接続できる。

図面の簡単な説明

[0012] [図1]図1（A）は、第1の実施形態に係る電子部品モジュール10の側面断面図であり、図1（B）、図1（C）は、第1の実施形態に係る電子部品モジュール10の平面図である。

[図2]図2（A）は、第1の実施形態に係る電子部品モジュール10の導電性補助層40を有する箇所拡大側面断面図であり、図2（B）は、図2（A）に示す部分の別の箇所の側面断面図である。

[図3]図3は、第1の実施形態に係る電子部品モジュール10の導電性補助層

40を有する箇所拡大平面図である。

[図4]図4は、第1の実施形態に係る電子部品モジュール10の製造方法の一例を示すフローチャートである。

[図5]図5(A)、図5(B)、図5(C)、図5(D)、および、図5(E)は、第1の実施形態に係る電子部品モジュール10の製造過程の状態を示す図である。

[図6]図6(A)は、第2の実施形態に係る電子部品モジュール10Aの導電性補助層40を有する箇所拡大側面断面図であり、図6(B)は、図6(A)に示す部分の別の箇所の側面断面図である。

[図7]図7は、第2の実施形態に係る電子部品モジュール10Aの製造方法の一例を示すフローチャートである。

[図8]図8(A)は、第3の実施形態に係る電子部品モジュール10Bの側面断面図であり、図8(B)は、第3の実施形態に係る電子部品モジュール10Bの所定の導体部を示す平面図である。

[図9]図9(A)は、第4の実施形態に係る電子部品モジュール10Cの側面断面図であり、図9(B)は、第4の実施形態に係る電子部品モジュール10Cの所定の導体部を示す平面図である。

発明を実施するための形態

[0013] [第1の実施形態]

本発明の第1の実施形態に係る電子部品モジュールについて、図を参照して説明する。図1(A)は、第1の実施形態に係る電子部品モジュール10の側面断面図である。なお、図1(A)は、電子部品モジュール10を1本の直線で切った断面図ではなく、電子部品モジュール10の構成を分かり易くするように記載している。図1(B)、図1(C)は、第1の実施形態に係る電子部品モジュール10の平面図である。図1(B)は、導電膜60および封止樹脂50を有する状態を示し、図1(C)は、導電膜60および封止樹脂50を有さない状態を示す。なお、図1(B)では、導電膜60を透視した図を示す。図2(A)は、第1の実施形態に係る電子部品モジュール

10の導電性補助層40を有する箇所の拡大側面断面図である。図2（B）は、図2（A）に示す部分の別の箇所の側面断面図である。図3は、第1の実施形態に係る電子部品モジュール10の導電性補助層40を有する箇所の拡大平面図である。図3は、導電膜60および封止樹脂50を有さない状態を示す。

[0014] 図1（A）、図1（B）、図1（C）に示すように、電子部品モジュール10は、基板20、電子部品31、電子部品32、導電性補助層40、封止樹脂50、および、導電膜60を備える。

[0015] 基板20は、絶縁性の主体を有し、電子部品モジュール10を実現するための導体パターンを備える。基板20は、例えば、所定の導体パターンが形成された複数の絶縁体層を積層してなる。導体パターンとしては、例えば、図1（A）に示すように、グランド用の導体パターン24を含む。

[0016] 基板20は、例えば、矩形の平板であり、互いに対向する主面201と主面202とを有する。基板20は、セラミック多層基板、または、樹脂多層基板によって形成される。

[0017] 基板20の主面201には、電子部品の実装用の複数のランド電極が形成されている。複数のランド電極は、電子部品31用のランド電極2111およびランド電極2112、電子部品32用のランド電極22を含む。

[0018] 基板20の主面202には、外部接続用の端子電極23が形成される。外部接続用の端子電極23は、電子部品モジュール10の仕様に応じて、所定数形成されている。

[0019] 電子部品31は、筐体310、第1外部電極311、および、第2外部電極312を備える。筐体310は、矩形であり、両端面を除く外面（天面、底面、側面）は、絶縁性を有する。第1外部電極311は、筐体310の一方端に形成されている。第2外部電極312は、筐体310の他方端に形成されている。第1外部電極311および第2外部電極312は、筐体310の天面3101（図2（A）参照）、底面、側面3102（図2（A）参照）にも達する形状である。

- [0020] 電子部品 3 1 は、基板 2 0 の主面 2 0 1 に実装される。より具体的には、電子部品 3 1 の第 1 外部電極 3 1 1 は、はんだ等の導電性接合材 3 9 1 を用いて、ランド電極 2 1 1 1 に接合される。電子部品 3 1 の第 2 外部電極 3 1 2 は、はんだ等の導電性接合材 3 9 2 を用いて、ランド電極 2 1 1 2 に接合される。この接合され基板 2 0 に対向する面が、電子部品 3 1 の底面である。この底面に対向する面（電子部品 3 1 における基板 2 0 側と反対側の面）が、電子部品 3 1 の天面 3 1 0 1 である。これらの天面および底面に直交する面が、電子部品 3 1 の側面 3 1 0 2 である。なお、電子部品 3 1 は、外部電極の一部が天面側に存在する電子部品であればよく、例えば、チップインダクタ、チップ抵抗、LC フィルタ素子、バラン素子、カップラ素子、マッチングデバイス素子等を用いることができる。
- [0021] 電子部品 3 2 は、主体とはんだバンプとを有する。電子部品 3 2 は、基板 2 0 の主面 2 0 1 に実装される。より具体的には、電子部品 3 2 は、はんだバンプによってランド電極 2 2 に接合される。
- [0022] 導電性補助層 4 0 は、電子部品 3 1 の天面 3 1 0 1 に形成される。導電性補助層 4 0 は、第 1 外部電極 3 1 1 の少なくとも一部に重なり、第 1 外部電極 3 1 1 に接続（導通）する。また、導電性補助層 4 0 は、筐体 3 1 0 における第 1 外部電極 3 1 1 側の一部に重なる。導電性補助層 4 0 は、第 2 外部電極 3 1 2 には接続しない。
- [0023] 導電性補助層 4 0 は、天面 3 1 0 1 から側面 3 1 0 2 に回り込むように形成されている。これにより、導電性補助層 4 0 は、第 1 外部電極 3 1 1 および筐体 3 1 0 よりも幅広に形成される。なお、導電性補助層 4 0 は、天面 3 1 0 1 だけに形成されていてもよい。また、導電性補助層 4 0 は、第 1 外部電極 3 1 1 だけに重なるように形成されていてもよい。
- [0024] 導電性補助層 4 0 の厚みは、電子部品 3 1 の天面 3 1 0 1 と、電子部品 3 1 の天面 3 1 0 1 に対向する導電膜 6 0 との距離よりも短ければよい。さらに、導電性補助層 4 0 の厚みは、薄いことが好ましい。
- [0025] 導電性補助層 4 0 は、例えば、導電性ペーストを硬化することによって形

成される。導電性ペーストは、銅、銀等の金属からなる導電性粒子と、絶縁性の樹脂バインダとを含む。

[0026] 封止樹脂50は、基板20の主面201側を覆う。封止樹脂50は、導電性補助層40が形成された電子部品31、および、電子部品32を覆う。封止樹脂50は、絶縁性樹脂からなる。

[0027] 封止樹脂50は、凹部51を有する。凹部51は、封止樹脂50の天面501から凹む形状である。基板20を平面視して（主面201に直交する方向に視て）、凹部51は、導電性補助層40に重なる位置に形成されている。凹部51は、導電性補助層40を露出するように形成される。この際、凹部51は導電性補助層40を凹ませる程度の深さであることが好ましく、電子部品31の筐体310の天面3101に到達しない深さであることが好ましい。言い換えれば、導電性補助層40は、凹部51の側面の外縁を覆う。

[0028] 導電膜60は、封止樹脂50の外表面（天面501および側面502）、および、基板20の側面203を覆う。導電膜60は、基板20のグランド用の導体パターン24に接続する。

[0029] 導電膜60は、凹部51の壁面にも形成されており、この部分が導体部610を形成する。凹部51が導電性補助層40に達していることによって、導体部610は、導電性補助層40に接続（導通）する。

[0030] 導電膜60は、例えば、スパッタ、めっきなどで形成した金属製の膜である。導電膜60は、導電性補助層40より高い導電率を有する。導電膜60は、例えば、密着層、導電層、および、防腐層が積層された構成を有する。密着層は、封止樹脂50と導電層との密着性を高めるために設けられ、例えば、ステンレス鋼（SUS）などで構成される。導電層は、電磁波をシールドする機能を有し、例えば、銅（Cu）、銀（Ag）、アルミニウム（Al）などで構成される。防錆層は、導電層を腐食や損傷等から保護するために設けられ、例えば、ステンレス鋼（SUS）などで構成される。

[0031] このような構成によって、電子部品31の第1外部電極311は、導電性補助層40を介して、導電膜60の導体部610に接続する。そして、導電

性補助層 40 は薄いことで、第 1 外部電極 311 と導電膜 60 における封止樹脂 50 の天面 501 に形成される部分とは、主として、導体部 610 によって接続される。

[0032] 導体部 610 は、導電率の高い膜であり、絶縁性バインダを含む導電性補助層 40 や従来構成の導電ポストよりも、低抵抗である。したがって、第 1 外部電極 311 と導電膜 60 における封止樹脂 50 の天面 501 に形成される部分とは、低抵抗で接続される。これにより、上述のように、導電膜 60 がグランド用の導体パターン 24 に接続する態様では、電子部品 31 の天面 3101 側に、シールド効果の高い電磁シールド部を形成できる。この結果、例えば、電子部品 31 を間に挟んで配置された複数の電子部品 32 間での電磁気的な干渉を効果的に抑制できる。

[0033] さらに、この構成では、導電性補助層 40 が筐体 310 に重なる形状であるので、凹部 51 の形状（導体部 610 の形状）が、第 1 外部電極 311 の天面の面積による制限を受けない。すなわち、凹部 51 の形状（導体部 610 の形状）は、第 1 外部電極 311 の天面の面積よりも大きくできる。これにより、導体部 610 をさらに低抵抗にできる。

[0034] また、この構成によって、凹部 51 の形成、すなわち、導体部 610 の形成が容易になる。したがって、凹部 51 の形成時（例えば、後述するレーザー加工時）の凹部 51 の位置ばらつきの許容範囲を大きくできる。これにより、第 1 外部電極 311 と導電膜 60 とをより確実に接続できる。また、上述の構成のように、導電性補助層 40 が幅広であることによって、このばらつきの許容範囲をさらに大きくできる。

[0035] また、この構成では、凹部 51 は、筐体 310 に重なり、第 1 外部電極 311 に重ならない。すなわち、凹部 51 は、電子部品 31 を平面視した筐体 310 と第 1 外部電極 311 との境界を跨がない。これにより、凹部 51 の形成位置は、より広い平坦面となり、凹部 51 の形成はより容易になる。凹部 51 の形成位置は、導電性補助層 40 の形成領域から外れなければ、上記に限定されるものではない。例えば、筐体 310 と第 1 外部電極 311 との

境界を跨いで、凹部 5 1 を形成してもよい。この場合、さらに凹部 5 1 の形成が容易になる。

[0036] また、この構成では、凹部 5 1 は、導電性補助層 4 0 を凹ませる深さに形成されている。これにより、導体部 6 1 0 は、底面のみでなく、側面の一部も導電性補助層 4 0 に接続する。したがって、導体部 6 1 0 と導電性補助層 4 0 との接続信頼性は向上し、さらに低抵抗を実現できる。

[0037] また、基板の平面視において、導電性補助層 4 0 は、導電性接合材 3 9 1 に重ならないように形成されている。しかしながら、導電性補助層 4 0 は、導電性接合材 3 9 1 に重なるように形成することも可能である。ただし、導電性補助層 4 0 が、導電性接合材 3 9 1、すなわち、高さが徐々に変化するのはんだフィレットに重ならないことで、均一した厚みで平坦な形状の導電性補助層 4 0 を容易に形成できる。

[0038] (第 1 の実施形態に係る電子部品モジュールの製造方法)

図 4 は、第 1 の実施形態に係る電子部品モジュール 1 0 の製造方法の一例を示すフローチャートである。図 5 (A)、図 5 (B)、図 5 (C)、図 5 (D)、および、図 5 (E) は、第 1 の実施形態に係る電子部品モジュール 1 0 の製造過程の状態を示す図である。図 5 (A)－図 5 (E) は、導電性補助層 4 0 が形成された電子部品の箇所を拡大した図である。なお、構造的な特徴は上述しており、以下では、構造的な特徴の説明は省略する。

[0039] 図 5 (A) に示すように、基板 2 0 に電子部品 3 1 および電子部品 3 2 を実装する (S 1 1)。

[0040] 図 5 (B) に示すように、電子部品 3 1 の第 1 外部電極 3 1 1 における基板 2 0 側と反対側の面 (天面) に導電性補助層 4 0 を形成する (S 1 2)。より具体的には、電子部品 3 1 の第 1 外部電極 3 1 1 および筐体 3 1 0 の天面 3 1 0 1 に導電性ペーストを塗布し、硬化させる。導電性補助層 4 0 の厚みは、例えば、30 [μm] 程度であるが、これに限るものではない。

[0041] 図 5 (C) に示すように、基板 2 0 における電子部品 3 1 および電子部品 3 2 の実装面側を絶縁性の封止樹脂 5 0 で覆う (S 1 3)。より具体的には

、基板 20 の主面 201 側の絶縁性樹脂を塗布し、硬化させる。

[0042] 図 5 (D) に示すように、封止樹脂 50 から導電性補助層 40 を露出させる凹部 51 を形成する (S14)。より具体的には、封止樹脂 50 の天面 501 側から、導電性補助層 40 が形成されている領域にレーザ光を照射し、封止樹脂 50 を研削する。レーザ光の波長は、例えば、532 [nm] 以下であること好ましいが、これに限るものではない。

[0043] 図 5 (E) に示すように、凹部 51 を含む封止樹脂 50 に導電膜 60 を形成する (S15)。導電膜 60 は、例えば、密着層、導電層、および、防錆層の 3 層構造である。導電膜 60 は、これら密着層、導電層、および、防錆層を、順次、スパッタ等によって形成する。

[0044] このような製造方法を用いることによって、優れた電磁シールド性を有する電子部品モジュール 10 を容易に、且つ、より確実に形成できる。

[0045] [第 2 の実施形態]

本発明の第 2 の実施形態に係る電子部品モジュールについて、図を参照して説明する。図 6 (A) は、第 2 の実施形態に係る電子部品モジュール 10A の導電性補助層 40 を有する箇所 40 の拡大側面断面図である。図 6 (B) は、図 6 (A) に示す部分の別の箇所 40 の側面断面図である。

[0046] 図 6 (A)、図 6 (B) に示すように、第 2 の実施形態に係る電子部品モジュール 10A は、第 1 の実施形態に係る電子部品モジュール 10 に対して、絶縁性補助層 70 を備える点で異なる。電子部品モジュール 10A の他の構成は、電子部品モジュール 10 と同様であり、同様の箇所の説明は省略する。

[0047] 電子部品モジュール 10A は、絶縁性補助層 70 を備える。絶縁性補助層 70 は、電子部品 31 の天面 3101 に形成される。基板の平面視において、絶縁性補助層 70 は、第 2 外部電極 312 の少なくとも一部に重なる。また、絶縁性補助層 70 は、筐体 310 における第 2 外部電極 312 側の一部に重なる。絶縁性補助層 70 は、第 1 外部電極 311 に重ならない。

[0048] 絶縁性補助層 70 は、天面 3101 から側面 3102 に回り込むように形

成されている。この際、絶縁性補助層 70 は、導電性補助層 40 よりも側面 3102 に回り込む長さは長い。

[0049] 導電性補助層 40 は、絶縁性補助層 70 における筐体 310 側と反対側の面に、絶縁性補助層 70 に重なるように配置される。

[0050] このような構成によって、導電性補助層 40 と第 2 外部電極 312 との短絡は、絶縁性補助層 70 によって抑制される。また、上述のように、絶縁性補助層 70 は、側面 3102 まで形成され、導電性補助層 40 よりも側面 3102 の下方向により大きく広がっている。これにより、側面 3102 における導電性補助層 40 と第 2 外部電極 312 との短絡は、より確実に抑制される。

[0051] さらに、この構成では、導電性補助層 40 を天面から視た面積を大きくできる。これにより、凹部 51 は、導電性補助層 40 に対して、より確実に重なる。したがって、導体部 610 は、導電性補助層 40 に対して、より確実に接続し、ひいては、導電膜 60 と導電性補助層 40 とは、より確実に接続される。

[0052] また、この構成では、凹部 51 の形状を大きくできる。これにより、導体部 610 の面積を大きくでき、導電性補助層 40 と導電膜 60 との接続抵抗は、さらに小さくできる。

[0053] なお、図 6 (A)、図 6 (B) に示す構成では、凹部 51 と絶縁性補助層 70 とは、重なっていない。これにより、凹部 51 の形成位置における導電性補助層 40 の高さは均一になる。したがって、凹部 51 を所定の深さで、容易且つ確実に形成できる。凹部 51 の形成位置は、上記に限定されるものではない。導電性補助層 40 に所定の厚みがある場合（例えば、凹部 51 を所定の深さで形成しても導電性補助層 40 を貫通しない厚み）は、凹部 51 の形成位置が絶縁性補助層 70 と重なる領域にはみ出してもよい。

[0054] （第 2 の実施形態に係る電子部品モジュールの製造方法）

図 7 は、第 2 の実施形態に係る電子部品モジュール 10A の製造方法の一例を示すフローチャートである。

[0055] 図7に示すように、第2の実施形態に係る電子部品モジュール10Aの製造方法は、第1の実施形態に係る電子部品モジュール10の製造方法に対して、絶縁性補助層70を形成する工程を追加した点で異なる。第2の実施形態に係る電子部品モジュール10Aの製造方法の他の工程は、第1の実施形態に係る電子部品モジュール10の他の工程と同様であり、同様の箇所の説明は省略する。

[0056] 基板20に電子部品31を実装した後（S11）、電子部品31に絶縁性補助層70を形成する（S21）。そして、絶縁性補助層70の形成後に、導電性補助層40を形成する（S12）。

[0057] より具体的には、絶縁性補助層70は、次のように形成される。

[0058] 第2外部電極312における筐体310側の部分、および、筐体310における第2外部電極312側の部分を覆い、第1外部電極311を覆わないように、絶縁性樹脂を塗布する。この絶縁性樹脂は、封止樹脂50の材料と同じであってもよく、異なってもよい。

[0059] 塗布した絶縁性樹脂を硬化させる。これにより、絶縁性補助層70は形成される。

[0060] このような製造方法を用いることによって、優れた電磁シールド性を有する電子部品モジュール10Aを容易に、且つ、より確実に形成できる。

[0061] [第3の実施形態]

本発明の第3の実施形態に係る電子部品モジュールについて、図を参照して説明する。図8（A）は、第3の実施形態に係る電子部品モジュール10Bの側面断面図である。図8（B）は、第3の実施形態に係る電子部品モジュール10Bの所定の導体部を示す平面図である。図8（B）は、所定の導体部の形成箇所を拡大した図である。

[0062] 図8（A）、図8（B）に示すように、第3の実施形態に係る電子部品モジュール10Bは、2つの電子部品モジュール10B1および電子部品モジュール10B2を備える点、導体部610B1、導体部610B2、導体部610B3、導体部610B4、導体部610B5、および、導体部610

B 6を備える点、導体パターン600B1、導体パターン600B2、導体パターン600B3、導体パターン600B4、導体パターン600B5、および、導体パターン600B6を備える点で、異なる。電子部品モジュール10B1および電子部品モジュール10B2の基本的な構成は、上述の各実施形態に係る電子部品モジュール10、10Aと同様であり、同様の箇所の説明は省略する。

[0063] 電子部品モジュール10B1は、基板20B1、電子部品31B1、電子部品31B2、電子部品32、導電性補助層40B1、導電性補助層40B2、封止樹脂50B1、導電膜60B1、導体パターン600B1、導体パターン600B2、導体パターン600B3、導体パターン600B4、導体パターン600B5、および、導体パターン600B6を備える。

[0064] 電子部品31B1、電子部品31B2、電子部品32は、基板20B1の主面201に実装される。

[0065] 導電性補助層40B1は、電子部品31B1の第2外部電極312B1および筐体に重なるように配置される。導電性補助層40B1は、第1外部電極311B1に接続しない。導電性補助層40B2は、電子部品31B2の第2外部電極312B2および筐体に重なるように配置される。導電性補助層40B2は、第1外部電極311B2に接続しない。

[0066] 封止樹脂50B1は、基板20B1の主面201、電子部品31B1、電子部品31B2、および、電子部品32を覆うように形成される。

[0067] 封止樹脂50B1には、導電性補助層40B1、および、導電性補助層40B2に重なる位置に、凹部がそれぞれ形成されている。各凹部には、導体部610B1、および、導体部610B2が形成される。導体部610B1は、導電性補助層40B1に接続し、導体部610B2は、導電性補助層40B2に接続する。

[0068] 導電膜60B1は、封止樹脂50B1の外面に形成される。

[0069] 導体パターン600B1、および、導体パターン600B2は、封止樹脂50B1の天面501に形成される。導体パターン600B1および導体パ

ターン 600B2 は、互いに物理的に分離されており、導電膜 60B1 に対して、物理的に分離される。

[0070] 導体パターン 600B1 は、導体部 610B1 に接続する。導体パターン 600B2 は、導体部 610B2 に接続する。

[0071] 封止樹脂 50B1 には、図示を省略した複数の導電性補助層に重なる位置に、凹部がそれぞれ形成されている。各凹部には、導体部 610B3、導体部 610B4、導体部 610B5、および、導体部 610B6 が形成される。導体部 610B3、導体部 610B4、導体部 610B5、および、導体部 610B6 は、それぞれが重なる導電性補助層に、それぞれに接続する。なお、導体部 610 の接続は全て上記に限定するものではない。電子部品 31 の代わりに導体ブロック、導体ピン、ポスト電極などの突起導体を用いる場合は、導体部 610 と突起導体とは、導電性補助層を介さずに直接接続してもよい。

[0072] また、導体パターン 600B3、導体パターン 600B4、導体パターン 600B5、および、導体パターン 600B6 は、封止樹脂 50B1 の天面 501 に形成される。導体パターン 600B3、導体パターン 600B4、導体パターン 600B5、および、導体パターン 600B6 は、互いに物理的に分離されており、導電性補助層 40B1、導電性補助層 40B2、および、導電膜 60B1 に対して、物理的に分離される。

[0073] 例えば、図 8 (B) に示すように、導体パターン 600B1、導体パターン 600B3、および、導体パターン 600B4 は、導体非形成部 691 によって、導電膜 60B1 から分離されるとともに、互いに分離される。また、図 8 (B) に示すように、導体パターン 600B2、導体パターン 600B5、および、導体パターン 600B6 は、導体非形成部 692 によって、導電膜 60B1 から分離されるとともに、互いに分離される。

[0074] 導体パターン 600B3 は、導体部 610B3 に接続する。導体パターン 600B4 は、導体部 610B4 に接続する。導体パターン 600B5 は、導体部 610B5 に接続する。導体パターン 600B6 は、導体部 610B

6に接続する。

[0075] 電子部品モジュール10B2は、基板20B2、電子部品31B3、電子部品32B、封止樹脂50B2、および、導電膜60B2を備える。

[0076] 電子部品31B3、電子部品32Bは、基板20B2の第1主面に実装される。

[0077] 封止樹脂50B2は、基板20B2の第1主面、電子部品31B3、および、電子部品32Bを覆うように形成される。

[0078] 導電膜60B2は、封止樹脂50B2の外面に形成される。

[0079] 電子部品モジュール10B2は、電子部品モジュール10B1の天面側に実装される。より具体的には、電子部品モジュール10B2の基板20B2に形成された複数の端子電極は、電子部品モジュール10B1の複数の導体パターン600B1、導体パターン600B2、導体パターン600B3、導体パターン600B4、導体パターン600B5、および、導体パターン600B6に、はんだ等の導電性接合材を介して、それぞれ接続される。すなわち、複数の導体パターン600B1、導体パターン600B2、導体パターン600B3、導体パターン600B4、導体パターン600B5、および、導体パターン600B6は、電子部品モジュール10B1と電子部品モジュール10B2とを接続する配線電極である。

[0080] このように、電子部品モジュール10Bでは、電子部品モジュール10B1と電子部品モジュール10B2とを接続する導体経路に、封止樹脂50B1の凹部に形成した複数の導体部610B1-610B6を用いる。これにより、電子部品モジュール10B1と電子部品モジュール10B2との接続抵抗は小さくなる。したがって、損失を抑制した電子部品モジュール10Bを実現できる。

[0081] [第4の実施形態]

本発明の第4の実施形態に係る電子部品モジュールについて、図を参照して説明する。図9(A)は、第4の実施形態に係る電子部品モジュール10Cの側面断面図である。図9(B)は、第4の実施形態に係る電子部品モジ

ジュール 10C の所定の導体部を示す平面図である。図 9 (B) は、所定の導体部の形成箇所を拡大した図である。

[0082] 図 9 (A)、図 9 (B) に示すように、第 4 の実施形態に係る電子部品モジュール 10C は、第 1 の実施形態に係る電子部品モジュール 10 に対して、導体部 810、導体パターン 80 を備える点で異なる。電子部品モジュール 10C の他の構成は、電子部品モジュール 10 と同様であり、同様の箇所の説明は省略する。

[0083] 電子部品モジュール 10C は、電子部品 31C1 を備える。電子部品 31C1 の天面には、導電性補助層 40C1 が形成される。導電性補助層 40C1 は、電子部品 31C1 の第 2 外部電極 312C1 および筐体の一部を覆うように配置される。

[0084] 電子部品モジュール 10C は、導体部 810、および、導体パターン 80 を備える。導体部 810 は、封止樹脂 50 の凹部に形成される。凹部は、導電性補助層 40C1 に重なる。導体部 810 は、導体パターン 80 に接続し、導電性補助層 40C1 に接続する。

[0085] 導体パターン 80 は、封止樹脂 50 の天面 501 に形成される。導体パターン 80 は、導体非形成部 89 を介して、導電膜 60 に対して、物理的に分離される。

[0086] 導体パターン 80 は、所定の長さを有する。導体パターン 80 の長さは、電子部品モジュール 10C で、送信、受信、または、送受信する高周波信号の周波数（波長）に応じて決定される。すなわち、導体パターン 80 は、電子部品モジュール 10C で送信、受信、または、送受信する高周波信号用のアンテナとして機能する。すなわち、導体パターン 80 は、電子部品モジュール 10C に形成された機能素子である。導体パターン 80 は、導体部 810 に接続する。導体パターン 80 は、アンテナとして機能する種々の形状が適用可能である。例えば、導体パターン 80 は、スパイラル、ミアンダ、ダイポールなどである。

[0087] このように、電子部品モジュール 10C では、当該電子部品モジュール 1

０Ｃの一部に形成されたアンテナとして機能する導体パターン８０と、電子部品３１Ｃ１とを、導体部８１０を介して接続する。これにより、導体パターン８０と電子部品３１Ｃ１とは、低抵抗で接続される。

[0088] なお、上述の各実施形態の構成は、適宜組合せが可能であり、それぞれの組合せに応じた作用効果を奏することができる。

符号の説明

[0089] １０、１０Ａ、１０Ｂ、１０Ｂ１、１０Ｂ２、１０Ｃ：電子部品モジュール
２０、２０Ｂ１、２０Ｂ２：基板
２２：ランド電極
２３：端子電極
２４：導体パターン
３１、３１Ｂ１、３１Ｂ２、３１Ｂ３、３１Ｃ１、３２、３２Ｂ：電子部品
４０、４０Ｂ１、４０Ｂ２、４０Ｃ１：導電性補助層
５０、５０Ｂ１、５０Ｂ２：封止樹脂
５１：凹部
６０、６０Ｂ１、６０Ｂ２：導電膜
７０：絶縁性補助層
８０：導体パターン
８９：導体非形成部
２０１：主面
３１０：筐体
３１１、３１１Ｂ１、３１１Ｂ２：第１外部電極
３１２、３１２Ｂ１、３１２Ｂ２、３１２Ｃ１：第２外部電極
３９１、３９２：導電性接合材
６００Ｂ１、６００Ｂ２、６００Ｂ３、６００Ｂ４、６００Ｂ５、６００Ｂ
６：導体パターン
６１０、６１０Ｂ１、６１０Ｂ２、６１０Ｂ３、６１０Ｂ４、６１０Ｂ５、
６１０Ｂ６：導体部

6 9 1、6 9 2 : 導体非形成部

8 1 0 : 導体部

2 1 1 1、2 1 1 2 : ランド電極

請求の範囲

- [請求項1] 第1主面を有する基板と、
 外面が絶縁性の筐体、少なくとも前記筐体の外面に配置された第1外部電極、および、第2外部電極を備え、前記基板の前記第1主面に実装される電子部品と、
 前記電子部品および前記基板の前記第1主面側を覆う絶縁性の封止樹脂と、
 前記封止樹脂の外面を覆う導電膜と、
 前記第1主面の法線方向において前記電子部品における前記基板と反対側に、前記第1外部電極の一部を覆い、前記第2外部電極に接続しない導電性補助層と、
 を備え、
 前記封止樹脂は、前記導電性補助層を露出させる凹部を有し、
 前記導電膜は、前記凹部に形成された導体部を有し、
 前記導体部は、前記導電性補助層に接続する、
 電子部品モジュール。
- [請求項2] 前記導電性補助層は、前記筐体の一部を覆う、
 請求項1に記載の電子部品モジュール。
- [請求項3] 前記導電性補助層は、前記第1外部電極および前記筐体よりも幅広に形成されている、
 請求項2に記載の電子部品モジュール。
- [請求項4] 前記導電性補助層は、前記凹部の側面の外縁を覆う、
 請求項1乃至請求項3のいずれかに記載の電子部品モジュール。
- [請求項5] 前記第1主面の法線方向において前記電子部品における前記基板と反対側に、前記筐体の一部および前記第2外部電極の一部を覆う絶縁性補助層を備える、
 請求項1乃至請求項4のいずれかに記載の電子部品モジュール。
- [請求項6] 前記電子部品を平面視した場合に、前記導電性補助層は、前記第1

主面の法線方向において前記絶縁性補助層における前記電子部品と反対側にて、前記絶縁性補助層に重なる、

請求項 5 に記載の電子部品モジュール。

[請求項7] 前記電子部品を平面視した場合に、前記凹部の底は、前記絶縁性補助層に重ならない、

請求項 5 または請求項 6 に記載の電子部品モジュール。

[請求項8] 前記導電膜は、前記基板のグランド用の導体に接続する、

請求項 1 乃至請求項 7 のいずれかに記載の電子部品モジュール。

[請求項9] 前記導電膜における前記導電性補助層に接続する一部は、他の電子部品モジュールへの配線電極である、

請求項 1 乃至請求項 8 のいずれかに記載の電子部品モジュール。

[請求項10] 前記導電膜における前記導電性補助層に接続する一部は、前記電子部品モジュールの機能素子である、

請求項 1 乃至請求項 7 のいずれかに記載の電子部品モジュール。

[請求項11] 前記機能素子は、アンテナである、

請求項 10 に記載の電子部品モジュール。

[請求項12] 基板に電子部品を実装する工程と、

前記電子部品の第 1 外部電極における前記基板側と反対側の面に導電性補助層を形成する工程と、

前記基板における前記電子部品の実装面側を絶縁性の封止樹脂で覆う工程と、

前記封止樹脂から前記導電性補助層を露出させる凹部を形成する工程と、

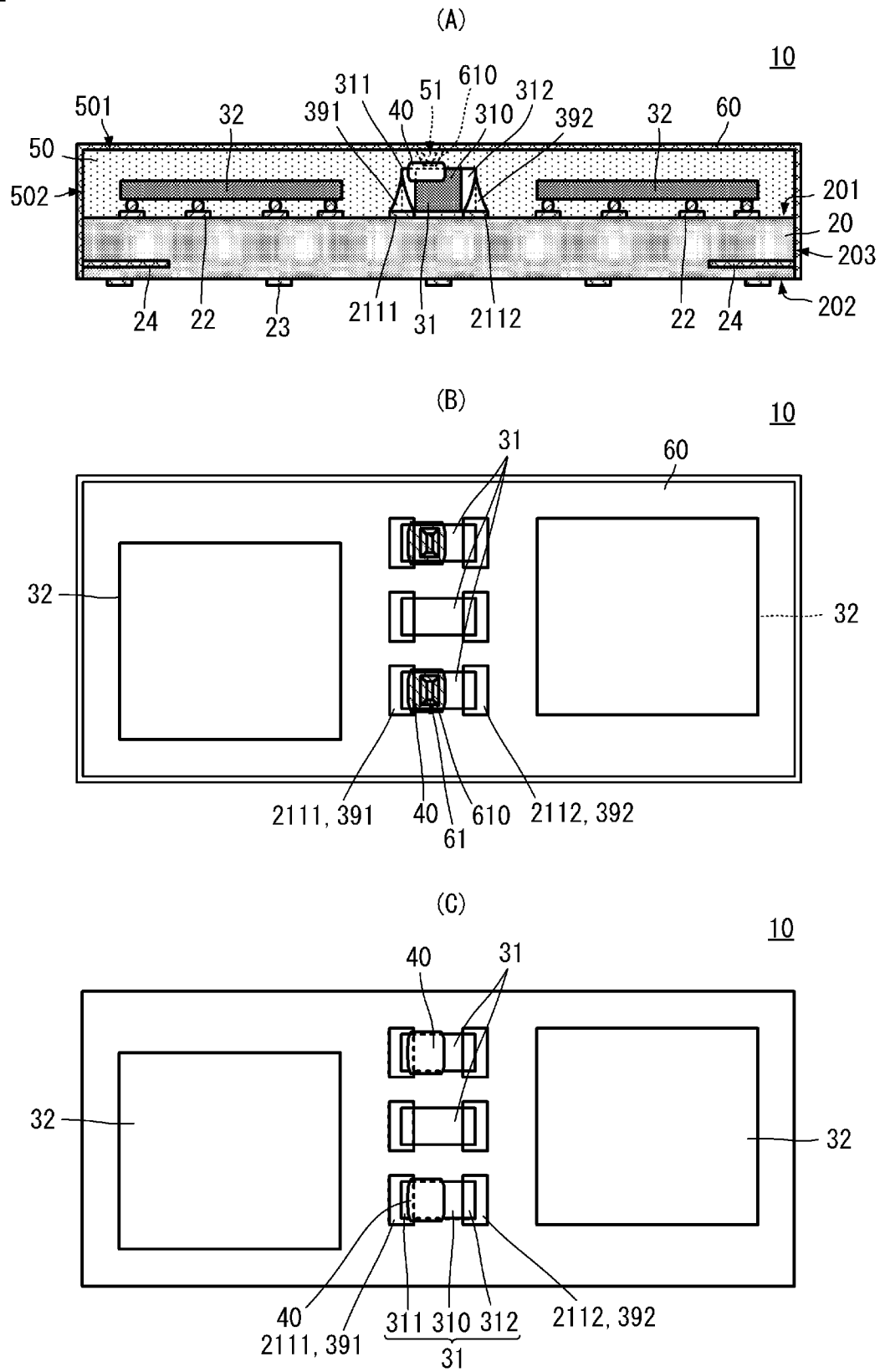
前記凹部を含む前記封止樹脂の外周を覆う導電膜を形成する工程と、

を有する、電子部品モジュールの製造方法。

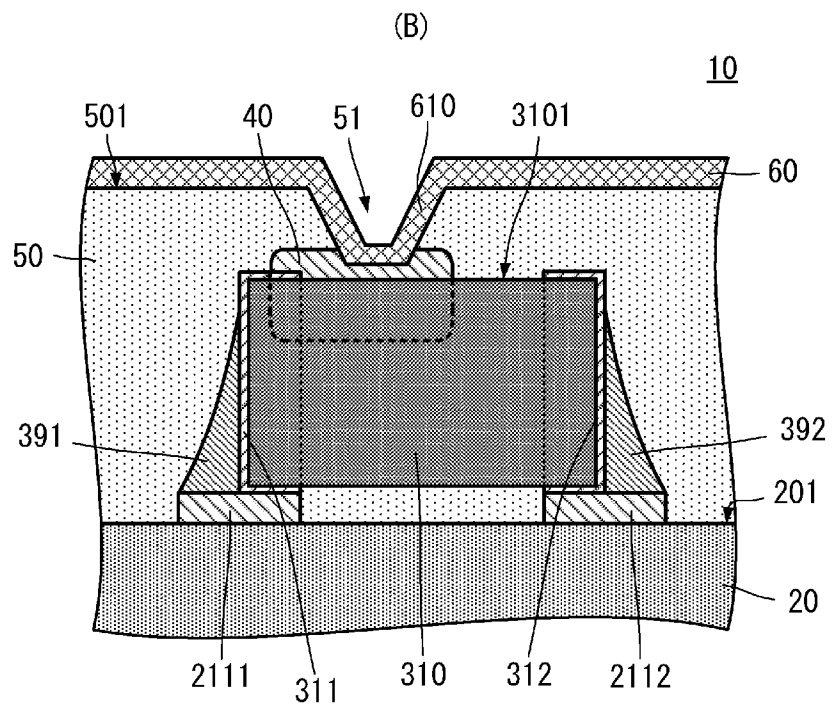
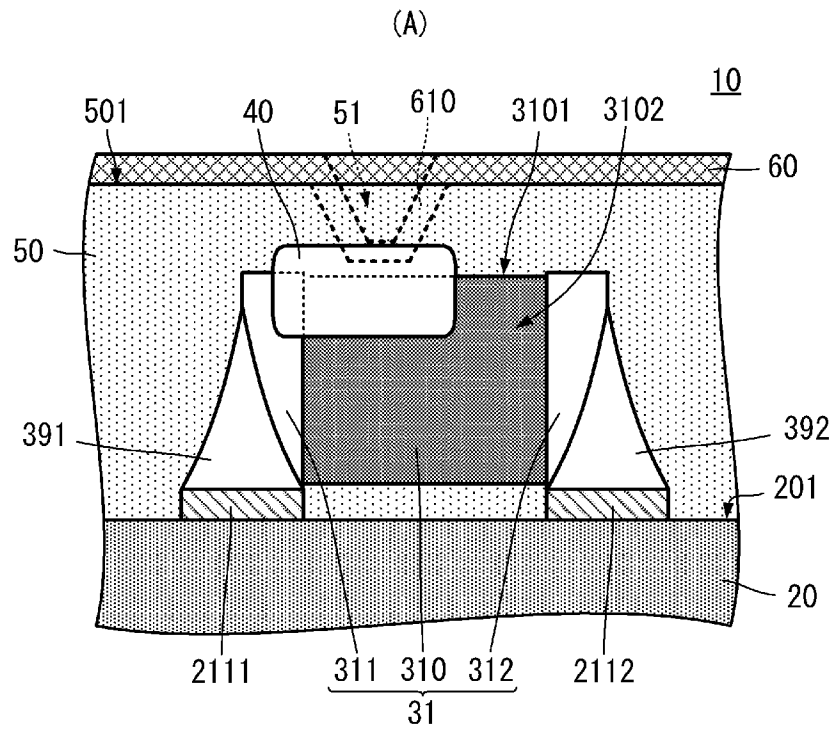
[請求項13] 前記導電性補助層を形成する前に、前記電子部品の第 2 外部電極における前記基板側と反対側の面に、絶縁性補助層を形成する工程を、

さらに有する、請求項 1 2 に記載の電子部品モジュールの製造方法。

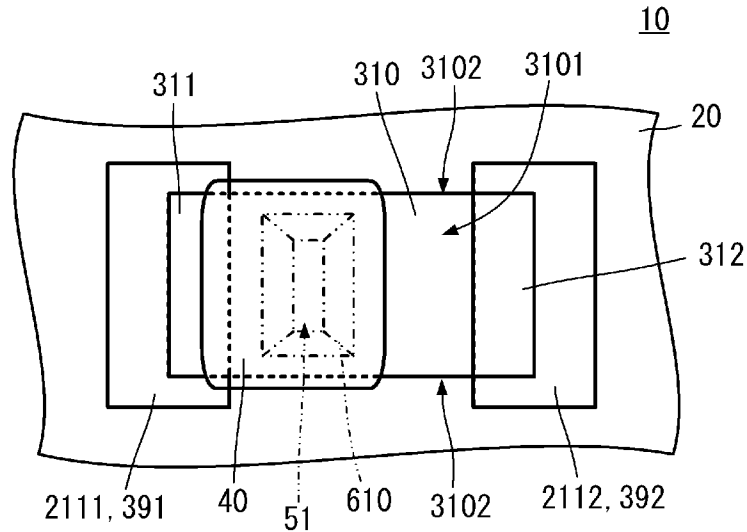
[図1]



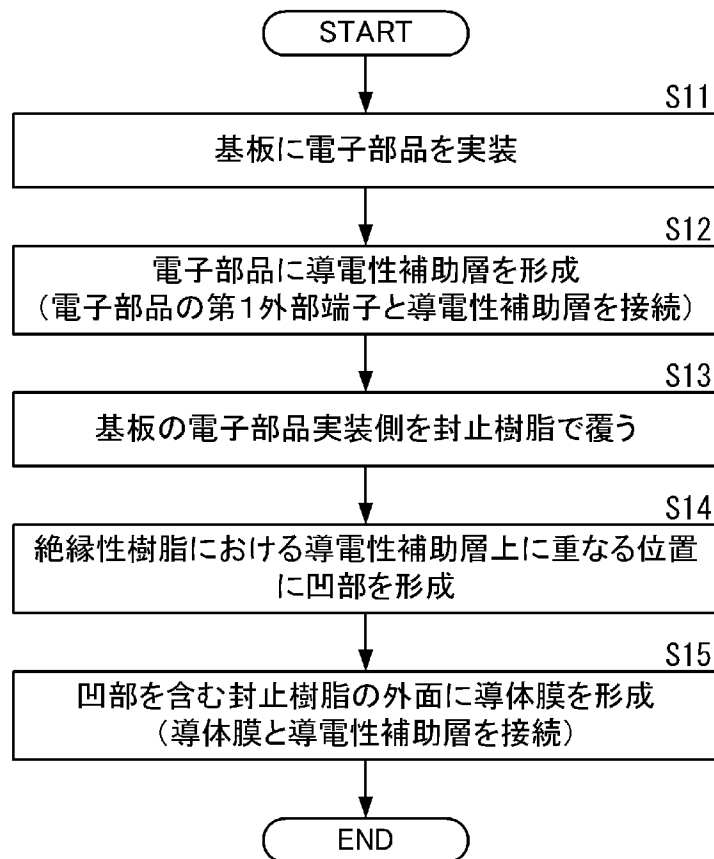
[図2]



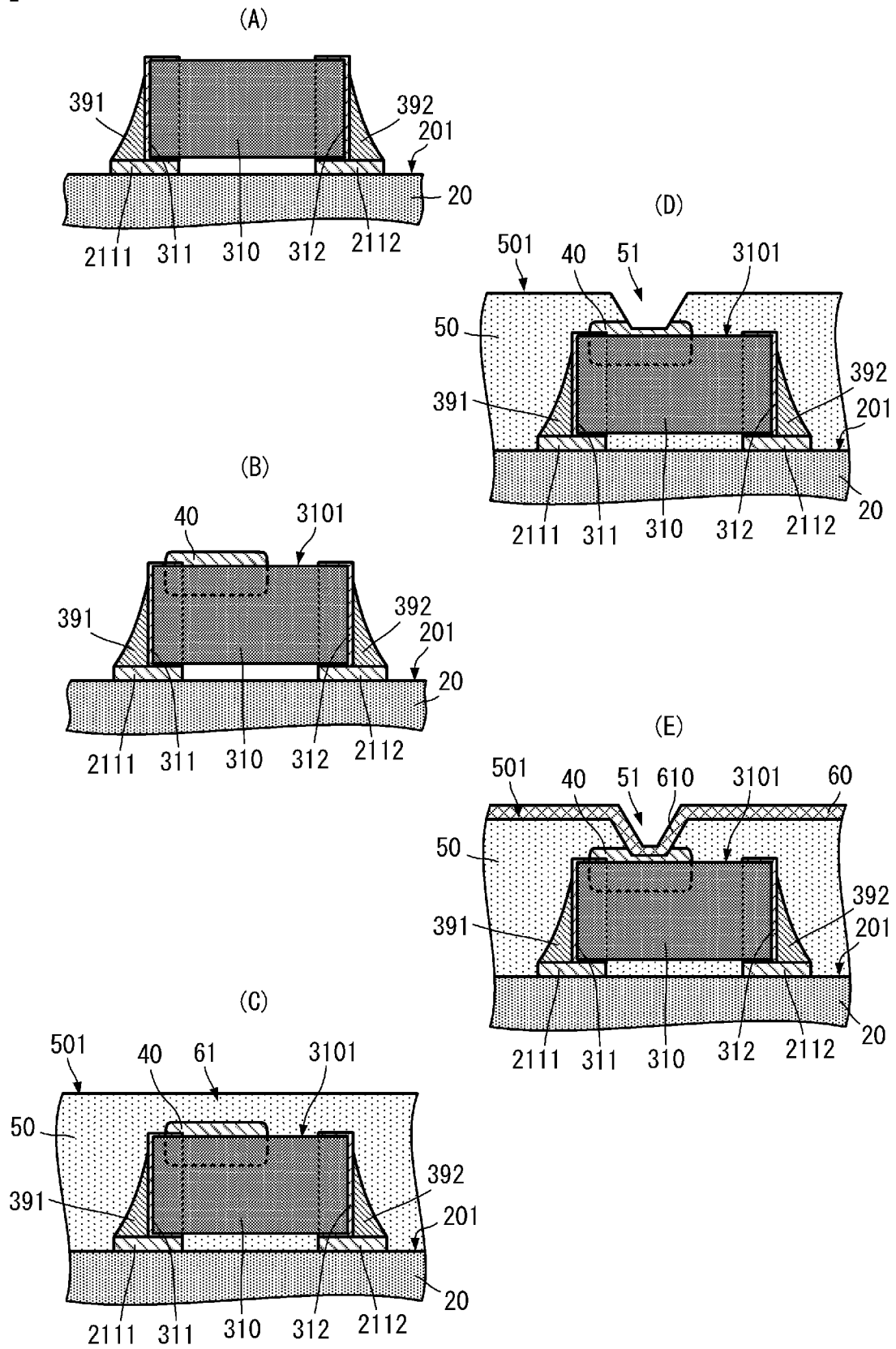
[図3]



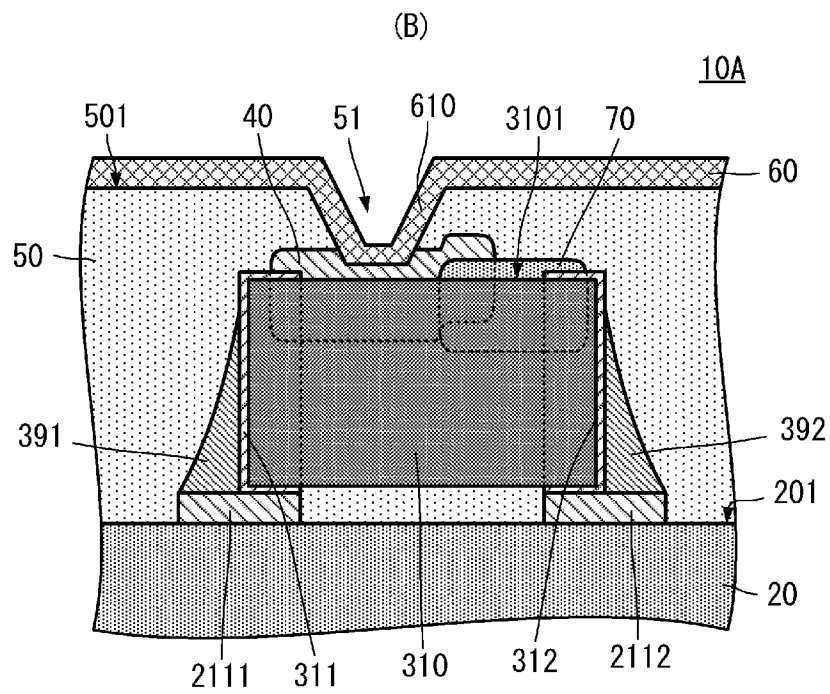
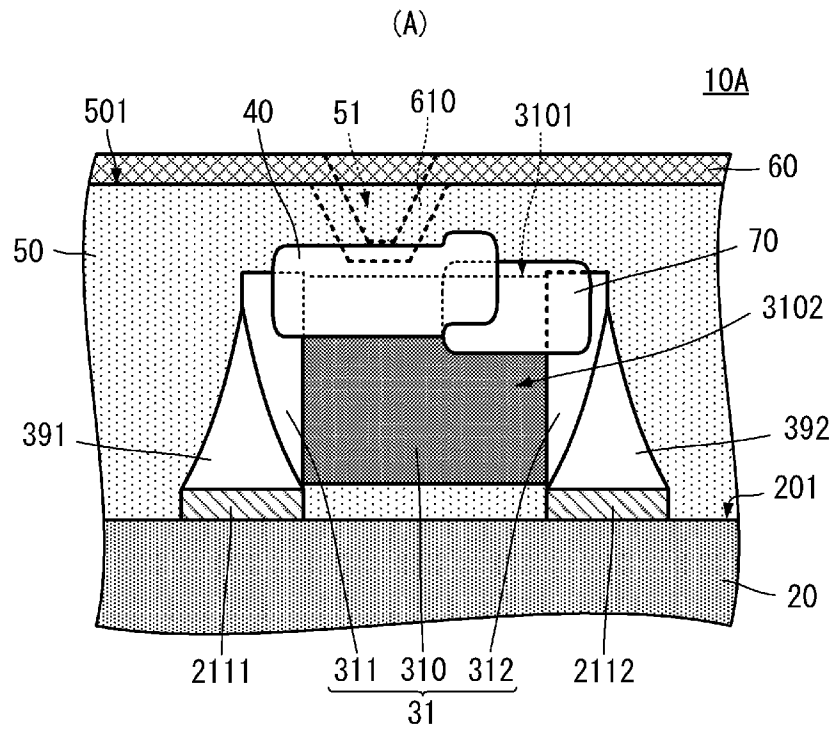
[図4]



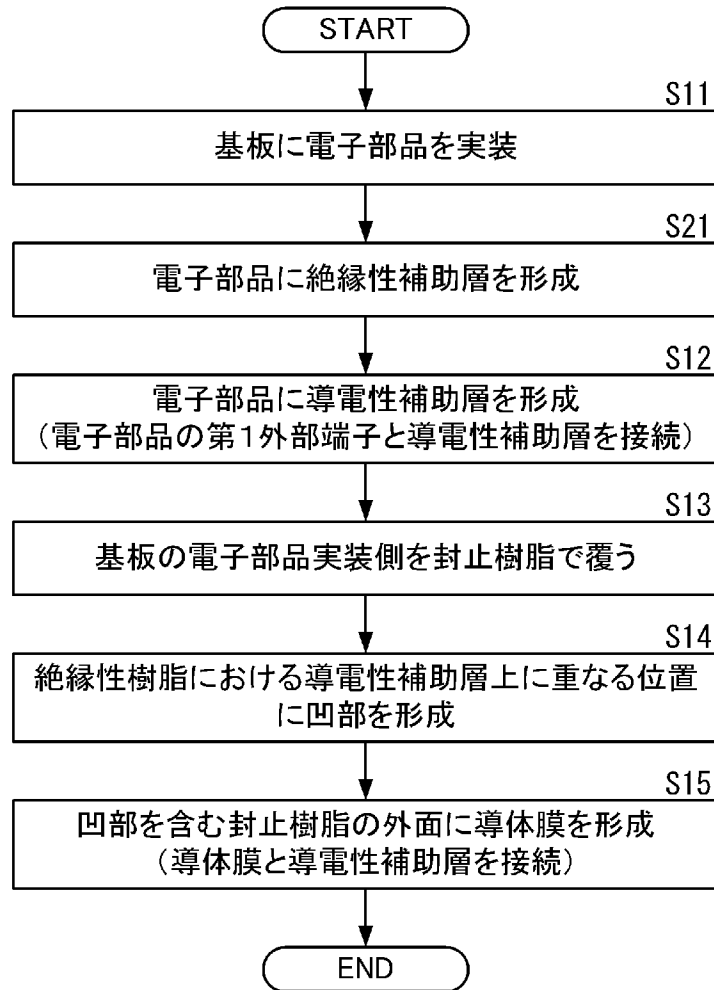
[図5]



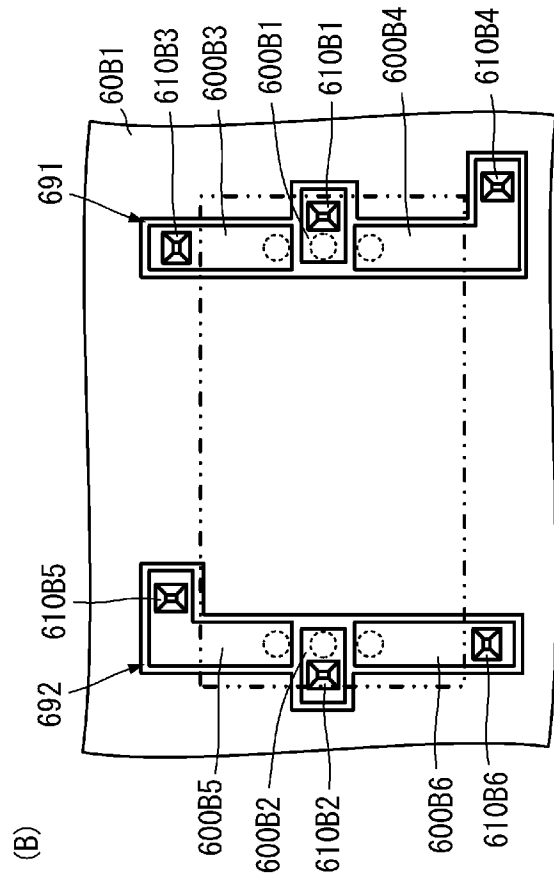
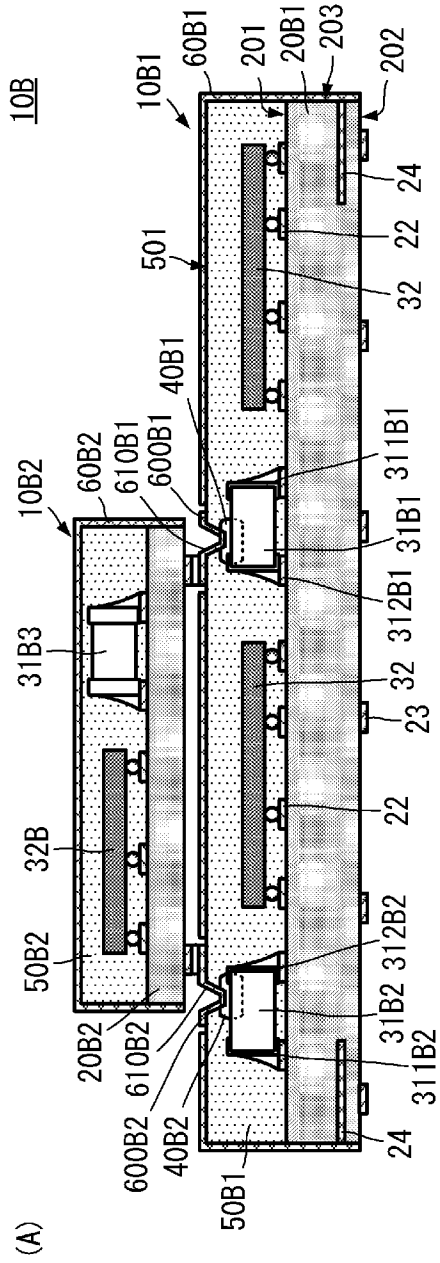
[図6]



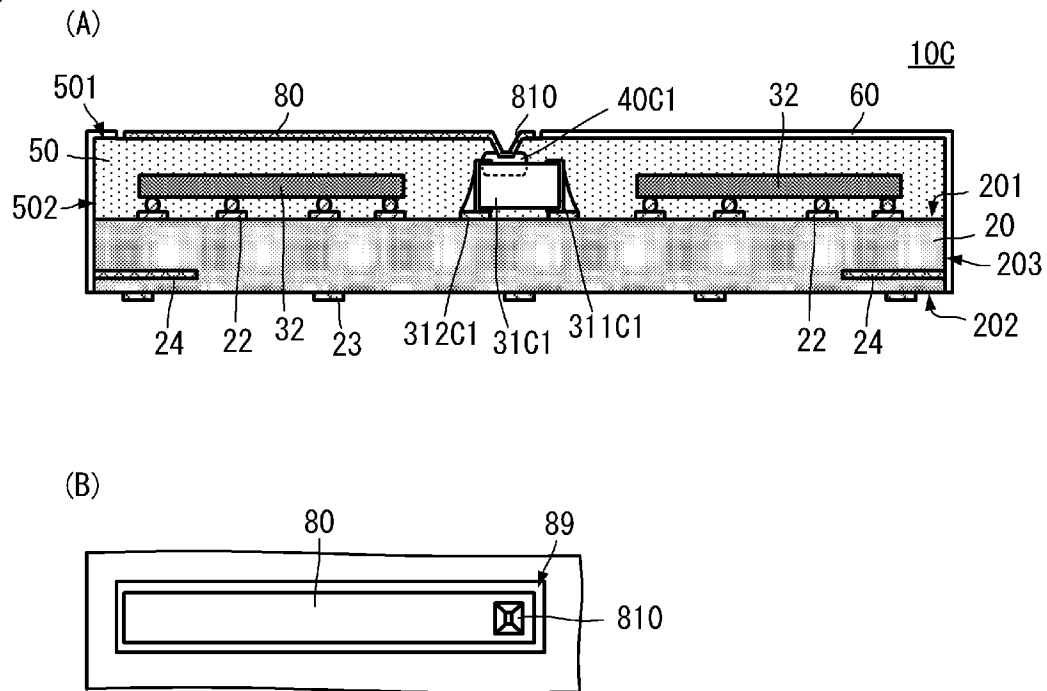
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/034369

A. CLASSIFICATION OF SUBJECT MATTER**H01L 23/28**(2006.01)i; **H01L 25/16**(2006.01)i; **H05K 9/00**(2006.01)i

FI: H05K9/00 Q; H01L23/28 F; H01L25/16 A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/28; H01L25/16; H05K9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2019/216299 A1 (MURATA MANUFACTURING CO., LTD.) 14 November 2019 (2019-11-14) paragraphs [0021]-[0059], fig. 1-5	1-13
Y	JP 8-64403 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD) 08 March 1996 (1996-03-08) paragraphs [0001]-[0016], fig. 1	1-13
Y	WO 2019/049592 A1 (MURATA MANUFACTURING CO., LTD.) 14 March 2019 (2019-03-14) paragraphs [0020]-[0060], fig. 1-4	8-11
A	JP 2001-244688 A (KYOCERA CORP.) 07 September 2001 (2001-09-07) paragraphs [0020]-[0033], fig. 1, 2	1-13
A	WO 2019/049493 A1 (MURATA MANUFACTURING CO., LTD.) 14 March 2019 (2019-03-14) paragraphs [0016]-[0045], fig. 1-4	1-13

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

25 October 2021

Date of mailing of the international search report

09 November 2021

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/034369

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2019/216299	A1	14 November 2019	US 2021/0043583 A1 paragraphs [0030]-[0070], fig. 1-5	
JP	8-64403	A	08 March 1996	(Family: none)	
WO	2019/049592	A1	14 March 2019	US 2019/0307028 A1 paragraphs [0033]-[0071], fig. 1-4	
				CN 209929475 U	
JP	2001-244688	A	07 September 2001	(Family: none)	
WO	2019/049493	A1	14 March 2019	US 2019/0363031 A1 paragraphs [0023]-[0052], fig. 1-4	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/28(2006.01)i; H01L 25/16(2006.01)i; H05K 9/00(2006.01)i FI: H05K9/00 Q; H01L23/28 F; H01L25/16 A														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H01L23/28; H01L25/16; H05K9/00														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
Y	WO 2019/216299 A1（株式会社村田製作所）14.11.2019（2019 - 11 - 14） 段落[0021]-[0059], 図1-5	1-13												
Y	JP 8-64403 A（松下電器産業株式会社）08.03.1996（1996 - 03 - 08） 段落[0001]-[0016], 図1	1-13												
Y	WO 2019/049592 A1（株式会社村田製作所）14.03.2019（2019 - 03 - 14） 段落[0020]-[0060], 図1-4	8-11												
A	JP 2001-244688 A（京セラ株式会社）07.09.2001（2001 - 09 - 07） 段落[0020]-[0033], 図1-2	1-13												
A	WO 2019/049493 A1（株式会社村田製作所）14.03.2019（2019 - 03 - 14） 段落[0016]-[0045], 図1-4	1-13												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 25.10.2021	国際調査報告の発送日 09.11.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 柴垣 俊男 5D 4062 電話番号 03-3581-1101 内線 3551													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/034369

引用文献			公表日	パテントファミリー文献	公表日
WO	2019/216299	A1	14.11.2019	US 2021/0043583 A1 段落[0030]-[0070], 図1-5	
JP	8-64403	A	08.03.1996	(ファミリーなし)	
WO	2019/049592	A1	14.03.2019	US 2019/0307028 A1 段落[0033]-[0071], 図1-4 CN 209929475 U	
JP	2001-244688	A	07.09.2001	(ファミリーなし)	
WO	2019/049493	A1	14.03.2019	US 2019/0363031 A1 段落[0023]-[0052], 図1-4	