

12 DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 06.08.18.

30 Priorité :

43 Date de mise à la disposition du public de la demande : 07.02.20 Bulletin 20/06.

56 Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

60 Références à d'autres documents nationaux apparentés :

○ Demande(s) d'extension :

71 Demandeur(s) : COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES Etablissement public — FR.

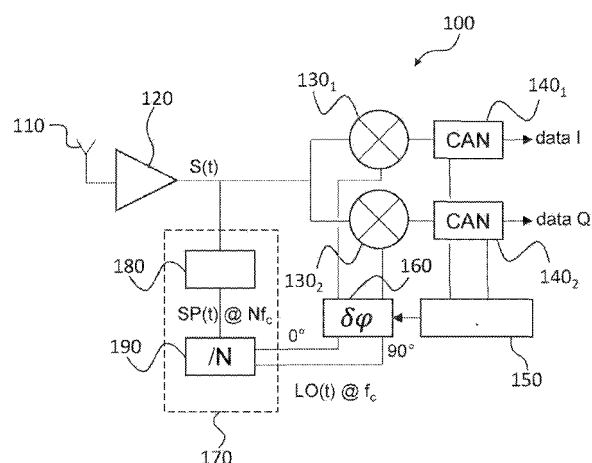
72 Inventeur(s) : SILIGARIS ALEXANDRE, DEHOS CEDRIC, GONZALEZ JIMENEZ JOSE-LUIS, JANY CLEMENT et MARTINEAU BAUDOUIN.

73 Titulaire(s) : COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES Etablissement public.

74 Mandataire(s) : BREVALEX.

54 SYSTEME ANALOGIQUE DE RECUPERATION DE PORTEUSE POUR RECEPTEUR DE SIGNAL N-PSK.

57 La présente invention concerne un système de récupération de porteuse pour récepteur (100) de signal modulé en phase N-PSK. Ce système (170) comprend un premier circuit de pré-conditionnement (180) du signal reçu $S(t)$, le signal pré-conditionné $SP(t)$ présentant une composante, non modulée en phase, à la fréquence Nf_c où f_c est la porteuse utilisée pour la modulation N-PSK, et un circuit de régénération de porteuse (190) permettant de régénérer deux signaux sinusoïdaux en quadrature à la fréquence f_c , ces signaux étant verrouillés en phase par rapport à ladite composante non modulée en phase du signal pré-conditionné.



SYSTÈME ANALOGIQUE DE RÉCUPÉRATION DE PORTEUSE POUR RÉCEPTEUR DE SIGNAL N-PSK

DESCRIPTION

DOMAINE TECHNIQUE

5 La présente invention s'applique de manière générale au domaine des systèmes de télécommunication sans fil et plus particulièrement à ceux offrant un très haut débit (plusieurs dizaines de Gb/s) dans des conditions de courte portée ou de vue directe ou LOS (*Line Of Sight*).

10 ÉTAT DE LA TECHNIQUE ANTÉRIEURE

 Les systèmes de télécommunication sans fil à très haut débit (plusieurs Gb/s) et courte portée peuvent être envisagés dans de nombreuses applications que ce soit le raccordement d'appareils mobiles (smartphones, tablettes, cameras, appareils photo etc.) à un dispositif fixe (PC, station d'accueil, télévision, serveur, etc.), les communications *peer*
15 *to peer*, les réseaux locaux (LAN), la connectique industrielle ou robotique (notamment pour permettre une transmission de données entre organes en mouvement ou soumis à des vibrations) ou la connexion de faisceaux de câbles dans le domaine aéronautique ou spatial.

 La plupart des architectures de transmission de données sans fil à haute efficacité
20 énergétique (quelques pJ/bit) utilisent actuellement des modulations simples à faible efficacité spectrale (modulation OOK par exemple) et des récepteurs non cohérents, basés sur une simple détection de puissance ou d'enveloppe. Un exemple d'un tel système de communication est décrit dans l'article de H.J. Lee *et al.* intitulé « High-speed and low-power OOK CMOS transmitter and receiver for wireless chip-to-chip communication »
25 publié dans Proc. of IMWS 2015. Ce système permet d'obtenir théoriquement un débit de 12 Gb/s entre un émetteur et un récepteur séparé de 1 cm en utilisant une modulation

OOK (*On-Off Keying*) sur une porteuse à 80 GHz. La bande passante est de 15 GHz environ et la consommation du récepteur est de l'ordre de 3.8 pJ/bit.

En pratique, il est difficile d'obtenir des débits élevés avec ce type d'architecture, d'une part en raison de la limitation de la bande passante et d'autre part en raison de la faible efficacité spectrale de la modulation utilisée.

Il est toutefois possible d'utiliser des modulations d'ordre plus élevé (de phase, d'amplitude, de fréquence) pour atteindre des débits plus importants, mais il est alors nécessaire de recourir à un récepteur de type cohérent, c'est-à-dire à un récepteur dont la fréquence et la phase doivent être synchronisées avec celles de l'émetteur. La synchronisation du récepteur est réalisée par une boucle à verrouillage de phase ou PLL (*Phase Locked Loop*). Qui plus est, un circuit numérique de traitement du signal est généralement utilisé en réception pour effectuer une synchronisation fine nécessaire à la démodulation du signal. Lorsque le traitement est effectué à une très grande fréquence d'échantillonnage (pour des débits élevés), la consommation énergétique des convertisseurs analogiques/numériques et du circuit numérique devient alors importante. En outre, une boucle PLL consomme une puissance statique non négligeable. Ainsi les circuits de traitement utilisés pour la démodulation cohérente de signaux, par exemple au standard 802.11ad (WiGiG) à 60GHz consomment-ils de 0.5 à 3W pour des débits de 1.9 à 3.8 Gb/s, consommation qui s'avère bien trop élevée pour la plupart des récepteurs n'ayant qu'une faible autonomie en énergie.

Dans le cas d'une transmission à courte portée ou en conditions de vue directe (LOS), le traitement numérique du signal peut être simplifié dans la mesure où une égalisation du signal reçu n'est plus nécessaire. Il est alors envisageable de se passer des convertisseurs analogique/numérique ainsi que du circuit numérique, et de synchroniser le récepteur en effectuant une récupération de porteuse dans le domaine analogique.

Une première solution pour récupérer la porteuse à partir du signal reçu consiste à utiliser une boucle de Costas. On trouvera un exemple de récepteur analogique utilisant une boucle de Costas dans l'article de S.J. Huang *et al.* intitulé « W-band BPSK and QPSK transceivers with Costas-loop carrier recovery in 65-nm CMOS technology », publié dans IEEE Journal of Solid-State Circuits, vol. 46, N° 12, Dec. 2011, pp. 3033-3046. Si un tel

récepteur permet d'atteindre des débits de quelques Gb/s en utilisant une modulation QPSK dans la bande W (87 GHz), en revanche la consommation en énergie du récepteur est d'environ 50pJ/bit, soit un ordre de grandeur supérieur à la consommation des récepteurs non cohérents.

5 Une seconde solution pour récupérer la porteuse à partir du signal reçu consiste à utiliser un oscillateur verrouillé par injection ou ILO (*Injection Locked Oscillator*), comme décrit dans l'article de Z. He *et al.* intitulé « A 12Gbps analog QPSK baseband receiver based on injection-locked VCO », publié dans Proc. of 2015 IEEE MTT-S International Microwave Symposium, 2015, pp. 1-4. Le principe de fonctionnement en est le suivant : lorsqu'un
10 signal à la fréquence porteuse est directement injecté dans un oscillateur dont la fréquence propre est proche de cette fréquence, celui-ci se met à osciller en se verrouillant en fréquence et en phase sur le signal injecté. Cependant, lorsque le signal injecté est un signal modulé (comme c'est le cas avec le signal reçu), le verrouillage n'est pas efficace et la fréquence d'oscillation de l'ILO est instable, dérivant entre sa fréquence propre et celle du
15 signal injecté.

Le but de la présente invention est par conséquent de proposer une architecture de récepteur cohérent, et plus particulièrement un système analogique de récupération de porteuse, capable de démoduler des signaux ayant un ordre de modulation élevé et
20 d'atteindre des débits de plusieurs dizaines de Gb/s, ce pour une consommation en énergie comparable à celle des récepteurs non cohérents inférieure à 10 pJ/b.

EXPOSÉ DE L'INVENTION

La présente invention est définie par un système de récupération de porteuse
25 pour récepteur cohérent destiné à recevoir un signal modulé en phase, $S(t)$, au moyen d'une modulation N -PSK de ladite porteuse, ledit système étant particulier en ce qu'il comprend un circuit de pré-conditionnement de signal pour fournir, à partir dudit signal modulé en phase, un signal pré-conditionné possédant une composante non modulée à une harmonique Nf_c de la fréquence porteuse f_c et un circuit de régénération de porteuse

pour générer un signal sinusoïdal à la fréquence porteuse en se verrouillant en phase sur ladite harmonique.

Selon un premier mode de réalisation, le circuit de pré-conditionnement de signal comprend une pluralité $K = \frac{N}{2} - 1$ d'étages où N est un nombre pair, chaque étage (k)

5 comprenant un retard de valeur $\frac{1}{Nf_c}$, et un mélangeur, le mélangeur d'un étage (k) multipliant le signal fourni par le mélangeur de l'étage précédent (k-1) avec le signal en sortie du retard de l'étage précédent, après l'avoir retardé par le retard de l'étage courant (k), le premier étage recevant ledit signal modulé en phase, le signal en sortie du mélangeur du dernier étage étant redressé au moyen d'un redresseur pour fournir le signal pré-
10 conditionné ($SP(t)$).

De manière équivalente, le circuit de pré-conditionnement de signal peut obtenir

le signal pré-conditionné au moyen de $SP(t) = \left| \prod_{k=0}^{\frac{N}{2}-1} S\left(t + \frac{k}{Nf_c}\right) \right|$ où N est un nombre pair.

Selon un second mode de réalisation, le circuit de pré-conditionnement de signal comprend une pluralité N d'étages en cascade, chaque étage (k) comprenant un mélangeur
15 multipliant le signal en sortie de l'étage précédent (k-1) avec le signal modulé en phase, le premier étage recevant le signal modulé en phase et le multipliant avec lui-même, un filtre passe-bande ou passe-haut filtrant le signal en sortie du mélangeur en ne laissant passer que ladite harmonique supérieure, Nf_c , pour fournir le signal pré-conditionné.

De manière équivalente, le circuit de pré-conditionnement de signal obtient le
20 signal pré-conditionné au moyen de $SP(t) = PF_{Nf_c}(t) \otimes S^N(t)$, où PF_{Nf_c} désigne la réponse impulsionnelle d'un filtre passe-bande ou passe-haut destinée à ne laisser passer que l'harmonique supérieure, Nf_c .

Le circuit de régénération de porteuse peut être un diviseur de fréquence de facteur N .

25 Dans ce cas, le système de récupération de porteuse peut comprendre un diviseur de fréquence verrouillé en injection suivi d'au moins un diviseur de fréquence utilisant une

logique de commutation de courant CML et/ou au moins un diviseur de fréquence à base de bascules CMOS, le produit des facteurs de division de fréquence de ces diviseurs étant égal à N .

Alternativement, le circuit de régénération de porteuse peut comprendre un oscillateur à verrouillage par injection fonctionnant à la fréquence Nf_c , suivi d'un diviseur de fréquence de facteur N , l'oscillateur se verrouillant en phase sur ladite composante non modulée à Nf_c du signal pré-conditionné et fournissant un signal purement sinusoïdal à la fréquence Nf_c , le diviseur de fréquence divisant la fréquence de ce signal purement sinusoïdal d'un facteur N pour régénérer la porteuse.

Alternativement encore, le circuit de régénération de porteuse peut comprendre un oscillateur à verrouillage par injection fonctionnant à la fréquence $\frac{N}{M}f_c$, où M est un diviseur entier de N , suivi d'un diviseur de fréquence de facteur $\frac{N}{M}$, l'oscillateur se verrouillant en fréquence et phase sur ladite composante non modulée à Nf_c du signal pré-conditionné et fournissant un signal purement sinusoïdal à la fréquence $\frac{N}{M}f_c$, le diviseur de fréquence divisant la fréquence de ce signal purement sinusoïdal d'un facteur $\frac{N}{M}$ pour régénérer la porteuse.

Si le signal modulé en phase est un signal QPSK, l'oscillateur à verrouillage par injection est avantageusement un oscillateur à paire croisée différentiel comprenant un circuit résonnant LC, dont la fréquence de résonance est proche de $2f_c$, l'injection du signal pré-conditionné étant réalisée en mode commun, le diviseur de fréquence divise la fréquence du signal différentiel en sortie de l'oscillateur d'un facteur 2.

Alternativement enfin, le circuit de régénération de porteuse peut comprendre un oscillateur à verrouillage par injection fonctionnant à la fréquence f_c , l'oscillateur se verrouillant en fréquence et phase sur ladite composante non modulée à Nf_c du signal pré-conditionné et fournissant un signal sinusoïdal à la fréquence f_c pour régénérer la porteuse.

Dans ce cas, le circuit de régénération de fréquence peut comprendre deux oscillateurs à paire croisée différentiels en quadrature, utilisant des circuits résonants LC, dont la fréquence de résonance est proche de f_c , les oscillateurs en quadrature se verrouillant par injection en mode commun, ladite injection en mode commun étant réalisée par le circuit de pré-conditionnement, comprenant un transistor (T_0) polarisé de sorte que son point de polarisation appartienne à une partie non linéaire de sa caractéristique courant drain-source en fonction de sa tension grille source, ledit transistor recevant sur sa grille, à travers un condensateur de liaison, le signal modulé en phase.

BRÈVE DESCRIPTION DES DESSINS

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture d'un mode de réalisation préférentiel de l'invention, décrit en référence aux figures jointes parmi lesquelles :

La Fig. 1 représente de manière schématique l'architecture d'un récepteur cohérent utilisant un système de récupération de porteuse selon l'invention ;

La Fig. 2A représente de manière schématique un premier exemple de circuit de pré-conditionnement de signal pour le système de récupération de porteuse de la Fig. 1 ;

La Fig. 2B représente les spectres de signaux en entrée et en sortie du circuit de la Fig. 2A ;

La Fig. 3A représente de manière schématique un second exemple de circuit de pré-conditionnement de signal pour le système de récupération de porteuse de la Fig. 1 ;

La Fig. 3B représente les spectres de signaux en entrée et en sortie du circuit de la Fig. 3A ;

La Fig. 4 représente de manière schématique un circuit de pré-conditionnement de signal pour un système de récupération de porteuse selon un premier mode de réalisation de l'invention ;

La Fig. 5 représente de manière schématique un circuit de pré-conditionnement de signal pour un système de récupération de porteuse selon un second mode de réalisation de l'invention ;

Les Figs. 6A-6D représentent de manière schématique différentes variantes du circuit de régénération de porteuse pour le système de récupération de porteuse selon la Fig. 1 ;

La Fig. 7 représente de manière schématique un premier exemple d'implémentation du circuit de régénération de porteuse ;

La Fig. 8A représente de manière schématique un second exemple d'implémentation du circuit de régénération de porteuse ;

La Fig. 8B représente le spectre de signaux en différents points du circuit de régénération de porteuse de la Fig. 8A ;

La Fig. 9A représente de manière schématique un troisième exemple d'implémentation du circuit de régénération de porteuse ;

La Fig. 9B représente le spectre de signaux en différents points du circuit de régénération de porteuse de la Fig. 9A ;

La Fig. 10A représente de manière schématique un exemple d'implémentation du système de récupération de porteuse ;

La Fig. 10B représente le spectre de signaux en différents points du système de récupération de porteuse de la Fig. 10A.

EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS

Nous considérerons dans la suite un récepteur de signal N-PSK autrement dit une porteuse modulée par des symboles appartenant à un alphabet de modulation de phase PSK (*Phase Shift Keying*) d'ordre N. L'alphabet de modulation est constitué par les symboles

$$\text{complexes } \left\{ e^{j\frac{2\pi k}{N}} \mid k = 0, \dots, N-1 \right\}.$$

L'idée générale de l'invention est de récupérer la porteuse au moyen d'une première étape d'obtention d'une harmonique non modulée de cette porteuse et d'une seconde étape de verrouillage d'un oscillateur par injection de cette harmonique. En effet, comme on l'a vu plus haut, l'injection directe du signal modulé (ici N-PSK) conduit à une fréquence d'oscillation instable et n'est donc pas utilisable en pratique.

La Fig. 1 représente de manière schématique l'architecture d'un récepteur cohérent, 100, utilisant un système de récupération de porteuse selon l'invention.

Le signal N-PSK reçu par l'antenne 110 est amplifié classiquement par un amplificateur faible bruit 120 avant d'être démodulé en bande de base par deux mélangeurs en quadrature 130₁, 130₂, les signaux en bande de base sur les voies I et Q étant ensuite convertis en données numériques par les convertisseurs CAN 140₁, 140₂. Optionnellement, un détecteur d'erreur de phase (et le cas échéant d'amplitude), 150, détermine l'erreur d'écart de phase entre les deux voies par rapport à la quadrature (le cas échéant également l'erreur de gain) et corrige cette erreur au moyen d'un déphaseur (le cas échéant, l'erreur de gain au moyen d'un amplificateur) 160, pour fournir deux sinusoïdes en quadrature (et de même amplitude) aux mélangeurs. De nombreux dispositifs de correction de phase et de gain pour démodulateur en quadrature sont connus de l'état de la technique, par exemple de US-B-6 891 440. L'objet de l'invention ne concerne cependant pas un tel dispositif.

Le récepteur, 100, comprend en outre un système de récupération de porteuse 170 constitué d'une part, par un circuit de pré-conditionnement, 180, destiné à générer un signal non modulé à une harmonique supérieure Nf_c de la fréquence porteuse, f_c , à partir du signal N-PSK reçu, et d'autre part, par un régénération de fréquence porteuse, 190, pour générer à partir de cette harmonique deux signaux en quadrature, à la fréquence porteuse f_c .

Nous considérerons tout d'abord la structure du circuit de pré-conditionnement du système de récupération de porteuse.

On supposera dans un premier exemple que le signal reçu, $S(t)$ est un signal QPSK, autrement dit $N = 4$, le circuit de pré-conditionnement correspondant étant illustré en Fig. 2A.

Le signal $S(t)$ est mélangé (autrement dit multiplié) dans le mélangeur 210 avec une version de $S(t)$, déphasée de 90° (à la fréquence porteuse f_c) au moyen du déphaseur 220. De manière équivalente, le signal $S(t)$ est retardé d'un quart de période de la

fréquence porteuse, soit $1/4f_c$, avant d'être mélangé avec lui-même. Le signal en sortie du mélangeur est donné par :

$$S'(t) = S(t) \cdot S\left(t + \frac{1}{4f_c}\right) \quad (1)$$

5

Ce signal est ensuite redressé par un redresseur 230, qui fournit le module $SP(t) = |S'(t)|$ en sortie du circuit de pré-conditionnement.

Le signal reçu $S(t)$ étant un signal modulé QPSK, celui-ci peut s'exprimer sous la
10 forme:

$$S(t) = A_I \cos(2\pi f_c t) + A_Q \sin(2\pi f_c t) \quad (2)$$

où $A_I = \pm 1$ et $A_Q = \pm 1$ sont les amplitudes des symboles QPSK (à un coefficient multiplicatif
15 près) et donc $(A_I)^2 = (A_Q)^2 = 1$.

Il en résulte que le signal pré-conditionné en sortie du redresseur n'est autre que :

$$SP(t) = \left| S(t) \cdot S\left(t + \frac{1}{4f_c}\right) \right| = |\cos(2\pi \cdot 2f_c t)| \quad (3)$$

20 Ce signal pré-conditionné est donc un signal sinusoïdal redressé, de période $\frac{1}{4f_c}$

(du fait de la présence de la valeur absolue). On a représenté en Fig. 2B les spectres respectifs des signaux $S(t)$, $S'(t)$ et $SP(t)$ où l'on a porté en abscisses la fréquence normalisée par la fréquence porteuse f_c . On remarque que le signal pré-conditionné comporte, comme prévu, une raie prononcée, centrée sur $4f_c$ alors que le signal QPSK lui-

même n'en comporte pas (les symboles de modulation sont statistiquement équadistribués).

Un second exemple de réalisation de circuit de pré-conditionnement, toujours pour un signal QPSK, est représenté en Fig. 3A. Dans cet exemple, le signal reçu $S(t)$ est mélangé avec lui-même dans un premier mélangeur 310 et le signal de mélange est lui-même encore une fois mélangé avec lui-même dans un second mélangeur 320 pour fournir le signal pré-conditionné $SP(t)$. Ce signal peut donc s'exprimer sous la forme :

$$S^4(t) = \frac{3}{2} + 2A_I A_Q \sin(2\pi \cdot 2f_c t) - \frac{1}{2} \cos(2\pi \cdot 4f_c t) \quad (4)$$

On remarque qu'il comporte une partie DC, un signal modulé à la fréquence $2f_c$ et un signal non modulé à la fréquence quadruple de la fréquence porteuse.

Le signal pré-conditionné $SP(t)$ est obtenu en filtrant le signal $S^4(t)$ à l'aide d'un filtre passe-haut ou d'un filtre passe-bande 330 laissant passer la composante à $4f_c$ et éliminant celle, modulée, à $2f_c$.

La Fig. 3B représente les spectres respectifs des signaux $S(t)$, $S^2(t)$ et $SP(t)$ où l'on a porté comme précédemment en abscisses la fréquence normalisée. On vérifie bien que le signal pré-conditionné $SP(t)$ présente une raie spectrale prononcée, à $4f_c$.

De manière plus générale, la Fig. 4 représente un premier circuit de pré-conditionnement de signal pour un système de récupération de porteuse, lorsque le signal reçu est un signal N-PSK.

Le circuit de pré-conditionnement comprend une batterie de $K = \frac{N}{2} - 1$ (où N est une valeur paire) mélangeurs en cascade, $410_1, \dots, 410_K$, et une série de K déphaseurs associés, $420_1, \dots, 420_K$, chaque déphaseur, 420_k , introduisant un déphasage élémentaire de $\frac{2\pi}{N}$ à la fréquence f_c . Ces déphaseurs peuvent être réalisés au moyen de retards de valeur

$\frac{1}{Nf_c}$, autrement dit d'une fraction $\frac{1}{N}$ de la période de la porteuse. Le signal en sortie d'un déphaseur est fourni d'une part à l'entrée du déphaseur suivant de la série et d'autre part à une entrée du mélangeur associé, 410_k, du même étage k.

Le premier déphaseur 420₁ reçoit directement le signal $S(t)$ en entrée du circuit de pré-conditionnement.

Chaque mélangeur 410_k effectue une multiplication entre la sortie du mélangeur précédent 410_{k-1} et la sortie du k^{ème} déphaseur de la série, 420_k.

La sortie du dernier mélangeur, 410_K, est reliée à l'entrée du redresseur, 430.

Le signal pré-conditionné $SP(t)$ en sortie du circuit du redresseur s'exprime en définitive sous la forme :

$$SP(t) = \left| \prod_{k=0}^{\frac{N}{2}-1} S\left(t + \frac{k}{Nf_c}\right) \right| \quad (5)$$

La Fig. 5 représente un second circuit de pré-conditionnement de signal pour un système de récupération de porteuse, lorsque le signal reçu est un signal N-PSK.

Ce circuit de pré-conditionnement comporte une pluralité N de mélangeurs en cascade, 510₁,...510_N, chaque mélangeur 510_k effectuant une multiplication du signal en sortie du mélangeur précédent 510_{k-1} avec le signal reçu, $S(t)$. Le premier mélangeur effectue simplement une multiplication du signal $S(t)$, avec lui-même. En définitive, le signal en sortie du dernier mélangeur n'est donc autre que $S^N(t)$. Ce signal est soumis à un filtrage passe-haut ou passe-bande dans le filtre 520 pour ne laisser passer que la N^{ième} harmonique supérieure, de fréquence Nf_c , d'où :

$$SP(t) = PF_{Nf_c}(t) \otimes S^N(t) \quad (6)$$

où PF_{Nf_c} désigne la réponse impulsionnelle d'un filtre (passe-bande ou passe-haut) ne laissant passer que l'harmonique à Nf_c et $\otimes$ est l'opérateur de convolution.

On remarque que, quel que soit le mode de réalisation envisagé, le signal pré-conditionné comprend une harmonique supérieure Nf_c de la fréquence porteuse. Ce signal
5 est utilisé pour verrouiller en phase un oscillateur comme décrit ci-après.

Selon une première variante, représentée en Fig. 6A, le circuit de régénération de porteuse peut être un simple diviseur de fréquence de rang N, apte à fournir deux signaux sinusoïdaux en quadrature à la fréquence f_c . Pour de très hautes fréquences, de l'ordre de
10 plusieurs dizaines de GHz, on utilisera avantageusement un diviseur de fréquence verrouillé en injection ou ILFD (*Injection Locked Frequency Divider*) suivi d'un ou de plusieurs diviseurs de fréquence utilisant une logique de commutation de courant ou CML (*Current Mode Logic*) et/ou des diviseurs de fréquence conventionnels à base de bascules CMOS. Les diviseurs de fréquences CML peuvent être employés jusqu'à des fréquences de
15 l'ordre de 30 GHz et ceux à base de bascules CMOS jusqu'à quelques GHz. Ainsi, un premier rang de division peut être réalisé à l'aide d'un diviseur ILFD, un second par un diviseur CML et un troisième, si besoin, par un diviseur CMOS, étant entendu que le produit des facteurs de division successifs est choisi égal à N.

20 Selon une seconde variante, représentée par les exemples en Figs. 6B à 6D, le circuit de régénération de porteuse est réalisé à partir d'un oscillateur verrouillé par injection (ILO) du signal pré-conditionné, $SP(t)$.

Dans l'exemple de la Fig. 6B, le signal pré-conditionné $SP(t)$ est injecté dans l'oscillateur ILO. Le verrouillage de phase de l'oscillateur sur la $N^{\text{ième}}$ harmonique se traduit
25 par une réjection des parties du spectre contenant une modulation de phase et la régénération d'un signal non modulé, purement sinusoïdal à la fréquence Nf_c . Ce signal est ensuite divisé en fréquence par un facteur N pour produire deux signaux en quadrature comme décrit précédemment en relation avec la Fig. 6A.

Dans l'exemple de la Fig. 6C, le signal pré-conditionné $SP(t)$ est injecté dans l'oscillateur ILO et celui-ci oscille librement à une fréquence Nf_c / M où M est un diviseur entier de N , en se verrouillant en phase sur la composante à Nf_c du signal injecté. Ainsi, l'oscillateur ILO se comporte comme un diviseur de fréquence ILFD. Il effectue à la fois la
 5 réjection des parties du spectre modulées en phase et une première division de fréquence, d'un facteur M . Cet oscillateur est suivi d'un diviseur de fréquence classique, par exemple à bascules CMOS, pour effectuer une division par le facteur restant N / M et régénérer ainsi la porteuse.

Enfin, dans l'exemple de la Fig. 6D, le signal pré-conditionné $SP(t)$ est injecté dans
 10 l'oscillateur ILO et celui-ci oscille librement à la fréquence f_c en se verrouillant en phase sur la composante à Nf_c du signal injecté. L'oscillateur se comporte comme un diviseur de fréquence ILFD de facteur N et les signaux en quadrature à la fréquence f_c sont directement fournis par l'oscillateur sans qu'il soit nécessaire de prévoir un étage de division supplémentaire.

15 La Fig. 7 représente de manière schématique un premier exemple d'implémentation du circuit de régénération de porteuse.

Ce circuit est conforme à la première variante décrite précédemment en relation avec la Fig. 6A. Dans le cas présent, il s'agit d'un diviseur de fréquence de facteur 4, adapté
 20 par conséquent à un système de récupération de porteuse pour un signal QPSK. Le circuit de régénération est constitué de deux diviseurs de fréquence par 2, 710 et 720, montés en cascade. Chaque diviseur de fréquence par 2 est réalisé en logique CML, au moyen de deux bascules 711 et 712, montées en boucle, les sorties de données de l'une (SM, SP) étant croisées pour fournir les entrées de données (DM, DP) de l'autre, les signaux d'horloge
 25 d'une bascule (CKP, CKM) étant également inversés par rapport aux signaux d'horloge de l'autre. Le détail d'une bascule a été représenté en bas de la figure, la partie gauche (maître) comprenant une paire de transistors (*sample and hold*) contrôlant la partie gauche (esclave), de manière connue en soi.

Le signal pré-conditionné $SP(t)$ est utilisé en mode différentiel comme signal d'horloge (CKM, CKP) de la première bascule, 711, du premier diviseur de fréquence par 2 et le signal à la fréquence porteuse est fourni par la seconde bascule (non représentée) du second diviseur de fréquence par 2, 720. En pratique, pour générer les deux signaux en quadrature, on utilisera deux seconds diviseurs de fréquence par 2, recevant les sorties SM, SP du premier diviseur par 2, les entrées des deux seconds diviseurs étant croisées entre elles.

La Fig. 8A représente de manière schématique un second exemple d'implémentation du circuit de régénération de porteuse pour un signal QPSK.

Ce circuit est conforme à la seconde variante décrite précédemment, en relation avec la Fig. 6B. Il comprend un oscillateur verrouillé par injection (ILO), 810, fonctionnant autour de la fréquence $4f_c$ et verrouillé sur la raie $4f_c$ du signal pré-conditionné, $SP(t)$. Autrement dit, la fréquence $4f_c$ se trouve dans l'intervalle de verrouillage (*lock-in range*) de l'oscillateur ILO. Il régénère la raie à $4f_c$ du signal $SP(t)$ (ainsi que le bruit de phase autour de cette raie) et rejette les parties résiduelles du spectre correspondant à de la modulation de phase. La structure de l'oscillateur ILO, 810, est détaillée en bas de la figure. Il est basé sur un oscillateur à paire croisée différentiel utilisant un circuit résonant LC (LC-tank). Le signal $SP(t)$ est injecté en différentiel dans l'oscillateur. Celui-ci se verrouille sur la raie de plus forte puissance se situant dans son intervalle de verrouillage, à savoir la raie à $4f_c$ du signal $SP(t)$. Le signal différentiel en sortie ($Out, \overline{Out}$) recopie cette raie. Il est ensuite divisé par un diviseur de fréquence de facteur 4, 820, tel que par exemple le diviseur à logique CML de la Fig. 7.

La Fig. 8B représente le spectre de signaux intervenant dans le circuit de régénération de porteuse de la Fig. 8A. On a tout d'abord représenté le spectre $S(f)$ du signal QPSK reçu. Ce spectre est relativement étalé en raison de la modulation de phase. Le signal reçu est pré-conditionné par un circuit de pré-conditionnement comme illustré en Fig. 4 ou 5 (avec $N=4$) pour fournir un signal pré-conditionné dont le spectre $SP(f)$ est également représenté en Fig. 8B. Comme on l'a vu, ce spectre comporte une raie très

prononcée, centrée sur $4f_c$ (avec un bruit de phase autour), sur laquelle se verrouille l'oscillateur ILO. Le signal en sortie de l'oscillateur ILO, 810, désigné par $SP_{ILO}(f)$, se présente sous forme d'une raie intense et fort rapport signal sur bruit. La fréquence de ce signal est divisée par un facteur 4 dans le diviseur de fréquence 820 pour donner un signal de porteuse récupérée, dont le spectre est représenté par $LO(f)$. Il peut être utilisé directement dans l'étage de démodulation en bande de base du récepteur 100.

La Fig. 9A représente de manière schématique un troisième exemple d'implémentation du circuit de régénération de porteuse pour un signal QPSK.

Ce circuit est conforme à la seconde variante décrite précédemment, en relation avec la Fig. 6C. Il comprend un oscillateur (ILO) 910, fonctionnant autour de la fréquence $2f_c$. Il est basé sur un oscillateur à paire croisée différentiel utilisant un circuit résonant LC (LC-tank) et verrouillé par injection sur son mode commun (en push-push), au moyen du signal pré-conditionné, $SP(t)$, comme indiqué dans la partie basse de la figure.

L'oscillateur ILO oscille à la fréquence $2f_c$ et est verrouillé en phase sur la composante à $4f_c$ du signal $SP(t)$, représenté en Fig. 9B, le reste du spectre correspondant à un signal résiduel modulé en phase, étant rejeté. Il agit ainsi comme un premier diviseur de fréquence à verrouillage par injection ou ILFD, régénérant à la fois la raie du signal à $4f_c$ de $SP(t)$ et divisant sa fréquence par 2. Le signal en sortie de l'oscillateur, de spectre $SP_{ILO}(f)$, est ensuite divisé en fréquence d'un facteur 2, par exemple au moyen d'un diviseur à logique CML de la Fig. 7, pour fournir le signal de porteuse récupérée, dont le spectre, $LO(f)$ a également été représenté en Fig. 9B.

La Fig. 10A représente de manière schématique un exemple d'implémentation du système de récupération de porteuse pour un signal QPSK.

Ce circuit est conforme à la seconde variante décrite précédemment, en relation avec la Fig. 6D. Il comprend un circuit oscillant verrouillé par injection (ILO), 1010, recevant cette fois-ci directement le signal modulé QPSK, $S(t)$. Ce signal est pré-conditionné dans le circuit oscillant lui-même comme indiqué en bas de la figure. On tire ici parti du fait que

le transistor MOS, T_0 , est polarisé (par V_{bias}) de manière à fonctionner en régime non linéaire, autrement dit la caractéristique $I_{DS} = f(V_{GS})$ est exploitée dans une zone non linéaire, ce qui donne lieu à des contributions de courant en $S^2(t)$, $S^3(t)$, $S^4(t)$,... correspondant au développement de Taylor de la fonction f . Les contributions en $S(t)$, $S^2(t)$, $S^3(t)$, sont modulées en phase alors que, pour un signal QPSK, la contribution en $S^4(t)$ présente une composante à $4f_c$ non modulée. En outre, cette composante non modulée est de plus forte puissance (celle à $8f_c$ est de plus faible puissance). En définitive, on comprendra que le transistor d'injection T_0 avec son circuit de polarisation à V_{bias} , joue le rôle d'un circuit de pré-conditionnement. Le transistor T_0 reçoit sur sa grille le signal modulé en phase $S(t)$ après suppression de sa composante DC par un condensateur de liaison.

Le circuit oscillant comprend en outre un circuit de régénération de porteuse constitué par deux oscillateurs à paire croisée différentiels en quadrature, 1011, 1012, utilisant des circuits résonants LC (LC-tank), dont la fréquence de résonance est proche de f_c . Ces oscillateurs en quadrature se verrouillent par injection de courant en mode commun (en mode 4-push, i.e. on injecte 4 fois par période de l'oscillateur ILO), sur la raie de plus forte puissance à $4f_c$, présente dans le signal pré-conditionné $SP(t)$. Les signaux de sortie $Out_{0^\circ}, Out_{180^\circ}$ d'une part et $Out_{90^\circ}, Out_{270^\circ}$, d'autre part, sont fournis en différentiel aux mélangeurs en quadrature du démodulateur en bande de base.

On a représenté en Fig. 10B le spectre du signal reçu, $S(t)$, injecté dans le circuit oscillant et celui du signal à la fréquence porteuse $LO(f)$ (c'est-à-dire le spectre de $Out_{0^\circ} - Out_{180^\circ}$ ou $Out_{90^\circ} - Out_{270^\circ}$).

L'homme du métier comprendra que l'exemple d'implémentation du système de récupération de porteuse illustré en Figs. 10A-10B est particulièrement compact et efficace.

On notera que le système de récupération de porteuse selon la présente invention est réalisé entièrement en analogique et permet donc de se passer avantageusement de dispositifs de traitement numérique du signal.

Le système de récupération de porteuse selon l'invention trouve à s'appliquer notamment dans le contexte des communications à haut débit et courte portée ne nécessitant qu'une très faible consommation d'énergie. Elle permet par exemple de remplacer efficacement des câbles et des connecteurs entre dispositifs fixes ou mobiles
5 (par exemple en milieu industriel). Elle permet aussi de réaliser des smartphones, tablettes, phablettes, complètement hermétiques en supprimant totalement les connecteurs USB traditionnels et en effectuant la recharge par induction. Enfin, elle peut s'appliquer à des liaisons de communication à plus longue distance, pour lesquelles la réduction de consommation au niveau du récepteur est essentielle, comme par exemple dans le
10 domaine de l'Internet des Objets (IoT).

REVENDECATIONS

1. Système de récupération de porteuse pour récepteur cohérent destiné à recevoir un signal modulé en phase, $S(t)$, au moyen d'une modulation N -PSK de ladite porteuse, caractérisé en ce qu'il comprend un circuit de pré-conditionnement (180) de signal pour fournir, à partir dudit signal modulé en phase, un signal pré-conditionné possédant une composante non modulée à une harmonique Nf_c de la fréquence porteuse f_c et un circuit de régénération de porteuse (190) pour générer un signal sinusoïdal à la fréquence porteuse en se verrouillant en phase sur ladite harmonique.

2. Système de récupération de porteuse selon la revendication 1, caractérisé en ce que le circuit de pré-conditionnement de signal comprend une pluralité $K = \frac{N}{2} - 1$ d'étages où N est un nombre pair, chaque étage (k) comprenant un retard (420_k) de valeur $\frac{1}{Nf_c}$, et un mélangeur (410_k), le mélangeur d'un étage (k) multipliant le signal fourni par le mélangeur (410_{k-1}) de l'étage précédent (k-1) avec le signal en sortie du retard (420_{k-1}) de l'étage précédent, après l'avoir retardé par le retard (420_{k-1}) de l'étage courant (k), le premier étage recevant ledit signal modulé en phase, le signal en sortie du mélangeur du dernier étage (410_k) étant redressé au moyen d'un redresseur (430) pour fournir le signal pré-conditionné ($SP(t)$).

3. Système de récupération de porteuse selon la revendication 1, caractérisé en ce que le circuit de pré-conditionnement de signal obtient le signal pré-conditionné au

moyen de $SP(t) = \left| \prod_{k=0}^{\frac{N}{2}-1} S\left(t + \frac{k}{Nf_c}\right) \right|$ où N est un nombre pair.

4. Système de récupération de porteuse selon la revendication 1, caractérisé en ce que le circuit de pré-conditionnement de signal comprend une pluralité N d'étages en cascade, chaque étage (k) comprenant un mélangeur (510_k) multipliant le signal en sortie de l'étage précédent ($k-1$) avec le signal modulé en phase, le premier étage (510_1) recevant le signal modulé en phase et le multipliant avec lui-même, un filtre passe-bande ou passe-haut filtrant le signal en sortie du mélangeur (510_N) en ne laissant passer que ladite harmonique supérieure, Nf_c , pour fournir le signal pré-conditionné.

5. Système de récupération de porteuse selon la revendication 1, caractérisé en ce que le circuit de pré-conditionnement de signal obtient le signal pré-conditionné au moyen de $SP(t) = PF_{Nf_c}(t) \otimes S^N(t)$, où PF_{Nf_c} désigne la réponse impulsionnelle d'un filtre passe-bande ou passe-haut destinée à ne laisser passer que l'harmonique supérieure, Nf_c .

6. Système de récupération de porteuse selon l'une des revendications précédentes, caractérisé en ce que le circuit de régénération de porteuse est un diviseur de fréquence de facteur N .

7. Système de récupération de porteuse selon la revendication 6, caractérisé en ce qu'il comprend un diviseur de fréquence verrouillé en injection suivi d'au moins un diviseur de fréquence utilisant une logique de commutation de courant CML et/ou au moins un diviseur de fréquence à base de bascules CMOS, le produit des facteurs de division de fréquence de ces diviseurs étant égal à N .

8. Système de récupération de porteuse selon l'une des revendications 1 à 5, caractérisé en ce que le circuit de régénération de porteuse comprend un oscillateur à verrouillage par injection fonctionnant à la fréquence Nf_c , suivi d'un diviseur de fréquence de facteur N , l'oscillateur se verrouillant en phase sur ladite composante non modulée à Nf_c du signal pré-conditionné et fournissant un signal purement sinusoïdal à la fréquence

Nf_c , le diviseur de fréquence divisant la fréquence de ce signal purement sinusoïdal d'un facteur N pour régénérer la porteuse.

5 **9.** Système de récupération de porteuse selon l'une des revendications 1 à 5, caractérisé en ce que le circuit de régénération de porteuse comprend un oscillateur à verrouillage par injection fonctionnant à la fréquence $\frac{N}{M} f_c$, où M est un diviseur entier de N , suivi d'un diviseur de fréquence de facteur $\frac{N}{M}$, l'oscillateur se verrouillant en fréquence et phase sur ladite composante non modulée à Nf_c du signal pré-conditionné et fournissant un signal purement sinusoïdal à la fréquence $\frac{N}{M} f_c$, le diviseur de fréquence

10 divisant la fréquence de ce signal purement sinusoïdal d'un facteur $\frac{N}{M}$ pour régénérer la porteuse.

10. Système de récupération de porteuse selon la revendication 9, caractérisée en ce que le signal modulé en phase est un signal QPSK, l'oscillateur à verrouillage par injection (910) étant un oscillateur à paire croisée différentiel comprenant un circuit résonnant LC, dont la fréquence de résonance est proche de $2f_c$, l'injection du signal pré-conditionné étant réalisée en mode commun, le diviseur de fréquence divise la fréquence du signal différentiel en sortie de l'oscillateur d'un facteur 2.

20 **11.** Système de récupération de porteuse selon l'une des revendications 1 à 5, caractérisé en ce que le circuit de régénération de porteuse comprend un oscillateur à verrouillage par injection fonctionnant à la fréquence f_c , l'oscillateur se verrouillant en fréquence et phase sur ladite composante non modulée à Nf_c du signal pré-conditionné et fournissant un signal sinusoïdal à la fréquence f_c pour régénérer la porteuse.

25 **12.** Système de récupération de porteuse selon la revendication 11, caractérisé en ce que le circuit de régénération de fréquence comprend deux oscillateurs à paire

croisée différentiels en quadrature (1011,1012), utilisant des circuits résonants LC, dont la fréquence de résonance est proche de f_c , les oscillateurs en quadrature se verrouillant par injection en mode commun, ladite injection en mode commun étant réalisée par le circuit de pré-conditionnement, comprenant un transistor (T_0) polarisé de sorte que son point de polarisation appartienne à une partie non linéaire de sa caractéristique courant drain-source en fonction de sa tension grille source, ledit transistor recevant sur sa grille, à travers un condensateur de liaison, le signal modulé en phase.

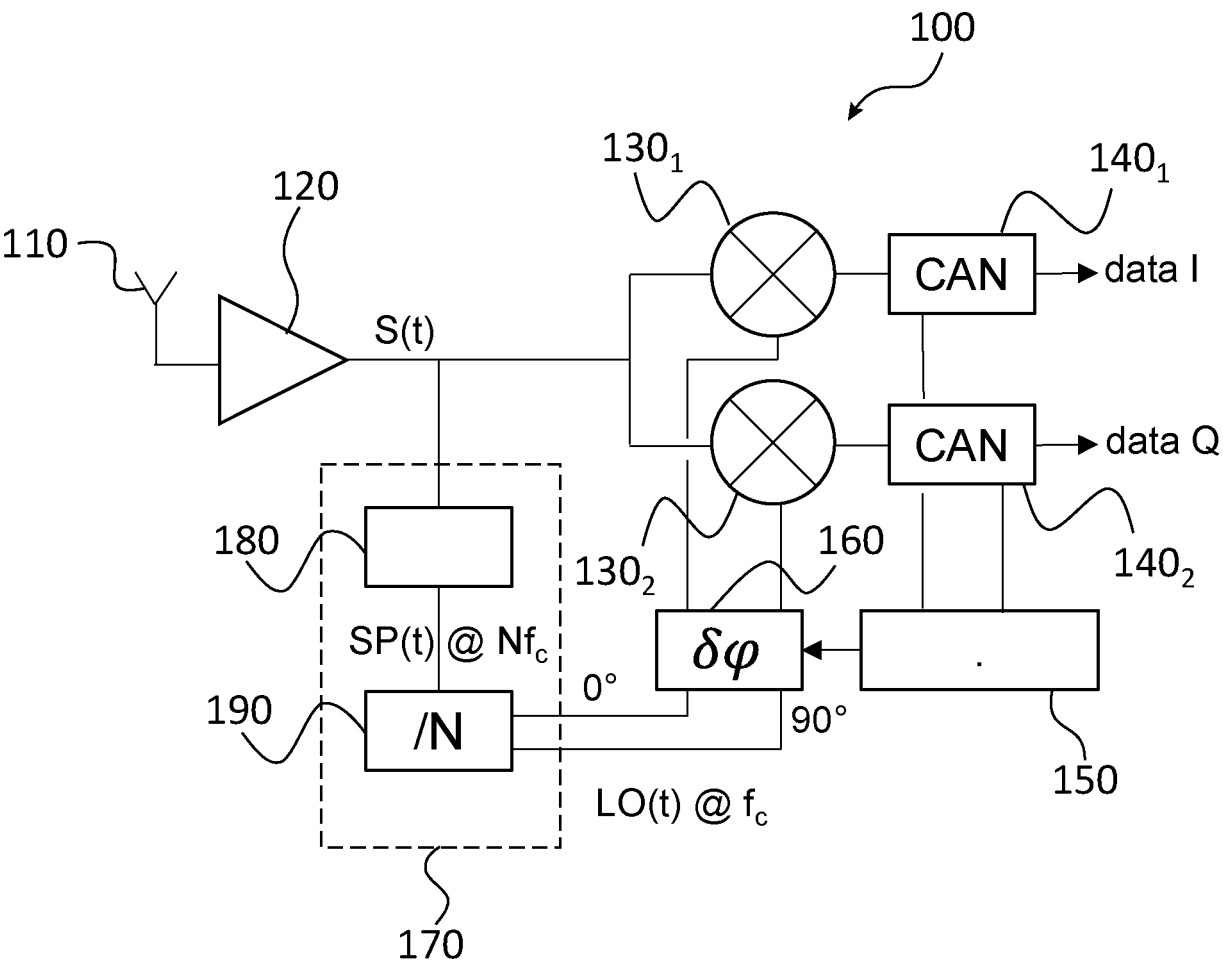


Fig. 1

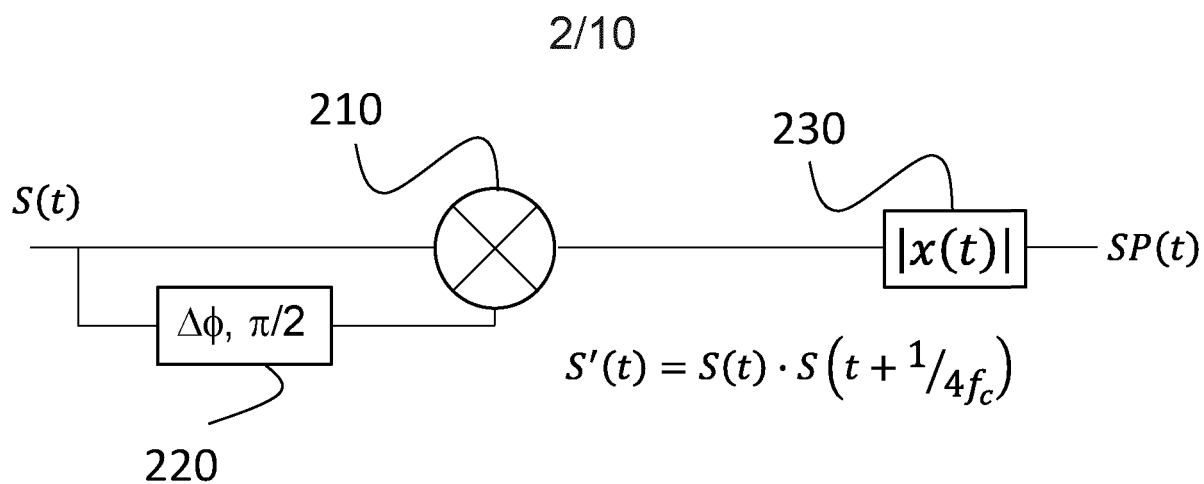


Fig. 2A

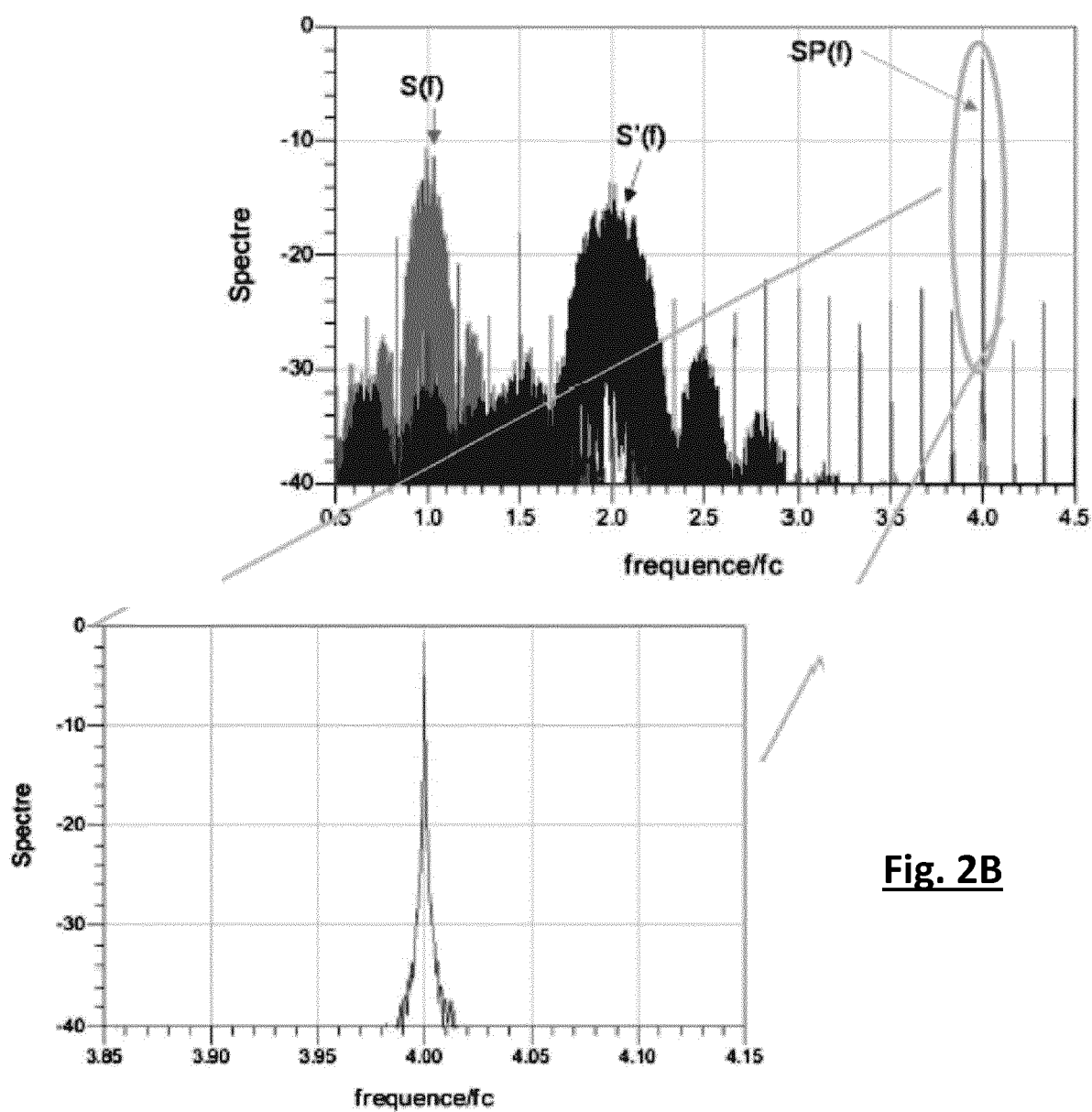
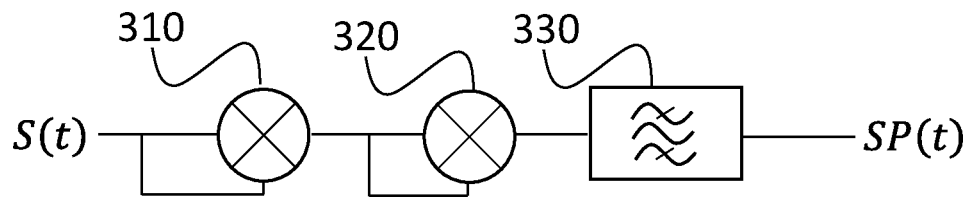
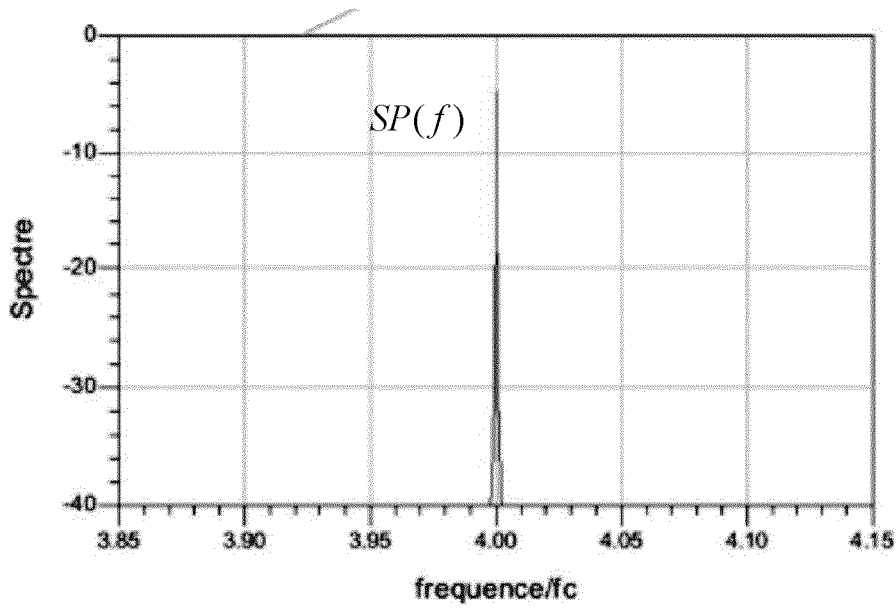
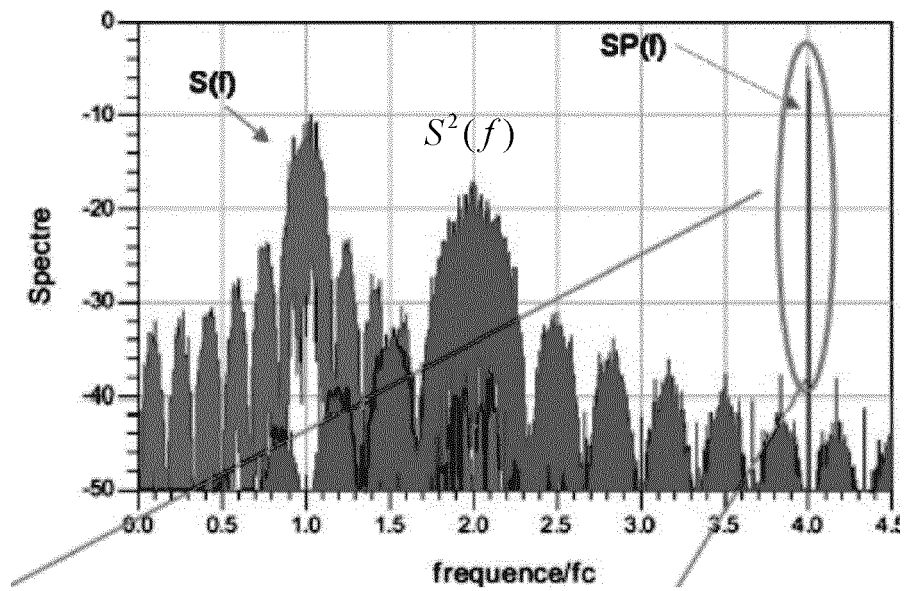
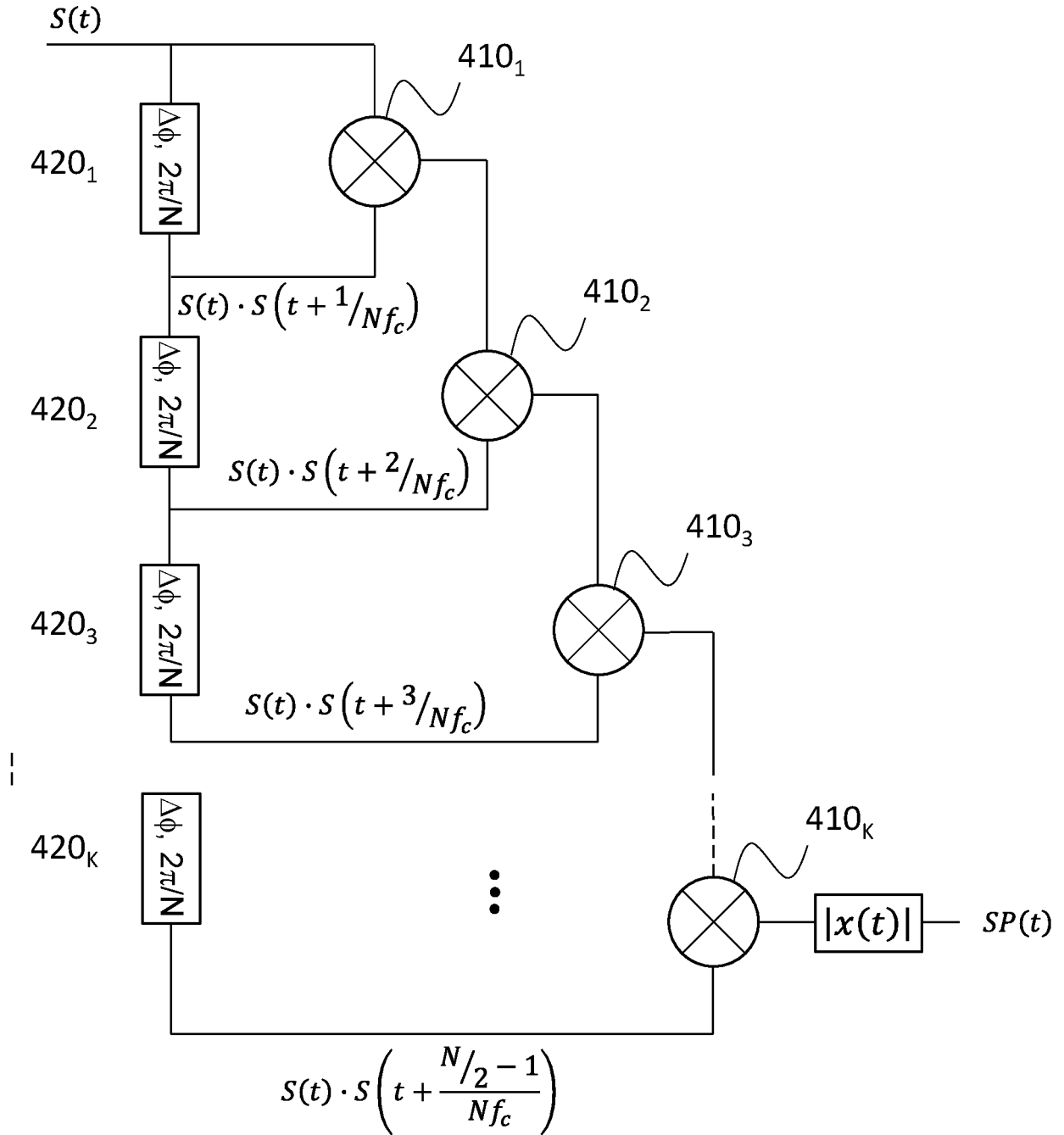
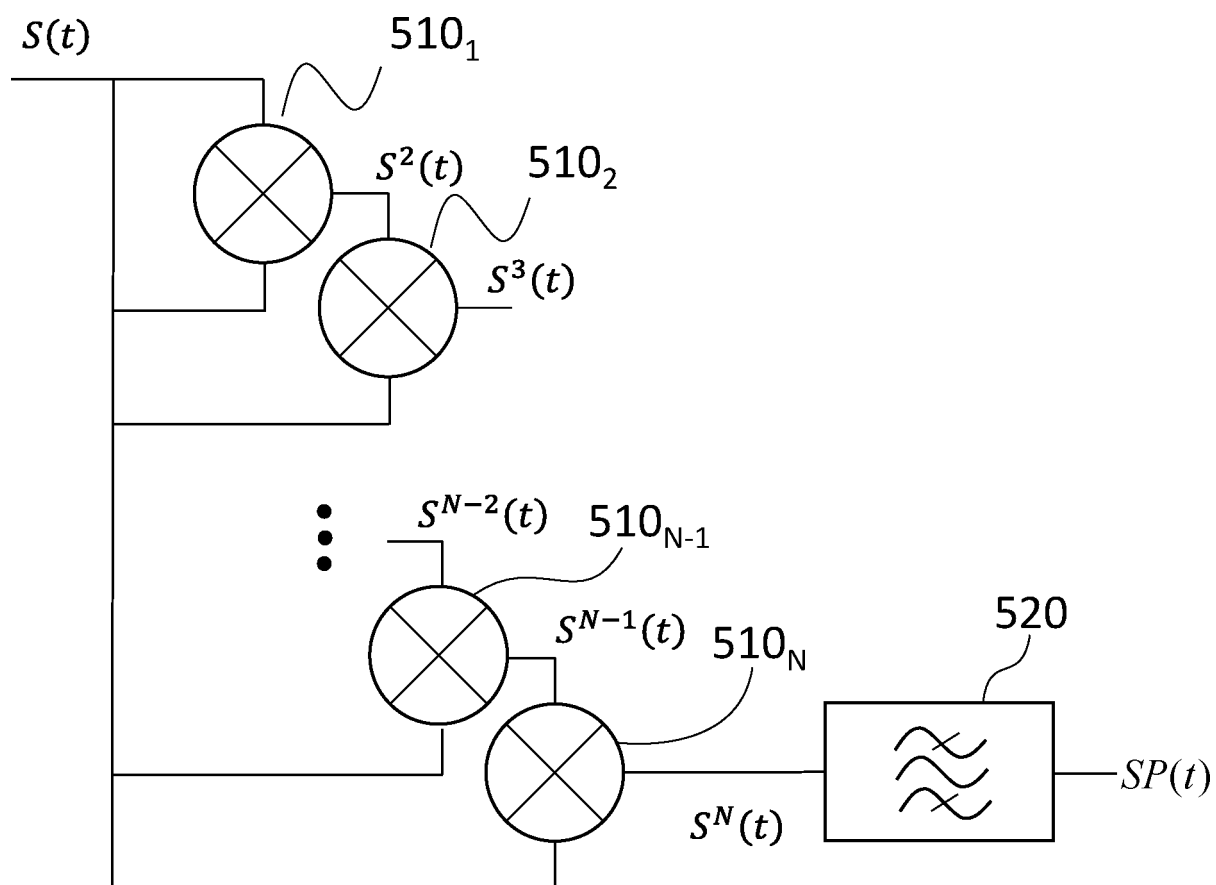
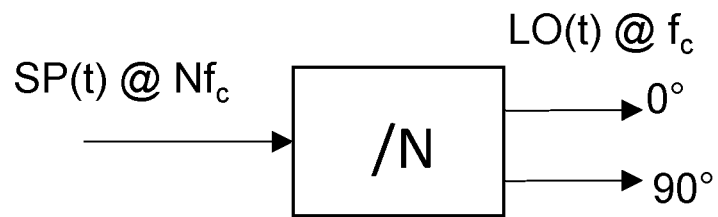
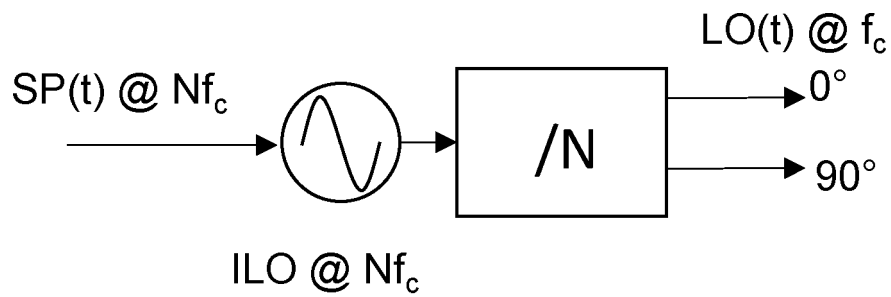
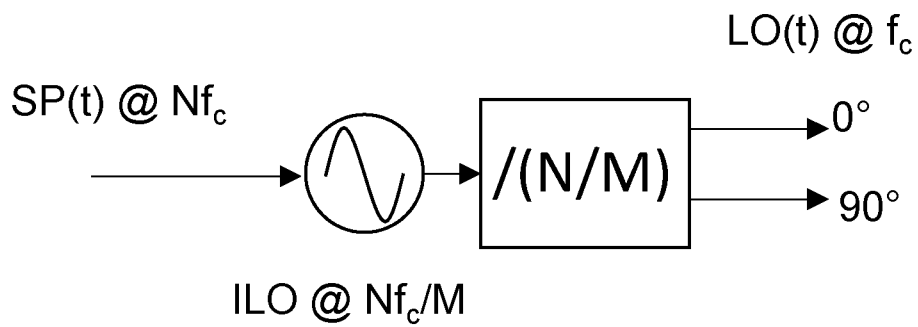
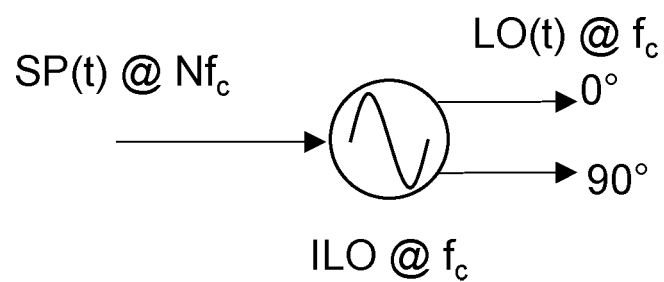


Fig. 2B

**Fig. 3A****Fig. 3B**

**Fig. 4**

**Fig. 5**

**Fig. 6A****Fig. 6B****Fig. 6C****Fig. 6D**

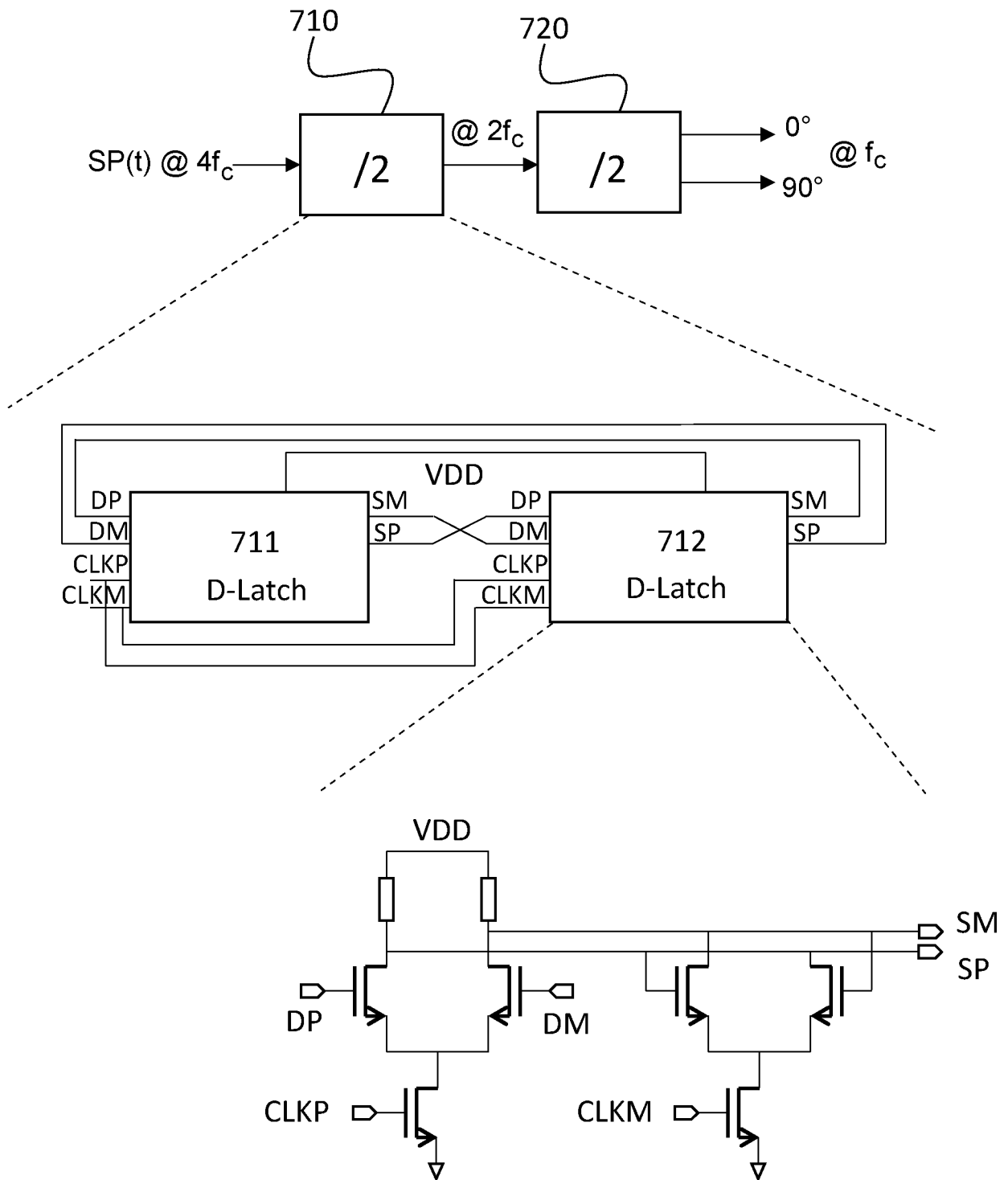
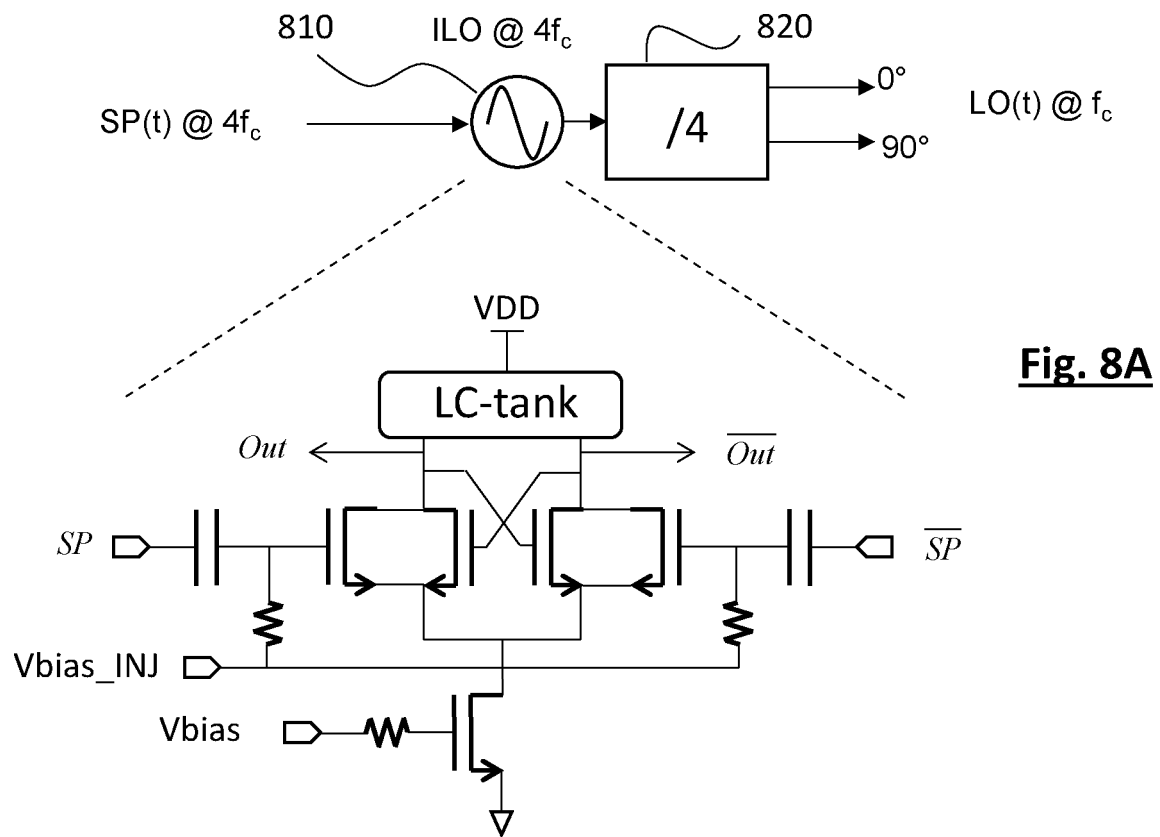
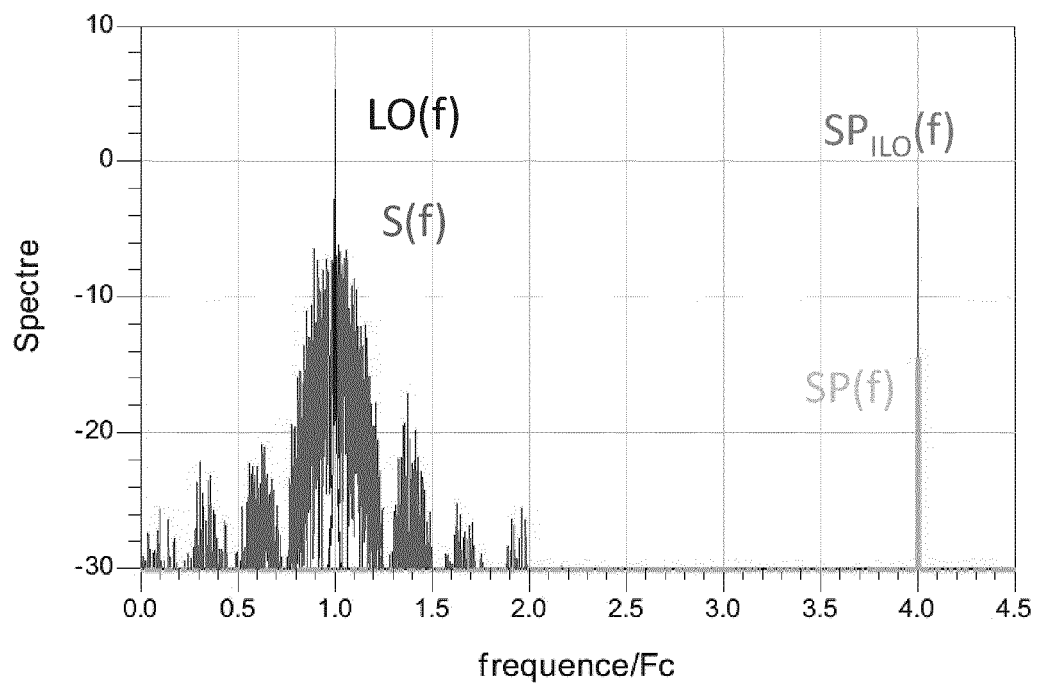
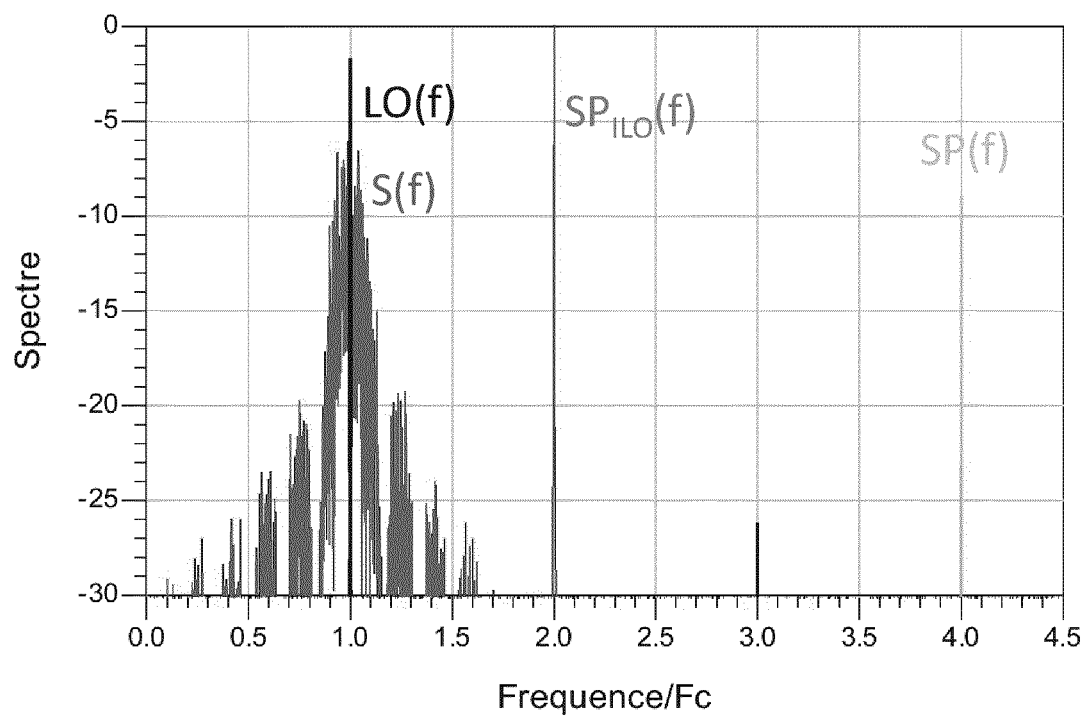
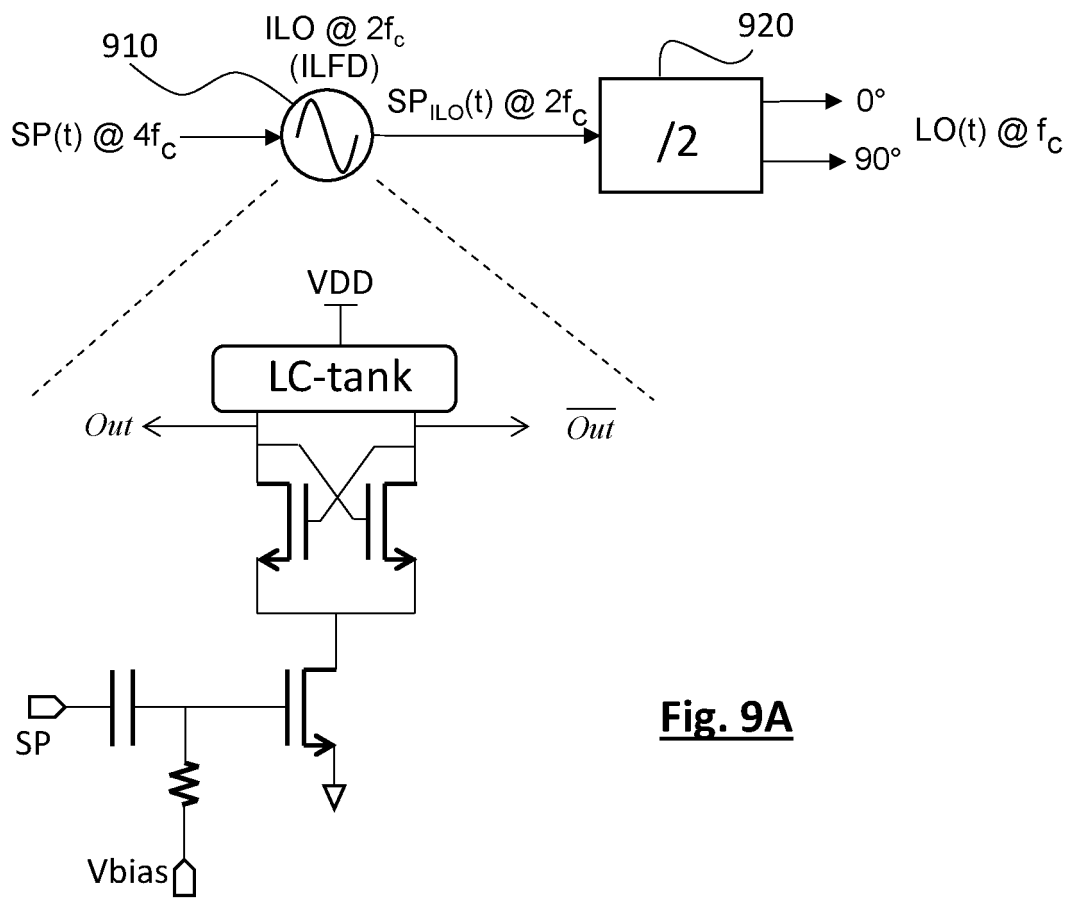


Fig. 7

**Fig. 8A****Fig. 8B**



10/10

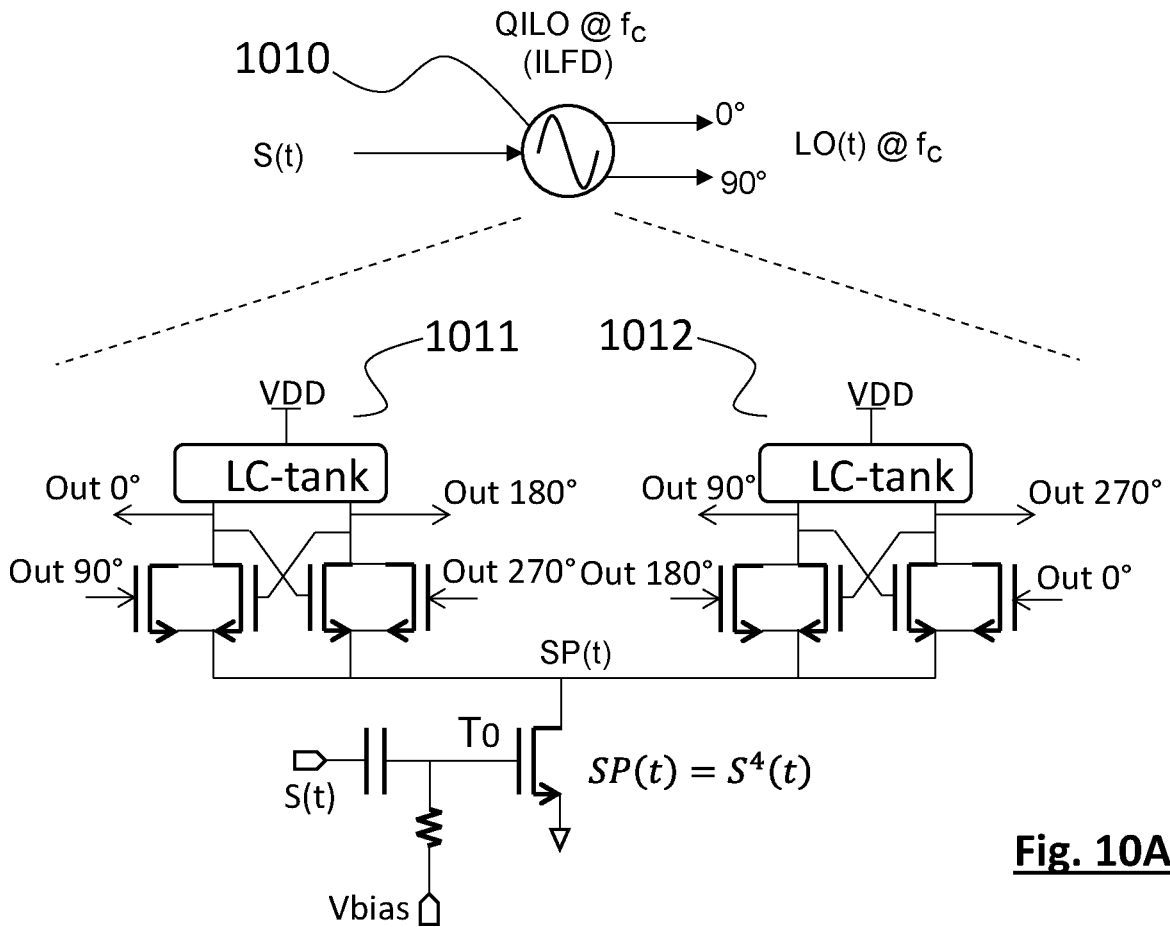


Fig. 10A

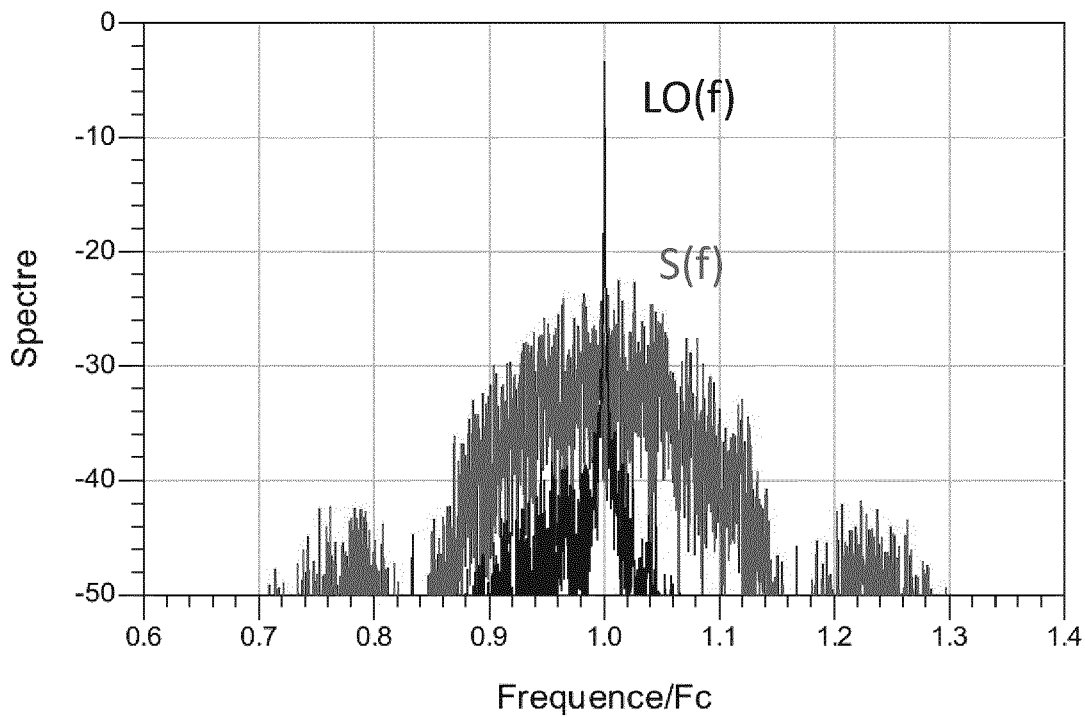


Fig. 10B

RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 860144
FR 1857334

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	SIMON M K ET AL: "CARRIER-TRACKING LOOPS EMPLOYING THE PHASE-LOCK PRINCIPLE", 1 janvier 1973 (1973-01-01), TELECOMMUNICATION SYSTEMS ENGINEERING, ENGLEWOOD CLIFFS, PRENTICE-HALL INC, US, PAGE(S) 26 - 84, XP000794149,	1,5-12	H04L27/02 H04W52/00 H04B1/06
A	* Sect. 2.5 * * figures 2-24, 2-31 *	2-4	
X	LINDSEY W C ED - LINDSEY W C: "SYSTEMS EMPLOYING THE PHASE-LOCK OR ENTRAINMENT PRINCIPLE", 1 janvier 1972 (1972-01-01), SYNCHRONIZATION SYSTEMS IN COMMUNICATION AND CONTROL, ENGLEWOOD CLIFFS, PRENTICE-HALL, US, PAGE(S) 65 - 129, XP000793780,	1,5-12	
A	* page 92 * * figures 3-7.1 *	2-4	
X,D	SHIH-JOU HUANG ET AL: "\$W\$ -Band BPSK and QPSK Transceivers With Costas-Loop Carrier Recovery in 65-nm CMOS Technology", IEEE JOURNAL OF SOLID-STATE CIRCUITS, IEEE SERVICE CENTER, PISCATAWAY, NJ, USA, vol. 46, no. 12, 1 décembre 2011 (2011-12-01), pages 3033-3046, XP011379209, ISSN: 0018-9200, DOI: 10.1109/JSSC.2011.2166469 * figure 7 *	1	DOMAINES TECHNIQUES RECHERCHÉS (IPC) H04L H03L H03D H03B
A	EP 2 434 647 A2 (CAMBRIDGE SILICON RADIO LTD [GB]) 28 mars 2012 (2012-03-28) * alinéa [0008] - alinéa [0012] *	1-12	
Date d'achèvement de la recherche		Examineur	
5 juillet 2019		Colzi, Enrico	
CATÉGORIE DES DOCUMENTS CITÉS			
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	

RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1857334 FA 860144

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 05-07-2019

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 2434647 A2	28-03-2012	CN 102437849 A	02-05-2012
		EP 2434647 A2	28-03-2012
		GB 2483898 A	28-03-2012
		US 2012074990 A1	29-03-2012
