(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年11月21日(21.11.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/236631 A1

(51) 国際特許分類:
H01S 5/026 (2006.01)

(21) 国際出願番号： PCT/JP2023/017892

(22) 国際出願日： 2023年5月12日(12.05.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(71) 出願人: 日本電信電話株式会社 (**NIPPON TELEGRAPH AND TELEPHONE CORPORATION**) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目５番１号 Tokyo (JP).

(72) 発明者: 荒井 隼人(**ARAI, Hayato**); 〒1808585 東京都武蔵野市緑町３丁目９－１１ ＮＴＴ 知的財産センタ内 Tokyo (JP). 小林 亘(**KOBAYASHI, Wataru**); 〒1808585 東京都武蔵野市緑町３丁目９－１１ ＮＴＴ 知的財産センタ内 Tokyo (JP).

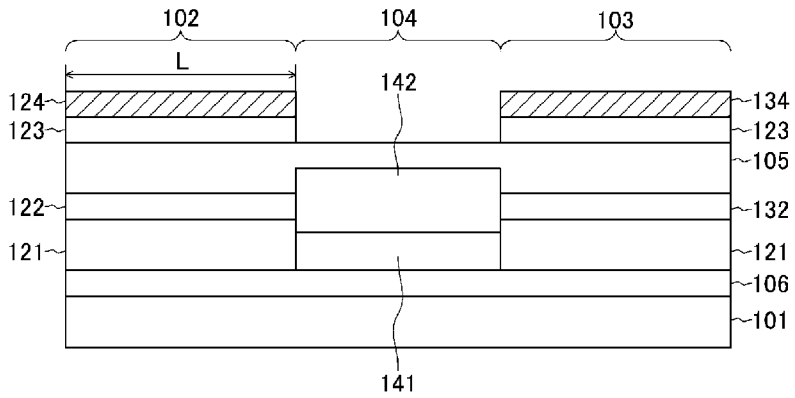
(74) 代理人: 山川 茂樹, 外(**YAMAKAWA, Shigeki** et al.); 〒1006104 東京都千代田区永田町２丁目１１番１号 山王パークタワー４階 山川国際特許事務所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

WO 2024/236631 A1

(54) **Title:** SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体装置



(57) **Abstract:** This semiconductor device comprises: a substrate (101) formed from semi-insulating InP; a first optical active element (102) formed on the substrate (101); and a second optical active element (103) formed on the substrate (101). An optical waveguide (104) is provided between the first optical active element (102) and the second optical active element (103), the optical waveguide (104) functioning as an electrical separation part between the first optical active element (102) and the second optical active element (103) and also optically connecting the first optical active element (102) and the second optical active element (103) to each other. A first lower semiconductor layer (121) of the first optical active element (102) is 400-1000 nm in thickness.

(57) 要約：この半導体装置は、半絶縁性のＩｎＰから構成された基板（１０１）と、基板（１０１）の上に形成された第１光能動素子（１０２）と、基板（１０１）の上に形成された第２光能動素子（１０３）とを備える。第１光能動素子（１０２）と第２光能動素子（１０３）との間には、第１光能動素子（１０２）と第２光能動素子（１０３）との電気分離部として機能するとともに、第１光能動素子（１０２）と第２光能動素子（１０３）とを光学的に接続する光導波路（１０４）を備える。第１光能動素子（１０２）の第１下部半導体層（１２１）は、厚さが４００～１０００ｎｍとされている。

［続葉有］

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

明　細　書

発明の名称 ： 半導体装置

技術分野

[0001] 本発明は、複数の光能動素子が集積された半導体装置に関する。

背景技術

[0002] 光通信では、変調機能を有する光源が用いられている。例えば、伝送距離が１００ｋｍ以下の比較的短距離の光通信では、電界吸収型の光変調器とＤＦＢレーザとが集積されたＥＭＬ（Electroabsorption-modulater Intergrated Distributed Feedback Laser）が用いられている。

[0003] 従来のＥＭＬは、搬送波としての光を生成するＤＦＢレーザと、搬送波を変調するためのＥＡ変調器とが、単一の半導体基板にモノリシックに集積されている（特許文献１、特許文献２）。この構成において、半導体基板は、導電性極性（主にｎ極性ＩｎＰ基板）が用いられている。従って、集積している各素子の部分の基板の電気極性については、構造上必然的にショートしている。このため、ＤＦＢレーザおよびＥＡ変調器の動作時は、基板をＧＮＤとし、ＤＦＢレーザ部には正極性電圧を印加し、ＥＡ変調器は負極性電圧を印加している。この構成では、ＥＡ変調器には単相の変調信号を印加して駆動することになる。例えば、ＥＡ変調器の電極の片方をＧＮＤに接続して単相駆動を行う。

先行技術文献

特許文献

[0004] 特許文献1：特許第５８２３９２０号公報

特許文献2：特許第６７１７７３３号公報

非特許文献

[0005] 非特許文献1：W. Kobayashi et al., ”Design and Fabrication of Wide Wavelength Range 25.8-Gb/S, 1.3-μM, Push-Pull-Driven DMLs”, Journal of Lightwave Technology, vol. 32, no. 1, pp. 3-9, 2014.

発明の概要

発明が解決しようとする課題

[0006] ところで、ＥＡ変調器の特性を最大限引き出すためには、差動駆動を行うほうが望ましい。差動駆動にはコモンモードノイズの抑制による光波形のＳ／Ｎ改善、各信号線に印加する変調振幅電圧の半減という効果があるためである（非特許文献１）。しかしながら、従来の構造では、基板側がショートしているために、ＤＦＢレーザは単相駆動し、ＥＡ変調器は差動駆動することができない。このように、従来の技術では、モノリシックに集積する２つの光能動素子を各々異なる方法で駆動することができないという問題があった。

[0007] 本発明は、以上のような問題点を解消するためになされたものであり、モノリシックに集積する２つの光能動素子を各々異なる方法で駆動することを目的とする。

課題を解決するための手段

[0008] 本発明に係る半導体装置は、半絶縁性のＩｎＰから構成された基板と、基板の上に形成された第１光能動素子と、基板の上に形成された第２光能動素子と、第１光能動素子と第２光能動素子との間に配置され、第１光能動素子と第２光能動素子との電気分離部として機能するとともに、第１光能動素子と第２光能動素子とを光学的に接続する光導波路とを備え、第１光能動素子は、基板の上に形成されたｐ型のＩｎＰからなる第１下部半導体層、第１下部半導体層の上に形成されてリッジ状の導波路構造とされた第１活性層、第１活性層の上に形成されたｎ型のＩｎＰからなる上部半導体層、上部半導体層の上に形成された第１ｎ電極、第１活性層が形成されていない領域の第１下部半導体層の上に形成された第１ｐ電極を備え、第２光能動素子は、第１下部半導体層の上に形成されリッジ状の導波路構造とされた第２活性層、第２活性層の上に形成された上部半導体層、上部半導体層の上に形成された第２ｎ電極、第２活性層が形成されていない領域の第１下部半導体層の上に形成された第２ｐ電極を備え、光導波路は、光導波路の領域における第１下部

半導体層に形成された溝に形成された半絶縁性またはアンドープのＩｎＰからなる第２下部半導体層、第２下部半導体層の上に形成されリッジ状の導波路構造とされ第３活性層、第３活性層の上に形成された上部半導体層を備え、第２活性層が形成されていない領域の第１下部半導体層は、第２活性層が形成されている領域の第１下部半導体層より薄く形成され、第１下部半導体層の上に形成されて第１活性層を埋め込む埋め込み層を備え、第１ｐ電極は、埋め込み層が除去された箇所に形成され、第１ｐ電極が形成されている第１下部半導体層は、厚さが４００～１０００ｎｍとされている。

発明の効果

[0009] 以上説明したように、本発明によれば、第１活性層の下層のｐ型のＩｎＰからなる第１下部半導体層の第１ｎ電極が形成されている領域は、厚さを４００～１０００ｎｍとしたので、モノリシックに集積する２つの光能動素子を、光出力特性や光変調特性の劣化を招くことなく各々異なる方法で駆動することができる。

図面の簡単な説明

[0010] [図1A]図１Ａは、本発明の実施の形態に係る半導体装置の構成を示す断面図である。

[図1B]図１Ｂは、本発明の実施の形態に係る半導体装置の一部構成を示す断面図である。

[図1C]図１Ｃは、本発明の実施の形態に係る半導体装置の一部構成を示す断面図である。

[図1D]図１Ｄは、本発明の実施の形態に係る半導体装置の一部構成を示す断面図である。

[図2A]図２Ａは、第１下部半導体層１２１の導波方向の長さＬを３００μｍ、第１ｐ電極１２５の下部における厚さｔを０．４，０．６，０．８μｍとした場合の第１ｐ電極１２５と第１活性層１２２との間の第１下部半導体層１２１の抵抗値Ｒと距離ｄとの関係の計算結果を示す特性図である。

[図2B]図２Ｂは、導波路幅を２μｍ、上部半導体層１０５のうち第３活性層

１４２の上に形成された部分の厚さをそれぞれ０．２μｍ、０．４μｍ，０．６μｍとした場合の第３活性層１４２の上部の上部半導体層１０５の抵抗値と長さＬとの関係の計算結果を示す特性図である。

[図3A]図３Ａは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3B]図３Ｂは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3C]図３Ｃは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3D]図３Ｄは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3E]図３Ｅは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3F]図３Ｆは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3G]図３Ｇは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3H]図３Ｈは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3I]図３Ｉは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3J]図３Ｊは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3K]図３Ｋは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3L]図３Ｌは、本発明の実施の形態に係る半導体装置の製造方法を説明するための途中工程の半導体装置の状態を示す断面図である。

[図3M]図３Ｍは、本発明の実施の形態に係る半導体装置の製造方法を説明す

るための途中工程の半導体装置の状態を示す断面図である。

発明を実施するための形態

[0011] 以下、本発明の実施の形態に係る半導体装置について図１Ａ、図１Ｂ、図１Ｃ、図１Ｄを参照して説明する。この半導体装置は、半絶縁性のＩｎＰから構成された基板１０１と、基板１０１の上に形成された第１光能動素子１０２と、基板１０１の上に形成された第２光能動素子１０３とを備える。第１光能動素子１０２と第２光能動素子１０３との間には、第１光能動素子１０２と第２光能動素子１０３との電気分離部として機能するとともに、第１光能動素子１０２と第２光能動素子１０３とを光学的に接続する光導波路１０４を備える。

[0012] 基板１０１は、例えば、Ｆｅをドープすることで高抵抗とされたＩｎＰから構成することができる。また、基板１０１は、ＩｎＰの（００１）面を主表面とすることができる。なお、図１Ａは、搬送波としての光の導波方向に平行な断面を示している。また、図１１Ｂ、図１Ｃ、図１Ｄは、導波方向に垂直な断面を示している。

[0013] 第１光能動素子１０２は、基板１０１の上に形成されたｐ型のＩｎＰ（例えばドープ量５Ｅ１８ｃｍ$^{-3}$）からなる第１下部半導体層１２１、第１下部半導体層１２１の上に形成されてリッジ状の導波路構造とされた第１活性層１２２、第１活性層１２２の上に形成されたｎ型のＩｎＰからなる上部半導体層１０５を備える。第１活性層１２２は、例えば、ＩｎＧａＡｓＰやＩｎＧａＡｌＡｓから構成することができる。また、第１活性層１２２は、厚さ２５０ｎｍ程度とすることができる。

[0014] また、第１光能動素子１０２は、上部半導体層１０５の上に形成された第１ｎ電極１２４、第１活性層１２２が形成されていない領域の第１下部半導体層１２１の上に形成された第１ｐ電極１２５を備える。この例では、上部半導体層１０５の上にコンタクト層１２３を介して第１ｎ電極１２４が形成されている。コンタクト層１２３は、例えば、ｐ型不純物が高濃度に導入されたＩｎＧａＡｓから構成することができる。第１光能動素子１０２は、第

１活性層１２２に対して基板１０１の平面に垂直な方向に電流注入を行う、いわゆる縦方向電流注入型の半導体レーザである。例えば、第１光能動素子１０２は、第１活性層１２２の上面、下面、または側面に回折格子を備える分布帰還型(Distributed Feedback：ＤＦＢ)レーザとすることができる。この場合、第１光能動素子１０２の導波方向の長さが共振器長となる。

[0015] 第２光能動素子１０３は、第１下部半導体層１２１の上に形成されリッジ状の導波路構造とされた第２活性層１３２、第２活性層１３２の上に形成された上部半導体層１０５を備える。第２活性層１３２は、例えば、ＩｎＧａＡｓＰやＩｎＧａＡｌＡｓから構成することができる。また、第２活性層１３２は、厚さ２８０ｎｍ程度とすることができる。

[0016] また、第２光能動素子１０３は、上部半導体層１０５の上に形成された第２ｎ電極１３４、第２活性層１３２が形成されていない領域の第１下部半導体層１２１の上に形成された第２ｐ電極１３５を備える。この例では、上部半導体層１０５の上にコンタクト層１２３を介して第２ｎ電極１３４が形成されている。第２光能動素子１０３は、電界吸収型の光変調器（ＥＡ変調器）である。

[0017] また、第１活性層１２２、第２活性層１３２は、多重量子井戸構造（ＭＱＷ構造）とすることができる。第１活性層１２２、第２活性層１３２は、ＭＱＷ構造と、この上下の光閉じ込め層（ＳＣＨ）とを含めた部分を示し、導波路構造のコアとしても機能する。

[0018] 光導波路１０４は、半絶縁性またはアンドープのＩｎＰからなる第２下部半導体層１４１、第２下部半導体層１４１の上に形成されリッジ状の導波路構造とされ第３活性層１４２、第３活性層１４２の上に形成された上部半導体層１０５を備える。第２下部半導体層１４１は、第１光能動素子１０２と第２光能動素子１０３との間の、光導波路１０４の領域の第１下部半導体層１２１に形成された溝に形成されている。なお、第１光能動素子１０２、第２光能動素子１０３、光導波路１０４において、上部半導体層１０５が共通に形成されている。

[0019] 第３活性層１４２は、光導波路１０４のコアとして機能する。光導波路１０４において、第２下部半導体層１４１および上部半導体層１０５は、クラッドとして機能する。第３活性層１４２は、例えば、バンドギャップ波長１．１μｍの組成比としたＩｎＧａＡｓＰから構成することができる。

[0020] また、この例では、基板１０１の上の全域に形成されたエッチングストップ層１０６を備える。第１光能動素子１０２、光導波路１０４、第２光能動素子１０３は、エッチングストップ層１０６の上に形成されている。エッチングストップ層１０６は、よく知られているように、第１下部半導体層１２１、第２下部半導体層１４１とは、異なる材料から構成する。

[0021] また、第２活性層１３２が形成されていない領域の第１下部半導体層１２１は、第２活性層１３２が形成されている領域の第１下部半導体層１２１より薄く形成されている。また、第１下部半導体層１２１の上に形成されて第１活性層１２２を埋め込む埋め込み層１０７を備える。この例では、埋め込み層１０７を、ｎ型埋め込み層１０７ａとｐ型埋め込み層１０７ｂとから構成している。なお、これに限らず、埋め込み層１０７は、高抵抗な半絶縁性のＩｎＰから構成することができる。

[0022] また、第１ｐ電極１２５は、埋め込み層１０７が除去された箇所に形成され、第１ｐ電極１２５が形成されている（第１活性層１２２が形成されていない領域の）第１下部半導体層１２１は、厚さが４００～１０００ｎｍとされている。さらに、第１ｐ電極１２５は、第１活性層１２２から２～２０μｍ離れて形成されている。

[0023] 次に、第１下部半導体層１２１の厚さについて説明する。ｐ型のＩｎＰの抵抗率ρは、ドープ量５Ｅ１８（cm^{-3}）の場合、５．０Ｅ１０$^{-3}$（Ωｃｍ）である。図１Ａ、図１Ｂに示すように、第１ｐ電極１２５が形成されている領域の第１下部半導体層１２１の厚さをｔ（μｍ）、第１光能動素子１０２の導波方向の長さをＬ（μｍ）とする。また、第１ｐ電極１２５と第１活性層１２２との距離をｄ（μｍ）とする。第１ｐ電極１２５と第１活性層１２２との距離は、基板１０１の面に平行な方向の（平面視で）第１ｐ電極１２

５と第１活性層１２２との間隔とすることができる。第１ｐ電極１２５と第１活性層１２２との間の第１下部半導体層１２１の抵抗値Ｒ（Ω）は、抵抗率をρ（Ωｃｍ）として、「Ｒ＝ρ×ｄ／（Ｌ×ｔ）」で表すことができる。

[0024] 図２Ａに、導波方向の長さＬを３００μｍ、厚さｔを０．４、０．６、０．８μｍとした場合の抵抗値Ｒの計算結果を示す。図２Ａに示すように、第１光能動素子１０２の導波方向の一般的な長さ３００μｍにおいても、ｐ型ＩｎＰからなる第１下部半導体層１２１の厚さｔが０．４μｍ（４００ｎｍ）においては、距離ｄが２０μｍ以下であれば、第１光能動素子１０２が正常に動作可能な抵抗値１０Ω以下を実現することができる。図２Ａに示すように、抵抗の低減という観点からは、第１下部半導体層１２１は、厚さ４００ｎｍを超えて厚いほど抵抗の低減が可能である。なお、第１ｐ電極１２５と第１活性層１２２との間の距離ｄは、第１活性層１２２を埋め込む埋め込み層１０７の存在より、２μｍ以上となる。

[0025] しかしながら、第１下部半導体層１２１の厚さには限界がある。第１下部半導体層１２１を厚くしすぎると、次に示すような問題が生じる。実施の形態に係る半導体装置においては、よく知られているように、埋め込み層１０７の形成においては、第１活性層１２２をパターニングしてリッジ形状（ハイメサ形状）に形成し、この両脇の第１下部半導体層１２１の上に、結晶再成長により埋め込み層１０７を成長させている。

[0026] このような結晶再成長においては、第１下部半導体層１２１の厚さが増大すると、再成長界面で成長している半導体層の厚さが異常に増加する異常成長の問題が生じる。この問題を抑制するためには、再成長する第１下部半導体層１２１の厚さを１０００ｎｍ以下に制限することが必要である。従って、第１下部半導体層１２１は、厚さが４００～１０００ｎｍとされていることが重要となる。

[0027] 例えば、導波方向の長さ（共振器長）を３００μｍとし、厚さｔを８００ｎｍとし、距離を８μｍとし、第１下部半導体層１２１のドープ量が５Ｅ１

８（ｃｍ$^{-3}$）とすると、図２Ａに示す計算結果より、第１ｐ電極１２５と第１活性層１２２との間の第１下部半導体層１２１の抵抗値は約１．７Ωとなる。この値は、非特許文献１に記載のＳＩ基板上のＬＤとｎ基板上のＬＤの抵抗の比較に比べて十分小さい値である。このように、実施の形態によれば、第１光能動素子１０２の光出力特性に与える影響を抑制可能と考えることができる。

[0028] さらに、第１上部半導体層１０５のうち、電気分離部となる光導波路１０４に形成されている部分（第３活性層１４２の上部）の厚さについて説明する。第１ｎ電極１２４と第２ｎ電極１３４との間の電気分離をするためには、この間の電気抵抗を十分な値確保する必要がある。一般にｎ型ＩｎＰの抵抗率はｐ型に比べて低いため、この部分の厚さを適切に設定することで、より確実な電気分離が実現できる。

[0029] 図２Ｂに、ハイメサ構造とした光導波路１０４の導波路幅を２μｍ、上部半導体層１０５のうち光導波路１０４（第３活性層１４２の上部）に形成された部分の厚さをそれぞれ０．２μｍ、０．４μｍ、０．６μｍとした場合の、第３活性層１４２の上部の上部半導体層１０５の抵抗値の計算結果を示す。例えば、上述した厚さが０．６μｍ（６００ｎｍ）の場合、光導波路１０４の導波方向の長さが２００μｍ以上であれば抵抗値は５ｋΩ以上の十分な値が得られ、第１ｎ電極１２４と第２ｎ電極１３４の間の電気分離が実現できる。

[0030] なお、第１ｐ電極１２５を第１活性層１２２から２～２０μｍ離れて形成すること、および光導波路１０４の長さを２００μｍ以上とし、上部半導体層０５のうち第３活性層１４２の上に形成された部分の厚さを６００ｎｍ以下とすることは、組み合わせて用いることが可能であることは、言うまでもない。

[0031] 次に、本発明の実施の形態に係る半導体装置の製造方法について、図３Ａ～図３Ｍを参照して説明する。

[0032] まず、図３Ａに示すように、基板１０１の上に、アンドープＩｎＧａＡｓ

Ｐを結晶成長することで、厚さ１０ｎｍのエッチングストップ層１０６を形成する。引き続き、ｐ型のＩｎＰ（ドープ量５Ｅ１８）を結晶成長して厚さ１０００ｎｍのＩｎＰ層２０１を形成する。引き続き、ＩｎＧａＡｓＰによる厚さ２５０ｎｍの活性層２０２を形成（結晶成長）する。各半導体層の結晶成長は、例えば、よく知られた有機金属気相成長法により実施することができる。以下に示す各半導体層の結晶成長も同様である。

[0033] 次に、第２光能動素子１０３とする領域の活性層２０２を除去することで、図３Ｂに示すように、活性層２０２ａとし、除去した箇所に、例えばＩｎＧａＡｓＰによる厚さ２８０ｎｍの活性層２０２ｂを形成（結晶成長）し、導波方向に、活性層２０２ａと活性層２０２ｂとをバットジョイントさせる（バットジョイントプロセス）。なお、活性層２０２ａ、活性層２０２ｂは、多重量子井戸構造（ＭＱＷ構造）とすることができる。この場合、ＭＱＷ構造の上下の光閉じ込め層（ＳＣＨ）も含めて上述した厚さとする。

[0034] 次に、活性層２０２ａ、活性層２０２ｂ、およびＩｎＰ層２０１の所定領域を、公知のフォトリソグラフィー技術により形成したマスクパターン（不図示）を用いたエッチング処理により除去することで、図３Ｃに示すように、第１光能動素子１０２の第１下部半導体層１２１、第１活性層１２２を形成し、第２光能動素子１０３の第１下部半導体層１２１、第２光能動素子１０３を形成する。

[0035] 第１光能動素子１０２と第２光能動素子１０３との間の領域が、光導波路１０４を形成する領域となる。ＩｎＰ層２０１のエッチング処理では、エッチングストップ層１０６を用いた選択的なウエットエッチングを用いることができる。例えば、ＨＣｌとH_3PO_4とをエッチング液とすることで、ＩｎＧａＡｓＰからなるエッチングストップ層１０６はエッチングされず、ＩｎＰからなる層を選択的にエッチング除去できる。

[0036] 次に、図３Ｄに示すように、光導波路１０４の第２下部半導体層１４１と第３活性層１４２とを、結晶成長により形成する。第２下部半導体層１４１は、厚さ９００ｎｍ程度に形成し、第３活性層１４２は、厚さ４００ｎｍ程

度に形成することができる。

[0037] 次に、公知のフォトリソグラフィー技術により形成したマスクパターン（不図示）を用いたエッチング処理により、図３Ｅに示すように、第１光能動素子１０２の導波路形成を行う。上記マスクパターンは、第２光能動素子１０３、光導波路１０４の領域は全域を覆う形状とし、第２光能動素子１０３、光導波路１０４の領域はパターニングを行わない。

[0038] なお、この第１光能動素子１０２の加工において、第１活性層１２２のリッジ状の導波路構造の両側方の第１下部半導体層１２１を薄くする。第１下部半導体層１２１を薄くする領域は、第１ｐ電極１２５が形成される領域であり、前述したように厚さ４００ｎｍを限界として薄くする。

[0039] 第１光能動素子１０２は、第１活性層１２２をコアとする光導波路構造とされているが、導波方向断面において、第１活性層１２２の近くに、導電型不純物（ｐ型不純物）が高濃度にドープされた半導体層が存在すると、よく知られているように導波損失が発生する。この場合、第１下部半導体層１２１が、不純物が高濃度にドープされた半導体層となる。このため、第１活性層１２２のみをリッジ状とすると、リッジ状の第１活性層１２２の直下に加え、両側面の近傍にも、不純物が高濃度にドープされた半導体層が存在することになる。これに対し、第１活性層１２２のリッジ状の導波路構造の両側方の第１下部半導体層１２１を薄くすることで、第１活性層１２２の直下以外の領域の不純物が高濃度にドープされた半導体層を、第１活性層１２２から離すことができ、導波損失を抑制できるようになる。

[0040] 次に、図３Ｆに示すように、リッジ状の導波路構造の両側方に残した第１下部半導体層１２１の上に、ＩｎＰを結晶再成長することで、リッジ状の導波路構造を埋め込み層１０７で埋め込む。例えば、まず、第１活性層１２２の上に酸化シリコンなどから構成した選択制成長マスク（不図示）を形成する。次いで、ｎ型のＩｎＰを再成長することで、ｎ型埋め込み層１０７ａを形成する。引き続き、ｐ型のＩｎＰを成長することで、ｐ型埋め込み層１０７ｂを形成し、ｎ型埋め込み層１０７ａとｐ型埋め込み層１０７ｂとから構

成した埋め込み層１０７を形成する。

[0041] 次に、図３Ｇ、図３Ｈに示すように、ｎ型のＩｎＰを結晶成長することで上部半導体層１０５を形成し、さらに、ＩｎＧａＡｓＰまたはＩｎＧａＡｓを結晶成長することで、コンタクト層２０３を形成する。

[0042] 次に、光導波路１０４の領域のコンタクト層２０３を、公知のフォトリソグラフィー技術により形成したマスクパターン（不図示）を用いたエッチング処理により除去することで、図３Ｉに示すように、第１光能動素子１０２の上および第２光能動素子１０３の上の各々にコンタクト層１２３を形成する。第１光能動素子１０２の上のコンタクト層１２３と、第２光能動素子１０３の上のコンタクト層１２３とは、上部半導体層１０５の表面に平行な面方向において、互いに電気的に分離した状態に形成する。

[0043] 次に、図３Ｊ、図３Ｋに示すように、第１光能動素子１０２の上のコンタクト層１２３の上に第１ｎ電極１２４を形成し、第２光能動素子１０３の上のコンタクト層１２３の上に第２ｎ電極１３４を形成する。また、図３Ｌに示すように、第２光能動素子１０３と光導波路１０４を、ハイメサ構造にパターニングする。なお、前述した第１光能動素子１０２の領域と同様に、第２光能動素子１０３においては、ハイメサの導波路構造の両側方の第１下部半導体層１２１を薄くする。

[0044] 次に、図３Ｍに示すように、第１光能動素子１０２の第１下部半導体層１２１に電気的に接続する第１ｐ電極１２５を形成し、第２光能動素子１０３の第１下部半導体層１２１に電気的に接続する第２ｐ電極１３５を形成する。第１ｐ電極１２５の形成においては、第１ｎ電極１２５を形成する領域のコンタクト層１２３、上部半導体層１０５、埋め込み層１０７を、公知のリソグラフィー技術およびエッチング技術によりパターニングして除去し、第１下部半導体層１２１の上面を露出させる。この後、露出した第１下部半導体層１２１の上面に第１ｐ電極１２５を形成する。

[0045] 以上に説明したように、本発明によれば、第１活性層の下層のｐ型のＩｎＰからなる第１下部半導体層の第１ｐ電極が形成されている領域は、厚さを

４００～１０００ｎｍとしたので、モノリシックに集積する２つの光能動素子を、光出力特性や光変調特性の劣化を招くことなく各々異なる方法で駆動することができるようになる。

[0046] 上記の実施形態の一部または全部は、以下の付記のようにも記載されるが、以下には限られない。

[0047] ［付記１］

半絶縁性のＩｎＰから構成された基板と、前記基板の上に形成された第１光能動素子と、前記基板の上に形成された第２光能動素子と、前記第１光能動素子と前記第２光能動素子との間に配置され、前記第１光能動素子と前記第２光能動素子との電気分離部として機能するとともに、前記第１光能動素子と前記第２光能動素子とを光学的に接続する光導波路とを備え、前記第１光能動素子は、前記基板の上に形成されたｐ型のＩｎＰからなる第１下部半導体層、前記第１下部半導体層の上に形成されてリッジ状の導波路構造とされた第１活性層、前記第１活性層の上に形成されたｎ型のＩｎＰからなる上部半導体層、前記上部半導体層の上に形成された第１ｎ電極、前記第１活性層が形成されていない領域の前記第１下部半導体層の上に形成された第１ｐ電極を備え、前記第２光能動素子は、前記第１下部半導体層の上に形成されリッジ状の導波路構造とされた第２活性層、前記第２活性層の上に形成された前記上部半導体層、前記上部半導体層の上に形成された第２ｎ電極、前記第２活性層が形成されていない領域の前記第１下部半導体層の上に形成された第２ｐ電極を備え、前記光導波路は、前記光導波路の領域における前記第１下部半導体層に形成された溝に形成された半絶縁性またはアンドープのＩｎＰからなる第２下部半導体層、前記第２下部半導体層の上に形成されリッジ状の導波路構造とされ第３活性層、前記第３活性層の上に形成された前記上部半導体層を備え、前記第２活性層が形成されていない領域の前記第１下部半導体層は、前記第２活性層が形成されている領域の前記第１下部半導体層より薄く形成され、前記第１下部半導体層の上に形成されて前記第１活性層を埋め込む埋め込み層を備え、前記第１ｐ電極は、前記埋め込み層が除去

された箇所に形成され、前記第１ｐ電極が形成されている前記第１下部半導体層は、厚さが４００～１０００ｎｍとされている半導体装置。

[0048] ［付記２］

付記１記載の半導体装置において、前記第１ｐ電極は、前記第１活性層から２～２０μｍ離れて形成されている半導体装置。

[0049] ［付記３］

付記１または２記載の半導体装置において、前記光導波路の長さは２００μｍ以上とされ、前記上部半導体層のうち前記第３活性層の上に形成された部分の厚さが６００ｎｍ以下とされている半導体装置。

[0050] ［付記４］

付記１～３のいずれか１項に記載の半導体装置において、前記基板の上の全域に形成されたエッチングストップ層を備え、前記第１光能動素子、前記光導波路、前記第２光能動素子は、前記エッチングストップ層の上に形成されている半導体装置。

[0051] なお、本発明は以上に説明した実施の形態に限定されるものではなく、本発明の技術的思想内で、当分野において通常の知識を有する者により、多くの変形および組み合わせが実施可能であることは明白である。

符号の説明

[0052] １０１…基板、１０２…第１光能動素子、１０３…第２光能動素子、１０４…光導波路、１０５…上部半導体層、１０６…エッチングストップ層、１０７…埋め込み層、１０７ａ…ｎ型埋め込み層、１０７ｂ…ｐ型埋め込み層、１２１…第１下部半導体層、１２２…第１活性層、１２３…コンタクト層、１２４…第１ｎ電極、１２５…第１ｐ電極、１３２…第２活性層、１３４…第２ｎ電極、１３５…第２ｐ電極、１４１…第２下部半導体層、１４２…第３活性層。

請求の範囲

[請求項1] 半絶縁性のＩｎＰから構成された基板と、

前記基板の上に形成された第１光能動素子と、前記基板の上に形成された第２光能動素子と、前記第１光能動素子と前記第２光能動素子との間に配置され、前記第１光能動素子と前記第２光能動素子との電気分離部として機能するとともに、前記第１光能動素子と前記第２光能動素子とを光学的に接続する光導波路とを備え、

前記第１光能動素子は、前記基板の上に形成されたｐ型のＩｎＰからなる第１下部半導体層、前記第１下部半導体層の上に形成されてリッジ状の導波路構造とされた第１活性層、前記第１活性層の上に形成されたｎ型のＩｎＰからなる上部半導体層、前記上部半導体層の上に形成された第１ｎ電極、前記第１活性層が形成されていない領域の前記第１下部半導体層の上に形成された第１ｐ電極を備え、

前記第２光能動素子は、前記第１下部半導体層の上に形成されリッジ状の導波路構造とされた第２活性層、前記第２活性層の上に形成された前記上部半導体層、前記上部半導体層の上に形成された第２ｎ電極、前記第２活性層が形成されていない領域の前記第１下部半導体層の上に形成された第２ｐ電極を備え、

前記光導波路は、前記光導波路の領域における前記第１下部半導体層に形成された溝に形成された半絶縁性またはアンドープのＩｎＰからなる第２下部半導体層、前記第２下部半導体層の上に形成されリッジ状の導波路構造とされ第３活性層、前記第３活性層の上に形成された前記上部半導体層を備え、

前記第２活性層が形成されていない領域の前記第１下部半導体層は、前記第２活性層が形成されている領域の前記第１下部半導体層より薄く形成され、

前記第１下部半導体層の上に形成されて前記第１活性層を埋め込む埋め込み層を備え、

前記第１ｐ電極は、前記埋め込み層が除去された箇所に形成され、

前記第１ｐ電極が形成されている前記第１下部半導体層は、厚さが４００～１０００ｎｍとされている半導体装置。

[請求項2] 請求項１記載の半導体装置において、

前記第１ｐ電極は、前記第１活性層から２～２０μｍ離れて形成されている半導体装置。

[請求項3] 請求項１記載の半導体装置において、

前記光導波路の長さは２００μｍ以上とされ、

前記上部半導体層のうち前記第３活性層の上に形成された部分の厚さが６００ｎｍ以下とされている

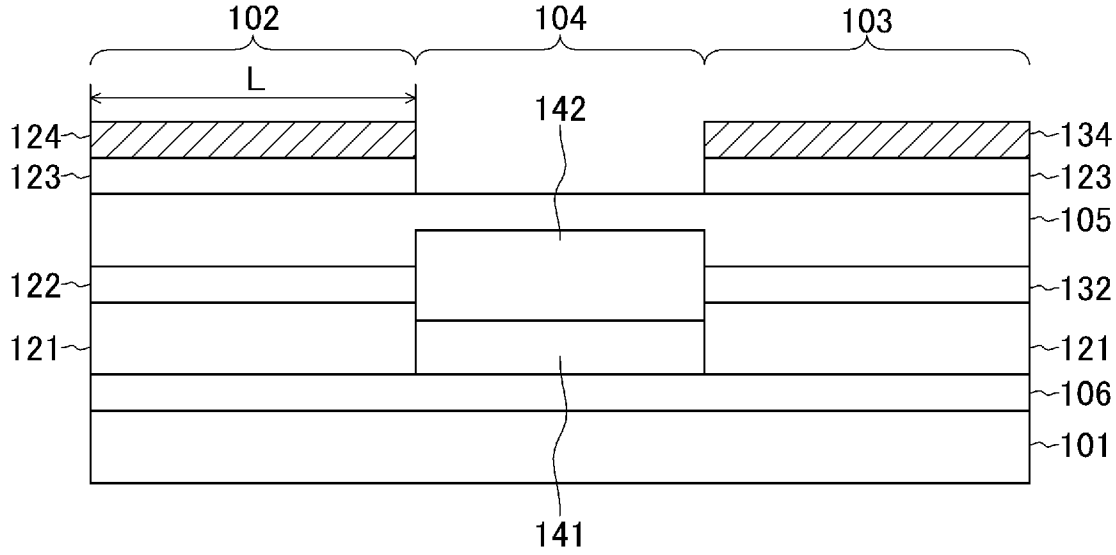
半導体装置。

[請求項4] 請求項１～３のいずれか１項に記載の半導体装置において、

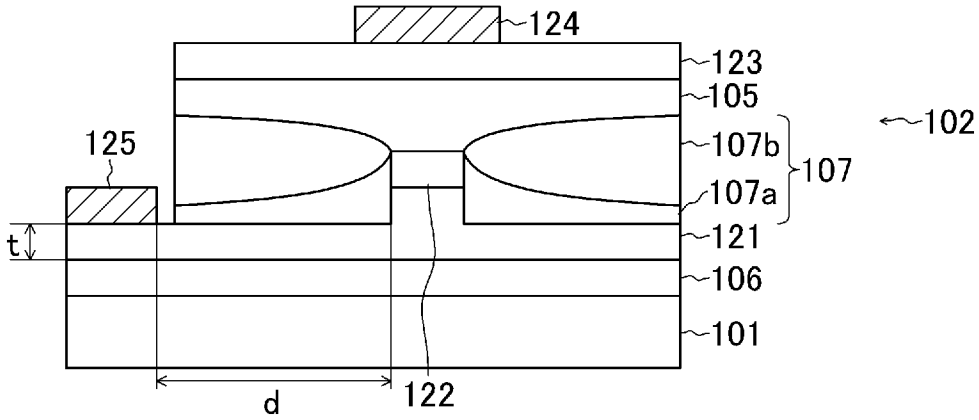
前記基板の上の全域に形成されたエッチングストップ層を備え、

前記第１光能動素子、前記光導波路、前記第２光能動素子は、前記エッチングストップ層の上に形成されている半導体装置。

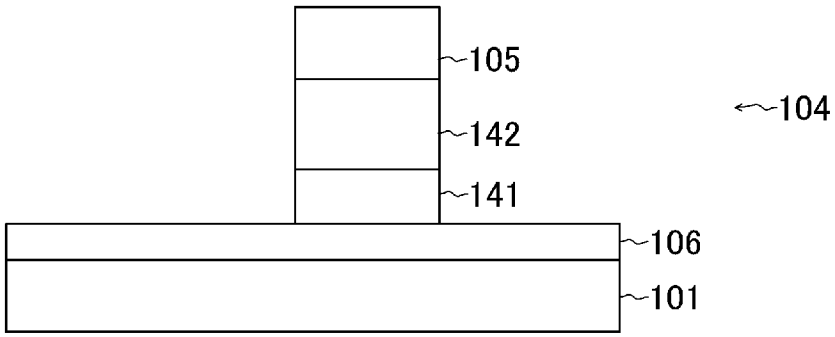
[図1A]


102
104
103
L
142
124
134
123
123
105
122
132
121
121
106
101
141

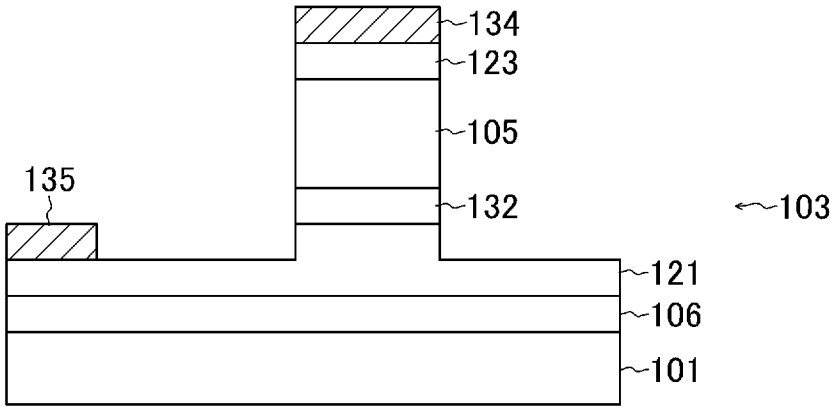
[図1B]


124
123
105
102
125
107b
107
107a
121
t
106
101
d
122

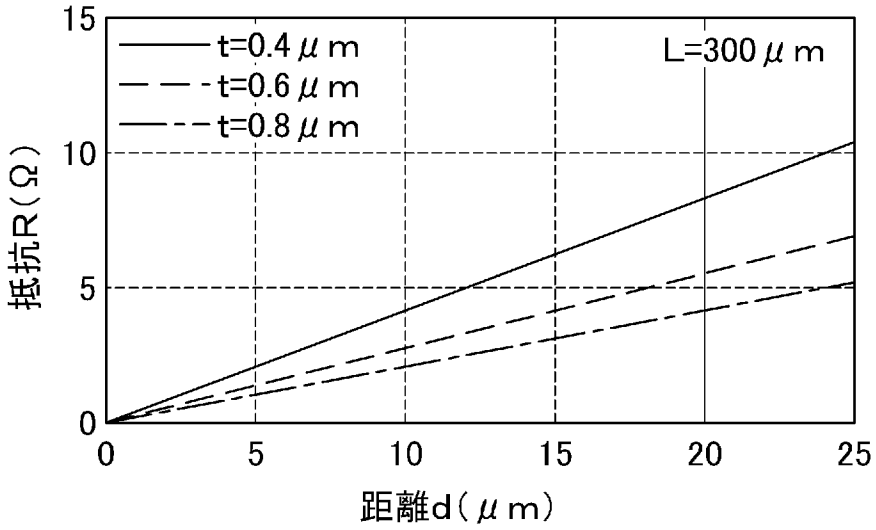
[図1C]


105
104
142
141
106
101

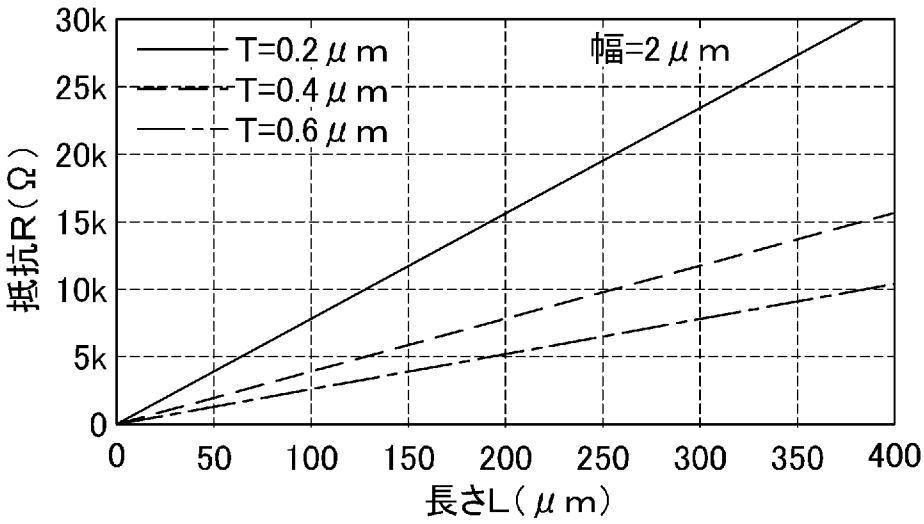
[図1D]


134
123
105
135
132
103
121
106
101

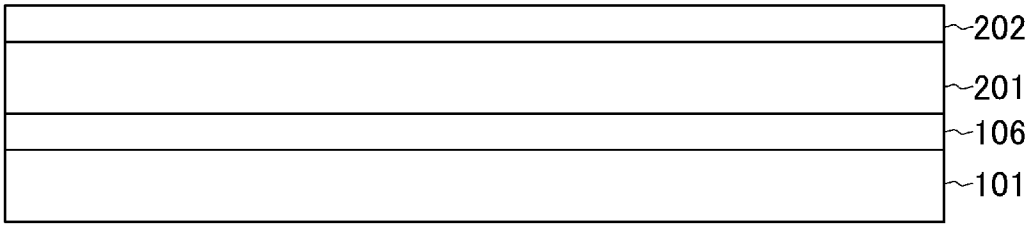
[図2A]


15
10
5
0
t=0.4μm
t=0.6μm
t=0.8μm
L=300μm
抵抗R(Ω)
0
5
10
15
20
25
距離d(μm)

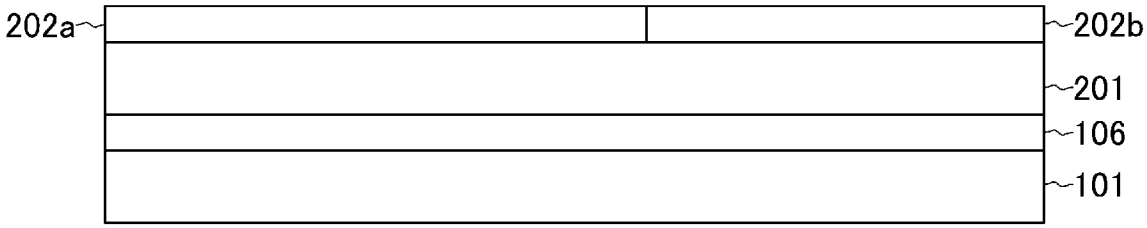
[図2B]


30k
25k
20k
15k
10k
5k
0
T=0.2μm
T=0.4μm
T=0.6μm
幅=2μm
抵抗R(Ω)
0
50
100
150
200
250
300
350
400
長さL(μm)

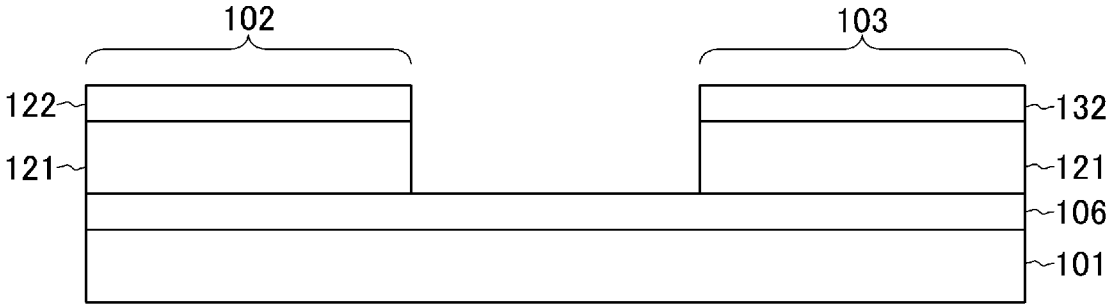
[図3A]



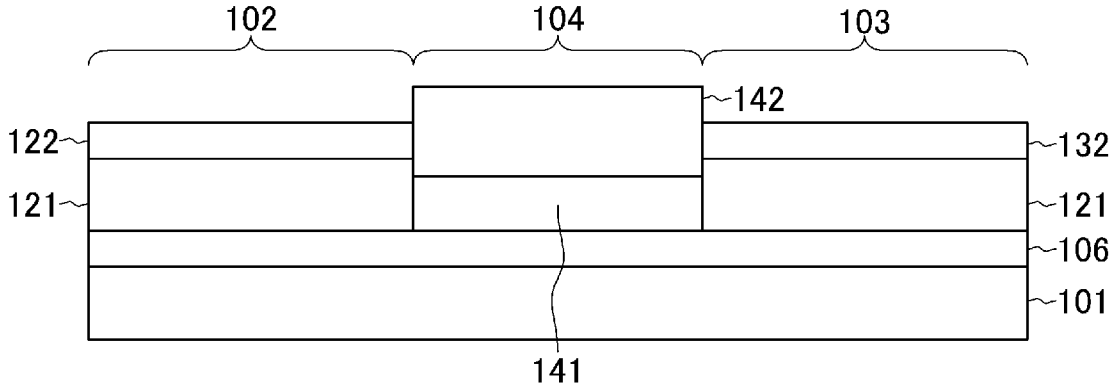
[図3B]



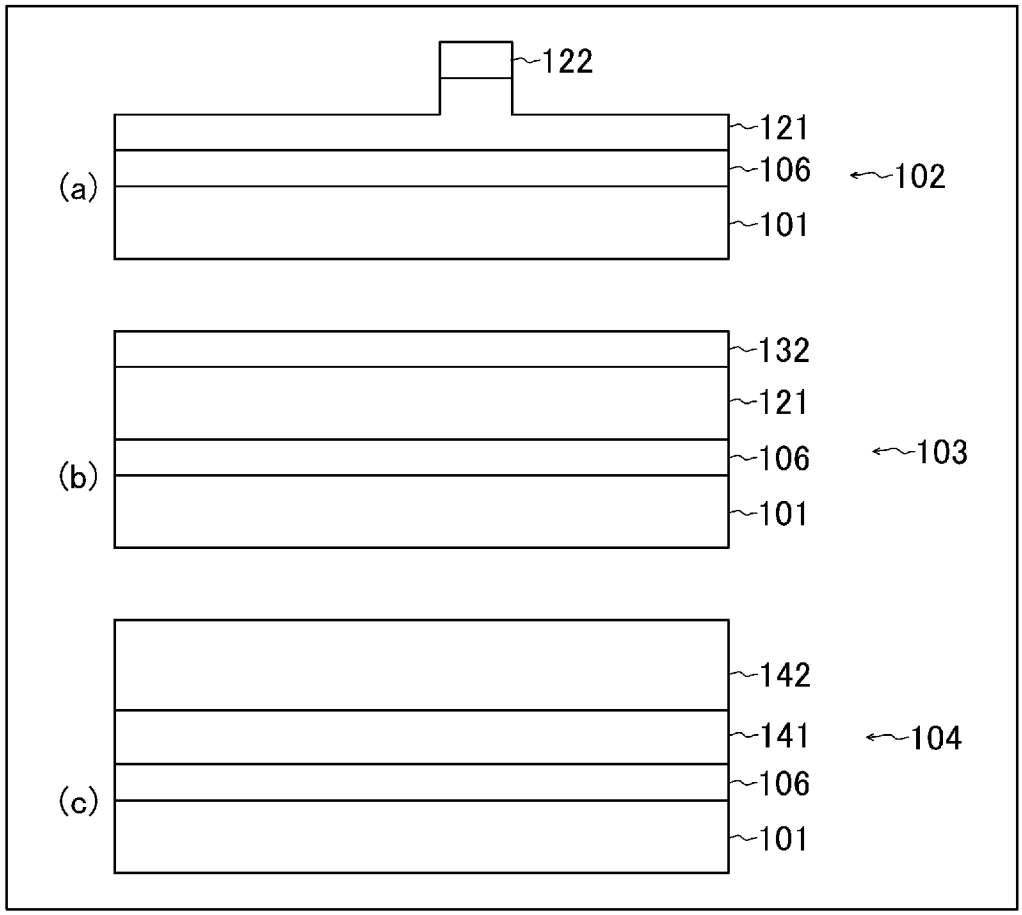
[図3C]



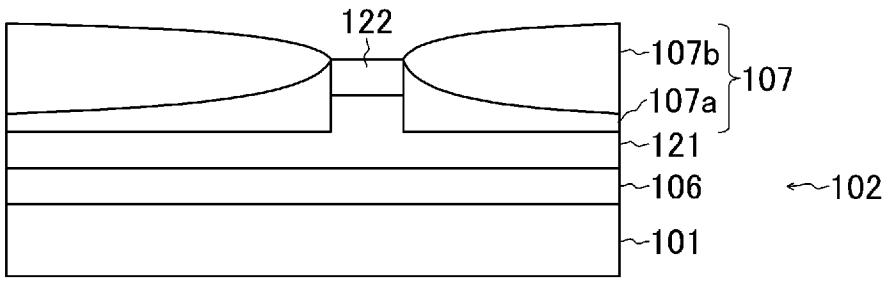
[図3D]



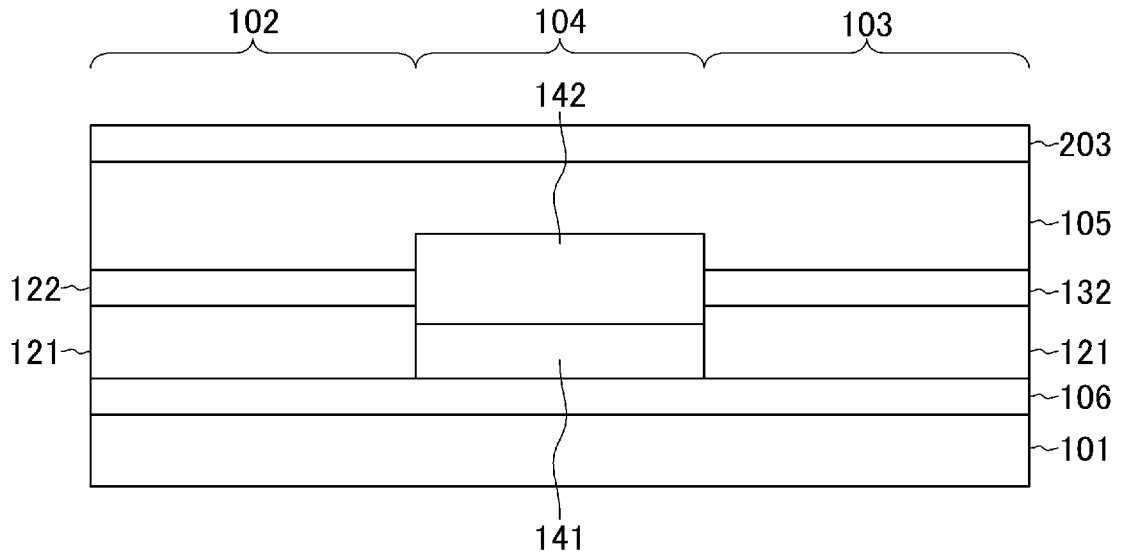
[図3E]


122
121
106
102
101
(a)
132
121
106
103
101
(b)
142
141
104
106
101
(c)

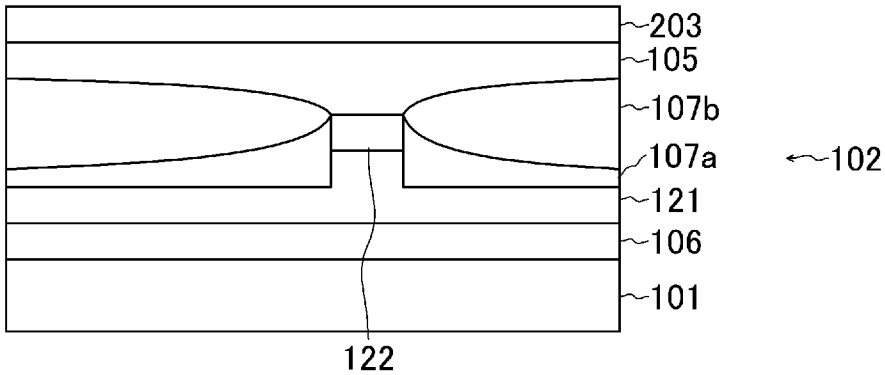
[図3F]


122
107b
107
107a
121
106
102
101

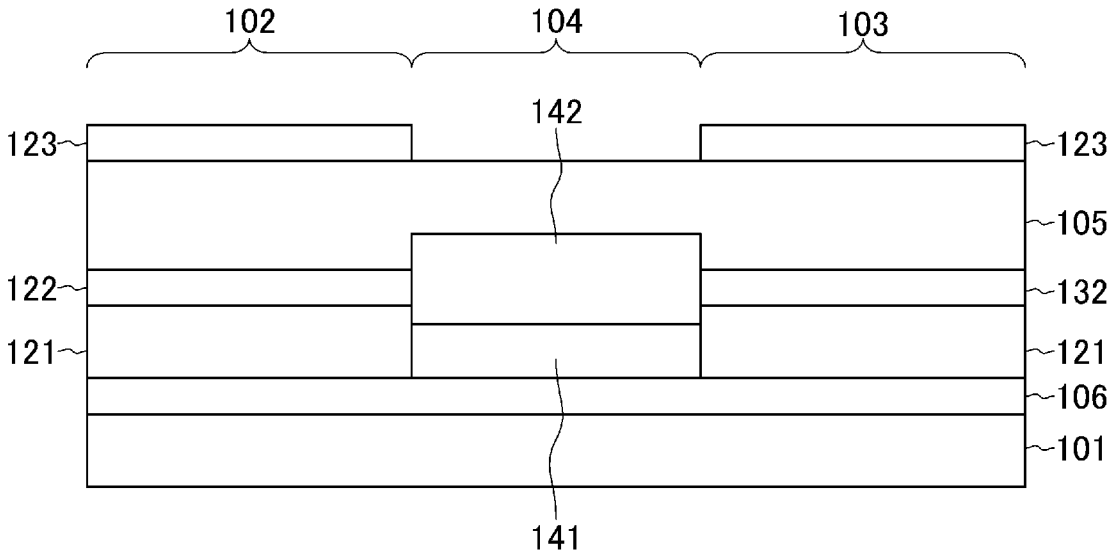
[図3G]


102
104
103
142
203
105
122
132
121
121
106
101
141

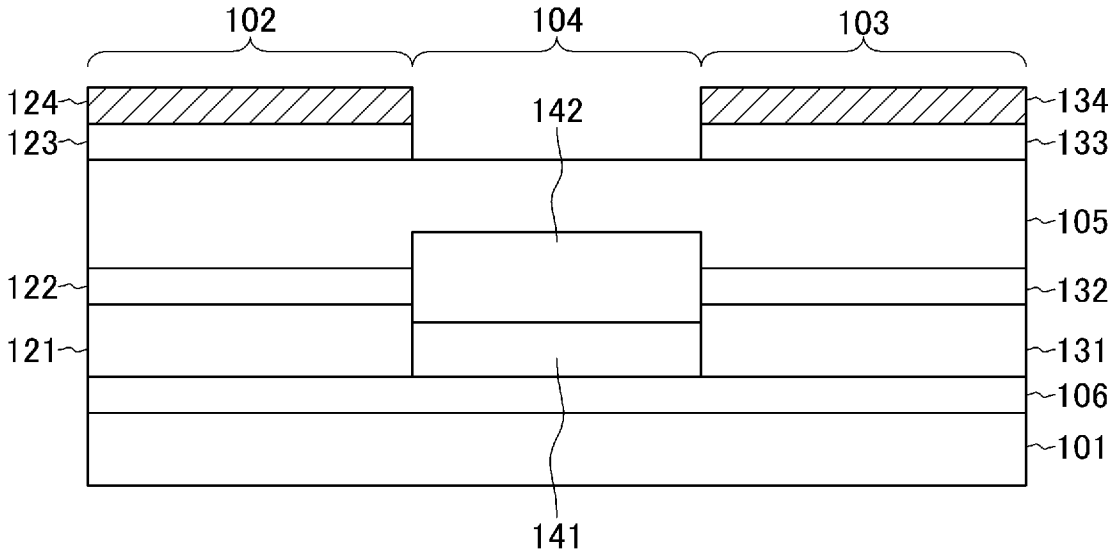
[図3H]


203
105
107b
107a
102
121
106
101
122

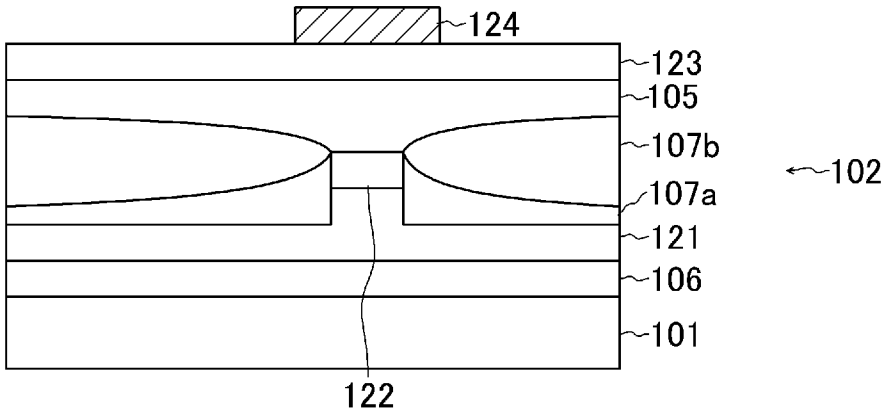
[図3I]


102
104
103
142
123
123
105
122
132
121
121
106
101
141

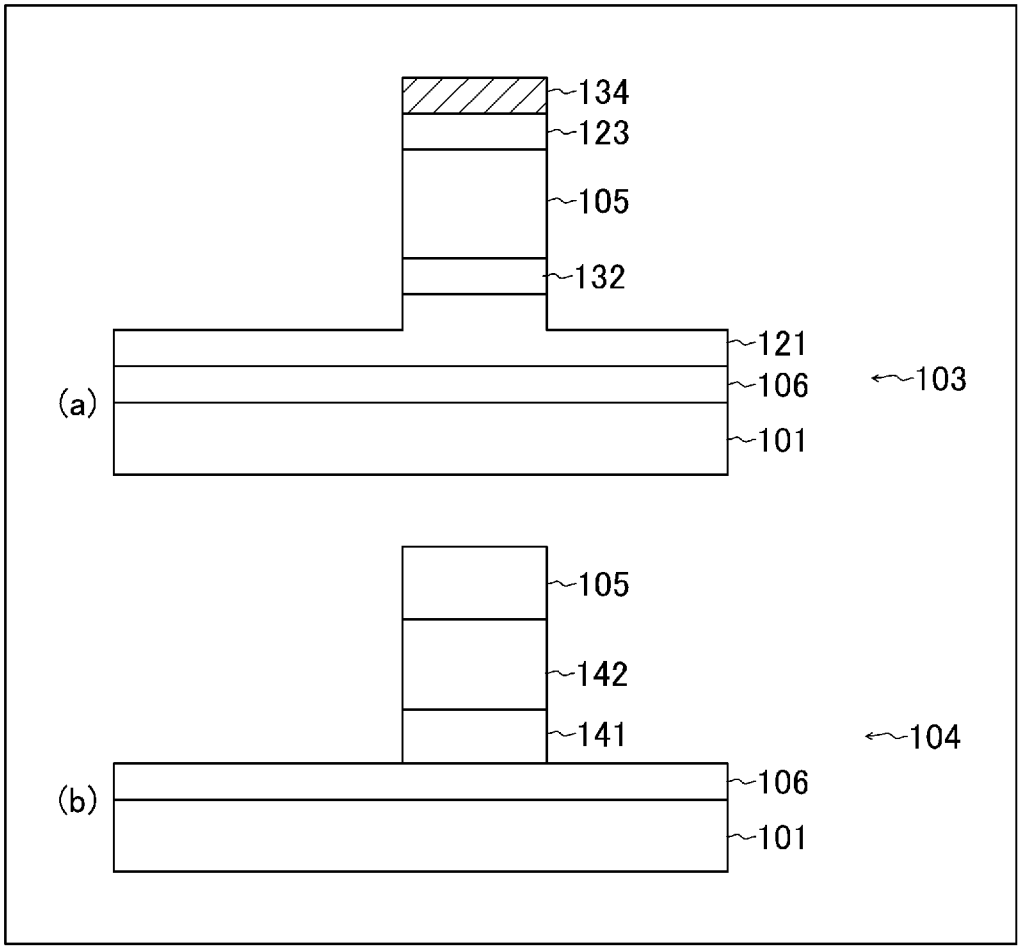
[図3J]


102
104
103
124
123
142
134
133
105
122
132
121
131
106
101
141

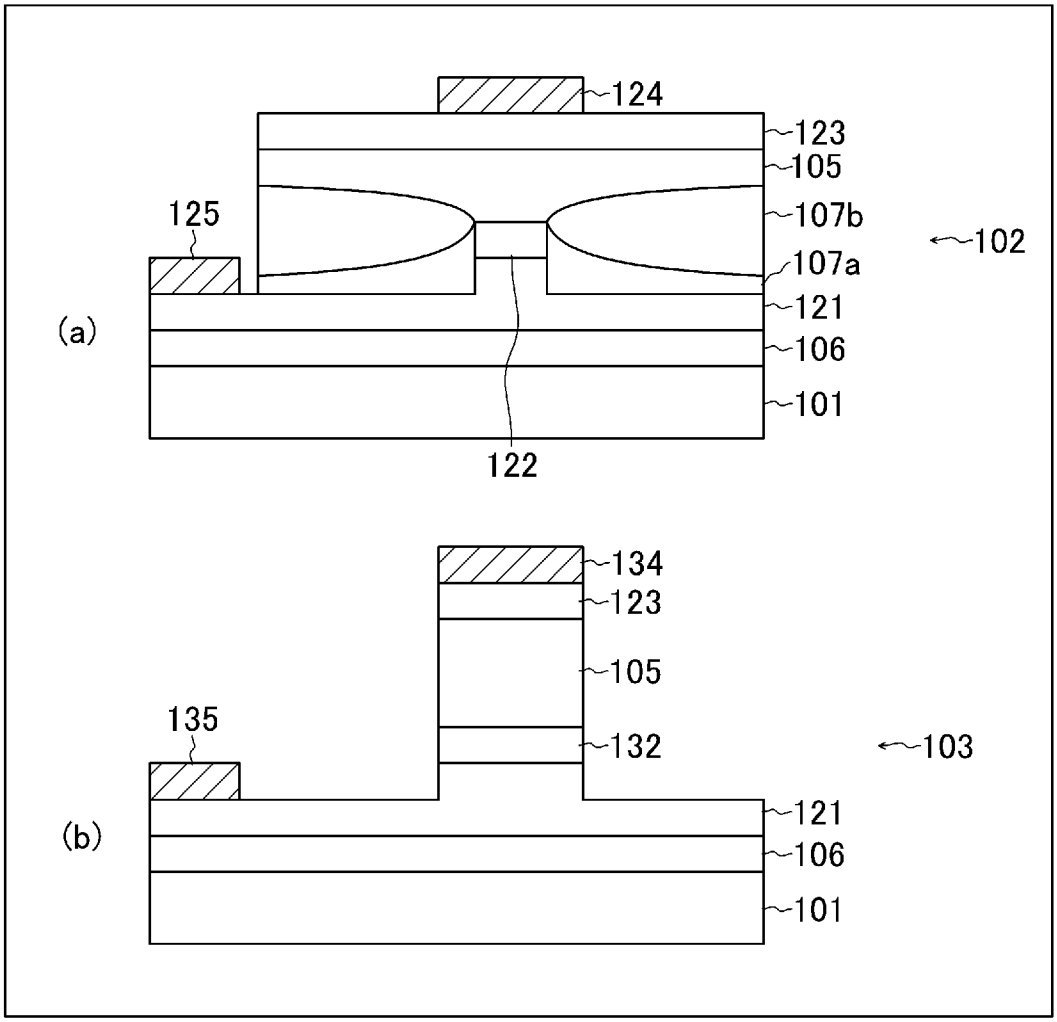
[図3K]


124
123
105
107b
102
107a
121
106
101
122

[図3L]



[図3M]


124
123
105
125
107b
102
107a
(a)
121
106
101
122
134
123
105
135
132
103
(b)
121
106
101

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/017892

A. CLASSIFICATION OF SUBJECT MATTER

H01S 5/026(2006.01)i
FI: H01S5/026 616

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/00-5/50, G02F1/00-1/125, 1/21-7/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2018/091094 A1 (FRAUNHOFER-GESELLSCHAFT ZUR FORDERUNG DER ANGEWANDTEN FORSCHUNG E. V.) 24 May 2018 (2018-05-24) entire text, all drawings	1-4
A	JP 2006-287144 A (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) 19 October 2006 (2006-10-19) entire text, all drawings	1-4
A	JP 2003-177367 A (MITSUBISHI ELECTRIC CORPORATION) 27 June 2003 (2003-06-27) entire text, all drawings	1-4
A	JP 2017-3729 A (JAPAN OCLARO INC.) 05 January 2017 (2017-01-05) entire text, all drawings	1-4
A	JP 2015-72980 A (FUJITSU LIMITED) 16 April 2015 (2015-04-16) entire text, all drawings	1-4
A	JP 2011-9456 A (OPNEXT JAPAN INC.) 13 January 2011 (2011-01-13) entire text, all drawings	1-4

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
21 June 2023	**04 July 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/017892

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2018/091094 A1	24 May 2018	US 2019/0326729 A1	
JP 2006-287144 A	19 October 2006	(Family: none)	
JP 2003-177367 A	27 June 2003	US 2003/0107108 A1	
JP 2017-3729 A	05 January 2017	US 2016/0365929 A1	
JP 2015-72980 A	16 April 2015	US 2015/0093121 A1	
JP 2011-9456 A	13 January 2011	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2023/017892

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01S 5/026(2006.01)i
FI: H01S5/026 616

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01S5/00-5/50, G02F1/00-1/125, 1/21-7/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	WO 2018/091094 A1 (FRAUNHOFER-GESELLSCHAFT ZUR FORDERUNG DER ANGEWANDTEN FORSCHUNG E.V.) 24.05.2018 (2018-05-24) 全文，全図	1-4
A	JP 2006-287144 A (日本電信電話株式会社) 19.10.2006 (2006-10-19) 全文，全図	1-4
A	JP 2003-177367 A (三菱電機株式会社) 27.06.2003 (2003-06-27) 全文，全図	1-4
A	JP 2017-3729 A (日本オクラロ株式会社) 05.01.2017 (2017-01-05) 全文，全図	1-4
A	JP 2015-72980 A (富士通株式会社) 16.04.2015 (2015-04-16) 全文，全図	1-4
A	JP 2011-9456 A (日本オプネクスト株式会社) 13.01.2011 (2011-01-13) 全文，全図	1-4

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
21.06.2023	04.07.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
高椋　健司 2K 3715
電話番号 03-3581-1101 内線 3255

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/017892

引用文献	公表日	パテントファミリー文献	公表日
WO 2018/091094 A1	24.05.2018	US 2019/0326729 A1	
JP 2006-287144 A	19.10.2006	（ファミリーなし）	
JP 2003-177367 A	27.06.2003	US 2003/0107108 A1	
JP 2017-3729 A	05.01.2017	US 2016/0365929 A1	
JP 2015-72980 A	16.04.2015	US 2015/0093121 A1	
JP 2011-9456 A	13.01.2011	（ファミリーなし）	