

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年10月17日(17.10.2019)



(10) 国際公開番号

WO 2019/198375 A1

(51) 国際特許分類:

G02F 1/1339 (2006.01) **G02F 1/1368** (2006.01)
G02F 1/1343 (2006.01) **G09F 9/30** (2006.01)

(21) 国際出願番号: PCT/JP2019/007948

(22) 国際出願日: 2019年2月28日(28.02.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-075406 2018年4月10日(10.04.2018) JP

(71) 出願人:株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者:廣澤 仁(HIROSAWA, Jin); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(74) 代理人:特許業務法人スズエ国際特許事務所(S & S INTERNATIONAL PPC); 〒1050001 東

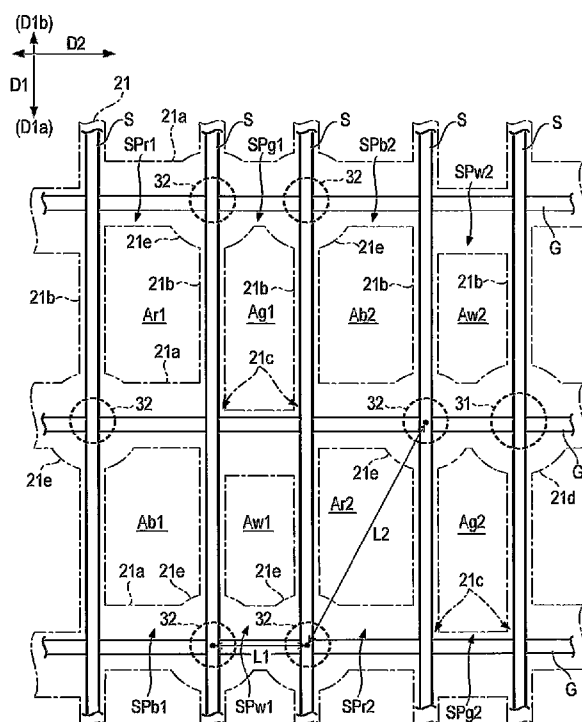
京都港区虎ノ門一丁目12番9号 スズエ・アンド・スズエビル Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) Abstract: A display device according to the present invention is provided with: first and second substrates; a plurality of spacers which maintain the space between the substrates; a video signal line which extends in a first direction; a scan signal line which extends in a second direction; first to third sub-pixels; and first to third transistors which control the first to third sub-pixels. The first to third transistors are driven by a first scan signal line. The positions of the drain electrodes of the first transistor and the second transistor are beyond the first scan signal line in the 1B direction. The position of the drain electrode of the third transistor is beyond the first scan signal line in the 1A direction. The plurality of spacers include a first spacer which overlaps with the boundary between the first and second sub-pixels and a first portion of a light-blocking layer. No spacer is arranged in a position where the boundary between the second and third sub-pixels and the first portion overlap with each other.

LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：表示装置は、第1及び第2基板と、両基板の間隔を保つ複数のスペーサと、第1方向に延びる映像信号線と、第2方向に延びる走査信号線と、第1乃至第3副画素と、第1乃至第3副画素を制御する第1乃至第3トランジスタとを備える。第1乃至第3トランジスタは、第1走査信号線にて駆動される。第1トランジスタ及び第2トランジスタのドレイン電極の位置は、第1走査信号線よりも第1B方向側にある。第3トランジスタのドレイン電極の位置は、第1走査信号線よりも第1A方向側にある。複数のスペーサは、第1及び第2副画素の境界と遮光層の第1部分とに重畳する第1スペーサを含む。第2及び第3副画素の境界と第1部分とが重畳する位置にはスペーサが配置されていない。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明の実施形態は、表示装置に関する。

背景技術

[0002] 表示装置の一例として、第1基板と、第2基板と、これら基板の間に配置された液晶層とを備える液晶表示装置が知られている。液晶表示装置は、異なる色の複数の副画素を含む画素を有している。隣り合う副画素の境界は、遮光層（ブラックマトリクス）によって遮光されている。

[0003] 第1基板と第2基板の間には、セルギャップを保つためのスペーサが配置される。スペーサの近傍の領域においては、液晶分子の配向が乱れ得る。そのため、この領域は、上述の遮光層の幅を広げた拡張部分により遮光される。

[0004] 遮光層の拡張部分が大きいほど、周囲の副画素の開口率が低下する。さらに、特定の色の副画素にのみ拡張部分が重畳する場合には、副画素の開口率差に起因したスジが画像に生じ得る。これらのことから、表示品位を向上させるために、効率的なスペーサの配置が望まれている。

[0005] また、近年では、画素の色度を調整するために、各色の副画素の形状を互いに異ならせることがある。この場合、隣り合う副画素の端部が特定の方向にずれるため、遮光層も当該方向にずらして配置される。このような画素レイアウトにおいては、開口率低下を抑制するために、スペーサの配置態様にさらなる工夫が必要である。

先行技術文献

特許文献

[0006] 特許文献1：米国特許出願公開第2016／0178981号明細書

発明の概要

発明が解決しようとする課題

[0007] 本開示は、スペーサ近傍を遮光することに伴う開口率の低下を抑制可能な表示装置を提供することを目的の一つとする。

課題を解決するための手段

[0008] 一実施形態に係る表示装置は、互いに対向する第1基板および第2基板と、前記第1基板と前記第2基板の間隔を保つ複数のスペーサと、第1方向に延びる複数の映像信号線と、前記第1方向と交差する第2方向に延び第1走査信号線を含む複数の走査信号線と、遮光層によって規定される第1ないし第3副画素と、前記第1ないし第3副画素をそれぞれ制御する第1ないし第3トランジスタと、を備えている。前記第1副画素と前記第2副画素は、前記第2方向において隣り合う。前記第2副画素と前記第3副画素は、前記第2方向において隣り合う。前記第1ないし第3トランジスタは、前記第1走査信号線によって駆動される。前記第1方向は、一方向である第1A方向と、他方向である第1B方向とを有する。前記第1トランジスタのドレイン電極の位置、および、前記第2トランジスタのドレイン電極の位置は、いずれも前記第1走査信号線よりも前記第1B方向側にある。前記第3トランジスタのドレイン電極の位置は、前記第1走査信号線よりも前記第1A方向側にある。前記遮光層は、前記第1走査信号線と重畳する第1部分を有する。前記複数のスペーサは、前記第1副画素および前記第2副画素の境界と、前記第1部分とに重畳する第1スペーサを含む。前記第2副画素および前記第3副画素の境界と、前記第1部分とが重畳する位置には前記スペーサが配置されていない。

図面の簡単な説明

[0009] [図1]図1は、第1実施形態における液晶表示装置の概略的な構成を示す図である。

[図2]図2は、第1実施形態における表示パネルの概略的な断面図である。

[図3]図3は、第1実施形態における表示パネルの他の概略的な断面図である。

[図4]図4は、第1実施形態における画素レイアウトの一例を示す図である。

[図5]図5は、第1実施形態におけるスペーサの配置例を示す平面図である。

[図6]図6は、図4に示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。

[図7]図7は、図4に示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。

[図8]図8は、本実施形態の効果を説明するための図である。

[図9]図9は、スペーサの配置の第1比較例を示す図である。

[図10]図10は、スペーサの配置の第2比較例を示す図である。

[図11]図11は、第2実施形態におけるスペーサの配置例を示す平面図である。

[図12]図12は、第3実施形態におけるスペーサの配置例を示す平面図である。

[図13]図13は、第4実施形態における画素レイアウトを示す平面図である。

[図14]図14は、図13示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。

[図15]図15は、第5実施形態における画素レイアウトを示す平面図である。

[図16]図16は、図15示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。

発明を実施するための形態

[0010] 一実施形態につき、図面を参照しながら説明する。

なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有される。また、図面は、説明をより明確にするため、実際の態様に比べて模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。各図において、連続して配置される同一又は類似の要素については符号を省略することがある。また、本明細書と各図にお

いて、既出の図に関して前述したものと同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を省略することがある。

[0011] 本明細書において「 α はA、B又はCを含む」、「 α はA、B及びCのいずれかを含む」、「 α はA、B及びCからなる群から選択される一つを含む」といった表現は、特に明示がない限り、 α がA～Cの複数の組み合わせを含む場合を排除しない。さらに、これらの表現は、 α が他の要素を含む場合も排除しない。

[0012] 本明細書における「第1 α 、第2 α 、第3 α 」という表現の「第1、第2、第3」は、要素を説明のために用いる便宜的な数字に過ぎない。つまり、特に明示が無い限り、「Aが第3 α を備える」という表現は、第3 α の他の第1 α 及び第2 α を、Aが備えていない場合も含む。

[0013] 各実施形態においては、表示装置の一例として液晶表示装置を開示する。ただし、各実施形態は、他種の表示装置に対する、各実施形態にて開示される個々の技術的思想の適用を妨げるものではない。他種の表示装置としては、例えば、有機エレクトロルミネッセンス（EL）表示素子を有する自発光型の表示装置、電気泳動素子等を有する電子ペーパー型の表示装置、MEMS（Micro Electro Mechanical System）を応用した表示装置、エレクトロクロミズムを応用した表示装置等が想定される。

[0014] [第1実施形態]

図1は、第1実施形態に係る液晶表示装置DSP（以下、単に表示装置DSPと呼ぶ）の概略的な構成を示す図である。表示装置DSPは、表示パネルPNLと、フレキシブル回路基板FPCと、コントローラCTと、バックライトBLとを備えている。表示パネルPNLは、第1基板SUB1と、第2基板SUB2と、これら基板SUB1、SUB2の間に配置された液晶層LCとを備えている。

[0015] 表示パネルPNLは、複数の副画素SPを含む表示領域DAと、表示領域DAの周辺の周辺領域PAとを有している。周辺領域PAには端子Tが設け

られており、この端子Tにフレキシブル回路基板FPCが接続されている。図示した例では、コントローラCTがフレキシブル回路基板FPCに設けられている。コントローラCTは、例えば第1基板SUB1など他の部材に設けられてもよい。バックライトBLは、表示パネルPNLの背面に対向しており、表示に用いる光を供給する。

[0016] 第1基板SUB1は、複数の映像信号線Sと、複数の走査信号線Gと、各映像信号線Sが接続されたソースドライバSDと、各走査信号線Gが接続されたゲートドライバGDとを備えている。複数の映像信号線Sは、第1方向D1に延びるとともに第2方向D2に並んでいる。複数の走査信号線Gは、第2方向D2に延びるとともに第1方向D1に並んでいる。ソースドライバSDは、各映像信号線Sに映像信号を供給する。ゲートドライバGDは、各走査信号線Gに走査信号を供給する。

[0017] 第1基板SUB1は、各副画素SPに配置された画素電極PEおよびトランジスタTRを備えている。さらに、第1基板SUB1は、複数の副画素SPにわたって延在する共通電極CEを備えている。

[0018] 図2は、表示領域DAにおける表示パネルPNLの概略的な断面図である。第1基板SUB1は、第1基材10と、絶縁層11～14と、第1配向膜15とを備えている。トランジスタTRは、半導体層SCと、中継電極REとを備えている。

[0019] 半導体層SCは、第1基材10の上面に形成されている。絶縁層11は、半導体層SCおよび第1基材10の上面を覆っている。走査信号線Gは、絶縁層11の上に形成されている。絶縁層12は、走査信号線Gおよび絶縁層11を覆っている。映像信号線Sおよび中継電極REは、絶縁層12の上に形成されている。絶縁層13は、映像信号線S、中継電極REおよび絶縁層12を覆っている。共通電極CEは、絶縁層13の上に形成されている。絶縁層14は、共通電極CEを覆っている。画素電極PEは、絶縁層14の上に形成され、スリットSLを有している。第1配向膜15は、画素電極PEおよび絶縁層14を覆っている。

[0020] 第2基板SUB2は、第2基材20と、遮光層21（ブラックマトリクス）と、カラーフィルタ層22と、オーバーコート層23と、第2配向膜24とを備えている。遮光層21は、第2基材20の下面に形成され、走査信号線G、映像信号線Sおよび中継電極REと対向している。カラーフィルタ層22は、遮光層21および第2基材20の下面を覆っている。オーバーコート層23は、カラーフィルタ層22を覆っている。第2配向膜24は、オーバーコート層23を覆っている。

[0021] 図1に示した副画素SPは、例えば遮光層21によって規定される領域である。副画素SPは、隣り合う2本の映像信号線Sと、隣り合う2本の走査信号線Gとで規定される領域ということもできる。また、副画素SPは、画素電極PEが配置される領域ということもできる。

[0022] 液晶層LCは、配向膜15、24の間に配置されている。第1基材10の下面には第1偏光板PL1が配置され、第2基材20の上面には第2偏光板PL2が配置されている。表示パネルPNLの構造は図2の例に限られず、種々の構成を適用できる。

[0023] 図3は、表示領域DAにおける表示パネルPNLの他の概略的な断面図である。表示パネルPNLは、メインスペーサ31と、サブスペーサ32とをさらに備えている。これらスペーサ31、32は、いずれも第1基板SUB1と第2基板SUB2の間に配置され、これら基板の間隔（セルギャップ）を保つ。

[0024] 図示した例では、スペーサ31、32がいずれも第2基板SUB2から延出しているが、第1基板SUB1から延出してもよい。メインスペーサ31の先端は、第1基板SUB1に接触している。一方、サブスペーサ32の先端は、第1基板SUB1に接触していない。サブスペーサ32は、外力により第1基板SUB1と第2基板SUB2の間のセルギャップが狭まった際に、第1基板SUB1に接触する。

[0025] 図4は、本実施形態における画素レイアウトの一例を示す図である。上述の表示領域DAは、画素PX1～PX4を含む。画素PX1は、赤色の副画

素 SP_r1 と、緑色の副画素 SP_g1 とを含む。画素 $PX2$ は、青色の副画素 SP_b1 と、白色の副画素 SP_w1 とを含む。画素 $PX3$ は、青色の副画素 SP_b2 と、白色の副画素 SP_w2 とを含む。画素 $PX4$ は、赤色の副画素 SP_r2 と、緑色の副画素 SP_g2 とを含む。

[0026] 副画素 SP_r1 と副画素 SP_b1 、副画素 SP_g1 と副画素 SP_w1 、副画素 SP_b2 と副画素 SP_r2 、副画素 SP_w2 と副画素 SP_g2 は、それぞれ第1方向 $D1$ に並ぶ。副画素 SP_r1 、 SP_g1 、 SP_b2 、 SP_w2 は、この順で第2方向 $D2$ に並ぶ。副画素 SP_b1 、 SP_w1 、 SP_r2 、 SP_g2 は、この順で第2方向 $D2$ に並ぶ。

[0027] 表示領域 DA の全体においては、画素 $PX1 \sim PX4$ にて構成される画素ユニットが、第1方向 $D1$ および第2方向 $D2$ にマトリクス状に配列されている。このような画素レイアウトにおいては、例えばサブピクセルレンダリング(SPR)により、2色の副画素 SP しか含まない各画素 $PX1 \sim PX4$ をそれぞれフルカラー表示の1画素として利用し、高解像度の画像を表示することができる。

[0028] 副画素 SP_r1 、 SP_b1 、 SP_r2 、 SP_b2 の第1方向 $D1$ における幅は、 $W11$ である。副画素 SP_g1 、 SP_g2 の第1方向 $D1$ における幅は、 $W11$ よりも大きい $W12$ である($W12 > W11$)。副画素 SP_w1 、 SP_w2 の第1方向 $D1$ における幅は、 $W11$ よりも小さい $W13$ である($W13 < W11$)。副画素 SP_r1 、 SP_b1 、 SP_r2 、 SP_b2 の第2方向 $D2$ における幅は、 $W21$ である。副画素 SP_g1 、 SP_w1 、 SP_g2 、 SP_w2 の第2方向 $D2$ における幅は、 $W21$ よりも小さい $W22$ である($W22 < W21$)。

[0029] ここで、図4に示したように、第1方向 $D1$ の一方向を第1A方向 $D1a$ と定義し、第1方向 $D1$ の他方向を第1B方向 $D1b$ と定義する。副画素 SP_r1 、 SP_g1 、 SP_b2 の第1B方向 $D1b$ 側の境界は、第2方向 $D2$ に直線状に連なっている。副画素 SP_b2 、 SP_w2 の第1A方向 $D1a$ における境界は、第2方向 $D2$ に直線状に連なっている。副画素 SP_b1 、 S

Pw 1, SP r 2の第1 A方向D 1 aにおける境界は、第2方向D 2に直線状に連なっている。

[0030] 副画素SP g 1は、副画素SP r 1, SP b 2よりも第1 A方向D 1 a側に突出した突出部分PT 1を有している。これにより、副画素SP g 1の第1 A方向D 1 a側の境界は、副画素SP r 1, SP b 2の第1 A方向D 1 a側の境界と直線状に連ならない。同様に、副画素SP g 2は、副画素SP r 2よりも第1 A方向D 1 a側に突出した突出部分PT 2を有している。これにより、副画素SP g 2の第1 A方向D 1 a側の境界は、副画素SP r 2の第1 A方向D 1 a側の境界と直線状に連ならない。

[0031] 本実施形態においては、副画素SPの第1方向D 1に延びる境界と、第2方向D 2に延びる境界との交点であって、かつ第2方向D 2に延びる境界が直線状である位置に、上述のスペーサ3 1, 3 2を配置する。例えば、破線円で示した位置CPがスペーサ3 1, 3 2の配置位置となり得る。副画素SP g 1, SP g 2の第1 A方向D 1 a側の端部近傍のように、第2方向D 2に延びる境界が非直線状である位置にはスペーサ3 1, 3 2を配置しない。

[0032] 図5は、スペーサ3 1, 3 2の配置例を示す平面図である。この図においては、図4に示したレイアウトの画素ユニットが第1方向D 1および第2方向D 2に複数並んでいる。大サイズの黒丸がメインスペーサ3 1を表し、小サイズの黒丸がサブスペーサ3 2を表す。

[0033] 図5の例においては、図4に示した位置CPの全てにスペーサ3 1, 3 2のいずれか一方が配置されている。すなわち、スペーサ3 1, 3 2は、白色の副画素SP w 1, SP w 2の第1 A方向D 1 a側の2つの角部に配置されている。他の観点からいえば、スペーサ3 1, 3 2は、緑色の副画素SP g 1, SP g 2の第1 B方向D 1 b側の2つの角部に配置されている。この場合、図示したいずれの副画素SPにおいても、それらの4つの角部のうちの2つにスペーサ3 1, 3 2の一方が配置される。

[0034] メインスペーサ3 1は、サブスペーサ3 0よりも低い密度で配置されている。一例として、表示領域DAにおけるメインスペーサ3 1の密度は、サブ

スペーサ 32 の密度の $1/3$ 以下である。

[0035] 第 2 方向 D2 における幅が小さい副画素 SPw1, SPw2 の近接する 2 つの角部にそれぞれスペーサが配置されているため、2 つのスペーサのセットが表示領域 DA において分散配置された状態となる。図 5 の例においては、複数のスペーサのセットのうちの 3 つがメインスペーサ 31 を含む。メインスペーサ 31 は、いずれのスペーサのセットにおいても、図中右側にある。このように、スペーサのセットにおけるメインスペーサ 31 の位置を統一することで、表示領域 DA におけるメインスペーサ 31 の間隔が一定になり、セルギャップを表示領域 DA の各所で好適に保つことができる。

[0036] 図 6 および図 7 は、図 4 に示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。図 6 においては映像信号線 S、走査信号線 G、画素電極 PE およびトランジスタ TR（半導体層 SC）を示し、図 7 においては映像信号線 S、走査信号線 G、遮光層 21、メインスペーサ 31 およびサブスペーサ 32 を示している。例えば、副画素 SPw1 は第 1 副画素に相当し、副画素 SP r2 は第 2 副画素に相当し、副画素 SP g2 は第 3 副画素に相当し、副画素 SP b1 は第 4 副画素に相当し、副画素 SP g1 は第 5 副画素に相当し、副画素 SP b2 は第 6 副画素に相当し、副画素 SPw2 は第 7 副画素に相当し、副画素 SP r1 は第 8 副画素に相当する。ただし、第 1 乃至第 8 副画素は、この例に限られない。

[0037] 図 6 に示すように、画素電極 PE は、複数の枝部 BR と、隣り合う枝部 BR の間の複数のスリット SL とを有している。ここでは 3 本の枝部 BR と 2 本のスリット SL を各画素電極 PE が有しているが、この例に限られない。副画素 SP g1 の画素電極 PE は、中央の走査信号線 G と重畳し、この走査信号線 G を超えて第 1 A 方向 D1 a に延在している。このように画素電極 PE が拡大した部分が、上述の突出部分 PT1 に相当する。同様に、副画素 SP g2 の画素電極 PE は、下方の走査信号線 G と重畳し、この走査信号線 G を超えて第 1 A 方向 D1 a に延在している。このように画素電極 PE が拡大した部分が、上述の突出部分 PT2 に相当する。

- [0038] 半導体層SCは、接続位置P1において映像信号線Sに接続され、接続位置P2において画素電極PEに接続されている。接続位置P1は、トランジスタTRのソース電極に相当する。接続位置P2は、トランジスタTRのドレイン電極に相当する。接続位置P2においては図2に示した中継電極REが画素電極PEと半導体層SCの間に介在するが、図6においては中継電極REの図示を省略している。各副画素SPは、半導体層SCが接続された映像信号線Sおよび走査信号線Gによって制御される。
- [0039] 副画素SP_{r1}, SP_{b1}, SP_{w1}, SP_{r2}, SP_{b2}, SP_{w2}において、接続位置P1, P2は、これら副画素のトランジスタTRを制御する走査信号線Gよりも第1B方向D1b側にある。一方、副画素SP_{g1}, SP_{g2}において、接続位置P1, P2は、これら副画素のトランジスタTRを制御する走査信号線Gよりも第1A方向D1a側にある。
- [0040] 半導体層SCは、接続位置P1, P2の間で走査信号線Gと2回交差している。ただし、半導体層SCは、走査信号線Gと1回のみ交差してもよい。この場合においては、トランジスタTRを制御する走査信号線Gの第1A方向D1a側に接続位置P1, P2の一方が配置され、第1B方向D1b側に他方が配置される。
- [0041] 図7の例において、遮光層21は、第1部分21aと、第2部分21bとを有している。第1部分21aは、走査信号線Gと重畳して第2方向D2に延びている。第2部分21bは、映像信号線Sと重畳して第1方向D1に延びている。図中の中央の走査信号線Gと重畳する第1部分21aは、副画素SP_{g1}の近傍において第1A方向D1aにずれている。すなわち、第1部分21aは、副画素SP_{g1}の近傍で2つの屈曲部21cを有している。図中の下方の走査信号線Gと重畳する第1部分21aも同様に、副画素SP_{g2}の近傍で2つの屈曲部21cを有している。
- [0042] 第1部分21aと第2部分21bとで囲われた領域には、開口Aが形成されている。すなわち、遮光層21は、副画素SP_{r1}, SP_{g1}, SP_{b1}, SP_{w1}, SP_{r2}, SP_{g2}, SP_{b2}, SP_{w2}において、それぞれ

開口 A_{r1} , A_{g1} , A_{b1} , A_{w1} , A_{r2} , A_{g2} , A_{b2} , A_{w2} を有している。

[0043] 例えば、開口 A_{r1} , A_{r2} , A_{b1} , A_{b2} は同じサイズであり、開口 A_{g1} , A_{g2} は同じサイズであり、開口 A_{w1} , A_{w2} は同じサイズである。開口 A_{g1} , A_{g2} の第1方向 $D1$ における幅は、開口 A_{r1} , A_{r2} , A_{b1} , A_{b2} の第1方向 $D1$ における幅よりも大きい。開口 A_{w1} , A_{w2} の第1方向 $D1$ における幅は、開口 A_{r1} , A_{r2} , A_{b1} , A_{b2} の第1方向 $D1$ における幅よりも小さい。

[0044] それぞれの開口 A は、副画素 SP に対応する色のカラーフィルタ層 22 と重畳する。ただし、白色の副画素 SP_{w1} , SP_{w2} にはカラーフィルタ層 22 が配置されなくてもよい。

[0045] スペース 31 , 32 は、図4に示した各位置 CP に配置されている。図7の例においては、副画素 SP_{w2} と副画素 SP_{g2} の間の2つのスペースのうち右側がメインスペース 31 であり、他のスペースがいずれもサブスペース 32 である。ただし、メインスペース 31 とサブスペース 32 の配置態様は、この例に限られない。

[0046] いずれのスペース 31 , 32 も、第2方向 $D2$ に隣り合う2つの副画素 SP の境界と、第1部分 $21a$ とに重畳する。他の観点からいうと、スペース 31 , 32 は、映像信号線 S と走査信号線 G の交点と重畳する。

[0047] 遮光層 21 は、メインスペース 31 の近傍に設けられた拡張部分 $21d$ と、サブスペース 32 の近傍に設けられた拡張部分 $21e$ とを有している。拡張部分 $21d$, $21e$ は、第1部分 $21a$ の第1方向 $D1$ における幅（または第2部分 $21b$ の第2方向 $D2$ における幅）を上げた部分である。拡張部分 $21d$ は、拡張部分 $21e$ よりも大きい。拡張部分 $21d$, $21e$ は、例えば図示したようにスペース 31 , 32 と同心円状であるが、他の形状であってもよい。

[0048] スペース 31 , 32 の近傍の領域においては、液晶分子の配向が乱れ得る。拡張部分 $21d$, $21e$ は、これらの領域を遮光し、配向の乱れに起因し

た表示品位の低下を抑制する。

[0049] ここで、副画素 $SPw1$ 、 $SPr2$ の境界と重畳する図中下方のサブスペーサ 32 （第1スペーサ）と、副画素 $SPw1$ 、 $SPb1$ の境界と重畳する図中下方のサブスペーサ 32 （第2スペーサ）と、副画素 $SPb2$ 、 $SPw2$ の境界と重畳するサブスペーサ 32 （第3スペーサ）とに着目する。第2スペーサは、第1スペーサに最も近いスペーサである。第3スペーサは、第2スペーサの次に第1スペーサに近いスペーサである。第1スペーサと第2スペーサの中心間の距離は、 $L1$ である。第1スペーサと第3スペーサの中心間の距離は、 $L2$ である。

[0050] 一例として、距離 $L2$ は、距離 $L1$ の3倍以上である（ $L2 \geq 3 \times L1$ ）。すなわち、第1スペーサと第2スペーサは、十分に近接して配置されている。この場合、表示パネル PNL に加わる外力が第1スペーサと第2スペーサに好適に分散されるので、これらスペーサのサイズを小さくすることが可能となる。スペーサのサイズが小さくなれば、拡張部分 $21e$ のサイズも小さくできるので、結果としてスペーサに隣接する副画素 SP の開口率が向上する。

[0051] 本実施形態においては、遮光層 21 の屈曲部 $21c$ を避けて、スペーサ 31 、 32 が配置されている。この構成の効果につき、図8を用いて説明する。図中の左側のサブスペーサ 32 は、直線状に延びる第1部分 $21a$ と重畳する位置に配置されている。一方、図中の右側のサブスペーサ 32 は、本実施形態とは異なり、開口 $Ag1$ 、 $Aw1$ の近傍の屈曲部 $21c$ に配置されている。

[0052] 2つのスペーサ 32 の周囲において、斜線を付した領域が拡張部分 $21e$ に相当する。図中右側のサブスペーサ 32 の近傍においては、第1部分 $21a$ が屈曲しているために、開口 $Ag1$ の多くの領域が拡張部分 $21e$ によって埋められている。これにより、図中右側の拡張部分 $21e$ の面積は、図中左側の拡張部分 $21e$ の面積よりも大きくなる。

[0053] このように、屈曲部 $21c$ にサブスペーサ 32 を配置する場合、大面積の

拡張部分 21 e によって開口 Ag 1 が小さくなる。これにより、他の色の副画素 SP に比べて視感度が高い緑色の副画素 SP g 1 の輝度が低下し、結果として表示領域 DA の全体の輝度が低下する。また、低下した緑色の副画素 SP g 1 の輝度に合わせるために、他の色の副画素 SP の開口率（開口 A のサイズ）を小さくして輝度を調整する必要がある。この場合には、表示領域 DA の輝度がさらに低下する。

[0054] なお、ここでは副画素 SP g 1 を例に挙げたが、副画素 SP g 2 においても同様である。また、メインスペーサ 31 を屈曲部 21 c に配置する場合には、拡張部分 21 d が拡張部分 21 e より大きいので、一層の輝度低下が生じる。さらに、拡張部分 21 d が開口 Ag 1, Ag 2 を埋める面積は、拡張部分 21 e が開口 Ag 1, Ag 2 を埋める面積よりも大幅に大きくなる。そのため、メインスペーサ 31 の近傍とサブスペーサ 32 の近傍とで大きな開口率差が生じ、表示画像において当該開口率差に起因したスジが視認される可能性がある。

[0055] 一方、本実施形態においては、屈曲部 21 c にスペーサ 31, 32 を配置しない。したがって、拡張部分 21 d, 21 e による開口率低下および輝度損失を抑制することができる。また、屈曲部 21 c を避けてスペーサ 31, 32 を配置することにより、特定の色の副画素 SP の輝度が大きく低下することはない。したがって、各副画素 SP の開口率を調整して輝度を意図的に低下させる必要もない。また、メインスペーサ 31 の近傍とサブスペーサ 32 の近傍との開口率差が低減するので、上述のスジを抑制することができる。

[0056] ここで、本実施形態との比較例を用いて、本実施形態における構成のさらなる効果を説明する。図 9 は、スペーサ 31, 32 の配置の第 1 比較例を示す図である。画素レイアウトは、図 5 と同様である。第 1 比較例においては、スペーサ 31, 32 が副画素 SP b 1, SP w 1, SP r 2, SP w 2 に配置されている。このような場合であっても、副画素 SP の第 2 方向 D 2 に延びる境界が非直線状である位置（上述の屈曲部 21 c）を避けてスペーサ

3 1, 3 2を配置することができる。

[0057] しかしながら、第1比較例においては、遮光層2 1の拡張部分2 1 d, 2 1 eにより、スペーサ3 1, 3 2が配置された副画素S Pの開口率が大幅に低下する。さらに、各副画素S Pの輝度を調整するために、スペーサ3 1, 3 2が配置されない副画素S Pの開口率を意図的に低下させる必要がある。これに対し、本実施形態の構成であれば、上述の通り拡張部分2 1 d, 2 1 eによる輝度損失を抑制することができる。さらに、特定の色の副画素S Pの輝度が大きく低下することはないので、副画素S Pの開口率を調整して輝度を意図的に低下させる必要もない。これらの観点から、本実施形態の構成は第1比較例よりも有利である。

[0058] 図1 0は、スペーサ3 1, 3 2の配置の第2比較例を示す図である。第2比較例においては、スペーサ3 1, 3 2が白色の副画素S P w 1, S P w 2にのみ配置されている。本実施形態および第1比較例においては、上述の画素ユニットを構成する副画素S P r 1, S P b 1, S P g 1, S P w 1, S P r 2, S P b 2, S P g 2, S P w 2に対して4つの割合でスペーサ3 1, 3 2が配置されている。一方、第2比較例においては、スペーサ3 1, 3 2が配置される割合は、画素ユニットに対して2つである。

[0059] このようにスペーサ3 1, 3 2の数を半分に減らしたことにより、第2比較例においては個々のスペーサ3 1, 3 2を大きくする必要がある。これに伴い、遮光層2 1の拡張部分2 1 d, 2 1 eも大きくする必要がある。したがって、スペーサ3 1, 3 2と重畳する副画素S P w 1, S P w 2の開口率が極めて低下する。本実施形態の構成であれば、このような輝度低下を伴わないため、第2比較例よりも有利である。

[0060] [第2実施形態]

以下に、第2実施形態について説明する。特に言及しない構成は第1実施形態と同様である。図1 1は、第2実施形態におけるスペーサ3 1, 3 2の近傍を示す平面図である。ここでは、隣接するスペーサ3 1, 3 2の中心間の距離L 1を小さくすることにより、拡張部分2 1 d, 2 1 eを一部重畳さ

せている。

[0061] 具体的には、拡張部分 21 d を表す円と、拡張部分 21 e を表す円とは、図示した 2 つの領域 OL にて重畳する。これら領域 OL の分だけ、隣接する副画素 SP の開口率を向上させることができる。

[0062] 一例として、距離 L1 は、 $7\ \mu\text{m}$ 以上かつ $22\ \mu\text{m}$ 以下である ($7\ \mu\text{m} \leq L1 \leq 22\ \mu\text{m}$)。図示したようにスペーサ 31, 32 の中心がそれぞれ映像信号線 S の上に位置する場合、距離 L1 は、これら映像信号線 S の間に配置された副画素 SP (例えば副画素 SPw1, SPw2) の第 2 方向 D2 における幅に相当する。

[0063] スペーサ 31, 32 の間の距離 (第 2 基板 SUB2 に接する根本部分の間の距離) が $5\ \mu\text{m}$ 未満であると、加工技術の限界により、スペーサ 31, 32 が繋がってしまう可能性がある。したがって、スペーサ 31, 32 の間の距離は、 $5\ \mu\text{m}$ 以上であることが好ましい。

[0064] なお、本実施形態では隣接するスペーサ 31, 32 を例示したが、2 つのサブスペーサ 32 が隣接する箇所においても、それぞれの拡張部分 21 e を重畳させることで同様の効果を得ることができる。

[0065] [第 3 実施形態]

以下に、第 3 実施形態について説明する。特に言及しない構成は第 1 実施形態と同様である。図 12 は、第 3 実施形態におけるスペーサ 31, 32 の配置例を示す平面図である。

[0066] 上述の図 5 においては、近接する 2 つのスペーサのセットが表示領域 DA に分散して配置される例を示した。図 12 においては、これらスペーサのセットのうち的一方のみが配置されている。すなわち、図 12 においては、表示領域 DA に配置されるスペーサ 31, 32 の数が、図 5 の半分である。

[0067] 本実施形態においても、副画素 SP の第 2 方向 D2 に延びる境界が非直線状である位置 (上述の屈曲部 21 c) を避けてスペーサ 31, 32 が配置されている。したがって、第 1 実施形態と同様に、拡張部分 21 d, 21 e による開口率低下および輝度損失を抑制することができる。

[0068] ただし、本実施形態においては、スペーサ 3 1, 3 2 の数を半分にしたことに伴い、スペーサ 3 1, 3 2 を大きくする必要がある。一例として、スペーサ 3 1, 3 2 の直径は、図 5 の場合の 2 倍である。このようにスペーサ 3 1, 3 2 を大きくしたことに伴い、遮光層 2 1 の拡張部分 2 1 d, 2 1 e を第 1 実施形態よりも大きくする必要がある。

[0069] [第 4 実施形態]

以下に、第 4 実施形態について説明する。特に言及しない構成は第 1 実施形態と同様である。図 1 3 は、第 4 実施形態における画素レイアウトを示す平面図である。この画素レイアウトは、図 5 の例と同じく、副画素 S P r 1, S P g 1, S P b 1, S P w 1, S P r 2, S P g 2, S P b 2, S P w 2 を有している。ただし、これら副画素 S P の形状は、図 5 の例と異なる。

[0070] 第 1 方向 D 1 に対して反時計回りに回転する方向を第 1 回転方向 R 1 と定義し、第 1 方向 D 1 に対して第 1 回転方向とは逆に回転する方向を第 2 回転方向 R 2 と定義する。副画素 S P r 1, S P g 1, S P b 2, S P w 2 は、第 1 方向 D 1 に対して第 1 回転方向 R 1 に鋭角を成して傾斜している。副画素 S P b 1, S P w 1, S P r 2, S P g 2 は、第 1 方向 D 1 に対して第 2 回転方向 R 2 に鋭角を成して傾斜している。

[0071] このように、赤色、緑色、青色および白色のそれぞれについて、第 1 回転方向 R 1 に傾斜する副画素 S P と、第 2 回転方向 R 2 に傾斜する副画素 S P とを設けることにより、疑似的なマルチドメインの画素レイアウトを実現できる。図 1 3 におけるスペーサ 3 1, 3 2 の配置位置は、図 5 と同様である。ただし、スペーサ 3 1, 3 2 の配置位置はこの例に限られない。

[0072] 図 1 4 は、図 1 3 に示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。ここでは、スペーサ 3 1, 3 2、映像信号線 S、走査信号線 G および遮光層 2 1 を示している。

[0073] 映像信号線 S は、第 1 方向 D 1 に対して第 1 回転方向 R 1 に鋭角を成して傾斜する第 1 傾斜部 S a 1 と、第 1 方向 D 1 に対して第 2 回転方向 R 2 に鋭角を成して傾斜する第 2 傾斜部 S a 2 と、第 1 方向 D 1 に延びる非傾斜部 S

bとを有している。映像信号線Sは、第1傾斜部S a 1と第2傾斜部S a 2とが非傾斜部S bを間に挟んで交互に繰り返す形状で第1方向D 1に延びている。遮光層2 1の第2部分2 1 bは、映像信号線Sと同様に、第1方向D 1に対して傾斜している。

[0074] 走査信号線Gは、図7の例と同様に、屈曲することなく第2方向D 2に延びている。遮光層2 1の第1部分2 1 aは、図7の例と同様であり、副画素S P g 1, S P g 2の近傍で屈曲部2 1 cを有している。スペーサ3 1, 3 2は、これら屈曲部2 1 cを避けて配置されている。

[0075] 本実施形態の構成であっても、第1実施形態と同様に、拡張部分2 1 d, 2 1 eによる開口率低下および輝度低下を抑制することができる。さらに、疑似的なマルチドメインの画素レイアウトにより、視野角特性の向上などの効果も得ることができる。

[0076] [第5実施形態]

以下に、第5実施形態について説明する。特に言及しない構成は第1実施形態と同様である。図1 5は、第5実施形態における画素レイアウトを示す平面図である。本実施形態においては、図1 3の例と同じく、副画素S P r 1, S P g 1, S P b 1, S P w 1, S P r 2, S P g 2, S P b 2, S P w 2が疑似的なマルチドメインの画素レイアウトを実現可能な形状を有している。ただし、以下に説明するように、これら副画素S Pの形状が図1 3の例と異なる。

[0077] 副画素S P r 1, S P r 2の第1方向D 1における幅は、W 1 1 aである。副画素S P b 1, S P b 2の第1方向D 1における幅は、W 1 1 aよりも小さいW 1 1 bである。副画素S P g 1, S P g 2の第1方向D 1における幅は、W 1 1 aよりも大きいW 1 2である。副画素S P w 1, S P w 2の第1方向D 1における幅は、W 1 1 bよりも小さいW 1 3である。すなわち、 $W 1 3 < W 1 1 b < W 1 1 a < W 1 2$ が成り立つ。副画素S P r 1, S P b 1, S P r 2, S P b 2の第2方向D 2における幅は、W 2 1である。副画素S P g 1, S P w 1, S P g 2, S P w 2の第2方向D 2における幅は、

W21よりも小さいW22である ($W22 < W21$)。

[0078] 本実施形態においては、画素PX1, PX2と、画素PX3, PX4とが、第1方向D1においてずれている。これにより、副画素SPg1の第1B方向D1b側の境界と、副画素SPb2の第1B方向D1b側の境界とが直線状に連ならない。同様に、副画素SPw1, SP r 2の第1A方向D1a側の境界と、副画素SP r 2の第1A方向D1a側の境界とが直線状に連ならない。これらの位置を避けると、スペーサ31, 32を配置し得る位置CPは、図中に示した3点となる。

[0079] 図16は、図15に示した画素レイアウトに適用し得る具体的な構造の一例を示す平面図である。ここでは、図15における3つの位置CPのうちの2つにサブスペーサ32が配置され、残りの1つにメインスペーサ31が配置される場合を想定して、これらスペーサ31, 32、映像信号線S、走査信号線Gおよび遮光層21を示している。

[0080] 映像信号線Sは、図14の例と同様に、第1傾斜部Sa1と、第2傾斜部Sa2と、非傾斜部Sbとを有している。走査信号線Gは、複数の直線部Gaと、複数の屈曲部Gbとを有している。直線部Gaは、2つの屈曲部Gbの間に位置し、これら屈曲部Gbに接続されている。屈曲部Gbは、映像信号線Sと重畳しており、各方向D1, D2のいずれとも交差する方向に延びている。

[0081] ここでは図示を省略しているが、半導体層SC（トランジスタTR）の接続位置P1, P2と走査信号線Gとの位置関係は、図6の例と同様である。すなわち、副画素SPg1, SPg2については、接続位置P1, P2と走査信号線Gの位置関係が他の副画素SPと異なる。

[0082] 遮光層21の第1部分21aは、スペーサ31, 32が配置された位置を除き、映像信号線Sと走査信号線Gの交点において屈曲部21cを有している。スペーサ31, 32が配置された位置においては、第1部分21aが直線状である。したがって、第1実施形態と同じく、拡張部分21d, 21eによる開口率低下および輝度低下を抑制することができる。

- [0083] また、本実施形態の画素レイアウトにおいては、図15に示した幅W11a, W11b, W12, W13を変更することにより、赤色、青色、緑色および白色の副画素SPの合成色度を任意に調整することが可能である。
- [0084] 以上の第1ないし第5実施形態においては、赤色、緑色、青色および白色の副画素SPを含む画素レイアウトを開示した。しかしながら、各実施形態にて開示した構成は、種々の画素レイアウトに適用できる。例えば、各実施形態における赤色の副画素SP_{r1}, SP_{r2}と青色の副画素SP_{b1}, SP_{b2}の位置を入れ替えてもよい。また、各実施形態における緑色の副画素SP_{g1}, SP_{g2}と白色の副画素SP_{w1}, SP_{w2}の位置を入れ替えてもよい。さらに、画素レイアウトは、赤色、緑色、青色および白色以外の色の副画素SPを備えてもよい。あるいは、画素レイアウトは、白色の副画素SPを備えず、赤色、緑色および青色の副画素SPで構成されてもよい。
- [0085] また、各実施形態においては、突出部分PT1, PT2により緑色の副画素SP_{g1}, SP_{g2}を拡大し、白色の副画素SP_{w1}, SP_{w2}を縮小した画素レイアウトを例示した。しかしながら、突出部分PT1, PT2により拡大される副画素SPは緑色に限られないし、縮小される副画素SPは白色に限られない。例えば、白色の副画素SP_{w1}, SP_{w2}を突出部分PT1, PT2により拡大し、緑色の副画素SP_{g1}, SP_{g2}を縮小してもよい。
- [0086] 本発明の実施形態として説明した表示装置を基にして、当業者が適宜設計変更して実施し得る全ての表示装置も、本発明の要旨を包含する限り、本発明の範囲に属する。
- [0087] 本発明の思想の範疇において、当業者であれば、各種の変形例に想到し得るものであり、それら変形例についても本発明の範囲に属するものと解される。例えば、上述の各実施形態に対して、当業者が適宜、構成要素の追加、削除、若しくは設計変更を行ったもの、又は、工程の追加、省略若しくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

[0088] また、各実施形態において述べた態様によりもたらされる他の作用効果について、本明細書の記載から明らかなもの、又は当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

[0089] D S P…表示装置、P N L…表示パネル、S U B 1…第 1 基板、S U B 2…第 2 基板、S…映像信号線、G…走査信号線、P X 1～P X 4…画素、S P…副画素、P E…画素電極、T R…トランジスタ、S C…半導体層、2 1…遮光層、2 1 d, 2 1 e…拡張部分、3 1…メインスペーサ、3 2…サブスペーサ。

請求の範囲

[請求項1]

互いに対向する第1基板および第2基板と、
前記第1基板と前記第2基板の間隔を保つ複数のスペーサと、
第1方向に延びる複数の映像信号線と、
前記第1方向と交差する第2方向に延び、第1走査信号線を含む複数の走査信号線と、
遮光層によって規定される第1副画素、第2副画素および第3副画素と、
前記第1副画素、前記第2副画素および前記第3副画素をそれぞれ制御する第1トランジスタ、第2トランジスタおよび第3トランジスタと、を備え、
前記第1副画素と前記第2副画素は、前記第2方向において隣り合い、
前記第2副画素と前記第3副画素は、前記第2方向において隣り合い、
前記第1トランジスタ、前記第2トランジスタおよび前記第3トランジスタは、前記第1走査信号線によって駆動され、
前記第1方向は、一方向である第1A方向と、他方向である第1B方向とを有し、
前記第1トランジスタのドレイン電極の位置、および、前記第2トランジスタのドレイン電極の位置は、いずれも前記第1走査信号線よりも前記第1B方向側にあり、
前記第3トランジスタのドレイン電極の位置は、前記第1走査信号線よりも前記第1A方向側にあり、
前記遮光層は、前記第1走査信号線と重畳する第1部分を有し、
前記複数のスペーサは、前記第1副画素および前記第2副画素の境界と、前記第1部分とに重畳する第1スペーサを含み、
前記第2副画素および前記第3副画素の境界と、前記第1部分とが

重畳する位置には前記スペーサが配置されていない、
表示装置。

[請求項2] 平面視において、前記遮光層によって規定される第4副画素をさらに備え、

前記第4副画素は、前記第2方向において前記第1副画素と隣り合っており、

前記複数のスペーサは、前記第1副画素および前記第4副画素の境界と、前記第1部分とに重畳する第2スペーサをさらに含む、

請求項1に記載の表示装置。

[請求項3] 前記複数のスペーサは、前記第2スペーサの次に前記第1スペーサに近い第3スペーサをさらに含む、

前記第1スペーサと前記第3スペーサの間の距離は、前記第1スペーサと前記第2スペーサの間の距離の3倍以上である、

請求項2に記載の表示装置。

[請求項4] 前記第1副画素の前記第2方向における幅は、前記第2副画素の前記第2方向における幅よりも小さい、

請求項1に記載の表示装置。

[請求項5] 前記第3副画素の前記第1方向における幅は、前記第1副画素または前記第2副画素の前記第1方向における幅よりも大きい、

請求項1に記載の表示装置。

[請求項6] 前記第1副画素の色は、白色である、

請求項1に記載の表示装置。

[請求項7] 前記第1副画素の前記第2方向における幅は、 $7\mu\text{m}$ 以上かつ $22\mu\text{m}$ 以下である、

請求項1に記載の表示装置。

[請求項8] 平面視において、前記遮光層によって規定される第4副画素をさらに備え、

前記第4副画素は、前記第2方向において前記第1副画素と隣り合

い、

前記第 1 副画素および前記第 3 副画素の一方の色は白色であり、他方の色は緑色であり、

前記第 2 副画素および前記第 4 副画素の一方の色は赤色であり、他方の色は青色である、

請求項 1 に記載の表示装置。

[請求項9]

平面視において、前記遮光層によって規定される第 5 副画素、第 6 副画素、第 7 副画素および第 8 副画素をさらに備え、

前記第 5 副画素は、前記第 1 方向において前記第 1 副画素と隣り合
い、

前記第 6 副画素は、前記第 1 方向において前記第 2 副画素と隣り合
い、

前記第 7 副画素は、前記第 1 方向において前記第 3 副画素と隣り合
い、

前記第 8 副画素は、前記第 1 方向において前記第 4 副画素と隣り合
い、

前記第 1 副画素および前記第 5 副画素の一方の色は白色であり、他方の色は緑色であり、

前記第 2 副画素および前記第 6 副画素の一方の色は赤色であり、他方の色は青色であり、

前記第 3 副画素および前記第 7 副画素の一方の色は白色であり、他方の色は緑色であり、

前記第 4 副画素および前記第 8 副画素の一方の色は赤色であり、他方の色は青色である、

請求項 8 に記載の表示装置。

[請求項10]

前記第 1 トランジスタに接続された第 1 画素電極と、前記第 2 トランジスタに接続された第 2 画素電極と、前記第 3 トランジスタに接続された第 3 画素電極と、をさらに備え、

前記第3画素電極は、前記第1走査信号線と重畳する、
請求項1に記載の表示装置。

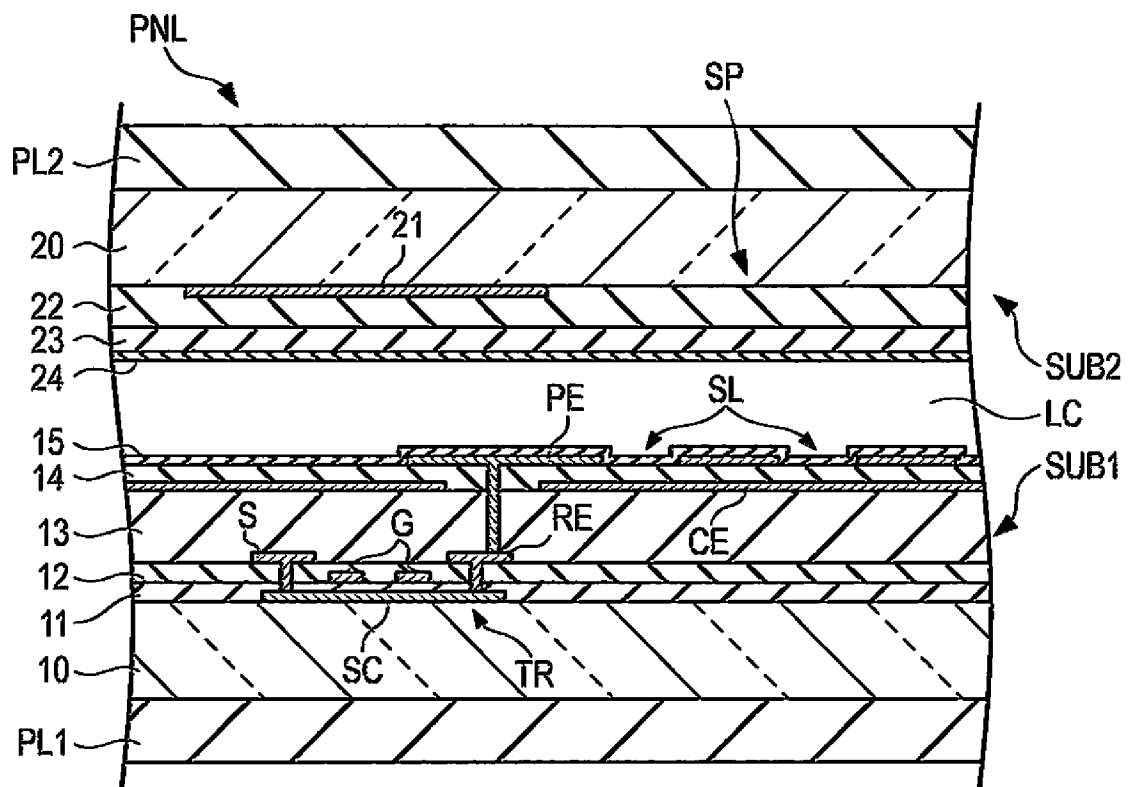
[請求項11] 前記第1画素電極および前記第2画素電極は、前記第1走査信号線と重畳しない、
請求項10に記載の表示装置。

[請求項12] 前記遮光層の前記第1部分は、前記第2副画素および前記第3副画素の境界において屈曲している、
請求項1に記載の表示装置。

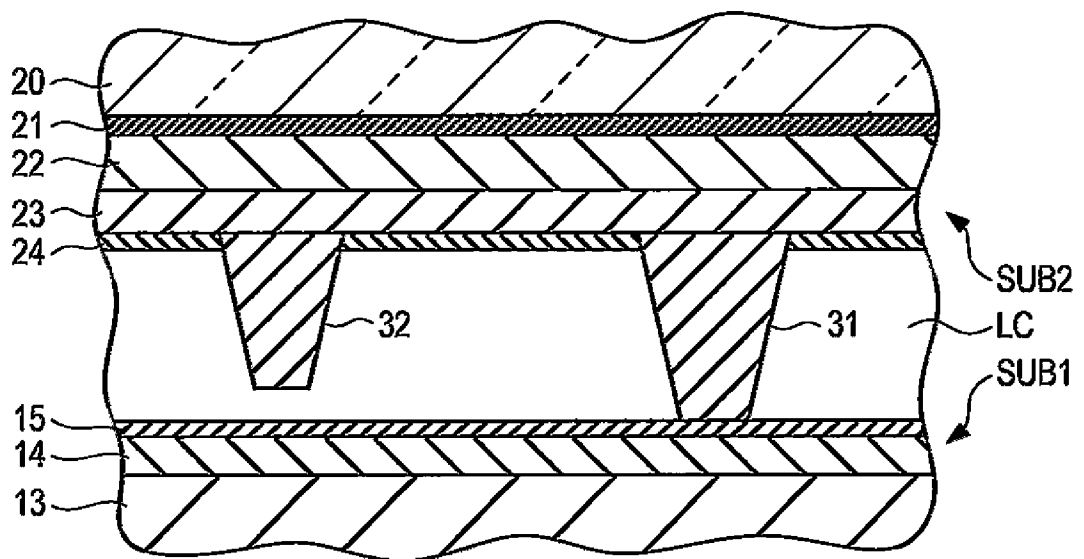
[請求項13] 前記遮光層は、前記複数のスペーサの各々の周囲に設けられた複数の拡張部分を有している、
請求項1に記載の表示装置。

[請求項14] 前記複数のスペーサは、
前記第2基板から前記第1基板に向けて延び、先端が前記第1基板に接触したメインスペーサと、
前記第2基板から前記第1基板に向けて延び、先端が前記第1基板に接触していないサブスペーサと、
を含み、
前記メインスペーサの周囲の前記拡張部分は、前記サブスペーサの周囲の前記拡張部分よりも大きい、
請求項13に記載の表示装置。

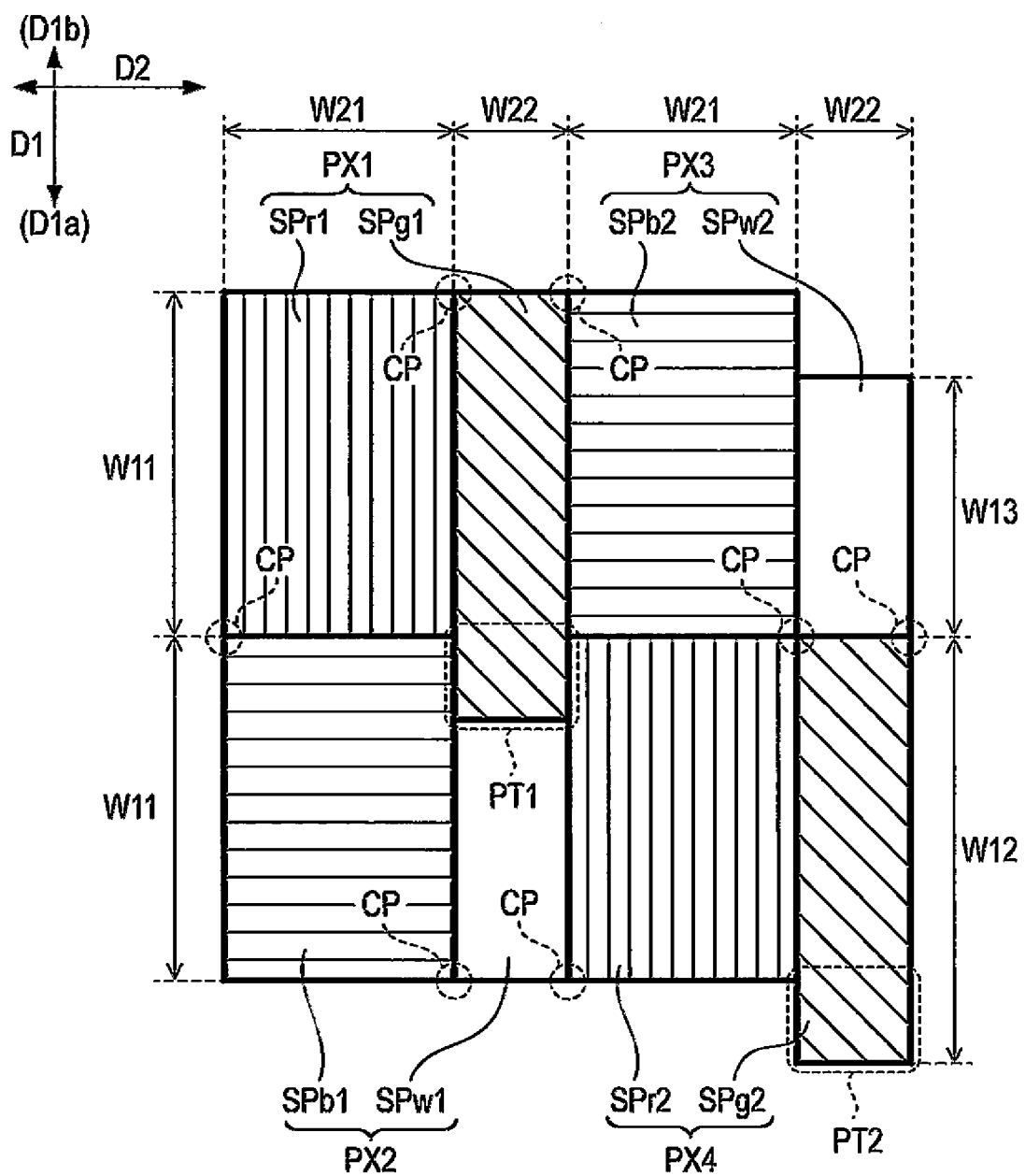
[図2]



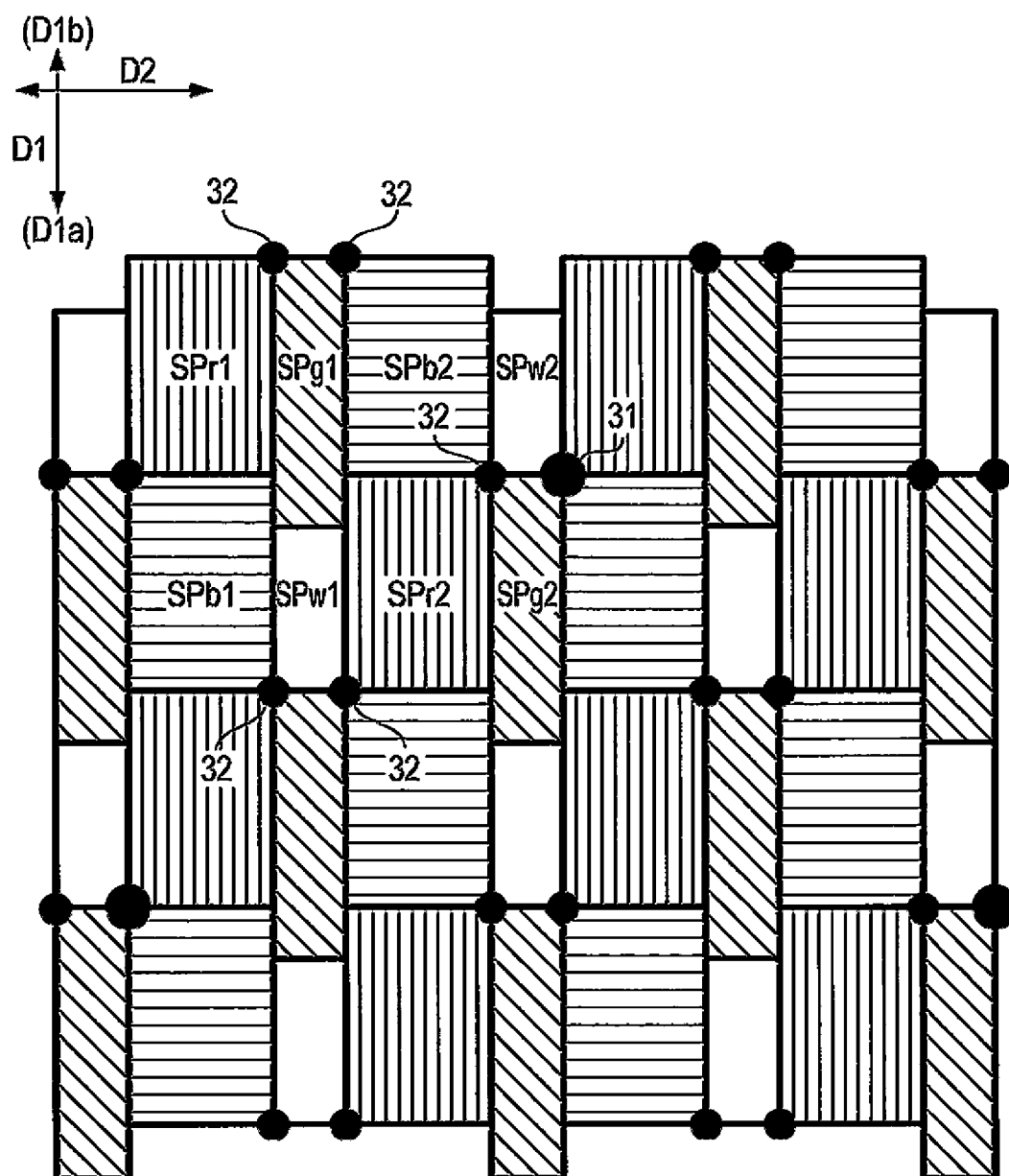
[図3]



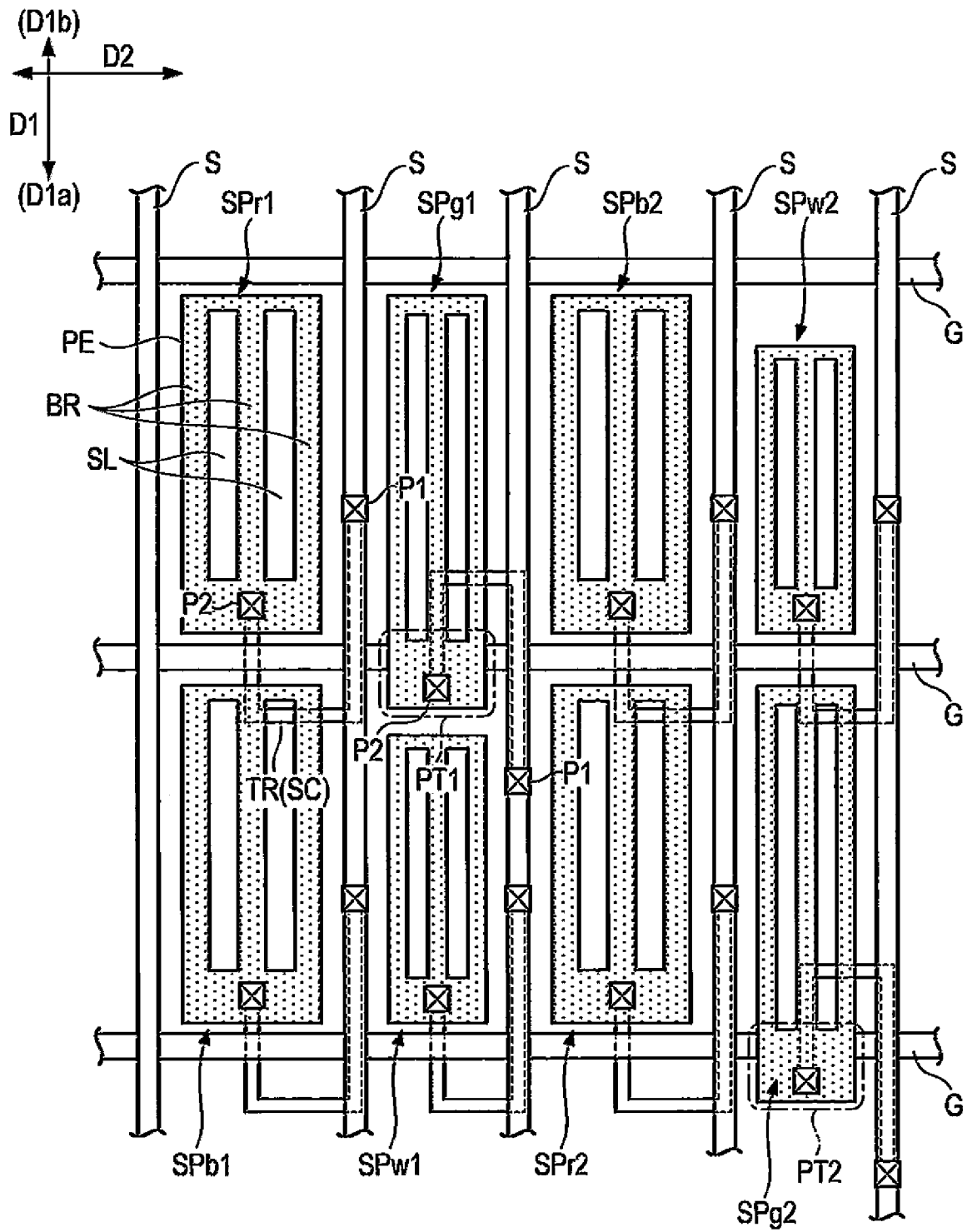
[図4]



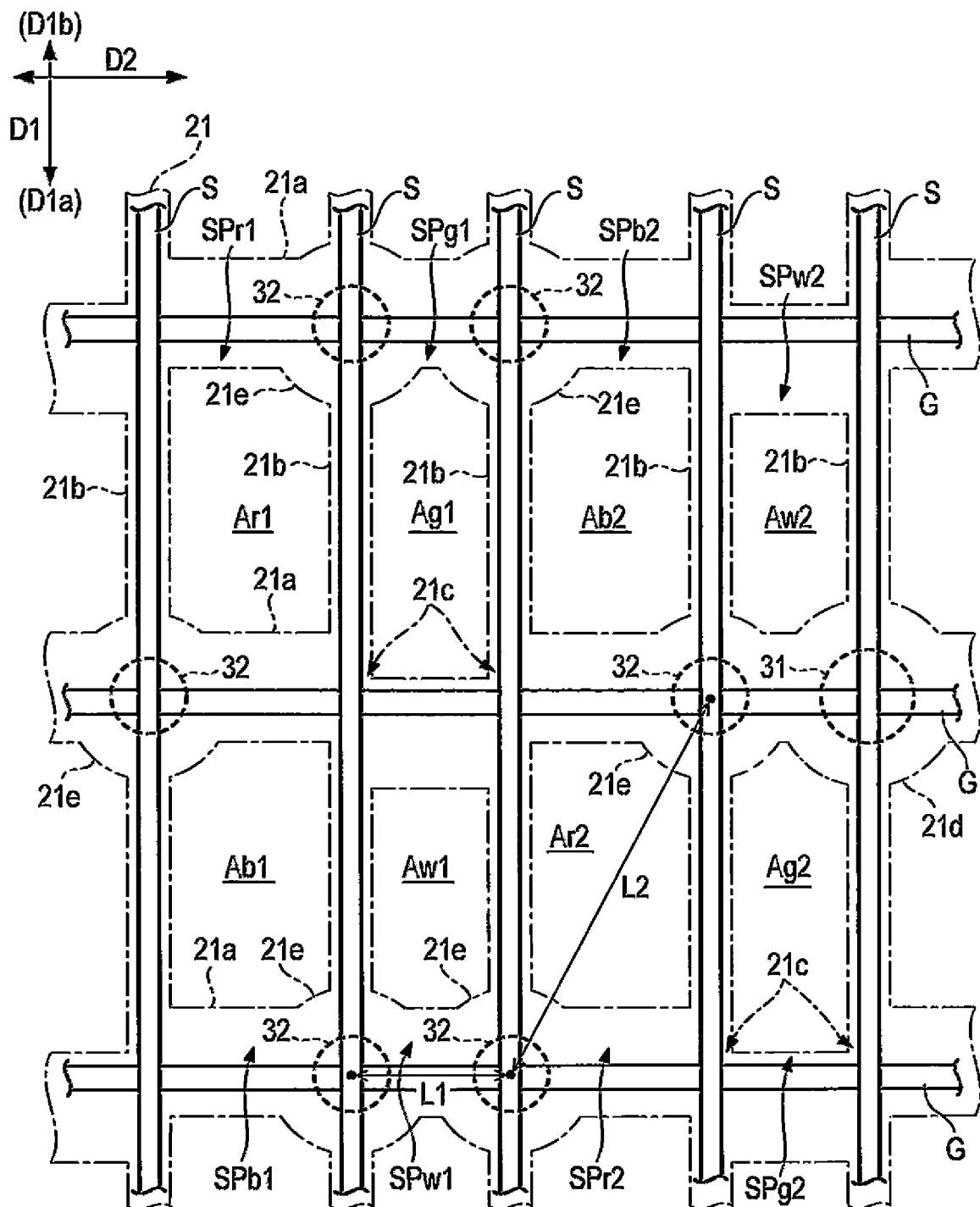
[図5]



[図6]

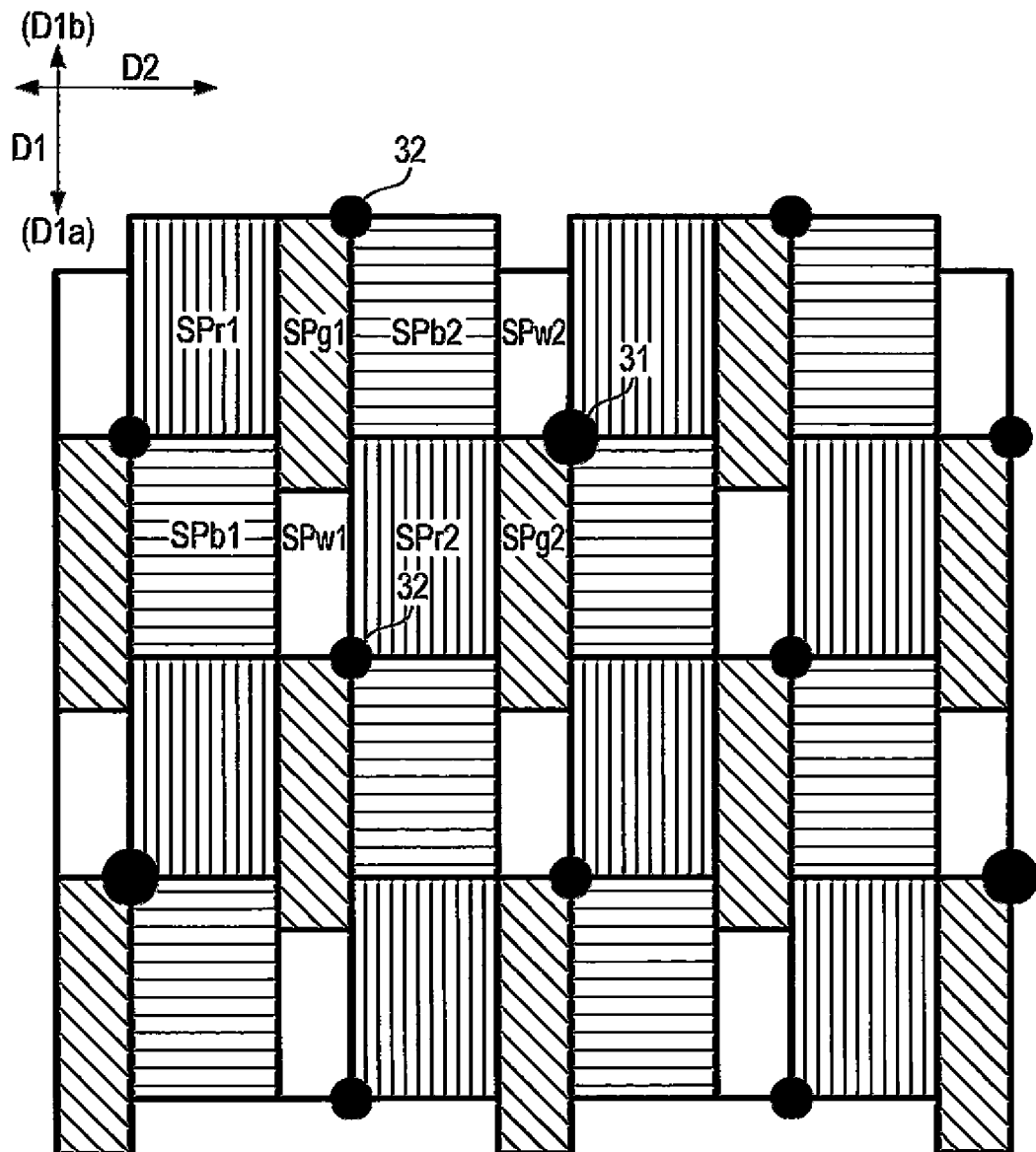


[図7]

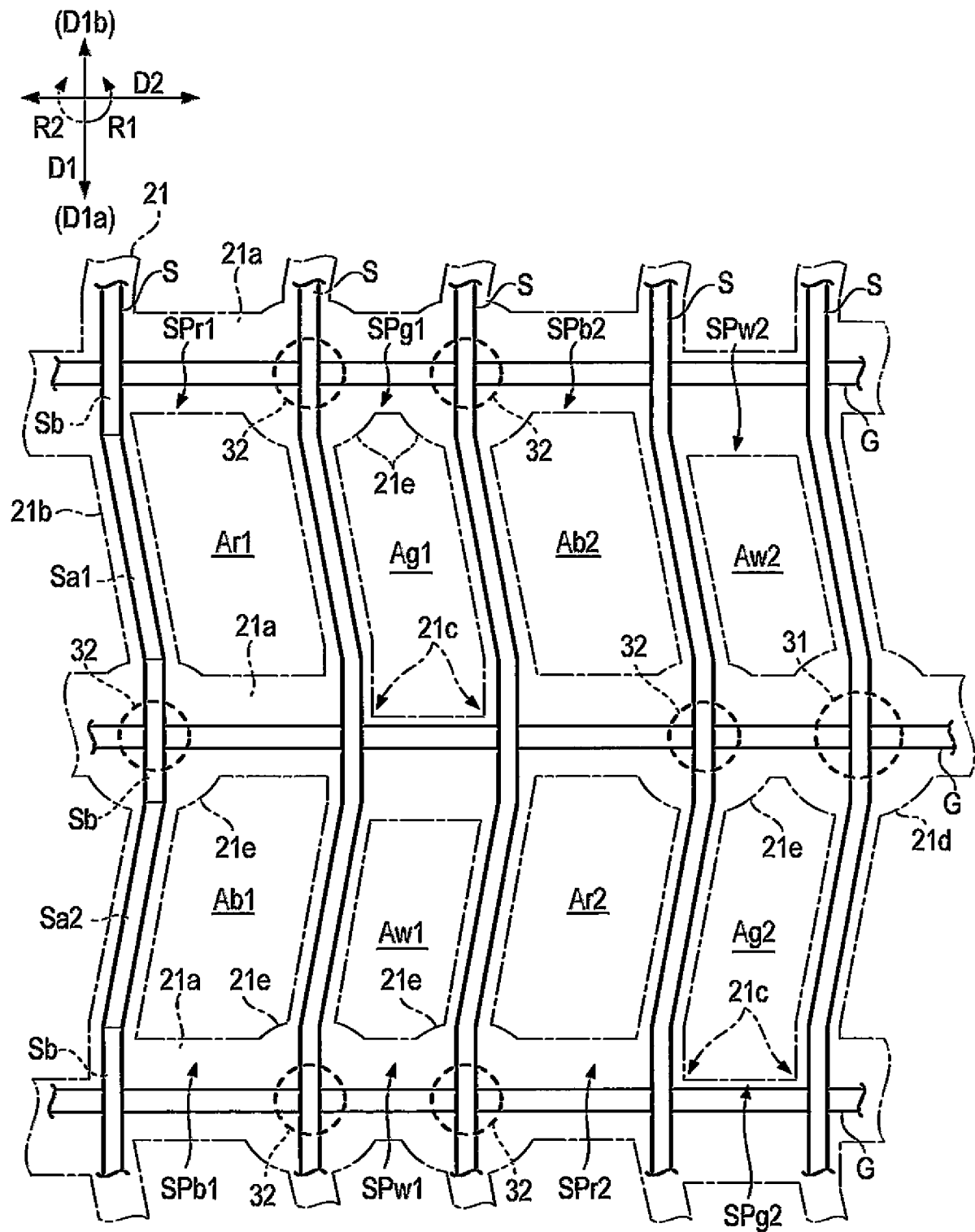


The diagram illustrates three vertical structural elements. The leftmost element is labeled Ag1 (SPg1) and features a central shaft with segments 21a, 21b, 21c, and 21e. It is connected to a horizontal member 32. The middle element is labeled Aw1 (SPw1) and also has a central shaft with segments 21b, 21c, and 21e, connected to another horizontal member 32. The rightmost element is labeled G and consists of a central shaft with segments 21b, 21c, and 21e, connected to a third horizontal member 32. Shaded areas around the shafts represent components labeled S .

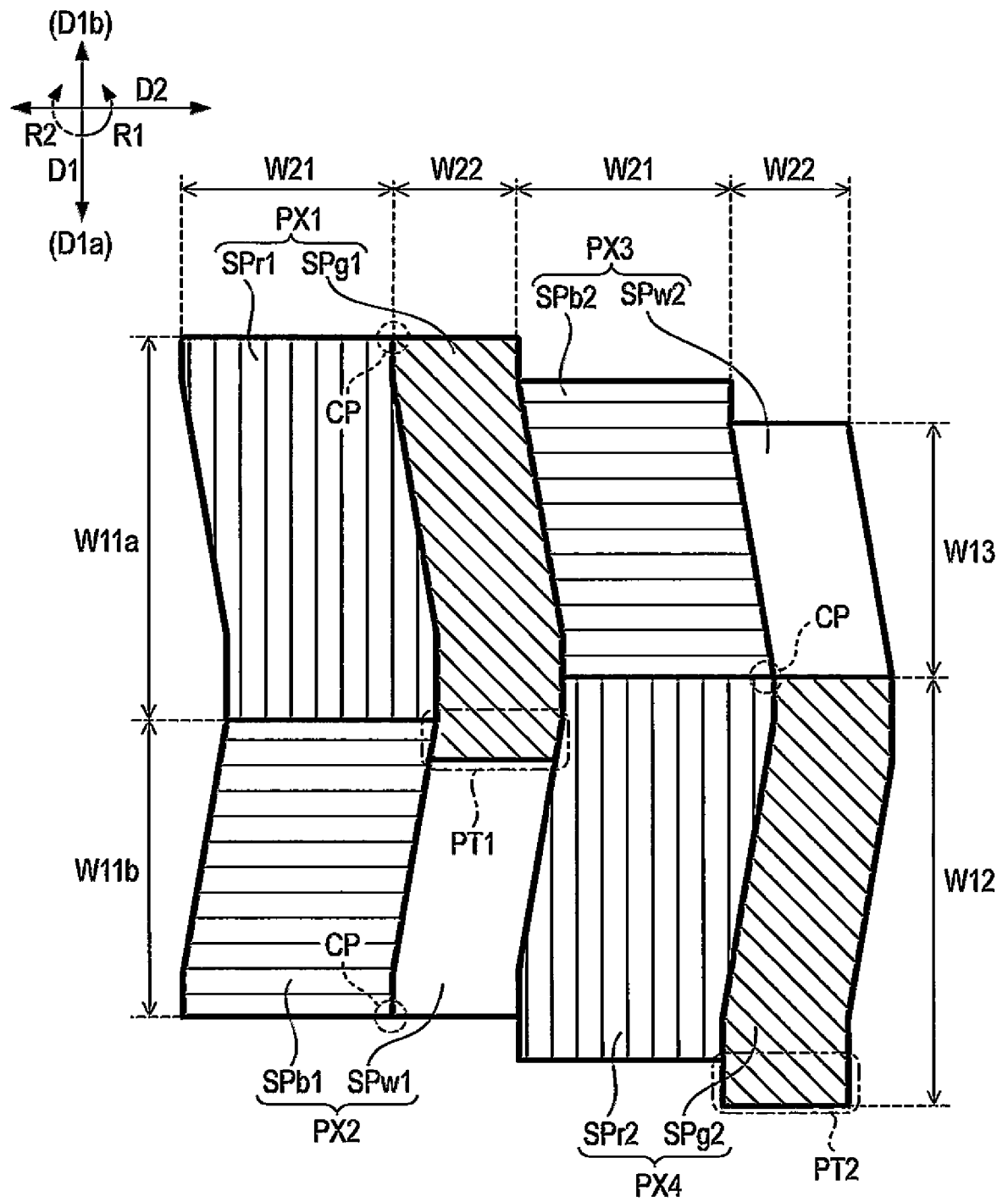
[図12]



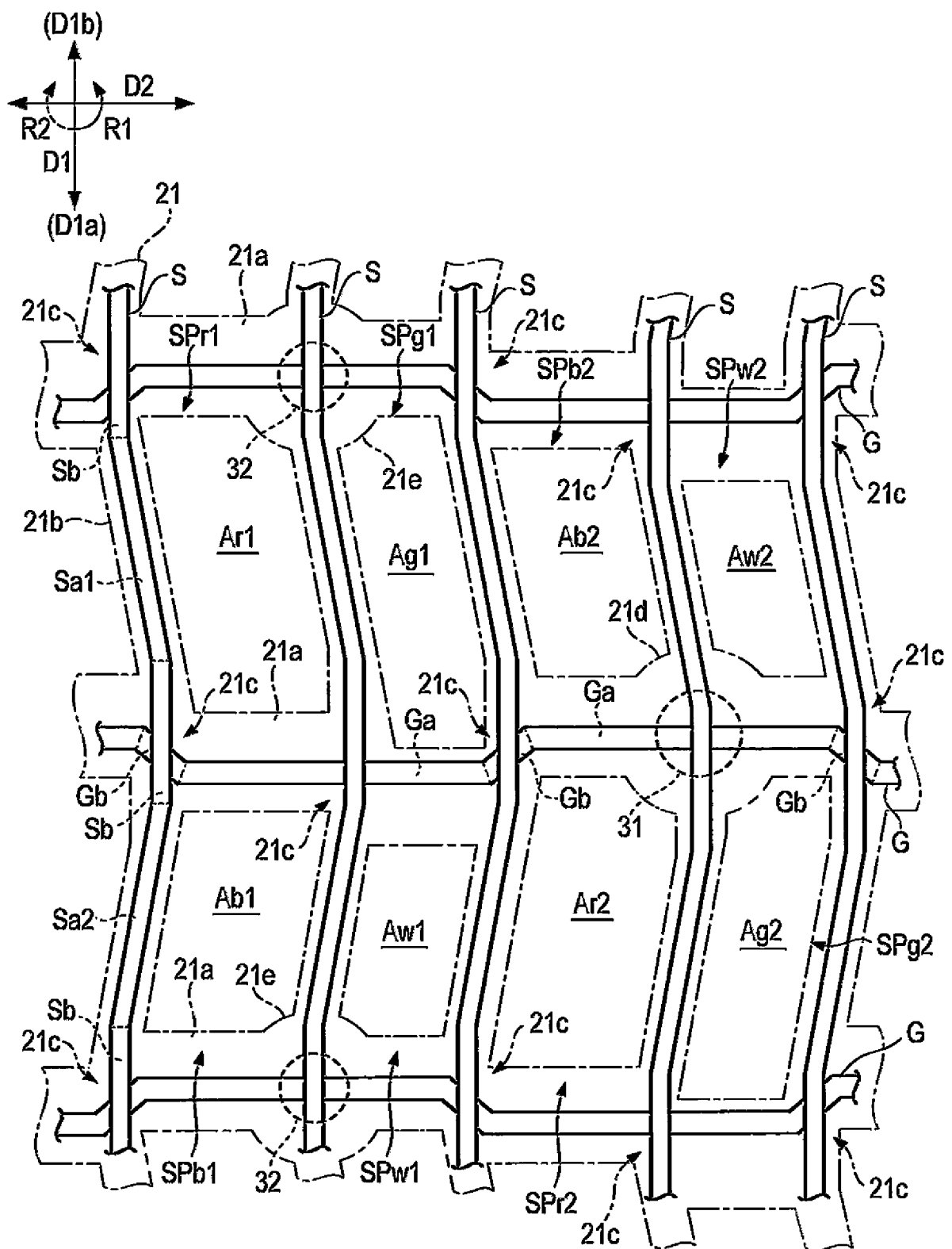
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/007948

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G02F1/1339 (2006.01) i, G02F1/1343 (2006.01) i, G02F1/1368 (2006.01) i, G09F9/30 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. G02F1/133-1/1334, G02F1/1/1339-1/1368, G09F9/30-9/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2018-13584 A (JAPAN DISPLAY INC.) 25 January 2018, paragraphs [0008]-[0076], fig. 4-7 & US 2018/0024405 A1, paragraphs [0014]-[0112], fig. 4-7 & US 2019/0004381 A1 & CN 107643636 A	1-3, 5-7, 10-14 4, 8-9
A		
Y	JP 2017-83912 A (JAPAN DISPLAY INC.) 18 May 2017, paragraphs [0011]-[0019], fig. 9 (Family: none)	1-3, 5-7, 10-14
A		4, 8-9
Y	JP 2017-122770 A (JAPAN DISPLAY INC.) 13 July 2017, paragraphs [0026]-[0030], fig. 4 & US 2017/0192279 A1, paragraphs [0041]-[0045], fig. 4 & US 2017/0192279 A1	13-14

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
25.03.2019

Date of mailing of the international search report
02.04.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G02F1/1339(2006.01)i, G02F1/1343(2006.01)i, G02F1/1368(2006.01)i, G09F9/30(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G02F1/133-1/1334, G02F1/1/1339-1/1368, G09F9/30-9/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2018-13584 A (株式会社ジャパンディスプレイ) 2018.01.25, [0008]-[0076], Fig. 4-7	1-3, 5-7, 10-14
A	& US 2018/0024405 A1 ([0014]-[0112], Fig. 4-7) & US 2019/0004381 A1 & CN 107643636 A	4, 8-9
Y	JP 2017-83912 A (株式会社ジャパンディスプレイ) 2017.05.18, [0011]-[0019], Fig. 9	1-3, 5-7, 10-14
A	(ファミリーなし)	4, 8-9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

25.03.2019

国際調査報告の発送日

02.04.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小野 健二

電話番号 03-3581-1101 内線 3273

21

1565

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-122770 A (株式会社ジャパンディスプレイ) 2017. 07. 13, [0026]-[0030], Fig. 4 & US 2017/0192279 A1 ([0041]-[0045], Fig. 4) & US 2017/0192279 A1	13-14