



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I850108 B

(45)公告日：中華民國 113 (2024) 年 07 月 21 日

(21)申請案號：112135039

(22)申請日：中華民國 112 (2023) 年 09 月 14 日

(51)Int. Cl. : C30B25/18 (2006.01)

C30B29/38 (2006.01)

C30B29/40 (2006.01)

H01L21/02 (2006.01)

H01L21/20 (2006.01)

H01L29/20 (2006.01)

H01L33/02 (2010.01)

(30)優先權：2022/09/30 德國

102022003646.0

(71)申請人：德商艾澤太空太陽能公司(德國) AZUR SPACE SOLAR POWER GMBH (DE)
德國

(72)發明人：西川 敦 NISHIKAWA, ATSUSHI (DE)

(74)代理人：陳長文

(56)參考文獻：

TW 502287

TW 558845

TW 201342593A

TW 202036664A

CN 102420278A

審查人員：洪敏峰

申請專利範圍項數：15 項 圖式數：4 共 25 頁

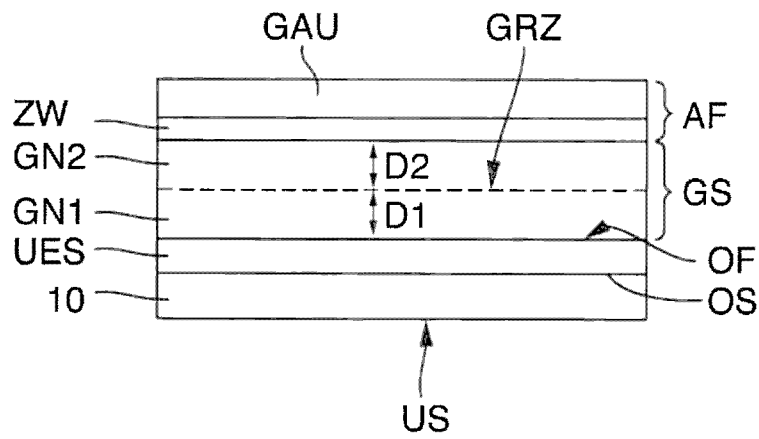
(54)名稱

用於形成 GaN 半導體構件之半導體晶圓

(57)摘要

一種用於形成 GaN 半導體構件的、直徑至少為 100 mm 之半導體晶圓，具有：具有頂側及底側之基板，其中該基板在該頂側處由矽構成；以材料接合的方式與該基板之頂側連接的過渡層；以材料接合的方式構建在該過渡層上的第一 GaN 層，其中該第一 GaN 層包括第一 GaN 子層及第二 GaN 子層，以及，該第二 GaN 子層構建在該第一 GaN 子層上，其中平均來看，該第二 GaN 子層具有比該第一 GaN 子層數目更少的絲狀位錯，以及，該第一 GaN 子層具有第一層厚，該第二 GaN 子層具有第二層厚，其中該第二層厚大於或等於該第一層厚。

指定代表圖：



【圖1】

符號簡單說明：

10:基板；矽基板

OS:頂側

US:底側

OF:頂側

UES:過渡層

GS:GaN 層

GN1:GaN 子層

D1:厚度

GN2:GaN 子層

D2:厚度

GRZ:分界面

ZW:中間層

GAU:GaN 層

AF:序列



I850108

【發明摘要】

【中文發明名稱】

用於形成GaN半導體構件之半導體晶圓

【中文】

一種用於形成GaN半導體構件的、直徑至少為100 mm之半導體晶圓，具有：具有頂側及底側之基板，其中該基板在該頂側處由矽構成；以材料接合的方式與該基板之頂側連接的過渡層；以材料接合的方式構建在該過渡層上的第一GaN層，其中該第一GaN層包括第一GaN子層及第二GaN子層，以及，該第二GaN子層構建在該第一GaN子層上，其中平均來看，該第二GaN子層具有比該第一GaN子層數目更少的絲狀位錯，以及，該第一GaN子層具有第一層厚，該第二GaN子層具有第二層厚，其中該第二層厚大於或等於該第一層厚。

【指定代表圖】

圖1

【代表圖之符號簡單說明】

10:基板；矽基板

OS:頂側

US:底側

OF:頂側

UES:過渡層

GS:GaN層

GN1:GaN子層

D1:厚度

GN2:GaN子層

D2:厚度

GRZ:分界面

ZW:中間層

GAU:GaN層

AF:序列

【發明說明書】

【中文發明名稱】

用於形成GaN半導體構件之半導體晶圓

【技術領域】

【0001】 本發明係有關於一種用於形成GaN半導體構件之半導體晶圓。

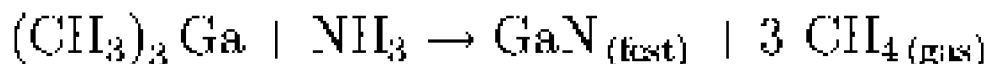
【先前技術】

【0002】 此種半導體晶圓主要具有包含平放的緩衝層系統之矽基板，其中此緩衝層系統之最上層包括GaN層。在此GaN層上，藉由進一步的層生長及結構化製成GaN半導體構件，特別是功率電晶體或LED。

【0003】 其目的在於，實現特別是GaN層或GaN子層之儘可能無位錯的單晶外延生長。換言之，儘可能減少缺陷的數目，例如絲狀位錯的數目，並且沈積無缺陷的單晶GaN層，以便在製造包括GaN或由GaN構成的半導體構件時實現儘可能高的產率。

【0004】 包含GaN層在內的緩衝層系統之層的製造通常使用氣相外延法，即所謂的MOVPE。其中，藉由氣相沈積製造相應的半導體層。

【0005】 為了由氣相製造GaN層，使用有機載氣，如三甲基鎵((CH₃)₃Ga)及氨(NH₃)，並且在氮化鎵生長的過程中加入氫作為載氣，其中此反應可由反應式



描述。由於存在大量的碳及氫，意料之外且不可避免地亦有少量氫及碳一起摻入半導體晶體，即摻入GaN層。

【0006】 可透過在惰性氣氛或真空中退火來去除氫，例如以免鈍化

p型導線所需的受體，但此工藝所決定的不可避免且意料之外的碳摻入會導致p型摻雜或殘餘電導率增大。

【0007】 儘管有複雜的工藝來避免由於使用了製造GaN層所需的裝置及起始材料(如金屬有機物)而產生的所有雜質，但GaN層中仍會有意料之外且不可避免的雜質，如氧。

【0008】 DE 10 2006 008 929 A1、EP 2 767 620 A1、DE 102 56 911 A1、US 2006/0281284 A1及US 2013/0087762 A1揭露過製造GaN層之方法。

【發明內容】

【0009】 在此背景下，本發明之目的在於提供一種改良先前技術之裝置。

【0010】 該目的係藉由一種具有請求項1之特徵的、用於形成GaN半導體構件之半導體晶圓而達成。本發明的有利技術方案為附屬請求項之主題。

【0011】 根據本發明之該主題，提供一種用於形成GaN半導體構件之半導體晶圓，其中該半導體晶圓具有至少為100 mm之直徑。當然，該半導體晶圓特別是亦可具有150 mm或200 mm或300 mm或450 mm之直徑。

【0012】 該半導體晶圓還具有基板，該基板具有頂側及底側，其中基板在頂側處由矽構成。

【0013】 此外，一過渡層以材料接合的方式與基板之頂側連接。該過渡層上以材料接合的方式佈置有第一GaN層。

【0014】 該第一GaN層包括第一GaN子層及第二GaN子層，其中第

二GaN子層構建在第一GaN子層上。

【0015】 平均來看，第二GaN子層具有比第一GaN子層數目更少的絲狀位錯。

【0016】 此外，第一GaN子層具有第一層厚，第二GaN子層具有第二層厚，其中第二層厚大於或等於第一層厚。

【0017】 當然，該半導體晶圓包括基板，其中該基板包括單獨一層或由單獨一層構成，或者，在其他實施方式中，該基板包括多個堆疊佈置的層或由多個堆疊佈置的層構成。

【0018】 需要指出的是，在基板中，頂側處構建有單晶矽層。在一種實施方式中，該頂側僅由一個單晶矽層構成。在一個改良方案中，最上面的單晶矽層之厚度具有範圍在10 nm至100 μm 的厚度。整個表面較佳包括一個單晶層或由一個單晶層構成。

【0019】 在一種實施方式中，整個基板由矽，即單獨一個單晶矽層構成。

【0020】 該單晶矽層之晶體取向較佳為 $\langle 100 \rangle$ 或 $\langle 111 \rangle$ 。但當然，該單晶矽層亦可具有其他晶向，特別是 $\langle 110 \rangle$ 或 $\langle 011 \rangle$ 或 $\langle 001 \rangle$ 方向。

【0021】 需要指出的是，術語「平均來看」應理解為就第一GaN子層之總面積或第二GaN子層之總面積而言的絲狀位錯的總數。藉由前述定義，如此測得的第二GaN子層之絲狀位錯上的表面密度小於第一GaN子層之絲狀位錯上的表面密度的大小。

【0022】 換言之，若將第二GaN子層之小塊選定表面上的絲狀位錯的數目與第一GaN子層之小塊選定表面對比，則第二GaN子層之小塊選定表面上的絲狀位錯的數目等於甚至大於第一GaN子層上之絲狀位錯的數

目。

【0023】 需要指出的是，Ga_N層或Ga_N子層之表述係指至少包括元素Ga及N之層。需要指出的是，所有層中皆包括意料之外且不可避免的雜質及有意引入的摻雜劑。

【0024】 在一個改良方案中，作為元素Ga及N補充，Ga_N層或Ga_N子層亦具有其他元素，如In及/或Al，及/或第III及/或第V主族之其他元素。

【0025】 在另一改良方案中，第III主族的其他元素的比例及/或第V主族之元素的數目低於10%，較佳低於5%，尤佳低於1%。

【0026】 在另一改良方案中，Ga_N層或相應的Ga_N子層僅由元素Ga及N構成，但其中仍包括意料之外且不可避免的雜質及有意引入的摻雜劑。

【0027】 需要指出的是，前述至少包括過渡層及第一Ga_N層之層為半導體緩衝層序列之部分。正如本文開篇所提到的那樣，半導體緩衝層序列之目的為提供儘可能無缺陷的Ga_N層以製造Ga_N半導體構件。

【0028】 由多個，即至少兩個Ga_N子層構成的Ga_N層之結構的優點在於，與包括單獨一個Ga_N子層或由單獨一個Ga_N子層構成的Ga_N層相比，最上面的Ga_N子層之品質得到改善。

【0029】 Ga_N層之層品質改善的原因主要在於絲狀錯位的數目減少。

【0030】 另一優點在於，與第一Ga_N子層相比，在第二Ga_N子層中，多數微晶之面積有所增大。藉此，特別是絲狀錯位之數目減少。所觀察之微晶的表面平行於相應的層表面，下文亦將其稱為橫向表面。

【0031】 換言之，與第一Ga_N子層中之微晶的平均尺寸相比，第二Ga_N子層中之微晶的平均尺寸增大。其中，「微晶的平均尺寸」係指算術平均值，即橫向面積之總和除以微晶的數目。

【0032】 研究表明，該二Ga_N子層間的差異可由生長條件之變化而產生。該二Ga_N子層之間，即該二Ga_N子層之間形成分界面之處，在MOVPE設備上改變至少一個沈積參數。當然，經過改變的沈積參數的變化大於由設備條件引起的相應沈積參數的不準確性。

【0033】 在改良方案中，參數改變的大小或參數改變的下限為由調節系統在MOVPE上針對參數而預設的不準確性的至少2倍或至少10倍或至少50倍。當然，在多個經過改變的沈積參數中，前述內容適用於多個經過改變的沈積參數中的每個。

【0034】 在一個改良方案中，第一Ga_N子層及第二Ga_N子層具有相同的化學計量。

【0035】 在另一改良方案中，該二子層間相對於第III主族的元素而言的化學計量差異小於2%，且相對於第V主族的元素而言的化學計量差異小於2%。

【0036】 在一種實施方式中，當沈積第一Ga_N子層及第二Ga_N子層時，半導體晶圓之曲率差異小於5 km⁻¹。換言之，該二層，即第一Ga_N子層及第二Ga_N子層，對底座施加相同或近似相同的壓力。

【0037】 在一個改良方案中，當沈積時及/或緊接在沈積之後，第一Ga_N子層近似或完全無壓力，即，既不被壓縮又未發生拉伸應變。

【0038】 在一個改良方案中，當沈積時及/或緊接在沈積之後，第二Ga_N子層近似或完全無壓力，即，既不被壓縮又未發生拉伸應變。

【0039】 在一個改良方案中，晶圓曲率的大小在初步近似中與半導體晶圓之直徑無關。

【0040】 在一種實施方式中，第一GaN子層具有第一晶格常數，第二GaN子層具有第二晶格常數。第一晶格常數較佳與第二晶格常數相同。在另一改良方案中，該二晶格常數間的差異小於1%或小於0.5%或小於0.3%。

【0041】 在另一實施方式中，第二GaN子層以材料接合的方式構建在第一GaN子層上。

【0042】 在一個改良方案中，第一GaN子層與第二GaN子層之間構建有連接層。較佳地，該連接層之晶格常數與第一GaN子層之晶格常數相同及/或與第二GaN子層之晶格常數相同，或者，在另一替代方案中，該連接層之晶格常數與第一GaN子層之晶格常數不同及/或與第二GaN子層之晶格常數不同。

【0043】 在一種實施方式中，該連接層之厚度在0.5 nm至100 nm、較佳0.5 nm至30 nm範圍內。

【0044】 在另一改良方案中，連接層與第一及/或第二GaN子層間的晶格常數差異總是或整體上小於1%或小於0.5%或小於0.3%。

【0045】 在一種實施方式中，第二GaN子層之絲狀錯位的總和與第一GaN子層之絲狀錯位的總和之比在2至1000之間或者5至40之間。其中，總和由整個層的絲狀位錯之總數決定。較佳地，測定相應GaN子層之表面上的絲狀位錯之總和。

【0046】 在另一實施方式中，第二GaN子層與第一GaN子層之分界面處的絲狀錯位的總和差異在2至1000之間或者5至40之間。其中，該分

界面包括第二GaN子層之底側及第一GaN子層之頂側。

【0047】 在一個改良方案中，第一GaN子層中之絲狀錯位的表面密度在 $2 \cdot 10^9 \text{ cm}^{-2}$ 至 $1 \cdot 10^{10} \text{ cm}^{-2}$ 範圍內，第二GaN子層中之絲狀錯位的表面密度在 $1 \cdot 10^7 \text{ cm}^{-2}$ 至範圍 $1 \cdot 10^9 \text{ cm}^{-2}$ 內。

【0048】 在一個改良方案中，第一GaN子層中之底側上的絲狀錯位的表面密度大於 $5 \cdot 10^{10} \text{ cm}^{-2}$ 。此外，第一GaN子層之頂側上的絲狀錯位的表面密度在 $2 \cdot 10^9 \text{ cm}^{-2}$ 至 $1 \cdot 10^{10} \text{ cm}^{-2}$ 範圍內，第二GaN子層之頂側上的絲狀錯位的表面密度在 $1 \cdot 10^7 \text{ cm}^{-2}$ 至範圍 $1 \cdot 10^9 \text{ cm}^{-2}$ 內。

【0049】 在另一改良方案中，與第二GaN子層之區別在於，第一GaN子層所具有的具有傾斜走向的絲狀錯位的總數更多。需要指出的是，術語「傾斜走向」表示相應的GaN子層內部不同於垂直方向，即不同於相應GaN子層之頂側上的法線的方向的絲狀錯位的走向。

【0050】 當然，相應的GaN子層內部的絲狀錯位的走向具有垂直區段或在初步近似中垂直延伸的區段，且該走向唯有在絲狀錯位的走向的長度增大的情況下方逐漸傾斜。就預期而言，絲狀錯位的傾斜走向儘可能水平地，即平行於相應GaN子層之頂側地延伸。

【0051】 在一種實施方式中，第一GaN子層中之絲狀錯位中的至少50%或至少80%具有傾斜走向。在一個改良方案中，錯位角度大於 10° 或 30° 或 50° 。

【0052】 在一個改良方案中，在第一GaN子層中，當絲狀錯位傾斜延伸時，步距角大於 50° 或大於 30° 。

【0053】 在另一實施方式中，第二GaN子層之厚度與第一GaN子層之厚度之比在1至100範圍內，或1至10範圍內，或1至3範圍內。

【0054】 在另一改良方案中，第一GaN子層之厚度在50 nm至300 nm範圍內，以及/或者，第二GaN子層之厚度在300 nm至5000 nm範圍內。

【0055】 在另一實施方式中，第一GaN子層具有至少0.35 μm 之總層厚，且具有最大5 μm 之厚度。

【0056】 正如本文開篇所指出的那樣，在基於藉由MOVPE製造GaN層所需之裝置及起始材料來製造GaN層的氣相沈積中，當GaN層生長時，會不可避免地摻入碳及氧。摻入之方式亦被稱為意外摻入。需要指出的是，MOVPE為製造GaN層之可行且常見的方法。特別是亦可以MBE或LPE或HVPE法來製造GaN層。

【0057】 研究表明，藉由自沈積第一GaN子層至第二GaN子層之生長條件變化，意外摻入碳及氧之水平發生變化。

【0058】 在一種實施方式中，第一GaN子層以及第二GaN子層皆具有意料之外且不可避免的，即如上所述因沈積製程而強制產生的碳濃度。其中，第一GaN子層中的碳濃度高於第二GaN子層。

【0059】 換言之，製造第一GaN子層時的至少一個沈積製程參數不同於製造第二GaN子層的沈積製程參數，其中藉此，第二GaN子層具有高於第一GaN子層之意料之外且不可避免的碳濃度。

【0060】 在一種實施方式中，在分界面處，第二GaN子層與第一GaN子層間的意料之外且不可避免的碳濃度之比在2至1000範圍內，或4至200範圍內，或10至100範圍內。

【0061】 在另一改良方案中，在第一GaN子層中，該意料之外且不可避免的碳濃度朝第二GaN子層方向保持恆定或減小。

【0062】 在一種實施方式中，在第一GaN子層中，該意料之外且不可避免的碳濃度沿自過渡層與第一GaN子層之間的分界面至第一GaN子層與第二GaN子層之間的分界面的路徑保持恆定或減小。

【0063】 在一種實施方式中，在第一GaN子層中，該意料之外且不可避免的碳濃度在 $1 \cdot 10^{17} \text{ cm}^{-3}$ 至 $5 \cdot 10^{18} \text{ cm}^{-3}$ 範圍內，第二GaN子層中，該意料之外且不可避免的碳濃度在 $5 \cdot 10^{15} \text{ cm}^{-3}$ 至範圍 $5 \cdot 10^{16} \text{ cm}^{-3}$ 內。

【0064】 在一種實施方式中，第一GaN子層以及第二GaN子層皆具有意料之外且不可避免的，即如上所述因沈積製程而強制產生的氧濃度。其中，第一GaN子層中的氧濃度高於第二GaN子層。

【0065】 換言之，製造第一GaN子層時的至少一個沈積製程參數不同於製造第二GaN子層的沈積製程參數，其中藉此，第二GaN子層具有高於第一GaN子層之意料之外且不可避免的氧濃度。

【0066】 在一種實施方式中，在分界層處，第二GaN子層與第一GaN子層間的意料之外且不可避免的氧濃度之比在2至5000範圍內，或4至200範圍內，或10至100範圍內。

【0067】 在另一改良方案中，在第一GaN子層中，該意料之外且不可避免的氧濃度朝第二GaN子層方向保持恆定或減小。

【0068】 在一種實施方式中，在第一GaN子層中，該意料之外且不可避免的氧濃度沿自過渡層與第一GaN子層之間的分界面至第一GaN子層與第二GaN子層之間的分界面的路徑保持恆定或減小。

【0069】 在一個改良方案中，在第一GaN子層中，該意料之外且不可避免的氧濃度在 $2 \cdot 10^{17} \text{ cm}^{-3}$ 至 $5 \cdot 10^{18} \text{ cm}^{-3}$ 範圍內，第二GaN子層中，該意料之外且不可避免的氧濃度在 $1 \cdot 10^{15} \text{ cm}^{-3}$ 至範圍 $1 \cdot 10^{17} \text{ cm}^{-3}$ 內。

【0070】 在一種實施方式中，第一GaN子層中的絲狀錯位的密度為第二GaN子層中的絲狀錯位的密度的至少2倍且最高1000倍。

【0071】 在另一實施方式中，在基板之矽層的頂側上構建有多個與頂側材料接合且含氧的斑點。由此，氧化物斑點構建在矽層頂側上且處於過渡層下方。

【0072】 在一個改良方案中，含氧斑點覆蓋基板之頂側的至少0.005%，最多35%。替代地，含氧斑點覆蓋基板之頂側的至少5%，最多50%。

【0073】 可以理解的是，該等層係各自整面地形成。術語「整面地」在此表示半導體晶圓之整個表面。另外需指出，斑點主要由氧化矽構成，即由氧化物構成或至少包括氧化物。換言之，氧化物斑點仍保留並且被後續的層覆蓋。但在任何情況下，氧化物斑點都不會在矽層之頂側上形成一連續的層。

【0074】 一個優點是，斑點出人意料地有助於改良半導體緩衝層序列，即相應頂層處的Ga_N層之品質。特別是可改善半導體緩衝層序列生長過程中的聚結現象(Koaleszenz)。

【0075】 在一個改良方案中，含氧斑點較佳覆蓋基板的最小0.2%至最大20%或最小0.01%至最大30%或最小0.1%至最大25%之頂側，並且以材料結合方式與基板頂側連接。

【0076】 在另一改良方案中，含氧斑點各自具有至少10 nm或至少50 nm或至少100 nm之延伸度。其中，該等斑點可具有各種不同的形狀。

【0077】 在一個改良方案中，含氧斑點各自具有最大5 μm或最大1 μm或最大0.5 μm之延伸度。

【0078】 在一個改良方案中，含氧斑點的厚度處於一個單層與4 nm之間的範圍內，其中單層的厚度約為0.4 nm。

【0079】 在一種實施方式中，含氧斑點包括二氧化矽及/或一氧化矽或者由二氧化矽及/或一氧化矽構成，下文中統稱為氧化矽。

【0080】 在另一實施方式中，氧化矽形成為自然生長的氧化物。天然氧化物(即氧化矽)係在含氧環境中生長。

【0081】 然而，應當注意的是，天然氧化物的形成在潮濕環境中會加速。天然氧化物的密度低於熱生長氧化物的密度。在本案中，自然生長的氧化物係指較佳在室溫下形成、但至多較佳在100°C以下或200°C以下之溫度下形成的氧化矽。天然氧化物的厚度在一個單層(即大約0.4 nm)與4 nm之間。在一個改良方案中，天然氧化物的厚度在1 nm與2 nm之間。

【0082】 在本文中，熱生長氧化物被理解為較佳在500°C以上之溫度下生長的氧化矽。熱氧化物的密度較佳比天然氧化物的密度高30%以上。

【0083】 在另一實施方式中，含氧斑點包括氧化矽及氧氮化物(Oxynitrid)，或由氧化矽構成，或由氧氮化物構成。

【0084】 在一個改良方案中，含氧斑點近乎均勻地分佈在頂側上。在本文中，術語「均勻分佈」係指斑點均勻地分佈在半導體晶圓之整個表面。在一種實施方式中，至少占總面積20%之晶圓區域上的斑點數量與半導體晶圓上相同大小之第二區域中之斑點數量的偏差不超過50%。

【0085】 在一個改良方案中，半導體緩衝層序列的厚度至少為1 μm 或至少為4 μm ，且最大為30 μm 。在一種實施方式中，半導體緩衝層序列在頂側處的厚度介於0.5 μm 與10 μm 之間或者介於1.0 μm 與5 μm 之間。

【0086】 在另一實施方式中，該過渡層包括由至少兩個不同的層構成的層序列或者由該層序列構成。

【0087】 在一個改良方案中，該過渡層具有由AlN構成且完全或部分覆蓋基板之頂側的成核層。成核層包括至少5 nm、最大50 nm之層厚。當然，當基板之頂側上存在氧化物斑點時，該成核層至少部分地覆蓋該等氧化物斑點。

【0088】 在另一改良方案中，該成核層具有大量的孔。較佳地，該成核層之頂側上的孔的面積的比例，即總的孔面積，占成核層之總面積的1%至30%。

【0089】 其中，總的孔面積的比例由整個層表面上的孔的總面積除以成核層的總面積計算出來。若過渡層在頂側處僅由成核層之頂側形成，則理所當然地，過渡層具有成核層之孔的分佈及數目。

【0090】 在一個改良方案中，孔在初步近似中均勻分佈在成核層之整個表面上。

【0091】 在另一改良方案中，孔面積相對於成核層的整個表面在5%至20%範圍內。

【0092】 在一種實施方式中，該成核層上構建有包含(Al)GaN或由(Al)GaN構成且至少部分覆蓋該成核層之遮蔽層。

【0093】 在一個改良方案中，該遮蔽層具有一表面，且鋁含量相對於元素週期表的第III主族所包含的所有元素而言在0%至10%之間。遮蔽層之厚度具有至少100 nm或至少300 nm且最大900 nm的層厚。在另一改良方案中，遮蔽層具有400 nm至600 nm的厚度。

【0094】 在一個改良方案中，該遮蔽層上構建有第一GaN層。第一

GaN層較佳直接構建在遮蔽層之表面上。

【0095】 在一種實施方式中，第一GaN層上構建有由中間層及包含GaN之第二層構成的序列。當然，第二GaN層包括第一GaN子層或者由第一GaN子層構成。

【0096】 在一個改良方案中，第二GaN層包括第一GaN子層及第二GaN子層，或者，第二GaN層由第一GaN子層及第二GaN子層構成。

【0097】 在一種實施方式中，該第一GaN層上構建有多個序列。其中，該第一GaN層上構建有至少一個最多10個序列。

【0098】 在一種實施方式中，該序列具有0.5 μm 至10 μm 或1.0 μm 至5 μm 之厚度。在一個改良方案中，該序列具有至少1 μm 或至少4 μm 且最大為30 μm 之厚度。

【0099】 在一個改良方案中，該中間層包括Al。在另一改良方案中，該中間層包括AlGaN或由AlGaN構成。

【圖式簡單說明】

【0100】 下面將參照圖式對本發明進行詳細說明。其中，同類型部件以相同名稱標示。所示實施方式經高度示意性處理，意即，距離以及橫向及豎向延伸未按比例示出，且彼此之間亦不存在任何可推導之幾何關係，另有說明者除外。其中：

圖1為具有GaN層之半導體晶圓的截面，其中該GaN層分為第一GaN子層及第二GaN子層，

圖2為與圖1相關的該半導體晶圓之晶格常數的變化，

圖3為具有另一實施方式的層配置之半導體晶圓的截面，

圖4為半導體晶圓之截面，詳細示出第一GaN子層與第二GaN子層之

間發生絲狀位錯時的差異。

【實施方式】

【0101】 以下在基板上示出的層配置為半導體緩衝層序列之部分，其中該半導體緩衝層序列上方構建有用於製造GaN半導體構件的所謂活性層，該活性層通常不被視為半導體緩衝層序列之部分。

【0102】 圖1示出由基板10、較佳矽基板構成之半導體晶圓的截面圖，該基板具有頂側OS及底側US。基板10至少在頂側處由單晶矽構成，並且具有至少為100 mm之直徑。

【0103】 基板10之頂側OS處構建有具有頂側OF之過渡層UES，其中該過渡層UES以材料接合的方式與基板10連接。過渡層UES之頂側OF上以材料接合的方式佈置有第一GaN層GS。

【0104】 第一GaN層GS包括具有厚度D1之第一GaN子層GN1及具有厚度D2之第二GaN子層GN2，或者由第一GaN子層及第一GaN子層構成，其中第一GaN子層GN1之厚度小於或等於第二GaN子層之厚度D2。第一GaN子層GN1與第二GaN子層GN2之間構建有分界面GRZ。

【0105】 第一GaN層上方構建有中間層ZW。中間層ZW在此以材料接合的方式與第一GaN層GS之頂側連接。

【0106】 中間層ZW之頂側處構建有另一GaN層GAU。中間層ZW及該另一GaN層共同形成一序列AF。

【0107】 在一種未示出的實施方式中，多個序列AF依次佈置。當然，在這些序列AF的每個中，該另一GaN層GAU皆包括第一GaN子層及第二GaN子層，或者由第一GaN子層及第二GaN子層構成。

【0108】 圖2示出與圖1相關的該半導體晶圓之晶格常數的變化。在

下文中，僅對不同於圖1之處進行說明。

【0109】 第一Ga_N子層GN1具有第一晶格常數G1。第二Ga_N子層GN2具有第二晶格常數G2。在本情形下，第一晶格常數G1與第二晶格常數G2近似相同或完全相同。

【0110】 由中間層ZW及該另一Ga_N層構成的可選序列以虛線繪示，其中晶格常數在此保持不變。

【0111】 圖3示出具有另一實施方式的層配置之半導體晶圓的截面。在下文中，僅對不同於之前的圖式之處進行說明。

【0112】 在矽基板10之頂側OS上以虛線(即可選地)示出含氧斑點OXF。需要指出的是，下文中被稱為氧化物斑點之斑點OXF儘可能均勻地分佈在頂側OS上，但該等斑點OXF具有未示出的不規則輪廓及尺寸，且覆蓋基板10之頂側OS的至少0.005%，最多50%。

【0113】 可選的斑點OXF作為過渡層UES的部分示出。過渡層UES包括成核層NUS及構建在成核層NUS上的遮蔽層MASK。遮蔽層MASK形成過渡層UES之頂側OF。

【0114】 第一Ga_N子層GN1與第二Ga_N子層GN2之間的分界面GRZ處可選地佈置有一較薄的化合層VS。

【0115】 化合層VS與其下方的第一Ga_N子層GN1具有相同的晶格常數。

【0116】 圖4示出半導體晶圓之截面，詳細示出第一Ga_N層GS以及第一Ga_N子層GN1與第二Ga_N子層GN2之間發生絲狀位錯FV時的差異。

【0117】 平均來看，第二Ga_N子層GN2具有比第一Ga_N子層GN1數目更少的絲狀位錯FV。第一Ga_N子層GN1中的絲狀位錯FV通常亦具有比

第二GaN子層GN2中的絲狀位錯FV更加傾斜的走向。換言之，第一GaN子層具有比第二GaN子層GN2更低的品質。

【0118】 第二GaN子層GN2中的絲狀位錯FV的數目亦小於第一GaN子層GN1。由此，第二GaN子層GN2中的微晶尺寸遠大於第一GaN子層GN1。

【符號說明】

【0119】

10:基板；矽基板

AF:序列

D1:厚度

D2:厚度

FV:絲狀位錯

G1:晶格常數

G2:晶格常數

GAU:GaN層

GN1:GaN子層

GN2:GaN子層

GRZ:分界面

GS:GaN層

MASK:遮蔽層

NUS:成核層

OF:頂側

OS:頂側

OXF:含氧斑點

UES:過渡層

US:底側

VS:化合層

ZW:中間層

【發明申請專利範圍】

【請求項1】

一種用於形成GaN半導體構件的、直徑至少為100 mm之半導體晶圓，具有：

具有頂側(OS)及底側(US)之基板(10)，其中該基板(10)在該頂側(OS)處由矽構成，

以材料接合的方式與該基板之頂側(OS)連接的過渡層，

以材料接合的方式構建在該過渡層(UES)上的第一GaN層(GS)，

其特徵在於，

該第一GaN層(GS)包括第一GaN子層(GN1)及第二GaN子層(GN2)，
以及

該第二GaN子層(GN2)構建在該第一GaN子層(GN1)上，其中平均來看，該第二GaN子層(GN2)具有比該第一GaN子層(GN1)數目更少的絲狀位錯(FV)，以及

該第一GaN子層(GN1)具有第一層厚(D1)，該第二GaN子層(GN2)具有第二層厚(D2)，其中該第二層厚(D2)大於或等於該第一層厚(D1)。

【請求項2】

如請求項1之半導體晶圓，其特徵在於，當沈積該第一GaN子層(GN1)及該第二GaN子層(GN2)時，該半導體晶圓之曲率差異小於 5 km^{-1} 。

【請求項3】

如請求項1或請求項2之半導體晶圓，其特徵在於，該第一GaN子層(GN1)具有第一晶格常數(G1)，該第二GaN子層(GN2)具有第二晶格常數(G2)，其中該第一晶格常數(G1)與該第二晶格常數(G2)相同，或者該二晶

格常數(G1, G2)間的差異小於1%。

【請求項4】

如請求項1或2之半導體晶圓，其特徵在於，該第二GaN子層(GN2)以材料接合的方式構建在該第一GaN子層(GN1)上，或者，該第一GaN子層(GN1)與該第二GaN子層(GN2)之間構建有連接層(VS)，其中該連接層(VS)之晶格常數與該第一GaN子層(GN1)之晶格常數相同，或者，該連接層(VS)之晶格常數與該第一GaN子層(GN1)或該第二GaN子層(GN2)之晶格常數不同。

【請求項5】

如請求項1或2之半導體晶圓，其特徵在於，該第二GaN子層(GN2)之絲狀錯位(FV)的總和與該第一GaN子層(GN1)之絲狀錯位(FV)的總和之比在2至1000之間或者5至40之間。

【請求項6】

如請求項1或2之半導體晶圓，其特徵在於，該第一GaN子層(GN1)之絲狀錯位的表面密度在 $2 \cdot 10^9 \text{ cm}^{-2}$ 至 $1 \cdot 10^{10} \text{ cm}^{-2}$ 範圍內，該第二GaN子層(GN2)中之絲狀錯位(FV)的表面密度在 $1 \cdot 10^7 \text{ cm}^{-2}$ 至範圍 $1 \cdot 10^9 \text{ cm}^{-2}$ 內。

【請求項7】

如請求項1或2之半導體晶圓，其特徵在於，與該第二GaN子層(GN2)之區別在於，該第一GaN子層(GN1)所具有的具有傾斜走向的絲狀錯位(FV)的總數更多。

【請求項8】

如請求項1或2之半導體晶圓，其特徵在於，該第一GaN子層(GN1)中之絲狀錯位(FV)中的至少50%或至少80%具有傾斜走向。

【請求項9】

如請求項1或2之半導體晶圓，其特徵在於，該第二Ga_N子層(GN2)之厚度(D2)與該第一Ga_N子層(GN1)之厚度(D1)之比在1至100範圍內，或1至10範圍內，或1至3範圍內。

【請求項10】

如請求項1或2之半導體晶圓，其特徵在於，該第一Ga_N子層(GN1)及該第二Ga_N子層(GN2)分別具有意外摻入的氧及/或意外摻入的碳，其中該第一Ga_N子層(GN1)中的氧及/或碳之濃度大於該第二Ga_N子層(GN2)中。

【請求項11】

如請求項1或2之半導體晶圓，其特徵在於，在該分界面(GRZ)處，該第二Ga_N子層(GN2)與該第一Ga_N子層(GN1)間的意外摻入的碳的濃度之比在2至1000範圍內，或4至200範圍內，或10至100範圍內。

【請求項12】

如請求項1或2之半導體晶圓，其特徵在於，在該分界面(GRZ)處，該第二Ga_N子層(GN2)與該第一Ga_N子層(GN1)間的意外摻入的氧的濃度之比在2至5000範圍內，或4至200範圍內，或10至100範圍內。

【請求項13】

如請求項10之半導體晶圓，其特徵在於，該意外的氧濃度在該第一Ga_N子層(GN1)中在 $2 \cdot 10^{17} \text{ cm}^{-3}$ 至 $5 \cdot 10^{18} \text{ cm}^{-3}$ 範圍內，在該第二Ga_N子層(GN2)中在 $1 \cdot 10^{15} \text{ cm}^{-3}$ 至範圍 $1 \cdot 10^{17} \text{ cm}^{-3}$ 內。

【請求項14】

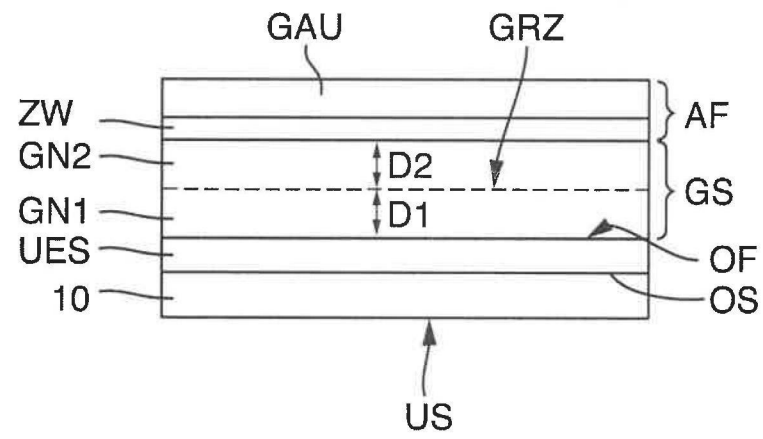
如請求項10之半導體晶圓，其特徵在於，該意外的碳濃度在該第一Ga_N子層(GN1)中在 $1 \cdot 10^{17} \text{ cm}^{-3}$ 至 $5 \cdot 10^{18} \text{ cm}^{-3}$ 範圍內，在該第二Ga_N子層

(GN2)中在 $5 \cdot 10^{15} \text{ cm}^{-3}$ 至範圍 $5 \cdot 10^{16} \text{ cm}^{-3}$ 內。

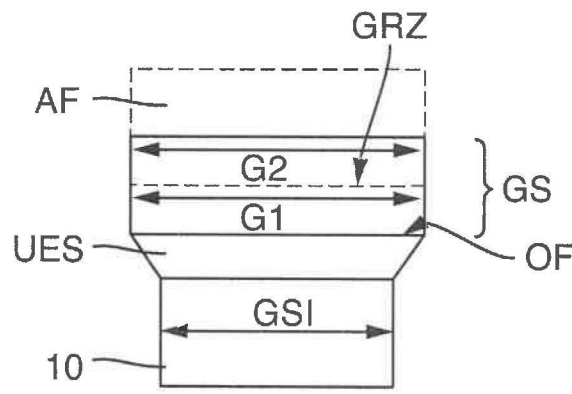
【請求項15】

如請求項1或2之半導體晶圓，其特徵在於，該第一Ga_N子層(GS)具有至少0.35 μm且最大5 μm之總厚度。

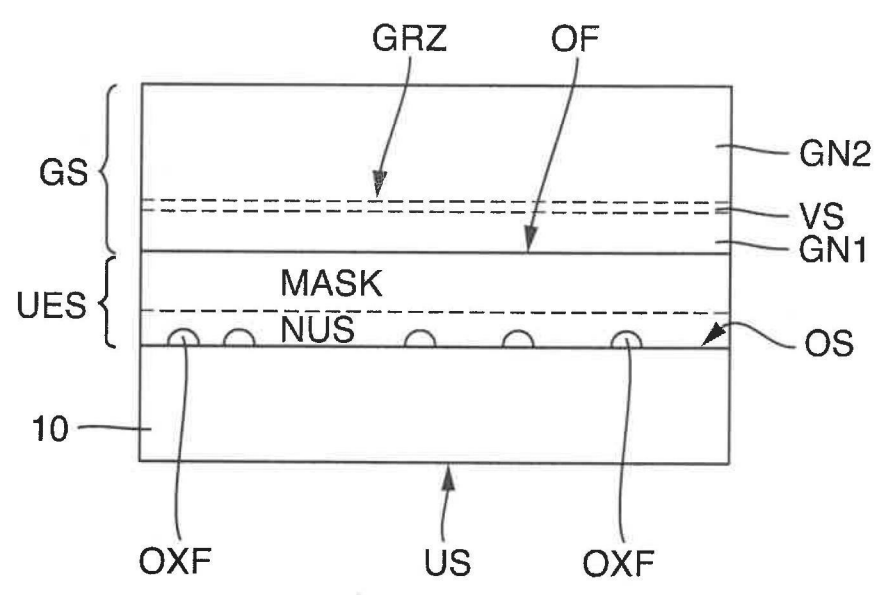
【發明圖式】



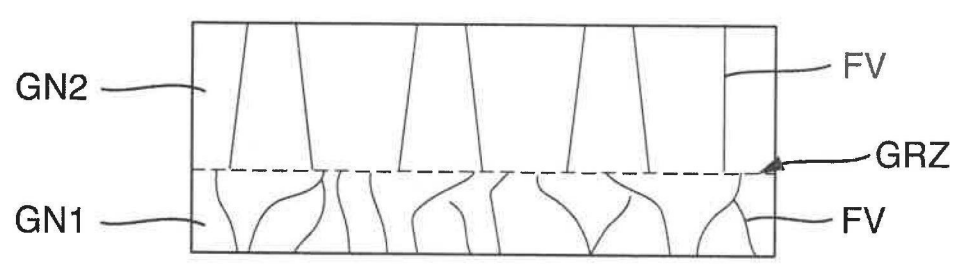
【圖1】



【圖2】



【圖3】



【圖4】