(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号
特開2025-88548
(P2025-88548A)

(43)公開日　令和7年6月11日(2025.6.11)

(51)国際特許分類			FI			テーマコード（参考）
H01L	*25/04*	*(2023.01)*	H01L	25/04	Z	5E336
H01L	*23/12*	*(2006.01)*	H01L	23/12	501B	
H01L	*21/60*	*(2006.01)*	H01L	21/60	321E	
H05K	*1/18*	*(2006.01)*	H05K	1/18	K	

審査請求　未請求　請求項の数　14　　ＯＬ　（全28頁）

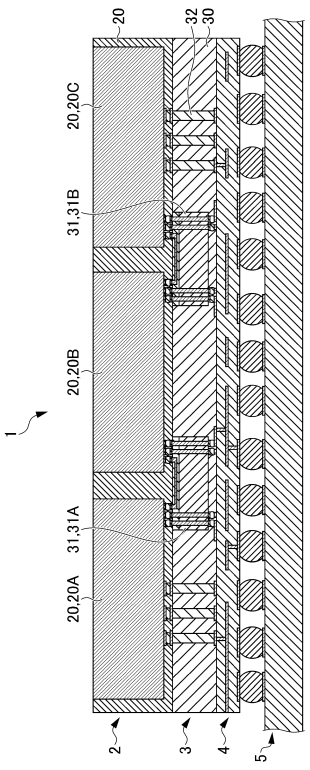
(21)出願番号　特願2023-203322(P2023-203322)
(22)出願日　令和5年11月30日(2023.11.30)

(71)出願人　523245687
Ｒａｐｉｄｕｓ株式会社
東京都千代田区麹町四丁目１番地
(74)代理人　100214938
弁理士　樋熊 政一
(74)代理人　100145090
弁理士　木村 佳宏
(72)発明者　野中 敏央
東京都千代田区麹町四丁目１番地　Ｒａｐｉｄｕｓ株式会社内

Ｆターム（参考）　5E336　AA04 AA12 BB17 BC15 CC31 DD19 EE03 GG09

(54)【発明の名称】　電子装置

(57)【要約】
【課題】配線層に対してブリッジを高い位置精度で実装することが可能な電子装置を提供すること。
【解決手段】本発明に係る電子装置１は、複数の電子部品２０（２０Ａ、２０Ｂ、２０Ｃ）間を電気接続するブリッジ３１（３１Ａ、３１Ｂ）と、配線を有する配線層４と、を備え、ブリッジ３１（３１Ａ、３１Ｂ）は、配線層４と金属接合されている。ブリッジ３１は、複数の電子部品２０同士を互いに電気接続するブリッジ配線３１１を有している。
【選択図】図１



【特許請求の範囲】
【請求項１】
複数の電子部品間を電気接続するブリッジと、
配線を有する配線層と、
を備え、
前記ブリッジは、前記配線層と金属接合されている、電子装置。
【請求項２】
複数の電子部品を備え、
前記複数の電子部品はそれぞれ、前記ブリッジと対向する第１対向部を有し、
前記ブリッジは、前記複数の電子部品の前記第１対向部と対向する第２対向部と、第２対向部の反対側に形成された第３対向部と、を有し、
前記ブリッジは、前記第２対向部から前記第３対向部まで貫通するブリッジ貫通電極をさらに有し、
前記ブリッジ貫通電極が、前記配線層と金属接合されている、請求項１に記載の電子装置。
【請求項３】
前記ブリッジは、複数の前記電子部品同士を互いに電気接続するブリッジ配線をさらに有する、請求項１または請求項２に記載の電子装置。
【請求項４】
前記ブリッジは、前記ブリッジ配線を絶縁するブリッジ絶縁層をさらに有する、請求項３に記載の電子装置。
【請求項５】
前記ブリッジ絶縁層は、有機絶縁層である、請求項４に記載の電子装置。
【請求項６】
前記複数の電子部品を有する電子部品層と、
前記ブリッジを有し、前記複数の電子部品と前記配線層とを電気接続する接続層とを備える、請求項２に記載の電子装置。
【請求項７】
前記ブリッジ貫通電極は、前記複数の電子部品と、前記配線層の前記配線とを電気接続する、請求項６に記載の電子装置。
【請求項８】
前記接続層は、前記ブリッジの周囲を覆う絶縁層を有し、
前記絶縁層には、前記電子部品層に対向する対向部から前記配線層に対向する対向部まで貫通し、前記電子部品と前記配線層の前記配線とを電気接続する接続層貫通電極が形成されている、請求項６に記載の電子装置。
【請求項９】
前記複数の電子部品は、互いに隣接するように並べて配置される、請求項６または請求項７に記載の電子装置。
【請求項１０】
前記電子部品層および前記接続層を積層方向視したとき、前記ブリッジは、前記複数の電子部品のそれぞれと重畳するように配置される、請求項６または請求項７に記載の電子装置。
【請求項１１】
前記複数の電子部品は、少なくとも第１電子部品と、第２電子部品と、第３電子部品と、を含み、
前記ブリッジは複数有し、
複数の前記ブリッジは、前記第１電子部品と前記第２電子部品とを互いに電気接続する第１ブリッジと、前記第２電子部品と前記第３電子部品とを互いに電気接続する第２ブリッジと、を含む、請求項１または請求項２に記載の電子装置。
【請求項１２】

前記ブリッジは、ガラス基材により形成されている、請求項１または請求項２に記載の電子装置。
【請求項１３】
前記ブリッジは、前記複数の電子部品の第１対向部と対向する第２対向部と、前記第２対向部の反対側に形成された第３対向部と、を有し、
前記ブリッジの少なくとも一部は、前記第２対向部から前記第３対向部まで透光可能な部材で構成され、
前記ブリッジは、アライメントマークを有する、請求項１２に記載の電子装置。
【請求項１４】
前記ブリッジは、前記複数の電子部品のいずれよりも小さい、請求項１または請求項２に記載の電子装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、電子装置に関する。
【背景技術】
【０００２】
特許文献１は、複数の半導体チップ同士を相互接続チップで接続する技術を開示する。
【先行技術文献】
【特許文献】
【０００３】
【特許文献１】特表２０２０－５２８２２０号公報
【発明の概要】
【発明が解決しようとする課題】
【０００４】
先行文献１は、ブリッジを固定する際の位置精度については考慮できていない。
【０００５】
本発明は、配線層に対してブリッジを高い位置精度で実装することが可能な電子装置を提供することを目的とする。
【課題を解決するための手段】
【０００６】
本発明に係る電子装置は、複数の電子部品間を電気接続するブリッジと、配線を有する配線層と、を備え、前記ブリッジは、前記配線層と金属接合されている。
【発明の効果】
【０００７】
本発明によれば、配線層に対してブリッジを高い位置精度で実装することが可能な電子装置を提供することができる。
【図面の簡単な説明】
【０００８】
【図１】本発明の一実施形態に係る電子装置の断面図である。
【図２】図１に示す電子装置を分解した断面図である。
【図３】一実施形態に係る電子装置を上面視した外観図である。
【図４Ａ】一実施形態に係る電子装置のブリッジの製造工程を示す図であり、ガラス基材準備工程を示す図である。
【図４Ｂ】ガラス基材に形成した貫通穴にビア埋めしてブリッジ貫通ビアの一部を形成するビア埋め工程を示す図である。
【図４Ｃ】ガラス基材上にブリッジ絶縁層を形成する絶縁膜形成工程を示す図である。
【図４Ｄ】ブリッジ絶縁層上にブリッジ配線を形成するブリッジ配線形成工程を示す図である。
【図４Ｅ】ブリッジ配線上にブリッジ絶縁層を形成する絶縁膜形成工程を示す図である。

【図４Ｆ】ブリッジ絶縁層に形成した開口部にビア埋めしてブリッジ貫通ビアを形成するビア埋め工程を示す図である。
【図４Ｇ】ブリッジ配線形成工程を示す図である。
【図４Ｈ】バンプ電極形成工程を示す図である。
【図５Ａ】一実施形態に係る電子装置の層積層工程を示す図であって、パネルキャリアにリリース層を形成するリリース層形成工程を示す図である。
【図５Ｂ】第１層ライン配線を形成する配線形成工程を示す図である。
【図５Ｃ】配線層と絶縁層を形成する配線層形成工程を示す図である。
【図５Ｄ】配線層上にブリッジを実装するブリッジ実装工程を示す図である。
【図５Ｅ】レジスト膜形成工程を示す図である。
【図５Ｆ】レジスト膜に形成した穴にビア埋めをしてピラーを形成するピラー形成工程を示す図である。
【図５Ｇ】レジスト膜を除去するレジスト膜除去工程を示す図である。
【図５Ｈ】ブリッジおよびピラーを絶縁層で覆うモールド工程を示す図である。
【図５Ｉ】絶縁層の表面を研削する研削工程を示す図である。
【図５Ｊ】薄膜金属による電極を形成する電極形成工程を示す図である。
【図５Ｋ】接続層上に電子部品を実装する電子部品実装工程を示す図である。
【図５Ｌ】電子部品を絶縁層で覆うモールド工程を示す図である。
【図５Ｍ】絶縁層の表面を研削する研削工程を示す図である。
【図５Ｎ】パネルキャリアを除去するパネルキャリア除去工程を示す図である。
【図５Ｏ】配線層にバンプ電極を形成するバンプ電極形成工程を示す図である。
【図６Ａ】本実施形態の変形例のブリッジを上面視した外観図である。
【図６Ｂ】本実施形態の変形例の接続層を上面視した外観図である。
【図６Ｃ】配線層上にブリッジを実装するブリッジ実装工程における、アライメント工程を示す図である。
【発明を実施するための形態】
【０００９】
以下、本発明の一実施形態に係る電子装置１について、図面を参照しながら説明する。
【００１０】
まず、図１および図２を参照して、一実施形態に係る電子装置１を説明する。図１は、本発明の一実施形態に係る電子装置１の断面図である。図２は、図１に示す電子装置１を分解した断面図である。なお、図１では、細部の構成要素の参照符号を省略している。
【００１１】
図１および図２に示すように、本実施形態に係る電子装置１は、電子部品層２と、接続層３と、ＲＤＬ（Ｒｅ－ｄｉｓｔｒｉｂｕｔｉｏｎ　ｌａｙｅｒ：再配線層）としての配線層４（以下、「配線層４」と記述する。）と、を備える。電子装置１は、基板５に実装される。
【００１２】
電子部品層２は、複数の電子部品２０としての第１電子部品２０Ａ、第２電子部品２０Ｂ、および第３電子部品２０Ｃを後述する絶縁層２１で覆うことにより形成される。電子部品層２は、電子部品２０によりデータを処理する。同様に、電子部品層２は、データおよびプログラムを記憶する。電子部品層２は、プログラムを実行する。電子部品層２は、信号処理を行う。電子部品層２は、通信を行う。電子部品層２は、センサーデバイスとのインターフェイスを行う。
【００１３】
以降の説明において、第１電子部品２０Ａ、第２電子部品２０Ｂ、および、第３電子部品２０Ｃを特定する必要がない場合は、第１電子部品２０Ａ、第２電子部品２０Ｂ、および、第３電子部品２０Ｃを単に「電子部品２０」と記述することがある。
【００１４】
接続層３は、１つまたは複数のブリッジ３１を後述する絶縁層３０で覆うことにより形

成される。接続層３は、電子部品層２と配線層４とを電気接続する。接続層３は、電子部品層２と配線層４との間に形成される。接続層３は、いわゆるインターポーザーとして機能してもよい。

【００１５】

本実施形態においては、複数のブリッジ３１として、第１ブリッジ３１Ａと、第２ブリッジ３１Ｂとを有する。以降の説明において、第１ブリッジ３１Ａ、第２ブリッジ３１Ｂを特定する必要がない場合は、第１ブリッジ３１Ａ、第２ブリッジ３１Ｂを単に「ブリッジ３１」と記述することがある。

【００１６】

配線層４は、電子部品層２から出力された信号を伝達する。配線層４は、電子部品層２および接続層３を物理的に支持する。配線層４は、電子部品層および／または接続層３に電荷供給を行う。配線層４は、接続層３に対して電子部品層２と反対側に配置される。

【００１７】

基板５は、電子部品層２、接続層３、および、配線層４を物理的に支持する。基板５は、配線基板として機能する。基板５は、配線層４に対して、電子部品層２および接続層３と反対側に配置される。基板５は、ガラスエポキシ基板であってもよいし、ガラス基材上に絶縁層と配線層を設けたものなどでもよい。

【００１８】

＜電子部品層＞

図１および図２に示すように、電子部品層２は、複数の電子部品２０と、絶縁層２１とを有する。本実施形態においては、複数の電子部品２０として、第１電子部品２０Ａと、第２電子部品２０Ｂと、第３電子部品２０Ｃと、を有する。

【００１９】

電子部品２０は、データを処理する。電子部品２０は、データおよびプログラムを記憶する。電子部品２０は、プログラムを実行する。電子部品２０は、信号処理を行う。電子部品２０は、通信を行う。電子部品２０は、センサーデバイスとのインターフェイスを行う。各電子部品２０は、異なる機能を実行してもよい。電子部品２０は、例えばロジックＩＣである。電子部品２０は、例えばＳｏＣ（Ｓｙｓｔｅｍ ｏｎ ａ ｃｈｉｐ）であってもよい。電子部品２０は、メモリＩＣを含んでいてもよい。電子部品は、例えばＤＤＲ（Ｄｏｕｂｌｅ Ｄａｔａ Ｒａｔｅ）、ＬＰＤＤＲ（Ｌｏｗ－Ｐｏｗｅｒ Ｄｏｕｂｌｅ Ｄａｔａ Ｒａｔｅ）、ＨＢＭ（Ｈｉｇｈ Ｂａｎｄｗｉｄｔｈ Ｍｅｍｏｒｙ）であってもよい。

【００２０】

電子部品２０は、複数の電子部品２０が互いに隣接するように並べて配置されてもよい。すなわち、電子部品層２には、第１電子部品２０Ａ、第２電子部品２０Ｂ、第３電子部品２０Ｃが並べて配置されてもよい。なお、複数の電子部品２０は３個に限らない。複数の電子部品は、２個であってもよいし、３個以上、あるいは４個以上であってもよい。

【００２１】

さらに具体的には、第１電子部品２０Ａと第２電子部品２０Ｂとは、互いに隣接するように並べて配置されてもよい。第２電子部品２０Ｂと第３電子部品２０Ｃとは、互いに隣接するように並べて配置されてもよい。以下、互いに隣接する第１電子部品２０Ａと第２電子部品２０Ｂに関する説明は、特に断らない限り、他の互いに隣接する第ｎ電子部品と第（ｎ＋１）電子部品に適用され得る。ここで、ｎは自然数である。

【００２２】

複数の電子部品２０を有することにより、電子装置１は、電子部品２０が１個の場合に比べて、多くの情報を処理でき、多くの機能を発揮できる。例えば、複数の電子部品２０が３個以上であれば、より多くの情報を処理でき、より多くの機能を発揮できる。

【００２３】

電子部品２０には、集積回路（ＩＣ：Ｉｎｔｅｇｒａｔｅｄ Ｃｉｒｃｕｉｔ）が形成される。複数の電子部品２０の具体例は、ＩＣチップ（半導体チップ）である。ＩＣチッ

プには、半導体素子が高密度に配置される。ＩＣチップは、一例として、図示しないチップ基板と、トランジスタと、チップ配線と、チップ絶縁層とを有する。

【００２４】

チップ基板は、ＩＣチップの基板である。トランジスタは、電子スイッチとして機能し、電圧の変化に応じて電流を制御する。トランジスタの一例は、ＭＯＳＦＥＴ（金属酸化物半導体効果トランジスタ：Ｍｅｔａｌ－Ｏｘｉｄｅ－Ｓｅｍｉｃｏｎｄｕｃｔｏｒ Ｆｉｅｌｄ－ｅｆｆｅｃｔ Ｔｒａｎｓｉｓｔｏｒ）である。チップ配線は、トランジスタその他のコンポーネント間で信号を伝達するための電子経路である。チップ配線は、一例として、導電性の金属（アルミニウムや銅）を材料として、微細なパターンが形成される。チップ絶縁層は、チップ基板、トランジスタ、および、チップ配線のショートを抑制する。

【００２５】

絶縁層２１は、トランジスタを含む電子部品２０の周囲を封止する。絶縁層２１は、一例として、エポキシ樹脂等の有機絶縁層である。有機絶縁層には、シリカやアルミナなどの無機粒子が含有されていても良い。無機粒子の含有により線膨張係数や弾性率をコントロールすることが可能になる。絶縁層２１は、モールド樹脂であってもよい。一例として、絶縁層２１は、ペレット状の材料をプランジャー内で加熱し軟化させた後、樹脂を金型内に押し込み、冷やして固めて成形するトランスファモールドにより形成され得る。また、液状や顆粒状のモールド樹脂を開いている金型内に予め供給しておき、金型を閉じ加熱加圧成型するコンプレッションモールドにより形成することもできる。絶縁層２１はビルドアップ樹脂フィルムをラミネートし加熱硬化することにより形成されてもよい。

【００２６】

電子部品２０は、第１対向部２００と、電子部品側電極２０１と、を有する。電子部品側電極２０１には、バンプ電極２０２と、バンプ電極２０３とが形成される。

【００２７】

第１対向部２００は、ブリッジ３１に対向する。具体的には、第１対向部２００は、電子部品層２の絶縁層２１を介してブリッジ３１に対向する。第１対向部２００は、ブリッジ３１に対向する面であってもよい。具体的には、第１対向部２００は、電子部品層２の絶縁層２１を介してブリッジ３１に対向する面であってもよい。第１対向部２００は、図１に示す電子装置１が水平面に載置された場合における電子部品２０の下面であってもよい。

【００２８】

電子部品側電極２０１は、電子部品２０に入出力される電流および信号の入出力端子である。電子部品側電極２０１は、第１対向部２００に形成される。電子部品側電極２０１は、一例として、銅、銅アルミニウム合金、錫、錫銀合金、錫銅銀合金もしくこれらの積層体や混合物で形成される。電子部品側電極２０１は、バンプ電極２０２を介して、後述する接続層３のピラー３２と電気接続する。電子部品側電極２０１は、バンプ電極２０３を介して、後述する接続層３のブリッジ３１と電気接続する。

【００２９】

バンプ電極２０２およびバンプ電極２０３は、電子部品側電極２０１に形成される。バンプ電極２０２およびバンプ電極２０３は、一例として、はんだにより形成される。バンプ電極２０２およびバンプ電極２０３は、銅、銀、金、錫、これらの合金により形成されてもよい。本実施形態で説明される他のバンプ電極も同様の素材で形成されてもよい。

【００３０】

接続層３は、絶縁層３０と、ブリッジ３１と、接続層貫通電極としてのピラー３２とを有する。

【００３１】

絶縁層３０は、ブリッジ３１の周囲を封止する。絶縁層３０は、一例として、エポキシ樹脂等の有機絶縁層である。有機絶縁層には、シリカやアルミナなどの無機粒子が含有されていても良い。無機粒子の含有により線膨張係数や弾性率をコントロールすることが可

能になる。絶縁層３０は、モールド樹脂であってもよい。一例として、絶縁層３０は、ペレット状の材料をプランジャー内で加熱し軟化させた後、樹脂を金型内に押し込み、冷やして固めて成形するトランスファモールドにより形成され得る。また、液状や顆粒状のモールド樹脂を開いている金型内に予め供給しておき、金型を閉じ加熱加圧成型するコンプレッションモールドにより形成することもできる。絶縁層３０はビルドアップ樹脂フィルムをラミネートし加熱硬化することにより形成されてもよい。

【００３２】

ブリッジ３１は、電子部品２０と電気接続する。ブリッジ３１は、２個以上であってもよい。本実施形態においては、複数のブリッジ３１として、第１ブリッジ３１Ａと、第２ブリッジ３１Ｂとを有する。複数のブリッジは、３個以上であってもよい。

【００３３】

本実施形態によれば、電子装置１は、ブリッジ３１が１個の場合に比べて、より多くの情報を処理できる。

【００３４】

ブリッジ３１は、互いに隣接する複数の電子部品２０同士を互いに電気接続する。すなわち、第１ブリッジ３１Ａ（第ｎブリッジ）は、互いに隣接する第１電子部品２０Ａ（第ｎ電子部品）と第２電子部品２０Ｂ（第（ｎ＋１）電子部品）同士を互いに電気接続する。さらに、第２ブリッジ３１Ｂ（第（ｎ＋１）ブリッジ）は、互いに隣接する第２電子部品２０Ｂ（第（ｎ＋１）電子部品）と第３電子部品２０Ｃ（第（ｎ＋２）電子部品）同士を互いに電気接続してもよい。

【００３５】

ピラー３２は、接続層３における、電子部品層２に対向する対向部３３から配線層４に対向する対向部３４まで貫通し、電子部品２０と配線層４の配線とを電気接続する。ピラー３２は、絶縁層３０に形成されている。

【００３６】

ピラー３２は、電子部品層２と配線層４とを直接に電気接続する。ピラー３２は、絶縁層３０を電子部品層２に対向する面（対向部３３）から配線層４に対向する面（対向部３４）まで貫通して立設して形成される。ピラー３２は円柱様の形状に形成され、空洞が形成される。空洞の内周面には、導電体が形成される。空洞内に、導電体が充填されていてもよい。導電体の一例は、メッキ法で形成された銅である。

【００３７】

ピラー３２は、配線層４側の対向部３４に表出する表面としての表出部を有する。ピラー３２の配線層４側の表出部は、接続層３と配線層４とが結合された際、後述する配線層４の第４対向部４０に形成された第３層ライン配線４６と電気接続される。

【００３８】

ピラー３２は、電子部品層２側の対向部３３に表出する表面としての表出部を有する。ピラー３２の電子部品層２側の表出部は、ピラー電極３２０によって覆われていてもよい。ピラー電極３２０は、例えば導電性の薄膜である。ピラー電極３２０は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ピラー３２の電子部品層２側の表出部を、ピラー電極３２０としてもよい。電子装置１の製造工程において、電子部品層２が接続層３と接合されると、接続層３のピラー電極３２０は、電子部品層２のバンプ電極２０２と電気接続する。ピラー３２は、例えば電子部品２０の電源線またはグランド線として用いられる。

【００３９】

ブリッジ３１は、ガラス基材３１０と、ブリッジ配線部を構成するブリッジ配線３１１およびブリッジ絶縁層３１２と、第２対向部３１３と、第３対向部３１４と、ブリッジ貫通電極としてのブリッジ貫通ビア３１５とを有する。ブリッジ３１は、ブリッジ側第１電極３１６と、ブリッジ側第２電極３１７とをさらに有する。

【００４０】

ブリッジ３１は、ガラス基材３１０で形成される。ガラス基材３１０は、電気的な信頼

性の観点からアルカリ成分を含まない無アルカリガラスや石英ガラスなどを用いることが好ましい。また、ガラス基材３１０としては、電子部品層２、接続層３、配線層４、基板５の物性との関係から信頼性の観点で線膨張係数や弾性率が適切な値であるものを選ぶことも好ましい。

【００４１】

シリコンの比誘電率は、一例として、１２である。無アルカリガラスの比誘電率は、一例として、５．８である。一例として、石英ガラスの比誘電率は３．９である。誘電損失は、比誘電率に比例する。そのため、比誘電率が大きいほど誘電損失も大きい。従って、複数の電子部品２０を電気接続するブリッジ３１は、シリコンで形成された場合に比べて、ガラス基材３１０で形成された場合の方が誘電損失を抑えることができる。

【００４２】

誘電損失は、複数の電子部品２０同士の情報伝達において、一例として、信号減衰、帯域幅の制限、遅延の増加、信号の歪みなどの影響を及ぼす。

【００４３】

誘電損失は、信号のエネルギーを吸収し、減衰させる。その結果、信号は配線を進むごとに弱まり、信号品質が低下する。信号減衰は、情報伝送距離を制限する要因となる。

【００４４】

誘電損失の高い配線では、信号の周波数成分がより速く減衰する。そのため、帯域幅が制限されることがある。誘電損失の高い配線では、高周波信号が伝送路内で劣化し易くなり、高速データ通信に影響を及ぼすことがある。

【００４５】

誘電損失が大きい配線では、信号の伝送速度が遅くなることがある。信号が配線内で吸収されるエネルギーを補充するのに時間がかかるからである。信号の遅延が大きくなると、通信の信頼性が低下する。

【００４６】

誘電損失により、信号が伝送中に歪むことがある。大きい誘電損失は、信号の振幅、位相、波形に影響を与え、信号の正確性を損なう。

【００４７】

ブリッジ配線３１１は、複数の電子装置１同士を互いに電気接続する。ブリッジ配線３１１は、例えば銅配線である。

【００４８】

本実施形態によれば、電子部品層２に配置された複数の電子部品２０同士の電力および情報のやりとりを、ブリッジ配線３１１を介して直接行うことができる。

【００４９】

ブリッジ絶縁層３１２は、ブリッジ配線３１１を絶縁する。

【００５０】

ブリッジ絶縁層３１２を有することにより、複数のブリッジ配線３１１間のショートの発生や、ブリッジ配線３１１とブリッジ貫通ビア３１５との間のショートの発生を抑制できる。

【００５１】

ブリッジ絶縁層３１２は、ブリッジ配線３１１を封止する。ブリッジ絶縁層３１２は、ガラス基材３１０の電子部品層２側、すなわち第２対向部３１３の近傍に形成される。

【００５２】

本実施形態においては、ブリッジ配線３１１を挟むように、複数のブリッジ絶縁層３１２が積層されている。なお、ブリッジ配線部を、複数層のブリッジ配線３１１を有する多層配線構造で形成してもよい。多層配線構造においては、複数層のブリッジ絶縁層３１２と複数層のブリッジ配線３１１を有し、ブリッジ絶縁層３１２とブリッジ配線３１１が交互に積層される。これにより、複数の電子部品２０の間を、多数の配線を用いて信号伝送することができる。よって、電子部品２０および配線の密度を向上させることができる。なお、ブリッジ配線３１１は、ガラス基材３１０上に直接配置されていてもよい。また、

ブリッジ配線３１１は、ブリッジ３１の最外表面に配置されていてもよい。

【００５３】

なお、ブリッジ絶縁層３１２およびブリッジ配線３１１によるブリッジ配線部は、ガラス基材３１０の配線層４側、すなわち第３対向部３１４近傍にも形成されていてもよい。この場合は、ブリッジ３１にビアを形成し、ブリッジ３１の第２対向部３１３に形成されたブリッジ側第１電極３１６と、第３対向部３１４近傍に形成されたブリッジ配線３１１を電気接続する。これによっても、電子部品２０および配線の密度を向上させることができる。

【００５４】

ブリッジ絶縁層３１２は、有機絶縁層であってもよい。ブリッジ絶縁層３１２は、一例として、感光性樹脂材料としてのポリイミド樹脂等の樹脂材料であってもよい。樹脂材料により形成された有機絶縁層は、一般的に比誘電率が低い。よって、ブリッジ絶縁層３１２として有機絶縁層を用いることにより、さらに誘電損失を抑えることができる。また、有機絶縁層を用いることにより、ブリッジ配線３１１の厚膜化に伴ってブリッジ絶縁層３１２も厚くすることが可能であり、この場合であっても、製造コストを抑えることができる。ブリッジ配線３１１の厚膜化は、配線の導体抵抗を低くする上で有効である。有機絶縁層は、例えばスピンコートにより成膜される。有機絶縁層の比誘電率は、シリコンの比誘電率よりも低くてもよい。有機絶縁層の比誘電率は、ガラス基材３１０を構成するガラス材料の比誘電率よりも低くてもよい。有機絶縁層の比誘電率は、例えば１０以下であることが好ましく、５以下であることがより好ましい。

【００５５】

ブリッジ絶縁層３１２は、無機絶縁層であってもよい。ブリッジ絶縁層３１２は、一例として、二酸化ケイ素（SiO_2）であってもよい。二酸化ケイ素等の無機絶縁層は、例えば化学気相堆積法（ＣＶＤ：Ｃｈｅｍｉｃａｌ　Ｖａｐｏｒ　Ｄｅｐｏｓｉｔｉｏｎ）により成膜される。

【００５６】

ブリッジ３１の第２対向部３１３は、複数の電子部品２０のそれぞれの第１対向部２００に対向する。すなわち、第２対向部３１３は、第１電子部品２０Ａ、第２電子部品２０Ｂ、および、第３電子部品２０Ｃのそれぞれの第１対向部２００に対向する。第２対向部３１３は、図１に示す電子装置１が水平面に載置された場合におけるブリッジ３１の上面であってもよい。

【００５７】

第１対向部２００と第２対向部３１３とは電気接続される。具体的には、第１電子部品２０Ａの第１対向部２００は、バンプ電極２０３を介して、ブリッジ３１の第２対向部３１３に形成されたブリッジ側第１電極３１６と電気接続される。第２電子部品２０Ｂの第１対向部２００は、バンプ電極２０３を介して、ブリッジ３１の第２対向部３１３に形成されたブリッジ側第１電極３１６と電気接続される。なお、第１電子部品２０Ａの第１対向部２００は、バンプ電極２０２を介して、接続層３の電子部品層２側の対向部３３に形成されたピラー電極３２０と電気接続される。

【００５８】

ブリッジ３１の第３対向部３１４は、ブリッジ３１に対してブリッジ３１の第２対向部３１３と反対側に形成される。第３対向部３１４は、配線層４と対向する。具体的には、第３対向部３１４は、絶縁層３０を介して配線層４と対向する。第３対向部３１４は、図１に示す電子装置１が水平面に載置された場合におけるブリッジ３１の下面であってもよい。

【００５９】

さらに詳説すると、ブリッジ配線３１１は、本実施形態に係る電子装置１を水平面に載置した場合に、ブリッジ絶縁層３１２の内部を水平方向に延びて形成され、さらに水平方向両端部において電子部品層２の電子部品２０側に屈曲し第２対向部３１３に表出するまで延びて形成される。ここで、水平方向とは第２対向部３１３の表面と平行な方向である

。
【００６０】
別言すると、ブリッジ配線３１１は、本実施形態に係る電子装置１を水平面に載置した場合に、ブリッジ絶縁層３１２の内部を第１電子部品２０Ａの鉛直方向下部から第２電子部品２０Ｂの鉛直方向下部まで延びて形成される。ブリッジ配線３１１は、第１電子部品２０Ａ側の端部で屈曲し、第２対向部３１３に表出するまで延びて形成される。ブリッジ配線３１１は、第２電子部品２０Ｂ側の端部で屈曲し、第２対向部３１３に表出するまで延びて形成される。
【００６１】
第１電子部品２０Ａから出力された電流および情報は、電子部品側電極２０１のバンプ電極２０３から、ブリッジ３１の第１電子部品２０Ａ側に形成されたブリッジ側第１電極３１６の後述のブリッジ電極３１６０を介してブリッジ配線３１１に送信される。第２電子部品２０Ｂは、ブリッジ配線３１１に送信された電流および情報を、ブリッジ３１の第２電子部品２０Ｂ側に形成されたブリッジ側第１電極３１６のブリッジ電極３１６０から、第２電子部品２０Ｂの電子部品側電極２０１のバンプ電極２０３を介して受信する。
【００６２】
同様に、第２電子部品２０Ｂから出力された電流および情報は、電子部品側電極２０１のバンプ電極２０３から、ブリッジ３１の第２電子部品２０Ｂ側に形成されたブリッジ側第１電極３１６のブリッジ電極３１６０を介してブリッジ配線３１１に送信される。第１電子部品２０Ａは、ブリッジ配線３１１に送信された電流および情報を、ブリッジ３１の第１電子部品２０Ａ側に形成されたブリッジ側第１電極３１６のブリッジ電極３１６０から、第１電子部品２０Ａの電子部品側電極２０１のバンプ電極２０３を介して受信する。
【００６３】
ブリッジ貫通ビア３１５は、電子部品層２と配線層４とを直接に電気接続する。ブリッジ貫通ビア３１５は、電子部品層２に対向する第２対向部３１３から配線層４に対向する第３対向部３１４まで貫通して形成される。ブリッジ貫通ビア３１５は円柱様の形状に形成され、空洞が形成される。空洞の内周面は、導電体が形成される。空洞内に、導電体が充填されていてもよい。導電体の一例は、メッキ法で形成された銅である。
【００６４】
ブリッジ貫通ビア３１５は、第２対向部３１３から第３対向部３１４まで貫通する直線状のストレートビア電極であることが好ましい。すなわち、ブリッジ貫通ビア３１５は、ガラス基材３１０およびブリッジ絶縁層３１２を直線状に貫通するストレートビア電極であることが好ましい。これにより、ブリッジ３１を介して電子部品２０と配線層４とを電気接続する際の配線長を短くすることができる。この構成は、電子部品２０としてＨＢＭが用いられる場合などに特に有効である。ＨＢＭは、信号線の接点が密集して配置されおり、その部分の近傍に、電源線の接点およびグランド線の接点も配置されている。このような場合においても、ブリッジ配線３１１を信号線として用いて、複数の電子部品２０同士を短い配線長で互いに電気接続しつつ、ブリッジ貫通ビア３１５を電源線またはグランド線として用いて、電子部品２０と配線層４を短い配線長で電気接続することができる。
【００６５】
第２対向部３１３には、ブリッジ側第１電極３１６が形成される。すなわち、ブリッジ側第１電極３１６は、ブリッジ３１の第２対向部３１３に形成される。ブリッジ側第１電極３１６は、電子部品層２の電子部品２０のバンプ電極２０３と電気接続される。
【００６６】
ブリッジ側第１電極３１６は、ブリッジ電極３１６０と、ビア電極３１６１とを含む。
【００６７】
ブリッジ電極３１６０は、例えば、ブリッジ絶縁層３１２に封止されたブリッジ配線３１１から電子部品２０側に延びて第２対向部３１３に表出した表面としての表出部を導電可能に覆う導電性の薄膜により構成される。ブリッジ電極３１６０は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ブリッジ配線３１１の第２対向部３１３側

の表出部を、ブリッジ電極３１６０としてもよい。
【００６８】
ビア電極３１６１は、例えば、ブリッジ貫通ビア３１５から電子部品２０側に延びて第３対向部３１４に表出した表面としての表出部を覆う導電性の薄膜により構成される。ビア電極３１６１は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ブリッジ配線３１１の第２対向部３１３側の表出部を、ビア電極３１６１としてもよい。
【００６９】
第３対向部３１４には、ブリッジ側第２電極３１７が形成される。すなわち、ブリッジ側第２電極３１７は、ブリッジ３１の第３対向部３１４に形成される。ブリッジ側第２電極３１７は、配線層４の第３層ライン配線４６と電気接続される。
【００７０】
ブリッジ側第２電極３１７は、ビア電極３１７０と、バンプ電極３１７１とを含む。
【００７１】
ビア電極３１７０は、例えば、ブリッジ貫通ビア３１５から配線層４側に延びて第３対向部３１４に表出した表面としての表出部を覆う導電性の薄膜により構成される。ビア電極３１７０は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ブリッジ配線３１１の第３対向部３１４側の表出部を、ビア電極３１７０としてもよい。
【００７２】
ビア電極３１７０にはバンプ電極３１７１が形成される。
【００７３】
＜配線層＞
配線層４は、第４対向部４０と、第５対向部４１と、第１層ライン配線４２と、第１絶縁層４３と、第２層ライン配線４４と、第２絶縁層４５と、第３層ライン配線４６と、第１層ビア配線４７と、第２層ビア配線４８と、バンプ電極４９とを有する。
【００７４】
第４対向部４０は、ブリッジ３１の第３対向部３１４に対向する。具体的には、第４対向部４０は、接続層３の絶縁層３０を介してブリッジ３１に対向する。第４対向部４０は、ブリッジ３１に対向する面であってもよい。第４対向部４０は、接続層３の絶縁層３０を介してブリッジ３１に対向する面であってもよい。第４対向部４０は、図１に示す電子装置１が水平面に載置された場合における配線層４の上面であってもよい。
【００７５】
配線層４の第４対向部４０と接続層３のブリッジ３１の第３対向部３１４とは電気接続される。具体的には、配線層４の第４対向部４０の第３層ライン配線４６が、接続層３のブリッジ３１に形成されたビア電極３１７０と電気接続される。第１電子部品２０Ａ側に形成されたブリッジ側第２電極３１７のビア電極３１７０は、配線層４の第３層ライン配線４６と電気接続される。第２電子部品２０Ｂ側に形成されたブリッジ側第２電極３１７のビア電極３１７０は、配線層４の第３層ライン配線４６と電気接続される。このとき、フリップチップ実装により、ブリッジ３１は、配線層４と金属接合される。これにより、非常に高い位置決め精度でブリッジ３１を実装することができる。
【００７６】
第５対向部４１は、配線層４に対して配線層４の第４対向部４０と反対側に形成される。第５対向部４１は、基板５と対向する。具体的には、第５対向部４１は、第５対向部４１に形成されたバンプ電極４９を介して基板５と対向する。第５対向部４１は、図１に示す電子装置１が水平面に載置された場合における配線層４の下面であってもよい。
【００７７】
第１層ライン配線４２は、配線層４の第５対向部４１に形成される。第１層ライン配線４２は、一例として、銅配線により形成され得る。
【００７８】
第１絶縁層４３は、第１層ライン配線４２と、第１層ビア配線４７と、第２層ライン配線４４とを絶縁する。第１絶縁層４３は、図１に示す電子装置１が水平面に載置された場

合における第１層ライン配線４２の上部に形成される。第１絶縁層４３は、一例として、ポリイミド、ポリベンゾオキサゾール、ベンゾシクロブテンなどの樹脂により形成され得る。これらの樹脂が感光性機能を有する場合は、フォトリソグラフィ法により、ビア（開口部）を設け、金属などの導電材料で埋めることにより、樹脂材料の上下に形成されている配線層を電気的に接続することもできる。樹脂材料が感光性でない場合は、レーザー光照射やドライエッチングでビア開口を行うこともできる。

【００７９】

第２層ライン配線４４は、第１絶縁層４３において、第１層ライン配線４２と反対側に積層される。第２層ライン配線４４は、本実施形態に係る電子装置１において、複数の電子部品２０を実装する場合に、電子部品２０および配線の密度を向上させるために形成される。第２層ライン配線４４は、図１に示す電子装置１が水平面に載置された場合における第１絶縁層４３の上部に積層される。第２層ライン配線４４は、第１層ライン配線４２と同様の組成により形成され得る。

【００８０】

第２絶縁層４５は、第２層ライン配線４４と、第２層ビア配線４８と、第３層ライン配線４６とを絶縁する。第２絶縁層４５は、図１に示す電子装置１が水平面に載置された場合における第２層ライン配線４４の上部に積層される。第２絶縁層４５は、第１絶縁層４３と同様の組成により形成され得る。

【００８１】

第３層ライン配線４６は、配線層４の第４対向部４０に形成される。第３層ライン配線４６は、接続層３と配線層４とが接合された場合、接続層３に形成されたピラー３２の配線層４側の表出部と電気接続される。第３層ライン配線４６は、接続層３と配線層４とが接合された場合、ブリッジ３１のブリッジ側第２電極３１７と電気接続される。第３層ライン配線４６は、図１に示す電子装置１が水平面に載置された場合における第２絶縁層４５の上部に積層される。第３層ライン配線４６は、第１層ライン配線４２および第２層ライン配線４４と同様の組成により形成され得る。

【００８２】

第１層ビア配線４７は、第１層ライン配線４２と第２層ライン配線４４とを電気接続する。第１層ビア配線４７は、図１に示す電子装置１が水平面に載置された場合、第１層ライン配線４２から鉛直方向に第２層ライン配線４４まで延びて形成される。

【００８３】

第２層ビア配線４８は、第２層ライン配線４４と第３層ライン配線４６とを電気接続する。第２層ビア配線４８は、図１に示す電子装置１が水平面に載置された場合、第２層ライン配線４４から鉛直方向に第３層ライン配線４６まで延びて形成される。

【００８４】

バンプ電極４９は、配線層４と基板５とを電気接続する。バンプ電極４９は、配線層４と基板５とが結合された場合に、配線層４の第１層ライン配線４２と基板５の不図示の配線とを電気接続する。バンプ電極４９は、第５対向部４１に形成される。

【００８５】

＜電子部品とブリッジの重畳＞

次に、図１および図２に加え、図３を参照して、引き続き、本実施形態に係る電子装置１を説明する。図３は、本実施形態に係る電子装置１を上面視した外観図である。

【００８６】

図３は、本実施形態に係る電子装置１が備える、第１電子部品２０Ａと、第２電子部品２０Ｂと、第３電子部品２０Ｃと、第１ブリッジ３１Ａと、第２ブリッジ３１Ｂとを示している。

【００８７】

図３に示すように、本実施形態に係る電子装置１を水平面に載置し、電子部品層２および接続層３を積層方向視したとき、ブリッジ３１は、複数の電子部品２０のそれぞれと重畳するように配置される。

【００８８】
本実施形態によれば、電子部品層２において電子部品２０を密集させて配置させることができる。従って、規定寸法の電子装置１において、電子部品２０が処理できる情報量を増やすことができる。
【００８９】
別言すれば、本実施形態に係る電子装置１を水平面に載置し、鉛直方向に上面視した場合、第１電子部品２０Ａの一部と第１ブリッジ３１Ａの一部とが重畳する。同じく、第２電子部品２０Ｂの一部と第１ブリッジ３１Ａの一部とが重畳する。同じく、第２電子部品２０Ｂの一部と第２ブリッジ３１Ｂの一部とが重畳する。同じく、第３電子部品２０Ｃの一部と第２ブリッジ３１Ｂの一部とが重畳する。
【００９０】
さらに詳しくは、図２に示すように、本実施形態に係る電子装置１を水平面に載置し、鉛直方向に上面視した場合、第１電子部品２０Ａの電子部品側電極２０１と第１ブリッジ３１Ａのブリッジ側第１電極３１６とが重畳する。同様に、第２電子部品２０Ｂの電子部品側電極２０１と第１ブリッジ３１Ａのブリッジ側第１電極３１６とが重畳する。同様に、第２電子部品２０Ｂの電子部品側電極２０１と、第２ブリッジのブリッジ側第１電極３１６とが重畳する。同様に、第３電子部品２０Ｃの電子部品側電極２０１と、第２ブリッジ３１Ｂのブリッジ側第１電極３１６とが重畳する。以下同様である。
【００９１】
このように構成することにより、図１に示すように電子部品層２と接続層３とを接合させると、第１電子部品２０Ａの電子部品側電極２０１のバンプ電極２０３と、第１ブリッジ３１Ａのブリッジ側第１電極３１６のブリッジ電極３１６０およびビア電極３１６１とが電気接続される。同様に、第２電子部品２０Ｂの電子部品側電極２０１のバンプ電極２０３と、第１ブリッジ３１Ａのブリッジ側第１電極３１６のブリッジ電極３１６０およびビア電極３１６１とが電気接続される。
【００９２】
ブリッジ３１は、当該ブリッジに接続される複数の電子部品２０のいずれよりも小さくてもよい。具体的には、第１ブリッジ３１Ａは、第１電子部品２０Ａよりも小さく、かつ第２電子部品２０Ｂよりも小さい。例えば、本実施形態に係る電子装置１を水平面に載置し、電子部品層２および接続層３を積層方向視したとき、第１ブリッジ３１Ａの面積は、第１電子部品２０Ａの面積および第２電子部品２０Ｂの面積よりも小さい。すなわち、平面視したときの第１ブリッジ３１Ａの面積は、平面視したときの第１電子部品２０Ａの面積および第２電子部品２０Ｂの面積のいずれの面積よりも小さい。
【００９３】
本実施形態によれば、配線層４内における、ガラス基材３１０を用いるブリッジ３１が占める割合を減らすことができるため、コストの上昇を抑制することができる。
【００９４】
＜ブリッジの製造工程＞
次に、図４Ａ～図４Ｈを参照して、本実施形態に係る電子装置１の製造プロセスを説明する。図４Ａ～図４Ｈは、一実施形態に係る電子装置１のブリッジ３１の製造工程を示す図である。
【００９５】
図４Ａは、ガラス基材３１０を準備するガラス基材準備工程を示す図である。図４Ａに示すように、まず、ガラス基材３１０が準備される。ガラス基材３１０は、例えばガラスウェハーである。なお、実際には、図４Ｈに示される工程まで終了した後、ダイシングにより１つのブリッジ３１のチップサイズにカットされてチップ化されるが、図４Ａ～４Ｈでは、説明の便宜上、１つのブリッジ３１のサイズのガラス基材３１０を示して説明する。
【００９６】
図４Ｂは、ガラス基材３１０に貫通穴を形成する貫通穴形成工程後に、形成した貫通穴

にビア埋めしてブリッジ貫通ビア３１５の一部を形成するビア埋め工程を示す図である。図４Ｂに示すように、ガラス基材３１０の第１主面３１０Ａから第２主面３１０Ｂ（ブリッジ３１の第３対向部３１４）までを貫通するように、貫通穴を形成する。貫通穴は、例えばレーザー加工により形成される。レーザー加工後にフッ酸で貫通穴表面をエッチングして平滑化することも好ましい。貫通穴は、スパッタリング成膜や無電解めっき等でシード層を形成した後に電解メッキで銅などの金属をその上に形成し、低抵抗となる導電化処理を行う。貫通穴内壁面のみに金属層を形成してもよく、穴全体を金属で埋めてもよい。これにより、ブリッジ貫通ビア３１５の少なくとも一部としてのビア電極が形成される。

【００９７】

図４Ｃは、ガラス基材３１０の第１主面３１０Ａにブリッジ絶縁層３１２を形成する絶縁膜形成工程を示す図である。図４Ｃに示すように、ガラス基材３１０の第１主面３１０Ａにブリッジ絶縁層３１２を形成する。ブリッジ絶縁層３１２は、例えばスピンコートにより有機絶縁層を成膜することにより形成される。有機絶縁膜層材料としては、ポリイミド、ポリベンゾオキサゾール、ベンゾシクロブテンなどを用いることができる。あるいは、ＣＶＤ等によりSiO_2等の無機絶縁層を成膜することにより形成される。

【００９８】

図４Ｄは、ブリッジ絶縁層３１２上にブリッジ配線３１１を形成するブリッジ配線形成工程を示す図である。図４Ｄに示すように、ガラス基材３１０の第１主面３１０Ａ側において、ブリッジ絶縁層３１２の上にさらにブリッジ配線３１１を形成する。ブリッジ配線３１１は、一例として、アディティブ法により形成される。アディティブ法は、一例として、ブリッジ絶縁層３１２にレジストを形成後、無電解めっきでブリッジ配線３１１を形成する（フルアディティブ法）。ブリッジ配線３１１として、例えば銅配線が用いられる。

【００９９】

図４Ｅは、ブリッジ配線３１１上にブリッジ絶縁層３１２を形成する絶縁膜形成工程を示す図である。図４Ｅに示すように、ブリッジ絶縁層３１２に積層されたブリッジ配線３１１上に、さらにブリッジ絶縁層３１２を形成し、ブリッジ絶縁層３１２でブリッジ配線３１１を封止する。なお、図４Ｄの工程と図４Ｅの工程を繰り返して、ブリッジ配線部を、複数層のブリッジ配線３１１を有する多層配線構造で形成してもよい。この場合、ブリッジ配線部は、複数層のブリッジ絶縁層３１２と複数層のブリッジ配線３１１を有し、ブリッジ絶縁層３１２とブリッジ配線３１１が交互に積層される。これにより、複数の電子部品２０の間を、多数の配線を用いて信号伝送することができる。

【０１００】

図４Ｆは、ブリッジ絶縁層３１２に開口部を形成する開口部形成工程後に、形成した開口部にビア埋めしてブリッジ貫通ビア３１５を形成するビア埋め工程を示す図である。ブリッジ絶縁層３１２を構成する樹脂材料が感光性機能を有する場合は、フォトリソグラフィ法によりビア（開口部）を設け、金属などの導電材料で埋める。導電材料が、ガラス基材３１０の図示しないビア電極と接続されることにより、ブリッジ貫通ビア３１５が形成される。なお、樹脂材料が感光性でない場合は、レーザー光照射やドライエッチングでビア開口を行うこともできる。一例として、ビア（開口部）を形成後、まず、スパッタリングにより、ビアの内面にシード層を成膜する。シード層としては、例えばチタン膜が用いられる。その後、電解めっきによりビア埋めが行われ、ブリッジ貫通ビア３１５が形成される。ブリッジ貫通ビア３１５としてのビア電極は、例えば銅によって形成される。なお、この後、ブリッジ３１の表面がＣＭＰにより研磨され、ビア埋め工程時に形成された余分な金属部分が除去される。そして、ＣＭＰにより研磨された第１主面３１０Ａ側の表面は、ブリッジ３１の第２対向部３１３となる。なお、ガラス基材３１０の第２主面３１０Ｂは、ブリッジ３１の第３対向部３１４となる。

【０１０１】

図４Ｇは、ブリッジ配線形成工程を示す図である。図４Ｇに示すように、ブリッジ配線３１１が第２対向部３１３から露出するようにブリッジ配線３１１を追加形成する。この

追加で形成される配線は、例えばダマシン法またはセミアディティブ法により形成される。これにより、水平方向両端部において屈曲して、端部が第２対向部３１３に表出するブリッジ配線３１１が形成される。

【０１０２】

図４Ｈは、バンプ電極形成工程を示す図である。図４Ｈに示すように、ブリッジ貫通ビア３１５の第３対向部３１４側にブリッジ側第２電極３１７を形成する。すなわち、ブリッジ貫通ビア３１５の第３対向部３１４側の表出部に、シード層としてのビア電極３１７０を形成し、さらにビア電極３１７０にバンプ電極３１７１を形成する。なお、シード層の形成は省略してもよい。その後、ダイシングによりチップサイズにカットされて、バンプ電極が形成されたブリッジ３１が完成する。

【０１０３】

＜電子装置の積層工程＞

次に、図５Ａ～図５Ｏを参照して、一実施形態に係る電子装置１の積層工程を説明する。図５Ａ～図５Ｏは、一実施形態に係る電子装置１の積層工程を示す図である。

【０１０４】

図５Ａは、パネルキャリア準備工程により準備されたパネルキャリア１００に、リリース層１０２を形成するリリース層形成工程を示す図である。図５Ａに示すように、土台となるパネルキャリア１００にリリース層１０２を形成する。

【０１０５】

図５Ｂは、リリース層１０２に第１層ライン配線４２を形成する配線形成工程を示す図である。図５Ｂに示すように、リリース層１０２に銅層を形成し、第１層ライン配線４２を形成する。パターニングされた第１層ライン配線４２は、一例として、ダマシン法またはセミアディティブ法により形成される。

【０１０６】

図５Ｃは、リリース層１０２上に配線層４を形成する配線層形成工程を示す図である。図５Ｃに示すように、リリース層１０２の上に配線層４を積層する。

【０１０７】

配線層４は、一例として、第１層ライン配線４２上に、第１絶縁層４３、第２層ライン配線４４、第２絶縁層４５、第３層ライン配線４６の順に積層されて形成される。第１層ビア配線４７は、第１絶縁層４３が形成された後に形成されてもよい。第２層ビア配線４８は、第２絶縁層４５が形成された後に形成されてもよい。

【０１０８】

図５Ｄは、配線層４上にブリッジ３１を実装するブリッジ実装工程を示す図である。図５Ｄに示すように、配線層４上に、図４Ａ～図４Ｈに示す工程により作製されたブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）を実装する。このとき、フリップチップ実装により、ブリッジ３１は、配線層４と金属接合される。より詳細には、ブリッジ３１のブリッジ側第２電極３１７は、配線層４の第３層ライン配線４６における接点部分と金属接合される。これにより、非常に高い位置決め精度でブリッジ３１を実装することができる。

【０１０９】

図５Ｅは、ピラー形成工程の一部であり、レジスト膜形成工程を示す図である。図５Ｅに示すように、ブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）を覆うように厚膜のレジスト膜１０４を形成する。

【０１１０】

図５Ｆは、レジスト膜１０４に穴を形成する穴形成工程後に、形成した穴にビア埋めをしてピラー３２を形成するピラー形成工程を示す図である。図５Ｆに示すように、レジスト膜１０４の所定箇所（第３層ライン配線４６における接点部分）をエッチングして穴を形成し、その後、形成した穴に電解めっきによりビア埋めを行い、ピラー３２を形成する。ビア埋めは、一例として、まず、穴の内面にスパッタリングによりシード層を成膜する。シード層としては、例えばチタン膜が用いられる。その後、電解めっきによりビア埋め

が行われ、ピラー３２が形成される。ピラー３２としての金属ピラーは、例えば銅によって形成される。

【０１１１】

図５Ｇは、レジスト膜１０４を除去するレジスト膜除去工程を示す図である。図５Ｇに示すように、レジスト膜１０４を除去して、ブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）およびピラー３２を表出させる。

【０１１２】

図５Ｈは、ブリッジ３１およびピラー３２を絶縁層３０で覆うモールド工程を示す図である。図５Ｈに示すように、ブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）およびピラー３２を絶縁層３０でモールドする。

【０１１３】

図５Ｉは、絶縁層３０の表面を研削する研削工程を示す図である。図５Ｉに示すように、グラインダー等により絶縁層３０の表面を研削して、ブリッジ３１の第２対向部３１３を露出させる。このとき、ピラー３２も研削して、接続層３の電子部品層２側の対向部３３側において、ピラー３２の表出部を形成する。

【０１１４】

図５Ｊは、薄膜金属による電極を形成する電極形成工程を示す図である。図５Ｊに示すように、ブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）の第２対向部３１３に表出しているブリッジ配線３１１の表面に薄膜金属によるブリッジ電極３１６０を形成し、ブリッジ貫通ビア３１５の表面に薄膜金属によるビア電極３１６１を形成する。さらに、ピラー３２の表面に薄膜金属によるピラー電極３２０を形成する。ただし、この工程は必ずしも必要ではなく、露出しているブリッジ配線３１１の表面、ブリッジ貫通ビア３１５の表面、ピラー３２の表面を、そのまま電極としてもよい。これにより、接続層３が形成される。

【０１１５】

図５Ｋは、接続層３上に電子部品２０を実装する電子部品実装工程を示す図である。図５Ｋに示すように、接続層３の上に、ブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）の一部に重畳するように電子部品２０（第１電子部品２０Ａ、第２電子部品２０Ｂ、第３電子部品２０Ｃ）を実装する。具体的には、電子部品２０（第１電子部品２０Ａ、第２電子部品２０Ｂ、第３電子部品２０Ｃ）のバンプ電極２０３およびバンプ電極２０２を、ブリッジ３１（第１ブリッジ３１Ａ、第２ブリッジ３１Ｂ）およびピラー３２に接合させる。このとき、フリップチップ実装により、電子部品２０は、接続層３と金属接合される。これにより、非常に高い位置決め精度で電子部品２０を実装することができる。

【０１１６】

図５Ｌは、電子部品２０を絶縁層２１で覆うモールド工程を示す図である。図５Ｌに示すように、電子部品２０（第１電子部品２０Ａ、第２電子部品２０Ｂ、第３電子部品２０Ｃ）を絶縁層２１でモールドする。

【０１１７】

図５Ｍは、絶縁層２１の表面を研削する研削工程を示す図である。図５Ｍに示すように、グラインダー等により絶縁層２１を研削して、電子部品２０（第１電子部品２０Ａ、第２電子部品２０Ｂ、第３電子部品２０Ｃ）の表面を表出させる。この工程は必ずしも必要でないが、放熱のために、電子部品２０上に直接放熱構造を形成する場合には有用となる。

【０１１８】

図５Ｎは、パネルキャリア１００を除去するパネルキャリア除去工程を示す図である。図５Ｎに示すように、パネルキャリア１００およびリリース層１０２を除去する。

【０１１９】

図５Ｏは、配線層４にバンプ電極４９を形成するバンプ電極形成工程を示す図である。図５Ｏに示すように、配線層４の第１層ライン配線４２にバンプ電極４９を形成する。これにより、電子装置１は完成する。その後、電子装置１は、バンプ電極４９を用いて基板

５に実装される。
【０１２０】
次に、図６Ａ～図６Ｃに、本実施形態の変形例を示す。図６Ａは、変形例のブリッジ３１を上面視（平面視）した外観図である。図６Ｂは、配線層４を上面視（平面視）した外観図である。図６Ｃは、配線層４上にブリッジ３１を実装するブリッジ実装工程における、アライメント工程を示す図である。なお、図６Ｂおよび図６Ｃにおいては、第３層ライン配線４６の図示は省略している。
【０１２１】
図６Ａに示すように、ブリッジ３１は、アライメントマークとして第１アライメントマーク５０Ａを有する。
【０１２２】
本変形例においては、第１アライメントマーク５０Ａは、第２対向部３１３（図４Ｈ参照）の近傍に配置されている。第１アライメントマーク５０Ａは、例えばブリッジ絶縁層３１２内に配置されている。具体的には、第１アライメントマーク５０Ａは、ブリッジ配線３１１が配置されている層と同じ層に配置されていてもよい。第１アライメントマーク５０Ａは、ブリッジ配線３１１と同じ材料により構成されていてもよい。これにより、アライメントマークを形成する工程が容易になる。但し、第１アライメントマーク５０Ａは、ブリッジ配線３１１が配置されている層とは異なる層に配置されていてもよい。第１アライメントマーク５０Ａは、ブリッジ配線３１１とは異なる材料により構成されていてもよい。
【０１２３】
第１アライメントマーク５０Ａは、ブリッジ配線３１１が配置されている層と同じ層において、ブリッジ配線３１１とは離間して配置されている。このように、第１アライメントマーク５０Ａは、ブリッジ配線３１１とは別に設けられていることにより、より正確にアライメントを行うことが可能となる。但し、ブリッジ配線３１１の一部が、第１アライメントマーク５０Ａを兼ねていてもよい。
【０１２４】
第１アライメントマーク５０Ａは、後述の配線層４に配置された第２アライメントマーク５０Ｂと対応する形状を有する。第１アライメントマーク５０Ａは、例えば十字状のマークである。但し、これに限らない。
【０１２５】
第１アライメントマーク５０Ａは、複数設けられていることが好ましく、３つ以上設けられていることがより好ましい。本変形例においては、３つの第１アライメントマーク５０Ａが設けられている。
【０１２６】
なお、第１アライメントマーク５０Ａは、第２対向部３１３（図４Ｈ参照）の表面に配置されていてもよい。第１アライメントマーク５０Ａは、ブリッジ絶縁層３１２上に配置されていてもよい。また、第１アライメントマーク５０Ａは、第２対向部３１３側のガラス基材３１０上に配置されていてもよい。
【０１２７】
なお、第１アライメントマーク５０Ａは、第３対向部３１４（図４Ｈ参照）の近傍に配置されていてもよい。第３対向部３１４近傍に配置された第１アライメントマーク５０Ａは、ガラス基材３１０を介してカメラにより認識可能である。第１アライメントマーク５０Ａは、第３対向部３１４の表面に配置されていてもよい。また、第１アライメントマーク５０Ａは、第３対向部３１４側のガラス基材３１０上に配置されていてもよい。なお、第１アライメントマーク５０Ａは、第３対向部３１４側に透光性の絶縁層が配置されている場合は、第１アライメントマーク５０Ａは、透光性の絶縁層上に配置されていてもよい。第１アライメントマーク５０Ａが、第３対向部３１４近傍に配置されている場合、後述の第２アライメントマーク５０Ｂとの距離が近くなるため、アライメント精度を高めることができる。

【０１２８】
図６Ｂに示すように、配線層４は、第２アライメントマーク５０Ｂを有する。第２アライメントマーク５０Ｂは、配線層４の表面に設けられている。第２アライメントマーク５０Ｂは、第３層ライン配線４６と同じ材料により構成されていてもよい。これにより、アライメントマークを形成する工程が容易になる。但し、第２アライメントマーク５０Ｂは、第３層ライン配線４６とは異なる材料により構成されていてもよい。
【０１２９】
第２アライメントマーク５０Ｂは、第１アライメントマーク５０Ａと対応する形状を有する。第２アライメントマーク５０Ｂは、例えば４つの四角形により構成されたマークである。但し、これに限らない。
【０１３０】
第２アライメントマーク５０Ｂは、複数設けられていることが好ましく、３つ以上設けられていることがより好ましい。本変形例においては、３つの第２アライメントマーク５０Ｂが設けられている。第２アライメントマーク５０Ｂは、第１アライメントマーク５０Ａと対応する数だけ設けられている。
【０１３１】
本変形例においては、図５Ｄに示されるブリッジ実装工程の際に、アライメントマークを用いたアライメント工程を行う。図６Ｃは、配線層４上にブリッジ３１をフリップチップ実装する際における、アライメント工程を説明するための図である。図６Ｃは、配線層４および、配線層４上に配置されたブリッジ３１を上面視した図である。具体的には、図５Ｄを紙面上側から下側に向かって平面視したときの図である。
【０１３２】
ブリッジ３１の少なくとも一部は、第２対向部３１３から第３対向部３１４まで透光可能な部材で構成されている。ブリッジ３１のガラス基材３１０は、透光性の部材である。そして、本変形例においては、ブリッジ絶縁層３１２が、透光性の材料により構成されている。具体的には、ブリッジ絶縁層３１２は、透光性の樹脂材料、あるいは透光性の無機材料であることが好ましい。透光性の樹脂材料は透光性であれば特に限定されないが、エポキシ、ポリイミド、ポリベンゾオキサゾール、ベンゾシクロブテンなどを用いることができる。透光性が確保されるのであれば、これらの樹脂に粒子を分散させても良い。粒子の材質は、特に限定されないが、シリカ、アルミナ、硫酸バリウム、タルク、窒化アルミニウム、窒化ケイ素、炭化ケイ素などを用いることができる。透光性の無機材料は、特に限定されないが、例えば酸化ケイ素、窒化ケイ素、炭窒化ケイ素、酸化アルミニウムなどを用いることができる。本変形例においては、ブリッジ３１に設けられたブリッジ配線３１１等の配線の部分を除き、ブリッジ３１を介して、配線層４の表面を確認することができる。
【０１３３】
配線層４に配置された第２アライメントマーク５０Ｂは、ブリッジ３１を介してカメラで確認することができる。また、第１アライメントマーク５０Ａが第３対向部３１４近傍に配置されている場合においては、第３対向部３１４近傍に配置されている第１アライメントマーク５０Ａについても、ブリッジ３１のガラス基材３１０を介してカメラで確認することができる。
【０１３４】
図６Ｃに示すように、ブリッジ３１の第１アライメントマーク５０Ａと配線層４の第２アライメントマーク５０Ｂが位置合わせされることにより、配線層４上におけるブリッジ３１の位置および回転方向が正確にアライメントされる。第１アライメントマーク５０Ａと第２アライメントマーク５０Ｂがアライメントされた後、フリップチップ実装が行われる。本変形例であれば、正確にアライメントを行った上で金属接合によるフリップチップ実装が可能であるため、ブリッジ３１をより高い位置精度で実装することができる。
【０１３５】
第１アライメントマーク５０Ａおよび第２アライメントマーク５０Ｂは、配線層４上に

おいてブリッジ３１の位置および回転方向を正確に合わせる上で、複数設けられていることが好ましい。より好ましくは、３つ以上の第１アライメントマーク５０Ａおよび第２アライメントマーク５０Ｂを有している。第１アライメントマーク５０Ａは、平面視において、ブリッジ３１の外周近くに複数配置されていることが好ましい。ブリッジ３１の形状が平面視で矩形形状の場合、アライメントマークは、矩形形状の四隅のうち２か所以上、好ましくは３か所以上設けられていることが好ましい。

【０１３６】

以上のように、ガラス基材により形成されたガラスブリッジ３１には、アライメントマークとしての第１アライメントマーク５０Ａが形成されていることが好ましい。第１アライメントマーク５０Ａは第２対向部３１３側、第３対向部３１４側のいずれに形成されていても良い。第１アライメントマーク５０Ａが第３対向部３１４側に形成されている場合は、第２対向部３１３側からガラス基材３１０を通して認識できるように形成されていることが好ましい。第２対向部３１３側から第１アライメントマーク５０Ａが観察できると、ガラスブリッジ３１を配線層４に搭載時にアライメントを行うにあたりガラスブリッジ３１の第２対向部３１３側から、単一のカメラで、ガラスブリッジ３１上に形成された第１アライメントマーク５０Ａと配線層４に形成された第２アライメントマーク５０Ｂと認識することができ、さらにはガラスブリッジ３１を配線層４に接触するまでカメラで位置認識と位置補正を行うことが可能になるため、ガラスブリッジ３１の搭載精度が高まる。

【０１３７】

第１アライメントマーク５０Ａが第２対向部３１３側に形成されている場合においても、第２対向部３１３側から第１アライメントマーク５０Ａと第２アライメントマーク５０Ｂを同時に観察できると、ガラスブリッジ３１を配線層４に搭載時にアライメントを行うにあたりガラスブリッジ３１の第２対向部３１３側から、単一のカメラで、ガラスブリッジ３１上に形成された第１アライメントマーク５０Ａと配線層４に形成された第２アライメントマーク５０Ｂと認識することができ、さらにはガラスブリッジ３１を配線層４に接触するまでカメラで位置認識と位置補正を行うことが可能になるため、ガラスブリッジ３１の搭載精度が高まる。

【０１３８】

本実施形態の電子装置は、以下の構成を含む。

【０１３９】

（１）本実施形態の電子装置１は、複数の電子部品２０間を電気接続するブリッジ３１と、配線を有する配線層４と、を備え、ブリッジ３１は、配線層４と金属接合されている。これにより、配線層４に対してブリッジ３１を高い位置精度で実装することが可能な電子装置１を提供することができる。

【０１４０】

（２）（１）の電子装置１において、複数の電子部品２０を備え、複数の電子部品２０はそれぞれ、ブリッジ３１と対向する第１対向部２００を有し、ブリッジ３１は、複数の電子部品２０の第１対向部２００と対向する第２対向部３１３と、第２対向部３１３の反対側に形成された第３対向部３１４と、を有し、ブリッジ３１は、第２対向部３１３から第３対向部３１４まで貫通するブリッジ貫通電極３１５を有し、ブリッジ貫通電極３１５が、配線層４と金属接合されている。これにより、ブリッジ３１を介して電子部品２０と他の層とを電気接続する際の配線長を短くすることができると共に、配線層４に対してブリッジ３１を高い位置精度で実装することできる。

【０１４１】

（３）（１）または（２）の電子装置１において、ブリッジ３１は、複数の電子部品２０同士を互いに電気接続するブリッジ配線３１１をさらに有する。これにより、複数の電子部品２０同士の電力および情報のやりとりを、ブリッジ配線３１１を介して直接行うことができる。

【０１４２】

（４）（３）の電子装置１において、ブリッジ３１は、ブリッジ配線３１１を絶縁する

ブリッジ絶縁層３１２をさらに有する。これにより、複数のブリッジ配線３１１間のショートの発生や、ブリッジ配線３１１とブリッジ貫通ビア３１５との間のショートの発生を抑制できる。

【０１４３】

（５）（４）の電子装置１において、ブリッジ絶縁層３１２は、有機絶縁層である。樹脂材料により形成された有機絶縁層は、一般的に比誘電率が低い。よって、ブリッジ絶縁層３１２として有機絶縁層を用いることにより、さらに誘電損失を抑えることができる。また、有機絶縁層を用いることにより、ブリッジ配線３１１の厚膜化に伴ってブリッジ絶縁層３１２も厚くすることが可能であり、この場合であっても、製造コストを抑えることができる。

【０１４４】

（６）（１）～（４）の電子装置１において、複数の電子部品２０を有する電子部品層２と、配線を有する配線層４と、ブリッジ３１を有し、複数の電子部品２０と配線層４とを電気接続する接続層３とを備える。このような構成を有する電子装置１においても、本開示の効果が得られる。

【０１４５】

（７）（６）の電子装置１において、ブリッジ貫通電極３１５は、複数の電子部品２０と、配線層４の配線とを電気接続する。これにより、ブリッジ３１を介して電子部品２０と他の層とを電気接続する際の配線長を短くすることができる。

【０１４６】

（８）（６）～（７）の電子装置１において、接続層３は、ブリッジ３１の周囲を覆う絶縁層３０を有し、絶縁層３０には、電子部品層２に対向する対向部（第２対向部３１３）から配線層４に対向する対向部（第３対向部３１４）まで貫通し、電子部品２０と配線層４の配線とを電気接続する接続層貫通電極３２（ピラー３２）が形成されている。これにより、ブリッジ３１以外の部分において、電子部品２０と配線層４の配線とを電気接続することができる。

【０１４７】

（９）（６）～（８）の電子装置１において、複数の電子部品２０は、互いに隣接するように並べて配置される。これにより、複数の電子部品２０を高密度で配置し、かつ複数の電子部品２０間をブリッジ３１で接続させることができる。

【０１４８】

（１０）（６）～（９）の電子装置１において、電子部品層２および接続層３を積層方向視したとき、ブリッジ３１は、複数の電子部品２０のそれぞれと重畳するように配置される。これにより、電子部品層２において電子部品２０を密集させて配置させることができる。従って、規定寸法の電子装置１において、電子部品２０が処理できる情報量を増やすことができる。

【０１４９】

（１１）（１）～（１０）の電子装置１において、複数の電子部品２０は、少なくとも第１電子部品２０Ａと、第２電子部品２０Ｂと、第３電子部品２０Ｃと、を含み、ブリッジ３１は複数有し、複数のブリッジ３１は、第１電子部品２０Ａと第２電子部品２０Ｂとを互いに電気接続する第１ブリッジ３１Ａと、第２電子部品２０Ｂと第３電子部品２０Ｃとを互いに電気接続する第２ブリッジ３１Ｂと、を含む。従来、ブリッジは、配線層に対して接着剤で固定されていた。この場合、配線層に対するブリッジの位置決め精度が低かった。本実施形態であれば、金属接合によるフリップチップ実装が可能であるため、ブリッジ３１を高い位置精度で実装することができる。特に、３つ以上の電子部品２０を含む電子装置１において、複数のブリッジ３１を用いる場合、複数のブリッジ３１の位置決め精度が低いと、適切に実装することが困難であった。本実施形態であれば、金属接合によるフリップチップ実装が可能であるため、複数のブリッジ３１を高い位置精度で実装することができる。

【０１５０】

（１２）（１）～（１１）の電子装置１において、ブリッジ３１は、ガラス基材により形成されている。これにより、誘電損失が抑えられた電子装置１を提供することができる。

【０１５１】

（１３）（１２）の電子装置１において、ブリッジ３１は、複数の電子部品２０の第１対向部２００と対向する第２対向部３１３と、第２対向部３１３の反対側に形成された第３対向部３１４と、を有し、ブリッジ３１の少なくとも一部は、第２対向部３１３から第３対向部３１４まで透光可能な部材で構成され、ブリッジ３１は、第１アライメントマーク５０Ａを有する。これにより、正確にアライメントを行った上でブリッジ３１を実装することが可能となるため、ブリッジ３１をより高い位置精度で実装することができる。

【０１５２】

（１４）（１）～（１３）の電子装置１において、ブリッジ３１は、複数の電子部品２０のいずれよりも小さい。これにより、ブリッジ３１を構成する材料の使用量を少なくすることができるため、コストを低減することができる。

【０１５３】

以上、本発明の実施形態について説明したが、本発明は上述した実施形態に限定されることなく、種々の変更および変形が可能である。例として、各実施形態の構成要素は互いに置換が可能である。

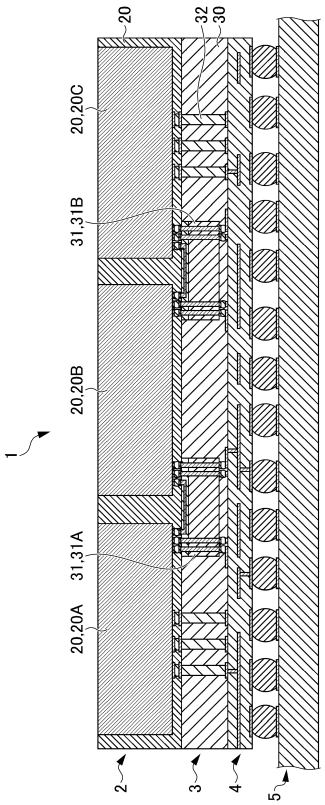
【符号の説明】

【０１５４】

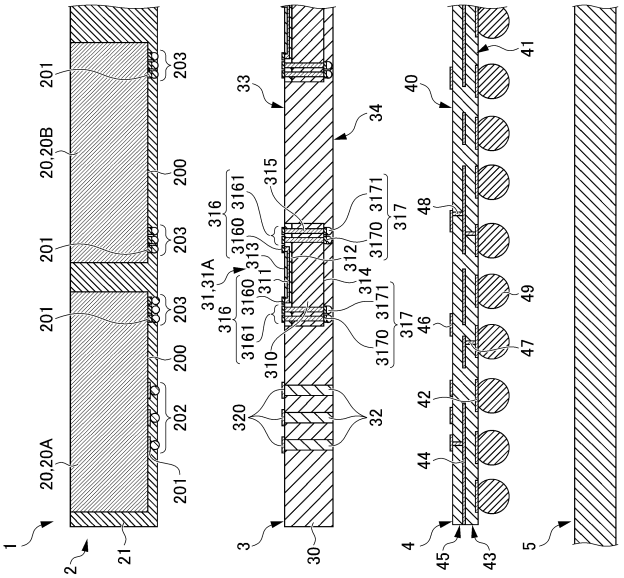
１　電子装置
２　電子部品層
２０　電子部品
２００　第１対向部
２１　絶縁層
３　接続層
３０　絶縁層
３１　ブリッジ
３１０　ガラス基材
３１１　ブリッジ配線
３１２　ブリッジ絶縁層
３１３　第２対向部
３１４　第３対向部
３１５　ブリッジ貫通ビア（ブリッジ貫通電極）
３２　ピラー（接続層貫通電極）
４　配線層
４２　第１層ライン配線
４３　第１絶縁層
４４　第２層ライン配線
４５　第２絶縁層
４６　第３層ライン配線
４７　第１層ビア配線
４８　第２層ビア配線
４９　バンプ電極
５　基板
５０Ａ　第１アライメントマーク（アライメントマーク）
５０Ｂ　第２アライメントマーク

【図面】

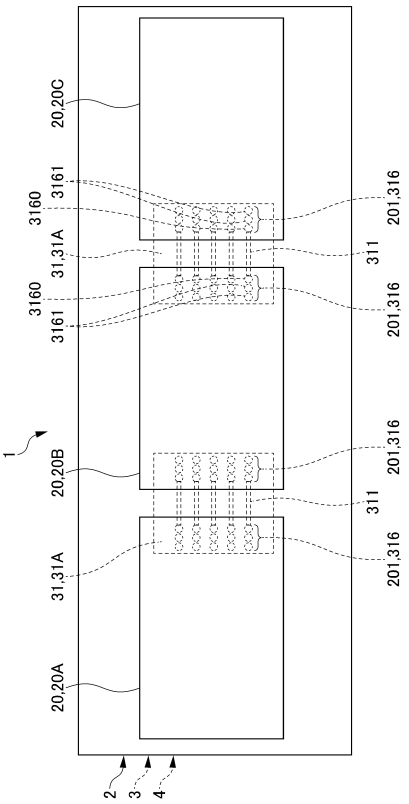
【図１】



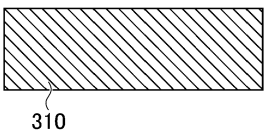
【図２】



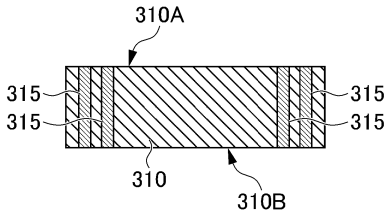
【図３】



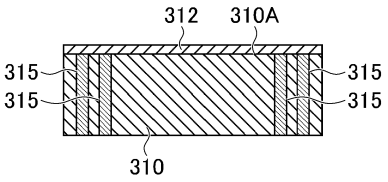
【図４Ａ】



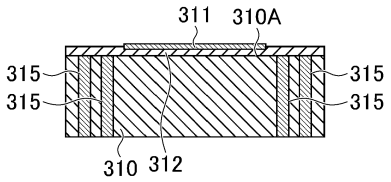
【図４Ｂ】



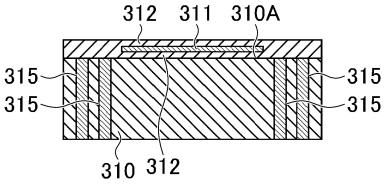
【図４Ｃ】



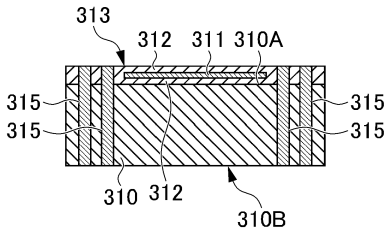
【図４Ｄ】



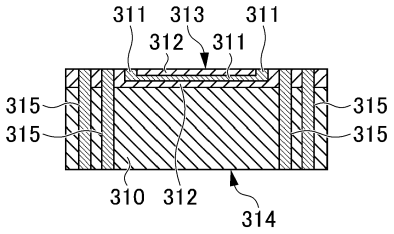
【図４Ｅ】



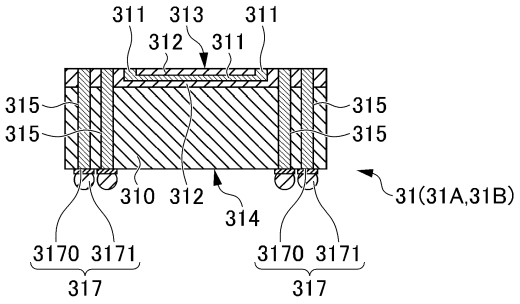
【図４Ｆ】



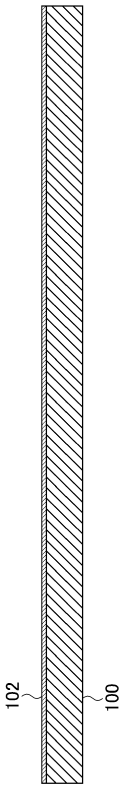
【図４Ｇ】



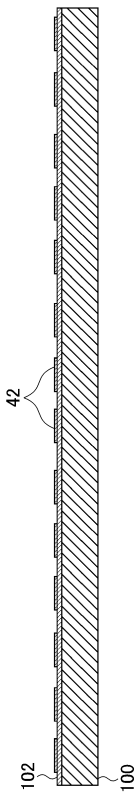
【図４Ｈ】



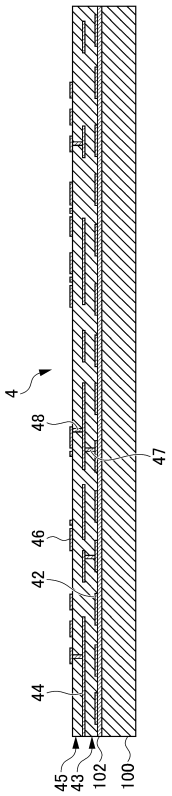
【図５Ａ】



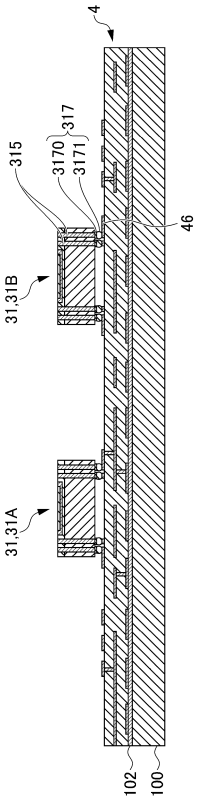
【図５Ｂ】



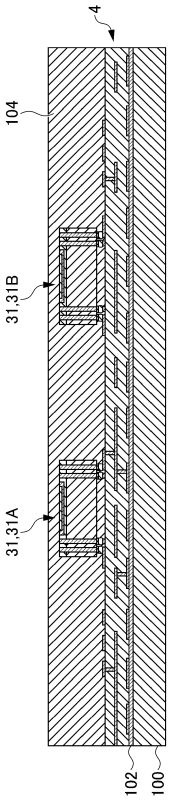
【図５Ｃ】



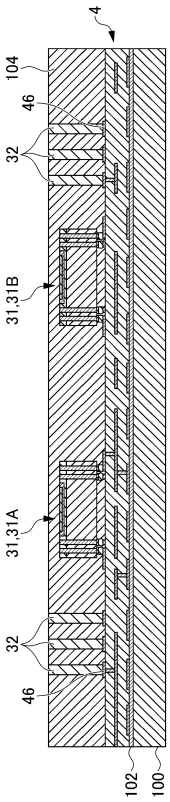
【図５Ｄ】



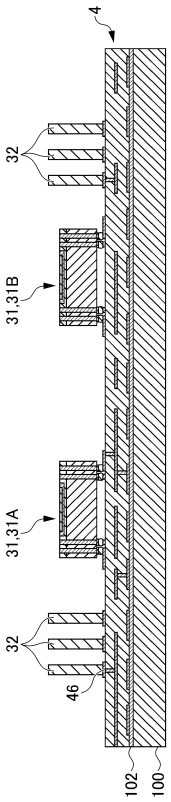
【図５Ｅ】



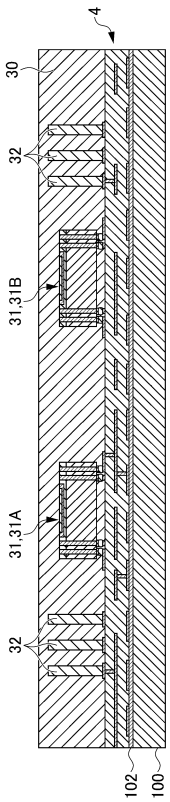
【図５Ｆ】



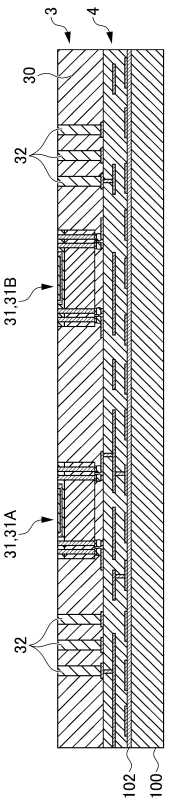
【図５Ｇ】



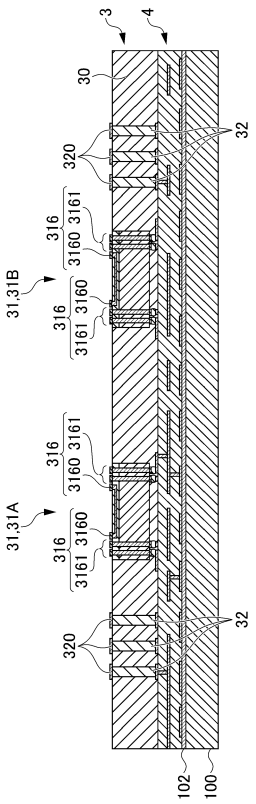
【図５Ｈ】



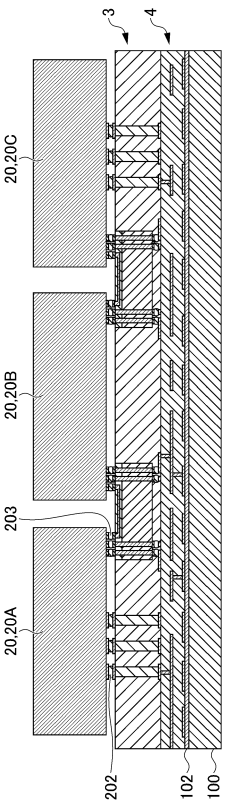
【図５Ｉ】



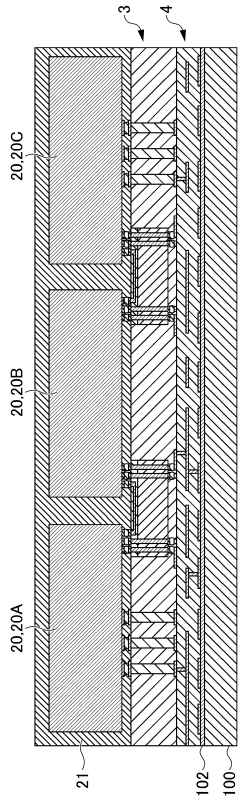
【図５Ｊ】



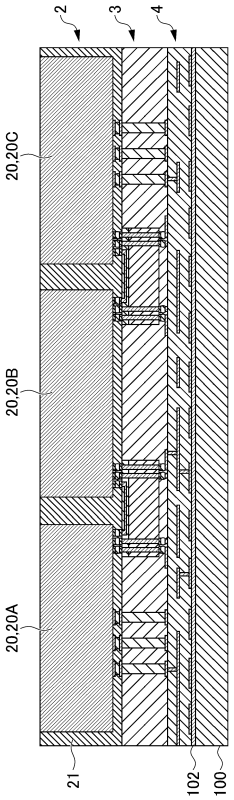
【図５Ｋ】



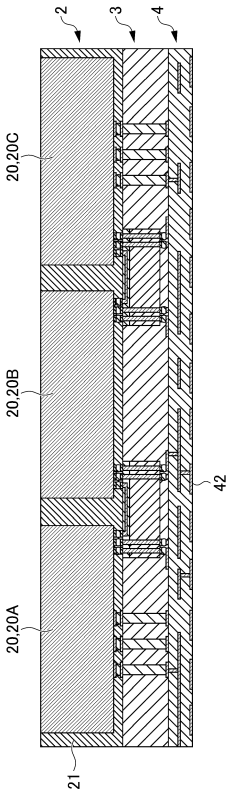
【図５Ｌ】



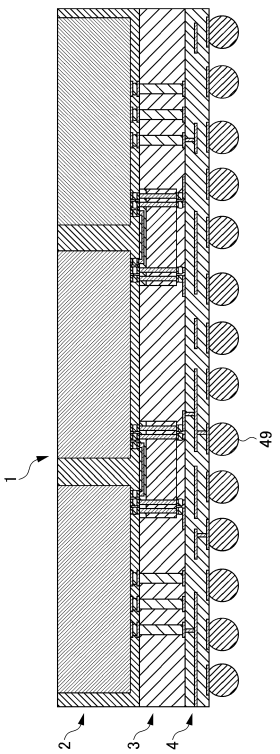
【図５Ｍ】



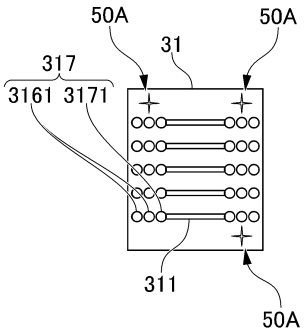
【図５Ｎ】



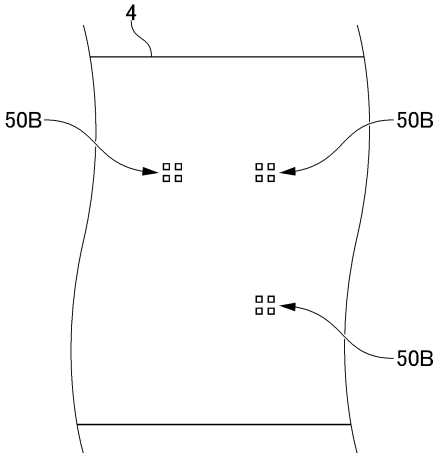
【図５Ｏ】



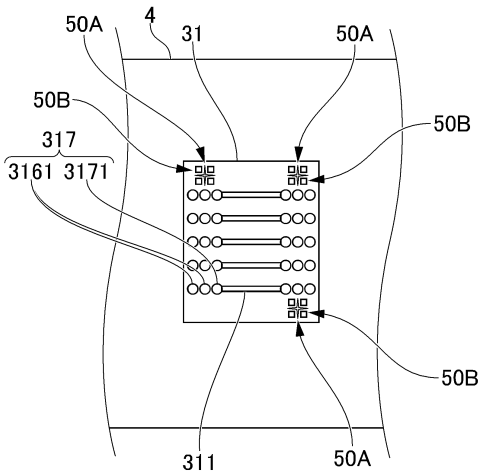
【図６Ａ】


50A
50A
31
317
3161 3171
311
50A

【図６Ｂ】


4
50B
50B
50B

【図６Ｃ】


50A
4
31
50A
50B
50B
317
3161 3171
50B
311
50A