

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月3日(03.09.2020)



(10) 国際公開番号

WO 2020/175478 A1

(51) 国際特許分類:

H04L 12/715 (2013.01)

(21) 国際出願番号: PCT/JP2020/007501

(22) 国際出願日: 2020年2月25日(25.02.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2019-031788 2019年2月25日(25.02.2019) JP

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 佐藤 正崇(SATO, Masataka); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 明石 和陽(AKASHI, Kazuaki); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ

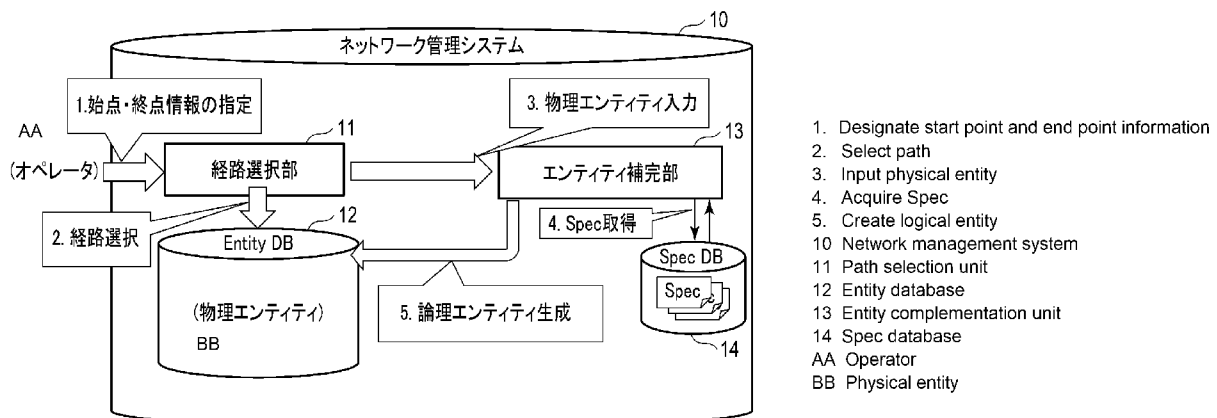
内 Tokyo (JP). 堀内 信吾(HORIUCHI, Shingo); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 田山 健一(TAYAMA, Kenichi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 村瀬 健司(MURASE, Kenji); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 深見 公彦(FUKAMI, Kimihiko); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 西川 翔平(NISHIKAWA, Shohei); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP).

(74) 代理人: 蔵田 昌俊, 外(KURATA, Masatoshi et al.); 〒1050014 東京都港区芝三丁目2番1号 セレスティン芝三井ビルディング11階 鈴榮特許総合事務所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: NETWORK MANAGEMENT DEVICE, METHOD, AND PROGRAM

(54) 発明の名称: ネットワーク管理装置、方法及びプログラム



(57) **Abstract:** A network management device according to one embodiment comprises: a path selection processing unit that performs a path selection process for selecting a path of a physical layer between the start point and the end point of a network on the basis of a first entity that represents an information object entity in the network and is stored in a first storage device for storing the first entity; and an entity creation processing unit that performs an entity creation process for creating, on the basis of specifications for the information object which are stored in a second storage device for storing the specifications, a second entity in a logical layer corresponding to the path of the physical layer selected by the path selection processing unit.

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

(57) 要約: 一実施形態に係るネットワーク管理装置は、ネットワークの情報オブジェクトの実体を表す第1のエンティティが記憶される第1の記憶装置に記憶された前記第1のエンティティに基づいて、前記ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理を行なう経路選択処理部と、前記情報オブジェクトの仕様が記憶される第2の記憶装置に記憶された前記仕様に基づいて、前記経路選択処理部により選択された物理レイヤの経路に対応する、論理レイヤの第2のエンティティを生成するエンティティ生成処理を行なうエンティティ生成処理部と、を有する。

明 細 書

発明の名称： ネットワーク管理装置、方法及びプログラム

技術分野

[0001] 本発明の実施形態は、ネットワーク管理装置、方法及びプログラムに関する。

背景技術

[0002] ネットワーク(NW (network))を構成するネットワーク装置を管理し、ユーザ(user)からのオーダー(order)に応じて装置への設定作業を実施するネットワークオペレーション(operation)業務において、複数の装置への煩雑な設定作業を自動化するためのネットワーク管理システム(system)が用いられている。ネットワーク管理システムは、管理対象のネットワークおよび装置に合わせて管理情報を保持するための、ネットワーク情報管理機能を有する。

[0003] しかし、従来のネットワーク管理システムは、ネットワークおよび装置に特化した管理機能を有するため、ネットワーク装置の機種の変更、およびネットワーク方式の変更を行なうたびに、ネットワーク管理システムの開発を必要としていた。

[0004] そこで、管理対象ネットワークの機種を変更したり、通信方式を変更したりする場合に、管理対象ネットワーク毎にネットワーク管理システムを開発し直す必要がないシステムアーキテクチャ(architecture)がある(例えば非特許文献1を参照)。

先行技術文献

非特許文献

[0005] 非特許文献1： 佐藤正崇(Masataka SATO)、明石和陽(Kazuaki AKASHI)、堀内信吾(Shingo HORIUCHI)、小谷忠司(Tadashi KOTANI)、「多様なNWへ適応可能なNW管理アーキテクチャの検討(Study of Variable Management Architecture for Diverse Networks)」、信学技報(IEICE Technical Report

) 116(324), 37-42, 2016-11-24

発明の概要

発明が解決しようとする課題

[0006] 非特許文献 1 に記載されたアーキテクチャは、管理対象ネットワークに依存しない汎用的なデータの保持を可能とする仕組みを有し、管理対象に合わせて複数のネットワーク管理情報（エンティティ（entity）（実体））を生成する。

しかし、異なるネットワーク方式（通信プロトコル（protocol））が用いられたネットワークが管理される場合、又は多数の装置が管理される場合は、エンティティの生成量が多くなり、ネットワークオペレータ（operator）（以下、単にオペレータと称することがある）への作業負荷が大きくなってしまう。

[0007] また、管理対象ネットワーク上に、ネットワークを利用するユーザからの利用要望を満たす多数の経路が存在する場合、どの経路を使用するのかをオペレータが選択する必要がある、その結果、オペレータへの作業負荷がさらに大きくなる。

[0008] この発明は、上記事情に着目してなされたもので、その目的とするところは、ネットワークの設定に要する作業負荷を軽減することができるようにしたネットワーク管理装置、方法およびプログラムを提供することにある。

課題を解決するための手段

[0009] 上記目的を達成するために、この発明の一実施形態に係るネットワーク管理装置の第 1 の態様は、ネットワークの情報オブジェクトの実体を表す第 1 のエンティティが記憶される第 1 の記憶装置に記憶された前記第 1 のエンティティに基づいて、前記ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理を行なう経路選択処理部と、前記情報オブジェクトの仕様が記憶される第 2 の記憶装置に記憶された前記仕様に基づいて、前記経路選択処理部により選択された物理レイヤの経路に対応する、論理レイヤの第 2 のエンティティを生成するエンティティ生成処理を行なうエンティ

ティ生成処理部と、を備えるようにしたものである。

[0010] この発明のネットワーク管理装置の第2の態様は、第1の態様において、前記第2の記憶装置には、前記物理レイヤおよび最下層の論理レイヤとの間の関係性、および前記最下層を含む複数の層の論理レイヤ間の関係性を定義する情報が、前記情報オブジェクトの仕様として記憶され、前記エンティティ生成処理部は、前記経路選択処理部により選択された経路における物理レイヤの上位レイヤとして定義される、最下層の論理レイヤの仕様を前記第2の記憶装置から取得し、前記最下層の論理レイヤの上位レイヤとして定義される論理レイヤの仕様を前記第2の記憶装置から取得し、前記取得された仕様に基づいて、前記経路選択処理部より選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成する、ようにしたものである。

[0011] この発明のネットワーク管理装置の第3の態様は、第1の態様において、前記エンティティ生成処理部は、前記経路選択処理部により選択された物理レイヤの経路に対応する論理レイヤの第2のエンティティを生成するときに、同じ層又は1つ下位の層のレイヤにおける第3のエンティティとの関係性を保持し、前記保持される関係性に基づいて、前記経路選択処理部により選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成する、ようにしたものである。

[0012] 本発明の一実施形態に係る、ネットワーク管理装置が行なうネットワーク管理方法の第1の態様は、ネットワークの情報オブジェクトの実体を表す第1のエンティティが記憶される第1の記憶装置に記憶された前記第1のエンティティに基づいて、前記ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理を行なうことと、前記情報オブジェクトの仕様が記憶される第2の記憶装置に記憶された前記仕様に基づいて、前記経路選択処理により選択された物理レイヤの経路に対応する、論理レイヤの第2のエンティティを生成するエンティティ生成処理を行なうことと、を備えるようにしたものである。

[0013] この発明のネットワーク管理方法の第2の態様は、第1の態様において、前記第2の記憶装置には、前記物理レイヤおよび最下層の論理レイヤとの間の関係性、および前記最下層を含む複数の層の論理レイヤ間の関係性を定義する情報が、前記情報オブジェクトの仕様として記憶され、前記エンティティ生成処理を行なうことは、前記経路選択処理により選択された経路における物理レイヤの上位レイヤとして定義される、最下層の論理レイヤの仕様を前記第2の記憶装置から取得することと、前記最下層の論理レイヤの上位レイヤとして定義される論理レイヤの仕様を前記第2の記憶装置から取得することと、前記取得された仕様に基づいて、前記経路選択処理より選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成することと、を含む、ようにしたものである。

[0014] この発明のネットワーク管理方法の第3の態様は、第1の態様において、前記エンティティ生成処理を行なうことは、前記経路選択処理により選択された物理レイヤの経路に対応する論理レイヤの第2のエンティティを生成するときに、同じ層又は1つ下位の層のレイヤにおける第3のエンティティとの関係性を保持することと、前記保持される関係性に基づいて、前記経路選択処理により選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成することと、を含む、ようにしたものである。

[0015] 本発明の一実施形態に係るネットワーク管理処理プログラムの一つの態様は、第1乃至第3の態様のいずれか1つにおけるネットワーク管理装置の前記各部としてプロセッサを機能させるものである。

発明の効果

[0016] この発明の一実施形態に係るネットワーク管理装置の第1の態様によれば、エンティティに基づいて、ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理が行なわれ、情報オブジェクトの仕様に基づいて、選択された物理レイヤの経路に対応する、論理レイヤのエンティティが生成される。これにより、論理レイヤのエンティティの設定に係る負荷が軽減され得る。

[0017] この発明の一実施形態に係るネットワーク管理装置の第2の態様によれば、物理レイヤおよび最下層の論理レイヤとの間の関係性、および前記最下層を含む複数の層の論理レイヤの間の関係性がそれぞれ定義され、この関係性に基づいて、経路における物理レイヤに対応する各層の論理レイヤ仕様が取得される。これにより、エンティティの生成対象である各層の論理レイヤの仕様が適切に取得され得る。

[0018] この発明の一実施形態に係るネットワーク管理装置の第3の態様によれば、物理レイヤの経路に対応する論理レイヤのエンティティが生成されるときに、同じ層又は1つ下位の層のレイヤにおけるエンティティとの関係性が保持され、この関係性に基づいて、物理レイヤの経路に対応する、各層の論理レイヤのエンティティが生成される。これにより、物理レイヤに対応する、各層の論理レイヤのエンティティが適切に生成され得る。

[0019] すなわち、本発明の各態様によれば、ネットワークの設定に要する作業負荷を軽減することが可能になる。

図面の簡単な説明

[0020] [図1]図1は、ネットワーク管理システムの一例を示す図である。

[図2]図2は、ネットワーク管理装置に適用されるネットワーク構成のモデリング (modeling) の一例を表形式で示す図である。

[図3]図3は、ネットワーク管理システムに対する対象ネットワークの情報の生成の一例を示す図である。

[図4]図4は、本発明の一実施形態に係るネットワーク管理システムの適用例を示す図である。

[図5]図5は、本発明の一実施形態に係るネットワーク管理システムにより生成されるエンティティの一例を説明する図である。

[図6]図6は、本発明の一実施形態に係るネットワーク管理システムによる実施手順の一例を示す図である。

[図7]図7は、本発明の一実施形態に係るネットワーク管理システムによる実施手順の一例を示す図である。

[図8]図8は、本発明の一実施形態に係るネットワーク管理システムの経路選択部による実施手順の一例を示す図である。

[図9]図9は、本発明の一実施形態に係るネットワーク管理システムのエンティティ補完部によるSpec取得に係る処理手順の一例を示すフローチャート（flow chart）である。

[図10]図10は、本発明の一実施形態に係るネットワーク管理システムのエンティティ補完部によるSpec取得に係る処理の概要を示す図である。

[図11]図11は、本発明の一実施形態に係るネットワーク管理システムのエンティティ補完部による論理エンティティ生成に係る処理手順の一例を示すフローチャートである。

[図12]図12は、登録されるSpecの表記、および意味の一例を表形式で示す図である。

[図13]図13は、登録されるSpecの表記、および意味の一例を表形式で示す図である。

[図14]図14は、登録されたSpecにおける関係性の一例を表形式で示す図である。

[図15]図15は、物理エンティティの登録の一例を示す図である。

[図16]図16は、物理エンティティの登録の一例を示す図である。

[図17]図17は、物理エンティティの登録の一例を示す図である。

[図18]図18は、始点情報および終点情報の指定の一例を説明する図である。

[図19]図19は、経路入力の一例を示す図である。

[図20]図20は、Logical Deviceレイヤ（layer）のTPEの生成の一例を示す図である。

[図21]図21は、Logical DeviceレイヤのTPEの生成の一例を示す図である。

[図22]図22は、Logical DeviceレイヤのTLの生成の一例を示す図である。

[図23]図23は、Logical DeviceレイヤのTLの生成の一例を示す図である。

[図24]図24は、Logical DeviceレイヤのNFDの生成の一例を示す図である。

[図25]図 2 5 は、Logical DeviceレイヤのNFDの生成の一例を示す図である。

[図26]図 2 6 は、論理レイヤのTPEの生成の一例を示す図である。

[図27]図 2 7 は、論理レイヤのTPEの生成の一例を示す図である。

[図28]図 2 8 は、論理レイヤのFRE(LC)の生成の一例を示す図である。

[図29]図 2 9 は、論理レイヤのFRE(LC)の生成の一例を示す図である。

[図30]図 3 0 は、論理レイヤのFRE(XC)の生成の一例を示す図である。

[図31]図 3 1 は、論理レイヤのFRE(XC)の生成の一例を示す図である。

[図32]図 3 2 は、論理レイヤのFRE(NC)の生成の一例を示す図である。

[図33]図 3 3 は、論理レイヤのFRE(NC)の生成の一例を示す図である。

[図34]図 3 4 は、論理レイヤのTPEの生成の一例を示す図である。

[図35]図 3 5 は、論理レイヤのTPEの生成の一例を示す図である。

[図36]図 3 6 は、論理レイヤのFRE(LC)の生成の一例を示す図である。

[図37]図 3 7 は、論理レイヤのFRE(LC)の生成の一例を示す図である。

[図38]図 3 8 は、論理レイヤのFRE(XC)の生成の一例を示す図である。

[図39]図 3 9 は、論理レイヤのFRE(XC)の生成の一例を示す図である。

[図40]図 4 0 は、論理レイヤのFRE(NC)の生成の一例を示す図である。

[図41]図 4 1 は、論理レイヤのFRE(NC)の生成の一例を示す図である。

[図42]図 4 2 は、ネットワーク管理システムによる各種処理の実施後のネットワークの状態の一例を示す図である。

[図43]図 4 3 は、本発明の一実施形態に係るネットワーク管理装置のハードウェア（hardware）構成の一例を示すブロック図である。

発明を実施するための形態

[0021] 以下、図面を参照しながら、この発明に係わる一実施形態を説明する。

図 1 は、ネットワーク管理システムの一例を示す図である。

ここで、従来技術における課題について説明する。

図 1 に示されるように、ネットワーク管理システム（ネットワーク管理装置）による管理対象ネットワークが、6 台のEthernet（登録商標） Switch（以下、単にSwitchと称することがある）であるSwitch1、Switch2、Switch3、

Switch4、Switch5、およびSwitch6と、1台のIP（インターネットプロトコル（Internet Protocol））Router（以下、単にRouterと称することがある）であるRouterで構成されとする。

[0022] この管理対象ネットワークでは、2台のパーソナルコンピュータ（PC（Personal computer））であるPC1とPC2とのうちPC1に対してSwitch2、およびSwitch3の一端が通信可能に並列接続され、Switch2、およびSwitch3の他端に対してRouterの一端が通信可能に接続され、Routerの他端に対してSwitch4、およびSwitch5の一端が通信可能に並列接続され、Switch4、およびSwitch5の他端に対してSwitch6の一端が通信可能に接続され、Switch6の他端にPC2が通信可能に接続される。

[0023] このネットワーク上にPC1とPC2とを通信可能に接続して利用したいユーザからの要望に対して、オペレータは、図1で示される機器で形成可能な下記の4通りの通信経路の中から1つの経路を選択して、この選択した経路に対応するネットワーク管理情報（エンティティ）をネットワーク管理システムに対して生成する作業を実施する。

[0024] 経路（1）：PC1→Switch1→Switch2→Router→Switch4→Switch6→PC2

経路（2）：PC1→Switch1→Switch3→Router→Switch4→Switch6→PC2

経路（3）：PC1→Switch1→Switch2→Router→Switch5→Switch6→PC2

経路（4）：PC1→Switch1→Switch3→Router→Switch5→Switch6→PC2

上記のオペレータによる経路の選択、およびエンティティの生成の作業に、オペレータに負荷が生じることが課題である。

[0025] ネットワーク管理システムで管理するエンティティとして、以下の種類が存在する。

物理レイヤの構成では、PD(Physical Device)、PP(Physical Port)、PL(Physical Link)を含むEntity（情報オブジェクト（object））が適用される。論理レイヤの構成では、TL(Topological Link)、NFD(Network Forwarding Domain)、TPE(Termination Point Encapsulation)、FRE(Forwarding Relationship Encapsulation)でなるEntityが適用される。

FRE は、NC(Network Connection),LC(Link Connect), XC(Cross(X) Connect)を含む。このような適用により、物理レイヤおよび論理レイヤの構成が統一した形式で保持され得る。

[0026] ここで、NW構成(物理レイヤおよび論理レイヤ)のモデリングについて説明する。図2は、ネットワーク管理装置に適用されるネットワーク構成のモデリングの一例を表形式で示す図である。

図2に示されるように、物理レイヤにおけるEntity名は、PD, PP, およびPLに区分される。それぞれのEntity名における「Entity名：意味」の対応は下記のとおりである。

- ・PD(Physical Device)：装置
- ・PP(Physical Port)：装置が有する通信ポート (port)
- ・PL(Physical Link)：装置間の接続ケーブル (cable)

[0027] 図2に示されるように、論理レイヤにおけるEntity名は、TL, NFD, TPE, およびFRE(NC, LC, XC)に区分される。それぞれのEntity名における「Entity名：意味」の対応は下記のとおりである。

- ・TL(Topological Link)：装置間の接続性
- ・NFD(Network Forwarding Domain)：装置内の転送可能な範囲
- ・TPE(Termination Point Encapsulation)：通信の終端点
- ・FRE(Forwarding Relationship Encapsulation)のNC(Network Connection)：TPE間のLC、XCによって形成されるEnd-Endの接続性
- ・FREのLC(Link Connect)：TPEで終端される装置間の接続性
- ・FREのXC(Cross Connect)：TPEで終端される装置内の接続性

[0028] 図3は、ネットワーク管理システムに対する対象ネットワークの情報の生成の一例を示す図である。

図3に示されるように、オペレータによる選択により（図3中のa）管理対象ネットワークに上記の経路（1）「PC1→Switch1→Switch2→Router→Switch4→Switch6→PC2」が割り当てられた（図3中のb）ネットワーク管理情報をネットワーク管理システムで保持する場合、下記のようにエンティティ

の総数は90個であるので、この数に応じた合計90回の生成指示（図3中のc）をオペレータが実施する必要がある。

（物理情報：物理レイヤ） PD：9個、PP：20個、PL：5個

（論理情報のIPレイヤ、Ethernetレイヤ、およびLogical Deviceレイヤ（Lレイヤと呼ぶこともある）：論理レイヤ） TL：6個、NFD：6個、TPE：28個、FRE(NC)：3個、FRE(LC)：8個、FRE(XC)：5個

このように経路選択とエンティティ作成のための負荷が膨大になることがある。論理レイヤは、IPレイヤ、Ethernetレイヤ、およびLogical Deviceレイヤの順で連なる複数の層でなり、IPレイヤは論理レイヤ最上層に対応し、Logical Deviceレイヤは論理レイヤ最下層に対応する。論理レイヤ最下層は、物理レイヤの上位レイヤとして定義される。

[0029] 図4は、本発明の一実施形態に係るネットワーク管理システムの適用例を示す図である。

図4に示された例では、本発明の一実施形態では、ネットワーク管理システム10は、経路選択部11、Entity DB（データベース（database））12、エンティティ補完部13、およびSpec（Specification（仕様））DB14を有する。これらに係る処理の詳細は後述する。

[0030] 経路選択部11は、管理対象ネットワークにおける経路を選択する。Entity DB12には、情報オブジェクトであるエンティティに係る情報が格納される。エンティティ補完部13は、Entity DB12に格納されるエンティティを補完して生成する。Spec DB14には、情報オブジェクトの仕様に情報が格納される。

ネットワーク管理システム10の経路選択部11、Entity DB12、エンティティ補完部13、およびSpec DB14の機能は、プログラム（program）を実行するCPU（Central Processing Unit）等のプロセッサ（processor）、キーボード（keyboard）などの入力装置、ディスプレイ（display）などの出力装置、およびRAM（Random Access Memory）、ROM（Read Only Memory）等の記憶媒体を含むコンピュータ（computer）などを用いて実現される

。各部の動作については後述する。

[0031] なお、ネットワーク管理システム 10 はハードウェアで構成することもできるが、後述するフローチャートに示された手順を備えるプログラムを、媒体もしくは通信回線を介して周知のコンピュータにインストール (install) して、このコンピュータと Entity DB 12 および Spec DB 14 との組み合わせ、又は Entity DB 12 および Spec DB 14 を有するコンピュータなどによっても実現可能である。

[0032] ネットワーク管理システム 10 は、管理対象ネットワークに係るオペレータの作業を軽減し、少ない作業で経路選択後のエンティティの生成および保持が可能である。

オペレータは、(1) 「物理ネットワークに対応する物理エンティティの生成指示」と、(2) 「ユーザからの要望に基づき開通させるネットワークの始点と終点の指定」のための操作をそれぞれ行なうこととする。経路の選択と、不足するエンティティの補完とは、経路選択部 11、およびエンティティ補完部 13 により自動的にそれぞれ実行される。

本発明の一実施形態により、オペレータによる、エンティティ生成に係る作業を減らすことが可能となる。

[0033] 図 5 は、本発明の一実施形態に係るネットワーク管理システムにより生成されるエンティティの一例を説明する図である。

例えば、図 3 に示された例では、計 90 個のエンティティの生成に係る作業が必要である。これに対し、図 5 に示された例では、本発明の一実施形態により、同じ条件のネットワークにおいて、論理情報の IP レイヤ、Ethernet レイヤ、および Logical Device レイヤの上記計 56 個のエンティティはエンティティ補完部 13 によって生成される。よって、オペレータによる、これらのエンティティの生成作業が不要となるため、オペレータは、は物理情報における上記 34 個のエンティティの生成に係る操作を行えばよい。

[0034] 次に、本発明の一実施形態による実施手順の全体の例を説明する。

(事前準備)

図6および図7は、本発明の一実施形態に係るネットワーク管理システムによる実施手順の一例を示す図である。

(1) オペレータは、入力操作により、ネットワーク管理システム10のSpec DB14に対して、ネットワークを規定する仕様 (Specification) を登録できる。

[0035] (2) オペレータは、入力操作により、ネットワーク管理システム10において、物理レイヤのエンティティ (物理エンティティと称することもある) を生成してEntity DB12に格納できる。

[0036] (ネットワーク経路選択およびネットワークエンティティ生成)

(1) オペレータは、ユーザからのリクエスト (request) に基づき、開通するネットワークの始点情報および終点情報 (Physical Port (PP)) を経路選択部11に入力する。図7に示された例では、始点をPC1として、終点をPC2とすることができる。

[0037] (2) 経路選択部11は、始点情報のPPから物理情報上のPhysical Link (PL)、Physical Device (PD) の接続関係を辿り、終点情報のPPに至るまでの経路を選択する。

(3) 経路選択部11は、選択した経路に対応するPP/PL/PDをエンティティ補完部13に入力する。

(4) エンティティ補完部13は、Spec DB14からSpecを取得する。

(5) エンティティ補完部13は、取得したSpecを用いて、上記入力されたPP/PL/PDに対応する論理レイヤのエンティティ (論理エンティティと称することもある) を生成する。

[0038] 次に、本発明の一実施形態による実施手順の詳細の例を説明する。

(経路選択部)

図8は、本発明の一実施形態に係るネットワーク管理システムの経路選択部による処理手順の一例を示す図である。

経路選択部11は、物理エンティティ同士の接続関係を辿り、始点から終点まで、ひと筆書きで辿り着ける経路を選択し、選択結果として物理エンテ

ィティ (PP/PL/PD) をEntity DB 1 2 から取得する。

[0039] また、経路選択のポリシー (policy) は、最少ホップ数、帯域、および遅延量などが考慮された経路探索アルゴリズムを適用できるものとする。アルゴリズム自体としては既知のアルゴリズムが用いられ得る。

[0040] 次に、エンティティ補完部 1 3 によるSpec取得に係る処理手順の詳細について説明する。図 9 は、本発明の一実施形態に係るネットワーク管理システムのエンティティ補完部によるSpec取得に係る処理手順の一例を示すフローチャートである。

(概要)

エンティティ補完部 1 3 は、経路選択部 1 1 から入力されたPP/PL/PDに対応する論理レイヤのSpecをSpec DB 1 4 から取得する。エンティティ補完部 1 3 は、取得したSpecの上位および下位の関係性を示す情報を取得結果と合わせて内部メモリ (internal memory) に保持する。

[0041] (詳細)

(1) エンティティ補完部 1 3 は、PPのSpecの上位レイヤとして定義されているTPEのSpecをSpec DB 1 4 から取得する (S 1 1)。

(2) エンティティ補完部 1 3 は、(1) で取得したTPE Specのさらに上位レイヤとして定義されているTPE Specがある場合、このTPE SpecもSpec DB 1 4 から繰り返し取得する (S 1 2)。

[0042] (3) エンティティ補完部 1 3 は、PLのSpecの上位レイヤとして定義されているTLのSpecをSpec DB 1 4 から取得する (S 1 3)。

(4) エンティティ補完部 1 3 は、(3) で取得したTL Specの上位レイヤとして定義されているFRE(LC)のSpecをSpec DB 1 4 から取得する (S 1 4)。

[0043] (5) エンティティ補完部 1 3 は、PDのSpecの上位レイヤとして定義されているNFDのSpecをSpec DB 1 4 から取得する (S 1 5)。

(6) エンティティ補完部 1 3 は、(5) で取得したNFD Specの上位レイヤとして定義されているFRE(XC)のSpecをSpec DB 1 4 から取得する (S 1

6)。

[0044] (7) エンティティ補完部13は、(4)で取得したFRE(LC)のSpecと(6)で取得したFRE(XC)のSpecの上位に定義されているFRE(NC)のSpecをSpec DB14から取得する(S17)。

[0045] (8) エンティティ補完部13は、(7)で取得したFRE(NC)のさらに上位レイヤとして定義されているFRE(LC)がある場合、このFRE(LC)SpecをSpec DB14から取得し、さらに上記(7)を実行する(S18)。(7)で取得したFRE(NC)のさらに上位レイヤとして定義されているFRE(LC)が無くなったら、エンティティ補完部13は、Spec取得に係る処理を終了する。

[0046] 次に、エンティティ補完部13による論理エンティティ生成に係る処理手順の詳細について説明する。図10は、本発明の一実施形態に係るネットワーク管理システムのエンティティ補完部によるSpec取得に係る処理の概要を示す図である。

(概要)

エンティティ補完部13は、上記取得したSpecに対応するエンティティ(TPE/TL/NFD/FRE(LC)/FRE(XC)/FRE(NC))を生成する。

エンティティ補完部13は、生成対象のエンティティが関連する下位のエンティティに対する関連性(関係性)を示す情報を内部メモリに保持する。

[0047] 図11は、本発明の一実施形態に係るネットワーク管理システムのエンティティ補完部による論理エンティティ生成に係る処理手順の一例を示すフローチャートである。

(詳細)

(1) エンティティ補完部13は、Logical DeviceレイヤのTPEエンティティを生成する。以下、TPEエンティティを単にTPEと称することがある。TPEを生成する際には、エンティティ補完部13は、物理エンティティPPへの関連性を示す情報を内部メモリに保持する(S21)。

[0048] (2) エンティティ補完部13は、Logical DeviceレイヤのTLエンティティを生成する。以下、TLエンティティを単にTLと称することがある。TLを

生成する際には、エンティティ補完部 13 は、Logical Device レイヤの TPE への関連性を示す情報を内部メモリに保持する (S 22)。

[0049] (3) エンティティ補完部 13 は、Logical Device レイヤの NFD エンティティを生成する。以下、NFD エンティティを単に NFD と称することがある。NFD を生成する際には、エンティティ補完部 13 は、Logical Device レイヤの TPE への関連性を示す情報を内部メモリに保持する (S 23)。

[0050] エンティティ補完部 13 は、下記の (4)、(5)、(6)、および (7) について、下位のレイヤから順に実施する。全てのレイヤについて実施したら、エンティティ補完部 13 は、(4)、(5)、(6)、および (7) を終了する。

[0051] (4) エンティティ補完部 13 は、論理レイヤの TPE を生成する。TPE 生成する際には、エンティティ補完部 13 は、下位の論理レイヤの TPE への関連性を示す情報を内部メモリに保持する (S 24)。

(5) エンティティ補完部 13 は、論理レイヤの FRE(LC) エンティティを生成する。以下、FRE(LC) エンティティを単に FRE(LC) と称することがある。FRE(LC) を生成する際には、エンティティ補完部 13 は、該当レイヤの TPE への関連性を示す情報を内部メモリに保持する (S 25)。

[0052] (6) エンティティ補完部 13 は、論理レイヤの FRE(XC) エンティティを生成する。以下、FRE(XC) エンティティを単に FRE(XC) と称することがある。FRE(XC) を生成する際には、エンティティ補完部 13 は、該当レイヤの TPE への関連性を示す情報を内部メモリに保持する (S 26)。

(7) エンティティ補完部 13 は、論理レイヤの FRE(NC) エンティティを生成する。以下、FRE(NC) エンティティを単に FRE(NC) と称することがある。FRE(NC) を生成する際には、エンティティ補完部 13 は、該当レイヤの TPE への関連性を示す情報を内部メモリに保持する (S 27)。

[0053] 以下、図 3 に示されたネットワークと同じネットワークを管理対象ネットワークとする業務に本発明の一実施形態が適用された例を示す。

事前準備として、オペレータにより下記の Spec が Spec DB 14 に登録される

。図 1 2 および図 1 3 は、登録される Spec の表記および意味の一例を表形式で示す図である。

登録される Spec の種類である PP、PL、PD、TPE、TL、NFD、FRE(LC)、FRE(XC)、および FRE(NC) について、「登録する Spec の表記：意味」の対応は下記の通りである。

[0054] (PP)

PP_PC : PC の PP

PP_SW : Switch の PP

PP_R : Router の PP

(PL)

PL_PC-SW : PC ～ Switch 間の PL

PL_SW-SW : Switch ～ Switch 間の PL

PL_SW-R : Switch ～ Router 間の PL

(PD)

PD_PC : PC の PD

PD_SW : Switch の PD

PD_R : Router の PD

[0055] (TPE)

TPE_PC_LD : PC の Logical Device レイヤの TPE

TPE_PC_E : PC の Ethernet レイヤの TPE

TPE_PC_IP : PC の IP レイヤの TPE

TPE_SW_LD : Switch の Logical Device レイヤの TPE

TPE_SW_E : Switch の Ethernet レイヤの TPE

TPE_R_LD : Router の Logical Device レイヤの TPE

TPE_R_E : Router の Ethernet レイヤの TPE

TPE_R_IP : Router の IP レイヤの TPE

(TL)

TL_PC-SW : PC ～ Switch 間の TL

TL_SW-SW : Switch～Switch間のTL

TL_SW-R : Switch～Router間のTL

(NFD)

NFD_SW : SwitchのNFD

NFD_R : RouterのNFD

[0056] (FRE(LC))

FRELC_PC-SW_E : PC～Switch間のEthernetレイヤのFRE(LC)

FRELC_SW-SW_E : Switch～Switch間のEthernetレイヤのFRE(LC)

FRELC_SW-R_E : Switch～Router間のEthernetレイヤのFRE(LC)

FRELC_PC-R_IP : PC～Router間のIPレイヤのFRE(LC)

(FRE(XC))

FREXC_SW_E : SwitchのEthernetレイヤのFRE(XC)

FREXC_R_IP : RouterのIPレイヤのFRE(XC)

(FRE(NC))

FRENC_PC-R_E : PC～Router間のEthernetレイヤのFRE(NC)

FRENC_PC-PC_IP : PC～PC間のIPレイヤのFRE(NC)

[0057] 図 1 4 は、登録されたSpecにおける関係性の一例を表形式で示す図である。

登録されたSpecは、図 1 4 に示される上下レイヤの関係性を有するものとする。

IPレイヤ、Ethernetレイヤ、Logical Deviceレイヤ、および物理レイヤにおけるSpecの関係性は下記の (1) ～ (13) の通りである。下記 (1) ～ (13) のうち、(1) は経路の始点に、(13) は経路の終点にそれぞれ対応する。

[0058] (1)

(IPレイヤ)、(Ethernetレイヤ)、および(Logical Deviceレイヤ)

: なし

(物理レイヤ) : PD_PC

[0059] (2)

(IPレイヤ) : TPE_PC_IP

(Ethernetレイヤ) : TPE_PC_E

(Logical Deviceレイヤ) : TPE_PC_LD

(物理レイヤ) : PP_PC

[0060] (3)

(IPレイヤ (上位)) : FRENC_PC-PC_IP

(IPレイヤ (下位)) : FRELC_PC-R_IP

(Ethernetレイヤ (上位)) : FRENC_PC-R_E

(Ethernetレイヤ (下位)) : FRELC_PC-SW_E

(Logical Deviceレイヤ) : TL_PC-SW

(物理レイヤ) : PL_PC-SW

[0061] (4)

(IPレイヤ (上位、下位)) (Ethernetレイヤ (上位)) : 上記 (3)

と同じ

(Ethernetレイヤ (下位)) : TPE_SW_E

(Logical Deviceレイヤ) : TPE_SW_LD

(物理レイヤ) : PP_SW

[0062] (5)

(IPレイヤ (上位、下位)) (Ethernetレイヤ (上位)) : 上記 (3)

と同じ

(Ethernetレイヤ (下位)) : FREXC_SW_E

(Logical Deviceレイヤ) : NFD_SW

(物理レイヤ) : PD_SW

(6)

上記 (4) と同じ

[0063] (7)

(IPレイヤ (上位、下位)) (Ethernetレイヤ (上位)) : 上記 (3)

と同じ

(Ethernetレイヤ (下位)) : FRELC_SW-SW_E

(Logical Deviceレイヤ) : TL_SW-SW

(物理レイヤ) : PL_SW-SW

[0064] (8)

上記 (4) と同じ

(9)

上記 (5) と同じ

(10)

上記 (4) と同じ

[0065] (11)

(IPレイヤ (上位、下位)) (Ethernetレイヤ (上位)) : 上記 (3)

と同じ

(Ethernetレイヤ (下位)) : FRELC_SW-R_E

(Logical Deviceレイヤ) : TL_SW-R

(物理レイヤ) : PL_SW-R

[0066] (12)

(IPレイヤ (上位)) : FRENC_PC-PC_IP (上記 (3) と同じ)

(IPレイヤ (下位)) : TPE_R_IP

(Ethernetレイヤ) : TPE_R_E

(Logical Deviceレイヤ) : TPE_R_LD

(物理レイヤ) : PP_R

[0067] (13)

(IPレイヤ (上位)) : FRENC_PC-PC_IP (上記 (3) と同じ)

(IPレイヤ (下位)) : FREXC_R_IP

(Ethernetレイヤ) : なし

(Logical Deviceレイヤ) : NFD_R

(物理レイヤ) : PD_R

[0068] 図 1 5、図 1 6、および図 1 7 は、物理エンティティの登録の一例を示す図である。

上記登録された物理レイヤのSpecを用いて、オペレータにより物理エンティティがEntity DB 1 2 に登録される。

[0069] 図 1 5 では、物理レイヤのSpecを用いて登録される物理エンティティ情報の対応関係を示す。

図 1 5 に示された物理エンティティは図 1 6 に示された形式で表記されるとする。また、それぞれのエンティティ間の接続関係を相互に有するとする。

図 1 7 に示されるように物理エンティティが事前準備としてEntity DB 1 2 に登録されたとする。Specとの対応関係は図 1 5 に倣うとする。

[0070] 図 1 5 に示される、利用されるSpecと登録される物理エンティティとの関係、および図 1 6 で対応する表記を下記の (a) ~ (e) に示す。

(a)

(利用されるSpec) PD_PC

(登録される物理エンティティ) PC1

(物理エンティティの表記) 「PD_PC」 Specが用いられた「PC1」エンティティ

[0071] (b)

(利用されるSpec) PP_PC

(登録される物理エンティティ) PC1_P1

(物理エンティティの表記) 「PP_PC」 Specが用いられた「PC1_P1」エンティティ

[0072] (c)

(利用されるSpec) PL_PC-SW

(登録される物理エンティティ) PC1-SW1_PL

(物理エンティティの表記) 「PL_PC-SW」 Specが用いられた「PC1-SW1_PL」エンティティ

[0073] (d)

(利用されるSpec) PP_SW

(登録される物理エンティティ) Switch1_P1

(物理エンティティの表記) 「PP_SW」 Specが用いられた「Switch1_P1」エンティティ

[0074] (e)

(利用されるSpec) PD_SW

(登録される物理エンティティ) Switch1

(物理エンティティの表記) 「PD_SW」 Specが用いられた「Switch1」エンティティ

[0075] 次に始点情報および終点情報の指定について説明する。図18は、始点情報および終点情報の指定の一例を説明する図である。

オペレータが、管理対象ネットワークについてEntity DB12に格納される物理エンティティの「PC1」を経路の始点と指定し、物理エンティティの「PC2」を経路の終点と指定する。経路選択部11は、それぞれのエンティティを始点および終点として記録する。

[0076] 次に経路選択について説明する。

経路選択部11は、物理エンティティ同士の接続関係を辿り、始点から終点までひと筆書きで辿り着ける経路を選択し、選択結果として物理エンティティ (PP/PL/PD) をEntity DB12から取得する。

ここでは、上記の経路「PC1→Switch1→Switch2→Router→Switch4→Switch6→PC2」に対応する順番の経路が選択されたものとする。ここでPPおよびPLの記載は省略する。

[0077] 次に経路入力について説明する。図19は、経路入力の一例を示す図である。

経路選択部11は、取得した経路に対応する物理エンティティ (PP/PL/PD) をエンティティ補完部13に入力する。

[0078] 次にSpec取得について説明する。

エンティティ補完部 13 は、入力された物理エンティティを元に、Spec DB 14 から論理エンティティのSpecを下記の（１）～（８）のように取得する。

（１） エンティティ補完部 13 は、PPのSpecの上位レイヤとして定義されているTPEのSpecをSpec DB 14 から取得する。

具体的には、物理エンティティ「PC1_P1」はSpec「PP_PC」に基づいているため、エンティティ補完部 13 は、このSpec「PP_PC」の上位に定義された「TPE_PC_LD」をSpec DB 14 から取得する。

同様に、エンティティ補完部 13 は、Switch1/2/4/6の各PPのSpec「PP_SW」の上位である「TPE_SW_LD」と、RouterのPPのSpec「PP_R」の上位であるSpec「TPE_R_LD」とをSpec DB 14 からそれぞれ取得する。

[0079] （２） エンティティ補完部 13 は、（１）で取得したTPE Specのさらに上位レイヤとして定義されているTPE Specがある場合、このTPE SpecもSpec DB 14 から繰り返し取得する。

具体的には、エンティティ補完部 13 は、（１）で取得した、Logical Deviceレイヤの上位の全てのSpecを、Spec DB 14 に繰り返しアクセス（access）することで取得する。

取得対象は「TPE_PC_E」，「TPE_PC_IP」，「TPE_SW_E」，「TPE_R_E」および「TPE_R_IP」である。

[0080] （３） エンティティ補完部 13 は、PLのSpecの上位レイヤとして定義されているTLのSpecをSpec DB 14 から取得する。

具体的には、物理エンティティ「PC1-SW1_PL」はSpec「PL_PC-SW」に基づいているため、エンティティ補完部 13 は、この「PL_PC-SW」Specの上位に定義された「TL_PC-SW」をSpec DB 14 から取得する。

同様に、エンティティ補完部 13 は、Switch～Switch間、およびSwitch～Router間の物理エンティティPLのSpecの上位に定義された「TL_SW-SW」および「TL_SW-R」をSpec DB 14 から取得する。

[0081] （４） エンティティ補完部 13 は、（３）で取得したTL Specの上位レイ

ヤとして定義されているFRE(LC)のSpecをSpec DB 1 4 から取得する。

具体的には、エンティティ補完部 1 3 は、(3) で取得した、Logical Deviceレイヤの上位の全てのSpecを、Spec DB 1 4 に繰り返しアクセスすることで取得する。

取得対象は「FRELC_PC-SW_E」, 「FRELC_SW-SW_E」 および「FRELC_SW-R_E」である。

[0082] (5) エンティティ補完部 1 3 は、PDのSpecの上位レイヤとして定義されているNFDのSpecをSpec DB 1 4 から取得する。

具体的には、物理エンティティ「Switch1」はSpec「PD_SW」に基づいているため、エンティティ補完部 1 3 は、このSpec「PD_SW」の上位に定義された「NFD_SW」をSpec DB 1 4 から取得する。

同様に、エンティティ補完部 1 3 は、RouterのSpec「PD_R」の上位であるSpec「NFD_R」をSpec DB 1 4 から取得する。

(6) エンティティ補完部 1 3 は、(5) で取得したNFD Specの上位レイヤとして定義されているFRE(XC)のSpecをSpec DB 1 4 から取得する。

具体的には、エンティティ補完部 1 3 は、(5) で取得したLogical Deviceレイヤの上位の全てのSpecを、Spec DB 1 4 に繰り返しアクセスすることで取得する。

取得対象は「FREXC_SW_E」「FREXC_R_IP」である。

[0083] (7) エンティティ補完部 1 3 は、(4 で) 取得したFRE(LC)および(6) で取得したFRE(XC)のSpecの上位に定義されているFRE(NC)のSpecをSpec DB 1 4 から取得する。

具体的には、エンティティ補完部 1 3 は、取得したSpecのうち、EthernetレイヤのSpecである「FRELC_PC-SW_E」, 「FRELC_SW-SW_E」 および「FREXC_SW_E」を組み合わせた「FRENC_PC-R_E」をSpec DB 1 4 から取得する。

(8) エンティティ補完部 1 3 は、(7) で取得したFRE(NC)のさらに上位レイヤとして定義されているFRE(LC)がある場合、このFRE(LC) SpecをSpec DB 1 4 から取得し、さらに上記(4) を実行する。FRE(NC)の上位に定義さ

れているFRE(LC)が無くなったら、エンティティ補完部13は、Spec取得にかかる処理を終了する。

[0084] 具体的には、エンティティ補完部13は、(7)で取得したSpec「FRENC_PC-R_E」の上位に定義された「FRELC_PC-R_IP」をSpec DB14から取得する。

さらに、エンティティ補完部13は、取得した「FRELC_PC-R_IP」と(6)で取得した「FREXC_R_IP」とを組み合わせ「FRENC_PC-PC_IP」をSpec DB14から取得する。

以上により、上位に定義されたSpecが存在しないため、Spec取得にかかる処理が終了する。

[0085] 次に、エンティティ生成について説明する。

エンティティ補完部13は、上記取得したSpec群に対して、論理レイヤのエンティティを下位のレイヤから順に下記の(1)～(7)のように生成してEntity DB12へ格納する。

(1) エンティティ補完部13は、Logical DeviceレイヤのTPEを生成する。この生成の際には、エンティティ補完部13は、物理エンティティPPへの関連性を示す情報を内部メモリに保持する。

[0086] 図20、および図21は、Logical DeviceレイヤのTPEの生成の一例を示す図である。

具体的には、エンティティ補完部13は、取得した、Logical DeviceレイヤのSpecに対し、図20に示されるようにTPEエンティティを生成する。生成の一部の図示は省略する。

各TPEエンティティは、図20の最下行に示されるPPエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図21に示される12個のTPEエンティティを生成する。

[0087] 図20に示される、「利用されるSpec」、「生成するLogical DeviceレイヤのTPEエンティティ」、および「関連性を有する物理エンティティ」の対応の例は下記の(a)～(d)のとおりである。

(a)

(利用されるSpec) TPE_PC_LD

(生成されるLogical DeviceレイヤのTPEエンティティ) PC1_P1_LD_TP

E

(関連性を有する物理エンティティ) PC1_P1

[0088] (b)

(利用されるSpec) TPE_SW_LD

(生成されるLogical DeviceレイヤのTPEエンティティ) Switch1_P1_L

D_TPE

(関連性を有する物理エンティティ) Switch1_P1

[0089] (c)

(利用されるSpec) TPE_SW_LD

(生成されるLogical DeviceレイヤのTPEエンティティ) Switch1_P2_L

D_TPE

(関連性を有する物理エンティティ) Switch1_P2

[0090] (d)

(利用されるSpec) TPE_R_LD

(生成されるLogical DeviceレイヤのTPEエンティティ) Router_P1_LD

_TPE

(関連性を有する物理エンティティ) Router_P1

[0091] 図21中のa, b, c, d, e, およびfの意味は下記のとおりである。

(a) 「TPE_PC_LD」Specが用いられた「PC1_P1_LD_TPE」エンティティ

(b) 「PC1_P1_LD_TPE」エンティティは「PC1_P1」エンティティへの関連性を有する。

(c) 「TPE_SW_LD」Specが用いられた「Switch1_P1_LD_TPE」エンティティ

(d) 「TPE_SW_LD」Specが用いられた「Switch1_P2_LD_TPE」エンティティ

(e) 「TPE_R_LD」 Specが用いられた「Router_P1_LD_TPE」エンティティ

(f) 本処理のプロセス (process) により生成されるTPEエンティティ

[0092] (2) エンティティ補完部13は、Logical DeviceレイヤのTLを生成する。この生成の際には、エンティティ補完部13は、Logical DeviceレイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図22、図23は、Logical DeviceレイヤのTLの生成の一例を示す図である。具体的には、エンティティ補完部13は、取得したLogical DeviceレイヤのSpecに対し、図22に示されるようにTLエンティティを生成する。生成の一部の図示は省略する。

各TLエンティティは、図22の最下行に示される、Logical DeviceレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図23に示される6個のTLエンティティを生成する。

[0093] 図23に示される、「利用されるSpec」、「生成されるLogical DeviceレイヤのTLエンティティ」、および「関連性を有するLogical DeviceレイヤのTPEエンティティ」の対応の例は下記の(a)～(c)のとおりである。

(a)

(利用されるSpec) TL_PC-SW

(生成されるLogical DeviceレイヤのTLエンティティ) PC1-Switch1_TL

(関連性を有するLogical DeviceレイヤのTPEエンティティ) PC1_P1_LD_TPE、Switch1_P1_LD_TPE

[0094] (b)

(利用されるSpec) TL_SW-SW

(生成されるLogical DeviceレイヤのTLエンティティ) Switch1-Switch2_TL

(関連性を有するLogical DeviceレイヤのTPEエンティティ) Switch1_P2_LD_TPE、Switch2_P1_LD_TPE

[0095] (c)

(利用されるSpec) TL_SW-R

(生成されるLogical DeviceレイヤのTLエンティティ) Switch2-Router_TL

(関連性を有するLogical DeviceレイヤのTPEエンティティ) Switch2_P2_LD_TPE、Router_P1_LD_TPE

[0096] 図23中のa, b, c, d, およびeの意味は下記のとおりである。

(a) 「TPE_PC-SW」Specが用いられた「PC1-Switch1_TL」エンティティ

(b) 「PC1-Switch1_TL」エンティティは「PC1_P1_LD_TPE」エンティティおよび「Switch1_P1_LD_TPE」エンティティへの関連性を有する。

(c) 「TL_SW-SW」Specが用いられた「Switch1-Switch2_TL」エンティティ

(d) 「TL_SW-R」Specが用いられた「Switch2-Router_TL」エンティティ

(e) 本処理のプロセスにより生成されるTLエンティティ

[0097] (3) エンティティ補完部13は、Logical DeviceレイヤのNFDを生成する。この生成の際には、エンティティ補完部13は、Logical DeviceレイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図24および図25は、Logical DeviceレイヤのNFDの生成の一例を示す図である。

具体的には、エンティティ補完部13は、取得したLogical DeviceレイヤのSpecに対し、図24に示されるようにNFDエンティティを生成する。生成の一部の図示は省略する。

各NFDエンティティは、図24の最下行に示される、Logical DeviceレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図25に示される5個のNFDエンティティを生成する。

[0098] 図24に示される、「利用されるSpec」、「生成されるLogical DeviceレイヤのNFDエンティティ」、および「関連性を有するLogical Deviceレイヤの

TPEエンティティ」の対応の例は下記の（a），（b），および（c）のとおりである。

（a）

（利用されるSpec） NFD_SW

（生成されるLogical DeviceレイヤのNFDエンティティ） Switch1_NFD

（関連性を有するLogical DeviceレイヤのTPEエンティティ） Switch1_P1_LD_TPE、Switch1_P2_LD_TPE

[0099] （b）

（利用されるSpec） NFD_SW

（生成されるLogical DeviceレイヤのNFDエンティティ） Switch2_NFD

（関連性を有するLogical DeviceレイヤのTPEエンティティ） Switch2_P1_LD_TPE、Switch2_P2_LD_TPE

[0100] （c）

（利用されるSpec） NFD_R

（生成されるLogical DeviceレイヤのNFDエンティティ） Router_NFD

（関連性を有するLogical DeviceレイヤのTPEエンティティ） Router_P1_LD_TPE、Router_P2_LD_TPE

[0101] 図25中のa，b，c，d，およびeの意味は下記のとおりである。

（a） 「NFD_SW」Specが用いられた「Switch1_NFD」エンティティ

（b） 「Switch1_NFD」エンティティは「Switch1_P1_LD_TPE」エンティティおよび「Switch1_P2_LD_TPE」エンティティへの関連性を有する。

（c） 「NFD_SW」Specが用いられた「Switch2_NFD」エンティティ

（d） 「NFD_R」Specが用いられた「Router_NFD」エンティティ

（e） 本処理のプロセスにより生成されるNFDエンティティ

[0102] （4） エンティティ補完部13は、論理レイヤのTPEを生成する。この生成の際には、エンティティ補完部13は、下位の論理レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図26、および図27は、論理レイヤのTPEの生成の一例を示す図である。

具体的には、エンティティ補完部 13 は、Logical Device レイヤの上位の Ethernet レイヤの Spec に対し、図 26 に示される TPE エンティティを生成する。生成の一部の図示は省略する。

各 TPE エンティティは、図 26 の最下行に示される、下位の Logical Device レイヤの TPE エンティティへの関連性を有する。最終的に、エンティティ補完部 13 は、図 27 に示される 12 個の TPE エンティティを生成する。

[0103] 図 26 に示される、「利用される Spec」、「生成される Ethernet レイヤの TPE エンティティ」、および「関連性を有する Logical Device レイヤの TPE エンティティ」の対応の例は下記の (a), (b), (c), および (d) のとおりである。

(a)

(利用される Spec) PC1_P1_E_TPE

(生成される Ethernet レイヤの TPE エンティティ) PC1_P1_E_TPE

(関連性を有する Logical Device レイヤの TPE エンティティ) PC1_P1_LD_TPE

[0104] (b)

(利用される Spec) TPE_SW_E

(生成される Ethernet レイヤの TPE エンティティ) Switch1_P1_E_TPE

(関連性を有する Logical Device レイヤの TPE エンティティ) Switch1_P1_LD_TPE

[0105] (c)

(利用される Spec) TPE_SW_E

(生成される Ethernet レイヤの TPE エンティティ) Switch1_P2_E_TPE

(関連性を有する Logical Device レイヤの TPE エンティティ) Switch1_P2_LD_TPE

[0106] (d)

(利用される Spec) TPE_R_E

(生成される Ethernet レイヤの TPE エンティティ) Router_P1_E_TPE

(関連性を有するLogical DeviceレイヤのTPEエンティティ) Router_P
1_LD_TPE

[0107] 図27中のa, b, c, d, e, およびfの意味は下記のとおりである。

- (a) 「TPE_PC_E」 Specが用いられた「PC1_P1_E_TPE」エンティティ
- (b) 「PC1_P1_E_TPE」エンティティは「PC1_P1_LD_TPE」エンティティへの関連性を有する。
- (c) 「TPE_SW_E」 Specが用いられた「Switch1_P1_E_TPE」エンティティ
- (d) 「TPE_SW_E」 Specが用いられた「Switch1_P2_E_TPE」エンティティ
- (e) 「TPE_R_E」 Specが用いられた「Router_P1_E_TPE」エンティティ
- (f) 本処理のプロセスにより生成されるTPEエンティティ

[0108] (5) エンティティ補完部13は、論理レイヤのFRE(LC)を生成する。この生成の際には、エンティティ補完部13は、該当レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図28および図29は、論理レイヤのFRE(LC)の生成の一例を示す図である。具体的には、エンティティ補完部13は、Logical Deviceレイヤの上位のEthernetレイヤのSpecに対し、図28に示されるFRE(LC)エンティティを生成する。生成の一部の図示は省略する。各FRE(LC)エンティティは、図28の最下行に示されるEthernetレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図29に示される6個のFRE(LC)エンティティを生成する。

[0109] 図28に示される、「利用されるSpec」、「生成されるEthernetレイヤのFRE(LC)エンティティ」、および「関連性を有するEthernetレイヤのTPEエンティティ」の対応の例は下記の(a), (b), および(c)の通りである。

- (a)
(利用されるSpec) FRELC_PC-SW_E

(生成されるEthernetレイヤのFRE(LC)エンティティ) PC1-Switch1_E_FRELC

(関連性を有するEthernetレイヤのTPEエンティティ) PC1_P1_E_TPE、Switch1_P1_E_TPE

[0110] (b)

(利用されるSpec) FRELC_SW-SW_E

(生成されるEthernetレイヤのFRE(LC)エンティティ) Switch1-Switch2_E_FRELC

(関連性を有するEthernetレイヤのTPEエンティティ) Switch1_P2_E_TPE、Switch2_P1_E_TPE

[0111] (c)

(利用されるSpec) FRELC_SW-R_E

(生成されるEthernetレイヤのFRE(LC)エンティティ) Switch2-Router_E_FRELC

(関連性を有するEthernetレイヤのTPEエンティティ) Switch2_P2_E_TPE、Router_P1_E_TPE

[0112] 図29中のa, b, c, d, およびeの意味は下記の(a)～(e)のとおりである。

(a) 「FRELC_PC-SW_E」Specが用いられた「PC1-Switch1_E_FRELC」エンティティ

(b) 「PC1-Switch1_E_FRELC」エンティティは「PC1_P1_E_TPE」エンティティおよび「Switch1_P1_E_TPE」エンティティへの関連性を有する。

(c) 「FRELC_SW-SW_E」Specが用いられた「Switch1-Switch2_E_FRELC」エンティティ

(d) 「FRELC_SW-R_E」Specが用いられた「Switch2-Router_E_FRELC」エンティティ

(e) 本処理のプロセスにより生成されるFRE(LC)エンティティ

[0113] (6) エンティティ補完部13は、論理レイヤのFRE(XC)を生成する。こ

の生成の際には、エンティティ補完部 13 は、該当レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図 30、および図 31 は、論理レイヤのFRE(XC)の生成の一例を示す図である。具体的には、エンティティ補完部 13 は、Logical Deviceレイヤの上位のEthernetレイヤのSpecに対し、図 30 に示されるFRE(XC)エンティティを生成する。生成の一部の図示は省略する。

各FRE(XC)エンティティは、図 30 の最下行に示されるEthernetレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部 13 は、図 31 に示される 4 個のFRE(XC)エンティティを生成する。

[0114] 図 30 に示される、「利用されるSpec」、「生成されるEthernetレイヤのFRE(XC)エンティティ」および「関連性を有するEthernetレイヤのTPEエンティティ」の対応の例は下記の (a) , (b) , および (c) の通りである。

(a)

(利用されるSpec) FREXC_SW_E

(生成されるEthernetレイヤのFRE(XC)エンティティ) Switch1_E_FREXC

(関連性を有するEthernetレイヤのTPEエンティティ) Switch1_P1_E_TPE、Switch1_P2_E_TPE

[0115] (b)

(利用されるSpec) FREXC_SW_E

(生成されるEthernetレイヤのFRE(XC)エンティティ) Switch2_E_FREXC

(関連性を有するEthernetレイヤのTPEエンティティ) Switch2_P1_E_TPE、Switch2_P2_E_TPE

[0116] (c)

(利用されるSpec) FREXC_SW_E

(生成されるEthernetレイヤのFRE(XC)エンティティ) Switch6_E_FREXC

(関連性を有するEthernetレイヤのTPEエンティティ) Switch6_P1_E_TPE、Switch6_P2_E_TPE

[0117] 図31中のa, b, c, d, およびeの意味は下記の(a)～(e)のとおりである。

(a) 「FREXC_SW_E」Specが用いられた「Switch1_E_FREXC」エンティティ

(b) 「Switch1_E_FREXC」エンティティは「Switch1_P1_E_TPE」エンティティおよび「Switch1_P2_E_TPE」エンティティへの関連性を有する。

(c) 「FREXC_SW_E」Specが用いられた「Switch2_E_FREXC」エンティティ

(d) 「FREXC_SW_E」Specが用いられた「Switch6_E_FREXC」エンティティ

(e) 本処理のプロセスにより生成されるFRE(XC)エンティティ

[0118] (7) エンティティ補完部13は、論理レイヤのFRE(NC)を生成する。この生成の際には、エンティティ補完部13は、該当レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図32および図33は、論理レイヤのFRE(NC)の生成の一例を示す図である。具体的には、エンティティ補完部13は、Logical Deviceレイヤの上位のEthernetレイヤのSpecに対し、図32に示されるFRE(NC)エンティティを生成する。

各FRE(NC)エンティティは、図32の最下行に示されるEthernetレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図33に示される2個のFRE(NC)エンティティを生成する。

[0119] 図32に示される、「利用されるSpec」、「生成されるEthernetレイヤのFRE(NC)エンティティ」、および「関連性を有するEthernetレイヤのTPEエンティティ」の対応の例は下記の(a)および(b)のとおりである。

(a)

(利用されるSpec) FRENC_PC-R_E

(生成されるEthernetレイヤのFRE(NC)エンティティ) PC1-Router_E_F
RENC

(関連性を有するEthernetレイヤのTPEエンティティ) PC1_P1_E_TPE、
Router_P1_E_TPE

[0120] (b)

(利用されるSpec) FRENC_PC-R_E

(生成されるEthernetレイヤのFRE(NC)エンティティ) Router-PC2_E_F
RENC

(関連性を有するEthernetレイヤのTPEエンティティ) Router_P2_E_TP
E、PC2_P1_E_TPE

[0121] 図33中のa, b, c, およびdの意味は下記の(a)～(d)のとおり
である。

(a) 「FRENC_PC-R_E」Specが用いられた「PC1-Router_E_FRENC」エン
ティティ

(b) 「PC1-Router_E_FRENC」エンティティは「PC1_P1_E_TPE」エンテ
ィティおよび「Router_P1_E_TPE」エンティティへの関連性を有する。

(c) 「FRENC_PC-R_E」Specが用いられた「Router-PC2_E_FRENC」エン
ティティ

(d) 本処理のプロセスにより生成されるFRE(NC)エンティティ

[0122] 次に、2回目の上記(4)について説明する。ここではエンティティ補完
部13は、論理レイヤのTPEを生成する。この生成の際には、エンティティ補
完部13は、下位の論理レイヤのTPEへの関連性を示す情報を内部メモリに保
持する。

図34および図35は、論理レイヤのTPEの生成の一例を示す図である。

具体的には、エンティティ補完部13は、Ethernetレイヤの上位のIPレイ
ヤのSpecに対し、図34に示されるTPEエンティティを生成する。

各TPEエンティティは、図34の最下行に示されるEthernetレイヤのTPEエ
ンティティへの関連性を有する。最終的に、エンティティ補完部13は、図

35に示される4個のTPEエンティティを生成する。

[0123] 図34に示される、「利用されるSpec」、「生成されるIPレイヤのTPEエンティティ」、および「関連性を有するEthernetレイヤのTPEエンティティ」の対応の例は下記の(a), (b), (c), および(d)のとおりである。

(a)

(利用されるSpec) TPE_PC_IP

(生成されるIPレイヤのTPEエンティティ) PC1_P1_IP_TPE

(関連性を有するEthernetレイヤのTPEエンティティ) PC1_P1_E_TPE

[0124] (b)

(利用されるSpec) TPE_R_IP

(生成されるIPレイヤのTPEエンティティ) Router_P1_IP_TPE

(関連性を有するEthernetレイヤのTPEエンティティ) Router_P1_E_TP

E

[0125] (c)

(利用されるSpec) TPE_R_IP

(生成されるIPレイヤのTPEエンティティ) Router_P2_IP_TPE

(関連性を有するEthernetレイヤのTPEエンティティ) Router_P2_E_TP

E

[0126] (d)

(利用されるSpec) TPE_PC_IP

(生成されるIPレイヤのTPEエンティティ) PC2_P1_IP_TPE

(関連性を有するEthernetレイヤのTPEエンティティ) PC2_P1_E_TPE

[0127] 図35中のa, b, c, およびdの意味は下記の(a)~(d)のとおりである。

(a) 「TPE_PC_IP」Specが用いられた「PC1_P1_IP_TPE」エンティティ

(b) 「PC1_P1_IP_TPE」エンティティは「PC1_P1_E_TPE」エンティティ

への関連性を有する。

(c) 「TPE_R_IP」Specが用いられた「Router_P1_IP_TPE」エンティティ

イ

(d) 本処理のプロセスにより生成されるTPEエンティティ

[0128] 次に、2回目の上記(5)について説明する。ここではエンティティ補完部13は、論理レイヤのFRE(LC)を生成する。この生成の際には、エンティティ補完部13は、該当レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図36、および図37は、論理レイヤのFRE(LC)の生成の一例を示す図である。

具体的には、エンティティ補完部13は、Ethernetレイヤの上位のIPレイヤのSpecに対し、図36に示されるFRE(LC)エンティティを生成する。

各TPEエンティティは、図36の最下行に示されるIPレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図37に示される2個のFRE(LC)エンティティを生成する。

[0129] 図36に示される、「利用されるSpec」、「生成されるIPレイヤのFRE(LC)エンティティ」、および「関連性を有するIPレイヤのTPEエンティティ」の対応の例は下記の(a)、および(b)のとおりである。

(a)

(利用されるSpec) FRELC_PC-R_IP

(生成されるIPレイヤのFRE(LC)エンティティ) PC1-Router_IP_FRELC

(関連性を有するIPレイヤのTPEエンティティ) PC1_P1_IP_TPE、Router_P1_IP_TPE

[0130] (b)

(利用されるSpec) FRELC_PC-R_IP

(生成されるIPレイヤのFRE(LC)エンティティ) Router-PC2_IP_FRELC

(関連性を有するIPレイヤのTPEエンティティ) Router_P2_IP_TPE、PC2_P1_IP_TPE

[0131] 図37中のa, b, c, およびdの意味は下記の(a)~(d)のとおりである。

(a) 「FRELC_PC-R_IP」 Specが用いられた「PC1-Router_IP_FRELC」エンティティ

(b) 「PC1-Router_IP_FRELC」エンティティは「PC1_P1_IP_TPE」エンティティおよび「Router_P1_IP_TPE」エンティティへの関連性を有する。

(c) 「FRELC_PC-R_IP」 Specが用いられた「Router-PC2_IP_FRELC」エンティティ

(d) 本処理のプロセスにより生成されるFRE(LC)エンティティ

[0132] 次に、2回目の上記(6)について説明する。ここではエンティティ補完部13は、論理レイヤのFRE(XC)を生成する。この生成の際には、エンティティ補完部13は、該当レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図38および図39は、論理レイヤのFRE(XC)の生成の一例を示す図である。

具体的には、エンティティ補完部13は、Ethernetレイヤの上位のIPレイヤのSpecに対し、図38に示されるFRE(XC)エンティティを生成する。

各TPEエンティティは、図38の最下行に示されるIPレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図39に示される1個のFRE(XC)エンティティを生成する。

[0133] 図38に示される、「利用されるSpec」、「生成されるIPレイヤのFRE(XC)エンティティ」、および「関連性を有するIPレイヤのTPEエンティティ」の対応の例は下記の(a)のとおりである。

(a)

(利用されるSpec) FREXC_R_IP

(生成されるIPレイヤのFRE(XC)エンティティ) Router_IP_FREXC

(関連性を有するIPレイヤのTPEエンティティ) Router_P1_IP_TPE、Router_P2_IP_TPE

[0134] 図39中のa, b, およびcの意味は下記の(a)～(c)のとおりである。

(a) 「FREXC_R_IP」 Specが用いられた「Router_IP_FREXC」エンティティ

(b) 「Router_IP_FREXC」エンティティは「Router_P1_IP_TPE」エンティティおよび「Router_P2_IP_TPE」エンティティへの関連性を有する。

(c) 本処理のプロセスにより生成されるFRE(XC)エンティティ

[0135] 次に、2回目の上記(7)について説明する。ここではエンティティ補完部13は、論理レイヤのFRE(NC)を生成する。この生成の際には、エンティティ補完部13は、該当レイヤのTPEへの関連性を示す情報を内部メモリに保持する。

図40、図41は、論理レイヤのFRE(NC)の生成の一例を示す図である。

具体的には、エンティティ補完部13は、Ethernetレイヤの上位のIPレイヤのSpecに対し、図40に示されるFRE(NC)エンティティを生成する。

各TPEエンティティは、図40の最下行に示されるIPレイヤのTPEエンティティへの関連性を有する。最終的に、エンティティ補完部13は、図41に示される1個のFRE(NC)エンティティを生成する。

[0136] 図40に示される、「利用されるSpec」、「生成されるIPレイヤのFRE(NC)エンティティ」、および「関連性を有するIPレイヤのTPEエンティティ」の対応の例は下記の(a)のとおりである。

(a)

(利用されるSpec) FRENC_PC-PC_IP

(生成されるIPレイヤのFRE(NC)エンティティ) PC1-PC2_IP_FRENC

(関連性を有するIPレイヤのTPEエンティティ) PC1_P1_IP_TPE、PC2_P1_IP_TPE

[0137] 図41中のa, b, およびcの意味は下記の(a)～(c)のとおりである。

(a) 「FRENC_PC-PC_IP」 Specが用いられた「PC1-PC2_IP_FRENC」エンティティ

(b) 「PC1-PC2_IP_FRENC」エンティティは「PC1_P1_IP_TPE」エンティティ

ティおよび「PC2_P1_IP_TPE」エンティティへの関連性を有する。

(c) 本処理のプロセスにより生成されるFRE(NC)エンティティ

2回目の上記(7)の実施後、IPレイヤのさらに上位のレイヤが存在しないことから、エンティティ補完部13は、エンティティ補完(生成)処理を終了する。

[0138] 次に、エンティティ補完処理を含む、ネットワーク管理システム10による各種処理の実施後のネットワークの状態について説明する。

図42は、ネットワーク管理システムによる各種処理の実施後のネットワークの状態の一例を示す図である。

図42に示されるように、ネットワーク管理システムによる各種処理の実施後、Entity DB12内に登録されたエンティティは、合計90個のエンティティである。

[0139] そのうち、図42中のaに示される、物理情報としてEntity DB12内に登録された「PD: 9個、PP: 20個、PL: 5個」でなる合計34個のエンティティはオペレータにより生成される。また、図42中のbに示される「TL: 6個、NFD: 6個、TPE: 28個、FRE(NC): 3個、FRE(LC): 8個、FRE(XC): 5個」でなる合計56個のエンティティはエンティティ補完部13によって生成される。

[0140] 図43は、本発明の一実施形態に係るネットワーク管理装置のハードウェア構成の一例を示すブロック図である。

図43に示された例では、上記の実施形態に係るネットワーク管理システム10は、例えばサーバコンピュータ(server computer)またはパーソナルコンピュータにより構成され、CPU等のハードウェアプロセッサ(hardware processor)111Aを有する。そして、このハードウェアプロセッサ111Aに対し、プログラムメモリ(program memory)111B、データメモリ(data memory)112、入出力インタフェース(interface)113及び通信インタフェース114が、バス(bus)120を介して接続される。

[0141] 通信インタフェース114は、例えば1つ以上の無線の通信インタフェー

スユニットを含んでおり、通信ネットワークNWとの間で情報の送受信を可能にする。無線インタフェースとしては、例えば無線LAN（Local Area Network）などの小電力無線データ通信規格が採用されたインタフェースが使用される。

[0142] 入出力インタフェース113には、ネットワーク管理システム10に付設される、オペレータ用の入力デバイス50および出力デバイス60が接続される。

入出力インタフェース113は、キーボード、タッチパネル（touch panel）、タッチパッド（touchpad）、マウス（mouse）等の入力デバイス50を通じてオペレータにより入力された操作データを取り込むとともに、出力データを液晶または有機EL（Electro Luminescence）等が用いられた表示デバイスを含む出力デバイス60へ出力して表示させる処理を行なう。なお、入力デバイス50および出力デバイス60には、ネットワーク管理システム10に内蔵されたデバイスが使用されてもよく、また、ネットワークNWを介してネットワーク管理システム10と通信可能である他の情報端末の入力デバイスおよび出力デバイスが使用されてもよい。

[0143] プログラムメモリ111Bは、非一時的な有形の記憶媒体として、例えば、HDD（Hard Disk Drive）またはSSD（Solid State Drive）等の随時書込みおよび読出しが可能な不揮発性メモリ（non-volatile memory）と、ROM等の不揮発性メモリとが組み合わせて使用されたもので、一実施形態に係る各種制御処理を実行する為に必要なプログラムが格納されている。

[0144] データメモリ112は、有形の記憶媒体として、例えば、上記の不揮発性メモリと、RAM（Random Access Memory）等の揮発性メモリ（volatile memory）とが組み合わせて使用されたもので、各種処理が行なわれる過程で取得および作成された各種データが記憶される為に用いられる。

[0145] 本発明の一実施形態に係るネットワーク管理システム10は、ソフトウェア（software）による処理機能部として、図4などに示される経路選択部11、Entity DB12、エンティティ補完部13、およびSpec DB14を有する

データ処理装置として構成され得る。

[0146] Entity DB 1 2 および Spec DB 1 4 は、図 4 3 に示されたデータメモリ 1 1 2 が用いられることで構成され得る。ただし、これらの領域はネットワーク管理システム 1 0 内に必須の構成ではなく、例えば、U S B (Universal Serial Bus) メモリなどの外付け記憶媒体、又はクラウド (cloud) に配置されたデータベースサーバ (database server) 等の記憶装置に設けられた領域であってもよい。

[0147] 上記の処理機能部は、いずれも、プログラムメモリ 1 1 1 B に格納されたプログラムを上記ハードウェアプロセッサ 1 1 1 A により読み出させて実行させることにより実現され得る。なお、これらの処理機能部の一部または全部は、特定用途向け集積回路 (A S I C (Application Specific Integrated Circuit)) または F P G A (Field-Programmable Gate Array) などの集積回路を含む、他の多様な形式によって実現されてもよい。

[0148] 以上説明したように、本発明の一実施形態に係るネットワーク管理システムでは、エンティティに基づいて、ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理を行ない、情報オブジェクトの仕様に基づいて、選択された物理レイヤの経路に対応する、論理レイヤのエンティティを生成する。これにより、論理レイヤのエンティティの設定にかかる負荷を軽減することができる。

[0149] また、本発明の一実施形態に係るネットワーク管理システムでは、物理レイヤおよび最下層の論理レイヤとの間の関係性、および最下層を含む複数の層の論理レイヤの間の関係性がそれぞれ定義され、この関係性に基づいて、経路における物理レイヤに対応する各層の論理レイヤ仕様を取得する。これにより、エンティティの生成対象である各層の論理レイヤの仕様を適切に取得することができる。

[0150] また、本発明の一実施形態に係るネットワーク管理システムでは、物理レイヤの経路に対応する論理レイヤのエンティティが生成されるときに、同じ層又は 1 つ下位の層のレイヤにおけるエンティティとの関係性が保持され、

この関係性に基づいて、物理レイヤの経路に対応する、各層の論理レイヤのエンティティを生成する。これにより、物理レイヤに対応する、各層の論理レイヤのエンティティを適切に生成することができる。

[0151] また、各実施形態に記載した手法は、計算機（コンピュータ）に実行させることができるプログラム（ソフトウェア手段）として、例えば磁気ディスク（フロッピー（登録商標）ディスク、ハードディスク等）、光ディスク（CD-ROM、DVD、MO等）、半導体メモリ（ROM、RAM、フラッシュメモリ等）等の記録媒体に格納し、また通信媒体により伝送して頒布することもできる。なお、媒体側に格納されるプログラムには、計算機に実行させるソフトウェア手段（実行プログラムのみならずテーブル、データ構造も含む）を計算機内に構成させる設定プログラムをも含む。本装置を実現する計算機は、記録媒体に記録されたプログラムを読み込み、また場合により設定プログラムによりソフトウェア手段を構築し、このソフトウェア手段によって動作が制御されることにより上述した処理を実行する。なお、本明細書でいう記録媒体は、頒布用に限らず、計算機内部あるいはネットワークを介して接続される機器に設けられた磁気ディスク、半導体メモリ等の記憶媒体を含むものである。

[0152] なお、本願発明は、上記実施形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。また、各実施形態は可能な限り適宜組み合わせて実施してもよく、その場合組み合わせた効果が得られる。更に、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適当な組み合わせにより種々の発明が抽出され得る。

符号の説明

- [0153] 1 0…ネットワーク管理システム
 1 1…経路選択部
 1 2…Entity DB
 1 3…エンティティ補完部

1 4 ...Spec DB。

請求の範囲

[請求項1] ネットワークの情報オブジェクトの実体を表す第1のエンティティが記憶される第1の記憶装置に記憶された前記第1のエンティティに基づいて、前記ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理を行なう経路選択処理部と、

前記情報オブジェクトの仕様が記憶される第2の記憶装置に記憶された前記仕様に基いて、前記経路選択処理部により選択された物理レイヤの経路に対応する、論理レイヤの第2のエンティティを生成するエンティティ生成処理を行なうエンティティ生成処理部と、

を備えるネットワーク管理装置。

[請求項2] 前記第2の記憶装置には、

前記物理レイヤおよび最下層の論理レイヤとの間の関係性、および前記最下層を含む複数の層の論理レイヤ間の関係性を定義する情報が、前記情報オブジェクトの仕様として記憶され、

前記エンティティ生成処理部は、

前記経路選択処理部により選択された経路における物理レイヤの上位レイヤとして定義される、最下層の論理レイヤの仕様を前記第2の記憶装置から取得し、

前記最下層の論理レイヤの上位レイヤとして定義される論理レイヤの仕様を前記第2の記憶装置から取得し、

前記取得された仕様に基いて、前記経路選択処理部より選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成する、

請求項1に記載のネットワーク管理装置。

[請求項3] 前記エンティティ生成処理部は、

前記経路選択処理部により選択された物理レイヤの経路に対応する論理レイヤの第2のエンティティを生成するときに、同じ層又は1つ下位の層のレイヤにおける第3のエンティティとの関係性を保持し

、

前記保持される関係性に基づいて、前記経路選択処理部により選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成する、

請求項1に記載のネットワーク管理装置。

[請求項4] ネットワーク管理装置により行なわれるネットワーク管理方法であって、

ネットワークの情報オブジェクトの実体を表す第1のエンティティが記憶される第1の記憶装置に記憶された前記第1のエンティティに基づいて、前記ネットワークの始点と終点との間の物理レイヤの経路を選択する経路選択処理を行なうことと、

前記情報オブジェクトの仕様が記憶される第2の記憶装置に記憶された前記仕様に基づいて、前記経路選択処理により選択された物理レイヤの経路に対応する、論理レイヤの第2のエンティティを生成するエンティティ生成処理を行なうことと、

を備えるネットワーク管理方法。

[請求項5] 前記第2の記憶装置には、

前記物理レイヤおよび最下層の論理レイヤとの間の関係性、および前記最下層を含む複数の層の論理レイヤ間の関係性を定義する情報が、前記情報オブジェクトの仕様として記憶され、

前記エンティティ生成処理を行なうことは、

前記経路選択処理により選択された経路における物理レイヤの上位レイヤとして定義される、最下層の論理レイヤの仕様を前記第2の記憶装置から取得することと、

前記最下層の論理レイヤの上位レイヤとして定義される論理レイヤの仕様を前記第2の記憶装置から取得することと、

前記取得された仕様に基づいて、前記経路選択処理より選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティ

ティを生成することと、を含む、

請求項4に記載のネットワーク管理方法。

[請求項6] 前記エンティティ生成処理を行なうことは、

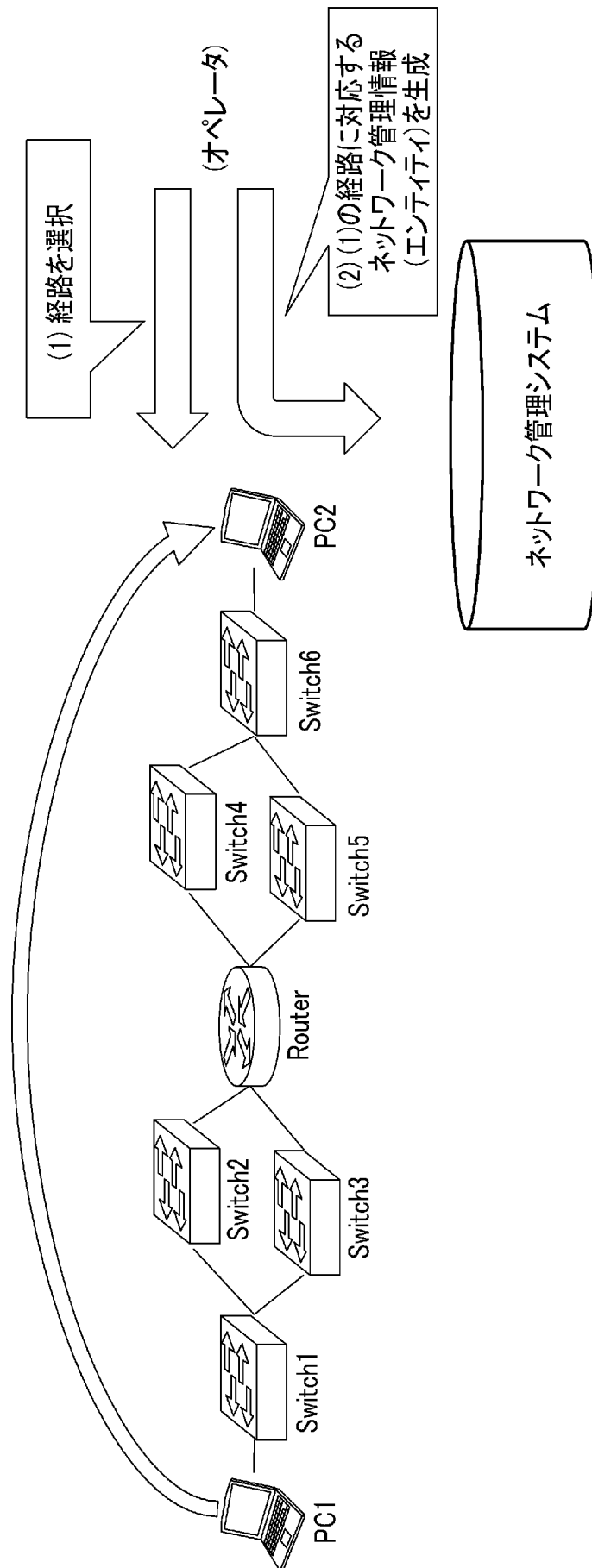
前記経路選択処理により選択された物理レイヤの経路に対応する論理レイヤの第2のエンティティを生成するときに、同じ層又は1つ下位の層のレイヤにおける第3のエンティティとの関係性を保持することと、

前記保持される関係性に基づいて、前記経路選択処理により選択された物理レイヤの経路に対応する、各層の論理レイヤの第2のエンティティを生成することと、を含む、

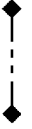
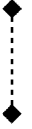
請求項4に記載のネットワーク管理方法。

[請求項7] 請求項1乃至3のいずれか1項に記載のネットワーク管理装置の前記各部としてプロセッサを機能させるネットワーク管理処理プログラム。

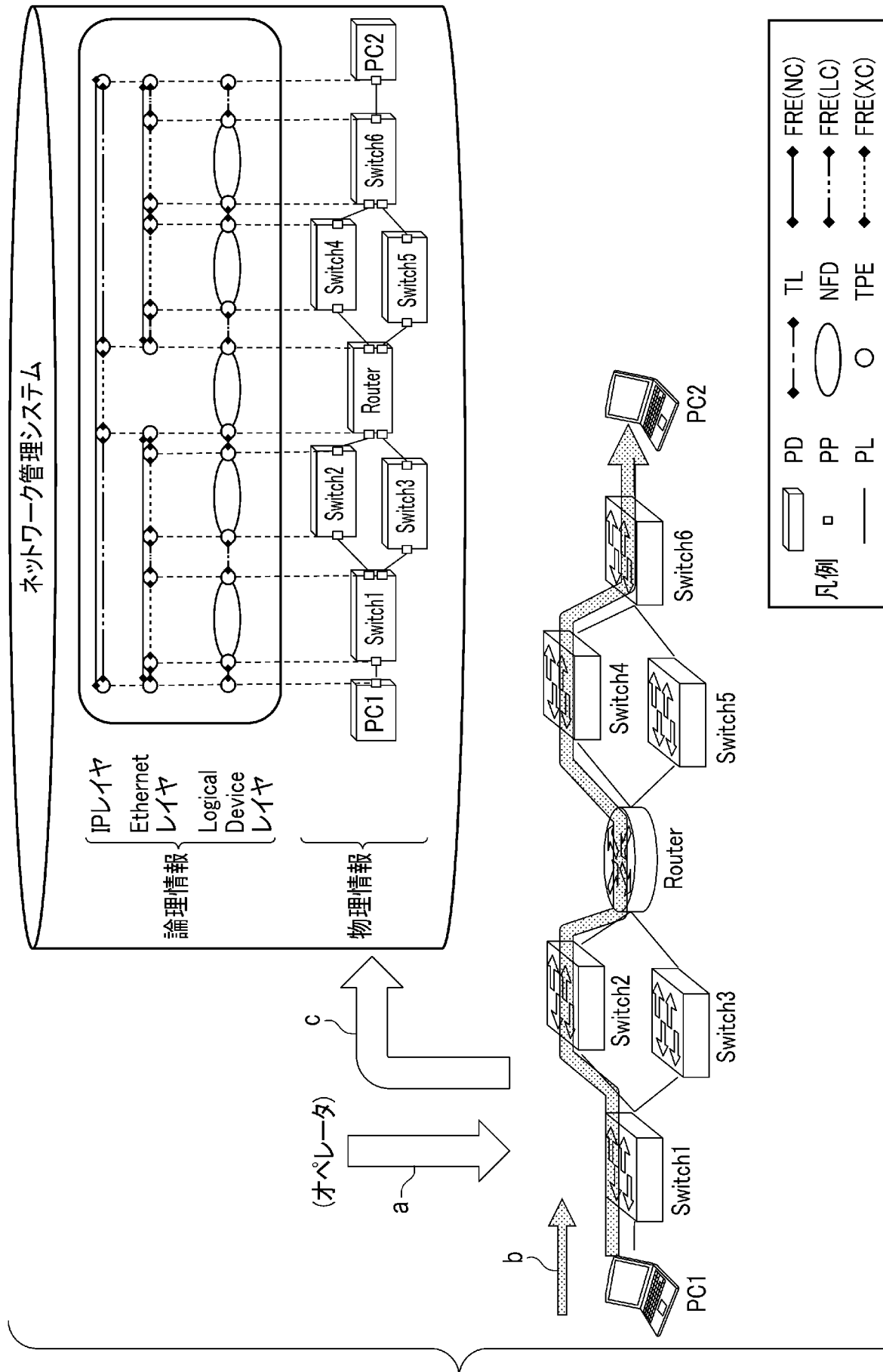
[図1]



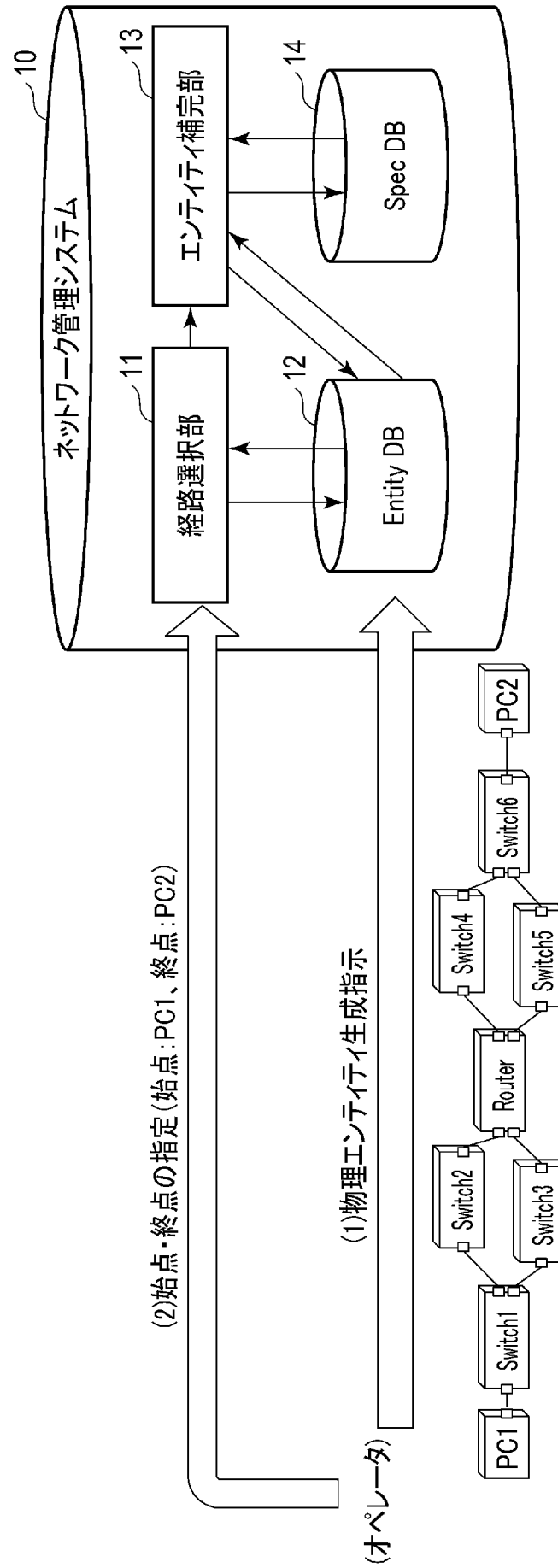
[図2]

レイヤ 種別	Entity名	意味	図の表記
物理	PD(Physical Device)	装置	
	PP(Physical Port)	装置が有する通信ポート	
	PL(Physical Link)	装置間の接続ケーブル	
	TL(Topological Link)	装置間の接続性	
論理	NFD(Network Forwarding Domain)	装置内の転送可能な範囲	
	TPE(Termination Point Encapsulation)	通信の終端点	
	FRE (Forwarding Relationship Encapsulation)	TPE間のLC, XCによって形成される End-Endの接続性	
		TPEで終端される装置間の接続性	
		TPEで終端される装置内の接続性	

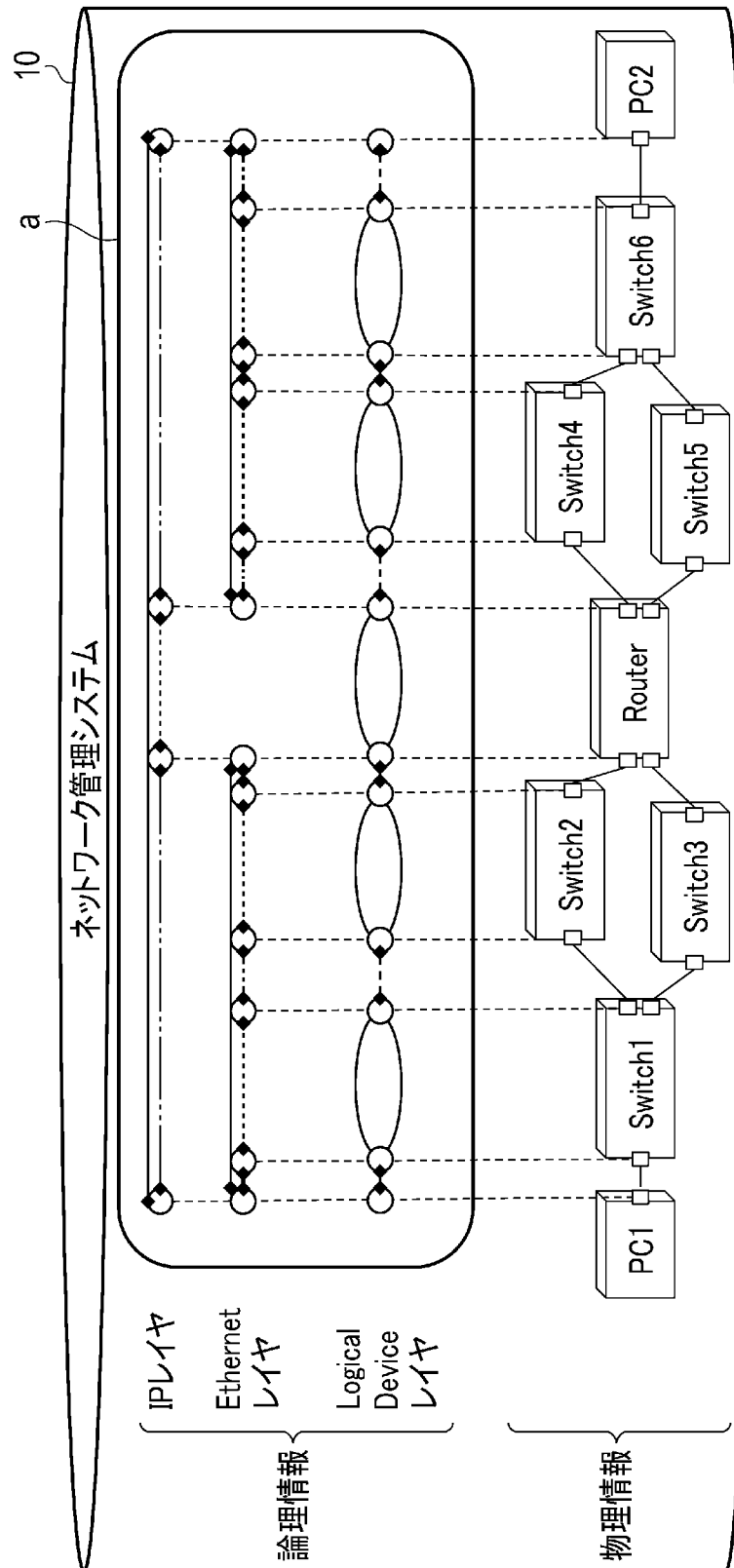
[図3]



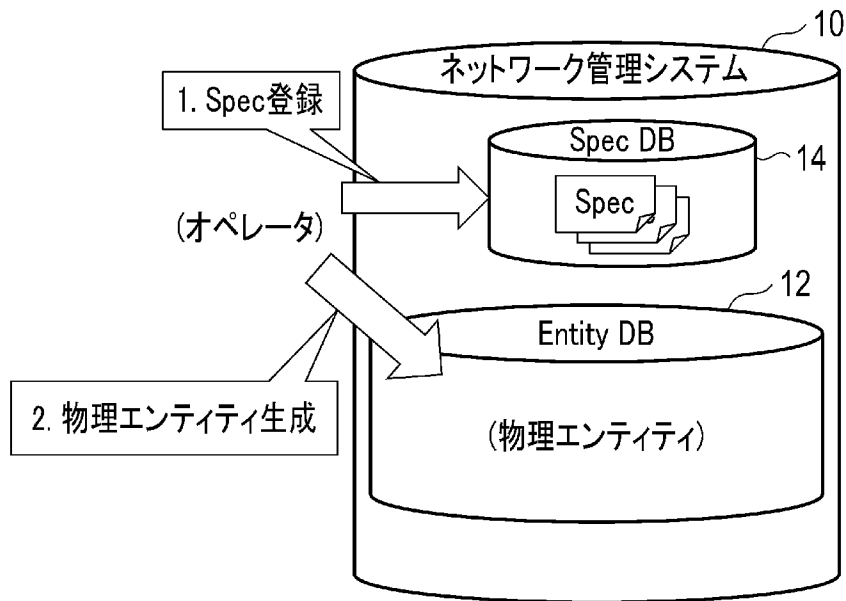
[図4]



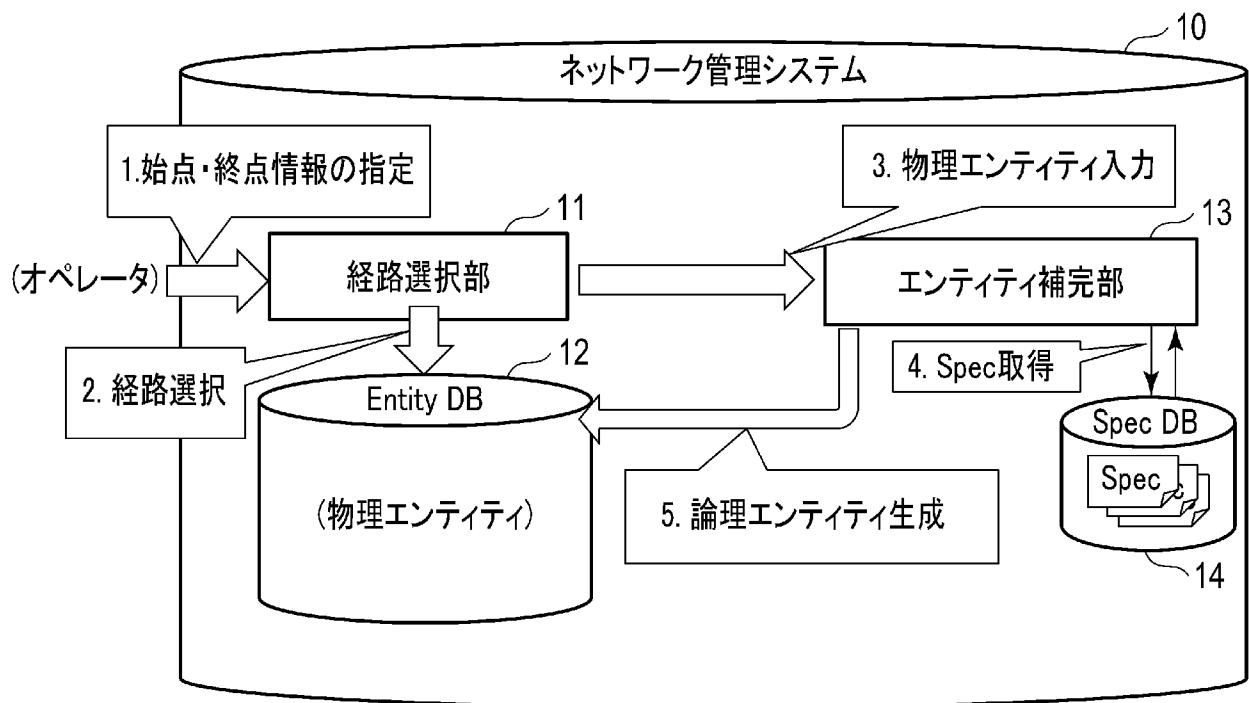
[図5]



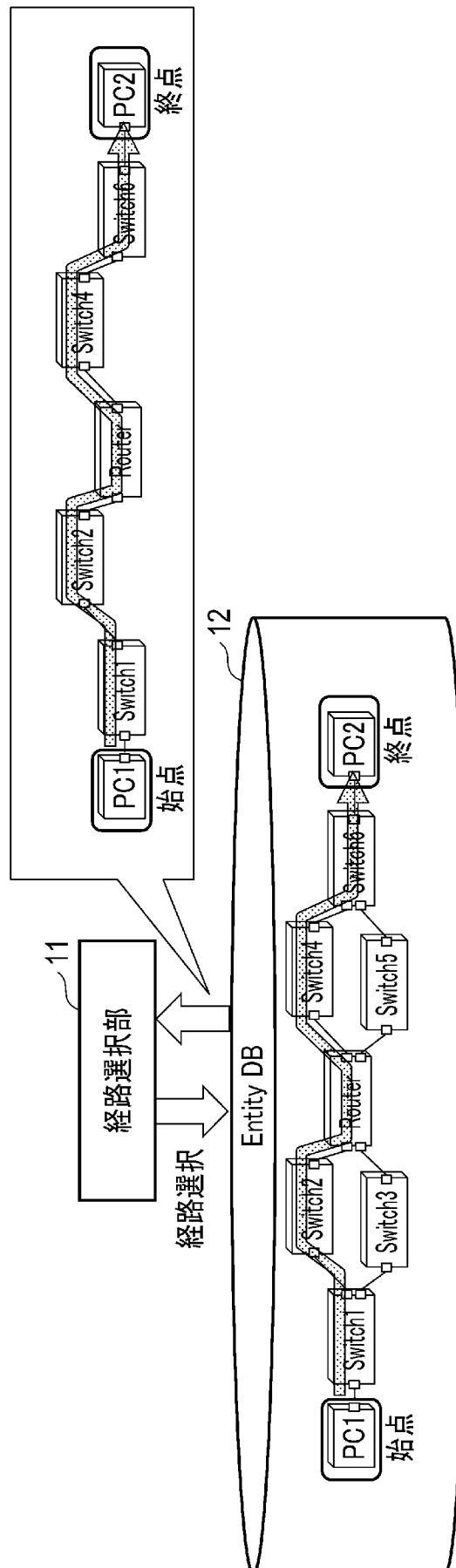
[図6]



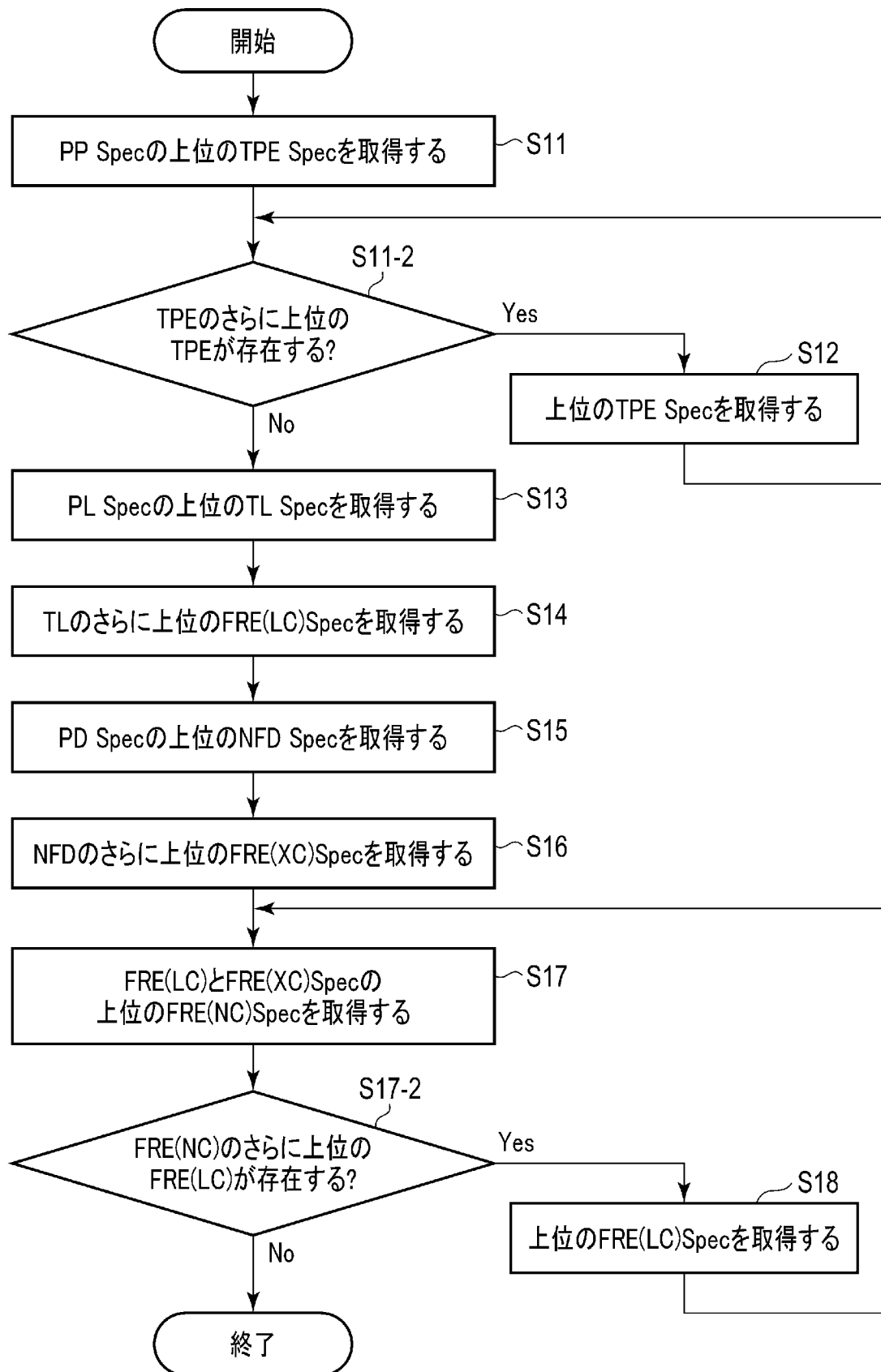
[図7]



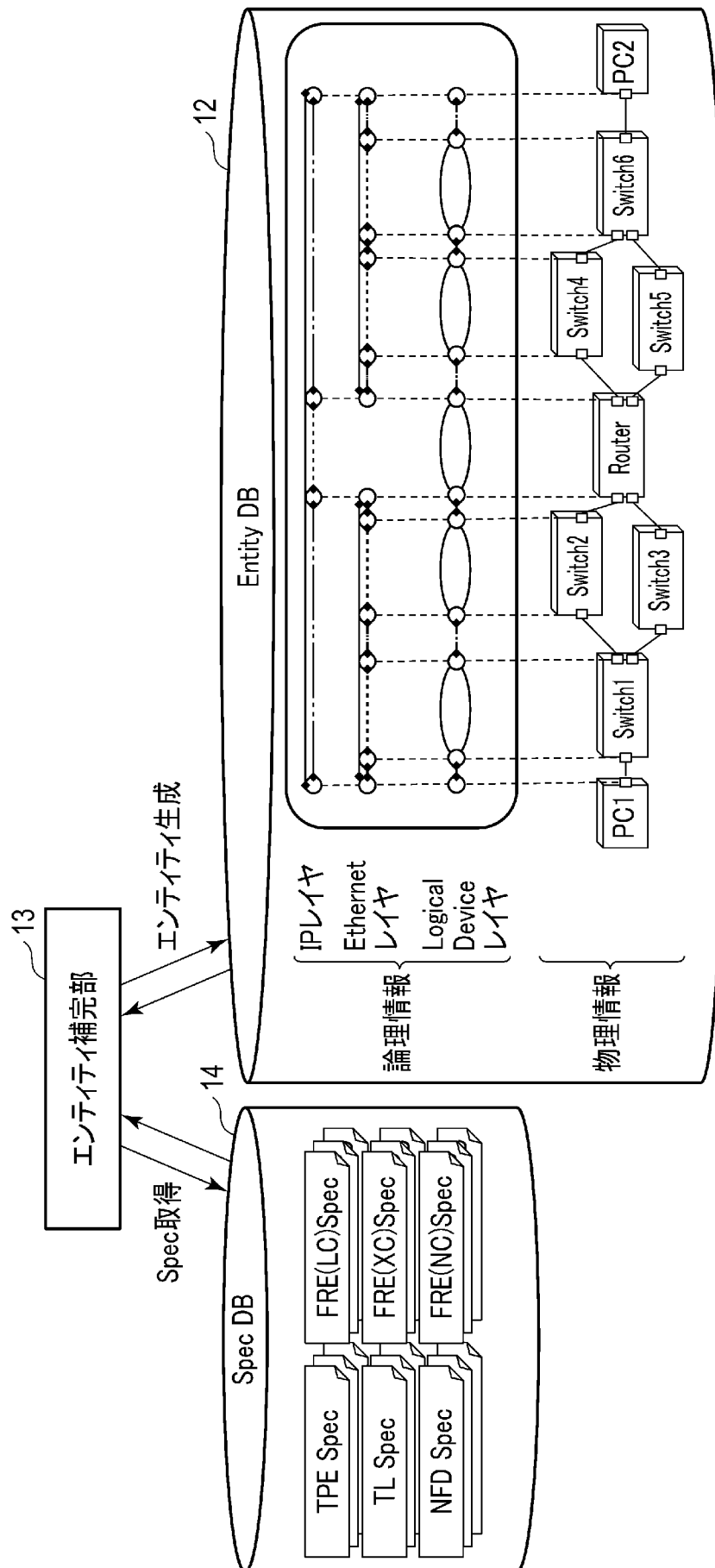
[図8]



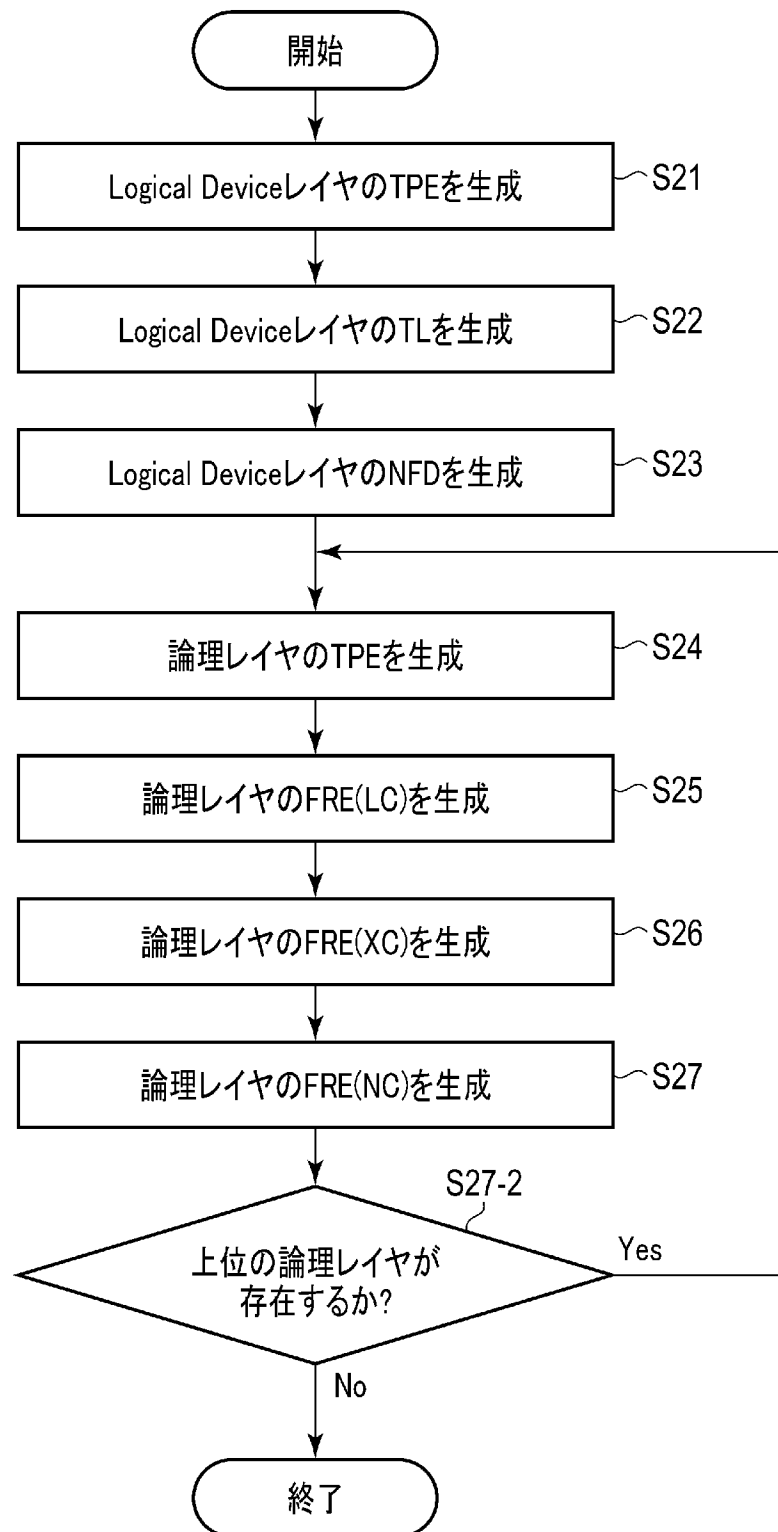
[図9]



[図10]



[図11]



[図12]

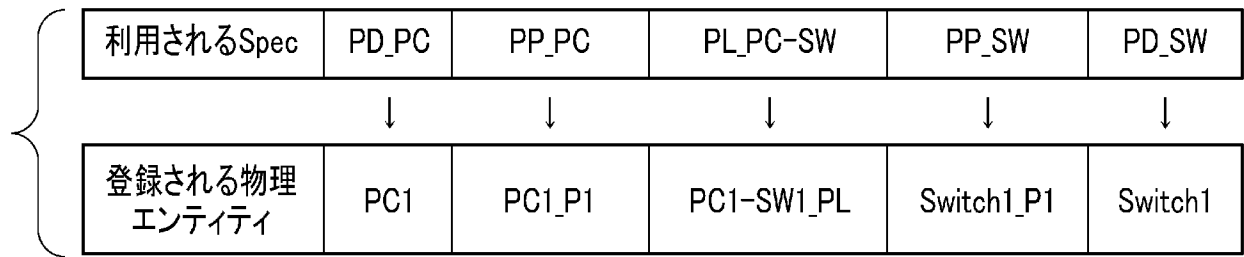
Spec種類	登録するSpec	意味
PP	PP_PC	PCのPP
	PP_SW	SwitchのPP
	PP_R	RouterのPP
PL	PL_PC-SW	PC～Switch間のPL
	PL_SW-SW	Switch～Switch間のPL
	PL_SW-R	Switch～Router間のPL
PD	PD_PC	PCのPD
	PD_SW	SwitchのPD
	PD_R	RouterのPD
TPE	TPE_PC_LD	PCのLogical DeviceレイヤのTPE
	TPE_PC_E	PCのEthernetレイヤのTPE
	TPE_PC_IP	PCのIPLレイヤのTPE
	TPE_SW_LD	SwitchのLogical DeviceレイヤのTPE
	TPE_SW_E	SwitchのEthernetレイヤのTPE
	TPE_R_LD	RouterのLogical DeviceレイヤのTPE
	TPE_R_E	RouterのEthernetレイヤのTPE
	TPE_R_IP	RouterのIPLレイヤのTPE

[図13]

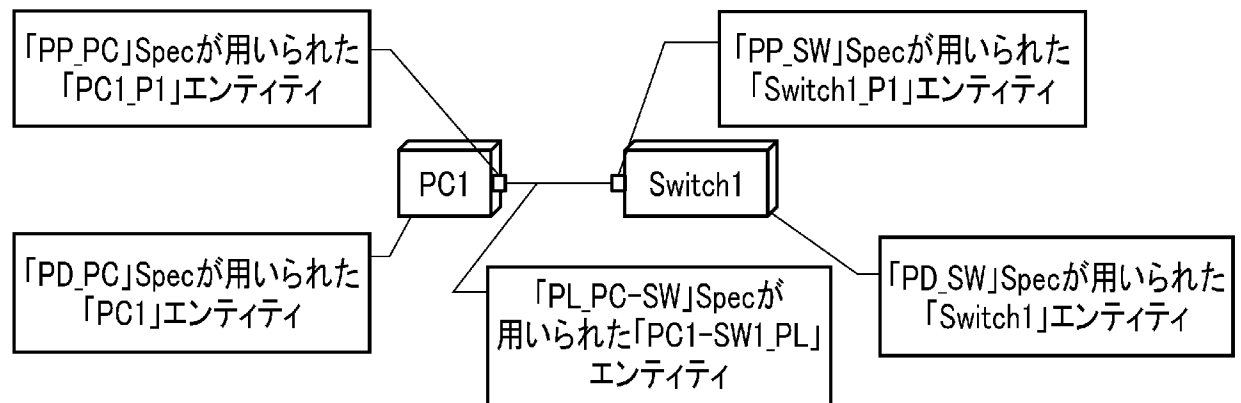
Spec種類	登録するSpec	意味
TL	TL_PC-SW	PC～Switch間のTL
	TL_SW-SW	Switch～Switch間のTL
	TL_SW-R	Switch～Router間のTL
NFD	NFD_SW	SwitchのNFD
	NFD_R	RouterのNFD
FRE(LC)	FRELC_PC-SW_E	PC～Switch間のEthernetレイヤのFRE(LC)
	FRELC_SW-SW_E	Switch～Switch間のEthernetレイヤのFRE(LC)
	FRELC_SW-R_E	Switch～Router間のEthernetレイヤのFRE(LC)
	FRELC_PC-R_IP	PC～Router間のIPLレイヤのFRE(LC)
FRE(XC)	FREXC_SW_E	SwitchのEthernetレイヤのFRE(XC)
	FREXC_R_IP	RouterのIPLレイヤのFRE(XC)
FRE(NC)	FRENC_PC-R_E	PC～Router間のEthernetレイヤのFRE(NC)
	FRENC_PC-PC_IP	PC～PC間のIPLレイヤのFRE(NC)

[illegible]

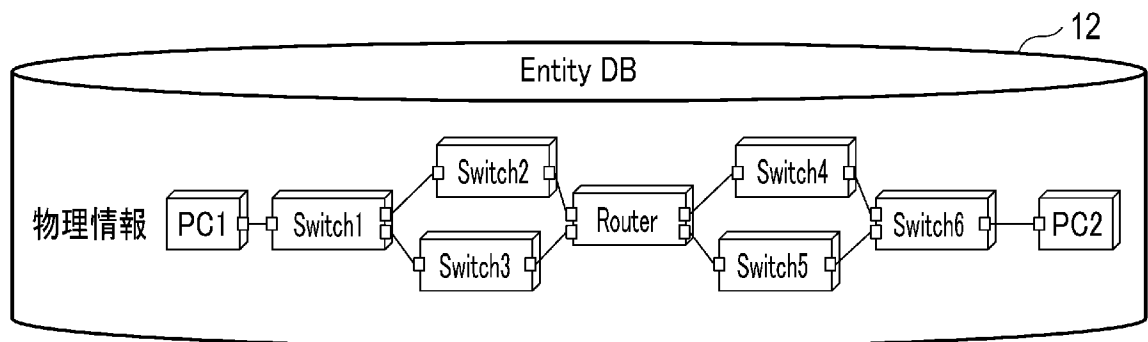
[図15]



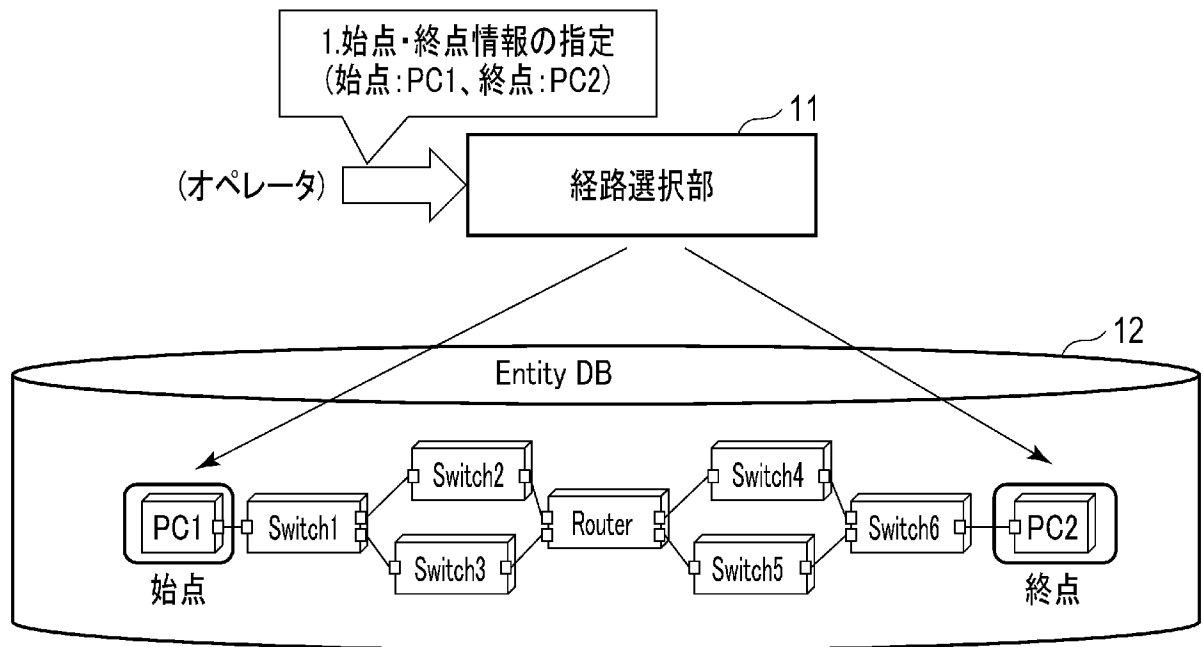
[図16]



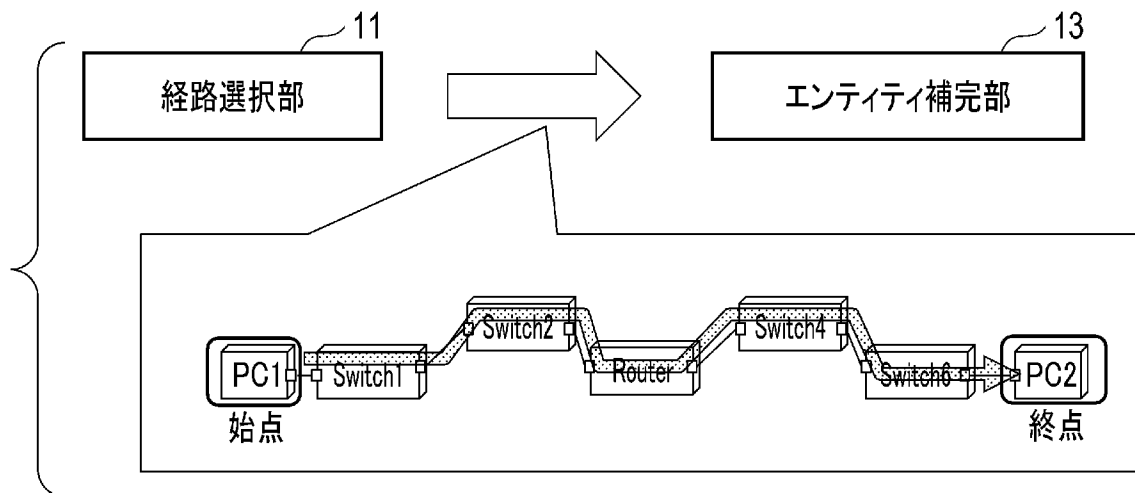
[図17]



[図18]



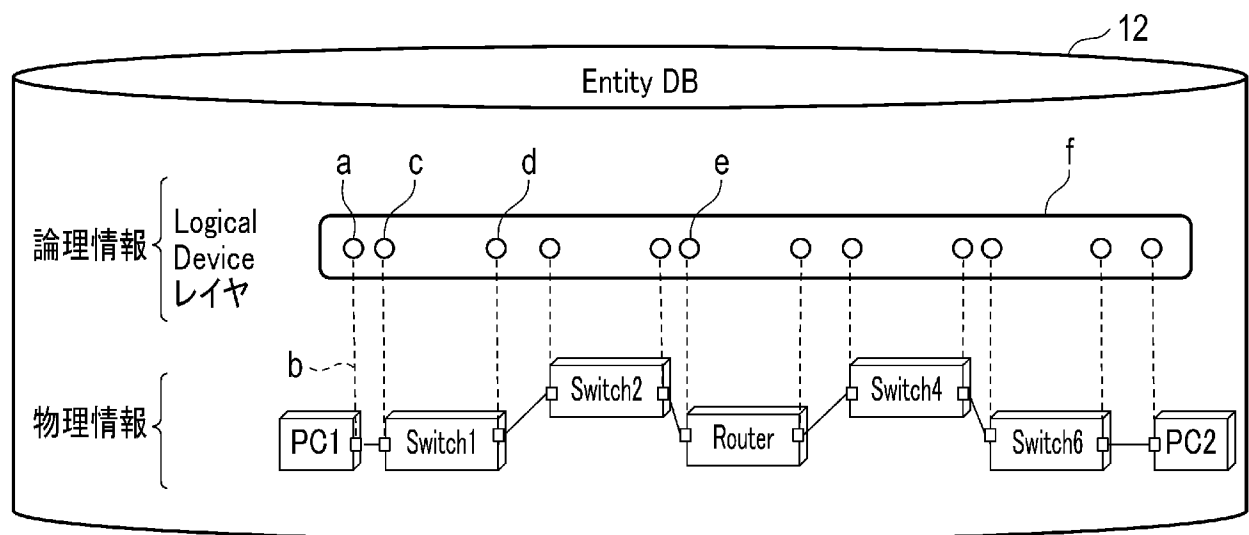
[図19]



[図20]

利用されるSpec	TPE_PC_LD	TPE_SW_LD	TPE_SW_LD	...	TPE_R_LD
	↓	↓	↓	↓	↓
生成される Logical Device レイヤのTPEエンティティ	PC1_P1_ LD_TPE	Switch1_ P1_LD_TPE	Switch1_ P2_LD_TPE	...	Router_ P1_LD_TPE
関連性を有する 物理エンティティ	PC1_P1	Switch1_ P1	Switch1_ P2	...	Router_P1

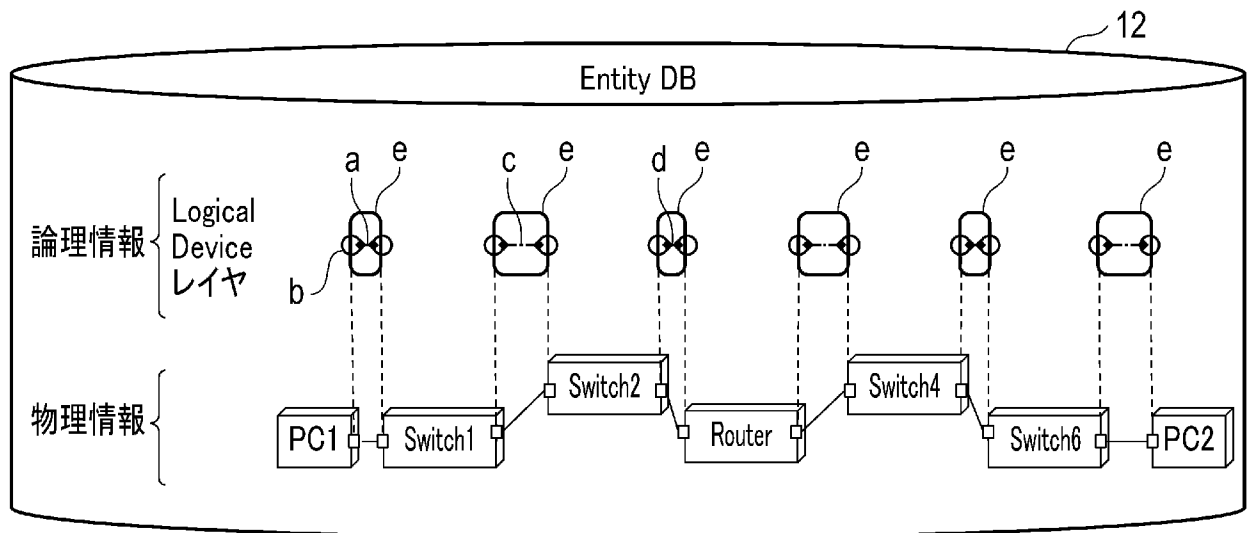
[図21]



[図22]

利用されるSpec	TL_PC-SW	TL_SW-SW	...	TL_SW-R
	↓	↓	↓	↓
生成される Logical Device レイヤの TLエンティティ	PC1-Switch1_TL	Switch1-Switch2_TL	...	Switch2-Router_TL
関連性を有する TPEエンティティ	・PC1_P1_LD_TPE ・Switch1_P1_LD_TPE	・Switch1_P2_LD_TPE ・Switch2_P1_LD_TPE	...	・Switch2_P2_LD_TPE ・Router_P1_LD_TPE

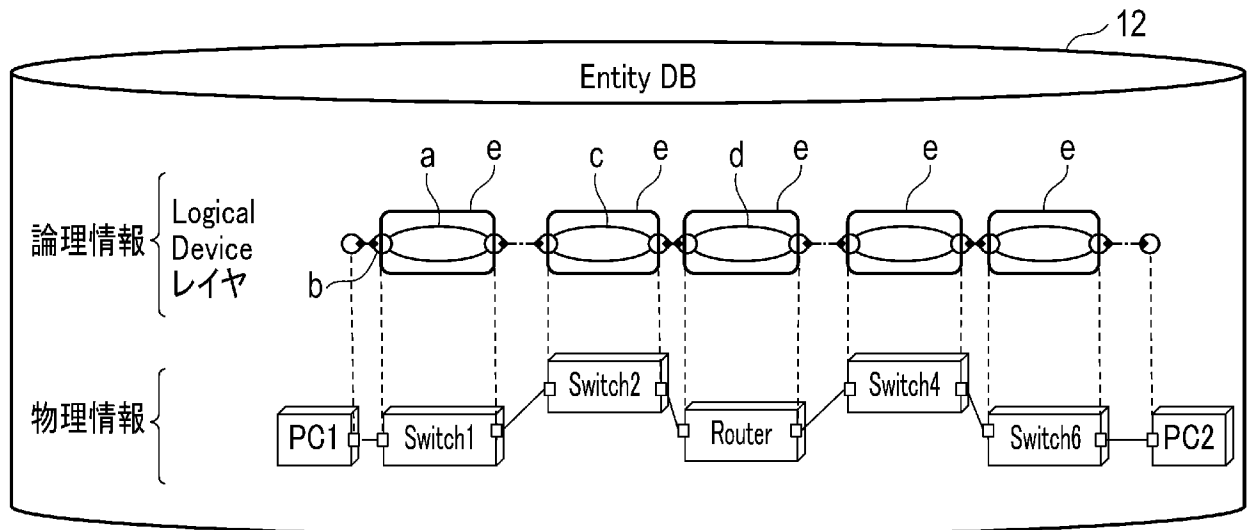
[図23]



[図24]

利用されるSpec	NFD_SW	NFD_SW	...	NFD_R
	↓	↓	↓	↓
生成される Logical Device レイヤの NFDエンティティ	Switch1_NFD	Switch2_NFD	...	Router_NFD
関連性を有する TPEエンティティ	・Switch1_P1_LD_TPE ・Switch1_P2_LD_TPE	・Switch2_P1_LD_TPE ・Switch2_P2_LD_TPE	...	・Router_P1_LD_TPE ・Router_P2_LD_TPE

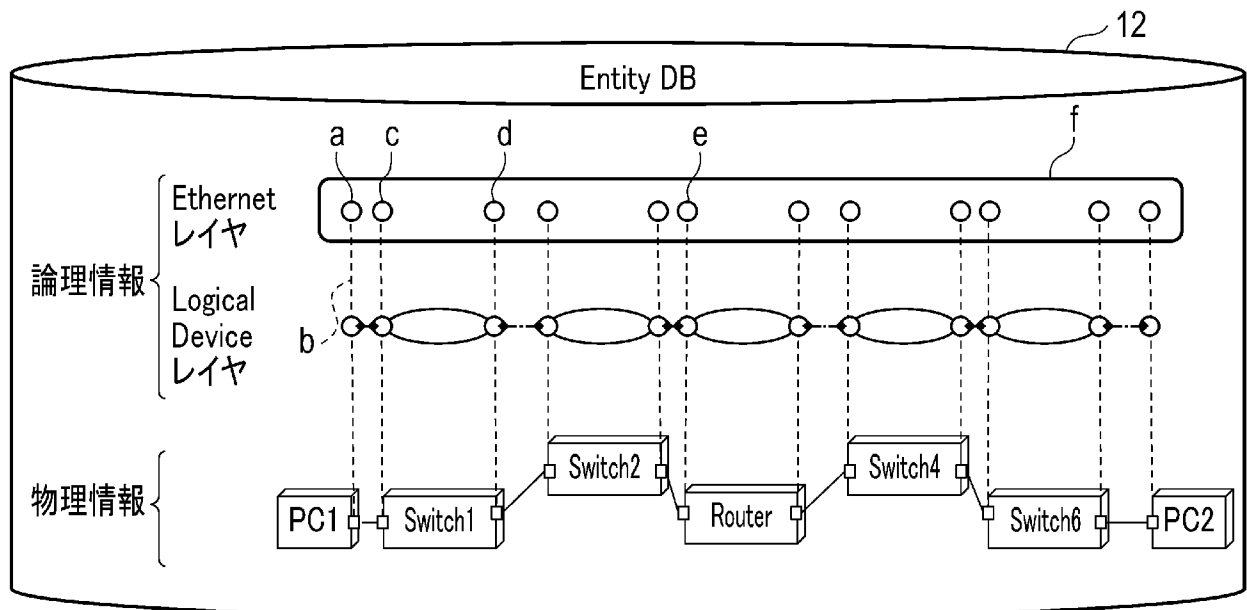
[図25]



[図26]

利用されるSpec	TPE_PC_E	TPE_SW_E	TPE_SW_E	...	TPE_R_E
	↓	↓	↓	↓	↓
生成される Ethernetレイヤの TPEエンティティ	PC1_P1_E_TPE	Switch1_ P1_E_TPE	Switch1_ P2_E_TPE	...	Router_ P1_E_TPE
関連性を有する Logical Device レイヤのTPEエンティティ	PC1_P1_LD_TPE	Switch1_ P1_LD_TPE	Switch1_ P2_LD_TPE	...	Router_ P1_LD_TPE

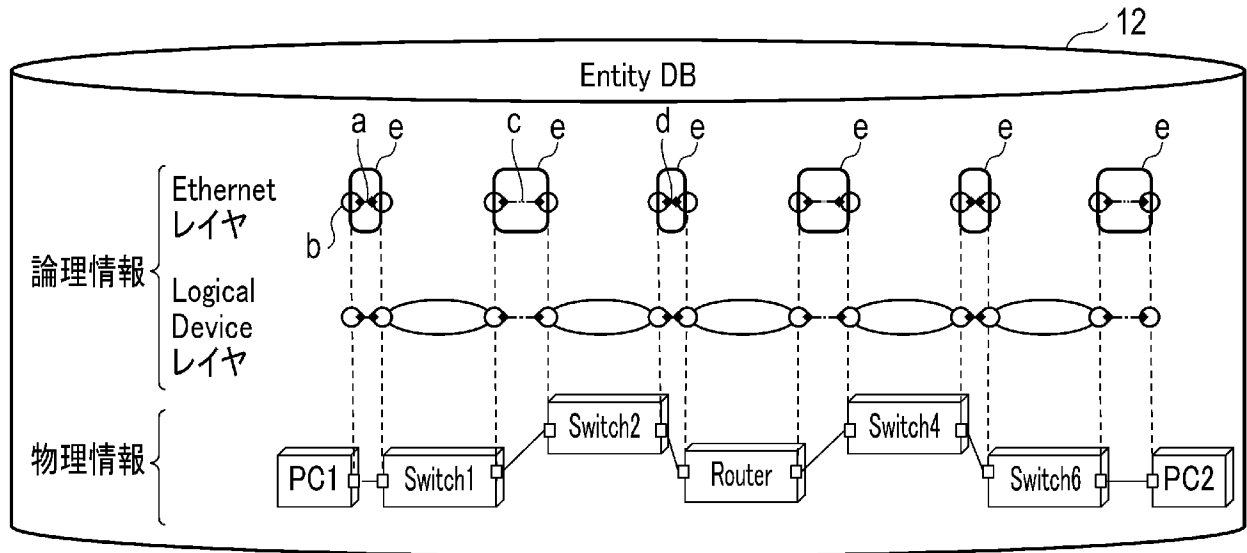
[図27]



[図28]

利用されるSpec	FRELC_PC-SW_E	FRELC_SW-SW_E	...	FRELC_SW-R_E
	↓	↓	↓	↓
生成される Ethernetレイヤの FRE(LC)エンティティ	PC1-Switch1_ E_FRELC	Switch1-Switch2_ E_FRELC	...	Switch2-Router_ E_FRELC
関連性を有する TPEエンティティ	・PC1_P1_E_TPE ・Switch1_P1_E_TPE	・Switch2_P2_E_TPE ・Switch2_P1_E_TPE	...	・Switch2_P2_E_TPE ・Router_P1_E_TPE

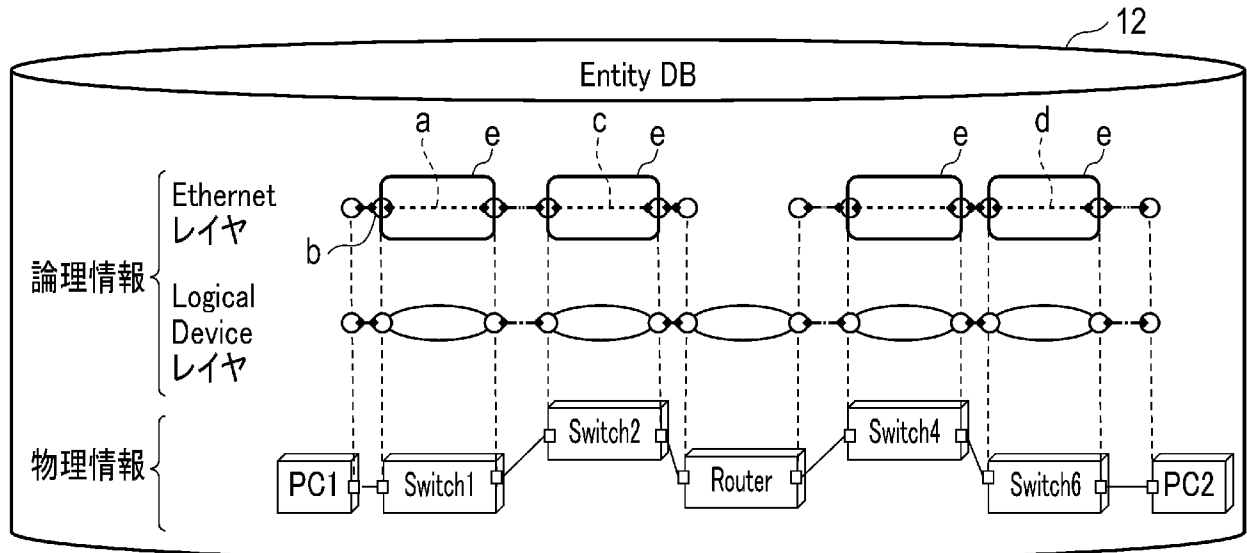
[図29]



[図30]

利用されるSpec	FREXC_SW_E	FREXC_SW_E	...	FREXC_SW_E
	↓	↓	↓	↓
生成される Ethernetレイヤの FRE(XC)エンティティ	Switch1_E_FREXC	Switch2_E_FREXC	...	Switch6_E_FREXC
関連性を有する TPEエンティティ	・Switch1_P1_E_TPE ・Switch1_P2_E_TPE	・Switch2_P1_E_TPE ・Switch2_P2_E_TPE	...	・Switch6_P1_E_TPE ・Switch6_P2_E_TPE

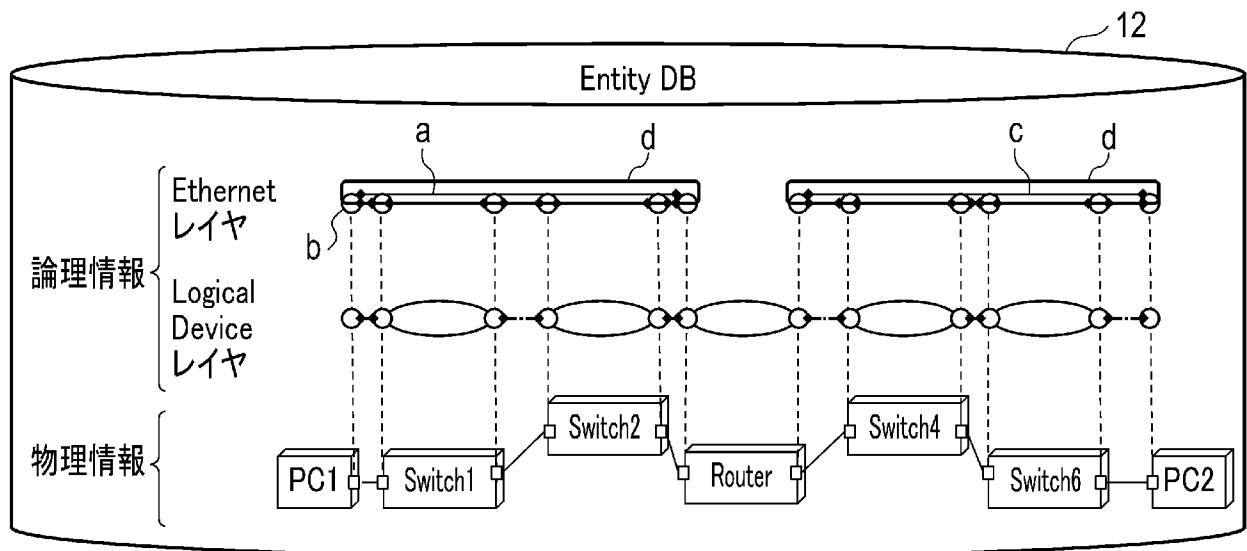
[図31]



[図32]

利用されるSpec	FRENC_PC-R_E	FRENC_PC-R_E
↓		
生成される Ethernetレイヤの FRE(NC)エンティティ	PC1-Router_E_FRENC	Router-PC2_E_FRENC
関連性を有する TPEエンティティ	・PC1_P1_E_TPE ・Router_P1_E_TPE	・Router_P2_E_TPE ・PC2_P1_E_TPE

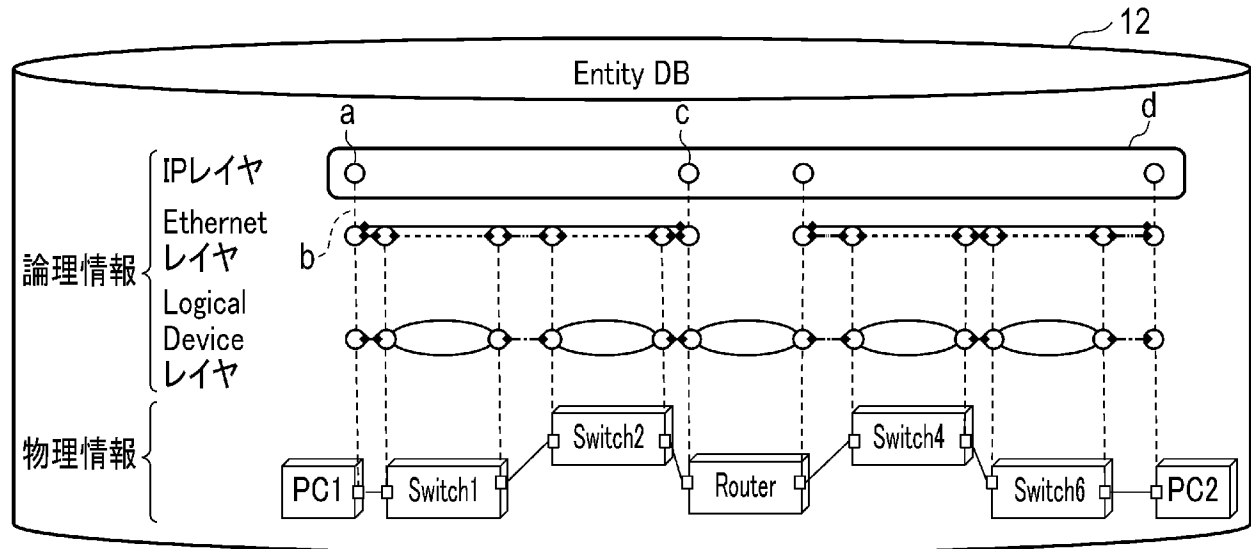
[図33]



[図34]

利用されるSpec	TPE_PC_IP	TPE_R_IP	TPE_R_IP	TPE_PC_IP
↓				
生成される IPレイヤの TPEエンティティ	PC1_P1_IP_TPE	Router_P1_IP_TPE	Router_P2_IP_TPE	PC2_P1_IP_TPE
関連性を有する Ethernetレイヤの TPEエンティティ	PC1_P1_E_TPE	Router_P1_LD_TPE	Router_P2_E_TPE	PC2_P1_E_TPE

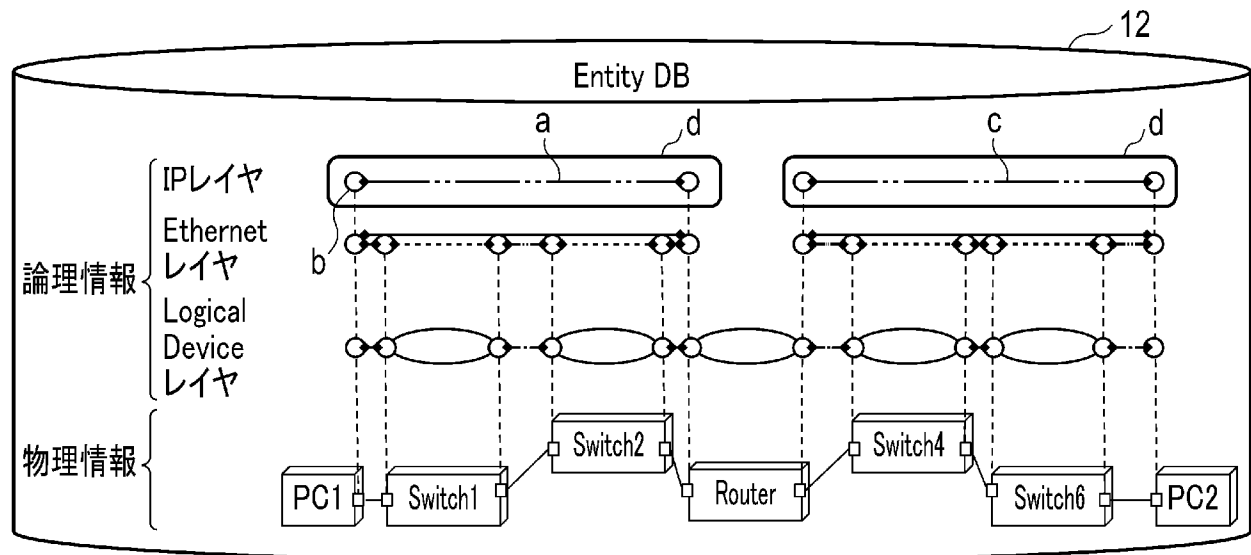
[図35]



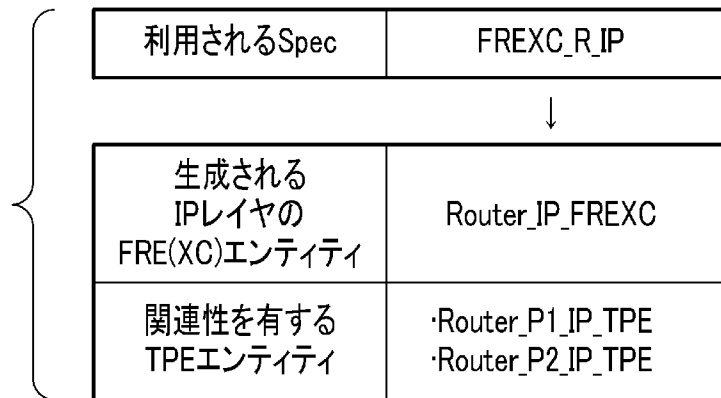
[図36]

利用されるSpec	FRELC_PC-R_IP	FRELC_PC-R_IP
生成される IPレイヤの FRE(LC)エンティティ	PC1-Router_IP_FRELC	Router-PC2_IP_FRELC
関連性を有する TPEエンティティ	・PC1_P1_IP_TPE ・Router_P1_IP_TPE	・Router_P2_IP_TPE ・PC2_P1_IP_TPE

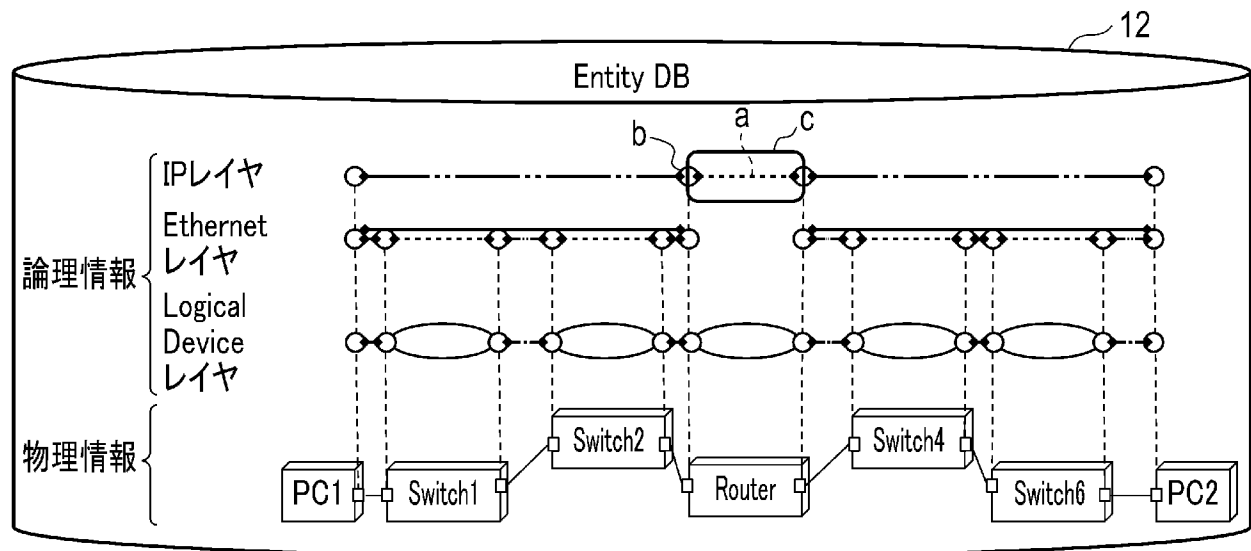
[図37]



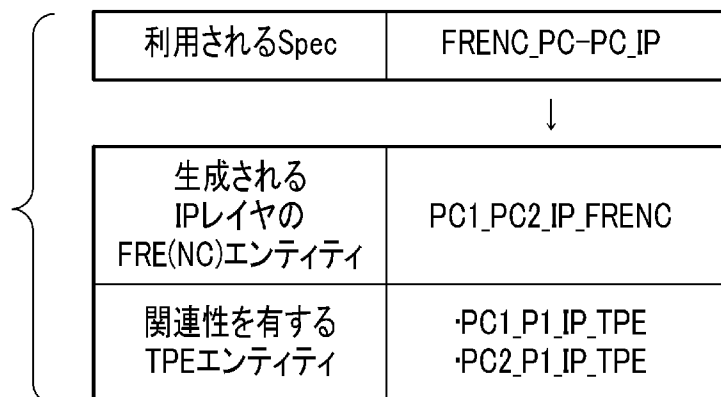
[図38]



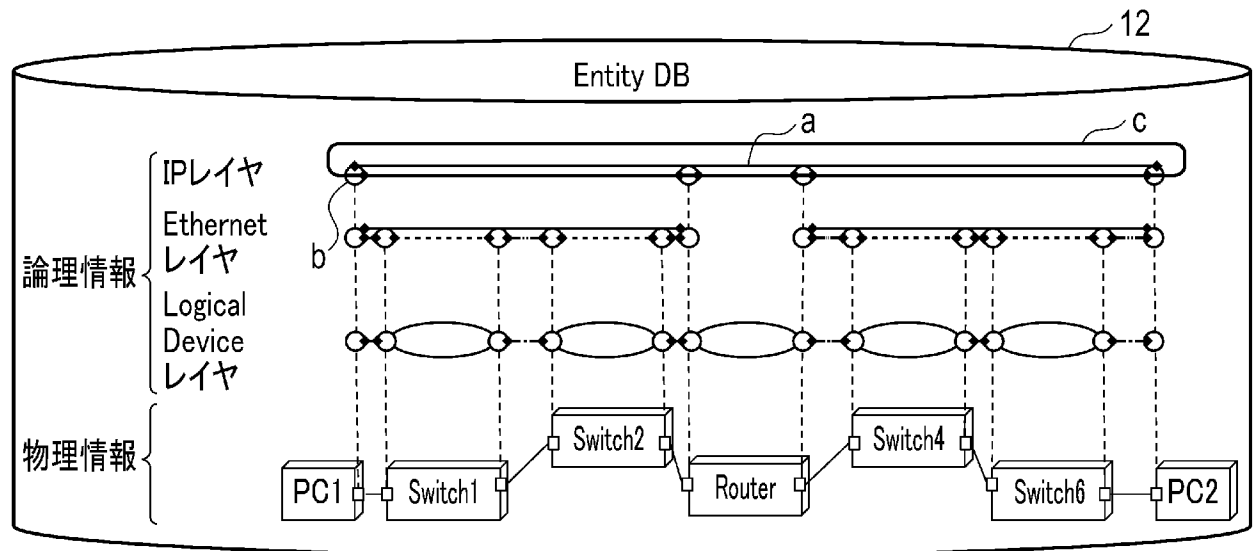
[図39]



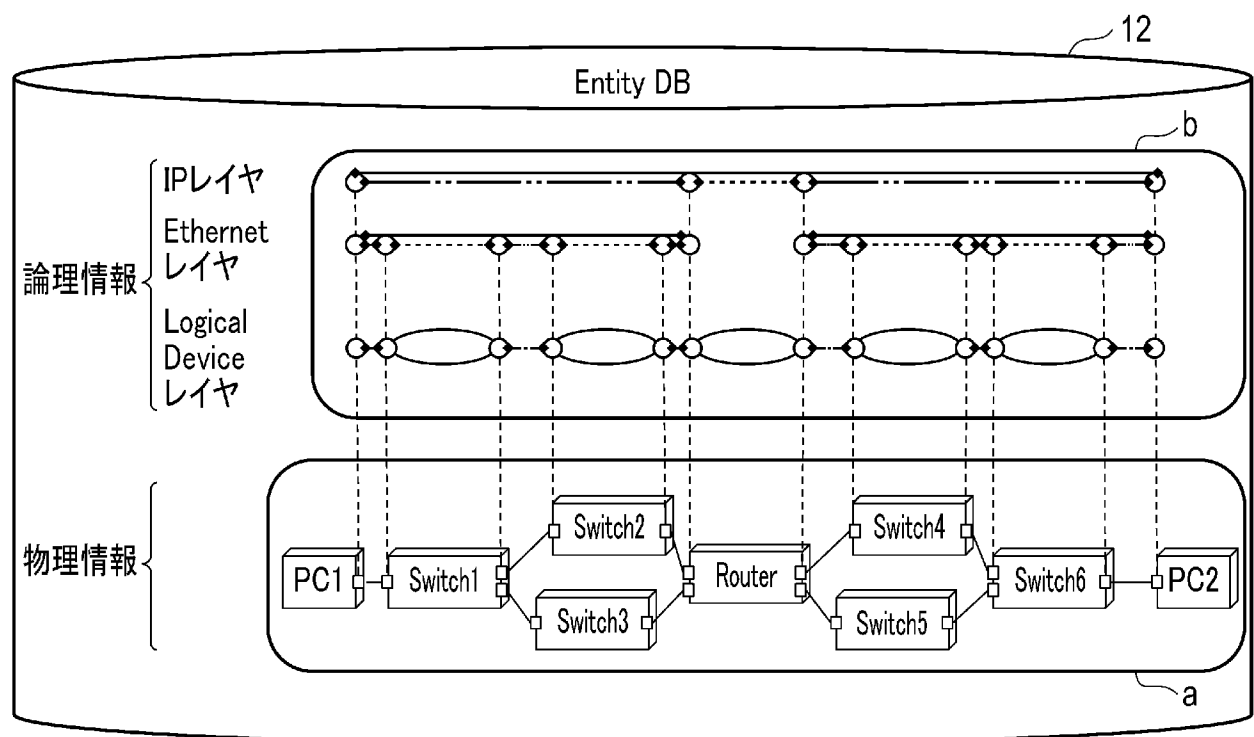
[図40]



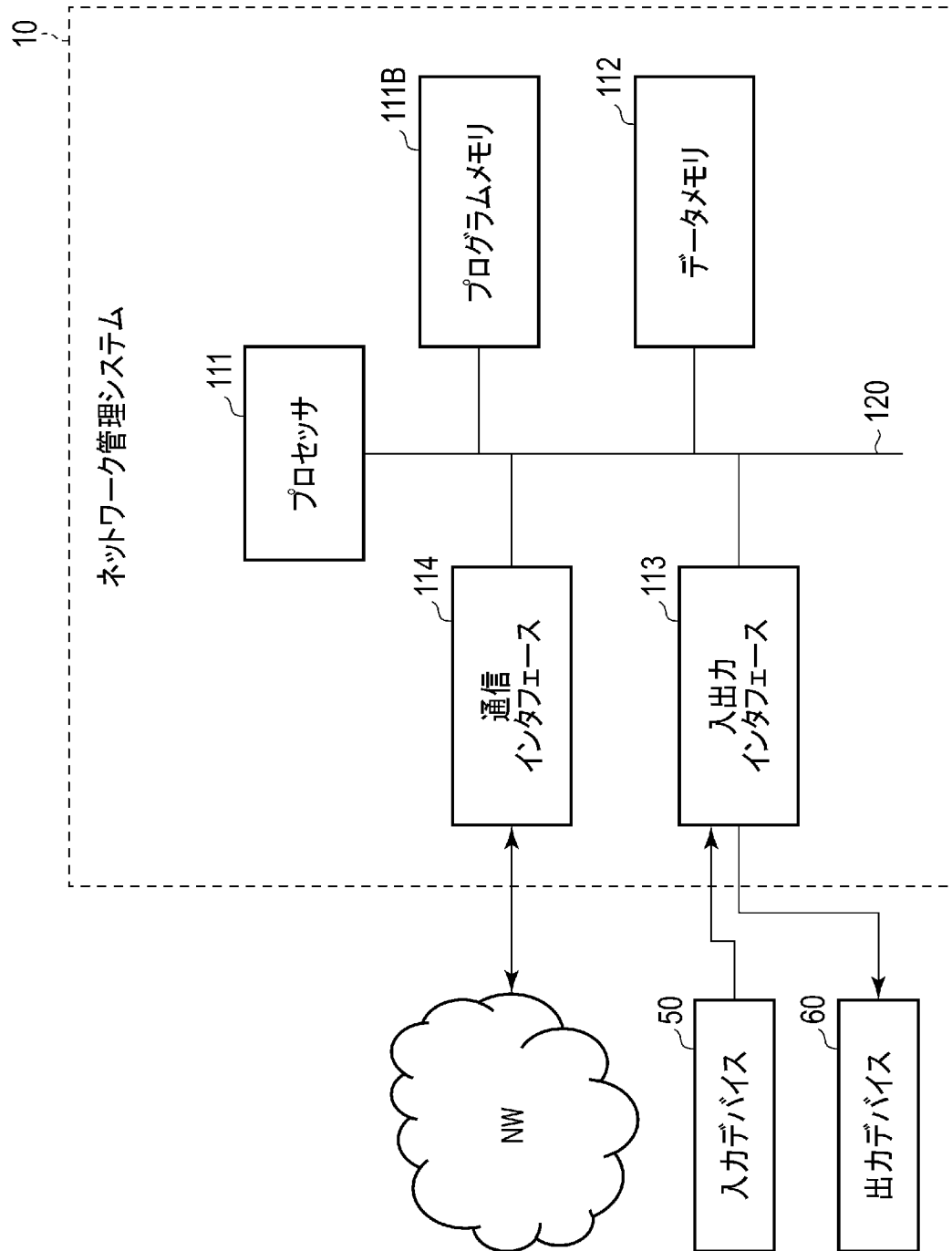
[図41]



[図42]



[図43]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/007501

A. CLASSIFICATION OF SUBJECT MATTER

H04L12/715 (2013.01) i

FI: H04L12/715

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L12/715

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2017-17681 A (FUJITSU LTD.) 19.01.2017 (2017-01-19) paragraphs [0003]-[0166]	1-7
A	JP 2005-266933 A (FUJITSU LTD.) 25.09.2005 (2005-09-25) paragraphs [0014]-[0172]	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27 April 2020 (27.04.2020)Date of mailing of the international search report
26 May 2020 (26.05.2020)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/007501

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2017-17681 A	19 Jan. 2017	US 2017/0005869 A1 paragraphs [0003]- [0168]	
JP 2005-266933 A	25 Sep. 2005	US 2005/0210098 A1 paragraphs [0017]- [0261]	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04L 12/715(2013.01)i FI: H04L12/715														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H04L12/715														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2020年													
日本国実用新案登録公報	1996 - 2020年													
日本国登録実用新案公報	1994 - 2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	JP 2017-17681 A（富士通株式会社）19.01.2017（2017 - 01 - 19） 段落[0003]～[0166]	1-7												
A	JP 2005-266933 A（富士通株式会社）25.09.2005（2005 - 09 - 25） 段落[0014]～[0172]	1-7												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 27.04.2020	国際調査報告の発送日 26.05.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 大石 博見 5X 4185 電話番号 03-3581-1101 内線 3596													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2020/007501

引用文献			公表日	パテントファミリー文献			公表日
JP	2017-17681	A	19.01.2017	US	2017/0005869	A1	
				段落[0003]～[0168]			
JP	2005-266933	A	25.09.2005	US	2005/0210098	A1	
				段落[0017]～[0261]			