

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4926597号
(P4926597)

(45) 発行日 平成24年5月9日(2012.5.9)

(24) 登録日 平成24年2月17日(2012.2.17)

(51) Int.Cl.	F I
HO 1 L 27/28 (2006.01)	HO 1 L 27/10 4 4 9
HO 1 L 51/05 (2006.01)	HO 1 L 27/10 4 8 1
HO 1 L 27/10 (2006.01)	HO 1 L 29/28 1 0 0 B
HO 1 L 51/30 (2006.01)	HO 1 L 29/28 2 2 0 A
HO 1 L 51/40 (2006.01)	HO 1 L 29/28 3 1 0 L
請求項の数 13 (全 46 頁) 最終頁に続く	

(21) 出願番号	特願2006-215816 (P2006-215816)	(73) 特許権者	000153878
(22) 出願日	平成18年8月8日(2006.8.8)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2007-73943 (P2007-73943A)		神奈川県厚木市長谷398番地
(43) 公開日	平成19年3月22日(2007.3.22)	(72) 発明者	湯川 幹央
審査請求日	平成21年7月30日(2009.7.30)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2005-234387 (P2005-234387)		半導体エネルギー研究所内
(32) 優先日	平成17年8月12日(2005.8.12)		
(33) 優先権主張国	日本国(JP)	審査官	正山 旭

最終頁に続く

(54) 【発明の名称】 記憶装置及び半導体装置

(57) 【特許請求の範囲】

【請求項1】

第1の導電層と、第2の導電層と、前記第1の導電層と前記第2の導電層との間に形成され、且つ、光増感酸化還元剤、及び前記光増感酸化還元剤により光増感酸化還元反応する基質を有する有機化合物を含む層とを有する記憶素子を有することを特徴とする記憶装置。

【請求項2】

請求項1において、

前記光増感酸化還元剤は、前記第1の導電層及び前記第2の導電層に電圧を印加して発生する正孔と電子との再結合によるエネルギーにより励起状態となり、前記励起状態の光増感酸化還元剤により、前記基質の少なくとも一部に光増感酸化還元反応が生じ、前記基質と導電率の異なる反応生成物が生成されることを特徴とする記憶装置。

【請求項3】

第1の導電層と、第2の導電層と、前記第1の導電層と前記第2の導電層との間に形成され、且つ、発光性を有する材料、光増感酸化還元剤、及び前記光増感酸化還元剤により少なくとも一部が光増感酸化還元反応する基質を有する有機化合物を含む層とを有する記憶素子を有することを特徴とする記憶装置。

【請求項4】

請求項3において、

前記有機化合物を含む層は、発光性を有する材料で形成される層と、光増感酸化還元剤

および基質で形成される層とを積層して形成されることを特徴とする記憶装置。

【請求項 5】

請求項 3 または請求項 4 において、

前記光増感酸化還元剤は、前記第 1 の導電層及び前記第 2 の導電層に電圧を印加して発生する正孔及び電子が、前記発光性を有する材料において再結合することにより生じる発光エネルギーにより励起状態となり、前記励起状態の光増感酸化還元剤により前記基質の少なくとも一部に光増感酸化還元反応が生じ、前記基質と導電率の異なる反応生成物が生成されることを特徴とする記憶装置。

【請求項 6】

第 1 の導電層、透光性を有する第 2 の導電層、及び第 3 の導電層を有し、

10

前記第 1 の導電層と前記第 2 の導電層との間において、発光性を有する材料で形成される第 1 の有機化合物を含む層を有し、

前記第 2 の導電層と前記第 3 の導電層との間において、光増感酸化還元剤及び前記光増感酸化還元剤により少なくとも一部が光増感酸化還元反応する基質を有する第 2 の有機化合物を含む層とを有する記憶素子を有することを特徴とする記憶装置。

【請求項 7】

請求項 6 において、

前記光増感酸化還元剤は、前記第 1 の導電層及び前記第 2 の導電層に電圧を印加して発生する正孔と電子との再結合によるエネルギーにより励起状態となり、前記励起状態の光増感酸化還元剤により、前記基質の少なくとも一部に光増感酸化還元反応が生じ、前記基質と導電率の異なる反応生成物が生成されることを特徴とする記憶装置。

20

【請求項 8】

請求項 1 乃至請求項 5 のいずれか一項において、

前記第 1 の導電層又は前記第 2 の導電層に接続するダイオードを有することを特徴とする記憶装置。

【請求項 9】

請求項 6 乃至請求項 8 のいずれか一項において、

前記第 1 の導電層又は前記第 3 の導電層に接続するダイオードを有することを特徴とする記憶装置。

【請求項 10】

30

請求項 1 乃至請求項 9 のいずれかに記載の記憶素子がマトリクス状に配置されたメモリセルアレイと、書込み回路とを有することを特徴とする半導体装置。

【請求項 11】

請求項 1 乃至請求項 9 のいずれかに記載の記憶素子及びトランジスタで構成されるメモリセルがマトリクス状に配置されたメモリセルアレイと、書込み回路とを有することを特徴とする半導体装置。

【請求項 12】

請求項 1 乃至請求項 11 のいずれか一項において、

アンテナとして機能する導電層と、前記アンテナとして機能する導電層に電氣的に接続するトランジスタとを有することを特徴とする半導体装置。

40

【請求項 13】

請求項 12 において、

読出し回路、電源回路、クロック発生回路、データ復調／変調回路、制御回路、及びインターフェイス回路のいずれか一つ以上を有することを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機化合物を用いて形成された記憶素子を備えた記憶装置及び半導体装置に関する。

【背景技術】

50

【0002】

近年、半導体装置は低コストで作製することが要求されている。このため、制御回路や記憶回路等に有機化合物を用いた電子デバイスの開発が広く行われており、発光素子である有機EL (Electro-Luminescence)、有機TFET (薄膜トランジスタ)、有機半導体レーザ等の開発がなされている。

【0003】

さらに、有機化合物を用いた記憶素子を有する記憶装置の開発がなされており、記憶素子の内部光の発生により、記憶素子の有機化合物で相互作用が生じ、化学変化を生じさせて記憶素子内の導電性を変化させることにより、データを書込む手法が提案されている。具体的には、内部光の効果による共役分子のチェーン分離、及び光の効果によって添加した化学種の化学的な反応性を高め、セル内の導電性材料を攻撃し、バルクの導電性を低下させることにより、データを書込む例が記載されている (例えば、特許文献1。)

10

【特許文献1】特表2001-503183号公報 (第10頁、第6図)

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1で示すような記憶装置において、内部光の発生により共役分子をチェーン分離してデータの書込みを行う場合、チェーン分離により生成される生成物を制御することが困難であり、複数の反応生成物が形成されてしまう。また、内部光の発生によって化学的な反応性が高められた化学種がセル内の導電性材料を攻撃することにより、バルクの導電性を低下させる手法でデータの書込みを行う場合、ラジカルが生成されて反応が進行する。このため、反応の停止を制御することが困難であり、この結果任意の生成物を形成することが困難である。これらの結果、書込み後の記憶素子の導電性を制御できず、書込み結果にばらつきが生じ、書込み成功率が低下するという問題がある。

20

【0005】

また、記憶装置としては、DRAM (Dynamic Random Access Memory)、SRAM (Static Random Access Memory)、FeRAM (Ferroelectric Random Access Memory)、マスクROM (Read Only Memory)、EPROM (Electrically Programmable Read Only Memory)、EEPROM (Electrically Erasable and Programmable Read Only Memory)、フラッシュメモリなどが挙げられる。このうち、DRAM、SRAMは揮発性の記憶装置であり、電源をオフするとデータが消去されてしまうため、電源をオンする度にデータを書き込む必要がある。FeRAMは不揮発性の記憶装置であるが、強誘電体層を含む容量素子を用いているため、作製工程が増加してしまう。マスクROMは、簡単な構造であるが、製造工程でデータを書き込む必要があり、追記することはできない。EPROM、EEPROM、フラッシュメモリは、不揮発性の記憶装置ではあるが、2つのゲート電極を含む素子を用いているため、作製工程が増加してしまう。

30

【0006】

上記問題を鑑み、本発明は、書込みの信頼性が高く、安価な半導体装置を提供する。また、製造時以外にデータの追記が可能であり、書き換えによる偽造等を防止可能な不揮発の記憶素子を有する半導体装置を提供する。

40

【課題を解決するための手段】

【0007】

本発明の記憶装置が有する記憶素子は、第1の導電層と、第2の導電層と、第1の導電層及び第2の導電層の間に形成され、且つ、電子と正孔の再結合エネルギーにより励起状態となりうる光増感酸化還元剤及び光増感酸化還元剤により反応しうる基質を有する有機化合物を含む層とを有する。

【0008】

50

なお、有機化合物を含む層において発光性を有する材料を有してもよい。

【0009】

本発明の記憶装置が有する記憶素子は、第1の導電層及び第2の導電層に電圧を印加して、正孔と電子との再結合による再結合エネルギー、または発光エネルギーを利用して、光増感酸化還元剤を励起状態とし、励起状態の光増感酸化還元剤を用いて基質の少なくとも一部の光増感酸化還元反応を行い、基質と導電率の異なる反応生成物を生成して、データを書き込むことを特徴とする。

【0010】

記憶素子の第1の導電層及び第2の導電層に電圧を印加することで生じる電子と正孔は、光増感酸化還元剤、基質、又は発光性を有する材料から選ばれる一つ以上において再結合が行われ、当該再結合エネルギーまたは再結合により生じる発光エネルギーにより光増感酸化還元剤が励起状態となり、励起状態となった光増感酸化還元剤により少なくとも一部の基質が光増感酸化還元反応を起こし、生成物が生成される。

10

【0011】

なお、有機化合物を含む層は、発光性を有する材料で形成される層と、光増感酸化還元剤および基質で形成される層とを積層して形成してもよい。

【0012】

更には、発光素子の一方の電極と記憶素子の一方の電極とを共通電極とすると共に、当該共通電極を透光性を有する材料で形成することで、発光素子で発光した光を記憶素子の光増感酸化還元剤に照射して、光増感酸化還元剤を励起状態にすることができる。

20

【0013】

また、第1の導電層及び有機化合物を含む層の間に電荷注入層及び電荷輸送層の少なくとも一つを設けてもよい。同様に、第2の導電層及び有機化合物を含む層の間に電荷注入層及び電荷輸送層の少なくとも一つを設けてもよい。第1の導電層が陽極として機能する場合、第1の導電層及び有機化合物を含む層の間に、正孔注入層及び正孔輸送層の少なくとも一つを設けてもよい。また、第2の導電層が陰極として機能する場合、第2の導電層及び有機化合物を含む層の間に、電子注入層及び電子輸送層の少なくとも一つを設けてもよい。

【0014】

また、上記記憶装置を有する半導体装置において、アンテナとして機能する導電層と、導電層に電氣的に接続するトランジスタとを有してもよい。また、第1の導電層又は第2の導電層に接続するダイオードを有してもよい。

30

【0015】

上記半導体装置において、メモリセルアレイと書込み回路とは、ガラス基板もしくは可撓性基板上に設けられており、書込み回路は薄膜トランジスタで形成されてもよい。

【0016】

上記半導体装置において、メモリセルアレイと書込み回路とは、単結晶半導体基板上に設けられており、書込み回路は電界効果トランジスタで形成されてもよい。

【0017】

更には上記半導体装置において、上記書込み回路のほかに、読出し回路、電源回路、クロック発生回路、データ復調／変調回路、制御回路、及びインターフェイス回路のいずれか一つ以上を有してもよい。

40

【0018】

なお、本発明の半導体装置の代表例としては、IDチップ、無線タグ、RFID(Radio frequency identification)タグ、ICタグ等に代表される無線チップが挙げられる。

【発明の効果】

【0019】

本発明の記憶素子は、電子と正孔の再結合エネルギーにより光増感酸化還元剤を励起し、当該励起エネルギーにより基質の光増感酸化還元反応を行い、反応生成物を生成させて

50

記憶素子の電気抵抗を変化させることで、データを書き込む。このため、書込みを制御することが可能であり、この結果書込みのばらつきを低減することが可能となる。また、書込み成功率を高めることが可能となる。

【0020】

また、外部に書込みを行うための光照射装置を設けなくとも、記憶素子自体で発光し、当該発光を用いてデータを書き込むことが可能であるため、記憶装置及び半導体装置の小型化が可能であり、高集積化が可能である。また、発光材料で発光したエネルギーをロスすることなく光増感酸化還元剤を励起させることが可能であるため、エネルギー効率高く書込みを行うことが可能である。

【0021】

また、本発明の記憶装置及び半導体装置は、チップ製造時以外にデータの書込み（追記）が可能であり、また書き換えができないため、書き換えによる偽造を防止すること可能な記憶装置及び半導体装置を得ることができる。また、本発明の記憶装置及び半導体装置は、一对の導電層間に有機化合物を含む層が挟まれた単純な構造の記憶素子を有するため、安価な半導体装置を提供することができる。

【発明を実施するための最良の形態】

【0022】

本発明の実施の形態について図面を参照して説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

【0023】

また、実施の形態において、記憶素子の構成をモデル図を用いて説明する。このため、記憶素子の各構成要素の大きさや厚さや形状は、実際のとは異なる場合がある。

【0024】

（実施の形態1）

本実施の形態では、本発明の記憶装置が有する記憶素子の構成例に関して図面を用いて説明する。

【0025】

本実施の形態の記憶素子は、図1に示すように、第1の導電層101と、第1の導電層に接する有機化合物を含む層110と、有機化合物を含む層に接する第2の導電層103とで形成される。有機化合物を含む層110は、電子と正孔の再結合エネルギーにより励起状態となりうる光増感酸化還元剤106a、及び光増感酸化還元剤により反応しうる基質105を有する。

【0026】

第1の導電層101の電位を第2の導電層103よりも高くすることにより電流が流れ、有機化合物を含む層110中で正孔と電子が再結合する。したがって、第1の導電層101は陽極として作用し、第2の導電層103は陰極として作用する。本実施の形態では、有機化合物を含む層110の光増感酸化還元剤106aにおいて正孔と電子が再結合する例を示す。

【0027】

第1の導電層101としては、仕事関数が3.5 eV～5.5 eVの範囲にある材料を用いることができる。具体的には、インジウム錫酸化物（ITO）、珪素を添加したインジウム錫酸化物などの透明電極の他、チタン、モリブデン、タングステン、ニッケル、金、白金、銀、アルミニウム、およびそれらの合金などを用いることができる。特に、チタン、モリブデン、アルミニウム、あるいはそれらの合金は、配線などにもよく用いられる汎用的な金属であり、これらを第1の導電層101とすることで安価な記憶素子を提供することができる。

【0028】

有機化合物を含む層 110 は、基質 105、光増感酸化還元剤 106a を有する。

【0029】

光増感酸化還元剤 106a としては、アロキサジン環や、クロロフィルなど励起状態で強い酸化還元力を持つ基を構造内に有する化合物が挙げられ、代表的には、ルミクロム、アロキサジン、ルミフラビン、フラビンモノヌクレオチド、テトラメチレンパラフェニレンジアミンなどが挙げられる。光増感酸化還元剤 106a は、反応条件や基質 105 との組み合わせにより酸化剤または還元剤になる。

【0030】

基質 105 は、光増感酸化還元反応により、具体的にいうと、アルコールの酸化、アルケン等の酸化的開裂、環化反応、開環反応などにより分解される化合物または構造が変化する化合物、若しくは、光増感酸化還元反応により、金属を脱ドーブすることが可能な化合物等である。光増感酸化還元反応により、アルコールの酸化、アルケン等の酸化的開裂、環化反応や開環反応などにより分解される化合物または構造変化する化合物の代表例としては、アスコルビン酸、グアノシン、ジベンゾフラン、11-cis-3,4-ジデヒドロレチナール、ウリジンやチミジン等が挙げられる。

【0031】

基質 105 は、反応条件や光増感酸化還元剤との組み合わせにより、酸化または還元される。

【0032】

また、光増感酸化還元反応により金属を脱ドーブすることが可能な化合物としては、中心金属を有するフラレン、クロロフィル、フタロシアニン、又はヘミン等が挙げられる。なお、中心金属としては、アルミニウム (Al)、チタン (Ti)、クロム (Cr)、バナジウム (V)、マンガン (Mn)、鉄 (Fe)、コバルト (Co)、ニッケル (Ni)、銅 (Cu)、亜鉛 (Zn)、ジルコニウム (Zr)、ニオブ (Nb)、モリブデン (Mo)、Ru (ルテニウム)、ロジウム (Rh)、パラジウム (Pd)、銀 (Ag)、カドミウム (Cd)、インジウム (In)、スズ (Sn)、セシウム (Cs)、ハフニウム (Hf)、タンタル (Ta)、タングステン (W)、オスミウム (Os)、イリジウム (Ir)、白金 (Pt)、金 (Au)、鉛 (Pb)、ビスマス (Bi) 等が挙げられる。

【0033】

第2の導電層 103 は、第1の導電層 101 と同様の材料で構成することができる。また、リチウム、マグネシウム、カルシウム、バリウム等の仕事関数の小さい金属またはそれらの合金を用いてもよい。

【0034】

次に、本実施の形態の記憶素子のデータの書込みに関して説明する。図1 (A) に示すように、第1の導電層 101、第2の導電層 103 に電圧を印加し、両導電層間に電位差を生じさせると、有機化合物を含む層 110 の光増感酸化還元剤 106a において正孔と電子が再結合し、図1 (B) に示すように光増感酸化還元剤が励起状態 106b となる。

【0035】

次に、励起状態 106b の光増感酸化還元剤の励起エネルギー 100a により基質 105 の少なくとも一部の反応が促進され、図1 (C) に示すように、生成物 107 が生成される。生成物の代表例としては、基質が分解された物質、基質が構造変化した物質、又は金属が脱ドーブされた物質等が挙げられる。一方、励起状態 106b の光増感酸化還元剤は、励起状態の前の光増感酸化還元剤 106a に戻る。

【0036】

基質 105 の生成物 107 は、基質が酸化された場合は酸化物となり、基質が還元された場合は還元物であり、基質 105 と比較して導電率が異なる。このため、第1の導電層及び第2の導電層に電圧を印加し、生成物 107 が生成されることにより、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす抵抗の増加、又は短絡化をもたらす抵抗の減少などが挙げられる。即ち、第1の導電層 101 及び第2の導電層 103 に電圧を印加し、有機化合物を含む層の光増感酸化還元剤を励起状態とし、当該励起エネルギーに

10

20

30

40

50

より基質を酸化反応または還元反応させ、生成物を生成する。この結果生じる記憶素子の電気抵抗の変化により、データを書き込むことが可能である。また、基質の光増感酸化還元反応により発熱し、当該熱による層の形状または膜厚の変化が同時に生じている場合も有る。この変化により、記憶素子の電気抵抗の変化によりデータを書き込むことも可能である。

【0037】

なお、記憶素子のデータを読み出す場合は、書込み前の記憶素子の電気抵抗と書き込後の記憶素子の電気抵抗の差を読み取ることで、データを読み出すことが可能である。

【0038】

本実施の形態の記憶装置は、光増感酸化還元剤における電子と正孔の再結合エネルギーにより光増感酸化還元剤を励起し、当該励起エネルギーにより特定の光増感酸化還元反応を生じさせて記憶素子の電気抵抗を変化させることで、データを書き込む。このとき、反応生成物を制御することが可能である。この結果、書込みのばらつきを低減することが可能となり、書込み成功率を高めることが可能となる。

【0039】

(実施の形態2)

本実施の形態では、実施の形態1と比較して有機化合物を含む層に含まれる基質において正孔及び電子の再結合が生じることを特徴とする記憶素子について、図2を用いて説明する。

【0040】

本実施の形態の記憶素子は、第1の導電層101と、第1の導電層に接する有機化合物を含む層110と、有機化合物を含む層に接する第2の導電層103で形成される。

【0041】

本実施の形態において、有機化合物を含む層110は、基質105及び光増感酸化還元剤106aを有する。第1の導電層101、第2の導電層103、基質105、及び光増感酸化還元剤106aは、実施の形態1と同様の材料を用いて形成することが可能である。

【0042】

次に、本実施の形態の記憶素子のデータ書込みに関して説明する。図2(A)に示すように、第1の導電層101、第2の導電層103に電圧を印加し、両導電層間に電位差を生じさせると、有機化合物を含む層110の基質105において正孔と電子が再結合し、再結合エネルギー100bが生じる。

【0043】

当該再結合エネルギーが光増感酸化還元剤106aに移動し、図2(B)に示すように、光増感酸化還元剤は励起状態106bとなる。

【0044】

次に、励起状態106bの光増感酸化還元剤の励起エネルギー100aにより基質105の少なくとも一部の反応が促進し、図2(C)に示すように、生成物107が生成される。生成物の代表例としては、実施の形態1の生成物107と同様である。

【0045】

基質の生成物107は、基質108と比較して導電率が異なる。このため、第1の導電層及び第2の導電層に電圧を印加し、生成物107が生成されることにより、実施の形態1と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす電気抵抗の増加、又は電気抵抗の減少などが挙げられる。以上のことから、第1の導電層101及び第2の導電層103の電圧印加による電気抵抗の変化によりデータを書き込むことが可能である。

【0046】

なお、記憶素子のデータを読み出す場合は、書込み前の記憶素子の電気抵抗と書き込後の記憶素子の電気抵抗の差を読み取ることで、データを読み出すことが可能である。

【0047】

本実施の形態の記憶素子は、光増感酸化還元剤における電子と正孔の再結合エネルギーにより光増感酸化還元剤を励起し、当該励起エネルギーにより特定の光増感酸化還元反応を生じさせて記憶素子の電気抵抗を変化させることで、データを書き込む。このとき、反応生成物を制御することが可能であり、この結果書き込みのばらつきを低減することが可能となり、書き込み成功率を高めることが可能となる。

【0048】

(実施の形態3)

本実施の形態では、実施の形態1及び2と比較して、有機化合物を含む層に発光材料を有する記憶素子の構成例に関して図面を用いて説明する。

【0049】

本実施の形態の記憶素子は、第1の導電層101と、第1の導電層に接する有機化合物を含む層102と、有機化合物を含む層に接する第2の導電層103で形成される。

【0050】

本実施の形態において、有機化合物を含む層102は、基質105、光増感酸化還元剤106a、及び発光性を有する材料104を有する。第1の導電層101、第2の導電層103、基質105、及び光増感酸化還元剤106aは、実施の形態1と同様の材料を用いて形成することが可能である。

【0051】

発光性を有する材料104としては、発光量子効率に関わらず、光増感酸化還元剤へのエネルギー移動効率のよい有機化合物であれば良い。このため、発光材料、正孔輸送性材料、正孔注入性材料、電子輸送性材料、及び電子注入性材料から選ばれる一つ以上を適宜用いることが出来る。なお、ここでは、発光量子効率が高い材料を発光材料という。

【0052】

発光材料としては、例えば、9, 10-ジ(2-ナフチル)アントラセン(略称: DNA)、2-tert-ブチル-9, 10-ジ(2-ナフチル)アントラセン(略称: t-BuDNA)、4, 4'-ビス(2, 2-ジフェニルビニル)ビフェニル(略称: DPVBi)、クマリン30、クマリン6、クマリン545、クマリン545T、ペリレン、ルブレン、ペリフランテン、2, 5, 8, 11-テトラ(tert-ブチル)ペリレン(略称: TBPh)、9, 10-ジフェニルアントラセン(略称: DPA)、5, 12-ジフェニルテトラセン、4-(ジシアノメチレン)-2-メチル-6-[p-(ジメチルアミノ)スチリル]-4H-ピラン(略称: DCM1)、4-(ジシアノメチレン)-2-メチル-6-[2-(ジユロリジン-9-イル)エチニル]-4H-ピラン(略称: DCM2)、4-(ジシアノメチレン)-2, 6-ビス[p-(ジメチルアミノ)スチリル]-4H-ピラン(略称: BisDCM)等が挙げられる。また、ビス[2-(4', 6'-ジフルオロフェニル)ピリジナト-N, C²](ピコリナト)イリジウム(略称: Firpic)、ビス{2-[3', 5'-ビス(トリフルオロメチル)フェニル]ピリジナト-N, C²} (ピコリナト)イリジウム(略称: Ir(CF₃ppy)₂(pic))、トリス(2-フェニルピリジナト-N, C²)イリジウム(略称: Ir(ppy)₃)、(アセチルアセトナト)ビス(2-フェニルピリジナト-N, C²)イリジウム(略称: Ir(ppy)₂(acac))、(アセチルアセトナト)ビス[2-(2'-チエニル)ピリジナト-N, C³]イリジウム(略称: Ir(thp)₂(acac))、(アセチルアセトナト)ビス(2-フェニルキノリナト-N, C²)イリジウム(略称: Ir(pq)₂(acac))、(アセチルアセトナト)ビス[2-(2'-ベンゾチエニル)ピリジナト-N, C³]イリジウム(略称: Ir(btp)₂(acac))などの燐光を放出できる化合物用いることもできる。

【0053】

電子輸送性材料としては、トリス(8-キノリノラト)アルミニウム(略称: Alq₃)、トリス(4-メチル-8-キノリノラト)アルミニウム(略称: Almq₃)、ビス(10-ヒドロキシベンゾ[h]-キノリナト)ベリリウム(略称: BeBq₂)、ビス(2-メチル-8-キノリノラト)(4-フェニルフェノラト)アルミニウム(略称: B

10

20

30

40

50

Alq)、ビス[2-(2'-ヒドロキシフェニル)ベンゾオキサゾール]亜鉛(略称: Zn(BOX)₂)、ビス[2-(2'-ヒドロキシフェニル)ベンゾチアゾール]亜鉛(略称: Zn(BTZ)₂)、バソフェナントロリン(略称: BPhen)、バソキュプロイン(略称: BCP)、2-(4-ビフェニル)-5-(4-tert-ブチルフェニル)-1,3,4-オキサジアゾール(略称: PBD)、1,3-ビス[5-(4-tert-ブチルフェニル)-1,3,4-オキサジアゾール-2-イル]ベンゼン(略称: OXD-7)、2,2',2''-(1,3,5-ベンゼントリイル)-トリス(1-フェニル-1H-ベンゾイミダゾール)(略称: TPBI)、3-(4-ビフェニル)-4-フェニル-5-(4-tert-ブチルフェニル)-1,2,4-トリアゾール(略称: TAZ)、3-(4-ビフェニル)-4-(4-エチルフェニル)-5-(4-tert-ブチルフェニル)-1,2,4-トリアゾール(略称: p-EtTAZ)などが挙げられるが、これらに限定されることはない。

10

【0054】

電子注入材料としては、上述した電子輸送性材料の他に、LiF、CsFなどのアルカリ金属ハロゲン化物や、CaF₂のようなアルカリ土類ハロゲン化物、Li₂Oなどのアルカリ金属酸化物のような絶縁体の極めて厚さの薄い層がよく用いられる。また、リチウムアセチルアセトネート(略称: Li(acac))や8-キノリノラト-リチウム(略称: Liq)などのアルカリ金属錯体も有効である。さらに、上述した電子輸送性材料と、Mg、Li、Cs等の仕事関数の小さい金属とを共蒸着等により混合した材料を使用することもできる。

20

【0055】

正孔輸送性材料としては、例えば、フタロシアニン(略称: H₂Pc)、銅フタロシアニン(略称: CuPc)、バナジルフタロシアニン(略称: VOPc)の他、4,4',4''-トリス(N,N-ジフェニルアミノ)トリフェニルアミン(略称: TDATA)、4,4',4''-トリス[N-(3-メチルフェニル)-N-フェニルアミノ]トリフェニルアミン(略称: MTDATA)、1,3,5-トリス[N,N-ジ(m-トリル)アミノ]ベンゼン(略称: m-MTDAB)、N,N'-ジフェニル-N,N'-ビス(3-メチルフェニル)-1,1'-ビフェニル-4,4'-ジアミン(略称: TPD)、4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ビフェニル(略称: NPB)、4,4'-ビス{N-[4-ジ(m-トリル)アミノ]フェニル-N-フェニルアミノ}ビフェニル(略称: DNTPD)、4,4'-ビス[N-(4-ビフェニル)-N-フェニルアミノ]ビフェニル(略称: BBPB)、4,4',4''-トリ(N-カルバゾリル)トリフェニルアミン(略称: TCTA)などが挙げられるが、これらに限定されることはない。また、上述した化合物の中でも、TDATA、MTDATA、m-MTDAB、TPD、NPB、DNTPD、BBPB、TCTAなどに代表される芳香族アミン化合物は、正孔を発生しやすく、有機化合物として好適な化合物群である。

30

【0056】

正孔注入材料としては、フタロシアニン系の化合物が有効であり、フタロシアニン(略称: H₂-Pc)、銅フタロシアニン(略称: Cu-Pc)、バナジルフタロシアニン(略称: VOPc)等を用いることができる。また、導電性高分子化合物に化学ドーピングを施した材料もあり、ポリスチレンスルホン酸(略称: PSS)をドーブしたポリエチレンジオキシチオフェン(略称: PEDOT)やポリアニリン(略称: PANi)などを用いることもできる。また、酸化モリブデン(MoO_x)、酸化バナジウム(VO_x)、酸化ニッケル(NiO_x)などの無機半導体の薄膜や、酸化アルミニウム(Al₂O₃)などの無機絶縁体の超薄膜も有効である。また、4,4',4''-トリス(N,N-ジフェニルアミノ)-トリフェニルアミン(略称: TDATA)、4,4',4''-トリス[N-(3-メチルフェニル)-N-フェニルアミノ]-トリフェニルアミン(略称: MTDATA)、N,N'-ビス(3-メチルフェニル)-N,N'-ジフェニル-1,1'-ビフェニル-4,4'-ジアミン(略称: TPD)、4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]-ビフェニル(略称: NPB)、4,4'-ビス

40

50

[N-(4-(N,N-ジメチル)アミノ)フェニル-N-フェニルアミノ]ビフェニル(略称:DNTPD)などの芳香族アミン系化合物も用いることができる。さらに、それらこれら正孔輸送性材料、及び正孔注入性材料に対してアクセプター性を示す物質を添加してもよく、具体的にはVOPcにアクセプターである2,3,5,6-テトラフルオロ-7,7,8,8-テトラシアノキノジメタン(略称:F₄-TCNQ)を添加したものや、NPBにアクセプターであるMoO_xを添加したものをを用いてもよい。

【0057】

次に、本実施の形態の記憶素子のデータ書込みに関して説明する。図3(A)に示すように、第1の導電層101、第2の導電層103に電圧を印加し、両導電層間に電位差を生じさせると、有機化合物を含む層の発光性を有する材料104において正孔と電子が再結合する。

10

【0058】

発光性を有する材料の再結合エネルギー100bが光増感酸化還元剤106aに移動すると、図3(B)に示すように、当該再結合エネルギーにより光増感酸化還元剤106aは励起状態106bとなり、励起エネルギーを有する。

【0059】

次に、励起状態106bの光増感酸化還元剤の励起エネルギー100aにより基質105の反応が促進し、図3(C)に示すように、基質105の少なくとも一部の生成物107が生成される。生成物の代表例としては、基質が分解された物質、基質が構造変化した物質、又は金属錯体から金属が脱ドープされた物質等が挙げられる。

20

【0060】

基質105の生成物107は、基質105と比較して導電率が異なる。このため、第1の導電層及び第2の導電層に電圧を印加し、生成物107が生成されることにより、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらし抵抗の増加、又は抵抗の減少などが挙げられる。即ち、第1の導電層101及び第2の導電層103に電圧を印加し、発光性を有する材料において電子及び正孔を再結合し、当該再結合エネルギーを光増感酸化還元剤に移送する。この結果、光増感酸化還元剤が励起状態となり、当該励起エネルギーにより基質を反応させ、生成物を生成することで記憶素子の電気抵抗が変化し、データを書き込むことが可能である。

【0061】

30

なお、記憶素子のデータを読出す場合は、書込み前の記憶素子の電気抵抗と書き込後の記憶素子の電気抵抗の差を読み取ることで、データを読出すことが可能である。

【0062】

本実施の形態で示すような発光性を有する材料、光増感酸化還元剤、及び基質を有する有機化合物を含む層を有する記憶素子は、発光性を有する材料において電子及び正孔の再結合を行うように制御することが可能である。このため、正孔及び電子の再結合確率を高めることが可能である。

【0063】

(実施の形態4)

本実施の形態では、実施の形態1と比較して有機化合物を含む層が、発光材料で形成される第1の層と基質及び光増感酸化還元剤で形成される第2の層とを有することを特徴とする記憶素子について、図4～7を用いて説明する。

40

【0064】

本実施の形態の記憶素子は、第1の導電層101と、第1の導電層に接する第1の層111と、第1の層111に接する第2の層112と、第2の層112に接する第2の導電層103で形成される。ここで、第1の層111は、発光性を有する材料104で形成される層であり、第2の層112は基質105及び光増感酸化還元剤106aで形成される層である。また、第1の導電層101、第2の導電層103、発光性を有する材料104、基質105、光増感酸化還元剤106aは、実施の形態1乃至実施の形態3と同様の材料を用いて形成することが可能である。

50

【0065】

ここでは、発光性を有する材料104で形成される第1の層111と、陰極として機能する第2の導電層103との間に、基質105及び光増感酸化還元剤106aで形成される第2の層112を有する。このため、第1の層111は正孔輸送・注入層として機能することが好ましく、第2の層は電子輸送・注入層として機能することが好ましい。このため、本実施の形態では、発光性を有する材料104は、実施の形態3で示す正孔輸送性材料及び正孔注入性材料から選ばれる一つ以上で形成することが好ましい。また、第2の層は、光増感酸化還元剤及び基質の混合比により電子輸送・注入層として機能する。

【0066】

次に、本実施の形態の記憶素子のデータ書込みに関して説明する。図4(A)に示すように、第1の導電層101、第2の導電層103に電圧を印加し、両導電層間に電位差を生じさせると、第1の層111において正孔と電子が再結合し再結合エネルギー100bが発生する。該再結合エネルギーを光増感酸化還元剤106aに移動することにより、図4(B)に示すように、光増感酸化還元剤が励起状態106bとなる。なお、第1の層において正孔と電子が再結合し発光した場合は、発光エネルギーが光増感酸化還元剤に照射されて、光増感酸化還元剤106aが励起状態となる。

10

【0067】

次に、励起状態106bの光増感酸化還元剤の励起エネルギー100aにより基質105の反応が促進し、図4(C)に示すように、生成物107が生成される。

【0068】

20

基質の生成物107は、基質105と比較して導電率が異なる。このため、第1の導電層101及び第2の導電層103に電圧を印加し、生成物107が生成されることにより、実施の形態1と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす抵抗の増加、抵抗の減少などが挙げられる。即ち、第1の導電層101及び第2の導電層103の電圧印加による電気抵抗の変化によりデータを書込むことが可能である。

【0069】

なお、記憶素子のデータを読出す場合は、書込み前の記憶素子の電気抵抗と書込み後の記憶素子の電気抵抗の差を読み取ることで、データを読出すことが可能である。

【0070】

なお、図5(A)に示すように第2の導電層103及び第2の層112の間に電子注入層113を設けてもよい。電子注入層113は、上記した電子注入性材料を用いて形成することができる。

30

【0071】

さらには、図5(B)に示すように、第2の導電層103及び第2の層112の間に電子注入層113を設けると共に、第1の導電層101と第1の層111の間に、正孔注入層115及び正孔輸送層114を設けてもよい。正孔注入層115は、上記した正孔注入性材料を用いて形成することができる。正孔輸送層114は、上記した正孔輸送性材料を用いて形成することができる。

【0072】

また、図6(A)に示すように、記憶素子は、第1の導電層101と、第1の導電層に接する第1の層121と、第1の層121に接する第2の層122と、第2の層122に接する第2の導電層103で形成してもよい。第2の層122は発光性を有する材料104で形成される。第1の導電層101、第2の導電層103、発光性を有する材料104、基質105、光増感酸化還元剤106aは、実施の形態1乃至実施の形態3と同様の材料を用いて形成することが可能である。

40

【0073】

ここでは、発光性を有する材料104で形成される第2の層122と、陽極として機能する第1の導電層101との間に、基質105及び光増感酸化還元剤106aで形成される第1の層121を有する。このため、第1の層121は正孔輸送・注入層として機能することが好ましく、第2の層は電子輸送・注入層として機能することが好ましい。この

50

ため、ここでは、発光性を有する材料 104 は、実施の形態 3 で示す電子輸送性材料及び電子注入性材料から選ばれる一つ以上で形成することが好ましい。なお、第 1 の層 121 は発光材料を有してもよい。また、第 2 の層 122 は、光増感酸化還元剤及び基質の混合比により正孔輸送・正孔注入層として機能する。

【0074】

なお、図 7 (A) に示すように第 1 の導電層 101 及び第 1 の層 121 の間に正孔注入層 115 を設けてもよい。正孔注入層 115 は、上記した正孔注入性材料を適宜用いて形成することができる。

【0075】

さらには、図 7 (B) に示すように、第 1 の導電層 101 及び第 1 の層 121 の間に正孔注入層 115 を設けると共に、第 2 の導電層 103 と第 2 の層 122 の間に、電子輸送層 123 及び電子注入層 113 を設けてもよい。電子注入層 113 は、上記した電子注入性材料を適宜用いて形成することができる。電子輸送層 123 は上記した電子輸送材料を用いて形成することができる。

【0076】

書込み方法及び読出し方法は、図 4 (A) ~ (C) に示す記憶素子と同様である。具体的には、図 6 (A) 及び図 7 (A) に示すように、第 1 の導電層 101、第 2 の導電層 103 に電圧を印加し、両導電層間に電位差を生じさせると、第 2 の層 122 において正孔と電子が再結合する。該再結合エネルギーを第 1 の層 121 の光増感酸化還元剤 106a に移動することにより、図 6 (B) 及び図 7 (B) に示すように、光増感酸化還元剤が励起状態 106b となる。次に、励起状態 106b の光増感酸化還元剤の励起エネルギーにより基質 105 の反応が促進し、図 6 (C) 及び図 7 (C) に示すように、生成物 107 が生成される。

【0077】

基質の生成物 107 は、基質 105 と比較して導電率が異なる。このため、第 1 の導電層 101 及び第 2 の導電層 103 に電圧を印加し、生成物 107 が生成されることにより、実施の形態 1 と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす抵抗の増加、抵抗の減少などが挙げられる。即ち、第 1 の導電層 101 及び第 2 の導電層 103 の電圧印加による電気抵抗の変化によりデータを書込むことが可能である。

【0078】

なお、記憶素子のデータを読出す場合は、書込み前の記憶素子の電気抵抗と書込み後の記憶素子の電気抵抗の差を読み取ることで、データを読出すことが可能である。

【0079】

また、図 8 に示すように、第 1 の導電層 101 と、第 1 の導電層に接する正孔注入層 115 と、正孔注入層 115 に接する第 1 の層 121 と、第 1 の層 121 に接する第 2 の層 124 と、第 2 の層 124 に接する第 3 の層 125 と、第 3 の層に接する電子注入層 113 と、電子注入層 113 に接する第 2 の導電層 103 で形成されてもよい。ここで、第 1 の層 121 は、基質 105 及び光増感酸化還元剤 106a 形成される層であり、ここでは正孔輸送・正孔注入層として機能する。第 2 の層 124 は、発光性を有する材料 104 で形成される層である。第 3 の層 125 は、基質 105 及び光増感酸化還元剤 106a で形成される層であり、ここでは電子輸送・電子注入層として機能する。

【0080】

本実施の形態のように発光性を有する材料で形成される層と、基質及び光増感酸化還元剤を有する層とを積層させることにより、基質及び光増感酸化還元剤を有する層で再結合せず通過してしまう正孔又は電子を、発光性を有する材料で形成される層において再結合させることが可能である。このため、再結合確率を高めることが可能であり、この結果記憶素子の書込みを行いやすくすることが可能である。

【0081】

(実施の形態 5)

本実施の形態では、発光性を有する材料で形成される有機化合物を含む層を有する発光

10

20

30

40

50

素子部と、光増感酸化還元剤及び基質で形成される有機化合物を含む層を有する記憶素子部とを共通電極である透光性を有する導電層で接続させた記憶素子について、図10、11を用いて説明する。本実施の形態においては、発光素子部の電極の一方と記憶素子部の電極の一方を共通電極とすると共に、透光性を有する材料で形成することで、発光素子で発光した光を記憶素子の光増感酸化還元剤に照射して、光増感酸化還元剤を励起状態にすることができる。

【0082】

本実施の形態の記憶素子は、第1の導電層101と、第1の導電層に接する第1の層142と、第1の層142に接する透光性を有する導電層141と、透光性を有する導電層141に接する第2の層143と、第2の層143に接する第2の導電層103で形成される。ここで、第1の導電層101と、第1の導電層に接する第1の層142と、第1の層142に接する透光性を有する導電層141とは、発光素子部として機能し、透光性を有する導電層141と、透光性を有する導電層141に接する第2の層143と、第2の層143に接する第2の導電層103とは記憶素子部として機能する。

10

【0083】

発光素子部の第1の層142は、発光性を有する材料104で形成される層であり、具体的には正孔注入層142a、正孔輸送層142b、発光層142c、電子輸送層142d、電子注入層142eで形成されることが好ましい。このような構造をとることにより、第1の導電層101乃至第2の導電層103に電圧を印加したときに、発光層142cで電子及び正孔の再結合が生じる。

20

【0084】

第2の層143は基質105及び光増感酸化還元剤106aで形成される層である。

【0085】

透光性を有する導電層141は、ITO、または珪素を含有したインジウム錫酸化物、2～20%の酸化亜鉛(ZnO)を含む酸化インジウム等を適宜用いて形成する。また、膜厚の薄く光を透過することが可能な(代表的には、1nm～10nm)チタン、モリブデン、タングステン、ニッケル、金、白金、銀、アルミニウム、リチウム、マグネシウム、カルシウム、バリウム、およびそれらの合金等を用いて形成される。

【0086】

次に、本実施の形態の記憶素子のデータ書込みに関して説明する。図10(A)に示すように、第1の導電層101及び透光性を有する導電層141に電圧を印加し、両導電層間に電位差を生じさせると、第1の層142において正孔と電子が再結合し、発光性を有する材料104が発光し、光エネルギー100cが生じる。

30

【0087】

発光性を有する材料104から発光された光が第2の層143の光増感酸化還元剤106aに照射されると、図10(B)に示すように、当該光エネルギーにより光増感酸化還元剤106aは励起状態106bとなる。

【0088】

次に、106bの光増感酸化還元剤の励起エネルギーに100aより基質105の反応が促進し、図10(C)に示すように、生成物107が生成される。

40

【0089】

基質の生成物107は、基質105と比較して導電率が異なる。このため、第1の導電層101及び第2の導電層103に電圧を印加し、生成物107が生成されることにより、実施の形態1と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす抵抗の増加、抵抗の減少などが挙げられる。以上のことから、第1の導電層101、透光性を有する導電層141、及び第2の導電層103の電圧印加による電気抵抗の変化によりデータを書込むことが可能である。

【0090】

なお、記憶素子のデータを読み出す場合は、書込み前の記憶素子の電気抵抗と書込み後の記憶素子の電気抵抗の差を読み取ることで、データを読み出すことが可能である。

50

【0091】

また、図11（A）に示すように、記憶素子は、第1の導電層101と、第1の導電層に接する第1の層144と、第1の層144に接する透光性を有する導電層141と、透光性を有する導電層141に接する第2の層145と、第2の層145に接する第2の導電層103で形成されてもよい。

【0092】

ここで、第1の導電層101と、第1の導電層に接する第1の層144と、第1の層144に接する透光性を有する導電層141とは、記憶素子部として機能し、透光性を有する導電層141と、透光性を有する導電層141に接する第2の層145と、第2の層145に接する第2の導電層103とは発光素子部として機能する。また、第2の導電層103、及び透光性を有する導電層141にのみ電圧を印加すればよい。

10

【0093】

第1の層144は基質105及び光増感酸化還元剤106aで形成される層である。

【0094】

発光素子の一部である第1の層145は、発光性を有する材料104で形成される層であり、具体的には正孔注入層145a、正孔輸送層145b、発光層145c、電子輸送層145d、電子注入層145eで形成されることが好ましい。このような構造をとることにより、第1の導電層乃至第2の導電層に電圧を印加したときに、発光層145cで電子及び正孔の再結合が生じる。

【0095】

20

書込み方法及び読出し方法は、図10（A）～（C）に示す記憶素子と同様である。具体的には、図11（A）に示すように、第1の導電層101、透光性を有する導電層141、及び第2の導電層103に電圧を印加し、両導電層間に電位差を生じさせると、第2の層145において正孔と電子が再結合し、発光性を有する材料104が発光し、光エネルギー100cが生じる。

【0096】

発光性を有する材料104から発光された光が第1の層144の光増感酸化還元剤106aに照射されると、図11（B）に示すように、当該光エネルギーにより光増感酸化還元剤106aは励起状態106bとなる。

【0097】

30

次に、106bの光増感酸化還元剤の励起エネルギー100aにより基質105の反応が促進し、図11（C）に示すように、生成物107が生成される。

【0098】

基質の生成物107は、基質105と比較して導電率が異なる。このため、第1の導電層101及び第2の導電層103に電圧を印加し、生成物107が生成されることにより、実施の形態1と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす抵抗の増加、抵抗の減少などが挙げられる。以上のことから、第1の導電層101、透光性を有する導電層141、及び第2の導電層103の電圧印加による電気抵抗の変化によりデータを書込むことが可能である。

【0099】

40

なお、記憶素子のデータを読出す場合は、書込み前の記憶素子の電気抵抗と書込み後の記憶素子の電気抵抗の差を読み取ることで、データを読出すことが可能である。

【0100】

本実施の形態の記憶素子は、発光性を有する材料で形成される有機化合物を含む層を有する発光素子部と、光増感酸化還元剤及び基質で形成される有機化合物を含む層を有する記憶素子部とが共通電極である透光性を有する導電層で接続されている。このため、発光素子部及び記憶素子部それぞれに電圧を印加することができる。ここでは、発光素子部において発光するだけの電圧を印加すればよい。また、正孔及び電子が再結合するときに発生するエネルギーを生じやすくすることができる。また、発光素子部において、光増感酸化還元剤及び基質を含まない。このことから、実施の形態4と比較して低電圧で記憶素子に

50

データの書込みを行うことが可能である。さらには、外部に書込みを行うための光照射装置を設けなくとも、記憶素子自体で発光し、当該発光を用いてデータを書込むことが可能であるため、記憶装置及び半導体装置の小型化及び高集積化が可能である。

【0101】

(実施の形態6)

本実施の形態では、実施の形態5の図10に示す基質105及び光増感酸化還元剤106aで形成される第2の層143、ならびに実施の形態5の図11に示す基質105及び光増感酸化還元剤106aで形成される第1の層144について説明する。

【0102】

本実施の形態の記憶素子は、第1の導電層101と、第1の導電層101に接する第1の層142と、第1の層142に接する透光性を有する導電層141と、透光性を有する導電層141に接する第2の層146と、第2の層146に接する第2の導電層103で形成される。ここで、第1の層142は、発光性を有する材料104で形成される層であり、第2の層143は基質105、光増感酸化還元剤106a、及び発光性を有する材料147で形成される層である。

10

【0103】

第1の層142は、発光性を有する材料104で形成される層であり、図12と同様の構成を有する。

【0104】

次に、本実施の形態の記憶素子のデータ書込みに関して説明する。図12(A)に示すように、第1の導電層101、透光性を有する導電層141、及び第2の導電層103に電圧を印加し、第1の導電層101及び透光性を有する導電層141の間、並びに透光性を有する導電層141及び第2の導電層103に電位差を生じさせると、第1の層142の発光性を有する材料104において正孔と電子が再結合し、発光性を有する材料104が発光すると共に、第2の層146の発光性を有する材料147においても正孔と電子が再結合し発光し、光エネルギー100cを発生する。

20

【0105】

発光性を有する材料104、147から発光された光が第2の層146の光増感酸化還元剤106aに照射されると、図12(B)に示すように、当該光エネルギーにより光増感酸化還元剤106aは励起状態106bとなり、励起エネルギー100aを有する。なお、発光性を有する材料147と光増感酸化還元剤106aとが接する場合、発光性を有する材料147が発光しなくとも再結合エネルギーは光増感酸化還元剤106aへ移動する。

30

【0106】

次に、励起状態106bの光増感酸化還元剤の励起エネルギー100aにより基質105の反応が促進し、図12(C)に示すように、生成物107が生成される。

【0107】

基質の生成物107は、基質105と比較して導電率が異なる。このため、第1の導電層及び第2の導電層に電圧を印加し、生成物107が生成されることにより、実施の形態1と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらす抵抗の増加、抵抗の減少などが挙げられる。以上のことから、第1の導電層101、透光性を有する導電層141、及び第2の導電層103の電圧印加による電気抵抗の変化によりデータを書込むことが可能である。

40

【0108】

なお、記憶素子のデータを読出す場合は、各記憶素子の電気抵抗の差を読み取ることで、データを読み取ることが可能である。

【0109】

また、図13(A)に示すように、第1の導電層101と、第1の導電層101に接する第1の層148と、第1の層148に接する透光性を有する導電層141と、透光性を有する導電層141に接する第2の層145と、第2の層145に接する第2の導電層1

50

03で形成されてもよい。ここで、第1の層148は、基質105、光増感酸化還元剤106a、及び発光性を有する材料149で形成される層である。また、第2の層145は、発光性を有する材料104で形成される層である。

【0110】

書込み方法及び読出し方法は、図12(A)～(C)に示す記憶素子と同様である。具体的には、図13(A)に示すように、第1の導電層101、透光性を有する導電層141、及び第2の導電層103に電圧を印加し、第1の導電層101及び透光性を有する導電層141の間、並びに透光性を有する導電層141及び第2の導電層103に電位差を生じさせると、第2の層145の発光性を有する材料104において正孔と電子が再結合し、発光性を有する材料104が発光すると共に、第1の層148の発光性を有する材料147においても正孔と電子が再結合し発光し、光エネルギー100cが発生する。

10

【0111】

発光性を有する材料104、147から発光された光が第1の層148の光増感酸化還元剤106aに照射されると、図13(B)に示すように、当該光エネルギー100cにより光増感酸化還元剤106aは励起状態106bとなり、励起エネルギー100aを有する。なお、発光性を有する材料147と光増感酸化還元剤106aとが接する場合、発光性を有する材料147が発光しなくとも再結合エネルギーは光増感酸化還元剤106aへ移動する。

【0112】

次に、励起状態106bの光増感酸化還元剤の励起エネルギーにより基質105の反応が促進し、図13(C)に示すように、生成物107が生成される。

20

【0113】

基質の生成物107は、基質105と比較して導電率が異なる。このため、第1の導電層及び第2の導電層に電圧を印加し、生成物107が生成されることにより、実施の形態1と同様に、記憶素子の電気抵抗が変化する。代表的には、絶縁化をもたらし抵抗の増加、抵抗の減少などが挙げられる。以上のことから、第1の導電層101、透光性を有する導電層141、及び第2の導電層103の電圧印加による電気抵抗の変化によりデータを書込むことが可能である。

【0114】

なお、記憶素子のデータを読出す場合は、各記憶素子の電気抵抗の差を読み取ることで、データを読み取ることが可能である。

30

【0115】

本実施の形態の記憶素子は、発光性を有する材料で形成される有機化合物を含む層を有する発光素子部と、光増感酸化還元剤及び基質で形成される有機化合物を含む層を有する記憶素子部とが共通電極である透光性を有する導電層で接続されている。また、記憶素子部の基質及び光増感酸化還元剤で形成される層にも発光性を有する材料を有し、当該層においても発光性を有する材料で再結合により生じた再結合エネルギーは光増感酸化還元剤106aへ移動する。このため、より多くの再結合エネルギーで光増感酸化還元剤を励起状態にすることが可能であり、この結果低電圧でデータの書込みが可能であると共に、書込み成功率を高めることが可能である。さらには、外部に書込みを行うための光照射装置を設けなくとも、記憶素子自体が発光し、当該発光を用いてデータを書込むことが可能であるため、記憶装置及び半導体装置の小型化及び高集積化が可能である。

40

【0116】

(実施の形態7)

実施の形態1乃至6に示す記憶素子において、第1の導電層と有機化合物を含む層との間に、無機化合物及び有機化合物で形成される電荷輸送層を設けてもよい。また、第2の導電層と有機化合物を含む層との間に無機化合物及び有機化合物で形成される電荷輸送層を設けてもよい。更には、第1の導電層と有機化合物を含む層との間、及び第2の導電層と有機化合物を含む層との間それぞれに、無機化合物及び有機化合物で形成される電荷輸送層を設けてもよい。なお、ここでは実施の形態1を用いて説明するが適宜実施の形態2

50

乃至実施の形態 6 に適応することが可能である。

【0117】

図 9 (A) に示す記憶素子は、陽極として働く第 1 の導電層 101 と有機化合物を含む層 102 との間に、正孔輸送層 151 を有する。正孔輸送層 151 は、有機化合物と、有機化合物に対して電子受容性を有する無機化合物とを含む構成である。有機化合物に電子受容性を有する無機化合物を混入させることで、有機化合物に多くの正孔が発生し、極めて優れた正孔注入性・輸送性を示す。

【0118】

有機化合物には正孔が発生するため、有機化合物としては上記した正孔輸送性の有機化合物を適宜用いて形成する。また、無機化合物としては、有機化合物から電子を受け取りやすいものであれば何でもよく、種々の金属酸化物または金属窒化物が可能であるが、周期表第 4 族乃至第 12 族のいずれかの遷移金属酸化物が電子受容性を示しやすく好適である。具体的には、酸化チタン、酸化ジルコニウム、酸化バナジウム、酸化モリブデン、酸化タングステン、酸化レニウム、酸化ルテニウム、酸化亜鉛などが挙げられる。また、上述した金属酸化物の中でも、周期表第 4 族乃至第 8 族のいずれかの遷移金属酸化物は電子受容性の高いものが多く、好ましい一群である。特に酸化バナジウム、酸化モリブデン、酸化タングステン、酸化レニウムは真空蒸着が可能で扱いやすいため、好適である。

【0119】

図 9 (B) に示す記憶素子は、陰極として働く第 2 の導電層 103 と有機化合物を含む層 102 との間に、電子輸送層 152 を有する。電子輸送層 152 は、有機化合物と、有機化合物に対して電子供与性を有する無機化合物とを含む構成である。有機化合物に電子供与性を有する無機化合物を混入させることで、有機化合物に多くの電子が発生し、極めて優れた電子注入性・輸送性を示す。

【0120】

有機化合物には電子が発生するため、有機化合物としては上記した電子輸送性の有機化合物を適宜用いて形成する。また、無機化合物としては、有機化合物から電子を与えやすいものであれば何でもよく、種々の金属酸化物または金属窒化物が可能であるが、アルカリ金属酸化物、アルカリ土類金属酸化物、希土類金属酸化物、アルカリ金属窒化物、アルカリ土類金属窒化物、希土類金属窒化物が電子供与性を示しやすく好適である。具体的には、酸化リチウム、酸化ストロンチウム、酸化バリウム、酸化エルビウム、窒化リチウム、窒化マグネシウム、窒化カルシウム、窒化イットリウム、窒化ランタンなどが挙げられる。特に酸化リチウム、酸化バリウム、窒化リチウム、窒化マグネシウム、窒化カルシウムは真空蒸着が可能で扱いやすいため、好適である。

【0121】

図 9 (C) に示す記憶素子は、陽極として働く第 1 の導電層 101 と有機化合物を含む層 102 との間に、正孔輸送層 151 を有し、陰極として働く第 2 の導電層 103 と有機化合物を含む層 102 との間に、電子輸送層 152 を有する。

【0122】

なお、正孔輸送層 151 と有機化合物を含む層 102 との間に更に、上記した正孔輸送性を有する有機化合物を用いて正孔輸送層を形成してもよい。また、電子輸送層 152 と有機化合物を含む層 102 との間に、上記した電子輸送性を有する有機化合物を用いて電子輸送層を形成してもよい。

【0123】

以上のように、導電層及び有機化合物を含む層の間に、有機化合物及び無機化合物を用いて形成される電荷輸送層を設けることにより、記憶素子において優れた導電性をも得ることができる。このため、従来よりも低い電圧で電子及び正孔の再結合を行うことが可能であり、低消費電力でデータの書込みを行うことが可能である。

【0124】

(実施の形態 8)

本実施の形態では、上記実施の形態の記憶素子を有する記憶装置の構成例に関して図面

10

20

30

40

50

を用いて説明する。より具体的には、記憶装置の構成がパッシブマトリクス型の場合に関して示す。

【0125】

図14(A)に示したのは本実施の形態の記憶装置の一構成例であり、メモリセル21がマトリクス状に設けられたメモリセルアレイ22、カラムデコーダ26aと読出し回路26bとセレクトア26cを有するビット線駆動回路26、ローデコーダ24aとレベルシフタ24bを有するワード線駆動回路24、書込み回路等を有し外部とのやりとりを行うインターフェイス23を有している。なお、ここで示す記憶装置16の構成はあくまで一例であり、センスアンプ、出力回路、バッファ等の他の回路を有していてもよいし、書込み回路をビット線駆動回路に設けてもよい。

10

【0126】

メモリセル21は、ビット線 B_x ($1 \leq x \leq m$)を構成する第1の導電層と、ワード線 W_y ($1 \leq y \leq n$)を構成する第2の導電層と、有機化合物を含む層とを有する。有機化合物を含む層は、第1の導電層と第2の導電層の間に単層または積層で設けられている。

【0127】

メモリセルアレイ22の上面構造と断面構造の一例に関して図15に示す。なお、図15(A)はメモリセルアレイ22の上面構造を示しており、図15(A)におけるA-B間の断面構造が図15(B)及び(C)に対応し、図15(A)におけるC-D間の断面構造が図15(D)に対応している。なお、図15(A)において保護膜として機能する絶縁層27は省略している。

20

【0128】

メモリセルアレイ22には、メモリセル21がマトリクス状に設けられている(図15(A)参照)。メモリセル21は、記憶素子80を有する(図15(B)参照)。記憶素子80は、基板30上に、第1の方向に延びた第1の導電層31と、第1の導電層31を覆う有機化合物を含む層29と、第1の方向と90度に交差する第2の方向に延びた第2の導電層28とを有する。また、ここでは、第2の導電層28を覆うように、保護膜として機能する絶縁層27を設ける。

【0129】

上記記憶素子80に対して実施の形態1乃至実施の形態7に示す記憶素子を適宜用いることができる。

30

【0130】

また、上記記憶素子において、第1の導電層31を介して有機化合物を含む層29と反対側に、整流性を有する素子を設けてもよい。整流性を有する素子とは、ゲート電極とドレイン電極を接続したトランジスタ、またはダイオード等である。ダイオードの代表例としては、PN接合ダイオード、PIN接合を有するダイオードやアバランシェダイオード等が挙げられる。また、他の構成のダイオードを用いてもよい。なお、第2の導電層を介して有機化合物を含む層と反対側に整流性を有する素子を設けてもよい。また、整流性を有する素子は、有機化合物を含む層29と第1の導電層31との間に設けてもよい。また、有機化合物を含む層29と第2の導電層28との間に整流性を有する素子を設けてもよい。このように、整流性がある素子を設けることにより、1つの方向にしか電流が流れないために、読み出し誤差が減少し、読出しマージンが向上する。

40

【0131】

また、絶縁性を有する基板上に薄膜トランジスタ(TFT)を設けてその上に記憶素子80を設けてもよいし、絶縁性を有する基板の代わりにSi等の半導体基板やSOI基板を用いて基板上に電界効果トランジスタ(FET)を形成しその上に記憶素子80を設けてもよい。また、単結晶半導体で形成されるトランジスタは微細加工が可能であるため、高集積化が可能であると共に、半導体装置の小型化が可能である。また、単結晶半導体で形成されるため、高速動作が可能である。なお、ここでは、記憶素子を薄膜トランジスタ上または電界効果トランジスタ上に形成する例を示したが、記憶素子と薄膜トランジスタまたは電界効果トランジスタを貼り合わせることによって設けてもよい。この場合、記憶

50

素子部と薄膜トランジスタまたは電界効果トランジスタは、別工程で作製し、その後、導電性フィルム、異方性導電接着剤等を用いて貼り合わせることによって設けることができる。また、薄膜トランジスタまたは電界効果トランジスタの構成は、公知のものであればどのような構成を用いてもよい。

【0132】

また、隣接する各々の記憶素子間において横方向への電界の影響が懸念される場合は、各記憶素子に設けられた有機化合物を含む層を分離するため、各記憶素子に設けられた有機化合物を含む層の間に隔壁（絶縁層）を設けてもよい。つまり、各メモリセルごとに有機化合物を含む層を選択的に設けた構成としてもよい。

【0133】

また、第1の導電層31を覆って有機化合物を含む層29を設ける際に、第1の導電層31の段差により生じる有機化合物を含む層29の段切れや各メモリセル間における横方向への電界の影響を防止するために第1の導電層31間に隔壁（絶縁層）39を設けてもよい（図15（C））。なお、隔壁（絶縁層）39の断面において、隔壁（絶縁層）39の側面は、第1の導電層31の表面に対して10度以上60度未満、好ましくは25度以上45度以下の傾斜角度を有することが好ましい。さらには、湾曲していることが好ましい。その後、第1の導電層31および隔壁（絶縁層）39を覆うように絶縁層32、有機化合物を含む層29及び第2の導電層28を形成する。

【0134】

また、隔壁（絶縁層）39の代わりに、基板30上に、第1の方向に延びた第1の導電層31の一部を覆う層間絶縁層40aと、層間絶縁層上に設けられた隔壁（絶縁層）40bを設けてもよい（図15（D））。

【0135】

第1の導電層31の一部を覆う層間絶縁層40aは、各記憶素子80ごとに開口部を有する。また、隔壁（絶縁層）40bは層間絶縁層において開口部が形成されない領域に設けられる。また、隔壁（絶縁層）40bは、第2の導電層28と同様に第2の方向に伸びる。また、隔壁（絶縁層）40bは、層間絶縁層40a表面に対して95度以上135度以下の傾斜角度を有する。

【0136】

隔壁（絶縁層）40bはフォトリソグラフィ法に従い、未露光部分が残存するポジ型感光性樹脂を用い、パターンの下部がより多くエッチングされるように露光量または現像時間を調節することによって形成する。また、隔壁（絶縁層）40bの高さは、有機化合物を含む層29及び第2の導電層28の厚さより大きく設定する。この結果、基板30全面に有機化合物を含む層29及び第2の導電層28を基板30上に蒸着する工程のみで、電気的に独立した複数の領域に分離され、且つ第1の導電層31の第1の方向と交差する方向に伸長するストライプ状の有機化合物を含む層29及び第2の導電層28を形成することができる。このため、工程数を削減することが可能である。なお、隔壁（絶縁層）40b上にも有機化合物を含む層29a及び導電層28aが形成されるが、有機化合物を含む層29及び導電層28とは分断される。

【0137】

次に、記憶装置にデータの書込みを行う際の動作について説明する。ここでは、電圧印加によりデータの書込みを行う場合について説明する（図14、図15参照）。

【0138】

電圧印加を加えることによりデータの書込みを行う場合、ローデコーダ24a、カラムデコーダ26a、セクタ26cにより、1つのメモリセル21を選択し、その後、書込み回路を用いて、当該メモリセル21にデータを書込む（図14（A）参照）。メモリセルの第1の導電層31と第2の導電層28との間に電圧を印加すると、発光材料で形成される層が発光する。当該発光エネルギーにより有機化合物を含む層中の光増感酸化還元剤が励起状態となる。また、励起された光増感酸化還元剤によって基質が化学反応を起こし、化学生成物を生成する。この結果、記憶素子の電気抵抗が変化する。

10

20

30

40

50

【0139】

反応生成物を有する記憶素子は、書込み前の記憶素子と比較すると電気抵抗が変化する。このように、電圧印加により、2つの導電層間の電気抵抗の変化を利用してデータの書込みを行う。例えば、電圧印加していない有機化合物を含む層を「0」のデータとする場合、「1」のデータを書込む際は、所望の記憶素子の有機化合物を含む層に選択的に大きい電圧を印加して抵抗を変化させる。

【0140】

続いて、有機メモリからデータの読み出しを行う際の動作について説明する（図14（B））。データの読み出しは、メモリセルを構成する第1の導電層と第2の導電層の間の電気特性が、データ「0」を有するメモリセルとデータ「1」を有するメモリセルとで異なることを利用して行う。例えば、データ「0」を有するメモリセルを構成する第1の導電層と第2の導電層の間の実効的な電気抵抗（以下、単にメモリセルの電気抵抗と呼ぶ）が、読み出し電圧において R_0 、データ「1」を有するメモリセルの電気抵抗を、読み出し電圧において R_1 とし、電気抵抗の差を利用して読み出す方法を説明する。なお、 $R_1 < R_0$ とする。ここでは、読み出し回路26bは、抵抗素子46とセンスアンプ47を含む構成とし、抵抗素子46は抵抗値 R_r を有し、 $R_1 < R_r < R_0$ であるとする。但し、読み出し回路26bの構成は上記構成に制約されず、どのような構成を有していてもよい。例えば、抵抗素子46の代わりにトランジスタ48を用いても良いし、センスアンプ47の代わりにクロックドインバータ49を用いることも可能である（図14（C））。クロックドインバータ49には、読み出しを行うときにHigh、行わないときにLowとなる、信号 ϕ 又は反転信号 ϕ が入力される。

【0141】

データの読み出しは、ローデコーダ24a、カラムデコーダ26aおよびセレクタ26cによってメモリセル21を選択する。具体的には、ローデコーダ24aによって、メモリセル21に接続されるワード線 W_y に所定の電圧 V_y を印加する。また、カラムデコーダ26aとセレクタ26cによって、メモリセル21に接続されるビット線 B_x を読み出し26bの端子Pに接続する。その結果、端子Pの電位 V_p は、抵抗素子46（抵抗値 R_r ）とメモリセル21（抵抗値 R_0 もしくは R_1 ）による抵抗分割によって決定される値となる。従って、メモリセル21がデータ「0」を有する場合には、 $V_{p0} = V_y + (V_0 - V_y) \times R_0 / (R_0 + R_r)$ となる。また、メモリセル21がデータ「1」を有する場合には、 $V_{p1} = V_y + (V_0 - V_y) \times R_1 / (R_1 + R_r)$ となる。その結果、図14（A）では、 V_{ref} を V_{p0} と V_{p1} の間となるように選択することで、図14（B）では、クロックドインバータの変化点を V_{p0} と V_{p1} の間となるように選択することで、出力電位 V_{out} として、データ「0」／「1」に応じて、Low／High（もしくはHigh／Low）が出力され、読み出しを行うことができる。

【0142】

例えば、センスアンプ47を $V_{dd} = 3V$ で動作させ、 $V_y = 0V$ 、 $V_0 = 3V$ 、 $V_{ref} = 1.5V$ とする。仮に、 $R_0 / R_r = R_r / R_1 = 9$ とすると、メモリセルのデータが「0」の場合、 $V_{p0} = 2.7V$ となり V_{out} としてHighが出力され、メモリセルのデータが「1」の場合、 $V_{p1} = 0.3V$ となり V_{out} としてLowが出力される。こうして、メモリセルの読み出しを行うことができる。

【0143】

なお、データの読出しを行う場合、順方向電圧を印加する。また、逆方向電圧を印加してもよい。

【0144】

上記の方法によると、有機化合物を含む層29の電気抵抗の状態は、抵抗値の相違と抵抗分割を利用して、電圧値で読み取っている。しかしながら、電流値を比較する方法でもよい。これは、例えば、有機化合物を含む層に電圧印加していないときの電流値 I_{a1} と、電圧印加して2つの導電膜間をショートしたときの抵抗値 I_{b1} は、 $I_{a1} < I_{b1}$ を満たすことを利用するものである。

【0145】

本実施の形態は記憶素子の抵抗値を電圧の大きさに置き換えて読み取っているが、本発明はこれに限定されずに実施することができる。例えば例えば、電気抵抗の差を利用する以外に、電流値の差を利用して読み出しても構わない。また、メモリセルの電気特性が、データ「0」と「1」とで、しきい値電圧が異なるダイオード特性を有する場合には、しきい値電圧の差を利用して読み出しても構わない。さらには、ビット線をプリチャージする方法を採用することも可能である。

【0146】

(実施の形態9)

本実施の形態では、上記実施の形態8とは異なる構成を有する記憶装置について説明する。具体的には、記憶装置の構成がアクティブマトリクス型の場合に関して示す。

10

【0147】

図16(A)に示したのは本実施の形態で示す記憶装置の一構成例であり、メモリセル221がマトリクス状に設けられたメモリセルアレイ222、カラムデコーダ226aと読出し回路226bとセクタ226cを有するビット線駆動回路226、ローデコーダ224aとレベルシフタ224bを有するワード線駆動回路224、書込み回路等を有し外部とのやりとりを行うインターフェイス223を有している。なお、ここで示す記憶装置216の構成はあくまで一例であり、センスアンプ、出力回路、バッファ等の他の回路を有していてもよいし、書込み回路をビット線駆動回路に設けてもよい。

20

【0148】

メモリセル221は、ビット線 Bx ($1 \leq x \leq m$) を構成する第1の配線と、ワード線 Wy ($1 \leq y \leq n$) を構成する第2の配線と、トランジスタ240と、記憶素子241とを有する。記憶素子241は、一对の導電層の間に、有機化合物を含む層が挟まれた構造を有する。

【0149】

次に、上記構成を有するメモリセルアレイ222の上面図と断面図の一例に関して図17を用いて説明する。なお、図17(A)はメモリセルアレイ222の上面図の一例を示しており、図17(B)は図17(A)におけるA-B間の断面図を示している。なお、図17(A)においては、第1の導電層243上に形成される、隔壁(絶縁層)249、有機化合物を含む層244、及び第2の導電層245を省略している。

30

【0150】

メモリセルアレイ222は、複数のメモリセル221がマトリクス状に設けられている。又、メモリセル221は、絶縁表面を有する基板230上にスイッチング素子として機能するトランジスタ240および当該トランジスタ240に接続された記憶素子241とを有している(図17(A)、図17(B)参照。)。記憶素子241は、絶縁層248上に形成される第1の導電層243と、第1の導電層243及び隔壁(絶縁層)249を覆う有機化合物を含む層244と、第2の導電層245とを有する。なお、第1の導電層の一部を覆う隔壁(絶縁層)249が形成される。また、トランジスタ240として、薄膜トランジスタを用いている。また、第2の導電層245を覆って保護膜として機能する絶縁層236を有する。

40

【0151】

トランジスタ240に用いることが可能な薄膜トランジスタの一態様について、図25を参照して説明する。図25(A)はトップゲート型の薄膜トランジスタを適用する一例を示している。絶縁表面を有する基板230上に絶縁層205が設けられ、絶縁層205上に薄膜トランジスタが設けられている。薄膜トランジスタは、絶縁層205上に半導体層1302、ゲート絶縁層として機能することができる絶縁層1303が設けられている。絶縁層1303の上には、半導体層1302に対応してゲート電極1304が形成され、その上層に保護層として機能する絶縁層1305、層間絶縁層として機能する絶縁層248が設けられている。また、半導体層のソース領域及びドレイン領域それぞれに接続する第1の導電層243が形成される。さらにその上層に、保護層として機能する絶縁層を

50

形成しても良い。

【0152】

半導体層1302は、結晶構造を有する半導体で形成される層であり、非単結晶半導体若しくは単結晶半導体を用いることができる。特に、非晶質若しくは微結晶質の半導体を、レーザ光の照射により結晶化させた結晶性半導体、加熱処理により結晶化させた結晶性半導体、加熱処理とレーザ光の照射を組み合わせることで結晶化させた結晶性半導体を適用することが好ましい。加熱処理においては、シリコン半導体の結晶化を助長する作用のあるニッケルなどの金属元素を用いた結晶化法を適用することができる。

【0153】

レーザ光を照射して結晶化する場合には、連続発振レーザ光の照射若しくは繰り返し周波数が10MHz以上であって、パルス幅が1ナノ秒以下、好ましくは1乃至100ピコ秒である高繰返周波数超短パルス光を照射することによって、結晶性半導体が溶融した溶融帯を、当該レーザ光の照射方向に連続的に移動させながら結晶化を行うことができる。このような結晶化法により、大粒径であって、結晶粒界が一方向に伸びる結晶性半導体を得ることができる。キャリアのドリフト方向を、この結晶粒界が伸びる方向に合わせることで、トランジスタにおける電界効果移動度を高めることができる。例えば、 $400\text{ cm}^2/\text{V}\cdot\text{s}$ 以上を実現することができる。

【0154】

上記結晶化工程を、ガラス基板の耐熱温度（約600℃）以下の結晶化プロセスを用いる場合、大面積ガラス基板を用いることが可能である。このため、基板あたり大量の半導体装置を作製することが可能であり、低コスト化が可能である。

【0155】

また、ガラス基板の耐熱温度以上の加熱により、結晶化工程を行い、半導体層1302を形成してもよい。代表的には、絶縁性基板に石英基板を用い、非晶質若しくは微結晶質の半導体を700度以上で加熱して半導体層1302を形成する。この結果、結晶性の高い半導体を形成することが可能である。このため、応答速度や移動度などの特性が良好で、高速な動作が可能な薄膜トランジスタを提供することができる。

【0156】

ゲート電極1304は金属又は一導電型の不純物を添加した多結晶半導体で形成することができる。金属を用いる場合は、タングステン（W）、モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、アルミニウム（Al）などを用いることができる。また、上述した金属を窒化させた金属窒化物を用いることができる。或いは、当該金属窒化物からなる第1層と当該金属から成る第2層とを積層させた構造としても良い。積層構造とする場合には、第1層の端部が第2層の端部より外側に突き出した形状としても良い。このとき第1層を金属窒化物とすることで、バリアメタルとすることができる。すなわち、第2層の金属が、絶縁層1303やその下層の半導体層1302に拡散することを防ぐことができる。

【0157】

ゲート電極1304の側面には、サイドウォール（側壁スペーサ）1308が形成される。サイドウォールは、基板上にCVD法により酸化珪素で形成される絶縁層を形成し、該絶縁層をRIE（Reactive ion etching：反応性イオンエッチング）法により異方性エッチングすることで形成できる。

【0158】

半導体層1302、絶縁層1303、ゲート電極1304などを組み合わせて構成されるトランジスタは、シングルドレイン構造、LDD（低濃度ドレイン）構造、ゲートオーバーラップドレイン構造など各種構造を適用することができる。ここでは、サイドウォールが重畳する半導体層において、低濃度不純物領域1310が形成されるLDD構造の薄膜トランジスタを示す。また、シングルゲート構造、等価的には同電位のゲート電圧が印加されるトランジスタが直列に接続された形となるマルチゲート構造、半導体層を上下にゲート電極で挟むデュアルゲート構造を適用することができる。

【0159】

絶縁層248は、酸化シリコン及び酸化窒化シリコンなどの無機絶縁材料、又はアクリル樹脂及びポリイミド樹脂などの有機絶縁材料で形成する。スピン塗布やロールコーターなど塗布法を用いる場合には、有機溶媒中に溶かされた絶縁膜材料を塗布した後、熱処理により絶縁層を形成することもできる。例えば、シロキサン結合を含む膜を塗布により形成しておいて、200乃至400度での熱処理により絶縁層を形成することができる。絶縁層248を、塗布法で形成する絶縁層やリフローにより平坦化した絶縁層を形成することで、その層上に形成する配線の断線を防止することができる。また、多層配線を形成する際にも有効に利用することができる。

【0160】

10

絶縁層248の上に形成される第1の243は、ゲート電極1304と同じ層で形成される配線と交差して設けることが可能であり、多層配線構造を形成している。絶縁層248と同様に機能を有する絶縁層を複数積層して、その層上に配線を形成することで多層配線構造を形成することができる。配線として機能する導電層243はチタン(Ti)とアルミニウム(Al)の積層構造、モリブデン(Mo)とアルミニウム(Al)との積層構造など、アルミニウム(Al)のような低抵抗材料と、チタン(Ti)やモリブデン(Mo)などの高融点金属材料を用いたバリアメタルとの組み合わせで形成することが好ましい。

【0161】

20

図25(B)は、ボトムゲート型の薄膜トランジスタを適用する一例を示している。絶縁表面を有する基板230上に絶縁層205が形成され、その上に薄膜トランジスタが設けられている。薄膜トランジスタには、ゲート電極1304、ゲート絶縁層として機能する絶縁層1303、半導体層1302、チャネル保護層1309、保護層として機能する絶縁層1305、層間絶縁層として機能する絶縁層248が設けられている。さらにその上層には、保護層として機能する絶縁層を形成しても良い。配線として機能する導電層243は、絶縁層1305の層上若しくは絶縁層248の層上に形成することができる。なお、ボトムゲート型の薄膜トランジスタの場合は、絶縁層205が形成されなくともよい。

【0162】

30

また、絶縁表面を有する基板230が可撓性を有する基板である場合、耐熱温度がガラス基板等の非可撓性基板と比較して低い。このため、薄膜トランジスタは、有機半導体を用いて形成することが好ましい。

【0163】

ここで、有機半導体を用いる薄膜トランジスタの構造について、図25(C)、(D)を参照して説明する。図25(C)は、スタガ型の有機半導体トランジスタを適用する一例を示している。可撓性を有する基板1401上に有機半導体トランジスタが設けられている。有機半導体トランジスタは、ゲート電極1402、ゲート絶縁膜として機能する絶縁層1403、ゲート電極及びゲート絶縁膜として機能する絶縁層と重畳する半導体層1404、半導体層1404に接続する配線として機能する導電層243が形成されている。なお、半導体層は、ゲート絶縁膜として機能する絶縁層1403と配線として機能する導電層243に接する。

40

【0164】

ゲート電極1402は、ゲート電極1304と同様の材料及び手法により、形成することができる。また、液滴吐出法を用い、乾燥・焼成してゲート電極1402を形成することができる。また、可撓性を有する基板上に、微粒子を含むペーストを印刷法により印刷し、乾燥・焼成してゲート電極1402を形成することができる。微粒子の代表例としては、金、銅、金と銀の合金、金と銅の合金、銀と銅の合金、金と銀と銅の合金のいずれかを主成分とする微粒子でもよい。また、インジウム錫酸化物(ITO)などの導電性酸化物を主成分とする微粒子でもよい。

【0165】

50

ゲート絶縁膜として機能する絶縁層1403は、絶縁層1303と同様の材料及び手法により形成することができる。但し、有機溶媒中に溶解する絶縁膜材料を塗布した後、熱処理により絶縁層を形成する場合、熱処理温度が可撓性を有する基板の耐熱温度より低い温度で行う。

【0166】

有機半導体トランジスタの半導体層1404の材料としては、多環芳香族化合物、共役二重結合系化合物、フタロシアニン、電荷移動型錯体等が挙げられる。例えばアントラセン、テトラセン、ペンタセン、6T（ヘキサチオフェン）、TCNQ（テトラシアノキノジメタン）、PTCDA（ペリレンカルボン酸無水化物）、NTCDA（ナフタレンカルボン酸無水化物）などを用いることができる。また、有機半導体トランジスタの半導体層1404の材料としては、有機高分子化合物等の π 共役系高分子、カーボンナノチューブ、ポリビニルピリジン、フタロシアニン金属錯体等が挙げられる。特に骨格が共役二重結合から構成される π 共役系高分子である、ポリアセチレン、ポリアニリン、ポリピロール、ポリチエニレン、ポリチオフェン誘導体、ポリ（3アルキルチオフェン）、ポリパラフェニレン誘導体又はポリパラフェニレンビニレン誘導体を用いると好ましい。

10

【0167】

また、有機半導体トランジスタの半導体層の形成方法としては、基板に膜厚の均一な膜が形成できる方法を用いればよい。厚さは1nm以上1000nm以下、好ましくは10nm以上100nm以下が望ましい。具体的な方法としては、蒸着法、塗布法、スピンコーティング法、溶液キャスト法、ディップ法、スクリーン印刷法、ロールコーター法又は液滴吐出法を用いることができる。

20

【0168】

図25（D）は、コプレナー型の有機半導体トランジスタを適用する一例を示している。可撓性を有する基板1401上に有機半導体トランジスタが設けられている。有機半導体トランジスタは、ゲート電極1402、ゲート絶縁膜として機能する絶縁層1403、配線として機能する導電層243、ゲート電極及びゲート絶縁膜として機能する絶縁層に重畳する半導体層1404が形成されている。また、配線として機能する導電層243は、ゲート絶縁膜として機能する絶縁層及び半導体層に接する。

【0169】

さらには、薄膜トランジスタや有機半導体トランジスタはスイッチング素子として機能し得るものであれば、どのような構成で設けてもよい。

30

【0170】

また、単結晶基板やSOI基板を用いて、トランジスタを形成し、その上に記憶素子を設けてもよい。SOI基板はウェハの貼り合わせによる方法や酸素イオンをSi基板内に打ち込むことにより内部に絶縁層を形成するSIMOXと呼ばれる方法を用いて形成すればよい。ここでは、図17（C）に示すように、単結晶半導体基板260上に設けられた電界効果トランジスタ262に記憶素子241が接続されている。また、電界効果トランジスタ262の配線を覆うように絶縁層250を設け、当該絶縁層250上に記憶素子241を設けている。

【0171】

このような単結晶半導体で形成されるトランジスタは、応答速度や移動度などの特性が良好なために、高速な動作が可能なトランジスタを提供することができる。また、トランジスタは、その特性のバラツキが少ないために、高い信頼性を実現した半導体装置を提供することができる。

40

【0172】

記憶素子241は、絶縁層250上に形成される第1の導電層264と、第1の導電層243及び隔壁（絶縁層）249を覆う有機化合物を含む層244と、第2の導電層245とを有する。なお、第1の導電層の一部を覆う隔壁（絶縁層）249が形成される。

【0173】

このように、絶縁層250を設けて記憶素子241を形成することによって第1の導電

50

層 264 を自由に配置することができる。つまり、図 17 (A)、(B) の構成では、トランジスタ 240 の配線を避けた領域に記憶素子 241 を設ける必要があったが、上記構成とすることによって、例えば、トランジスタを有する層 251 に設けられた電界効果トランジスタ 262 の上方に記憶素子 241 を形成することが可能となる。その結果、記憶装置 216 をより高集積化することが可能となる。

【0174】

なお、図 17 (B)、(C) に示す構成において、有機化合物を含む層 244 は基板全面に設けた例を示しているが、各メモリセルのみに有機化合物を含む層 244 を選択的に設けてもよい。この場合、液滴吐出法等を用いて有機化合物を吐出し焼成して選択的に有機化合物を含む層を設けることにより材料の利用効率を向上させることが可能となる。

10

【0175】

第 1 の導電層 243、264 と第 2 の導電層 245 の材料および形成方法は、上記実施の形態 1 で示した材料および形成方法のいずれかを用いて同様に行うことができる。

【0176】

また、有機化合物を含む層 244 は、上記実施の形態 1 で示した有機化合物を含む層 29 と同様の材料および形成方法を用いて設けることができる。

【0177】

また、第 1 の導電層 243、264 はそれぞれ有機化合物を含む層 244 との間に、整流性を有する素子を設けてもよい。整流性を有する素子とは、ゲート電極とドレイン電極を接続したトランジスタ、又はダイオードである。なお、整流性を有する素子は、有機化合物を含む層 244 と第 2 の導電層 245 との間に設けてもよい。

20

【0178】

また、絶縁表面を有する基板 230 上に剥離層を設け、剥離層上にトランジスタを有する層 253 及び記憶素子 241 を形成した後、トランジスタを有する層 253 及び記憶素子 241 を剥離層から剥離し、基板 461 上に接着層 462 を介してトランジスタを有する層 253 及び記憶素子 241 を貼り合わせても良い (図 20 参照)。なお剥離方法としては、(1) 絶縁表面を有する基板とトランジスタを有する層の間に剥離層として金属酸化物層を設け、当該金属酸化物層を結晶化により脆弱化して、物理的手段により当該トランジスタを有する層を剥離する方法、(2) 絶縁表面を有する基板とトランジスタを有する層の間に剥離層として水素を含む非晶質珪素膜を設け、レーザー光の照射により非晶質珪素膜の水素ガスを放出させて耐熱性の高い基板を剥離する方法、または剥離層に非晶質珪素膜を設け、当該非晶質珪素膜を除去することで、当該トランジスタを有する層を剥離する方法、(3) トランジスタを有する層が形成された耐熱性の高い基板を機械的に削除する、又は溶液や NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスによるエッチングで除去する方法、(4) 絶縁表面を有する基板とトランジスタを有する層の間に剥離層として金属層及び金属酸化物層を設け、当該金属酸化物層を結晶化により脆弱化し、金属層の一部を溶液や NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスによりエッチングで除去した後、脆弱化された金属酸化物層において物理的に剥離する方法等を用いればよい。

30

【0179】

また、基板 461 としては、実施の形態 1 で示した基板 30 で示した可撓性基板、熱可塑性樹脂層を有するフィルム、繊維質な材料からなる紙等を用いることで、記憶装置の小型、薄型、軽量化を図ることが可能である。

40

【0180】

次に、記憶装置 216 にデータの書込みを行うときの動作について説明する (図 16)。

【0181】

電圧印加を加えることによりデータの書込みを行う場合、ローデコーダ 224a、カラムデコーダ 226a、セレクトア 226c により、1つのメモリセル 221 を選択し、その後、書込み回路を用いて、当該メモリセル 221 にデータを書込む (図 16 (A) 参照)。メモリセルの第 1 の導電層 243 と第 2 の導電層 245 との間に電圧を印加すると、発

50

光材料で形成される層が発光する。当該発光エネルギーにより有機化合物を含む層中の光増感酸化還元剤が励起状態となる。また、励起された光増感酸化還元剤によって基質が化学反応を起こし、化学生成物を生成する。この結果、記憶素子の電気抵抗が変化する。

【0182】

反応生成物を有する記憶素子は、書込み前の記憶素子と比較すると電気抵抗が変化する。このように、電圧印加により、2つの導電層間の電気抵抗の変化を利用してデータの書込みを行う。例えば、電圧印加していない有機化合物を含む層を「0」のデータとする場合、「1」のデータを書込む際は、所望の記憶素子の有機化合物を含む層に選択的に大きい電圧を印加して抵抗を変化させる。

【0183】

ここでは、m列目n行目のメモリセル221にデータの書込みを行う場合について説明する。この場合、ローデコーダ224a、カラムデコーダ226a、セクタ226cにより、m列目のビット線Bmと、n行目のワード線Wnを選択すると、m列目n行目のメモリセル221が含むトランジスタ240がオン状態となり、メモリセルの第1の導電層243と第2の導電層245との間に電圧が印加され、発光材料で形成される層が発光する。なお、記憶素子241の第2の導電層245は電位Vcomの共通電極に接続されている。当該発光エネルギーにより有機化合物を含む層中の光増感酸化還元剤が励起状態となる。また、励起された光増感酸化還元剤によって基質が化学反応を起こし、化学生成物を生成する。この結果、記憶素子の電気抵抗が変化する。

【0184】

次に、電圧印加により、データの読み出しを行う際の動作について説明する（図16参照）。データの読み出しは、記憶素子241の電気特性が、データ「0」を有するメモリセルとデータ「1」を有するメモリセルとで異なることを利用して行う。例えば、データ「0」を有するメモリセルを構成する記憶素子の電気抵抗が読み出し電圧においてR0、データ「1」を有するメモリセルを構成する記憶素子の電気抵抗が読み出し電圧においてR1とし、電気抵抗の差を利用して読み出す方法を説明する。なお、 $R1 < R0$ とする。ここでは、読み出し回路226bは、読み出し部分の構成として、抵抗素子246とセンスアンプ247を含む構成とする。抵抗素子は抵抗値Rrを有し、 $R1 < Rr < R0$ であるとする。抵抗素子246の代わりに、トランジスタ254を用いても良いし、センスアンプの代わりにクロックドインバータ255を用いることも可能である（図16（C））。

【0185】

データの読み出しは、第1の導電層243と第2の導電層245の間に電圧を印加して、有機化合物を含む層244の電気抵抗を読み取ることにより行う。例えば、メモリセルアレイ222が含む複数のメモリセル221から、m列目n行目のメモリセル221のデータの読み出しを行う場合、まず、ローデコーダ224a、カラムデコーダ226a、セクタ226cにより、m列目のビット線Bmと、n行目のワード線Wnを選択する。具体的には、ローデコーダ224aによって、メモリセル221に接続されるワード線Wyに所定の電圧V24を印加し、トランジスタ240をオン状態にする。また、カラムデコーダ226a、セクタ226cによって、メモリセル221に接続されるビット線Bxを読み出し226bの端子Pに接続する。その結果、端子Pの電位Vpは、VcomとV0によって求められ、VcomとV0は抵抗素子246（抵抗値Rr）と記憶素子241（抵抗値R0もしくはR1）による抵抗分割によって決定される値となる。従って、メモリセル221がデータ「0」を有する場合には、 $Vp0 = Vcom + (V0 - Vcom) \times R0 / (R0 + Rr)$ となる。また、メモリセル221がデータ「1」を有する場合には、 $Vp1 = Vcom + (V0 - Vcom) \times R1 / (R1 + Rr)$ となる。その結果、図16（B）では、VrefをVp0とVp1の間となるように選択することで、図16（C）では、クロックドインバータの変化点をVp0とVp1の間となるように選択することで、出力電位Voutとして、データ「0」／「1」に応じて、Low／High（もしくはHigh／Low）が出力され、読み出しを行うことができる。

【0186】

例えば、センスアンプを $V_{dd} = 3V$ で動作させ、 $V_{com} = 0V$ 、 $V_0 = 3V$ 、 $V_{ref} = 1.5V$ とする。仮に、 $R_0 / R_r = R_r / R_1 = 9$ とし、トランジスタ240のオン抵抗を無視できるとすると、メモリセルのデータが「0」の場合、 $V_{p0} = 2.7V$ となり V_{out} はHighが出力され、メモリセルのデータが「1」の場合、 $V_{p1} = 0.3V$ となり V_{out} はLowが出力される。こうして、メモリセルの読み出しを行うことができる。

【0187】

次に、抵抗素子としてトランジスタを用いた場合において、電圧印加により記憶素子のデータの読出しを行う際の動作について、図21に具体例を挙げて説明する。

10

【0188】

図21は、記憶素子に「0」のデータの書込みを行った記憶素子の電流電圧特性951と、「1」のデータの書込みを行った記憶素子の電流電圧特性952と、抵抗素子246の電流電圧特性953を示しており、ここでは抵抗素子246としてトランジスタを用いた場合を示す。また、データを読み出す際の動作電圧として、第1の導電層243と第2の導電層245の間に3Vを印加した場合について説明する。

【0189】

図21において、「0」のデータの書込みが行われた記憶素子を有するメモリセルでは、記憶素子の電流電圧特性951とトランジスタの電流電圧特性953との交点954が動作点となり、このときのノードPの電位は $V_2(V)$ となる。ノードPの電位はセンスアンプ247に供給され、当該センスアンプ247において、上記メモリセルが記憶するデータは、「0」と判別される。

20

【0190】

一方、「1」のデータの書込みが行われた記憶素子を有するメモリセルでは、記憶素子の電流電圧特性952とトランジスタの電流電圧特性953との交点955が動作点となり、このときのノードPの電位は $V_1(V)$ ($V_1 < V_2$)となる。ノードPの電位はセンスアンプ247に供給され、当該センスアンプ247において、上記メモリセルが記憶するデータは、「1」と判別される。

【0191】

このように、記憶素子241の抵抗値に従って、抵抗分割された電位を読み取ることによって、メモリセルに記憶されたデータを判別することができる。

30

【0192】

上記の方法によると、記憶素子241の抵抗値の相違と抵抗分割を利用して、電圧値で読み取っている。しかしながら、記憶素子241が有する情報を、電流値により読み取ってもよい。

【0193】

なお、本実施の形態は上記実施の形態と自由に組み合わせて行うことができる。

【0194】

(実施の形態10)

本実施の形態では、上記実施の形態で示す記憶装置を有する無線チップに代表される半導体装置の一例に関して図面を用いて説明する。

40

【0195】

本実施の形態で示す半導体装置は、非接触でデータの読出しと書込みが可能であることを特徴としており、データの伝送形式は、一対のコイルを対向に配置して相互誘導によって交信を行う電磁結合方式、誘導電磁界によって交信する電磁誘導方式、電波を利用して交信する電波方式の3つに大別されるが、いずれの方式を用いてもよい。また、データの伝送に用いるアンテナは2通りの設け方があり、1つはトランジスタおよび記憶素子が設けられた基板上にアンテナを設ける場合、もう1つはトランジスタおよび記憶素子が設けられた基板に端子部を設け、当該端子部に別の基板に設けられたアンテナを接続して設ける場合がある。

50

【0196】

まず、複数の素子および記憶素子が設けられた基板上にアンテナを設ける場合の半導体装置の一構成例を図18を用いて説明する。

【0197】

図18(A)はパッシブマトリクス型で構成される記憶装置を有する半導体装置を示している。半導体装置は、基板350上にトランジスタ451、452を有する層351と、トランジスタを有する層351の上方に形成される記憶素子部352及びアンテナとして機能する導電層353とを有する。

【0198】

なお、ここではトランジスタを有する層351の上方に記憶素子部352及びアンテナとして機能する導電層353を有する場合を示しているが、この構成に限られず記憶素子部352またはアンテナとして機能する導電層353を、トランジスタを有する層351の下方や同一の層に有してもよい。

10

【0199】

記憶素子部352は複数の記憶素子352a、352bを有する。また、記憶素子352aは、絶縁層252上に形成される第1の導電層361と、第1の導電層361、及び隔壁(絶縁層)374を覆う有機化合物を含む層362aと、第2の導電層363aとを有する。なお、第1の導電層の一部を覆う隔壁(絶縁層)374が形成される。また、記憶素子352bは、絶縁層252上に形成される第1の導電層361と、第1の導電層361、及び隔壁(絶縁層)374を覆う有機化合物を含む層362bと、第2の導電層363bとを有する。なお、第1の導電層の一部を覆う隔壁(絶縁層)374が形成される。

20

【0200】

また、第2の導電層363a、363b及びアンテナとして機能する導電層353を覆って保護膜として機能する絶縁層366が形成されている。また、記憶素子部352が形成される第1の導電層361は、トランジスタ452の配線に接続する。また、記憶素子部352は上記実施の形態で示した記憶素子と同様の材料または作製方法を用いて形成することができる。

【0201】

また、記憶素子部352において、上記実施の形態で示したように、第1の導電層361と有機化合物を含む層362a、362bとの間、または有機化合物を含む層362a、362bと第2の導電層363a、363bとの間に整流性を有する素子を設けてもよい。整流性を有する素子は、実施の形態7で上述したものをを用いることが可能である。

30

【0202】

ここでは、アンテナとして機能する導電層353は第2の導電層363a、363bと同一の層で形成された導電層360上に設けられている。なお、第2の導電層363a、363bと同一の層でアンテナとして機能する導電層を形成してもよい。アンテナとして機能する導電層353はトランジスタ451のソース配線又はドレイン配線に接続する。

【0203】

アンテナとして機能する導電層353の材料としては、金(Au)、白金(Pt)、ニッケル(Ni)、タングステン(W)、モリブデン(Mo)、コバルト(Co)、銅(Cu)、アルミニウム(Al)、マンガン(Mn)、チタン(Ti)等から選ばれた一種の元素または当該元素を複数含む合金等を用いることができる。また、アンテナとして機能する導電層353の形成方法は、蒸着、スパッタ、CVD法、スクリーン印刷やグラビア印刷等の各種印刷法または液滴吐出法等を用いることができる。

40

【0204】

トランジスタを有する層351に含まれるトランジスタ451、452は、実施の形態8で示すトランジスタ240、262を適宜用いることができる。

【0205】

また、基板上に剥離層、トランジスタを有する層351、記憶素子部352、及びアン

50

テナとして機能する導電層 353 を形成し、実施の形態 8 に示す剥離方法を適宜用いてトランジスタを有する層 351、記憶素子部 352、及びアンテナとして機能する導電層 353 を剥離し、可撓性を有する基板上に接着層を用いて貼り付けてもよい。可撓性を有する基板としては、実施の形態 1 の基板 30 で示した熱可塑性樹脂層フィルム、繊維質な材料からなる紙、基材フィルム等を用いることで、記憶装置の小型、薄型、軽量化を図ることが可能である。

【0206】

図 18 (B) にアクティブマトリクス型の記憶装置を有する半導体装置の一例を示す。なお、図 18 (B) については、図 18 (A) と異なる部分に関して説明する。

【0207】

図 18 (B) に示す半導体装置は、基板 350 上にトランジスタ 451、452 を有する層 351 と、トランジスタを有する層 351 の上方に記憶素子部 356 及びアンテナとして機能する導電層 353 とを有する。なお、ここではトランジスタ 451 と同一の層に記憶素子部 356 のスイッチング素子として機能するトランジスタ 452 を有し、トランジスタを有する層 351 の上方に記憶素子部 356 及びアンテナ機能する導電層 353 を有する場合を示しているが、この構成に限られずトランジスタを有する層 351 の上方や下方に有してもよいし、記憶素子部 356 やアンテナ機能する導電層 353 を、トランジスタを有する層 351 の下方や同一の層に有しても可能である。

【0208】

記憶素子部 356 は、記憶素子 356 a、356 b で構成される。記憶素子 356 a は、絶縁層 252 上に形成される第 1 の導電層 371 a と、第 1 の導電層 371 a、及び隔壁（絶縁層） 374 を覆う有機化合物を含む層 372 と、第 2 の導電層 373 とを有する。なお、第 1 の導電層 371 a の一部を覆う隔壁（絶縁層） 374 が形成される。記憶素子 356 b は、絶縁層 252 上に形成される第 1 の導電層 371 b と、第 1 の導電層 371 b、及び隔壁（絶縁層） 374 を覆う有機化合物を含む層 372 と、第 2 の導電層 373 とを有する。なお、第 1 の導電層 371 b の一部を覆う隔壁（絶縁層） 374 が形成される。また、ここでは、トランジスタそれぞれの配線に、第 1 の導電層 371 a、第 1 の導電層 371 b が接続されている。すなわち、記憶素子はそれぞれひとつのトランジスタに接続されている。

【0209】

なお、記憶素子 356 a、356 b は上記実施の形態 1 乃至 7 で示した材料または作製方法を用いて形成することができる。また、記憶素子 356 a、356 b においても、上述したように、第 1 の導電層 371 a、371 b と有機化合物を含む層 372 との間、または有機化合物を含む層 372 と第 2 の導電層 373 との間に整流性を有する素子を設けてもよい。

【0210】

また、トランジスタを有する層 351 に形成される導電層、記憶素子部 356 に形成される導電層、アンテナとして機能する導電層 353 は、上述したように蒸着、スパッタ法、CVD 法、印刷法または液滴吐出法等を用いて形成することができる。なお、各場所によって異なる方法を用いて形成してもかまわない。

【0211】

基板上に剥離層、トランジスタを有する層 351、記憶素子部 356、及びアンテナとして機能する導電層 353 を形成し、実施の形態 8 に示す剥離方法を適宜用いてトランジスタを有する層 351、記憶素子部 356、及びアンテナとして機能する導電層 353 を剥離し、可撓性を有する基板上に接着層を用いて貼り付けてもよい。

【0212】

なお、トランジスタに接続するセンサを設けてもよい。センサとしては、温度、湿度、照度、ガス（気体）、重力、圧力、音（振動）、加速度、その他の特性を物理的又は化学的手段により検出する素子が挙げられる。センサは、代表的には抵抗素子、容量結合素子、誘導結合素子、光起電力素子、光電変換素子、熱起電力素子、トランジスタ、サーミスタ

10

20

30

40

50

、ダイオードなどの素子で形成される。

【0213】

次に、トランジスタを有する層、トランジスタに接続する端子部、および記憶素子を有する第1の基板と、当該端子部に接続されるアンテナが形成された第2の基板とを有する半導体装置の一構成例に関して図19を用いて説明する。なお、図19に関しては図18と異なる部分に関して説明を行う。

【0214】

図19(A)はパッシブマトリクス型の記憶装置を有する半導体装置を示している。半導体装置は、基板350上に形成されたトランジスタを有する層351と、トランジスタを有する層351の上方に形成される記憶素子部352と、トランジスタ451に接続する接続端子368と、アンテナとして機能する導電層357が形成された基板365とを有し、導電層357及び接続端子368は導電性粒子により接続している。なお、ここではトランジスタを有する層351の上方に記憶素子部352を設けた場合を示しているが、この構成に限られず記憶素子部352を、トランジスタを有する層351の下方や同一の層に有してもよい。

10

【0215】

記憶素子部352は、図18(A)に示す構成の記憶素子部352で構成することができる。

【0216】

また、トランジスタを有する層351と記憶素子部352とを含む基板と、アンテナとして機能する導電層357が設けられた基板365は、接着性を有する樹脂375により貼り合わされている。そして、トランジスタを有する層351と導電層357とは樹脂375中に含まれる導電性粒子359を介して電氣的に接続されている。また、銀ペースト、銅ペースト、カーボンペースト等の導電性接着剤や半田接合を行う方法を用いてトランジスタを有する層351と記憶素子部352を有する基板350と、アンテナとして機能する導電層357が設けられた基板365とを貼り合わせてもよい。

20

【0217】

図19(B)は実施の形態9に示した記憶装置が設けられた半導体装置を示しており、基板350上に形成されたトランジスタ451、452を含むトランジスタを有する層351と、トランジスタを有する層351の上方に形成される記憶素子部356と、トランジスタ451に接続する接続端子368と、アンテナとして機能する導電層357が形成された基板365とを有し、導電層357及び接続端子は導電性粒子により接続している。なお、ここではトランジスタを有する層351においてトランジスタ451と同一の層にトランジスタ452を有し、トランジスタを有する層351の上方にアンテナとして機能する導電層357を有する場合を示しているが、この構成に限られず記憶素子部356をトランジスタを有する層351の下方や同一の層に有してもよい。

30

【0218】

記憶素子部356は、図18(B)に示す構成の記憶素子356a、356bで構成することができる。

【0219】

また、図19(B)においてもトランジスタを有する層351と記憶素子部356を有する基板350と、アンテナとして機能する導電層357が設けられた基板365は、導電性粒子359を含む樹脂375により貼り合わせられる。また、導電層357及び接続端子は導電性粒子により接続している。

40

【0220】

また、基板上に剥離層、トランジスタを有する層351、記憶素子部356を形成し、実施の形態9に示す剥離方法を適宜用いてトランジスタを有する層351、記憶素子部356を剥離し、可撓性を有する基板461上に接着層を用いて貼り付けてもよい。

【0221】

さらには、記憶素子部352、356を、アンテナとして機能する導電層が設けられた基

50

板 3 6 5 に設けてもよい。すなわち、トランジスタを有する層が形成される第 1 の基板と、記憶素子部及びアンテナとして機能する導電層が形成される第 2 の基板とを、導電性粒子を含む樹脂により貼り合わせてもよい。また、図 1 8 (A) 及び (B) に示す半導体装置と同様に、トランジスタに接続するセンサを設けてもよい。

【0 2 2 2】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

【0 2 2 3】

(実施の形態 1 1)

本実施の形態では、実施の形態 1 乃至 6 に示す記憶素子、実施の形態 8 及び 9 に示す記憶装置、及び実施の形態 1 0 に示す半導体装置に用いることが可能な発光材料について、

10

【0 2 2 4】

実施の形態 5 及び 6 に示す発光素子部に、発光材料として無機化合物を用いた発光素子を用いることができる。代表的には、エレクトロルミネッセンスを利用した無機 E L 素子がある。

【0 2 2 5】

無機 E L 素子は、その素子構成により、分散型無機 E L 素子と薄膜型無機 E L 素子とに分類される。前者は、発光材料の粒子をバインダ中に分散させた電界発光層を有し、後者は、発光材料の薄膜からなる電界発光層を有している点に違いはあるが、高電界で加速された電子を必要とする点では共通である。なお、得られる発光のメカニズムとしては、ドナー準位とアクセプター準位を利用するドナーアクセプター再結合型発光と、金属イオンの内殻電子遷移を利用する局在型発光とがある。一般的に、分散型無機 E L ではドナーアクセプター再結合型発光、薄膜型無機 E L 素子では局在型発光である場合が多い。

20

【0 2 2 6】

本実施の形態で用いることのできる発光材料は、母体材料と発光中心となる不純物元素とで構成される。含有させる不純物元素を変化させることで、様々な色の発光を得ることができる。発光材料の作製方法としては、固相法や液相法（共沈法）などの様々な方法を用いることができる。また、噴霧熱分解法、複分解法、プレカーサーの熱分解反応による方法、逆ミセル法やこれらの方法と高温焼成を組み合わせた方法、凍結乾燥法などの液相法なども用いることができる。

30

【0 2 2 7】

固相法は、母体材料と、不純物元素又は不純物元素を含む化合物を秤量し、乳鉢で混合、電気炉で加熱、焼成を行い反応させ、母体材料に不純物元素を含有させる方法である。焼成温度は、7 0 0 ~ 1 5 0 0 °C が好ましい。温度が低すぎる場合は固相反応が進まず、温度が高すぎる場合は母体材料が分解してしまうからである。なお、粉末状態で焼成を行ってもよいが、ペレット状態で焼成を行うことが好ましい。比較的高温での焼成を必要とするが、簡単な方法であるため、生産性がよく大量生産に適している。

【0 2 2 8】

液相法（共沈法）は、母体材料又は母体材料を含む化合物と、不純物元素又は不純物元素を含む化合物を溶液中で反応させ、乾燥させた後、焼成を行う方法である。発光材料の粒子が均一に分布し、粒径が小さく低い焼成温度でも反応が進むことができる。

40

【0 2 2 9】

発光材料に用いる母体材料としては、硫化物、酸化物、窒化物を用いることができる。硫化物としては、例えば、硫化亜鉛 (Z n S)、硫化カドミウム (C d S)、硫化カルシウム (C a S)、硫化イットリウム (Y₂ S₃)、硫化ガリウム (G a₂ S₃)、硫化ストロンチウム (S r S)、硫化バリウム (B a S) 等を用いることができる。また、酸化物としては、例えば、酸化亜鉛 (Z n O)、酸化イットリウム (Y₂ O₃) 等を用いることができる。また、窒化物としては、例えば、窒化アルミニウム (A l N)、窒化ガリウム (G a N)、窒化インジウム (I n N) 等を用いることができる。さらに、セレン化亜鉛 (Z n S e)、テルル化亜鉛 (Z n T e) 等も用いることができ、硫化カルシウムーガ

50

リウム (CaGa_2S_4)、硫化ストロンチウム-ガリウム (SrGa_2S_4)、硫化バリウム-ガリウム (BaGa_2S_4)、等の3元系の混晶であってもよい。

【0230】

局在型発光の発光中心として、マンガン (Mn)、銅 (Cu)、サマリウム (Sm)、テルビウム (Tb)、エルビウム (Er)、ツリウム (Tm)、ユーロピウム (Eu)、セリウム (Ce)、プラセオジウム (Pr) などを用いることができる。なお、電荷補償として、フッ素 (F)、塩素 (Cl) などのハロゲン元素が添加されていてもよい。

【0231】

一方、ドナー-アクセプター再結合型発光の発光中心として、ドナー準位を形成する第1の不純物元素及びアクセプター準位を形成する第2の不純物元素を含む発光材料を用いることができる。第1の不純物元素は、例えば、フッ素 (F)、塩素 (Cl)、臭素 (Br)、ヨウ素 (I)、ホウ素 (B)、アルミニウム (Al)、ガリウム (Ga)、インジウム (In)、タリウム (Tl) 等を用いることができる。第2の不純物元素としては、例えば、銅 (Cu)、銀 (Ag)、金 (Au)、白金 (Pt) などの金属元素、珪素 (Si) 等を用いることができる。

【0232】

ドナー-アクセプター再結合型発光の発光材料を固相法を用いて合成する場合、母体材料と、第1の不純物元素又は第1の不純物元素を含む化合物と、第2の不純物元素又は第2の不純物元素を含む化合物をそれぞれ秤量し、乳鉢で混合した後、電気炉で加熱、焼成を行う。母体材料としては、上述した母体材料を用いることができ、第1の不純物元素又は第1の不純物元素を含む化合物としては、例えば、フッ素 (F)、塩素 (Cl)、硫化アルミニウム (Al_2S_3) 等を用いることができ、第2の不純物元素又は第2の不純物元素を含む化合物としては、例えば、銅 (Cu)、銀 (Ag)、硫化銅 (Cu_2S)、硫化銀 (Ag_2S) 等を用いることができる。焼成温度は、700～1500℃が好ましい。温度が低すぎる場合は固相反応が進まず、温度が高すぎる場合は母体材料が分解してしまうからである。なお、粉末状態で焼成を行ってもよいが、ペレット状態で焼成を行うことが好ましい。

【0233】

また、固相反応を利用する場合の不純物元素として、第1の不純物元素と第2の不純物元素で構成される化合物を組み合わせて用いてもよい。この場合、不純物元素が拡散されやすく、固相反応が進みやすくなるため、均一な発光材料を得ることができる。さらに、余分な不純物元素が入らないため、純度の高い発光材料を得ることができる。第1の不純物元素と第2の不純物元素で構成される化合物としては、例えば、フッ化銅 (CuF_2)、塩化銅 (CuCl)、ヨウ化銅 (CuI)、臭化銅 (CuBr)、窒化銅 (Cu_3N)、リン化銅 (Cu_3P)、フッ化銀 (AgF)、塩化銀 (AgCl)、ヨウ化銀 (AgI)、臭化銀 (AgBr)、塩化金 (AuCl_3)、臭化金 (AuBr_3)、塩化白金 (PtCl_2) 等を用いることができる。

【0234】

なお、これらの不純物元素の濃度は、母体材料に対して0.01～10atom%であればよく、好ましくは0.05～5atom%の範囲である。

【0235】

また、ドナー-アクセプター再結合型発光の発光中心を有する発光材料に、第3の不純物元素を含む発光材料を用いてもよい。第3の不純物元素は、例えば、リチウム (Li)、ナトリウム (Na)、カリウム (K)、ルビジウム (Rb)、セシウム (Cs)、窒素 (N)、リン (P)、ヒ素 (As)、アンチモン (Sb)、ビスマス (Bi) などを用いることができる。この場合、第3の不純物元素の濃度は、母体材料に対して0.05～5atom%であることが好ましい。このような構成の発光材料では、低電圧での発光が可能となる。よって、低駆動電圧で発光可能な発光素子を得ることができ、消費電力が低減された発光素子を得ることができる。また、さらに上述した局在型発光の発光中心となる不純物元素が含まれていてもよい。

10

20

30

40

50

【0236】

このような発光材料として、例えば、母体材料としてZnS、第1の不純物元素としてCl、第2の不純物元素としてCu、第3の不純物元素としてGa及びAsを含み、さらに局在型発光の発光中心としてMnを含む発光材料を用いることも可能である。このような発光材料を形成するには、以下に示す方法を用いることができる。発光材料(ZnS:Cu, Cl)にMnを加え、真空中で2~4時間程度焼成する。焼成温度は700~1500℃であることが好ましい。この焼成したものを粉碎して粒径5~20μmにし、粒径1~3μmのGaAsを加え攪拌する。この混合物を硫黄ガスを含む窒素気流中で約500~800℃で2~4時間焼成することにより、発光材料を得ることができる。この発光材料を用いて、蒸着法などにより薄膜を形成することにより、発光素子の発光層として用いることができる。

10

【0237】

母体材料として、上述した材料を用い、上述した第一の不純物元素及び第二の不純物元素及び第三の不純物元素を含む発光材料を用いた発光層は、高電界により加速されたホットエレクトロンを必要とすることなく、発光することが可能である。つまり、発光素子に高電圧を印加する必要がなくなるため、低駆動電圧で動作可能な発光素子を得ることができる。また、低駆動電圧で発光可能であるため、消費電力も低減された発光素子を得ることができる。また、さらに他の発光中心となる元素が含まれていてもよい。

【0238】

また、無機EL素子は、母体材料として上述した材料を用い、第二の不純物元素及び第三の不純物元素及び上述した金属イオンの内殻電子遷移を利用した発光中心を含む発光材料を用いることができる。この場合、発光中心となる金属イオンは、母体材料に対して0.05~5at om i c %であることが好ましい。また、第二の不純物元素の濃度は、母体材料に対して0.05~5at om i c %であることが好ましい。また、第三の不純物元素の濃度は、母体材料に対して0.05~5at om i c %であることが好ましい。このような構成の発光材料は、低電圧で発光可能である。よって、低駆動電圧で発光可能な発光素子を得ることができるため、消費電力が低減された発光素子を得ることができる。また、さらに他の発光中心となる元素が含まれていてもよい。

20

【0239】

薄膜型無機ELの場合、電界発光層は、上記発光材料を含む層であり、抵抗加熱蒸着法、電子ビーム蒸着(EB蒸着)法等の真空蒸着法、スパッタリング法等の物理気相成長法(PVD)、有機金属CVD法、ハイドライド輸送減圧CVD法等の化学気相成長法(CVD)、原子エピタキシ法(ALE)等を用いて形成することができる。

30

【0240】

図26(A)乃至(C)に発光素子として用いることのできる薄膜型無機EL素子の一例を示す。図26(A)乃至(C)において、発光素子は、第1の導電層50、電界発光層52、透光性を有する導電層53を含む。

【0241】

図26(B)及び図26(C)に示す発光素子は、図26(A)の発光素子において、電極層と電界発光層間に絶縁層を設ける構造である。図26(B)に示す発光素子は、第1の導電層50と電界発光層52との間に絶縁層54を有し、図26(C)に示す発光素子は、第1の導電層50と電界発光層52との間に絶縁層54a、透光性を有する導電層53と電界発光層52との間に絶縁層54bとを有している。このように絶縁層は電界発光層を挟持する一対の電極層のうち一方の間にのみ設けてもよいし、両方の間に設けてもよい。また絶縁層は単層でもよいし複数層からなる積層でもよい。

40

【0242】

また、図26(B)では第1の導電層50に接するように絶縁層54が設けられているが、絶縁層と電界発光層の順番を逆にして、透光性を有する導電層53に接するように絶縁層54を設けてもよい。

【0243】

50

分散型無機ELの場合、粒子状の発光材料をバインダ中に分散させ膜状の電界発光層を形成する。発光材料の作製方法によって、十分に所望の大きさの粒子が得られない場合は、乳鉢等で粉碎などによって粒子状に加工すればよい。バインダとは、粒状の発光材料を分散した状態で固定し、電界発光層としての形状に保持するための物質である。発光材料は、バインダによって電界発光層中に均一に分散し固定される。

【0244】

分散型無機ELの場合、電界発光層の形成方法は、選択的に電界発光層を形成できる液滴吐出法や、印刷法（スクリーン印刷やオフセット印刷など）、スピンコート法などの塗布法、ディッピング法、ディスペンサ法などを用いることもできる。膜厚は特に限定されることはないが、好ましくは、10～1000nmの範囲である。また、発光材料及びバインダを含む電界発光層において、発光材料の割合は50wt%以上80wt%以下とするよい。

10

【0245】

図27(A)乃至(C)に発光素子として用いることのできる分散型無機EL素子の一例を示す。図27(A)における発光素子は、第1の導電層60、電界発光層62、透光性を有する導電層63の積層構造を有し、電界発光層62中にバインダによって保持された発光材料61を含む。

【0246】

本実施の形態に用いることのできるバインダとしては、絶縁材料を用いることができ、有機材料や無機材料を用いることができ、有機材料及び無機材料の混合材料を用いてもよい。有機絶縁材料としては、シアノエチルセルロース系樹脂のように、比較的誘電率の高いポリマーや、ポリエチレン、ポリプロピレン、ポリスチレン系樹脂、シリコーン樹脂、エポキシ樹脂、フッ化ビニリデンなどの樹脂を用いることができる。また、芳香族ポリアミド、ポリベンゾイミダゾール(polybenzimidazole)などの耐熱性高分子、又はシロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si結合を含む樹脂に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、ポリビニルアルコール、ポリビニルブチラールなどのビニル樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂、オキサゾール樹脂(ポリベンゾオキサゾール)等の樹脂材料を用いてもよい。また光硬化型樹脂材料などを用いることができる。これらの樹脂に、チタン酸バリウム(BaTiO_3)やチタン酸ストロンチウム(SrTiO_3)などの高誘電率の微粒子を適度に混合して誘電率を調整することもできる。

20

30

【0247】

バインダに含まれる無機絶縁材料としては、酸化珪素(SiO_x)、窒化珪素(SiN_x)、酸素及び窒素を含む珪素、窒化アルミニウム(AlN)、酸素及び窒素を含むアルミニウムまたは酸化アルミニウム(Al_2O_3)、酸化チタン(TiO_2)、 BaTiO_3 、 SrTiO_3 、チタン酸鉛(PbTiO_3)、ニオブ酸カリウム(KNbO_3)、ニオブ酸鉛(PbNbO_3)、酸化タンタル(Ta_2O_5)、タンタル酸バリウム(BaTa_2O_6)、タンタル酸リチウム(LiTaO_3)、酸化イットリウム(Y_2O_3)、酸化ジルコニウム(ZrO_2)、 ZnS その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。有機材料に、誘電率の高い無機材料を含ませる(添加等によって)ことによって、発光材料及びバインダよりなる電界発光層の誘電率をより制御することができ、より誘電率を大きくすることができる。

40

【0248】

作製工程において、発光材料はバインダを含む溶液中に分散されるが本実施の形態に用いることのできるバインダを含む溶液の溶媒としては、バインダ材料が溶解し、電界発光層を形成する方法(各種ウェットプロセス)及び所望の膜厚に適した粘度の溶液を作製できるような溶媒を適宜選択すればよい。有機溶媒等を用いることができ、例えばバインダと

50

してシロキサン樹脂を用いる場合は、プロピレングリコールモノメチルエーテル、プロピレングリコールモノメチルエーテルアセテート（PGMEAともいう）、3-メトシキ-3-メチル-1-ブタノール（MMBともいう）などを用いることができる。

【0249】

図27（B）及び図27（C）に示す発光素子は、図27（A）の発光素子において、電極層と電界発光層間に絶縁層を設ける構造である。図27（B）に示す発光素子は、第1の導電層60と電界発光層62との間に絶縁層64を有し、図27（C）に示す発光素子は、第1の導電層60と電界発光層62との間に絶縁層64a、透光性を有する導電層63と電界発光層62との間に絶縁層64bとを有している。このように絶縁層は電界発光層を挟持する一対の電極層のうち一方の間にのみ設けてもよい、両方の間に設けてもよい。また絶縁層は単層でもよいし複数層からなる積層でもよい。

10

【0250】

また、図27（B）では第1の導電層60に接するように絶縁層64が設けられているが、絶縁層と電界発光層の順番を逆にして、透光性を有する導電層63に接するように絶縁層64を設けてもよい。

【0251】

図26における第1の導電層50、透光性を有する導電層53、図27における第1の導電層60、透光性を有する導電層63は、実施の形態5及び6に示す第1の導電層101、透光性を有する導電層141を適宜用いることができる。

【0252】

図26における絶縁層54、図27における絶縁層64のような絶縁層は、特に限定されることはないが、絶縁耐性が高く、緻密な膜質であることが好ましく、さらには、誘電率が高いことが好ましい。例えば、酸化シリコン（ SiO_2 ）、酸化イットリウム（ Y_2O_3 ）、酸化チタン（ TiO_2 ）、酸化アルミニウム（ Al_2O_3 ）、酸化ハフニウム（ HfO_2 ）、酸化タンタル（ Ta_2O_5 ）、チタン酸バリウム（ BaTiO_3 ）、チタン酸ストロンチウム（ SrTiO_3 ）、チタン酸鉛（ PbTiO_3 ）、窒化シリコン（ Si_3N_4 ）、酸化ジルコニウム（ ZrO_2 ）等やこれらの混合膜又は2種以上の積層膜を用いることができる。これらの絶縁膜は、スパッタリング、蒸着、CVD等により成膜することができる。また、絶縁層はこれら絶縁材料の粒子をバインダ中に分散して成膜してもよい。バインダ材料は、電界発光層に含まれるバインダと同様な材料、方法を用いて形成すればよい。膜厚は特に限定されることはないが、好ましくは10～1000nmの範囲である。

20

【0253】

さらには、実施の形態1乃至4に示す発光材料として、上記母体材料及び発光中心となる不純物元素適宜を用いることができる。

【0254】

本実施の形態で示す発光素子は、電界発光層を挟持する一対の電極層間に電圧を印加することで発光が得られるが、直流駆動又は交流駆動のいずれにおいても動作することができる。

30

【実施例1】

【0255】

ここで、本実施例の半導体装置の構成について、図22を参照して説明する。図22（A）に示すように、本実施例の半導体装置20は、非接触でデータを通信する機能を有し、電源回路11、クロック発生回路12、データ復調／変調回路13、他の回路を制御する制御回路14、インターフェイス回路15、記憶装置16、バス17、アンテナ18を有する。

40

【0256】

また、図22（B）に示すように、本実施例の半導体装置20は、非接触でデータを通信する機能を有し、電源回路11、クロック発生回路12、データ復調／変調回路13、他の回路を制御する制御回路14、インターフェイス回路15、記憶装置16、バス17、

50

アンテナ１８の他、中央処理ユニット７１を有しても良い。

【０２５７】

また、図２２（Ｃ）に示すように、本実施例の半導体装置２０は、非接触でデータを交信する機能を有し、電源回路１１、クロック発生回路１２、データ復調／変調回路１３、他の回路を制御する制御回路１４、インターフェイス回路１５、記憶装置１６、バス１７、アンテナ１８、中央処理ユニット７１の他、検出素子７３、検出制御回路７４からなる検出部７２を有しても良い。

【０２５８】

本実施例の半導体装置は、トランジスタを有する層のトランジスタにより、電源回路１１、クロック発生回路１２、データ復調／変調回路１３、他の回路を制御する制御回路１４、インターフェイス回路１５、記憶装置１６、バス１７、アンテナ１８、中央処理ユニット７１の他、検出素子７３、検出制御回路７４からなる検出部７２等を構成することで、小型で多機能を有する半導体装置を形成することが可能である。

【０２５９】

電源回路１１は、アンテナ１８から入力された交流信号を基に、半導体装置２０の内部の各回路に供給する各種電源を生成する回路である。クロック発生回路１２は、アンテナ１８から入力された交流信号を基に、半導体装置２０の内部の各回路に供給する各種クロック信号を生成する回路である。データ復調／変調回路１３は、リーダライタ１９と交信するデータを復調／変調する機能を有する。制御回路１４は、記憶装置１６を制御する機能を有する。アンテナ１８は、電磁波或いは電波の送受信を行う機能を有する。リーダライタ１９は、半導体装置との交信、制御及びそのデータに関する処理を制御する。なお、半導体装置は上記構成に制約されず、例えば、電源電圧のリミッタ回路や暗号処理専用ハードウェアといった他の要素を追加した構成であってもよい。

【０２６０】

記憶装置１６は、実施の形態８または実施の形態９に示す記憶装置から選択される１つ又は複数を有する。有機化合物を含む層を有する記憶素子は、小型化、薄膜化および大容量化を同時に実現することができるため、記憶装置１６を有機化合物を含む層を有する記憶素子で設けることにより、半導体装置の小型化、軽量化を達成することができる。

【０２６１】

検出部７２は、温度、圧力、流量、光、磁気、音波、加速度、湿度、気体成分、液体成分、その他の特性を物理的又は化学的手段により検出することができる。また、検出部７２は、物理量または化学量を検出する検出素子７３と当該検出素子７３で検出された物理量または化学量を電気信号等の適切な信号に変換する検出制御回路７４とを有している。検出素子７３としては、抵抗素子、容量結合素子、誘導結合素子、光起電力素子、光電変換素子、熱起電力素子、トランジスタ、サーミスタ、ダイオード等で形成することができる。なお、検出部７２は複数設けてもよく、この場合、複数の物理量または化学量を同時に検出することが可能である。

【０２６２】

また、ここでの物理量とは、温度、圧力、流量、光、磁気、音波、加速度、湿度等を指し、化学量とは、ガス等の気体成分やイオン等の液体に含まれる成分等の化学物質等を指す。化学量としては、他にも、血液、汗、尿等に含まれる特定の生体物質（例えば、血液中に含まれる血糖値等）等の有機化合物も含まれる。特に、化学量を検出しようとする場合には、必然的にある特定の物質を選択的に検出することになるため、あらかじめ検出素子７３に検出したい物質と選択的に反応する物質を設けておく。例えば、生体物質の検出を行う場合には、検出素子７３に検出させたい生体物質と選択的に反応する酵素、抗体分子または微生物細胞等を高分子等に固定化して設けておくことが好ましい。

【実施例２】

【０２６３】

本実施例により無線チップとして機能する半導体装置２０を形成することができる。無線チップの用途は広範にわたるが、例えば、紙幣、硬貨、有価証券類、無記名債券類、証

10

20

30

40

50

書類（運転免許証や住民票等、図24（A）参照）、包装用容器類（包装紙やボトル等、図24（C）参照）、記録媒体（DVDソフトやビデオテープ等、図24（B）参照）、乗物類（自転車等、図24（D）参照）、身の回り品（鞆や眼鏡等）、食品類、植物類、動物類、人体、衣類、生活用品類、電子機器等の商品や荷物の荷札（図24（E）、図24（F）参照）等の物品に設けて使用することができる。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置（単にテレビ、テレビ受像機、テレビジョン受像機とも呼ぶ）及び携帯電話等を指す。

【0264】

本実施例の半導体装置20は、プリント基板に実装したり、表面に貼ったり、埋め込んだりして、物品に固定される。例えば、本なら紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりして、各物品に固定される。本実施例の半導体装置20は、小型、薄型、軽量を実現するため、物品に固定した後も、その物品自体のデザイン性を損なうことがない。また、紙幣、硬貨、有価証券類、無記名債券類、証券類等に本実施例の半導体装置20を設けることにより、認証機能を設けることができ、この認証機能を活用すれば、偽造を防止することができる。また、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に本実施例の半導体装置を設けることにより、検品システム等のシステムの効率化を図ることができる。

10

【0265】

次に、本実施例の半導体装置を実装した電子機器の一態様について図面を参照して説明する。ここで例示する電子機器は携帯電話機であり、筐体2700、2706、パネル2701、ハウジング2702、プリント配線基板2703、操作ボタン2704、バッテリー2705を有する（図23参照）。パネル2701はハウジング2702に脱着自在に組み込まれ、ハウジング2702はプリント配線基板2703に嵌着される。ハウジング2702はパネル2701が組み込まれる電子機器に合わせて、形状や寸法が適宜変更される。プリント配線基板2703には、パッケージングされた複数の半導体装置が実装されており、このうちの1つとして、本実施例の半導体装置20を用いることができる。プリント配線基板2703に実装される複数の半導体装置は、コントローラ、中央処理ユニット（CPU、Central Processing Unit）、メモリ、電源回路、音声処理回路、送受信回路等のいずれかの機能を有する。

20

【0266】

パネル2701は、接続フィルム2708を介して、プリント配線基板2703と接続される。上記のパネル2701、ハウジング2702、プリント配線基板2703は、操作ボタン2704やバッテリー2705と共に、筐体2700、2706の内部に収納される。パネル2701が含む画素領域2709は、筐体2700に設けられた開口窓から視認できるように配置されている。

30

【0267】

上記の通り、本実施例の半導体装置は、小型、薄型、軽量であることを特徴としており、上記特徴により、電子機器の筐体2700、2706内部の限られた空間を有効に利用することができる。

【0268】

また、本実施例の半導体装置は、外部からの電圧印加により変化する有機化合物を含む層が一对の導電層間に挟まれた単純な構造の記憶素子を有するため、安価な半導体装置を用いた電子機器を提供することができる。また、本実施例の半導体装置は高集積化が容易なため、大容量の記憶装置を有する半導体装置を用いた電子機器を提供することができる。

40

【0269】

また、本実施例の半導体装置が有する記憶装置は、外部からの電圧印加によりデータの書込みを行うものであり、不揮発性であって、データの追記が可能であることを特徴とする。上記特徴により、書き換えによる偽造を防止ことができ、新たなデータを追加して書込むことができる。従って、高機能化と高付加価値化を実現した半導体装置を用いた

50

電子機器を提供することができる。

【0270】

なお、筐体2700、2706は、携帯電話機の外觀形状を一例として示したものであり、本実施例に係る電子機器は、その機能や用途に応じて様々な態様に変容しうる。

【図面の簡単な説明】

【0271】

【図1】本発明の記憶素子を説明する断面図。

【図2】本発明の記憶素子を説明する断面図。

【図3】本発明の記憶素子を説明する断面図。

【図4】本発明の記憶素子を説明する断面図。

10

【図5】本発明の記憶素子を説明する断面図。

【図6】本発明の記憶素子を説明する断面図。

【図7】本発明の記憶素子を説明する断面図。

【図8】本発明の記憶素子を説明する断面図。

【図9】本発明の記憶素子を説明する断面図。

【図10】本発明の記憶素子を説明する断面図。

【図11】本発明の記憶素子を説明する断面図。

【図12】本発明の記憶素子を説明する断面図。

【図13】本発明の記憶素子を説明する断面図。

【図14】本発明の記憶装置を説明する図。

20

【図15】本発明の記憶装置を説明する上面図及び断面図。

【図16】本発明の記憶装置を説明する図。

【図17】本発明の記憶装置を説明する上面図及び断面図。

【図18】本発明の半導体装置を説明する断面図。

【図19】本発明の半導体装置を説明する断面図。

【図20】本発明の半導体装置を説明する断面図。

【図21】記憶素子、抵抗素子の電流電圧特性を説明する図。

【図22】本発明の半導体装置の構成例を説明する図。

【図23】本発明の半導体装置を有する電子機器を説明する図。

【図24】本発明の半導体装置の使用形態について説明する図。

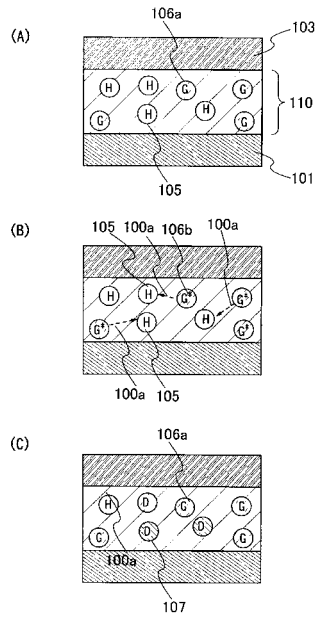
30

【図25】本発明に適応可能な薄膜トランジスタを説明する断面図。

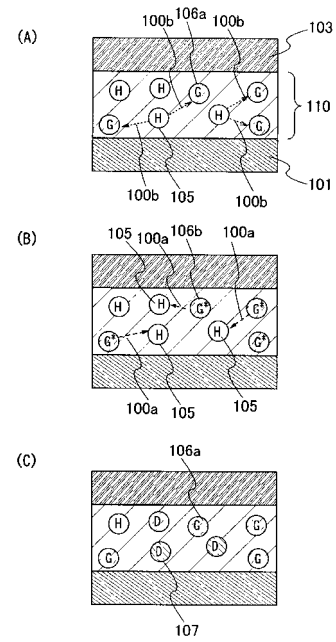
【図26】本発明に適応可能な発光素子を説明する断面図。

【図27】本発明に適応可能な発光素子を説明する断面図。

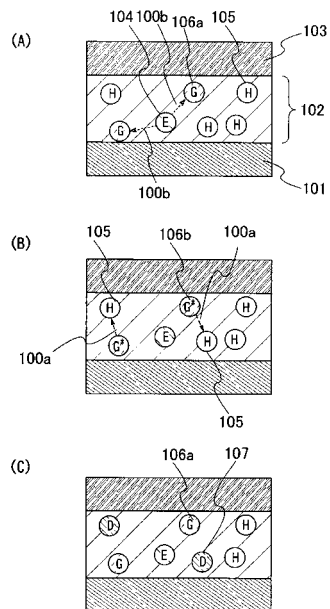
【図 1】



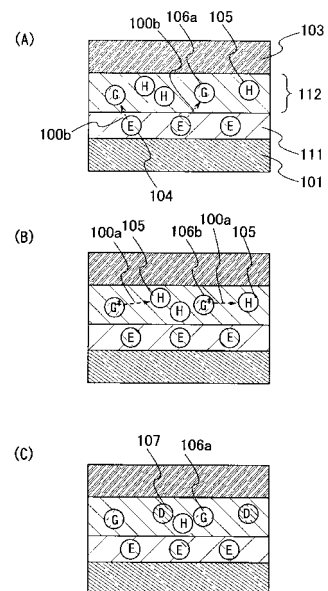
【図 2】



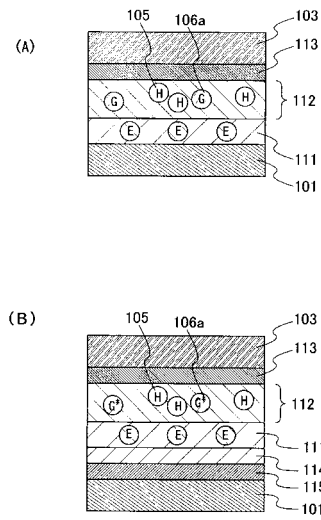
【図 3】



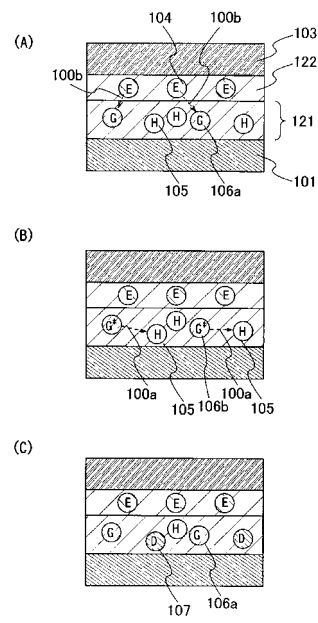
【図 4】



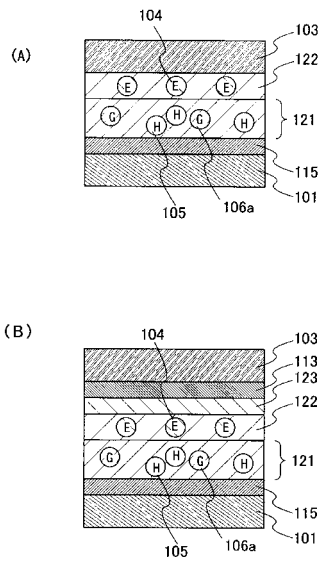
【図 5】



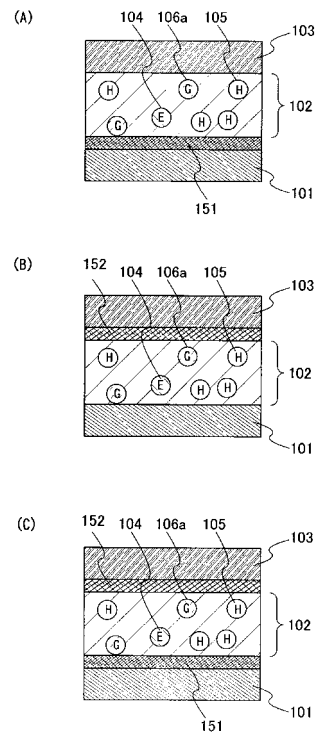
【図 6】



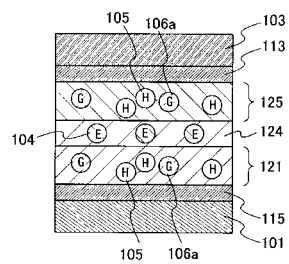
【図 7】



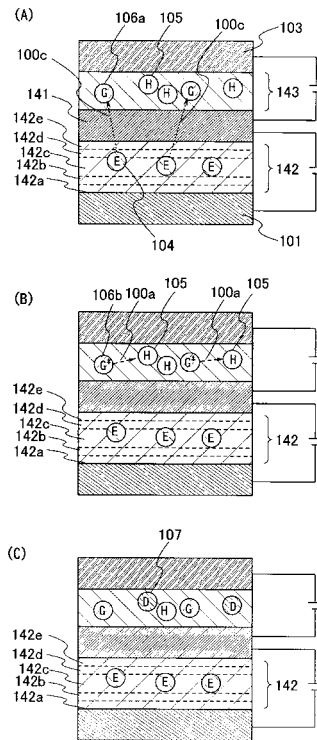
【図 9】



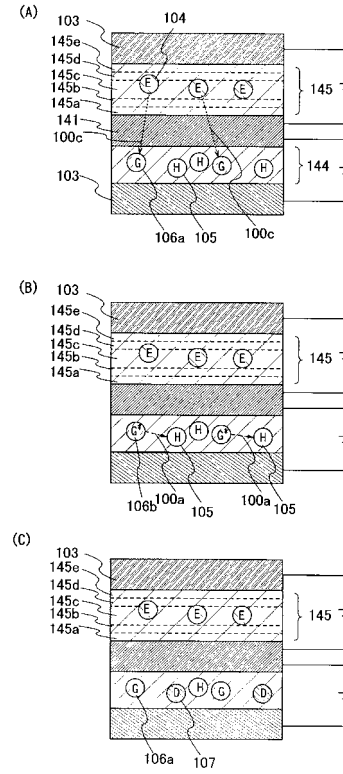
【図 8】



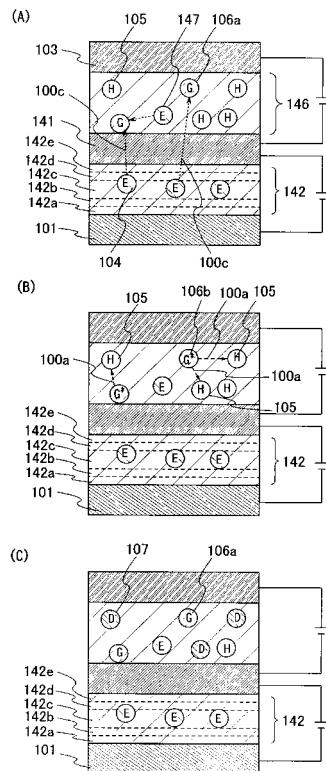
【図 10】



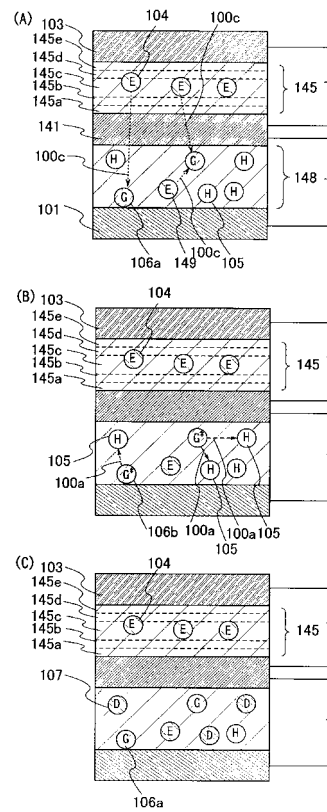
【図 11】



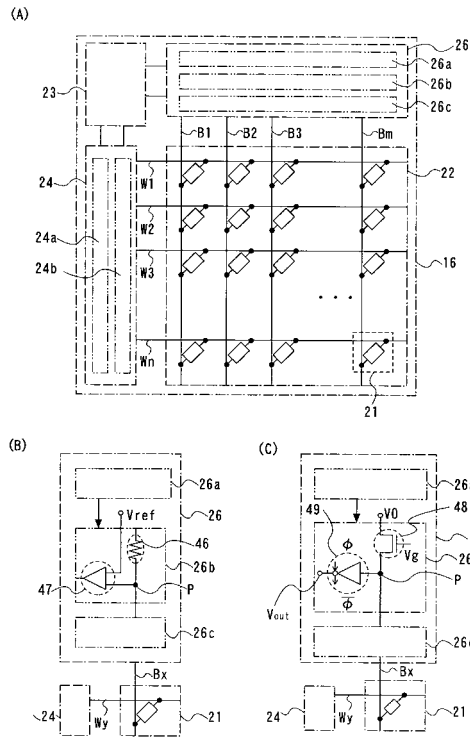
【図 12】



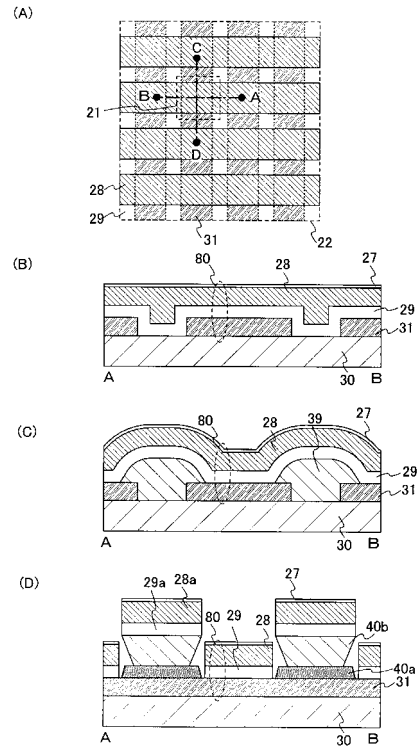
【図 13】



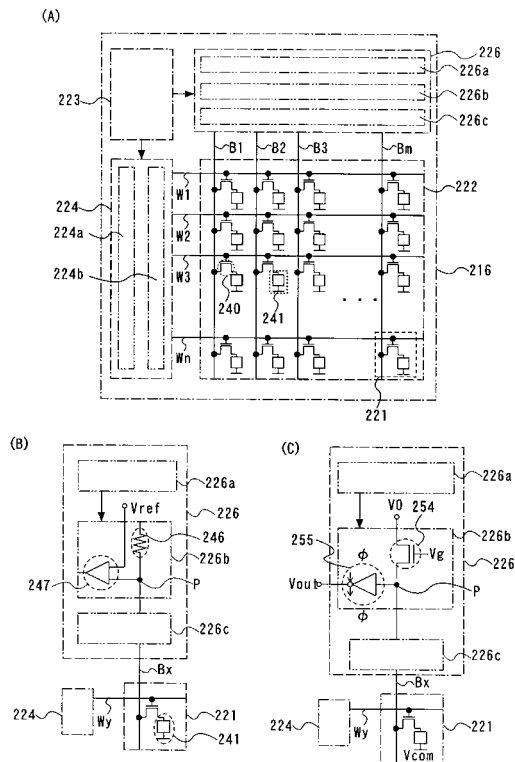
【図 14】



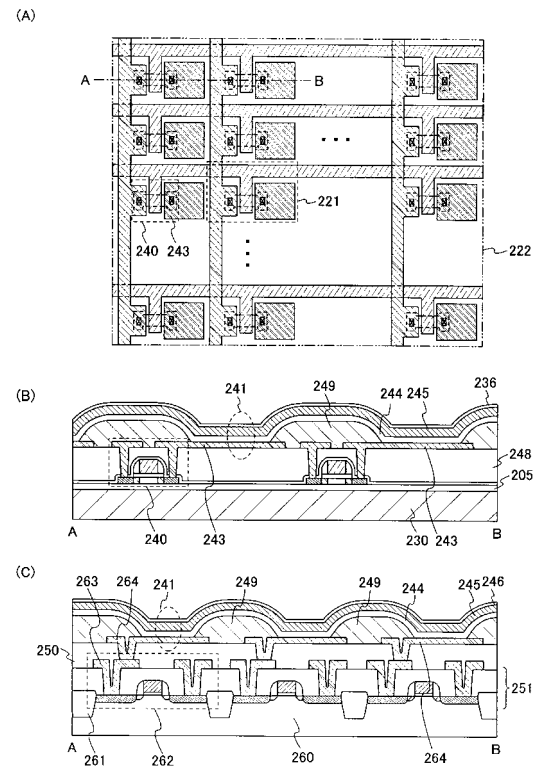
【図 15】



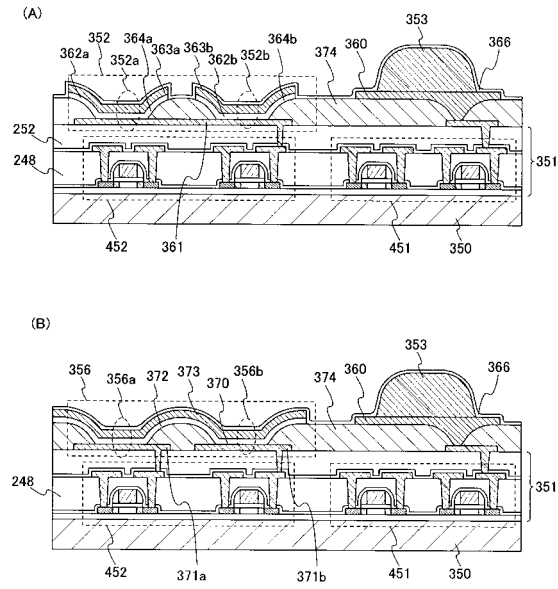
【図 16】



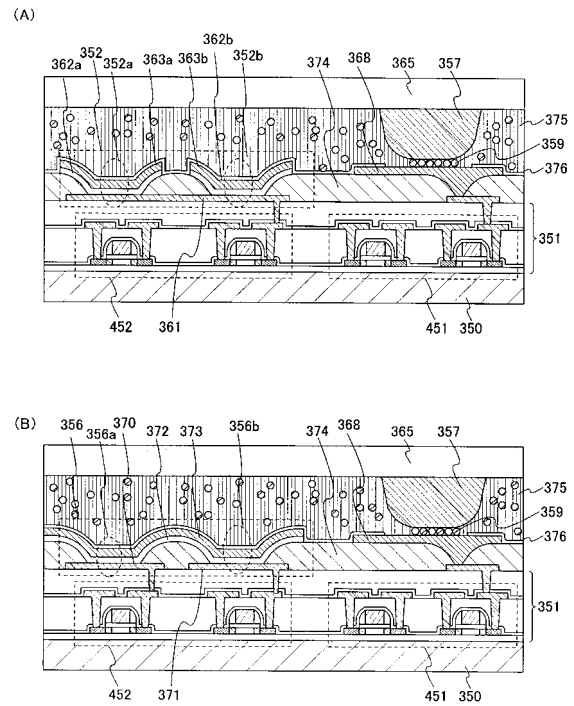
【図 17】



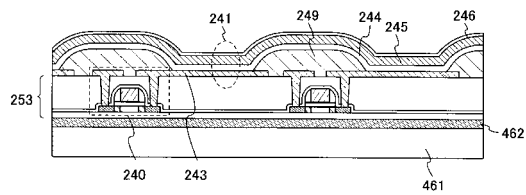
【図 18】



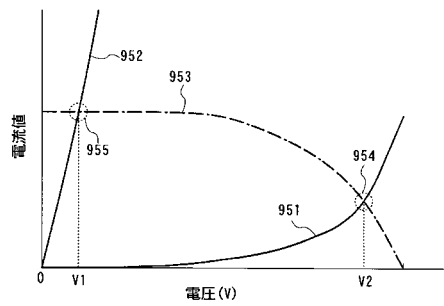
【図 19】



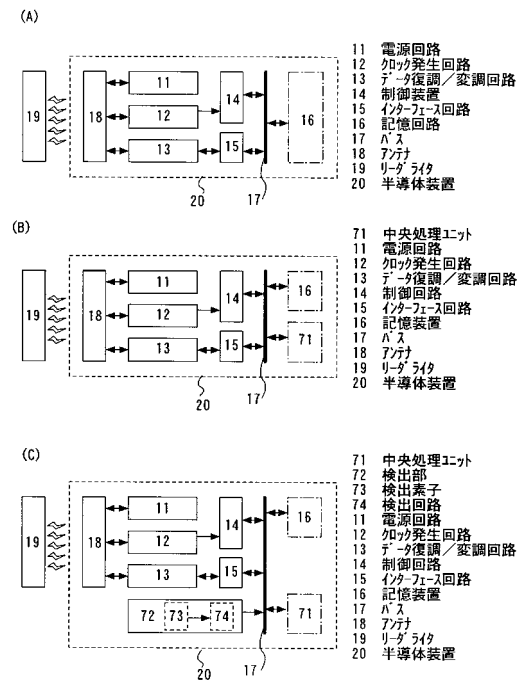
【図 20】



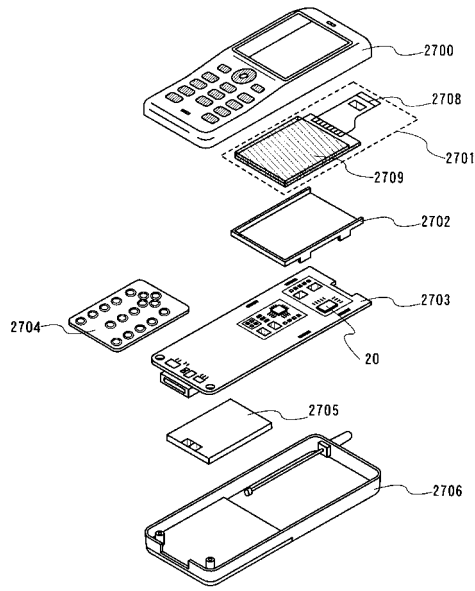
【図 21】



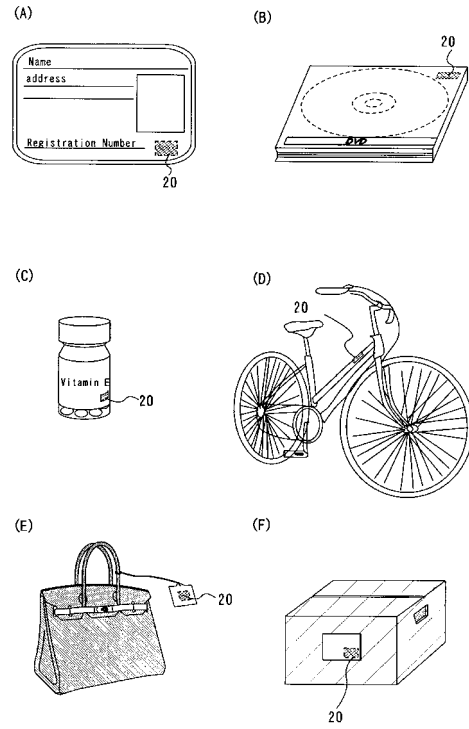
【図 22】



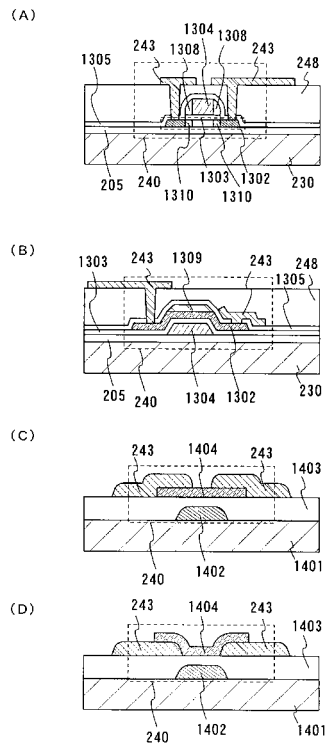
【図 23】



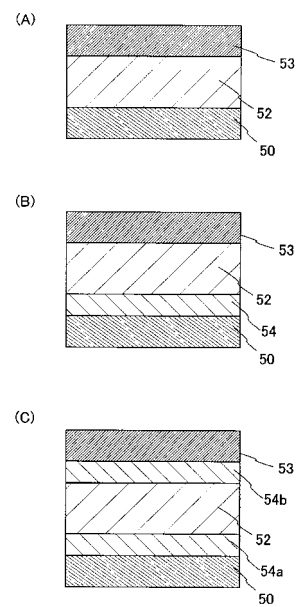
【図 24】



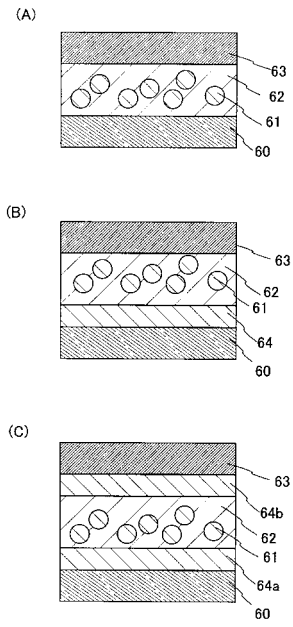
【図 25】



【図 26】



【図 27】



フロントページの続き

(51)Int.Cl. F I
H05B 33/14 (2006.01) H05B 33/14 Z

(56)参考文献 特開平2-239664 (JP, A)
特開平2-77754 (JP, A)
特開平10-302963 (JP, A)
特開2005-183619 (JP, A)
特開2004-111856 (JP, A)
特表2008-510264 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01L 27/28
H01L 27/10
H01L 51/05
H01L 51/30
H01L 51/40
H05B 33/14