(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2006 年7 月6 日 (06.07.2006)

PCT

(10) 国際公開番号
WO 2006/070524 A1

(51) 国際特許分類:
H02M 3/07 (2006.01)

(21) 国際出願番号: PCT/JP2005/019051

(22) 国際出願日: 2005 年10 月17 日 (17.10.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2004-378601
2004 年12 月28 日 (28.12.2004) JP

(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO.,LTD) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ Kyoto (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 柳田 修 (YANAGIDA, Osamu) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ ローム株式会社内 Kyoto (JP). 今中 義徳 (IMANAKA, Yoshinori) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ ローム株式会社内 Kyoto (JP).

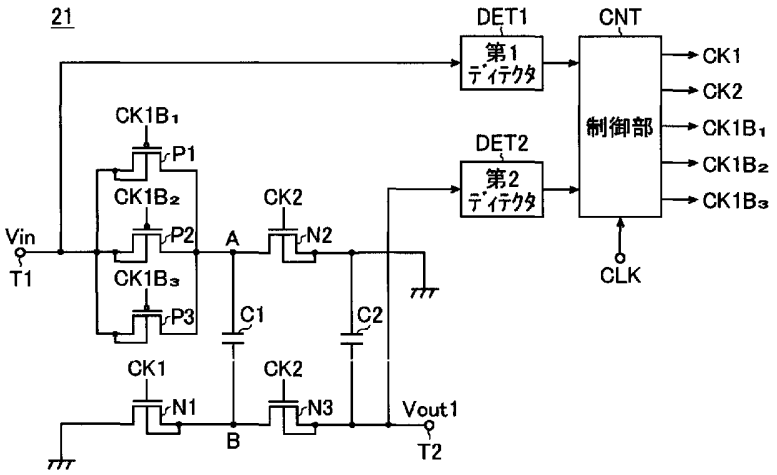
(74) 代理人: 佐野 静夫 , 外 (SANO, Shizuo et al.); 〒5400032 大阪府大阪市中央区天満橋京町２－６天満橋八千代ビル別館 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: POWER SUPPLY CIRCUIT, CHARGE PUMP CIRCUIT, AND PORTABLE DEVICE PROVIDED WITH THEM

(54) 発明の名称: 電源回路、チャージポンプ回路、及び、これを備えた携帯機器



DET1... FIRST DETECTOR
DET2... SECOND DETECTOR
CNT... CONTROL SECTION

(57) Abstract: A charge pump circuit (21) is composed of transistors (P1-P3) connected parallel between one end of a capacitor (C1) and an input terminal (T1) as a switching means to be turned on at the time of charging the capacitor (C1). A control section (CNT) decides which of the transistors (P1-P3) to drive at the time of charging the capacitor (C1), based on input/output voltage monitoring results from first and second detectors (DET1, DET2). Thus, even when a voltage level of an input voltage fluctuates, a rush current generated at start-up can be reduced without causing deterioration in output voltage and efficiency.

(57) 要約: 本発明に係るチャージポンプ回路（２１）は、コンデンサ（Ｃ１）を充電する際にオンされるスイッチ手段として、コンデンサ（Ｃ１）の一端と入力端子（

[続葉有]

WO 2006/070524 A1

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

Ｔ１）との間に並列接続されたトランジスタ（Ｐ１）～（Ｐ３）を有して成り、制御部（ＣＮＴ）は、コンデンサ（Ｃ１）の充電に際し、第１、第２ディテクタ（ＤＥＴ１）、（ＤＥＴ２）による入出力電圧の監視結果に基づいてトランジスタ（Ｐ１）～（Ｐ３）のいずれを駆動させるかを決定する構成とされている。これにより、入力電圧の電圧レベルに変動が生じた場合でも、出力電圧の低下や効率の悪化を招くことなく、立ち上げ時に生じる突入電流の低減を図ることが可能となる。

明 細 書

電源回路、チャージポンプ回路、及び、これを備えた携帯機器

技術分野

[0001] 本発明は、DC／DCコンバータ(特に、携帯機器のバッテリ出力変換手段)として用いられるチャージポンプ回路に関するものである。

背景技術

[0002] 図8は、チャージポンプ回路の一従来例を示す回路図である。なお、本図のチャージポンプ回路は、スイッチSW1～SW4を周期的にオン／オフすることで、入力端子に印加される入力電圧Vinを第1コンデンサC1に充電し、該第1コンデンサC1の充電電圧を出力端子から負電圧Vout(－Vin)として出力する構成とされている。

[0003] 上記の負電圧出力動作について具体的に説明する。負電圧出力に際しては、まず、スイッチSW1、SW2がオンとされ、スイッチSW3、SW4がオフとされる。このようなスイッチング制御により、第1コンデンサC1の一端(A点)には、スイッチSW1を介して入力電圧Vinが印加され、他端(B点)は、スイッチSW2を介して接地される。従って、第1コンデンサC1は、両端電位差が入力電圧Vinとなるまで充電される。

[0004] 第1コンデンサC1の充電完了後、今度は、スイッチSW1、SW2がオフとされ、スイッチSW3、SW4がオンとされる。このようなスイッチング制御により、A点はスイッチSW3を介して接地されるため、A点電位は、入力電圧Vinから接地電位へと引き下げられる。ここで、第1コンデンサC1の両端間には、先の充電によって入力電圧Vinにほぼ等しい電位差が与えられているため、A点電位に上記変動が生じると、B点電位は、接地電位から負電圧－Vinまで引き下げられる。このとき、B点は、スイッチSW4を介して出力端子と導通状態にあるので、第1コンデンサC1の電荷が第2コンデンサC2へと移動し、出力端子の電位が負電圧－Vinまで引き下げられる。

[0005] このようなチャージポンプ回路では、立上げ時に生じる突入電流が課題とされていた。特に、バッテリを装置電源とする携帯機器など、電源系に高インピーダンスを有するシステムでは、上記突入電流が発生すると装置各部への供給電圧が低下してしまい、その動作が不安定になる、という課題があった。

[0006] なお、従来より、上記課題を解決する手段として、供給電圧側とコンデンサとの接続線路をオン／オフするFET[Field Effect Transistor]と、該FETのゲート駆動電圧を前記コンデンサのチャージ電圧に応じて可変するゲート駆動電圧可変回路と、を含み、チャージ電圧が高ければFETのゲート駆動電圧を大きくし、逆に、チャージ電圧が低ければFETのゲート駆動電圧を小さくすることにより、FETのオン抵抗を適時増減調節し、突入電流の低減を図る技術が開示・提案されている(例えば、特許文献1を参照)。

[0007] また、従来より、上記課題を解決する別の手段として、コンデンサの充放電制御に際してオン／オフされるトランジスタのうち、所定のトランジスタによりオン抵抗の大きいスイッチング素子を並列接続しておき、直流電圧が供給されてから所定期間内については、前記所定のトランジスタをオフ状態として、それらに並列接続されたスイッチング素子を用いてコンデンサの充放電制御を行い、所定期間経過後については、前記所定のトランジスタを用いてコンデンサの充放電制御を行うことにより、突入電流の低減を図る技術技術も開示・提案されている(例えば、特許文献2を参照)。

特許文献1:特開平10－14218号公報

特許文献2:特開2004－48893号公報

発明の開示

発明が解決しようとする課題

[0008] 確かに、上記いずれかの従来技術であれば、立上げ時に生じる突入電流の低減を図ることが可能である。

[0009] しかしながら、特許文献1の従来技術では、その回路構成上、供給電圧側とコンデンサとの接続線路に設けられたFETをオフ状態とするとき、該FETのゲート駆動電圧が抵抗を介して入力電圧Vinにプルアップされる形となっていた。そのため、当該FETのオフタイミングは、ゲート容量と抵抗から成るCR時定数回路によって遅延され、結果として、出力電圧の低下や効率の悪化が招来される、という課題があった。特に、FETのW／L比(ゲート幅とゲート長の比)が大きく設計されている場合には、そのゲート容量も当然に大きくなり、上記課題が一層顕著に現われる。そのため、特許文献1の従来技術は、出力インピーダンスの低いチャージポンプ回路には適さなかっ

た。また、特許文献1の従来技術は、上記と同様の理由から、スイッチング周波数の高速化にも適さなかった。

[0010] また、特許文献2の従来技術は、直流電圧が供給されてから所定期間内に限り、定常時用のスイッチング素子に代えて、よりオン抵抗の高い起動時用のスイッチング素子を用いるという構成に過ぎず、入力電圧が変動する場合については何ら考慮されていなかった。例えば、携帯機器のバッテリ出力変換手段として用いられるチャージポンプ回路に、特許文献2の従来技術を適用した場合、バッテリの消耗に伴って突入電流の危険性は低減していくにも関わらず、立上げ時用のスイッチング素子には、バッテリ満充電時(最大入力電圧印加時)に対応した高いオン抵抗値を持たせておかねばならなかった。そのため、バッテリ満充電時には好適であっても、バッテリ消耗時にはオン抵抗値が過大となり、結果として、出力電圧の低下や効率の悪化が招来される、という課題があった。

[0011] 本発明は、上記の問題点に鑑み、入力電圧の電圧レベルに変動が生じた場合でも、出力電圧の低下や効率の悪化を招くことなく、立上げ時に生じる突入電流の低減を図ることが可能な電源回路、チャージポンプ回路、及び、これを備えた携帯機器を提供することを目的とする。

課題を解決するための手段

[0012] 上記目的を達成するために、本発明に係る電源装置は、コンデンサの一端と入力電圧供給端との間に接続されて前記コンデンサを充電する際にオン状態とされる第1スイッチ手段、及び/または、前記コンデンサの他端と基準電圧供給端との間に接続されて前記コンデンサを充電する際にオン状態とされる第2スイッチ手段を有して成り、前記コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を得る電源回路であって、第1、第2スイッチ手段の少なくとも一方は、互いに並列接続され、それぞれ駆動能力の異なる複数のトランジスタから成り、入力電圧が高く出力電圧が低い時の駆動能力が最も小さく、入力電圧が低く出力電圧が安定している時の駆動能力が最も大きくなるように制御される構成(第1の構成)としている。

[0013] また、本発明に係るチャージポンプ回路は、第1コンデンサの一端と入力電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第1スイッチ手

段と、第1コンデンサの他端と基準電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第2スイッチ手段と、第1、第2スイッチ手段の各駆動制御を行う制御手段と、入力電圧を監視する第1監視手段と、出力電圧を監視する第2監視手段と、を有して成り、第1コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を生成するチャージポンプ回路であって、第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された複数のトランジスタに細分化されて成り、前記制御手段は、第1コンデンサを充電する際に、第1、第2監視手段の監視結果に基づいて、前記細分化されたトランジスタのいずれを駆動させるかを決定する構成（第2の構成）としている。

[0014] なお、上記第2の構成から成るチャージポンプ回路は、第1コンデンサを放電する際にオン状態とされる第3、第4スイッチ手段と、オン状態とされた第3、第4スイッチ手段を介して第1コンデンサから電荷が移動される第2コンデンサと、を有して成る構成（第3の構成）にするとよい。

[0015] より具体的に述べると、本発明に係るチャージポンプ回路は、第1コンデンサと;第1コンデンサの一端と入力電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第1スイッチ手段と;第1コンデンサの他端と基準電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第2スイッチ手段と;第1コンデンサの一端と前記基準電圧供給端との間、或いは、第1コンデンサの一端と出力電圧引出端との間に接続されて第1コンデンサを放電する際にオン状態とされる第3スイッチ手段と;第1コンデンサの他端と出力電圧引出端との間、或いは、第1コンデンサの他端と前記入力電圧供給端との間に接続されて第1コンデンサを放電する際にオン状態とされる第4スイッチ手段と;前記出力電圧引出端と前記基準電圧供給端との間に接続された第2コンデンサと;第1～第4スイッチ手段の駆動制御を行う制御手段と;前記入力電圧供給端に接続されて入力電圧を監視する第1監視手段と;前記出力電圧引出端に接続されて出力電圧を監視する第2監視手段と;を有して成り、第1コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を生成するチャージポンプ回路であって、第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された複数のトランジスタに細分化されて成り、前記制御手段は、第

1コンデンサを充電する際に、第1、第2監視手段の監視結果に基づいて、前記細分化されたトランジスタのいずれを駆動させるかを決定する構成(第4の構成)としている。

[0016] 若しくは、本発明に係るチャージポンプ回路は、第1コンデンサと、第1ノードと第1コンデンサの一端との間に接続されて第1コンデンサを充電する際にオン状態とされる第1スイッチ手段と、第2ノードと第1コンデンサの他端との間に接続されて第1コンデンサを充電する際にオン状態とされる第2スイッチ手段と、第3ノードと第1コンデンサの一端との間に接続されて第1コンデンサを放電する際にオン状態とされる第3スイッチ手段と、第4ノードと第1コンデンサの他端との間に接続されて第1コンデンサを放電する際にオン状態とされる第4スイッチ手段と、を各々備えたn段(n≧2)の第1～第n昇圧回路が縦列に接続されて成り、かつ、第1～第n昇圧回路の第1ノードは入力電圧供給端に接続され、第1昇圧回路の第2ノードは基準電圧供給端に接続され、第1昇圧回路以外の第2ノードは各前段の昇圧回路の第4ノードに接続され、第1～第n昇圧回路の第3ノードは前記基準電圧供給端に接続され、第n昇圧回路の第4ノードは出力電圧引出端に接続されているか、或いは、第1昇圧回路の第1ノードは入力電圧供給端に接続され、第1昇圧回路以外の第1ノードは各前段の昇圧回路の第3ノードに接続され、第1～第n昇圧回路の第2ノードは前記基準電圧供給端に接続され、第n昇圧回路の第3ノードは出力電圧引出端に接続され、第1～第n昇圧回路の第4ノードは前記入力電圧供給端に接続されている昇圧ユニットと;前記出力電圧引出端と前記基準電圧供給端との間に接続された第2コンデンサと;第1～第n昇圧回路の各々に含まれる第1～第4スイッチ手段の駆動制御を行う制御手段と;前記入力電圧供給端に接続されて入力電圧を監視する第1監視手段と;前記出力電圧引出端に接続されて出力電圧を監視する第2監視手段と;を有して成り、第1～第n昇圧回路の各々に含まれる第1コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を生成するチャージポンプ回路であって、第1昇圧回路を構成する第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された複数のトランジスタに細分化されて成り、前記制御手段は、第1コンデンサを充電する際に、第1、第2監視手段の監視結果に基づいて前記細分化されたトランジスタのいずれを駆

動させるかを決定する構成(第5の構成)としてもよい。

[0017] なお、上記第2～第5いずれかの構成から成るチャージポンプ回路において、前記制御手段は、第1、第2監視手段の監視結果に基づいて、前記出力電圧が目標値に未到達であれば、第1コンデンサの充電時における電流線路のオン抵抗値を増大させ、かつ、前記入力電圧が高いときに前記オン抵抗値を高くするように前記トランジスタの駆動数を少なくし、また、前記出力電圧が目標値に到達済みであれば、前記オン抵抗値を低減するように前記細分化されたトランジスタのいずれを駆動させるかを決定する構成(第6の構成)にするとよい。

[0018] さらに具体的には、上記第6の構成から成るチャージポンプ回路において、第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された第1、第2、第3トランジスタに細分化され、かつ、第1～第3トランジスタの各オン抵抗値については、第1トランジスタのそれが最も大きく、第2トランジスタがそれに次ぎ、第3トランジスタのそれが最も小さくなるように設計されており、また、第1監視手段の出力論理は、前記入力電圧が第1閾値を上回るまでローレベルに維持され、第1閾値を上回るとハイレベルに遷移されるものであり、また、第2監視手段の出力論理は、前記出力電圧が第2閾値を下回るまでローレベルに維持され、第2閾値を下回るとハイレベルに遷移されるものであり、さらに前記制御手段は、第2監視手段の出力論理がローレベルであり、かつ、第1監視手段の出力論理がハイレベルである場合には、第1トランジスタだけを駆動状態として、第2、第3トランジスタを非駆動状態とし、第1、第2監視手段の出力論理が共にローレベルである場合には、第2トランジスタだけを駆動状態として、第1、第3トランジスタを非駆動状態とし、第1、第2監視手段の出力論理が共にハイレベルである場合には、第1、第2トランジスタを駆動状態として、第3トランジスタを非駆動状態とし、第2監視手段の出力論理がハイレベルであり、かつ、第1監視手段の出力論理がローレベルである場合には第1～第3トランジスタを全て駆動状態とする構成(第7の構成)にするとよい。

[0019] このような構成とすることにより、入力電圧の電圧レベルに変動が生じた場合でも、出力電圧の低下や効率の悪化を招くことなく、立上げ時に生じる突入電流の低減を図ることが可能となる。

[0020] なお、上記第7の構成から成るチャージポンプ回路において、第1、第2監視手段の少なくとも一方は、ヒステリシスのある入出力特性を有して成る構成(第8の構成)にするとよい。このような構成とすることにより、各々の出力帰還に基づく発振状態を防止することが可能となる。

[0021] また、上記第3～第5いずれかの構成から成るチャージポンプ回路において、第1スイッチ手段は、PチャネルMOS電界効果型トランジスタであり、第2～第4スイッチ手段はNチャネルMOS電界効果型トランジスタである構成(第9の構成)にするとよい。

[0022] また、本発明に係る携帯機器は、装置電源であるバッテリと、前記バッテリの出力変換手段であるDC／DCコンバータと、を有して成る携帯機器であって、前記DC／DCコンバータとして、上記第1の構成から成る電源回路、或いは、上記第2～第5いずれかの構成から成るチャージポンプ回路を備えて成る構成(第10の構成)としている。このような構成とすることにより、バッテリの充電量に依ることなく、常に適切に、立ち上げ時における突入電流の低減を図ることが可能となる。

発明の効果

[0023] 上記したように、本発明に係る電源回路及びチャージポンプ回路であれば、入力電圧の電圧レベルに変動が生じた場合でも、出力電圧の低下や効率の悪化を招くことなく、立上げ時に生じる突入電流の低減を図ることが可能となる。

図面の簡単な説明

[0024] [図1]は、本発明に係る携帯電話端末の一実施形態を示すブロック図である。

[図2]は、負電圧生成回路21の一構成例を示す回路図である。

[図3]は、制御信号の一波形例を示すタイミングチャートである。

[図4]は、第1、第2ディテクタDET1、DET2の入出力特性を示す図である。

[図5]は、ディテクタ出力とトランジスタP1～P3の駆動可否との相関関係を示すマトリクス図である。

[図6]は、正電圧生成回路22の一構成例を示す回路図である。

[図7]は、本発明に係るチャージポンプ回路の変形例を示す回路図である。

[図8]は、チャージポンプ回路の一従来例を示す回路図である。

符号の説明

[0025] 1 バッテリ
2 DC／DCコンバータ
21 負電圧生成回路
22 正電圧生成回路
3 CCDカメラ
P1～P3 PチャネルMOS電界効果型トランジスタ
N1～N3 NチャネルMOS電界効果型トランジスタ
C1、C2 第1、第2コンデンサ
DET1、DET2 第1、第2ディテクタ
CNT 制御部

発明を実施するための最良の形態

[0026] 以下では、携帯電話端末に搭載され、バッテリの出力電圧を変換して端末各部（特に、CCD[Charge Coupled device]カメラ）の駆動電圧を生成するDC／DCコンバータに本発明を適用した場合を例に挙げて説明を行う。

[0027] 図1は、本発明に係る携帯電話端末の一実施形態を示すブロック図（特に、CCDカメラへの電源系部分）である。本図に示すように、本実施形態の携帯電話端末は、装置電源であるバッテリ1と、バッテリ1の出力変換手段であるDC／DCコンバータ2と、携帯電話端末の撮像手段であるCCDカメラ3と、を有して成る。なお、本図には明示されていないが、本実施形態の携帯電話端末は、上記構成要素のほか、その本質機能（通信機能など）を実現する手段として、送受信回路部、スピーカ部、マイク部、表示部、操作部、メモリ部など、を当然に有して成る。

[0028] CCDカメラ3は、その駆動に際して、負の駆動電圧（例えば－8[V]）と正の駆動電圧（例えば＋15[V]）を必要とする。そのため、DC／DCコンバータ2は、バッテリ1の出力電圧Vinから正負の出力電圧Vout1、Vout2を各々生成する手段として、負電圧生成回路21と正電圧生成回路22とを有して成る。

[0029] 図2は、負電圧生成回路21の一構成例を示す回路図（一部にブロック図を含む）である。本図に示す通り、本実施形態の負電圧生成回路21は、スイッチ素子として、PチャネルMOS[Metal-Oxide-Silicon]電界効果型トランジスタP1～P3と、Nチャネル

MOS電界効果型トランジスタN1～N3と、を有して成り、制御部CNTで生成される制御信号CK1、$CK1B_{1\sim3}$、CK2に基づいて、各トランジスタを周期的にオン／オフすることにより、入力端子T1に印加される入力電圧Vin（バッテリ1の出力電圧）を第1コンデンサC1に充電し、該第1コンデンサC1の充電電圧を出力端子T2から負の出力電圧Vout1（CCDカメラ3への負の駆動電圧）として出力する負電圧出力チャージポンプ回路である。

[0030] トランジスタP1～P3のソースは、いずれも、入力端子T1に接続されている。トランジスタP1～P3のドレインは、いずれも、第1コンデンサC1の一端（A点）とトランジスタN2のソースに接続されている。トランジスタP1～P3のゲートは、制御部CNTの制御信号出力端に各自接続されており、各々、制御信号$CK1B_{1\sim3}$が印加されている。トランジスタP1～P3のバックゲートは、各自のソースに接続されている。上記から分かるように、トランジスタP1～P3は、いずれも、入力端子T1と第1コンデンサC1の一端（A点）との接続線路をオン／オフするスイッチ手段に相当する。別の見方をすれば、第1コンデンサC1を充電する際にオン状態とされるスイッチ手段が、互いに並列接続されたトランジスタP1～P3に細分化されている、或いは、互いに並列接続されたトランジスタP1～P3によって、一のゲート分割トランジスタが形成されている、と考えることもできる。

[0031] トランジスタN1のソースは、接地されている。トランジスタN1のドレインは、第1コンデンサC1の他端（B点）とトランジスタN3のドレインに接続されている。トランジスタN1のゲートは、制御部CNTの制御信号出力端に接続されており、制御信号CK1が印加されている。トランジスタN1のバックゲートは、自身のドレインに接続されている。上記から分かるように、トランジスタN1は、接地端（基準電圧供給端）と第1コンデンサC1の他端（B点）との接続線路をオン／オフするスイッチ手段に相当する。

[0032] トランジスタN2のドレインは、接地される一方、第2コンデンサC2の一端にも接続されている。トランジスタN2のゲートは、制御部CNTの制御信号出力端に接続されており、制御信号CK2が印加されている。トランジスタN2のバックゲートは、自身のドレインに接続されている。上記から分かるように、トランジスタN2は、接地端（基準電圧供給端）と第1コンデンサC1の一端（A点）との接続線路をオン／オフするスイッチ手

段に相当する。

[0033] トランジスタN3のソースは、第2コンデンサC2の他端と出力端子T2に接続されている。トランジスタN3のゲートは、制御部CNTの制御信号出力端に接続されており、制御信号CK2が印加されている。トランジスタN3のバックゲートは、自身のソースに接続されている。上記から分かるように、トランジスタN3は、出力端子T2と第1コンデンサC1の他端(B点)との接続線路をオン／オフするスイッチ手段に相当する。

[0034] 上記構成から成る負電圧生成回路21の負電圧出力動作について、図3を参照しながら具体的に説明する。図3は制御信号の一波形例を示すタイミングチャートである。なお、本図では、各信号の論理変遷タイミングが一致されているが、これはあくまで説明を容易とするための描写に過ぎず、一般的には、入力端子T1や出力端子T2のグランドショート(すなわち、トランジスタP1～P3とトランジスタN2の同時オンや、トランジスタN1とトランジスタN3の同時オン)を防止すべく、制御信号CK1、$CK1B_{1\sim3}$と制御信号CK2とは、互いの論理変遷タイミングが不一致とされていることが多い。

[0035] 負の出力電圧Vout1を生成するに際しては、まず、制御信号CK1の論理状態がハイレベルとされ、制御信号$CK1B_{1\sim3}$の少なくともいずれか一と制御信号CK2の論理状態がローレベルとされる(期間X)。すなわち、トランジスタN1とトランジスタP1～P3の少なくともいずれか一がオンとされ、トランジスタN2、N3がオフとされる。このようなスイッチング制御により、A点には、トランジスタP1～P3の少なくともいずれか一を介して入力端子T1から入力電圧Vinが印加され、B点は、トランジスタN1を介して接地される。従って、第1コンデンサC1は、両端電位差がほぼ入力電圧Vinとなるまで充電される。

[0036] 第1コンデンサC1の充電が完了された後、今度は、制御信号CK1の論理状態がローレベルとされ、制御信号$CK1B_{1\sim3}$と制御信号CK2の論理状態がハイレベルとされる(期間Y)。すなわち、トランジスタN1とトランジスタP1～P3がオフとされ、トランジスタN2、N3がオンとされる。このようなスイッチング制御により、A点は、トランジスタN2を介して接地され、A点電位は、入力電圧Vinから接地電位へと引き下げられる。ここで、第1コンデンサC1の両端間には、先の充電によって入力電圧Vinにほぼ等しい電位差が与えられているため、A点電位に上記変動が生じると、B点電位は、接地電

位から負電圧－Vinまで引き下げられる。このとき、B点は、トランジスタN3を介して出力端子T2と導通状態にあるので、第1コンデンサC1の電荷が第2コンデンサC2へと移動し、出力端子T2の電位（すなわち、出力電圧Vout1）が負電圧－Vinまで引き下げられる。

[0037] 負電圧生成回路21は、上記の期間X、Yを交互に繰り返して、トランジスタP1～P3、N1～N3を周期的にオン／オフさせることにより、入力端子T1に印加される入力電圧Vinを負の出力電圧Vout1に変換して出力端子T2から出力する。

[0038] ここで、本実施形態の負電圧生成回路21は、先述の通り、第1コンデンサC1を充電する際にオン状態とされるスイッチ手段が、互いに並列接続されたトランジスタP1～P3に細分化された構成とされている。このような構成とすることにより、第1コンデンサC1を充電する際にトランジスタP1～P3のいずれを駆動させるかに応じて、第1コンデンサC1の充電時における電流線路のオン抵抗を適宜可変制御することが可能となる。以下では、本発明の特徴部分であるトランジスタP1～P3の駆動選択制御（立上げ時の突入電流防止制御）について、詳細な説明を行う。

[0039] 先出の図2に示した通り、本実施形態の負電圧生成回路21は、上記の基本構成に加えて、入力電圧Vinを監視する第1ディテクタDET1と、出力電圧Vout1を監視する第2ディテクタDET2と、を有して成り、制御部CNTは、第1、第2ディテクタDET1、DET2の監視結果（すなわち、入力電圧Vinと出力電圧Vout1との組み合わせ）に基づいて、トランジスタP1～P3のうち、いずれのトランジスタを駆動させるかを決定する構成とされている。

[0040] 図4は、第1、第2ディテクタDET1、DET2各々の入出力特性を示す図である。なお、本図（a）は、第1ディテクタDET1の入出力特性、すなわち、入力電圧Vin（横軸）とディテクタ出力（縦軸）との相関関係を示しており、本図（b）は、第2ディテクタDET2の入出力特性、すなわち、出力電圧Vout1（横軸）とディテクタ出力（縦軸）との相関関係を示している。

[0041] 本図に示すように、第1、第2ディテクタDET1、DET2は、いずれもヒステリシスのある入出力特性を有している。

[0042] より具体的に述べると、第1ディテクタDET1の出力論理は、入力電圧Vinが第1上

側閾値（本図では3．6[V]）を上回るまでローレベルに維持され、第1上側閾値を上回るとハイレベルに遷移される。一方、出力論理が一旦ハイレベルに遷移されて以後、第1ディテクタDET1の出力論理は、入力電圧Vinが第1下側閾値（本図では3．5[V]）を下回らない限りハイレベルに維持され、第1下側閾値を下回るとローレベルに遷移される。

[0043] 上記と同様に、第2ディテクタDET1の出力論理は、出力電圧Vout1が第2下側閾値（本図では－4／5Vin）を下回るまでローレベルに維持され、第2下側閾値を下回るとハイレベルに遷移される。一方、出力論理が一旦ハイレベルに遷移されて以後、第2ディテクタDET2の出力論理は、出力電圧Vout1が第2上側閾値（本図では－3／5Vin）を上回らない限りハイレベルに維持され、第2上側閾値を上回るとローレベルに遷移される。

[0044] このように、第1、第2ディテクタDET1、DET2の入出力特性にヒステリシスを持たせることによって、各々の出力帰還に基づく発振状態を防止することが可能となる。なお、本図に示した各ディテクタの閾値はいずれも例示に過ぎず、トランジスタP1～P3の駆動選択制御を適切に実行できるのであれば、いかなる閾値を設定しても構わない。また、第1、第2ディテクタDET1、DET2は、ハイレベル／ローレベルの2値出力に限らず、第1コンデンサC1を充電する際にオン状態とされるスイッチ手段の分割数に応じて、3値以上の論理状態（例えば、H／M／L）を取り得る構成としても構わない。

[0045] 図5は、ディテクタ出力とトランジスタP1～P3の駆動可否との相関関係を示すマトリクス図であり、トランジスタP1～P3の駆動選択制御に際して制御部CNTで参照されるデータテーブルの内容を示している。

[0046] なお、以下に述べる説明の前提として、トランジスタP1～P3の各オン抵抗値については、トランジスタP1のそれが最も大きく、トランジスタP2がそれに次ぎ、トランジスタP3のそれが最も小さくなるように設計されているものとする。例えば、トランジスタP1～P3は、各W／L比が、1000μ／1μ、3000μ／1μ、及び、11000μ／1μとなるように、サイズ設計されているものとする。

[0047] まず、第2ディテクタDET2の出力論理がローレベルであり、第1ディテクタDET1の

出力論理がハイレベルである場合について説明する。この場合、制御部CNTは、第2ディテクタDET2の出力論理に鑑み、チャージポンプ回路が未だ立上がり中であり、突入電流を生じるおそれがあることを認識する。また、制御部CNTは、第1ディテクタDET1の出力論理に鑑み、バッテリ1の充電レベル(すなわち、入力電圧Vinの電圧レベル)が高く、大きな突入電流が流れ込む危険性が高いことを認識する。そこで、制御部CNTは、上記の認識に基づき、第1コンデンサC1の充電時における電流線路のオン抵抗値を最大限まで増大させるべく、トランジスタP1～P3のうち、最もW／L比が小さい(すなわち最もオン抵抗が大きい)トランジスタP1だけを駆動状態とし、他のトランジスタP2、P3を非駆動状態(常時オフ状態)とするように、制御信号CK1$B_{1\sim3}$を生成する。このような動作状態を取り得ることにより、負電圧生成回路21では、その立上げ時に生じる突入電流の低減を図ることが可能となる。

[0048] 次に、第1、第2ディテクタDET1、DET2の出力論理が共にローレベルである場合について説明する。この場合、制御部CNTは、第2ディテクタDET2の出力論理に鑑み、チャージポンプ回路が未だ立上がり中であり、突入電流を生じるおそれがあることを認識する。また、制御部CNTは、第1ディテクタDET1の出力論理に鑑み、バッテリ1の充電レベル(すなわち、入力電圧Vinの電圧レベル)が低く、大きな突入電流が流れ込む危険性は低くなっていることを認識する。そこで、制御部CNTは、上記の認識に基づき、第1コンデンサC1の充電時における電流線路のオン抵抗値を必要十分な値にまで増大させるべく、トランジスタP1～P3のうち、2番目にW／L比が小さい(すなわち2番目にオン抵抗が大きい)トランジスタP2だけを駆動状態とし、他のトランジスタP1、P3を非駆動状態(常時オフ状態)とするように、制御信号CK1$B_{1\sim3}$を生成する。このような動作状態を取り得ることにより、負電圧生成回路21では、バッテリ1の消耗時にも、出力電圧Voutの不足や効率の悪化を招くことなく、その立上げ時に生じる突入電流の低減を図ることが可能となる。

[0049] 次に、第1、第2ディテクタDET1、DET2の出力論理が共にハイレベルである場合について説明する。この場合、制御部CNTは、第2ディテクタDET2の出力論理に鑑み、チャージポンプ回路が定常状態となっており、突入電流を生じるおそれが少ないことを認識する。また、制御部CNTは、第1DET1の出力論理に鑑み、トランジスタ

P1～P3のソース電圧（すなわち入力電圧Vin）が十分高く、各々のオン抵抗値が比較的小さい値となることを認識する。そこで、制御部CNTは、上記の認識に基づき、トランジスタP1、P2を駆動状態とし、トランジスタP3を非駆動状態（常時オフ状態）とするように、制御信号$CK1B_{1\sim3}$を生成する。このような動作状態を取り得ることにより、負電圧生成回路21では、無条件にトランジスタP1～P3を全て駆動させて第1コンデンサC1の充電時における電流線路のオン抵抗値を必要以上に低減するのではなく、所定の目標値にまで過不足なく低減することで、効率の悪化を招くことなく、定常時におけるチャージポンプ回路の出力インピーダンスを目標値にまで下げることが可能となる。

[0050] 次に、第2ディテクタDET2の出力論理がハイレベルであり、第1ディテクタDET1の出力論理がローレベルである場合について説明する。この場合、制御部CNTは、第2ディテクタDET2の出力論理に鑑み、チャージポンプ回路が定常状態となっており、突入電流を生じるおそれが少ないことを認識する。また、制御部CNTは、第1DET1の出力論理に鑑み、トランジスタP1～P3のソース電圧（すなわち入力電圧Vin）が低く、各々のオン抵抗値が比較的大きい値となることを認識する。そこで、制御部CNTは、上記の認識に基づき、トランジスタP1～P3を全て駆動状態とするように、制御信号$CK1B_{1\sim3}$を生成する。このような動作状態を取り得ることにより、負電圧生成回路21では、第1コンデンサC1の充電時における電流線路のオン抵抗を最小限にまで低減することで、バッテリ1の消耗時にも、定常時におけるチャージポンプ回路の出力インピーダンスを目標値にまで下げることが可能となる。

[0051] なお、上記したトランジスタの駆動選択制御は、あくまでも例示に過ぎず、トランジスタP1～P3のサイズ設計や、第1、第2ディテクタDET1、DET2の閾値設定に応じて、トランジスタP2やトランジスタP3だけを駆動状態としてもよいし、トランジスタP1、P3を共に駆動状態としてもよい。

[0052] 上記の通り、本実施形態の負電圧生成回路21は、第1コンデンサC1を充電する際にオンされるスイッチ手段として、第1コンデンサC1の一端と入力端子T1との間に並列接続されたトランジスタP1～P3を有して成り、制御部CNTは、第1コンデンサC1の充電に際し、第1、第2ディテクタDET1、DET2による入出力電圧の監視結果に

基づいてトランジスタP1～P3のいずれを駆動させるかを決定する構成とされている。

[0053] このように、複数に細分化されたトランジスタP1～P3であれば、各々のゲート電圧を個別のインバータによって駆動することができるので、従来の突入電流防止方式と異なり、そのオン／オフいずれの場合にも、低インピーダンスで駆動することが可能となる。また、チャージポンプ回路の出力インピーダンスを下げるために、トランジスタのW／L比を大きく設計する際にも、複数に細分化されたトランジスタP1～P3であれば、各トランジスタに発生するゲート容量を低減することができる。従って、従来の突入電流防止方式に比べて、その変換効率が大幅に改善されるため、出力インピーダンスの低いチャージポンプ回路にも適用することが可能となる。また、上記構成により、スイッチング時の遅延を抑制することもできるので、スイッチング周波数の高速化にも対応可能となる。

[0054] なお、上記の実施形態では、負電圧生成回路21の構成及び動作を例示して説明を行ったが、本発明の構成はこれに限定されるものではなく、正電圧生成回路22（正電圧出力チャージポンプ回路）にも広く適用することが可能である（図6を参照）。その場合、制御部CNTは、負電圧生成回路21と正電圧生成回路22の各個に設けても構わないし、双方に共通の制御部を設けても構わない。

[0055] また、本発明は、第1～第n昇圧回路CP1～CPn（n≧2）を縦列接続して成る昇圧ユニットを備えたチャージポンプ回路（図7（a）、（b）を参照）や、チャージポンプ回路以外の電源回路（図7（c）を参照）にも広く適用が可能である。

[0056] また、本発明の構成は、上記実施形態のほか、発明の主旨を逸脱しない範囲で種々の変更を加えることが可能である。

[0057] 例えば、上記の実施形態では、チャージポンプ回路を構成するスイッチ素子につき、入力端子T1と第1コンデンサC1の一端（A点）との接続線路をオン／オフするスイッチ手段としてPチャネルMOS電界効果型トランジスタを用い、その他のスイッチ手段としてNチャネルMOS電界効果型トランジスタを用いた場合を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、各々のチャネル属性は、チャージポンプ回路全体として所望の特性（耐圧特性など）が得られるように適宜設計すればよい。

[0058] また、上記の実施形態では、第1コンデンサC1を充電する際にオン状態とされるスイッチ手段として、第1トランジスタC1の電源側に接続されるスイッチ手段を複数に細分化した場合を例示して説明を行ったが、本発明の構成はこれに限定されるものではなく、第1トランジスタの接地側に接続されるスイッチ手段を複数に細分化してもよいし、双方を複数に細分化してもよい。

産業上の利用可能性

[0059] 本発明は、チャージポンプ回路の突入電流低減を図る上で有用な技術であり、特に、携帯機器のバッテリ出力変換手段とされるDC／DCコンバータに好適な技術である。

請求の範囲

[1] コンデンサの一端と入力電圧供給端との間に接続されて前記コンデンサを充電する際にオン状態とされる第1スイッチ手段、及び／または、前記コンデンサの他端と基準電圧供給端との間に接続されて前記コンデンサを充電する際にオン状態とされる第2スイッチ手段を有して成り、前記コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を得る電源回路であって、第1、第2スイッチ手段の少なくとも一方は、互いに並列接続され、それぞれ駆動能力の異なる複数のトランジスタから成り、入力電圧が高く出力電圧が低い時の駆動能力が最も小さく、入力電圧が低く出力電圧が安定している時の駆動能力が最も大きくなるように制御されることを特徴とする電源回路。

[2] 第1コンデンサの一端と入力電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第1スイッチ手段と、第1コンデンサの他端と基準電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第2スイッチ手段と、第1、第2スイッチ手段の各駆動制御を行う制御手段と、入力電圧を監視する第1監視手段と、出力電圧を監視する第2監視手段と、を有して成り、第1コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を生成するチャージポンプ回路であって、第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された複数のトランジスタに細分化されて成り、前記制御手段は、第1コンデンサを充電する際に、第1、第2監視手段の監視結果に基づいて、前記細分化されたトランジスタのいずれを駆動させるかを決定することを特徴とするチャージポンプ回路。

[3] 第1コンデンサを放電する際にオン状態とされる第3、第4スイッチ手段と、オン状態とされた第3、第4スイッチ手段を介して第1コンデンサから電荷が移動される第2コンデンサと、を有して成ることを特徴とする請求項2に記載のチャージポンプ回路。

[4] 第1コンデンサと;

第1コンデンサの一端と入力電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第1スイッチ手段と;

第1コンデンサの他端と基準電圧供給端との間に接続されて第1コンデンサを充電する際にオン状態とされる第2スイッチ手段と;

第1コンデンサの一端と前記基準電圧供給端との間、或いは、第1コンデンサの一端と出力電圧引出端との間に接続されて第1コンデンサを放電する際にオン状態とされる第3スイッチ手段と;

第1コンデンサの他端と出力電圧引出端との間、或いは、第1コンデンサの他端と前記入力電圧供給端との間に接続されて第1コンデンサを放電する際にオン状態とされる第4スイッチ手段と;

前記出力電圧引出端と前記基準電圧供給端との間に接続された第2コンデンサと;

第1～第4スイッチ手段の駆動制御を行う制御手段と;

前記入力電圧供給端に接続されて入力電圧を監視する第1監視手段と;

前記出力電圧引出端に接続されて出力電圧を監視する第2監視手段と;

を有して成り、第1コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を生成するチャージポンプ回路であって、

第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された複数のトランジスタに細分化されて成り、前記制御手段は、第1コンデンサを充電する際に、第1、第2監視手段の監視結果に基づいて、前記細分化されたトランジスタのいずれを駆動させるかを決定することを特徴とするチャージポンプ回路。

[5] 第1コンデンサと、第1ノードと第1コンデンサの一端との間に接続されて第1コンデンサを充電する際にオン状態とされる第1スイッチ手段と、第2ノードと第1コンデンサの他端との間に接続されて第1コンデンサを充電する際にオン状態とされる第2スイッチ手段と、第3ノードと第1コンデンサの一端との間に接続されて第1コンデンサを放電する際にオン状態とされる第3スイッチ手段と、第4ノードと第1コンデンサの他端との間に接続されて第1コンデンサを放電する際にオン状態とされる第4スイッチ手段と、を各々備えたn段(n≧2)の第1～第n昇圧回路が縦列に接続されて成り、かつ、

第1～第n昇圧回路の第1ノードは入力電圧供給端に接続され、第1昇圧回路の第2ノードは基準電圧供給端に接続され、第1昇圧回路以外の第2ノードは各前段の昇圧回路の第4ノードに接続され、第1～第n昇圧回路の第3ノードは前記基準電圧供給端に接続され、第n昇圧回路の第4ノードは出力電圧引出端に接続されているか、或いは、第1昇圧回路の第1ノードは入力電圧供給端に接続され、第1昇圧回路以

外の第1ノードは各前段の昇圧回路の第3ノードに接続され、第1～第n昇圧回路の第2ノードは前記基準電圧供給端に接続され、第n昇圧回路の第3ノードは出力電圧引出端に接続され、第1～第n昇圧回路の第4ノードは前記入力電圧供給端に接続されている昇圧ユニットと;

前記出力電圧引出端と前記基準電圧供給端との間に接続された第2コンデンサと;

第1～第n昇圧回路の各々に含まれる第1～第4スイッチ手段の駆動制御を行う制御手段と;

前記入力電圧供給端に接続されて入力電圧を監視する第1監視手段と;

前記出力電圧引出端に接続されて出力電圧を監視する第2監視手段と;

を有して成り、第1～第n昇圧回路の各々に含まれる第1コンデンサを周期的に充放電させることで入力電圧から所望の出力電圧を生成するチャージポンプ回路であって、

第1昇圧回路を構成する第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された複数のトランジスタに細分化されて成り、前記制御手段は、第1コンデンサを充電する際に、第1、第2監視手段の監視結果に基づいて、前記細分化されたトランジスタのいずれを駆動させるかを決定することを特徴とするチャージポンプ回路。

[6] 前記制御手段は、第1、第2監視手段の監視結果に基づいて、前記出力電圧が目標値に未到達であれば、第1コンデンサの充電時における電流線路のオン抵抗値を増大させ、かつ、前記入力電圧が高いときに前記オン抵抗値を高くするように前記トランジスタの駆動数を少なくし、また、前記出力電圧が目標値に到達済みであれば、前記オン抵抗値を低減するように、前記細分化されたトランジスタのいずれを駆動させるかを決定することを特徴とする請求項2～請求項5のいずれかに記載のチャージポンプ回路。

[7] 第1、第2スイッチ手段の少なくとも一方は、互いに並列接続された第1、第2、第3トランジスタに細分化され、かつ、第1～第3トランジスタの各オン抵抗値については、第1トランジスタのそれが最も大きく、第2トランジスタがそれに次ぎ、第3トランジスタのそれが最も小さくなるように設計されており、また、

第1監視手段の出力論理は、前記入力電圧が第1閾値を上回るまでローレベルに

維持され、第1閾値を上回るとハイレベルに遷移されるものであり、また、第2監視手段の出力論理は、前記出力電圧が第2閾値を下回るまでローレベルに維持され、第2閾値を下回るとハイレベルに遷移されるものであり、さらに、

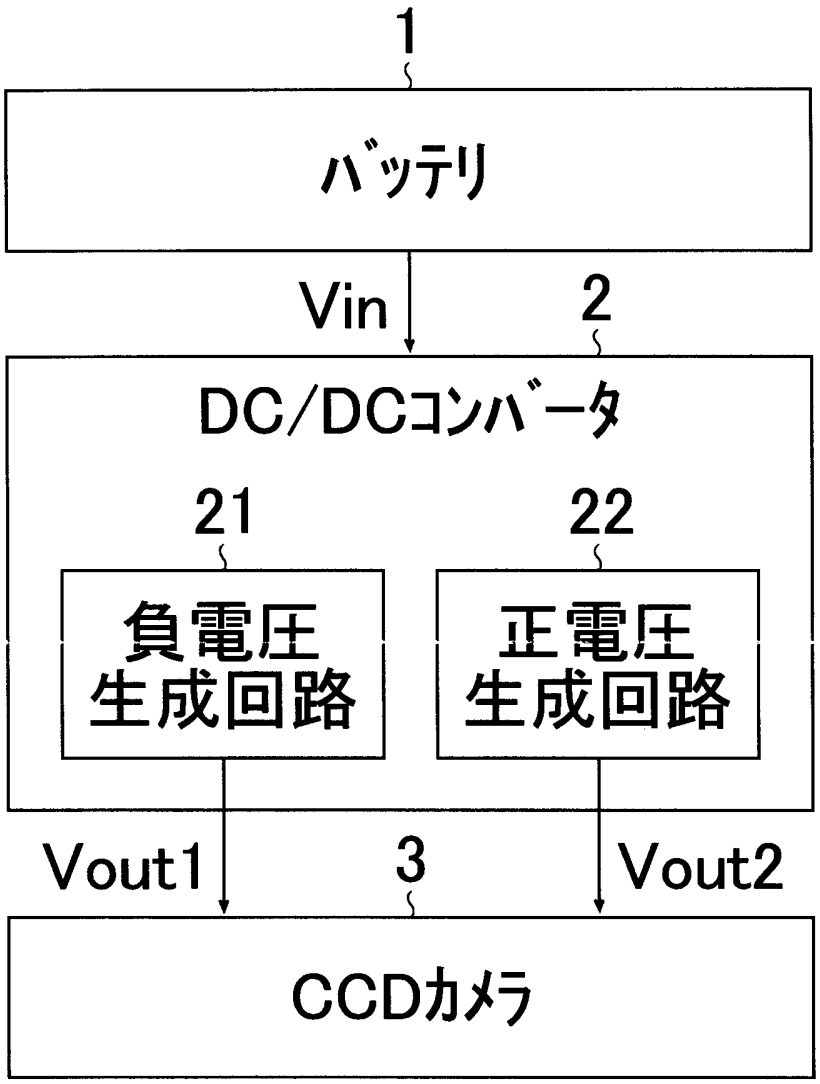
前記制御手段は、第2監視手段の出力論理がローレベルであり、かつ、第1監視手段の出力論理がハイレベルである場合には、第1トランジスタだけを駆動状態として、第2、第3トランジスタを非駆動状態とし、第1、第2監視手段の出力論理が共にローレベルである場合には、第2トランジスタだけを駆動状態として、第1、第3トランジスタを非駆動状態とし、第1、第2監視手段の出力論理が共にハイレベルである場合には、第1、第2トランジスタを駆動状態として、第3トランジスタを非駆動状態とし、第2監視手段の出力論理がハイレベルであり、かつ、第1監視手段の出力論理がローレベルである場合には、第1～第3トランジスタを全て駆動状態とすることを特徴とする請求項6に記載のチャージポンプ回路。

[8] 第1、第2監視手段の少なくとも一方は、ヒステリシスのある入出力特性を有していることを特徴とする請求項7に記載のチャージポンプ回路。

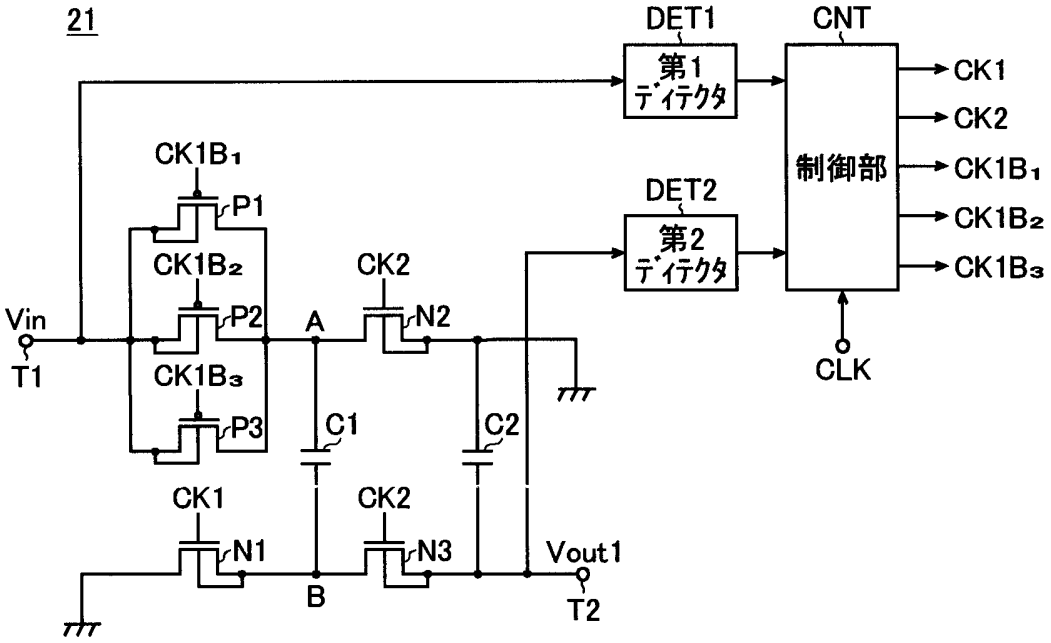
[9] 第1スイッチ手段は、PチャネルMOS電界効果型トランジスタであり、第2～第4スイッチ手段は、NチャネルMOS電界効果型トランジスタであることを特徴とする請求項3～請求項5のいずれかに記載のチャージポンプ回路。

[10] 装置電源であるバッテリと、前記バッテリの出力変換手段であるDC／DCコンバータと、を有して成る携帯機器であって、前記DC／DCコンバータとして、請求項1に記載の電源回路、或いは、請求項2～請求項5のいずれかに記載のチャージポンプ回路を備えて成ることを特徴とする携帯機器。

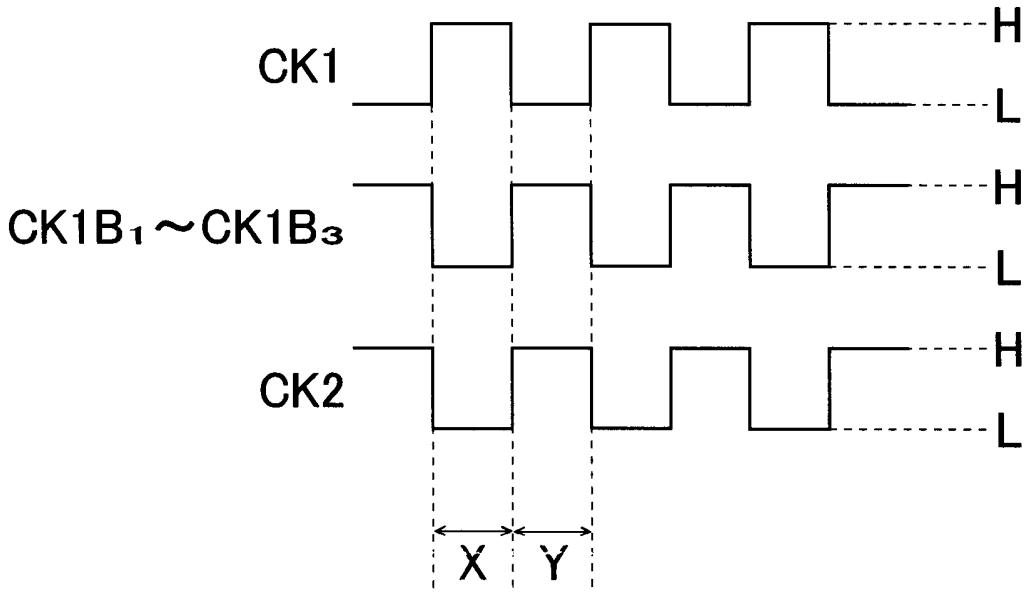
[図1]


1
バッテリ
Vin
2
DC/DCコンバータ
21
22
負電圧
生成回路
正電圧
生成回路
Vout1
3
Vout2
CCDカメラ

[図2]

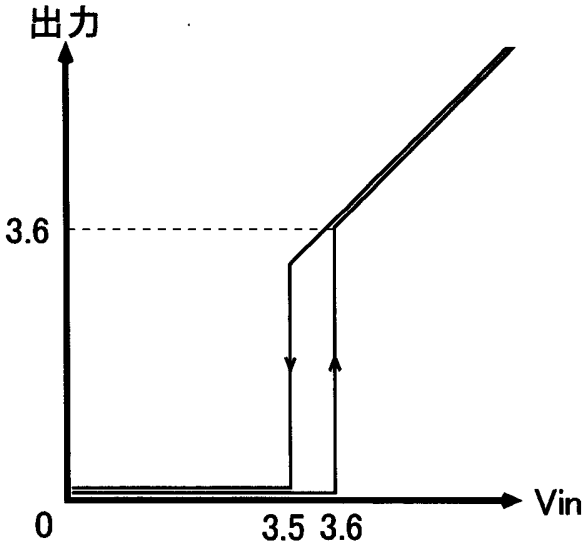

21
DET1
第1
ディテクタ
CNT
制御部
CK1
CK2
CK1B1
CK1B2
CK1B3
DET2
第2
ディテクタ
CLK
CK1B1
P1
CK1B2
P2
CK2
N2
Vin
T1
A
CK1B3
P3
C1
C2
CK1
CK2
N1
N3
Vout1
B
T2

[図3]

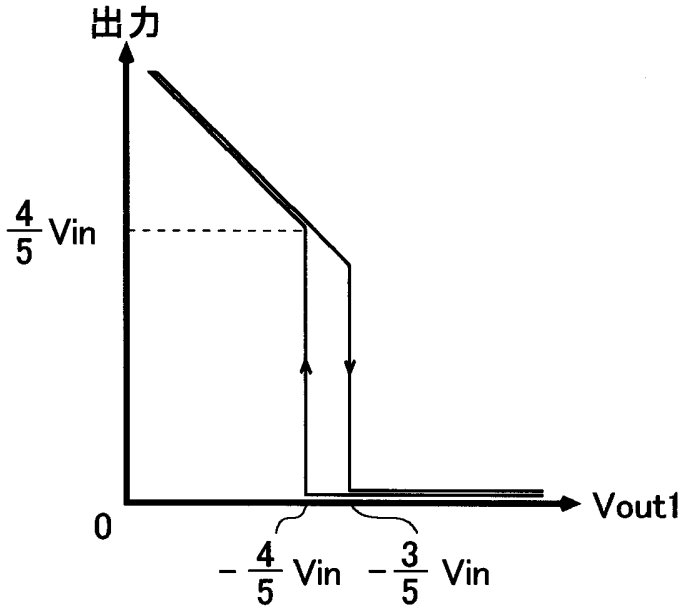

CK1
H
L
CK1B1～CK1B3
H
L
CK2
H
L
X
Y

[図4]

(a)DET1の入出力特性



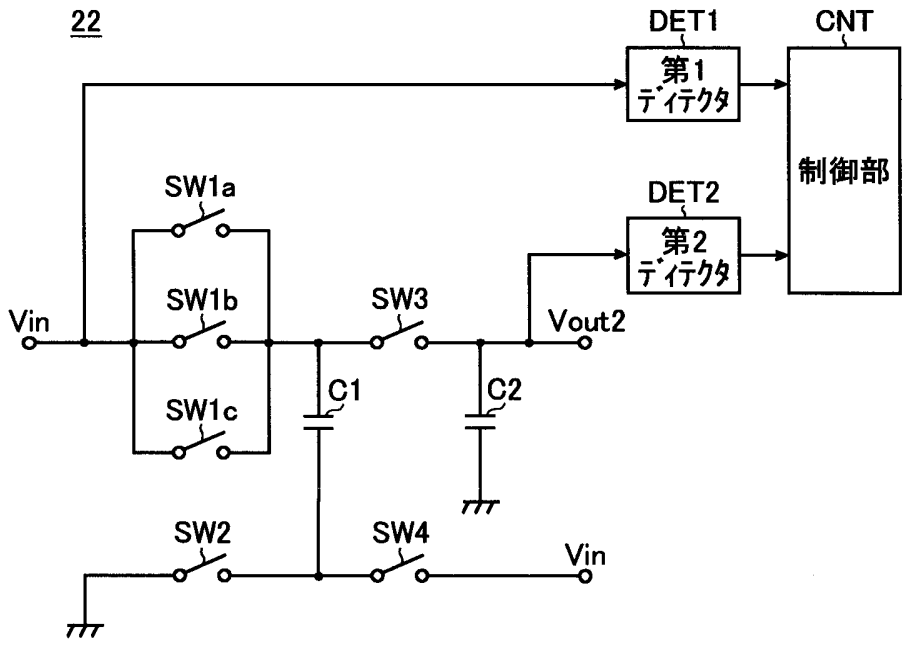
(b)DET2の入出力特性



[図5]

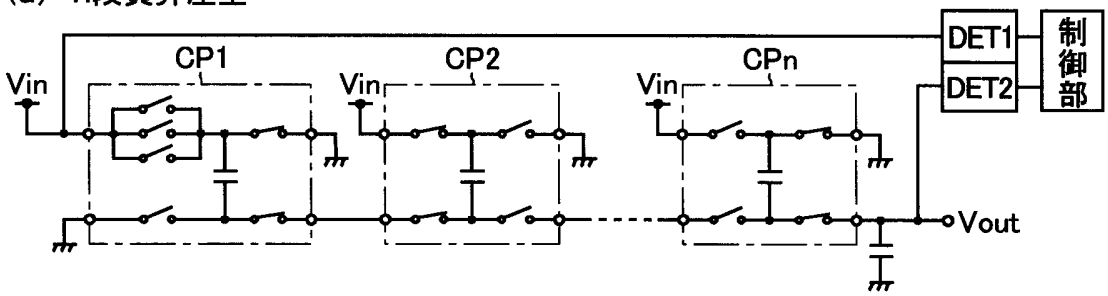
DET2	DET1	P1	P2	P3	状態
L	H	オン	オフ	オフ	昇圧立上時、Vin高
L	L	オフ	オン	オフ	昇圧立上時、Vin低
H	H	オン	オン	オフ	昇圧定常時、Vin高
H	L	オン	オン	オン	昇圧定常時、Vin低

[図6]

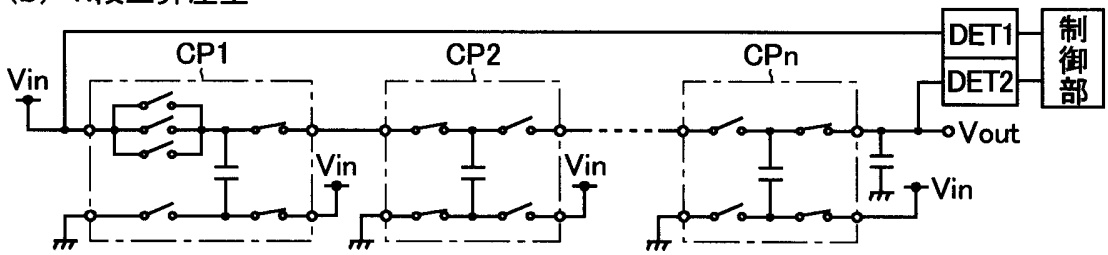


[図7]

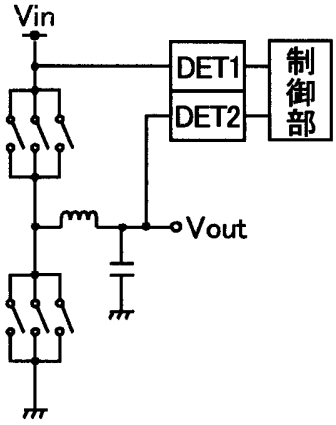
(a) n段負昇圧型



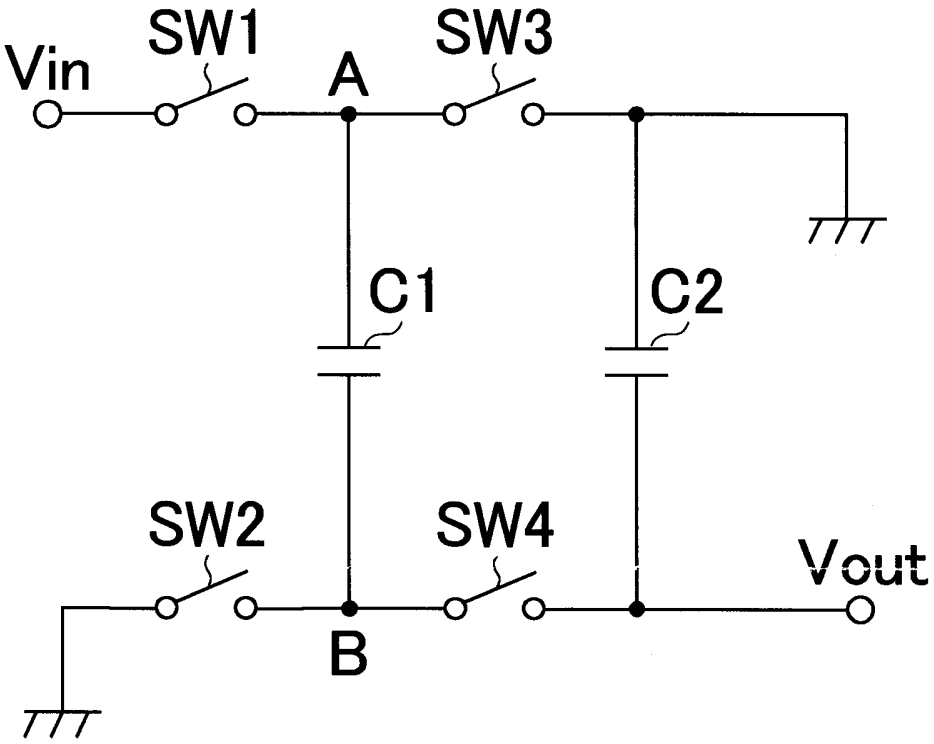
(b) n段正昇圧型



(c)



[図8]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2005/019051

A. CLASSIFICATION OF SUBJECT MATTER
H02M3/07(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M3/07(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-235245 A (Sharp Corp.), 22 August, 2003 (22.08.03), Par. Nos. [0001] to [0005]; Fig. 5 & US 2003/0151448 A1	1-6,9,10 7,8
Y A	JP 2004-343840 A (New Japan Radio Co., Ltd.), 02 December, 2004 (02.12.04), Par. Nos. [0010] to [0014]; Fig. 2 (Family: none)	1-6,9,10 7,8
Y A	JP 5-64429 A (Seiko Epson Corp.), 12 March, 1993 (12.03.93), Par. Nos. [0014] to [0018]; Fig. 2 (Family: none)	1-6,9,10 7,8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
10 November, 2005 (10.11.05)	22 November, 2005 (22.11.05)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2005/019051

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-235244 A (Seiko Instruments Inc.), 22 August, 2003 (22.08.03), Par. Nos. [0007], [0008] & US 2003/0151423 A1 & CN 1477772 A	1-10
A	JP 2003-289663 A (Sanyo Electric Co., Ltd.), 10 October, 2003 (10.10.03), Par. No. [0014]; Fig. 1 & US 2003/0184361 A1 & CN 1447503 A & TW 591864 B	1-10

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００５／０１９０５１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　***H02M3/07*** (2006.01)

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　***H02M3/07*** (2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００５年
日本国実用新案登録公報	１９９６－２００５年
日本国登録実用新案公報	１９９４－２００５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ Ａ	ＪＰ２００３－２３５２４５Ａ（シャープ株式会社）２２．０８．２００３、段落【０００１】－【０００５】、第５図　＆　ＵＳ２００３／０１５１４４８Ａ１	1-6、9、10 ７、８
Ｙ Ａ	ＪＰ２００４－３４３８４０Ａ（新日本無線株式会社）０２．１２．２００４、段落【００１０】－【００１４】、第２図（ファミリーなし）	1-6、9、10 ７、８

☑ Ｃ欄の続きにも文献が列挙されている。　　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１０．１１．２００５	２２．１１．２００５

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）		
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	川端　修	３Ｖ	３７３６
	電話番号　０３－３５８１－１１０１　内線　３３５８		

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００５／０１９０５１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ Ａ	ＪＰ５－６４４２９Ａ（セイコーエプソン株式会社）１２．０３．１９９３、段落【００１４】－【００１８】、第２図（ファミリーなし）	1-6、9、10 ７、８
Ａ	ＪＰ２００３－２３５２４４Ａ（セイコーインスツルメンツ株式会社）２２．０８．２００３、段落【０００７】、【０００８】　＆　ＵＳ２００３／０１５１４２３Ａ１　＆　ＣＮ１４７７７７２Ａ	１－１０
Ａ	ＪＰ２００３－２８９６６３Ａ（三洋電機株式会社）１０．１０．２００３、段落【００１４】、第１図　＆　ＵＳ２００３／０１８４３６１Ａ１　＆　ＣＮ１４４７５０３Ａ　＆　ＴＷ５９１８６４Ｂ	１－１０