RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 489 633**
(A n'utiliser que pour les commandes de reproduction).

A1

DEMANDE DE BREVET D'INVENTION

(21) **N° 81 16589**

(54) **Circuit de supression de scintillement pour récepteur de télévision.**

(51) Classification internationale (Int. Cl.³). H 04 N 5/21.

(22) Date de dépôt ..... 31 août 1981.
(33) (32) (31) Priorité revendiquée : *Japon, 2 septembre 1980, n° 121 539/1980.*

(41) Date de la mise à la disposition du public de la demande ..... B.O.P.I. — « Listes » n° 9 du 5-3-1982.

(71) Déposant : Société dite : SONY CORPORATION, résidant au Japon.

(72) Invention de : Yutaka Tanaka et Toshinobu Isobe.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Bert, de Keravenant et Herrburger,
115, bd Haussmann, 75008 Paris.

La présente invention concerne un circuit de suppression de scintillement pour un récepteur de télévision, et notamment un circuit recevant un signal d'émission de caractères tel qu'un signal de télétexte.

En général, le scintillement est plus perceptible pour un spectateur qui reçoit un signal d'émission de caractère tel qu'un signal de télétexte qu'un signal de télévision classique pour les raisons suivantes. Lorsqu'un signal vidéo est très net par son flanc montant dans la direction verticale par exemple un signal de télétexte alimentant le tube cathodique, si la répartition de la clarté sur l'écran image du tube cathodique par le signal S est représentée par la courbe en traits pleins ℓ_0 pour une trame d'ordre impair (les lignes horizontales sont représentées par les lignes pleines à la figure 1) la répartition de la clarté sur une trame pair (les lignes horizontales sont dans ce cas représentées par des pointillés à la figure 1), on arrive à ce qui est représenté par la courbe en pointillés ℓ_e. C'est pourquoi la répartition de la clarté se déplace vers le haut et vers le bas (direction de balayage vertical) suivant les trames, si bien qu'en particulier le bord de l'image dans la direction verticale subit un scintillement qui est très perceptible par le spectateur.

La présente invention a pour but de créer un circuit de suppression de scintillement pour un récepteur de télévision, à l'aide d'un circuit de construction simple.

A cet effet, l'invention concerne un circuit de suppression de scintillement qui se compose d'un premier moyen de retard pour retarder le signal vidéo d'entrée d'une période horizontale et pour donner un premier signal retardé, un second moyen de retard pour retarder le signal vidéo de deux périodes horizontales et pour produire un second signal retardé, un moyen de commutation pour choisir l'un des signaux vidéo d'entrée et le second signal retardé, le moyen de commutation étant commuté alternativement pour chaque période de trame, et un additionneur pour additionner le signal de sortie du moyen de commutation et le premier signal retardé, ainsi qu'un moyen de changement de niveau pour rendre le niveau de l'un des signaux vidéo d'entrée ou du second signal retardé

différent du niveau du premier signal retardé.

La présente invention sera décrite plus en détail à l'aide des dessins annexés dans lesquels :

- la figure 1 est un graphique donnant la répartition de la clarté pour expliquer la notion de scintillement.

- la figure 2 est un schéma bloc de principe d'un exemple de circuit de suppression de scintillement selon l'invention.

- lasfigures 3A - 3E sont des chronogrammes servant à expliquer le fonctionnement du circuit de suppression de scintillement selon la figure 2.

- les figures 4A - 4E sont des diagrammes servant à expliquer la distribution de la clarté selon l'invention.

- les figures 5, 6, 7 sont des schémas blocs d'autres exemples de l'invention.

DESCRIPTION DE DIFFERENTS MODES DE REALISATION PREFERENTIELS DE L'INVENTION :

Un premier exemple de circuit de suppression de scintillement selon l'invention sera décrit à l'aide de la figure 2. L'invention est dans ce cas appliquée par exemple à un récepteur de télévision qui reçoit un signal d'émission de caractérès tel qu'un signal de télétexte ; ce récepteur est muni du circuit de suppression de scintillement dans la ligne de transmission ou dans le chemin du signal vidéo, en particulier du signal de luminance, démodulé ; ce circuit est coupé de la ligne de transmission de signal lorsque le récepteur reçoit des signaux autres que des signaux de télétexte.

Selon un exemple de circuit de suppression de scintillement selon l'invention représenté à la figure 2, la source de signal 10 fournit un signal vidéo S_a. Le signal vidéo S_a est par exemple un signal impulsionnel tel que celui représenté à la figure 3A. Le signal impulsionnel ou signal vidéo S_a de la source 10 est appliqué aux lignes de retard 20, 30 qui assurent chacune un retard égal à 1H (retard correspondant à la durée d'une période horizontale) ; ces deux lignes de retard 20, 30 sont en série l'une par rapport à l'autre. Le signal vidéo retardé de 1H par la ligne de retard

20 correspond à la référence S_b (figure 3B) et le signal vidéo qui est retardé une nouvelle fois de 1H par la ligne de retard 30 est représenté par S_c (figure 3C) ; le signal vidéo S_c retardé est ainsi retardé de 2H par rapport au signal vidéo d'origine S_a. Le signal vidéo S_a de la source 10 et le signal vidéo retardé de 2H, S_c, assorti de la ligne de retard 30, sont tous deux appliqués à un circuit de commutation 40.

Le circuit de commutation 40 fournit en alternance les signaux vidéo S_a et S_c pour chaque trame en réponse à une impulsion de commutation P_F de période égale à celle d'une trame et qui est fournie à la borne 40A du circuit de commutation 40. Comme le signal vidéo d'émission de caractères est une information de trame, lorsqu'une trame est d'ordre impair, le temps de commutation du circuit de commutation 40A est choisi comme représenté par la lettre O à la figure 2 ; lorsque la trame est d'ordre pair, le temps de commutation passe à la position E selon la figure 2.

Les signaux vidéo S_a et S_c qui commutent à chaque trame sont appliqués à un circuit de changement de niveau tel qu'un circuit de suppression, d'atténuation ou de réduction 50 qui supprime ou réduit le niveau des signaux qui lui sont appliqués selon le rapport 1/K et donne les signaux vidéo $S_{a'}$ et $S_{c'}$ (figures 3E, 3D). Les signaux vidéo $S_{a'}$ et $S_{c'}$ dont les niveaux sont ainsi réduits sont appliqués à un additionneur 60 qui reçoit le signal vidéo S_b de la ligne de retard 20. Les signaux vidéo $S_{a'}$ et $S_{c'}$ sont ainsi additionnés au signal vidéo S_b dans l'additionneur 60. Si le signal vidéo d'émission de caractère S_a est un signal de trame d'ordre impair, le signal vidéo $S_{c'}$ qui est retardé de 2H par rapport au signal vidéo d'origine S_a et dont le niveau a été réduit, ainsi que le signal vidéo S_b qui est retardé de 1H par rapport au signal vidéo d'origine S_a sont additionnés l'un à l'autre par l'additionneur 60 pour la trame d'ordre impair. L'additionneur 60 fournit ainsi à la borne de sortie 70 un signal vidéo d'ordre impair S_{odd} comme celui de la figure 3D. Ainsi, le signal vidéo de la ligne numéro n est égal à S_b, le signal vidéo S_{odd} à la sortie 70 correspond à la figure 4A. La distribution de la clarté pour le signal vidéo S_{odd} correspond à la figure 4B. A la figure 4B, la distribution de la clarté pour le signal vidéo S_b est représentée par la courbe en traits pleins ℓ_1 et

pour le signal vidéo retardé de la durée 1H, $S_{c'}$, on a la courbe en traits pleins ℓ_2. C est pourquoi à ce moment la répartition de la clarté après l'intégration faite par l'oeil humain correspond à la ligne en pointillés ℓ_3 à la figure 4B. Le sommet de la courbe de distribution de clarté ℓ_3 est décalé par rapport au sommet de la courbe en traits pleins ℓ_1 d'une différence vers le bas (figure 4B).

Au contraire, comme pour les trames d'ordre pair l'additionneur 60 additionne le signal vidéo S_c retardé de 1H par rapport au signal vidéo d'origine S_a et le signal vidéo $S_{a'}$, de niveau réduit, on obtient sur la bande de sortie 70 un signal vidéo S, plat (figure 3E). Dans ces conditions, le signal vidéo S_b est le signal de sortie correspondant à la ligne numéro (n+263) dans la trame d'ordre pair, si bien que la distribution de la clarté dans le signal vidéo de somme S plat correspond à la figure 4D. Selon la figure 4D, la courbe en traits pleins ℓ_1 représente la distribution de la clarté dans le signal vidéo S_b ; la courbe en traits pleins ℓ_2, représente la distribution de la clarté du signal vidéo $S_{a'}$, de niveau réduit. La distribution combinée de la clarté donne la courbe en pointillés ℓ_3, dont le maximum est étalé vers le haut de la valeur Δ par rapport à la ligne numéro (n+263). Dans ces conditions, le décalage Δ du maximum est le même que celui de la trame d'ordre impair, mais décalé dans la direction opposée à celle de la trame d'ordre impair. La distribution combinée ou additionnée de la clarté dans la trame d'ordre impair devient identique à celle de la trame d'ordre pair (figure 4E). On évite ainsi le scintillement au niveau d'une partie formant arête.

Selon l'invention, le déplacement est déterminé par le coefficient K du circuit de changement de réduction de niveau 50 ; il peut suffire que le déplacement D corresponde à T/4, T étant le pas séparant deux lignes dans la direction verticale.

D'autres exemples de l'invention seront décrits à l'aide des figures 5, 6, 7 dans lesquelles on utilisera les mêmes références numériques qu'à la figure 2 pour désigner les mêmes éléments dont la description détaillée ne sera pas reprise.

Dans l'exemple de l'invention selon

la figure 2, le signal S_c retardé de 2H par rapport au signal vidéo d'origine S_a s obtient à l'aide de deux lignes de retard 20, 30 branchées en série et assurant chacune un retard de 1H.

Il est toutefois possible également comme représenté à la figure 5 d'avoir une ligne de retard 80 qui assure un retard de 2H directement sur le signal vidéo d'origine S_a fourni par la source 10 pour donner le signal C retardé de 2H. Dans ce cas, la ligne de retard 30 assurant le retard égal à 1H selon la figure 2 est supprimé.

De plus, la place du circuit de changement de réduction de niveau 50 à la sortie du circuit de commutation 40 comme à la figure 2, il est possible avec le même résultat comme représenté à la figure 6 d'avoir deux circuits de changement ou de réduction de niveau 50A et 50B ayant chacun les mêmes coefficients 1/K pour les entrées impaires et paires du circuit de commutation 40.

De plus, à la place du circuit de réduction de niveau 50 à la sortie du circuit de commutation 40 comme à la figure 2, il est possible, comme à la figure 7, d'avoir comme circuit de changement de niveau un amplificateur 90 monté entre la ligne de retard 20 assurant un retard de 1H et l'additionneur 60 pour amplifier le signal S_b sur le coefficient K ; on obtient ainsi le même résultat que dans les exemples précédents.

Comme décrit, l'invention permet de supprimer le scintillement de l'arête d'une image, ce qui rend l'invention particulièrement intéressante pour un circuit de réception d'un signal vidéo d'émission de caractères tel qu'un signal de télétexte qui sera très net au niveau de son flanc avant.

REVENDICATION

Circuit de suppression de scintillement caractérisé en ce qu'il comporte un premier moyen de retard (20) pour retarder un signal vidéo d'entrée (S_a) d'une période horizontale (1H) et donner un premier signal retardé (S_b), un second moyen de retard (30) pour retarder le signal vidéo d'entrée (S_a) de deux périodes horizontales (2H) et pour donner un second signal retardé (S_c), un moyen de commutation (40) pour choisir le signal vidéo d'entrée ou le second signal retardé, ce moyen de commutation (40) commutant alternativement à chaque période de trame, un additionneur (60) qui additionne le signal de sortie du moyen de commutation (40) et le premier signal retardé (S_b), et un moyen de changement de niveau (50) pour rendre le niveau du signal vidéo d'entrée ou du second signal retardé différent du niveau du premier signal retardé.

2489633

FIG. 1

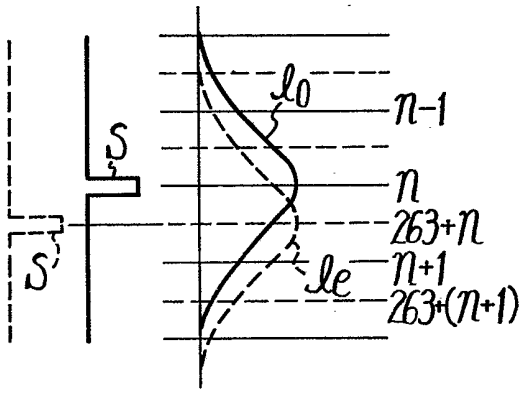
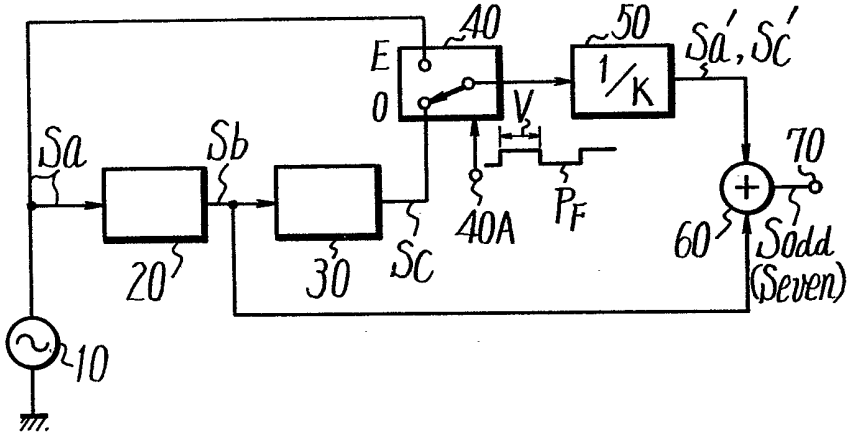
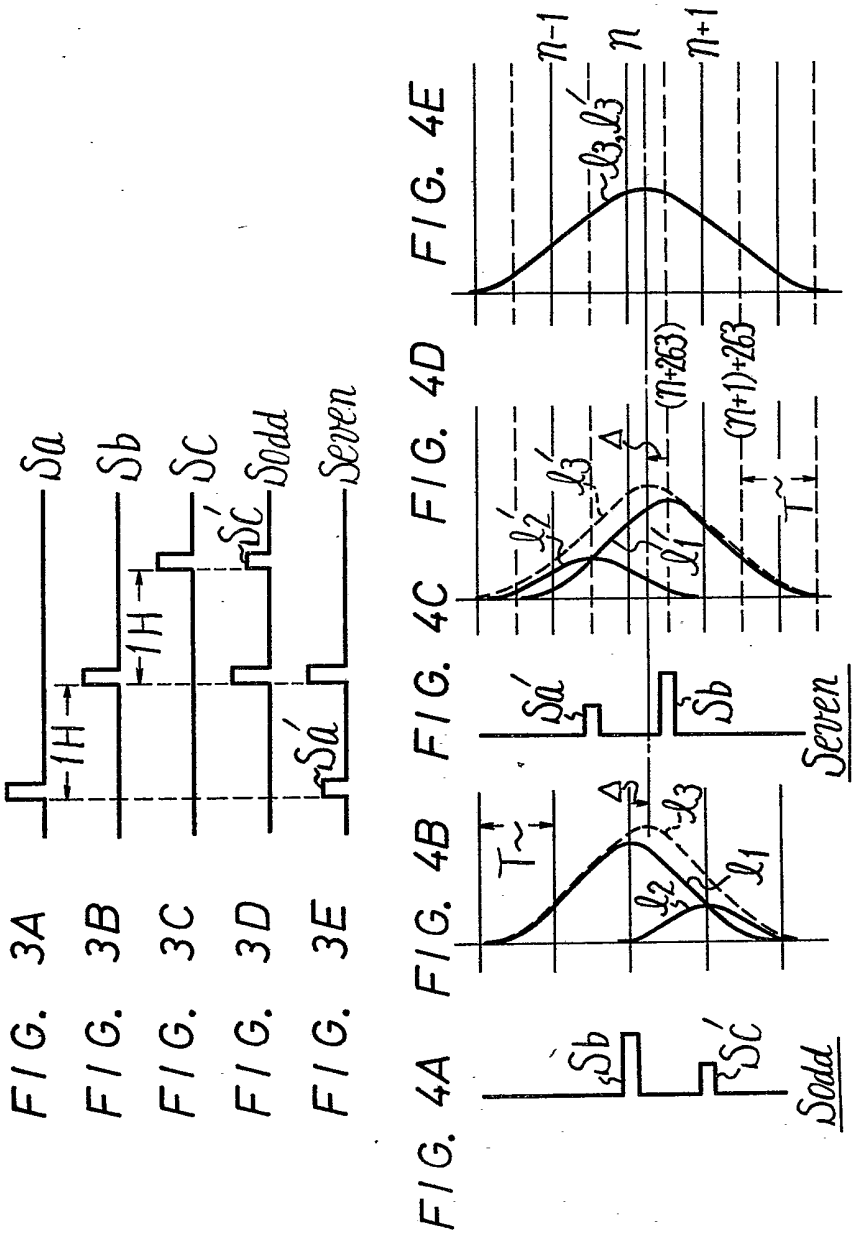


FIG. 2



2489633


FIG. 3A
FIG. 3B
FIG. 3C
FIG. 3D
FIG. 3E
Sa
Sb
Sc
Sodd
Seven
1H
1H
Sa'
Sc'
FIG. 4A
FIG. 4B
FIG. 4C
FIG. 4D
FIG. 4E
Sb
Sc'
Sodd
Sa'
Sb
Seven
T
Δ
l2
l3
l1
l2'
l3'
l1'
(n+2δ)
(n+1)+2δ
n-1
n
n+1
l3, l3'

2489633

FIG. 5

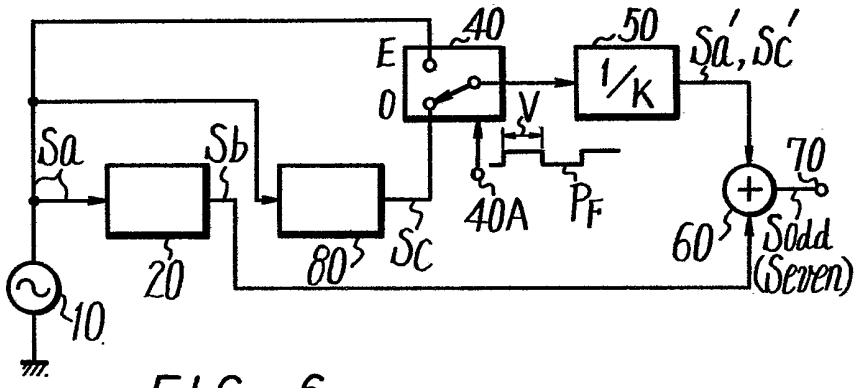


FIG. 6

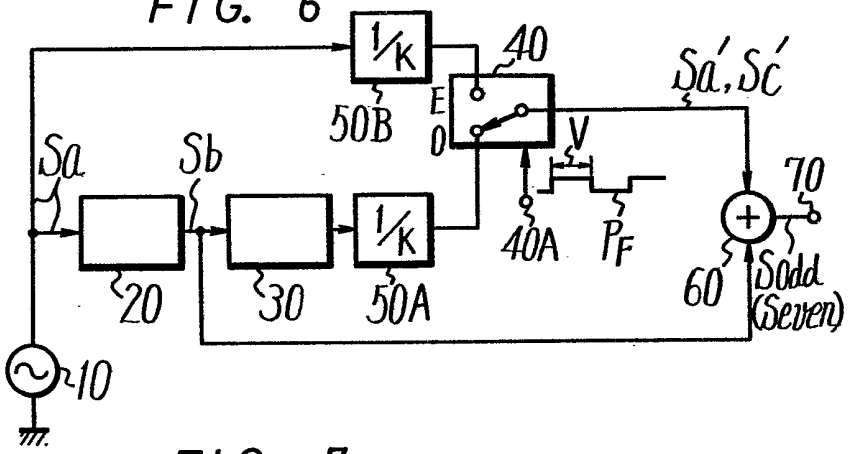


FIG. 7

