(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 116265185 A
(43)申请公布日 2023.06.20

(21)申请号 202211623784.4
(22)申请日 2022.12.16
(30)优先权数据
63/291,085 2021.12.17 US
(71)申请人 环球晶圆股份有限公司
地址 中国台湾新竹市工业东二路8号
(72)发明人 纪欣宜 黄汉忠 林依文
(74)专利代理机构 北京律盟知识产权代理有限责任公司 11287
专利代理师 江葳
(51)Int.Cl.
B24B 37/04(2012.01)
H01L 21/02(2006.01)
B24B 37/30(2012.01)
B24B 37/34(2012.01)
B24B 57/02(2006.01)
B24B 27/00(2006.01)

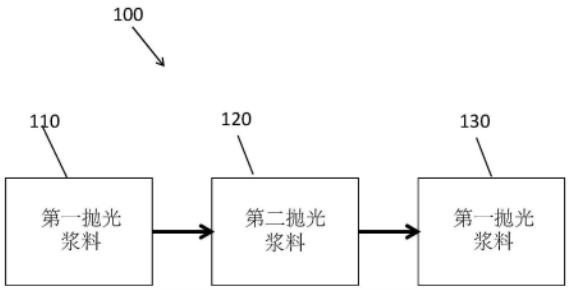
权利要求书1页 说明书7页 附图10页

(54)发明名称

用于抛光半导体衬底的方法

(57)摘要

公开用于抛光半导体衬底的方法。所述方法可涉及在抛光期间使第一及第二抛光浆料交替。所述第一及第二浆料各含有二氧化硅粒子,其中所述第一浆料的所述二氧化硅粒子含有比所述第二浆料的粒子更多的二氧化硅。通过在第一与第二抛光浆料之间交替,所述抛光方法可改进晶片平坦度。



CN 116265185 A

1.一种用于抛光半导体衬底的方法,所述半导体衬底具有前表面及大体上平行于所述前表面的背表面,所述方法包括:

在第一抛光步骤中,在存在第一抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触;

在第二抛光步骤中,在存在第二抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触,所述第二抛光步骤是在所述第一抛光步骤之后开始;及

在第三抛光步骤中,在存在所述第一抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触,所述第三抛光步骤是在所述第二抛光步骤之后开始。

2.根据权利要求1所述的方法,其包括在第四抛光步骤中,在存在所述第二抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触,所述第四抛光步骤是在所述第三抛光步骤之后开始。

3.根据权利要求2所述的方法,其包括在第五抛光步骤中,在存在所述第一抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触,所述第五抛光步骤是在所述第四抛光步骤之后开始。

4.根据权利要求3所述的方法,其包括在第六抛光步骤中,在存在所述第二抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触,所述第六抛光步骤是在所述第五抛光步骤之后开始。

5.根据权利要求1所述的方法,其中在每一抛光步骤中接触所述衬底的所述前表面的所述抛光垫是同一抛光垫。

6.根据权利要求1所述的方法,其中所述第一抛光浆料包括具有X_1 wt%的二氧化硅含量的二氧化硅粒子且所述第二抛光浆料包括具有X_2 wt%的二氧化硅含量的二氧化硅粒子,其中X_1大于X_2。

7.根据权利要求6所述的方法,其中X_1与X_2的比率是至少约15:1。

8.根据权利要求6所述的方法,其中X_1与X_2之间的差是至少约50wt%。

9.根据权利要求6所述的方法,其中所述第一浆料的所述二氧化硅粒子及所述第二浆料的所述二氧化硅粒子各被聚合物囊封。

10.根据权利要求1所述的方法,其中在抛光所述前表面时不抛光所述背表面,且其中从所述衬底的所述前表面移除至少约1μm的材料。

11.根据权利要求1所述的方法,其中所述衬底具有约200mm的直径。

12.根据权利要求1所述的方法,其中每一抛光浆料是胶体。

13.根据权利要求1所述的方法,其中在同一抛光设备上各执行所述第一抛光步骤、第二抛光步骤及第三抛光步骤。

14.根据权利要求13所述的方法,其中所述抛光设备是第二抛光设备,且在所述第一抛光步骤之前将所述衬底定位在第一抛光设备上,及在存在一或多种第二抛光设备浆料的情况下使所述衬底的所述前表面与第一抛光设备抛光垫接触,并将所述衬底从所述第一抛光设备转移到所述第二抛光设备。

15.根据权利要求14所述的方法,其进一步包括将所述衬底从所述第二抛光设备转移到第三抛光设备,所述方法包括在存在一或多种第三抛光设备浆料的情况下使所述衬底的所述前表面与第三抛光设备抛光垫接触。

用于抛光半导体衬底的方法

[0001] 相关申请案的交叉参考

[0002] 本申请案主张2021年12月17日申请的第63/291,085号美国临时专利申请案的权益,所述申请案的全文以引用的方式并入本文中。

技术领域

[0003] 本公开的领域涉及用于抛光半导体衬底的方法且特定来说,涉及减少经抛光半导体衬底的位点总指示读数(STIR)的方法。

背景技术

[0004] 半导体晶片用于生产半导体装置,例如集成电路(IC)芯片、绝缘体上硅(SOI)晶片及射频SOI(RF-SOI)晶片。通常,半导体晶片的粗糙表面需要进一步经处理以具有满足用于半导体装置(例如IC芯片、SOI晶片及RF-SOI晶片)的生产的严格参数的特性。

[0005] 通常,抛光半导体晶片的表面以改进表面特性,包含多晶层粗糙度及微缺陷。一种用以抛光半导体晶片的方法被称为化学机械抛光(CMP)。CMP工艺通常使用圆形抛光垫。在将浆料施加到垫时,旋转垫且使晶片与垫接触并压靠在垫上。然而,晶片可不均匀地接触垫,特别是朝向晶片边缘。此不均匀接触影响抛光之后的表面特性,其可引起晶片不令人满意或需要额外处理。例如,由于在垫与晶片之间的不均匀接触,晶片可以高速率变细。位点总指示读数(STIR)是对晶片平坦度的逐位点测量。单侧抛光方法通常导致朝向晶片边缘的不良STIR。

[0006] 需要用于制造半导体结构的方法,这些方法改进晶片平坦度。

[0007] 本章节意在向读者介绍可与本公开的各个方面相关的技术的各个方面,本公开的各个方面是在下文中进行描述及/或主张。相信本论述有助于向读者提供背景信息以促进更好地理解本公开的各个方面。因此,应理解,这些陈述应从这个角度来解读,而非作为对现有技术的承认。

发明内容

[0008] 本公开的一个方面涉及一种用于抛光半导体衬底的方法,所述半导体衬底具有前表面及大体上平行于所述前表面的背表面。在第一抛光步骤中,在存在第一抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触。在第二抛光步骤中,在存在第二抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触。所述第二抛光步骤是在所述第一抛光步骤之后开始。在第三抛光步骤中,在存在所述第一抛光浆料的情况下使所述衬底的所述前表面与抛光垫接触。所述第三抛光步骤是在所述第二抛光步骤之后开始。

[0009] 存在关于本公开的上述方面所指出的特征的各种改善。其它特征也可并入本公开的上述方面中。这些改善及额外特征可个别地或以任何组合存在。例如,下文关于本公开的所说明实施例中的任一者所论述的各个特征可单独地或以任何组合并入到本公开的上述方面中的任一者中。

附图说明

[0010] 图1是用于抛光半导体结构的方法的实施例的框图；

[0011] 图2是用于抛光半导体结构的方法的另一实施例的框图；

[0012] 图3是用于抛光半导体结构的方法的另一实施例的框图；

[0013] 图4是晶片抛光系统的实施例的示意图；

[0014] 图5是展示处理半导体晶片的方法的实施例的流程图；

[0015] 图6是用于在多个衬底抛光设备上抛光半导体结构的方法的实施例的框图；

[0016] 图7是展示在使用单一浆料时的晶片边缘移除轮廓的图表；

[0017] 图8是展示通过本公开的方法的实施例及常规方法的晶片边缘移除的图表；

[0018] 图9展示根据实例1处理的衬底的STIR及ECURV的盒形图；及

[0019] 图10展示根据实例1处理的衬底的STIR及ECURV的机率图。

[0020] 贯穿附图，对应参考字符指示对应部件。

具体实施方式

[0021] 本申请案主张2021年12月17日申请的第63/291,085号美国临时专利申请案的权益，所述申请案的全文以引用的方式并入本文中。

[0022] 本公开提供的内容涉及用于抛光半导体衬底的方法。可根据本文中所描述的方法抛光的衬底的实例包含硅衬底，例如单晶硅半导体衬底。在一些实施例中，所述衬底是分层衬底，例如其中具有单晶硅层的衬底。单晶硅半导体衬底可用来制备电子装置，例如集成电路(IC)芯片、绝缘体上硅(SOI)晶片及射频SOI(RF-SOI)晶片。在其中衬底用来生产SOI晶片的实施例中，可按照第10,128,146号美国专利中所描述的工艺制造SOI晶片。所述衬底可具有适于所属领域的技术人员使用的任何直径，包含例如200mm、300mm、大于300mm或甚至450mm直径的晶片。在一些实施例中，被抛光衬底的直径是200mm。

[0023] 现在参考本申请案的图1，展示本公开的抛光方法100的实施例。方法100涉及抛光衬底的前表面以实现所期望表面粗糙度。抛光步骤可为单侧抛光(即，不抛光背表面)，此对于处理200mm衬底来说是典型的。单侧抛光可将晶片的表面粗糙度降低到小于约2.0 Å，如通过原子力显微镜(AFM)在约10μm×约10μm到约100μm×约100μm的扫描大小下测量。在约10μm×约10μm到约100μm×100μm的扫描大小下，单侧抛光可甚至将表面粗糙度降低到小于约1.5 Å或小于约1.2 Å。单侧抛光可导致从衬底的前表面移除至少约1μm的材料，此对于其中执行单一抛光步骤的200mm衬底处理来说是典型的。

[0024] 可通过例如化学机械平坦化(CMP)实现单侧抛光。CMP通常涉及将晶片浸入磨蚀浆料中且通过聚合物垫抛光晶片。通过化学及机械手段的结合，可使晶片的表面光滑。通常，执行抛光直到实现化学及热稳定状态且直到晶片已实现它们的目标形状及平坦度。

[0025] 可从莱玛特(Lapmaster)SFT(例如，日本千代田区(Chiyoda-Ku)LGP-708)获得用于单侧抛光的合适抛光机。根据本公开的实施例，用于单侧抛光的垫是绒面革型垫(也被称为聚氨酯泡沫垫)，例如来自富士美(Fujimi)(日本清濑(Kiyoso))的SURFIN垫、来自千代田KK(日本大阪(Osaka))的CIEGAL垫或来自罗门哈斯(Rohm and Haas)的SPM垫。也可使用聚氨酯浸渍的聚乙烯垫，例如可从罗门哈斯获得的SUBA垫。

[0026] 单侧抛光100可进行至少60秒或甚至至少120秒、至少180秒或至少240秒或更长时

间。浆料流动速率可在从约100ml/min到约1,000ml/min的范围内且垫压力可在从约75g/cm^2到约125g/cm^2的范围内;然而,应理解,在不脱离本公开的范围的情况下,可使用其它抛光时间、垫压力及浆料流动速率。

[0027] 参考图1,抛光方法涉及第一抛光步骤110,其中在存在第一抛光浆料的情况下使衬底的前表面与抛光垫接触。在第二步骤120中,在存在第二抛光浆料的情况下使衬底的前表面与抛光垫接触(即,第二步骤是在第一步骤后,因为第二抛光步骤是在第一抛光浆料的流动已停止之后开始或与其同时开始)。在第三抛光步骤130中,在存在第一抛光浆料的情况下使衬底的前表面与抛光垫接触(即,第三抛光步骤是在执行第二抛光步骤之后开始)。

[0028] 在一些实施例中,第一及第二抛光浆料中的每一者是包含胶体硅粒子的多分散浆料。第一浆料包含具有X_1 wt%的二氧化硅含量的二氧化硅粒子且第二浆料包括具有X_2 wt%的二氧化硅含量的二氧化硅粒子。X_1大于X_2。第一及第二浆料的二氧化硅粒子可为无定形二氧化硅且大体上是球状的。可通过用聚合物个别地囊封每一浆料的粒子来改变(即,第一与第二浆料之间)粒子的二氧化硅含量,其中囊封的程度(即,聚合物的厚度)在两种浆料之间有所不同。聚合物降低粒子集内的二氧化硅含量。在一些实施例中,X_1与X_2的比率是至少约2:1或甚至至少约3:1、至少约5:1、至少约10:1或甚至至少约15:1。X_1与X_2之间的差(即,X_1减去X_2)可为约5wt%、至少约10wt%、最少约25wt%或至少约50wt%。

[0029] 在一些实施例中,第一浆料的二氧化硅粒子个别地被聚合物囊封。被聚合物囊封的二氧化硅粒子可包括至少约50wt%的二氧化硅或至少约60wt%、至少约70wt%、从约50wt%到约95wt%、从约60wt%到约95wt%或从约70wt%到约90wt%的二氧化硅。

[0030] 在一些实施例中,第二抛光浆料的二氧化硅粒子也个别地囊封在聚合物中。第二抛光浆料的二氧化硅粒子包含小于约25wt%的二氧化硅,或如在其它实施例中,小于约15wt%、小于约10wt%、从约1wt%到约25wt%、从约1wt%到约15wt%或从约1wt%到约10wt%的二氧化硅。

[0031] 用于囊封第一及/或第二抛光浆料的二氧化硅粒子的聚合物可为在衬底抛光且特定来说硅晶片抛光领域中常规上使用的聚合物中的任一者。聚合物可为水溶性聚合物,例如纤维素、取代纤维素、改性淀粉或黄原胶。

[0032] 第一及第二抛光浆料中的每一者的二氧化硅粒子具有平均粒子大小。两种浆料粒子的平均直径可小于约100nm、小于约50nm、从约10nm到约50nm、从约20nm到约40nm或从约30nm到约40nm。在一些实施例中,第一抛光浆料的粒子的平均直径是约30nm及/或第二抛光浆料的粒子的平均直径是约35nm。

[0033] 每一抛光浆料通常是多分散胶体,其中固相二氧化硅粒子在液相中分散。合适液相包含水溶液。所述浆料可包含用来抛光单晶硅晶片的抛光浆料的典型额外成分。

[0034] 在三个抛光步骤110、120、130中的每一者中,使用相应的第一或第二浆料,而不将其它浆料递送到抛光垫(即,仅使用第一或第二浆料)。每一浆料可与其它流体(例如去离子水、苛性碱(例如,KOH))及/或树脂(例如,非离子型聚环氧乙烷聚合物(例如,可从杜邦(特拉华州威尔明顿市(Wilmington,DE))获得的POLYOX))一起递送到垫。

[0035] 在完成单侧抛光之后,可冲洗及干燥晶片。另外,晶片可承受湿台或旋转清洁。湿台清洁可包含使晶片与SC-1清洁溶液(即,氢氧化铵及过氧化氢)接触,任选地,在升高温度(例如,约50℃到约80℃)下接触。旋转清洁包含与HF溶液及臭氧水接触且可在室温下执行。

[0036] 在一些实施例中，作为单侧抛光的部分执行额外抛光步骤。例如且如图2中所展示，在第三抛光步骤130之后开始的第四抛光步骤140中，在存在第二抛光浆料的情况下使衬底的前表面与抛光垫接触。

[0037] 在图3中展示抛光方法100的另一实施例。除第一110、第二120、第三130及第四140抛光步骤外，在第四抛光步骤140之后开始的第五抛光步骤150中，在存在第一抛光浆料的情况下使衬底的前表面与抛光垫接触。然后，在第五抛光步骤150之后开始的第六抛光步骤160中，在存在第二抛光浆料的情况下使衬底的前表面与抛光垫接触。

[0038] 上文所描述的抛光步骤通常可包含一定量的重叠(例如，在关闭第一浆料的同时开始施加第二抛光浆料)。然而，通常每一步骤涉及一段时间，其中仅将相应浆料引入到抛光垫(例如，在第一抛光步骤中是第一浆料而非第二浆料)。

[0039] 上文所描述的抛光步骤通常利用用来接触硅衬底的前表面的同一抛光垫来执行。所述抛光步骤是在同一抛光设备上实行。

[0040] 在一些实施例中，除上文所引用的本公开的实施例的抛光方法100外，还可在额外步骤中及/或在额外抛光设备上处理半导体结构。例如，可在具有第一抛光设备202A、第二抛光设备202B及第三抛光设备202C的抛光系统200(图4)中抛光衬底。虽然在集成系统200中展示每一设备202A、202B、202C，但是设备202A、202B、202C中的任一者可为独立单元。虽然展示及描述三个设备202A、202B、202C，但是抛光系统200可包含更多或更少设备。

[0041] 如图5中所展示，每一衬底抛光设备202A、202B、202C包含安装在可枢转机台206上的抛光垫204及用于将半导体衬底100安装在抛光垫204上的具有可旋转头210的衬底安装装置208。环211促进相对于抛光垫204定位衬底100。在合适实施例中，衬底抛光设备202可包含任何数目个抛光垫204、衬底安装装置208及环211。在所说明实施例中，每一衬底抛光设备202包含两个衬底安装装置208。衬底安装装置208固持衬底100且在衬底100及抛光垫204两者旋转时使衬底100与抛光垫204接触。抛光垫204通过磨蚀且用抛光浆料214抛光晶片100的前表面212，抛光浆料214施加到抛光垫204的表面216。

[0042] 在所说明实施例中，每一衬底抛光设备202包含用于分散抛光浆料214的喷嘴218。每一设备202可包含用于将多个浆料或液体分散到抛光垫204的多个喷嘴。额外地或另外，在抛光工艺期间可从任何单一喷嘴218分散不同浆料214。

[0043] 在抛光期间，存在抛光浆料214，同时使衬底的前表面与抛光垫接触以帮助抛光衬底100的前表面212。当抛光垫204被压在衬底100上时，抛光垫204使浆料214抵靠衬底100的前表面212工作以同时且均匀地从衬底100的前表面212移除材料并帮助改进衬底100的总体光滑度。随着衬底100的前表面212被抛光，通过浆料214的磨蚀作用移除硅且在表面212上产生一些轻微的损伤。

[0044] 图6是用于通过使用图4中所展示的系统200或类似系统来抛光半导体衬底的实例方法20的流程图。方法20通常包含将衬底100(图5)定位在第一晶片抛光设备202A(图4)上以进行初始“粗糙”抛光50。可在第一晶片抛光设备202A上抛光衬底100达适于磨蚀衬底100的一部分及/或实现所期望平滑度的任何时间量。在一些实施例中，在第一晶片抛光设备202A上抛光衬底100使得厚度减小达在约1μm与10μm之间或从6μm到7μm的范围内的量。因此，减少衬底100的翘曲及/或弯曲。

[0045] 在实例实施例中，将衬底100从第一抛光设备202A转移到第二抛光设备202B以进

行额外抛光，例如上文所描述的单侧抛光方法100(例如，图1、图2或图3的方法100)。如上文所描述，在抛光方法100的一些实施例中，在第二晶片抛光设备202B上抛光衬底100使得厚度减小达在约1μm与10μm之间或从约3μm到约4μm的范围内的量。可在第二抛光设备202B上抛光衬底100达适于磨蚀衬底100的一部分及/或实现所期望平滑度的任何时间量。

[0046] 在抛光方法20中，在第二设备202B上完成抛光之后，将衬底100转移到第三抛光设备202C。在第三抛光设备202C上，在衬底100的最终“接触”或“闪光”抛光期间，将抛光浆料施加到抛光垫204以改进亚微米粗糙度且基本上消除残留在衬底100的表面212上的微小缺陷。最终抛光还维持衬底平坦度，同时赋予衬底100的表面212平滑的镜面光洁度，此对于经抛光晶片来说是典型的且是许多装置制造商所期望的。这种类型的最终抛光通常从衬底100的表面212移除小于约1μm的材料或在约0.25μm与约0.5μm之间的材料。

[0047] 与用于抛光衬底的常规方法相比较，本公开的方法具有几个优点。通过在第一与第二抛光浆料之间交替，抛光方法可改进晶片平坦度，例如STIR测量。平坦度的改进减少晶片的返工及报废。在一些实施例中，第一及第二浆料各含有二氧化硅粒子，其中第一浆料的二氧化硅粒子含有比第二浆料的粒子更多的二氧化硅。这允许第一浆料成为相对地移除更多材料的“粗糙浆料”，而第二浆料是为边缘滚降控制而定制。使所述浆料交替可改进平坦度，而不会使边缘滚降降级。

[0048] 实例

[0049] 以下实例进一步说明本公开的工艺。这些实例不应被视为具限制性意义。实例1：抛光浆料顺序的效果

[0050] 图7展示用于用含有被聚合物囊封的胶体二氧化硅的不同抛光浆料进行单侧抛光的两组单晶硅晶片(200 mm)的晶片边缘移除轮廓(正规化厚度)。浆料1含有被去离子水稀释的胶体二氧化硅(纳尔科公司(Nalco)DVSTS029)。抛光浆料还包含KOH及POLYOX。被聚合物囊封的二氧化硅粒子包含约80 wt％的二氧化硅(其余部分是聚合物)且具有约30 nm的平均粒子直径。

[0051] 也用被去离子水稀释的具有约35 nm的平均粒子大小的胶体二氧化硅浆料(Glanzox-3950)(“浆料2”)对第二组硅晶片(200 mm)进行单侧抛光。抛光浆料还包含KOH及POLYOX。被聚合物囊封的二氧化硅粒子包含约5 wt％的二氧化硅(其余部分是聚合物)。

[0052] 如图7中所展示，浆料1更具磨蚀性且移除更多材料。第二浆料导致改进的边缘滚降。

[0053] 根据以下配方(“POR”)，用胶体二氧化硅浆料对第三组硅晶片(200 mm)进行单侧抛光：

[0054]

步骤	1	2	3	4	5	6	7	8	9
时间	2	10	42	40	46	23	20	4	13
压力	0	46	46	46	46	15	15	0	0
去离子水	200	200	200	200	200	600	600	600	600
PolyOx	0	0	0	0	0	0	0	0	600
-浆料 1-	-35-	-35-	-15-	0	0	0	0	0	0
KOH	0	125	215	100	0	0	0	0	0
-浆料 2-	0	0	-10-	-10-	-10-	-10-	-10-	0	0

[0055] 表1:用浆料1接着用浆料2的抛光配方

[0056] 根据以下配方(“新”),用胶体二氧化硅浆料对第四组硅晶片(200 mm)进行单侧抛光:

[0057]

步骤	1	2	3	4	5	6	7	8	9	10	11
时间	2	10	25	10	25	10	25	33	43	4	13

[0058]

压力	0	46	46	46	46	46	30	30	15	0	0
去离子水	200	240	100	240	100	240	100	300	600	600	600
PolyOx	0	0	0	0	0	0	0	0	0	0	600
-浆料 1-	-35-	-15-	0	-15-	0	-15-	0	0	0	0	0
KOH	0	75	215	75	25	75	215	0	0	0	0
-浆料 2-	0	0	-10-	0	-10-	0	-10-	-10-	-10-	0	0

[0059] 表2:交替用浆料1及浆料2的抛光配方

[0060] 如图8中所展示,其中使浆料1及浆料2交替的方法导致改进的平坦度及改进的边

缘滚降。图9展示新方法(“测试”)与其中未使浆料交替的方法(“POR”)的STIR及ECURV(边缘滚降偏差)的盒形图。如图9中所展示,其中使浆料交替的方法展现改进的STIR。图10展示STIR及ECURV(边缘滚降偏差)的机率图。如图10中所展示,其中使浆料交替的方法展现改进的STIR及ECURV。

[0061] 如本文中所使用,当结合尺寸、浓度、温度或其它物理或化学性质或特性的范围使用时,术语“约”、“基本上”、“本质上”及“近似”意指涵盖可存在于所述性质或特性范围的上限及/或下限中的变动,包含例如由舍入、测量方法论或其它统计变动引起的变动。

[0062] 在介绍本公开的元件或其(若干)实施例时,“一(a)”、“一(an)”、“所述(the)”及“所述(said)”意在表示存在所述元件中的一或多者。术语“包括”、“包含”、“含有”及“具有”意在包含性的且意味着可存在除所列元件之外的额外元件。使用指示特定定向的术语(例如,“顶部”、“底部”、“侧”等)是为了便于描述且无需所描述物品的任何特定定向。

[0063] 由于在不脱离本公开的范围的情况下,可对以上结构及方法进行各种改变,希望以上描述中所含及(若干)附图中所展示的所有内容应被解释为说明性的而非限制性的。

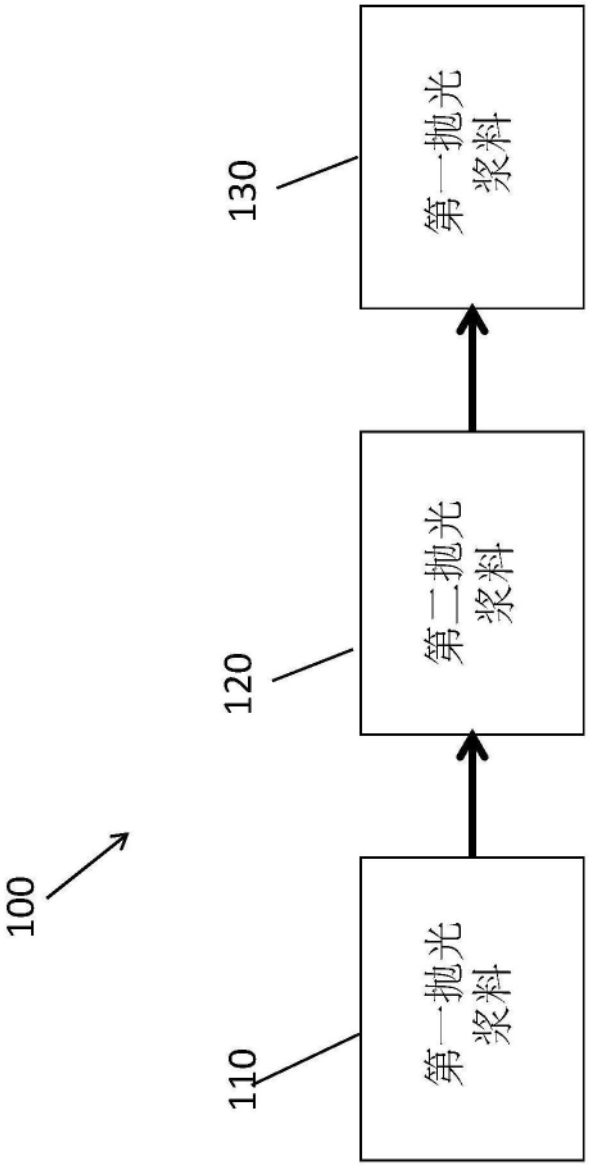


图1

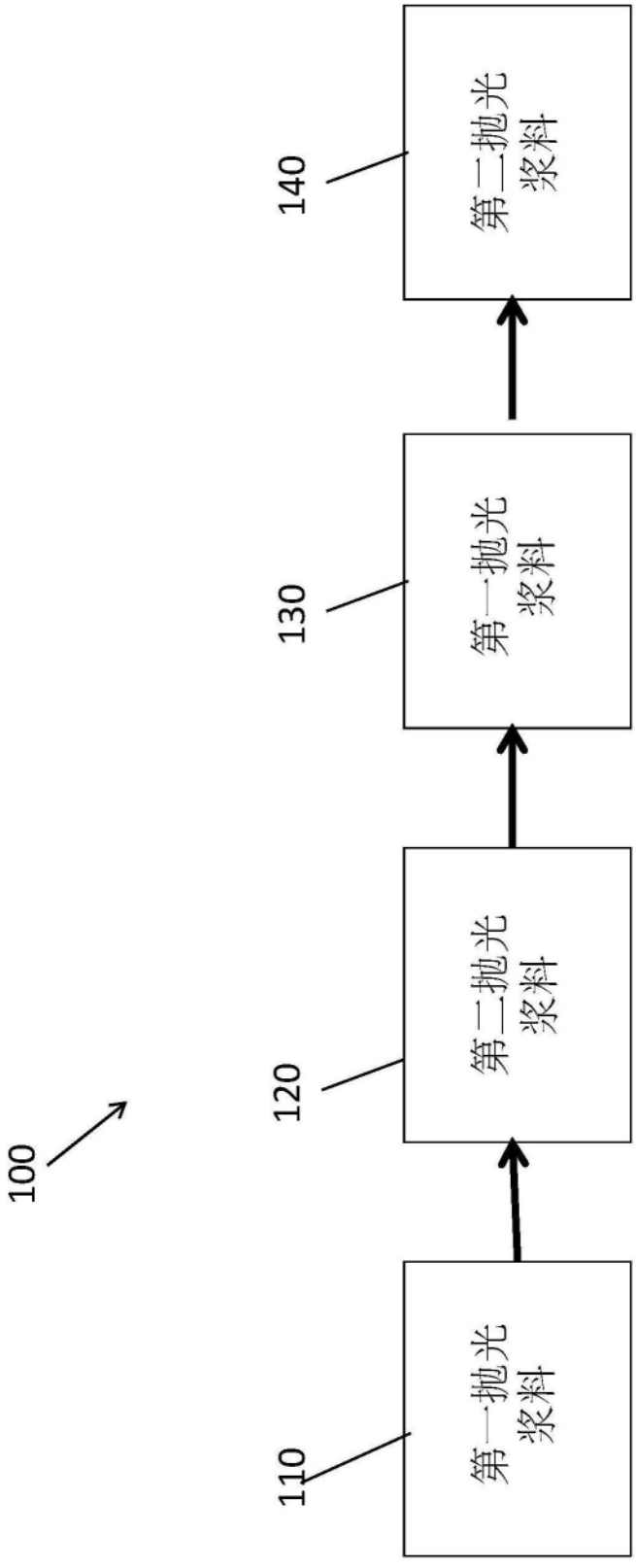


图2

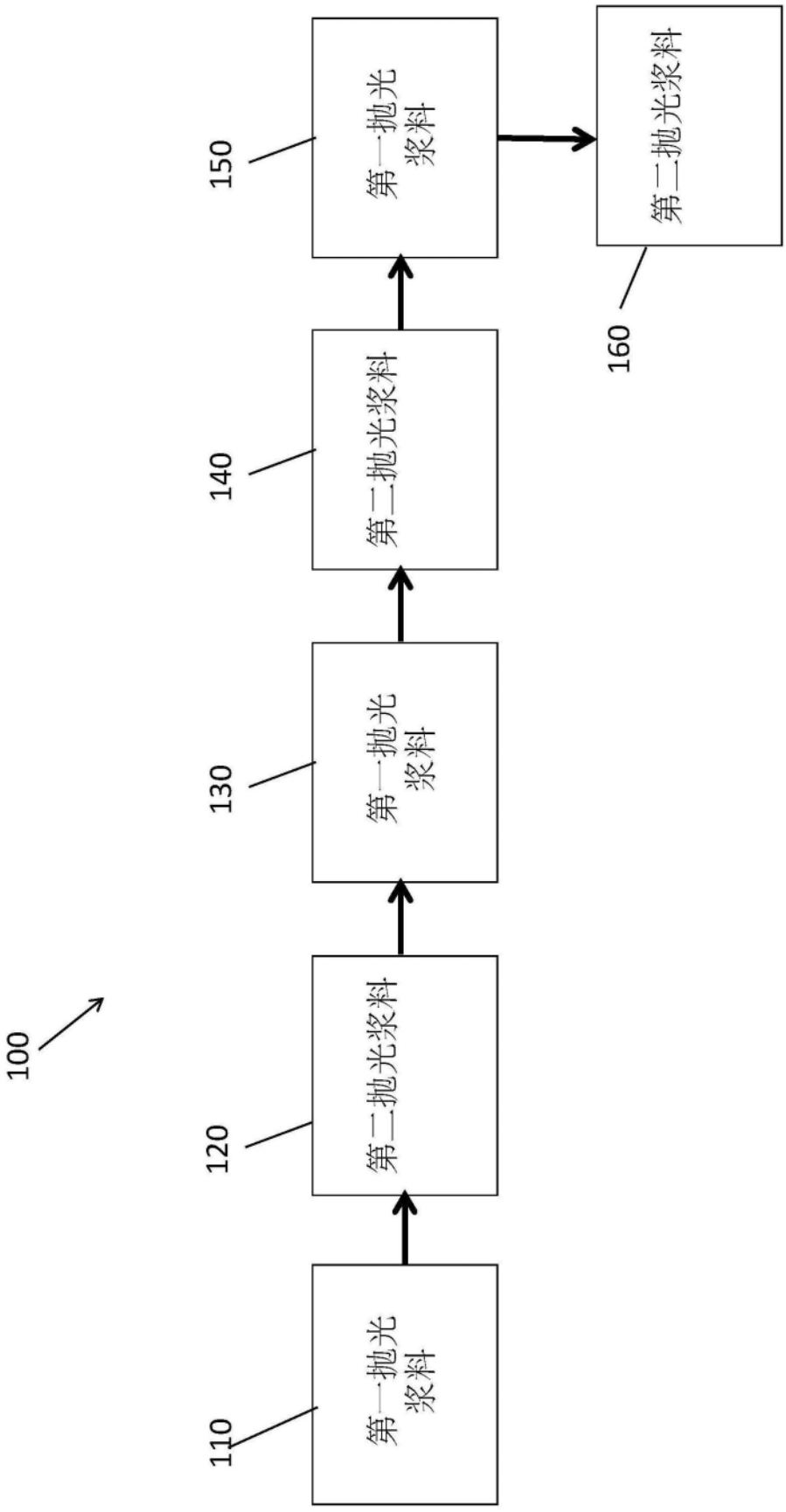

100
110
第一抛光浆料
120
第二抛光浆料
130
第一抛光浆料
140
第二抛光浆料
150
第一抛光浆料
160
第二抛光浆料

图3

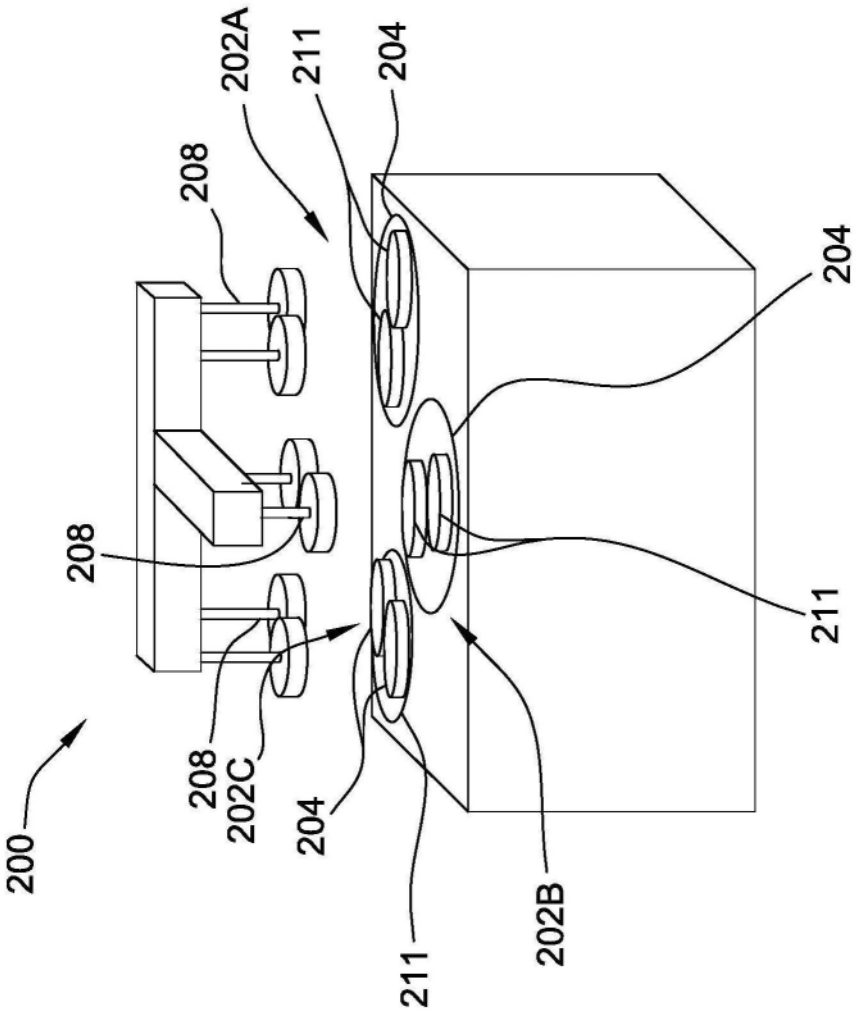


图4

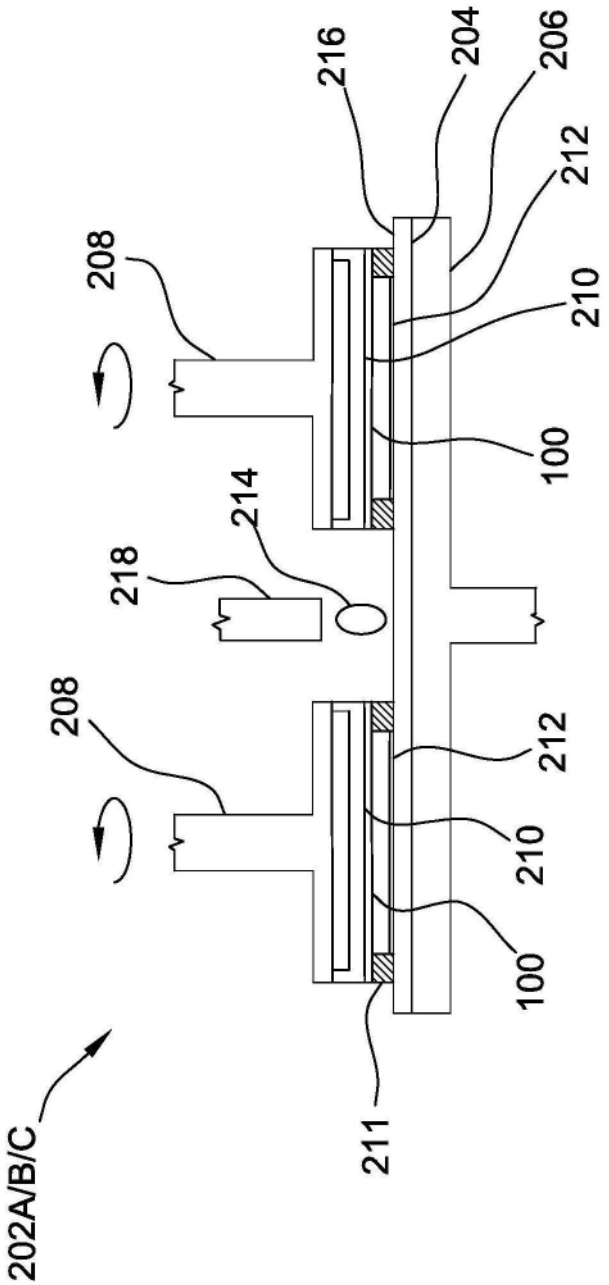


图5

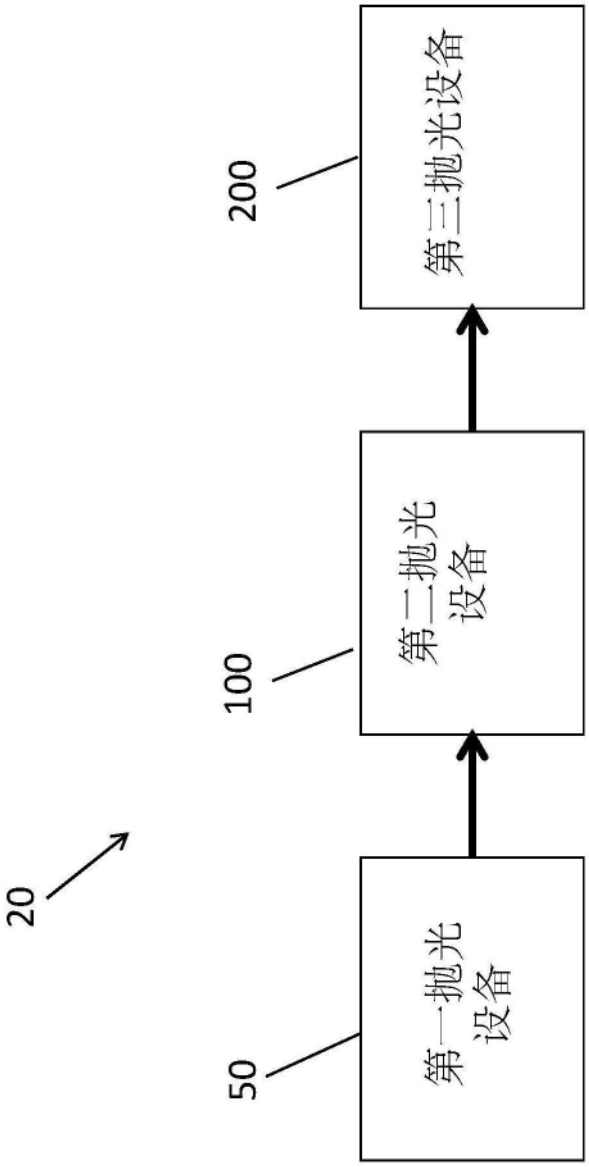


图6

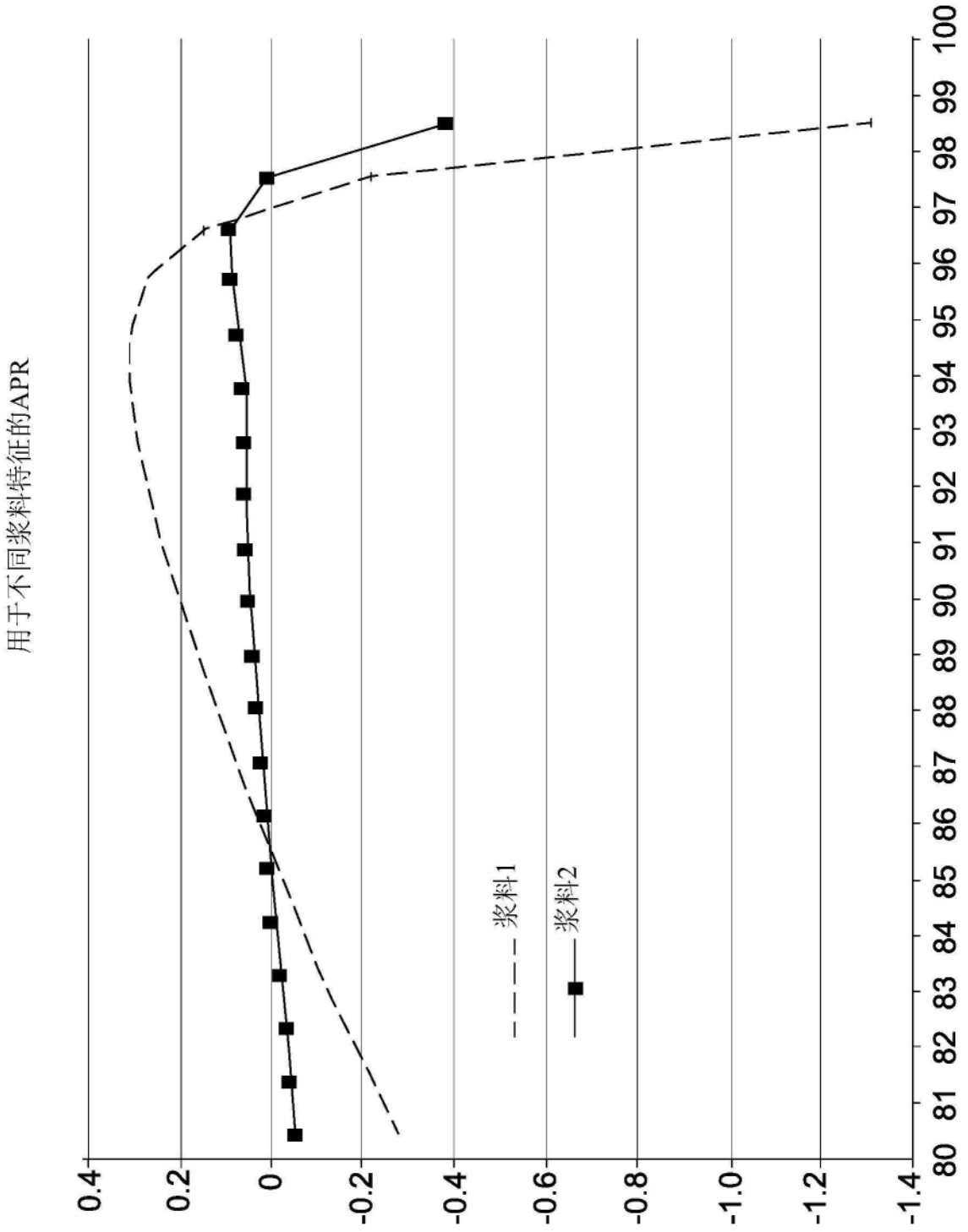

用于不同浆料特征的APR
0.4
0.2
0
-0.2
-0.4
-0.6
-0.8
-1.0
-1.2
-1.4
80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100
浆料1
浆料2

图7

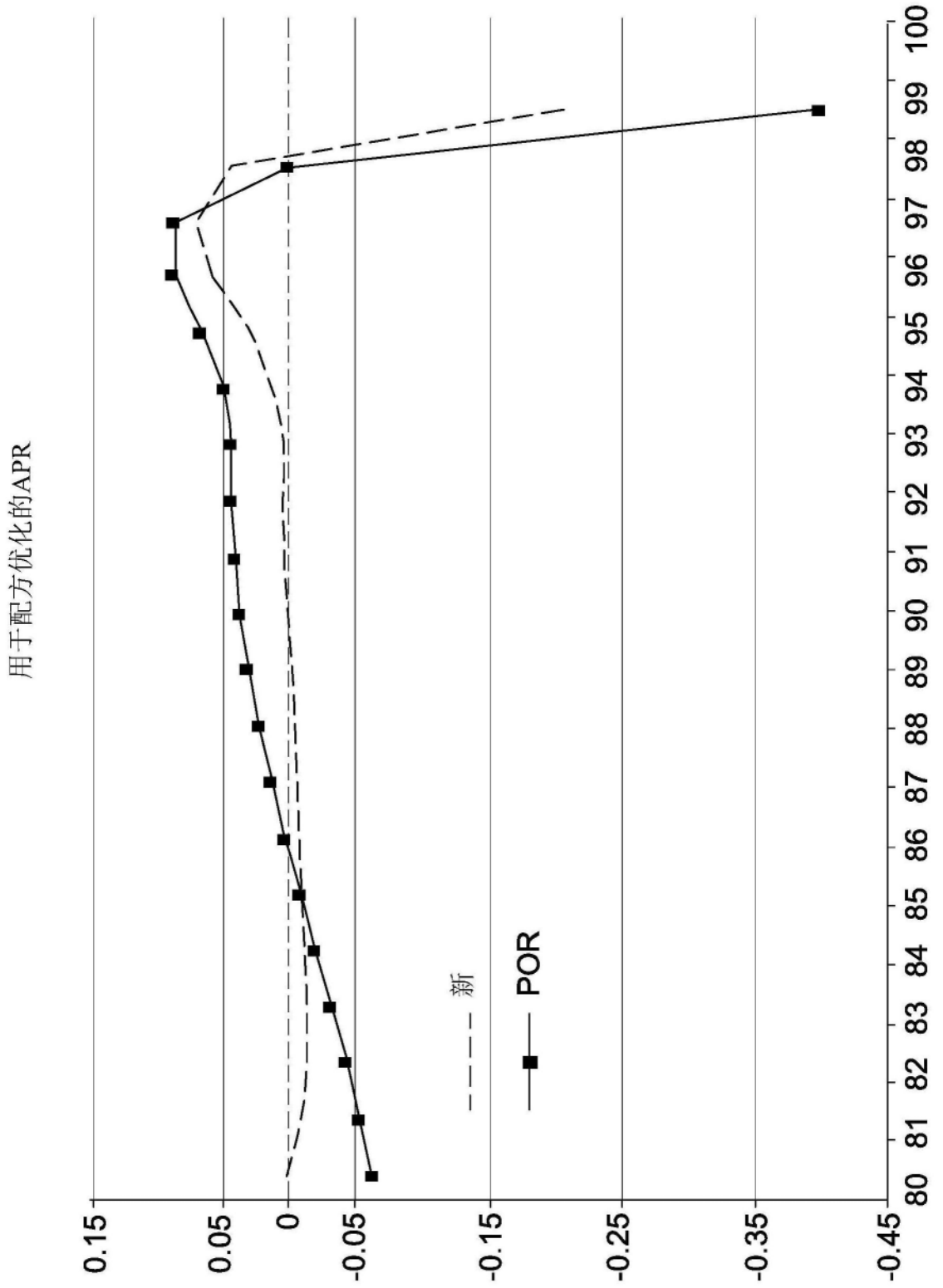

用于配方优化的APR
0.15
0.05
0
-0.05
-0.15
-0.25
-0.35
-0.45
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
新
POR

图8

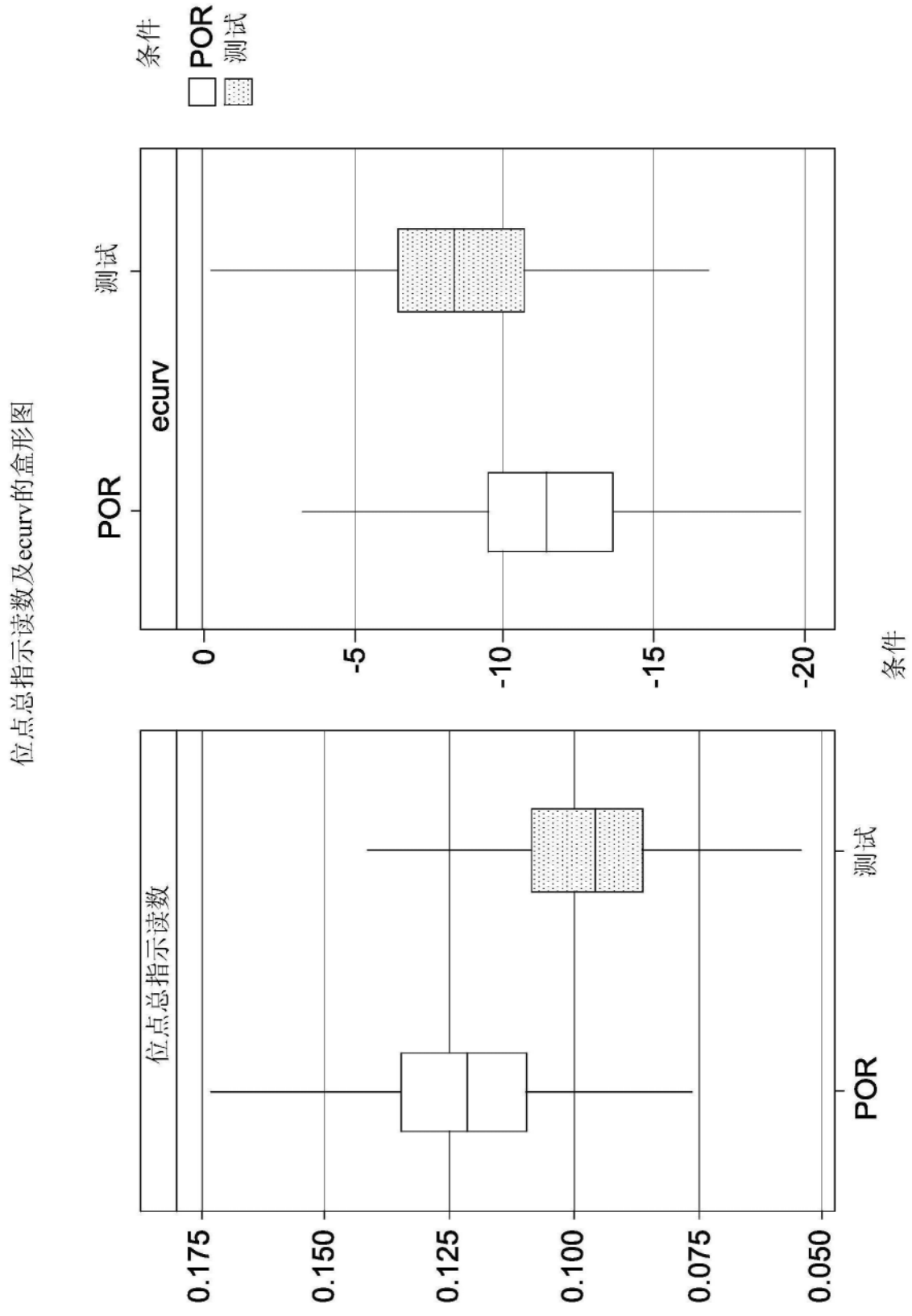

位点总指示读数及ecurv的盒形图
条件
POR
测试
ecurv
0
-5
-10
-15
-20
位点总指示读数
0.175
0.150
0.125
0.100
0.075
0.050
条件

图9

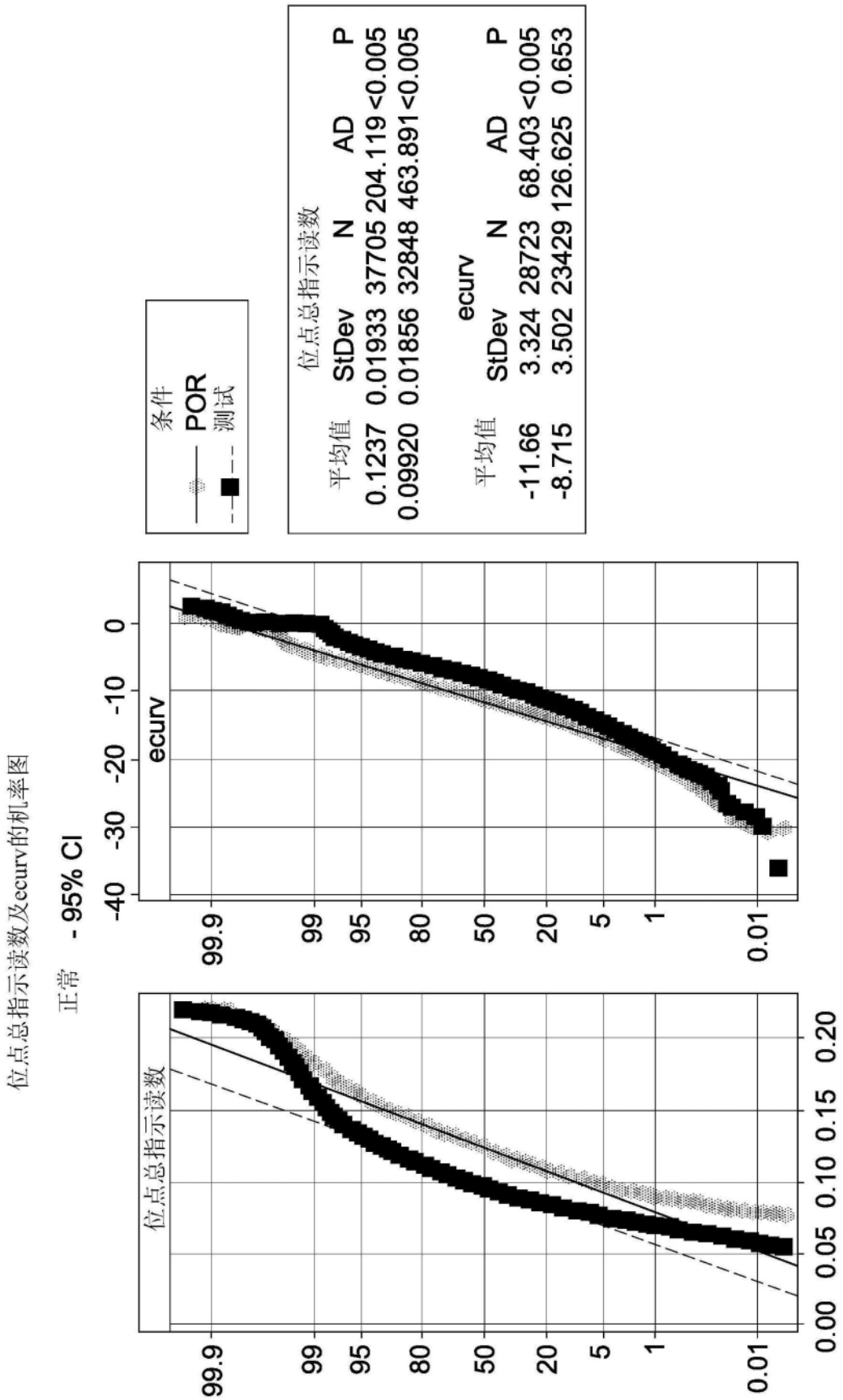

位点总指示读数及ecurv的机率图
正常 - 95% CI
条件
POR
测试
位点总指示读数
平均值 StDev N AD P
0.1237 0.01933 37705 204.119 <0.005
0.09920 0.01856 32848 463.891 <0.005
ecurv
平均值 StDev N AD P
-11.66 3.324 28723 68.403 <0.005
-8.715 3.502 23429 126.625 0.653
ecurv
位点总指示读数
99.9
99
95
80
50
20
5
1
0.01
-40 -30 -20 -10 0
0.00 0.05 0.10 0.15 0.20

图10