

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 10 月 29 日(29.10.2015)



(10) 国際公開番号

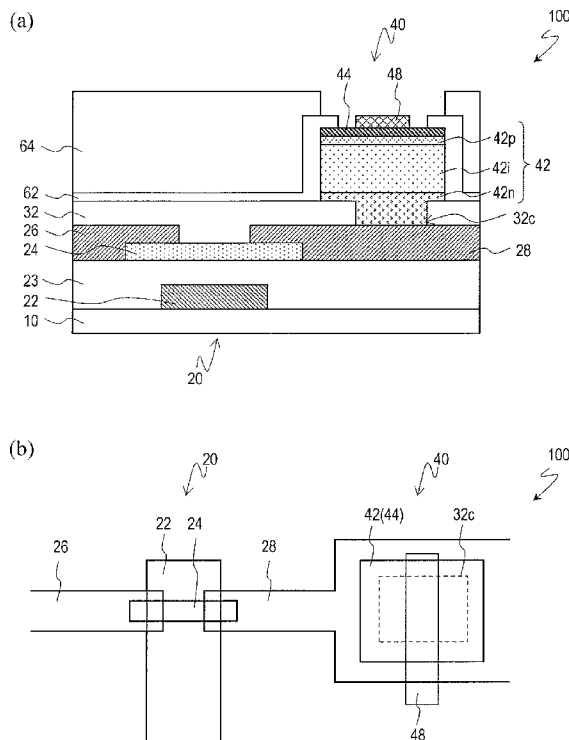
WO 2015/163288 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H01L 29/786 (2006.01)
G01T 1/20 (2006.01) H01L 31/10 (2006.01)
G01T 7/00 (2006.01) H04N 5/32 (2006.01)
H01L 21/336 (2006.01) H04N 5/369 (2011.01)
- (21) 国際出願番号: PCT/JP2015/061998
- (22) 国際出願日: 2015 年 4 月 20 日(20.04.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-087350 2014 年 4 月 21 日(21.04.2014) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 富安 一秀(TOMIYASU Kazuhide).
- (74) 代理人: 奥田 誠司(OKUDA Seiji); 〒5410041 大阪府大阪市中央区北浜一丁目 8 番 1 6 号 大阪証券取引所ビル 1 0 階 奥田国際特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: LIGHT DETECTION DEVICE

(54) 発明の名称: 光検出装置



(57) Abstract: The purpose of the present invention is to suppress restrictions on the aperture ratio of a light detection device having a photodiode and a TFT, and improve manufacturing yield. A light detection device (100) comprises: a substrate (10); a TFT (20) supported by the substrate and having a semiconductor layer (24), a source electrode (26), a drain electrode (28), and a gate electrode (22); an insulation layer (32) covering the TFT; and a photodiode (40) disposed on the insulation layer and having a semiconductor laminated structure (42) and an upper electrode (44), the insulation layer has an opening (32c) leading to the drain electrode, the semiconductor laminated structure is in direct contact with the drain electrode within the opening, and electrically connected to the drain electrode, and when viewed in the direction of the normal to the substrate, the opening is situated inside the semiconductor laminated structure, and the semiconductor laminated structure does not overlap the semiconductor layer.

(57) 要約: 本発明は、フォトダイオードとTFTとを有する光検出装置の開口率が制限されることを抑制し、かつ、製造歩留まりを向上させることを目的とする。光検出装置(100)は、基板(10)と、基板に支持された、半導体層(24)、ソース電極(26)、ドレイン電極(28)およびゲート電極(22)を有するTFT(20)と、TFTを覆う絶縁層(32)と、絶縁層上に配置された、半導体積層構造(42)および上部電極(44)を有するフォトダイオード(40)とを有し、絶縁層は、ドレイン電極に至る開口部(32c)を有し、半導体積層構造は、開口部内でドレイン電極と直接接触し、ドレイン

電極に電氣的に接続され、基板の法線方向から見たとき、開口部は半導体積層構造の内側にあり、半導体積層構造は半導体層と重ならない。

WO 2015/163288 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：光検出装置

技術分野

[0001] 本発明は、フォトダイオードおよび薄膜トランジスタを有する光検出装置に関する。

背景技術

[0002] 光を電荷に変換する（光電変換素子として機能する）フォトダイオードと、スイッチング素子として機能する薄膜トランジスタ（TFT）とがマトリクス状に配置された、フラットパネル型の光検出装置は、イメージセンサーやフォトセンサーとして広く用いられている。光検出装置は、放射線を光に変換する波長変換層（例えばシンチレーター）をさらに有することで、放射線検出装置（例えばX線撮像表示装置）としても広く用いられている。

[0003] 特許文献1は、フォトダイオードとTFTとを備えたフォトセンサーを開示している。特許文献2は、光電変換素子として機能するMIS型センサーとTFTとを備えた光電変換装置を開示している。

先行技術文献

特許文献

[0004] 特許文献1：特開2008-283113号公報

特許文献2：特開2003-158253号公報

発明の概要

発明が解決しようとする課題

[0005] 特許文献1の図1および図2または図7および図8のフォトセンサーにおいて、フォトダイオードは、TFTのドレイン電極上に形成された絶縁層の開口部の内側に設けられ、フォトダイオードの面積はドレイン電極の面積よりも小さい。従って、フォトダイオードの面積が制限されるので、特許文献1のフォトセンサーの開口率は制限され得る。また、フォトダイオードを開口部の内側に作製する工程において高い精度が要求されるので、製造歩留ま

りが低下し得る。

[0006] 特許文献2の図1の光電変換装置においては、光電変換素子が、絶縁層を介してTFTに重なって設けられている。従って、光電変換素子の面積は、特許文献1のフォトダイオードの面積のように制限されないので、特許文献2の図1の光電変換装置の開口率は制限されない。しかしながら、本発明者の検討によると、特許文献2の図1の光電変換装置は、製造歩留りが低下することがあった。詳細は後述する。

[0007] 本発明は、上記の問題を解決するためになされたものであり、フォトダイオードとTFTとを有する光検出装置の開口率が制限されることを抑制し、かつ、製造歩留まりを向上させることを目的とする。

課題を解決するための手段

[0008] 本発明の実施形態による光検出装置は、基板と、前記基板に支持された、半導体層、ソース電極、ドレイン電極およびゲート電極を有するTFTと、前記TFTを覆う少なくとも1つの絶縁層と、前記少なくとも1つの絶縁層上に配置された、半導体積層構造および上部電極を有するフォトダイオードとを有し、前記少なくとも1つの絶縁層は、前記ドレイン電極に至る開口部を有し、前記半導体積層構造は、前記開口部内で前記ドレイン電極と直接接触し、前記ドレイン電極に電氣的に接続され、前記基板の法線方向から見たとき、前記開口部は前記半導体積層構造の内側にあり、前記半導体積層構造は前記半導体層と重ならない。

[0009] ある実施形態において、前記少なくとも1つの絶縁層は、二酸化珪素を含む。

[0010] ある実施形態において、前記TFTは、前記半導体層と前記ソース電極および前記ドレイン電極との間に、前記半導体層のチャネル領域と接する絶縁保護層をさらに有する。

[0011] ある実施形態において、前記半導体層は、酸化物半導体を含む。

[0012] ある実施形態において、前記酸化物半導体は、 $In-Ga-Zn-O$ 系の半導体を含む。

[0013] ある実施形態において、前記 $In-Ga-Zn-O$ 系の半導体は、結晶質部分を含む。

発明の効果

[0014] 本発明の実施形態によると、フォトダイオードと T F T とを有する光検出装置の開口率が制限されることが抑制され、かつ、製造歩留まりが向上する。

図面の簡単な説明

[0015] [図1] (a) は、本発明の実施形態による光検出装置 100 の模式的な断面図であり、(b) は光検出装置 100 の模式的な平面図である。

[図2] (a) ~ (e) は、それぞれ、本発明の実施形態による光検出装置 100 の製造方法の一例を説明するための模式的な断面図である。

[図3] (a) ~ (c) は、それぞれ、本発明の実施形態による光検出装置 100 の製造方法の一例を説明するための模式的な断面図である。

[図4] 本発明の他の実施形態による光検出装置 110 の模式的な断面図である。

[図5] 本発明のさらに他の実施形態による光検出装置 120 の模式的な断面図である。

[図6] 比較例の光検出装置 200 の模式的な断面図である。

[図7] (a) は、比較例の光検出装置 200 の半導体積層構造 82 の表面を走査型電子顕微鏡 (SEM) で観察した SEM 写真であり、(b) は、比較例の光検出装置 200 の半導体積層構造 82 の断面の SEM 写真である。

発明を実施するための形態

[0016] まず、本発明者が見出した、特許文献 2 の図 1 の光電変換装置において、製造歩留りが低下する原因を説明する。

[0017] 特許文献 2 の図 1 は、T F T と、T F T 上に設けられた層間絶縁層と、層間絶縁層を介して T F T に重なる光電変換素子とを有する光電変換装置を開示している。本発明者は、特許文献 2 の図 1 の光電変換装置の製造歩留りが低下することがあることを見出した。

[0018] 製造歩留りが低下する原因の１つは、光電変換素子の半導体層が形成される工程において、層間絶縁層に接する光電変換素子の半導体層に膜浮きおよび／または膜剥がれが発生することであることが分かった。膜浮きおよび／または膜剥がれは、窒化珪素（ SiN_x ）を含む層間絶縁層と接する半導体層において、特に多く発生する傾向があった。一般に、窒化珪素を含む層間絶縁層には、水素が多く含まれ、水素が層間絶縁層と接する半導体層の膜浮きまたは膜剥がれの原因になり得る。

[0019] 特許文献２の図１の光電変換装置の製造歩留りが低下する他の原因の１つは、ＴＦＴの半導体層（活性層）が、層間絶縁層を介して光電変換素子の半導体層と重なって配置されることにより、ＴＦＴの半導体層のバックチャネル領域の電位が、光電変換素子の半導体層の電位の影響を受けて、変動し得ることであることが分かった。ＴＦＴの半導体層の電位が変動することにより、ＴＦＴの特性にばらつきが生じるので、特許文献２の図１の光電変換装置の製造歩留りが低下する場合があった。

[0020] なお、これらの説明は、本発明者の考察であり、本発明を限定するものではない。

[0021] 以下で、図面を参照して、本発明の実施形態による光検出装置を説明する。実施形態による光検出装置は、例えば、フラットパネル型であり、例えば、フォトセンサー、イメージセンサー、または放射線検出装置（Ｘ線撮像表示装置）である。ただし、本発明は以下で例示する実施形態に限られない。なお、以下の図面において、実質的に同じ機能を有する構成要素は共通の参照符号で示し、その説明を省略することがある。

[0022] 図１に、本発明の実施形態による光検出装置１００の模式的な断面図および平面図を示す。図１（ａ）は、光検出装置１００の模式的な断面図であり、図１（ｂ）は、光検出装置１００の模式的な平面図である。

[0023] 図１（ａ）に示すように、光検出装置１００は、基板１０と、基板１０に支持されたＴＦＴ２０と、ＴＦＴ２０を覆う絶縁層３２と、絶縁層３２上に配置されたフォトダイオード４０とを有する。ＴＦＴ２０は、基板１０に支

持された、半導体層 24 と、ゲート電極 22 と、ソース電極 26 と、ドレイン電極 28 とを有し、フォトダイオード 40 は、半導体積層構造 42 と上部電極 44 とを有する。光検出装置 100 の T F T 20 は、ボトムゲート型の T F T である。絶縁層 32 は、ドレイン電極 28 に至る開口部 32 c を有する。半導体積層構造 42 は、開口部 32 c 内でドレイン電極 28 と直接接触し、ドレイン電極 28 に電氣的に接続される。図 1 (b) は、基板 10 の法線方向から見た、光検出装置 100 の平面図である。図 1 (b) に示すように、開口部 32 c は、基板 10 の法線方向から見たとき、半導体積層構造 42 の内側にある。開口部 32 c は、例えば、絶縁層 32 の開口部のうち、絶縁層 32 とドレイン電極 28 とが接する箇所によって画定される。図 1 (b) に示すように、半導体積層構造 42 は、基板 10 の法線方向から見たとき、半導体層 24 と重ならない。

[0024] 光検出装置 100 において、開口部 32 c が半導体積層構造 42 の内側にあるので、すなわち、半導体積層構造 42 が開口部 32 c の外側にあるので、半導体積層構造 42 は開口部 32 c より大きい面積を有する。光検出装置 100 の開口率は、開口部 32 c によって制限されない。

[0025] 光検出装置 100 において、ドレイン電極 28 および半導体積層構造 42 は、互いに直接接触して電氣的に接続しているので、ドレイン電極 28 と半導体積層構造 42 との間に他の導電層（たとえば電極）を設ける必要がなく、製造工程を増やす必要がない。さらに、半導体積層構造 42 を開口部 32 c の内側に形成する必要がない。光検出装置 100 は、製造歩留りの低下が抑制され得る。

[0026] 光検出装置 100 において、半導体積層構造 42 が半導体層 24 と重ならないので、半導体層 24 のバックチャネル領域の電位の変動が抑制され得る。光検出装置 100 は、T F T 20 の特性のばらつきが低減されるので、製造歩留りが向上し得る。少なくとも、半導体積層構造 42 は、基板 10 の法線方向から見たとき、半導体層 24 のチャネル領域と重ならないことが好ましい。半導体積層構造 42 は、基板 10 の法線方向から見たとき、半導体層

24の全部と重ならないことが好ましい。

[0027] 光検出装置100の製造歩留りをさらに向上させるためには、絶縁層32が二酸化珪素(SiO_2)を含むことが好ましい。絶縁層32は、例えば、二酸化珪素、酸化窒化珪素(SiO_xN_y , $x > y$)、または、窒化酸化珪素(SiN_xO_y , $x > y$)から形成されることが好ましい。絶縁層32は、二酸化珪素のみから形成されることがより好ましい。絶縁層32が二酸化珪素を含むことにより、半導体積層構造42を形成する工程における膜浮きおよび／または膜剥がれの発生が抑制され、光検出装置100の製造歩留りが向上し得る。

[0028] 図1(b)に示すように、基板10の法線方向から見たとき、半導体積層構造42は、ドレイン電極28の内側に設けられている。ただし、本発明の実施形態による光検出装置はこれに限られない。例えば、基板10の法線方向から見たとき、ドレイン電極28のフォトダイオード領域(ドレイン電極28のうち半導体積層構造42の下に位置する領域)が、半導体積層構造42の内側にあってもよい。

[0029] TFT20は、ゲート電極22と半導体層24との間にゲート絶縁膜23をさらに有する。フォトダイオード40は、例えば、上部電極44上にバイアス電極48をさらに有する。光検出装置100は、例えば、絶縁層32およびフォトダイオード40の上に、パッシベーション膜62および平坦化膜64をさらに有する。

[0030] 光検出装置100は、例えば、マトリクス状に配置されたTFT20およびフォトダイオード40を有し、それぞれのフォトダイオード40は1つのTFT20と接続されている。光検出装置100が有する複数の画素のそれぞれは、フォトダイオード40を含む。フォトダイオード40は、半導体積層構造42に照射された光を電荷(電子または正孔)に変換する。バイアス電極48とドレイン電極28との間に、半導体積層構造42が逆バイアス状態となるように電圧を印加しておく、半導体積層構造42に照射された光は、空乏層内で励起された電荷に変換される。フォトダイオード40によっ

て生成された電荷は、フォトダイオード40に接続されたTFT20がゲート電極22に供給される信号によりオン状態とされることで、ソース電極26を介して外部に取り出される。このようにして、光検出装置100は、半導体積層構造42に照射された光の照射量を電流量に変換し、電気信号または画像として出力する。

[0031] 光検出装置100は、フォトダイオード40の上方に、放射線（例えばX線）を光に変換する波長変換層（不図示）をさらに有してもよい。波長変換層は、例えばシンチレータ（例えばCsIを含む）を含む。波長変換層をさらに有する光検出装置は、放射線検出装置（例えばX線撮像表示装置）として機能することができる。

[0032] フォトダイオード40が例えばPIN型のフォトダイオードである場合、半導体積層構造42は、n型半導体層42nと、p型半導体層42pと、これらの間に設けられたi型半導体層42iとが積層された構造である。ただし、半導体積層構造42は、図示された構造に限られない。半導体積層構造42は、p型半導体層42p、i型半導体層42iおよびn型半導体層42nが基板10側からこの順に積層された構造であってもよい。また、本発明の実施形態による光検出装置のフォトダイオード40は、PIN型に限られず、PN型でもよい。

[0033] 光検出装置100において、それぞれのフォトダイオード40は1つのTFT20と接続されているが、本発明の実施形態による光検出装置はこれに限られない。本発明の実施形態による光検出装置のフォトダイオード40のそれぞれは、複数のTFTと接続されていてもよい。本発明の実施形態による光検出装置100は、増幅回路（例えばソースフォロワ回路（ドレイン接地回路））をさらに有してもよい。画素ごとに3つのTFTを有する撮像装置は、例えば、特開2006-165530号公報に開示されている。

[0034] 本発明の実施形態による光検出装置100は、蓄積容量（CS）（不図示）をさらに有してもよい。本発明の実施形態による光検出装置のフォトダイオード40のそれぞれは、例えば、1つのTFTおよび1つの蓄積容量

と接続されていてもよい。画素ごとに、TFTとフォトダイオードと蓄積容量とを1つずつ有する電気光学装置は、例えば、特開2009-238813号公報（特許第5191259号公報）に開示されている。

[0035] 次に、図2および図3を参照して、光検出装置100の製造方法を説明する。図2(a)～図2(e)および図3(a)～図3(c)は、光検出装置100の製造工程を模式的に示す断面図である。

[0036] まず、図2(a)に示すように、基板10上にゲート電極22を形成する。

[0037] 基板10は、例えば、ガラス基板またはシリコン基板である。基板10は、耐熱性を有するプラスチックまたは樹脂から形成されていてもよい。基板10は、例えば、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルフォン(PES)、アクリル樹脂、またはポリイミドを用いて形成されていてもよい。

[0038] ゲート電極22は、例えば、アルミニウム(Al)、タングステン(W)、モリブデン(Mo)、タンタル(Ta)、クロム(Cr)、チタン(Ti)、銅(Cu)等の金属から形成される。ゲート電極22は、上記の金属を含む合金であってもよい。ゲート電極22は、上記の金属の窒化物を含んでもよい。ゲート電極22は、単層であってもよいし、複数の膜を積層した構造を有していてもよい。ゲート電極22の厚さは、例えば、50nm～300nmである。

[0039] ここでは、ゲート電極22は、例えば、アルミニウム(Al)およびチタン(Ti)の積層構造であり、ゲート電極22の厚さは、例えば300nmである。ここでは、例えば、アルミニウム(Al)およびチタン(Ti)の積層構造を有する導電膜をスパッタリング法で形成した後、フォトリソグラフィプロセスによって、レジストマスクを用いて導電膜を所定の形状(パターン)に加工することにより、ゲート電極22を形成する。

[0040] フォトリソグラフィプロセスにおいては、ドライエッチングまたはウェットエッチングを用いることができる。基板10の面積が大きい場合は、ドラ

イエッチングが好適に用いられ得る。異方性エッチングであるドライエッチングは、大きい面積のエッチング領域において、線幅を均一に処理することに適している。

[0041] 次に、図2(b)に示すように、ゲート電極22上にゲート絶縁膜23を形成する。

[0042] ゲート絶縁膜23は、例えば、二酸化珪素(SiO_2)、窒化珪素(SiN_x)、酸化窒化珪素(SiO_xN_y , $x > y$)、または、窒化酸化珪素(SiN_xO_y , $x > y$)を含む。ゲート絶縁膜23は、単層であってもよいし、複数の膜の積層構造であってもよい。例えば、ゲート絶縁膜23が2層の積層構造を有する場合には、基板10からの不純物等の拡散を防止するために、ゲート絶縁膜23の下層(基板10側の層)は、窒化珪素(SiN_x)または窒化酸化珪素(SiN_xO_y , $x > y$)等を用いて形成され、ゲート絶縁膜23の上層(半導体層24側の層)は、二酸化珪素(SiO_2)または酸化窒化珪素(SiO_xN_y , $x > y$)を用いて形成されることが好ましい。ゲート絶縁膜23の形成に用いる反応ガスに、希ガス(例えばアルゴン)を混合することによって、比較的低い温度で、緻密な絶縁膜を堆積することができる。緻密な絶縁膜は、ゲートリーク電流を低減させる効果を有し得る。

[0043] ここでは、例えば、下層として厚さ100nm~400nmの窒化珪素(SiN_x)膜を成膜し、その上に上層として厚さ50nm~100nmの二酸化珪素(SiO_2)膜を成膜することにより、積層構造を有するゲート絶縁膜23を形成する。ゲート絶縁膜23の下層として窒化珪素膜を形成する際には、例えば SiH_4 または NH_3 を反応ガスとして用いる。

[0044] 次に、図2(c)に示すように、ゲート絶縁膜23上に半導体層24を形成する。

[0045] 半導体層24は、例えば酸化物半導体を含む。酸化物半導体には、例えば、インジウム、ガリウム、亜鉛、および酸素を主成分とするIn-Ga-Zn-O系の半導体(以下、「In-Ga-Zn-O系半導体」と略する。)が含まれる。ここで、In-Ga-Zn-O系半導体は、In(インジウム

）、Ga（ガリウム）、Zn（亜鉛）の三元系酸化物であって、In、Ga およびZnの割合（組成比）は特に限定されず、例えばIn：Ga：Zn＝2：2：1、In：Ga：Zn＝1：1：1、In：Ga：Zn＝1：1：2等を含む。半導体層24は、例えば、InGaO₃(ZnO)₅を含んでもよい。

[0046] In-Ga-Zn-O系半導体層を有するTFTは、高い移動度（アモルファスシリコン（a-Si）TFTに比べ20倍超）および低いリーク電流（a-SiTFTに比べ100分の1未満）を有しているので、駆動TFTおよび画素TFTとして好適に用いられる。In-Ga-Zn-O系半導体層を有するTFTは、高い移動度を有するので、TFTの小型化を実現し得る。In-Ga-Zn-O系半導体層を有するTFTを用いれば、例えば、光検出装置の消費電力を大幅に削減することおよび／または光検出装置の解像度を向上させることが可能になる。

[0047] In-Ga-Zn-O系半導体は、アモルファス（非晶質）でもよいし、結晶質部分を含んでもよい。結晶質In-Ga-Zn-O系半導体としては、c軸が層面に概ね垂直に配向した結晶質In-Ga-Zn-O系半導体が好ましい。このようなIn-Ga-Zn-O系半導体の結晶構造は、例えば、特開2012-134475号公報に開示されている。参考のために、特開2012-134475号公報の開示内容の全てを本明細書に援用する。

[0048] 半導体層24は、In-Ga-Zn-O系半導体の代わりに、他の酸化物半導体を含んでいてもよい。例えばZn-O系半導体（ZnO）、In-Zn-O系半導体（IZO（登録商標））、Zn-Ti-O系半導体（ZTO）、Cd-Ge-O系半導体、Cd-Pb-O系半導体、CdO（酸化カドミウム）、Mg-Zn-O系半導体、In-Sn-Zn-O系半導体（例えばIn₂O₃-SnO₂-ZnO）、In-Ga-Sn-O系半導体などを含んでいてもよい。

[0049] Zn-O系半導体は、例えば、ZnOに不純物元素が何も添加されていないもの、または、ZnOに不純物が添加された半導体を含む。Zn-O系半

導体は、例えば、1族元素、13族元素、14族元素、15族元素または17族元素等のうち一種、または複数種の不純物元素が添加された半導体を含む。 $Zn-O$ 系半導体は、例えば、酸化マグネシウム亜鉛 ($Mg_xZn_{1-x}O$) または酸化カドミウム亜鉛 ($Cd_xZn_{1-x}O$) を含む。 $Zn-O$ 系半導体は、アモルファス（非晶質）でもよいし、多結晶でもよいし、非晶質状態および多結晶状態が混在する微結晶状態のものでもよい。

[0050] 半導体層24は、酸化物半導体の代わりに、他の半導体を含んでもよい。例えばアモルファスシリコン、多結晶シリコン、低温ポリシリコンなどを含んでもよい。

[0051] 半導体層24の厚さは、例えば、30nm~100nmである。ここでは、例えば、半導体をスパッタリング法により成膜した後、レジストマスクを用いたエッチングを含むフォトリソグラフィプロセスによって所定の形状（パターン）に加工することにより、半導体層24を形成する。

[0052] 次に、図2（d）に示すように、ソース電極26およびドレイン電極28を形成する。

[0053] ソース電極26およびドレイン電極28は、典型的には同じ膜から形成されるが、これに限られず、異なる膜から形成されてもよい。ソース電極26およびドレイン電極28は、それぞれ、例えば、金属または無機導電材料（例えば酸化物または窒化物）を含む。金属は、例えば、アルミニウム（Al）、タングステン（W）、モリブデン（Mo）、タンタル（Ta）、クロム（Cr）、チタン（Ti）、または銅（Cu）を含む。ソース電極26およびドレイン電極28は、それぞれ、上記の金属を含む合金であってもよい。ソース電極26およびドレイン電極28は、それぞれ、上記の金属の窒化物を含んでもよい。無機導電材料は、例えば、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO（登録商標））、酸化珪素を含むインジウム錫酸化物（ITSO）、酸化インジウム（ In_2O_3 ）、酸化錫（ SnO_2 ）、酸化亜鉛（ZnO）、または窒化チタン（TiN）を含む。ソース電極26およびドレイン電極28は、それぞれ、上記の無機導電材料の化合物から形

成されてもよい。ソース電極 26 およびドレイン電極 28 を形成する無機導電材料は、それぞれ、可視光透過性を有してもよい。ソース電極 26 およびドレイン電極 28 は、それぞれ、単層であってもよいし、複数の膜の積層構造を有していてもよい。ソース電極 26 およびドレイン電極 28 の厚さは、それぞれ、例えば、200 nm ~ 700 nm である。

[0054] ここでは、ソース電極 26 およびドレイン電極 28 は、それぞれ、例えば、Ti および Al の積層構造 (Ti / Al / Ti) を有する。ここでは、ソース電極 26 およびドレイン電極 28 は、それぞれ、例えば、スパッタ装置を用いて、Ti および Al を順に成膜した後、エッチング (ドライエッチングまたはウェットエッチング) を用いたフォトリソグラフィプロセスによって、所定の形状 (パターン) に加工することによって形成される。

[0055] 次に、図 2 (e) に示すように、TFT 20 上に絶縁層 32 を形成するとともに、ドレイン電極 28 に至る開口部 32c を形成する。

[0056] 絶縁層 32 は、例えば、二酸化珪素 (SiO_2)、酸化窒化珪素 (SiO_xN_y 、 $x > y$)、または、窒化酸化珪素 (SiN_xO_y 、 $x > y$) を含む。絶縁層 32 は、単層であってもよいし、複数の膜が積層された構造を有していてもよい。絶縁層 32 は、例えば、二酸化珪素から形成される。絶縁層 32 の厚さは、例えば 200 nm ~ 500 nm である。ここでは、絶縁層 32 は、例えば、基板 10 の全面に二酸化珪素を成膜した後、基板 10 の全面を加熱 (例えば 350 °C) することによって、形成される。開口部 32c は、例えば、絶縁層 32 が形成された後に行われる、レジストマスクを用いたエッチングを含むフォトリソグラフィプロセスによって形成される。

[0057] 次に、図 3 (a) に示すように、半導体積層構造 42 および上部電極 44 を形成する。半導体積層構造 42 は、例えば、n 型半導体層 42n と、p 型半導体層 42p と、これらの間に設けられた i 型半導体層 42i とが積層された構造である。

[0058] n 型半導体層 42n は、負の電荷を持つ電子がキャリアである半導体 (n 型半導体) から形成され、n 型半導体層 42n は、半導体積層構造 42 内で

n型キャリア（電子）の濃度が大きい領域（n⁺領域）を含む。n型半導体層42nは、例えばアモルファスシリコン（a-Si）により形成される。n型半導体層42nの厚さは、例えば20nm～100nmである。

[0059] p型半導体層42pは、正の電荷を持つ正孔がキャリアである半導体（p型半導体）から形成され、p型半導体層42pは、半導体積層構造42内でp型キャリア（正孔）の濃度が大きい領域（p⁺領域）を含む。p型半導体層42pは、例えばアモルファスシリコンにより形成される。p型半導体層42pの厚さは、例えば20nm～100nmである。

[0060] i型半導体層42iは、n型半導体層42nおよびp型半導体層42pよりも導電性の低い半導体層から形成され、例えば真性半導体から形成される。i型半導体層42iは、例えばアモルファスシリコンにより形成される。i型半導体層42iの厚さは、例えば1μm～1.5μmである。i型半導体層42iの厚さが大きいフォトダイオード40は、空乏層の厚さが大きいので、高い光電変換効率を有し得る。

[0061] また、p型半導体層42pは、例えば、イオンシャワードーピング方法またはイオン注入方法により、i型半導体層42iの端の領域（例えば上層部）にアクセプタ（例えば、i型半導体層42iがSiから形成される場合にはB）が注入されることにより、形成されてもよい。

[0062] 上部電極44は、例えば、透明導電材料（例えば、インジウム亜鉛酸化物（IZO（登録商標））またはインジウム錫酸化物（ITO））で形成される。

[0063] ここでは、例えば、n型半導体層42n、i型半導体層42i、および、p型半導体層42pのそれぞれを形成する材料を、この順でCVD法を用いて基板10の全面に成膜した後、インジウム亜鉛酸化物を、スパッタリング法によって半導体積層構造42が形成される領域を含む領域に成膜する。その後、フォトリソグラフィプロセスによって所定の形状（パターン）に加工することにより、半導体積層構造42および上部電極44を形成する。

[0064] この工程によって、開口部32c内で、ドレイン電極28および半導体積

層構造 4 2（例えば n 型半導体層 4 2 n）が直接接触し、互いに電氣的に接続される。

[0065] 次に、図 3（b）に示すように、パッシベーション膜 6 2 を形成する。

[0066] パッシベーション膜 6 2 は、例えば、TFT 2 0 の全面と、フォトダイオード 4 0 の側面の全部および上面の一部（端部）とを覆う。パッシベーション膜 6 2 は、例えば、窒化珪素、二酸化珪素、窒化酸化珪素、または酸化窒化珪素を含む。パッシベーション膜 6 2 は、単層であってもよいし、複数の膜が積層された構造を有していてもよい。パッシベーション膜 6 2 は、例えば、窒化珪素および二酸化珪素の積層構造（ $\text{SiN}_x/\text{SiO}_2$ ）であってもよい。ここでは、パッシベーション膜 6 2 は、例えば、CVD 法によって、TFT 2 0 の全面と、フォトダイオード 4 0 の側面および上面を覆うように絶縁性材料を成膜した後、フォトリソグラフィプロセスによって、フォトダイオード 4 0 の上面の一部を除去することによって、形成される。

[0067] 次に、図 3（c）に示すように、平坦化膜 6 4 およびバイアス電極 4 8 を形成する。

[0068] 平坦化膜 6 4 は、パッシベーション膜 6 2 上に形成される。平坦化膜 6 4 は、例えば、無機絶縁材料（例えば二酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素）または有機絶縁材料から形成される。平坦化膜 6 4 は、感光性樹脂から形成されてもよい。平坦化膜 6 4 は、例えば、CVD 法によって成膜した後、フォトリソグラフィプロセスによって所定の形状（パターン）に加工することによって、形成される。平坦化膜 6 4 を形成する材料として、感光性樹脂を用いると、フォトレジストを用いることなく、パターニングすることができる。

[0069] バイアス電極 4 8 は、上部電極 4 4 上に形成される。バイアス電極 4 8 は、例えば、Mo、Ti または Al 等から形成される。

[0070] 以上の工程により、光検出装置 1 0 0 が製造される。

[0071] 次に、図 4 を参照して、本発明の実施形態による他の光検出装置 1 1 0 を説明する。図 4 は、光検出装置 1 1 0 の模式的な断面図である。

[0072] 図4に示すように、光検出装置110は、半導体層24とソース電極26およびドレイン電極28との間に、半導体層24のチャネル領域24cと接する絶縁保護層25をさらに有する点において、光検出装置100と異なる。光検出装置110は、絶縁保護層25をさらに有する点を除いて、光検出装置100と同じであってよい。

[0073] 光検出装置100のTFT20をチャネルエッチング型、光検出装置110のTFT20をエッチングストップ型ということがある。TFTのソース電極およびドレイン電極は、半導体層上に形成された導電膜をエッチングすることによって形成される。チャネルエッチング型のTFTにおいては、このエッチング工程において半導体層の表面部分もエッチングされる。エッチングストップ型のTFTは、半導体層のチャネル領域上に絶縁膜を有するので、この絶縁膜がソース電極およびドレイン電極を形成するエッチング工程においてエッチストップとして機能する。

[0074] 光検出装置110の絶縁保護層25は、ソース電極26およびドレイン電極28を形成する際に、半導体層24に対するエッチストップとして機能し得る。光検出装置110は、絶縁保護層25を有することにより、ソース電極26およびドレイン電極28を形成する工程において、半導体層24が受けるダメージが軽減される。光検出装置110は、TFT20の特性のばらつきが低減されるので、優れた製造歩留りを実現し得る。絶縁保護層25は、例えば、二酸化珪素(SiO_2)、窒化珪素(SiN_x)、酸化窒化珪素(SiO_xN_y 、 $x > y$)、または、窒化酸化珪素(SiN_xO_y 、 $x > y$)を含む。絶縁保護層25は、単層であってもよいし、複数の膜の積層構造であってもよい。絶縁保護層25の厚さは、例えば、50nm~200nmである。

[0075] 光検出装置110において、開口部32cが半導体積層構造42の内側にあるので、すなわち、半導体積層構造42が開口部32cの外側にあるので、半導体積層構造42は開口部32cより大きい面積を有する。光検出装置110の開口率は、開口部32cによって制限されない。光検出装置110において、ドレイン電極28および半導体積層構造42は、互いに直接接触

して電氣的に接続しているので、ドレイン電極 28 と半導体積層構造 42 との間に他の導電層（たとえば電極）を設ける必要がなく、製造工程を増やす必要がない。さらに、半導体積層構造 42 を開口部 32c の内側に形成する必要がない。光検出装置 110 は、製造歩留りの低下が抑制され得る。光検出装置 110 において、半導体積層構造 42 が半導体層 24 と重ならないので、半導体層 24 のバックチャネル領域の電位の変動が抑制され得る。光検出装置 110 は、TFT 20 の特性のばらつきが低減されるので、製造歩留りが向上し得る。

[0076] 光検出装置 110 の製造方法は、絶縁保護層 25 の製造工程を除いて、光検出装置 100 の製造方法と同じであってよい。

[0077] 次に、図 5 を参照して、本発明の実施形態によるさらに他の光検出装置 120 を説明する。図 5 は、光検出装置 120 の模式的な断面図である。

[0078] 図 5 に示すように、光検出装置 120 は、TFT 20t がトップゲート型の TFT である点において、光検出装置 100 と異なる。光検出装置 120 は、TFT 20t がトップゲート型である点を除いて、光検出装置 100 と同じであってよい。

[0079] TFT 20t は、基板 10 に支持された、半導体層 24 と、ゲート電極 22 と、ソース電極 26 と、ドレイン電極 28 とを有する。TFT 20t は、ソース電極 26 およびドレイン電極 28 とゲート電極 22 との間にゲート絶縁膜 23 をさらに有する。絶縁層 32 およびゲート絶縁膜 23 は、ドレイン電極 28 に至る開口部 32c を有する。

[0080] 光検出装置 120 において、開口部 32c が半導体積層構造 42 の内側にあるので、すなわち、半導体積層構造 42 が開口部 32c の外側にあるので、半導体積層構造 42 は開口部 32c より大きい面積を有する。光検出装置 120 の開口率は、開口部 32c によって制限されない。光検出装置 120 において、ドレイン電極 28 および半導体積層構造 42 は、互いに直接接触して電氣的に接続しているので、ドレイン電極 28 と半導体積層構造 42 との間に他の導電層（たとえば電極）を設ける必要がなく、製造工程を増やす

必要がない。さらに、半導体積層構造 4 2 を開口部 3 2 c の内側に形成する必要がない。光検出装置 1 2 0 は、製造歩留りの低下が抑制され得る。光検出装置 1 2 0 において、半導体積層構造 4 2 が半導体層 2 4 と重ならないので、半導体層 2 4 のバックチャネル領域の電位の変動が抑制され得る。光検出装置 1 2 0 は、T F T 2 0 t の特性のばらつきが低減されるので、製造歩留りが向上し得る。

[0081] 光検出装置 1 2 0 の製造方法は、T F T 2 0 t の製造工程を除いて、光検出装置 1 0 0 の製造方法と同じであってよい。

[0082] 光検出装置 1 2 0 は、例えば、チャネルエッチング型である。ただし、本発明の実施形態による光検出装置は、これに限られない。光検出装置 1 2 0 は、半導体層 2 4 とソース電極 2 6 およびドレイン電極 2 8 との間に、半導体層 2 4 のチャネル領域 2 4 c と接する絶縁保護層（不図示）をさらに有してもよい（エッチングストップ型であってもよい）。絶縁保護層は、例えば、光検出装置 1 1 0 が有する絶縁保護層 2 5 と同じであってよい。絶縁保護層は、ソース電極 2 6 およびドレイン電極 2 8 を形成する工程において、半導体層 2 4 が受けるダメージを軽減し得る。絶縁保護層を有する光検出装置は、T F T の特性のばらつきが低減されるので、優れた製造歩留りを実現し得る。

[0083] 次に、図 6 を参照して、比較例の光検出装置 2 0 0 を説明する。図 6 は、光検出装置 2 0 0 の模式的な断面図である。以下の説明において、上述した光検出装置 1 0 0 の構成要素と実質的に同じ機能を有する構成要素は共通の参照符号で示し、その説明を省略する。

[0084] 比較例の光検出装置 2 0 0 は、図 6 に示すように、フォトダイオード 8 0 の半導体積層構造 8 2 が、絶縁層 3 2 を介して、T F T 2 0 の半導体層 2 4 と重なる点において、光検出装置 1 0 0 と異なる。加えて、光検出装置 2 0 0 の絶縁層 3 2 は、窒化珪素（ SiN_x ）から形成されている。半導体積層構造 8 2 は、例えば、n 型半導体層 8 2 n と、p 型半導体層 8 2 p と、これらの間に設けられた i 型半導体層 8 2 i とが積層された構造である。

[0085] 図7(a)に、光検出装置200の半導体積層構造82の表面をSEMで観察したSEM像を示し、図7(b)に、光検出装置200の半導体積層構造82の断面のSEM像を示す。半導体積層構造82が絶縁層32を介してTFT20と重なるので、比較例の光検出装置200の開口率が制限されることは抑制され得る。しかしながら、窒化珪素から形成される絶縁層32と接する半導体積層構造82において、図7(a)および図7(b)に示すように、膜浮きおよび／または膜剥がれが生じた。また、半導体積層構造82が絶縁層32を介してTFT20と重なることにより、TFT20の半導体層24のバックチャネル領域の電位に変動が生じ、TFT20の特性にばらつきが生じた。

[0086] これに対して、本発明の実施形態による光検出装置においては、これらの問題の発生が抑制される。半導体積層構造42が半導体層24と重ならないので、半導体層24のバックチャネル領域の電位の変動が抑制され、TFT20の特性のばらつきが低減される。さらに、絶縁層32が二酸化珪素を含むことにより、絶縁層32に含まれる水素の量が低減されるので、半導体積層構造42の膜浮きおよび／または膜剥がれの発生が抑制される。従って、本発明の実施形態による光検出装置は、優れた製造歩留りを実現し得る。

産業上の利用可能性

[0087] 本発明の実施形態による光検出装置は、例えば、フラットパネル型のX線検出装置やイメージセンサー等、種々の光および／または放射線を検出する装置（センサーデバイス）として用いられる。本発明の実施形態による光検出装置は、医療分野に限られず、例えば、空港等における手荷物検査等の非破壊検査にも用いられ得る。

符号の説明

[0088] 100、110、120、200 光検出装置

10 基板

20、20t TFT

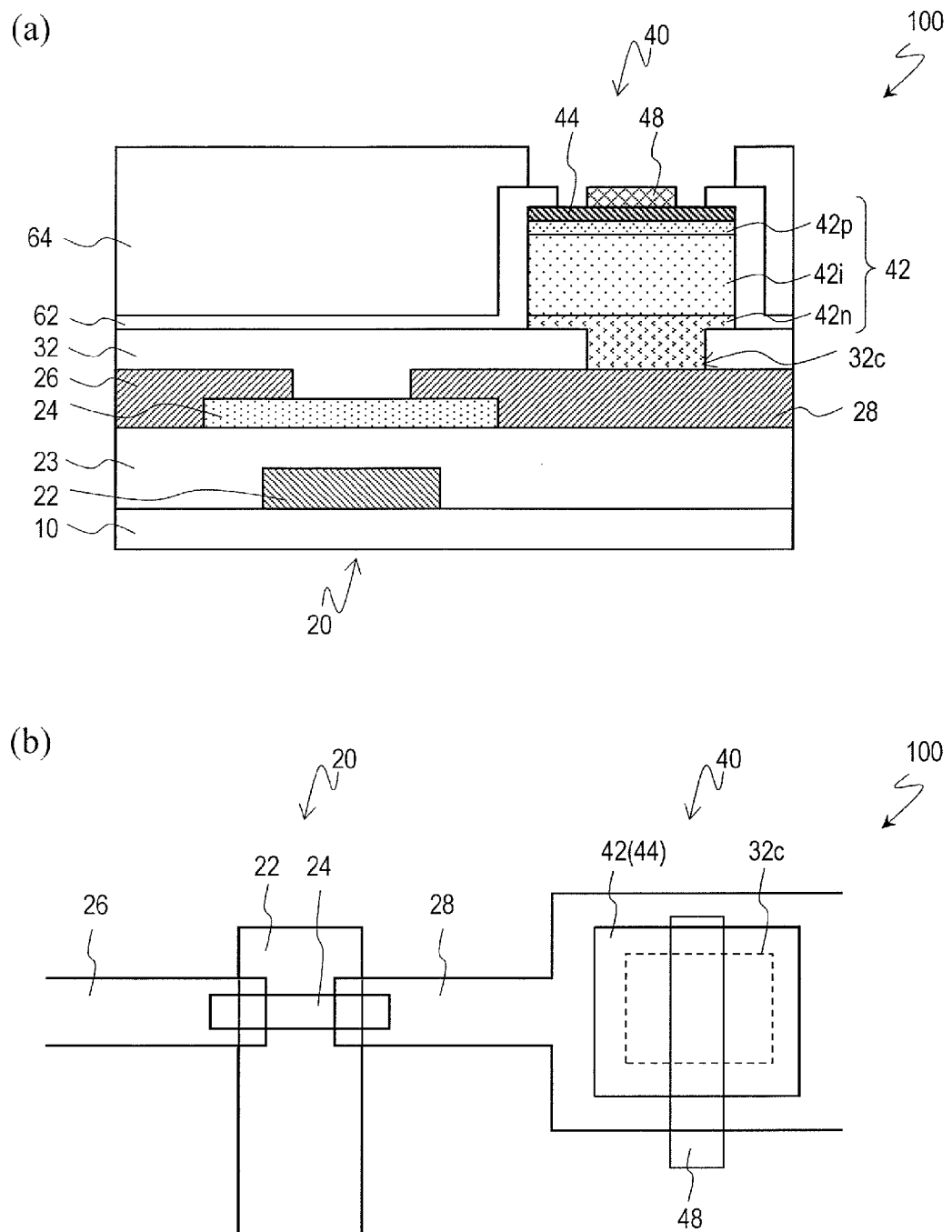
22 ゲート電極

- 2 3 ゲート絶縁膜
- 2 4 半導体層
- 2 5 絶縁保護層
- 2 6 ソース電極
- 2 8 ドレイン電極
- 3 2 絶縁層
- 3 2 c 開口部
- 4 0、8 0 フォトダイオード
- 4 2、8 2 半導体積層構造
- 4 4 上部電極
- 4 8 バイアス電極
- 6 2 パッシベーション膜
- 6 4 平坦化膜

請求の範囲

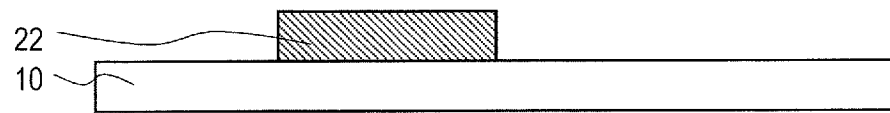
- [請求項1] 基板と、
 前記基板に支持された、半導体層、ソース電極、ドレイン電極およびゲート電極を有するT F Tと、
 前記T F Tを覆う少なくとも1つの絶縁層と、
 前記少なくとも1つの絶縁層上に配置された、半導体積層構造および上部電極を有するフォトダイオードと
 を有し、
 前記少なくとも1つの絶縁層は、前記ドレイン電極に至る開口部を有し、前記半導体積層構造は、前記開口部内で前記ドレイン電極と直接接触し、前記ドレイン電極に電氣的に接続され、前記基板の法線方向から見たとき、前記開口部は前記半導体積層構造の内側にあり、前記半導体積層構造は前記半導体層と重ならない、光検出装置。
- [請求項2] 前記少なくとも1つの絶縁層は、二酸化珪素を含む、請求項1に記載の光検出装置。
- [請求項3] 前記T F Tは、前記半導体層と前記ソース電極および前記ドレイン電極との間に、前記半導体層のチャネル領域と接する絶縁保護層をさらに有する、請求項1または2に記載の光検出装置。
- [請求項4] 前記半導体層は、酸化物半導体を含む、請求項1から3のいずれかに記載の光検出装置。
- [請求項5] 前記酸化物半導体は、 In-Ga-Zn-O 系の半導体を含む、請求項4に記載の光検出装置。
- [請求項6] 前記 In-Ga-Zn-O 系の半導体は、結晶質部分を含む、請求項5に記載の光検出装置。

[図1]

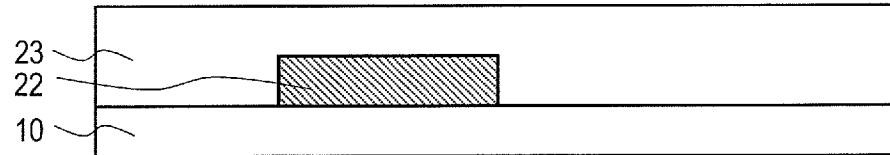


[図2]

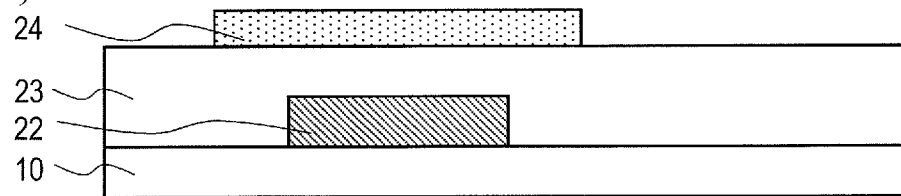
(a)



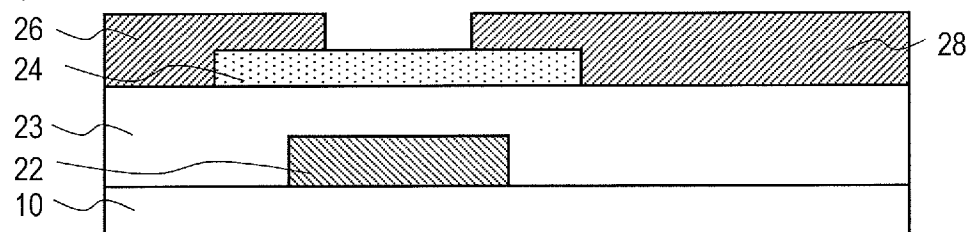
(b)



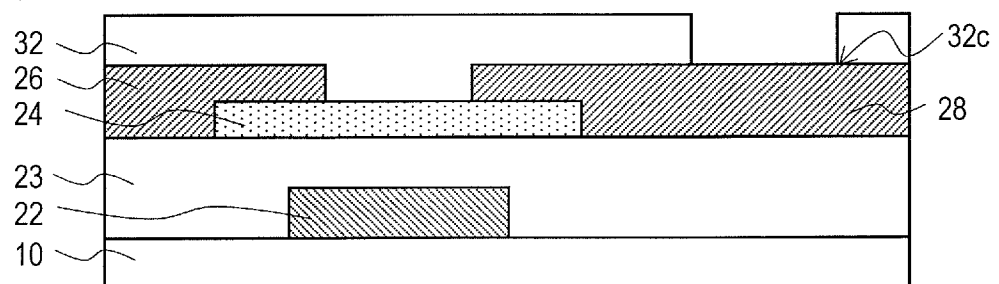
(c)



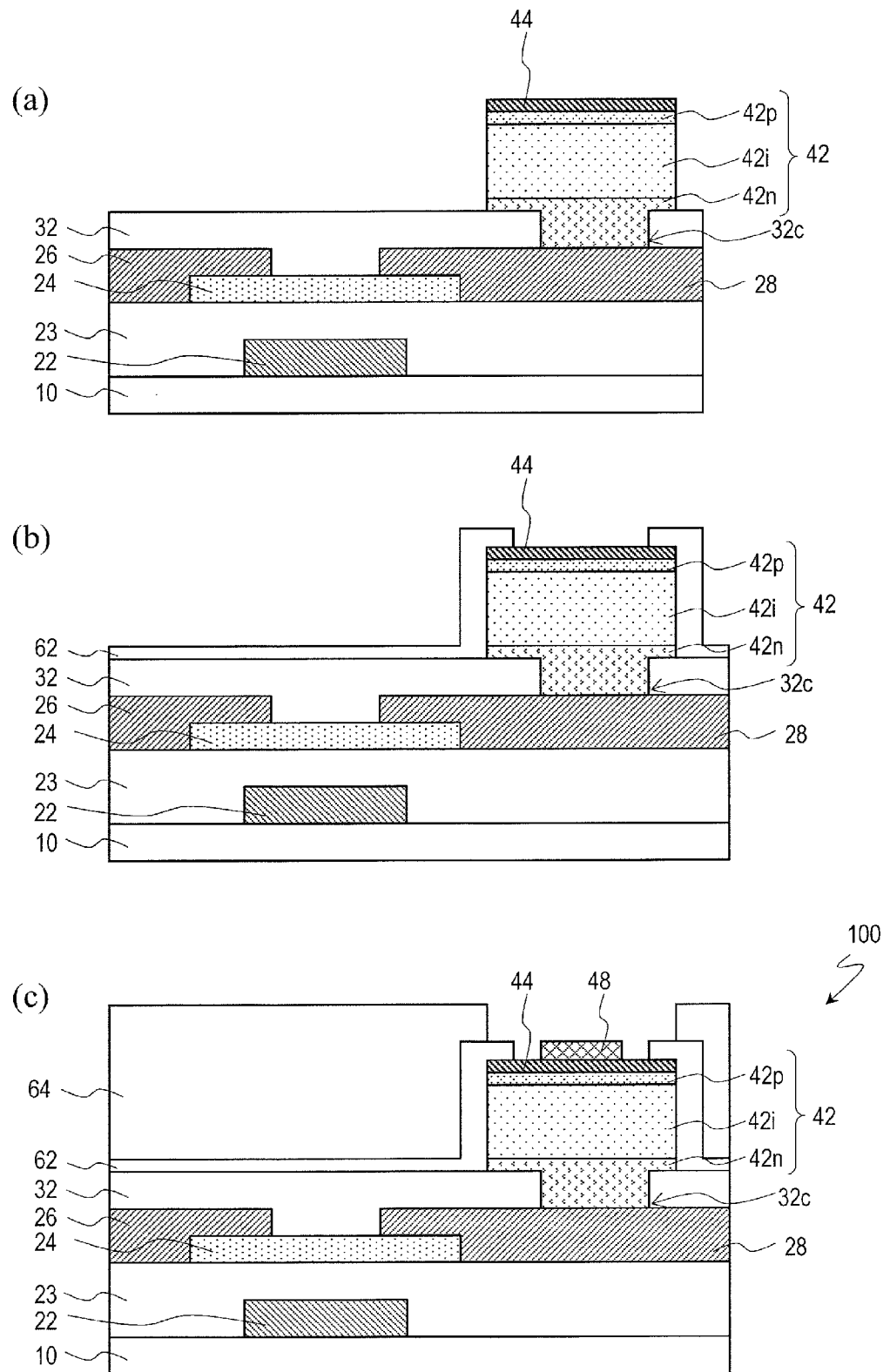
(d)



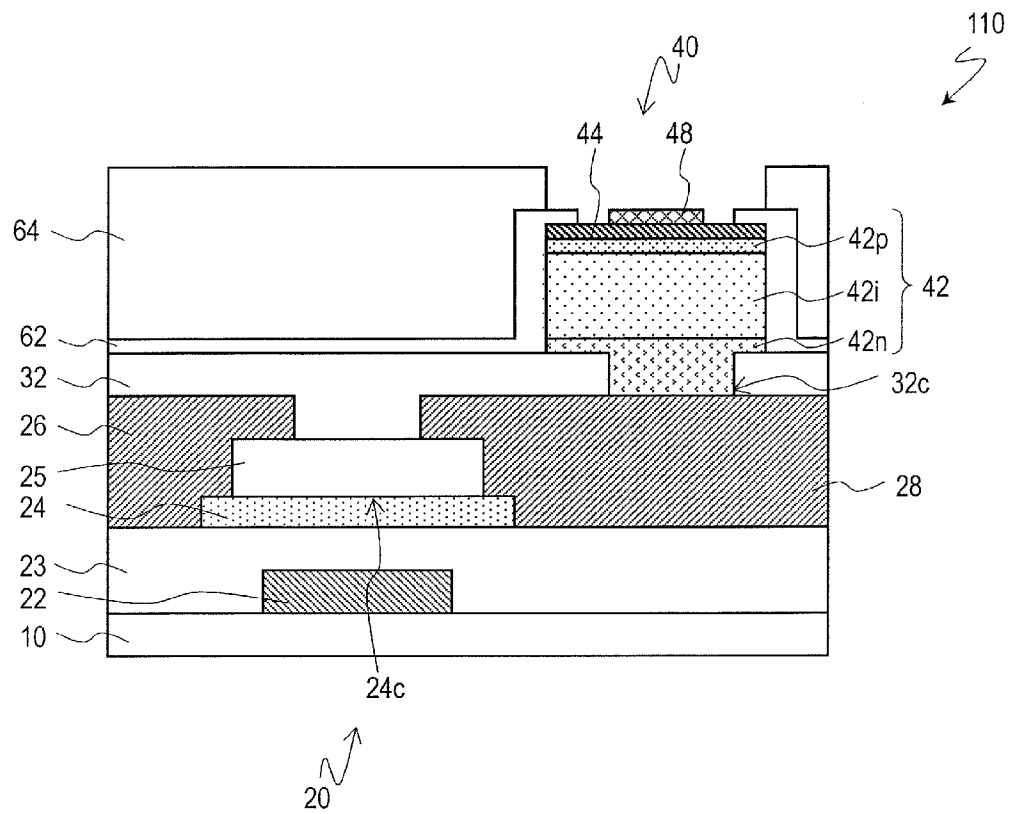
(e)



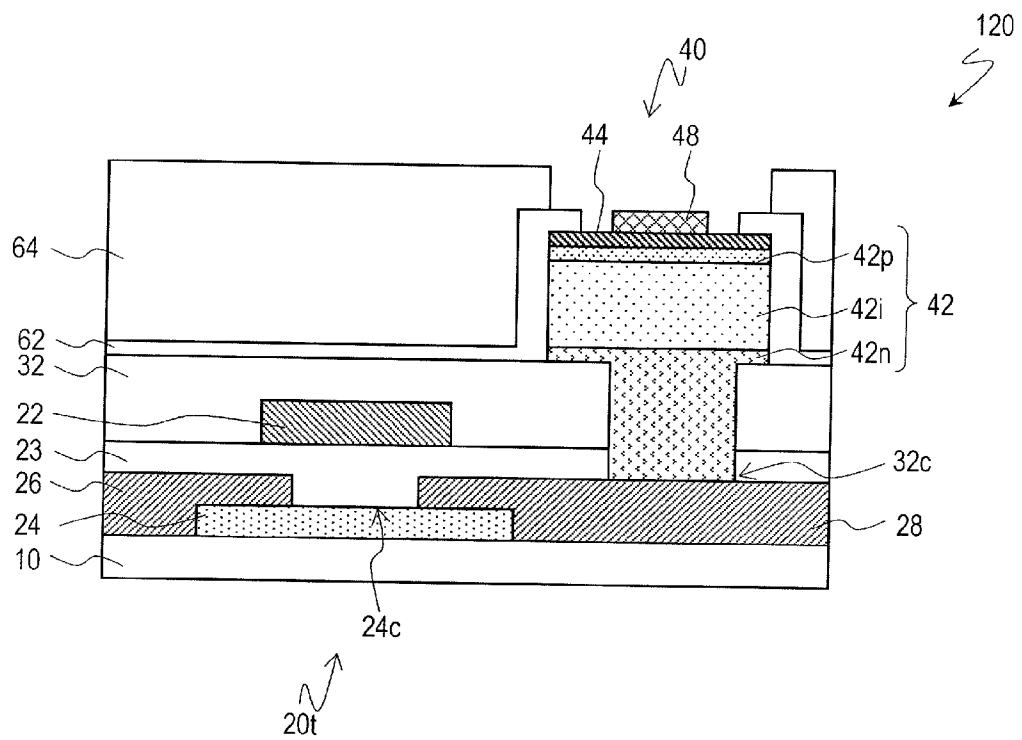
[図3]



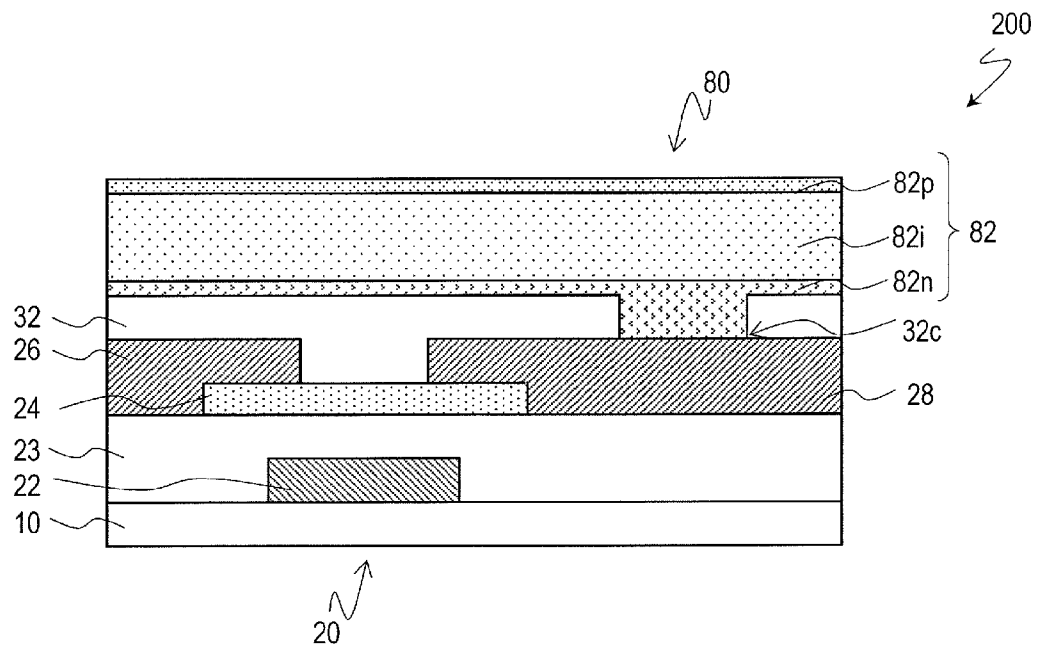
[図4]



[図5]

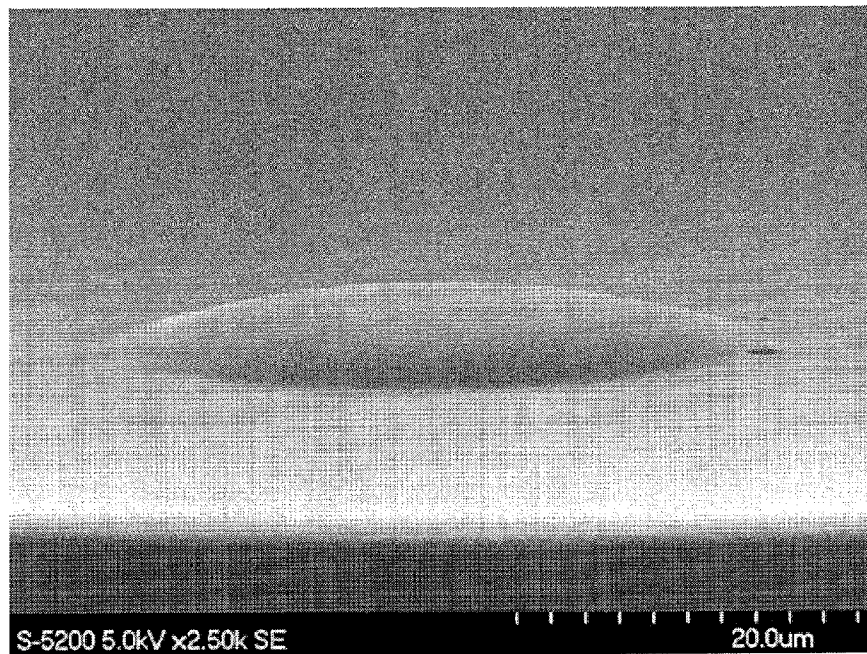


[図6]

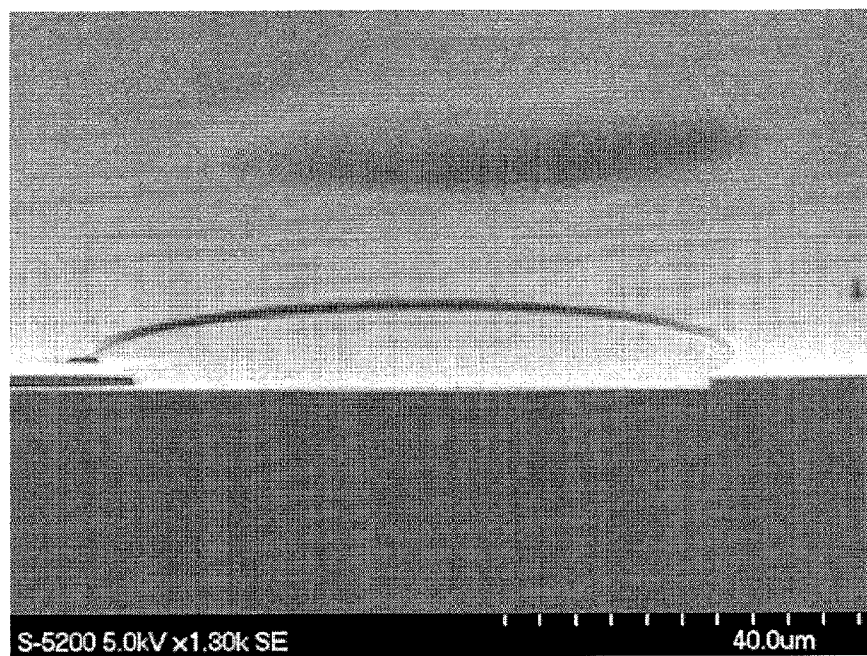


[図7]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/061998

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/146(2006.01)i, G01T1/20(2006.01)i, G01T7/00(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i, H01L31/10(2006.01)i, H04N5/32(2006.01)i, H04N5/369(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146, G01T1/20, G01T7/00, H01L21/336, H01L29/786, H01L31/10, H04N5/32, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 64-050465 A (Canon Inc.),	1-2
Y	27 February 1989 (27.02.1989), column 3, line 18 to column 5, line 4; column 5, line 14 to column 6, line 1; fig. 1 to 2 (Family: none)	3-6
Y	JP 2011-159908 A (Sony Corp.), 18 August 2011 (18.08.2011), paragraphs [0027], [0036] to [0037]; fig. 1 & US 2011/0186853 A1 & US 2014/0124781 A1 & CN 102157558 A	3-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
28 May 2015 (28.05.15)

Date of mailing of the international search report
09 June 2015 (09.06.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/061998

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-134475 A (Semiconductor Energy Laboratory Co., Ltd.), 12 July 2012 (12.07.2012), paragraphs [0024] to [0026], [0031], [0044], [0131]; fig. 1, 6 & JP 2013-102171 A & JP 2013-149994 A & JP 2013-149995 A & US 2012/0138922 A1 & US 2013/0214273 A1 & US 2014/0183532 A1 & WO 2012/073844 A1 & DE 112011104002 T5 & TW 201236157 A & CN 103339715 A & KR 10-2013-0118921 A & CN 103500712 A & KR 10-2013-0124514 A & TW 201351656 A & KR 10-2014-0097581 A	6

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L27/146(2006.01)i, G01T1/20(2006.01)i, G01T7/00(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i, H01L31/10(2006.01)i, H04N5/32(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L27/146, G01T1/20, G01T7/00, H01L21/336, H01L29/786, H01L31/10, H04N5/32, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 64-050465 A（キヤノン株式会社）1989.02.27, 第3欄, 第18行	1-2
Y	- 第5欄, 第4行, 第5欄, 第14 - 第6欄, 第1行, 第1-2図（ファミリーなし）	3-6
Y	JP 2011-159908 A（ソニー株式会社）2011.08.18, 段落【0027】, 【0036】 - 【0037】, 【図1】 & US 2011/0186853 A1 & US 2014/0124781 A1 & CN 102157558 A	3-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 8 . 0 5 . 2 0 1 5

国際調査報告の発送日

0 9 . 0 6 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小山 満

5 F

5 8 9 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-134475 A (株式会社半導体エネルギー研究所) 2012. 07. 12, 段落【0024】 - 【0026】, 【0031】, 【0044】, 【0131】, 【図 1】, 【図 6】 & JP 2013-102171 A & JP 2013-149994 A & JP 2013-149995 A & US 2012/0138922 A1 & US 2013/0214273 A1 & US 2014/0183532 A1 & WO 2012/073844 A1 & DE 112011104002 T5 & TW 201236157 A & CN 103339715 A & KR 10-2013-0118921 A & CN 103500712 A & KR 10-2013-0124514 A & TW 201351656 A & KR 10-2014-0097581 A	6