



(12)发明专利

(10)授权公告号 CN 106533129 B

(45)授权公告日 2019.06.21

(21)申请号 201610814823.7

(51)Int.CI.

(22)申请日 2016.09.09

H02M 1/00(2007.01)

(65)同一申请的已公布的文献号

申请公布号 CN 106533129 A

(56)对比文件

CN 104578719 A, 2015.04.29,

CN 104578719 A, 2015.04.29,

CN 103023469 A, 2013.04.03,

US 2010124085 A1, 2010.05.20,

US 2011260707 A1, 2011.10.27,

(43)申请公布日 2017.03.22

审查员 魏劲夫

(30)优先权数据

2015-177234 2015.09.09 JP

(73)专利权人 三菱电机株式会社

地址 日本东京

(72)发明人 吉田宽 大山香子

(74)专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 何立波 张天舒

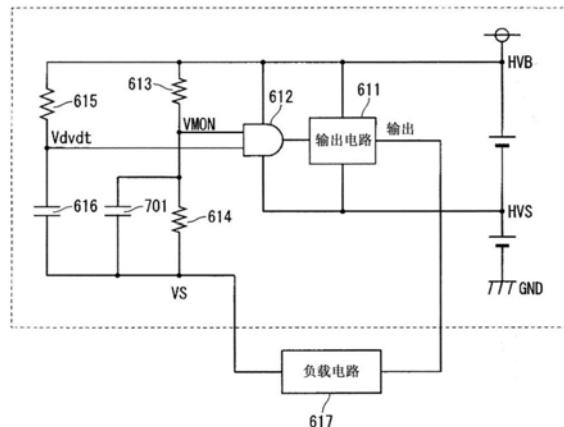
权利要求书2页 说明书15页 附图15页

(54)发明名称

自举补偿电路及功率模块

(57)摘要

本说明书所公开的技术涉及能够抑制响应速度的下降的自举补偿电路及具有该自举补偿电路的功率模块。自举补偿电路具有：多个电阻（613、614），它们在基准电位和相对于高电压侧电位的浮动电位之间串联连接；第二电容器（701），其一端与多个电阻之间的点即分压电位取出点连接，另一端与基准电位连接；以及输出电路（611），其基于分压电位取出点的电位而对第一电容器（1001）供给电流。



1.一种自举补偿电路,其对自举电路供给电流,  
其中,

所述自举电路具有第一电容器,该第一电容器连接在高电位侧控制电路与作为高电位侧开关元件和低电位侧开关元件的连接点的基准电位之间,用于对所述高电位侧控制电路及低电位侧控制电路中的所述高电位侧控制电路供给电压,所述高电位侧控制电路及所述低电位侧控制电路分别控制在高电压侧电位和低电压侧电位之间从高电压侧起依次进行图腾柱连接的所述高电位侧开关元件及所述低电位侧开关元件的驱动,

所述自举补偿电路具有:

多个电阻,它们在所述基准电位和相对于所述高电压侧电位的浮动电位之间串联连接;

第二电容器,其一端与多个所述电阻之间的分压电位取出点连接,另一端与所述基准电位连接;以及

输出电路,其基于所述分压电位取出点的电位而对所述第一电容器供给电流。

2.根据权利要求1所述的自举补偿电路,其中,

还具有二极管,该二极管的阴极与所述浮动电位连接,阳极与所述分压电位取出点连接。

3.根据权利要求1所述的自举补偿电路,其中,

还具有齐纳二极管,该齐纳二极管的阴极与所述浮动电位连接,阳极与所述分压电位取出点连接。

4.一种功率模块,其具有:

权利要求1至3中任一项所述的自举补偿电路;

所述高电位侧开关元件;

所述低电位侧开关元件;

所述高电位侧控制电路;

所述低电位侧控制电路;以及

所述自举电路。

5.一种自举补偿电路,其对自举电路供给电流,

其中,

所述自举电路具有电容器,该电容器连接在高电位侧控制电路与作为高电位侧开关元件和低电位侧开关元件的连接点的基准电位之间,用于对所述高电位侧控制电路及低电位侧控制电路中的所述高电位侧控制电路供给电压,所述高电位侧控制电路及所述低电位侧控制电路分别控制在高电压侧电位和低电压侧电位之间从高电压侧起依次进行图腾柱连接的所述高电位侧开关元件及所述低电位侧开关元件的驱动,

所述自举补偿电路具有:

多个第一电阻,它们在所述基准电位和相对于所述高电压侧电位的浮动电位之间串联连接;

第一MOSFET,其漏极与多个所述第一电阻之间的分压电位取出点连接,源极及栅极与所述基准电位连接;以及

输出电路,其基于所述分压电位取出点的电位而对所述电容器供给电流。

6. 根据权利要求5所述的自举补偿电路,其中,  
还具有:第二电阻,其一端与所述浮动电位连接;  
第二MOSFET,其漏极与所述第二电阻的另一端连接;以及  
第三MOSFET,其漏极与所述第二MOSFET的源极连接,源极与所述基准电位连接,  
所述第一MOSFET的栅极、所述第二MOSFET的栅极及所述第三MOSFET的栅极相互连接,  
所述第二MOSFET的栅极及所述第三MOSFET的源极相互连接。

7. 根据权利要求5或6所述的自举补偿电路,其中,  
还具有二极管,该二极管的阴极与所述浮动电位连接,阳极与所述分压电位取出点连  
接。

8. 根据权利要求5或6所述的自举补偿电路,其中,  
还具有齐纳二极管,该齐纳二极管的阴极与所述浮动电位连接,阳极与所述分压电位  
取出点连接。

9. 一种功率模块,其具有:

权利要求5或6所述的自举补偿电路;

所述高电位侧开关元件;

所述低电位侧开关元件;

所述高电位侧控制电路;

所述低电位侧控制电路;以及

所述自举电路。

## 自举补偿电路及功率模块

### 技术领域

[0001] 本说明书所公开的技术涉及一种自举补偿电路及功率模块,特别是涉及对自举电路供给电流的自举补偿电路以及具有该自举补偿电路的功率模块,该自举电路用于控制被图腾柱连接的高电位侧开关元件。

### 背景技术

[0002] 通常,在对逆变器电路等的被图腾柱连接的功率器件分别进行驱动的功率器件控制电路中,需要针对高电位侧(hight-side)的控制电路及低电位侧(low-side)的控制电路分别使用被绝缘的独立的电源。

[0003] 在控制单相逆变器的功率器件控制电路中,在高电位侧需要2个绝缘电源,在低电位侧需要1个绝缘电源,合计需要3个绝缘电源。

[0004] 并且,在控制3相逆变器的功率器件控制电路中,在高电位侧需要3个绝缘电源,因此合计需要4个绝缘电源,存在功率器件控制电路大规模化的课题。

[0005] 另一方面,还存在下述结构,即,为了削减电源数而使用自举电路作为高电位侧的控制电路的电源,将控制3相逆变器的功率器件控制电路的电源设为1个电源。

[0006] 然而,自举电路在高电位侧的功率器件的ON动作过程中,不能对电容器进行充电。由此,在高电位侧的功率器件的ON动作时间长的情况下,电源电压下降,因此,难以应对功率器件的ON动作时间长的控制方式。

[0007] 因此,以能够充分地对自举电路中的电容器进行充电,且使电路简化及小型化为目的,提出一种自举补偿电路(例如,参照专利文献1)。

[0008] 专利文献1:日本特开2011-234430号公报

[0009] 然而,在使用如专利文献1所示的自举补偿电路的情况下,如果考虑到应用于施加600V或1200V等高电压的用途,则其响应速度成为问题。

[0010] 自举补偿电路中的电阻分压电路如上所述需要设置在电源电压的高电位侧和基准电位之间。另外,为了抑制流过分压电阻的电流,电阻分压电路需要具有高电阻值的电阻。

[0011] 其结果,分压电阻处的电流消耗得到抑制,但另一方面,与伴随于电阻的寄生电容形成的CR电路的时间常数变大,响应速度下降。

[0012] 电源电压上升至大于基准电位,电阻分压电路的输出发生切换,由此输出电路的输出从接通状态切换至断开状态,但由于相对于该电源电压的变动,电阻分压电路的输出响应慢,因此输出电路的输出的接通状态和断开状态的切换也产生延迟。

[0013] 在输出电路的负载电路设置于输出电路和基准电位之间的情况下,在从电源电压上升时起至输出电路的输出成为断开状态为止的期间,会对负载电路及输出电路施加过大的电力。

[0014] 另外,针对上述的响应速度的下降,想到使用瞬态响应信号而实现高速响应的方法。然而,在该情况下,在信号产生得快但不持续的瞬态响应信号消失之后,至产生虽然会

持续但信号产生得慢的直流信号为止的期间,输出电路成为接通状态,仍然会对负载电路及输出电路施加过大的电力。

[0015] 此外,通常,由于IC封装件的散热性等,容许消耗电力小于或等于几百mW。为了在施加600V或1200V之类的电压的情况下满足上述条件,需要MΩ规模的分压电阻。

[0016] 在与之相伴的寄生电容为几pF时,时间常数为MΩ × 几pF,成为μs数量级的响应速度。另一方面,高电位侧的电源电压与基准电位之间的瞬态响应为几kV/μs数量级。由此,以μs数量级进行响应,直至输出电路成为断开状态为止,会对负载电路及输出电路施加数十W等过大的电力。

## 发明内容

[0017] 本说明书所公开的技术就是为了解决如上所述的问题,涉及一种能够抑制响应速度的下降的自举补偿电路以及具有该自举补偿电路的功率模块。

[0018] 本说明书所公开的技术的一个方案所涉及的自举补偿电路对自举电路供给电流,其中,所述自举电路具有第一电容器,该第一电容器连接在高电位侧控制电路与作为高电位侧开关元件和低电位侧开关元件的连接点的基准电位之间,用于对所述高电位侧控制电路及低电位侧控制电路中的所述高电位侧控制电路供给电压,所述高电位侧控制电路及所述低电位侧控制电路分别控制在高电压侧电位和低电压侧电位之间从高电压侧起依次进行图腾柱连接的所述高电位侧开关元件及所述低电位侧开关元件的驱动,所述自举补偿电路具有:多个电阻,它们在所述基准电位和相对于所述高电压侧电位的浮动电位之间串联连接;第二电容器,其一端与多个所述电阻之间的点即分压电位取出点连接,另一端与所述基准电位连接;以及输出电路,其基于所述分压电位取出点的电位而对所述第一电容器供给电流。

[0019] 本说明书所公开的技术的一个方案所涉及的功率模块具有:上述自举补偿电路;所述高电位侧开关元件;所述低电位侧开关元件;所述高电位侧控制电路;所述低电位侧控制电路;以及所述自举电路。

[0020] 本说明书所公开的技术的其他方案所涉及的自举补偿电路对自举电路供给电流,其中,所述自举电路具有电容器,该电容器连接在高电位侧控制电路与作为高电位侧开关元件和低电位侧开关元件的连接点的基准电位之间,用于对所述高电位侧控制电路及低电位侧控制电路中的所述高电位侧控制电路供给电压,所述高电位侧控制电路及所述低电位侧控制电路分别控制在高电压侧电位和低电压侧电位之间从高电压侧起依次进行图腾柱连接的所述高电位侧开关元件及所述低电位侧开关元件的驱动,所述自举补偿电路具有:多个第一电阻,它们在所述基准电位和相对于所述高电压侧电位的浮动电位之间串联连接;第一MOSFET,其漏极与多个所述第一电阻之间的点即分压电位取出点连接,源极及栅极与所述基准电位连接;以及输出电路,其基于所述分压电位取出点的电位而对所述电容器供给电流。

[0021] 本说明书所公开的技术的其他方案所涉及的功率模块具有:上述自举补偿电路;所述高电位侧开关元件;所述低电位侧开关元件;所述高电位侧控制电路;所述低电位侧控制电路;以及所述自举电路。

[0022] 发明的效果

[0023] 本说明书所公开的技术的一个方案所涉及的自举补偿电路对自举电路供给电流，其中，所述自举电路具有第一电容器，该第一电容器连接在高电位侧控制电路与作为高电位侧开关元件和低电位侧开关元件的连接点的基准电位之间，用于对所述高电位侧控制电路及低电位侧控制电路中的所述高电位侧控制电路供给电压，所述高电位侧控制电路及所述低电位侧控制电路分别控制在高电压侧电位和低电压侧电位之间从高电压侧起依次进行图腾柱连接的所述高电位侧开关元件及所述低电位侧开关元件的驱动，所述自举补偿电路具有：多个电阻，它们在所述基准电位和相对于所述高电压侧电位的浮动电位之间串联连接；第二电容器，其一端与多个所述电阻之间的点即分压电位取出点连接，另一端与所述基准电位连接；以及输出电路，其基于所述分压电位取出点的电位而对所述第一电容器供给电流。

[0024] 根据这种结构，在基准电位和分压电位取出点之间具有第二电容器，因此分压电位取出点的电位与基准电位进行电容耦合。由此，分压电位取出点的电位试图保持与基准电位的电位关系，因此分压电位取出点的电位向浮动电位或高电压侧电位的追随变弱。由此，在具有用于对自举电路供给电流的自举补偿电路的情况下，也能够抑制响应速度的下降。

[0025] 本说明书所公开的技术的一个方案所涉及的功率模块具有：上述自举补偿电路；所述高电位侧开关元件；所述低电位侧开关元件；所述高电位侧控制电路；所述低电位侧控制电路；以及所述自举电路。

[0026] 根据这种结构，能够通过使用自举电路而削减绝缘电源数。例如在单相逆变器的情况下，能够将需要3个绝缘电源削减为2个绝缘电源。另外，例如在三相逆变器的情况下，能够将需要4个绝缘电源削减为2个绝缘电源。

[0027] 本说明书所公开的技术的其他方案所涉及的自举补偿电路对自举电路供给电流，其中，所述自举电路具有电容器，该电容器连接在高电位侧控制电路与作为高电位侧开关元件和低电位侧开关元件的连接点的基准电位之间，用于对所述高电位侧控制电路及低电位侧控制电路中的所述高电位侧控制电路供给电压，所述高电位侧控制电路及所述低电位侧控制电路分别控制在高电压侧电位和低电压侧电位之间从高电压侧起依次进行图腾柱连接的所述高电位侧开关元件及所述低电位侧开关元件的驱动，所述自举补偿电路具有：多个第一电阻，它们在所述基准电位和相对于所述高电压侧电位的浮动电位之间串联连接；第一MOSFET，其漏极与多个所述第一电阻之间的点即分压电位取出点连接，源极及栅极与所述基准电位连接；以及输出电路，其基于所述分压电位取出点的电位而对所述电容器供给电流。

[0028] 根据这种结构，作为电容，能够沿用作为具有高源极漏极耐压的元件而形成的构造。

[0029] 本说明书所公开的技术的其他方案所涉及的功率模块具有：上述自举补偿电路；所述高电位侧开关元件；所述低电位侧开关元件；所述高电位侧控制电路；所述低电位侧控制电路；以及所述自举电路。

[0030] 根据这种结构，能够通过使用自举电路而削减绝缘电源数。例如在单相逆变器的情况下，能够将需要3个绝缘电源削减为2个绝缘电源。另外，例如在三相逆变器的情况下，能够将需要4个绝缘电源削减为2个绝缘电源。

[0031] 与本说明书所公开的技术相关的目的、特征、方案以及优点通过下面所示的详细说明和附图，会变得更加明了。

### 附图说明

- [0032] 图1是例示出实施方式所涉及的自举补偿电路的图。
- [0033] 图2是例示出实施方式所涉及的输出电路和负载电路的连接方式的图。
- [0034] 图3是用于说明实施方式所涉及的寄生电容的图。
- [0035] 图4是表示实施方式所涉及的自举补偿电路的动作的时序图。
- [0036] 图5是例示出实施方式所涉及的自举补偿电路的图。
- [0037] 图6是例示出实施方式所涉及的自举补偿电路的图。
- [0038] 图7是例示出实施方式所涉及的自举补偿电路的变形例的图。
- [0039] 图8是例示出实施方式所涉及的自举补偿电路的图。
- [0040] 图9是例示出实施方式所涉及的自举补偿电路的图。
- [0041] 图10是例示出实施方式所涉及的控制单相逆变器的功率器件控制电路的图。
- [0042] 图11是例示出实施方式所涉及的控制三相逆变器的功率器件控制电路的图。
- [0043] 图12是例示出实施方式所涉及的控制单相逆变器的功率器件控制电路的图。
- [0044] 图13是例示出实施方式所涉及的控制单相逆变器的功率器件控制电路的图。
- [0045] 图14是对图13所例示的功率器件控制电路中的栅极电压及电容器电压的动作进行例示的图。
- [0046] 图15是例示出实施方式所涉及的具有自举补偿电路的功率器件控制电路的图。
- [0047] 图16是例示出实施方式所涉及的自举补偿电路等的图。
- [0048] 标号的说明
- [0049] 101、102、103、104、105、106、702、703、704、705、706、707、708、709、710、711、712、904MOSFET, 201、203、205高电位侧控制电路, 202、204、206低电位侧控制电路, 300、301电源电路, 311、312、313绝缘电源, 401、403、405自举电路, 501整流电路, 601、603、605自举补偿电路, 611输出电路, 612AND电路, 613、614、615电阻, 616、701、1001电容器, 617负载电路, 618、619晶体管, 801、1000二极管, 802齐纳二极管, 901、902、903NOT电路, 905、906、907寄生电容, A、B、C、D期间, HVB浮动电位, HVS电源电压, Vdvdt瞬态响应信号, VMON分压电位取出点, VS基准电位。

### 具体实施方式

[0050] 下面，参照附图对实施方式进行说明。此外，附图是概略性示出的，在不同附图分别示出的图像的大小和位置的相互关系并非必然是准确地记载的，可以适当进行变更。另外，在以下所示的说明中，对相同的结构要素标注相同的标号而进行图示，它们的名称和功能也相同。由此，有时省略针对它们的详细说明。

[0051] <第1实施方式>

[0052] 下面，对本实施方式所涉及的自举补偿电路及功率模块进行说明。为了便于说明，首先对功率器件控制电路进行说明，该功率器件控制电路对逆变器电路等的被图腾柱连接的功率器件分别进行驱动。

[0053] 通常,在对逆变器电路等的被图腾柱连接的功率器件分别进行驱动的功率器件控制电路中,针对高电位侧的控制电路及低电位侧的控制电路,需要分别使用被绝缘的独立的电源。

[0054] 图12是例示出控制单相逆变器的功率器件控制电路的图。如图12所例示的那样,该电路具有:作为功率器件的金属-氧化物-半导体场效应晶体管(metal-oxide-semiconductor field-effect transistor、即MOSFET)101;与MOSFET 101的源极侧进行图腾柱连接的MOSFET 102;MOSFET 103;与MOSFET 103的源极侧进行图腾柱连接的MOSFET 104;控制MOSFET 101的栅极电压的高电位侧控制电路201;控制MOSFET 102的栅极电压的低电位侧控制电路202;控制MOSFET 103的栅极电压的高电位侧控制电路203;控制MOSFET 104的栅极电压的低电位侧控制电路204;作为MOSFET 101、MOSFET 102、MOSFET 103及MOSFET 104的栅极电源的电源电路300;以及整流电路501,其与MOSFET 101的漏极侧和MOSFET 102的源极侧连接,且与MOSFET 103的漏极侧和MOSFET 104的源极侧连接。

[0055] 电源电路300具有:绝缘电源311,其对高电位侧控制电路201赋予电源电压;绝缘电源312,其对低电位侧控制电路202及低电位侧控制电路204赋予电源电压;以及绝缘电源313,其对高电位侧控制电路203赋予电源电压。

[0056] 在控制单相逆变器的功率器件控制电路中,在高电位侧需要2个绝缘电源即绝缘电源311及绝缘电源313,在低电位侧需要1个绝缘电源即绝缘电源312,合计需要3个绝缘电源。

[0057] 并且,在控制3相逆变器的功率器件控制电路中,在高电位侧需要3个绝缘电源,因此合计需要4个绝缘电源,存在功率器件控制电路大规模化的课题。

[0058] 另一方面,还存在下述结构,即,为了削减电源数,将自举电路用作高电位侧的控制电路的电源,将控制3相逆变器的功率器件控制电路的电源设为1电源。

[0059] 图13是例示出控制单相逆变器的功率器件控制电路的图。如图13所例示的那样,该电路具有:作为功率器件的金属-氧化物-半导体场效应晶体管(metal-oxide-semiconductor field-effect transistor、即MOSFET)101;与MOSFET 101的源极侧进行图腾柱连接的MOSFET 102;MOSFET 103;与MOSFET 103的源极侧进行图腾柱连接的MOSFET 104;控制MOSFET 101的栅极电压的高电位侧控制电路201;控制MOSFET 102的栅极电压的低电位侧控制电路202;控制MOSFET 103的栅极电压的高电位侧控制电路203;控制MOSFET 104的栅极电压的低电位侧控制电路204;作为MOSFET 101、MOSFET 102、MOSFET 103及MOSFET 104的栅极电源的电源电路301;自举电路401,其连接在电源电路301和高电位侧控制电路201之间;自举电路403,其连接在电源电路301和高电位侧控制电路203之间;以及整流电路501,其与MOSFET 101的漏极侧和MOSFET 102的源极侧连接,且与MOSFET 103的漏极侧和MOSFET 104的源极侧连接。

[0060] 电源电路301具有绝缘电源312。自举电路401及自举电路403具有二极管1000和电容器1001。

[0061] 自举电路401中的二极管1000的阳极与电源电路301连接。另外,自举电路401中的二极管1000的阴极与相对应的高电位侧控制电路201连接。

[0062] 自举电路401中的电容器1001的一端连接于MOSFET 101和MOSFET 102的连接点,另一端连接于二极管1000的阴极。

[0063] 然而,自举电路在高电位侧的功率器件的ON动作过程中,不能对电容器1001进行充电。由此,在高电位侧的功率器件的ON动作时间长的情况下,电源电压下降,因此难以应对功率器件的ON动作时间长的控制方式。

[0064] 图14是对图13所例示的功率器件控制电路中的栅极电压及电容器电压的动作进行例示的图。在图14中例示出高电位侧的功率器件的栅极电压、低电位侧的功率器件的栅极电压以及自举电路中的电容器电压。

[0065] 如图14所例示的那样,在期间A,高电位侧的功率器件的栅极电压处于断开状态,低电位侧的功率器件的栅极电压处于接通状态,因此自举电路中的电容器被充电,电容器电压上升。

[0066] 在期间B,低电位侧的功率器件的栅极电压处于断开状态,因此从自举电路中的电容器进行放电,电容器电压下降。

[0067] 在期间C,高电位侧的功率器件的栅极电压从断开状态成为接通状态,因此从自举电路中的电容器进行放电,电容器电压急剧地下降。

[0068] 在期间D,高电位侧的功率器件的栅极电压处于接通状态,低电位侧的功率器件的栅极电压处于断开状态,因此从自举电路中的电容器进行放电,电容器电压下降。在该期间长的情况下,电容器电压大幅地下降。

[0069] 因此,以能够充分地对自举电路中的电容器进行充电,且使电路简化及小型化为目的,提出一种自举补偿电路。

[0070] 图15是例示出具有自举补偿电路的功率器件控制电路的图。如图15所例示的那样,该电路具有:MOSFET 101;与MOSFET 101的源极侧进行图腾柱连接的MOSFET 102;控制MOSFET 101的栅极电压的高电位侧控制电路201;控制MOSFET 102的栅极电压的低电位侧控制电路202;与高电位侧控制电路201连接的自举电路401;以及与高电位侧控制电路201及自举电路401连接的自举补偿电路601。

[0071] 自举补偿电路601具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;以及输出电路611。

[0072] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615和电容器616进行了串联连接的电路。此外,电阻分压电路中的电阻的数量并不限定于2个,也可以更多。

[0073] 然而,在使用自举补偿电路的情况下,如果考虑到应用于施加600V或1200V等高电压的用途,则其响应速度成为问题。

[0074] 图16是例示出自举补偿电路等的图。如图16所例示的那样,自举补偿电路具有:电阻分压电路,其横跨在浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;负载电路617;晶体管618;以及晶体管619。

[0075] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615和电容器616进行了串联连接的电路。

[0076] 向AND电路612输入以下信号:电阻613和电阻614之间、即电阻分压电路的分压电位取出点VMON;以及电阻615和电容器616之间、即作为瞬态响应检测电路的输出的瞬态响应信号Vdvdt。另外,AND电路612的输出被输入至输出电路611。

[0077] 输出电路611的输出被输入至负载电路617,进而被输入至晶体管618及晶体管619。

[0078] 浮动电位HVB相对于基准电位VS而浮动,通过浮动电位HVB相对于基准电位VS而上升下降,由此对输出电路611的接通状态及断开状态进行控制。该浮动电位HVB相对于基准电位VS的电位检测是基于在浮动电位HVB和基准电位VS之间设置的电阻分压电路的输出是否超过规定的阈值而进行的,将超过阈值的情况以及未超过阈值的情况分别定义为“H”及“L”。然后,根据电位检测的结果而对输出电路611的驱动进行控制。

[0079] 这里,电阻分压电路如上所述,需要设置在电源电压的高电位侧和基准电位之间。另外,电阻分压电路为了抑制流过分压电阻的电流,需要具有高电阻值的电阻。

[0080] 其结果,分压电阻处的电流消耗得到抑制,但另一方面,与伴随于电阻的寄生电容形成的CR电路的时间常数变大,响应速度下降。

[0081] 电源电压上升至大于基准电位,电阻分压电路的输出发生切换,由此输出电路的输出从接通状态切换至断开状态,但相对于该电源电压的变动,电阻分压电路的输出响应慢,因此输出电路的输出的接通状态和断开状态的切换也产生延迟。

[0082] 在输出电路的负载电路设置于输出电路和基准电位之间的情况下,在从电源电压上升时起至输出电路的输出成为断开状态为止的期间,会对负载电路及输出电路施加过大的电力。

[0083] 另外,针对上述的响应速度的下降,想到使用瞬态响应信号而实现高速响应的方法。然而,在该情况下,在信号产生得快但不持续的瞬态响应信号消失之后,至产生虽然会持续但信号产生得慢的直流信号为止的期间,输出电路成为接通状态,仍然会对负载电路及输出电路施加过大的电力。

[0084] 此外,通常,由于IC封装件的散热性等,容许消耗电力小于或等于几百mW。为了在施加600V或1200V之类的电压的情况下满足上述条件,需要MΩ规模的分压电阻。

[0085] 在与之相伴的寄生电容为几pF时,时间常数为MΩ × 几pF,成为μs数量级的响应速度。另一方面,高电位侧的浮动电位HVB与基准电位VS之间的瞬态响应为几kV/μs数量级。由此,以μs数量级进行响应,直至输出电路成为断开状态为止,会对负载电路及输出电路施加数十W等过大的电力。

[0086] <结构>

[0087] 图1是例示出本实施方式所涉及的自举补偿电路的图。

[0088] 如图1所例示的那样,该电路具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;负载电路617;以及电容器701。

[0089] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615和电容器616进行了串联连接的电路。电容器701设置在分压电位取出点VMON和基准电位VS之间。

[0090] 浮动电位HVB相对于基准电位VS而浮动,通过浮动电位HVB相对于基准电位VS而上升下降,由此对输出电路611的接通状态及断开状态进行控制。该浮动电位HVB相对于基准电位VS的电位检测是基于在浮动电位HVB和基准电位VS之间设置的电阻分压电路的输出是否超过规定的阈值而进行的,将超过阈值的情况以及未超过阈值的情况分别定义为“H”及

“L”。然后,根据电位检测的结果而对输出电路611的驱动进行控制。

[0091] 输出电路611的接通状态及断开状态的控制与以往相同,以直流的方式使用电阻分压电路和AND电路612而进行。例如,在浮动电位HVB和基准电位VS之间的电位差小,分压电位取出点VMON相对于AND电路612为“H”电平的情况下,将输出电路611控制为接通状态。另外,在浮动电位HVB和基准电位VS之间的电位差大,分压电位取出点VMON相对于AND电路612为“L”电平的情况下,将输出电路611控制为断开状态。

[0092] 瞬态响应检测电路的输出即瞬态响应信号Vdvdt作为直流动作来说与浮动电位HVB为同电位,相对于AND电路612始终为“H”电平。因此,仅通过电阻分压电路而进行输出电路611的控制。

[0093] 图2是例示出输出电路611和负载电路617的连接方式的图。如图2所例示的那样,输出电路611具有:NOT电路901;NOT电路902,其与NOT电路901的输出侧连接;NOT电路903,其与NOT电路902的输出侧连接;以及P型的MOSFET 904。MOSFET 904的栅极与NOT电路903的输出侧连接,漏极与电源电压HVS连接,源极与浮动电位HVB连接。

[0094] 图3是用于说明寄生电容的图。如图3所例示的那样,输出电路具有线间电容等所对应的寄生电容905,栅极漏极电容、栅极源极电容或者镜电容(mirror capacitance)等所对应的寄生电容906及寄生电容907。

[0095] 如果考虑到上述电路的瞬态响应,则由于成为如图3所例示的寄生电容,因此与浮动电位HVB和基准电位VS之间的电位变化相比,电阻分压电路的分压电位取出点VMON产生延迟。其原因在于,分压电位取出点VMON的电位与浮动电位HVB或电源电压HVS由于寄生电容而进行电容耦合,在浮动电位HVB或者电源电压HVS相对于基准电位VS而变动时,分压电位取出点VMON也会追随该变动。

[0096] 然而,如本实施方式所例示的那样,如果在基准电位VS和分压电位取出点VMON之间设置电容器701,则分压电位取出点VMON的电位与基准电位VS进行电容耦合。由此,分压电位取出点VMON的电位试图保持与基准电位VS的电位关系,因此,分压电位取出点VMON的电位向浮动电位HVB或者电源电压HVS的追随变弱。其结果,如果浮动电位HVB或者电源电压HVS的电位相对于基准电位VS而上升,则分压电位取出点VMON的电位急剧地下降至低于规定的阈值。由此,能够抑制将输出电路611控制为断开状态为止的延迟。

[0097] 由此,在浮动电位HVB或者电源电压HVS相对于基准电位VS而上升时所产生的瞬态响应信号Vdvdt消失之前,能够产生直流信号。

[0098] 另外,在浮动电位HVB或电源电压HVS与基准电位VS之间的电位差小,将输出电路设为接通状态时,利用在基准电位VS和分压电位取出点VMON之间设置的电容器701,分压电位取出点VMON的电位也会急剧地上升至超过规定的阈值。由此,能够抑制将输出电路611控制为接通状态为止的延迟。

[0099] 并且,根据本实施方式,在能够判断出从分压电位取出点VMON足够快地产生用于将输出电路611设为断开状态的直流信号的情况下,能够省略瞬态响应检测电路。

[0100] <作用>

[0101] 图4是表示本实施方式所涉及的自举补偿电路的动作的时序图。在图4中,分别例示出基准电位VS、分压电位取出点VMON的电位、以及输出电路611的输出信号的电位。此外,分压电位取出点VMON的电位在设置有电容器701的情况下由粗线表示,在未设置电容器701

的情况下由细线表示。

[0102] 在图4中,如果对电源电压HVS相对于基准电位VS上升时的分压电位取出点VMON的电位进行比较,则在未设置电容器701的情况下,分压电位取出点VMON的电位会追随电源电压HVS,因此,分压电位取出点VMON的电位比较缓慢地下降。然后,在低于规定的阈值的阶段,输出电路611成为断开状态。与此相对,在设置有电容器701的情况下,分压电位取出点VMON的电位试图保持与基准电位VS的电位关系,因此分压电位取出点VMON的电位急剧地下降。于是,立即低于规定的阈值,输出电路611成为断开状态。

[0103] 另外,如果对电源电压HVS和基准电位VS之间的电位差变小时的分压电位取出点VMON的电位进行比较,则在未设置电容器701的情况下,分压电位取出点VMON的电位会追随电源电压HVS,因此分压电位取出点VMON的电位比较缓慢地上升。然后,在超过规定的阈值的阶段,输出电路611成为接通状态。与此相对,在设置有电容器701的情况下,分压电位取出点VMON的电位试图保持与基准电位VS的电位关系,因此分压电位取出点VMON的电位急剧地上升。于是,立即超过规定的阈值,输出电路611成为接通状态。

[0104] 由此,在设置有电容器701的情况下,能够提高自举补偿电路的响应速度。

[0105] 此外,连接电容器701的部位并不限于分压电位取出点VMON及基准电位VS,通过在电阻分压电路中设置从浮动电位HVB至基准电位VS为止的路径中的任意2点或者更多数量的点,也能够得到相同的效果。

[0106] <第2实施方式>

[0107] 对本实施方式所涉及的自举补偿电路及功率模块进行说明。下面,针对与上述的实施方式中说明的结构相同的结构标注相同的标号而进行图示,适当省略其详细说明。

[0108] <结构>

[0109] 图5是例示出本实施方式所涉及的自举补偿电路的图。

[0110] 如图5所例示的那样,该电路具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;负载电路617;以及MOSFET 702。

[0111] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615和MOSFET 703进行了串联连接的电路。MOSFET 702设置在分压电位取出点VMON和基准电位VS之间。

[0112] MOSFET 702及MOSFET 703是在栅极和源极被短接,沟道始终断开的状态下使用的。MOSFET 702的漏极与分压电位取出点VMON连接,源极与基准电位VS连接。MOSFET 703的漏极与瞬态响应信号Vdvdt的电位连接,源极与基准电位VS连接。在上述电路中,关于MOSFET 702及MOSFET 703,使用的是漏极与背栅之间的电容。

[0113] 在电容器由例如栅极氧化膜等形成的情况下,为了确保耐压而需要将该栅极氧化膜形成得厚。这样,逻辑电路等所通常使用的MOSFET的电流能力下降,因此为了确保该电流能力而将MOSFET所占的面积增大。

[0114] 在本实施方式所涉及的自举补偿电路中,作为电容,沿用作为具有高源极漏极耐压的元件而形成的构造,因此无需工序的追加等,例如,即使在施加600V或1200V等高电压的情况下,也能够作为IC内置元件而进行应用。

[0115] <第3实施方式>

[0116] 对本实施方式所涉及的自举补偿电路及功率模块进行说明。下面,针对与上述的实施方式中说明的结构相同的结构标注相同的标号而进行图示,适当省略其详细说明。

[0117] <结构>

[0118] 图6是例示出本实施方式所涉及的自举补偿电路的图。

[0119] 如图6所例示的那样,该电路具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;负载电路617;以及MOSFET 704。

[0120] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615、MOSFET 705、N型的MOSFET 706进行了串联连接的电路。MOSFET 704设置在分压电位取出点VMON和基准电位VS之间。

[0121] 电阻615的一端与浮动电位HVB连接。MOSFET 705的栅极和源极被短接。MOSFET 706的栅极和漏极被短接。MOSFET 705的漏极与瞬态响应信号Vdvdt的电位连接,源极与MOSFET 706的漏极连接。MOSFET 706的漏极与MOSFET 705的源极连接,源极与基准电位VS连接。MOSFET 704的漏极与分压电位取出点VMON连接,源极与基准电位VS连接。另外,MOSFET 704的栅极、MOSFET 705的栅极、及MOSFET 706的栅极相互连接。

[0122] 在MOSFET 706中,在流过瞬态电流时,生成与N型MOSFET的特性相应的栅极电压,利用该栅极电压而将其他N型MOSFET、即MOSFET 704的栅极偏置。

[0123] MOSFET 704是将与流过瞬态响应检测电路的电流相应的电流从分压电位取出点VMON引出的结构。

[0124] 在第1实施方式中是下述结构,即,在分压电位取出点VMON和基准电位VS之间设置电容器,在浮动电位HVB或电源电压HVS与基准电位VS之间的电位差扩大时,使电流从分压电位取出点VMON流过而作为向电容器的充电电流。

[0125] 与此相对,在本实施方式中,从分压电位取出点VMON流过的电流成为N型MOSFET的漏极源极电流。

[0126] 在第1实施方式中,向电容器的充电电流会很大程度地依赖于电容器的面积,但在本实施方式中,能够通过使电阻分压电路相对于瞬态响应检测电路的电流比变大而使从分压电位取出点VMON引出的电流变大。由此,能够抑制电路尺寸扩大。

[0127] 另外,还能够使电阻分压电路相对于瞬态响应检测电路的电流比变大,使用小尺寸的N型MOSFET而从分压电位取出点VMON引出电流。另外,MOSFET 704与响应速度高的瞬态响应电路组合而使用,因此能够弥补瞬态响应电路所输出的非持续的瞬态响应信号Vdvdt的缺点。

[0128] 图7是例示出本实施方式所涉及的自举补偿电路的变形例的图。

[0129] 如图7所例示的那样,该电路具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;MOSFET 707;MOSFET 708;MOSFET 709;MOSFET 710;MOSFET 711;以及MOSFET 712。

[0130] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615、MOSFET 705、MOSFET 706进行了串联连接的电路。MOSFET 707及MOSFET 708设置在分压电位取出点VMON和基准电位VS之间。

[0131] MOSFET 705的栅极和源极被短接。MOSFET 706的栅极和漏极被短接。MOSFET 708的栅极和漏极被短接。MOSFET 711的栅极和漏极被短接。MOSFET 705的漏极与瞬态响应信号Vdvdt的电位连接,源极与MOSFET 706的漏极连接。MOSFET 706的漏极与MOSFET 705的源极连接,源极与基准电位VS连接。MOSFET 707的漏极与分压电位取出点VMON连接,源极与MOSFET 708的漏极连接。MOSFET 708的漏极与MOSFET 707的源极连接,源极与基准电位VS连接。MOSFET 709的漏极与MOSFET 710的漏极连接,源极与基准电位VS连接。MOSFET 710的漏极与MOSFET 709的漏极连接,源极与电源电位LVB连接。MOSFET 711的漏极与MOSFET 712的漏极连接,源极与电源电位LVB连接。MOSFET 712的漏极与MOSFET 711的漏极连接,源极与基准电位VS连接。

[0132] MOSFET 712的栅极、MOSFET 705的栅极及MOSFET 706的栅极相互连接。另外,MOSFET 710的栅极及MOSFET 711的栅极相互连接。另外,MOSFET 708的栅极及MOSFET 709的栅极相互连接。另外,MOSFET 707的栅极与MOSFET 709的漏极连接。

[0133] <第4实施方式>

[0134] 对本实施方式所涉及的自举补偿电路及功率模块进行说明。下面,针对与上述的实施方式中说明的结构相同的结构标注相同的标号而进行图示,适当省略其详细说明。

[0135] <结构>

[0136] 图8是例示出本实施方式所涉及的自举补偿电路的图。

[0137] 如图8所例示的那样,该电路具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;负载电路617;MOSFET 702;以及二极管801。

[0138] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615和电容器616进行了串联连接的电路。MOSFET 702设置在分压电位取出点VMON和基准电位VS之间。

[0139] MOSFET 702是在栅极和源极被短接,沟道始终断开的状态下使用的。MOSFET 702的漏极与分压电位取出点VMON连接,源极与基准电位VS连接。

[0140] 二极管801连接在浮动电位HVB和分压电位取出点VMON之间。二极管801配置为分别使阴极朝向浮动电位HVB侧,阳极朝向分压电位取出点VMON侧。

[0141] 在第1实施方式的结构中,如果浮动电位HVB或电源电压HVS与基准电位VS之间的电位差急剧地变小,则仅分压电位取出点VMON的电位由于分压电位取出点VMON和基准电位VS之间的电容器而保持得较高。分压电位取出点VMON逐渐稳定在浮动电位HVB和基准电位VS之间的与分压电阻的比例相应的电位,但在电位稳定之前有可能会将高电压施加于AND电路612的栅极输入。

[0142] 在本实施方式中,如果分压电位取出点VMON的电位超过浮动电位HVB,则二极管801成为正偏置,因此分压电位取出点VMON被钳位于从浮动电位HVB起以二极管801的正向电压上升后的电位。由此,能够防止将高电压施加于AND电路612的栅极输入。

[0143] 此外,MOSFET 702也可以更换为图1所例示的电容器701。

[0144] <第5实施方式>

[0145] 对本实施方式所涉及的自举补偿电路及功率模块进行说明。下面,针对与上述的实施方式中说明的结构相同的结构标注相同的标号而进行图示,适当省略其详细说明。

[0146] <结构>

[0147] 图9是例示出本实施方式所涉及的自举补偿电路的图。

[0148] 如图9所例示的那样,该电路具有:电阻分压电路,其横跨在高电位侧的浮动电位HVB和基准电位VS之间;瞬态响应检测电路,其与电阻分压电路并联连接;AND电路612;输出电路611;负载电路617;MOSFET 702;以及齐纳二极管802。

[0149] 电阻分压电路是将电阻613和电阻614进行了串联连接的电路。瞬态响应检测电路是将电阻615和电容器616进行了串联连接的电路。MOSFET 702设置在分压电位取出点VMON和基准电位VS之间。

[0150] MOSFET 702是在栅极和源极被短接,沟道始终断开的状态下使用的。MOSFET 702的漏极与分压电位取出点VMON连接,源极与基准电位VS连接。

[0151] 齐纳二极管802连接在浮动电位HVB和分压电位取出点VMON之间。齐纳二极管802配置为分别使阴极朝向浮动电位HVB侧,阳极朝向分压电位取出点VMON侧。

[0152] 在本实施方式中,在浮动电位HVB和基准电位VS之间的电位差扩大,分压电位取出点VMON的电位将要过度地下降时,齐纳二极管802成为击穿状态,能够防止分压电位取出点VMON的电位过度下降。

[0153] 由此,能够得到与第4实施方式相同的效果,并且例如无需在电源电压HVS和分压电位取出点VMON之间设置钳位二极管,该钳位二极管配置为使阳极朝向电源电压HVS侧,阴极朝向分压电位取出点VMON侧。

[0154] 此外,MOSFET 702也可以更换为图1所例示的电容器701。

[0155] <第6实施方式>

[0156] 对本实施方式所涉及的自举补偿电路及功率模块进行说明。下面,针对与上述的实施方式中说明的结构相同的结构标注相同的标号而进行图示,适当省略其详细说明。

[0157] 此外,下述的自举补偿电路与上述的实施方式的作为半导体装置的自举补偿电路相对应。

[0158] <结构>

[0159] 图10是例示出本实施方式所涉及的控制单相逆变器的功率器件控制电路的图。如图10所例示的那样,该电路具有:MOSFET 101;与MOSFET 101的源极侧进行图腾柱连接的MOSFET 102;MOSFET 103;与MOSFET 103的源极侧进行图腾柱连接的MOSFET 104;控制MOSFET 101的栅极电压的高电位侧控制电路201;控制MOSFET 102的栅极电压的低电位侧控制电路202;控制MOSFET 103的栅极电压的高电位侧控制电路203;控制MOSFET 104的栅极电压的低电位侧控制电路204;与高电位侧控制电路201连接的自举电路401;与高电位侧控制电路203连接的自举电路403;与高电位侧控制电路201及自举电路401连接的自举补偿电路601;以及与高电位侧控制电路203及自举电路403连接的自举补偿电路603。

[0160] 图11是例示出本实施方式所涉及的控制三相逆变器的功率器件控制电路的图。如图11所例示的那样,该电路具有:MOSFET 101;与MOSFET 101的源极侧进行图腾柱连接的MOSFET 102;MOSFET 103;与MOSFET 103的源极侧进行图腾柱连接的MOSFET 104;MOSFET 105;与MOSFET 105的源极侧进行图腾柱连接的MOSFET 106;控制MOSFET 101的栅极电压的高电位侧控制电路201;控制MOSFET 102的栅极电压的低电位侧控制电路202;控制MOSFET 103的栅极电压的高电位侧控制电路203;控制MOSFET 104的栅极电压的低电位侧控制电路

204;控制MOSFET 105的栅极电压的高电位侧控制电路205;控制MOSFET 106的栅极电压的低电位侧控制电路206;与高电位侧控制电路201连接的自举电路401;与高电位侧控制电路203连接的自举电路403;与高电位侧控制电路205连接的自举电路405;与高电位侧控制电路201及自举电路401连接的自举补偿电路601;与高电位侧控制电路203及自举电路403连接的自举补偿电路603;以及与高电位侧控制电路205及自举电路405连接的自举补偿电路605。

[0161] <效果>

[0162] 下面,例示出利用上述的实施方式实现的效果。此外,下文中记载了基于上述的实施方式所例示的具体结构的效果,但在实现相同的效果的范围内,也可以置换为本说明书所例示的其他具体的结构。另外,该置换也可以横跨多个实施方式而进行。即,也可以将不同的实施方式中例示的各结构组合而实现相同的效果。

[0163] 根据上述的实施方式,自举电路401具有与第一电容器相对应的电容器1001。

[0164] 电容器1001连接在高电位侧控制电路201与作为MOSFET 101和MOSFET 102的连接点的基准电位VS之间,用于向高电位侧控制电路201及低电位侧控制电路202中的高电位侧控制电路201供给电压,该高电位侧控制电路201及低电位侧控制电路202分别控制与高电位侧开关元件相对应的MOSFET 101及与低电位侧开关元件相对应的MOSFET 102的驱动,该MOSFET 101及MOSFET 102从高电压侧起依次图腾柱连接在与高电压侧电位相对应的电源电压HVS和低电压侧电位(GND)之间。

[0165] 另外,对自举电路401供给电流的自举补偿电路具有电阻613、电阻614、输出电路611、与第二电容器相对应的电容器701。

[0166] 电阻613及电阻614在基准电位VS和相对于电源电压HVS的浮动电位HVB之间串联连接。

[0167] 电容器701的一端与电阻613和电阻614之间的点即分压电位取出点VMON连接,另一端与基准电位VS连接。

[0168] 输出电路611基于分压电位取出点VMON的电位而对电容器1001供给电流。

[0169] 根据这种结构,在基准电位VS和分压电位取出点VMON之间具有电容器701,因此分压电位取出点VMON的电位与基准电位VS进行电容耦合。由此,分压电位取出点VMON的电位试图保持与基准电位VS的电位关系,因此分压电位取出点VMON的电位向浮动电位HVB或者电源电压HVS的追随变弱。由此,在具有用于对自举电路401供给电流的自举补偿电路的情况下,也能够抑制响应速度的下降。

[0170] 此外,对于上述结构以外的、本说明书所例示的其他结构,能够适当省略。即,仅利用上述结构就能够实现上述效果。然而,在将本说明书所例示的其他结构中的至少1个适当追加至上述结构的情况下,即,在将并未作为上述结构而记载的、本说明书所例示的其他结构追加至上述结构的情况下,同样也能够实现上述效果。

[0171] 另外,根据上述的实施方式,自举补偿电路具有二极管801,该二极管801的阴极与浮动电位HVB连接,阳极与分压电位取出点VMON连接。

[0172] 根据这种结构,如果分压电位取出点VMON的电位超过浮动电位HVB,则二极管801成为正偏置,因此分压电位取出点VMON被钳位于从浮动电位HVB起以二极管801的正向电压上升后的电位。由此,能够防止将正的高电压施加于AND电路612的栅极输入。

[0173] 另外,根据上述的实施方式,自举补偿电路具有齐纳二极管802,该齐纳二极管802的阴极与浮动电位HVB连接,阳极与分压电位取出点VMON连接。

[0174] 根据这种结构,能够防止将正的高电压施加于AND电路612的栅极输入。

[0175] 另外,在浮动电位HVB和基准电位VS之间的电位差扩大,分压电位取出点VMON的电位将要过度地下降时,齐纳二极管802成为击穿状态,能够防止分压电位取出点VMON的电位过度地下降。

[0176] 另外,根据上述的实施方式,功率模块具有上述的自举补偿电路、MOSFET 101、MOSFET 102、高电位侧控制电路201、低电位侧控制电路202及自举电路401。

[0177] 根据这种结构,与每个高电位侧控制电路均需要绝缘电源的现有方式相比,能够通过使用自举电路而削减绝缘电源数。例如在单相逆变器的情况下,能够将需要3个绝缘电源削减为2个绝缘电源。另外,例如在三相逆变器的情况下,能够将需要4个绝缘电源削减为2个绝缘电源。

[0178] 由此,能够将电源电路小型化。另外,能够通过削减部件而抑制制造成本。

[0179] 另外,根据上述的实施方式,自举电路401具有电容器1001。

[0180] 电容器1001连接在高电位侧控制电路201与作为MOSFET 101和MOSFET 102的连接点的基准电位VS之间,用于向高电位侧控制电路201及低电位侧控制电路202中的高电位侧控制电路201供给电压,该高电位侧控制电路201及低电位侧控制电路202分别控制与高电位侧开关元件相对应的MOSFET 101及与低电位侧开关元件相对应的MOSFET 102的驱动,该MOSFET 101及MOSFET 102从高电压侧起依次图腾柱连接在与高电压侧电位相对应的电源电压HVS和低电压侧电位(GND)之间。

[0181] 另外,对自举电路401供给电流的自举补偿电路具有:与第一电阻相对应的电阻613;与第一电阻相对应的电阻614;与第一MOSFET相对应的MOSFET 702;以及输出电路611。

[0182] 电阻613及电阻614在基准电位VS和相对于电源电压HVS的浮动电位HVB之间串联连接。

[0183] MOSFET 702的漏极与电阻613和电阻614之间的点即分压电位取出点VMON连接,源极及栅极与基准电位VS连接。

[0184] 输出电路611基于分压电位取出点VMON的电位而对电容器1001供给电流。

[0185] 根据这种结构,作为电容,能够沿用作为具有高源极漏极耐压的元件而形成的构造。因此,无需工序的追加等,例如,即使在施加600V或1200V等高电压的情况下,也能够作为IC内置元件而进行应用。

[0186] 此外,对于上述结构以外的、本说明书所例示的其他结构,能够适当省略。即,仅利用上述结构就能够实现上述效果。然而,在将本说明书所例示的其他结构中的至少1个适当追加至上述结构的情况下,即,在将并未作为上述结构而记载的、本说明书所例示的其他结构追加至上述结构的情况下,同样也能够实现上述效果。

[0187] 另外,根据上述的实施方式,自举补偿电路具有与第二电阻相对应的电阻615、与第二MOSFET相对应的MOSFET 705、及与第三MOSFET相对应的MOSFET 706。

[0188] 电阻615的一端与浮动电位HVB连接。MOSFET 705的漏极与电阻615的另一端连接。MOSFET 706的漏极与MOSFET 705的源极连接,源极与基准电位VS连接。

[0189] 这里,MOSFET 704的栅极、MOSFET 705的栅极及MOSFET 706的栅极相互连接。另

外,MOSFET 705的栅极及MOSFET 705的源极相互连接。

[0190] 根据这种结构,能够通过使电阻分压电路相对于瞬态响应检测电路的电流比变大而使从分压电位取出点VMON引出的电流变大。由此,能够抑制电路尺寸扩大。

[0191] 另外,还能够使电阻分压电路相对于瞬态响应检测电路的电流比变大,使用小尺寸的N型MOSFET而从分压电位取出点VMON引出电流。另外,MOSFET 704与响应速度高的瞬态响应电路组合而使用,因此能够弥补瞬态响应电路所输出的非持续的瞬态响应信号Vdvdt的缺点,并且能够提高切换速度。

[0192] <变形例>

[0193] 在上述实施方式中,有时还记载了各结构要素的尺寸、形状、相对配置关系或实施的条件等,但这些在所有方面都为例示,并不限于本说明书所记载的内容。由此,在本说明书所公开的技术的范围内,可设想到未例示的无数变形例。例如,包含对至少1个结构要素进行变形的情况、进行追加的情况或进行省略的情况,以及提取至少1个实施方式的至少1个结构要素并与其他实施方式的结构要素组合的情况。

[0194] 另外,只要不产生矛盾,在上述实施方式中记载为具有“1个”的结构要素也可以具有“大于或等于1个”。并且,各结构要素为概念性单位,包含1个结构要素由多个构造物构成的情况,1个结构要素与某构造物的一部分相对应的情况,以及多个结构要素设置于1个构造物的情况。另外,对于各结构要素,只要能够发挥相同的功能,则也包含具有其他构造或形状的构造物。

[0195] 另外,本说明书中的说明是出于与本技术相关的全部目的而提及的,均并未承认是现有技术。

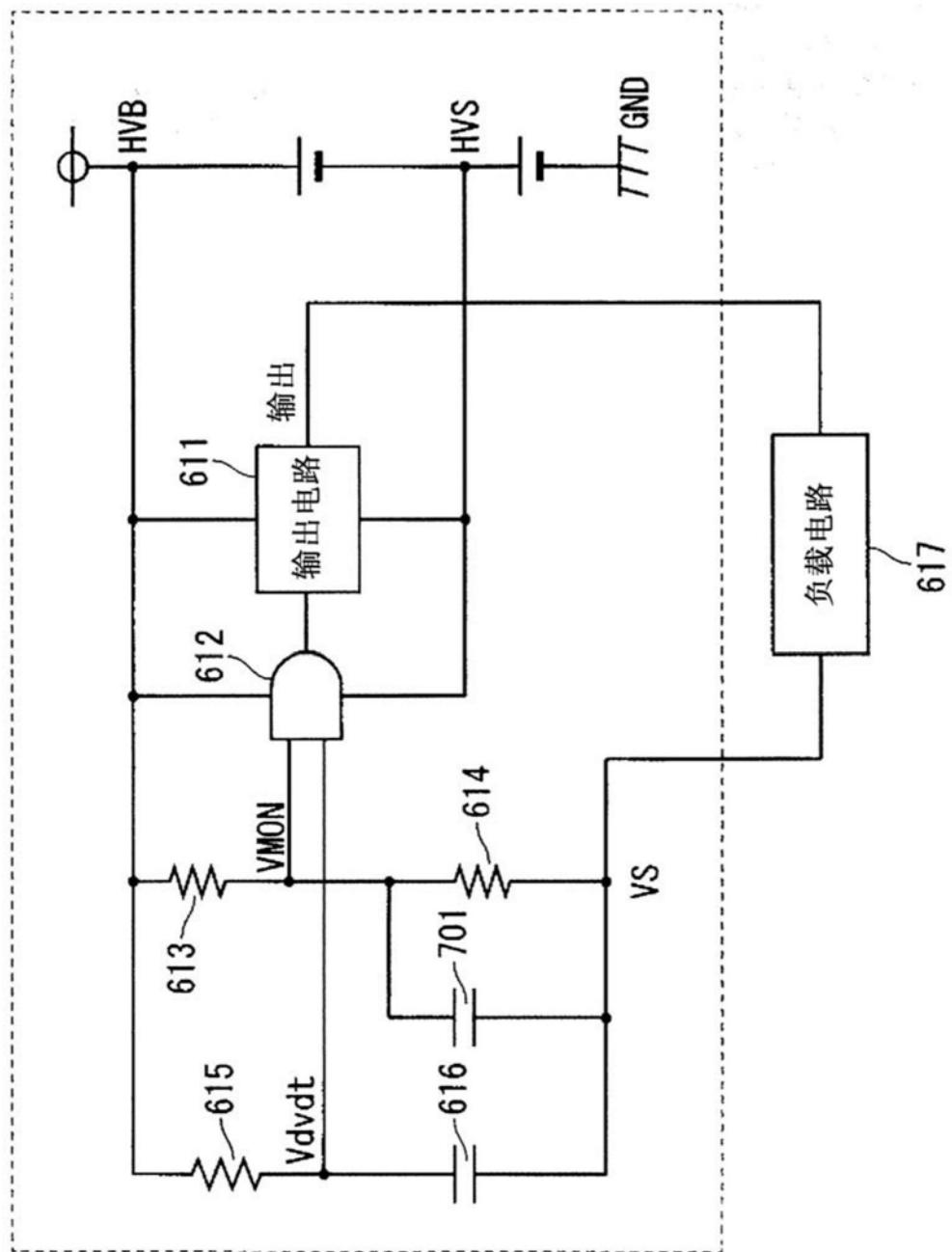


图1

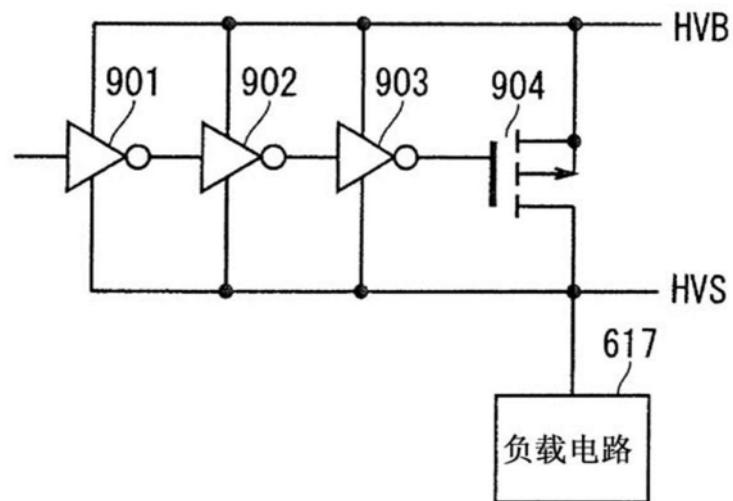


图2

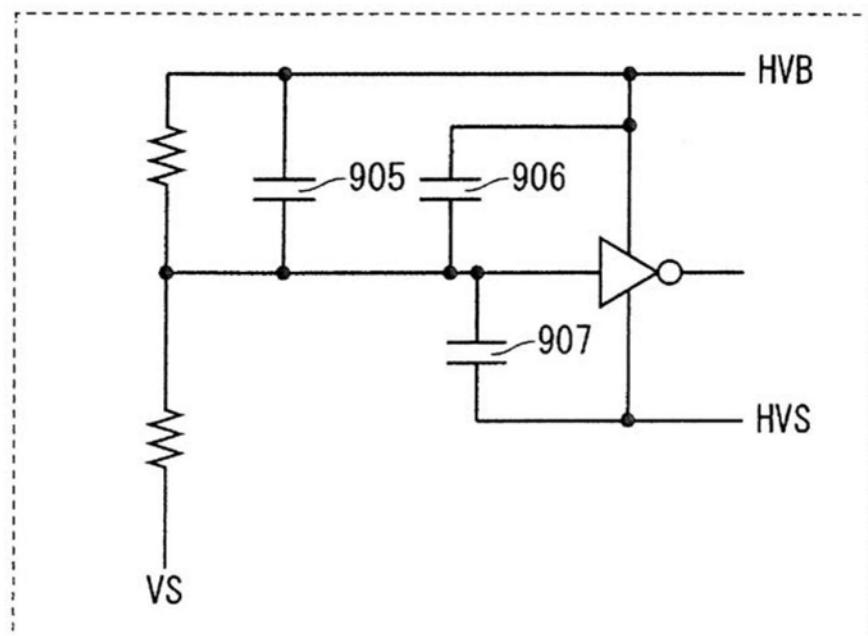


图3

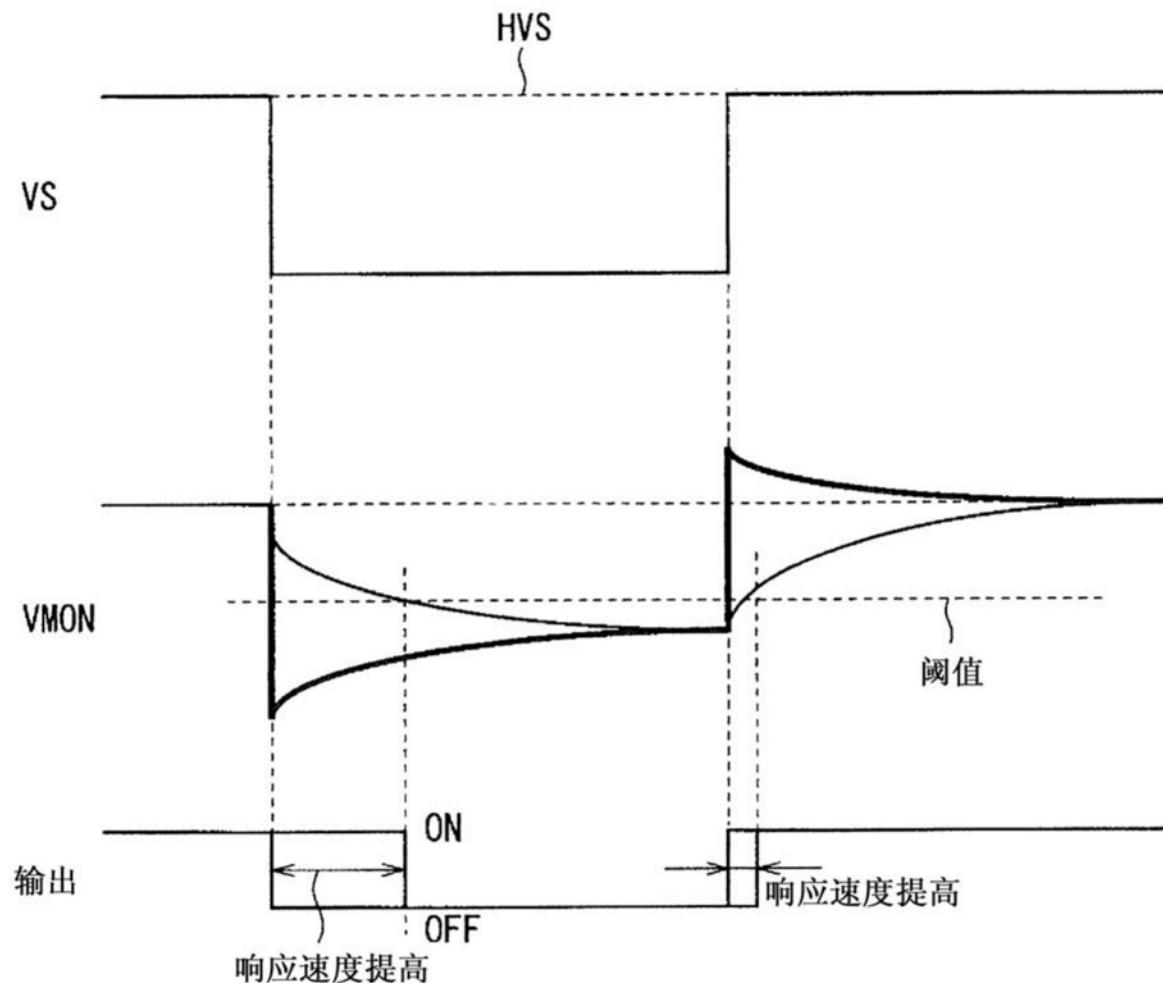


图4

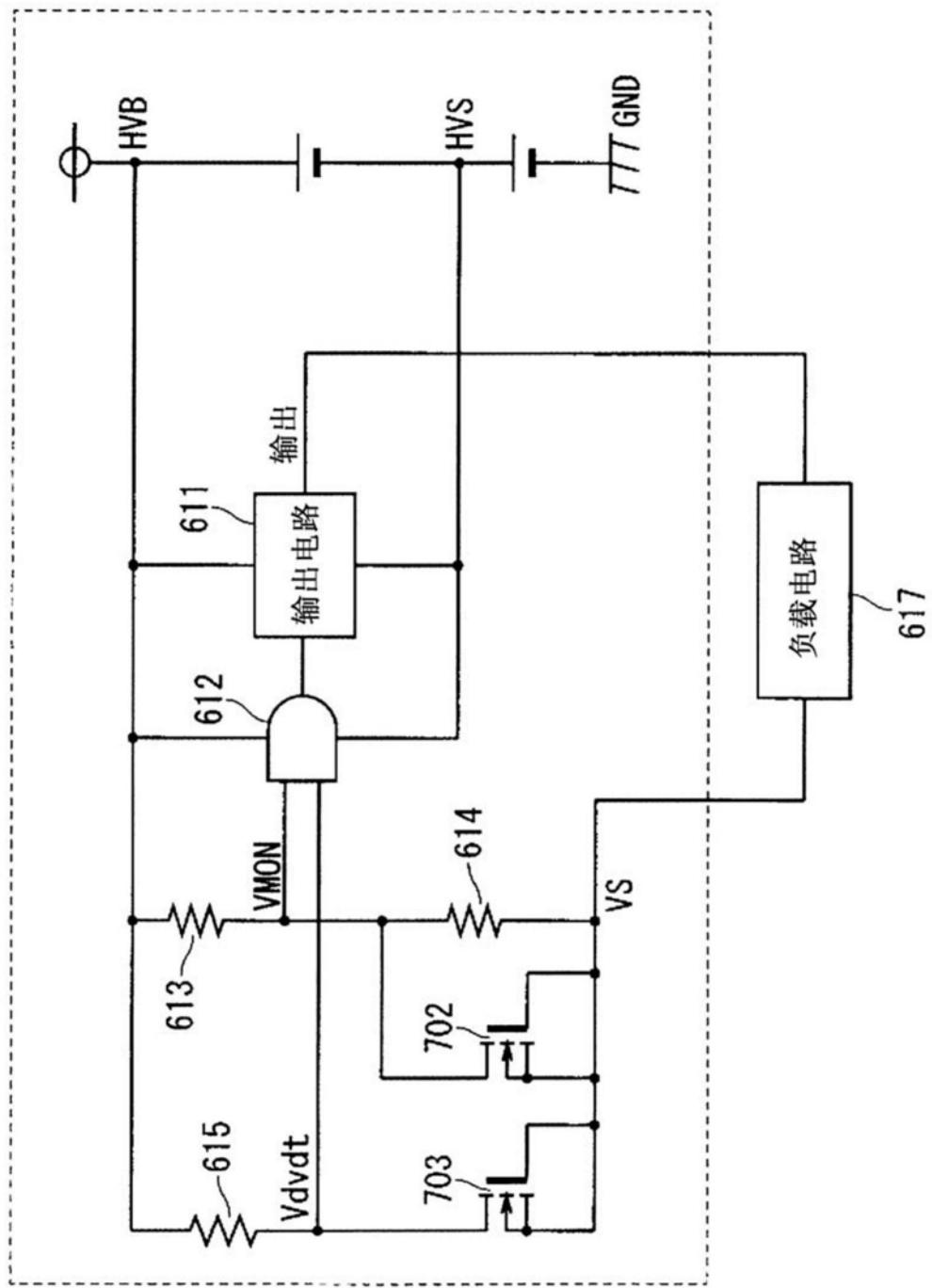


图5

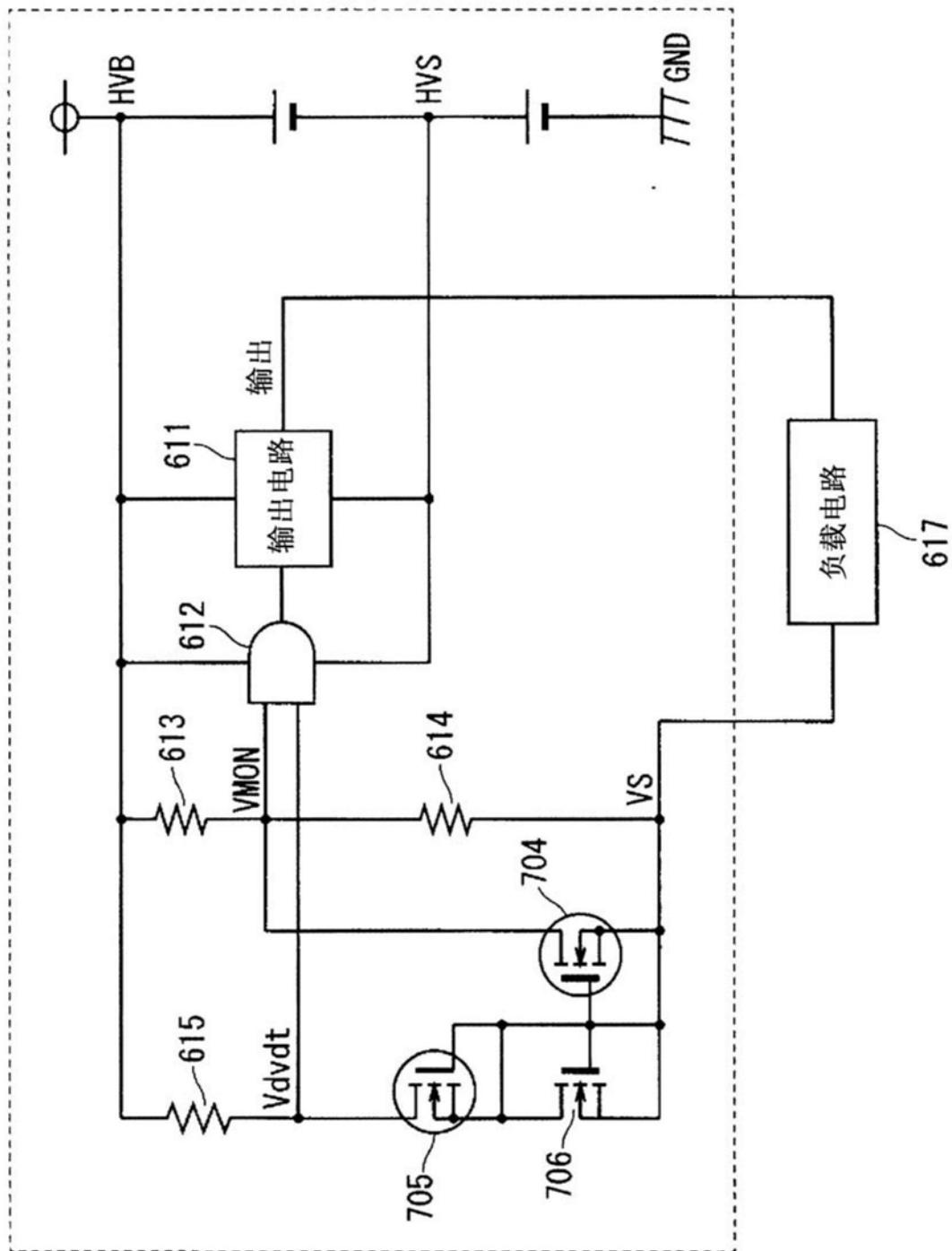


图6

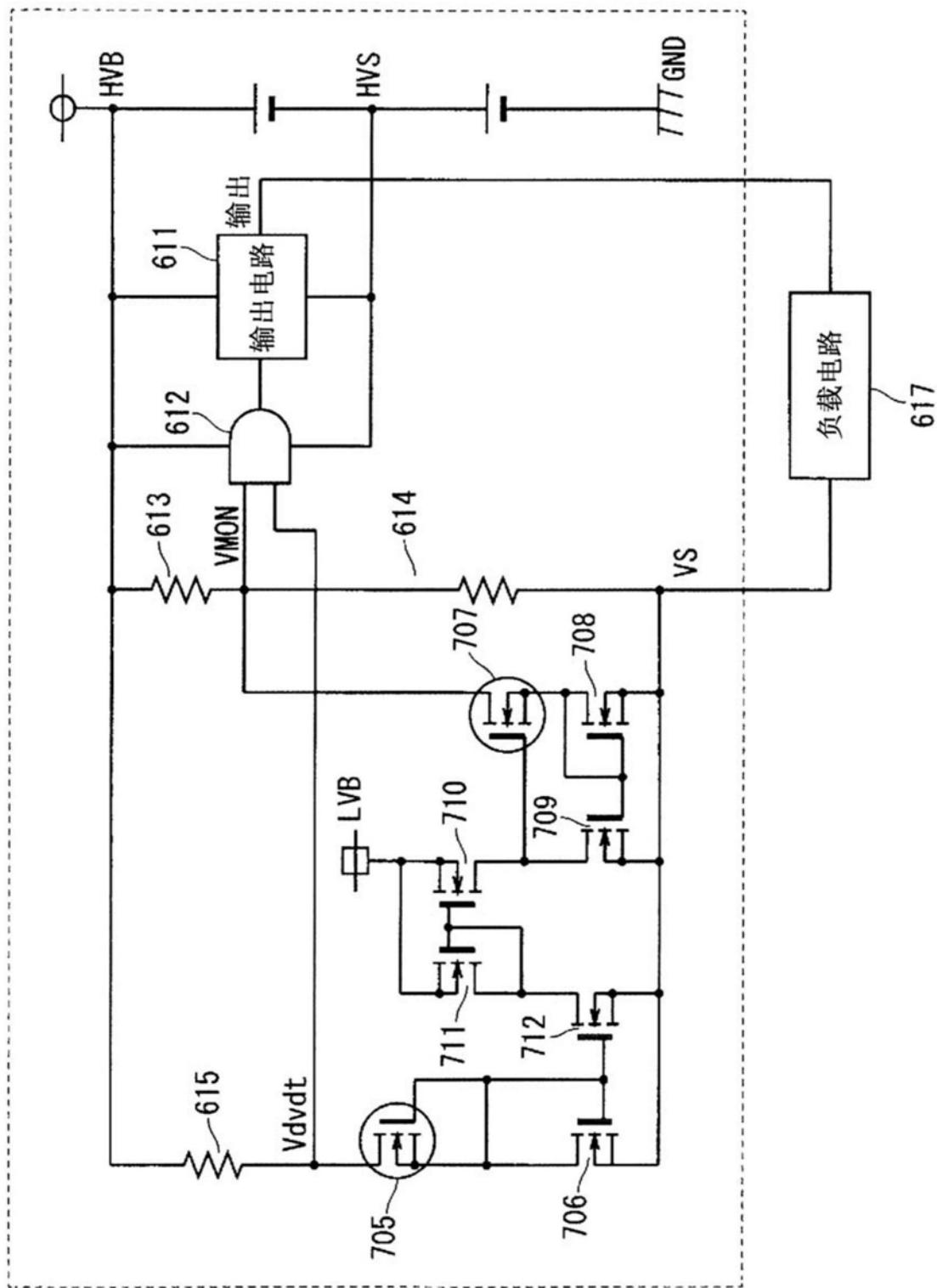


图7

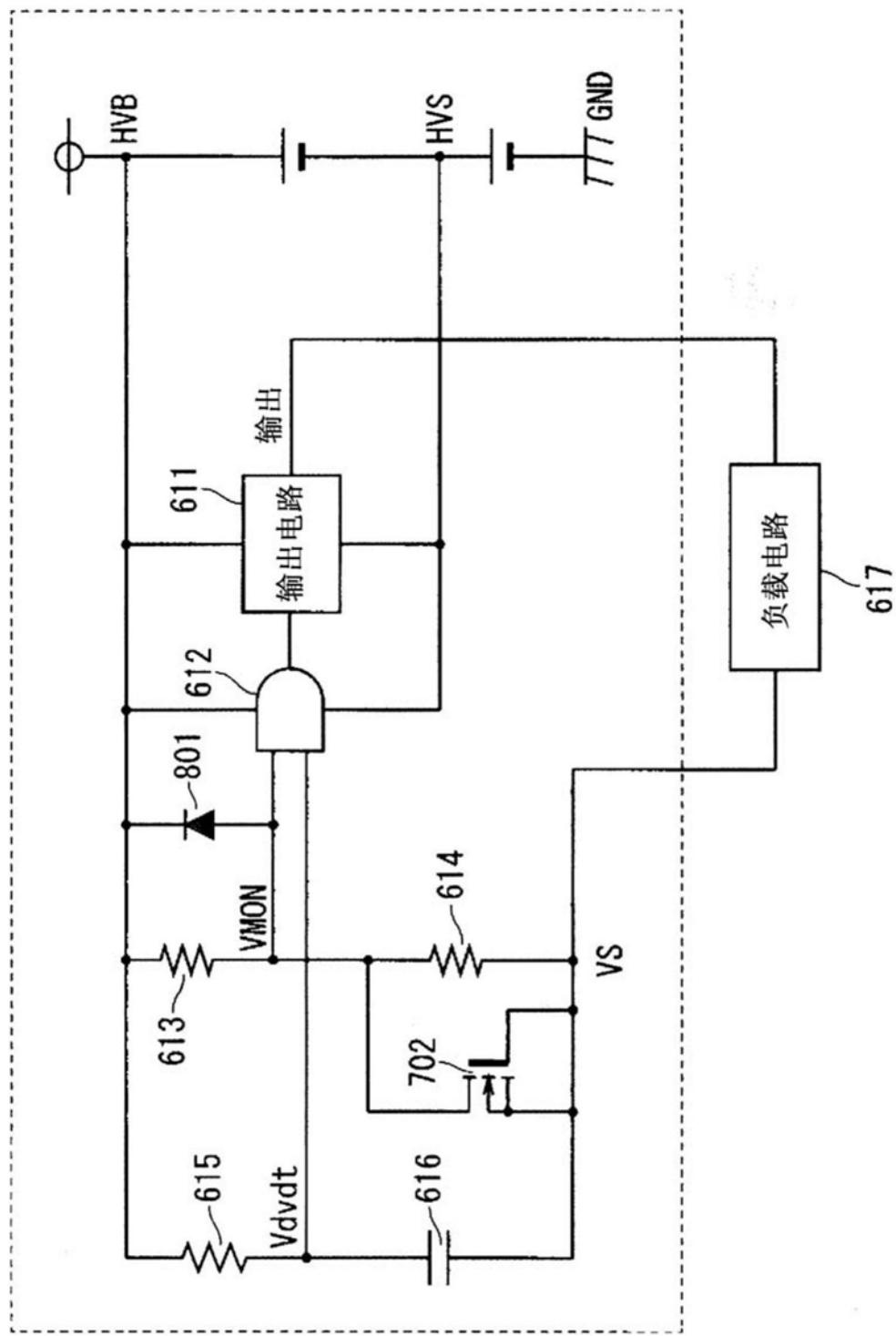


图8

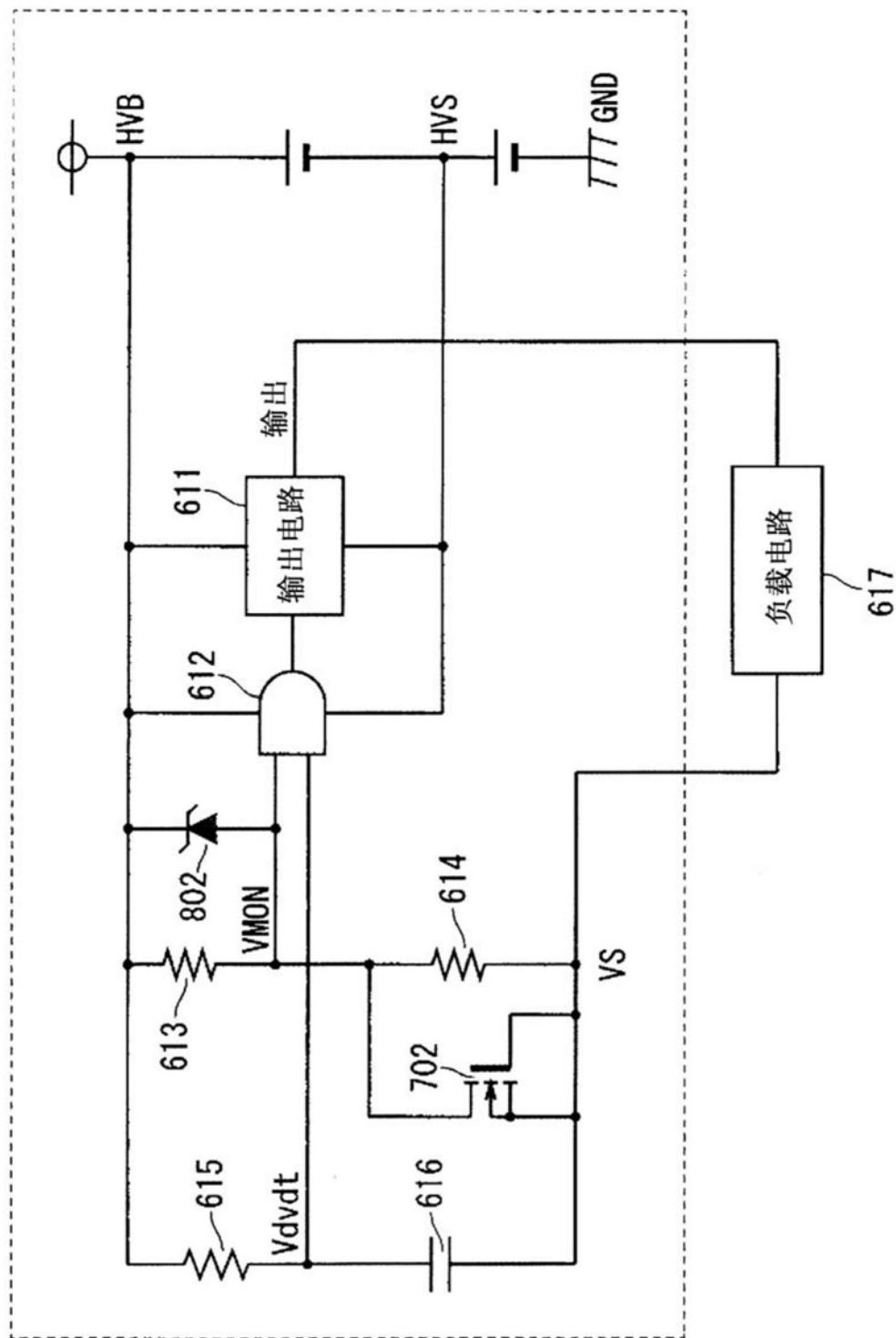


图9

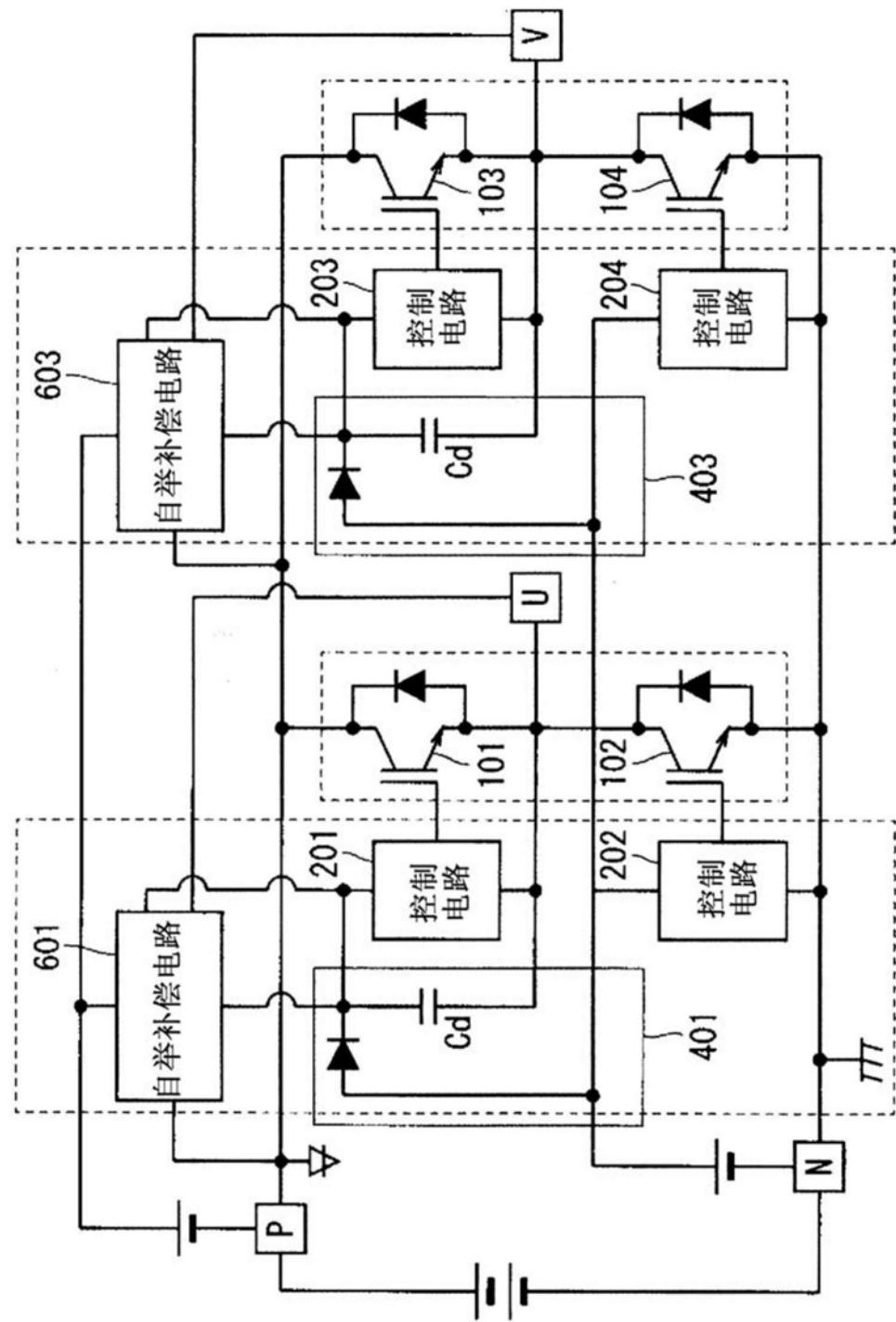


图10

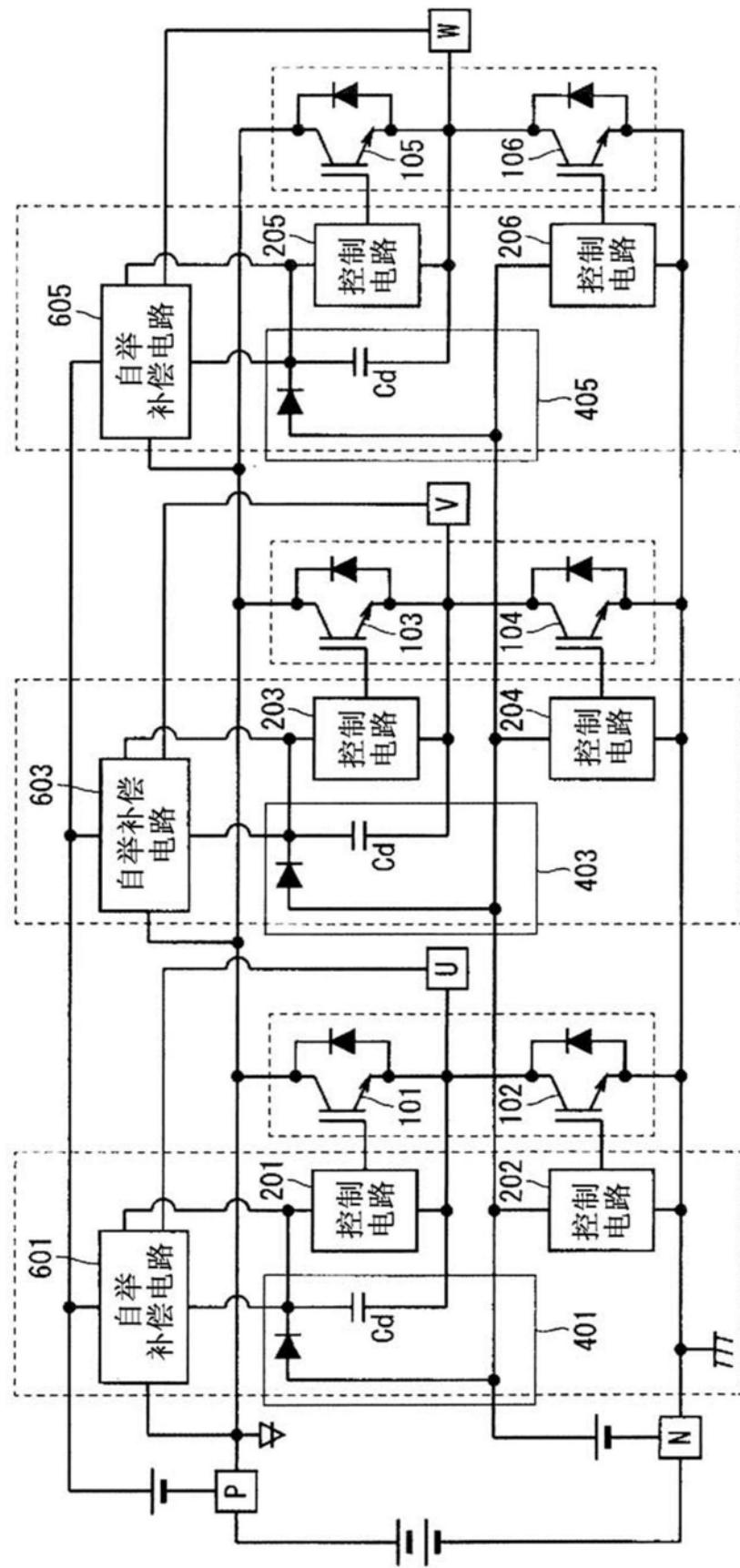


图11

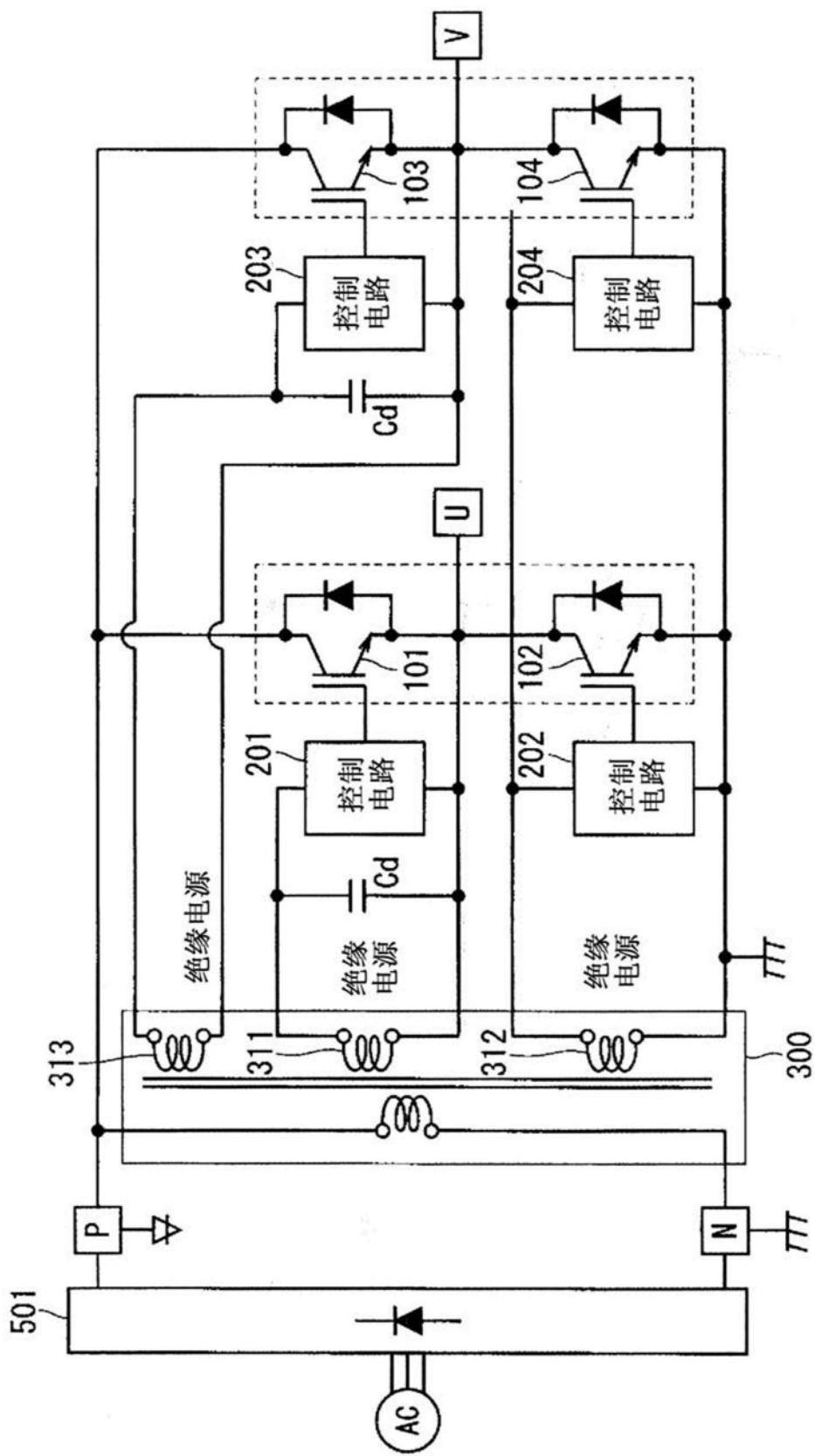


图12

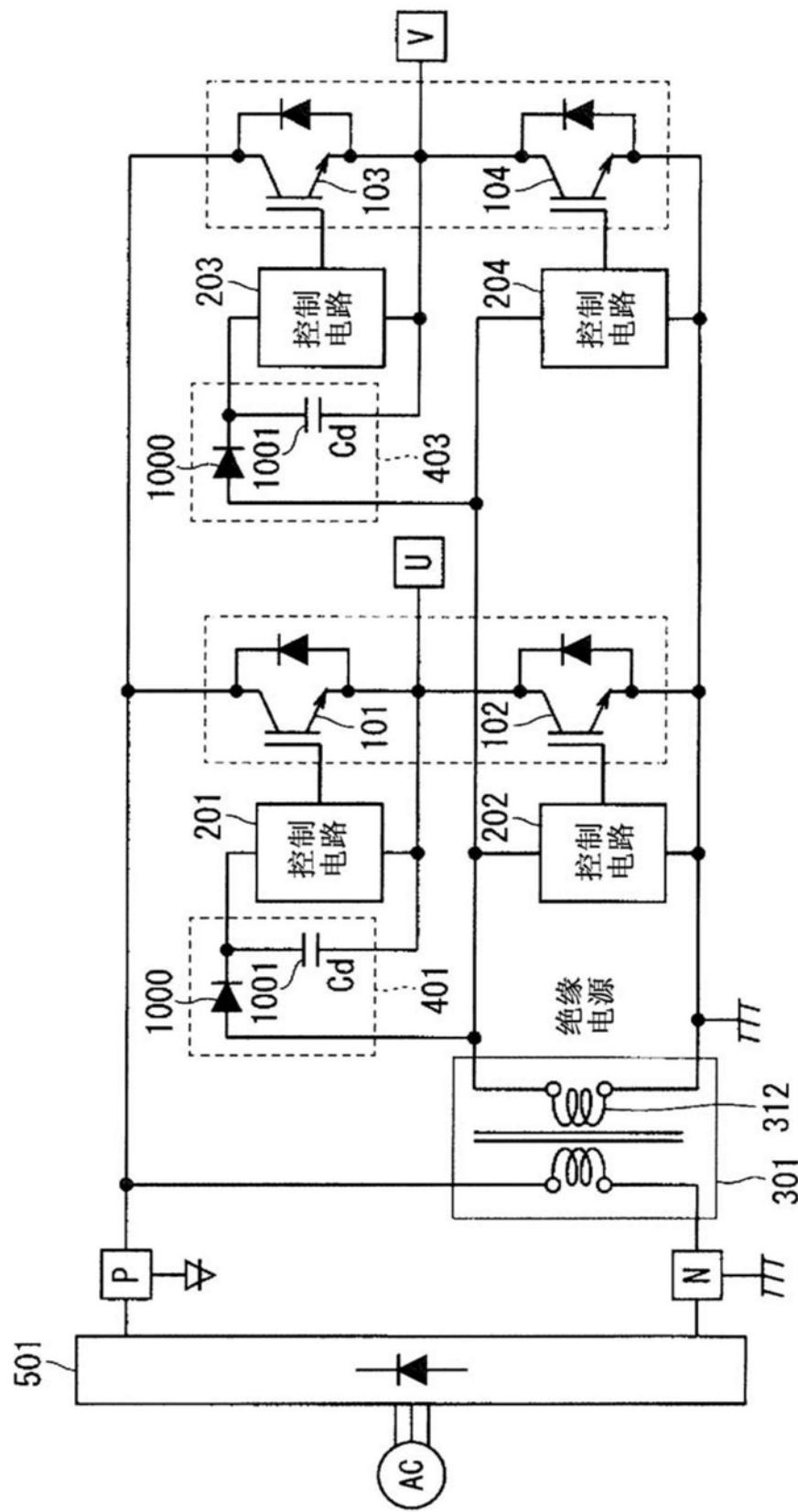


图13

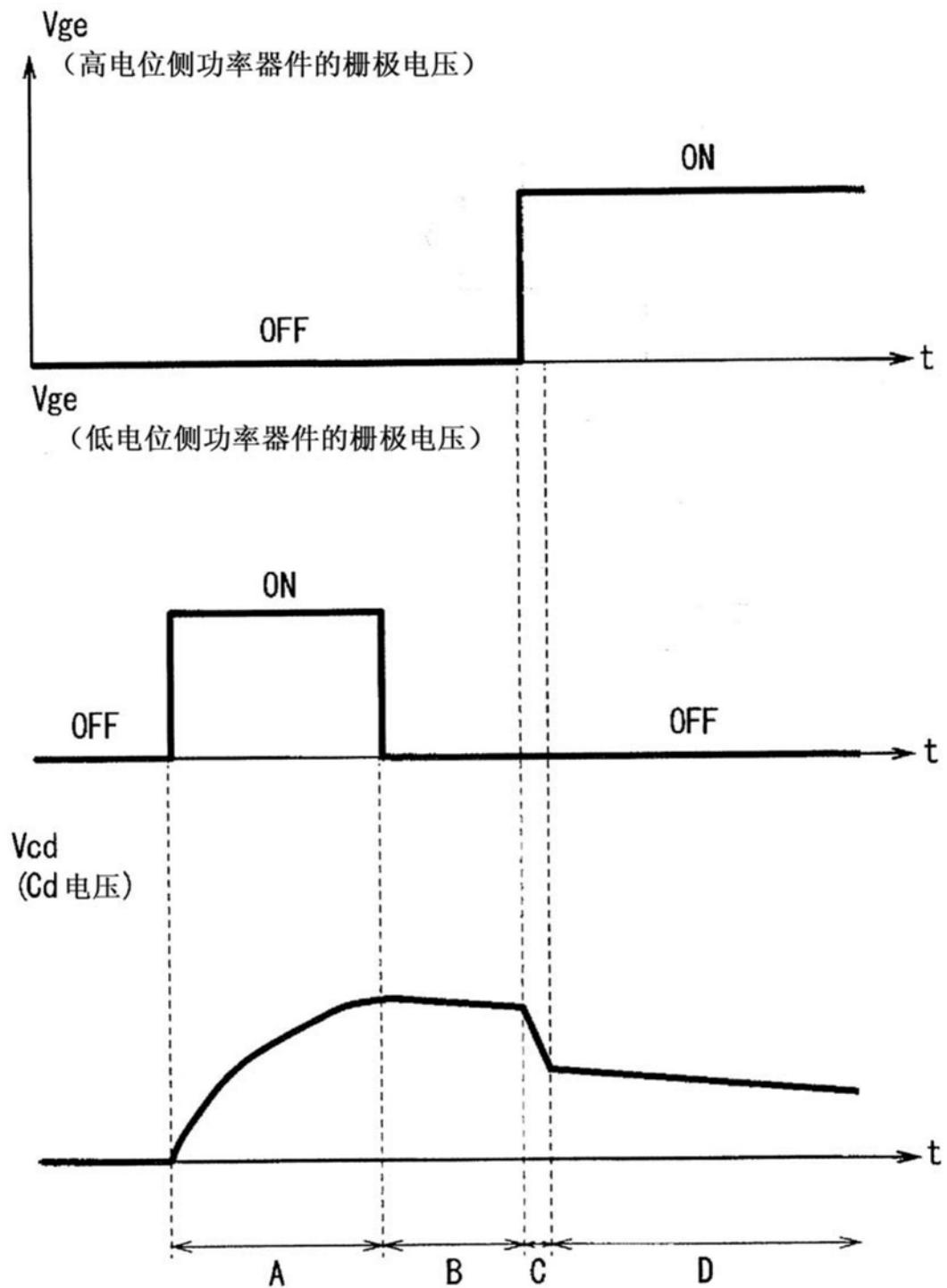


图14

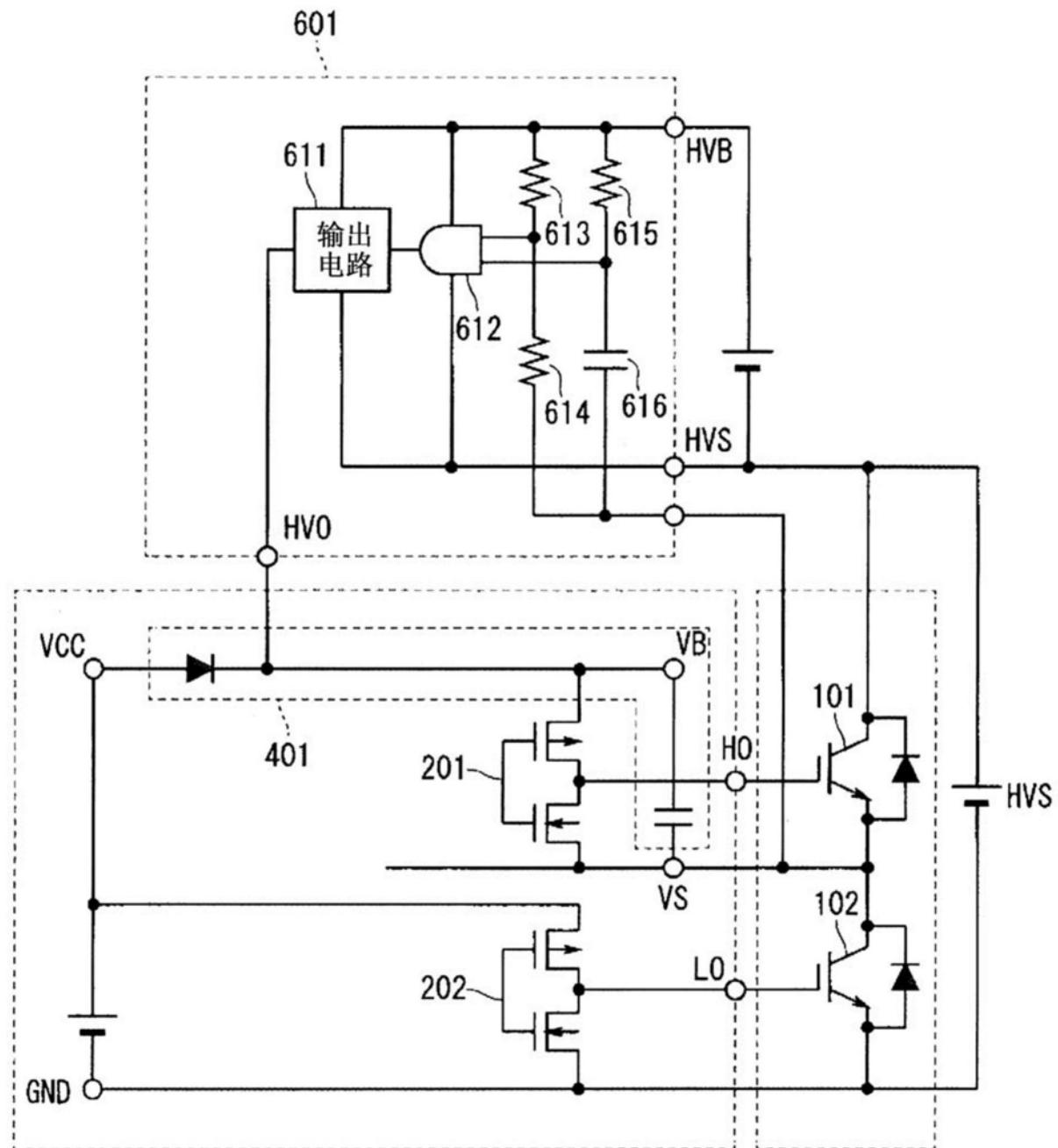


图15

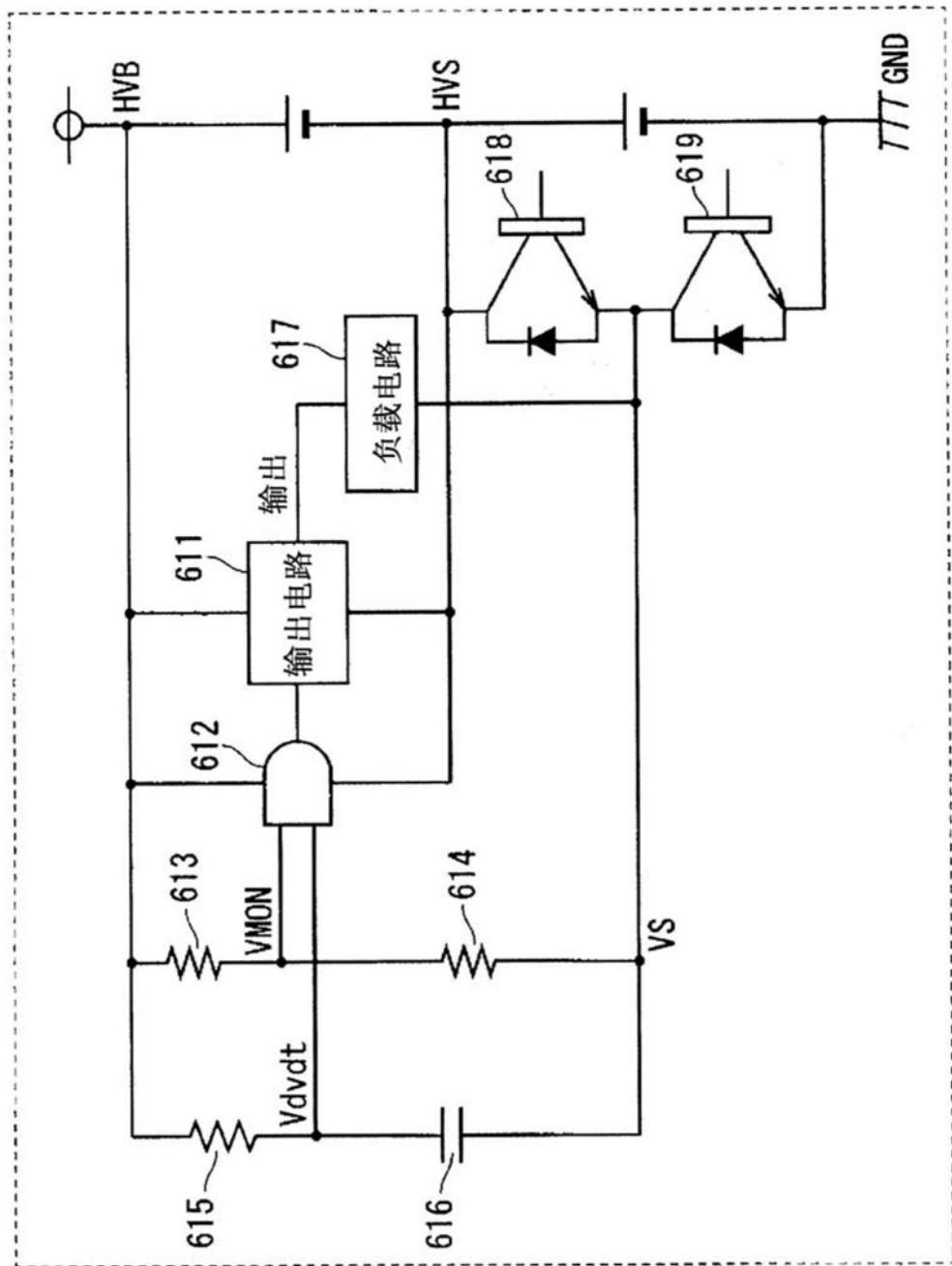


图16