



(12) 发明专利申请

(10) 申请公布号 CN 103021850 A

(43) 申请公布日 2013. 04. 03

(21) 申请号 201110280628. 8

(22) 申请日 2011. 09. 20

(71) 申请人 中国科学院微电子研究所

地址 100029 北京市朝阳区北土城西路 3 号

申请人 北京北方微电子基地设备工艺研究中心有限责任公司

(72) 发明人 尹海洲 朱慧珑 骆志炯

(74) 专利代理机构 北京汉昊知识产权代理事务所 (普通合伙) 11370

代理人 朱海波

(51) Int. Cl.

H01L 21/336 (2006. 01)

H01L 29/78 (2006. 01)

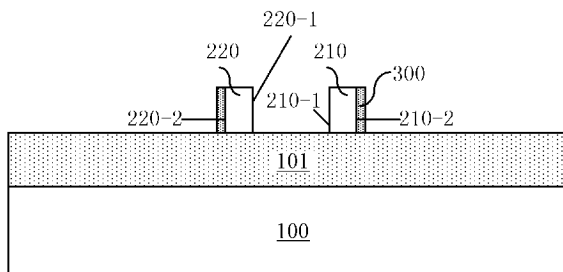
权利要求书 1 页 说明书 5 页 附图 3 页

(54) 发明名称

一种半导体结构及其制造方法

(57) 摘要

本发明提供了一种半导体结构的制备方法, 该方法的步骤包括: 提供半导体衬底, 在所述半导体衬底上形成绝缘层、以及在该绝缘层上形成半导体基底; 在所述半导体基底上形成牺牲层、以及环绕所述牺牲层的侧墙, 并以该所述侧墙为掩膜刻蚀所述半导体基底, 形成半导体基体; 在所述半导体基体的侧壁上形成绝缘膜; 去除所述牺牲层、以及位于所述牺牲层下方的所述半导体基体, 形成第一半导体鳍片和第二半导体鳍片。相应地, 本发明还提供了一种半导体结构。本发明通过在两个半导体鳍片相互背离的侧壁上存在绝缘膜, 而仅仅暴露两个半导体鳍片相互对应的侧壁, 使得后续工艺中对该相互对应的侧壁进行常规操作变得易于操作。



1. 一种半导体结构的制作方法,该方法包括:
  - a) 提供半导体衬底(100),在所述半导体衬底(100)上形成绝缘层(101)、以及在该绝缘层(101)上形成半导体基底(102);
  - b) 在所述半导体基底(102)上形成牺牲层(200)、以及环绕所述牺牲层(200)的侧墙(201),并以该所述侧墙(201)为掩膜刻蚀所述半导体基底(102),形成半导体基体(103);
  - c) 在所述半导体基体(103)的侧壁上形成绝缘膜(300);
  - d) 去除所述牺牲层(200)、以及位于所述牺牲层(200)下方的所述半导体基体(103),形成第一半导体鳍片(210)和第二半导体鳍片(220)。
2. 根据权利要求1所述的制作方法,其中,所述绝缘膜(300)的厚度为5nm-20nm。
3. 根据权利要求1或2所述的制作方法,其中,所述绝缘膜(300)为氧化膜。
4. 根据权利要求1所述的制作方法,其中,在所述步骤d)之后还包括:
  - e) 去除所述侧墙(201)。
5. 根据权利要求1或4所述的制作方法,其中,所述步骤c)包括:

对所述半导体基体(103)进行热氧化操作。
6. 根据权利要求1或4所述的制作方法,其中,所述步骤d)包括:

以所述侧墙(201)为掩膜刻蚀所述牺牲层(200);以及  
以所述侧墙(201)为掩膜、以所述绝缘层(101)为刻蚀停止层刻蚀所述半导体基体(103),在所述侧墙(201)下方形成所述第一半导体鳍片(210)和第二半导体鳍片(220)。
7. 一种半导体结构,该半导体结构包括衬底(100)、位于该衬底(100)之上的绝缘层(101)、以及位于该绝缘层(101)之上的半导体鳍片,其中:

所述半导体鳍片包括相互平行的第一半导体鳍片(210)和第二半导体鳍片(220),其特征在于:  
在所述第一半导体鳍片(210)和第二半导体鳍片(220)相互背离的侧壁上存在绝缘膜(300)。
8. 根据权利要求7所述的半导体结构,其中,所述氧化膜的厚度为5nm-20nm。
9. 根据权利要求7或8所述的半导体结构,其中:

所述第一半导体鳍片(210)和第二半导体鳍片(220)的厚度为10nm-100nm;以及  
所述第一半导体鳍片(210)和第二半导体鳍片(220)的高度为20nm-100nm。
10. 根据权利要求7至之一所述的半导体结构,其中,所述绝缘膜(300)为氧化膜。

## 一种半导体结构及其制造方法

### 技术领域

[0001] 本发明涉及半导体技术领域,尤其涉及一种半导体结构及其制造方法。

### 背景技术

[0002] 在半导体技术中,围绕如何实现全耗尽型器件的整体构思,研发的重心转向立体型器件结构。立体型器件结构是在绝缘体上硅(SOI)上形成半导体鳍片(用于形成沟道),在半导体鳍片的中间形成沟道区、在半导体鳍片的侧壁形成栅极以及在半导体鳍片的两端形成源/漏区。

[0003] 当前,立体型器件结构已出现双鳍结构,即,在SOI上形成两个平行的半导体鳍片,并将两个平行的半导体鳍片作为鳍形沟道形成两个独立的半导体器件,其中,两个半导体鳍片的相互背离的侧壁上形成有各自的栅极,而两个半导体鳍片相互对应的侧壁则被暴露出来。

[0004] 如果希望对两个半导体鳍片所暴露的侧壁进行工艺处理,则需要首先使用例如光刻胶等材料将所述两个半导体鳍片相互背离的侧壁覆盖起来进行保护,但是,由于半导体鳍片的厚度通常都非常薄,精确地覆盖两个半导体鳍片相互背离的侧壁,从工艺上来说,存在一定的难度。

### 发明内容

[0005] 为了解决上述问题,本发明提供了一种半导体结构及其制作方法,在两个半导体鳍片相互背离的侧壁上形成氧化膜,而仅仅暴露两个半导体鳍片相互对应的侧壁,使得在后续工艺中,便于对该相互对应的侧壁进行常规操作。

[0006] 根据本发明的一个方面,提供了一种半导体结构的制作方法,该方法包括:

[0007] a) 提供半导体衬底,在所述半导体衬底上形成绝缘层、以及在该绝缘层上形成半导体基底;

[0008] b) 在所述半导体基底上形成牺牲层、以及环绕所述牺牲层的侧墙,并以该所述侧墙为掩膜刻蚀所述半导体基底,形成半导体基体;

[0009] c) 在所述半导体基体的侧壁上形成绝缘膜;

[0010] d) 去除所述牺牲层、以及位于所述牺牲层下方的所述半导体基体,形成第一半导体鳍片和第二半导体鳍片。

[0011] 根据本发明的另一个方面,还提供了一种半导体结构,该半导体结构包括衬底、位于该衬底之上的绝缘层、以及位于该绝缘层之上的半导体鳍片,其中:

[0012] 所述半导体鳍片包括相互平行的第一半导体鳍片和第二半导体鳍片;以及

[0013] 在所述第一半导体鳍片和第二半导体鳍片相互背离的侧壁上存在绝缘膜。

[0014] 其中上述的“平行”为在半导体制造领域所能达到的误差范围内的基本平行。

[0015] 与现有技术相比,本发明具有如下优点:形成了具有双鳍的半导体结构,且在两个半导体鳍片相互背离的侧壁上存在绝缘膜,而仅仅暴露两个半导体鳍片相互对应的侧壁,

使得在后续工艺中,便于对该相互对应的侧壁进行常规操作。此外,与传统工艺中利用光刻胶覆盖两个鳍片相互背离的侧壁的方法相比,本发明所提供的方法工艺简单,易于操作。

### 附图说明

[0016] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本发明的其它特征、目的和优点将会变得更明显。

[0017] 图 1 为根据本发明的半导体结构制造方法的流程图;以及

[0018] 图 2 至图 8 为根据本发明的一个优选实施例按照图 1 所示流程制造半导体结构的各个阶段的剖面示意图。

[0019] 附图中相同或相似的附图标记代表相同或相似的部件。

### 具体实施方式

[0020] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明的实施例作详细描述。

[0021] 下面详细描述本发明的实施例,所述实施例的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的,仅用于解释本发明,而不能解释为对本发明的限制。

[0022] 下文的公开提供了许多不同的实施例或例子用来实现本发明的不同结构。为了简化本发明的公开,下文中对特定例子的部件和设置进行描述。当然,它们仅仅为示例,并且目的不在于限制本发明。此外,本发明可以在不同例子中重复参考数字和/或字母。这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施例和/或设置之间的关系。此外,本发明提供了的各种特定的工艺和材料的例子,但是本领域普通技术人员可以意识到其他工艺的可应用性和/或其他材料的使用。另外,以下描述的第一特征在第二特征之“上”的结构可以包括第一和第二特征形成为直接接触的实施例,也可以包括另外的特征形成在第一和第二特征之间的实施例,这样第一和第二特征可能不是直接接触,本文内所述的各种结构之间的相互关系包含由于工艺或制程的需要所作的必要的延展,例如,术语“垂直”意指两平面之间的夹角与  $90^\circ$  之差在工艺或制程允许的范围。

[0023] 根据本发明的一个方面,提供了一种半导体结构的制作方法,如图 1 所示。下面,将结合图 2 至图 8 对图 1 中半导体结构的制作方法进行具体地描述,其中,图 2 至图 8 为根据本发明的一个实施例按照图 1 所示的半导体结构制作方法的各个阶段的剖面示意图。

[0024] 首先,在步骤 S101 中,提供半导体衬底 100,在所述半导体衬底 100 上形成绝缘层 101、以及在该绝缘层 101 上形成半导体基底 102。

[0025] 具体地,如图 2 所示,提供半导体衬底 100,在半导体衬底 100 上依次沉积绝缘材料以及半导体材料,以形成绝缘层 101、半导体基底 102。其中,在本实施例中,所述半导体衬底 100 为单晶硅。在其他实施例中,所述半导体衬底 100 还可以包括其他基本半导体,例如锗。或者,所述基底 101 还可以包括化合物半导体,例如,碳化硅、砷化镓、砷化铟或者磷化铟。典型地,所述半导体衬底 100 的厚度可以约为但不限于几百微米,例如从 0.5mm-1.5mm 的厚度范围。

[0026] 所述绝缘层 101 的材料为二氧化硅、氮化硅或者其他任何适当的绝缘材料,典型

地,所述绝缘层 101 的厚度范围为 200nm-300nm。

[0027] 所述半导体基底 102 的材料为所述半导体衬底 100 所包括的半导体中的任何一种。在本实施例中,所述半导体基底 102 为单晶硅。在其他实施例中,所述半导体基底 102 还可以包括其他基本半导体或者化合物半导体。其中,所述半导体基底 102 的厚度范围为 20nm-100nm,优选地,所述半导体基底 102 的厚度与后续将要形成的半导体鳍片的高度一致。

[0028] 接着,执行步骤 S102,在所述半导体基底 102 上形成牺牲层 200、以及环绕所述牺牲层 200 的侧墙 201,并以该所述侧墙 201 为掩膜刻蚀所述半导体基底 102,形成半导体基体 103。

[0029] 具体地,如图 3 所示,首先,在所述半导体基底 102 上形成牺牲层 200,所述半导体基底 102 被该牺牲层 200 所覆盖的区域将用于形成半导体鳍片。其中,所述牺牲层 200 的材料包括氧化硅、氮化硅以及其他适合的材料,其厚度范围为 30nm-80nm。形成所述牺牲层的方法为本领域技术人员所公知的常识,在此不再赘述。

[0030] 接着,如图 4 所示,形成环绕所述牺牲层 200 的侧墙 201,所述侧墙 201 材料可为氮化硅、氧化硅、氮氧化硅、碳化硅中的一种或者其任意组合,侧墙 201 可以具有多层结构,其可以通过包括沉积-刻蚀工艺形成,其厚度范围为 10nm-100nm,如 10nm、20nm 或 35nm,其中,所述侧墙 201 的厚度即为后续将要生成的半导体鳍片的厚度。

[0031] 然后,如图 5 所示,以所述侧墙 201 为掩膜,刻蚀所述半导体基底 102,在所述侧墙 201 以及牺牲层下方,形成半导体基体 103,其中,刻蚀所述半导体基底 102 可以采用例如干法刻蚀和 / 或湿法刻蚀等适合的工艺。

[0032] 在步骤 S103 中,在所述半导体基体 103 的侧壁上形成绝缘膜 300。所述绝缘膜 300 可以是氧化膜、氮化膜、氮氧化膜或其它可以实现绝缘作用的薄膜。在本发明的实施例中,所述绝缘膜 300 优选为氧化膜。

[0033] 具体地,如图 6 所示,在形成半导体基体 103 后,通过热氧化的方式,在位于所述侧墙 201 下方的半导体基体 103 的侧壁上形成氧化膜 300,该氧化膜 300 的厚度范围为 5nm-20nm。此外,形成氧化膜 300 的方法不局限于热氧化法,还可采用等离子氧化或者高温的高氯酸溶液的氧化法等。在本实施例中,所述半导体基体 103 的材料为单晶硅,则所述氧化膜 300 为二氧化硅。

[0034] 最后,执行步骤 S104,去除所述牺牲层 200、以及位于所述牺牲层 200 下方的所述半导体基体 103,形成第一半导体鳍片 210 和第二半导体鳍片 220。

[0035] 如图 7 所示,首先,选择性刻蚀所述牺牲层 200,暴露所述半导体基体 103,然后,以所述侧墙 201 为掩膜、以及以所述绝缘层 101 为刻蚀停止层,对所述半导体基体 103 的暴露区域进行刻蚀,直至暴露所述绝缘层 101。其中,刻蚀可以采用例如干法刻蚀和 / 或湿法刻蚀等适合的工艺,在此不再赘述。刻蚀结束后,在所述侧墙 201 下方形成半导体鳍片,该半导体鳍片包括相互平行的第一半导体鳍片 210 和第二半导体鳍片 220,每个鳍片均具有两个侧壁,即,所述第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2,以及所述第二半导体鳍片 220 的侧壁 220-1 和侧壁 220-2,其中,所述第一半导体鳍片的侧壁 210-1 与所述第二半导体鳍片的侧壁 220-1 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的内侧,相互对应,而所述第一半导体鳍片的侧壁 210-2 与所述第二半导体鳍片的侧壁 220-2 位于分

别位于第一半导体鳍片 210 和第二半导体鳍片 220 的外侧,相互背离。所述第一半导体鳍片 210 和第二半导体鳍片 220 的厚度范围为 10nm-100nm,其高度的范围为 20nm-100nm,以第一半导体鳍片 210 为例,所述厚度指第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2 之间的距离,所述高度指第一半导体鳍片 210 上表面与绝缘层之间的距离。形成所述半导体鳍片后,选择性去除所述侧墙 201,如图 8 所示。

[0036] 在上述步骤完成后,形成了具有双鳍的半导体结构,且在两个半导体鳍片相互背离的侧壁上存在氧化膜,而仅仅暴露两个半导体鳍片相互对应的侧壁,使得在后续工艺中,便于对该相互对应的侧壁进行常规操作。此外,与传统工艺中利用例如光刻胶覆盖两个半导体鳍片相互背离的侧壁的方法相比,本发明所提供的方法工艺简单,易于操作。

[0037] 根据本发明的另一个方面,还提供了一种半导体结构,如图 8 所示,该半导体结构包括衬底 100、位于该衬底 100 之上的绝缘层 101、以及位于该绝缘层 101 之上的半导体鳍片,其中,所述半导体鳍片包括相互平行的第一半导体鳍片 210 和第二半导体鳍片 220,在所述第一半导体鳍片 210 和第二半导体鳍片 220 相互背离的侧壁上存在绝缘膜 300。

[0038] 具体地,在本实施例中,所述半导体衬底 100 为单晶硅。在其他实施例中,所述半导体衬底 100 还可以包括其他基本半导体,例如锗。或者,所述基底层 101 还可以包括化合物半导体,例如,碳化硅、砷化镓、砷化铟或者磷化铟。典型地,所述半导体衬底 100 的厚度可以约为但不限于几百微米,例如从 0.5mm-1.5mm 的厚度范围。

[0039] 所述绝缘层 101 为二氧化硅、氮化硅或者其他任何适当的绝缘材料,典型地,所述绝缘层 101 的厚度范围为 200nm-300nm。

[0040] 所述第一半导体鳍片 210 和第二半导体鳍片 220 的材料为所述半导体衬底 100 所包括的半导体中的任何一种。在本实施例中,所述第一半导体鳍片 210 和第二半导体鳍片 220 为单晶硅。在其他实施例中,所述第一半导体鳍片 210 和第二半导体鳍片 220 还可以包括其他基本半导体或者化合物半导体。其中,每个鳍片均具有两个侧壁,即,所述第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2,以及所述第二半导体鳍片 220 的侧壁 220-1 和侧壁 220-2,其中,所述第一半导体鳍片的侧壁 210-1 与所述第二半导体鳍片的侧壁 220-1 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的内侧,相互对应,而所述第一半导体鳍片的侧壁 210-2 与所述第二半导体鳍片的侧壁 220-2 位于分别位于第一半导体鳍片 210 和第二半导体鳍片 220 的外侧,相互背离。所述第一半导体鳍片 210 和第二半导体鳍片 220 的厚度范围为 10nm-100nm,其高度的范围为 20nm-100nm,以第一半导体鳍片 210 为例,所述厚度指第一半导体鳍片 210 的侧壁 210-1 和侧壁 210-2 之间的距离,所述高度指第一半导体鳍片 210 上表面与绝缘层之间的距离。在所述第一半导体鳍片 210 和第二半导体鳍片 220 相互背离的侧壁 210-2 和侧壁 220-2 上存在绝缘膜 300,其厚度范围为 5nm-20nm。所述绝缘膜 300 可以是氧化膜、氮化膜、氮氧化膜或其它能够实现绝缘的薄膜,优选为氧化膜。在本实施例中,所述第一半导体鳍片 210 和第二半导体鳍片 220 的材料为单晶硅,所述氧化膜 300 为二氧化硅。

[0041] 本发明所提供的半导体结构为双鳍结构,在两个半导体鳍片相互背离的侧壁上存在氧化膜,而两个半导体鳍片之间相对应的侧壁完全被暴露出来,从而便于在后续的工艺中,对所述两个半导体鳍片之间相对应的侧壁进行常规操作。

[0042] 虽然关于示例实施例及其优点已经详细说明,应当理解在不脱离本发明的精神和

所附权利要求限定的保护范围的情况下,可以对这些实施例进行各种变化、替换和修改。对于其他例子,本领域的普通技术人员应当容易理解在保持本发明保护范围内的同时,工艺步骤的次序可以变化。

[0043] 此外,本发明的应用范围不局限于说明书中描述的特定实施例的工艺、机构、制造、物质组成、手段、方法及步骤。从本发明的公开内容,作为本领域的普通技术人员将容易地理解,对于目前已存在或者以后即将开发出的工艺、机构、制造、物质组成、手段、方法或步骤,其中它们执行与本发明描述的对应实施例大体相同的功能或者获得大体相同的结果,依照本发明可以对它们进行应用。因此,本发明所附权利要求旨在将这些工艺、机构、制造、物质组成、手段、方法或步骤包含在其保护范围内。

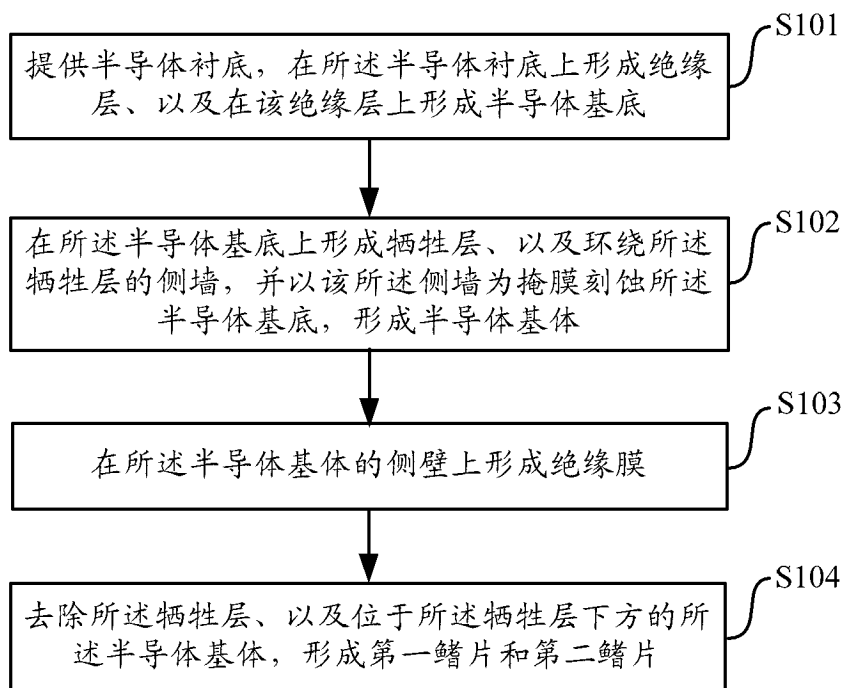


图 1

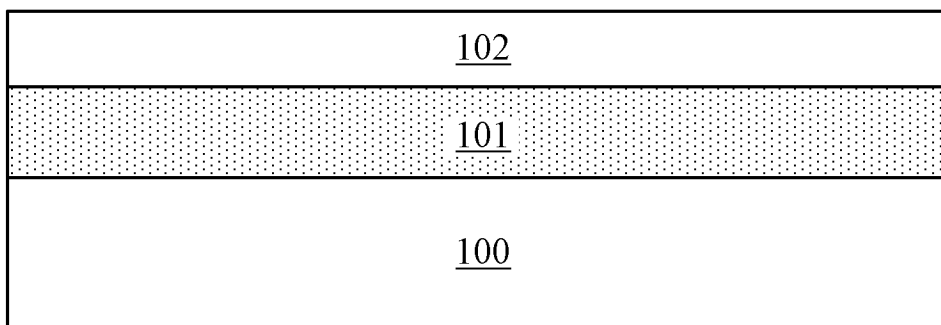


图 2

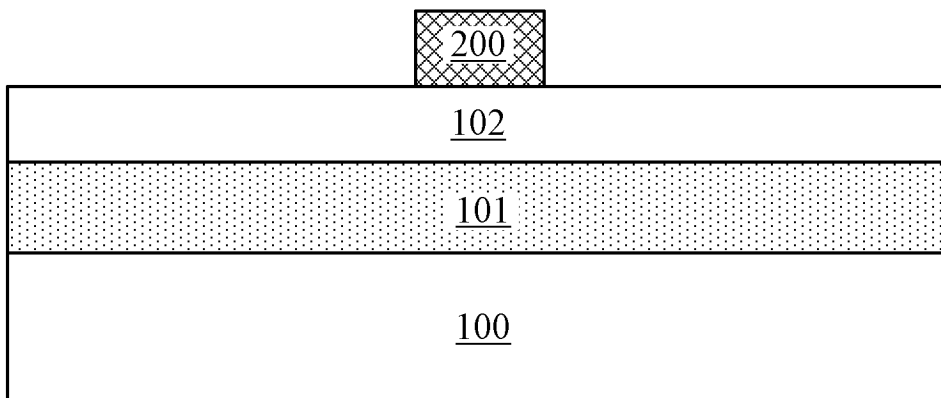


图 3



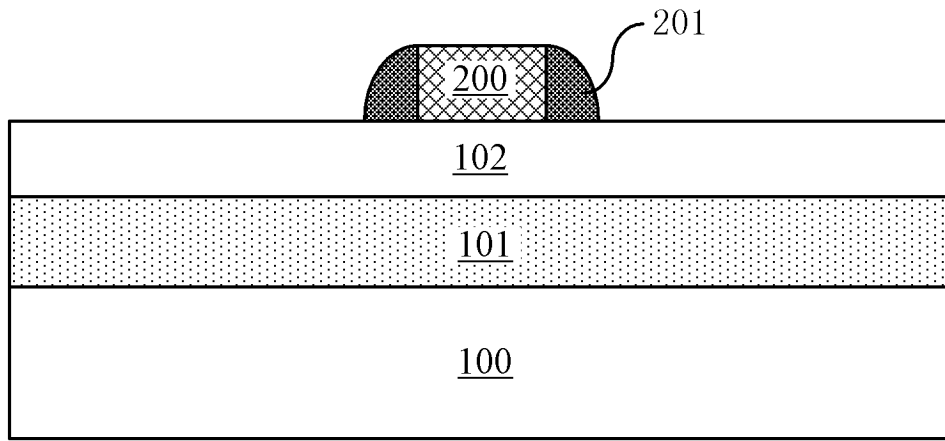


图 4

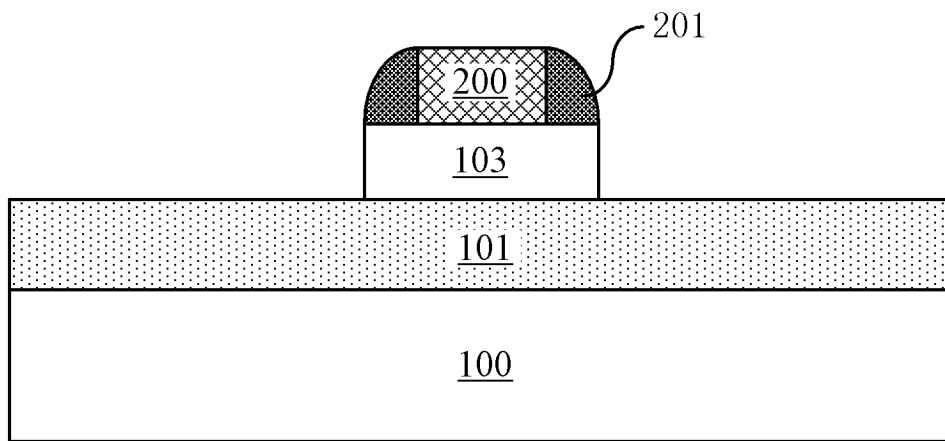


图 5

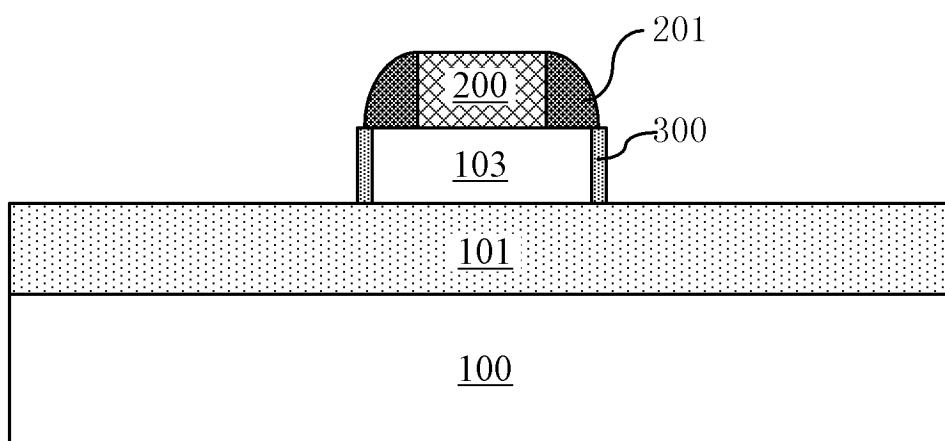


图 6

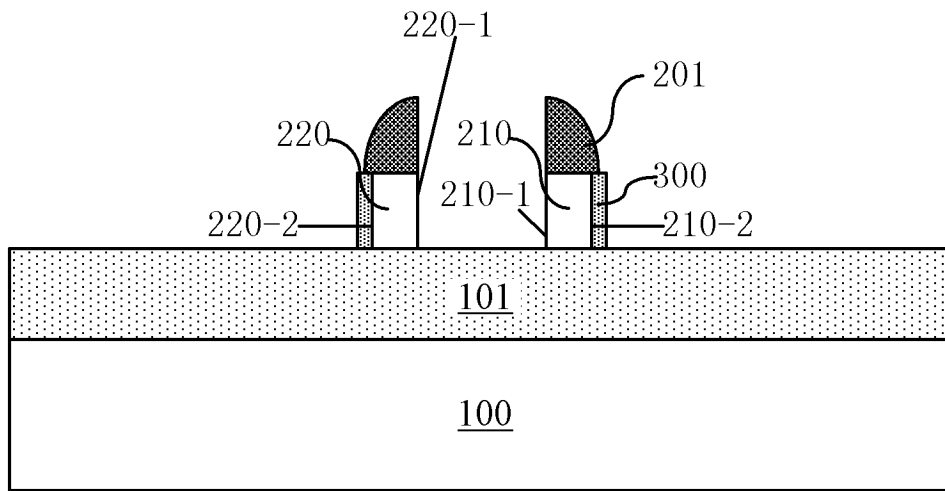


图 7

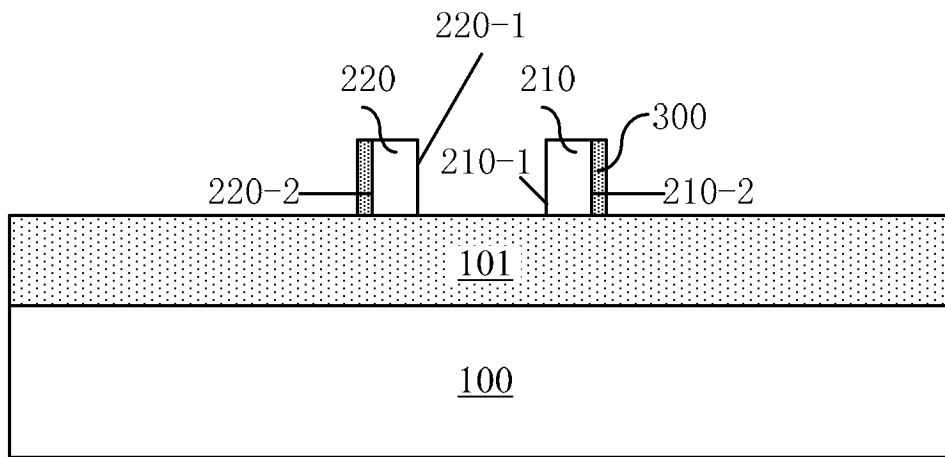


图 8