

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96/33614

※ 申請日期：96.9.7

※IPC 分類：H03H 9/46 (2006.01)

一、發明名稱：(中文/英文)

控制類比濾波器之頻帶寬

CONTROLLING THE BANDWIDTH OF AN ANALOG FILTER

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商飛思卡爾半導體公司

FREESCALE SEMICONDUCTOR, INC.

代表人：(中文/英文)

珍妮佛 B 伍艾梅特

WUAMETT, JENNIFER B.

住居所或營業所地址：(中文/英文)

美國德州奧斯丁市威廉坎嫩道西6501號

6501 WILLIAM CANNON DRIVE WEST, AUSTIN, TEXAS 78735,

U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 瑪希伯 拉曼
RAHMAN, MAHIBUR
2. 約翰 J 帕克 二世
PARKES, JOHN J., JR.
3. 詹姆斯 J 瑞奇斯
RICHES, JAMES J.

國 籍：(中文/英文)

1. 美國 U.S.A.
2. 美國 U.S.A.
3. 美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2006年10月18日；11/550,534

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

大體而言，本發明係關於類比濾波器，且更特定而言係關於使用數位電路來調諧類比濾波器。

【先前技術】

連續時間或類比濾波器常用於無線裝置(例如，蜂巢式電話)中。通常，類比濾波器及其他包括一接收機或一發射機之電路位於一使用互補金屬氧化物半導體(CMOS)技術製造而成之單個積體電路上。類比濾波器包括影響類比濾波器之頻帶寬的組件，包括電阻器及電容器。積體電路製造或製作過程可使此類組件之實際值改變多達其標稱值之30%，而此可造成多達50%之頻帶寬變化。頻帶寬變化亦可因溫度或電壓改變而造成。類比濾波器頻帶寬之變化可導致無線裝置接收及發射信號路徑二者方面之顯著效能降格。於接收信號路徑中，基帶類比濾波器頻帶寬之變化導致靜態靈敏度、存在干擾源時之靈敏度、接收機三階截取點、抗鋸齒效能及誤差向量量值(EVM)等方面之效能降格。於發射信號路徑中，基帶類比濾波器頻帶之變化導致EVM、毗鄰通道洩漏比率、及靜態/瞬時功率屏蔽效能方面之效能降格。

對於寬頻分碼多重近接(WCDMA或3G)及高速下行鏈路封包存取(HSDPA或3.5G)接收機保持必要的0.1%位元誤差率(BER)、50% EVM、干擾源拒斥及類比至數位(A/D)抗鋸齒保護，頻帶寬追蹤精度及效能係必不可少的。在習知3G

及 3.5G 收發機中，因高達 12.5% 之大接收機頻帶寬追蹤誤差，該 0.1% 的 BER 靈敏度降格多達 0.5 分貝 (dB) 且 EVM 從 2% 降格至 8.4%。

追蹤迴路通常用於改變類比濾波器之 R/C 濾波參數。該追蹤迴路對可能出現之組件值之變化進行追蹤。某些習知方法之追蹤精度因偽隨機校準信號之偏差且因該追蹤迴路收斂所長期需要之平均化而受限。使用偽隨機校準信號之習知方法之總校準時間約為 10 毫秒，此係不利地長。且不管習知方法之長校準時間，習知方法因偽隨機信號之偏差而難以達成高的校準精度。

其他習知的頻帶寬追蹤技術集中在主從追蹤概念上。此類技術都使用一組態成振蕩器之濾波器級，該振蕩器與一主濾波器之若干區段中所使用之電路具有完全相同之拓撲。任何的製造過程及/或溫度的變化皆將對主濾波器及從屬電路造成相同量的影響。此技術實質上係在該從屬電路周圍建立一鎖相迴路並藉由調諧該主濾波器之所有該等電阻器(或電容器)來使該振蕩器之振蕩(或該濾波器之相位差)始終靠近於一穩定值。此類技術依賴於該主濾波器與該從屬電路中各區段之間的匹配。然而，精確匹配未必始終可能，此乃因該主濾波器在晶粒上佔據一不同於振蕩器之部分，且缺乏匹配導致追蹤精度方面之效能降格。

其他習知設計使用一頻帶內音調及一頻帶邊緣音調來調諧一濾波器。於此類設計中，該頻帶內音調提供一量測該頻帶邊緣音調之參考。由於該等信號並非以一複合格式提

供而需要分開的非並行量測，因此此類設計需要額外的時間。此外，修正精度會丟失，此乃因濾波器之量值響應之斜率係低。另外，當調低該濾波器的頻率時，頻帶邊緣校準信號之振幅下降，從而進一步降低解析度。

某些習知電阻器/電容器(R/C)調諧系統使用一專用類比振蕩器來追蹤需要調諧之R/C時間常數級(雙二次及混頻器極)。該振蕩器之R/C時間常數係使用一比較器輸出來進行量測，該比較器輸出迫使該調諧系統之控制邏輯檢查一數位定時器的值並確定該振蕩器之R/C常數是否得到最佳調諧。基於該R/C常數係太慢、太快還是處於容限範圍內，可分別遞減、遞增或不改變一數位累加器。不利地，需要專用的類比電路系統來實施該R/C時間常數量測，且所需類比電路之複雜度比數位電路系統更關鍵。不利地，類比電路系統之增加會增加設計時間、晶粒面積及電流耗用。

習知數位追蹤方法使用一快速傅裏葉變換(FFT)方法來偵測功率；然而，不利地，該FFT方法導致大量的硬體成本及電流耗用。

此外，所有習知方法皆缺乏對有源濾波器之品質因數(Q)之任何動態控制。

【實施方式】

圖1係收發機100之簡化功能方塊圖，其包括一零IF或基帶接收機101之一部分。於一例示性實施例中，收發機100係一行動或無線電話。接收機101包括：一第一低雜訊放大器(LNA) 102，其藉由一天線開關113耦合至一天線

104；一帶通濾波器106，其耦合至第一LNA；一第二LNA 108，其耦合至該帶通濾波器；一混頻器110，其耦合至一局部振蕩器112並耦合至第二LNA；及一混頻器極114，其耦合至該混頻器。混頻器極114具有一輸出端116，該輸出端經由一開關122耦合至一基帶或中頻放大器(IFA) 120之一輸入端118。IFA 120具有一輸出端123。DC修正值124經由一5位元耦合127插入一DC偏移修正(DCOC)數位至類比(D/A)轉換器126之輸入中。DCOC D/A轉換器126之輸出信號係一dcoc_dac_out 128。如下文更全面地解釋，根據本發明，DC修正值124與二音調訓練或校準信號196相組合。IFA 120之輸出123與DCOC D/A轉換器126之dcoc_dac_out 128組合於一加法器121處且饋送至一基帶連續時間或類比濾波器132之一輸入端130中。類比濾波器132係一低通濾波器且包括至少一個頻帶寬確定R/C電路。類比濾波器132之一輸出端131耦合至一連續時間求和增量A/D轉換器134，在該例示性實施例中，該轉換器具有96-MHz之採樣頻率。A/D轉換器134耦合至十中抽一濾波器136，該十中抽一濾波器消除低採樣頻率下之假信號。在該例示性實施例中，該較低採樣頻率為8-MHz。該十中抽一濾波器耦合至一通道濾波器138。通道濾波器138耦合至一解調器(未顯示)。一發射機800亦耦合至天線開關113。一用於控制或調諧類比濾波器132之頻帶寬頻率之數位追蹤或調諧系統250耦合至接收機101。數位調諧系統250經由耦合103、105、107、109、111、129、135、137、

175、179及197耦合至接收機101。

圖2顯示數位調諧系統250之一簡化功能方塊圖。數位調諧系統250包括一數位增益歸一化電路252，該電路自接收機101接收一信號。來自接收機101之信號係cap_tune_din 139，其係一來自十中抽一濾波器136之輸出。接收機101之十中抽一濾波器136經由一15-位元耦合137耦合至數位調諧系統250之歸一化電路252。歸一化電路252經由8-位元耦合耦合至一200-kHz分立傅裏葉變換(DFT)單頻段功率偵測電路253，後者與一400-kHz DFT單頻段功率偵測電路254並聯。200-kHz DFT單頻段功率偵測電路253及400-kHz DFT單頻段功率偵測電路254各自分別耦合至線性至dB標度轉換電路255及256。一固定增益258及線性至dB標度轉換電路256之一輸出耦合至一加法器260，該加法器將一更大的增益信號262作為其輸出。更大的增益信號262及一來自線性至dB標度轉換電路255之輸出饋送至加法器264中。更大的增益信號262在饋送至加法器264之一輸入端之前變為負。加法器264之輸出信號係cap_tune_pow_diff 266。cap_tune_pow_diff 266係200-kHz下響應之功率估計值與400-kHz下響應之功率估計值之間的差。cap_tune_pow_diff 266係以分貝為單位進行量測的值。加法器264之輸出端耦合至一量值電路268之一輸入端，該量值電路將其輸入之絕對值(誤差值270)作為其輸出。量值電路268之輸出端耦合至一最小誤差搜尋控制單元272之一輸入端。最小誤差搜尋控制單元272包括一組合與順序邏輯

電路，該組合與順序邏輯電路受一與其耦合之系統控制器 274 控制。於該例示性實施例中，系統控制器 274 係一微處理器。最小誤差搜尋控制單元 272 之一輸出端經由一 4-位元耦合 271 耦合至一多工器 276 之一輸入端 265。最小誤差搜尋控制單元 272 輸出一 4-位元值，該 4-位元值代表類比濾波器 132 之該至少一個 R/C 電路之一最佳電容設定。一掃描產生器 278 經由一 4-位元耦合 273 耦合至多工器 276 之另一輸入端 267。於一閉合迴路訓練或校準週期期間，掃描產生器 278 跨過類比濾波器 132 之每一可能之 R/C 設定，而 A/D 轉換器 134 之 R/C 設定值保持處於一標稱設定。於該例示性實施例中，A/D 轉換器 134 之標稱設定係一用以防止 A/D 轉換器 134 限幅之最大電容。掃描產生器 278 輸出一序列從二進制 "0000" 到二進制 "1011" 之 4-位元值。多工器 276 之一輸出端 269 經由一 4-位元耦合 275 耦合至一溫度計編碼電路 281。多工器 276 受與其耦合之系統控制器 274 控制。於該閉合迴路校準週期期間，多工器 276 之輸出信號係來自掃描產生器 278 之輸出信號。在數位調諧系統 250 確定根據本發明之最佳電容設定之後，來自多工器 276 之輸出信號便係來自最小誤差搜尋控制單元 272 之輸出。多工器 276 之輸出信號係一 cap_tune_setting 280。cap_tune_setting 280 係一從二進制 "0000" 到二進制 "1011" 之 4-位元值。cap_tune_setting 280 之每一值皆代表類比濾波器 132 之 R/C 電路之電容設定。來自溫度計編碼電路 281 之輸出 277 經由一 11-位元耦合 179 耦合至類比濾波器 132 之 ctune 輸入 182。

溫度計編碼電路281將4-位元cap_tune_setting 280映射或轉換成針對11-位元耦合179之控制信號。

系統控制器274經由耦合175耦合至類比濾波器132之一Q_tune輸入端183。系統控制器274亦分別經由耦合103、105、107、109、111及129耦合至天線開關113、第一LNA 102、第二LNA 108、混頻器極114、開關122及IFA 120。數位調諧系統250亦包括：一200-KHz音調數位合成器292，其產生一200-KHz音調405；及一400-KHz音調數位合成器294，其產生一400-KHz音調407(參見圖4)。系統控制器274分別基於耦合117及119耦合至200-KHz音調合成器292及400-KHz音調合成器294。200-kHz音調405與400-kHz音調407在一加法器295處組合在一起。一來自加法器295之輸出信號係一二音調校準信號196。一來自加法器295之輸出經由一5-位元耦合197耦合至另一加法器198之輸入。於加法器198中，二音調校準信號196與DC修正值124組合在一起。視需要，在與DC修正值124組合之前，對二音調校準信號196進行按比例縮放。數位調諧系統250藉由DCOC D/A轉換器126將校準信號196施加於類比濾波器132之輸入端130處。因校準信號196藉由接收機101中業已存在之DCOC D/A轉換器126而插入接收機101中，故無需附加的D/A轉換器。數位調諧系統250在接收機101之通電序列期間運作。另一選擇係，數位調諧系統250在接收機101不接收任何信號之週期期間運作。

於該例示性實施例中，整個接收機101及整個數位調諧

系統**250**(其包括類比濾波器**132**及影響頻率頻帶寬之電阻器及電容器)皆位於一使用互補金屬氧化物半導體(CMOS)技術製造而成之單個積體電路上。於該例示性實施例中，接收機**101**之運作頻率範圍約為800-2000 MHz。

圖3係類比濾波器**132**之一示意圖。類比濾波器**132**包括用於改變該類比濾波器的Q之構件。用於改變該類比濾波器的Q之構件包括：一低電阻器**304**、一高電阻器**306**及用於將該低電阻器及該高電阻器中之一者切換至該至少一個R/C電路中之一者中之構件。於該例示性實施例中，類比濾波器**132**係一包括一雙二次級**302**之有源濾波器。雙二次級**302**包括至少一個運算放大器。於該例示性實施例中，該有源濾波器係二階Tow-Thomas濾波器。Tow-Thomas有源濾波器之運作及雙二次級**302**之運作皆為熟習有源濾波器技術者所習知，因此不對其進行進一步詳細地闡述。

類比濾波器**132**之至少一個R/C電路中之每一者皆包括複數個頻帶寬確定組件。於該例示性實施例中，該等頻帶寬確定組件包括一第一可切換電容器陣列**308**及一第二可切換電容器陣列**310**。第一可切換電容器陣列**308**與一具有第一時間常數之第一R/C電路相關聯，且第二可切換電容器陣列**310**與一具有第二時間常數之第二R/C電路相關聯。第一R/C電路及第二R/C電路中之每一者亦分別包括不可切換電容器**309**及**311**。於任一時刻，低電阻器**304**及高電阻**306**中之一者皆係在類比濾波器**132**中使用。低電阻器**304**之使用致使該低通濾波器以低Q或正常模式運作。高電阻器**306**

之使用致使該低通濾波器以一高Q或調諧模式運作。於該例示性實施例中，該低Q模式具有1.0之品質因數，且該高Q模式具有1.7之品質因數。選擇在類比濾波器132中使用之電阻器(低電阻器304或高電阻器306)受Q_tune輸入端183處之信號控制。於該例示性實施例中，第一可切換電容器陣列308包括：十一(11)個電容器C1_0至C1_10，其中每一電容器皆具有一相等之第一值；及十一(11)個開關S1_0至S1_10，其用於分別將相關聯之電容器連接至類比濾波器132之第一R/C電路。於該例示性實施例中，第二可切換電容器陣列310包括：十一(11)個電容器C2_0至C2_10，其中每一電容器皆具有一相等之第二值；及十一(11)個開關S2_0至S2_10，其用於分別將相關聯之電容器C2_0至C2_10連接至類比濾波器132之第二R/C電路。第一陣列308之選定第一電容係如下中一者的電容： $C1_0$ 、 $C1_0 + C1_1$ 、 $C1_0 + C1_1 + C1_2$ 、 $C1_0 + C1_1 + C1_2 + C1_3$...等。類似地，第二陣列310之選定第二電容係如下中一者的電容： $C2_0$ 、 $C2_0 + C2_1$ 、 $C2_0 + C2_1 + C2_2$ 、 $C2_0 + C2_1 + C2_2 + C2_3$...等。第一陣列308中之選定第一電容與第二陣列310中之選定第二電容相關聯。第一陣列308與第二陣列310組合在一起以便ctune輸入端182處之單個信號cap_tune_setting 280選擇來自第一陣列308之選定第一電容及來自第二陣列310之選定第二電容二者以用於類比濾波器132之R/C電路。11-位元耦合179中之每一位元會啟動與每一陣列308及310中之每一電容器相

關聯之其中一個開關中。

圖4係量值響應(以分貝為單位)與頻率(以赫茲為單位)之曲線圖401。圖4顯示類比濾波器132在R/C校準期間之代表性量值響應402及該類比濾波器在正常接收運作期間之代表性量值響應403。類比濾波器132亦具有相位響應(未顯示)。量值係功率的平方根。在下文中，術語"響應"將意指"量值響應"。圖4圖示說明在類比濾波器132處於一高Q模式中而並非處於一低Q模式時調諧該類比濾波器之優點。有利地，使類比濾波器132處於該高Q模式可在響應402之曲線中產生高的峰值。於該高Q響應402中，該高峰值附近的頻率處之曲線斜率顯著地大於低Q響應403中相同頻率處之曲線斜率。二音調校準信號196包括一200-kHz音調405及一400-kHz音調407。校準信號196之兩個音調405及407經選擇以使其位於類比濾波器132之截止頻率之任一側上之頻率處。於該例示性實施例中，該正常運作模式期間的類比濾波器132之-3 dB頻帶寬為350-kHz。該校準模式期間之類比濾波器132之-3 dB頻帶寬約為460-kHz。在該例示性實施例中，校準音調405及407之具體頻率係與該等系統時脈中之一者整數除法相關之頻率。然而，大體而言，低頻音調405應不低於150-kHz但不應高於250-kHz，而高頻音調407應不低於350-kHz但不應高於450-kHz，以在該校準模式期間與截止頻率為460-kHz之類比濾波器132一同使用。

200-kHz音調405及400-kHz音調407(其在圖4中由垂直線

表示)均勻地位於處在高Q模式之類比濾波器132之響應402之高峰值之兩側上。當將類比濾波器132調諧到該高Q模式時，會存在兩種效應。第一種效應係每一調諧步驟響應402所變化的量。對響應402進行量測作為功率。作為使該濾波器處於高Q模式的結果，對於既定的頻率變化會出現有利的更大之功率變化。對於既定的頻率變化會出現更大的功率變化，此乃因音調405及407之頻率位於響應402之曲線之高斜率或陡峭部分上。另一方面，當類比濾波器132處於低Q模式時，對於既定的頻率變化會出現較小的功率變化。第二種效應係，當調諧類比濾波器132時，200-kHz音調405之響應409之功率變化沿一與400-kHz音調407之響應411之功率變化相反之方向移動，以使可在每一調諧步驟處加強該等響應之間的差。有利地，這兩種效應皆可有助於解析分別音調405及407之響應409及411之間的任何模糊性。數位調諧系統250從音調405與407之間的複數個絕對差中選擇一個絕對差。數位調諧系統250使用兩個音調405及407而並非一個音調亦可消除任何存在於類比濾波器132中之增益變化。該增益變化係部分地由部件變化及/或環境(例如，溫度)造成。任何增益變化皆會對分別對每一音調405及407之響應409及411造成大致相同量的影響。因此，增益之存在或增益量皆不會分別導致音調405及407之響應409及411之間的差也不會導致絕對差。

現在參見圖1及4，在啓用該閉合迴路校準過程之前，使IFA 120之輸入端118處之信號充分地衰減以使其不干擾數

位調諧系統**250**之效能。該衰減係藉由下述方式達成：使天線開關**113**、第一LNA **102**、第二LNA **108**及混頻器**110**以及混頻器極**114**處於最小增益狀態，並中斷通至IFA **120**之輸入端**118**的連接。在該閉合迴路校準過程期間，系統控制器**274**使IFA **120**處於最大增益固定設定(於該例示性實施例中係12-dB固定的增益設定)。另外，使類比濾波器**132**處於產生響應**402**之高Q模式。該高Q模式允許以由響應**402**之高峰值而引起之斜率更為陡峭之兩側上的頻率同時地施加音調**405**及**407**。同時地施加音調**405**及**407**可導致更快且更精確的追蹤效能。在正常的接收機運作期間，使用低Q代表性響應**403**來達成更平坦之頻帶內響應以及經改善之頻帶外選擇性效能。

在該閉合迴路校準週期期間，對200-kHz音調**405**及400-kHz音調**407**進行組合、視需要按比例縮放、將其添加至DC修正值**124**、並將其應用於一既定I/Q正交通道之DCOC D/A轉換器**126**。當類比濾波器**132**處於高Q模式時，然後，使音調**405**及**407**穿過類比濾波器**132**。在音調**405**及**407**經由濾波器**132**濾波之後，校準信號**196**經由A/D轉換器**134**處理並由十中抽一濾波器**136**向下十中抽一採樣到一較低採樣速率。然後，藉由歸一化電路**252**適當歸一化該較低採樣速率信號。通至歸一化電路**252**之輸入信號係cap_tune_din **139**，其具有15-位元的動態範圍。在數位增益歸一化後，來自歸一化電路**252**之輸出信號具有8-位元動態範圍。動態範圍之減小可使數位調諧電路**250**所需之

硬體最少化。

將來自歸一化電路252之輸出信號饋送至兩個單頻段DFT功率偵測電路253及254中以分別偵測200-kHz音調405及400-kHz音調407之量值。對該量值進行偵測之後，將該等結果轉換成分貝標度以實現所獲得量值之比較而無需實施任何代價高昂的除法運算。將一固定增益(以分貝為單位)添加至400-kHz音調407之量測量值以將其量值歸一化成等於200-kHz音調405之在理想情形下(亦即，類比濾波器132之響應中不存在頻帶寬誤差)的量測量值。設計者具有關於類比濾波器132的極及頻率響應之預先存在之知識。因此，設計者知道，在類比濾波器132理想地運行時，該類比濾波器對400-kHz音調407之響應相對於該類比濾波器對200-kHz音調405之響應之預計差(以分貝為單位)。於該例示性實施例中，設計者知道類比濾波器132對400-kHz音調407之理想響應比該類比濾波器對200-kHz音調405之響應小2.5 dB。因此，於該例示性實施例中，數位調諧電路250將2.5 dB之固定增益添加至400-kHz DFT頻段254之輸出257。大體而言，對於其他實施例而言，添加不同之固定增益量。圖4中所示之類比濾波器132對400-kHz音調407之響應411比該類比濾波器對200-kHz音調405之響應409小2.5 dB，因此響應402係最佳響應。

在歸一化後，使用加法器264對該兩個DFT單頻段之量測量值進行比較以計算該誤差信號之量值。量值電路268之輸出係數位調諧系統250中之誤差信號。在理想情形

下，該誤差信號之量值為零。因此，該閉合迴路校準過程涉及使類比濾波器 132 步進通過所有其可能之電阻器及/或電容器設定，並然後選擇反映最低誤差量測之 cap_tune_setting 280。該閉合迴路校準過程尋求確定類比濾波器 132 中之複數個電容器值中之哪一個電容器值提供在該例示性實施例之類比濾波器理想效能之情形下所預計之 2.5 dB 差。另一選擇係，該閉合迴路校準過程尋求確定類比濾波器 132 中之複數個電容器值中提供一最接近於在該例示性實施例之類比濾波器理想效能之情形所預計的 2.5 dB 差之電容器值。

圖 5 係量值響應(以分貝為單位)對頻率對數(以赫茲為單位)之曲線圖 500。圖 5 顯示類比濾波器 132 之一族 501 十二(12)個典型高 Q 響應及一族 503 十二(12)個典型低 Q 響應。每一響應之形狀皆取決於 cap_tune_setting 280 之值。於該例示性實施例中，每一族 501 及 503 中之響應數量皆等於類比濾波器 132 之每一 R/C 電路中之電容數量。通常，每一族 501 及 503 中之響應數量皆等於可由數位調諧系統 250 控制之類比濾波器 132 之頻率確定組件之數量。

圖 6 係一根據本發明之用於運作數位調諧系統 250 之方法的流程圖 600。該方法包括以下步驟：於步驟 601 處，運行一閉合迴路 DC 修正演算法，並保持該 DC 修正值。一種可與接收機 101 一同使用之 DC 修正演算法之實例闡述於 2003 年 5 月 6 日頒予 Rahman 等人之標題為 "用於無線接收機之 DC 偏移修正方案 (DC OFFSET CORRECTION SCHEME FOR

WIRELESS RECEIVERS)"之第6,560,447號美國專利中，且該專利讓渡給本申請案之受讓人，並以引用方式全文併入本文中。於步驟602處，在系統控制器274的控制下發生下述動作：使天線開關113、第一LNA 102、第二LNA 108及混頻器級處於一最小增益狀態；藉由中斷通至IFA 120之輸入端118之連接來禁用混頻器級110之輸出端116；將類比濾波器132設定至該高Q模式；使A/D轉換器134之R/C設定處於該標稱設定；及在該閉合迴路校準週期期間保持該標稱設定。於步驟603處，將誤差值270設定至一最大設定。於步驟604處，系統控制器274啟動200-kHz及400-kHz數位合成器292及294。於步驟605處，應用R/C設定。於步驟606處，使用一拖延週期240，以穩定與類比濾波器132之新濾波器頻帶寬設定相關聯之瞬態。於該實例性實施例中，拖延週期240係10- μ sec。在該穩定週期之後，於步驟607處，於一可程式化積分週期242內，量測該兩個音調405與407之間的功率差。通常，將可程式化積分週期242選擇為兩個音調405及407之循環週期之公倍數。通常，可程式化積分週期242約為兩個音調校準信號196中較低音調之十(10)個循環。在該例示性實施例中，可程式化積分週期242為50- μ sec。有利地，該總校準時間(亦即，用於完成該閉合迴路R/C調諧演算法之時間)僅約為720- μ sec。

接下來，於步驟608處，最小誤差搜尋控制單元272將當前量測之誤差量值與先前誤差量值相比較。若當前誤差量值小於先前儲存之誤差量值，且於步驟609處，若尚未到

達最終R/C設定狀態，則於步驟610處，最小誤差搜尋控制單元272以前者之內容來更新後者之內容，並將當前R/C設定保存為最佳的R/C設定。另一方面，若到達最終R/C設定，則於步驟611處，系統控制器274停用校準音調合成器292及294。再次參見步驟608，若當前誤差量值不小於先前儲存之誤差量值，則於步驟615處，更新R/C設定，且該流程圖返回至步驟605。該過程對於每一可能之R/C設定繼續進行，直至完成最後一個R/C設定步驟為止。接下來，於步驟612處，最小誤差搜尋控制單元272將該最佳R/C設定應用於類比濾波器132。於步驟613處，使其他接收機級及A/D轉換器134之R/C設定從屬於該最佳R/C設定。最後，於步驟614處，在正常接收機運作期間，將類比濾波器132之Q設定至低Q模式，以使頻帶內峰化最小化而同時使頻帶外選擇性最大化。

在達成類比濾波器132之最佳R/C設定之後，使其他基帶接收機塊(其包括A/D轉換器134及其他無源或有源濾波器級)從屬於該最佳R/C設定。於該例示性實施例中，A/D轉換器134具有一個或多個經由耦合135從屬於該最佳R/C設定之電容器陣列(未顯示)。A/D轉換器134中每一電容器陣列中之電容器數量不必等於類比濾波器132中陣列308或310中之電容器數量。該等其他接收機塊中之從屬電容器之電容(其值從屬於類比濾波器132之最佳電容設定值)未必與該類比濾波器中之最佳電容值為相同的值。然而，對於每一cap_tune_setting 280變化而言，其他接收機塊中之從

屬電容器之電容不具有與類比濾波器 132 中之電容器值之百分比變化相同之值百分比變化。此外，在其他接收機塊中，可使電阻而非電容處於從屬。在所有情形下，皆對系統控制器 274 進行預程式化以選擇其他接收機塊中之從屬分量(電阻及/或電容)之特徵值。於另一實施例(未顯示)中，儘管該最佳設定係基於該接收機之組件而並非該發射機之組件，但發射機 800 中之 R/C 組件的值同樣從屬於自接收機 101 中之類比濾波器 132 中獲得之最佳設定。

圖 7 顯示數位調諧系統 250 之例示性模擬結果。圖 7 之 S1 圖顯示類比信號 `dcoc_dac_out` 128 之時域圖。S1 圖之垂直軸線代表毫伏，而水平軸線則代表時間。圖 7 之 S1 圖顯示數位信號 `cap_tune_din` 139 之時域圖。S2 圖之垂直軸線代表其中總範圍為 ± 1 之帶符號分數數位值，而水平軸線代表時間。`cap_tune_din` 139 係通至數位調諧系統 250 之數位輸入信號。圖 7 之 S3 圖顯示數位信號 `cap_tune_pow_diff` 266 之時域圖。S3 圖之垂直軸線代表分貝，而水平軸線代表時間。S3 圖顯示根據本發明之方法之每一步驟之誤差信號之量值(以分貝為單位)。該方法中第八個步驟期間所發生之最小誤差信號在 S3 圖上顯示為左起第八個設定。圖 7 之 S4 繪圖顯示該方法每一步驟之數位信號 `cap_tune_setting` 280 之時域圖。S4 圖之垂直軸線代表電容陣列設定，而水平軸線代表時間。在該例示性實施例中，最大設定數量為十二(12)個。根據本發明，將第八個設定選擇為圖 7 中所示之例示性模擬之最佳設定，此乃因在第八個設定處，數位

調諧系統**250**穩定於一反映最小誤差量值之狀態。設定之數量等於正在經調諧之類比濾波器**132**之R/C電路中之頻帶寬確定電容器或電阻器(統稱為"組件")之數量。頻帶寬確定組件之數量係由每一元件之製造容差加上類比濾波器**132**所可能調諧到達之絕對精度來確定。於該例示性實施例中，頻帶寬確定組件之數量為十二(12)個，其中十一(11)個係可切換式；然而，本發明同樣可適於使用更多或更少的頻帶寬確定組件數量。

本發明之數位調諧系統**250**包括更精確的R/C追蹤演算法，該演算法可達成比所有不使用專用類比電路之習用追蹤方法之運行時間更短的運行時間。本發明之優點包括：動態控制類比濾波器**132**之Q、針對校準信號**196**使用兩個音調及使用DFT方法，以進行R/C追蹤數位量測及控制。本發明之DFT方法可改善效能，亦即，不存在失配問題，且使高密度CMOS製程中之晶粒面積最小化。相比於由使用快速傅立葉變換(FFT)來計算平均功率的方法所導致的較大晶粒面積，本發明之較小晶粒面積可降低製造成本並使電流耗用顯著減少。於本發明之數位調諧系統**250**中，該兩個DFT頻段中之每一者皆構建有Goertzel濾波器。與本發明一同使用之Goertzel濾波器僅需要三個乘法，而不利地，習用FFT方法需要 $(N/2)\log_2(N)$ 個複數乘法。對於本發明之雙點DFT方法，僅將該量值計算至兩個頻段；而對於習用的N點FFT方法，將該量值計算至N個頻段，其中N大小2。使用該DFT方法使數位調諧系統**250**能夠比習用追

蹤方法所能計算的速度更快地計算平均功率。

有利地，根據本發明之數位調諧系統**250**在較高密度CMOS類型之技術中不會導致明顯的晶粒面積增加及明顯的電流耗用增加。與某些使用類比電路之習用追蹤電路不同，根據本發明之類比調諧系統**250**使用數位硬體。相比於用於習用方法之類比電路系統之複雜度，用於本發明之數位電路系統所需之複雜度便不那麼至關重要。有利地，類比電路系統之減少可減少設計時間、晶粒面積及電流耗用。

與某些習知追蹤電路不同，根據本發明之數位調諧系統**250**並不使用偽隨機信號。相反，根據本發明之數位調諧系統**250**使用兩個固定頻率(200-kHz及400-kHz)的音調，有利地，該兩個固定頻率沒有偏差。相對於習用追蹤電路，用以達成追蹤之時間減少顯著地減少，此乃因每當數位調諧系統**250**計算平均功率時，其皆在具有固定頻率之較小頻帶寬上計算平均功率。

本發明藉由使用低成本且實用之數位方法來調諧電容器陣列從而達成高效能頻帶寬追蹤。本發明使用高效能數位量測及控制方法對接收機頻帶寬誤差進行追蹤達<6%之修正精度，而同時使互補金屬氧化物半導體(CMOS)技術中之晶粒面積及電流耗用最小化。該修正精度不會降格該0.1% BER靈敏度位準且達成3G及3.5G運作模式二者之<5%的EVM。本發明幫助提供支援高資料速率HSDPA情形所需之<5%的接收機EVM效能，且本發明保留接收機靈敏度的

需要。數位調諧系統**250**為雙二次與混頻器極級提供在類比濾波器**132**之理想目標截止頻率4%範圍內的後調諧精度。對於數位調諧系統**250**，由溫度及電壓變化(處於接收機**101**之一指定電壓及溫度運作範圍內)而引起之類比濾波器**132**之截止頻率的變化不大於1.5%。

圖8係一包括一發射機類比濾波器**832**之發射機**800**之簡化功能方塊圖及一用於控制該發射機類比濾波器之頻率頻帶寬之發射機數位調諧系統**850**之簡化功能方塊圖。發射機**800**係一基帶或直接發射發射機。發射機**800**包括：一D/A轉換器**830**、發射機類比濾波器**832**、一混頻器**835**及一局部振蕩器**840**。來自發射機類比濾波器**832**之輸出信號在混頻器**835**處與一來自局部振蕩器**840**之信號組合在一起。來自混頻器**835**之輸出信號饋送至可變增益放大器(VGA)**860**中。來自VGA **860**之輸出饋送至一功率放大器**870**中。來自功率放大器(PA) **870**之輸出端耦合至天線開關**113**或直接耦合至一天線。可藉由包括一多工器**820**來修改發射機**800**以適應發射機數位調諧系統**850**。多工器**820**藉由選擇線**817**耦合至發射機數位調諧系統**850**。發射資料**810**在正常資料傳輸運作期間饋送至多工器**820**之第一輸入端**851**中。校準信號**196**饋送至多工器**820**之第二輸入端**852**中。在實施發射閉合迴路校準過程之前，使VGA **860**及PA **870**處於最小增益狀態以確保不發射校準信號**196**，此乃因該發射將成為其他裝置之干擾源。在該發射閉合迴路校準過程期間，發射機數位調諧系統**850**之一系統控制器使發射

機類比濾波器832處於高Q模式，並選擇多工器820之第二輸入端852以將校準信號196饋送至D/A轉換器830中。將來自D/A轉換器830之輸出信號饋送至發射機類比濾波器832之輸入端中。接下來，發射機數位調諧系統850之系統控制器啟用該閉合迴路R/C調諧過程。發射機數位調諧系統850包括一反饋A/D轉換器845，該反饋轉換器將發射機類比濾波器832之輸出端處之類比信號871轉換至數位形式。另一選擇係，於一半雙工收發機(未顯示)中，將用於該半雙工收發機之接收機中之A/D轉換器(例如，A/D轉換器134)重新用作該半雙工收發機之發射機中之反饋A/D轉換器845。發射機800中之R/C組件值從屬於一自發射機類比濾波器832之最佳設定獲得之最佳設定，而並非從屬於一自接收機101中之類比濾波器132之最佳設定獲得之最佳設定。發射機數位調諧系統850及其相關聯方法大致類似於接收機101之數位調諧系統250及相關聯方法，因此不將進一步詳細闡述該發射機數位調諧系統及其相關聯方法。

儘管上文結合具體設備闡述了本發明之原理，但應清楚地瞭解，本說明僅係舉例說明而非限定本發明之範疇。舉例而言，儘管該例示性實施例使用一由相同值之電容器構成的陣列來控制該濾波器之截止頻率，但本發明亦可使用一由不同值之電容器構成的陣列來控制該濾波器之截止頻率。儘管該例示性實施例使用一電容器陣列來控制該濾波器之截止頻率，但本發明亦可使用一由電阻器構成的網絡結構或電容器與電阻器的組合來控制該濾波器之截止頻

率。儘管圖中顯示該例示性實施例與一具有一雙二次級之有源濾波器一同使用，但沒有雙二次級，本發明同樣可適於與有源濾波器一同使用。儘管圖中顯示該例示性實施例與一有源濾波器一同使用，但本發明同樣可適於與一無源濾波器一同使用。儘管該例示性實施例係二階低通濾波器之例示性實施例，但本發明同樣可適於另一階的低通濾波器。儘管圖中顯示該例示性實施例與一低通濾波器一同使用，但本發明同樣可適於與一高通或一帶通濾波器一同使用，但在此種情形下，需相應地調節二音調校準信號之頻率。該例示性實施例將本發明與一零IF或基帶接收機一同使用；然而，本發明亦可用於一頻率非常的IF接收機中，在此種情形下該類比濾波器將係一帶通濾波器而並非一低通濾波器。儘管圖中顯示該例示性實施例位於一使用互補金屬氧化物半導體(CMOS)技術製造而成之單個積體電路上，但本發明亦可用於一使用其他製造技術製造而成之單個積體電路上。儘管該例示性實施例顯示該類比濾波器及該數位調諧系統皆位於同一單個積體電路上，但本發明同樣可適於該類比濾波器及該數位調諧系統位於單獨的積體電路上。

【圖式簡單說明】

圖1係一收發機之一部分的簡化方塊圖，其中包括一具有一類比濾波器之接收機及一用於調諧該類比濾波器之數位調諧系統；

圖2顯示圖1之數位調諧系統之一簡化功能方塊圖；

圖3係圖1之類比濾波器之示意圖；

圖4係圖1之類比濾波器在R/C校準期間及在正常接收接收機運作期間之量值響應的曲線圖；

圖5係圖1之類比濾波器之一族量值響應的曲線圖；

圖6係一用於運作圖1之數位調諧系統之方法的流程圖；

圖7顯示圖1之數位調諧系統之例示性模擬結果；及

圖8係一包括一發射機類比濾波器之發射機之一部分的簡化功能方塊圖及一用於調諧該發射機類比濾波器之數位調諧系統之簡化功能方塊圖。

【主要元件符號說明】

100	收發機
101	零 IF 或基帶接收機
102	第一低雜訊放大器
103	耦合器
104	天線
105	耦合器
106	帶通濾波器
107	耦合器
108	第二低雜訊放大器
109	耦合器
110	混頻器
111	耦合器
112	局部振蕩器
113	天線開關

114	混頻器極
116	輸出端
117	耦合器
118	輸入端
119	耦合器
120	中頻放大器
121	加法器
122	開關
123	輸出端
124	DC 修正值
126	DC 偏移修正數位至類比轉換器
127	5-位元耦合器
128	類比信號
129	耦合器
130	輸入端
131	輸出端
132	類比濾波器
134	A/D 轉換器
135	耦合器
136	十中抽一濾波器
137	耦合器
138	通道濾波器
139	信號
175	耦合器

179	耦合器
182	輸入端
183	輸入端
196	二音調校準信號
197	耦合器
198	加法器
250	數位調諧系統
252	歸一化電路
253	單頻段 DFT 功率偵測電路
254	單頻段 DFT 功率偵測電路
255	線性-dB 標度轉換電路
256	線性-dB 標度轉換電路
257	輸出端
260	加法器
262	增益信號
264	加法器
265	輸入端
266	數位信號
267	輸入端
268	量值電路
269	輸出端
271	4-位元耦合器
272	最小誤差搜尋控制單元
273	4-位元耦合器

274	系統控制器
275	4-位元耦合器
276	多工器
277	輸出端
278	掃描產生器
280	數位信號
281	溫度計編碼電路
292	200-KHz 音調合成器
294	400-KHz 音調合成器
295	加法器
302	雙二次級
304	低電阻器
306	高電阻器
308	第一可切換電容器陣列
309	不可切換電容器
310	電容器陣列
311	不可切換電容器
800	發射機
810	發射資料
817	選擇線
820	多工器
830	D/A 轉換器
832	發射機類比濾波器
835	混頻器

840	局 部 振 蕩 器
845	混 頻 器
850	發 射 機 數 位 調 諧 系 統
851	第 一 輸 入 端 輸 入 端
852	第 二 輸 入 端
860	可 變 增 益 放 大 器
870	功 率 放 大 器

五、中文發明摘要：

本發明揭示一種用於改變一類比濾波器(132)之截止頻率之數位調諧系統(250)，其包括數位合成器(292及294)，該等數位合成器用於在該濾波器之品質因數增大之後產生施加至該濾波器之輸入端之二音調校準信號(196)。該濾波器包括：至少一個R/C電路，其具有兩個用於改變該品質因數之電阻器(304及306)；及電容器陣列(308及310)，其用於改變該截止頻率。在將該濾波器定序通過複數個電容設定值之同時，藉由兩個分立傅裏葉轉換單頻段功率偵測電路(253及254)來量測該濾波器對每一音調(405及407)之量值響應(409及411)之振幅。藉由將該濾波器對每一音調之響應之間的差與一預選值相比較來針對每一電容設定選擇該R/C電路之最佳電容。

六、英文發明摘要：

A digital tuning system (250) for changing a cutoff frequency of an analog filter (132) includes digital synthesizers (292 and 294) for producing a two-tone calibration signal (196) applied to an input of the filter after a quality factor of the filter is increased. The filter includes at least one R/C circuit with two resistors (304 and 306) for changing the quality factor and arrays (308 and 310) of capacitors for changing the cutoff frequency. The amplitude of the magnitude responses (409 and 411) of the filter to each tone (405 and 407) is measured by a two discrete Fourier transform single-frequency bin power detection circuits (253 and 254) while the filter is sequenced through a plurality of capacitance settings. An optimal capacitance for the R/C circuit is selected by comparing, to a pre-selected value, a difference between the responses of the filter to each tone, for each capacitance setting.

十、申請專利範圍：

1. 一種在一無線裝置中用於獲得一類比濾波器之所需頻帶寬之方法，該類比濾波器具有一輸入端、一輸出端、一頻帶寬確定組件及一品質因數，該方法包括以下步驟：
 - a) 使該品質因數自一正常Q增大至一高Q以在一峰化頻率處產生一峰值響應；
 - b) 依序將該頻帶寬確定組件之一值設定成複數個值中之一者，而將該頻帶寬確定組件設定至每一值：
 - b1) 對該輸入端同時施加如下兩者：一第一輸入信號，其處於一在頻率上低於該峰化頻率之第一頻率；及一第二輸入信號，其處於一在頻率上高於該峰化頻率之第二頻率，藉此在該輸出端處產生一量值響應，及
 - b2) 計算該第一頻率下之該量值響應之一振幅與該第二頻率下之該量值響應之另一振幅之間的一差；
 - c) 將步驟b2中所計算的該複數個差之每一者與一預定差相比較以獲得一誤差；及
 - d) 基於該誤差，自該複數個值中選擇一個值作為該頻帶寬確定組件之一最佳值，以在該品質因數處於該正常Q時獲得該類比濾波器之該所需要的頻帶寬。
2. 如請求項1之方法，其在步驟b)之前包括衰減該類比濾波器之該輸入端處之其他信號之步驟。
3. 如請求項1之方法，其在步驟d)之後包括將該類比濾波器之該品質因數返回至該正常Q之步驟。
4. 如請求項1之方法，其中該頻帶寬確定組件係一電容器

且該最佳值係一最佳電容。

5. 如請求項1之方法，其中該頻帶寬確定組件係一電阻器且該最佳值係一最佳電阻。
6. 如請求項1之方法，其中該頻帶寬確定組件具有一標稱值及一實際值且其中該實際值受以下一者或多者的影響：製作過程變化、運作溫度及運作電壓。
7. 如請求項6之方法，其中該無線裝置包括另一級，該另一級包括另一具有一標稱值及一實際值之組件，且其中該另一組件之該實際值成比例地受以下一者或多者的影響：製作過程變化、運作溫度及運作電壓。
8. 如請求項7之方法，其包括基於選擇用於該類比濾波器之該頻帶寬確定組件之該最佳值為該無線裝置之該另一級中之該另一組件選擇一成比例值之步驟。
9. 一種裝置，其包括：

一類比濾波器，其具有：一輸入端，其用於接收一類比輸入信號；一輸出端，其用於提供一經濾波之輸出信號；及一控制輸入端，其用於接收一用於將該類比濾波器之一頻帶寬調節至一預定頻帶寬之控制信號；

一類比至數位轉換器，其具有：一輸入端，其耦合至該類比濾波器之該輸出端；及一輸出端；及

一數位調諧系統，其具有：一輸入端，其耦合至該類比至數位轉換器之該輸出端；校準信號合成器，其用於產生一校準信號；一校準信號輸出端，其耦合至該類比濾波器之該輸入端，該校準信號包括一較高頻音調及一

較低頻音調；及一控制輸出端，其耦合至該類比濾波器之該控制輸入端；該數位調諧系統用於確定處於該低頻之該類比濾波器之該輸出之一量值及處於該高頻之該類比濾波器之該輸出之一量值，且用於將處於該低頻之該類比濾波器之該輸出之該量值與處於該高頻之該類比濾波器之該輸出之該量值之間的一差與一預定值相比較以產生該控制信號。

10. 如請求項9之裝置，其中該類比濾波器具有一用於接收一品質因數信號之品質因數輸入端，且其中該數位調諧系統具有一耦合至該類比濾波器之該品質因數輸入端之品質因數輸出端，且其中該數位調諧系統產生該品質因數信號以增大該類比濾波器之該品質因數而同時調節該類比濾波器之該頻帶寬。
11. 如請求項10之裝置，其中該類比濾波器包括：至少一個R/C電路、一低電阻的電阻器、一高電阻的電阻器、及一用於將該低電阻的電阻器及該高電阻的電阻器中之一者切換至該R/C電路中之開關。
12. 如請求項11之裝置，其中該頻帶寬係在一校準週期期間調節，且其中該高電阻的電阻器響應於該品質因數信號切換至該R/C電路中，藉此在該校準週期期間增大該類比濾波器之該品質因數。
13. 如請求項11之裝置，其中該R/C電路包括一電容器陣列，該陣列之該等電容器中之一者或多者可響應於該控制信號切換至該R/C電路中，藉此調節該類比濾波器之

該頻帶寬。

14. 如請求項9之裝置，其中該數位調諧系統包括兩個分立的傅裏葉變換單頻段功率偵測電路及Goertzel濾波器，其用於確定處於該較低頻率之該類比濾波器之該輸出之該量值及處於該較高頻率之該類比濾波器之該輸出之該量值。

15. 如請求項9之裝置，其中該裝置在一積體電路上。

16. 一種積體電路，其包括：

一類比濾波器，其具有一輸入端；及

一數位調諧電路，其耦合至該類比濾波器，該數位調諧電路包括：

用於在一正常Q與一高Q之間改變該類比濾波器之一品質因數之構件，

用於產生兩個音調之構件，

用於在該類比濾波器之該品質因數處於該高Q時將該兩個音調施加於該類比濾波器之該輸入端處之構件，

用於偵測該類比濾波器對該兩個音調中之每一者之一量值響應之構件，

用於將該類比濾波器之該量值響應與該兩個音調中之每一者相比較之構件，及

用於響應於該比較改變該類比濾波器之一頻帶寬之構件。

17. 如請求項16之積體電路，其中該用於施加之構件包括用

於衰減該類比濾波器之該輸入端處之其他信號之構件。

18. 如請求項16之積體電路，其中該用於偵測之構件包括兩個分立的傅裏葉變換單頻段功率偵測電路及 Goertzel 濾波器。
19. 如請求項16之積體電路，其中該積體電路係使用 CMOS 製造技術製作而成。
20. 如請求項16之積體電路，其中該類比濾波器係一雙二次有源濾波器。



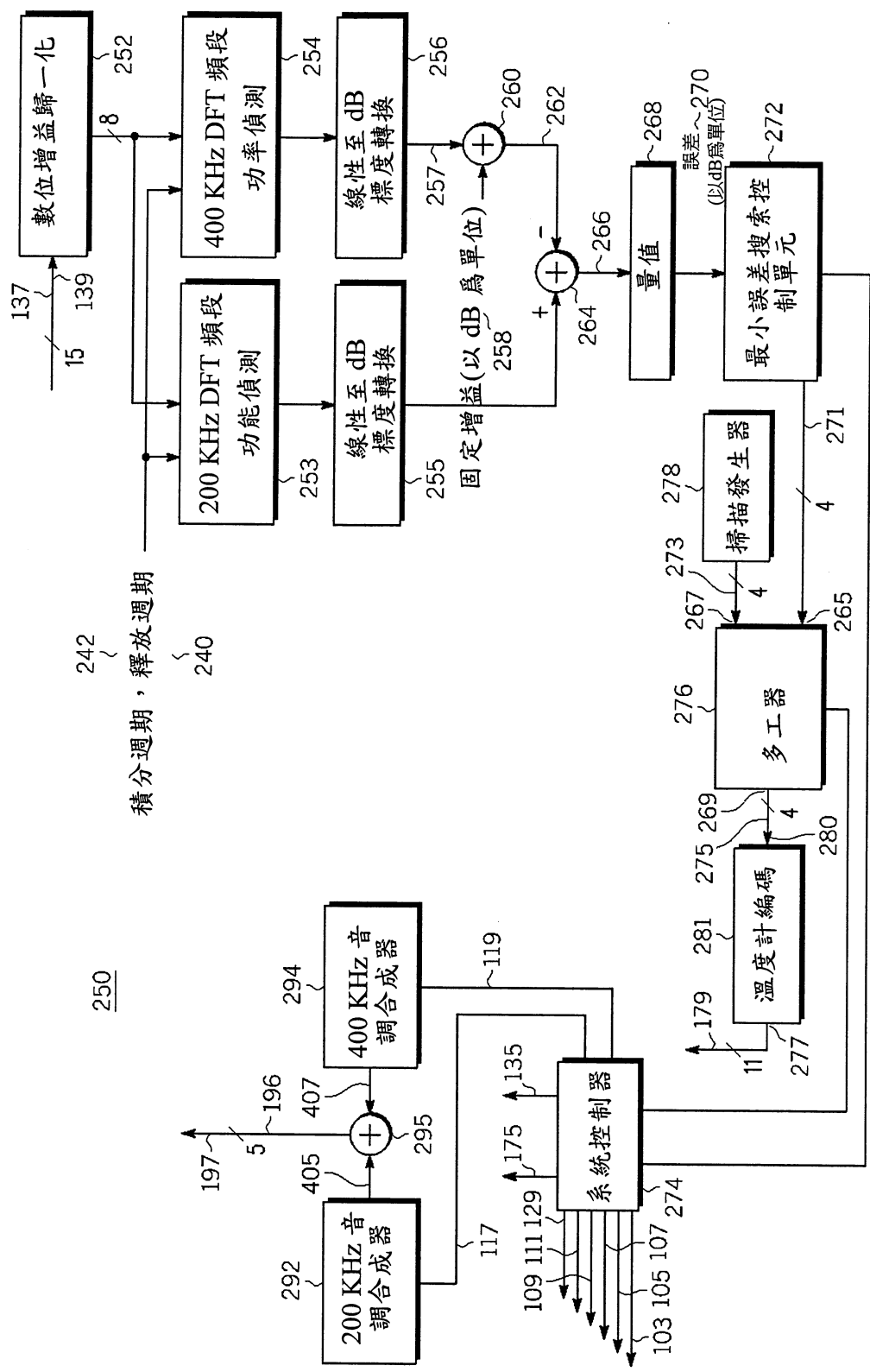


圖 2



三圖

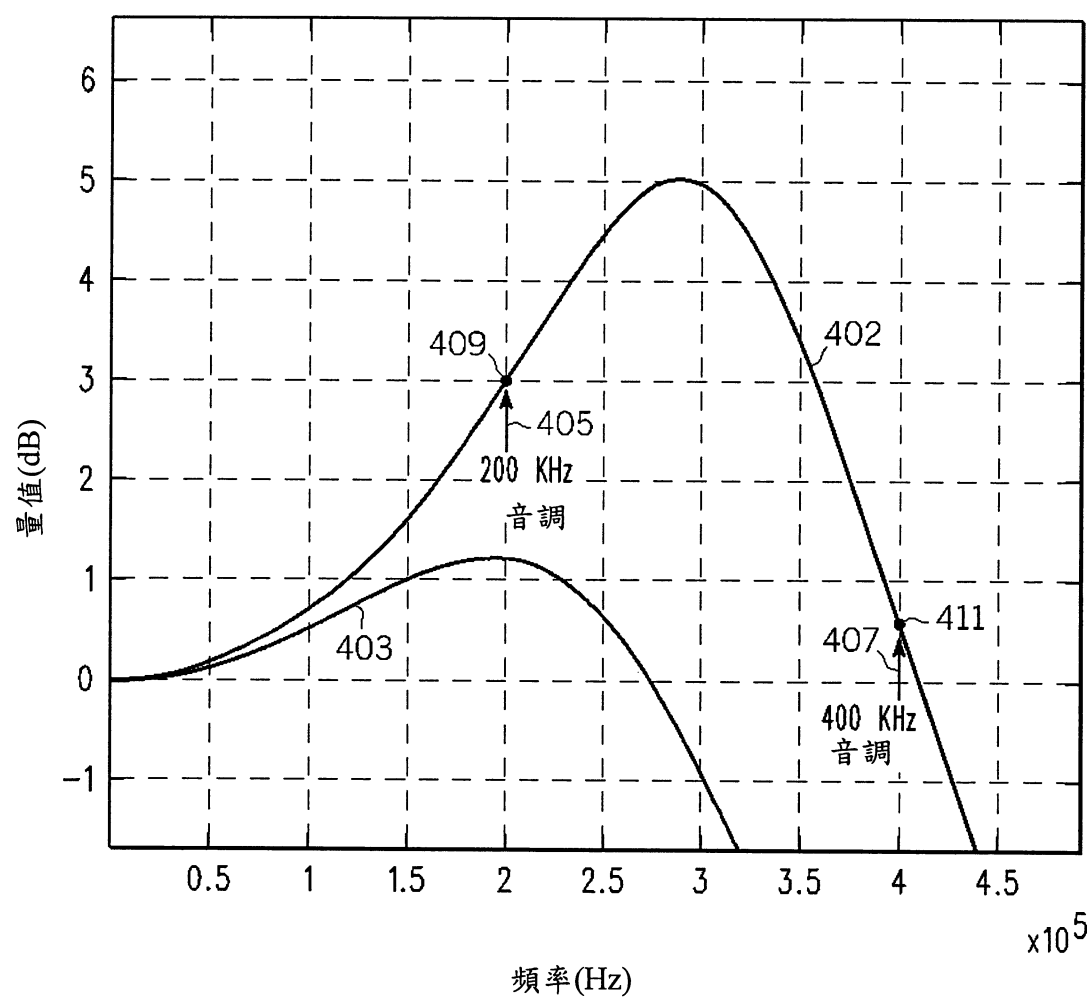


圖4

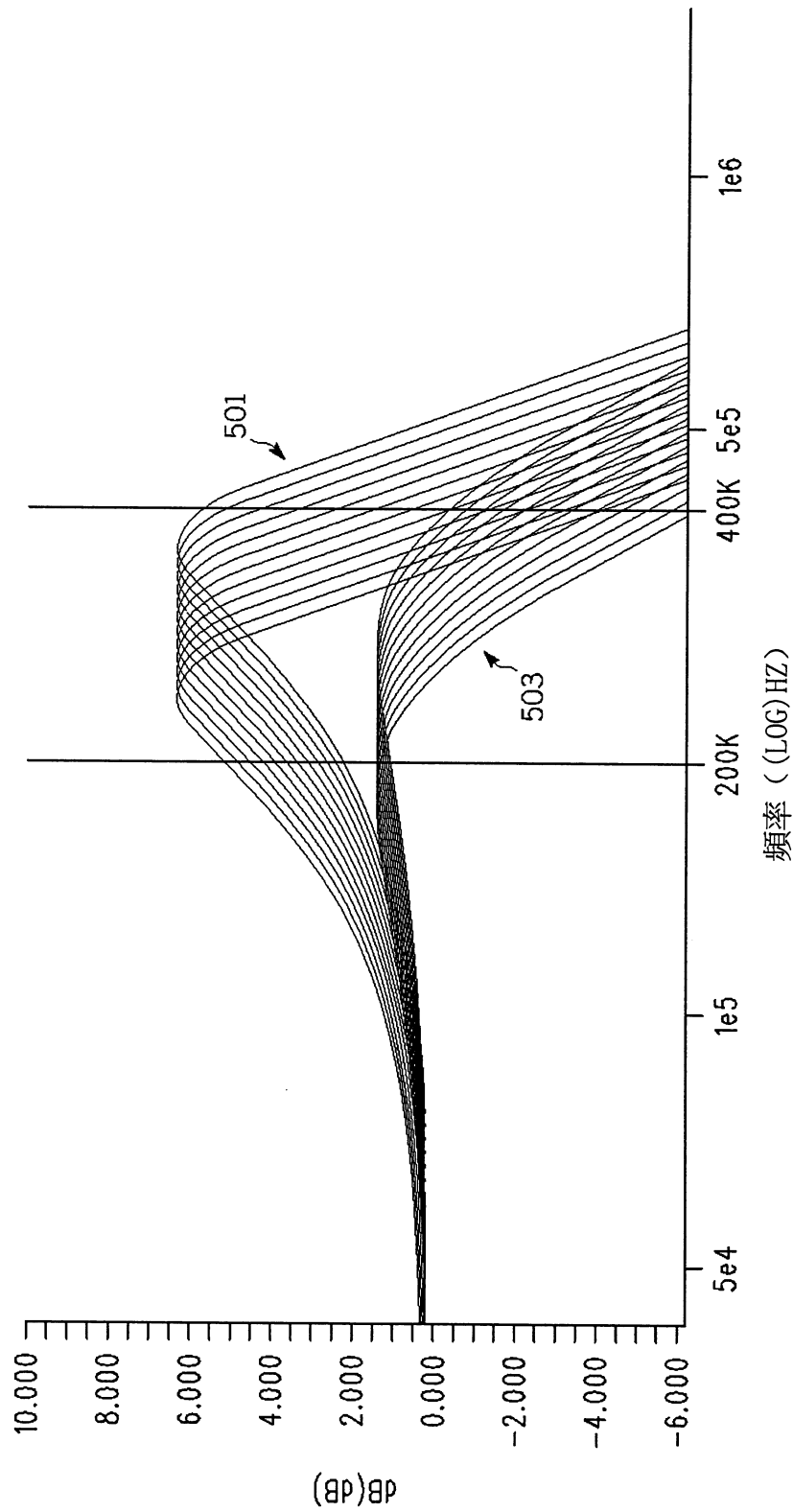


圖 5

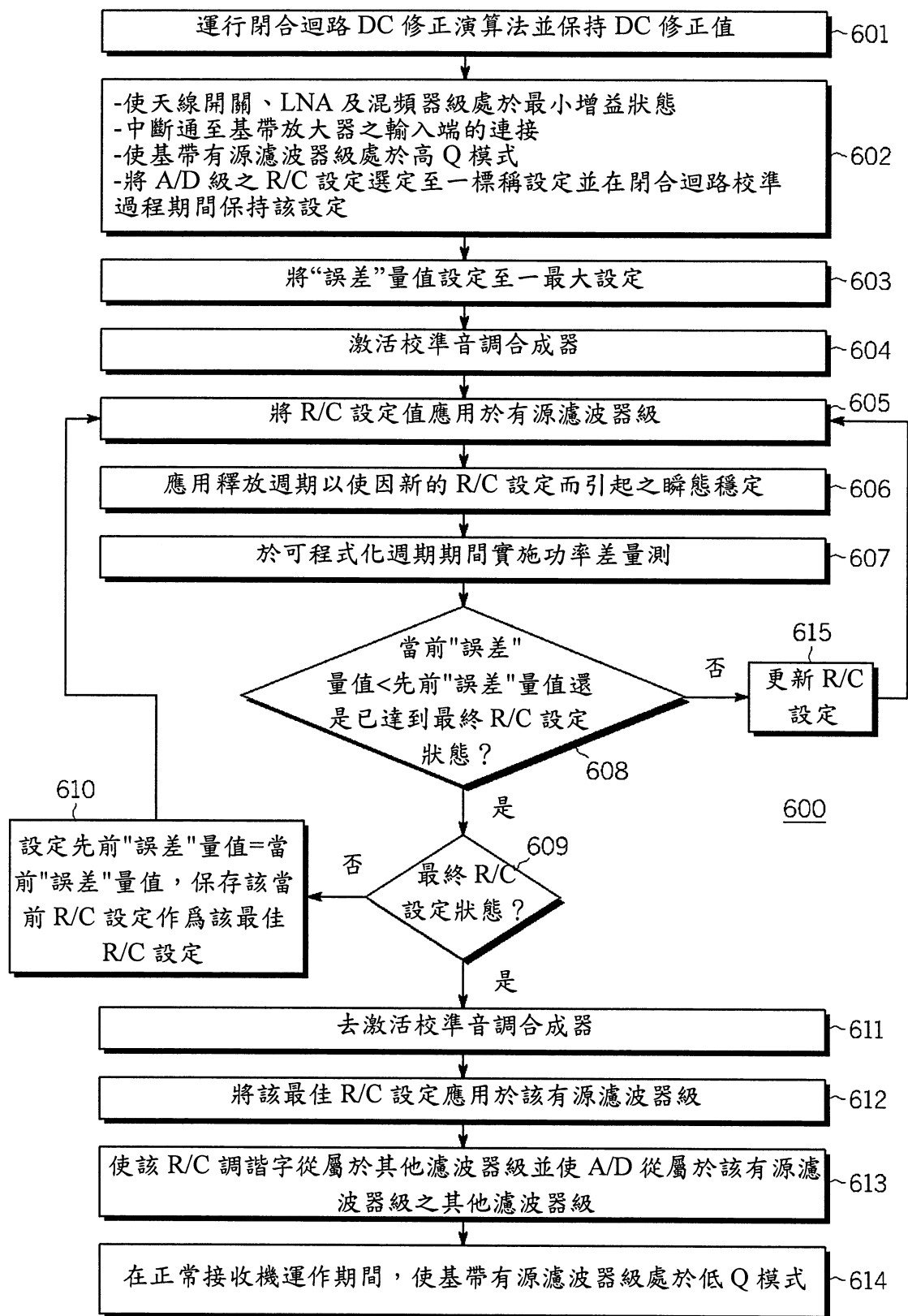


圖6

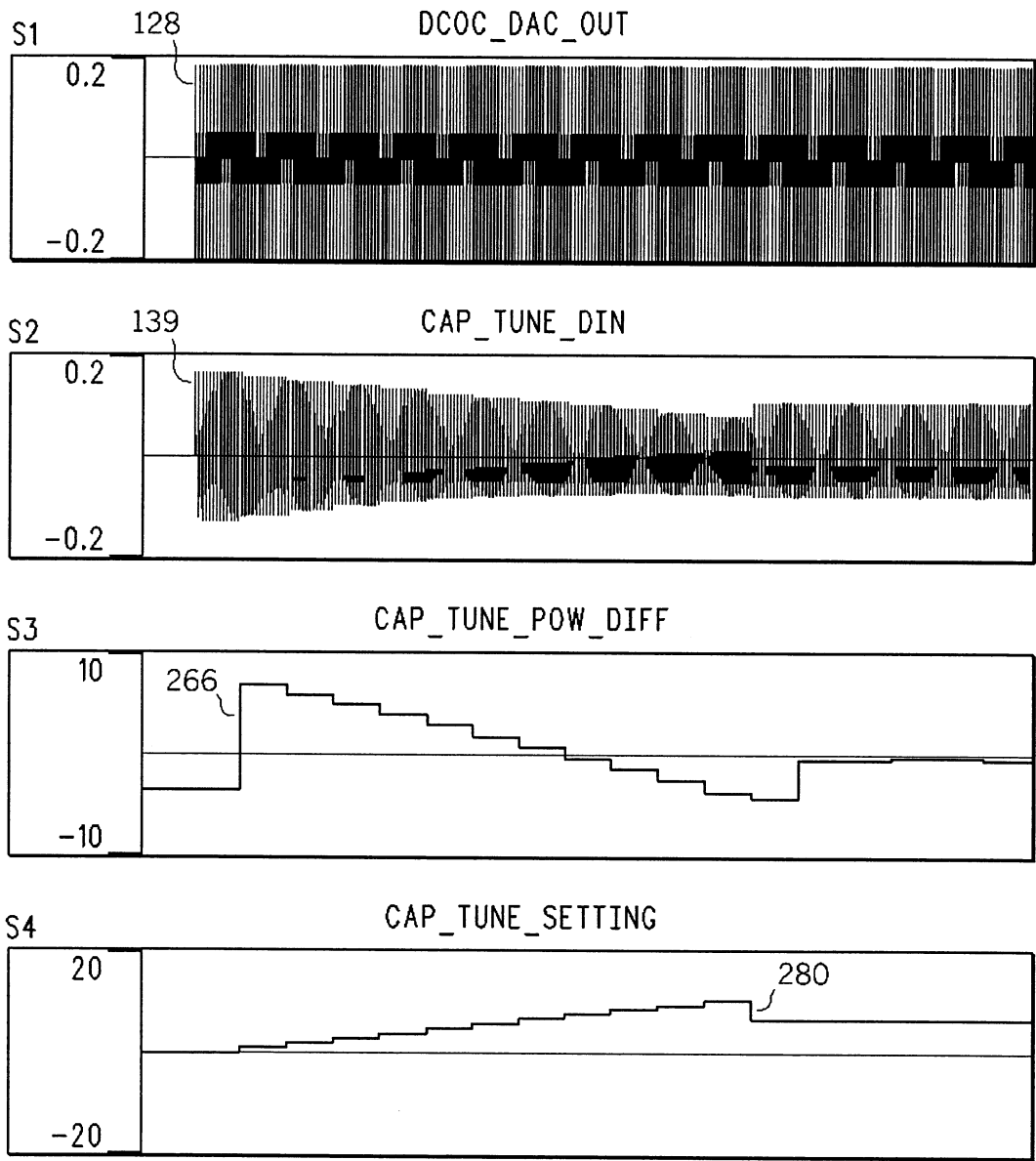


圖 7

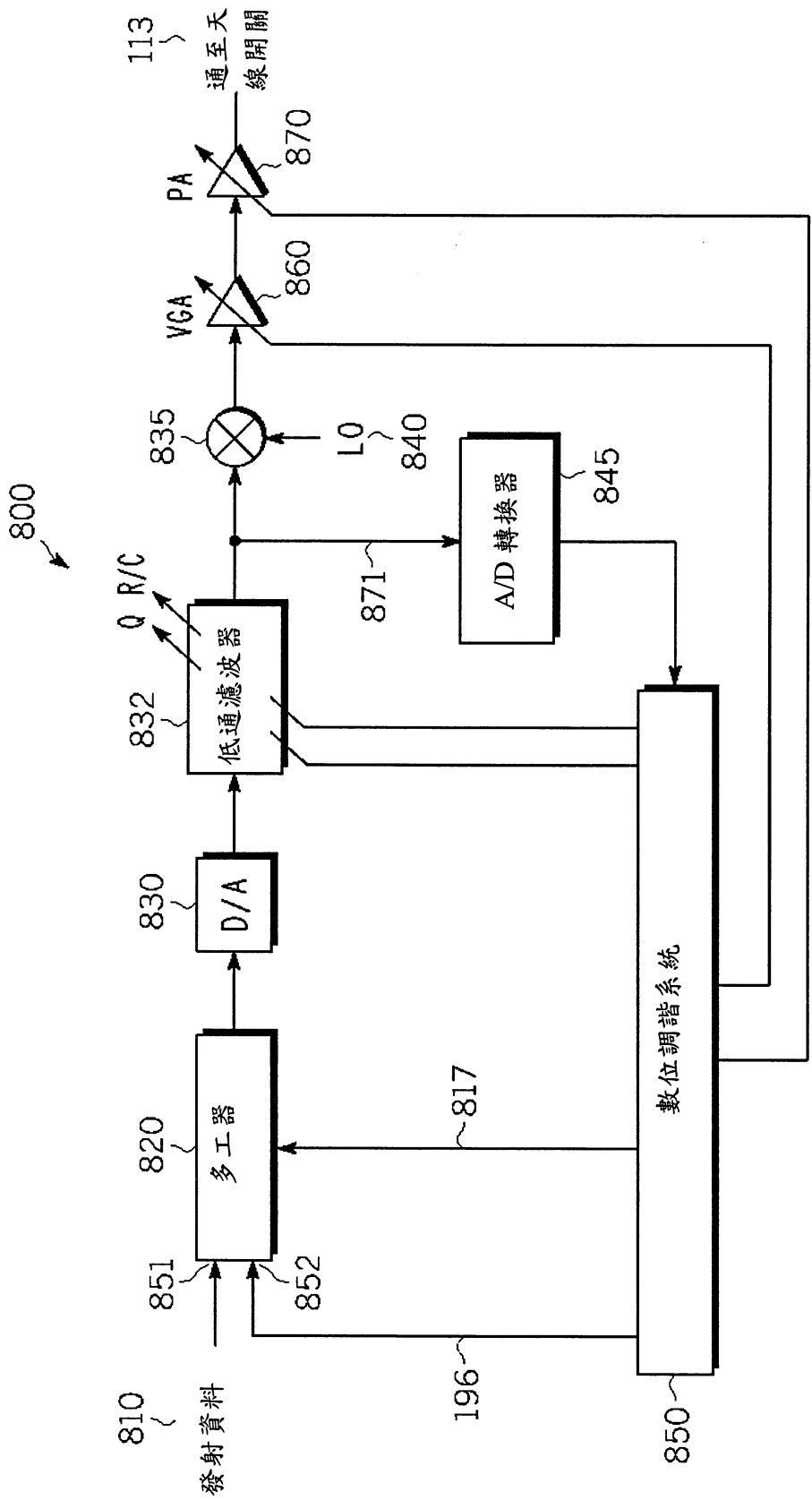


圖 8

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100	收發機
101	零 IF 或基帶接收機
102	第一低雜訊放大器
103	耦合器
104	天線
105	耦合器
106	帶通濾波器
107	耦合器
108	第二低雜訊放大器
109	耦合器
110	混頻器
111	耦合器
112	局部振蕩器
113	天線開關
114	混頻器極
116	輸出端
118	輸入端
120	中頻放大器
121	加法器
122	開關
123	輸出端
124	DC 修正值
126	DC 偏移修正數位至類比轉換器

127	5-位元耦合器
128	輸出信號
129	耦合器
130	輸入端
131	輸出端
132	類比濾波器
134	A/D 轉換器
135	耦合器
136	十中抽一濾波器
137	耦合器
138	通道濾波器
139	信號
175	耦合器
179	耦合器
182	輸入端
183	輸入端
196	二音調校準信號
197	耦合器
198	加法器
250	數位調諧系統
800	發射機

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)