



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0102541
(43) 공개일자 2008년11월26일

(51) Int. Cl.

H02M 3/28 (2006.01) H02M 3/335 (2006.01)

(21) 출원번호 10-2007-0049136

(22) 출원일자 2007년05월21일

심사청구일자 없음

(71) 출원인

페어차일드코리아반도체 주식회사

경기 부천시 원미구 도당동 82-3

(72) 발명자

구관본

경기도 부천시 원미구 중3동 덕유아파트 232동 1001호

김진태

서울 동작구 대방동 501번지 대림아파트 114동 1605호

최항석

경기도 군포시 산본동 세종아파트 646동 1404호

(74) 대리인

유미특허법인

전체 청구항 수 : 총 59 항

(54) 스위치 제어 장치, 스위치 제어 방법 및 이를 이용하는컨버터

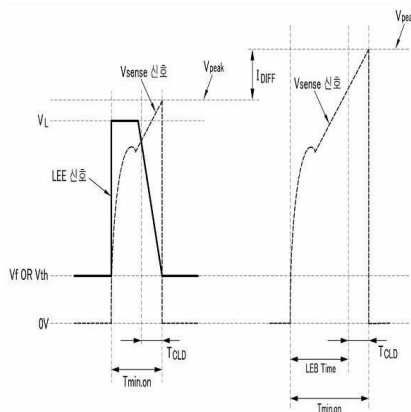
(57) 요약

본 발명은 스위치 제어 장치, 스위치 제어 방법 및 이를 이용하는 컨버터에 관한 것이다.

본 발명은, 스위치, 스위치의 스위칭 동작에 따라 입력 에너지를 출력 에너지로 변환하는 에너지 전달 소자 및 출력 에너지에 대응하는 피드백 신호를 이용하여, 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 피드백 신호까지 점진적으로 하강하는 제1 신호를 생성하고, 스위치에 흐르는 전류에 대응하는 제2 신호 및 제1 신호를 이용하여 스위치의 스위칭 동작을 제어하는 스위치 제어 장치를 포함하는 컨버터를 제공한다.

본 발명에 의하면, LEC로 인한 오동작을 효과적으로 방지함은 물론, 컨버터 및 컨버터 제어부의 소형화 및 저가화를 구현할 수 있다.

대표도



특허청구의 범위

청구항 1

스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 장치에 있어서,

상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제1 신호를 생성하는 제1 신호 생성부;

상기 출력 신호에 대응하는 피드백 신호와 상기 제1 신호 중 레벨이 높은 신호를 선택적으로 출력하는 제2 신호 생성부; 및

상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호 생성부의 출력 신호를 비교하고, 상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 PWM 제어부;

를 포함하는 스위치 제어 장치.

청구항 2

제1항에 있어서,

상기 제1 신호 생성부는,

상기 PWM 제어부로부터 상기 스위치의 제어 전극에 인가되는 제어 신호의 레벨에 대응하여 상기 제2 기간의 길이를 변화시키는 스위치 제어 장치.

청구항 3

제2항에 있어서,

상기 제1 신호 생성부는,

상기 제어 신호의 레벨이 높아질수록 상기 제2 기간의 길이를 짧게 변화시키는 스위치 제어 장치.

청구항 4

제1항에 있어서,

상기 제1 시점 이전에, 상기 제1 신호는 상기 제2 레벨인 스위치 제어 장치.

청구항 5

제1항에 있어서,

상기 제2 신호 생성부는,

애노드로 상기 출력 신호에 대응되는 제4 신호를 입력받아 캐소드로 상기 피드백 신호를 출력하는 제1 다이오드; 및

캐소드가 상기 제1 다이오드의 캐소드와 상기 제2 신호 생성부의 출력단의 접점에 연결되고 애노드가 상기 제1 신호 생성부의 출력단에 연결되는 제2 다이오드;

를 포함하는 스위치 제어 장치.

청구항 6

제5항에 있어서,

상기 제2 신호 생성부는,

상기 제1 및 제2 다이오드의 접점과 제1 전압을 공급하는 제1 전원 사이에 연결되는 저항을 더 포함하고,

상기 제2 신호 생성부의 출력 신호는 상기 저항에 인가되는 전압인 스위치 제어 장치.

청구항 7

제6항에 있어서,
상기 제1 전압은 접지 전압인 스위치 제어 장치.

청구항 8

제6항에 있어서,
상기 제1 전압은 상기 스위치의 소스단에 인가되어 있는 전압과 동일한 전압인 스위치 제어 장치.

청구항 9

제5항에 있어서,
상기 피드백 신호는 상기 제1 레벨보다 낮은 스위치 제어 장치.

청구항 10

제1항에 있어서,
상기 PWM 제어부는,
상기 제3 신호가 상기 제2 신호 생성부의 출력 신호보다 높으면 상기 스위치를 턴 오프 시키는 스위치 제어 장치.

청구항 11

제1항에 있어서,
상기 스위치 및 상기 스위치 제어 장치는 하나의 칩으로 형성되는 스위치 제어 장치.

청구항 12

제1항에 있어서,
상기 스위치 및 상기 스위치 제어 장치는 각각 별도의 칩으로 형성되고, 상기 각각의 칩은 하나의 패키지 또는 각각의 패키지로 형성되는 스위치 제어 장치.

청구항 13

스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 장치에 있어서,
상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제1 신호를 생성하는 제1 신호 생성부;
상기 제1 레벨보다 낮고 상기 제2 레벨보다 높은 제3 레벨 신호와 상기 제1 신호 중 높은 신호를 선택적으로 출력하는 제2 신호 생성부; 및
상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호 생성부의 출력 신호의 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 PWM 제어부;
를 포함하는 스위치 제어 장치.

청구항 14

제13항에 있어서,
상기 제1 신호 생성부는,
상기 PWM 제어부로부터 상기 스위치의 제어 전극에 인가되는 제어 신호의 레벨에 대응하여 상기 제1 레벨에서 상기 제2 레벨까지 하강하는 상기 제1 신호의 기울기를 변화시키는 스위치 제어 장치.

청구항 15

제14항에 있어서,
 상기 제1 신호 생성부는,
 상기 제어 신호의 레벨이 높아질수록 상기 상기 제1 신호의 기울기를 가파르게 변화시키는 스위치 제어 장치.

청구항 16

제13항에 있어서,
 상기 제1 시점 이전에, 상기 제1 신호는 상기 제2 레벨인 스위치 제어 장치.

청구항 17

제13항에 있어서,
 상기 제2 신호 생성부는,
 애노드가 상기 제3 레벨 신호를 공급하는 전원에 연결되고 캐소드가 상기 제2 신호 생성부의 출력단에 연결되는 제1 다이오드; 및
 애노드가 상기 제1 신호 생성부의 출력단에 연결되고 캐소드가 상기 제1 다이오드의 캐소드에 연결되는 제2 다이오드;
 를 포함하는 스위치 제어 장치.

청구항 18

제17항에 있어서,
 상기 제3 신호와 상기 제2 신호 생성부의 출력 신호를 비교하고, 상기 비교 결과 상기 제3 신호가 상기 제2 신호 생성부의 출력 신호보다 크면 제4 레벨이고 작으면 제5 레벨인 제4 신호를 생성하여 상기 PWM 제어부로 전달하는 비교기를 더 포함하는 스위치 제어 장치.

청구항 19

제18항에 있어서,
 상기 PWM 제어부는,
 상기 제4 신호가 상기 제4 레벨이면, 상기 스위치를 턴 오프 시키는 스위치 제어 장치.

청구항 20

제18항에 있어서,
 상기 제4 레벨은 하이 레벨이고, 상기 제5 레벨은 로우 레벨인 스위치 제어 장치.

청구항 21

제13항에 있어서,
 상기 스위치 및 상기 스위치 제어 장치는 하나의 칩으로 형성되는 스위치 제어 장치.

청구항 22

제13항에 있어서,
 상기 스위치 및 상기 스위치 제어 장치는 각각 별도의 칩으로 형성되고, 상기 각각의 칩은 하나의 패키지 또는 각각의 패키지로 형성되는 스위치 제어 장치.

청구항 23

스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 방법에 있어서,
 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서

제2 레벨로 점진적으로 하강하는 제1 신호 및 상기 출력 신호에 대응하는 피드백 신호 중 레벨이 높은 신호를 선택하여 제2 신호를 생성하는 단계;

상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호를 비교하는 단계; 및

상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 단계;

를 포함하는 스위치 제어 방법.

청구항 24

제23항에 있어서,

상기 제2 기간의 길이는 상기 스위치의 동작을 제어하는 제어 신호의 레벨에 따라 변경되는 스위치 제어 방법.

청구항 25

제24항에 있어서,

상기 제어 신호의 레벨이 높아질수록 상기 제2 기간의 길이를 짧아지도록 하는 스위치 제어 방법.

청구항 26

제23항에 있어서,

상기 피드백 신호는 상기 출력 신호에 대응되되, 상기 제1 레벨보다 낮은 스위치 제어 방법.

청구항 27

제23항에 있어서,

상기 제1 시점 이전에, 상기 제1 신호는 상기 제2 레벨인 스위치 제어 방법.

청구항 28

제23항에 있어서,

상기 스위치의 스위칭 동작을 제어하는 단계는,

상기 비교 결과, 상기 제3 신호가 상기 제2 신호보다 높으면 상기 스위치를 턴 오프 시키는 단계를 포함하는 스위치 제어 방법.

청구항 29

스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 방법에 있어서,

상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨로 점진적으로 하강하는 제1 신호 및 상기 제1 레벨보다 낮고 상기 제2 레벨보다 높은 제3 레벨 신호 중 레벨이 높은 신호를 선택하여 제2 신호를 생성하는 단계;

상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호를 비교하는 단계; 및

상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 단계;

를 포함하는 스위치 제어 방법.

청구항 30

제29항에 있어서,

상기 스위치의 동작을 제어하는 제어 신호의 레벨에 따라 상기 제1 레벨에서 상기 제2 레벨로 하강하는 상기 제1 신호의 기울기를 변경시키는 스위치 제어 방법.

청구항 31

제30항에 있어서,

상기 제어 신호의 레벨이 높아질수록 상기 제1 신호의 기울기를 가파르게 변화시키는 스위치 제어 방법.

청구항 32

제29항에 있어서,

상기 제1 시점 이전에, 상기 제1 신호는 상기 제2 레벨인 스위치 제어 방법.

청구항 33

제29항에 있어서,

상기 스위치의 스위칭 동작을 제어하는 단계는,

상기 비교 결과, 상기 제3 신호가 상기 제2 신호보다 높으면 상기 스위치를 턴 오프 시키는 단계를 포함하는 스위치 제어 방법.

청구항 34

스위치;

상기 스위치의 스위칭 동작에 따라 입력 에너지를 출력 에너지로 변환하는 에너지 전달 소자; 및

상기 출력 에너지에 대응하는 피드백 신호를 이용하여, 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 상기 피드백 신호까지 점진적으로 하강하는 제1 신호를 생성하고, 상기 스위치에 흐르는 전류에 대응하는 제2 신호 및 상기 제1 신호를 이용하여 상기 스위치의 스위칭 동작을 제어하는 스위치 제어 장치;

를 포함하는 컨버터.

청구항 35

제34항에 있어서,

상기 스위치 제어 장치는,

상기 스위치의 동작을 제어하는 제어 신호 및 상기 출력 에너지에 대응하는 피드백 전압을 입력받아 상기 제1 신호를 생성하는 제1 신호 생성부; 및

상기 제2 신호와 상기 제1 신호를 비교하고, 상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 PWM 제어부;

를 포함하는 컨버터.

청구항 36

제35항에 있어서,

상기 PWM 제어부는,

상기 제2 신호가 상기 제1 신호보다 높으면 상기 스위치를 턴 오프 시키는 컨버터.

청구항 37

제35항에 있어서,

상기 제1 신호 생성부는,

상기 제1 시점부터 상기 제1 기간 동안 상기 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제3 신호를 생성하는 제3 신호 생성부;

상기 피드백 전압을 변환하여 상기 피드백 신호를 생성하는 피드백 신호 생성부; 및

상기 제3 신호와 상기 피드백 신호 중 레벨이 높은 신호를 선택적으로 출력하는 제1 신호 출력부;

를 포함하는 컨버터.

청구항 38

제37항에 있어서,
 상기 제3 신호 생성부는,
 상기 제어 신호의 레벨에 대응하여 상기 제2 기간의 길이를 변화시키는 컨버터.

청구항 39

제38항에 있어서,
 상기 제3 신호 생성부는,
 상기 제어 신호의 레벨이 높아질수록 상기 제2 기간의 길이를 짧아지도록 하는 컨버터.

청구항 40

제37항에 있어서,
 상기 제1 시점 이전에, 상기 제3 신호는 상기 제2 레벨인 컨버터.

청구항 41

제37항에 있어서,
 상기 피드백 신호는 상기 제1 레벨보다 낮은 컨버터.

청구항 42

제37항에 있어서,
 상기 피드백 신호 생성부는 애노드로 상기 피드백 전압에 대응되는 제4 신호를 입력받아 캐소드로 상기 피드백 신호를 출력하는 제1 다이오드를 포함하고,
 상기 제1 신호 출력부는 캐소드가 상기 제1 다이오드의 캐소드 및 상기 제1 신호 생성부의 출력단의 접점에 연결되고 애노드가 상기 제3 신호 생성부의 출력단에 연결되는 제2 다이오드를 포함하는 컨버터.

청구항 43

제42항에 있어서,
 상기 제1 신호 출력부는,
 상기 제1 및 제2 다이오드의 접점과 제1 전압을 공급하는 제1 전원 사이에 연결되는 저항을 더 포함하고,
 상기 제1 신호 생성부의 출력 신호는 상기 저항에 인가되는 전압인 컨버터.

청구항 44

제43항에 있어서,
 상기 제1 전압은 접지 전압인 컨버터.

청구항 45

제43항에 있어서,
 상기 제1 전압은 상기 스위치의 소스단에 인가되어 있는 전압과 동일한 전압인 컨버터.

청구항 46

제34항에 있어서,
 상기 에너지 전달 소자는 트랜스 포머이고, 상기 스위치는 상기 트랜스 포머의 1차측 코일에 연결되어 있는 컨

버터.

청구항 47

제34항에 있어서,

상기 에너지 전달 소자는 인덕터이고, 상기 스위치의 일단은 상기 인덕터에 연결되어 있는 컨버터.

청구항 48

스위치;

상기 스위치의 스위칭 동작에 따라 입력 에너지를 출력 에너지로 변환하는 에너지 전달 소자; 및

상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제1 신호를 생성하고, 상기 스위치에 흐르는 전류에 대응하는 제2 신호와 상기 제1 신호를 이용하여 상기 스위치의 스위칭 동작을 제어하는 스위치 제어 장치;

를 포함하는 컨버터.

청구항 49

제48항에 있어서,

상기 스위치 제어 장치는,

상기 스위치의 동작을 제어하는 제어 신호를 입력받아 상기 제1 신호를 생성하는 제1 신호 생성부; 및

상기 제2 신호와 상기 제1 신호를 비교한 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 PWM 제어부;

를 포함하는 컨버터.

청구항 50

제49항에 있어서,

상기 제1 신호 생성부는,

상기 제1 시점부터 상기 제1 기간 동안 상기 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 상기 제2 레벨보다 낮은 제3 레벨까지 점진적으로 하강하는 제3 신호를 생성하는 제3 신호 생성부;

상기 제2 레벨에 대응되는 제4 신호를 변환하여 상기 제2 레벨 신호를 생성하는 제2 레벨 신호 생성부; 및

상기 제3 신호와 상기 제2 레벨 신호 중 레벨이 높은 신호를 선택적으로 출력하는 제1 신호 출력부;

를 포함하는 컨버터.

청구항 51

제50항에 있어서,

상기 제1 시점 이전에, 상기 제3 신호는 상기 제3 레벨인 컨버터.

청구항 52

제50항에 있어서,

상기 제3 신호 생성부는,

상기 제어 신호의 레벨에 대응하여 상기 제1 레벨에서 상기 제3 레벨로 하강하는 상기 제3 신호의 기울기를 변경시키는 컨버터.

청구항 53

제52항에 있어서,

상기 제3 신호 생성부는,

상기 제어 신호의 레벨이 높아질수록 상기 제3 신호의 기울기를 가파르게 변화시키는 컨버터.

청구항 54

제50항에 있어서,

제2 레벨 신호 생성부는 애노드가 상기 제4 신호를 공급하는 전원에 연결되고 캐소드로 상기 제2 레벨 신호를 출력하는 제1 다이오드를 포함하고,

상기 제1 신호 출력부는 캐소드가 상기 제1 다이오드의 캐소드 및 상기 제1 신호 생성부의 출력단의 접점에 연결되고 애노드가 상기 제3 신호 생성부의 출력단에 연결되는 제2 다이오드를 포함하는 컨버터.

청구항 55

제50항에 있어서,

상기 스위치 제어 장치는,

상기 제2 신호와 상기 제1 신호 생성부의 출력 신호를 비교하고, 상기 비교 결과 상기 제2 신호가 상기 제1 신호 생성부의 출력 신호보다 크면 제4 레벨이고 작으면 제5 레벨인 제5 신호를 생성하여 상기 PWM 제어부로 전달하는 비교기를 더 포함하는 컨버터.

청구항 56

제55항에 있어서,

상기 PWM 제어부는,

상기 제5 신호가 상기 제4 레벨이면, 상기 스위치를 턴 오프 시키는 컨버터.

청구항 57

제56항에 있어서,

상기 제4 레벨은 하이 레벨이고, 상기 제5 레벨은 로우 레벨인 컨버터.

청구항 58

제48항에 있어서,

상기 에너지 전달 소자는 트랜스 포머이고, 상기 스위치는 상기 트랜스 포머의 1차측 코일에 연결되어 있는 컨버터.

청구항 59

제48항에 있어서,

상기 에너지 전달 소자는 인덕터이고, 상기 스위치의 일단은 상기 인덕터에 연결되어 있는 컨버터.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<13> 본 발명은 LEC로 인한 오동작을 방지하는 스위치 제어 장치, 스위치 제어 방법 및 이를 이용하는 컨버터에 관한 것이다.

<14> 컨버터는 교류와 직류 신호를 변환하는 전원장치로서 교류를 직류로 변환하는 AC/DC 컨버터, 직류를 직류로 변환하는 DC/DC 컨버터 및 직류를 교류로 변환하는 인버터를 포함하며, 스위칭 모드 파워 서플라이(Switching

Mode Power Supply; SMPS) 등에 사용된다.

- <15> 일반적으로 컨버터는 출력단 부하의 크기에 대응되는 출력 전압 정보를 이용하여 메인 스위치의 턴 오프 시점을 제어하여 메인 스위치에 흐르는 전류량(이하, I_{ds} 라 칭함)을 조절함으로써 출력 전압의 크기를 일정하게 유지한다. 컨버터는 메인 스위치가 출력단의 과부하 또는 단락(Short)으로 인해 과손되는 것을 방지하기 위해 최대 제한 전류(Maximum Current limit; I_{LM})를 설정하고, 출력단 과부하 또는 단락으로 인해 I_{ds} 가 최대 제한 전류(I_{LM})에 도달하면 메인 스위치를 턴 오프 시킨다. 이때, 메인 스위치는 I_{ds} 가 최대 제한 전류(I_{LM})에 도달하는 시점으로부터 컨버터에 필연적으로 존재하는 각종 소자들의 지연시간(Current Limit Delay Time; 이하, T_{CLD} 라 칭함) 이후에 턴 오프 된다. T_{CLD} 는 메인 스위치의 온/오프를 제어하는 제어부의 내부 전파 지연시간(Propagation Delay Time) 및 메인 스위치의 턴오프 지연 시간으로 인한 것이다.
- <16> 한편, 메인 스위치는 트랜스포머 및 스위치 등의 기생 커패시터 성분으로 인해 턴 온 시 I_{ds} 가 순간적으로 급격하게 상승하였다가 하강하는 리딩 에지 커런트(Leading Edge Current; 이하, LEC라 칭함)를 발생시킨다. 일반적인 컨버터는 LEC로 인한 오동작을 방지하기 위해, 리딩 에지 블랭킹(Leading Edge Blanking, 이하, LEB라 칭함) 회로를 포함한다. LEB 회로는 LEC가 발생하는 기간, 즉 LEB 기간(LEB Time) 동안에는 I_{ds} 를 센싱하지 않도록 하는 LEB 동작을 수행한다. 또한, 일반적인 컨버터는 LEB 기간(LEB Time)동안 발생할 수 있는 과도한 전류를 감지하여 메인 스위치를 턴 오프 시키기 위한 이상 과전류 보호(Abnormal Over Current Protection; 이하, AOCP) 회로를 포함한다.
- <17> 그러나, LEB 회로를 이용하면, 메인 스위치가 턴 온 되는 시점으로부터 LEB 기간만큼 시간이 경과한 이후에야 비로서 I_{ds} 를 센싱할 수 있으므로, 메인 스위치의 최소 턴 온 상태 유지 시간(이하, $T_{min.on}$ 이라 칭함)은 T_{CLD} 와 LEB 기간을 합한 시간이 된다. 즉, LEB 회로를 이용함에 따라 LEB 회로를 이용하지 않는 경우에 비해 $T_{min.on}$ 이 LEB 기간만큼 길어지게 된다. 이하, $T_{min.on}$ 이 길어짐에 따라 발생하는 문제점을 도 1 및 도 2를 참조하여 설명한다.
- <18> 도 1은 정상 상태에서, 일반적인 컨버터의 메인 스위치의 온/오프 동작 시의 I_{ds} 변화의 일례를 도시한 도면이다. 여기에서, 정상 상태란 컨버터 출력단이 과부하 또는 단락 상태가 아닌 경우를 의미한다.
- <19> 도 1에 도시한 바와 같이, 일반적인 컨버터의 메인 스위치는 턴 온 되는 T1 시점에 LEC가 발생한다. 이후, LEB 회로의 LEB 동작에 따라 컨버터의 제어부는 T1 시점부터 T2 시점까지의 LEB 기간(LEB Time) 동안 I_{ds} 를 센싱하지 않는다. 정상 상태에서 컨버터의 제어부는 피드백 정보의 신호 레벨과 I_{ds} 를 비교하고, I_{ds} 가 피드백 정보의 신호 레벨에 도달함을 감지하면, 메인 스위치를 턴 오프 시키게끔 동작한다. LEB 기간이 종료되는 T2 시점에, I_{ds} 가 피드백 정보를 초과하였음을 감지한 제어부는 메인 스위치를 턴 오프 시키려고 동작하고, 이로 인해 T2 시점으로부터 T_{CLD} 만큼 지연된 T3 시점에 메인 스위치가 턴 오프 되고, I_{ds} 는 메인 스위치가 턴 오프 되는 T3 시점에 최대값(I_{PEAK})을 가진다. 한편, LEB 기간 이후의 I_{ds} 는 컨버터로 입력되는 전압의 크기가 커질수록 높은 기울기로 증가하므로, 입력 전압이 커질수록 I_{DIFF} 가 커지게 되고, 이로 인해 기존의 컨버터는 I_{ds} 를 제대로 제어할 수 없는 심각한 문제가 발생하는데, 이를 도 2에 나타내었다.
- <20> 도 2는 컨버터 출력단이 과부하 또는 단락 상태일 때에, 일반적인 컨버터의 메인 스위치의 온/오프 동작 시의 I_{ds} 변화의 일례를 도시한 도면이다.
- <21> 도 2에 도시한 바와 같이, 컨버터의 출력단이 과부하 또는 단락 상태일 때에는, LEC가 발생한 이후의 I_{ds} 가 도 1로 나타난 정상 상태의 I_{ds} 보다 매우 크게 나타난다. 그러나, 일반적인 컨버터는 $T_{min.on}$ 동안에는 메인 스위치를 턴 오프 시킬 수 없고, 이로 인해 I_{ds} 의 최대값(I_{PEAK})이 최대 제한 전류(I_{LM})를 초과하게 되어 메인 스위치가 과손될 수 있다는 문제점이 있다.
- <22> 최근, 컨버터 및 컨버터 제어부의 소형화 및 저가화를 위한 연구가 활발하다. 그러나, 일반적인 컨버터는 LEC로 인한 오동작 방지를 위해 LEB 회로 및 AOCP 회로를 포함하고, 이는 컨버터 및 컨버터 제어부의 소형화 및 저가화를 어렵게 하는 중요한 요인이 되어 문제가 되어 왔다.

발명이 이루고자 하는 기술적 과제

- <23> 본 발명은 LEC로 인한 오동작을 효과적으로 방지함은 물론, 컨버터 및 컨버터 제어부의 소형화 및 저가화를 구현할 수 있는 스위치 제어 장치, 스위치 제어 방법 및 이를 이용하는 컨버터를 제공한다.

발명의 구성 및 작용

- <24> 본 발명의 특징에 따른 스위치 제어 장치는, 스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 장치로서, 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제1 신호를 생성하는 제1 신호 생성부, 상기 출력 신호에 대응하는 피드백 신호와 상기 제1 신호 중 레벨이 높은 신호를 선택적으로 출력하는 제2 신호 생성부 및 상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호 생성부의 출력 신호를 비교하고, 상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 PWM 제어부를 포함한다.
- <25> 또한, 본 발명의 특징에 따른 스위치 제어 장치는, 스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 장치로서, 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제1 신호를 생성하는 제1 신호 생성부, 상기 제1 레벨보다 낮고 상기 제2 레벨보다 높은 제3 레벨 신호와 상기 제1 신호 중 높은 신호를 선택적으로 출력하는 제2 신호 생성부 및 상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호 생성부의 출력 신호의 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 PWM 제어부를 포함한다.
- <26> 또한, 본 발명의 특징에 따른 스위치 제어 방법은, 스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 방법으로서, 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨로 점진적으로 하강하는 제1 신호 및 상기 출력 신호에 대응하는 피드백 신호 중 레벨이 높은 신호를 선택하여 제2 신호를 생성하는 단계, 상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호를 비교하는 단계 및 상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 단계를 포함한다.
- <27> 또한, 본 발명의 특징에 따른 스위치 제어 방법은, 스위치의 스위칭 동작에 따라 입력 신호를 출력 신호로 변환하는 컨버터의 스위치 제어 방법으로서, 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨로 점진적으로 하강하는 제1 신호 및 상기 제1 레벨보다 낮고 상기 제2 레벨보다 높은 제3 레벨 신호 중 레벨이 높은 신호를 선택하여 제2 신호를 생성하는 단계, 상기 스위치에 흐르는 전류에 대응하는 제3 신호와 상기 제2 신호를 비교하는 단계 및 상기 비교 결과에 따라 상기 스위치의 스위칭 동작을 제어하는 단계를 포함한다.
- <28> 또한, 본 발명의 특징에 따른 컨버터는, 스위치, 상기 스위치의 스위칭 동작에 따라 입력 에너지를 출력 에너지로 변환하는 에너지 전달 소자 및 상기 출력 에너지에 대응하는 피드백 신호를 이용하여, 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 상기 피드백 신호까지 점진적으로 하강하는 제1 신호를 생성하고, 상기 스위치에 흐르는 전류에 대응하는 제2 신호 및 상기 제1 신호를 이용하여 상기 스위치의 스위칭 동작을 제어하는 스위치 제어 장치를 포함한다.
- <29> 또한, 본 발명의 특징에 따른 컨버터는, 스위치, 상기 스위치의 스위칭 동작에 따라 입력 에너지를 출력 에너지로 변환하는 에너지 전달 소자 및 상기 스위치가 턴 온 되는 제1 시점부터 제1 기간 동안 제1 레벨을 유지하고, 제2 기간 동안 상기 제1 레벨에서 제2 레벨까지 점진적으로 하강하는 제1 신호를 생성하고, 상기 스위치에 흐르는 전류에 대응하는 제2 신호와 상기 제1 신호를 이용하여 상기 스위치의 스위칭 동작을 제어하는 스위치 제어 장치를 포함한다.
- <30> 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- <31> 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- <32> 이하, 본 발명의 실시예에 따른 스위치 제어 장치, 스위치 제어 방법 및 이를 이용하는 컨버터에 대하여 도면을 참고로 하여 상세하게 설명한다.

- <33> 도 3은 본 발명의 실시예에 따른 컨버터의 전체 구성을 개략적으로 도시한 도면이다.
- <34> 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 컨버터는 전력 공급부(100), 출력부(200), 바이어스 전압 공급부(300), 피드백 회로부(400) 및 스위치 제어 장치(500)를 포함한다.
- <35> 전력 공급부(100)는 교류 입력(AC)을 정류하는 브리지 다이오드(BD), 정류된 전압을 평활하기 위한 커패시터(Cin) 및 커패시터(Cin)에 일단이 연결되는 트랜스포머의 1차 코일(L1)을 포함한다.
- <36> 출력부(200)는 트랜스포머의 2차 코일(L2), 트랜스포머의 2차 코일(L2)의 일단에 애노드가 연결되는 다이오드(D1), 다이오드(D1)의 캐소드와 접지 사이에 연결되는 커패시터(C1), 다이오드(D1)의 캐소드에 일단이 연결되는 저항(R1), 애노드가 저항(R1)의 타단에 연결되는 포토 다이오드(PD) 및 캐소드가 포토 다이오드(PD)의 캐소드에 연결되고 애노드가 접지단에 연결되는 제너 다이오드(ZD)를 포함한다. 여기에서, 커패시터(C1)의 양단에 걸리는 전압이 출력 전압(Vo)이며, 포토 다이오드(PD)로 흐르는 전류량은 출력 전압(Vo)의 크기에 따라 변경된다. 포토 다이오드(PD)는 피드백 회로부(400)의 포토 트랜지스터(PT)와 함께 포토 커플러(Photocoupler)를 이루며, 피드백 회로부(400)로 출력 전압(Vo)에 대응하는 정보를 제공한다.
- <37> 바이어스 전압 공급부(300)는 스위치 제어 장치(500)의 바이어스 전압 입력 단자(I/O #4)와 접지단 사이에 연결되는 커패시터(C2)를 포함하고, 커패시터(C2)에 충전되는 바이어스 전압(Vcc)을 스위치 제어 장치(500)의 바이어스 전압 입력 단자(I/O #4)로 공급한다.
- <38> 피드백 회로부(400)는 출력부(200)의 포토 다이오드(PD)와 함께 포토 커플러(Photocoupler)를 이루는 포토 트랜지스터(PT) 및 포토 트랜지스터(PT)에 병렬로 연결되는 커패시터(Cfb)를 포함하고, 커패시터(Cfb)에 충전되는 피드백 전압(Vfb)을 스위치 제어 장치(500)의 피드백 전압 입력 단자(I/O #3)로 공급한다. 포토 트랜지스터(PT)는 출력부(200)의 포토 다이오드(PD)를 통해 흐르는 전류를 전달받아 구동되고, 이로 인해 출력 전압(Vo)이 높아지면 커패시터(Cfb)에 충전되는 피드백 전압(Vfb)이 낮아지고, 출력 전압(Vo)이 낮아지면 커패시터(Cfb)에 충전되는 피드백 전압(Vfb)이 높아진다.
- <39> 스위치 제어 장치(500)는 스위칭 제어부(510) 및 스위칭 트랜지스터(Qsw)를 포함하고, 드레인(Drain) 단자(I/O #1), 접지(GND) 단자(I/O #2), 피드백 전압(Vfb) 입력 단자(I/O #3), 바이어스 전압 입력 단자(I/O #4) 및 스타트 전압(Vstr) 입력 단자(I/O #5)의 5 개의 입출력 단자를 가진다. 드레인(Drain) 단자(I/O #1)는 트랜스포머의 1차 코일(L1)의 타단에 연결되고, 접지(GND) 단자(I/O #2)는 접지단과 연결된다. 피드백 전압(Vfb) 입력 단자(I/O #3)는 포토 트랜지스터(PT) 및 커패시터(Cfb)의 접점에 연결되고, 바이어스 전압 입력 단자(I/O #4)는 커패시터(C2)의 일단에 연결된다. 또한, 스타트 전압(Vstr) 입력 단자(I/O #5)는 커패시터(Cin) 및 트랜스포머의 1차 코일(L1)의 접점에 연결된다.
- <40> 도 4는 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)를 개략적으로 도시한 도면이다.
- <41> 도 4에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)는 스위칭 제어부(510) 및 스위칭 트랜지스터(Qsw)를 포함한다.
- <42> 스위칭 제어부(510)는 고전압 레귤레이터(High Voltage Regulator, 이하 HV/REG라 함)(512), 저전압 차단부(Under Voltage LockOut; 이하, UVLO라 함)(514), 리딩 에지 인벨롭(Leading Edge Envelope; 이하, LEE) 신호 생성부(516) 및 PWM 제어부(518)를 포함한다.
- <43> HV/REG(512)는 스타트 전압(Vstr) 입력 단자(I/O #5)를 통해 입력되는 전압에 대응하는 전류를 바이어스 전압 입력 단자(I/O #4)를 통해 바이어스 전압 공급부(300)의 커패시터(C2)로 전달하고, 이를 통해 바이어스 전압(Vcc)을 생성한다.
- <44> UVLO(514)는 바이어스 전압의 전압 레벨을 감지하여 바이어스 전압이 기 설정된 전압 레벨보다 낮아지면, 스위칭 제어부(510)의 구동을 중지시킨다. 바이어스 전압은 스위칭 제어부(510)의 구동을 위한 전원 전압으로 이용되므로, 바이어스 전압이 일정 레벨 이하로 하강하면, 스위칭 제어부(510)의 오동작의 원인이 된다. 따라서, UVLO(514)는 바이어스 전압이 기 설정된 전압 레벨보다 낮아지면 스위칭 제어부(510)의 구동을 중지시킴으로써, 스위칭 제어부(510)의 오동작을 방지한다.
- <45> LEE 신호 생성부(516)는 피드백 신호 생성부(5162), 제1 신호 생성부(5164), 다이오드(D4) 및 저항(R2, R3)을 포함한다. 다이오드(D4)의 애노드는 제1 신호 생성부(5164)의 출력단에 연결되고 캐소드는 피드백 신호 생성부(5162)의 출력단과 저항(R2)의 접점에 연결된다. 저항(R2)의 일단은 피드백 신호 생성부(5162)의 출력단과 다이오드(D4)의 캐소드의 접점에 연결되고 타단은 PWM 제어부(518)의 비교기(5181)의 반전 입력단(-)에 연결된다.

그리고, 저항(R3)은 일단이 저항(R2)의 타단에 연결되고 타단이 접지단에 연결된다. 이하에서는 저항(R2)과 저항(R3)의 접점을 노드(Nb)라고 명명한다.

- <46> 한편, LEE 신호 생성부(516)에서, 피드백 신호 생성부(5162)의 출력단, 다이오드(D4) 및 저항(R2, R3)의 연결 관계는 도 4에 도시한 것과는 다르게 형성될 수도 있다. 즉, 다이오드(D4)의 캐소드가 피드백 신호 생성부(5162)의 출력단과 저항(R2)의 접점에 연결되는 대신 노드(Nb)에 직접적으로 연결되고, 저항(R2)의 일단은 피드백 신호 생성부(5162)의 출력단과 다이오드(D4)의 캐소드의 접점에 연결되는 대신 피드백 신호 생성부(5162)의 출력단과 연결되도록 형성될 수 있다.
- <47> 피드백 신호 생성부(5162)는 전류원(Idelay, Ifb) 및 다이오드(D2, D3)를 포함한다.
- <48> 전류원(Idelay)은 Vcc1 전압을 공급하는 전원(Vcc1)과 피드백 전압(Vfb) 입력 단자(I/O #3) 사이에 연결되고, 피드백 회로부(400)로 전류를 공급한다. 전류원(Ifb)은 다이오드(D2)의 애노드 및 다이오드(D3)의 애노드의 접점(이하, 노드(Na)라 칭함)과 Vcc2 전압을 공급하는 전원(Vcc2) 사이에 연결되고, 피드백 회로부(400) 및 저항(R2, R3)으로 전류를 공급한다. 여기에서, 다이오드(D3)의 캐소드가 피드백 신호 생성부(5162)의 출력단이고, 피드백 신호(Vf)는 피드백 신호 생성부(5162)로부터 저항(R2, R3)으로 출력되는 전류의 양(If)에 따라 노드(Nb)에 인가되는 전압이다.
- <49> 피드백 전압(Vfb)이 낮은 경우, 즉, 노드(Na)의 전압이 피드백 전압(Vfb)에 다이오드(D2)의 문턱 전압을 합한 전압보다 높으면, 전류원(Ifb)으로부터 공급되는 전류는 다이오드(D2, D3)를 통해 피드백 회로부(400) 및 저항(R2, R3)으로 흐른다.
- <50> 한편, 피드백 전압(Vfb)이 상승하여, 노드(Na)의 전압이 피드백 전압(Vfb)에 다이오드(D2)의 문턱 전압을 합한 전압보다 높지 않으면, 다이오드(D2)는 턴 오프 되고, 전류원(Ifb)으로부터 공급되는 전류는 다이오드(D3)를 통해 저항(R2, R3)으로 흐른다. 이로 인해, 출력부(200)의 출력단이 과부하 또는 단락 상태가 되어 피드백 전압(Vfb)이 계속해서 상승하더라도 피드백 신호(Vf)는 일정한 전압으로 유지된다.
- <51> 제1 신호 생성부(5164)는 PWM 제어부(518)로부터 출력되어 스위칭 트랜지스터(Qsw)의 온/오프를 제어하는 게이트 제어신호(Vgs)를 입력받아 제1 신호를 생성하는데, 이를 도 5를 참조하여 설명한다.
- <52> 도 5는 본 발명의 실시예에 따른 제1 신호 생성부(5164)가 생성하는 제1 신호를 도시한 도면이다.
- <53> 도 5에 도시한 바와 같이, 본 발명의 실시예에 따른 제1 신호 생성부(5164)가 생성하는 제1 신호는 스위칭 트랜지스터(Qsw)의 턴 온 시 LEC가 발생하는 시간 동안, LEC에 대응되는 감지 신호(Vsense)의 레벨에 비해 높은 신호 레벨을 갖는다.
- <54> 제1 신호는 T11 시점에 기준 전압(도 5에는 0V)에서 V_L 전압으로 급격히 상승하여 T12 시점까지 V_L 전압을 유지하다가, T12 시점부터 T13 시점까지 V_L 전압에서 기준 전압으로 점진적으로 하강한다. 여기에서, T11 시점은 게이트 제어신호(Vgs)가 스위칭 트랜지스터(Qsw)를 턴 온 시키는 레벨로 변경되는 시점이다.
- <55> 여기에서, LEC는 스위칭 트랜지스터(Qsw)의 제어 전극으로 입력되는 게이트 구동 전류의 레벨에 따라 달라진다. 즉, 게이트 구동 전류가 높아지면, LEC의 신호 레벨이 높아지는 대신 LEC가 발생하는 기간은 짧아진다. 반면에, 게이트 구동 전류가 낮아지면, LEC의 신호 레벨이 낮아지는 대신 LEC가 발생하는 기간은 길어진다. 한편, 게이트 구동 전류를 일정 수준 이상 상승시키면, 전자기파 장애(ElectroMagnetic Interference; EMI)가 발생하며 이를 저감하기 위한 부품의 용량 및 개수가 증가하게 된다. 이를 방지하기 위해, 게이트 구동 전류의 레벨은 소정 레벨 이하의 범위 내에서만 제어되도록 설정되고, 이를 기반으로 제1 신호의 V_L 전압이 설정된다.
- <56> 한편, 제1 신호 생성부(5164)는 PWM 제어부(518)의 오실레이터(5182)로부터 출력되는 펄스 신호의 라이징 에지(Rising Edge) 또는 폴링 에지(Falling Edge)에 동기되어 제1 신호를 생성하도록 구현될 수도 있다. 만약, 제1 신호 생성부(5164)가 오실레이터(5182)의 출력 신호의 라이징 에지(Rising Edge)에 동기되어 동작한다면, 도 5에서, T11 시점은 오실레이터(5182)의 출력 신호가 로우 레벨에서 하이 레벨로 변경되는 시점이 됨은 물론이다.
- <57> 제1 신호 생성부(5164)는 게이트 구동 전류의 레벨에 따라, T12 시점부터 T13 시점까지, 제1 신호가 V_L 전압에서 기준 전압으로 하강하는 파형의 기울기를 가변시키는데, 이를 도 6을 참조하여 설명한다.
- <58> 도 6은 본 발명의 실시예에 따른 제1 신호 생성부(5164)가 생성하는 제1 신호의 하강 기간의 변동을 도시한 도면이다.

- <59> 도 6에서, a는 게이트 구동 전류의 레벨이 높을 때의 제1 신호의 하강 파형이고, b는 게이트 구동 전류의 레벨이 낮을 때의 제1 신호의 하강 파형이다. 제1 신호 생성부(5164)는 게이트 구동 전류의 레벨이 높으면, 제1 신호가 V_L 전압에서 기준 전압으로 하강하는 기울기를 가파르게 제어하고, 이로 인해 제1 신호가 T13' 시점에 기준 전압에 도달한다. 반면에, 제1 신호 생성부(5164)는 게이트 구동 전류의 레벨이 낮으면, 제1 신호가 V_L 전압에서 기준 전압으로 하강하는 기울기가 완만해지도록 제어하고, 이로 인해 제1 신호가 T13' 시점보다 늦은 T13'' 시점에 기준 전압에 도달한다.
- <60> 제1 신호의 하강 파형의 기울기를 게이트 구동 전류의 레벨에 따라 변동시키는 이유는 게이트 구동 전류의 레벨이 높을 때, 즉 LEC의 발생 기간이 짧을 때에, LEC 이후의 감지 신호(Vsense)의 레벨을 조금 더 빠르게 센싱하기 위한 것이다. 특히, LEC는 컨버터가 구동되기 시작하는 초기 동작(Start-up) 시 매우 높은 레벨로 나타나고, 이로 인해 LEC가 발생하는 기간이 매우 짧아지게 되므로 제1 신호의 하강 기울기를 조절함으로써 LEC 이후의 감지 신호(Vsense)의 레벨을 빠르게 센싱하여 스위칭 트랜지스터(Qsw)의 오동작을 방지할 수 있다는 장점이 있다.
- <61> 한편, T12 시점부터 T13 시점까지 V_L 전압에서 기준 전압으로 하강하는 파형은 아날로그(Analog) 신호는 물론, 계단 파형으로 점진적으로 하강하는 디지털(Digital) 신호로 구현될 수 있음은 물론이다.
- <62> LEE 신호 생성부(516)는 피드백 신호 생성부(5162)에서 출력되는 피드백 신호(Vf)와 제1 신호 생성부(5164)에서 출력되는 제1 신호 중 레벨이 높은 신호를 선택하여 LEE 신호를 생성하는데, 이를 도 7을 참조하여 설명한다.
- <63> 도 7은 본 발명의 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)에 포함되는 LEE 신호 생성부(516)가 생성하는 LEE(Leading Edge Envelope) 신호를 도시한 도면이다. 여기에서, LEE 신호는 피드백 신호 생성부(5162) 및 제1 신호 생성부(5164)의 출력 신호에 대응하여 노드(Nb)에 인가되는 전압이다.
- <64> 도 7에 도시한 바와 같이, 본 발명의 실시예에 따른 LEE 신호 생성부(516)가 생성하는 LEE 신호는 T11 시점에 Vf 전압에서 V_L 전압으로 급격히 상승하여 T12 시점까지 V_L 전압을 유지하다가 T12 시점부터 T13 시점까지 V_L 전압에서 기준 전압으로 점진적으로 하강한다.
- <65> PWM 제어부(518)는 비교기(5181), 오실레이터(5182), SR 플립플롭(SR Flip-Flop, 5183), NOR 게이트(5184) 및 게이트 드라이버(5185)를 포함한다.
- <66> 비교기(5181)는 반전 입력단(-)을 통해 입력되는 LEE 신호와 비반전 입력단(+)을 통해 입력되는 감지 신호(Vsense)의 신호 레벨을 비교하여 LEE 신호의 레벨이 감지 신호(Vsense)의 레벨보다 높으면 로우 레벨 신호를 출력하고, LEE 신호의 레벨이 감지 신호(Vsense)의 레벨보다 낮으면 하이 레벨 신호를 출력한다.
- <67> 오실레이터(5182)는 소정의 주파수로 일정하게 토글링되는 펄스 신호를 생성한다.
- <68> SR 플립플롭(5183)은 셋 단(S)으로 입력되는 오실레이터(5182)의 출력 신호 및 리셋 단(R)으로 입력되는 비교기(5181)의 출력 신호에 대응하여 반전 출력단(/Q)으로 출력되는 하이 레벨 또는 로우 레벨 신호를 NOR 게이트(5184)로 전달한다.
- <69> NOR 게이트(5184)는 두 개의 신호 입력단 중 하나의 신호 입력단(이하, A 입력단)으로 입력되는 오실레이터(5182)의 출력 신호 및 다른 하나의 신호 입력단(이하, B 입력단)으로 입력되는 SR 플립플롭(5183) 반전 출력단(/Q)의 출력 신호를 논리 연산하여 하이 레벨 또는 로우 레벨 신호를 게이트 드라이버(5185)로 전달한다.
- <70> 게이트 드라이버(5185)는 NOR 게이트(5184)의 출력 신호에 대응하여 NOR 게이트(5184)의 출력 신호가 하이 레벨이면 하이 레벨, NOR 게이트(5184)의 출력 신호가 로우 레벨이면 로우 레벨이 되는 게이트 제어 신호(Vgs)를 생성하고, 생성된 게이트 제어 신호(Vgs)를 스위칭 트랜지스터(Qsw)의 제어 전극으로 전달함으로써 스위칭 트랜지스터(Qsw)의 온/오프를 제어한다.
- <71> 만약, 감지 신호(Vsense)가 LEE 신호보다 크면, 비교기(5181)는 하이 레벨 신호를 출력하고, 이로 인해 SR 플립플롭(5183)의 반전 출력단(/Q)의 출력 신호는 하이 레벨로 변경된다. SR 플립플롭(5183)의 반전 출력단(/Q)의 출력 신호가 하이 레벨로 변경됨에 따라 NOR 게이트(5184)의 출력 신호는 로우 레벨이 되고, 이로 인해 스위칭 트랜지스터(Qsw)는 턴 오프 된다.
- <72> 도 8은 본 발명의 제2 실시예에 따른 스위치 제어 장치(500')를 개략적으로 도시한 도면이다.
- <73> 도 8에 도시한 바와 같이, 본 발명의 제2 실시예에 따른 스위치 제어 장치(500')는 스위칭 제어부(510') 및 스

위칭 트랜지스터(Qsw)를 포함한다.

- <74> 스위칭 제어부(510')는 HV/REG(512), UVLO(514), 피드백 신호 생성부(516'), LEE 신호 생성부(517'), PWM 제어부(518') 및 비교기(519')를 포함한다. 여기에서, HV/REG(512) 및 UVLO(514)는 각각 도 4에 나타난 스위칭 제어부(510)의 HV/REG(512) 및 UVLO(514)와 동일하게 동작하므로 동일한 부호로 나타내었으며, 부연 설명은 생략한다.
- <75> 피드백 신호 생성부(516')는 제1 신호 생성부(5164) 및 다이오드(D4)를 제외하고는 도 4에 나타난 LEE 신호 생성부(516)와 동일하게 형성되므로, 피드백 신호 생성부(516')에 포함되는 회로 소자들은 LEE 신호 생성부(516)에 포함되는 회로 소자들과 동일한 부호로 나타내었다. 또한, 피드백 신호 생성부(516')는 도 4에 나타난 피드백 신호 생성부(5162)와 동일하게 동작하므로, 피드백 신호 생성부(516')의 동작에 대하여 부연하여 설명하지 않는다.
- <76> LEE 신호 생성부(517')는 제1 신호 생성부(5172'), 다이오드(D5, D6) 및 전원(Vth)을 포함한다.
- <77> 제1 신호 생성부(5172')는 PWM 제어부(518)로부터 출력되어 스위칭 트랜지스터(Qsw)의 온/오프를 제어하는 게이트 제어신호(Vgs)를 입력받아 제1 신호를 생성한다. 제1 신호 생성부(5172')가 생성하는 제1 신호는 도 5에 나타난 제1 신호 생성부(5164)가 생성하는 제1 신호와 동일하므로, 부연 설명은 생략한다.
- <78> 한편, 제1 신호 생성부(5172')는 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)에 포함되는 제1 신호 생성부(5164)와 유사하게 PWM 제어부(518')의 오실레이터(5181')의 출력 신호에 대응하여 동작하도록 구현될 수 있음은 물론이다. 즉, 제1 신호 생성부(5172')는 PWM 제어부(518')의 오실레이터(5181')의 출력 신호의 라이징 에지(Rising Edge) 또는 폴링 에지(Falling Edge)에 동기되어 제1 신호를 생성하도록 구현될 수도 있다. 만약, 제1 신호 생성부(5172')가 오실레이터(5181')의 출력 신호의 라이징 에지(Rising Edge)에 동기되어 동작한다면, 도 5에서, T11 시점은 오실레이터(5181')의 출력 신호가 로우 레벨에서 하이 레벨로 변경되는 시점이 됨은 물론이다.
- <79> LEE 신호 생성부(517')는 제1 신호 생성부(5172')에서 출력되는 제1 신호와 전원(Vth)에서 출력되는 신호(Vth) 중 레벨이 높은 신호를 선택하여 LEE 신호를 생성하는데, 이를 도 8을 참조하여 설명한다.
- <80> 도 9는 본 발명의 실시예에 따른 LEE 신호 생성부(517')가 생성하는 LEE 신호를 도시한 도면이다.
- <81> 도 9에 도시한 바와 같이, 본 발명의 실시예에 따른 LEE 신호 생성부(517')가 생성하는 LEE 신호는 게이트 제어 신호(Vgs)가 스위칭 트랜지스터(Qsw)를 턴 온 시키는 레벨로 변경되는 T11 시점에, Vth 전압에서 VL 전압으로 급격히 상승하여 T12 시점까지 VL 전압을 유지한다. 그리고, T12 시점부터 T13 시점까지 VL 전압에서 Vth 전압으로 점진적으로 하강한다.
- <82> 비교기(519')는 반전 입력단(-)으로 입력되는 LEE 신호 및 비반전 입력단(+)으로 입력되는 감지 신호(Vsense)의 신호 레벨을 비교하고, LEE 신호의 레벨이 감지 신호(Vsense)의 레벨보다 높으면 로우 레벨 신호를 출력하고, LEE 신호의 레벨이 감지 신호(Vsense)의 레벨보다 낮으면 하이 레벨 신호를 출력한다.
- <83> PWM 제어부(518')는 오실레이터(5181'), 비교기(5182'), OR 게이트(5183'), SR 플립플롭(SR Flip-Flop, 5184'), NOR 게이트(5185') 및 게이트 드라이버(5186')를 포함한다.
- <84> 오실레이터(5181')는 소정의 주파수로 일정하게 토글링되는 펄스 신호 및 톱니파 신호(Sawtooth Pulse)를 생성한다.
- <85> 비교기(5182')는 반전 입력단(-)으로 입력되는 피드백 신호(Vf) 및 비반전 입력단(+)으로 입력되는 톱니파 신호의 신호 레벨을 비교하고, 피드백 신호(Vf)의 레벨이 톱니파 신호의 레벨보다 높으면 로우 레벨 신호를 출력하고, 피드백 신호(Vf)의 레벨이 톱니파 신호의 레벨보다 낮으면 하이 레벨 신호를 출력한다.
- <86> OR 게이트(5183')는 두 개의 신호 입력단 중 하나의 신호 입력단(이하, A 입력단)으로 입력되는 비교기(5182')의 출력 신호 및 다른 하나의 신호 입력단(이하, B 입력단)으로 입력되는 비교기(519')의 출력 신호를 논리 연산하여 하이 레벨 또는 로우 레벨 신호를 SR 플립플롭(5184')의 리셋 단(R)으로 전달한다.
- <87> SR 플립플롭(5184')은 셋 단(S)으로 입력되는 오실레이터(5181')의 출력 신호 및 리셋 단(R)으로 입력되는 OR 게이트(5183')의 출력 신호에 대응하여 반전 출력단(/Q)으로 출력되는 하이 레벨 또는 로우 레벨 신호를 NOR 게이트(5185')로 전달한다.

- <88> NOR 게이트(5185')는 두 개의 신호 입력단 중 하나의 신호 입력단(이하, A 입력단)으로 입력되는 오실레이터(5181')의 출력 신호 및 다른 하나의 신호 입력단(이하, B 입력단)으로 입력되는 SR 플립플롭(5184') 반전 출력단(/Q)의 출력 신호를 논리 연산하여 하이 레벨 또는 로우 레벨 신호를 게이트 드라이버(5186')로 전달한다.
- <89> 게이트 드라이버(5186')는 NOR 게이트(5185')의 출력 신호에 대응하여 NOR 게이트(5185')의 출력 신호가 하이 레벨이면 하이 레벨, NOR 게이트(5185')의 출력 신호가 로우 레벨이면 로우 레벨이 되는 게이트 제어 신호(Vgs)를 생성하고, 생성된 게이트 제어 신호(Vgs)를 스위칭 트랜지스터(Qsw)의 제어 전극으로 전달함으로써 스위칭 트랜지스터(Qsw)의 온/오프를 제어한다.
- <90> 만약, 감지 신호(Vsense)가 LEE 신호보다 크면, 비교기(519')는 하이 레벨 신호를 출력하고, 이로 인해 OR 게이트(5183')의 출력 신호가 하이 레벨로 변경된다. OR 게이트(5183')의 출력 신호가 하이 레벨로 변경됨에 따라 SR 플립플롭(5184')의 반전 출력단(/Q)의 출력 신호는 하이 레벨로 변경된다. SR 플립플롭(5184')의 반전 출력단(/Q)의 출력 신호가 하이 레벨로 변경됨에 따라 NOR 게이트(5185')의 출력 신호는 로우 레벨이 되고, 이로 인해 스위칭 트랜지스터(Qsw)는 턴 오프 된다.
- <91> 한편, 도 4 및 도 8에 나타낸 스위칭 트랜지스터(Qsw)는 N 타입전계 효과 트랜지스터(Metal-Oxide Semiconductor Field-Effect Transistor; 이하 "MOSFET"이라 칭함)로, 스위칭 트랜지스터(Qsw)의 소스단으로 흐르는 전류에 대응되는 전류가 흐르는 제2 소스단을 갖는 일종의 센스 FET(Sense Field Effect Transistor)로 형성된다. 스위칭 트랜지스터(Qsw)의 제어 전극인 게이트 전극은 스위칭 제어부(510, 518')의 게이트 드라이버(5185, 5186')의 출력단에 연결되어 게이트 드라이버(5185, 5186')로부터 출력되는 게이트 제어 신호(Vgs)에 의해 온/오프 구동된다. 스위칭 트랜지스터(Qsw)의 드레인인 드레인(Drain) 단자(I/O #1)에 연결되고, 소스는 접지(GND) 단자(I/O #2)에 연결되며, 제2 소스단은 저항(Rsense)을 통해 접지단과 연결되고, 저항(Rsense)을 통해 감지되는 감지 신호(Vsense)를 스위칭 제어부(510, 610)로 전달한다.
- <92> 참고로, 도 4 및 도 8에서는 스위칭 트랜지스터(Qsw)를 N 타입 MOSFET으로 나타내었으나, P 타입 MOSFET은 물론 이와 유사한 구조를 가지고, 동일한 동작을 수행할 수 있는 다른 스위치로 대체될 수 있음은 물론이다. 또한, 도 4 및 도 7에서는 스위칭 제어부(510, 510') 및 스위칭 트랜지스터(Qsw)가 하나의 칩(Chip)으로 구현되는 것으로 나타내었으나, 이와는 다르게 형성될 수도 있다. 예로서, 스위칭 제어부(510, 510')와 스위칭 트랜지스터(Qsw)를 각각 별도의 칩으로 형성하고, 두 개의 칩을 하나의 패키지(Package) 또는 각기 별도의 패키지로 형성할 수 있음은 물론이다.
- <93> 도 4 및 도 8로 나타낸 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')는 일반적인 컨버터의 제어부에 포함되는 LEB 회로를 포함하지 않는 대신, LEE 신호 생성부(516, 517')에서 생성되는 LEE 신호를 이용함으로써 스위칭 트랜지스터(Qsw)의 턴 온 시에 발생하는 LEC로 인한 오동작을 방지한다. 또한, 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')는 LEE 신호를 이용하여 LEC의 신호 레벨이 V_L 전압을 초과하면 스위칭 트랜지스터(Qsw)를 턴 오프 시키므로, 일반적인 컨버터의 제어부와는 달리 AOC를 포함하지 않는다.
- <94> 즉, 일반적인 컨버터의 제어부는 LEB 기간 동안 Ids를 감지하지 않다가 LEB 기간이 종료되는 시점부터 Ids를 감지하고, Ids에 대응되는 감지 신호(Vsense)가 소정 레벨, 즉 도 4의 피드백 신호(Vf) 또는 도 7의 Vth 보다 크면, 스위칭 트랜지스터(Qsw)를 턴 오프시킨다. 반면, 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')는 LEB 동작을 수행하지 않고, LEE 신호 생성부(516, 517')에서 생성되는 LEE 신호를 Ids에 대응되는 감지 신호(Vsense)와 비교하여, Ids 보다 감지 신호(Vsense)가 크면 스위칭 트랜지스터(Qsw)를 턴 오프시킨다.
- <95> 이로 인해, 컨버터의 출력단이 과부하 또는 단락 상태일 때에, 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')는 일반적인 컨버터의 제어부에 비해 Ids의 최대값(I_{PEAK})을 크게 줄일 수 있는데, 이를 도 10에 나타내었다.
- <96> 도 10는 출력단이 과부하 또는 단락 상태일 때에, 본 발명의 실시예에 따른 컨버터의 감지 신호(Vsense)의 최대값(V_{peak})과 일반적인 컨버터의 감지 신호(Vsense)의 최대값(V_{peak})을 비교 도시한 도면이다. 여기에서, 감지 신호(Vsense)의 최대값(V_{peak})은 Ids가 최대값(I_{PEAK})에 도달하였을 때의 감지 신호(Vsense)의 신호 레벨을 의미한다.
- <97> 도 10에 도시한 바와 같이, 출력단이 과부하 또는 단락 상태일 때, 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')는 스위칭 트랜지스터(Qsw)가 턴 온 되는 시점으로부터 감지 신호(Vsense)의 레벨을 센싱하여 스위칭 트랜지스터(Qsw)를 턴 오프 시키는 시간, 즉 T_{min.on}이 일반적인 컨버터의 제어부에 비해 짧다. 이로 인해,

감지 신호(Vsense)의 최대값(Vpeak)은 소정 레벨 이상 높아지지 않는다. 여기에서, 감지 신호(Vsense)는 Ids에 비례하므로, 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')는 Ids가 소정 레벨 이상 증가하지 않도록 제어한다. 이로 인해 출력단이 과부하 또는 단락 상태일 때, Ids의 증가량이 적어지고, 이에 따라 Ids가 최대 제한 전류(I_{LM}) 이상으로 증가하는 양도 작아지는데, 이를 도 11 및 도 12를 참조하여 설명한다.

- <98> 참고로, 아래에서는 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)의 스위칭 제어부(510)에서 제1 신호 생성부(5164) 및 다이오드(D4)를 포함하지 않는 컨버터 제어부를 가지는 컨버터를 일반적인 컨버터로 가정한다.
- <99> 도 11은 일반적인 컨버터의 출력단이 단락되는 경우에, 일반적인 컨버터의 출력 전압(Vo), 피드백 전압(Vfb), 피드백 신호(Vf), Ids 및 Is의 변화를 도시한 도면이다.
- <100> 일반적인 컨버터의 출력단이 단락 상태가 되는 T21 시점에, 컨버터의 출력 전압(Vo)이 급격히 하강하여 0V까지 하강한다. T21 시점에, 출력 전압(Vo)이 급격히 하강함에 따라, 피드백 전압(Vfb) 및 피드백 신호(Vf)가 증가하여 T22 시점에 포화 피드백 전압(Vfsat)까지 증가한다. 포화 피드백 전압(Vfsat)은 피드백 신호 생성부(5162)가 출력할 수 있는 최대 전압이다. 즉, 피드백 전압(Vfb)이 포화 피드백 전압(Vfsat) 보다 더 높은 레벨로 증가하더라도 피드백 신호 생성부(5132)는 포화 피드백 전압(Vfsat)보다 높은 전압을 출력하지 못하도록 설계되어 있다. 여기에서, 포화 피드백 전압(Vfsat)은 다이오드(D2)가 차단되어, 전류원(Ifb)의 전류가 모두 저항(R2, R3)으로 전달될 때의 노드(Nb)의 전압이다. 단락 상태에서, 포화 피드백 전압(Vfsat)은 Ids의 최대 제한 전류(I_{LM})를 결정한다. 구체적으로, 포화 피드백 전압(Vfsat)은 다이오드(D2)가 차단되어, 전류원(Ifb)의 전류가 모두 저항(R2, R3)으로 전달될 때의 피드백 신호 생성부(5162)의 출력 전압이다. 단락 상태에서, 포화 피드백 전압(Vfsat)은 Ids의 최대 제한 전류(I_{LM})를 결정한다. 즉, 감지 신호(Vsense)가 포화 피드백 전압(Vfsat)에 도달하면, 컨버터 제어부는 스위칭 트랜지스터(Qsw)를 턴 오프 시키므로, Ids의 최대 제한 전류(I_{LM})는 포화 피드백 전압(Vfsat)에 따라 결정된다.
- <101> 한편, 단락 상태가 계속됨에 따라 Ids 및 출력부(200)의 다이오드(D1)를 흐르는 전류(이하, Is라 칭함)는 지속적으로 증가한다. 이때, Tmin.on은 스위칭 트랜지스터(Qsw)가 온/오프될 때마다 Ids 및 Is의 증가량을 결정하는 주된 요인이 된다.
- <102> 출력단이 과부하 또는 단락 상태일 때, 본 발명의 실시예에 따른 본 발명의 실시예에 따른 스위치 제어 장치(500, 500')의 스위칭 제어부(510, 510')는 일반적인 컨버터의 제어부에 비해 Tmin.on이 짧아지도록 제어하고, 이로 인해 Ids의 증가 속도가 낮아지는데, 이를 도 12에 나타내었다.
- <103> 도 12는 본 발명의 실시예에 따른 컨버터의 출력단이 단락되는 경우에, 본 발명의 실시예에 따른 컨버터의 출력 전압(Vo), 피드백 전압(Vfb), 피드백 신호(Vf), Ids 및 Is의 변화를 도시한 도면이다.
- <104> 도 12에 도시한 바와 같이, 출력단 단락 상태에서, 본 발명의 실시예에 따른 본 발명의 실시예에 따른 컨버터는 Tmin.on이 짧아짐에 따라 Ids 및 Is의 증가 속도가 일반적인 컨버터의 Ids 및 Is의 증가 속도에 비해 낮아진다.
- <105> 한편, 본 발명의 실시예에 따른 컨버터는 도 3에 나타낸 플라이 백(Flyback) 타입의 SMPS에 국한되지 않으며, 트랜스포머를 포함하지 않는 타입의 SMPS 등 모든 종류의 컨버터에 적용될 수 있음은 물론이다.
- <106> 상술한 본 발명의 실시예에 따른 컨버터는 LEE 신호를 생성하고, 이를 이용하여 스위칭 트랜지스터(Qsw)의 턴 온 시에 발생하는 LEC로 인한 오동작을 방지함은 물론, LEC 이후에 감지 신호(Vsense)의 레벨을 빠르게 센싱할 수 있어 출력단 과부하 또는 단락 상태에서 Tmin.on을 짧게 구현할 수 있다. 또한, 본 발명의 실시예에 따른 LEE 신호 생성부(516, 517')는 스위칭 트랜지스터(Qsw)의 제어 전극으로 입력되는 게이트 구동 전류의 레벨에 따라 LEE 신호를 가변시킴으로써, 컨버터가 구동되기 시작하는 초기 동작(Start-up) 시 발생 가능한 스위칭 트랜지스터(Qsw)의 오동작을 방지할 수 있다. 그리고, 일반적인 컨버터는 LEC로 인한 오동작 방지를 위해 LEB 회로 및 AOCF 회로를 포함하는데 비해, 본 발명의 실시예에 따른 컨버터는 LEE 신호 생성부(516, 517')만으로 LEC로 인한 오동작을 방지할 수 있어 컨버터 및 컨버터 제어부의 소형화 및 저가화를 구현할 수 있다.
- <107> 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

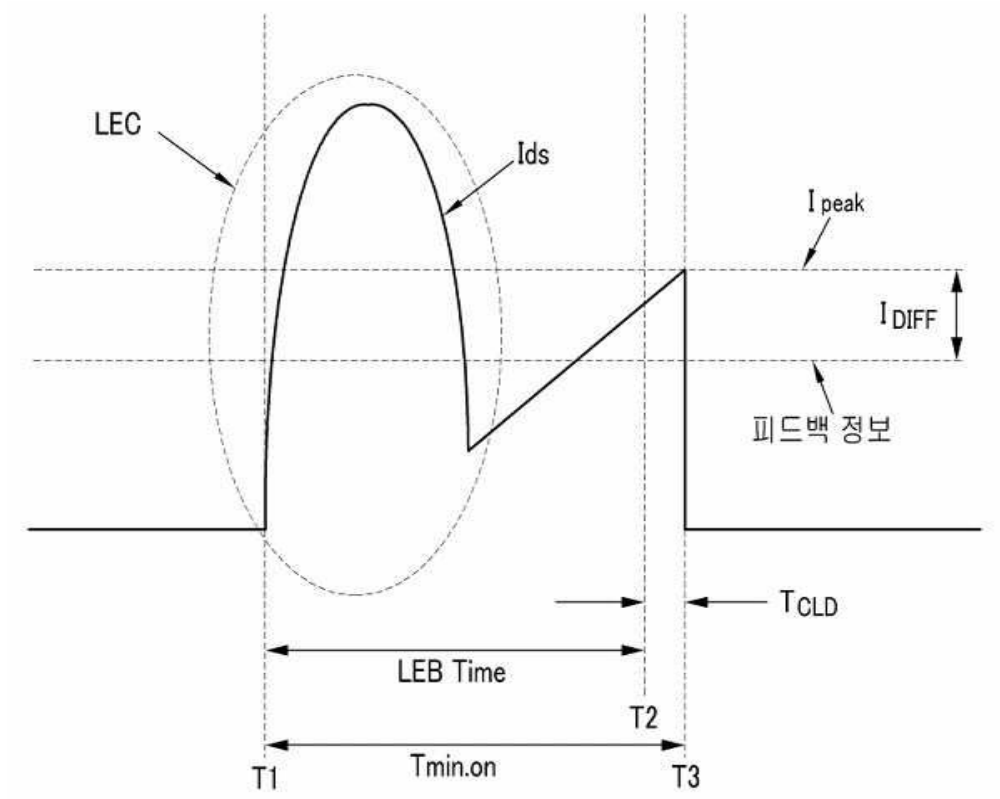
- <108> 본원 발명에 따르면, LEC로 인한 오동작을 효과적으로 방지하고, LEC 이후에 감지 신호(Vsense)의 레벨을 빠르게 센싱할 수 있어 출력단 과부하 또는 단락 상태에서 Tmin.on을 짧게 구현할 수 있는 컨버터를 구현할 수 있다.
- <109> 또한, LEE 신호 생성부(516, 517')만으로 LEC로 인한 오동작을 방지할 수 있어 컨버터 및 컨버터 제어부의 소형화 및 저가화를 구현할 수 있다.

도면의 간단한 설명

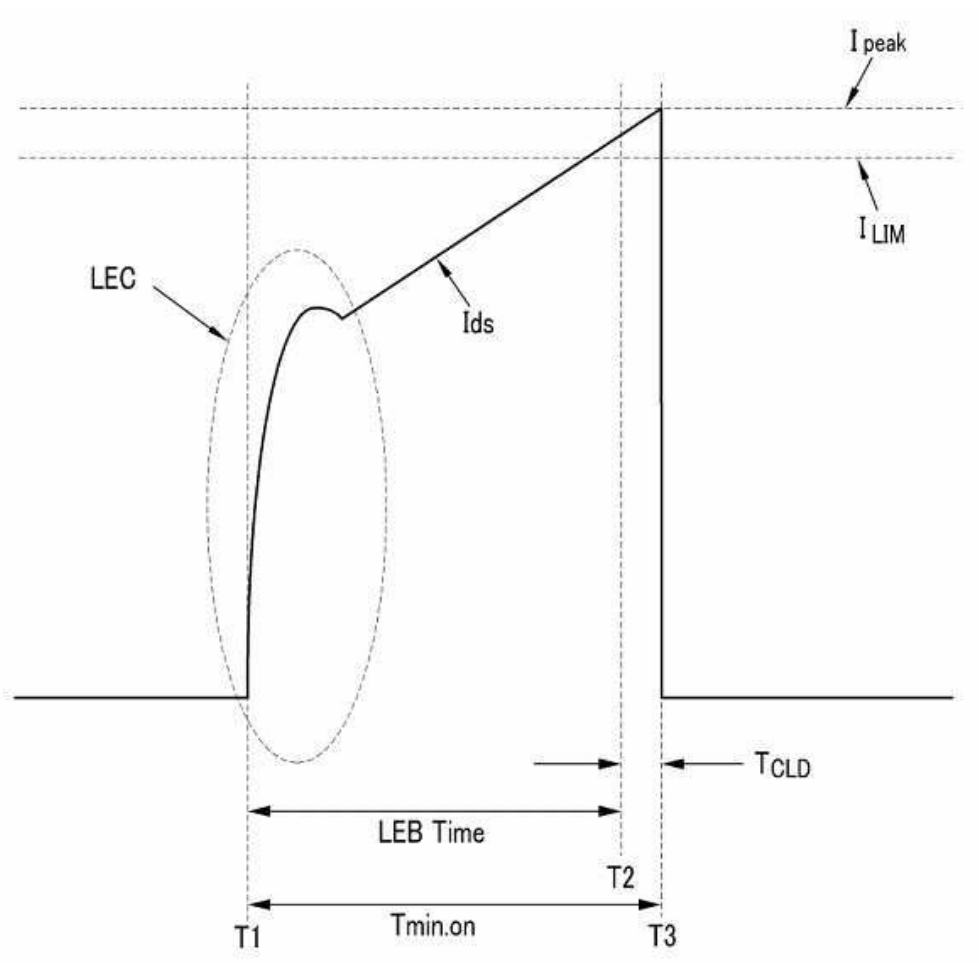
- <1> 도 1은 정상 상태에서, 일반적인 컨버터의 메인 스위치의 온/오프 동작 시의 Ids 변화의 일례를 도시한 도면이다.
- <2> 도 2는 컨버터 출력단이 과부하 또는 단락 상태일 때에, 일반적인 컨버터의 메인 스위치의 온/오프 동작 시의 Ids 변화의 일례를 도시한 도면이다.
- <3> 도 3은 본 발명의 실시예에 따른 컨버터의 전체 구성을 개략적으로 도시한 도면이다.
- <4> 도 4는 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)를 개략적으로 도시한 도면이다.
- <5> 도 5는 본 발명의 실시예에 따른 제1 신호 생성부(5164)가 생성하는 제1 신호를 도시한 도면이다.
- <6> 도 6은 본 발명의 실시예에 따른 제1 신호 생성부(5164)가 생성하는 제1 신호의 하강 기간의 변동을 도시한 도면이다.
- <7> 도 7은 본 발명의 본 발명의 제1 실시예에 따른 스위치 제어 장치(500)에 포함되는 LEE 신호 생성부(516)가 생성하는 LEE 신호를 도시한 도면이다.
- <8> 도 8은 본 발명의 제2 실시예에 따른 스위치 제어 장치(500')를 개략적으로 도시한 도면이다.
- <9> 도 9는 본 발명의 실시예에 따른 LEE 신호 생성부(517')가 생성하는 LEE 신호를 도시한 도면이다.
- <10> 도 10는 출력단이 과부하 또는 단락 상태일 때에, 본 발명의 실시예에 따른 컨버터의 감지 신호(Vsense)의 최대값(Vpeak)과 일반적인 컨버터의 감지 신호(Vsense)의 최대값(Vpeak)을 비교 도시한 도면이다.
- <11> 도 11은 일반적인 컨버터의 출력단이 단락되는 경우에, 일반적인 컨버터의 출력 전압(Vo), 피드백 전압(Vfb), 피드백 신호(Vf), Ids 및 Is의 변화를 도시한 도면이다.
- <12> 도 12는 본 발명의 실시예에 따른 컨버터의 출력단이 단락되는 경우에, 본 발명의 실시예에 따른 컨버터의 출력 전압(Vo), 피드백 전압(Vfb), 피드백 신호(Vf), Ids 및 Is의 변화를 도시한 도면이다.

도면

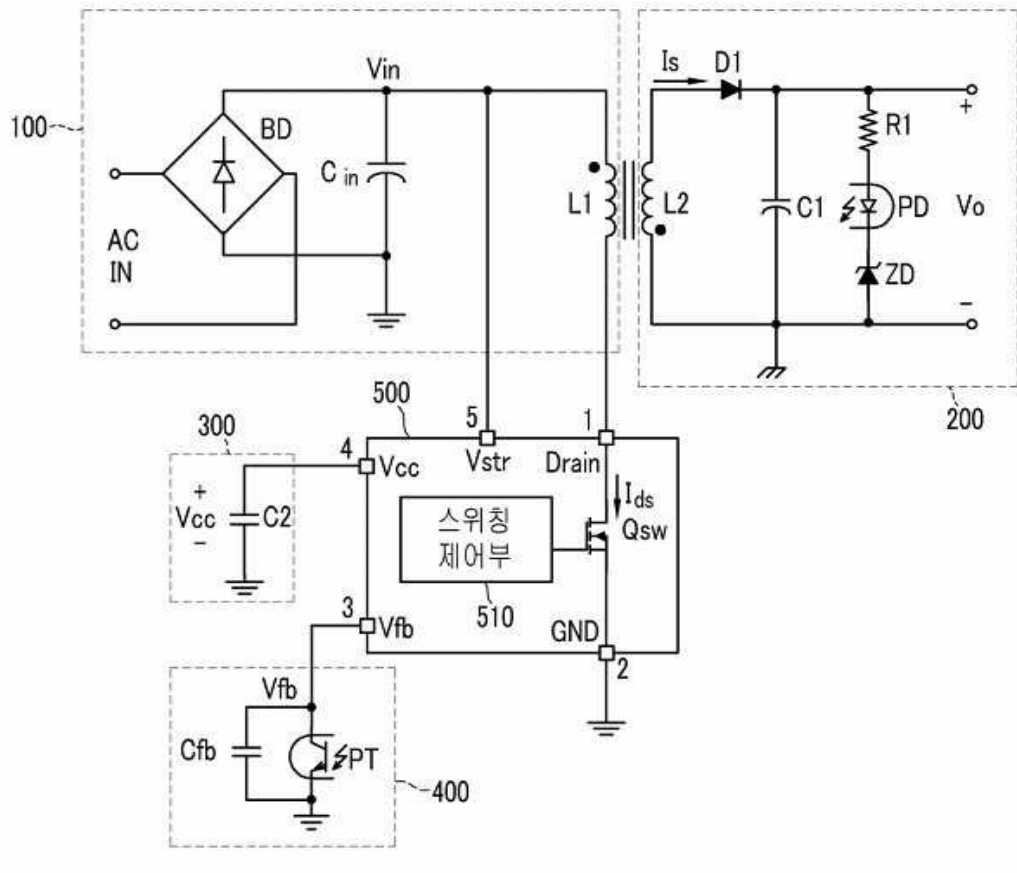
도면1



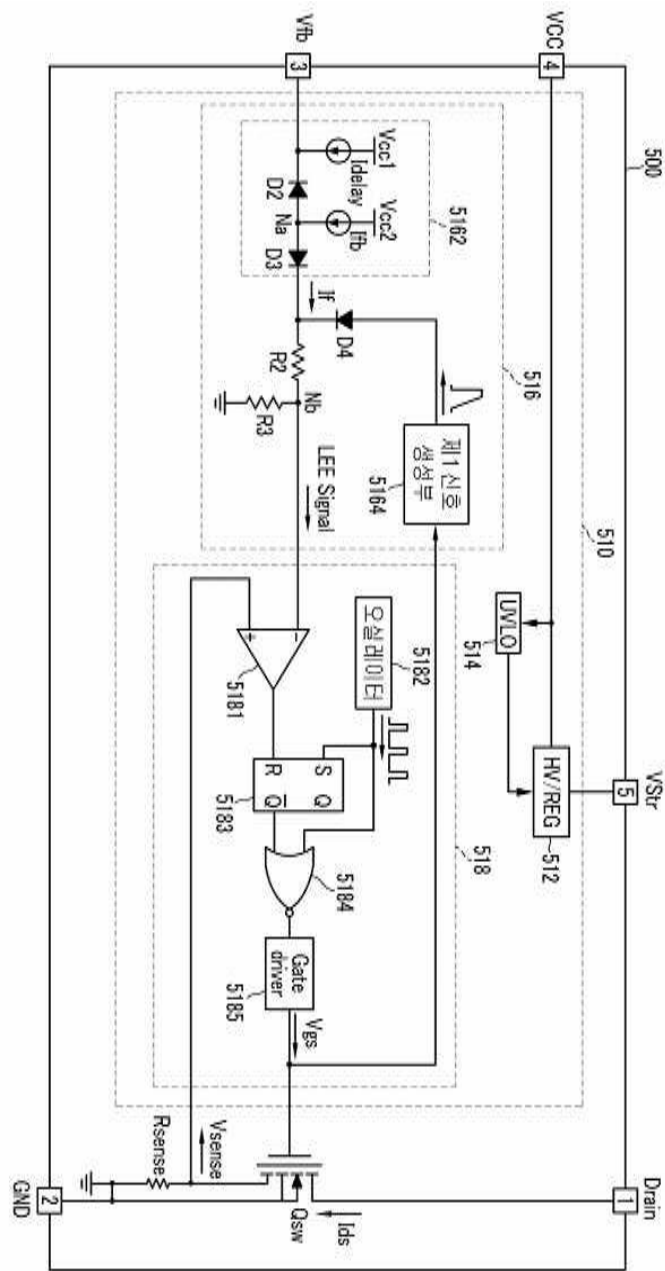
도면2



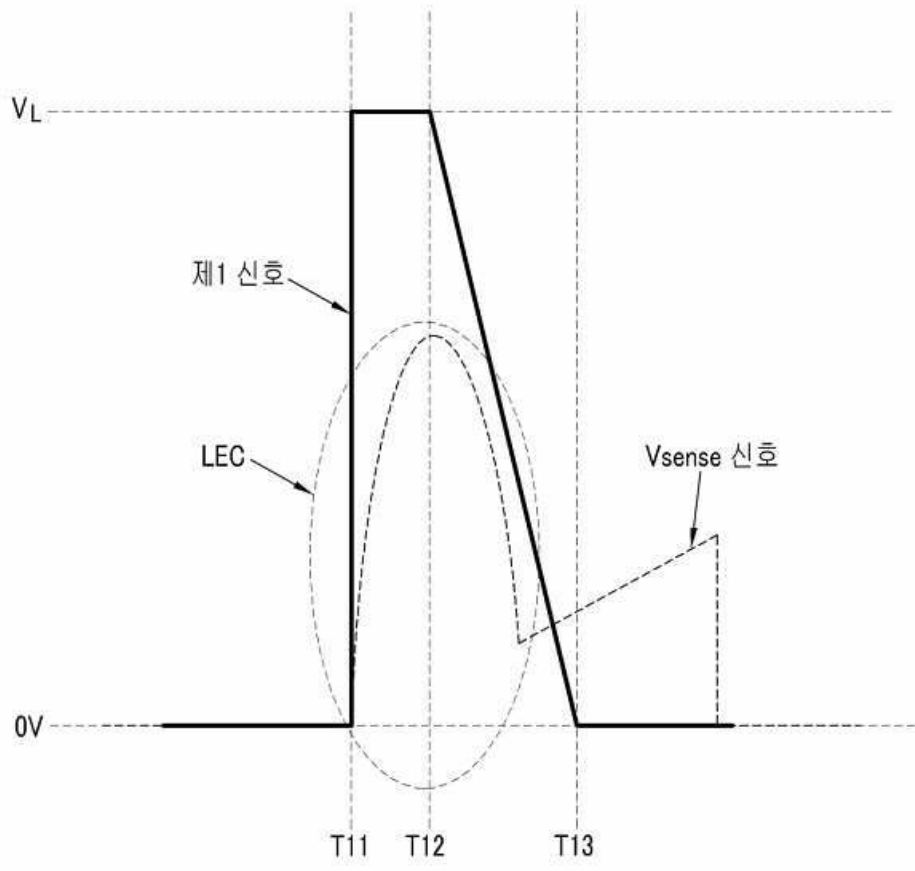
도면3



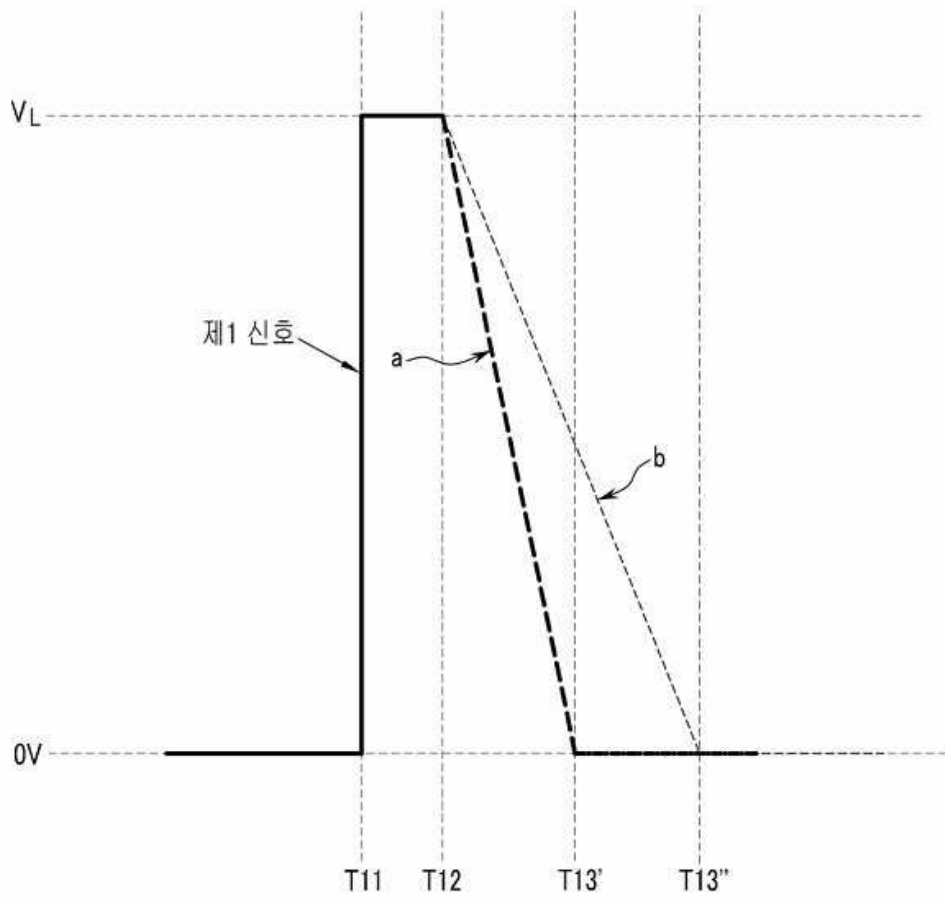
도면4



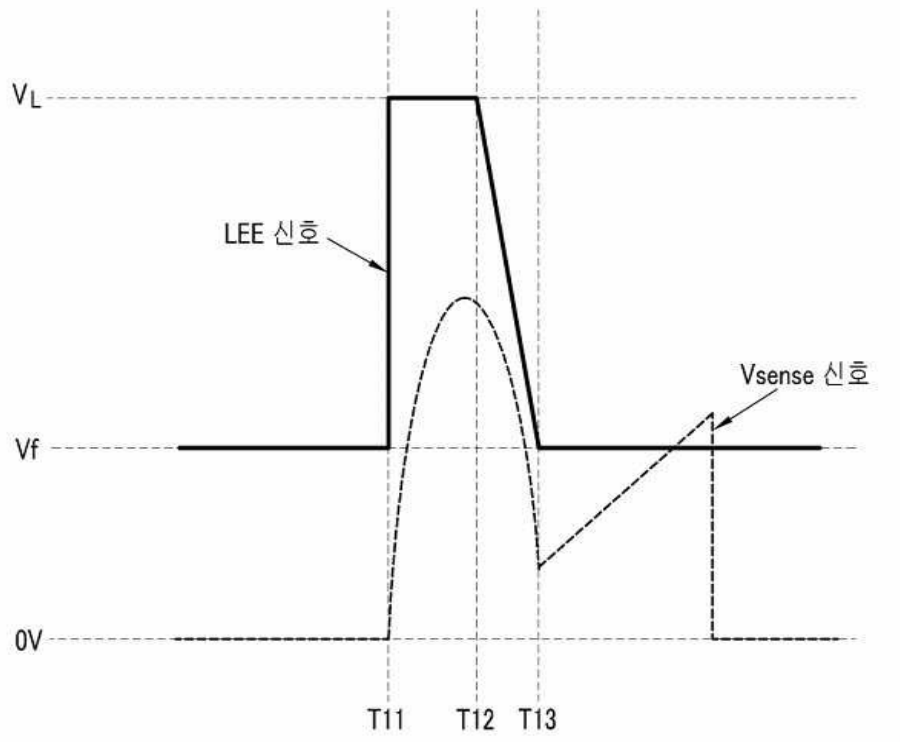
도면5



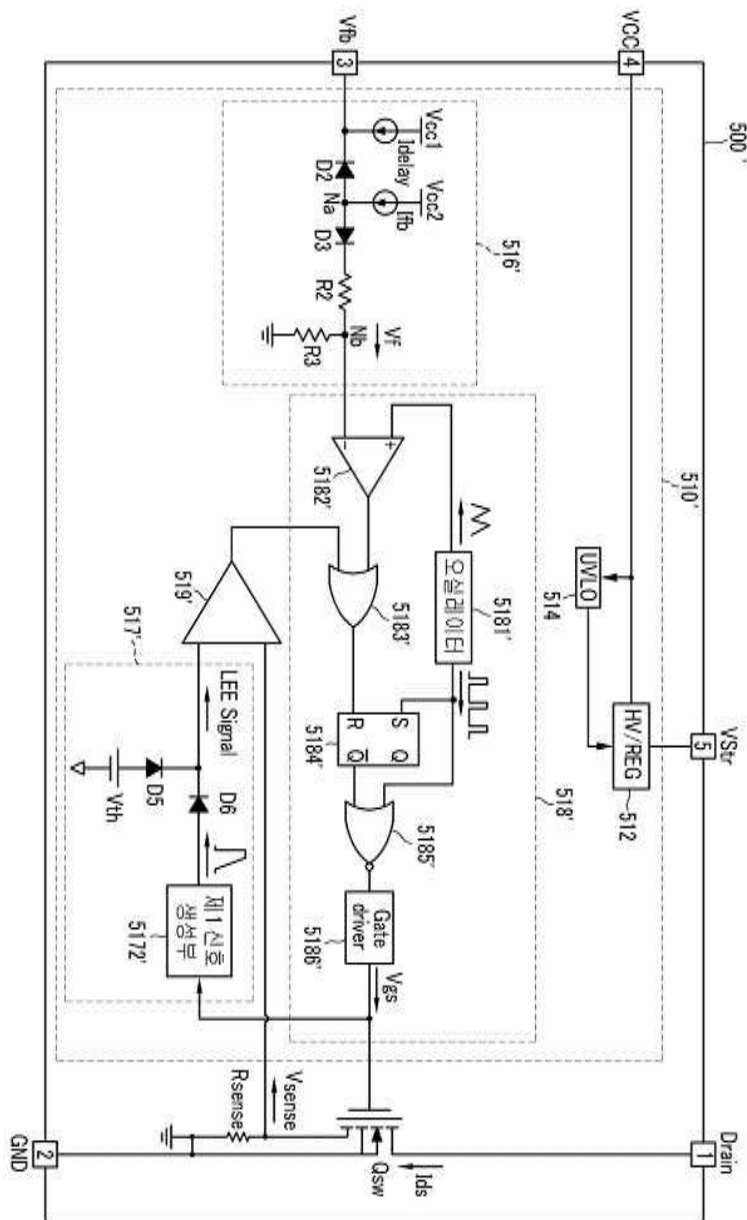
도면6



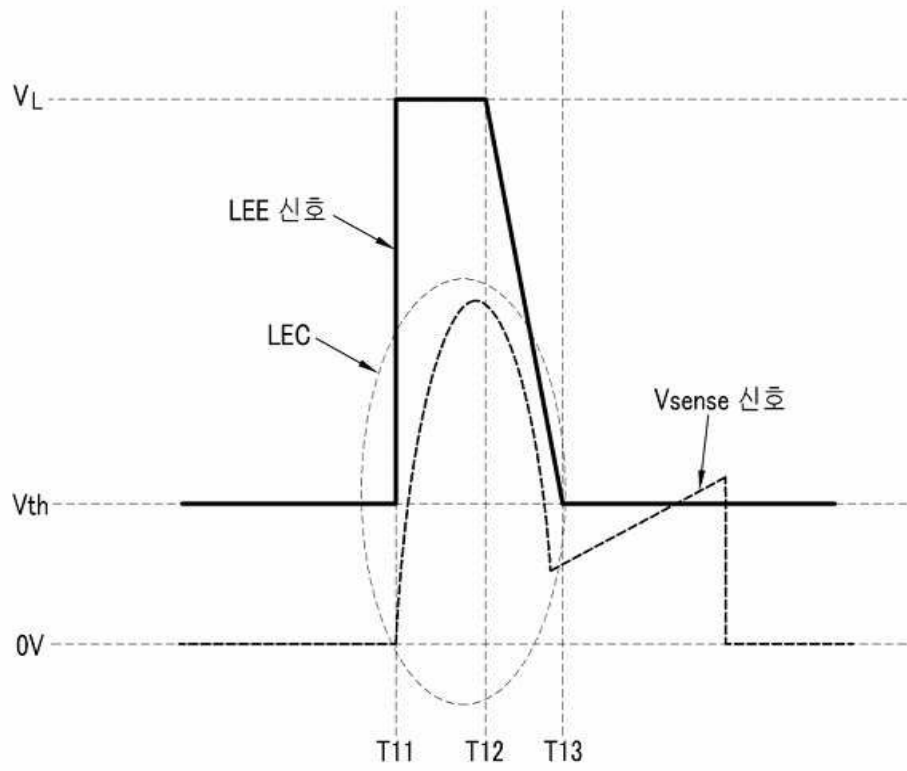
도면7



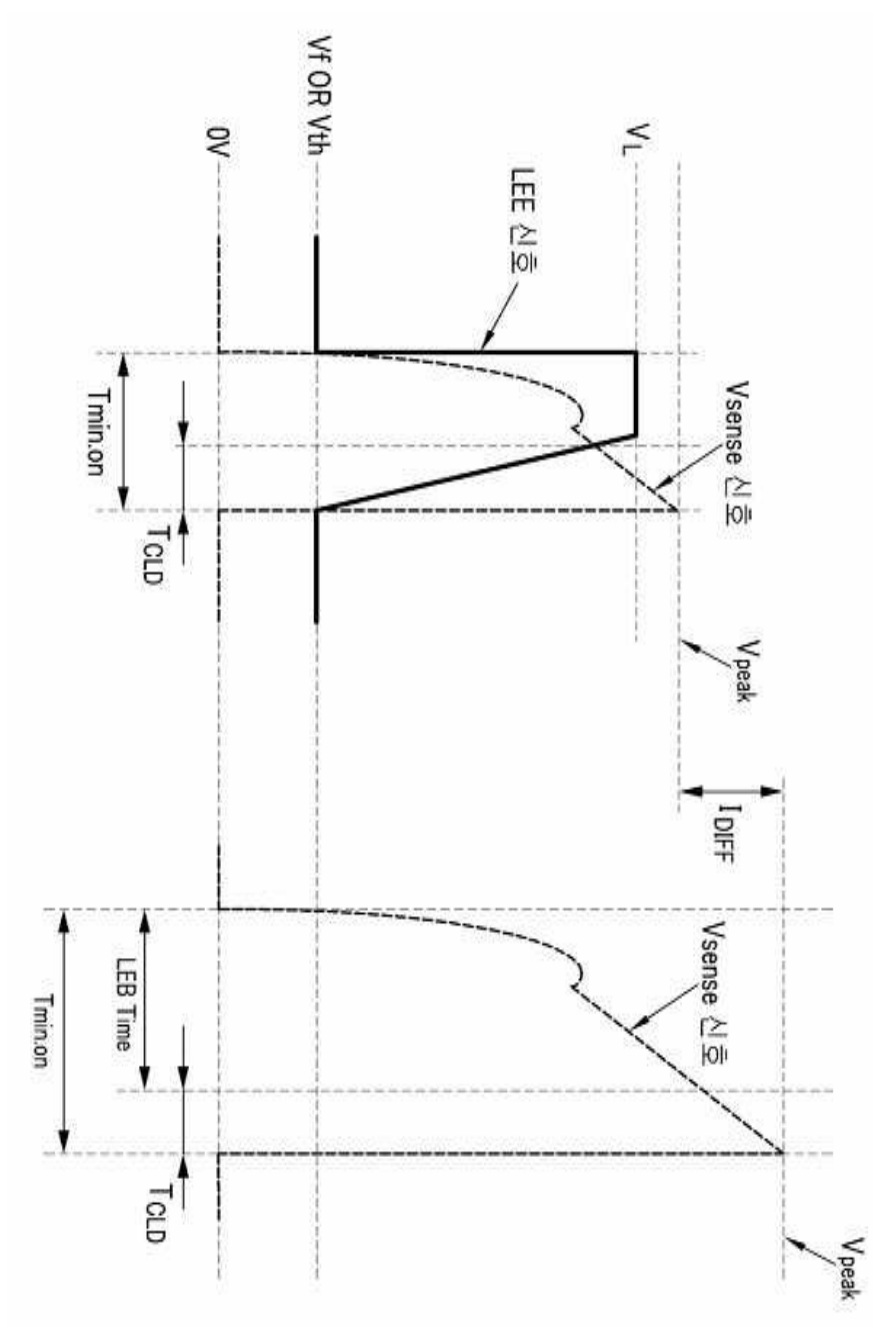
도면8



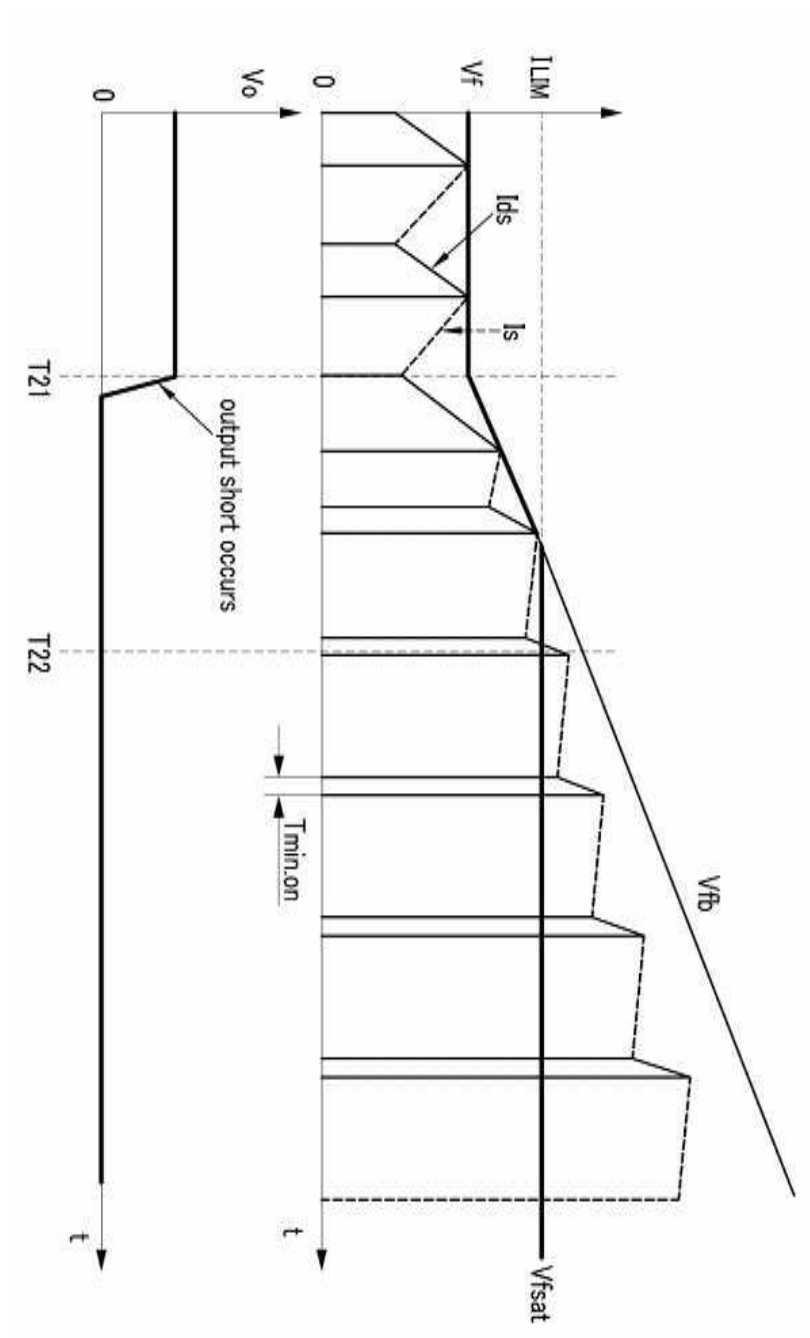
도면9



도면10



도면11



도면12

