

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3880551号  
(P3880551)

(45) 発行日 平成19年2月14日(2007.2.14)

(24) 登録日 平成18年11月17日(2006.11.17)

(51) Int. Cl.

F I

H O 1 J 9/02 (2006.01)

H O 1 J 9/02 E

H O 1 B 13/00 (2006.01)

H O 1 B 13/00 5 O 3 D

請求項の数 6 (全 22 頁)

(21) 出願番号	特願2003-199685 (P2003-199685)	(73) 特許権者	000001007
(22) 出願日	平成15年7月22日(2003.7.22)		キヤノン株式会社
(65) 公開番号	特開2004-103569 (P2004-103569A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成16年4月2日(2004.4.2)	(74) 代理人	100096828
審査請求日	平成17年6月23日(2005.6.23)		弁理士 渡辺 敬介
(31) 優先権主張番号	特願2002-210487 (P2002-210487)	(74) 代理人	100110870
(32) 優先日	平成14年7月19日(2002.7.19)		弁理士 山口 芳広
(33) 優先権主張国	日本国(JP)	(72) 発明者	山田 修嗣
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(72) 発明者	目黒 忠靖
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

最終頁に続く

(54) 【発明の名称】配線構造体の製造方法、電子源の製造方法、及び、画像表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板表面上に、該基板よりも光反射率の大きい部材である第1の配線と、前記第1の配線と交差し、当該第1の配線上に、絶縁体を介して配置された第2の配線とを備える配線構造体の製造方法であって、

前記絶縁体の形成工程が、基板表面上に配置された第1の配線上から前記基板上に跨って付与されたネガタイプの感光性絶縁材料の所望領域を、基板表面側から露光する第1の露光ステップと、前記第1の露光ステップの後、現像して、前記絶縁体の前駆体パターンを形成するステップと、前記絶縁体の前駆体パターンを基板裏面側から露光する第2の露光ステップと、前記第2の露光ステップの後、前記前駆体パターンを焼成するステップと、を備えることを特徴とする配線構造体の製造方法。

10

【請求項2】

前記第1の配線は、感光性材料への露光、現像と焼成を伴う方法にて形成された部材であることを特徴とする請求項1に記載の配線構造体の製造方法。

【請求項3】

前記第1の配線は、その断面形状が、オーバーハングした部分を有することを特徴とする請求項1または2に記載の配線構造体の製造方法。

【請求項4】

前記絶縁体は、当該絶縁体を挟んで前記基板上に積層される一対の導電性部材を電氣的に接続するためのコンタクトホールを有していることを特徴とする請求項1乃至3いずれ

20

か 1 項に記載の配線構造体の製造方法。

【請求項 5】

基板上に、第 1 の配線と、前記第 1 の配線と交差し、当該第 1 の配線上に、絶縁体を介して配置された第 2 の配線とを備える配線構造体と、前記配線構造体に接続された電子放出素子とを有する電子源の製造方法であって、前記配線構造体は請求項 1 乃至 4 いずれか 1 項に記載の方法にて製造されることを特徴とする電子源の製造方法。

【請求項 6】

基板上に、第 1 の配線と、前記第 1 の配線と交差し、当該第 1 の配線上に、絶縁体を介して配置された第 2 の配線とを備える配線構造体と、前記配線構造体に接続された電子放出素子と、前記電子放出素子からの電子の照射により画像を表示する画像表示部材とを有する画像表示装置の製造方法であって、前記配線構造体は請求項 1 乃至 4 いずれか 1 項に記載の方法にて製造されることを特徴とする画像表示装置の製造方法。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、配線構造体の製造方法と、これを用いた電子源及び画像表示装置の製造方法に関する。

【0002】

【従来の技術】

絶縁膜あるいは導電膜が、基板上に所望のパターンで形成された部材パターンの製造方法は、配線構造体の製造方法などに用いられており、更に、この配線構造体は、プラズマディスプレイパネル（PDP）、液晶表示素子（LCD）、エレクトロルミネッセンス表示素子（ELD）、電子放出型表示素子などの画像表示装置や、撮像装置などに応用されている。以下、電子放出型の表示素子を例に挙げて説明する。

20

【0003】

電子放出素子は、特許文献 1 等の開示されている。図 3（a）は表面伝導型電子放出素子の模式的平面図であり、図 3（b）は素子の模式的断面図である。図 3 中、31 は基板であり、32、33 は電極であり、34 は導電性の薄膜であり、35 は電子放出部である。

【0004】

本発明者らはこの表面伝導型電子放出素子を多数、基板上に配置させた画像形成装置の大量生産化について検討を行っている。電子放出素子及び配線を基板上に配置させた電子源基板（配線装置）を作成する方法は様々な方法が考えられ、その一つとしてスクリーン印刷法、オフセット印刷法などの印刷技術を転用してこの表面伝導型電子放出素子及びそれを含む電子源基板を作成する方法が考えられる。印刷法は大量生産のパターンを形成するのに適しており、表面伝導型電子放出素子の素子電極を印刷法により作成することによって多数の表面伝導型電子放出素子を簡易に形成することが可能となる。

30

【0005】

特許文献 2 には、リアプレート（基板）上の各電子放出素子を駆動するための配線であって、X 方向に延びた X 方向配線および、Y 方向に延びた Y 方向配線と、X 方向配線と Y 方向配線間を絶縁するための絶縁層の形成にスクリーン印刷法を用いることが開示されている。図 4 乃至図 8 を用いて、上記公報に開示されている電子源の製造方法を示す。

40

【0006】

まず、基板 41 上に一对の電極 42、43 を複数配列形成する（図 4）。

【0007】

次に、スクリーン印刷法で導電性ペーストを塗布し、焼成することで、一方の電極 43 を共通に接続する配線（Y 方向配線）44 を形成する（図 5）。

【0008】

そして、後述する配線（X 方向配線）46 と前記配線 44 とを絶縁するための絶縁層 45 を、スクリーン印刷法で絶縁性ペーストを塗布し、焼成することで形成する（図 6）。

【0009】

50

さらに、スクリーン印刷法で導電性ペーストを塗布し、焼成することで、一方の電極 4 2 を共通に接続する配線 ( X 方向配線 ) 4 6 を形成する ( 図 7 )。

【 0 0 1 0 】

そして、各一對の電極 4 2 , 4 3 間を接続する導電性膜 4 7 を形成する ( 図 8 )。

【 0 0 1 1 】

この方法によれば、抵抗の低い厚膜配線を容易に製造でき、一基板あたりの処理時間も短く、低コストにできる。

【 0 0 1 2 】

また、近年の大画面、高精細の P D P や、電子放出素子を用いたディスプレイでは、よりファインなラインアンドスペースの印刷性が要求されているため、素子電極、配線等全て

10

【 0 0 1 3 】

【特許文献 1】

特開平 8 - 3 2 1 2 5 4 号公報

【特許文献 2】

特開平 8 - 3 4 1 1 0 号公報

【 0 0 1 4 】

【発明が解決しようとしている課題】

上述したフォトリソグラフィ法を用いて、ディスプレイ用に多数の電子放出素子を形成する際には、従来の N T S C 方式でも数十万個、H D T V においては数百万個の電子放出素子を正確に作り込む事が要求される。その際には配線 4 4 , 4 6、および層間絶縁層 4 5 の信頼性の一層の向上が求められる。

20

【 0 0 1 5 】

層間絶縁層には、駆動時の電力消費、発熱を押さえるためにその誘電率がある程度以下になるように厚く形成されることが望ましい。また、ピンホール等の発生があってはならない。そのため、層間絶縁層の形成においては、一層だけ形成するのでは不十分なことも多い。そこで、数百万個の配線交差部を持つマトリクス構造の配線交差部におけるピンホールショートなどの欠陥を無くすために、2 層以上積層することが考えられる。しかしながら、多層に積み重ねた構造としても X 方向配線と Y 方向配線の交差部で、配線間ショートを起こすことがあった。

30

【 0 0 1 6 】

本発明は、信頼性の高い、絶縁性能あるいは導電性能が得られる部材パターンの製造方法を提供することを目的とする。

【 0 0 1 7 】

また、本発明は、ピンホールの発生を抑制し得る、部材パターンの製造方法を提供することを目的とする。

【 0 0 1 8 】

また、本発明は、一對の導電性部材間での良好なコンタクト性能を得られる部材パターンの製造方法を提供することを目的とする。

【 0 0 1 9 】

40

また、本発明は、層間絶縁層のピンホールの発生を抑制し、上下配線間のショート欠陥の少ない信頼性の高い配線構造体およびそれを用いた電子源、画像表示装置の製造方法を提供することを目的とする。

【 0 0 2 1 】

【課題を解決するための手段】

本発明は、基板上に、パターンニングされた部材を備える部材パターンの製造方法であって、基板上に付与されたネガタイプの感光性材料の所望領域を、第 1 の方向から露光する第 1 の露光工程と、前記第 1 の露光工程の後、現像して、前記部材の前駆体パターンを形成する現像工程と、前記部材の前駆体パターンを前記第 1 の方向とは逆の第 2 の方向から露光する第 2 の露光工程と、前記第 2 の露光工程の後、前記前駆体パターンを焼成する工

50

程と、を備えることを特徴とする部材パターンの製造方法を利用したものである。

【 0 0 2 2 】

また、上記本発明の部材パターンの製造方法は、前記ネガタイプの感光性材料が、前記基板上に予め配置された部材上から前記基板上に渡って（跨って）付与されている場合により好ましく適用される。

【 0 0 2 3 】

また、上記部材パターンの製造方法は、前記基板上に予め配置された部材が、前記基板よりも光反射率の大きい部材である場合により好ましく適用される。

【 0 0 2 4 】

また、上記部材パターンの製造方法は、前記基板上に予め配置された部材が、感光性材料への露光、現像と焼成を伴う方法にて形成された部材である場合により好ましく適用される。

10

【 0 0 2 5 】

また、上記部材パターンの製造方法は、前記基板上に予め配置された部材が、その断面形状が、オーバーハングした部分を有する場合により好ましく適用される。

【 0 0 2 6 】

また、上記部材パターンの製造方法は、前記パターンニングされた部材が絶縁性部材であって、前記絶縁性部材が、当該絶縁性部材を挟んで前記基板上に積層される一対の導電性部材を電氣的に接続するためのコンタクトホールを有している場合により好ましく適用される。

20

【 0 0 2 7 】

以上述べた部材パターンの製造方法において、部材パターンとは、絶縁性部材のパターンあるいは導電性部材のパターンなどであり、第1の方向から露光する第1の露光工程と、前記第1の方向とは逆の第2の方向から露光する第2の露光工程とを有することにより、露光後の、感光性材料中の未反応モノマーの残留量を減らすことができ、よって、焼成後に部材パターンに発生するピンホールを極力低減することができる。また、前記ピンホールの発生を抑えることができるので、連続性の高い（密度の大きい）部材パターンとなり、絶縁性部材にあっては絶縁性能に優れ、また、導電性部材にあっては導電性能に優れた部材パターンを製造することが可能である。

【 0 0 2 8 】

30

また、以上述べた部材パターンの製造方法において、前記第1の露光工程の後、現像して、前記部材の前駆体パターンを形成する現像工程と、前記部材の前駆体パターンを前記第1の方向とは逆の第2の方向から露光する第2の露光工程とを有する場合には、第2の露光工程を露光マスク無しで行うことができる利点を有する。

【 0 0 2 9 】

また、以上述べた部材パターンの製造方法は、前記ネガタイプの感光性材料が、前記基板上に予め配置された部材上から前記基板上に渡って（跨って）付与されている場合には、前記予め配置された部材が存在する部分と存在しない部分とでは露光時の光の反射率が異なるが故に生ずる反射率の小さい部分の露光不足による上記ピンホール発生の問題を解消し得るので、より好ましく適用される。また、この場合、前記基板上に予め配置された部材が、前記基板よりも光反射率の大きい部材である場合にはより効果的に適用し得る。

40

【 0 0 3 0 】

また、以上述べた部材パターンの製造方法は、前記基板上に予め配置された部材が、その断面形状が、オーバーハングした部分を有する場合には、上方から露光してもオーバーハングの影の部分が十分に露光されないが故に生ずる上記ピンホール発生の問題を解消し得るので、より好ましく適用される。また、このようなオーバーハングの断面形状は、感光性材料への露光、現像と焼成を伴う方法にて形成された部材に多くみられるものであるから、前記基板上に予め配置された部材が、感光性材料への露光、現像と焼成を伴う方法にて形成された部材である場合に本発明はより好ましく適用される。

【 0 0 3 1 】

50

また、以上述べた部材パターンの製造方法は、前記パターンニングされた部材が絶縁性部材であって、前記絶縁性部材が、当該絶縁性部材を挟んで前記基板上に積層される一対の導電性部材を電氣的に接続するためのコンタクトホールを有している場合には、コンタクトホール部分の過剰露光が防止され、良好なサイズのコンタクトホールを形成できるので、一対の導電性部材間での良好なコンタクト性能を得られる。

【0033】

本発明は、以上述べた部材パターンの製造方法を利用したもので、基板表面上に、該基板よりも光反射率の大きい部材である第1の配線と、前記第1の配線と交差し、当該第1の配線上に、絶縁体を介して配置された第2の配線とを備える配線構造体の製造方法であって、前記絶縁体の形成工程が、基板表面上に配置された第1の配線上から前記基板上に  
跨って付与されたネガタイプの感光性絶縁材料の所望領域を、基板表面側から露光する第1の露光ステップと、前記第1の露光ステップの後、現像して、前記絶縁体の前駆体パターンを形成するステップと、前記絶縁体の前駆体パターンを基板裏面側から露光する第2の露光ステップと、前記第2の露光ステップの後、前記前駆体パターンを焼成するステップと、を備えることを特徴とする配線構造体の製造方法である。

10

【0035】

また、以上の配線構造体の製造方法は、前記第1の配線が、感光性材料への露光、現像と焼成を伴う方法にて形成された部材である場合により好ましく適用される。

【0036】

また、以上の配線構造体の製造方法は、前記第1の配線が、その断面形状が、オーバーハングした部分を有する場合により好ましく適用される。

20

【0037】

また、以上の配線構造体の製造方法は、前記絶縁体が、当該絶縁体を挟んで前記基板上に積層される一対の導電性部材を電氣的に接続するためのコンタクトホールを有している場合により好ましく適用される。

【0038】

また、以上述べた配線構造体の製造方法は、基板上に、複数の第1の配線と、前記第1の配線と交差し、当該第1の配線上に、絶縁体を介して配置された複数の第2の配線とを備える配線構造体に好ましく適用される。

【0039】

以上述べた配線構造体の製造方法は、部材パターンの製造方法において先に述べた同様の理由で、同様の効果を奏するので、絶縁体のピンホールの発生を抑制し、上下配線間のショート欠陥の少ない信頼性の高い配線構造体の製造方法を提供できる。

30

【0040】

また、以上の配線構造体の製造方法は、電子源の製造方法、画像表示装置の製造方法に好ましく適用される。即ち、

本発明は、基板上に、第1の配線と、前記第1の配線と交差し、当該第1の配線上に、絶縁体を介して配置された第2の配線とを備える配線構造体と、前記配線構造体に接続された電子放出素子とを有する電子源の製造方法であって、前記配線構造体は以上で述べた方法にて製造されることを特徴とする電子源の製造方法である。

40

【0041】

また、本発明は、基板上に、第1の配線と、前記第1の配線と交差し、当該第1の配線上に、絶縁体を介して配置された第2の配線とを備える配線構造体と、前記配線構造体に接続された電子放出素子と、前記電子放出素子からの電子の照射により画像を表示する画像表示部材とを有する画像表示装置の製造方法であって、前記配線構造体は以上で述べた方法にて製造されることを特徴とする画像表示装置の製造方法である。

【0042】

また、以上述べた電子源及び画像表示装置の製造方法は、基板上に、複数の第1の配線と、前記第1の配線と交差し、当該第1の配線上に、絶縁体を介して配置された複数の第2の配線とを備える配線構造体と、前記配線構造体に、マトリクス配線された複数の電子放

50

出素子を備える電子源に好ましく適用される。

【 0 0 4 3 】

以上述べた電子源及び画像表示装置の製造方法は、部材パターンの製造方法において先に述べた同様の理由で、同様の効果を奏するので、絶縁体のピンホールの発生を抑制し、上下配線間のショート欠陥の少ない信頼性の高い配線構造体を用いた電子源及び画像表示装置の製造方法を提供できる。

【 0 0 4 4 】

【 発明の実施の形態 】

本発明の実施の形態の理解を助けるために、まず、本発明を成すに至った経緯を簡単に説明する。

10

【 0 0 4 5 】

本発明者らは、図 8 に示したような X Y マトリクス配線基板における配線間ショートに関して鋭意検討、観察した結果、配線間ショートを起こす箇所は、X 方向配線 4 6 と Y 方向配線 4 4 の交差部において、下側に位置する配線の断面形状が逆台形状いわゆるエッジカール状になっており、基板に対してオーバーハング状態になっていることが多い事を知見し、本発明に至ったものである。

【 0 0 4 6 】

本発明者らは、前述のようにオーバーハングがあると、層間絶縁層の露光の際に上方からマスクを用いて露光してもオーバーハングの影の部分は十分に露光されずに、そのために感光性絶縁材料中に未反応モノマーが多く残り、現像後の焼成時に、異常にガスを発生させピンホールが発生すると考えている。

20

【 0 0 4 7 】

これは、光を照射することによって材料中のモノマーが反応して架橋構造をつくり現像後に残るネガタイプの感光性材料では避けがたい問題である。感光性絶縁層に良く用いられるアクリル系などの多重結合を持つモノマーは、部分的に重合したポリマーよりも焼成したときの焼失温度は高い。このモノマーの焼失時に層間絶縁材料中のガラスフリットが溶融し始めているとガスが抜けた部分にピンホールが発生すると考えている。

【 0 0 4 8 】

また、一般に感光性の配線材料は露光深度などの問題から現像後は断面が逆台形状になりやすい。更にそのまま焼成するとパターンのエッジが上方に反り返るエッジカールと呼ばれる状態が生じる。この配線材料の特性の改善は材料メーカーによっていろいろ行われているようではあるが、いまだに完全にエッジカールの無い感光性配線材料は市場には投入されてはいないのが実情である。

30

【 0 0 4 9 】

また、エッジカールの無い配線の場合には、配線パターンや下地層の表面近傍では、上からの露光光の反射により、感光性絶縁材料を十分に硬化させることができるが、配線パターンや下地層の無い部分では、これらからの反射が無いために、露光が不十分となり、硬化度の低い部分が生じ易く、ここからのガスの発生によりピンホールを生じ易い。

【 0 0 5 0 】

そこで、本発明の実施の形態においては、感光性絶縁材料のパターニングの際には、例えば基板の上方からの露光だけでは露光が不十分となり反応が不十分となっている感光性絶縁材料に、例えば基板裏面からも十分に光を当てて反応を進める。これによって、未反応の感光性モノマーを消失させ、絶縁層の焼成工程における気泡の発生によるピンホールの発生を抑制することができる。

40

【 0 0 5 1 】

本発明の実施の形態において、2 回目の露光工程は、1 回目の露光の直後に行ってもよいが、いったん 1 回目の露光による潜像を現像した後に行えば、2 回目の露光工程を露光マスク無しで行うことができる。

【 0 0 5 2 】

なお、本明細書において、「エッジカール」とは、配線、あるいは絶縁材料においてパタ

50

ーンの断面形状が、パターン中央と比較してエッジ付近が基板から浮き上がり、反り返った高さ的なことを意味し、「オーバーハング」とは、エッジカールすることによって配線の断面方向のエッジが基板界面から浮き上がって隙間ができている状態のことを意味する。

【0053】

本発明の実施の形態は、第1の配線の断面形状は、エッジカールやオーバーハングを持つ形状、或いは、矩形、台形、三角形、半円形などのいかなる形状のものにも適用できるが、第1の配線の側面と基板の表面とのなす角度が鋭角（オーバーハングの場合など）又は鈍角（印刷の場合など）である場合に、顕著な効果を奏する。

【0054】

本発明の実施の形態に用いられる基板としては、青板ガラス、硼珪酸ガラス、石英ガラスなどの光透過性基板、シリコンのような半導体基板、金属基板などが挙げられるが、好ましくは、露光用の光を透過しうる光透過性基板を用いるとよい。

【0055】

本発明の実施の形態に用いられる第1の配線としては、塗布法、スパッタリング法、真空蒸着法、CVD法、めっき法などにより形成され、ホトリソグラフィーによりパターンニングされた導電体、或いは、印刷法などによりパターン化された導電体が挙げられ、いわゆる薄膜であっても、焼結体などからなる厚膜であってもよい。その導電体としては、Au、Ag、Cu、Al、Cr、Mo、W、Ni、Co、Pt、Ta、Ti等の金属或いは、当該金属の2種以上の合金、又は、当該金属とSi、Nd等との合金を用いることができる。また、第1の配線は単一の層でも材料の異なる複数の層の積層体であってもよい。そして、第1の配線の厚さは、特に限定されるものではないが、例えば4 $\mu$ m～20 $\mu$ mの範囲から選択するとよい。

【0056】

また、本発明の実施の形態に用いられる第2の配線としては、上記第1の配線と同じ構成及び材料を用いることができる。

【0057】

本発明の実施の形態に用いられる感光性絶縁材料としては、露光及び現像工程等を経てパターンニングされ絶縁膜となった時に、必要な絶縁特性をもつものであればよく、パターンニング後は感光性が完全に消失しているものをも含む。特に、ネガ型の感光性絶縁ペースト用いることが好ましく、このペーストは、例えばガラスのような絶縁体を40体積%～60体積%含み、残部が感光性樹脂や、溶剤などからなる周知の材料を用いることができる。感光性絶縁材料の厚さは特に限定されることはないが、乾燥後の膜厚は、例えば10 $\mu$ m～40 $\mu$ m程度である。

【0058】

以下に図面を参照して、本発明のより好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に特定の記載がない限りは、本発明の範囲をそれらのみに限定する趣旨のものではない。

【0059】

（実施形態1）

本発明の絶縁膜の形成方法の一実施形態例を図1を用いて説明する。

【0060】

まず、露光のための光を透過しうるガラス等の光透過性基板1を用意する（図1（a））。

【0061】

次に必要に応じて、白金などの導電体からなる下地層2を形成した後、印刷法などにより導電性ペーストを塗布して、焼成する。こうして、例えば厚さ5 $\mu$ m～20 $\mu$ m程度の配線パターン3を形成する（図1（b））。ここでは、配線パターン3の側面と基板1の表面とのなす角度が鈍角となっている。

10

20

30

40

50

## 【0062】

次に、ネガ型の感光性絶縁ペースト4を印刷法により塗布し、乾燥させる(図1(c))。乾燥後の膜厚は、例えば $10\mu\text{m} \sim 40\mu\text{m}$ 程度である。尚、感光性絶縁ペーストとしては、例えばガラス40体積%~60体積%、感光性樹脂、溶剤などからなる周知の材料を用いることができる。

## 【0063】

続いて、絶縁層パターンを形成するための光学マスク5を通して基板上方より露光を行う(図1(c))。露光光はg線、h線、i線など周知の波長の光を用いることができ、光量は例えば $60\text{mJ}/\text{cm}^2 \sim 200\text{mJ}/\text{cm}^2$ 程度である。

## 【0064】

次に、現像してパターンを形成した後、基板の裏面から再度露光を行う。露光量は基板の厚さや透過率などを考慮して決めることができる。そして、例えば300~800で焼成して、絶縁層パターン6を形成する(図1(d))。焼成後の絶縁層パターン6の厚さは、焼成前の40~55%程度となり、例えば、 $4\mu\text{m} \sim 22\mu\text{m}$ 程度である。

## 【0065】

以上説明した本発明の好ましい実施の形態における上記絶縁膜の形成方法では、感光性絶縁ペーストを露光・現像後に基板の裏面から再度露光を行うので、基板界面付近の感光性絶縁ペーストを十分に露光し硬化させることができ、絶縁層パターンからのガス発生が無く、ピンホールの発生を防止することができる。

## 【0066】

また、絶縁膜を層間絶縁層として用いる場合には、絶縁膜のパターニングと同時にコンタクトホールのための開口をパターニングすることがあるが、このような場合に光量を大きくした上方のみからの露光では、コンタクトホール部分が過剰露光されて、コンタクトホールのサイズが変動してしまうことがある。一方、本発明の絶縁膜の形成方法では、基板上方からの露光量を大きくすることなくパターニングすることが可能であることから、所望サイズのコンタクトホールを形成することができる。

## 【0067】

## (実施形態2)

次に、本発明の好ましい実施の形態である上記絶縁膜の形成方法の適用例として、XYマトリクス配線の交差部近傍にそれぞれ電子放出素子が配設された構成を有する図8に示したような電子源基板を中心に説明する。

## 【0068】

本実施形態の電子源基板に形成される電子放出素子としては、マトリクス駆動が可能な、2端子型の冷陰極が好ましく適用可能であり、例えば、図3に示したような表面伝導型の電子放出素子や、横形の電界放出型電子放出素子(FE)などを好ましく用いることができる。ここでは図3に示したような表面伝導型の電子放出素子を形成する例を示す。

## 【0069】

## (素子電極の形成)

まず、よく洗浄した基板41上に、フォトリソグラフィ法などによって、素子電極42, 43を、多数配列形成する(図4)。

## 【0070】

基板41はガラス等からなり、その大きさおよびその厚みは、その上に設置される電子放出素子の個数、および個々の素子の設計形状、および電子源の使用時に容器の一部を構成する場合には、その容器を真空に保持するための耐大気圧構造等の力学的条件等に依存して適宜設定される。

## 【0071】

ガラスの材質としては、廉価な青板ガラスを使うことが一般的であるが、この上にナトリウムブロック層として、例えば厚さ $0.5\mu\text{m}$ 程度のシリコン酸化膜をスパッタ法で形成した基板等を用いる必要がある。この他にナトリウムが少ないガラスや、石英基板でも作成可能である。

10

20

30

40

50



## 【0072】

素子電極42, 43の形成には、真空蒸着法、スパッタリング法、プラズマCVD法等の真空系の成膜方法を用いて金属薄膜を成膜させた後に、フォトリソグラフィ等によりパターンニングしてエッチングする方法や、オフセット印刷法を用いて、有機金属を含有させたMOペーストを塗布し焼成する方法等を選択することができる。

## 【0073】

素子電極42, 43は、例えば電極間隔を数 $\mu\text{m}$ ~数十 $\mu\text{m}$ とし、膜厚は数十 $\text{nm}$ とする。そして、その材料としては導電性を有する材料であればよく、例えば、Pt, Ti, Al, Cu等の金属やそれらの合金、及び $\text{RuO}_2$ , Pd-Ag等の金属やそれらの金属酸化物とガラス等から構成される印刷導体、及びポリシリコン等の半導体材料、及び $\text{In}_2\text{O}_3$ - $\text{SnO}_2$ 等の透明導電体などが挙げられる。

10

## 【0074】

(Y方向配線の形成)

次に、感光性導電ペーストを用いて、一方の素子電極43を共通に接続するY方向配線44を形成する(図5)。このY方向配線44の形成方法を、図9を用いて詳細に説明する。

## 【0075】

まず、図9(a)に示す成膜工程において、基板41上に感光性導電ペーストを用いて例えばスクリーン印刷により層51を形成する。その後、感光性導電ペーストを80~150程度の温度で乾燥させる。

20

## 【0076】

次に、図9(b)に示す露光工程において、所望の配線パターンの開口部を有するマスク52を配置し、感光性導電ペーストが乾燥した層51を露光する。

## 【0077】

現像工程は、使用する感光性ペーストによって異なるが、弱アルカリ性の溶液にて現像した後、純水のリンスにより現像を止め、ブローで乾燥を実施することにより図9(c)に示したような逆台形状の断面をもつY方向配線44が形成される。

## 【0078】

さらに、図9(d)に示す焼成工程を施す。これによりオーバーハング状態をしめすY方向配線44が形成される。

30

## 【0079】

(層間絶縁層の形成)

次に、感光性絶縁ペーストを用いて層間絶縁層45を形成する(図6)。この工程を図2を用いて説明する。

## 【0080】

先ず、感光性絶縁ペーストをY方向配線の形成と同様にスクリーン印刷により基板41上に成膜する。そして、所望の絶縁パターンを有するマスク11を用いて、基板41の上方から1回目の露光を行う。尚、12aはこの1回目の露光による硬化領域、12bは未硬化領域である。

## 【0081】

次に、現像工程を行う。現像工程は、使用する感光性ペーストによって異なるが、弱アルカリ性の溶液にて現像した後、純水のリンスにより現像を止め、ブローで乾燥を実施することにより所望のパターンで感光性絶縁パターンを形成する。

40

## 【0082】

更に、この後基板41の裏面よりマスクを用いずに、基板全面に2回目の露光を施す。この時、光量は基板での吸収を考慮して感光性絶縁材料が反応するに十分なエネルギーを与える。尚、12cは2回目の露光による硬化領域である。

## 【0083】

基板上方からの1回目の露光ではY方向配線44のオーバーハング部分への光の到達が充分ではなく、感光性樹脂の効果が不十分である。そこで、現像工程の後に、裏面から2回

50

目の露光で十分なエネルギーの光を当てることによって、オーバーハング部分の樹脂も硬化させることができる。

【0084】

その後、焼成して所望パターンの層間絶縁層45が形成される(図6)。尚、49はコンタクトホールである。

【0085】

(X方向配線の形成)

次に、感光性導電ペーストを用いて、他方の素子電極42を共通に接続するX方向配線46を形成する(図7)。X方向配線46はY方向配線44と比較して寸法精度の制限がゆるいので通常の導電性ペーストをスクリーン印刷法により塗布し、直接にパターンを形成して焼成を行うことができる。

10

【0086】

このようにしてXYマトリクス配線を有する基板を作成することができる。

【0087】

(素子膜の形成)

素子膜(導電性膜)47は、素子電極42、43を跨ぐ形で形成される(図8)。

【0088】

素子膜47としては、良好な電子放出特性を得るために、微粒子で構成された微粒子膜が特に好ましい。またその膜厚は、素子電極42、43へのステップカバレッジ、素子電極間の抵抗値、および後述するフォーミング処理条件等を考慮して適宜設定されるが、好ましくは1nmから50nmの範囲とするのが良い。そのシート抵抗値は、好ましくは $10^3 \sim 10^7$  / である。

20

【0089】

素子膜材料には、一般にはパラジウムPdが適しているが、これに限ったものではない。また成膜方法も、スパッタ法、溶液塗布後に焼成する方法などが適宜用いられる。

【0090】

(フォーミング工程)

フォーミングと呼ばれる本工程に於いて、上記素子膜を通電処理して内部に亀裂を生じさせ、電子放出部を形成する。

【0091】

具体的には、例えば上記基板の周囲の取り出し電極部を残して、基板全体を覆うようにフード状の蓋をかぶせて基板との間で内部に真空空間を作り、外部電源より電極端子部からXY配線間に電圧を印加し、素子電極間に通電する事によって、素子膜47の部位に、構造の変化した間隙(亀裂)を形成する。この間隙領域が電子放出部を構成する。尚、このフォーミングにより形成した間隙付近からも、所定の電圧下では電子放出が起こるが、この状態ではまだ電子放出効率が非常に低いものである。

30

【0092】

通電フォーミングの電圧波形の例を図11に示す。電圧波形は、特にパルス波形が好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図11(a)に示した手法と、パルス波高値を増加させながらパルスを印加する図11(b)に示した手法がある。

40

【0093】

まず、パルス波高値を定電圧とした場合について図11(a)で説明する。図11(a)におけるT1及びT2は電圧波形のパルス幅とパルス間隔である。通常、T1は1μ秒~10m秒、T2は10μ秒~100m秒の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は、三角波に限定されるものではなく、矩形波等の所望の波形を採用することができる。

【0094】

次に、パルス波高値を増加させながら電圧パルスを印加する場合について図11(b)で

50

説明する。図 1 1 ( b ) における T 1 及び T 2 は、図 1 1 ( a ) に示したのと同様とすることができる。三角波の波高値 ( 通電フォーミング時のピーク電圧 ) は、例えば 0 . 1 V ステップ程度づつ、増加させることができる。

#### 【 0 0 9 5 】

通電フォーミング処理の終了は、パルス電圧印加中の素子に流れる電流を測定して抵抗値を求めて、例えば 1 M 以上の抵抗を示した時に通電フォーミングを終了させることができる。

#### 【 0 0 9 6 】

先にも述べたが、このフォーミング処理後の状態では電子発生効率は非常に低いものである。よって電子放出効率を上げるために、上記素子に活性化と呼ばれる処理を行うことが望ましい。

10

#### 【 0 0 9 7 】

##### ( 活性化工程 )

この活性化処理は、有機化合物が存在する適当な真空度のもとで、パルス電圧を素子電極 4 2 , 4 3 間に繰り返し印加することによって行うことができる。そして炭素原子を含むガスを導入し、それに由来する炭素あるいは炭素化合物を、前記間隙 ( 亀裂 ) 近傍にカーボン膜として堆積させる。

#### 【 0 0 9 8 】

本工程の一例を説明すると、例えばカーボン源としてトルニトリルを用い、スローリークバルブを通して真空空間内に導入し、 $1 . 3 \times 10^{-4}$  Pa 程度を維持する。導入するトルニトリルの圧力は、真空装置の形状や真空装置に使用している部材等によって若干影響されるが、 $1 \times 10^{-5}$  Pa ~  $1 \times 10^{-2}$  Pa 程度が好適である。

20

#### 【 0 0 9 9 】

図 1 2 に、活性化工程で用いられる電圧印加の好ましい一例を示した。印加する最大電圧値は、10 ~ 20 V の範囲で適宜選択される。

#### 【 0 1 0 0 】

図 1 2 ( a ) に於いて、T 1 は電圧波形の正と負のパルス幅、T 2 はパルス間隔であり、電圧値は正負の絶対値が等しく設定されている。また、図 1 2 ( b ) に於いて、T 1 および T 1 ' はそれぞれ電圧波形の正と負のパルス幅、T 2 はパルス間隔であり、 $T 1 > T 1'$ 、電圧値は正負の絶対値が等しく設定されている。

30

#### 【 0 1 0 1 】

このとき、放出電流  $I_e$  がほぼ飽和に達した時点で通電を停止し、スローリークバルブを閉め、活性化処理を終了する。

#### 【 0 1 0 2 】

以上の工程により複数の表面伝導型電子放出素子をマトリクス配線接続してなる電子源基板を作製することができる。

#### 【 0 1 0 3 】

次に、上記のような単純マトリクス配置の電子源基板を用いた本発明の画像形成装置の一例について、図 1 3 を用いて説明する。

#### 【 0 1 0 4 】

40

図 1 3 において、4 1 は上記の電子源基板、8 2 はガラス基板 8 3 の内面に蛍光膜 8 4 とメタルバック 8 5 等が形成されたフェースプレート、8 6 は支持枠である。電子源基板 4 1、支持枠 8 6 及びフェースプレート 8 2 をフリットガラスによって接着し、400 ~ 500 °C で、10 分以上焼成することで、封着して、外囲器 9 0 を構成する。

#### 【 0 1 0 5 】

尚、フェースプレート 8 2 と電子源基板 4 1 との間に、スペーサーと呼ばれる不図示の支持体を設置することにより、大面積パネルの場合にも大気圧に対して十分な強度を持つ外囲器 9 0 を構成することもできる。

#### 【 0 1 0 6 】

図 1 4 はフェースプレート 8 2 上に設ける蛍光膜 8 4 の説明図である。蛍光膜 8 4 は、モ

50

ノクロームの場合は蛍光体のみから成るが、カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電体 9 1 と蛍光体 9 2 とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色蛍光体の、各蛍光体 9 2 間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜 8 4 における外光反射によるコントラストの低下を抑制することである。

#### 【 0 1 0 7 】

また、蛍光膜 8 4 の内面側には通常メタルバック 8 5 が設けられる。メタルバックの目的は、蛍光体の発光のうち内面側への光をフェースプレート 8 2 側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するためのアノード電極として作用すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常フィルミングと呼ばれる）を行い、その後 A 1 を真空蒸着等で堆積することで作製できる。

10

#### 【 0 1 0 8 】

前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、上下基板の突き当て法などで十分な位置合わせを行う必要がある。

#### 【 0 1 0 9 】

封着時の真空度は  $10^{-5}$  Pa 程度の真空度が要求される他、外囲器 9 0 の封止後の真空度を維持するために、ゲッター処理を行なう場合もある。これは、外囲器 9 0 の封止を行なう直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常 Ba 等が主成分であり、該蒸着膜の吸着作用により、真空度を維持するものである。

20

#### 【 0 1 1 0 】

##### 【実施例】

以下、本発明の実施例を説明するが、本発明はこれらの実施例に限定されるものではない。

#### 【 0 1 1 1 】

##### [ 実施例及び比較例 ]

マトリクス配線基板を作成し、図 8 に示したような電子源基板を以下のようにして作製した。

30

#### 【 0 1 1 2 】

##### （素子電極の形成）

よく洗浄したガラス基板 4 1 上に、スパッタ法によってまず下引き層としてチタニウム Ti（厚さ 5 nm）、その上に白金 Pt（厚さ 40 nm）を成膜した後、ホトレジストを塗布し、露光、現像、エッチングという一連のフォトリソグラフィー法によってパターンニングして素子電極 4 2, 4 3 を形成した（図 4 参照）。なお、本実施例では素子電極の間隔 L は  $10\text{ }\mu\text{m}$ 、対向する長さ W は  $100\text{ }\mu\text{m}$  とした。

#### 【 0 1 1 3 】

##### （Y 方向配線の形成）

40

次に、感光性導電ペーストを用いて、一方の素子電極 4 3 を共通に接続する Y 方向配線 4 4 を形成した（図 5）。この Y 方向配線 4 4 の形成方法を、図 9 を用いて詳細に説明する。

#### 【 0 1 1 4 】

まず、図 9（a）に示す成膜工程において、基板 4 1 上に感光性導電ペーストを用いて層 5 1 を形成した。感光性導電ペーストは、導電性材料として銀を主成分とするもので、銀粒子が 6 ~ 8 割程度含有するほか、感光性材料として多重結合を有するアクリル系のモノマー成分、ガラスフリットおよび溶媒成分を 2 ~ 4 割程度含有するものを使用した。この導電性材料を有する感光性導電ペーストをスクリーン印刷により基板 4 1 上に成膜した。

#### 【 0 1 1 5 】

50

版は# 1 5 0 ~ 4 0 0あたりの粗さのものを所望の最終膜厚から使い分けるが、本実施例では層5 1の乾燥後の膜厚を約1 2  $\mu\text{m}$ にするため、# 2 0 0の粗さの版を用い成膜した。

【0 1 1 6】

その後、感光性導電ペーストを8 0 ~ 1 5 0 程度の温度で乾燥させた。層5 1の乾燥後の膜厚は、1 3  $\mu\text{m}$ 程度であった。

【0 1 1 7】

次に、図9 ( b ) に示す露光工程において、所望の配線パターンの開口部を有するマスク5 2を配置し、感光性導電ペーストが乾燥した層5 1を露光した。尚、Y方向配線のパターンは、4 0  $\mu\text{m}$ ライン / 1 6 0  $\mu\text{m}$ スペースで3 8 4 0本とした。

10

【0 1 1 8】

現像工程は、弱アルカリ性の溶液にて現像した後、純水のリンスにより現像を止め、ブローで乾燥を実施することにより図9 ( c ) に示したY方向配線4 4を形成した。

【0 1 1 9】

さらに、図9 ( d ) に示す焼成工程を施した。このときの焼成は、5 0 0 近傍で実施した。焼成後のY方向配線4 4の膜厚は、7  $\mu\text{m}$ 程度であった。

【0 1 2 0】

このとき、Y方向配線4 4の断面における膜厚の最低部分は中央部の7  $\mu\text{m}$ 程度 ( 図9 ( d ) 中のA ) に対し、最高部分は端部の1 2 ~ 1 4  $\mu\text{m}$ 程度 ( 図9 ( d ) 中のB ) であった。

20

【0 1 2 1】

また、Y方向配線4 4の最大幅は約4 2  $\mu\text{m}$ 、基板との密着している部分の幅は約1 6  $\mu\text{m}$ となり、配線の片側で1 3  $\mu\text{m}$ オーバーハング状態をしめすY方向配線4 4が形成された ( 図9 ( d ) 参照 ) 。

【0 1 2 2】

( 層間絶縁層の形成 )

次に、感光性絶縁ペーストを用いて層間絶縁層4 5を形成する ( 図6 ) 。尚、4 9はコンタクトホールである。感光性絶縁ペーストは、絶縁性材料として $\text{SiO}_2$ 、酸化鉛を主成分とするもので、ガラス粒子が6割程度含有するほか、感光性材料として多重結合を有するアクリル系のモノマー成分、重合開始材、および溶媒成分などを2 ~ 4割程度含有する

30

【0 1 2 3】

まず感光性絶縁ペーストをY方向配線の形成と同様にスクリーン印刷により基板4 1上に成膜した。その際、版は# 2 0 0を用い、乾燥後の膜厚は2 1  $\mu\text{m}$ 程度であった。

【0 1 2 4】

この層間絶縁層の形成工程における1回目の露光、現像、2回目の露光の各々における、Y方向配線と絶縁パターンとの位置関係の模式図を図2に示す。図2において、1 1は露光マスク、1 2は感光性絶縁ペーストの層、1 2 aは1回目の露光による感光性絶縁ペーストの硬化領域、1 2 bは1回目の露光による感光性絶縁ペーストの未硬化領域である。

【0 1 2 5】

40

1回目の露光は、図2に示すような所望の絶縁パターンを有するマスク1 1を用いて、基板の上方から露光を行った。

【0 1 2 6】

現像工程は、弱アルカリ性の溶液にて現像した後、純水のリンスにより現像を止め、ブローで乾燥を実施することにより所望のパターンで感光性絶縁パターンを形成することができた。

【0 1 2 7】

更に、基板の裏面よりマスクを用いずに、基板全面に2回目の露光を施した。光量は基板での吸収を考慮して感光性絶縁材料が反応するに十分なエネルギーを与えた。

【0 1 2 8】

50

基板上方からの１回目の露光ではＹ方向配線４４のオーバーハング部分への光の到達が充分ではなく、感光性樹脂の効果が不十分であったが、現像工程後の２回目の露光によって、オーバーハング部分の樹脂も十分に硬化させることができた。

【０１２９】

その後、約５００℃で焼成した。同様な手順で、層間絶縁層を３層積層した。ただし、２層目以降では裏面からの２回目の露光工程は行わなかった。

【０１３０】

（Ｘ方向配線の形成）

次に、感光性導電ペーストを用いて、他方の素子電極４２を共通に接続するＸ方向配線４６を形成した（図７）。Ｘ方向配線４６は通常の導電性ペーストをスクリーン印刷法により塗布し、直接にパターンを７６８本形成して焼成を行った。

【０１３１】

以上のようにしてＸＹマトリクス配線を有する基板を計３枚作成した。

【０１３２】

また、上記の層間絶縁層の形成工程において基板の裏面からの２回目の露光を行わなかった以外は、上記と全く同様にして比較用のＸＹマトリクス配線基板を計３枚作成した。

【０１３３】

次に、上記計６枚のＸＹマトリクス配線基板の上下ショートの数個をカウントしてそのマトリクス基板の層間絶縁層の信頼性の評価を行った。

【０１３４】

Ｘ、Ｙ方向配線すべての配線にプローブを落として導通を見るマトリクスチェッカーを用いて各々の基板の上下ショート個数を計測したところ、本発明による裏面からの２回目の露光を行って作成したマトリクス配線基板においては、１２個、３０個、９個、平均で１７個のショートがあった。一方、裏面からの２回目の露光を行わずに作成した比較用の基板では、９７個、５２個、２７１個、平均で１４０個の上下ショートがあった。なお、トータルのＸ、Ｙ方向配線の交点は約２９５万個であることから、いずれも確率としては０．０１％以下と低いものにはなっている。

【０１３５】

更に基板の上下ショート箇所を詳細に観察したところ、いずれの作成法においてもその多くは、Ｘ、Ｙ方向配線の交差部分の層間絶縁層にできたおよそ３０μｍ程度のピンホールにＸ方向配線のペーストがダレこんだことによるものであることが判った。

【０１３６】

すなわち、層間絶縁層を形成する際に裏面露光を行うことでピンホールの発生する確率が約８分の１程度になった。

【０１３７】

本発明における方法で作成した上記マトリクス配線基板を用いて、引き続き電子源基板を作成する方法を具体的に述べる。

【０１３８】

（素子膜の形成）

先に作成したマトリクス配線基板を十分にクリーニングした後、撥水剤を含む溶液で表面を処理し、表面が疎水性になるようにした。これはこの後塗布する素子膜形成用の水溶液が、素子電極上に適度な広がりをもって配置されるようにするためである。具体的には、ジメチルジエトキシシランの１０重量％エチルアルコール溶液をスプレー法にて基板上に散布し、１２０℃にて温風乾燥した。

【０１３９】

その後、素子電極４２、４３間にインクジェット塗布方法により、素子膜４７を形成した。本工程を図１０の模式図を用いて説明する。尚、基板上における個々の素子電極の平面的ばらつきを補償するために、基板上の数箇所に於いてパターンの配置ずれを観測し、観測点間のポイントのずれ量は直線近似して位置補完し、素子膜形成材料を塗付することによって、全画素の位置ずれをなくして、対応した位置に的確に塗付するようにした。

## 【0140】

本実施例では、素子膜47としてパラジウム膜を得る目的で、先ず水85：イソプロピルアルコール（IPA）15からなる水溶液に、パラジウム-プロリン錯体0.15重量%を溶解し、有機パラジウム含有溶液を得た。この他若干の添加剤を加えた。この溶液の液滴を、液滴付与手段71として、ピエゾ素子を用いたインクジェット噴射装置を用い、ドット径が60 $\mu$ mとなるように調整して素子電極間に付与した（図10（a））。

## 【0141】

その後、この基板を空気中にて、350℃で10分間の加熱焼成処理をして酸化パラジウム（PdO）からなる素子膜47'が形成された（図10（b））。ドットの直径は約60 $\mu$ m、厚みは最大で10nmの膜が得られた。

10

## 【0142】

（フォーミング工程）

次に、フォーミングと呼ばれる本工程に於いて、上記素子膜47'を通電処理して内部に亀裂を生じさせ、電子放出部を形成した。

## 【0143】

具体的な方法は、上記基板の周囲の取り出し電極部を残して、基板全体を覆うようにフード状の蓋をかぶせて基板との間で内部に真空空間を作り、外部電源より電極端子部からXY配線間に電圧を印加し、素子電極間に通電することによって、素子膜47'を局所的に破壊、変形もしくは変質させることにより、電気的に高抵抗な状態の電子放出部48を形成した。

20

## 【0144】

この時若干の水素ガスを含む真空雰囲気下で通電加熱すると、水素によって還元が促進され酸化パラジウムPdOからなる素子膜47'がパラジウムPdからなる素子膜47に変化する。

## 【0145】

この変化時に膜の還元収縮によって、一部に亀裂（間隙）が生じるが、この亀裂発生位置、及びその形状は元の膜の均一性に大きく影響される。多数の素子の特性ばらつきを抑えるのに、上記亀裂は素子膜47の中央部に起こり、かつなるべく直線状になることがなによりも望ましい。

## 【0146】

なおこのフォーミングにより形成した亀裂付近からも、所定の電圧下では電子放出が起こるが、現状の条件ではまだ発生効率が非常に低いものである。

30

## 【0147】

また得られた素子膜47の抵抗値Rsは、 $10^2$ から $10^7$ の値である。

## 【0148】

本実施例ではフォーミング処理に図11（b）に示した様なパルス波形を用い、T1を0.1msec、T2を50msecとした。印加した電圧は0.1Vから始めて5秒ごとに0.1Vステップ程度ずつ増加させた。通電フォーミング処理の終了は、パルス電圧印加時に素子に流れる電流を測定して抵抗値を求め、フォーミング処理前の抵抗に対して1000倍以上の抵抗を示した時点でフォーミングを終了した。

40

## 【0149】

（活性化工程）

前記のフォーミングと同様にフード状の蓋をかぶせて基板との間で内部に真空空間を作り、外部からXY配線を通じてパルス電圧を素子電極間に繰り返し印加することによって行う。そして炭素原子を含むガスを導入し、それに由来する炭素あるいは炭素化合物を、前記亀裂近傍にカーボン膜として堆積させる。

## 【0150】

本実施例ではカーボン源としてトリニトリルを用い、スローリークバルブを通して真空空間内に導入し、 $1.3 \times 10^{-4}$ Paを維持した。

## 【0151】

50

図 1 2 に、活性化工程で用いられる電圧印加の好ましい一例を示した。印加する最大電圧値は、10 ~ 20 V の範囲で適宜選択される。

【0152】

図 1 2 ( a ) に於いて、T 1 は電圧波形の正と負のパルス幅、T 2 はパルス間隔であり、電圧値は正負の絶対値が等しく設定されている。また、図 1 2 ( b ) に於いて、T 1 および T 1 ' はそれぞれ電圧波形の正と負のパルス幅、T 2 はパルス間隔であり、T 1 > T 1 ' 、電圧値は正負の絶対値が等しく設定されている。

【0153】

このとき、素子電極 3 に与える電圧を正としており、素子電流 I f は、素子電極 3 から素子電極 2 へ流れる方向が正である。約 60 分後に放出電流 I e がほぼ飽和に達した時点で通電を停止し、スローリークバルブを閉め、活性化処理を終了した。

10

【0154】

以上の工程で、基板上に多数の電子放出素子をマトリクス配線接続してなる電子源基板を作製することができた。

【0155】

( 電子源基板の特性評価 )

上述のような素子構成と製造方法によって作製された電子源基板の電子放出特性を測定した。その結果、素子電極間に印加する電圧 12 V における放出電流 I e を測定したところ平均 0.6  $\mu$  A、電子放出効率は平均 0.15 % を得た。また素子間の均一性もよく、各素子間での I e のばらつきは 5 % と良好であった。

20

【0156】

次に、以上のようにして製造した単純マトリクス配置の電子源基板を用いて図 1 3 に示したような画像表示装置 ( 表示パネル ) を製造した。尚、図 1 3 は内部を表現するために部分的に切り欠いて表している。

【0157】

本実施例では、電子源基板 41、支持枠 86 及びフェースプレート 82 をフリットガラスによって接着し、480 で、30 分焼成することで、封着して、外囲器 90 を得た。

【0158】

尚、この一連の工程を全て真空チャンバー中で行うことで、同時に外囲器 90 内部を最初から真空にすることが可能となり、かつ工程もシンプルにすることができた。

30

【0159】

このようにして図 1 3 に示されるような表示パネルを製造し、走査回路・制御回路・変調回路・直流電圧源などからなる駆動回路を接続し、パネル状の画像表示装置を製造した。

【0160】

以上のようにして製造した画像表示装置において、X 方向端子と Y 方向端子を通じて、各電子放出素子に電圧を印加することにより電子放出させ、高圧端子 H v を通じ、アノード電極であるメタルバック 85 に高圧を印加し、発生した電子ビームを加速し、蛍光膜 84 に衝突させることによって、画像を表示した。

【0161】

本実施例における画像表示装置は、X・Y 方向配線の電氣的信頼性が高く、そのため画像品位も良好であった。

40

【0162】

【発明の効果】

以上説明したように、本発明によれば、信頼性の高い、絶縁性能あるいは導電性能が得られる部材パターンの製造方法を提供することができる。

【0163】

また、本発明は、ピンホールの発生を抑制し得る、部材パターンの製造方法を提供することができる。

【0164】

また、本発明は、一対の導電性部材間での良好なコンタクト性能を得られる部材パターン

50



の製造方法を提供することができる。

【 0 1 6 5 】

また、本発明は、層間絶縁層のピンホールの発生を抑制し、上下配線間のショート欠陥の少ない信頼性の高い配線構造体およびそれを用いた電子源、画像表示装置の製造方法を提供することができる。

【図面の簡単な説明】

【図 1】本発明に係る絶縁膜の形成方法を説明するための図である。

【図 2】本発明に係る層間絶縁層の形成方法を説明するための図である。

【図 3】本発明に係る電子源基板に形成される電子放出素子の一例を示す模式図である。

【図 4】電子源基板の製造工程を説明するための図である。

10

【図 5】電子源基板の製造工程を説明するための図である。

【図 6】電子源基板の製造工程を説明するための図である。

【図 7】電子源基板の製造工程を説明するための図である。

【図 8】電子源基板の製造工程を説明するための図である。

【図 9】電子源基板の製造工程を説明するための図である。

【図 10】電子源基板の製造工程を説明するための図である。

【図 11】フォーミング電圧の例を示す図である。

【図 12】活性化電圧の例を示す図である。

【図 13】本発明に係る画像表示装置の一構成例を模式的に示す斜視図である。

【図 14】本発明に係る画像表示装置における蛍光膜の例を模式的に示す図である。

20

【符合の説明】

1 基板

2 下地層

3 配線パターン

4 感光性絶縁ペースト

5 露光マスク

6 絶縁層パターン

1 1 露光マスク

1 2 感光性絶縁ペーストの層

1 2 a 1 回目の露光による感光性絶縁ペーストの硬化領域

30

1 2 b 1 回目の露光による感光性絶縁ペーストの未硬化領域

1 2 c 2 回目の露光による感光性絶縁ペーストの硬化領域

3 1 基板

3 2 電極

3 3 電極

3 4 導電性薄膜

3 5 電子放出部

4 1 電子源基板

4 2 素子電極

4 3 素子電極

40

4 4 Y 方向配線

4 5 層間絶縁層

4 6 X 方向配線

4 7 素子膜（導電性膜）

4 8 電子放出部

4 9 コンタクトホール

5 1 感光性導電ペーストの層

5 2 露光マスク

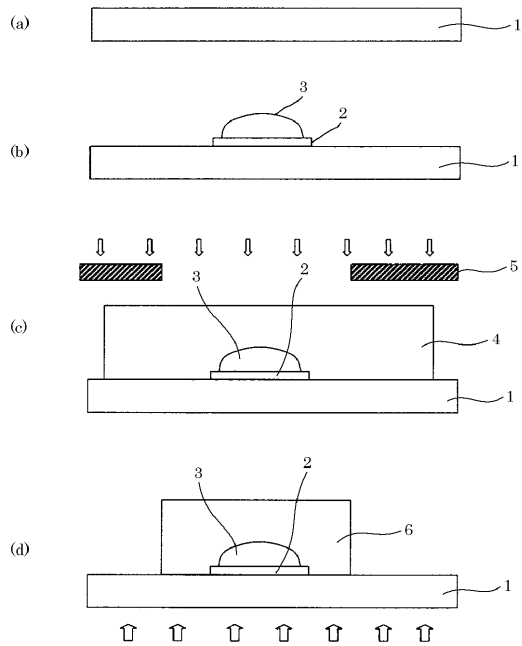
5 3 露光

5 4 露光領域

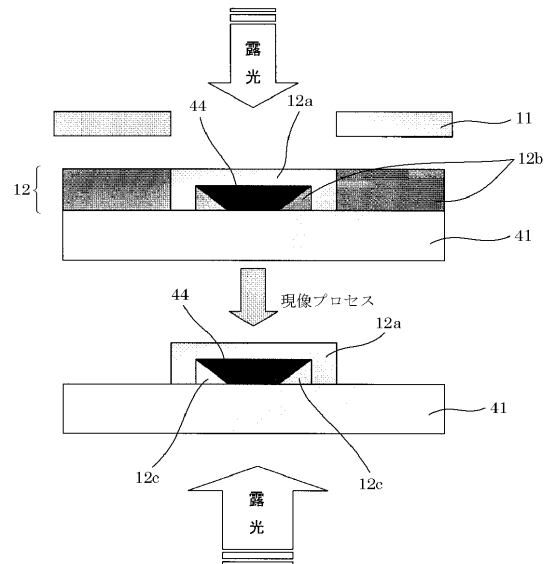
50

- 7 1 液滴付与手段
- 8 2 フェースプレート
- 8 3 ガラス基板
- 8 4 蛍光膜
- 8 5 メタルバック
- 8 6 支持枠
- 9 0 外囲器（表示パネル）
- 9 1 黒色導電体
- 9 2 蛍光体

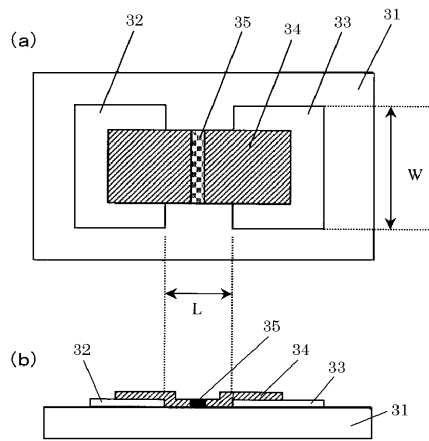
【図 1】



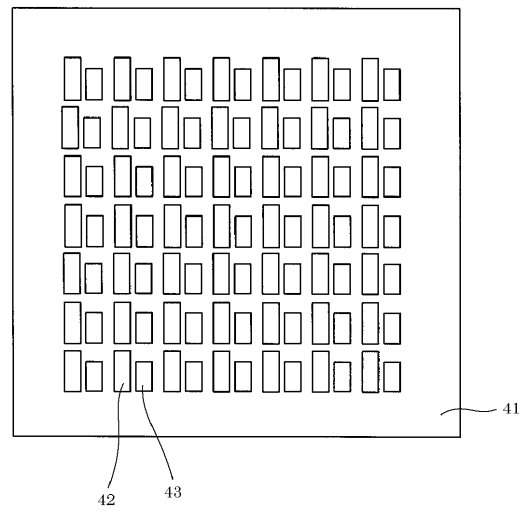
【図 2】



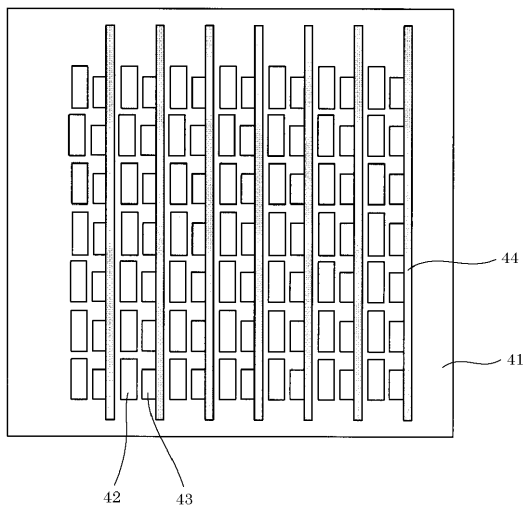
【図 3】



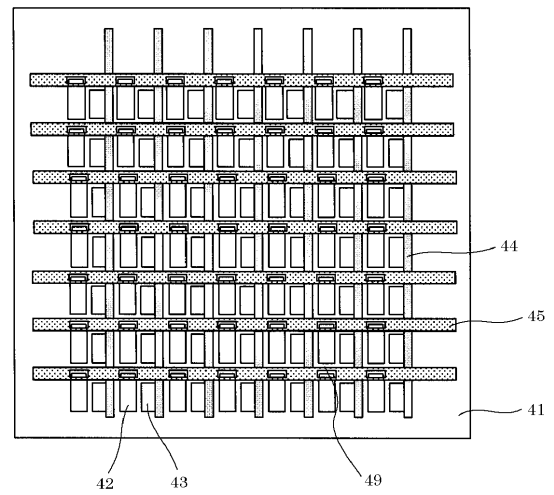
【図 4】



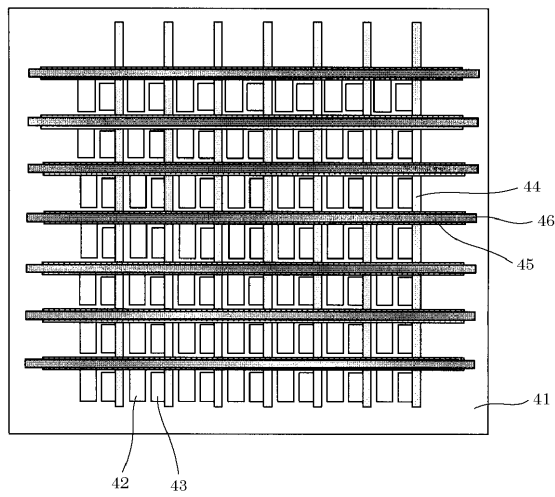
【図 5】



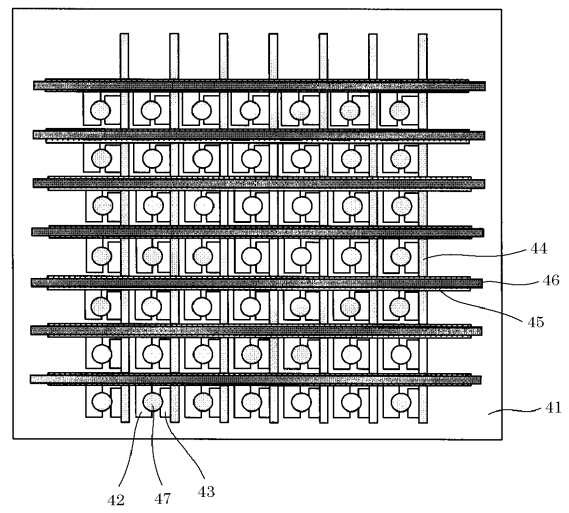
【図 6】



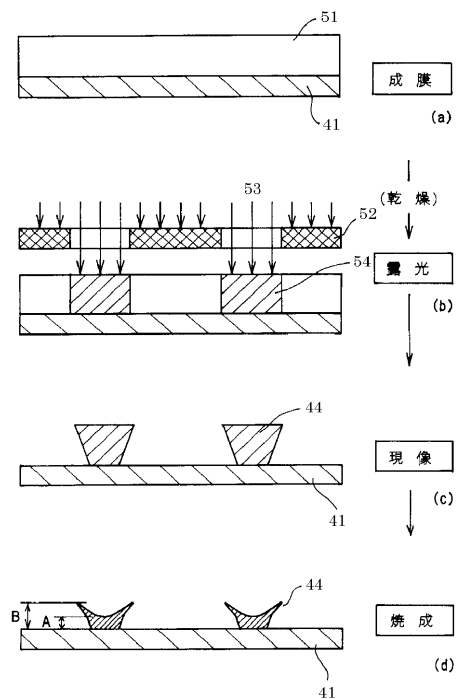
【図 7】



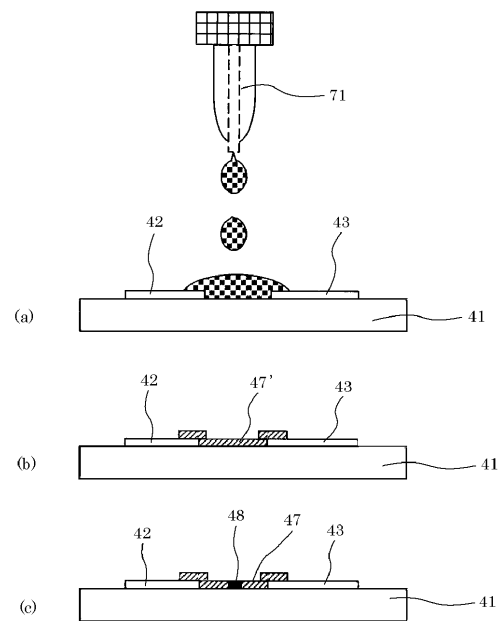
【図 8】



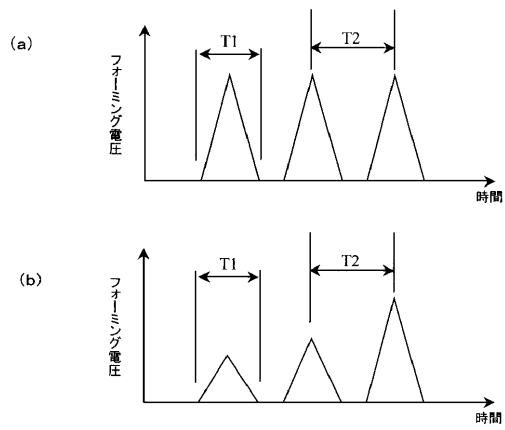
【図 9】



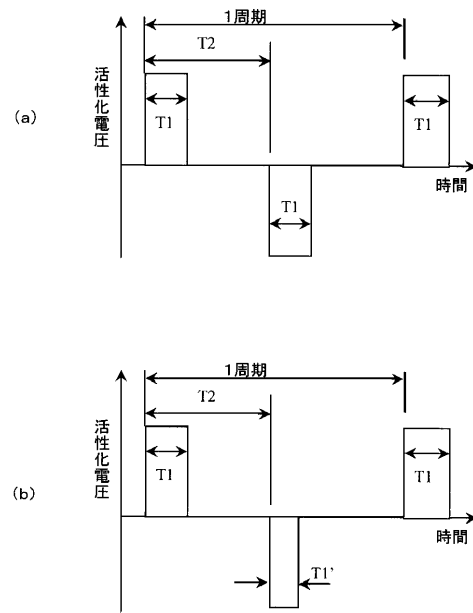
【図 10】



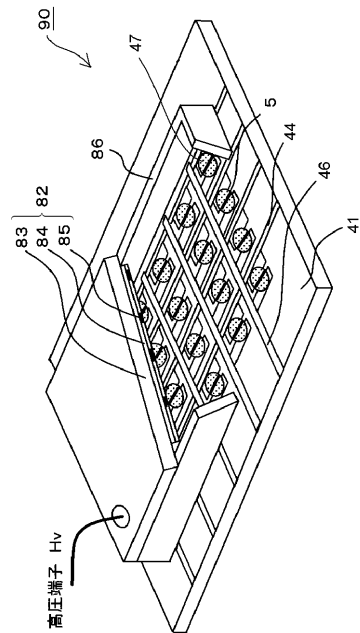
【図 1 1】



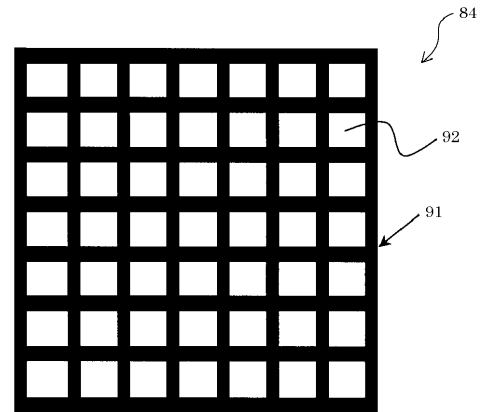
【図 1 2】



【図 1 3】



【図 1 4】



---

フロントページの続き

(72)発明者 蜂巢 高弘  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 山口 剛

(56)参考文献 特開平11-174221(JP,A)  
特開平07-120613(JP,A)  
特開2000-306501(JP,A)  
特開2002-163945(JP,A)  
特開平09-306341(JP,A)  
特開平10-084115(JP,A)  
特開平09-146273(JP,A)  
特開平09-230132(JP,A)  
特開2002-012772(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01J 9/02

H01B 13/00