

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 29/66 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510121726.1

[45] 授权公告日 2009年5月27日

[11] 授权公告号 CN 100492658C

[22] 申请日 2005.12.15

[21] 申请号 200510121726.1

[30] 优先权

[32] 2004.12.15 [33] FR [31] 04/52991

[73] 专利权人 ST 微电子公司

地址 法国蒙鲁日

[72] 发明人 塞缪尔·蒙纳德

[56] 参考文献

US5608235A 1997.3.4

WO03/056631A1 2003.7.10

US5923055A 1999.7.13

CN1483223A 2004.3.17

审查员 车晓璐

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 马浩

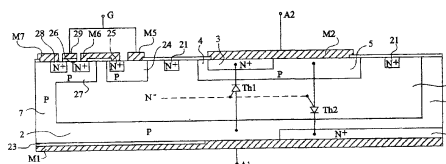
权利要求书 1 页 说明书 6 页 附图 4 页

[54] 发明名称

电压控制双向开关

[57] 摘要

一种电压控制的垂直双向单片开关，参考关于开关的后表面，从低掺杂 N 型半导体基底上形成，其中控制结构包括在前表面侧的第一 P 型阱，在第一 P 型阱中形成有一个 N 型区域，并且还形成形成了 MOS 晶体管的第二 P 型阱，第一 P 型阱和 MOS 晶体管的栅极连接到控制端，所述 N 型区域连接到 MOS 晶体管的主端子，并且 MOS 晶体管的第二主端子连接到开关的后表面电压。



1、一种电压控制的垂直双向单片开关，关于开关的后表面，由低掺杂N型半导体基底形成并且包括控制区域和能量区域，其中在前表面侧上控制区域包括第一P型阱(24)，在第一P型阱(24)中形成了一个N型区域(25)，以及包括形成了MOS晶体管(T3)的第二P型阱(27)，第一P型阱(24)和MOS晶体管的栅极(29)连接到控制端(G)，所述N型区域(25)连接到MOS晶体管的主端子(26)，并且MOS晶体的第二主端子(28)连接到开关的后表面电压。

2、如权利要求1所述开关，其中单片开关环绕有高掺杂P型壁(7)，所述高掺杂P型壁(7)与后表面喷涂金属(M1)相接触，MOS晶体的第二主端子和后表面的电压之间的连接是由将该第二主端子连接到所述壁的上表面的喷涂金属(M7)来保证的。

3、如权利要求1所述开关，其中，一方面是控制端(G)和第一P型阱之间的连接，另一方面是控制端(G)和栅极(29)之间的连接都是通过各自的电阻来保证的，连接在控制端和第一P型阱的一个触点(M5)之间的第一电阻(R2)高，并且连接在控制端和栅极之间的第二电阻(R3)低。

4、如权利要求3所述开关，其中第一电阻具有几百千欧的电阻值，并且第二电阻小于100欧姆。

5、如权利要求1所述开关，包括一个绝缘层(23)，该绝缘层位于后表面侧、在半导体结构和后表面喷涂金属(M1)之间，且其至少延伸到控制区域下并且不延伸到能量区域。

电压控制双向开关

技术领域

本发明涉及双向开关领域，并且更为特别的是涉及以垂直构件的形式制造的双向开关，其中信号施加给控制电极，控制电极被提供给关于构件的后表面的电压，在垂直构件中，构件的后表面经常是均匀金属化的。

背景技术

构件的这种类型已经在 Robert Pezzani 的美国专利 6,034,381 中描述，并且已经转让给现受让人，在此合并所述美国专利作为参考。

图 1A, 1B, 1C 复制美国专利 6,034,381 的图 1A, 1B, 1C。

图 1A 的结构是在轻微掺杂 N 型半导体基底 1 上形成的。此双向开关包括两个反向平行的垂直半导体闸流管 Th1 和 Th2。半导体闸流管 Th1 的阳极相当于在基底的后表面侧形成的 P 型层 2。其阴极相当于在 P 型阱 (well) 4 的前表面上形成的第二传导性类型的区域 3。半导体闸流管 Th2 的阳极相当于在层 2 的前表面侧上形成的 P 型阱 5，并且其阴极相当于在层 2 的后表面侧上形成 N 型区域 6。这种双向开关就是通常所说的阱型，就是其外围由从前表面侧延伸到 P 型后表面层 2 的高掺杂 P 型壁 (wall) 7 形成。涂有喷涂金属 (metallization) M1 的后表面相当于双向开关的第一主端子 A1，并且涂有第二喷涂金属 M2 的区域 3 和 5 的上表面相当于双向开关的第二主端子 A2。

此双向开关的启动结构包括一形成于前表面或上表面侧的 P 型阱 10，其中在 P 型阱 10 中形成有 N 型区域 11。阱 10 的表面用连接到双向开关的栅极端子 G 的喷涂金属 M3 覆盖，并且通过喷涂金属 M4 将表面区域 11 连接到高掺杂 P 型外围壁 7 的上表面。

所示结构的各种构件的符号已经在图 1A 中示出。因此，如所示，上述提及的半导体闸流管 Th1 和 Th2 和晶体管 T1 的基极相当于阱 10 和栅极喷涂金属 G，并且它们的射极相当于区域 11 和喷涂金属 M4 (即，该射极通过阱 7 连接到双向开关的第一主后表面或底面电极 A1)，并且它们的集电极相当于基底 1，更确

切地说，相当于半导体闸流管 Th1 和 Th2 的阳极门区域。

通常地，这样一个双向开关是如此装配的，其通常连接到散热器的后表面连接到地，并且使得其前表面连接到相对于地交替为正和负的电压。

美国专利 6034381 示出了一种控制电极 G 安排在前表面的双向开关结构，并且其中该双向开关通过应用在控制电极 G 上的正偏压信号来启动，其中正偏压信号是相对于后表面电极 A1 的电压而得到的。

图 1 中所述类型的结构已经由已经申请了多项专利的 STMicroelectronics 制造，这些专利均是对于此结构的改进。

然而，此结构具有如下缺点，如作为传统三端双向可控硅开关元件的情况下，其控制是通过输入电流来执行的。现在，用电压源控制开关相对于用电流源控制开关是容易的。

发明内容

因此，本发明的一个目的是提供一种电压控制的双向开关，其中控制是参考后表面电压的。

为了达到这个和其他目的，本发明提供了一种电压控制的垂直双向单片 (monolithic) 开关，相对于开关的后表面，从低掺杂 N 型半导体基底上形成，其中控制结构包括在前表面侧的第一 P 型阱，在第一 P 型阱中形成了一个 N 型区域，并且还包形成了 MOS 晶体管的第二 P 型阱，第一 P 型阱和 MOS 晶体管的栅极连接到控制端，所述 N 型区域连接到 MOS 晶体管的主端子，并且 MOS 晶体管的第二主端子连接到开关的后表面电压。

根据本发明的一个具体实施例，单片集成电路结构环绕有与后表面喷涂金属相接触的高掺杂 P 型壁，MOS 晶体管的第二主端子和后表面的电压之间的连接是由将第二主端子连接到所述壁的上表面的喷涂金属来保证的。

根据本发明的一个具体实施例，一方面是控制端和第一 P 型阱之间的连接，另一方面是控制端和栅极之间的连接都是通过各自的电阻来保证的，其中连接在控制端和第一阱的一个触点之间的第一电阻高，并且连接在控制端和栅极之间的第二电阻低。

根据本发明的一个具体实施例，第一电阻具有几百千欧之类的电阻值并且第二电阻小于 100 欧姆。

根据本发明的一个具体实施例，开关包括一个绝缘层，该绝缘层位于后表面侧、在半导体结构和后表面喷涂金属之间、至少延伸到控制区域下并且不延伸到能量（power）区域。

结合附图，在以下具体实施例的非限定性描述中将具体讨论前述本发明的目的、特征和优点等。

附图说明

图 1A, 1B 和 1C 分别为根据美国专利 6034381 的双向电压控制开关的结构简化的截面视图和等效图。

图 2A 和 2B 分别为根据本发明的双向电压控制开关的结构简化的截面视图和等效图。

图 3A 和 3B 分别为根据本发明的双向开关的第一实施例的俯视图和仰视图。

图 4A 和 4B 分别为根据本发明的双向开关的第二实施例的俯视图和仰视图。

具体实施方式

为了清楚，在不同的图中，已经指定的相同的部件具有相同的附图标记。进一步，照常半导体构件的表示领域中，各种截面视图是非常简化的，并且是不按照比例的。例如在实际实施中，参考图 3 和 4 的俯视图和仰视图。

图 2A 是根据本发明的电压控制双向开关的实施例的简化的截面视图。

在此图中，与那些在相关图 1A 中已经描绘的元件类似的元件具有相同的附图标记。因此，可以在图 2A 中发现，在终端 A1 和 A2 之间，半导体闸流管 Th1 具有位于下面喷涂金属 M1 侧的阳极、且包括区域或层 2-1-4-3，并且半导体闸流管 Th2 具有位于上表面侧的阳极、且包括区域和层部分 5-1-2-6。

在图 2A 中，闸流管 Th1 和闸流管 Th2 的阱 4 和 5 作为相同的阱的部分已经示出。然而，与图 1A 相同的安排是可能的（阱 4 和 5 形成为两部分）。进一步，环绕整个阱 4-5 的可选择的沟道停止环（channel stop ring）21 已经示出。

进一步，实质上位于阱 4 的相反部分的整个下表面外侧的绝缘层 23 出现在喷涂金属 M1 和 P 型层 2 之间的下表面侧。参考图 3B 和 4B 的仰视图，这些层

的布置将更容易理解。此绝缘层的功能是通过带来载荷子 (charge carrier) 来帮助开关的启动, 其中载荷子是在控制信号施加后, 在控制区域产生并传播到能量区域 (power area) (半导体闸流管 Th1 和 Th2) 的。一个 N^+ 型层具有相似的功能。

控制区域包括第一 P 型阱 24, 在其中形成有 N 型区域 25。此后, 该阱和该区域由不同于图 1A 中的阱 10 和区域 11 的附图标记进行指示, 如以下将看到的, 阱 24 的掺杂层和深度优选的是不同于以前已经叙述过的现有技术。喷涂金属 M5 与阱 24 相接触。N 型区域 25 通过喷涂金属 26 连接到在 P 型阱 27 中形成的 MOS 晶体管 T3 的 N^+ 型源极区域 28。MOS 晶体管 T3 包括一个 N^+ 型漏极区域 26, 且其 P 型沟道形成区域的上端具有传导门 (conductive gate) 29。喷涂金属 M7 将区域 28 连接到高掺杂 P 型外围壁 7 以建立与后表面 P 型区域 2 和喷涂金属 M1 之间的接触。栅极端子 G, 优选地通过电阻, 将喷涂金属 M5 和 MOS 晶体管的栅极 29 形成一块, 这些在图 2B 的等效图中已经示出, 并且虽然这些在图 2A 中并没有示出, 但是可以通过集成形式形成的。

如图所示, 阱 27 可以邻近外围壁 7 或者其他的分立的阱, 漏极 28 和该阱的上表面之间的连接通过喷涂金属 M7 确保。进一步, MOS 晶体管 T3 已经完全用示意图示出。此晶体管的任何变化都可以使用。特别地, MOS 晶体管按照惯例具有多单元 (multiple-cell) 结构, 例如, 可以通过使用一种具有两种喷涂金属的结构建立接触来实现。

在图 2B 中示出了双向开关的等效图。如图所示, NPN 晶体管 T2 具有区域 25 作为发射极, 区域 24 作为基极且基底 1 作为集电极。控制端子 G 和晶体管的基极之间的连接通过电阻 R2 来保证, 并且控制端子 G 和 MOS 晶体管 T3 的栅极之间的连接通过电阻 R3 来保证。例如, 电阻 R2 可以具有大约几百千欧的电阻值, 并且电阻 R3 可以具有大约几百欧的电阻值。

接下来是此装置的操作。

无论端子 A2 相对于端子 A1 的偏置如何, 电路都通过施加到端子 G 的正电压来控制。

在正电压半波, 就是说, 当端子 A2 相对于端子 A1 为正电压, 并且当正电压信号施加到端子 G 时, MOS 晶体管 T3 导通并且在二极管 24-25 中电流从喷涂金属 M5 流向喷涂金属 M6, 并且在 MOS 晶体管中流向端子 A1。二极管

24-25 的导通使得电子通过 N⁺ 区域 25 注入。由于电阻 R2 的大电阻值的限制，这些电子的一部分继续流到端子 G。这些电子另外的部分到达基底 1，并且这些电子被由层 4-5 形成的阳极吸引，其中层 4-5 通过喷涂金属 M2 连接到端子 A2。这导致由区域 4-5 的空穴的注入到基底 1 和下部 P 层 2 之间的连接。由于绝缘层 23 的存在，此注入实质上发生在能量区域，并且此导致半导体闸流管 Th2 的导通。

当端子 A2 相对于端子 A1 为负电压时（负电压半波），与此相对的操作发生。接着，正电压施加在端子 G 上以导通 MOS 晶体管 T3，电流在二极管 24-25 中流动。这导致电子注入到基底中。此时，这些电子直接流向连接到正电压端子 A1 的层 2，并且层 2 注入空穴到基底，这将会消除在基底 1 和 P 型阱 4 之间的半导体闸流管 Th1 的阻塞结。

依照本发明的优点，当没有信号施加到端子 G 时，MOS 晶体管 T3 被阻塞，并且没有任何导通电流。因此，当没有栅极信号时，与 MOS 晶体管 T3 串连连接的 NPN 晶体管 T2 的发射极处于悬浮态，并且没有任何手段可以导通，即使由于各种寄生影响电荷被注入到基底，例如，在端子 A2 和 A1 间根据时间的大电流变化的施加（dV/dt）。一方面，这导致可以选择具有高增益的晶体管 T2，另一方面，这导致可以选择两个特别敏感半导体闸流管的装配。可以通过优化阱 24 获得一个具有高增益的晶体管，所以特别地，在发射极和集电极之间的基极（24）的厚度是小的。例如，敏感半导体闸流管可以是由优化布局和发射极短路的小密度而产生的。这导致晶体管 T2 可以被非常小的电流触发，并且具有高阻值的电阻 R2 可以被串连在其基极。因此，在随后的控制和操作中，一个非常小电流被注入到晶体管 T2 的基极。这导致了其实际上是电压控制，而不再是现有技术的电流控制。

本发明的实施例的两个更具体的实例在图 3A、3B 的俯视图和仰视图和图 4A 和 4B 的俯视图和仰视图中分别描绘。在这些俯视图和仰视图中，喷涂金属已经被删除，但是可以理解怎样从图 2A 的简化的截面视图和从图 2B 的等效图中布置它们。

在图 3A 和 3B 的实施例中，如在图 2A 的简化的截面视图中，P 型阱 4 和 5 形成同一个阱。可以理解的是，MOS 晶体管 T3 的沟道区域被布置在 N⁺ 型区域 26、28 的相对的部分。

例如图 4A 和 4B, 两个半导体闸流管 Th1 和 Th2 被分别布置到所述结构的任一侧。因此, 阱 4 和 5 是不同的, 并且绝缘壁 7 包括分隔两个结构的中间部分。相对于绝缘壁的中间部分, 两个控制区域被对称地布置, 实际上每个具有相同的结构, 此结构如已经在前面示出和所述的。

当然, 图 3 和 4 仅仅示出了本发明的实施例的确定特殊的实例。根据相应于图 2B 中所叙述的电路的单片集成电路形成的本发明的思想, 许多其他实际上的具体实施例可以由那些熟悉关于各种层的布局的技术的技术人员想到。

本发明可能具有不同的变形、改善和改进, 对于这些, 那些熟悉本领域的技术人员可以容易地想到。这些变形、改善和改进均是本发明公开的一部分, 并且这些变形、改善和改进均是在本发明的精神和范围内的。因此, 前述仅仅是作为实例并且不限于此。本发明仅限于在下述权利要求和与此相等的所限定的范围内。

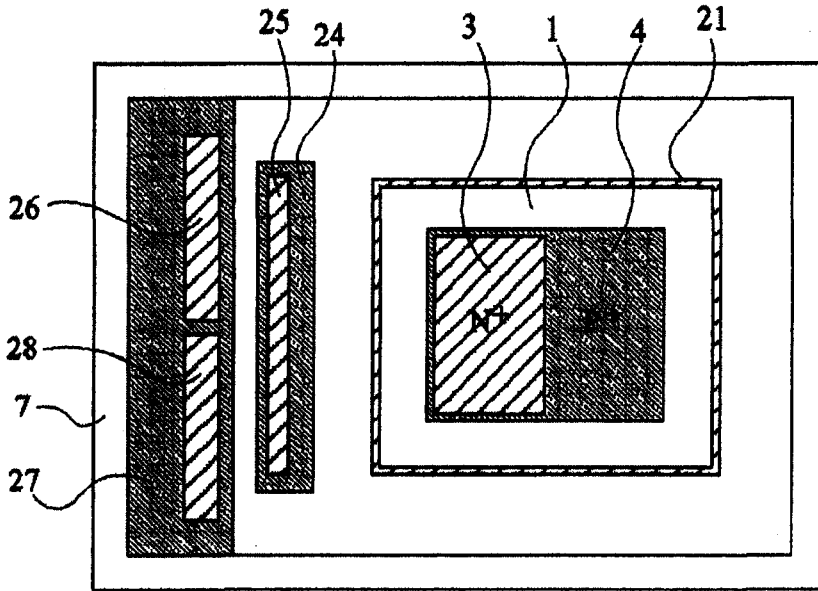


图 3A

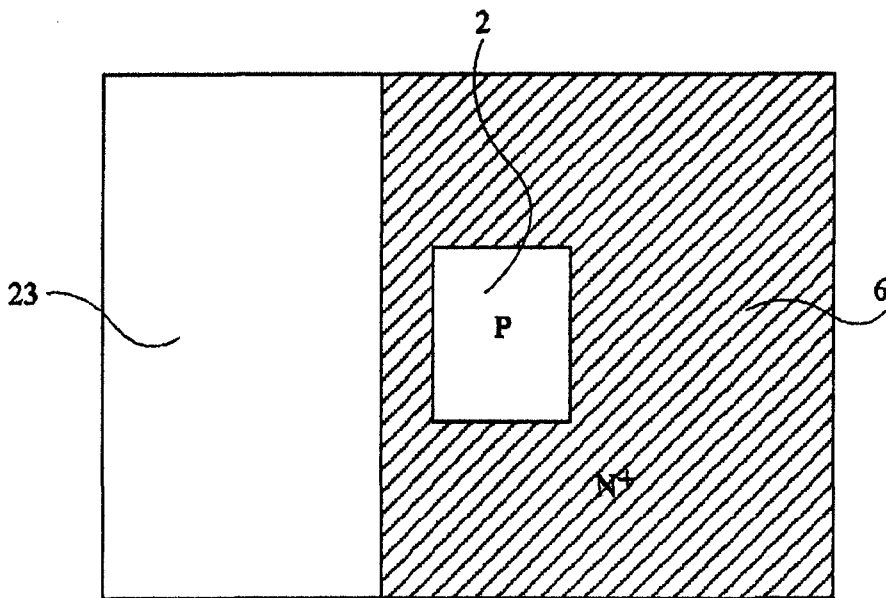


图 3B

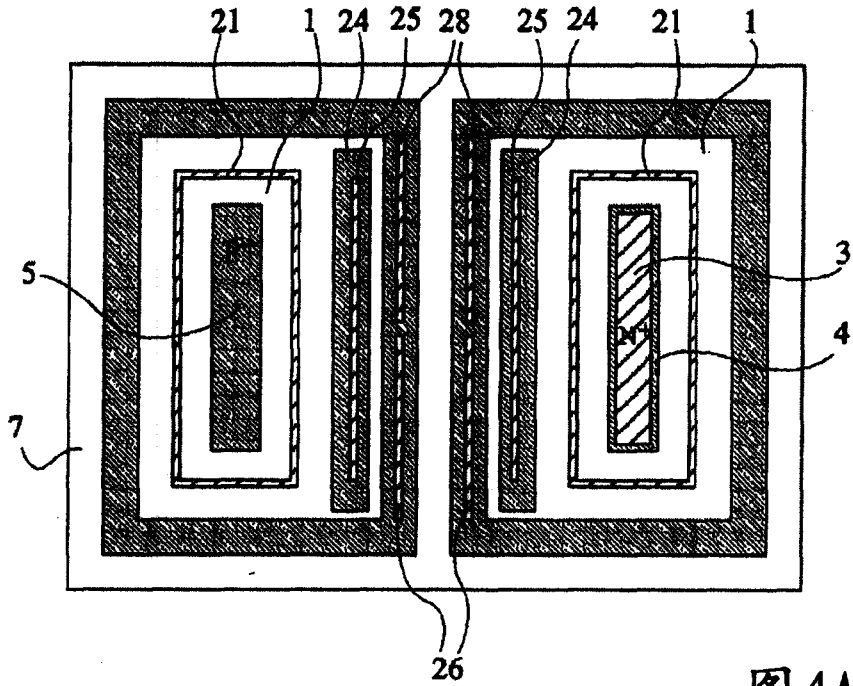


图 4A

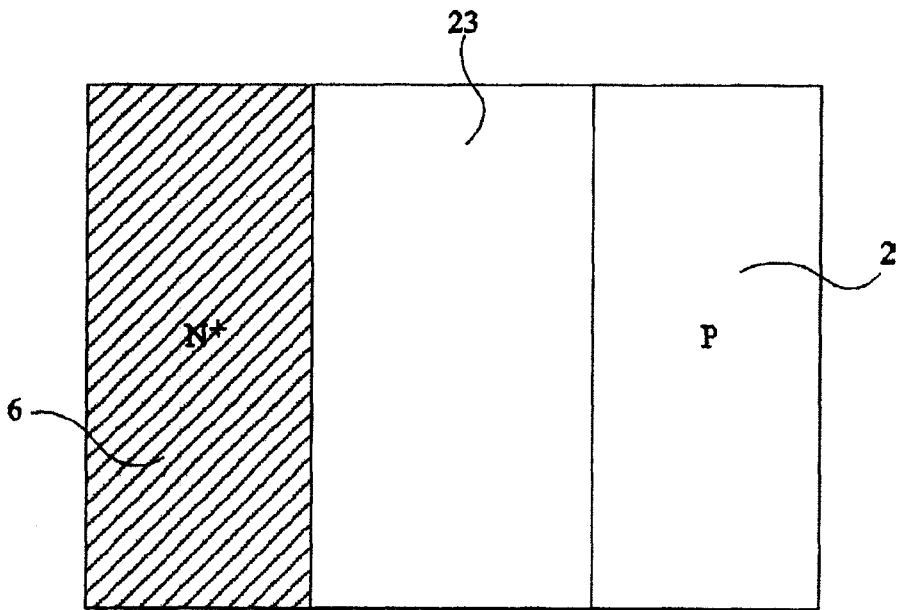


图 4B