

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97122489

※ 申請日期： 97.6.17

※ I P C 分類：

H01L 23/492 (2006.01)

H01L 21/60 (2006.01)

一、發明名稱：(中文/英文)

半導體裝置及其製法

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

聯測科技股份有限公司

代表人：(中文/英文) 陳致遠 / CHEN, CHARLES

住居所或營業所地址：(中文/英文)

新竹市科學工業園區力行三路2號

國 籍：(中文/英文) 中華民國

三、發明人：(共 1 人)

姓 名：(中文/英文)

蔡憲聰 / TSAI, SHIANN-TSONG

國 籍：(中文/英文) 中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實
發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☒ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

申請日：97 年 3 月 28 日 申請案號：97111224

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種半導體裝置及其製法，更詳而言之，係有關於一種覆晶式半導體裝置及其製法。

【先前技術】

半導體裝置係應用在通訊、網路、電腦、家電製品、事務機器、相機、甚至遊戲機器等，從產業用機器到週遭工具、攜帶式機器各種領域，其需求正急遽地成長。隨著其急速成長之需求，除要求半導體裝置之小型化、多接腳（pin）化、薄型化之外，另一方卻無法停止為了小型化、多接腳化、薄型化而需抑制功能惡化或成本變高，故更強烈期望要更高性能化與低成本化。

為了達成上述小型化、薄型化、多接腳化之目的，係將基板與晶片連接方式從藉由習知之金細線之打線接合（wire bonding）型，開發出一種不需要金細線之覆晶型半導體裝置，此乃成為現在的半導體裝置之主流。

如第 1 圖所示，係於晶片 200 之晶片墊 201 上形成金屬凸塊 210，以將基板 100 之鐳墊 101 與該晶片 200 之晶片墊 201 藉由該金屬凸塊 210 以熱熔或壓合方式電性連接。而習知線路圖案化製程形成鐳墊時，可分為乾式蝕刻法及濕式蝕刻法，由於乾式蝕刻法雖可確保鐳墊尺寸之精確度，但乾式蝕刻法所耗費之時間成本太大，顯然亦不敷所需。因此，於習知線路圖案化製程中大多係採用成本低廉且製程快速之濕式蝕刻法。

濕式蝕刻法主要係採用一強酸或強鹼蝕刻液(Etchant)之擴散效應(Diffusion)與待蝕刻之金屬層之表面分子行化學反應，以完成蝕刻移除；然而，由於濕式蝕刻為一等向性(Isotropic)蝕刻，因此在蝕刻作業中該金屬層上表面因與蝕刻液長時間接觸而使所形成之線路剖面上表面嚴重蝕刻變形，如此後續在該基板上接置半導體晶片，如第 2 圖所示，於該鐳墊 101 與該晶片墊 201 壓接時，該金屬凸塊 210 易因按壓而成為扁平狀，降低該鐳墊 101 與該晶片墊 201 間之接合度；相對地，如欲加速蝕刻速率，減少金屬層上表面因與蝕刻液之接觸時間接觸，即須降低該金屬層厚度，然而，如此將導致線路易發生剝離等信賴性問題，反而增加製程困難度。

因此，如何提出一種具良好電性連接之鐳墊的基板，可克服先前技術之種種缺失，以進行半導體晶片封裝製程，實已成為目前亟待克服之難題。

【發明內容】

鑑於上述習知技術之種種缺點，本發明之一目的在於提供一種改善習知濕式蝕刻線路缺失之半導體裝置及其製法。

本發明之另一目的在於提供一種避免乾式蝕刻法所造成之耗費成本及蝕刻選擇性不佳等問題之半導體裝置及其製法。

本發明之再一目的在於提供一種可提升製程信賴性之半導體裝置及其製法。

本發明之又一目的在於提供一種可提升基板與晶片之接合度之半導體裝置及其製法。

為達上述及其他目的，本發明揭露一種半導體裝置裝置及其製法，該製法包括：提供一在表面形成有連接凸塊電性連接內部電路之半導體晶片、以及濕蝕刻表面之導電性金屬層以形成鐳墊供電性連接該連接凸塊之基板；將前述半導體晶片翻轉，使前述連接凸塊與前述鐳墊彼此對應；以及壓合該基板與該半導體晶片，且壓合該連接凸塊與該鐳墊之溫度係小於該鐳墊及該連接凸塊之熔點，使前述鐳墊係嵌合至前述連接凸塊之內。

於一實施態樣中，該製法係包括：提供一核心板，且以濕式蝕刻方式於該核心板之表面形成複數鐳墊；以及提供一半導體晶片，該半導體晶片之作用表面上係具有複數連接凸塊，並將該半導體晶片與該基板以壓合方式令該連接凸塊與該鐳墊互相嵌合而電性連接，且壓合該連接凸塊與該鐳墊之溫度係小於該鐳墊及該連接凸塊之熔點。

於另一實施態樣中，半導體裝置之製法可包括提供一核心板，且於該核心板之表面形成金屬層；於該金屬層上形成一光阻層，且令該光阻層形成有複數開口，以外露部分該金屬層；利用蝕刻液移除外露出該開口之金屬層，並移除該光阻層，以於該核心板之表面形成複數鐳墊，且該鐳墊之頂面的截面寬度小於該鐳墊之底面的截面寬度，以形成基板結構；以及提供一半導體晶片，該半導體晶片之作用表面上係具有複數連接凸塊，且該連接凸塊之尺寸係

大於該鐳墊之尺寸，以供該半導體晶片與該基板藉由該連接凸塊與該鐳墊以壓合方式使其互相嵌合而電性連接，且壓合該連接凸塊與該鐳墊間之溫度係小於該鐳墊及該連接凸塊之熔點。

再，本發明揭露一種半導體裝置，該半導體裝置包括表面具有連接凸塊與內部電路電性連接之半導體晶片以及表面具有鐳墊以電性連接該連接凸塊之基板，該半導體晶片與該基板係藉由該連接凸塊與該鐳墊間之壓合而電性連接，其特徵在於：該鐳墊係藉由將較前述連接凸塊為硬質之導電性金屬予以濕蝕刻而形成於前述基板上，該連接鐳墊係嵌合至該連接凸塊之內，且該連接凸塊與該鐳墊之壓合溫度係小於該鐳墊及該連接凸塊之熔點。

於一實施態樣中，該鐳墊之頂面的截面寬度小於該鐳墊之底面的截面寬度，且該連接凸塊之尺寸係大於該基板鐳墊之尺寸。具體而言，該連接凸塊具有第一接觸端，該鐳墊具有於壓合該基板與該半導體晶片之步驟中對應連接該第一接觸端之第二接觸端，且該第一接觸端之寬度大於該第二接觸端之寬度。

因此，本發明之半導體裝置及其製法係於基板表面以蝕刻方式形成頂面截面寬度小於底面截面寬度之鐳墊，同時提供一具有連接凸塊之半導體晶片，該連接凸塊之尺寸係大於該基板之鐳墊之尺寸，且該連接凸塊之材質硬度小於該鐳墊之材質硬度，以供該半導體晶片與該基板藉由該連接凸塊與該鐳墊以壓合方式使其互相嵌合而電性連

接，藉由該鐳墊與該連接凸塊之嵌合結構，以減少該基板與該半導體晶片間之應力，增加該鐳墊與該連接凸塊之接合強度，以及提升製程之信賴性。

再者，本發明復可將傳統濕式蝕刻之缺點轉換成本案之優點，直接利用較厚之金屬層即可進行濕式蝕刻作業形成適合覆晶半導體晶片接合之具細線路且高信賴性之基板，避免使用薄金屬層進行濕式蝕刻製程所造成信賴性不佳，或因使用乾式蝕刻之高成本及蝕刻選擇性不佳等問題。

【實施方式】

以下係藉由特定的具體實例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點與功效。

首先，應了解的是，本發明之製法係提供一在表面形成有連接凸塊電性連接內部電路之半導體晶片、以及濕蝕刻表面之導電性金屬層以形成鐳墊供電性連接該連接凸塊之基板；將前述半導體晶片翻轉，使前述連接凸塊與前述鐳墊彼此對應；以及壓合該基板與該半導體晶片，且壓合該連接凸塊與該鐳墊之溫度係小於該鐳墊及該連接凸塊之熔點，使前述鐳墊係嵌合至前述連接凸塊之內。再而，本發明之半導體裝置包括表面具有連接凸塊與內部電路電性連接之半導體晶片以及表面具有鐳墊以電性連接該連接凸塊之基板，該半導體晶片與該基板係藉由該連接凸塊與該鐳墊間之壓合而電性連接，其特徵在於：該鐳墊

係藉由將較前述連接凸塊為硬質之導電性金屬予以濕蝕刻而形成於前述基板上，該連接鐸墊係嵌合至該連接凸塊之內，且該連接凸塊與該鐸墊之壓合溫度係小於該鐸墊及該連接凸塊之熔點。是以，下列各實施例僅為例示性說明，而非用以限制本發明。

請參閱第 3A 至 3F 圖，係為本發明之半導體裝置一實施例之製法示意圖。

如第 3A 至 3B 圖所示，提供一核心板 100，並於該核心板 100 之表面形成一材料可為銅、鎳或鎳銅合金等金屬材料之金屬層 101。接著，於該金屬層 101 上形成一光阻層 102，且對該光阻層 102 進行曝光、顯影等圖案化製程，以形成複數外露出部分金屬層 101 之開口 103。

如第 3C 及 3D 圖所示，選擇一可蝕刻該金屬層 101 材料之酸性溶液或鹼性溶液等蝕刻液，以移除外露出該開口 103 之金屬層 101，藉以於該核心板 100 上形成複數圖案化之鐸墊 110 及線路層 120，當然亦可僅於該核心板 100 上形成鐸墊 110，以製得後續供接置半導體晶片之封裝基板 100'，亦即，藉由蝕刻液之擴散效應(Diffusion)及該開口 103 所外露之金屬層 101 之表面分子行化學反應以完成蝕刻移除。

如第 3E 至 3F 圖所示，由於該蝕刻液具有擴散效應，當該外露之金屬層 101 藉蝕刻液蝕刻移除時，在蝕刻過程中，外露出光阻層開孔 103 之金屬層 101 與該光阻層 102 之接觸面 101a 長時間受蝕刻液蝕刻，該接觸面 101a 受蝕

刻作用之影響較金屬層 101 其它部分為嚴重，因此，當蝕刻作業完成後移除光阻層 102 時，使該些鐳墊 110 及該線路層 120 之截面形成凸出面形狀，即令該鐳墊 110 及該線路層 120 之頂面 111 的截面寬度即會小於其底面 112 的截面寬度。

如第 3G 圖所示，提供一半導體晶片 200，且該半導體晶片 200 之作用表面上具有複數晶片墊(圖中未示)，並於該半導體晶片 200 之晶片墊上形成金屬凸塊 210 作為連接凸塊。於本實施例中，該金屬凸塊 210 係可選自材質硬度係小於該鐳墊 110 之材質硬度之材料所構成，如鐳錫或金等金屬材料，該金屬凸塊 210 尺寸係大於該基板 100' 之鐳墊 110 頂面尺寸；更詳而言之，本實施例中作為該連接凸塊之金屬凸塊 210 具有第一接觸端 2101，該鐳墊 110 具有對應連接該第一接觸端 2101 之第二接觸端 1101，且該第一接觸端 2101 之寬度大於該第二接觸端 1101 之寬度。

換言之，於其他實施例中，該鐳墊 110 與該金屬凸塊 210 在進行壓合時相對連接之接觸表面(可為平行或不平行之表面)可具有不同尺寸，只要該第一接觸端 2101 之寬度大於該第二接觸端 1101 之寬度即可。同時，雖本實施例之連接凸塊係為該金屬凸塊 210，於其他實施例中亦改變該連接凸塊之材質，而非侷限於此。

接著，將前述半導體晶片 200 翻轉，使前述作為連接凸塊之金屬凸塊 210 與前述鐳墊 110 彼此對應。於本實施

例甲，係透過覆晶方式將具有該金屬凸塊 210 之半導體晶片 200 藉由壓合、熱壓合、或熱音波壓合(thermal sonic compression)等製程與具有該鐳墊 110 之基板 100'壓合連接，令該基板 100'與該半導體晶片 200 電性連接。

由於該金屬凸塊 210 的尺寸大於該鐳墊 110 的尺寸，且該金屬凸塊 210 之材質硬度則小於該鐳墊 110 之材質硬度，俾使該半導體晶片 200 與該基板 100'以壓合方式互相嵌合而電性連接，該鐳墊 110 與該金屬凸塊 210 形成一相對之凹凸結構，藉以增加該鐳墊 110 與該金屬凸塊 210 之接合強度，同時減少該基板 100'與該半導體晶片 200 間之應力，以提升後續半導體裝置之產品信賴性。

於本實施例中，該金屬凸塊 210 與該鐳墊 110 間之壓合溫度必須小於該鐳墊及該金屬凸塊之熔點，例如鐳錫之熔點為 183°C ，金之熔點為 1063°C ，銅之熔點為 1083°C ，而鎳之熔點為 1453°C ，鎳銅合金之熔點為 1083 至 1455°C （視鎳銅之比例而定），即本實施例中壓合溫度之範圍約於 50 度至 180 度之間；但，當使用不同之金屬凸塊 210 與鐳墊 110 時，所屬技術領域中具有通常知識者應知前述範圍亦隨之改變，只要該金屬凸塊 210 與該鐳墊 110 間之壓合溫度小於該鐳墊及該金屬凸塊之熔點即可，而有關壓合時之壓力與時間控制均為習知，於此不再贅述。

再者，須注意的是，該金屬凸塊 210 材質硬度與該鐳墊 110 之材質硬度並不限於上述之實施態樣，該金屬凸塊 210 之材質硬度亦可大於該鐳墊 110 之材質硬度，使該金

屬凸塊 210 可嵌合於該鐳墊 110 內。此時，該金屬凸塊 210 的尺寸小於該鐳墊 110 的尺寸，而且不受限於本實施例中該鐳墊 110 之頂面的截面寬度小於該鐳墊 110 之底面的截面寬度、以及該金屬凸塊 210 之尺寸與材質硬度係大於該鐳墊 110 之尺寸與材質硬度的限制。

另外，於該半導體晶片 200 與該基板 100' 間復可形成覆晶底面填膠材料 (underfill) 220，以保護該金屬凸塊 210，並增加該半導體晶片 200 及該基板間之機械接合強度。

復請參閱第 4A 至 4C 圖，係顯示本發明之變化例，該鐳墊 110 與該金屬凸塊 210 在進行壓合時相對連接之接觸表面可為平行之表面（如第 4B 及第 4C 圖所示）或不平行之表面（如第 4A 圖所示）且具有不同尺寸，只要該第一接觸端 2101 之寬度大於該第二接觸端 1101 之寬度即可。在此須注意的是，該鐳墊 110 或該線路層 120 之形狀並不限於前述實施例所示的錐形之形狀，亦得透過蝕刻液之選擇及蝕刻時間之控制等條件而形成例如為三角形（如第 4A 圖所示，僅顯示該鐳墊 110 之形狀）、梯形（如第 4B 圖所示，僅顯示該鐳墊 110 之形狀）或彈頭形（如第 4C 圖所示，僅顯示該鐳墊 110 之形狀）等其頂面截面寬度小於其底面截面寬度之形狀。

透過前述製法，本實施例亦揭露一半導體裝置，該半導體裝置包括：基板 100'，其表面係具有複數以濕式蝕刻方式形成之鐳墊 110；以及半導體晶片 200，該半導體

晶片 200 之作用表面上係具有複數金屬凸塊 210，以供該半導體晶片 200 與該基板 100' 藉由該金屬凸塊 210 與該鐳墊 110 以壓合方式使其互相嵌合而電性連接，且該金屬凸塊 210 與該鐳墊 110 間之壓合溫度係小於該鐳墊 110 及該金屬凸塊 210 之熔點。另外，本實施例中該鐳墊 110 之頂面的截面寬度小於該鐳墊 110 之底面的截面寬度，但所屬技術領域中具有通常知識者可理解，只要該第一接觸端 2101 之寬度大於該第二接觸端 1101 之寬度即可。

因此，本發明之半導體裝置及其製法係可利用傳統濕式蝕刻方式於基板表面形成凸出面形狀，其頂面截面寬度小於其底面截面寬度之鐳墊，再將具有該鐳墊之基板壓合連接於具有連接凸塊之半導體晶片，該連接凸塊可為金屬凸塊。當該連接凸塊係為金屬凸塊之際，該金屬凸塊之尺寸係大於該基板之鐳墊之尺寸，且該金屬凸塊之材質硬度小於該鐳墊之材質硬度，以供該半導體晶片與該基板藉由該金屬凸塊與該鐳墊以壓合方式使其互相嵌合而電性連接，且該金屬凸塊與該鐳墊間之壓合溫度係小於該鐳墊及該金屬凸塊之熔點。故，相較於習知技術，本發明可藉由嵌合結構減少該基板與該半導體晶片間之應力，以增加該鐳墊與該金屬凸塊之接合強度，進而提升後續半導體裝置之產品信賴性。

再者，本發明復可將傳統濕式蝕刻之缺點轉換成本案之優點，直接利用較厚之金屬層即可進行濕式蝕刻作業形成適合覆晶半導體晶片接合之具細線路且高信賴性之基

板，避免使用薄金屬層進行濕式蝕刻製程所造成信賴性不佳，或使用乾式蝕刻之高成本及蝕刻選擇性不佳等問題。

上述實施例僅例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修飾與改變。因此，本發明之權利保護範圍，應如後述之申請專利範圍所列。

【圖式簡單說明】

第 1 及第 2 圖係為習知半導體裝置之示意圖；

第 3A 至 3G 圖係為本發明之半導體裝置之製法之剖面示意圖；以及

第 4A 至 4C 圖係為本發明之變化例之示意圖。

【主要元件符號說明】

100	核心板
100'	基板
101	金屬層
101a	接觸端邊
102	光阻層
103	開口
110	鐳墊
1101	第二接觸端
111	頂面
112	底面
120	線路層

200941672

200 半導體晶片

210 金屬凸塊

2101 第一接觸端

220 覆晶底面填膠

五、中文發明摘要：

一種半導體裝置及其製法，主要係以濕式蝕刻方式於基板表面形成鐳墊，同時翻轉作用表面形成有複數連接凸塊之半導體晶片，藉由該連接凸塊對應接置於該基板之鐳墊上，其中壓合該連接凸塊與該鐳墊之溫度係小於該鐳墊及該連接凸塊之熔點，以供該半導體晶片與該基板藉由該連接凸塊與該鐳墊以壓合方式使其互相嵌合而電性連接，以增加該鐳墊與該連接凸塊之接合強度及提升製程之信賴性。

六、英文發明摘要：無。

十、申請專利範圍：

1. 一種半導體裝置，包括表面具有連接凸塊與內部電路電性連接之半導體晶片以及表面具有鐳墊以電性連接該連接凸塊之基板，該半導體晶片與該基板係藉由該連接凸塊與該鐳墊間之壓合而電性連接，其特徵在於：該鐳墊係藉由將較前述連接凸塊為硬質之導電性金屬予以濕蝕刻而形成於前述基板上，該連接鐳墊係嵌合至該連接凸塊之內，且該連接凸塊與該鐳墊之壓合溫度係小於該鐳墊及該連接凸塊之熔點。
2. 如申請專利範圍第 1 項之半導體裝置，其中，該鐳墊之截面形狀係為凸出面形狀。
3. 如申請專利範圍第 2 項之半導體裝置，其中，該鐳墊之頂面的截面寬度小於該鐳墊之底面的截面寬度。
4. 如申請專利範圍第 2 項之半導體裝置，其中，該鐳墊之截面形狀係為錐形、梯形、三角形及彈頭形之其中之一者。
5. 如申請專利範圍第 1 項之半導體裝置，其中，該連接凸塊具有第一接觸端，該鐳墊具有對應連接該第一接觸端之第二接觸端，且該第一接觸端之寬度大於該第二接觸端之寬度。
6. 如申請專利範圍第 1 項之半導體裝置，其中，該連接凸塊為金屬凸塊，該金屬凸塊之材料係選自鐳錫及金之其中之一者。
7. 如申請專利範圍第 1 項之半導體裝置，其中，該鐳墊

之材料係選自銅、鎳及鎳銅合金之其中一者。

8. 如申請專利範圍第 1 項之半導體裝置，其中，該基板復包括有以濕式蝕刻方式形成於該基板表面上之複數線路層。
9. 如申請專利範圍第 8 項之半導體裝置，其中，該些線路層之頂面的截面寬度小於該線路層之底面的截面寬度。
10. 如申請專利範圍第 8 項之半導體裝置，其中，該些線路層之截面形狀係為錐形、梯形、三角形及彈頭形之其中一者。
11. 如申請專利範圍第 1 項之半導體裝置，其中，該半導體晶片與該基板間復形成有覆晶底面填膠材料。
12. 一種半導體裝置之製法，係包括：

提供一在表面形成有連接凸塊電性連接內部電路之半導體晶片、以及濕蝕刻表面之導電性金屬層以形成鐸墊供電性連接該連接凸塊之基板；

將前述半導體晶片翻轉，使前述連接凸塊與前述鐸墊彼此對應；以及

壓合該基板與該半導體晶片，且壓合該連接凸塊與該鐸墊之溫度係小於該鐸墊及該連接凸塊之熔點，使前述鐸墊係嵌合至前述連接凸塊之內。

13. 如申請專利範圍第 12 項之半導體裝置之製法，係包括提供一核心板，且以濕式蝕刻方式於該核心板之表面形成複數鐸墊，以製得一基板。

14. 如甲請專利範圍第 12 項之半導體裝置之製法，其中，該鐳墊之截面形狀係為凸出面形狀。
15. 如申請專利範圍第 12 項之半導體裝置之製法，其中，該鐳墊之頂面的截面寬度小於該鐳墊之底面的截面寬度。
16. 如申請專利範圍第 12 項之半導體裝置之製法，其中，該鐳墊之截面形狀係為錐形、梯形、三角形及彈頭形之其中之一者。
17. 如申請專利範圍第 12 項之半導體裝置之製法，其中，該連接凸塊具有第一接觸端，該鐳墊具有於壓合該基板與該半導體晶片之步驟中對應連接該第一接觸端之第二接觸端，且該第一接觸端之寬度大於該第二接觸端之寬度。
18. 如申請專利範圍第 12 項之半導體裝置之製法，其中，該基板復包括以濕式蝕刻方式形成於該基板表面上之複數線路層。
19. 如申請專利範圍第 18 項之半導體裝置之製法，其中，該些線路層之頂面的截面寬度小於該線路層之底面的截面寬度。
20. 如申請專利範圍第 18 項之半導體裝置之製法，其中，該些線路層之截面形狀係為錐形、梯形、三角形及彈頭形之其中之一者。
21. 如申請專利範圍第 12 項之半導體裝置之製法，其中，該半導體晶片之連接凸塊與該基板之鐳墊間之壓合

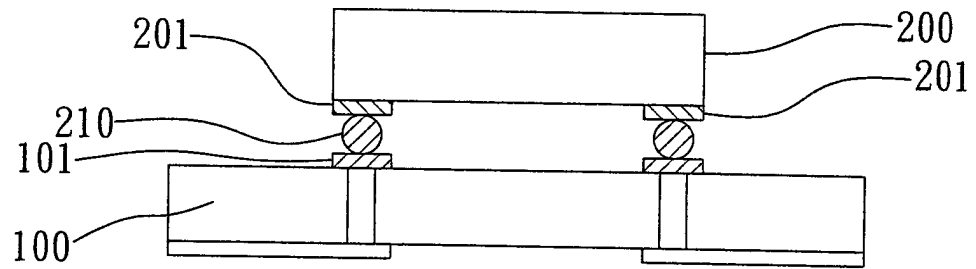
方式係藉由熱壓合及熱音波壓合之其中一方式連接。

22. 如申請專利範圍第 12 項之半導體裝置之製法，其中，壓合該連接凸塊與該鐳墊間之溫度係於 50 度至 180 度之範圍內。
23. 如申請專利範圍第 12 項之半導體裝置之製法，其中，該連接凸塊之材質硬度係小於該基板之鐳墊之材質硬度。
24. 如申請專利範圍第 23 項之半導體裝置之製法，其中，該連接凸塊為金屬凸塊，該金屬凸塊之材料係選自鐳、錫及金之其中一者。
25. 如申請專利範圍第 23 項之半導體裝置，其中，該鐳墊之材料係選自銅、鎳及鎳銅合金之其中一者。
26. 如申請專利範圍第 12 項之半導體裝置，其中，該半導體晶片與該基板間復形成有覆晶底面填膠材料。
27. 如申請專利範圍第 12 項之半導體裝置之製法，係包括：

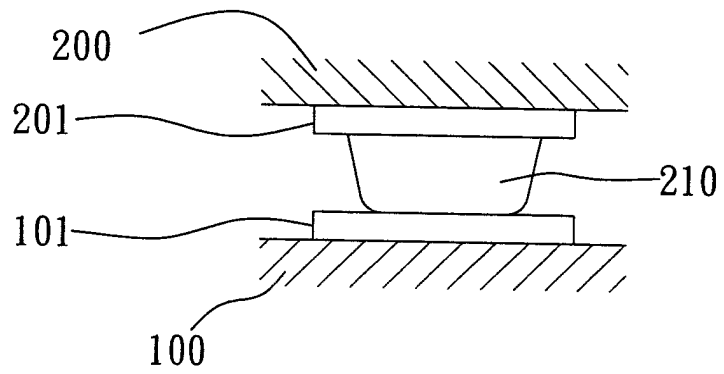
提供一核心板，且於該核心板之表面形成金屬層；

於該金屬層上形成一光阻層，且令該光阻層形成有複數開口，以外露部分該金屬層；以及

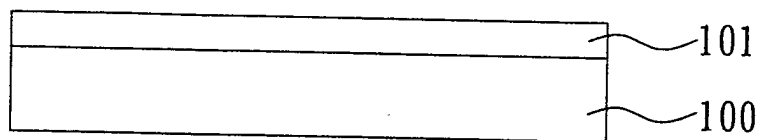
利用蝕刻液移除外露出該開口之金屬層，並移除該光阻層，以於該核心板之表面形成複數鐳墊。
28. 如申請專利範圍第 27 項之半導體裝置之製法，其中，該鐳墊之頂面的截面寬度小於該鐳墊之底面的截面寬度。



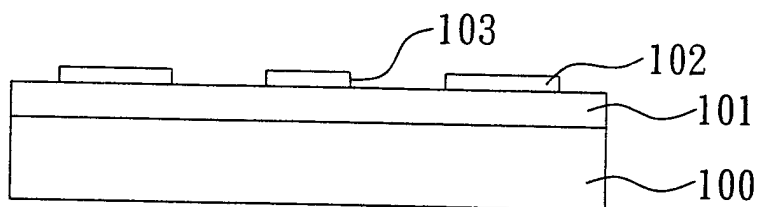
第 1 圖



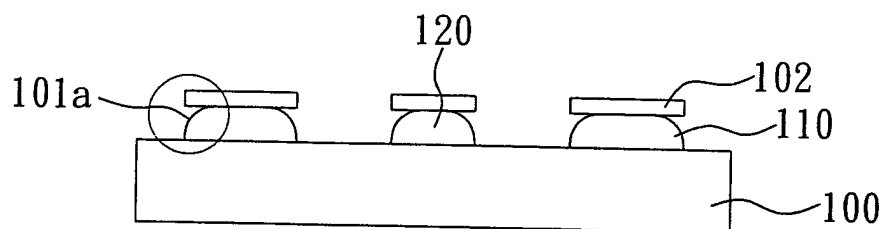
第 2 圖



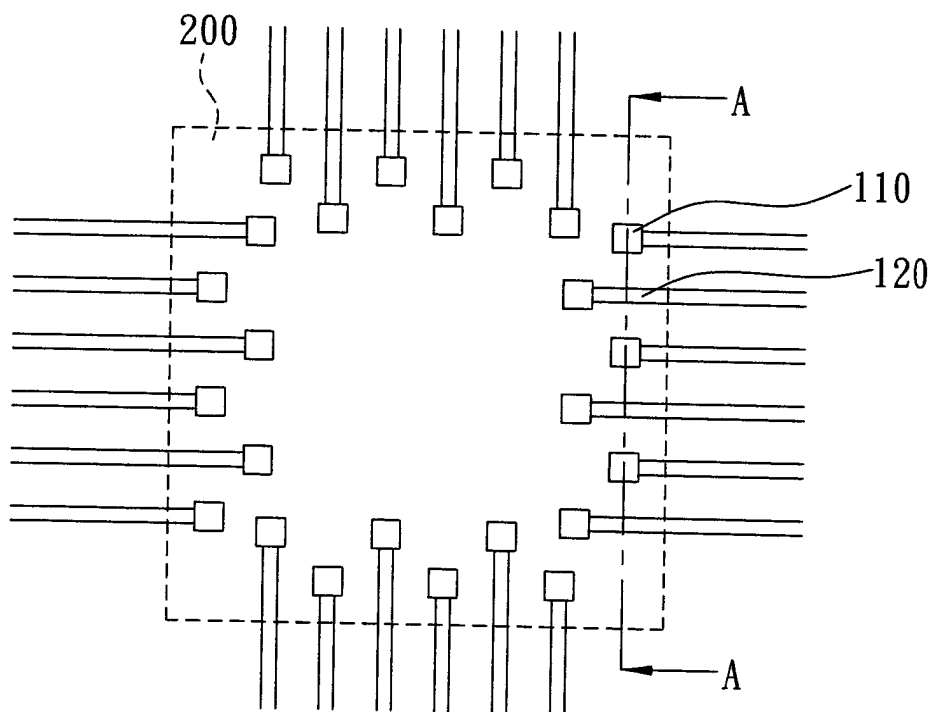
第 3A 圖



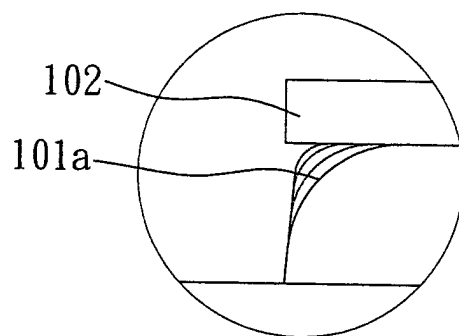
第 3B 圖



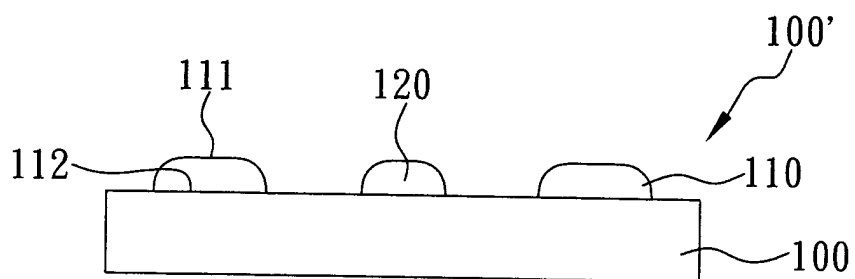
第 3C 圖



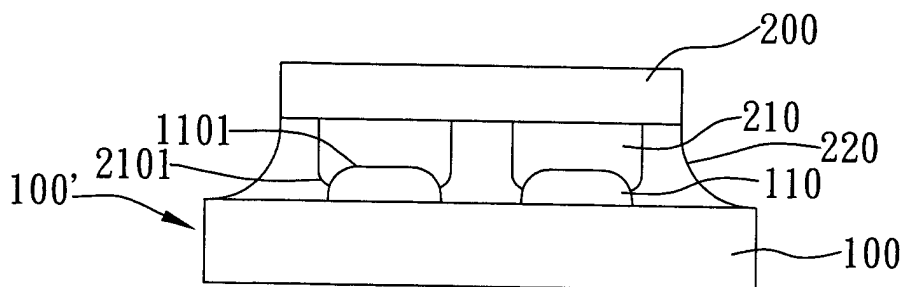
第 3D 圖



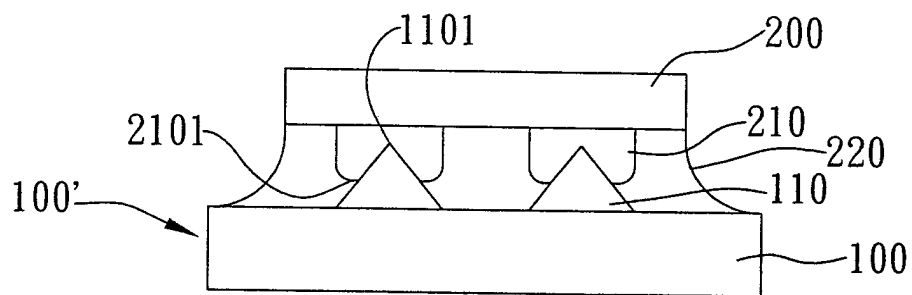
第 3E 圖



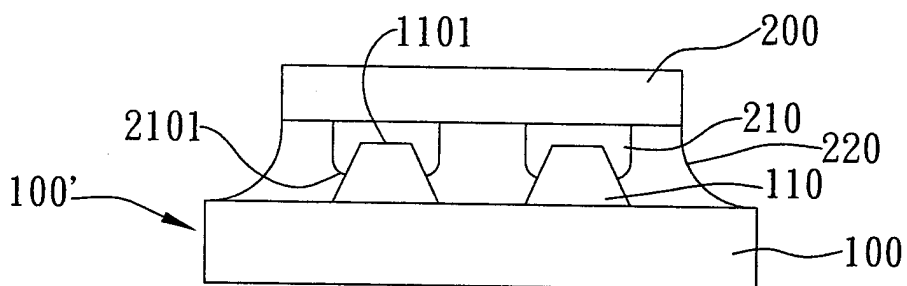
第 3F 圖



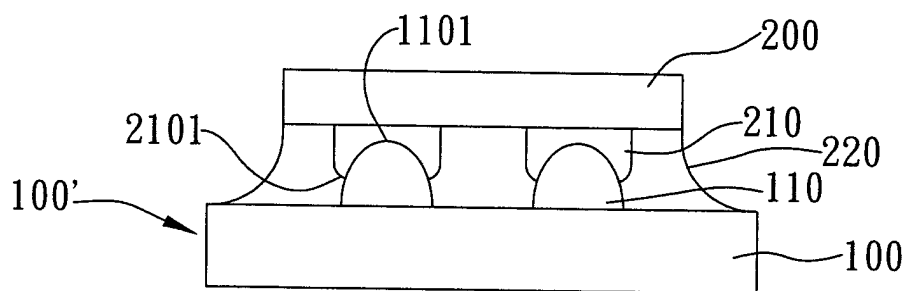
第 3G 圖



第 4A 圖



第 4B 圖



第 4C 圖

七、指定代表圖：

(一)本案指定代表圖為：第 (3G) 圖。

(二)本代表圖之元件代表符號簡單說明：

100	核心板
100'	基板
110	鉑墊
1101	第二接觸端
200	半導體晶片
210	金屬凸塊
2101	第一接觸端
220	覆晶底面填膠

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無。