

(此處由本局於收
文時黏貼條碼)

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97/14771

※申請日期：97.4.23

※IPC 分類：H01L 33/00
H01S 5/02 (2006.01)
(2006.01)

一、發明名稱：(中文/英文)

光電半導體主體及製造該光電半導體主體之方法

OPTOELECTRONIC SEMICONDUCTOR BODY AND METHOD FOR PRODUCING THE
SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

歐司朗光電半導體公司 / OSRAM Opto Semiconductors GmbH

代表人：(中文/英文)(簽章)

1. 美樂 露迪葛 / MUELLER, RUEDIGER

2. 林斯葛瓦德 喬瑟夫 / RINGSGWANDL, JOSEF

住居所或營業所地址：(中文/英文)

德國·瑞吉史巴格 93055·藍尼拉托比 4 號

Leibnizstraße 4, 93055 Regensburg, Germany

國籍：(中文/英文) 德國/GERMANY

三、發明人：(共 4 人)

姓名：(中文/英文)

1. 依哥 卡爾 / ENGL, KARL

2. 哈佩爾 路特 / HOPPEL, LUTZ

3. 羅德 派翠克 / RODE, PATRICK

4. 沙貝絲爾 馬提亞 / SABATHIL, MATTHIAS

國籍：(中文/英文) 1. 至 4. 德國/GERMANY

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 德國 2007 年 4 月 26 日 102007019773.1 （主張優先權）

2. 德國 2007 年 5 月 16 日 102007022947.1 （主張優先權）

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明明確提出一種光電半導體主體，包括具有主動層適合用來產生電磁輻射之半導體層序列，以及第一和第二電性連接層，其中，該半導體主體被設置成從前端發射電磁輻射，該第一和第二電性連接層被配置在相對於該前端之後端，並且藉由分離層之方式而彼此電性絕緣，該第一電性連接層、該第二電性連接層和該分離層側面重疊而該第二電性連接層之部分區域從該後端延伸穿過主動層中之突破部於該前端方向。再者，本發明明確說明一種製造此種光電半導體主體之方法。

六、英文發明摘要：

An optoelectronic semiconductor body is specified comprising a semiconductor layer sequence which has an active layer suitable for generating electromagnetic radiation, and a first and a second electrical connecting layer, wherein the semiconductor body is provided for emitting electromagnetic radiation from a front side, the first and the second electrical connecting layer are arranged at a rear side opposite the front side and are electrically insulated from one another by means of a separating layer, the first electrical connecting layer, the second electrical connecting layer and the separating layer laterally overlap and a partial region of the second electrical connecting layer extends from the rear side through a breakthrough in the active layer in the direction of the front side. Furthermore, a method for producing such an optoelectronic semiconductor body is specified.

七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

- | | | |
|-----|----------------|------------|
| 2 | 半導體層序列(半導體層堆疊) | |
| 3 | 凹部(突破部) | |
| 4 | 第一接觸層(第一電性連接層) | |
| 5 | 分離層 | 6 第二電性連接層 |
| 7 | 載體基板 | 8 黏著層(焊接層) |
| 9 | 電流分佈層(電流展佈層) | |
| 21 | n 摻雜層 | 22 p 摻雜層 |
| 23 | 主動區(主動層) | |
| 41 | 第一電性接觸面積(結合墊) | |
| 61 | 第二電性接觸面積 | |
| 201 | 第一主面 | 202 第二主面 |

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式

九、發明說明：

[優先權之主張]

本申請案主張德國專利申請案第 102007019773.1 和 102007022947.1 號之優先權，該案揭示之內容特此併入本案作為參考。

【發明所屬之技術領域】

本發明係關於光電半導體主體，以及製造此光電半導體主體之方法。

【先前技術】

主動層具有 pn 接面、雙異質結構(double heterostructure)、單量子井(single quantum well, SQW)或多量子井(MQW)結構用來產生輻射。於此情況，指定量子井結構相關於量子化幅度不具有任何意義。因此其包括其他事物，量子井、量子線、和量子點以及這些結構的任何組合。MQW 結構的例子說明於文獻第 WO 01/39282、US 5,831,277、US 6,172,382 B1 和 US 5,684,309 號中，這些文獻相關的揭示內容特此合併入本案作為參考。

現在說明薄膜發光二極體晶片之基本原理，舉例而言，於印刷的文獻 I 中，Schnitzer 等人於 1993 年 10 月 18 日所發表的應用物理文獻 63(16)第 2174 至 2176 頁中，關於此揭示之內容係特此合併於本案作為參考。薄膜發光二極體晶片之例子說明於文獻第 EP 0905797 A2 和 WO 02/13281 A1 號中，該等文獻揭示相關於本案之內容亦合併於本案作為參考。

【發明內容】

本發明之目的係明確說明一種具有改善效率和/或改善電特性之光電半導體主體。

這些目的藉由依照本發明之申請專利範圍獨立項之光電半導體主體和藉由用來製造光電半導體主體之方法而達成。

本發明之諸實施例和發展係明確說明於申請專利範圍之個別附屬項中，該附屬項之內容特此明確合併入說明中。

依照本發明之光電半導體主體具有半導體層序列，該半導體層序列包含主動層適合用來產生電磁輻射。

主動層具有 pn 接面、雙異質結構(double heterostructure)、單量子井(single quantum well, SQW)或多量子井(MQW)結構用來產生輻射。於此情況，指定量子井結構相關於量子化幅度不具有任何意義。因此其包括其他事物，量子井、量子線、和量子點以及這些結構的任何組合。MQW 結構的例子說明於文獻第 WO 01/39282、US 5,831,277、US 6,172,382 B1 和 US 5,684,309 號中，這些文獻相關的揭示內容特此合併入本案作為參考。

提供半導體主體用來從前端發射電磁輻射。後端相對於該前端，配置第一和第二電性連接層。藉由分離層方式而彼此電性絕緣該第一和第二電性連接層。

於此情況中，“配置於後端相對於該前端”意味著至少部分該第一或者各自第二電性連接層接著該半導體層序列後於從前端至後端之方向。可是，不須整個第一或者各自

第二電性連接層配置在後端。取而代之，第二電性連接層之部分區域從後端延伸穿過於主動層中之突破部(breakthrough)於前端方向。然而，該第一電性連接層、第二電性連接層和分離層以他們側面重疊(overlap)，尤其是後端重疊方式而被配置。

於一個半導體主體之實施例中，第一和/或第二電性連接層於前端方向反射部分由主動區於後端方向發射之電磁輻射。

有利的情況是，半導體層序列之發光前端是無電性接觸面積，譬如結合墊(bond pad)。於操作中由主動區所發射之電磁輻射之部分藉由電性接觸面積之遮蔽和/或吸收之風險而以此種方式減少。結合於半導體層序列之前端製造此種接觸面積之精緻方法步驟可有利地被省略，例如拋光半導體層序列之前端和/或製造用來擴大電流之金屬網(metal web)，該金屬網具有很大的厚度但是小的橫向寬度，和/或具有限制電流注入低於電性接觸面積之半導體層序列之面積或者防止例如形成電性絕緣層(例如硝特基阻障(Schottky barrier)和/或低於接觸面積之離子植入面積)之測量。

於另一發展中，半導體主體為薄膜發光二極體晶片。尤其是，於其後端具有載體基板。於一個實施例中，第一和第二連接層被配置在半導體層序列和至少於區域中之載體基板之間。

藉由下列特性特徵之至少其中之一而可區別薄膜發光

二極體晶片：

- 輻射產生半導體層序列，尤其是輻射產生磊晶層序列，具有面對載體元件(尤其是載體基板)之主面，於此載體元件上敷設或形成反射層，反射產生於半導體層序列中之至少部分電磁輻射回到該輻射產生半導體層序列；
- 薄膜發光二極體晶片具有非生長基板(於其上磊晶生長半導體層序列)之載體元件，而是分離載體元件，該分離載體元件後續地安裝在半導體層序列上；
- 半導體層序列具有 $20\ \mu\text{m}$ 或更少範圍內之厚度，尤其是 $10\ \mu\text{m}$ 或更少範圍內；
- 半導體層序列係無生長基板。於本文中，“無生長基板 (free of a growth substrate)”意指用來生長，但若需要時，從半導體層序列移除或至少變得非常薄之生長基板。尤其是，其以並非單獨自行支撐或者隨著磊晶層序列之方式變薄。剩餘的變很薄之生長基板不適合如此使用尤其對於生長基板之功能；以及
- 半導體層序列包含具有至少一個表面之至少一個半導體層，該至少一個表面具有混合結構，在理想情況，導致於半導體層序列中光之近乎各態歷經之分佈 (ergodic distribution)，也就是說，該光具有散射特性盡可能地各態歷經地推測。

現在說明薄膜發光二極體晶片之基本原理，舉例而言，於印刷的文獻 I 中，Schnitzer 等人於 1993 年 10 月 18 日所發表的應用物理文獻 63(16)第 2174 至 2176 頁中，關

於此揭示之內容係特此合併於本案作為參考。薄膜發光二極體晶片之例子說明於文獻第 EP 0905797 A2 和 WO 02/13281 A1 號中，該等文獻揭示相關於本案之內容亦合併於本案作為參考。

薄膜發光二極體晶片良好近乎郎伯表面(Lambertian surface)輻射器並因此尤其很適合應用於頭燈，例如馬達車輛頭燈。

於另一個實施例中，半導體主體於半導體層序列與第一和/或第二電性連接層(至少於某些地方)之間具有半導體或電性絕緣鏡層。例如藉由一個或多個來自半導體層序列之層之折射率而使該鏡層之折射率偏離，該半導體層序列接續著鏡層於朝向前端之方向並尤其貼近該鏡層。於一個實施例中，鏡層包含譬如 SiO_2 之介電質。於另一個實施例中，分離層至少於某些地方形成為電性絕緣鏡層。

於發展中，半導體或電性絕緣鏡層包含分佈之布瑞格反射器(Bragg reflector, DBR)，該布瑞格反射器包含至少一對交替高和低折射率之層。

於一個實施例中，此半導體或電性絕緣鏡層覆蓋半導體層堆疊之後端 50% 或更多之主面。於另一個實施例中，鏡層具有複數個開口，第一和/或第二電性連接層之部分區域穿過該開口延伸至半導體層序列。

半導體或電性絕緣鏡層具有特殊之高反射係數(例如由於折射率之改變)，而使得其反射由主動區所發射於後端方向之電磁輻射，尤其是有效果於前端方向。藉由具有複

數個開口之鏡層，第一和/或第二電性連接層之部分區域穿過該開口延伸之方式，操作電流尤其均質地施加入半導體層序列。

於另一個實施例中，半導體層序列具有鄰接於後端之電流展佈(spreading)層。該電流展佈層例如包含透明的導電氧化物(transparent conducting oxide, TCO)。藉由該電流展佈層之方式進一步改善電流施加之均質性(homogeneously)。

於另一個實施例中，第一和/或第二電性連接層具有多層結構。舉例而言，該第一和/或第二電性連接層具有黏著促進層、反射器層和/或電流分佈層。

黏著促進層方便地近似於半導體層序列。其較佳具有1 nm或更少之厚度，尤其是0.5 nm或更少之厚度。黏著促進層能夠是例如原子和/或分子之單層和/或非封閉層。尤其是，反射器層接續著黏著促進層之側面朝離該半導體層序列，而尤其是，貼近該半導體層序列。

黏著促進層改善反射器層之黏著於分別在第一或第二電性連接層前面之層上，尤其是在半導體層序列之半導體層上，例如在電流展佈層或分離層上。依於反射器層之特性，亦可以省略該黏著促進層。

黏著促進層具有，例如，鉑和/或鈦。反射器層包括導電材料或由導電材料組成，尤其是具有高反射係數之金屬，例如銀。

此外，於一個發展中，第一和/或第二電性連接層具有

電流分佈層，該電流分佈層尤其包含具有特定良好導電性之材料，例如金。

於光電半導體主體之另一個實施例中，第一導電層具有電性接觸面積(例如結合墊)，該電性接觸面積適合用於從半導體主體之前端電性接觸該半導體主體。此外或為取代實施例，第一導電層可以具有適合用於從該半導體主體之後端電性接觸該半導體主體之電性接觸面積。類似方式，第二導電層能夠具有適合用於從該半導體主體之前端電性接觸該半導體主體之接觸面積和/或適合用於從該半導體主體之後端電性接觸該半導體主體之電性接觸面積。

適合用於從半導體主體之前端電性接觸該半導體主體之電性接觸面積被方便地配置在半導體層序列側上。能夠有利地配置電性接觸面積為大面積，因為他們不減弱電磁輻射發射出半導體主體。因此半導體主體尤其非常適合與高操作電流使用。換言之，其具有高電流載送能力之優點。

配置之接觸面積可有利地隨意選擇。可提供半導體主體從其前端接觸半導體層序列之 p 側和用來接觸半導體層序列之 n 側、從其後端接觸半導體層序列之 p 側和用來接觸半導體層序列之 n 側、從其前端接觸 p 側和從其後端接觸 n 側、從其前端接觸 n 側和從其後端接觸 p 側、以及從其前端接觸 n 側和/或 p 側和從其後端接觸 n 側和/或 p 側。可藉由第一電性連接層之方式建立接觸 p 側，和藉由第二電性連接層之方式建立接觸 n 側，反之亦然。

於另一個實施例中，半導體層序列具有鄰接於前端之

緩衝層，該緩衝層尤其具有低導電率。例如，緩衝層為未被摻雜或弱的 n 摻雜。於發展中，緩衝層為靜電放電 (electrostatic discharge, ESD) 保護層，其減少由靜電放電破壞半導體主體之風險。

於本發明情況中，具有低導電率之緩衝層被了解為不適合用來傳導操作電流至主動區之緩衝層，而該緩衝層之導電率，例如，低於或等於 $20(\Omega \text{ cm})^{-1}$ 。於導電率發展中(亦稱之為導電係數(specific conductance))係小於或等於 $1(\Omega \text{ cm})^{-1}$ 。於本發明情況中，弱的 n 摻雜被了解為 2×10^{17} 原子/立方厘米或更少之 n 摻雜。

依照本發明用來製造光電半導體主體之方法具有下列步驟：

- 一於生長基板上磊晶生長半導體層序列，該半導體層序列具有主動層適合用來產生電磁輻射，以及該半導體層序列被提供用來從前端發射電磁輻射；

- 一敷設第一電性連接層至該半導體層序列之相對於該前端之後端；

- 一於該主動層中形成突破部；

- 一於該半導體層序列之後端形成分離層；以及

- 一敷設第二電性連接層至該半導體層序列之後端，

其中該第一電性連接層、該第二電性連接層和該分離層以側面重疊之方式形成，該第二電性連接層之部分區域形成在突破部中以及該第二電性連接層藉由該分離層之方式而與該第一電性連接層絕緣。

於該方法之實施例中，第一和/或第二電性連接層以反射的方式形成。

於該方法之進一步發展中，於生長半導體層序列之後去除至少部分之生長基板。於敷設第一或第二連接層之前或之後能夠去除生長基板。例如部分之生長基板用譬如雷射升離(laser lift-off)方法而被噴離。

於另一個實施例中，載體基板被配置或形成在半導體主體之後端。該載體基板能夠是分離之載體元件，該載體元件例如藉由使用焊料或黏著層之方式而由焊接或黏合步驟而連接至半導體層序列。作為替代實施例，第一和/或第二電性連接層能夠表示載體基板。對於此目的，第一和/或第二電性連接層例如被極端的強固。

於該方法之實施例中，半導體或電性絕緣鏡層形成在半導體層序列之後端某些地方。於此實施例之發展中，開口形成在半導體或電性絕緣鏡層中。此當敷設鏡層時能夠例如藉由遮罩方式而先前形成。作為替代實施例，能於敷設鏡層後於末了例如藉由光學微影製程形成開口。第一和/或第二電性連接層適合敷設第一和/或第二電性連接層之部分區域延伸穿過於鏡層中之開口之此種方式。

於該方法之另一實施例中，尤其包含透明導電氧化物之電流展佈層施用於半導體層序列之後端上。

於另一個實施例中，半導體層序列之磊晶生長於生長基板上包括生長緩衝層。配置該緩衝層，尤其在主動層和生長基板之間。例如，該緩衝層具有低導電率和較佳未被

摻雜或弱的 n 摻雜。於發展的方法中，藉由去除生長基板而暴露緩衝層。

【實施方式】

於示範實施例和圖式中，相似的作用組件提供相同的參考符號。原則上，圖式和圖式中所示元件之尺寸關係不考慮為真實的尺度。取而代之，個別的元件(例如層)能夠分別過度地表現大或厚，以提供較佳的了解和/或較佳的代表性。

第 1A 至 1G 圖顯示依照第一個示範實施例用來製造光電半導體主體之方法於該方法之不同階段之示意剖面圖。

首先，半導體層序列 2 以磊晶方式生長於生長基板 1 上(參看第 1A 圖)。半導體層序列 2 係例如根據 III/V 化合物半導體材料或根據 II/VI 化合物半導體材料。於本例中，半導體層序列 2 具有 5 至 7 μm 之間之厚度。

III/V 化合物半導體材料具有來自第三主族(像是例如鋁(Al)、鎵(Ga)、銦(In))之至少一個元素和來自第五主族(像是例如硼(B)、氮(N)、磷(P)、砷(As))之至少一個元素。尤其是，術語“III/V 化合物半導體材料”包括二元、三元或四元化合物之族，其包含來自第三主族之至少一個元素和來自第五主族之至少一個元素，尤其是氮化物和磷化物半導體。此種二元、三元或四元化合物亦能具有例如一個或多個摻雜劑和額外的成分。該 III/V 化合物半導體材料包含例如氮化物 III 化合物半導體材料和磷化物 III 化合物半導體材料，譬如 GaN、GaAs 和 InGaAlP。

相應地，II/VI 化合物半導體材料具有來自第二主族（像是例如鈹(Be)、鎂(Mg)、鈣(Ca)、鋇(Sr))之至少一個元素，和來自第六主族（像是例如氧(O)、硫(S)、硒(Se))之至少一個元素。尤其是，II/VI 化合物半導體材料包括二元、三元或四元化合物，其包含來自第二主族之至少一個元素和來自第六主族之至少一個元素。此種二元、三元或四元化合物亦能具有例如一個或多個摻雜劑和額外的成分。該 II/VI 化合物半導體材料包含例如 ZnO、ZnMgO、CdS、CnCdS、MgBeO。

半導體層序列 2 具有 n 摻雜層 21 和 p 摻雜層 22，於本例中，該 n 摻雜層 21 鄰接該生長基板 1。於本例中，配置該 p 摻雜層 22 於半導體層序列 2 之側，面對離開該生長基板 1。於 n 摻雜層 21 和 p 摻雜層 22 之間，配置有主動區 23。

於一個實施例中，半導體層序列 2 配置為 npn 層序列，於該 npn 層序列中另一 n 摻雜層形成在 p 摻雜層 22 之側上，面對離開該 n 摻雜層 21。於另一個實施例中，p 摻雜層 22 鄰接該生長基板 1 而 n 摻雜層 21 面對離開該生長基板 1。

於一個變化之方法中，敷設緩衝層(圖中未顯示)，尤其是在生長半導體層序列 2 之前磊晶生長於生長基板 1 上。緩衝層例如引起調適生長基板 1 與後續生長於緩衝層上之半導體層序列 2 之層之間的晶格常數(lattice constant)。於一個方便的實施例中，緩衝層為未被摻雜或弱的 n 摻雜。

例如，緩衝層之一個或多個 n 摻雜之濃度為 2×10^{17} 原子/立方公分或更少。

未摻雜或弱的 n 摻雜之緩衝層不適合用來被半導體主體之操作電流橫越。然而，此不會有不利的效果，因為半導體主體並非設計用來供應操作電流穿過生長基板 1 或來自面對生長基板 1 之半導體層堆疊 2 之側。反而，於完成的半導體主體中之緩衝層減少其將被靜電放電所損壞或破壞之風險。

接著，於主動區 23 中形成至少一個突破部(參看第 1B 圖)。對於此目的，例如藉由蝕刻穿過遮罩之方式，開始從半導體層 2 之第二主面 202，於半導體層序列 2 中創造凹部(recess)3。較理想情況是，當結果尤其是均質的側面電流分佈有利地達成時，形成複數個分離之突破部 3。

凹部 3 從半導體層序列 2 之第二主面 202 於相對於第二主面 202 之第一主面 201 之方向延伸。凹部 3 例如具有圓柱體或橢圓柱體、立方體或截形的圓錐、三角錐或截形的三角錐。作為取代的實施例，凹部 3 亦能具有形成之溝槽。溝槽較佳地具有實質平坦的底面。於一個實施例中，溝槽之剖面增加從底面朝向第二主面 202。

於形成凹部 3 之前或之後，例如藉由氣相沉積於第二主面 202 上而敷設第一接觸層 4。第一接觸層 4 較佳具有尤其是金屬之材料，具有高反射係數，例如銀。第一接觸層 4 能夠具有第一部分區域和第二部分區域，該第一部分區域和第二部分區域之層厚度彼此不同。例如，第一部分

區域較之第二部分區域有較少之層厚度。

接著，分離層 5 形成在凹部 3 之表面部分上和在第一電性連接層 4 之部分上(參看第 1C 圖)。例如，分離層 5 覆蓋環形側壁或凹部 3 之側壁，至少於某些位置，但是較佳地完全覆蓋。分離層 5 方便地於凹部 3 中延伸從第二主面 202 至少至主動區 23，並較佳地至凹部 3 之底表面。

分離層 5 亦適合覆蓋第一電性連接層 4 之側面 403，該第一電性連接層 4 鄰接凹部 3 並尤其貼近凹部 3。此外，於此例中分離層 5 覆蓋第一電性連接層 4 之主面 402 於某些位置，主面 402 是遠離半導體層序列 2 之主面。舉例而言，分離層 5 覆蓋面對離開該半導體層序列 2、第一電性連接層 4 之較薄第一部分區域之主面。以電性絕緣方式設計該分離層，該分離層 5 並例如具有譬如 SiO_2 、 SiN_x 或 SiON ，或者由他們組成之介電質。

其後，如第 1D 圖中所示產生第二電性連接層 6。第二電性連接層 6 之部分區域配置於凹部 3 中並較佳地完全將其填滿。由於用分離層 5 襯底凹部 3 之側壁，因此由於第二電性連接層 6 之部分區域配置於凹部 3 中而不會有主動區 23 之短路發生。

於半導體層序列 2 之第二主面 202 之上視圖中，第二電性連接層 6 覆蓋該第一電性連接層 4 於某些位置。舉例而言，第二電性連接層 6 開始從凹部 3 延伸過該第一部分區域或該第一電性連接層 4 之該第一部分區域於朝向半導體層序列 2 之邊緣區域之側向方向。分離層 5 配置於第一

和 第二電性連接層 4、6 之間，以便在該第一和第二電性連接層 4、6 之間不會有短路發生。

如第 1E 圖中所示，載體基板 7 接著附接於半導體層序列 2 之後端，面對朝離該生長基板 1，藉由焊接層或黏著層 8 之方式於第一和第二電性連接層 4、6 上。於本配置中，黏著層 8 具有低導電率，尤其是，其為電性絕緣。載體基板具有例如氮化鋁或其組成。其他尤其是絕緣之載體基板 7，例如玻璃載體基板亦是可想到的。

亦可想到藉由導電焊接層之方式產生連接，而不用黏著層。於此變化，分離層 5 亦方便地形成於面對該載體基板 7 之第一和/或第二電性連接層 4、6 之面積上。

於後續的方法步驟中(相較於第 1F 圖)，生長基板變薄或完全移除。此情況如藉由熟悉此項技術者已知原理的雷射升離製程方式而完成。對於此目的，生長基板 1 或半導體層序列 2 當用雷射輻射照射時較佳具有已分解的犧牲層，而使得生長基板 1 被噴離。用雷射輻射照射，例如，對穿透生長基板 1 有效果。

最後，將在某些位置之半導體層序列 2 去除，以便分別暴露第一和第二電性連接層 4、6 之電性接觸面積 41、61。例如，藉由蝕刻製程之方式(乾蝕刻製程和濕化學蝕刻製程二者皆適合)而有效去除。

於發展之方法中，第一電性連接層 4 和/或第二電性連接層 6 之半導體層序列 2 之側面亦可用電性絕緣層 5 覆蓋於至少某些地方，但是最好是完全覆蓋(參看第 1G 圖)。

依照顯示於第 1G 圖中之第一個示範實施例之光電半導體主體被提供用來發射於操作中由主動區 23 所產生之電磁輻射穿過半導體層序列 2 之第一主面 201 於該半導體層序列 2 之前端面朝離該載體基板 7 之方向。由主動區 23 所發射之電磁輻射於後端之方向，也就是說於第二主面 202 之方向，被第一電性連接層 4、第二電性連接層 6 和/或藉由分離層 5 反射回於前端之方向。

用來操作光電半導體主體之操作電流從前端由第一電性接觸面積 41 和第二電性接觸面積 61 而被加諸於半導體層序列。於本配置中，電性接觸面積 41、61 被配置在半導體層序列 2 之側。

電性接觸面積 41、61 有利地不位於在前端方向發射之電磁輻射之射線路徑上。同時，藉由電性連接層 4、6 之方式而達成特定良好熱耦接至載體基板 7，而使得半導體主體於操作中產生之未充分利用之熱從半導體層序列中被尤其充分地散熱。

於本例子中半導體層序列 2 之 p 側藉由第一電性接觸面積 41 和第一電性連接層 4 之方式而被接觸。於本例子中，藉由第二電性接觸面積 61 和第二電性連接層 6 之方式而 n 側之接觸係有效。半導體層序列 2 之 n 側和 p 側，也就是說，尤其是 n 摻雜層 21 和 p 摻雜層 22 亦能夠交換。

第 5A 和 5B 圖顯示依照第 1G 圖於光電半導體主體之前端之示意上視圖中形成突破部 3 穿過主動區 23 之各種的變化。於此配置中，省略半導體層序列 2 以提供簡化的表

示。

於第 5A 圖所示之變化中，凹部 3 具有溝槽之形式，於第 1G 圖中僅顯示了一個溝槽以提供簡化的表示。延伸穿過主動層 23 之突破部 3 之第二電性連接層 6 之部分的區域於此變化中為條形(strip-shaped)。從突破部 3 分隔開，第一接觸層 4 與半導體層序列 2 建立全部面積的接觸。

於第 5B 圖所示之變化中，突破部 3 未成溝槽形，但是具有圓柱體或截形的圓錐的形式。相對應地，延伸穿過主動層 23 之突破部 3 之第二電性連接層 6 的部分區域亦具有圓的剖面。

於第 5A 圖中之示範實施例和第 5B 圖中之示範實施例中，電性接觸面積 41、61 為條形並實質上延伸過半導體主體整個側面長度。

第 2 圖中所示之光電半導體主體之第二個示範實施例不同於第一個示範實施例中者為半導體層序列 2 於其前端具有粗糙面或結構物。例如，第一主面 201 結構有譬如三角錐、圓錐、截形的三角錐、和/或截形的圓錐凸出和/或凹入。粗糙面或結構物較佳作用為用於由主動區 23 所發射之電磁輻射之擴散器(diffuser)。此種粗糙面亦適合用於其餘的未顯示粗糙面之示範實施例。

相關於第一示範實施例之進一步差異在於於本例中半導體層序列 2 於其後端具有電流分佈層(current distribution layer)9。電流展佈層(current spreading layer)9 較佳具有透明導電氧化物，例如氧化銦錫(ITO)或氧化銦鋅

(IZO)。舉例而言，電流展佈層為氣相沉積於磊晶生長半導體層上。

較有利的是，於操作中藉由第一電性連接層 4 之方式加諸於半導體層序列 2 之均質的操作電流進一步藉由電流展佈層 9 之方式而增加，其亦再度適合用於其餘的示範實施例。此也許適當例如若 p 摻雜層 22 不具有適當的橫向導電率。通常情況是，n 摻雜層 21 之橫向導電率高於 p 摻雜層 22 之橫向導電率。於該第二個示範實施例中因此省略貼近第二電性連接層 6 之電流展佈層。

再者，對比於第一個示範實施例，依照第 2 圖之第二電性連接層 6 延伸於第二個示範實施例中第一電性連接層 4 之內部某些位置。換言之，第一電性連接層 4 之第一部分區域接著是第二電性連接層 6 之部分區域，而最後來自前端方向之第一電性連接層 4 之另一部分區域朝向光電半導體主體之後端。

對於產生例如第一電性連接層 4 之第一部分區域被敷設到半導體層序列，並提供分離層 5，然後形成第二電性連接層。此尤其類似於第一個示範實施例(比較第 1C 和 1D 圖)。然後藉由接著該第二電性連接層 6 後形成部分區域，於完成該第一電性連接層 4 之前，亦敷設分離層 5 於第二電性連接層 6。

於此實施例中，經由分離層 5 於後端方向射出半導體層序列 2 之電磁輻射亦有利地至少部分反射回入半導體層序列 2 並因此於前端之方向。此進一步增加半導體主體之

效率。

最後，於第 2 圖之示範實施例中，第一電性接觸面積 41 未提供用來從其前端接觸半導體主體。取而代之，依照第二示範實施例之光電半導體主體具有導電載體基板 7，於本例中，該導電載體基板 7 以機械方式附接並用具有譬如 AuZn 焊接金屬之焊接層 8 導電地連接於第一電性連接層 4 上。譬如充滿著銀之環氧樹脂黏著劑之導電黏著劑亦可適用為附接層 8 之材料。藉由載體基板之方式，該半導體主體於本配置中其 p 側能夠經由來自其後端之第一電性連接層 4 而接觸。提供第二電性接觸面積 61 用來從前端接觸，如於第一個示範實施例中。

第 3 圖中所示第三個示範實施例，第二電性連接層 6 取代第一電性連接層而被導電連接於載體基板 7。第一電性接觸層 4 藉由分離層 5 之方式而與導電載體基板 7 電性絕緣。

依照第三個示範實施例，第一和第二電性連接層 4、6 分別具有反射器層 410 或 610，該等反射器層 410 或 610 鄰接該半導體層序列 2 並分別包含具有高反射係數之金屬（例如銀），和例如具有金之電流分佈層 420 或 620。

藉由反射器層 410 或 610 之方式，達成電磁輻射尤其有效的反射。用電流分佈層 420 或 620，達成尤其低損失之操作電流供給至半導體層序列 2。

反射器層較佳具有 50 nm 至 200 nm 之間之厚度，尤其是 100 nm 至 140 nm 之間之厚度，於各情況中包含了邊

界。第一和/或第二電性連接層 4、6 能夠額外地具有黏著促進層(於圖式中未顯示)。黏著促進層具有例如鉑或鈦，以及具有例如 0.1 nm 之厚度。反射器層 410、610 和電流分佈層 420、620 方便地接著黏著促進層之後於從前端朝向後端之方向。

於本示範實施例中，藉由導電焊接或黏著層 8 之方式而將分離載體基板 7 附接於分離層 5 之部分區域和於第二電性連接層 6 上。然而，作為替代實施例，第二電性連接層 6 亦能形成為載體基板 7。然後能省略附接層 8。例如，於表示機械穩定和尤其自身支援載體基板 7 之此種方式藉由直流沉積(galvanic deposition)方式而強化第二電性連接層 6。於此實施例中，光電半導體主體較佳不再具有另外的載體基板 7。類似情況，亦能於此實施例中或其他其中一個示範實施中強化第一電性連接層 4 用來形成載體基板 7。

於具有強化的第一和/或第二電性連接層 4、6 之半導體主體之變化中，該二個連接層之無其中任一者被側面地帶出超過半導體層序列以便於前端提供連接面積。然後半導體主體適合於其後端具有第一和第二電性接觸面積 41、61。於此實施例中，半導體主體於其後端亦能夠具有載體基板 7(當替代或額外地用來強化第一和/或第二電性連接層)，該半導體主體於其後端具有第一和第二電性接觸面積 41、61。

依照第三個示範實施例之光電半導體主體與依照前二

個示範實施例之光電半導體主體之間之進一步的差異在於半導體層序列 2 於其後端上具有半導體或電性絕緣鏡層 10。尤其是鏡層 10 貼近第二主面 202 或至少鄰接他。

鏡層能包含譬如 SiO_2 之介電質。鏡層之折射率和貼近第二主面 202 或至少鄰接他之層之折射率、半導體層序列之折射率不同，尤其於一者或多者不同。於本例中，鏡層 10 包括分佈之布瑞格反射器(DBR)。分佈之布瑞格反射器具有至少一對交錯高和低折射率之層。介電層之布瑞格反射器之原理已為熟悉此項技術者所知曉，因此於此處將不再作更詳細之說明。取代介電層之對層，布瑞格反射器亦能具有譬如 ITO 之透明導電氧化物之對層。具有透明導電氧化物之對層之布瑞格反射器之鏡層 10 能夠是半導體或甚至導電。藉由鏡層 10 之方式達成特別高的反射率。

舉例而言，第一電性連接層 4、第二電性連接層 6 和可能的鏡層 10 反射 80% 或更多，較佳 90% 或更多，尤其較佳 95% 或更多由主動層 23 發射於後端方向之電磁輻射回到前端方向。

鏡層 10 較佳覆蓋 50% 或更多半導體層序列 2 之第二主面 202。鏡層 10 具有一個或多個開口 110，第一電性連接層 4 延伸穿過該一個或多個開口 110。於開口 110 之區域中，第一電性連接層 4 導電地連接至半導體層序列 2。鏡層 10 較佳具有能夠以不規則或規則地(例如於想像晶格之晶格點)排列之複數個開口 110。開口之尺寸較佳為相當小然後藉由第一電性連接層 4 之方式表現所稱之為用於電

性連接之結合接點(joining contact)。

此種實施例顯示於第 6 圖中於半導體主體之前端之上視圖中，其中已省略具有電流分佈層 9 之半導體層序列 2。對照於第 3 圖，於第 6 圖中未於半導體主體之後端配置第二電性接觸面積 61，但是類似於第一個示範實施例，從半導體主體之前端提供接觸該半導體主體。於本配置中，電性接觸面積 41、61 實質延伸過該半導體主體之整個側邊長度。

鏡層 10 具有複數個開口 110，該等開口 110 於本例中具有圓形的剖面。開口 110 配置在想像矩形或方形晶格的晶格點上。於第一開口 110 中，配置第一電性連接層 4 之部分區域。第二電性連接層 6 之部分區域延伸穿過第二開口 110。於本配置中於各情況該第一和第二開口 110 被配置於行。亦可想到其他的配置。

於此示範實施例之發展中(其亦適用於其他的實施例)，分離層 5 形成至少於某些地方作為電性絕緣鏡層，尤其是其具有分佈之布瑞格反射器(DBR)。舉例而言，分離層 5 之至少一個部件，配置於凹部 3 和/或貼近他，以此種方式形成。

於第 7 和 8 圖中，示意地顯示第 3 圖之光電半導體主體之部份，為了簡化表示之目的，已省略電流展佈層 9 和鏡層 10。

第 7 圖顯示具有第一電性接觸面積 41 之半導體主體之邊緣面積。相較於第 3 圖剖面表示被轉了 180 度，而使得

第一電性接觸面積 41 配置在第 7 圖之右手側。第一電性接觸面積 41 被設計為結合墊。於半導體主體之製造期間，例如為了於去除半導體層序列之邊緣區域後於分離層 5 中創造開口之目的，然後結合墊 41 沉積在該開口中。

第 8 圖顯示溝槽狀凹部 3 之示意剖面圖，該凹部 3 之側壁由分離層 5 所覆蓋。

第 4 圖顯示光電半導體主體之第四個示範實施例。對照於前面的示範實施例，穿過主動區 23 之突破部 3 於此示範實施例中具體實施為延伸過半導體層序列 2 之整個厚度之突破部。因此突破部 3 於本配置中從第一主面 201 延伸至第二主面 202。因此突破部表示於半導體層序列 2 中之孔或槽(slot)。

於第一主面 201 上，於本例中之粗糙情況，額外地配置另一電流展佈層 9' 至配置在半導體層序列 2 之後端上之電流展佈層 9。該另一電流展佈層 9' 亦具有例如像是 ITO 之透明的導電氧化物。藉由另一電流展佈層 9' 之方式，尤其是均質的供給操作電流於主動區 23 藉由第二電性連接層 6 而達成。

如於第三示範實施例中，依照第四示範實施例之半導體主體亦具有鏡層 10。於此情況中，鏡層 10 配置為取代或附加於位在該半導體層序列 2 之第二主面 202 與第二電性連接層 6 之間之分離層 5。

雖然於首三個示範實施例中第二電性連接層 6 延伸穿過第一電性連接層 4 之部分面積於從後端至前端之方向，

但是於第四個示範實施例中並非如此情況。於第四個示範實施例中，於半導體主體之後端之上視圖中之第一連接層 4 覆蓋該第二連接層 6 至少於某些地方。

本發明不限制於由上述該等方式所說明之示範實施例，而是包括任何新的特徵和該等特徵的結合，尤其包含在申請專利範圍中任何特徵的結合，甚至此特徵或其結合並未明確詳述於申請專利範圍中或示範實施例中。

【圖式簡單說明】

由以上詳細說明之示範實施例結合第 1 至 8 圖獲得進一步的優點和有利的實施例，其中：

第 1A 至 1G 圖顯示依照第一個示範實施例透過光電半導體主體於其製造方法之各種階段之示意剖面圖，

第 2 圖顯示依照第二個示範實施例透過光電半導體主體之示意剖面圖，

第 3 圖顯示依照第三個示範實施例透過光電半導體主體之示意剖面圖，

第 4 圖顯示依照第四個示範實施例透過光電半導體主體之示意剖面圖，

第 5A、5B 和 6 圖顯示電性連接層之各種實施例之示意上視圖，以及

第 7 和 8 圖顯示依照第三個示範實施例透過光電半導體主體之部分區域之示意剖面圖。

【主要元件符號說明】

1 生長基板

-

109年2月8日修正本

十、申請專利範圍：

1. 一種光電半導體主體，其包括半導體層序列，該半導體層序列具有主動層適合用來產生電磁輻射，以及第一和第二電性連接層，其中：

提供該半導體主體用來自前端發射電磁輻射，

該第一和該第二電性連接層係配置於相對於該前端之後端，並藉由分離層方式而彼此電性絕緣，

該第一電性連接層、該第二電性連接層和該分離層以側面重疊，以及

該第二電性連接層之部分區域從該後端於該前端方向延伸穿過於該主動層中之突破部。

2. 如申請專利範圍第 1 項之光電半導體主體，其中，該第一和/或該第二電性連接層在該前端方向，反射部分由該主動區於該後端方向發射之該電磁輻射。
3. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該半導體層序列係無生長基板。
4. 如申請專利範圍第 1 或 2 項之光電半導體主體，該光電半導體主體於其後端具有載體基板。
5. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，半導體或電性絕緣鏡層係至少配置在該半導體層序列與該第一和/或該第二電性連接層之間。
6. 如申請專利範圍第 5 項之光電半導體主體，其中，該半導體或電性絕緣鏡層具有複數個開口，而該第一和/或該第二電性連接層延伸穿過該開口至該半導體層序列。

7. 如申請專利範圍第 6 項之光電半導體主體，其中，該半導體或電性絕緣鏡層覆蓋半導體層堆疊之後端 50% 或更多之主面。
8. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該半導體層序列具有鄰接於該後端之電流展佈層。
9. 如申請專利範圍第 8 項之光電半導體主體，其中，該電流展佈層包含透明的導電氧化物。
10. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該第一和/或該第二電性連接層具有多層結構。
11. 如申請專利範圍第 10 項之光電半導體主體，其中，該第一和/或該第二電性連接層具有黏著促進層、反射器層和/或電流分佈層。
12. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該第一電性連接層具有電性接觸面積，該電性接觸面積適合用於從該半導體主體之前端電性接觸該半導體主體。
13. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該第二電性連接層具有電性接觸面積，該電性接觸面積適合用於從該半導體主體之前端電性接觸該半導體主體。
14. 如申請專利範圍第 12 項之光電半導體主體，其中，該第二電性連接層具有電性接觸面積，該電性接觸面積適合用於從該半導體主體之前端電性接觸該半導體主體。
15. 如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該第一和/或該第二電性連接層具有電性接觸面積適合用於從該半導體主體之後端電性接觸該半導體主體。

- 16.如申請專利範圍第 12 項之光電半導體主體，其中，該第二電性連接層具有電性接觸面積，該電性接觸面積適合用於從該半導體主體之後端電性接觸該半導體主體。
- 17.如申請專利範圍第 13 項之光電半導體主體，其中，該第一電性連接層具有電性接觸面積，該電性接觸面積適合用於從該半導體主體之後端電性接觸該半導體主體。
- 18.如申請專利範圍第 1 或 2 項之光電半導體主體，其中，該半導體層序列具有配置於該前端之緩衝層，該緩衝層具有低導電率。
- 19.如申請專利範圍第 18 項之光電半導體主體，其中，該緩衝層為未被摻雜或具有弱的 n 摻雜。
- 20.如申請專利範圍第 12 項之光電半導體主體，其中，適合用於從半導體主體之前端電性接觸該半導體主體之電性接觸面積被配置在該半導體層序列側上。
- 21.如申請專利範圍第 13 項之光電半導體主體，其中，適合用於從半導體主體之前端電性接觸該半導體主體之電性接觸面積被配置在該半導體層序列側上。
- 22.如申請專利範圍第 12 項之光電半導體主體，其中，該半導體層序列在某些位置去除，以便暴露適合用於從半導體主體之前端電性接觸該半導體主體之電性接觸面積。
- 23.如申請專利範圍第 13 項之光電半導體主體，其中，該半導體層序列在某些位置去除，以便暴露適合用於從半導體主體之前端電性接觸該半導體主體之電性接觸面積。
- 24.如申請專利範圍第 11 項之光電半導體主體，其中，該

黏著促進層具有 1 nm 或更少之厚度。

25. 如申請專利範圍第 11 項之光電半導體主體，其中，該黏著促進層包括鉑和/或鈦。

26. 一種用來製造光電半導體主體之方法，包括下列步驟：

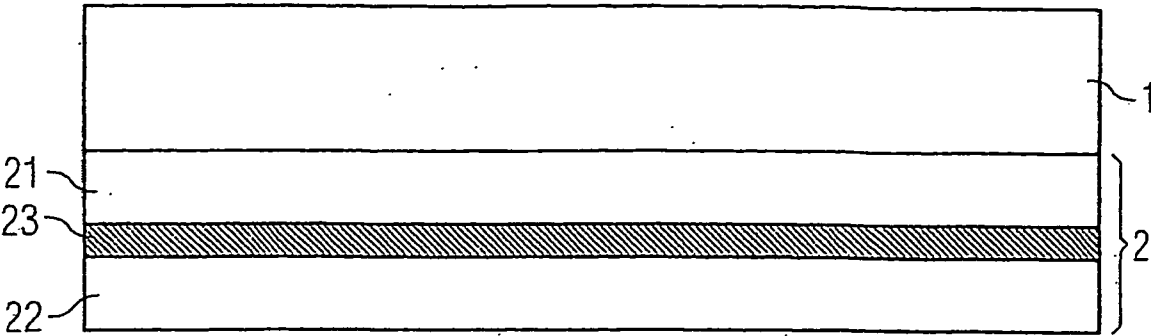
- 於生長基板上磊晶生長半導體層序列，該半導體層序列具有主動層適合用來產生電磁輻射，以及該半導體層序列被提供用來從前端發射電磁輻射；
- 敷設第一電性連接層於該半導體層序列之後端上；
- 於該主動層中形成突破部；
- 於該半導體層序列之後端上形成分離層；以及
- 敷設第二電性連接層於該半導體層序列之後端上，其中：
- 該第一電性連接層、該分離層、和該第二電性連接層以側面重疊之方式形成，
- 該第二電性連接層之部分區域形成在該突破部中，以及
- 該第二電性連接層藉由該分離層之方式而與該第一電性連接層電性絕緣。

27. 如申請專利範圍第 26 項之方法，其中，該第一和/或該第二電性連接層以反射的方式形成。

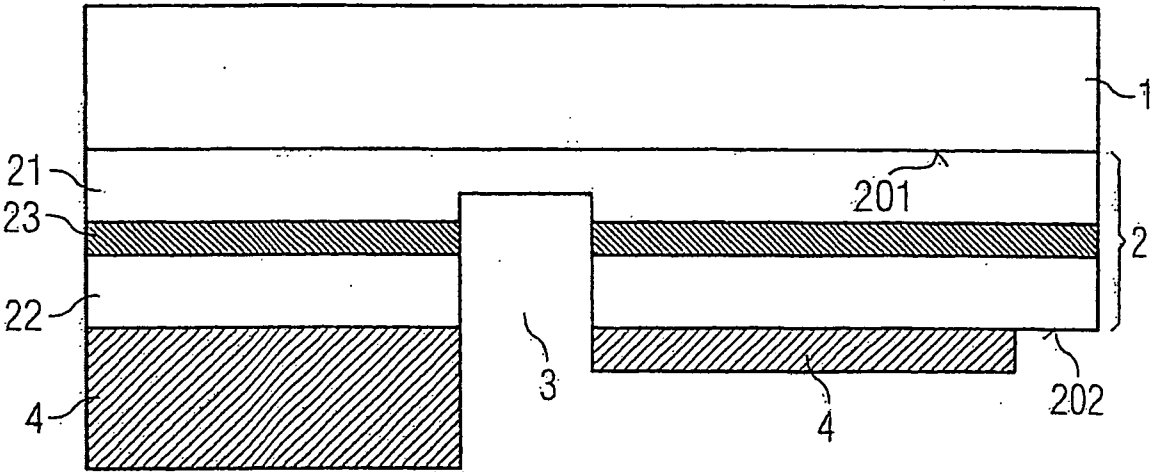
28. 如申請專利範圍第 26 或 27 項之方法，其中，去除至少部分之該生長基板。

29. 如申請專利範圍第 26 或 27 項之方法，其中，載體基板被配置或形成在該後端上。

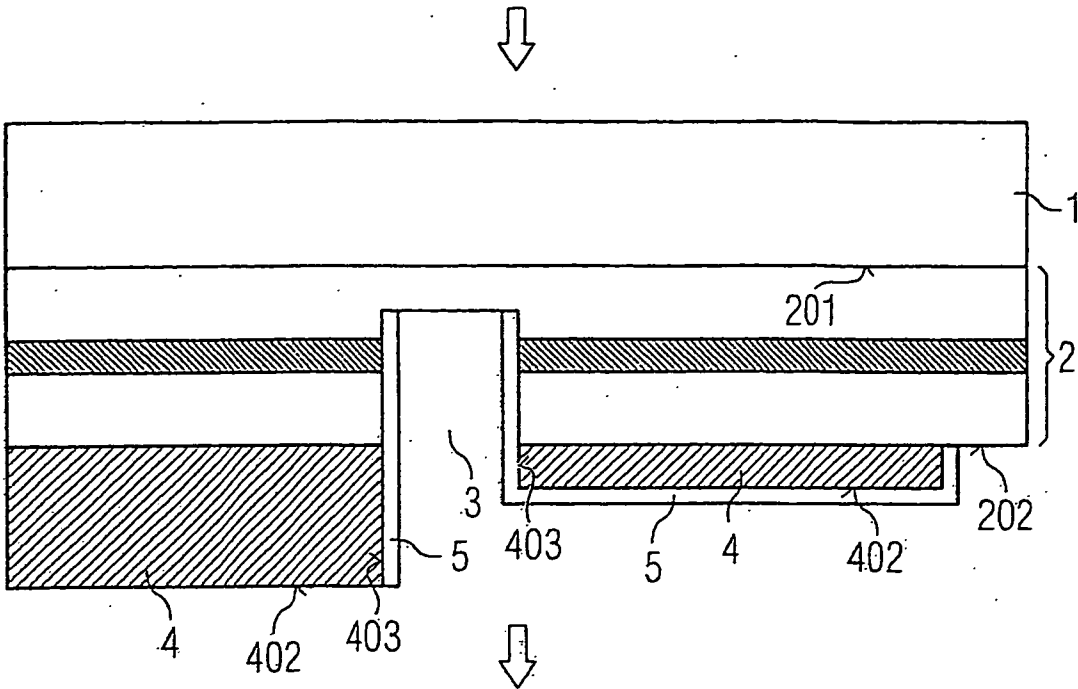
- 30.如申請專利範圍第 26 或 27 項之方法，其中，半導體或電性絕緣鏡層形成在該半導體層序列之後端上。
- 31.如申請專利範圍第 30 項之方法，其中，在該半導體或電性絕緣鏡層中形成複數個開口，以及以該第一和/或該第二電性連接層延伸穿過該開口之方式敷設該第一和/或該第二電性連接層。
- 32.如申請專利範圍第 26 或 27 項之方法，其中，電流展佈層敷設於該半導體層序列之後端上。
- 33.如申請專利範圍第 26 或 27 項之方法，其中，該半導體層序列之磊晶生長包括生長具有低導電率之緩衝層。
- 34.如申請專利範圍第 33 項之方法，其中，去除至少部分的該生長基板，而當去除該生長基板時暴露該緩衝層。



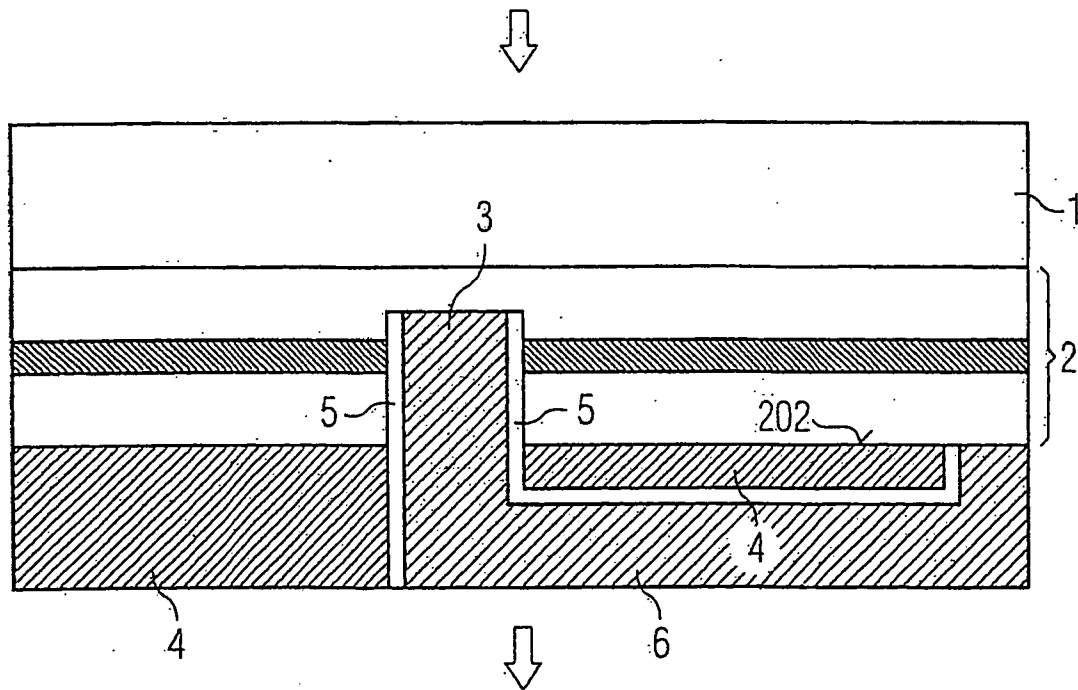
第 1A 圖



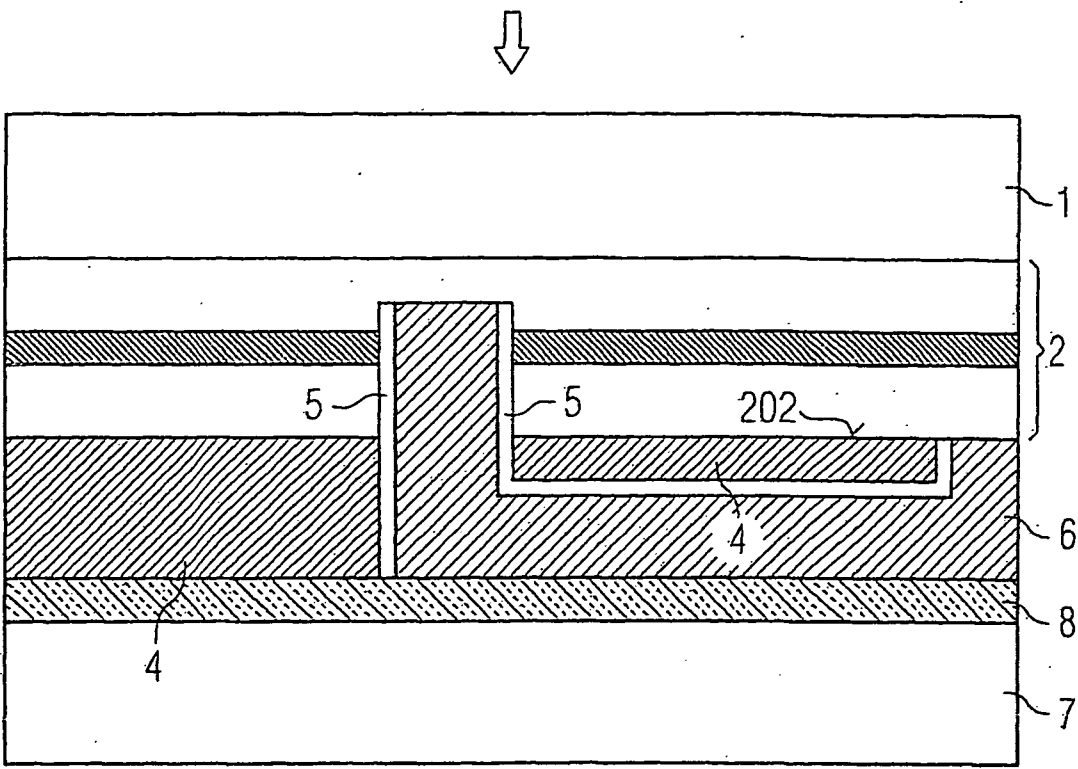
第 1B 圖



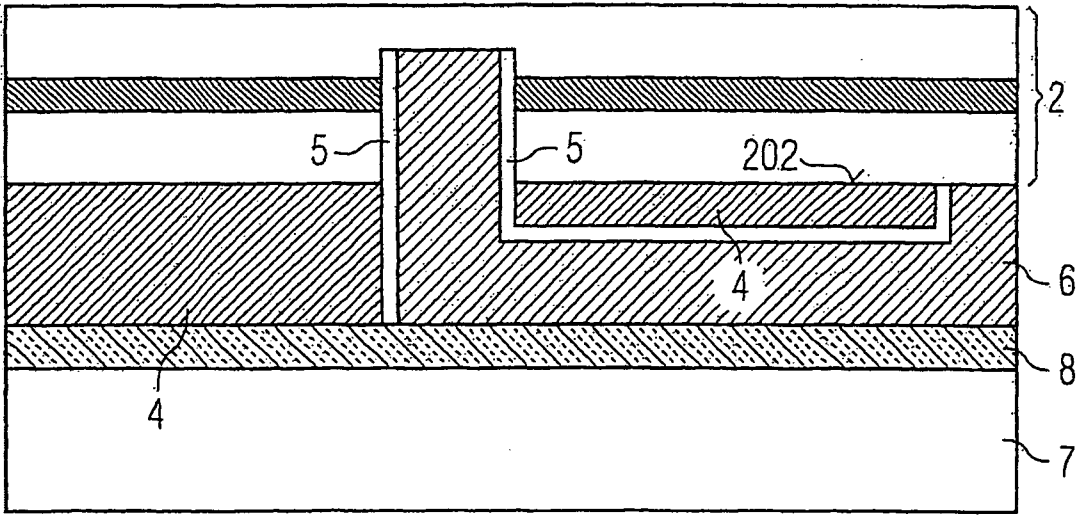
第 1C 圖



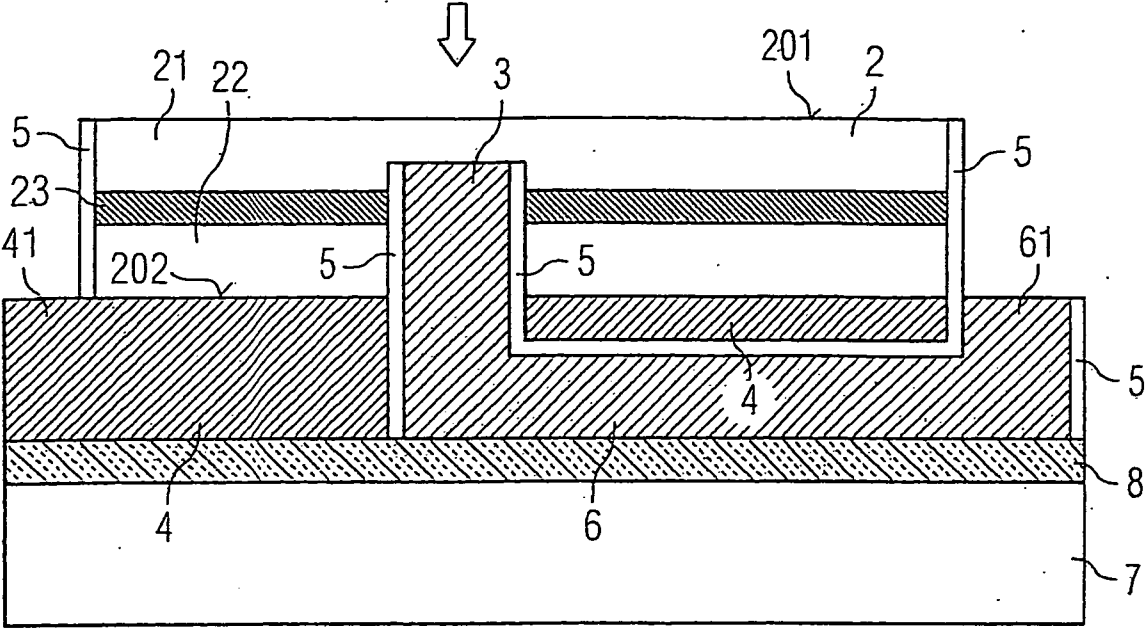
第 1D 圖



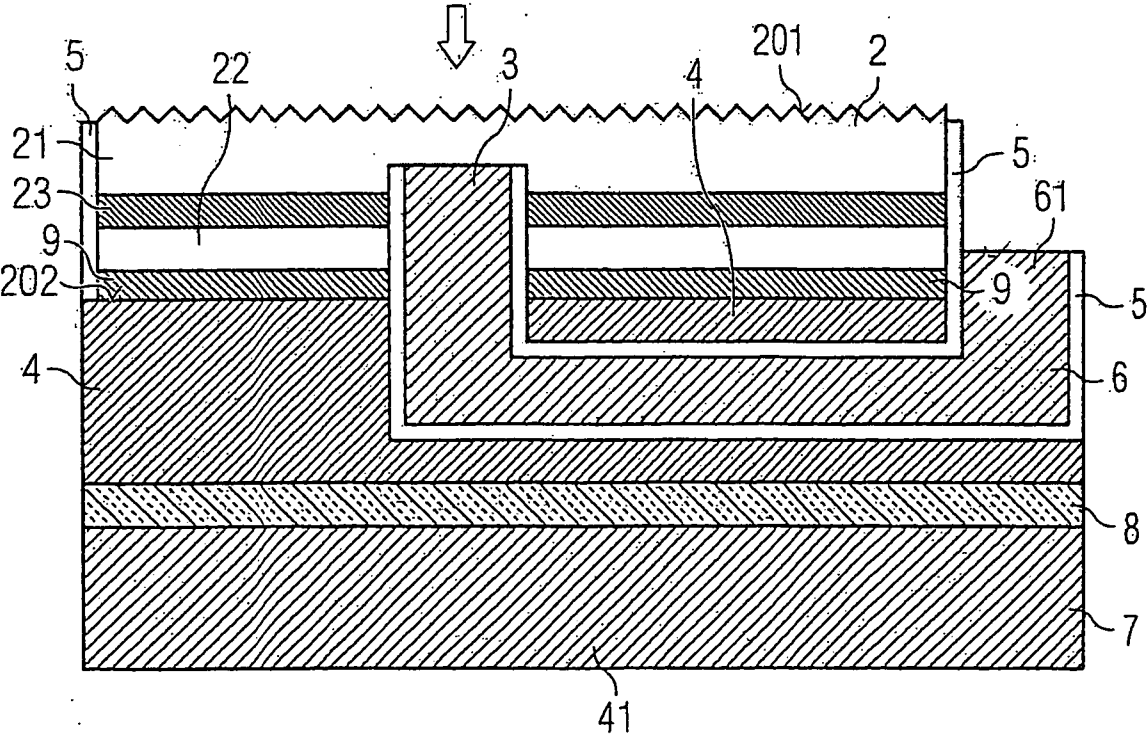
第 1E 圖



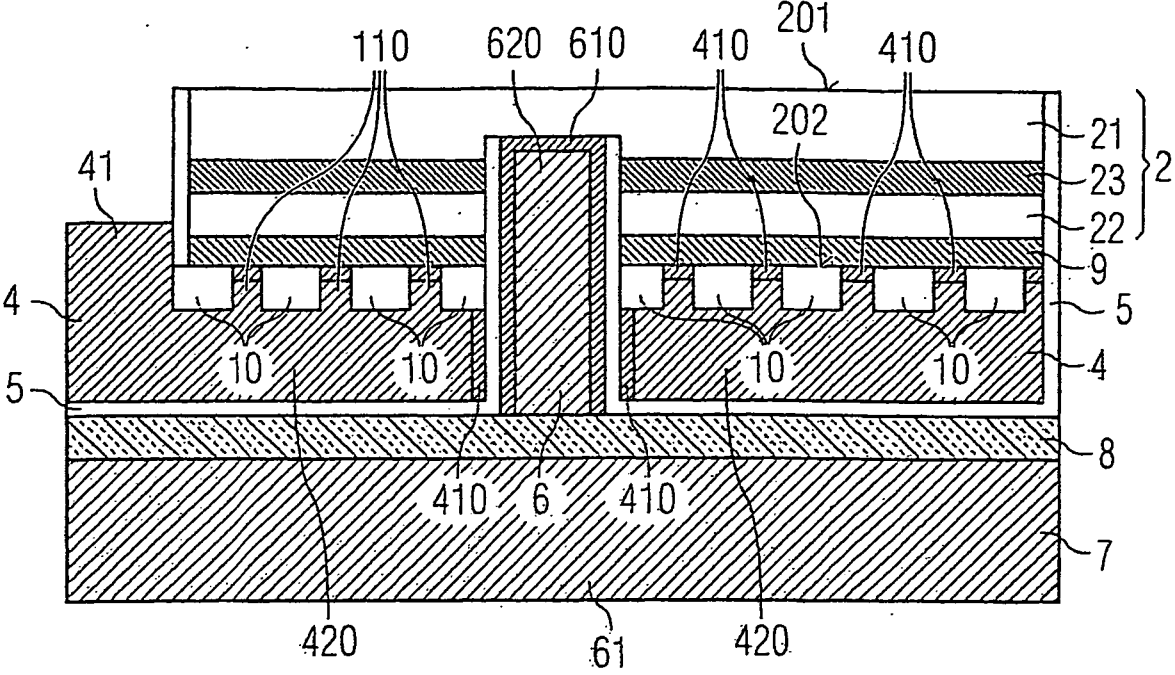
第 1F 圖



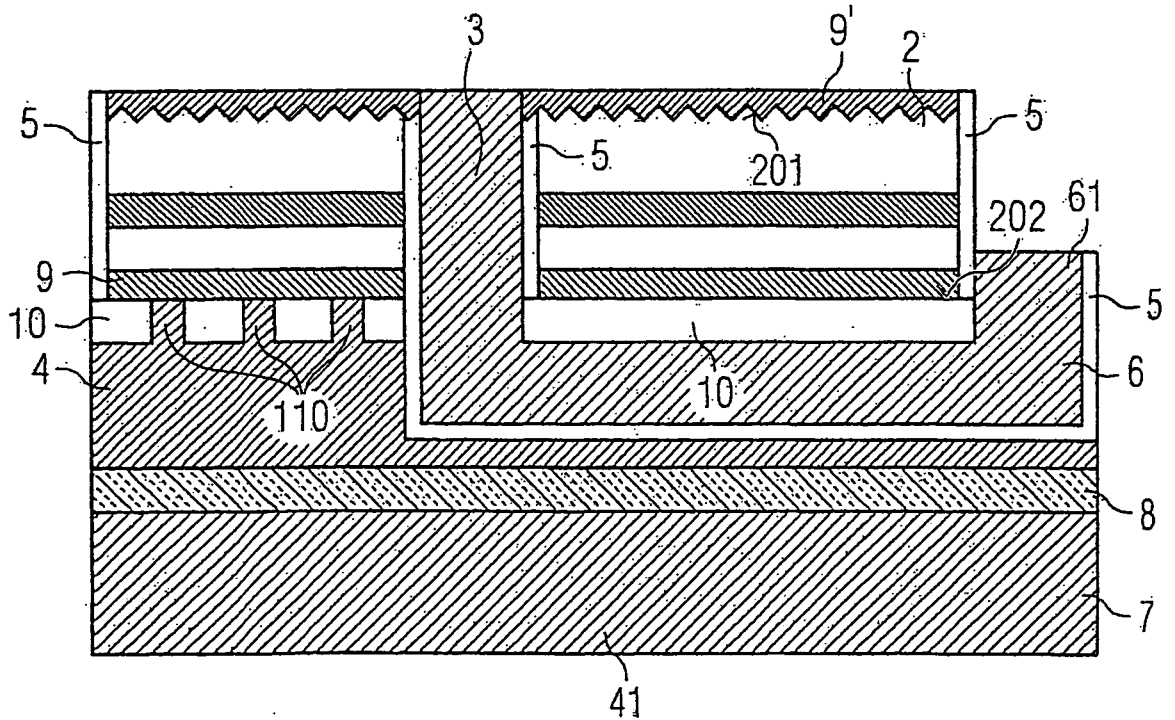
第 1G 圖



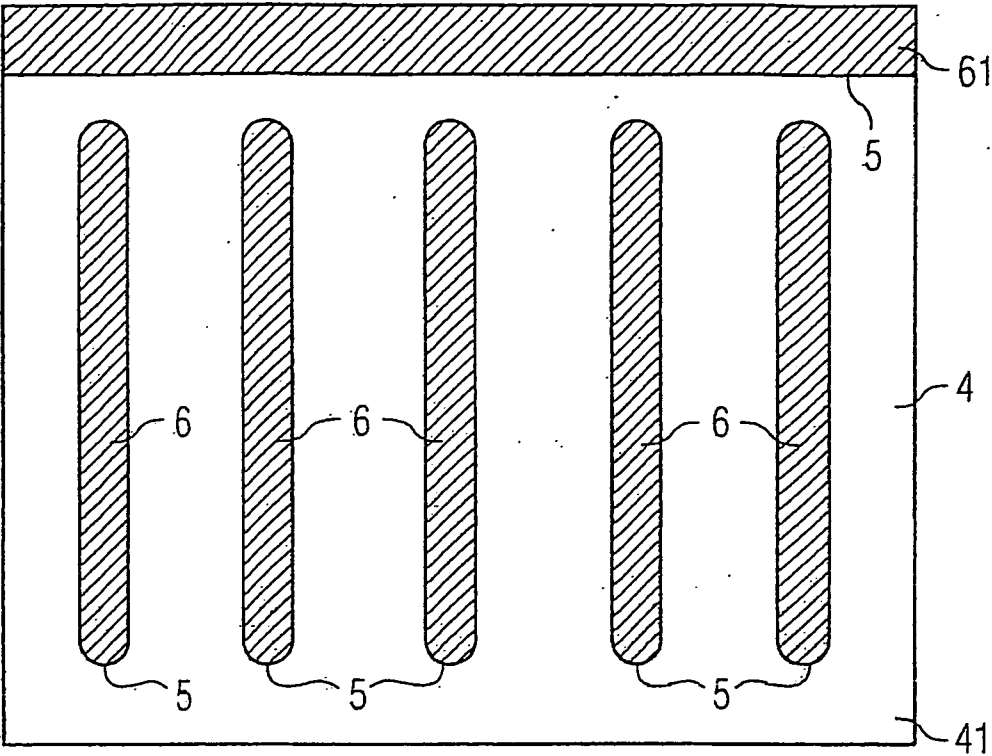
第 2 圖



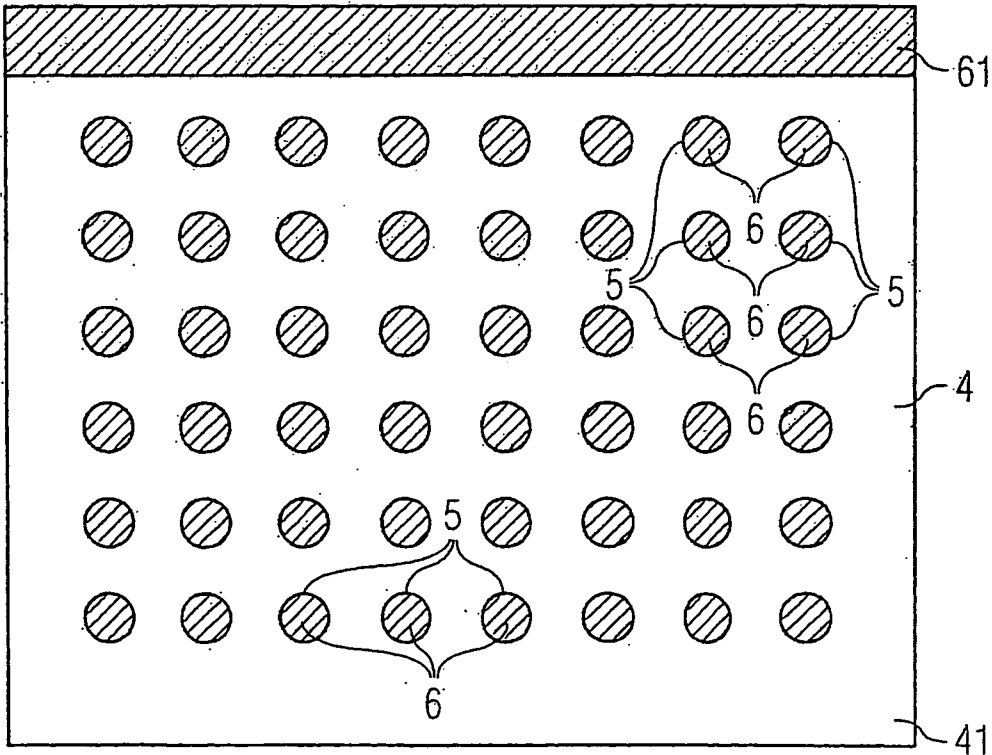
第 3 圖



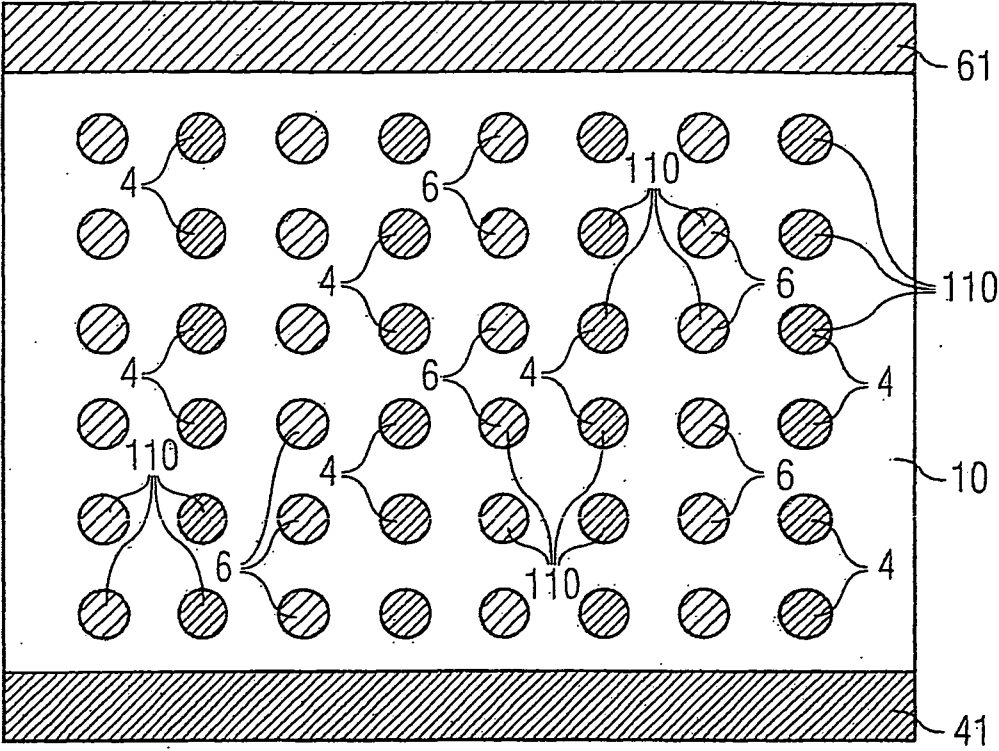
第 4 圖



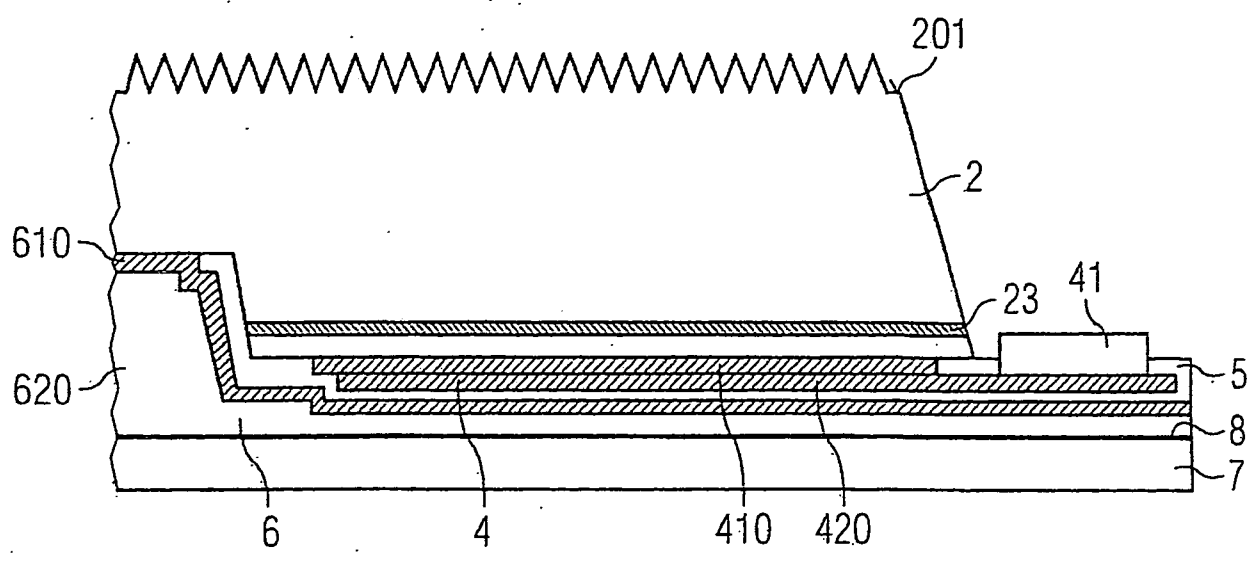
第 5A 圖



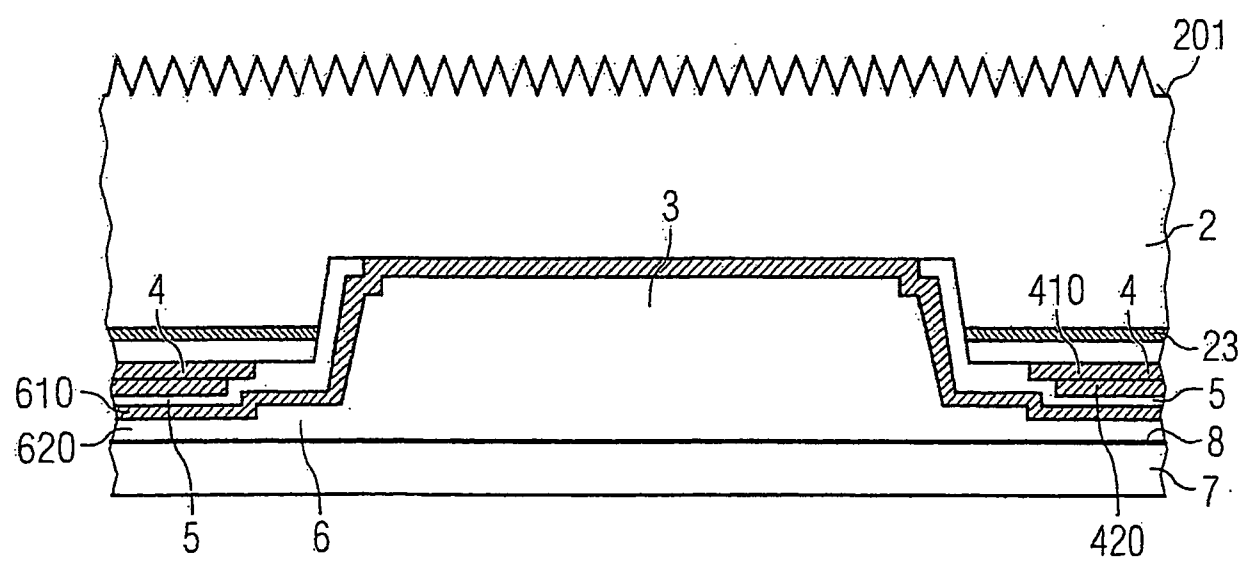
第 5B 圖



第 6 圖



第 7 圖



第 8 圖