



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 1003371

(61) Дополнительное к авт. свид-ву № 347941

(22) Заявлено 04.09.81 (21) 3333708/18-09

с присоединением заявки № -

(51) М. Кл.³

H 04 L 7/02

(23) Приоритет -

Опубликовано 07.03.83. Бюллетень № 9

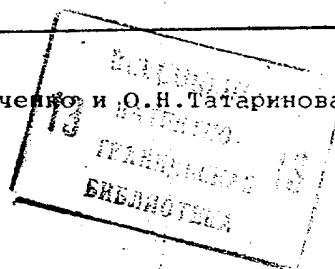
(53) УДК 621.394.
.662(088.8)

Дата опубликования описания 07.03.83

(72) Авторы
изобретения

Н.И.Козленко, Р.Н.Рыжкова, Ю.В.Левченко и О.Н.Татарина

(71) Заявитель



(54) УСТРОЙСТВО синхронизации с M-последовательностью

Изобретение относится к радиотехнике и может использоваться в системах с шупоподобными фазоманипулированными сигналами.

По основному авт. св. № 347941 известно устройство синхронизации с M-последовательностью, содержащее последовательно соединенные фильтр низких частот, перемножитель, первый переключатель, детектор определения синхронизма и блок управления, а также блок поэлементного приема, выход которого через последовательно соединенные первый регистр сдвига, сумматор совпадений и пороговый блок подключен к второму входу блока управления, и последовательно соединенные генератор тактовой частоты, первый делитель частоты, второй переключатель и генератор псевдослучайной последовательности (ПСП), выход которого подключен к второму входу перемножителя и входу второго регистра сдвига, выходы которого подключены к соответствующим входам сумматора совпадений, при этом выход фильтра низких частот подключен к первому входу блока поэлементного приема, второй вход которого объединен с первым входом второго переключателя,

к второму входу которого, объединенному с вторым входом первого переключателя, подключен выход блока управления, а к третьему входу второго переключателя подключен выход генератора тактовой частоты [1].

Однако известное устройство обладает большим временем вхождения в синхронизм.

Цель изобретения - сокращение времени вхождения в синхронизм. Указанная цель достигается тем, что в устройстве синхронизации с M-последовательностью, содержащее последовательно соединенные фильтр низких частот, перемножитель, первый переключатель, детектор определения синхронизма и блок управления, а также блок поэлементного приема, выход которого через последовательно соединенные первый регистр сдвига, сумматор совпадений и пороговый блок подключен к второму входу блока управления, и последовательно соединенные генератор тактовой частоты, первый делитель частоты, второй переключатель и генератор псевдослучайной последовательности (ПСП), выход которого подключен к второму входу

перемножителя и входу второго регистра сдвига, выходы которого подключены к соответствующим входам сумматора совпадений, при этом выход фильтра низких частот подключен к первому входу блока поэлементного приема, второй вход которого объединен с первым входом второго переключателя, к второму входу которого, объединенному с вторым входом первого переключателя, подключен выход блока управления, а к третьему входу второго переключателя подключен выход генератора тактовой частоты, введены триггер, второй делитель частоты, третий регистр сдвига, мажоритарный элемент и сумматор, при этом выход первого делителя частоты через сумматор подключен к первому входу второго переключателя, а второй вход сумматора объединен с входом первого делителя частоты и первым входом второго делителя частоты, выход которого подключен к тактовому входу третьего регистра сдвига, первый выход которого подключен к первому входу триггера, причем первый выход порогового блока подключен через последовательно соединенные третий регистр сдвига и мажоритарный элемент к второму входу блока управления, а второй выход порогового блока подключен к второму входу триггера, выход которого подключен к второму входу второго делителя частоты и разрешающему входу третьего регистра сдвига.

На чертеже представлена структурная электрическая схема устройства синхронизации с М-последовательностью.

Устройство содержит фильтр 1 низких частот (ФНЧ), перемножитель 2, первый переключатель 3, детектор определения синхронизма, блок 4 управления, блок 6 поэлементного приема, первый регистр 7 сдвига, сумматор 8 совпадений, пороговый блок 9, генератор 10 тактовой частоты, первый делитель 11 частоты, сумматор 12, второй переключатель 13, генератор 14 псевдослучайной последовательности (ПСП), второй регистр 15 сдвига, триггер 16, второй делитель 17 частоты, третий регистр 18 сдвига, мажоритарный элемент 19.

Устройство работает следующим образом.

Сигнал принимаемой псевдослучайной двоичной последовательности фильтруется в фильтре 1 низких частот и поступает на перемножитель 2 и блок 6 поэлементного приема, в котором по мере поступления символов последовательности производится их оценка и запись в первый регистр 7 сдвига. Во второй регистр 15 сдвига поступают символы местной последовательности, формируемые

генератором 14 псевдослучайной последовательности. В режиме поиска сигнала частота опорной последовательности в $(K+1)$ раз превышает частоту принимаемой последовательности. В результате на каждый сдвиг выборки первого регистра 7 сдвига приходится $(K+1)$ сдвигов во втором регистре 15 сдвига. На каждом шаге сдвига выборки, находящейся во втором регистре 15 сдвига, производится поразрядное сравнение информации, хранящейся в первом и втором регистрах 7 и 15 сдвига, и вычисляется сумма числа совпадающих разрядов, которая сравнивается с порогом в пороговом блоке 9.

При превышении порога на выходах порогового блока 9 устанавливаются напряжения, соответствующие логическим единицам, которые поступают на информационный вход третьего регистра 18 сдвига и один из входов триггера 16, устанавливая его в новое состояние. Выходной сигнал триггера 16 разрешает запись информации в третий регистр 18 сдвига и функционирование второго делителя 17 частоты. Второй делитель 17 частоты вырабатывает тактовые импульсы третьего регистра 18 сдвига с периодом, равным периоду псевдослучайной последовательности, формируемой генератором 14 ПСП. Благодаря этому, в третий регистр 18 сдвига записывается информация об обнаружении сигнала в пороговом блоке 9 для одних и тех же значений временного сдвига входного и опорного сигналов.

Эта информация с выхода разрядов третьего регистра 18 сдвига поступает на n входов мажоритарного элемента 19, который формирует логическую единицу при наличии не менее чем на m из его входов логической единицы. Если за n тактовых импульсов третьего регистра 18 сдвига сигнал был обнаружен менее, чем m раз, первая логическая единица, записанная в третий регистр сдвига, поступая на его выход, обнуляет триггер 16, который, в свою очередь, устанавливает третий регистр 18 сдвига и второй делитель 17 частоты в исходное состояние.

Если сигнал будет обнаружен m или более раз, то логическая единица, появляющаяся на выходе мажоритарного элемента 19, поступает на блок 5 управления. Блок 5 управления переключает переключатели 3 и 13, в результате чего генератор 14 ПСП начинает формировать последовательность той же частоты, что и принимаемая. В перемножителе 2 входной сигнал демодулируется и через открытый переключатель 3 поступает в

детектор 4 определения синхронизма, в котором производится интегрирование за каждый достаточно большой промежуток времени T и сравнение результата с порогом. Превышение порога подтверждает наличие синхронизации последовательности. Если же сигнал ниже порога, блок 5 управления устанавливает переключатели 3 и 13 в прежнее положение, и поиск возобновляется. Тактовая частота генератора 14 ПСП в режиме поиска сигнала, равная $(K+1) \cdot f_m$, где f_m - частота входного сигнала, формируется в сумматоре 12 путем сложения сигнала генератора 10 тактовой частоты $K \cdot f_m$ и выходного сигнала частоты f_m первого делителя 11 частоты. Второй делитель 17 частоты осуществляет деление частоты $K \cdot f_m$, равной относительной частоте "скольжения" входной и опорной последовательностей, на число N , равное количеству элементов передаваемой последовательности.

Таким образом, предлагаемое устройство позволяет сократить среднее время поиска сигнала по сравнению с известным более, чем в 4 раза.

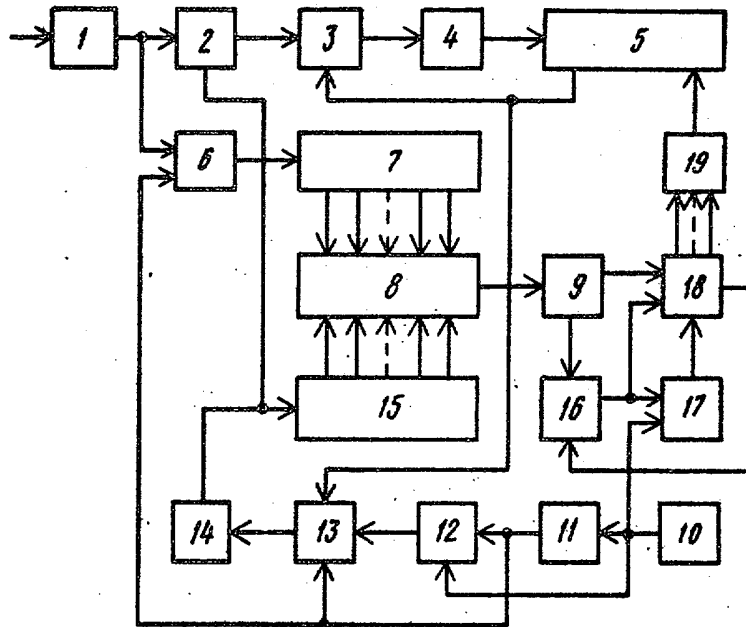
Формула изобретения

Устройство синхронизации с M -последовательностью по авт.св. № 347941,

отличающееся тем, что, с целью сокращения времени вхождения в синхронизм, в него введены триггер, второй делитель частоты, третий регистр сдвига, мажоритарный элемент и сумматор, при этом выход первого делителя частоты через сумматор подключен к первому входу второго переключателя, а второй вход сумматора объединен с входом первого делителя частоты и первым входом второго делителя частоты, выход которого подключен к тактовому входу третьего регистра сдвига, первый выход которого подключен к первому входу триггера, причем первый выход порогового блока подключен через последовательно соединенные третий регистр сдвига и мажоритарный элемент к второму входу блока управления, а второй выход порогового блока подключен к второму входу второго делителя частоты и разрешающему входу третьего регистра сдвига.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 347941, кл. Н 04 L 7/02, 1970 (прототип).



ВНИИПИ Заказ 1592/47 Тираж 675 Подписное

Филиал ППП "Патент", г.Ужгород, ул.Проектная, 4