



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2017년12월08일

(11) 등록번호 10-1807311

(24) 등록일자 2017년12월04일

(51) 국제특허분류(Int. Cl.)

H01L 23/488 (2006.01) H01L 23/00 (2006.01)

H01L 23/498 (2006.01)

(21) 출원번호 10-2011-0024065

(22) 출원일자 2011년03월17일

심사청구일자 2016년02월23일

(65) 공개번호 10-2012-0061713

(43) 공개일자 2012년06월13일

(30) 우선권주장

12/960,178 2010년12월03일 미국(US)

(56) 선행기술조사문헌

JP2010141055 A\*

US20010013423 A1

US07173828 B2

JP2007511103 A

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

스테츠 칩팩 피티이. 엘티디.

싱가포르, 569059, 테크포인트 #04-08/09, 65 양  
모 키오 스트리트 10

(72) 발명자

펜세, 라젠드라 디.

미국, 캘리포니아 94555, 프레몬트 다이아몬드 카  
먼 5245

(74) 대리인

강명구, 김현석

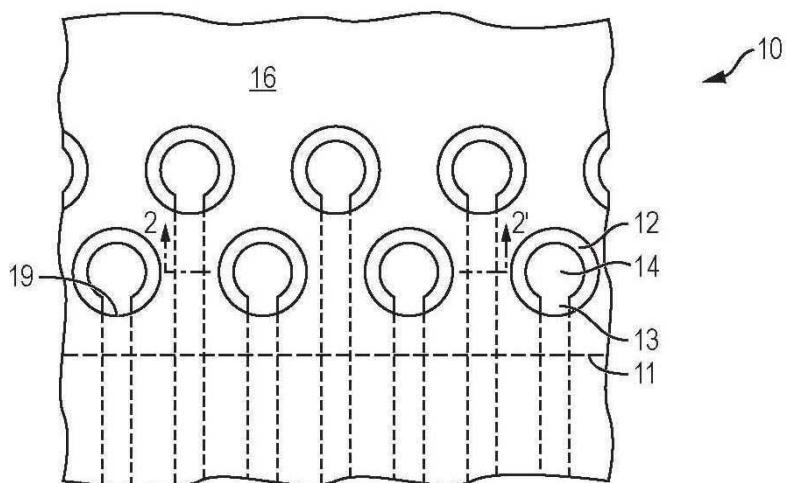
전체 청구항 수 : 총 25 항

심사관 : 정구원

(54) 발명의 명칭 반도체 소자 및 그 제조 방법

**(57) 요 약**

반도체 소자는 다이의 표면위에 형성된 다수의 복합 범프를 구비한 반도체 다이를 갖는다. 상기 복합 범프는 전도성 필라 및 그 위에 형성된 범프와 같은 가용성부 및 비가용성부를 갖는다. 복합 범프는 또한 테이퍼질 수 있다. 전도성 트레이스가 이스케이프 라우팅 밀도를 증가시키기 위해 평면으로부터 전도성 트레이스에 평행한 에지를 갖는 상호접속 사이트를 구비한 상태로 기판 위에 형성된다. 상호접속 사이트는 전도성 트레이스 폭의 1.2 배 이하의 폭을 가질 수 있다. 복합 범프는 상호접속 사이트보다 넓다. 복합 범프의 가용성부는 상호접속 사이트에 결합되어 가용성부가 상호접속 사이트의 정상부 및 측부를 커버한다. 봉지재가 반도체 다이 및 기판 사이의 복합 범프 주위에 전착된다.

**대 표 도 - 도1**

## 명세서

### 청구범위

#### 청구항 1

반도체 다이의 표면 위에 형성된 복수의 복합 범프를 갖는 반도체 다이를 제공하는 단계 - 상기 복합 범프는 가용성부(fusible portion) 및 비가용성부(non-fusible portion)를 포함함 - ,

기판을 제공하는 단계,

아스케이프 라우팅 밀도를 증가시키기 위해 평면도에서 전도성 트레이스에 평행한 에지를 갖는 상호접속 사이트(interconnect site)를 갖는 기판 위에 복수의 전도성 트레이스를 형성하는 단계 - 상기 복합 범프는 상호접속 사이트보다 넓은 복합 범프를 가로지르는 폭(width)을 가지며, 상기 복합 범프의 폭(width)보다 큰, 전도성 트레이스를 따르는 방향의 복합 범프의 길이(length)를 가짐 - ,

상호접속 사이트의 정상면 및 측면을 덮도록 가용성부를 기계적으로 변형시키는 힘을 가하고, 상기 가용성부의 리플로우 온도를 초과하도록 상기 복합 범프를 가열하는 열 압착(thermocompression)을 이용해 복합 범프의 가용성부를 상호접속 사이트에 본딩하는 단계, 및

반도체 다이와 기판 사이에서 복합 범프 주위에 봉지재를 증착하는 단계  
를 포함하는 반도체 소자의 제조 방법.

#### 청구항 2

제1항에 있어서,

상기 복합 범프의 비가용성부는 금, 구리, 니켈, 리드 솔더(lead solder) 또는 리드-주석 합금(lead-tin alloy)을 포함하는 반도체 소자의 제조 방법.

#### 청구항 3

제1항에 있어서,

상기 복합 범프의 가용성부는 주석, 리드-프리 합금(lead-free alloy), 주석-은 합금, 주석-은-구리 합금, 주석-은-인듐 합금, 공정 솔더(eutectic solder), 또는 은, 구리 또는 리드를 갖는 다른 주석합금을 포함하는 반도체 소자의 제조 방법.

#### 청구항 4

제1항에 있어서,

상기 상호접속 사이트는 상기 전도성 트레이스의 폭의 1.2배 이하의 폭을 갖는 반도체 소자의 제조 방법.

#### 청구항 5

제1항에 있어서,

인접한 상호접속 사이트들 사이의 기판의 영역 위에 비-습윤성 마스킹 패치를 포함하는 단계를 더 포함하는 반도체 소자의 제조 방법.

#### 청구항 6

제1항에 있어서,

가용성부를 상호접속 사이트에 본딩하기 전에 상기 복합 범프는 테이퍼(taper)지는, 반도체 소자의 제조 방법.

#### 청구항 7

반도체 다이를 제공하는 단계,

기판을 제공하는 단계,

이스케이프 라우팅 밀도를 증가시키기 위해 평면도에서 전도성 트레이스에 평행한 에지를 갖는 상호접속 사이트를 갖는 기판 위에 복수의 전도성 트레이스를 형성하는 단계,

상기 반도체 다이와 기판상의 상호접속 사이트 사이에 복수의 상호접속 구조체를 형성하는 단계 - 각각의 상호접속 구조체는 전도성 트레이스를 따르는 방향의 상호접속 구조체의 길이(length)보다 좁은, 상호접속 구조체를 가로지르는 방향의 폭(width)을 가짐 - ,

상호접속 구조체가 상호접속 사이트의 정상면 및 측면을 덮도록 열 압착(thermocompression)을 이용해 상호접속 구조체를 상호접속 사이트에 본딩하는 단계, 및

봉지재를 반도체 다이 및 기판 사이에 중착하는 단계를 포함하는 반도체 소자의 제조 방법.

#### **청구항 8**

제7항에 있어서,

상기 상호접속 사이트는 전도성 트레이스의 폭의 1.2배 이하의 폭을 갖는 반도체 소자의 제조 방법.

#### **청구항 9**

제7항에 있어서,

상기 상호접속 구조체는 가용성부 및 비가용성부를 포함하는 반도체 소자의 제조 방법.

#### **청구항 10**

제9항에 있어서,

상기 상호접속 구조체의 비가용성부는 금, 구리, 니켈, 리드 솔더 또는 리드-주석 합금을 포함하는 반도체 소자의 제조 방법.

#### **청구항 11**

제9항에 있어서,

상기 상호접속 구조체의 가용성부는, 주석, 리드-프리 합금, 주석-은 합금, 주석-은-구리 합금, 주석-은-인듐 합금, 공정 솔더, 또는 은, 구리 또는 리드를 갖는 다른 주석합금을 포함하는 반도체 소자의 제조 방법.

#### **청구항 12**

제7항에 있어서,

상기 상호접속 구조체는 전도성 필라 및 상기 전도성 필라 위에 형성된 범프를 포함하는 반도체 소자의 제조 방법.

#### **청구항 13**

제7항에 있어서,

상기 상호접속 구조체는 범프를 포함하는 반도체 소자의 제조 방법.

#### **청구항 14**

반도체 다이를 제공하는 단계;

기판을 제공하는 단계;

평면도에서 전도성 트레이스에 평행한 에지를 갖는 상호접속 사이트를 갖는 기판 위에 복수의 전도성 트레이스를 형성하는 단계;

상기 반도체 다이와 기판상의 상호접속 사이트 사이에 복수의 상호접속 구조체를 형성하는 단계 - 각각의 상호접속 구조체는 전도성 트레이스를 따르는 방향의 상호접속 구조체의 길이보다 좁은, 상호접속 구조체를 가로지

르는 방향의 폭을 가짐 - , 및

상기 상호접속 구조체가 상기 상호접속 사이트의 정상면 및 측면을 향도록 상기 상호접속 구조체를 상기 상호접속 사이트에 본딩하는 단계를 포함하는 반도체 소자의 제조 방법.

### 청구항 15

제14항에 있어서,

상기 상호접속 사이트는 전도성 트레이스의 폭의 1.2배 이하의 폭을 갖는 반도체 소자의 제조 방법.

### 청구항 16

삭제

### 청구항 17

제14항에 있어서,

상기 상호접속 구조체는 가용성부 및 비가용성부를 포함하는 반도체 소자의 제조 방법.

### 청구항 18

제17항에 있어서,

상기 상호접속 구조체의 비가용성부는 금, 구리, 니켈, 리드-솔더 또는 리드-주석 합금을 포함하는 반도체 소자의 제조 방법.

### 청구항 19

제17항에 있어서,

상기 상호접속 구조체의 가용성부는, 주석, 리드-프리 합금, 주석-은 합금, 주석-은-구리 합금, 주석-은-인듐 합금, 공정 솔더, 또는 은, 구리 또는 리드를 갖는 다른 주석합금을 포함하는 반도체 소자의 제조 방법.

### 청구항 20

제14항에 있어서,

상호접속 구조체는 전도성 필라 및 상기 전도성 필라 위에 형성된 범프를 포함하는 반도체 소자의 제조 방법.

### 청구항 21

반도체 다이,

기판,

평면도에서 전도성 트레이스에 평행한 예지를 갖는 상호접속 사이트를 갖는 기판 위에 형성된 복수의 전도성 트레이스,

상기 반도체 다이와 기판상의 상호접속 사이트 사이에 형성된 복수의 상호접속 구조체 - 상기 상호접속 구조체는 상호접속 사이트에 본딩되며, 각각의 상호접속 구조체는 전도성 트레이스를 따르는 방향의 상호접속 구조체의 길이보다 좁은, 상호접속 구조체를 가로지르는 방향의 폭을 가짐 - , 및

상기 반도체 다이와 기판 사이에 증착된 봉지재

를 포함하는 반도체 소자.

### 청구항 22

제21항에 있어서,

상기 상호접속 구조체의 비가용성부는 금, 구리, 니켈, 리드 솔더 또는 리드-주석 합금을 포함하는 반도체 소자.

**청구항 23**

제21항에 있어서,

상기 상호접속 구조체의 가용성부는 주석, 리드-프리 합금, 주석-은 합금, 주석-은-구리 합금, 주석-은-인듐 합금, 공정 솔더, 또는 은, 구리 또는 리드를 갖는 다른 주석합금을 포함하는 반도체 소자.

**청구항 24**

삭제

**청구항 25**

제21항에 있어서,

상기 상호접속 구조체는 전도성 필라 및 상기 전도성 필라 위에 형성된 범프를 포함하는 반도체 소자.

**청구항 26**

제21항에 있어서, 전도성 트레이스 중 하나 위에 형성된 마스킹 패치를 더 포함하는, 반도체 소자.

**청구항 27**

제14항에 있어서, 상기 전도성 트레이스 중 하나 위에 마스킹 패치를 형성하는 단계를 더 포함하는, 반도체 소자의 제조 방법.

**발명의 설명****기술 분야**

[0001]

본 발명은 일반적으로 반도체 소자, 특히 반도체 소자 및 범프-온-리드 상호접속체를 형성하는 방법에 관한 것이다.

**배경 기술**

[0002]

반도체 소자는 현대의 전자 제품에서 일반적으로 사용된다. 반도체 소자는 전기 부품의 숫자 및 밀도에서 가변적이다. 개별 반도체 소자는 일반적으로 전기 부품, 즉, 발광 다이오드(LED), 소형 신호 트랜지스터, 래지스터, 캐패시터, 인덕터 및 MOS 전계 효과 트랜지스터(MOSFET) 중의 한 형태를 포함한다. 집적 반도체 소자는 일반적으로 수백 내지 수백만 개의 전기 부품을 포함한다. 집적 반도체 소자의 예로서 마이크로콘트롤러, 마이크로프로세서, 차지드-캡슐 장치(CCD), 태양 전지 및 디지털 마이크로-미러 장치(DMD)를 포함한다.

[0003]

상기 반도체 소자는 신호 처리, 고속 계산, 전자기 신호의 송수신, 전자 장치 제어, 태양광의 전기로의 변환 및 텔레비전 디스플레이를 위한 비쥬얼 프로젝션 형성등과 같은 넓은 범위의 기능들을 수행한다. 또한 반도체 소자는 엔터테인먼트, 통신, 동력 변환, 네트워크, 컴퓨터 및 소비자 제품의 분야에 사용되고, 군사 응용, 항공, 자동차, 산업 제어기 및 사무용 기기에서도 사용된다.

[0004]

반도체 소자는 반도체 재료의 전기적 특성을 이용한다. 반도체 재료의 원자 구조는 전기장 또는 베이스 전류의 인가 또는 도핑 공정을 통해서 그것의 전기 전도성을 배가시킨다. 도핑은 불순물을 반도체 재료에 도입시키어 반도체 소자의 전도성을 배가 또는 제어한다.

[0005]

반도체 소자는 액티브 및 패시브 전기 구조체를 포함한다. 바이폴라 및 전계 효과 트랜지스터를 포함하는 액티브 구조체는 전류의 흐름을 제어한다. 도핑 그리고 전계 효과 또는 베이스 전류의 레벨을 변화시킴으로써 트랜지스터는 전류 흐름을 촉진 또는 제한하게 된다. 래지스터, 캐패시터 및 인덕터를 포함하는 패시브 구조체는 다양한 전기적 기능들을 수행하는데 필요한 전압과 전류 사이의 상호 관계를 만들어 낸다. 상기 액티브 및 패시브 구조체들은 전기적으로 연결되어 회로를 형성하고 이것이 반도체 소자가 고속의 계산 및 다른 유용한 기능들을 수행할 수 있게 한다.

[0006]

반도체 소자는 일반적으로 두 개의 복합 제조 공정, 즉, 각각이 잠재적으로 수백개 단계들이 관여되는 프론트-

엔드(front-end) 공정 및 백-엔드(back-end) 공정을 사용하여 제조된다. 상기 프론트-엔드 제조는 반도체 웨이퍼 표면상에 다수 다이를 형성하는 것을 포함한다. 각 다이는 기본적으로 동일하고 액티브 및 패시브 부품들을 전기적으로 연결하여 형성되는 회로를 포함한다. 그리고 상기 백-엔드 제조는 최종 웨이퍼로부터 각 다이를 싱글레이팅(singulating)하고, 구조적 지지와 환경적 분리를 제공하기 위해 상기 다이를 패키징하는 것을 포함한다.

- [0007] 반도체 제조의 한 가지 목적은 보다 소형의 반도체 소자를 제조하는 것이다. 소형의 반도체 소자는 적은 전력을 소모하고, 높은 성능을 가지며, 보다 효율적으로 제조될 수 있다. 또한, 소형의 반도체 소자는 보다 소형의 풋프린트(footprint)를 갖는데 이것은 보다 소형의 최종 제품에 바람직하다. 소형의 다이 크기는 보다 소형의 고밀도 액티브 및 패시브 부품들을 구비한 다이를 초래하는 프론트-엔드 공정의 개선에 의해 달성될 수 있다. 백-엔드 공정은 전기적 상호 접속 및 재료 패키징에서의 개선에 의해 보다 소형 풋프린트를 구비한 반도체 소자 패키지를 초래할 수 있다.
- [0008] 통상적인 플립칩 형태 패키지에서, 반도체 다이는 다이의 액티브 사이드가 기판과 접하는 상태로 패키지 기판에 장착된다. 통상적으로, 다이 회로의 기판 회로에의 상호접속은 다이상의 상호접속 패드 어레이에 부착되고 종종 기판상의 캡처 패드로 언급되는 상호접속 패드의 대응 보완 어레이에 결합된 범프를 경유하여 이루어진다.
- [0009] 집적 회로상의 전기적 특징의 면적 밀도는 크게 증가되고 있고, 회로 특징의 보다 큰 밀도를 갖는 반도체 다이는 또한 패키지 기판과의 상호접속을 위해 사이트의 보다 큰 밀도를 가질 수 있다.
- [0010] 패키지는 프린트된 회로 또는 마더보드와 같은 하부 회로에 패키지와 하부 회로 사이의 제2레벨 상호접속체를 경유하여 연결된다. 상기 제2레벨 상호접속체는 플립칩 접속체 보다 큰 피치를 갖고, 기판상의 라우팅은 통상적으로 펼쳐진다. 큰 기술적 진보가 미세 라인 및 공간 구성을 가능하게 한다. 인접한 패드들 사이의 공간은 어레이의 보다 안쪽 캡처 패드로부터 이스케이프 할 수 있는 것보다 트레이스의 숫자를 제한한다. 다이 아래 캡처 패드 및 패키지 외부 편 사이의 팬-아웃(fan-out) 라우팅이 패키지 기판내의 멀티플 금속층상에 통상적으로 형성된다. 복잡한 상호접속 어레이에 대해서 멀티플 층을 갖는 기판이 다이 패드 및 패키지 상의 제 2 레벨 상호접속체 사이의 라우팅을 달성하는데 요구될 수 있다.
- [0011] 멀티플 층 기판은 비싸고, 통상적인 플립칩 구성물에서 기판 훌로 패키지 비용의 절반 이상을 차지한다. 이와 같이 멀티층 기판의 높은 비용은 주류 제품에서 플립칩 기술의 확산을 제한하는 요소가 되어 왔다. 이스케이프 라우팅 패턴은 전형적으로 추가적인 전기 파라시티(parasitics)을 도입하는데, 라우팅이 비차폐 배선의 쇼트런(short run)과 신호 전달 패치에서 배선층들 사이에 비아(via)를 포함하기 때문이다. 전기적 파라시티는 크게 패키지 성능을 제한한다.
- [0012] 플립칩 상호접속체는 범프, 즉 솔더 범프를 대응 캡처 패드의 맞물림면에 조인시키는(이것은 범프-온-캡처 패드(BOC) 상호접속으로 언급됨) 용융 공정을 이용하여 이루어질 수 있다. 이러한 BOC 디자인에서 두 개의 특징들이 명백한데, 첫 번째는 다이 상의 범프와 맞물리기 위해 비교적 큰 캡처 패드가 요구되고, 둘째로, 절연 재료, 전형적으로 솔더 마스크가 상호접속 공정 동안에 솔더의 유동을 한정하기 위해 요구된다는 것이다. 솔더 마스크의 개구가 캡처 패드의 용융 솔더 콘타우어(contour)를 한정, 즉 솔더 마스크 한정, 또는 솔더 콘타우어가 마스크 개구에 의해 한정되지 않는, 즉 비-솔더 마스크 한정이 있다. 후자의 경우에, 솔더 마스크 개구는 캡처 패드보다 훨씬 크다. 솔더 마스크 개구를 한정하는 기술은 솔더 마스크 한정 범프 구성에 대해서 넓은 오차 범위를 갖기 때문에 마스크 개구가 패드의 맞물림면에 위치되도록 하기 위해 캡처 패드는 전형적으로 마스크 개구의 디자인 크기보다 커야 한다. 비-솔더 마스크 한정 범프 구성에 대해서, 솔더 마스크 개구는 캡처 패드보다 커야 한다. 캡처 패드 폭 또는 직경은 트레이스 폭 보다 2-4배 정도 넓을 수 있다. 캡처 패드의 보다 큰 폭은 정상부 기판 층상의 라우팅 공간의 상당한 손실을 초래한다. 특히, 이스케이프 라우팅 피치는 기판 기술이 제공할 수 있는 가장 미세한 트레이스 피치 보다 매우 크다. 많은 수의 패드가 짧은 스터브 및 비아 수단에 의해 하부 기판상에, 종종 다이 풋프린트 아래로 라우팅되어야 하고, 이것은 패드로부터 발산하게 된다.
- [0013] 통상적인 솔더 마스크 한정 BOC 상호접속의 전형적인 예에서, 캡처 패드는 약  $140\mu\text{m}$  직경을 갖고, 솔더 마스크 개구는 약  $90\mu\text{m}$  직경을 가지며, 그리고 라우팅 트레이스는 약  $25\text{--}30\mu\text{m}$  너비가 된다. 범프의 다이 패드로의 부착, 즉, 범프 및 다이 패드 사이의 상호접속을 위한 맞물림면의 직경은 약  $90\mu\text{m}$  직경을 갖는 솔더 마스크 개구에 의해 한정된다.
- [0014] 통상적인 BOC 상호접속 레이아웃이 플립칩 패키지의 부분들(10,20)로서 도 1 및 도 2에 도시되었다. 도 1의 부분 단면은 도 2의 선 1-1'을 따라서 패키지 기판 표면에 평행한 평면에서 본 것으로 도시되었다. 도 2의 부분

단면은 도 1의 선 2-2'를 따라서 패키지 기판 표면에 수직인 평면에서 본 것으로 도시되었다. 어떤 특징들이 마치 투명한 것처럼 도시되었지만, 도 1의 특징들 중의 많은 것들은 겹쳐지는 특징들에 의해 불투명하게 도시되었다.

[0015] 도 1 및 도 2에서, 패키지 기판의 다이 부착면은 기판(12) 위의 절연층상에 형성된 금속층을 포함한다. 상기 금속층은 패턴화되어 트레이스 또는 리드(13) 및 캡쳐 패드(14)를 형성한다. 절연층 또는 솔더 마스크(16)가 기판(12)의 다이 부착면을 커버한다. 솔더 마스크(16)는 일반적으로 캡쳐 패드(14)를 노출 상태로 두기 위한 포토레지스트에 의해 패턴화된 포토-한정성 재료이다. 반도체 다이(18)의 액티브 사이트상의 패드에 부착된 상호접속 범프(15)가 기판(12)상의 대응 캡쳐 패드(14)의 맞물림면에 결합되어 다이상의 회로와 기판상의 리드 사이에 적절한 전기적 상호접속을 형성한다. 전기적 접속을 이루기 위해 리플로우된 솔더가 냉각된 후에, 언더필 재료(17)가 반도체 다이(18) 및 기판(12)사이의 공간에 도입되어 기계적으로 상호접속체를 안정화시키고 다이 및 기판 사이의 특징들을 보호한다.

[0016] 도 1은 파선(11)으로 표시된 바와 같이, 다이 에지 위치를 획단하여 그리고 다이 풋프린트로부터 떨어져서 각각의 캡쳐 패드(14)로부터 루트된 기판(12) 상부 금속층의 신호 이스케이프 트레이스(13)를 도시하고 있다. 신호 트레이스(13)는 약  $112\mu\text{m}$  의 이스케이프 폭( $P_E$ )를 가질 수 있다. 도 1에 도시된 것과 같은 구성에서  $30\mu\text{m} / 30\mu\text{m}$  디자인 룰이 트레이스(13)에 대해 전형적이다. 트레이스(13)는 정상적으로  $30\mu\text{m}$  너비이고 서로  $30\mu\text{m}$ 로 인접하게 이격될 수 있다. 캡쳐 패드(14)는 트레이스 폭 보다 전형적으로 3배 크고 캡쳐 패드는  $90\mu\text{m}$ 의 폭 또는 직경을 갖는다. 솔더 마스크의 개구는 패드보다 크고,  $135\mu\text{m}$ 의 명목상 폭 또는 직경을 갖는다.

[0017] 도 1 및 도 2는 비-솔더 마스크 한정 솔더 콘투어를 도시하고 있다. 다이 용융부상의 범프의 가용성 재료로서, 용융 솔더는 리드(lead) 및 캡쳐 패드의 금속을 습윤시키는 경향이 있고, 솔더는 마스크되지 않는 어떤 근접 금속 표면 위라도 흐르는 경향이 있다. 솔더는 근접 리드(13)를 따라서 유동하는 경향이 있고, 여기서 솔더 유동은 도 1의 위치(19)에서 솔더 마스크에 의해 제한된다. 패드의 비-솔더 마스크 한정 솔더 콘투어가 도 2에 도시되었는데, 범프(15)의 일부(29)가 캡쳐 패드(14) 위로 유동하여 기판(12)의 절연층 표면까지 아래로 유동한 것으로 도시되었다. 비-솔더 마스크 한정 콘투어는 캡쳐 패드 표면 위로 그리고 측부 아래로의 솔더 유동을 제한하지 않고, 그리고 패드에 과도한 솔더가 존재하는 한, 솔더 유동은 기판의 절연 표면이 용융 솔더에 의해 비습윤적이라는 사실에 의해 제한된다. 도 1에 도시된 배열에서 캡쳐 패드 밀도 상의 하한은 여러 요소 중에서, 신뢰성 있는 협소한 마스크 구조물을 만들기 위한 마스크 형성 기술의 능력과, 인접한 마스크 개구들 사이에 마스크 구조물을 제공하기 위한 필요성에 의해 결정된다. 이스케이프 밀도상의 하한은 또한 여러 요소 중에서, 보다 중심에 위치된 캡쳐 패드로부터의 이스케이프 라인이 보다 주연에 위치된 캡쳐 패드 사이에 라우팅되게 하기 위한 필요성에 의해 결정된다.

[0018] 도 3은 도 2와 비슷한 단면에서 솔더 마스크 한정 솔더 콘투어를 도시하고 있다. 반도체 다이(38)는, 기판(32) 절연층의 다이 부착 사이드상의 금속층을 패터닝함으로써 트레이스 또는 리드(33)와 더불어 형성된 캡쳐 패드(34)의 맞물림 표면상에 범프(35)에 의해 고정되는 것으로 도시되었다. 전기적 접속을 이루기 위해 리플로우(reflow)된 솔더(solder)가 냉각된 후에, 언더필 재료(37)가 다이(38) 및 기판(32) 사이의 공간 내로 도입되어 상호접속체를 기계적으로 안정시키고 다이 및 기판 사이의 특징들을 보호한다. 여기서, 캡쳐 패드(34)는 도 1 및 도 2에서의 것들보다 넓고, 솔더 마스크 개구는 캡쳐 패드 보다 작아서 솔더 마스크 재료가 위치(39)에서 도시된 바와 같이, 리드(33) 뿐 아니라 각 캡쳐 패드의 측부 및 맞물림면부를 커버한다. 범프(35)가 각 캡쳐 패드(34)의 맞물림면과 접촉되고, 이어서 용융된 솔더 마스크 재료(36)가 용융 솔더의 유동을 제한하여 솔더 콘타워의 모양이 캡쳐 패드(34) 위의 마스크 개구 모양과 크기에 의해 제한된다.

## 도면의 간단한 설명

[0019] 도 1은 패키지 기판 표면의 평면에 평행한 통상적인 범프-온-캡쳐 패드 플립칩 상호접속을 도시한 도면.

도 2는 패키지 기판 표면의 평면에 수직인 통상적인 범프-온-캡쳐 패드 플립칩 상호접속을 도시한 도면.

도 3은 패키지 기판 표면의 평면에 수직인 다른 통상적인 범프-온-캡쳐 패드 플립칩 상호접속을 도시한 도면.

도 4는 그것의 표면에 장착된 상이한 형태의 패키지를 구비한 PCB를 도시한 도면.

도 5a-5c는 PCB에 장착된 대표적인 반도체 패키지의 다른 상세 사항을 도시한 도면.

도 6은 패키지 기판 표면과 평행한 BOL 플립칩 상호접속을 도시한 도면.

도 7은 패키지 기판 표면에 수직인 도 6의 BOK 플립칩 상호접속을 도시한 도면.

도 8은 패키지 기판 표면에 평면에 평행한 제 2의 BOL 플립칩 상호접속을 도시한 도면.

도 9는 패키지 기판 표면에 수직인 도 8의 BOL 플립칩 상호접속을 도시한 도면.

도 10은 패키지 기판 표면에 평면에 평행한 제 3의 BOL 플립칩 상호접속을 도시한 도면.

도 11은 패키지 기판 표면의 평면에 평행한 제 4의 BOL 플립칩 상호접속을 도시한 도면.

도 12a-12c는 BOL 플립칩 상호접속을 만들기 위한 공정을 도시한 도면.

도 13a-13d는 BOL 플립칩 상호접속을 만들기 위한 공정의 다른 상세 사항을 도시한 도면.

도 14는 BOL 플립칩 상호접속을 만들기 위한 공정의 힘 또는 온도 스케줄을 도시한 도면.

도 15는 복합 범프를 갖는 BOL 플립칩 상호접속을 도시한 도면.

도 16a-16h는 기판상의 전도성 트레이스에 결합을 위한 반도체 다이 위에 형성된 다양한 상호접속 구조체를 도시한 도면.

도 17a-17g는 전도성 트레이스에 결합된 반도체 다이 및 상호접속 구조체를 도시한 도면.

도 18a-18d는 전도성 트레이스에 결합된 웨지 모양 상호접속 구조체를 구비한 반도체 다이를 도시한 도면.

도 19a-19d는 전도성 트레이스에 결합된 반도체 다이 및 상호접속 구조체의 다른 실시예를 도시한 도면.

도 20a-20c는 전도성 트레이스에 결합된 스텝 범프 및 스터드 범프 상호접속 구조체를 도시한 도면.

도 21a-21b는 전도 비아를 구비한 전도성 트레이스를 도시한 도면.

도 22a-22c는 반도체 다이 및 기판 사이의 몰드 언더필을 도시한 도면.

도 23은 반도체 다이 및 기판 사이의 다른 몰드 언더필을 도시한 도면.

도 24는 몰드 언더필 후의 반도체 다이 및 기판을 도시한 도면.

도 25a-25g는 개방 솔더 레지스트레이션을 구비한 전도성 트레이스의 다양한 배열을 도시한 도면.

도 26a-26b는 전도성 트레이스 사이에 패치를 구비한 개방 솔더 레지스트레이션을 도시한 도면.

도 27은 몰더 언더필 중에 봉지재를 제한하는 마스킹 층 땜을 구비한 POP를 도시한 도면.

### 발명을 실시하기 위한 구체적인 내용

[0020]

전기적 기능성 및 제조 신뢰성에 충격을 주지 않으면서 라우팅 밀도를 증가시키기 위해 기판상의 상호접속 사이트를 최소화할 필요성이 존재한다. 따라서, 하나의 실시예에서, 본 발명은 반도체 소자의 제조 방법에 관한 것인데 그 방법은, 반도체 다이의 표면 위에 형성되고, 가용성부 및 비가용성부를 포함하는 다수의 복합 범프를 갖는 반도체 다이를 제공하는 단계; 기판을 제공하는 단계; 이스케이프 라우팅 밀도를 증가시키기 위해 평면으로부터 전도성 트레이스에 평행한 에지를 갖고, 복합 범프 보다 협소한 상호접속 사이트를 구비한 다수의 전도성 트레이스를 상기 기판 위에 형성하는 단계; 가용성부가 상기 상호접속 사이트의 정상면 및 측면을 커버하도록 복합 범프의 가용성부를 상기 상호접속 사이트에 결합시키는 단계; 및 봉지재를 반도체 다이 및 기판 사이의 복합 범프의 주변에 전착시키는 단계를 포함한다.

[0021]

다른 하나의 실시예에서, 본 발명은 반도체 소자의 제조 방법에 관한 것인데, 그 방법은 반도체를 제공하는 단계; 기판을 제공하는 단계; 이스케이프 라우팅 밀도를 증가시키기 위해 평면으로부터 전도성 트레이스에 평행한 에지를 갖고, 상호접속 사이트를 구비한 다수의 전도성 트레이스를 상기 기판 위에 형성하는 단계; 반도체 다이 및 기판상의 상호접속 사이트 사이에 다수 상호접속 구조체를 형성하는 단계; 상기 상호접속 구조체가 상기 상호접속 사이트의 정상면 및 측면을 커버하도록 상호접속 구조체를 상기 상호접속 사이트에 결합시키는 단계; 및 봉지재를 반도체 다이 및 기판 사이에 전착시키는 단계를 포함한다.

[0022]

다른 하나의 실시예에서, 본 발명은 반도체 소자의 제조 방법에 관한 것인데, 그 방법은 반도체 다이를 제공하는 단계; 기판을 제공하는 단계; 이스케이프 라우팅 밀도를 증가시키기 위해 평면으로부터 전도성 트레이스에 평행한 에지를 갖고, 상호접속 사이트를 구비한 다수의 전도성 트레이스를 상기 기판 위에 형성하는 단계; 상기

반도체 다이 및 기판상의 상호접속 사이트 사이에 다수의 상호접속 구조체를 형성하는 단계; 및 상기 상호접속 구조체가 상기 상호접속 사이트의 정상면 및 측면을 커버하도록 상기 상호접속 구조체를 상기 상호접속 사이트에 결합시키는 단계를 포함한다.

[0023] 다른 하나의 실시예에서, 본 발명은 반도체 다이를 포함하는 반도체 소자에 관한 것인데, 그 반도체 소자는 반도체 다이; 기판; 이스케이프 라우팅 밀도를 증가시키기 위해 평면으로부터 전도성 트레이스에 평행한 에지를 갖는 상호접속 사이트를 구비한, 기판 위에 형성된 다수의 전도성 트레이스; 상기 반도체 다이 및 기판상의 상호접속 사이트 사이에 형성되고, 상기 상호접속 사이트에 결합된 다수의 상호접속 구조체; 및 상기 반도체 다이 및 기판 사이에 전착된 봉지재를 포함한다.

[0024] 본 발명은 비슷한 참조 번호가 동일 또는 유사한 요소를 나타내는 도면을 참조하여 다음 설명의 하나 이상의 실시예에서 기술된다. 비록 본 발명이 본 발명의 목적을 달성하기 위한 최선의 모드 관점에서 기술되지만, 당업자는 그것이 첨부된 청구범위에 의해 한정되는 본 발명의 정신 및 범위와 다음의 상세한 설명 및 도면에 의해 지지되는 균등범위에 포함될 수 있는 치환, 변형 및 균등물을 커버하려는 의도라는 것을 이해할 것이다.

[0025] 반도체 소자는 일반적으로 두 개 복합 제조 공정, 즉, 프론트-엔드 제조 및 백-엔드 제조를 사용하여 제조된다. 프론트-엔드 제조는 반도체 웨이퍼 표면상에 다수 다이를 형성시키는 것을 포함한다. 웨이퍼 상의 각 다이는 액티브 및 패시브 전기 부품들을 포함하는데, 그것들은 전기적으로 연결되어 기능적인 전기 회로를 형성한다. 트랜지스터 및 다이오드와 같은 액티브 액티브 전기 부품은 전류 흐름을 제어할 수 있는 능력을 갖는다. 캐패시터, 인더터, 레지스터 및 트랜스포머와 같은 패시브 전기 부품은 전기 회로 기능을 수행하는데 필요한 전압 및 전류 사이의 관계를 형성한다.

[0026] 액티브 및 패시브 부품들은 도핑, 전착, 포토리소그래피, 에칭 및 평탄화를 포함하는 일련의 공정 단계에 의해 반도체 웨이퍼 표면상에 형성된다. 도핑은 이온 주입 또는 열 확산과 같은 기술에 의해 반도체 재료안에 불순물을 도입시킨다. 도핑 공정은 액티브 소자에서 반도체 재료의 전기 전도성을 변형시키고, 반도체 재료를 절연체 또는 도체로 변형시키거나, 또는 전기장 또는 베이스 전류에 반응하여 반도체 재료 전도성을 극적으로 변화시킨다. 트랜지스터는, 전기장 또는 베이스 전류의 인가에 따라서 트랜지스터가 전류 흐름을 촉진 또는 제한할 수 있도록 하는데 필요한 것으로 배열된 도핑의 다양한 정도 및 형태의 영역들을 포함한다.

[0027] 액티브 및 패시브 부품들은 상이한 전기적 특성을 갖는 재료층들에 의해 형성된다. 상기 층들은 전착되는 재료의 형태에 의해 부분적으로 결정된 다양한 전착 기술에 의해 형성될 수 있다. 예를 들면, 박막 전착은 화학적 증착(CVD), 물리적 증착(PVD), 전해 도금 및 무전해 도금 공정을 포함한다. 각 층은 일반적으로 패턴화되어 액티브 부품, 패시브 부품 및 그들 사이의 전기적 접속부의 부분들을 형성한다.

[0028] 상기 층들은, 패턴화되는 층위에 광 민감 재료, 즉, 포토레지스트를 전착시키는 것을 포함하는 포토리소그래피를 이용하여 패턴화된다. 하나의 패턴이 빛을 이용하여 포토마스크로부터 포토레지스트로 이동한다. 빛을 접한 포토레지스트 패턴의 부분은 용매를 이용하여 제거되고, 패턴화되는 하부층이 노출된다. 포토레지스트의 나머지 부분은 제거되어 뒤에 패턴화된 층을 남겨둔다. 또한, 재료의 일부 형태는, 무전해 및 전해 도금과 같은 기술을 이용하는 앞선 전착/에칭 공정에 의해 형성된 영역 또는 보이드안으로 재료를 직접 전착시키는 것에 의해 패턴화된다.

[0029] 이미 존재하는 패턴상에 재료의 박막 필름을 전착시키는 것은 하부 패턴을 악화 시키고 비균일 플랫면을 형성시킬 수 있다. 균일 플랫면이 보다 소형의 밀한 패킹된 액티브 및 패시브 부품들을 만들기 위해서 요구된다. 평탄화는 웨이퍼 표면에서 재료를 제거하고 균일한 플랫면을 생성하는데 사용될 수 있다. 평탄화는 폴리싱 패드로 웨이퍼 표면을 폴리싱하는 공정을 포함한다. 폴리싱 중에 마모재 및 부식 화학재가 웨이퍼 표면에 첨가된다. 화학재의 마모 및 부식 작용의 조합된 기계적 작용은 어떤 불규칙한 형태도 제거하여 균일한 플랫면을 만든다.

[0030] 백-엔드 제조는 최종 웨이퍼를 개별 다이로 컷팅 및 싱글레이팅한 후에 구조적 지지 및 환경적 분리를 위해 상기 다이를 패키징하는 것을 말한다. 다이를 싱글레이트하기 위해서 웨이퍼는 쏘우 스트리트(saw street) 또는 스크라이브(scribe)로 불리는 웨이퍼의 비기능 영역을 따라서 줄이 그어지고 부수어진다. 웨이퍼는 레이저 컷팅 공구 또는 톱날을 이용하여 싱글레이트된다. 싱글레이션 후에 각각의 다이들은 다른 시스템 부품들과의 상호접속을 위한 핀 또는 접촉 패드를 포함하는 패키지 기판에 장착된다. 반도체 다이위에 형성된 접촉 패드가 이어서 패키지 내의 접촉 패드에 접속된다. 전기적 접속은 솔더 범프, 스터드 범프, 전도 페이스트 또는 와이어본드로 이루어질 수 있다. 봉지재 또는 다른 몰딩 재료가 패키지 위에 전착되어 물리적 지지 및 전기적 분리를 제공한다. 최종 패키지는 이어서 전기 시스템 안에 삽입되고, 반도체 소자의 기능이 다른 시스템 부품에 이용가능하게

발휘된다.

[0031] 도 4는 그것의 표면상에 장착된 다수 반도체 패키지를 구비한 칩 캐리어 기판 또는 프린트 회로 보드(PCB)(52)를 갖는 전자 소자(50)를 도시하고 있다. 전자 소자(50)는 적용에 따라서 한 형태의 반도체 패키지 또는 멀티플 형태의 반도체 패키지를 가질 수 있다. 반도체 패키지의 상이한 형태들이 도시 목적으로 도 4에 도시되었다.

[0032] 전자 소자(50)는 하나 이상의 전기적 기능을 수행하기 위해 반도체 패키지를 사용하는 독립형 시스템일 수 있다. 또한, 전자 소자(50)는 보다 큰 시스템의 하부 부품일 수 있다. 예를 들면, 전자 소자(50)는 핸드폰, 개인용 디지털 어시스턴트(PDA), 디지털 비디오 카메라(DVC) 또는 다른 전자 통신 장치의 부분일 수 있다. 또한 전자 소자(50)는 컴퓨터에 삽입될 수 있는 그래픽 카드, 네트워크 인터페이스 카드 또는 다른 신호 처리 카드일 수 있다. 반도체 패키지는 마이크로프로세서, 메모리, 특정 용도 직접 회로(ASIC), 로직 회로, 아날로그 회로, RF회로, 개별 장치 또는 다른 반도체 다이 또는 전기 부품을 포함할 수 있다. 이를 제품들이 시장에 의해 수용되기 위해서는 소형화 및 중량 감소가 필수적이다. 반도체 소자들 사이의 거리는 보다 높은 접속을 위해 감소되어야 한다.

[0033] 도 4에서, PCB(52)는 PCB상에 장착된 반도체 패키지의 구조적 지지 및 전기적 상호접속을 위한 일반적인 기판을 제공한다. 전도 신호 트레이스(54)가 증발, 전해 도금, 무전해 도금, 스크린 프린팅 또는 다른 적절한 금속 전착 공정을 이용하여 PCB(52) 표면 위에 또는 PCB층들 내에 형성된다. 신호 트레이스(54)는 각각의 반도체 패키지, 장착된 부품들 그리고 다른 외부 시스템 부품들 사이에 전기적 통신을 제공한다. 트레이스(54)는 또한 반도체 패키지 각각에 전력 및 접지 접속을 제공한다.

[0034] 일부 실시예에서, 반도체 소자는 두 패키징 레벨을 갖는다. 제1레벨 패키징은 반도체 다이를 중간 캐리어에 기계적으로 그리고 전기적으로 부착시키는 기술이다. 제2레벨 패키징은 중간 캐리어를 PCB에 기계적으로 그리고 전기적으로 부착시키는 것을 포함한다. 다른 실시예에서, 반도체 소자는 다이가 기계적으로 그리고 전기적으로 PCB에 직접 장착되는 제1레벨 패키징만을 가질 수 있다.

[0035] 도시의 목적으로, 와이어 본드 패키지(56) 및 플립 칩(58)을 포함하는 제1레벨 패키징의 여러 형태들이 PCB(52)상에 도시되었다. 추가적으로, 볼 그리드 어레이(BGA)(60), 범프 칩 캐리어(BCC)(62), 듀얼 인-라인 패키지 (DIP)(64), 랜드 그리드 어레이(LGA)(66), 멀티-칩 모듈(MCM)(68), 쿼드(quad) 플랫 네-리디드 패키지 (QFN)(70) 및 쿼드 플랫 패키지(72)를 포함하는 제 2레벨 패키징의 여러 형태가 PCB(52)상에 장착된 것으로 도시되었다. 시스템 요건에 따라서, 다른 전자 부품뿐 아니라 제1 및 제2 레벨 패키징 형태의 어떤 조합으로 구성된 반도체 패키지의 어떤 조합이라도 PCB(52)에 연결될 수 있다. 일부 실시예에서, 전자 소자(50)는 싱글 부착 반도체 패키지를 포함하지만, 다른 실시예는 멀티플 상호접속 패키지를 요구한다. 싱글 기판 위에 하나 이상의 반도체 패키지를 조합시킴으로써, 제조자는 전자 소자 및 시스템 안에 기 제조된 부품들을 합체시킬 수 있다. 반도체 패키지는 복잡한 기능성을 갖기 때문에, 전자 소자는 보다 쌈 부품과 간소화된 제조 공정을 이용하여 제조될 수 있다. 결과적으로 소자들은 고장이 적으며 제조하는데 저렴하여 소비자에게 낮은 비용을 초래한다.

[0036] 도 5a-5c는 예시적인 반도체 패키지를 도시하고 있다. 도 5a는 PCB(52)상에 장착된 DIP(64)의 다른 상세 사항을 도시하고 있다. 반도체 다이(74)는 그 안에 형성된 액티브 소자, 패시브 소자, 전도층 및 절연층으로서 구현된 아날로그 또는 디지털 회로를 포함하는 액티브 영역을 포함하고, 다이의 전기적 디자인에 따라서 전기적으로 상호 접속된다. 예를 들면, 상기 회로는 반도체 다이(74) 내에 형성된 하나 이상의 트랜지스터, 다이오드, 인덕터, 캐패시터, 레지스터 및 다른 회로 부재들을 포함한다. 접촉 패드(76)는 알루미늄(A1), 구리(Cu), 주석(Sn), 니켈(Ni), 금(Au) 또는 은(Ag)과 같은 전도 재료로 구성된 하나 이상의 층이고, 반도체 다이(74)내에 형성된 회로 부재와 전기적으로 접속된다. DIP(64)의 조립 동안에, 반도체 다이(74)는 금-은 공정층 또는 열 애폭시 또는 애폭시 수지와 같은 접착제를 이용하여 중간 캐리어(78)에 장착된다. 패키지 몸체는 폴리머 또는 세라믹과 같은 절연 패키징 재료를 포함한다. 컨택터 리드(80)와 본드 와이어(82)는 반도체 다이(74) 및 PCB(52) 사이에 전기적 접속을 제공한다. 습분과 입자들의 패키지로의 침투를 방지하고 반도체 다이(74) 또는 본드 와이어(82)의 오염을 방지하는 것에 의한 환경적 보호를 위해서 패키지 위에 봉지재(84)가 전착된다.

[0037] 도 5b는 PCB(52)상에 장착된 BCC(62)의 다른 상세 사항을 도시하고 있다. 반도체 다이(88)는 언더필(underfill) 또는 애폭시-수지 접착제(92)를 이용하여 캐리어(90) 위에 장착된다. 본드 와이어(94)는 접촉 패드(96,98) 사이에 제1레벨 패키징 상호접속을 제공한다. 몰딩 화합물 또는 봉지재(100)가 소자의 물리적 지지 및 전기적 분리를 제공하기 위해서 반도체 다이(88) 및 본드 와이어(94) 위에 전착된다. 접촉 패드(102)가 전해 도금 또는 무전해 도금과 같은 적절한 금속 전착 공정을 이용하여 산화 방지를 위해 PCB(52) 표면 위에 형성된다. 접촉 패드(102)는 PCB(52)의 하나 이상의 전도성 신호 트레이스(54)에 전기적으로 접속된다. 범프(104)가 BCC(62)의 접촉

패드(98)와 PCB(52)의 접촉 패드(102) 사이에 형성된다.

[0038] 도 5c에서, 반도체 다이(58)는 플립 칩 형태 제1레벨 패키징을 구비한 상태로 중간 캐리어(106)에 하향으로 접하여 장착된다. 반도체 다이(58)의 액티브 영역(108)은 다이의 전기적 디자인에 따라서 형성된 액티브 소자, 패시브 소자, 전도층 및 절연층으로서 구현된 아날로그 및 디지털 회로를 포함한다. 예를 들면, 상기 회로는 액티브 영역(108)내에 하나 이상의 트랜ジ스터, 다이오드, 인덕터, 캐패시터, 레지스터 및 다른 회로 부재들을 포함할 수 있다. 반도체 다이(58)는 범프(110)를 통해서 캐리어(106)에 전기적으로 그리고 기계적으로 접속된다.

[0039] BGA(60)가 범프(112)를 이용하여 BGA 형태 제2레벨 패키징을 구비한 상태로 PCB(52)에 전기적으로 그리고 기계적으로 접속된다. 반도체 다이(58)는 범프(110), 신호 라인(114) 및 범프(112)를 통해서 PCB(52)의 전도성 신호 트레이스(54)에 전기적으로 접속된다. 몰딩 화합물 또는 봉지재(116)가 소자의 물리적 지지 및 전기적 분리를 제공하기 위해서 반도체 다이(58) 및 캐리어(106) 위에 전착된다. 플립 칩반도체 소자는 신호 전파 거리 감축, 보다 낮은 캐패시턴스 제공 및 전반적인 회로 성능을 개선시키기 위해서 반도체 다이(58)상의 액티브 소자로부터 PCB(52)상의 전도 트랙까지 짧은 전기 전도 경로를 제공한다. 다른 하나의 실시예에서, 반도체 다이(58)는 중간 캐리어(106) 없이 플립 칩 형태 제1레벨 패키징을 이용하여 PCB(52)에 기계적 및 전기적으로 직접 접속될 수 있다.

[0040] 플립칩 형태 반도체 다이에서, 상호접속은 상호접속 범프를 직접 통상적인 캡쳐 패드 대신에 협소한 상호접속 패드상에 연결함으로써 달성된다. 협소한 패드의 폭은 협소한 패드에 연결되는 상호접속 범프의 베이스 직경에 따라서 선택된다. 특히, 협소한 패드 폭은 상호접속 범프의 베이스 직경 미만, 즉, 약 20~80% 범위가 된다. 본 발명의 플립칩 상호접속은 기판상 트레이스의 보다 효율적인 라우팅을 제공한다. 신호 라우팅이 기판의 층수를 감소시키기 위해 기판의 성글 금속층에서 전체적으로 형성될 수 있다. 성글 층에의 신호 트레이스의 형성은 기판이 겪어야 하는 비아, 라인 및 공간 디자인 룰의 일부에 대해 완화를 허용한다. 기판의 단순화는 플립칩 패키지의 전반적인 비용을 크게 감소시킨다. 범프-온-네로-패드(BONP) 아키텍처는 또한 기판 디자인으로부터 비아 및 스터브와 같은 특징들을 제거하고, 신호 전달을 위한 마이크로스트립 제어 임피던스 전기 환경이 가능하도록 돋고, 따라서 성능을 개선할 수 있다.

[0041] 플립칩 상호접속은 다이상의 상호접속 패드에 부착되고 기판상의 대응하는 협소 상호접속 패드상에 맞물리는 범프를 갖는다. 플립칩 패키지는 액티브면의 상호접속 패드에 부착된 범프를 갖는 다이와, 다이 부착 표면에 협소한 상호접속 패드를 갖는 기판을 포함하는데, 여기서 범프는 협소한 패드상에 맞물린다. BONP 상호접속은 공정에서 재-용융 스테이지 동안에 용융 솔더를 한정하는 솔더 마스크의 사용없이 형성되어 보다 미세한 상호접속 형태를 허용하는 솔더 마스크에 대한 필요성을 방지한다.

[0042] 도 4 및 도 5a-5c와의 관계에서 도 6 및 도 7 각각은 범프-온-리드(BOL) 플립칩 상호접속의 일부를 도시하는데, 도 6 및 도 7 각각에서 선(7-7', 6-6')를 따르는 기판 표면에 평행한 평면의 도시적인 부분 단면을 도시하고 있다. 일부 특징들은 투명한 것처럼 도시되었다. 상기 상호접속은 범프를 직접 기판상의 각 협소한 리드 또는 트레이스 상에 맞물리게 함으로써 달성되는데, 이것은 BOL 상호접속으로서 참조된다. 솔더 마스크 재료는 전형적으로 그러한 미세 형태에서는 분해될 수 없으며, 어떤 솔더 마스크도 사용되지 않는다. 대신에, 용융 솔더 유동을 한정하는 기능은 조립 공정 과정에서 솔더 마스크 없이 수행된다. 도 7은 도 6의 선(7-7')을 따르는 패키지 기판 표면의 평면에 수직 평면에서 본 도 6에서의 패키지의 부분 단면을 도시하고 있다. 도 8은 도 9의 선(8-8')을 따르는 패키지 기판 표면의 평면에 수직 평면에서 본 도 9에서의 패키지의 부분 단면을 도시하고 있다. 도 9는 도 8의 선(9-9')을 따르는 패키지 기판 표면의 평면에 수직 평면에서 본 도 8에서의 패키지의 부분 단면을 도시하고 있다.

[0043] BOL 기판에 대한 이스케이프 라우팅 패턴이 도 6 및 도 8에 도시되었다. 도 6에서, 상호접속 볼에 대한 다이 부착 패드가 다이 주변 근처 열(row)에 형성된 반도체 다이에 대해 이스케이프 라우팅 패턴들이 배열되어 있다. 파선(121)으로 표시된 다이 풋프린트 에지 근처 열의 이스케이프 트레이스(123) 상의 대응 상호접속 사이트상에 범프(125)가 맞물린다. 도 8에서, 다이 부착 패드들이 다이 주변 근처의 평행한 열 어레이에 위치된 반도체 다이에 대해서 이스케이프 라우팅 패턴들이 배열되어 있다. 파선(131)으로 표시된 다이 풋프린트 에지 근처의 보완 어레이의 이스케이프 트레이스(133)상에서 범프(135)들이 대응 상호접속 사이트상에 맞물린다.

[0044] 도 6 및 도 8이 도시하는 바와 같이, BOL 상호접속을 사용하여 달성가능한 라우팅 밀도는 기판 기술에 의해 제공될 수 있는 가장 미세한 트레이스 피치에 벼금갈 수 있다. 하나의 실시예에서, 트레이스상의 상호접속 사이트 폭은 트레이스 폭의 1.2배 이하이다. 라우팅 밀도는 도 1-3에 기술된 바와 같은 통상적인 BOC 배열에서 달성되는 것보다 매우 높다. 통상적인 캡쳐 패드들은 트레이스 또는 리드 폭보다 전형적으로 2-4 배 넓다.

- [0045] BOL 배열은 조립 공정에 전도을 제시하는데, 범핑 및 결합 피치가 매우 미세하여야 하기 때문이다. 도 8의 주변 어레이 버전에서, 보다 큰 범핑 및 결합 피치에 대한 보다 큰 공간을 제공하고 조립 공정에 대한 기술적인 전도를 완화시키는 영역 어레이 상에 범프들이 배열된다. 어레이 실시예에서 조차도, 기판상의 라우팅 트레이스는 주변 열 배열에서와 동일한 효과적 피치에 있다. 어레이 배열은 미세한 이스케이프 피치 잇점을 희생시키지 않고도 미세 피치 범핑 및 결합의 부담을 완화시킨다.
- [0046] 도 6 및 도 7은 기판 절연층(122)의 다이 부착 표면상에 금속층을 패턴화함으로써 형성된 트레이스 또는 리드(123)를 도시하고 있다. 반도체 다이(128)의 전기적 상호접속은 다이상의 범프(125)를 리드(123)상에 직접 조인시킴으로써 이루어진다. 비슷하게, 도 8 및 도 9는 기판 절연층(132)의 다이 부착면상에 금속층을 패터닝화함으로써 형성되는 트레이스 또는 리드(133)를 도시하고 있다. 신호 이스케이프 트레이스가 파선(131)으로 표시된 바와 같이, 다이 에지 위치를 횡단하여 다이 풋프린트로부터 떨어져서 라우트된다. 반도체 다이(138)의 전기적 상호접속은 다이상의 범프(135)를 직접 리드(133)상에 조인시킴으로써 이루어진다. 이스케이프 트레이스(136)는 로우의 상호접속 사이트로부터 다이 에지 위치를 횡단하여 다이 풋프린트 내부를 향하여 라우트되어 상호접속 사이트의 보다 주변 열 상의 범프(135) 사이를 통과한다.
- [0047] 도 6,7,8 및 9의 BOL 상호접속 구조체는 솔더 마스크를 요구하지 않는 여러 방법 중 어떤 것에 의해 만들어질 수 있다. 비-솔더 마스크 구현에서, 상호접속 범프가 다이 액티브 사이드상의 상호접속 패드상에 고정된다. 기판의 상부 다이 부착면은 특별한 다이상의 범프 배열과 상호접속에 적절한 트레이스를 제공하도록 패턴화된 상부 금속층을 갖는다. 어떤 캡쳐 패드도 요구되지 않기 때문에, 패턴화된 트레이스 또는 리드는 다이 상의 범프 배열에 보완적인 패턴에 대응하는 사이트를 관통하는 루트를 단지 필요로 한다. 하나의 실시예에서, 봉지화(encapsulating) 수지 접착제가 사용되어 상호접속 공정의 용융 단계 동안에 솔더 유동을 한정하기 위해 사용된다.
- [0048] 도 10 및 도 11은 기판 표면에 평행한 평면에서 본 BOL 플립칩 상호접속의 일부에 대한 도식적인 단부의 예들이다. 어떤 특징들은 투명한 것처럼 도시되었다. 이 경우에, 솔더 마스크(144)가 구비되는데, 그것은 약 80-90 $\mu\text{m}$  범위의 명목 마스크 개구 직경을 가질 수 있다. 솔더 마스크 재료는 그러한 피치에서 분해될 수 있고, 특히, 기판이 90 $\mu\text{m}$  개구를 갖고 플러스 또는 마이너스 25 $\mu\text{m}$ 의 정렬 오차를 갖는 솔더 마스크를 구비하는 상태로 비교적 저렴하게 제조될 수 있다. 일부 실시예에서, 네 금속층 적층물과 같이 적층 기판이 사용된다. 트레이스는 대략 90 $\mu\text{m}$  피치에 있을 수 있고 상호접속 사이트는 170 $\mu\text{m}$  영역 어레이에 있어서, 파선(140)으로 도시된 바와 같이, 다이 풋프린트 에지를 횡단하는 대략 90 $\mu\text{m}$ 의 효과적인 이스케이프 피치를 제공한다.
- [0049] 도 10에서, 기판(143)의 다이 부착면상의 절연층상에 패턴화된 협소한 리드 또는 트레이스(142)의 상호접속 사이트(141)로 범프를 직접 맞물리게 함으로써 전기적 상호접속이 달성된다. 하나의 실시예에서, 상호접속 사이트(141)의 폭은 트레이스(142) 폭의 1.2 배 이하이다. 마스크 개구(145) 경계내에 범프 재료 유동을 제한하도록 작용하는 어떤 패드 및 솔더 마스크(144)도 없고, 따라서 범프 재료가 습윤성 리드(142)를 따라서 상호접속 사이트(141)로부터 멀리 유동하는 것을 방지한다. 솔더 마스크는 또한 리드 사이에서 용융 범프 재료의 유동을 한정한다.
- [0050] 도 11에서, 협소한 리드 또는 트레이스(146)가 기판(147) 다이 부착면의 절연층상에 패턴화된다. 하나의 실시예에서, 솔더 페이스트가 리드(146)의 상호접속 사이트(148)상에 전착되어 상호접속을 위한 가용성 매질을 제공한다. 솔더 마스크(150)의 개구(149)는 페이스트를 한정하는 작용을 한다. 상기 페이스트는 필요한 경우에, 분배, 재유동 및 코인되어 범프와 만나는 균일한 표면을 제공한다. 솔더 페이스트는 도 10을 참조하여 전술한 바와 같이 기판을 사용하여 조립 공정 과정에서 인가될 수 있다. 또한, 기판이 조립 전에 적절히 패턴화된 페이스트를 구비할 수 있다. 전해 도금 및 무전해 도금 기술을 포함하는 솔더를 상호접속 사이트에 선택적으로 인가하기 위한 다른 접근법이 사용될 수 있다. 솔더-온-리드(solder-on-lead) 구성은 상호접속을 위한 추가적인 솔더 볼륨을 제공하고 따라서 보다 높은 제품 수율을 제공하고 또한 보다 높은 다이 스텐드 오프를 제공한다.
- [0051] 따라서, 일부 실시예에서, 솔더-온-리드 구성이, 세라믹 기판과의 상호접속을 위해 사용된 고-리드 솔더(high-lead solder)와 같은 고 용접 범프를 갖는 다이의 유기물 기판에의 상호접속을 위해 사용된다. 솔더 페이스트가 리플로우 중에 유기물 기판이 손상되지 않을 정도의 낮은 용융 온도를 갖도록 선택될 수 있다. 그러한 실시예에서 상호접속을 형성하기 위해서, 고-용접 상호접속 범프가 솔더-온 리드 사이트와 접촉하고, 재용융물은 솔더-온-리드를 녹여서 범프까지 유동시킨다. 솔더-온-리드 공정과 함께 비봉괴성 범프가 사용되는 경우에, 어떤 예비인가된 접착제도 요구되지 않고, 솔더의 변위 또는 유동이 단지 적은 양의 솔더가 각 상호접속에 존재하는 사실에 의해 제한되고, 비봉괴성 범프는 조립체의 봉괴를 방지한다. 다른 실시예에서, 솔더-온-리드 구성이 공정

술더 범프를 갖는 다이 상호접속을 위해 사용된다.

[0052]

BOL 상호접속을 이루기 위한 하나의 실시예가 도 12a-12c에 도식적으로 도시되었다. 도 12a에서, 기판(151)은 다이 부착면(152) 상에 절연층 및 금속층을 갖는다. 금속층은 패턴화되어 다이 부착면상에 회로, 특히 상호접속 사이트를 갖는 트레이스 또는 리드(153)을 제공한다. 기판(151)은 기판면(155)이 지지체와 접하는 다이 부착면(152)과 대향하는 상태로 캐리어 또는 스테이지(154)상에 지지된다. 많은 양의 봉지재 수지(156)가 기판(151)의 다이 부착면(152) 상에 분배되어 리드(153)상의 상호접속 사이트를 커버한다. 반도체 다이(157)는 액티브 사이드(159)상의 다이 패드에 부착된 범프(158)를 갖는다. 범프(158)는 리드(153)의 맞물림면과 접촉하는 가용성 재료를 포함한다. 척(161)을 포함하는 꽂-앤판-플레이스 툴(pick-and-place tool, 160)이 척과 다이 백사이드와의 접촉에 의해 반도체 다이(157)를 꽂업한다. 꽂-앤판-플레이스 툴(160)을 이용하여 반도체 다이(157)는 다이의 액티브 사이드가 기판(151)의 다이 부착 표면을 향하는 상태로 기판(152)과 접하게 위치된다. 반도체 다이(157) 및 기판(151)은 화살표(M)로 표시된 바와 같이 나란해지고 서로 각각을 향해 이동하여 범프(158)가 기판의 트레이스 또는 리드(153)상의 대응 상호접속 사이트와 접촉한다. 힘(F)이 인가되어 도 12b에 도시된 바와 같이, 리드(153)상의 상호접속 사이트의 맞물림면상으로 범프(158)를 가압한다. 상기 힘은 범프(158) 및 리드(153)상의 상호접속 사이트의 맞물림면(163) 사이로부터 접착제(adhesive, 156)를 변화시키기에 충분해야 한다. 범프(158)는 힘(F)에 의해 변형될 수 있어서, 범프의 접착면 및/또는 리드의 맞물림면 상의 산화막을 파손시킨다. 범프(158)의 변형은 범프의 가용성 재료가 리드(153) 에지의 정상부 및 위로 가압되도록 한다. 접착제(156)는 선택된 온도까지의 가열에 의해 부분적으로 경화된다. 이 스테이지에서, 접착제(156)는 단지 부분적 경화만을 필요로 하는데, 즉, 접착제와 전도성 트레이스(153) 사이의 인터페이스를 따르는 용융 솔더 유동을 방지하는데 충분할 정도로 경화된다. 범프(158)의 가용성 재료는 용융되고 재-응고되어 범프 및 리드(153) 사이의 금속학적 상호접속을 형성한다. 접착제(156)는 경화되어 다이 장착을 완성하고 도 12c에 도시된 바와 같이, 맞물림면(163)에 전기적 상호접속을 고정한다. 전기적 상호접속이 따라서 도 8과 유사한 구성으로 범프(158) 및 리드(153)상의 대응 상호접속 사이트 사이에 형성된다. 다른 리드(164)가 다른 위치에서 상호접속되는데, 이것은 다른 단부들에서 볼 수 있다. 접착제(156)의 경화는 솔더의 용융 전에, 또는 동시에, 또는 그 후에 완성될 수 있다. 전형적으로, 접착제(156)는 열적 경화성 접착제이고, 공정의 어떤 페이스에서 경화 정도는 온도 조절에 의해 제어된다. 부품들이 꽂-앤판-플레이스 공구상의 척 온도를 올리거나 또는 기판 지지체의 온도를 올림으로써 가열되고 경화될 수 있다.

[0053]

공정의 다른 상세한 사항이 도 13a-13d에 도시되었다. 도 13a에서, 기판(170)은 전도성 트레이스(172)를 구비한 다이 부착면을 갖고, 트레이스 상의 상호접속 사이트는 접착제(174)로 커버된다. 반도체 다이(176)는 기판(170)과의 관계에서, 다이의 액티브 사이드가 기판(170)의 다이 부착 사이드에 접하도록 위치되고, 화살표(A)에 의해 다이상의 범프(178)가 트레이스(172) 상의 대응 맞물림면과 나란해지도록 정렬된다. 반도체 다이(176) 및 기판(170)은 서로 각각을 향해 이동되어 범프가 트레이스상의 각 맞물림면과 접촉한다. 도 13b에서, 힘이 인가되어 범프(178) 및 트레이스(172)를 서로 각각에 대해 이동시키어 범프를 맞물림면(180)상으로 그리고 트레이스 에지 위로 변형시킨다. 트레이스(172)상의 범프(178)의 변형은 범프의 접착면과 트레이스의 맞물림면상의 산화막을 파손시키며, 양호한 전기적 접속을 만든다. 트레이스(172) 에지 위의 범프(178)의 변형은 양호한 임시의 기계적 접속을 만드는 것을 도와 준다. 트레이스(182)의 상호접속 사이트는 도 13b의 평면으로부터 벗어나 있다. 도 13c에서 열이 인가되어 접착제(174)를 부분적으로 경화시킨다. 추가적인 열이 인가되어 도 13d에 도시된 바와 같이, 범프의 가용성 재료를 용융시키고 접착제(174)의 경화를 완성하기에 충분할 정도로 범프(178)의 온도를 상승시킨다. 범프(178)의 금속학적인 상호접속이 따라서 리드(172)상의 상호접속 사이트에서 맞물림면(180)상에 형성된다. 경화된 접착제는 다이 장착을 안정화시킨다.

[0054]

다른 실시예에서, 접착제가 기판 대신에 다이 표면 또는 다이상의 범프에 예비-인가될 수 있다. 접착제는 용기에 풀(pool)처럼 저장될 수 있다. 다이의 액티브 사이드가 풀에 담겨지고 나오면서 접착제의 상당량이 범프상에 운반된다. 꽂-앤판-플레이스 툴을 이용하여 다이는 다이의 액티브 사이드가 기판의 다이 부착 표면을 향한 상태로 지지된 기판과 접하게 위치된다. 다이 및 기판은 나란하게 되고 서로 각각에 대해 이동하여 범프는 기판상의 대응 트레이스 또는 리드와 접촉하게 된다. 그러한 방법은 이곳에 참조된 미합중국 특허 제 6,780,682호에 기재되어 있다. 가압, 경화 및 용융 공정들이 전술한 바와 같이 수행된다.

[0055]

공정에 대한 힘 또는 온도 스케줄이 도 14에 도식적으로 도시되어 있다. 공정들은 힘 또는 온도, 또는 그 양자를 사용할 수 있다. 시간은 수평축 상에서 좌에서 우로 진행한다. 힘 프로파일(184)이 두꺼운 실선으로 도시되었고, 온도 프로파일(186)이 점선으로 도시되었다. 온도 프로파일은 80-90°C 범위의 온도에서 시작한다. 힘 프로파일은 기본적으로 0 힘에서 시작한다. 초기 시간(t<sub>i</sub>)에서 시작하는 경우에, 힘은 포션(188) 동안에 F<sub>i</sub>로부

터 변위/변형 힘( $F_d$ )까지 급격하게 증가하고 포션(190) 동안의 시간 동안에 그 힘에 유지된다. 힘( $F_d$ )은 범프의 가용성부를 변형시키고, 산화막을 파손시키며, 그리고 양호한 금속-금속 접촉을 형성하기에 충분하다. 일부 실시예에서, 범프는 리드 에지 위로 유동하여 범프 및 협소한 패드의 기계적 상호체결부를 만드는데, 이것은 크리프 변형으로 참조된다. 요구되는 힘의 전체 양은 범프 재료 및 치수와 범프 숫자에 의존한다.

[0056] 온도는 포션(192) 동안에 초기 온도( $T_i$ )로부터 겔 온도( $T_g$ )까지 또한 급격하게 증가한다. 겔 온도( $T_g$ )는 접착제를 겔로 부분적으로 경화시키는데 충분한 온도이다. 온도 램프가 설치되어, 접착제의 부분 경화가 시작되기 전에 고온의 힘이 접착제의 변형과 범프의 변위를 허용하도록 충분히 길고,  $F_d$ 가 도달되고  $T_g$ 에 도달되기 전의 순간 후에 짧은 래그 타임( $t_{def}$ )이 존재하게 된다. 조립체는 포션(190, 194) 동안 접착제의 부분 경화에 영향을 주기에 충분한 시간( $t_{gel}$ ) 동안 변위/변형 압력( $F_d$ )과 겔 온도( $T_g$ )에 유지된다. 접착제는 그것이 솔더 재용융 페이스 동안 양호한 범프 프로파일을 유지하도록 충분히 견고, 즉 범프의 용융 가용성 재료의 원하지 않는 변위 또는 리드를 따르는 용융 가용성 재료의 유동을 방지하도록 충분히 견고해야 한다.

[0057] 한번 접착제가 충분한 정도로 부분적으로 경화되면, 압력이 포션(195) 동안에 아무런 힘도 없는 또는 단지 부품 중량만 있는 상태까지 급격하게 감소할 수 있다. 온도가 이어서 포션(196) 동안 범프의 가용성부를 재용융시킬 수 있는 충분한 온도( $T_m$ )까지 급격하게 또 상승하고, 조립체는 포션(198) 동안에 트레이스 상에서 완전하게 솔더 재용융물을 형성하기에 충분한, 그리고 양호하게는, 꼭 완전하게는 아니지만 접착제를 경화시키는데 충분한 시간( $t_{melt/cure}$ ) 동안 재용융 온도( $T_m$ )에 유지된다. 온도는 포션(200) 동안 초기 온도( $T_i$ )까지, 궁극적으로는 주위 온도까지 급격하게 감소한다. 도 14에 강조된 공정은 5-10 초의 시간 동안 그것의 코스를 진행할 수 있다.

[0058] 도 14의 접착제는 비유동 언더필 재료일 수 있다. 플립칩 상호접속에의 일부 어프로치에서, 금속학적 상호접속이 먼저 형성되고, 이어서 언더필 재료가 다이 및 기판 사이 공간내로 유동한다. 비유동 언더필 재료는 반도체 다이 및 기판이 함께 모아지기 전에 인가되고, 비유동 언더필 재료는 범프의 리드상으로의 어프로치와 다이 및 기판의 대향면에 의해 변위된다. 비유동 언더필 재료의 접착제는 패스트-겔링 접착제, 즉, 1-2초의 시간 동안에 겔 온도에서 충분히 겔화되는 재료이다. 비유동 언더필 접착제의 재료는 비-전도 페이스트를 포함한다.

[0059] 복합 범프와 같은 선택적인 범프 구조체가 BOL 상호접속체에 사용될 수 있다. 복합 범프는, 리플로우 조건하에서 봉괴성인 하나와 리플로우 조건하에서 비봉괴성인 다른 하나를 포함하는, 상이한 범프 재료로 이루어진 두 부분을 갖는다. 비봉괴성부는 다이상의 상호접속 사이트에 부착된다. 비봉괴성부의 전형적인 재료는 고 리드 함량을 갖는 다양한 솔더들을 포함한다. 봉괴성부는 비봉괴성부에 조인되고 리드와의 접속을 이루는 것은 봉괴성부이다. 복합 범프의 봉괴성부의 전형적인 재료는 공정 솔더(eutectic solder)를 포함한다.

[0060] 도 15는 복합 범프를 사용하는 BOL 상호접속체를 도시하고 있다. 반도체 다이(202)는 비봉괴성부(206) 및 봉괴성부(208)를 포함하는 복합범프(204)를 구비한 다이 액티브 사이드상의 다이 패드를 갖는다. 봉괴성부(208)는 공정 솔더 또는 비교적 낮은 용접의 솔더가 될 수 있다. 봉괴성부(208)는 리드(210)의 맞물림면과 접촉하고, 리드 위의 범프의 봉괴부의 변형이 요구되는 경우에, 범프의 봉괴성부가 사용된 힘 조건하에서 변형될 수 있다. 비봉괴성부(206)는 반도체 다이(202)가 공정 동안 압력하에서 기판(212)에 대해서 이동하는 경우에 변형되지 않으며, 공정의 리플로우 페이스 동안에 용융되지 않는다. 비봉괴성부(206)는 다이(202)의 액티브면 및 기판(212)의 다이 부착면 사이의 스텐드오프 거리를 제공하도록 크기가 결정될 수 있다.

[0061] 도 6,7,8 및 9에 도시된 범프는 완전히 봉괴성이어야 할 필요는 없다. 이들 도면에 도시된 구조체는 전술한 바와 같이, 복합 범프를 이용하거나 또는 솔더-온-리드 방법을 이용하여 만들어질 수 있다.

[0062] 도 16-21은 도 6-15에 도시된 바와 같이, BOL 상호접속 구조체에 사용될 수 있는 다양한 상호접속 구조체를 구비한 다른 실시예들을 도시하고 있다. 도 16a는 실리콘, 게르마늄, 비화 갈륨, 인화 인듐 또는 탄화 실리콘과 같은 구조적 지지를 위한 베이스 기판 재료(222)를 구비한 반도체 웨이퍼(220)를 도시하고 있다. 전술한 바와 같은 쏘우 스트리트(226)에 의해 분리된 다수 반도체 다이 또는 부품들(224)이 웨이퍼(220) 상에 형성된다.

[0063] 도 16b는 반도체 웨이퍼(220) 일부의 단면을 도시하고 있다. 각 반도체 다이(224)는 후방 표면(228)과, 다이의 전기적 디자인 또는 기능에 따라서 기계적 및 전기적으로 상호 접속되고 다이내에 형성된 액티브 소자, 패시브 소자, 전도층 및 절연층으로 구현된 아날로그 및 디지털 회로들을 포함하는 액티브 표면(230)을 갖는다. 예를 들면, 상기 회로는, 디지털 신호 처리기(DSP), ASIC, 메모리 또는 다른 신호 처리 회로와 같은 아날로그 또는 디지털 신호들을 구현하기 위해서 액티브 표면(230)내에 형성된 하나 이상의 트랜지스터, 다이오드 및 다른 신호 부재들을 포함할 수 있다. 반도체 다이(224)는 RF 신호 처리용으로 인덕터, 캐패시터 및 레지스터와 같은 집

적된 패시브 소자(IPD)를 포함할 수 있다. 하나의 실시예에서, 반도체 다이(224)는 플립칩 형태 반도체 다이이다.

[0064] 전기 전도 층(232)이 PVD, CVD, 전해 도금, 무전해 도금 공정 또는 다른 적절한 금속 전착 공정을 이용하여 액티브 표면(230) 위에 형성된다. 전도층(232)은 Al, Cu, Sn, Ni, Au, Ag 또는 다른 적절한 전기 전도 재료의 하나 이상의 층일 수 있다. 전도 층(232)은 액티브 표면(230)상의 회로에 전기적으로 접속된 접촉 패드로서 작용한다.

[0065] 도 16c는 접촉 패드(232)상에 형성된 상호 접속 구조체를 구비한 반도체 웨이퍼(220)의 일부를 도시하고 있다. 전기적 전도 범프 재료(234)가 중발, 전해 도금, 무전해 도금, 볼 드롭 또는 스크린 프린팅 공정을 이용하여 접촉 패드(232)상에 전착된다. 상기 범프 재료(234)는 선택적인 플러스 용액을 구비한 Al, Sn, Ni, Au, Ag, Pb, Bi, Cu, 솔더 및 그들의 조합일 수 있다. 예를 들면, 범프 재료(234)는 공정 Sn/Pb, 고-리드 솔더 또는 리드-프리 솔더(lead-free solder)일 수 있다. 범프 재료(234)는 일반적으로 유순하고 약 200g의 수직 부하와 동등한 힘 아래서 약  $25\mu\text{m}$  보다 큰 플라스틱 변형을 겪는다. 범프 재료(234)는 적절한 부착 또는 결합 공정을 이용하여 접촉 패드(232)에 결합된다. 예를 들면, 범프 재료(234)는 접촉 패드(232)에 압착 결합될 수 있다. 범프 재료(234)는 또한 도 16d에 도시된 바와 같이, 구형 볼 또는 범프(236)를 형성하기 위해 범프 재료를 그것의 용접 이상으로 가열하여 리플로우시킬 수 있다. 일부 응용에서, 범프(236)는 두 번 리플로우되어 접촉 패드(232)에의 전기적 접촉을 개선시킨다. 범프(236)는 접촉 패드(232)상에 형성될 수 있는 상호접속 구조체의 한 형태를 나타낸다. 상기 상호접속 구조체는 스터드 범프, 마이크로 범프 또는 다른 전기적 접속체를 사용할 수 있다.

[0066] 도 16e는 비가용성 또는 비붕괴성부(240) 및 가용성 또는 붕괴성부(242)를 포함하는 복합 범프(238)로서 접촉 패드(232)상에 형성된 상호접속 구조체의 다른 하나의 실시예를 도시하고 있다. 가용성 또는 붕괴성 및 비가용성 또는 비붕괴성 속성은 리플로우 조건에 대한 범프(238)에 대해 정의 된다. 비가용성부(240)는 Au, Cu, Ni, 고-리드 솔더 또는 리드-주석 합금일 수 있다. 가용성부(242)는 Sn, 리드-프리 합금, Sn-Ag 합금, Sn-Ag-Cu 합금, Sn-Ag-인듐(In) 합금, 공정 솔더, Ag, Cu 또는 Pb의 주석 합금 또는 다른 비교적 저온 용융 솔더일 수 있다. 하나의 실시예에서,  $100\mu\text{m}$ 의 접촉 패드(232) 폭 또는 직경이 주어지는 경우에, 비가용성부(240)는 높이 약  $45\mu\text{m}$ , 그리고 가용성부(242)는 높이 약  $35\mu\text{m}$ 가 된다.

[0067] 도 16f는 전도성 필라(246)위의 범프(244)로서 접촉 패드(232)위에 형성된 상호접속 구조체에 대한 다른 하나의 실시예를 도시하고 있다. 범프(244)는 가용성 또는 붕괴성이고 전도성 필라(246)는 비가용성 또는 비붕괴성이다. 가용성 또는 붕괴성 및 비가용성 또는 비붕괴성 속성은 리플로우 조건에 대하여 정의 된다. 범프(244)는 Sn, 리드-프리 합금, Sn-Ag 합금, Sn-Ag-Cu 합금, Sn-Ag-In 합금, 공정 솔더, Ag, Cu 또는 Pb의 주석 합금 또는 다른 비교적 저온 용융 솔더일 수 있다. 전도성 필라(246)는 Au, Cu, Ni, 고-리드 솔더 또는 리드-주석 합금일 수 있다. 하나의 실시예에서, 전도성 필라(246)는 Cu 필라이고 범프(244)는 솔더 캡이다. 접촉 패드(232)의 폭 또는 직경이  $100\mu\text{m}$ 로 주어진 경우에, 전도성 필라(246) 높이는 약  $45\mu\text{m}$ 이고 범프(244) 높이는 약  $35\mu\text{m}$ 이다.

[0068] 도 16g는 돌기(250)를 구비한 범프 재료(248)로서 접촉 패드(232)위에 형성된 상호접속 구조체의 다른 실시예를 도시하고 있다. 범프 재료(248)는 범프 재료(234)와 비슷하게 낮은 인장 강도와 파손에 대한 높은 신장율을 구비하고, 연성이 있고 리플로우 조건하에서 변형 가능하다. 돌기(250)는 도금 마무리 표면으로 형성되고 도시의 목적으로 도면에서 확대되어 있다. 돌기(250)의 크기는 또한 일반적으로  $1\text{-}25\mu\text{m}$ 이다. 돌기는 또한 범프(236), 복합 범프(238) 및 범프(244)상에 형성될 수 있다.

[0069] 도 16h에서, 반도체 웨이퍼(220)는 쏘우 블레이드 또는 레이저 컷팅 공구(252)를 이용하여 쏘우 스트리트(226)를 따라서 개별적인 반도체 다이(224)로 싱귤래이트된다.

[0070] 도 17a는 전도성 트레이스(256)를 구비한 기판 또는 PCB(254)를 도시하고 있다. 기판(254)은 성글 사이드 FR5 라미네이트 또는 2-사이드 BT-수지 라미네이트일 수 있다. 반도체 다이(224)는 범프 재료(234)가 전도성 트레이스(256)의 상호접속 사이트와 나란하게 정렬되도록 위치되는데, 도 25a-25g를 참조하라. 또한, 범프 재료(234)는 기판(254)상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란하게 배열될 수 있다. 범프 재료(234)는 전도성 트레이스(256)보다 넓다. 하나의 실시예에서, 범프 재료(234)는  $100\mu\text{m}$  이하의 폭을 갖고 전도성 트레이스 또는 패드(256)는  $150\mu\text{m}$ 의 범프 폭에 대해서  $35\mu\text{m}$ 의 폭을 갖는다. 전도성 트레이스는 도 6-15에 도시된 바와 같이, 라우팅 밀도(routing density)를 증가시키기 위한 이스케이프 피치 및 상호접속 사이트와 유사하다.

- [0071] 압력 또는 힘(F)이 반도체 다이(224)의 후방 표면(228)에 인가되어 범프 재료(234)를 전도성 트레이스(256)로 압착한다. 힘(F)은 고온 상태에서 인가될 수 있다. 범프 재료(234)의 컴플라이언트(compliant) 성질로 인해서 범프 재료는 범프-온-리드(BOL)로 참조되는 바와 같이, 전도성 트레이스(256)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히 압력의 인가는 범프 재료(234)가 약 200g의 수직 하중에 해당하는 힘(F) 아래서 약 25 $\mu\text{m}$  보다 큰 플라스틱 변형을 겪게 하고, 도 17b에 도시된 바와 같이, 전도성 트레이스의 정상면(top) 또는 측면을 커버하게 한다. 범프 재료(234)는 또한 범프 재료를 전도성 트레이스와 물리적으로 접촉시키고 범프 재료를 리플로우 온도하에서 리플로우시키는 것에 의해 전도성 트레이스(256)와 금속학적으로 연결될 수 있다.
- [0072] 전도성 트레이스(256)를 범프 재료(234)보다 협소하게 만드는 것에 의해 전도성 트레이스 피치가 감소되어 라우팅(routing) 밀도 및 I/O 카운트를 증가시킬 수 있다. 보다 협소해진 전도성 트레이스(256)는 전도성 트레이스 주변의 범프 재료(234)를 변형시키는데 필요한 힘(F)을 감소시킨다. 예를 들면, 필수적인 힘(F)은 범프 재료 보다 넓은 전도성 트레이스 또는 패드에 대해서 범프 재료를 변형시키는데 필요한 힘의 30~50%일 수 있다. 보다 낮은 압축력(F)이, 특수한 오차를 갖는 동일 평면성을 유지하고 균일한 z 방향 변형과 높은 신뢰성의 상호 접속 유니온을 달성하기 위해서 미세 피치 상호 접속과 작은 다이에 대해서 유용하다. 추가하여, 전도성 트레이스(256) 주위의 범프 재료(234)를 변형시키는 것은 기계적으로 범프를 트레이스에 체결시키어 리플로우 중에 다이 시프팅 또는 다이 플로팅을 방지한다.
- [0073] 도 17c는 반도체 다이(224)의 접촉 패드(232)위에 형성된 범프(236)를 도시하고 있다. 반도체 다이(224)는 범프(236)가 전도성 트레이스(256)상의 상호 접속 사이트와 나란하게 되도록 위치된다. 또한, 범프(236)는 기판(254)상에 형성된 전도 패드 또는 다른 상호 접속 사이트와 나란해질 수 있다. 범프(236)는 전도성 트레이스(256)보다 넓다. 전도성 트레이스(256)는 도 6-15에 도시된 바와 같이, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다.
- [0074] 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프(236)를 전도성 트레이스(256)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프(236)의 컴플라이언트한 성질로 인해서, 범프는 전도성 트레이스(256)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프(236)가 플라스틱 변형을 겪게 하고 전도성 트레이스(256)의 정상면 및 측면을 커버하게 한다. 범프(236)는 또한 리플로우 온도하에서 범프를 전도성 트레이스와 물리적으로 접촉시키는 것에 의해 전도성 트레이스(256)와 금속학적으로 연결된다.
- [0075] 전도성 트레이스(256)를 범프(236)보다 협소하게 만드는 것에 의해, 전도성 트레이스 피치가 감소되어 라우팅(routing) 밀도 및 I/O 카운트를 증가시킬 수 있다. 보다 협소해진 전도성 트레이스(256)는 전도성 트레이스 주변의 범프 재료(234)를 변형시키는데 필요한 힘(F)을 감소시킨다. 예를 들면, 필수적인 힘(F)은 범프 재료보다 넓은 전도성 트레이스 또는 패드에 대해서 범프 재료를 변형시키는데 필요한 힘의 30~50%일 수 있다. 보다 낮은 압축력(F)이, 특수한 오차 범위내의 동일 평면성을 유지하고 균일한 z 방향 변형과 높은 신뢰성의 상호 접속 유니온을 달성하기 위해서 미세 피치 상호접속과 작은 다이에 대해서 유용하다. 추가하여, 전도성 트레이스(256) 주위의 범프 재료(234)를 변형시키는 것은 기계적으로 범프를 트레이스에 체결시키어 리플로우 중에 다이의 시프팅 또는 다이의 플로팅을 방지한다.
- [0076] 도 17d는 반도체 다이(224)의 접촉 패드(232)위에 형성된 복합 범프(238)를 도시하고 있다. 반도체 다이(224)는 복합 범프(238)가 전도성 트레이스(256)상의 상호접속 사이트와 나란하게 되도록 위치된다. 또한, 복합 범프(238)는 기판(254)상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란해질 수 있다. 복합 범프(238)는 전도성 트레이스(256)보다 넓다. 전도성 트레이스(256)는 도 6-15에 도시된 바와 같이, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다.
- [0077] 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 가용성부(242)를 전도성 트레이스(256)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 가용성부(242)의 유순한 성질로 인해서, 가용성부는 전도성 트레이스(256)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히, 압력의 인가는 가용성부(242)가 플라스틱 변형을 겪게 하고 전도성 트레이스(256)의 정상면 및 측면을 커버하게 한다. 복합 범프(238)는 또한 가용성부(242)를 리플로우 온도하에서 전도성 트레이스와 물리적으로 접촉시키는 것에 의해 전도성 트레이스(256)와 금속학적으로 연결될 수 있다. 비가용성부(240)는 압력 또는 온도의 인가 동안에 용융 또는 변형되지 않으며, 반도체 다이(224) 및 기판(254) 사이에서 그것의 높이와 수직 스탠드오프(standoff)로서 모양을 유지한다. 반도체 다이(224) 및 기판(254) 사이의 추가적인 변위는 맞물림면 사이에서 보다 큰 동일 평면성 오차를 제공한다.
- [0078] 리플로우 공정 중에, 반도체 다이(224) 상의 많은(예를 들면, 수천개) 복합 범프(238)가 기판(254)의 전도성 트레이스(256)상의 상호접속 사이트에 부착된다. 범프(238)의 일부는, 특히 다이(224)가 뒤틀어진 경우에 전도성

트레이스(256)에의 적절한 접속에 실패한다. 복합 범프(238)가 전도성 트레이스(256)보다 넓은 것을 상기하라. 인가되는 적절한 힘을 가지고 가용성부(242)는 전도성 트레이스(256)의 정상면 및 측면 주위에서 변형 또는 압출되고 복합 범프(238)를 전도성 트레이스에 기계적으로 체결시킨다. 전도성 트레이스(256)보다 연성이이고 유순한 가용성부(242)의 성질, 그리고 따라서 보다 큰 접촉 표면적을 위한 전도성 트레이스의 정상면 위 및 측면 주위에서의 변형에 의해 기계적 상호체결부가 형성된다. 복합 범프(238) 및 전도성 트레이스(256) 사이의 기계적 상호체결은 리플로우 동안 전도성 트레이스를 고정, 즉, 범프 및 전도성 트레이스가 접촉을 잃지 않게 한다. 따라서, 전도성 트레이스(256)와 맞물리는 복합 범프(238)는 범프 상호 접속 불량을 감소시킨다.

[0079] 도 17e는 반도체 다이(224)의 접촉 패드(232)위에 형성된 전도 필라(246) 및 범프(244)를 도시하고 있다. 반도체 다이(224)는 범프(244)가 전도성 트레이스(256)의 상호접속 사이트와 나란하게 정렬되도록 위치된다. 또한, 범프(244)는 기판(254)상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란해질 수 있다. 범프(244)는 전도성 트레이스(256)보다 넓다. 전도성 트레이스(256)는 도 6-15에 도시된 바와 같이, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다.

[0080] 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프(244)를 전도성 트레이스(256)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프(244)의 유순한 성질로 인해서, 범프는 전도성 트레이스(256)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프(244)가 플라스틱 변형을 겪게 하고 전도성 트레이스(256)의 정상면 및 측면을 커버하게 한다. 전도성 필라(246) 및 범프(244)는 또한 범프를 리플로우 온도하에서 전도성 트레이스와 물리적으로 접촉시키는 것에 의해 전도성 트레이스(256)와 금속학적으로 연결될 수 있다. 전도성 필라(246)는 압력 또는 온도의 인가 동안에 용융 또는 변형되지 않으며, 반도체 다이(224) 및 기판(254) 사이에서 그것의 높이와 수직 스탠드오프로서 모양을 유지한다. 반도체 다이(224) 및 기판(254) 사이의 추가적인 변위는 맞물림면 사이에서 보다 큰 동일 평면성 오차를 제공한다. 보다 넓은 범프(244) 및 보다 협소한 전도성 트레이스(256)는 범프 재료(234) 및 범프(236)에 대해 전술한 것과 비슷한 낮은 필수적 압착력, 기계적 체결 특징 및 장점을 갖는다.

[0081] 도 17f는 반도체 다이(224)의 접촉 패드(232)위에 형성된 돌기(250)를 구비한 범프 재료(248)를 도시하고 있다. 반도체 다이(224)는 범프 재료(248)가 전도성 트레이스(256)의 상호 접속 사이트와 나란하게 정렬되도록 위치된다. 또한, 범프 재료(248)는 기판(254) 상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란해질 수 있다. 범프 재료(248)는 전도성 트레이스(256)보다 넓다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프 재료(248)를 전도성 트레이스(256)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프 재료(248)의 유순한 성질로 인해서, 범프는 전도성 트레이스(256)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프 재료(248)가 플라스틱 변형을 겪게 하고 전도성 트레이스(256)의 정상면 및 측면을 커버하게 한다. 또한, 돌기(250)는 전도성 트레이스(256)와 금속학적으로 연결된다. 돌기(250)는 약 1-25 $\mu\text{m}$ 크기이다.

[0082] 도 17g는 각진 또는 경사진 측부를 갖는 사다리꼴 전도성 트레이스(260)를 구비한 PCB(258)를 도시하고 있다. 범프 재료(261)가 반도체 다이(224)의 접촉 패드(232)위에 형성된다. 반도체 다이(224)는 범프 재료(261)가 전도성 트레이스(260)의 상호접속 사이트와 나란하게 정렬되도록 위치된다. 또한, 범프 재료(261)는 기판(254)상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란해질 수 있다. 범프 재료(261)는 전도성 트레이스(260)보다 넓다. 전도성 트레이스(260)는 도 6-15에 도시된 바와 같이, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다.

[0083] 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프 재료(261)를 전도성 트레이스(260)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프 재료(261)의 유순한 성질로 인해서, 범프 재료는 전도성 트레이스(260)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프 재료(261)가 힘(F) 아래에서 플라스틱 변형을 겪게 하고 전도성 트레이스(260)의 정상면 및 각진 측면을 커버하게 한다. 범프 재료(261)는 또한 범프 재료를 리플로우 온도하에서 전도성 트레이스와 물리적으로 접촉시키고 그 후에 리플로우 시키는 것에 의해 전도성 트레이스(260)와 금속학적으로 연결될 수 있다.

[0084] 도 18a-18d는 반도체 다이(224)와, 비가용성 또는 비붕괴성부(264) 그리고 가용성 또는 붕괴성부(266)를 갖는 긴 형태의(elongated) 복합 범프(262)의 BOL 실시예를 도시하고 있다. 비가용성부(264)는 Au, Cu, Ni, 고-리드 솔더(high-lead solder) 또는 리드-주석 합금일 수 있다. 가용성부(266)는 Sn, 리드-프리 합금, Sn-Ag 합금, Sn-Ag-Cu 합금, Sn-Ag-In 합금, 공정 솔더, Ag, Cu 또는 Pb의 주석 합금 또는 다른 비교적 저온 용융 솔더일 수 있다. 비가용성부(264)는 가용성부(266) 보다 복합 범프(262)의 더 큰 부분을 이루고 있다. 비가용성부(264)는

반도체 다이(224)의 접촉 패드(232)에 고정된다.

[0085] 반도체 다이(224)는 도 18a에 도시된 바와 같이, 복합 범프(262)가 기판(270)에 형성된 전도성 트레이스(268)상의 상호 접속 사이트와 정렬되도록 위치된다. 복합 범프(262)는 전도성 트레이스(268)를 따라 테이퍼하는데, 즉, 복합 범프는 웨지 모양(wedge shape)을 갖고, 전도성 트레이스(268)의 길이를 따르는 방향으로 더 길고 전도성 트레이스를 가로지르는 방향으로 더 짧다. 복합 범프(262)의 테이퍼형 측면(aspect)은 전도성 트레이스(268)의 길이를 따라서 나타난다. 도 18a는 짧은 측면 또는 전도성 트레이스(268)와 동일 선상의 협소해진 테이퍼를 도시하고 있다. 도 18a에 수직인 도 18b는 웨지-모양 복합 범프(262)의 긴 측면을 도시하고 있다. 복합 범프(262)의 짧은 측면은 전도성 트레이스(268)보다 넓다. 가용성부(266)는 도 18c 및 도 18d에 도시된 바와 같이, 압력의 인가 및/또는 열로 리플로우시킴에 따라서 전도성 트레이스(268) 주위에서 붕괴된다. 비가용성부(264)는 리플로우 동안에 용융 또는 변형되지 않고 그것의 형태와 모양을 유지한다. 비가용성부(264)는 반도체 다이(224) 및 기판(270) 사이에 스탠드오프 거리를 제공하도록 크기가 결정된다. Cu OSP와 같은 마무리재가 기판(270)에 인가될 수 있다. 전도성 트레이스(268)는 도 6-15에 도시된 바와 같이, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다.

[0086] 리플로우 공정 중에, 반도체 다이(224)상의 많은(예를 들면, 수천 개의) 복합 범프(262)가 기판(270)의 전도성 트레이스(268)상의 상호접속 사이트에 부착된다. 범프(262)의 일부는, 특히 반도체 다이(224)가 뒤틀어진 경우에, 전도성 트레이스(268)에의 적절한 접속에 실패한다. 복합 범프(262)가 전도성 트레이스(268)보다 넓은 것을 상기하라. 적절한 힘이 인가되면, 가용성부(266)가 전도성 트레이스(268)의 정상면 및 측면 주위에서 변형 또는 압출되고 복합 범프(262)를 전도성 트레이스에 기계적으로 체결(lock)시킨다. 전도성 트레이스(268)보다 연성이 있고 유순한 가용성부(266)의 성질, 그리고 따라서 전도성 트레이스의 정상면 위와 측면 주위에서의 변형으로 보다 넓은 접촉면으로 인해, 기계적 상호체결부 형성된다. 복합 범프(262)의 웨지(wedge)-모양은, 도 18a 및 18c의 짧은 측면을 따르는 피치(pitch)의 희생 없이, 범프와 전도성 트레이스 간 접촉 면적, 가령, 도 18b 및 18d의 긴 측면을 따르는 접촉 면적을 증가시킨다. 복합 범프(262)와 전도성 트레이스(268) 간 기계적 상호체결은 리플로우 중에 전도성 트레이스를 고정, 즉, 범프 와 전도성 트레이스가 접촉을 잃지 않게 한다. 따라서, 전도성 트레이스(268)와 맞물리는 복합 범프(262)는 범프 상호 접속 불량을 감소시킨다.

[0087] 도 19a-19d는 도 16c와 비슷하게, 접촉 패드(232)위에 형성된 범프 재료(274)를 구비한 반도체 다이(224)의 BOL 실시예를 도시하고 있다. 도 19a에서, 범프 재료(274)는 일반적으로 유순하고 약 200g의 수직 하중과 동등한 힘 아래서 약  $25\mu\text{m}$  보다 큰 플라스틱 변형을 겪는다. 범프 재료(274)는 기판(278)상의 전도성 트레이스(276) 보다 넓다. 다수 돌기(280)가 약 1- $25\mu\text{m}$ 의 높이로 전도성 트레이스(276)상에 형성된다.

[0088] 반도체 다이(224)가, 범프 재료(274)가 전도성 트레이스(276)상의 상호접속 사이트와 나란하게 되도록 위치된다. 또한, 범프 재료(274)는 기판(278)에 형성된 전도 패드 또는 상호접속 사이트와 나란하게 될 수 있다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어, 도 19b에 도시된 바와 같이, 범프 재료(274)를 전도성 트레이스(276) 및 돌기(280)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프 재료(274)의 유순한 성질로 인해서, 범프 재료는 전도성 트레이스(276) 및 돌기(280)의 정상면 및 측면 주위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프 재료(274)가 플라스틱 변형을 겪게 하고 전도성 트레이스(276) 및 돌기(280)의 정상면 및 측면을 커버하게 한다. 범프 재료(274)의 플라스틱 유동은 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면과 측면 사이에 거시적인 기계적 상호체결 포인트를 만든다. 범프 재료(274)의 플라스틱 유동은 전도성 트레이스(276) 및 돌기(280)의 정상면과 측면 주위에서 발생하지만, 전기적 단락 및 다른 결점을 유발시킬 수 있는 기판(278)까지 과도하게 연장되지는 않는다. 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면과 측면 사이의 기계적 상호체결은 결합 힘을 크게 증가시키지 않고도 각 표면 사이에 큰 접촉 면적을 통해서 강고한 연결을 만든다. 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면 및 측면 사이의 기계적 상호체결은 또한 봉지 과정(encapsulation)과 같은 후속 제조 공정 동안에 측방향 다이 시프팅을 감소시킨다.

[0089] 도 19c는 전도성 트레이스(276)보다 협소한 범프 재료(274)를 구비한 다른 BOL 실시예를 도시하고 있다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프 재료(274)를 전도성 트레이스(276) 및 돌기(280)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프 재료(274)의 유순한 성질로 인해서, 범프 재료는 전도성 트레이스(276) 및 돌기(280)의 정상면 위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프 재료(274)가 플라스틱 변형을 겪게 하고 전도성 트레이스(276) 및 돌기(280)의 정상면을 커버하게 한다. 범프 재료(274)의 플라스틱 유동은 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면 사이에 거시적인 기계적 상호체결 포인트를 만든다. 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면 사이의 기계적 상호체결은

결합 힘을 크게 증가시키지 않고도 각 표면 사이에 큰 접촉 면적을 통해서 강고한 연결을 만든다. 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면 사이의 기계적 상호체결은 또한 봉지 과정과 같은 후속 제조 공정 동안에 측방향 다이 시프팅을 감소시킨다.

[0090] 도 19d는 전도성 트레이스(276)의 에지 위에 형성된 범프 재료(274), 즉, 범프 재료의 일부가 전도성 트레이스 위에 있고 범프 재료의 일부는 전도성 트레이스 위에 있지 않는 범프 재료를 구비한 다른 BOL 실시예를 도시하고 있다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프 재료(274)를 전도성 트레이스(276) 및 돌기(280)로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프 재료(274)의 유순한 성질로 인해서, 범프 재료는 전도성 트레이스(276) 및 돌기(280)의 정상면 및 측면 위에서 변형 또는 압출된다. 특히, 압력의 인가는 범프 재료(274)가 플라스틱 변형을 겪게 하고 전도성 트레이스(276) 및 돌기(280)의 정상면 및 측면을 커버하게 한다. 범프 재료(274)의 플라스틱 유동은 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면과 측면 사이에 거시적인 기계적 상호체결을 만든다. 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면과 측면 사이의 기계적 상호체결은 결합 힘을 크게 증가시키지 않고도 각 표면 사이에 큰 접촉 면적을 통해서 강고한 연결을 만든다. 범프 재료와 전도성 트레이스(276) 및 돌기(280)의 정상면 및 측면 사이의 기계적 상호체결은 또한 봉지 과정과 같은 후속 제조 공정 동안에 측방향 다이의 시프팅을 감소시킨다.

[0091] 도 20a-20c는 도 16c와 비슷하게, 접촉 패드(232)위에 형성된 범프 재료(284)를 구비한 반도체 다이(224)의 BOL 실시예를 도시하고 있다. 도 20a에 도시된 바와 같이, 범프 재료(284)의 몸체보다 좁은 팁(286)을 구비한 계단형 범프로서 범프 재료(284)의 몸체로부터 팁(286)이 연장된다. 반도체 다이(224)는, 범프 재료(284)가 기판(290)의 전도성 트레이스(288)상의 상호접속 사이트와 나란하도록 위치된다. 특히, 팁(286)은 전도성 트레이스(288)의 상호접속 사이트 위에 중심이 맞추어진다. 또한, 범프 재료(284)와 팁(286)은 기판(290)상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란해질 수 있다. 범프 재료(284)는 기판(290)상의 전도성 트레이스(288)보다 넓다.

[0092] 전도성 트레이스(288)는 일반적으로 유순하고 약 200g의 수직 하중과 동등한 힘 아래서 약 25 $\mu\text{m}$  보다 큰 플라스틱 변형을 겪는다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 팁(284)을 전도성 트레이스(288)로 가압한다. 힘(F)은 고온으로 인가될 수 있다. 전도성 트레이스(288)의 유순한 성질로 인해서 전도성 트레이스는, 도 20b에 도시된 바와 같이, 팁(286) 주위에서 변형된다. 특히, 압력의 인가는 전도성 트레이스(288)가 플라스틱 변형을 겪게 하고 팁(286)의 정상면 및 측면을 커버하게 한다.

[0093] 도 20c는 접촉 패드(232)위에 형성된 둥근 범프 재료(294)를 구비한 다른 BOL 실시예를 도시하고 있다. 범프 재료(294)의 몸체 보다 협소한 팁을 구비한 스터드 범프를 형성하도록 범프 재료(294)의 몸체로부터 팁(296)이 연장된다. 반도체 다이(224)는, 범프 재료(294)가 기판(300)의 전도성 트레이스(298)상의 상호접속 사이트와 나란하도록 위치된다. 특히, 팁(296)은 전도성 트레이스(298)의 상호접속 사이트 위에 중심이 맞추어진다. 또한, 범프 재료(294)와 팁(296)은 기판(300)상에 형성된 전도 패드 또는 다른 상호접속 사이트와 나란해질 수 있다. 범프 재료(294)는 기판(300)상의 전도성 트레이스(298)보다 넓다.

[0094] 전도성 트레이스(298)는 일반적으로 유순하고 약 200g의 수직 하중과 동등한 힘 아래서 약 25 $\mu\text{m}$  보다 큰 플라스틱 변형을 겪는다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 팁(296)을 전도성 트레이스(298)로 가압한다. 힘(F)은 고온으로 인가될 수 있다. 전도성 트레이스(298)의 유순한 성질로 인해서 전도성 트레이스는 팁(296) 주위에서 변형된다. 특히, 압력의 인가는 전도성 트레이스(298)가 플라스틱 변형을 겪게 하고 팁(296)의 정상면 및 측면을 커버하게 한다.

[0095] 도 17a-17g, 18a-18d 및 도 19a-19d에 기술된 전도성 트레이스 또한 도 20a-20c에 기술된 것과 같이 유순한 재료일 수 있다.

[0096] 도 21a-21b는 도 16c와 비슷하게, 접촉 패드(232)위에 형성된 범프 재료(304)를 구비한 반도체 다이(224)의 BOL 실시예를 도시하고 있다. 범프 재료(304)는 일반적으로 유순하고 약 200g의 수직 하중과 동등한 힘 아래서 약 25 $\mu\text{m}$  보다 큰 플라스틱 변형을 겪는다. 범프 재료(304)는 기판(308)상의 전도성 트레이스(306) 보다 넓다. 전도 비아(310)가, 도 21a에 도시된 바와 같이, 개구(312) 및 전도 측벽(314)을 구비한 상태로 전도성 트레이스(306)를 관통하여 형성된다. 전도성 트레이스(306)는, 도 6-15에 도시된 바와 같이, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다.

[0097] 도 25a~25g를 참조하면, 반도체 다이(224)가, 범프 재료(304)가 전도성 트레이스(306)상의 상호접속 사이트와 나란하게 되도록 위치되어 있다. 또한, 범프 재료(304)는 기판(308)상에 형성된 전도 패드 또는 상호접속 사이

트와 나란하게 될 수 있다. 압력 또는 힘(F)이 반도체 다이(224)의 후방면(228)에 인가되어 범프 재료(304)를 전도성 트레이스(306) 및 전도 비아(310)의 개구(312)안으로 가압한다. 힘(F)은 고온 상태로 인가될 수 있다. 범프 재료(304)의 유순한 성질로 인해서, 도 21b에 도시된 바와 같이, 범프 재료는 전도성 트레이스(306)의 정상면 및 측면 주위에서 그리고 전도 비아(310)의 개구(312)안으로 변형 또는 압출된다. 특히, 압력의 인가는 범프 재료(304)가 플라스틱 변형을 겪게 하고 전도성 트레이스(306)의 정상면 및 측면과 전도 비아(310)의 개구(312)안을 커버하게 한다. 범프 재료(304)는 따라서 기판(308)을 관통하는 z 방향 수직 상호접속을 위해 전도성 트레이스(306) 및 전도 측벽(314)에 전기적으로 연결된다. 범프 재료(304)의 플라스틱 유동은 범프 재료와 전도성 트레이스(306)의 정상면과 측면 및 전도 비아(310)의 개구(312) 사이에 기계적 상호체결을 만든다. 범프 재료와 전도성 트레이스(306)의 정상면과 측면 및 전도 비아(310)의 개구(312) 사이의 기계적 상호체결은 결합 힘을 크게 증가시키지 않고도 각 표면 사이에 큰 접촉 면적을 통해서 강고한 연결을 만든다. 범프 재료와 전도성 트레이스(306)의 정상면과 측면 및 전도 비아(310)의 개구(312) 사이의 기계적 상호체결은 또한 봉지 과정과 같은 후속 제조 공정 동안에 측방향 다이 시프팅을 감소시킨다. 전도 비아(310)가 범프 재료(304)를 구비한 상호접속 사이트내에 형성되기 때문에, 전체 기판 상호접속 면적이 감소된다.

[0098]

도 17a-17g, 도 18a-18d, 도 19a-19d, 도 20a-20c 및 도 21a-21b의 실시예에서, 전도성 트레이스를 상호 접속 구조체 보다 협소하게 만드는 것에 의해 전도성 트레이스 피치가 감소되어 라우팅(routing) 밀도 및 I/O/카운트를 증가시킬 수 있다. 보다 협소해진 전도성 트레이스는 전도성 트레이스 주변의 상호접속 구조체를 변형시키는데 필요한 힘(F)를 감소시킨다. 예를 들면, 필수적인 힘(F)은 범프 재료보다 넓은 전도성 트레이스 또는 패드에 대해서 범프를 변형시키는데 필요한 힘의 30-50%일 수 있다. 보다 낮은 압축력(F)이, 특수한 오차 범위내의 동일 평면성을 유지하고 균일한 z 방향 변형과 높은 신뢰성의 상호 접속 유니온을 달성하기 위해서 미세 피치 상호 접속과 작은 다이에 대해서 유용하다. 추가하여, 전도성 트레이스 주위의 상호접속 구조체를 변형시키는 것은 기계적으로 범프를 트레이스에 체결시키어 리플로우 중에 다이의 시프팅 또는 다이의 플로팅을 방지한다.

[0099]

도 22a-22c는 봉지재를 반도체 다이와 기판 사이의 범프 주위에 전착시키기 위한 몰드 언더필(MUF)공정을 도시하고 있다. 도 22a는 도 17b로부터의 범프 재료(234)를 이용하여 기판(254)에 장착되고 채이스 몰드(320)의 상부 몰드 지지체(316)와 하부 몰드 지지체(318) 사이에 위치된 반도체 다이(224)를 도시하고 있다. 도 17a-17g, 도 18a-18d, 도 19a-19d, 도 20a-20c 및 도 21a-21b로부터의 다른 반도체 다이 및 기판 조합이 채이스 몰드(320)의 상부 몰드 지지체(316) 및 하부 몰드 지지체(318) 사이에 위치될 수 있다. 상부 몰드 지지체(316)는 압축성 해제 필름(322)을 포함한다.

[0100]

도 22b에서, 상부 몰드 지지체(316) 및 하부 몰드 지지체(318)가 기판 위와 반도체 다이 및 기판 사이에 오픈 스페이스를 구비하는 상태로 반도체 다이(224) 및 기판(254)을 감싸도록 함께 모아진다. 압축성 해제 필름(322)이 반도체 다이(224)의 후방면(228) 및 측면에 일치되게 배열되어 이를 표면에 봉지재의 형성을 차단한다. 액체 상태의 봉지재(324)가 노즐(326)을 이용하여 채이스 몰드(320)의 한 사이드안으로 주입되는 동안 선택적인 진공 어시스트(328)가 맞은편으로부터 압력을 유인하여 기판(254)위의 오픈 스페이스 및 반도체 다이(224) 및 기판(254) 사이의 오픈 스페이스를 봉지재로 균일하게 충진시킨다. 봉지재(324)는 에폭시 수지 필러, 에폭시 아크릴레이트 필러 또는 적절한 폴리머 필러와 같은 폴리머 복합재일 수 있다. 봉지재(324)는 비-전도성이고 외부 요소 및 오염물로부터 반도체 소자를 환경적으로 보호한다. 압축성 재료(322)는 봉지재(324)가 반도체 다이(224)의 후방면(228)위에 그리고 측면 주위에 유동하는 것을 방지한다. 봉지재(324)는 경화된다. 반도체 다이(224)의 후방면 및 측면은 봉지재(324)로부터 노출된 상태로 남는다.

[0101]

도 22c는 MUF 및 몰드 오버필(MOF), 즉, 압축성 재료(322)가 없는 것의 실시예를 도시하고 있다. 반도체 다이(224) 및 기판(254)은 채이스 몰드(320)의 상부 몰드 지지체(316) 및 하부 몰드 지지체(318) 사이에 위치된다. 상부 몰드 지지체(316) 및 하부 몰드 지지체(318)가 기판 위, 반도체 다이 주변 그리고 반도체 다이 및 기판 사이에 오픈 스페이스를 구비하는 상태로 반도체 다이(224) 및 기판(254)을 감싸도록 함께 모아진다. 액체 상태의 봉지재(324)가 노즐(326)을 이용하여 채이스 몰드(320)의 한 사이드안으로 주입되는 동안 선택적인 진공 어시스트(328)가 맞은편으로부터 압력을 유인하여 반도체 다이(224) 주변 및 기판(254)위의 오픈 스페이스와 반도체 다이(224) 및 기판(254) 사이의 오픈 스페이스를 봉지재로 균일하게 충진시킨다. 봉지재(324)는 경화된다.

[0102]

도 23은 봉지재를 반도체 다이(224) 주변 그리고 반도체 다이(224) 및 기판(254) 사이의 갭에 전착시키는 다른 실시예를 도시하고 있다. 반도체 다이(224) 및 기판(254)은 댐(330)에 의해 감싸진다. 봉지재(332)가 액체 상태로 노즐(334)로부터 댐(330)안으로 분배되어 기판(254) 위의 오픈 스페이스와 반도체 다이(224) 및 기판(254) 사이의 오픈 스페이스로 충진된다. 노즐(334)로부터 분배되는 봉지재(332)의 부피는 반도체 다이(224)의 후방면

(228) 또는 측면을 커버하지 않는 상태로 댐(330)을 충진하도록 제어된다. 봉지재(332)는 경화된다.

[0103] 도 24는 도 22a, 도 22c 및 도 23으로부터의 MUF공정 후의 반도체 다이(224) 및 기판(254)을 도시하고 있다. 봉지재(324)는 기판(254) 위와 반도체 다이(224) 및 기판(254) 사이의 범프 재료(234) 주위에 균일하게 분포된다.

[0104] 도 25a-25g는 기판 또는 PCB(340)상의 다양한 전도성 트레이스 레이아웃의 평면도이다. 도 25a에서, 전도성 트레이스(342)는 기판(340)상에 형성된 접적된 범프 패드 또는 상호접속 사이트(344)를 구비한 스트레이트 콘덕터이다. 기판 범프 패드(344)의 측부는 전도성 트레이스(342)와 동일 선상에 있을 수 있다. 종래 기술에서는, 솔더 레지스트레이션 오픈닝(SRO)이 일반적으로 리플로우 동안에 범프 재료를 수용하도록 상호접속 사이트 위에 형성된다. SRO는 상호접속 퍼치를 증가시키고 I/O 카운트를 감소시킨다. 대조적으로, 마스킹층(346)이 기판(340)의 일부 위에 형성될 수 있으나, 마스킹 층은 전도성 트레이스(342)의 기판 범프 패드(344) 주변에는 형성되지 않는다. 즉, 범프 재료와 맞물리도록 설계된 전도성 트레이스(342) 부분은 리플로우 중에 범프 수용을 위해 사용될 수 있는 마스킹 층(346)의 어떤 SRO도 결여된다.

[0105] 반도체 다이(224)는 기판(340) 위에 위치되고 범프 재료는 기판 범프 패드(344)와 나란하게 배열된다. 범프 재료는 그것을 범프 패드와 물리적으로 접촉시키고 이어서 범프 재료를 리플로우 온도하에서 리플로우시키는 것에 의해 기판 범프 패드(344)에 전기적 그리고 금속학적으로 연결된다.

[0106] 다른 하나의 실시예에서, 전기적 전도 범프 재료가 증발, 전해 도금, 무전해 도금, 볼 드롭 또는 스크린 프린팅 공정을 이용하여 기판 범프 패드(344)위에 전착된다. 범프 재료는 선택적인 플러스 용액을 구비한 Al, Sn, Ni, Au, Ag, Pb, Bi, Cu, 솔더 및 그들의 조합일 수 있다. 예를 들면, 범프 재료는 공정 Sn/Pb, 고-리드 솔더 또는 리드-프리 솔더일 수 있다. 범프 재료는 적절한 부착 또는 결합 공정을 이용하여 기판 범프 패드(344)에 결합된다. 하나의 실시예에서, 범프 재료는 도 25b에 도시된 바와 같이, 범프 또는 상호접속 구조체(348)를 형성하기 위해 범프 재료를 그것의 융점 이상으로 가열하는 것에 의해 리플로우된다. 일부 응용에서, 범프(348)는 두 번 리플로우되어 기판 범프 패드(344)에 전기적 접촉을 개선시킨다. 협소한 기판 범프 패드(344) 주위의 범프 재료는 리플로우 중에 다이 위치를 유지시킨다.

[0107] 높은 라우팅 밀도 응용에서, 전도성 트레이스(342)의 이스케이프 퍼치를 최소화하는 것이 바람직하다. 전도성 트레이스(342) 사이의 이스케이프 퍼치는 리플로우 수용 목적의 마스킹 층을 제거함으로써, 즉, 범프 재료를 마스킹 층 없이 리플로우시킴으로써 감소될 수 있다. 어떤 SRO도 다이 범프 패드(232) 또는 기판 범프 패드(344) 주위에 형성되지 않기 때문에, 전도성 트레이스(342)는 보다 미세한 퍼치로 형성될 수 있는데, 즉, 전도성 트레이스(342)는 구조체와 근접하게 또는 그 이웃에 놓일 수 있다. 기판 범프 패드(344) 주위에 어떤 SRO도 없는 상태에서, 전도성 트레이스(342) 사이의 퍼치는  $P=D+PLT + W/2$ 로 주어지는데, 여기서 D는 범프(348)의 베이스 직경, PLT는 다이 위치 오차, 그리고 W는 전도성 트레이스(342)의 폭이다. 하나의 실시예에서,  $100\mu\text{m}$ 의 범프 베이스 직경,  $10\mu\text{m}$ 의 PLT, 그리고  $30\mu\text{m}$ 의 트레이스 라인 폭이 주어지면, 전도성 트레이스(342)의 최소 이스케이프 퍼치는  $125\mu\text{m}$ 가 된다. 마스크-레스(mask-less) 범프 형성은 종래 기술에서 알 수 있듯이, 인접한 개구들 사이의 마스킹 재료의 리거먼트(ligament) 공간, 솔더 마스크 레지스트레이션 오차(SRT) 그리고 최소 레졸버블(resolvable) SRO에 대한 설명 필요성을 제거시킨다.

[0108] 범프 재료가, 마스킹 층없이 다이 범프 패드(232)를 금속학적으로 그리고 전기적으로 기판 범프 패드(344)에 연결시키기 위해서 리플로우 되는 경우에, 웨팅(wetting) 및 표면 장력은 범프 재료를 셀프-콘파인먼트(confinement) 상태로 유지시키고, 다이 펌프 패드(232) 및 기판 범프 패드(344) 사이의 공간 내외, 범프 패드의 풋프린트 내의 전도성 트레이스(242)에 바로 인접한 기판(240) 부분에 보유시킨다.

[0109] 원하는 셀프-콘파인먼트 특성을 달성하기 위해서, 범프 재료는 범프 재료와 접촉하는 영역을 전도성 트레이스(342)의 주위 영역보다 더 습윤적으로 선택적으로 만들기 위해 다이 범프 패드(232) 또는 기판 범프 패드(344)에 위치되기 전에 플러스 용액에 함침될 수 있다. 용융 범프 재료는 플러스 용액의 습윤 특성으로 인해 범프 패드에 의해 한정된 영역내에 국한되게 잔류한다. 범프 재료는 덜 습윤 가능한 영역까지 진행되지 않는다. 박막의 산화층 또는 다른 절연층이 범프 재료가 덜 습윤적으로 만들려 의도하지 않았던 영역 위에 형성될 수 있다. 이런 이유로, 마스킹 층(340)이 다이 펌프 패드(232) 또는 기판 범프 패드(344) 주위에 필요하지 않다.

[0110] 도 25c는 기판(350)상에 형성된 접적된 직사각형 범프 패드 또는 상호접속 사이트(354)를 구비한 스트레이트 콘덕터로서 평행한 전도성 트레이스(352)의 다른 실시예를 도시하고 있다. 이 경우에, 기판 범프 패드(354)는 전도성 트레이스(342)보다 넓고 맞물림 범프의 폭보다 덜하다. 기판 범프 패드(354)의 측부들은 전도성 트레이스(352)와 평행할 수 있다. 마스킹층(356)이 기판(350)의 일부 위에 형성될 수 있으나, 마스킹층은 전도성 트레이

스(352)의 기판 범프 패드(354) 주위에 형성되지는 않는다. 즉, 범프 재료와 맞물리도록 설계된 전도성 트레이스(352) 부분은 리플로우 동안 범프 수용을 위해 사용될 수 있는 마스킹층(356)의 어떤 SRO도 결여된다.

[0111] 도 25d는 최대 상호접속 밀도 및 용량을 위해 기판(366)상에 형성된 옵셋 접적 범프 패드 또는 상호접속 사이트(364)를 구비한 멀티 열의 어레이에 배열된 전도성 트레이스(360,362)의 다른 하나의 실시예를 도시하고 있다. 교변적인 전도성 트레이스(360,362)는 범프 패드(364)로 라우팅하기 위한 엘보우를 포함한다. 각 기판 범프 패드(364)의 측부들은 전도성 트레이스(360,362)와 동일선상에 있다. 마스킹층(368)이 기판(366)의 일부에 형성될 수 있으나, 마스킹층(368)은 전도성 트레이스(360,362)의 기판 범프 패드(364) 주위에는 형성되지 않는다. 즉, 범프 재료와 맞물리도록 설계된 전도성 트레이스(360,362) 부분은 리플로우 중에 범프 수용을 위해 사용될 수 있는 마스킹층(368)의 어떤 SRO도 결여된다.

[0112] 도 25e는 최대 상호접속 밀도 및 용량을 위해 기판(376)상에 형성된 옵셋 접적 범프 패드 또는 상호접속 사이트(374)를 구비한 멀티 열의 어레이에 배열된 전도성 트레이스(370,372)의 다른 하나의 실시예를 도시하고 있다. 교변적인 전도성 트레이스(370,372)는 범프 패드(374)로 라우팅하기 위한 엘보우를 포함한다. 이 경우에, 기판 범프 패드(374)는 라운드되고 전도성 트레이스(370,372)보다 넓지만, 맞물림 상호접속 범프 재료의 폭 보다 덜하다. 마스킹층(378)이 기판(376)의 일부에 형성될 수 있으나, 마스킹층(378)은 전도성 트레이스(370,372)의 기판 범프 패드(374) 주위에는 형성되지 않는다. 즉, 범프 재료와 맞물리도록 설계된 전도성 트레이스(370,372) 부분은 리플로우 중에 범프 수용을 위해 사용될 수 있는 마스킹층(378)의 어떤 SRO도 결여된다.

[0113] 도 25f는 최대 상호접속 밀도 및 용량을 위해 기판(386)상에 형성된 옵셋 접적 범프 패드 또는 상호접속 사이트(384)를 구비한 멀티풀 열의 어레이에 배열된 전도성 트레이스(380,382)의 다른 하나의 실시예를 도시하고 있다. 교변적인 전도성 트레이스(380,382)는 범프 패드(384)로 라우팅하기 위한 엘보우를 포함한다. 이 경우에, 기판 범프 패드(384)는 직사각형이고 전도성 트레이스(380,382)보다 넓지만, 맞물림 상호접속 범프 재료의 폭 보다 덜하다. 마스킹층(388)이 기판(386)의 일부 위에 형성될 수 있으나, 마스킹층(388)은 전도성 트레이스(380,382)의 기판 범프 패드(384) 주위에는 형성되지 않는다. 즉, 범프 재료와 맞물리도록 설계된 전도성 트레이스(380,382) 부분은 리플로우 중에 범프 수용을 위해 사용될 수 있는 마스킹층(388)의 어떤 SRO도 결여된다.

[0114] 상호접속 공정의 한 예로서, 반도체 다이(224)는 기판(366) 위에 위치되고 범프 재료(234)는 도 25d로부터의 기판 범프 패드(364)와 나란하게 된다. 범프 재료(234)는, 도 17a-17g, 18a-18d, 19a-19d, 20a-20c 및 21a-21b에서 기술한 바와 같이, 범프 재료를 가압하거나 또는 범프 재료를 범프 패드와 물리적으로 접촉시키고 이어서 범프 재료를 리플로우 온도하에 리플로우시키는 것에 의해 기판 범프 패드(364)에 전기적 및 금속학적으로 연결된다.

[0115] 다른 하나의 실시예에서, 전기 전도 범프 재료가 증발, 전해 도금, 무전해 도금, 볼 드롭 또는 스크린 프린팅 공정을 이용하여 기판 범프 패드(364) 위에 진착된다. 범프 재료는 선택적인 플러스 용액을 구비한 Al, Sn, Ni, Au, Ag, Pb, Bi, Cu, 솔더 및 그들의 조합일 수 있다. 예를 들면, 범프 재료는 공정 Sn/Pb, 고-리드 솔더 또는 리드-프리 솔더일 수 있다. 범프 재료는 적절한 부착 또는 결합 공정을 이용하여 기판 범프 패드(364)에 결합된다. 하나의 실시예에서, 범프 재료는 도 25g에 도시된 바와 같이, 범프 또는 상호접속 구조체(390)를 형성하기 위해 재료를 그것의 융점 이상으로 가열하는 것에 의해 리플로우된다. 일부 응용에서, 범프(390)는 두 번 리플로우되어 기판 범프 패드(364)에 전기적 접촉을 개선 시킨다. 협소한 기판 범프 패드(364) 주위의 범프 재료는 리플로우 중에 다이 위치를 유지시킨다. 범프 재료(234) 또는 범프(390)는 또한 도 25a-25g의 기판 범프 패드 구조상에 형성될 수 있다.

[0116] 높은 라우팅 밀도 응용에서, 전도성 트레이스(360,362) 또는 도 25a-25g의 다른 전도성 트레이스 구성의 이스케이프 피치를 최소화하는 것이 바람직하다. 전도성 트레이스(360,362) 사이의 이스케이프 피치는 리플로우 수용 목적의 마스킹 층을 제거함으로써, 즉, 범프 재료를 마스킹 층 없이 리플로우시킴으로써 감소될 수 있다. 어떤 SRO도 다이 범프 패드(232) 또는 기판 범프 패드(364) 주위에 형성되지 않기 때문에, 전도성 트레이스(360,362)는 보다 미세한 피치로 형성될 수 있는데, 즉, 전도성 트레이스(360,362)는 구조체와 근접하게 또는 그 이웃에 놓일 수 있다. 기판 범프 패드(364) 주위에 어떤 SRO도 없는 상태에서, 전도성 트레이스(360,362) 사이의 피치는  $P=D/2+PLT+W/2$ 로 주어지는데, 여기서 D는 범프(390)의 베이스 직경, PLT는 다이 위치 오차, 그리고 W는 전도성 트레이스(360,362)의 폭이다. 하나의 실시예에서,  $100\mu m$ 의 범프 베이스 직경,  $10\mu m$ 의 PLT, 그리고  $30\mu m$ 의 트레이스 라인 폭이 주어지면, 전도성 트레이스(360,362)의 최소 이스케이프 피치는  $125\mu m$ 가 된다. 마스크-레스(mask-less) 범프 형성은 종래 기술에서 알 수 있듯이, 인접한 개구들 사이의 마스킹 재료의 리거먼트 공간, 솔더 마스크 레지스트레이션(SRT) 그리고 최소 레졸버블(resolvable) SRO에 대한 설명 필요성을 제거시킨

다.

[0117] 범프 재료가, 마스킹 층 없이 다이 범프 패드(232)를 금속학적으로 그리고 전기적으로 기판 범프 패드(364)에 연결시키기 위해서 리플로우 되는 경우에, 웨팅(wetting) 및 표면 장력은 범프 재료를 셀프-콘파인먼트 (confinement) 상태로 유지시키고, 다이 범프 패드(232) 및 기판 범프 패드(364) 사이의 공간 내와, 범프 패드 풋프린트내의 전도성 트레이스(260, 262)에 바로 인접한 기판(266)부분에 보유시킨다.

[0118] 원하는 셀프-콘파인먼트 특성을 달성하기 위해서, 범프 재료는 범프 재료와 접촉하는 영역을 전도성 트레이스(360, 362)의 주위 영역보다 더 습윤적으로 선택적으로 만들기 위해 다이 범프 패드(232) 또는 기판 범프 패드(364)에 위치되기 전에 플렉스 용액에 함침될 수 있다. 용융 범프 재료는 플렉스 용액의 습윤 특성으로 인해 범프 패드에 의해 한정된 영역내에 국한되게 잔류한다. 범프 재료는 덜 습윤 가능한 영역까지 진행되지 않는다. 박막의 산화층 또는 다른 절연층이 범프 재료가 덜 습윤적으로 만들려 의도하지 않았던 영역 위에 형성될 수 있다. 이런 이유로, 마스킹층(368)이 다이 펌프 패드(232) 또는 기판 범프 패드(364) 주위에 필요하지 않다.

[0119] 도 26a에서, 마스킹층(392)이 전도성 트레이스(394, 396)의 일부 위에 전착된다. 그러나 마스킹층(392)은 집적된 범프 패드(398) 위에는 형성되지 않는다. 결과적으로, 기판(400)상의 각 범프 패드(398)에 대해 어떤 SRO도 존재하지 않는다. 비습윤성 마스킹 패치(402)가 집적 범프 패드(398)의 어레이 내에, 즉, 인접한 범프 패드 사이에 침입형으로 기판(400)상에 형성된다. 마스킹 패치(402)는 또한 다이 범프 패드(398)의 어레이 내에 침입형으로 반도체 다이(224) 상에 형성될 수 있다. 보다 일반적으로, 마스킹 패치는 보다 딜한 습윤성 영역으로의 진행을 막기 위해서 어떤 배열에서의 집적 범프 패드에 근접하여 형성된다.

[0120] 반도체 다이(224)는 기판(400)위에 위치되고 범프 재료는 기판 범프 패드(398)와 나란하게 된다. 범프 재료는, 도 17a-17g, 18a-18d, 19a-19d, 20a-20c 및 21a-21b에서 기술한 바와 같이, 범프 재료를 가압하거나 또는 범프 재료를 범프 패드와 물리적으로 접촉시키고 이어서 범프 재료를 리플로우 온도하에 리플로우 시키는 것에 의해 기판 범프 패드(398)에 전기적 및 금속학적으로 연결된다.

[0121] 다른 하나의 실시예에서, 전기 전도 범프 재료가 증발, 전해 도금, 무전해 도금, 볼 드롭 또는 스크린 프린팅 공정을 이용하여 다이 집적 범프 패드(398)위에 전착된다. 범프 재료는 선택적인 플렉스 용액을 구비한 Al, Sn, Ni, Au, Ag, Pb, Bi, Cu, 솔더 및 그들의 조합일 수 있다. 예를 들면, 범프 재료는 공정 Sn/Pb, 고-리드 솔더 또는 리드-프리 솔더일 수 있다. 범프 재료는 적절한 부착 또는 결합 공정을 이용하여 집적 범프 패드(398)에 결합된다. 하나의 실시예에서, 범프 재료는 도 26b에 도시된 바와 같이, 구형 볼 또는 범프(404)를 형성하기 위해 범프 재료를 그것의 융점 이상으로 가열하는 것에 의해 리플로우된다. 일부 응용에서, 범프(404)는 두 번 리플로우되어 집적 범프 패드(398)에 전기적 접촉을 개선시킨다. 범프는 또한 집적 범프 패드(398)에 압착 결합될 수 있다. 범프(404)는 집적 범프 패드(298)위에 형성될 수 있는 상호접속 구조체의 한 형태를 나타낸다. 상호접속 구조체는 또한 스터드 범프, 마이크로 범프 또는 다른 전기적 상호접속체일 수 있다.

[0122] 높은 라우팅 밀도 응용에서, 이스케이프 피치를 최소화하는 것이 바람직하다. 전도성 트레이스(394, 396) 사이의 피치를 감소시키기 위해서, 범프 재료는 마스킹 층 없이 집적 범프 패드(398) 주위로 리플로우된다. 전도 트레이스(394, 396) 사이의 이스케이프 피치는 리플로우 수용목적을 위한 마스킹층 및 집적 범프 패드 주위의 관련 SRO를 제거함으로써, 즉, 마스킹층 없이 범프 재료를 리플로우시킴으로써 감소될 수 있다. 마스킹층(392)은 전도성 트레이스(394, 396) 및 집적 범프 패드(398)로부터 떨어진 기판(400)의 일부 위에 형성될 수 있으나, 마스킹층(392)은 집적 범프 패드(398) 주위에는 형성되지 않는다. 즉, 범프 재료와 맞물리도록 설계된 전도성 트레이스(394, 396) 부분은 리플로우 동안 범프 수용을 위해 사용될 수 있는 마스킹층(392)의 어떤 SRO도 결여된다.

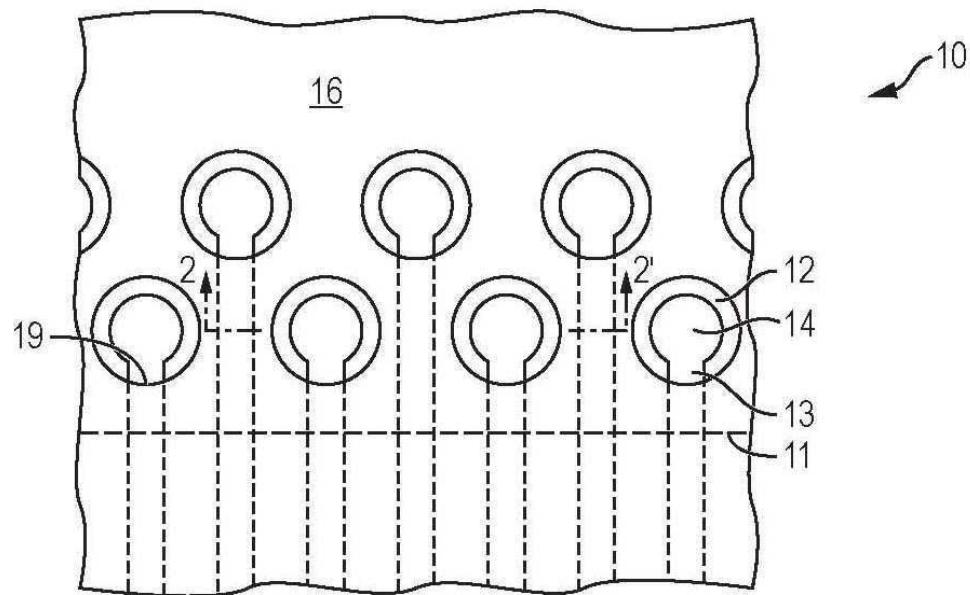
[0123] 또한, 마스킹 패치(402)가 집접 범프 패드(398)의 어레이 내에 침입형으로 기판(400)상에 형성된다. 마스킹 패치(402)는 비습윤성 재료이다. 마스킹 패치(402)는 마스킹층(392)과 동일한 재료이고 동일한 공정 단계 동안에 인가되거나 또는 상이한 재료이고 상이한 공정 단계 동안에 인가될 수 있다. 마스킹 패치(402)는 집적 범프 패드(398) 어레이 내의 트레이스 또는 패드 부분의 선택적인 산화, 도금 또는 다른 처리에 의해 형성될 수 있다. 마스킹 패치(402)는 범프 재료 유동을 집적 범프 패드(398)에 한정하여 전도 범프 재료의 인접 구조체로의 침출을 방지한다.

[0124] 범프 재료가 집적 범프 패드(398) 어레이 내에 침입형으로 위치된 마스킹 패치(402)를 구비한 상태로 리플로우되는 경우에, 습윤 및 표면장력은 다이 범프 패드(232) 및 집적 범프 패드(398) 사이의 공간 내와, 그리고 전도성 트레이스(394, 396)에 바로 인접하고 집적 범프 패드(398)의 풋프린트 내의 기판(400) 부분에 범프 재료를 한정 및 보유시킨다.

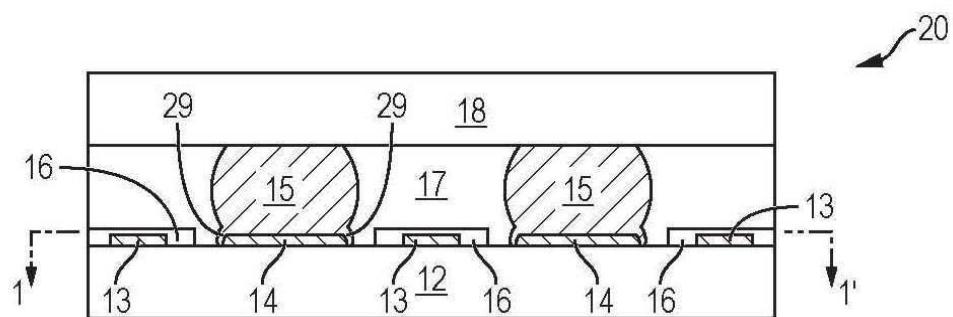
- [0125] 원하는 콘파인먼트 특성을 달성하기 위해서, 범프 재료가, 범프 재료와 접촉하는 영역을 전도성 트레이스(394,396)의 주위 영역보다 더 습윤적으로 선택적으로 만들기 위해 다이 범프 패드(232) 또는 접적 범프 패드(398)에 위치되기 전에 플렉스 용액에 함침될 수 있다. 용융 범프 재료는 플렉스 용액의 습윤 특성으로 인해 범프 패드에 의해 한정된 영역내에 국한되게 잔류한다. 범프 재료는 덜 습윤 가능한 영역까지 진행되지 않는다. 박막의 산화층 또는 다른 절연층이 범프 재료가 덜 습윤적으로 만들려 의도하지 않았던 영역 위에 형성될 수 있다. 이런 이유로, 마스킹층(392)이 다이 펌프 패드(232) 또는 접적 범프 패드(398) 주위에 필요하지 않다.
- [0126] 어떤 SRO도 다이 범프 패드(232) 또는 접적 범프 패드(398) 주위에 형성되지 않기 때문에, 전도성 트레이스(394,396)는 보다 미세한 퍼치로 형성될 수 있는데, 즉, 접촉을 이루고 그리고 전기적 쇼트 형성 없이도 전도성 트레이스는 인접한 구조체에 근접하여 놓일 수 있다. 동일한 솔더 레지스트레이션 디자인 룰을 가정하면, 전도성 트레이스(394,396) 사이의 퍼치는  $P=(1.1D + W)/2$ 로 주어지는데, 여기서 D는 범프(404)의 베이스 직경, 그리고 W는 전도성 트레이스(394,396)의 폭이다. 하나의 실시예에서,  $100\mu m$ 의 범프 직경, 그리고  $20\mu m$ 의 트레이스 라인 폭이 주어지면, 전도성 트레이스(394,396)의 최소 이스케이프 퍼치는  $65\mu m$ 가 된다. 범프 형성은 종래 기술에서 알 수 있듯이, 인접한 개구들 사이의 마스킹 재료의 리거먼트 공간, 그리고 최소 레졸버블(resolvable) SRO에 대한 설명 필요성을 제거시킨다.
- [0127] 도 27은 다이 부착 접착제(410)를 이용하여 반도체 다이(408)위에 적재된 반도체 다이(406)를 구비한 패키지-온-패키지(PoP)(405)를 도시하고 있다. 반도체 다이(406,408) 각각은, 다이의 전기적 디자인 및 기능에 따라서 다이 내에 형성되고 전기적으로 상호접속된 활성 소자, 패시브 소자, 전도층 및 절연층으로서 구현된 아날로그 및 디지털 회로를 포함하는 활성 표면을 갖는다. 예를 들면, 상기 회로는 DSP, ASIC, 메모리 또는 다른 신호 처리 회로와 같은 아날로그 또는 디지털 회로를 구현하기 위한 활성 표면 내에 형성된 하나 이상의 트랜지스터, 다이오드 및 다른 회로 소자를 포함할 수 있다. 반도체 다이(406,408)는 또한 RF신호 처리용 인덕터 캐apasitor 및 레지스터와 같은 IPD를 포함할 수 있다.
- [0128] 반도체 다이(406)는 도 17a-17g, 18a-18d, 19a-19d, 20a-20c 또는 21a-21b로부터의 어떤 실시예를 사용하여 접촉 패드(418)상에 형성된 범프 재료(416)를 사용하여 기판(414)상에 형성된 전도성 트레이스(412)에 장착된다. 전도성 트레이스(412)는 도 6-15에 도시된 바와 같은, 라우팅 밀도를 증가시키기 위한 이스케이프 트레이스 및 상호접속 사이트와 유사하다. 반도체 다이(408)는 본드 와이어(422)를 이용하여 기판(414)상에 형성된 접촉 패드(420)에 전기적으로 연결된다. 본드 와이어(422)의 대향 단부는 반도체 다이(406)상의 접촉 패드(424)에 결합된다.
- [0129] 마스킹층(426)이 기판(414)위에 형성되고 반도체 다이(406)의 풋프린트를 넘어 개방된다. 마스킹층(426)은 리플로우 동안에 범프 재료(416)를 전도성 트레이스(412)에 한정시키지 않지만, 오픈 마스크는 램으로 작용하여 봉지재(428)가 MUF동안에 접촉 패드(420) 또는 본드 와이어(422)로 이주하는 것을 방지한다. 봉지재(428)는 도 22a-22c와 비슷하게, 반도체 다이(408) 및 기판(414) 사이에 전착된다. 마스킹층(426)은 MUF 봉지재(428)가 접촉 패드(420) 및 본드 와이어(422)에 도달하는 것을 차단하는데, 도달하면 결함을 초래할 수 있다. 마스킹층(426)은 봉지재(428)가 접촉 패드(420)로 빠지는 위험 없이 보다 큰 반도체 다이가 주어진 기판상에 위치되게 한다.
- [0130] 본 발명의 하나 이상의 실시예가 상세하게 기술되었지만, 당업자는 다음의 청구범위에 기재된 본 발명의 범위를 이탈하지 않는 범위에서 그 실시예들에 변형 및 적용이 이루어질 수 있다는 것을 이해할 것이다.

도면

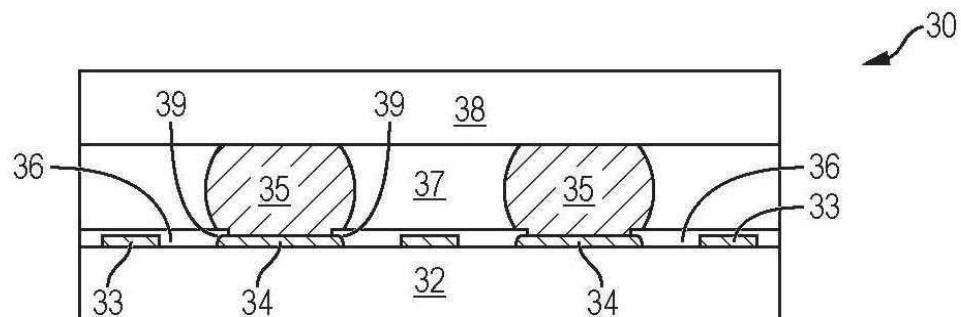
도면1



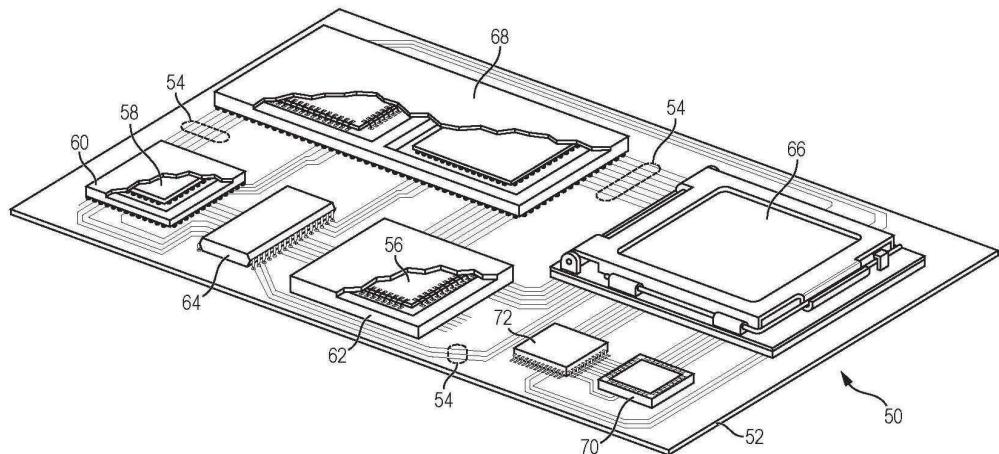
도면2



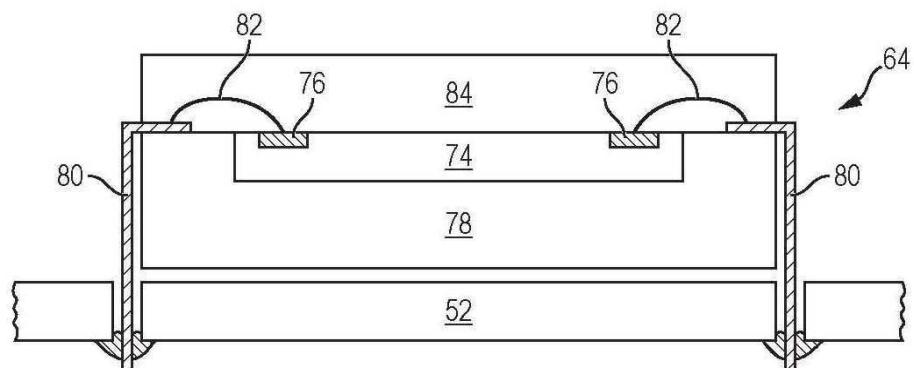
도면3



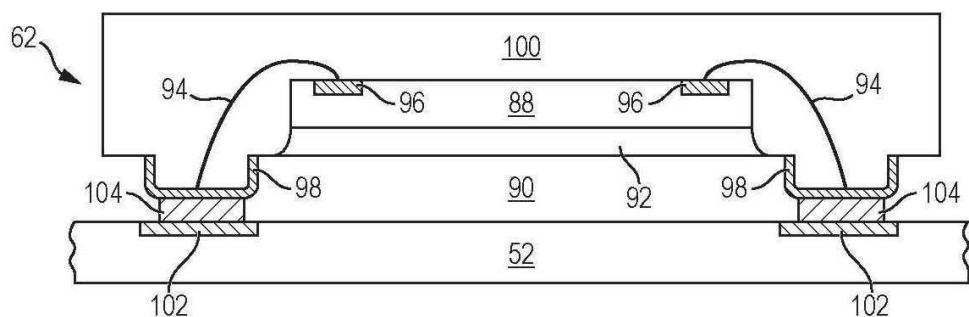
도면4



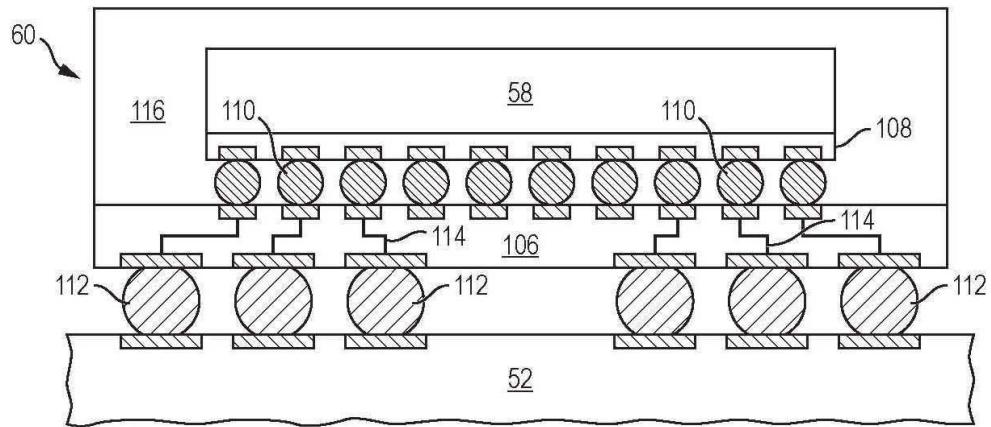
도면5a



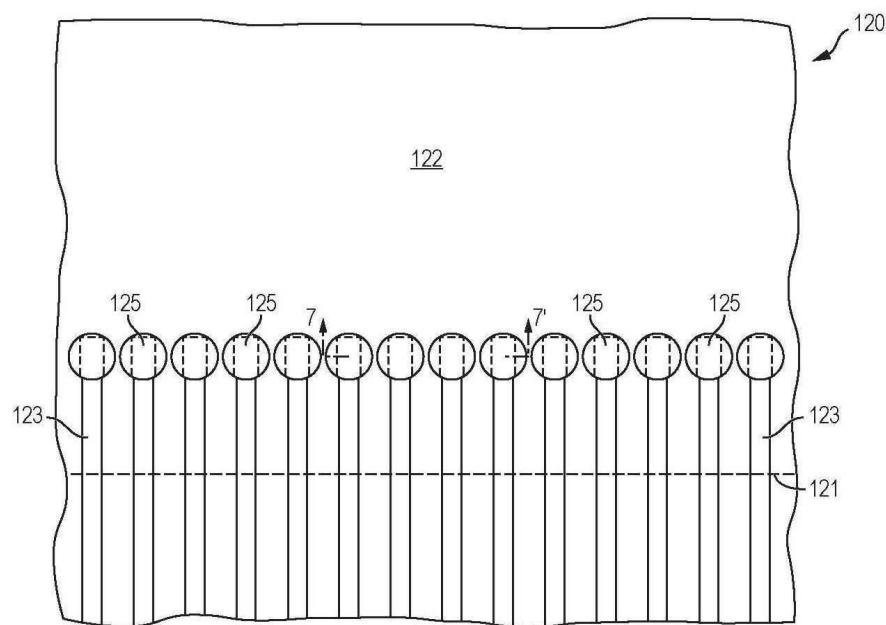
도면5b



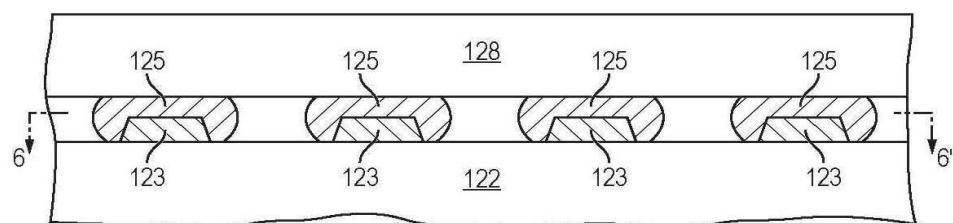
도면5c



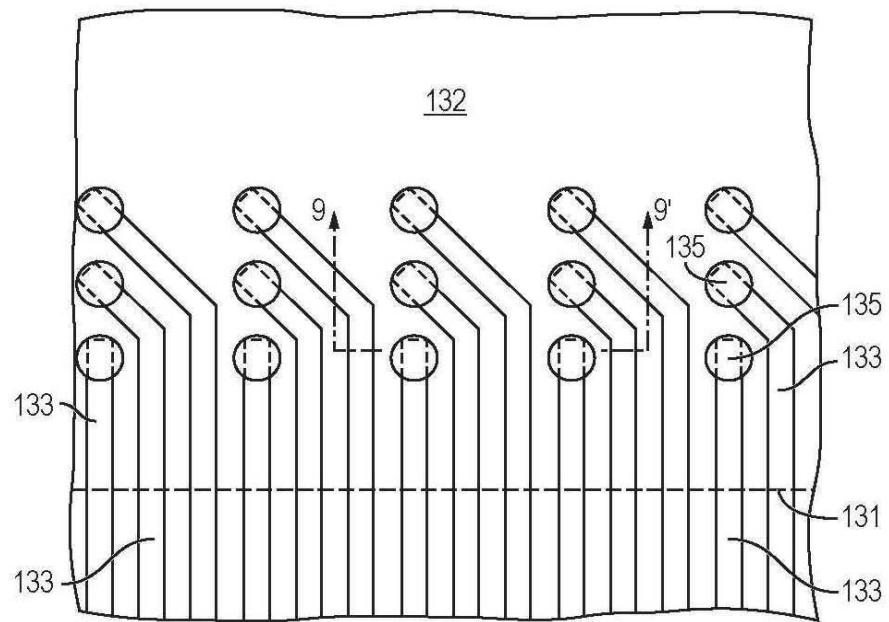
도면6



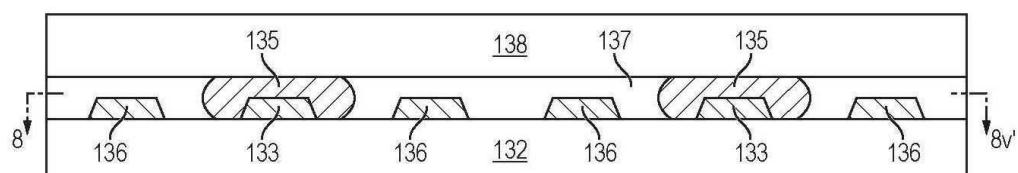
도면7



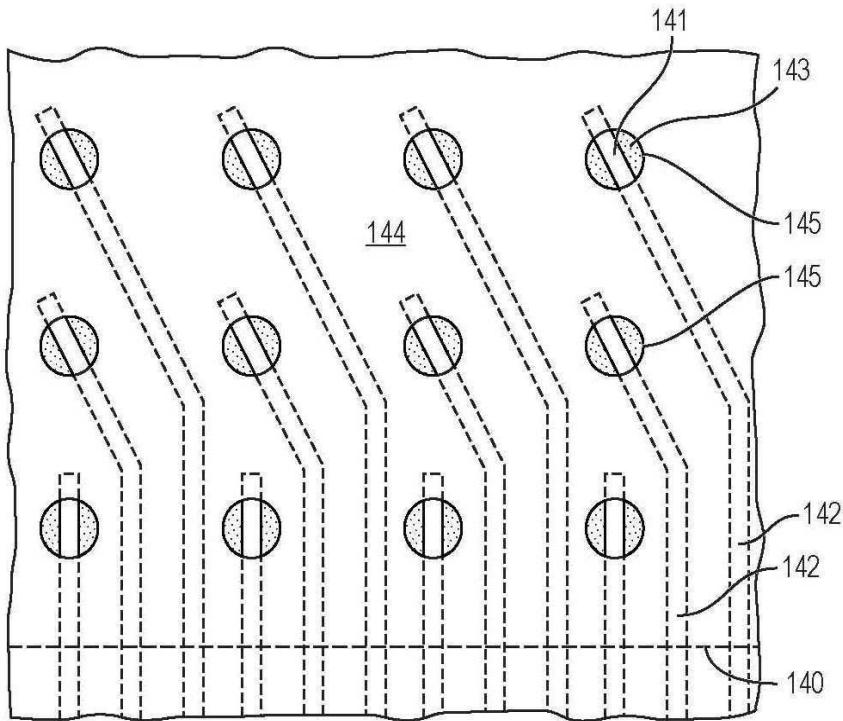
도면8



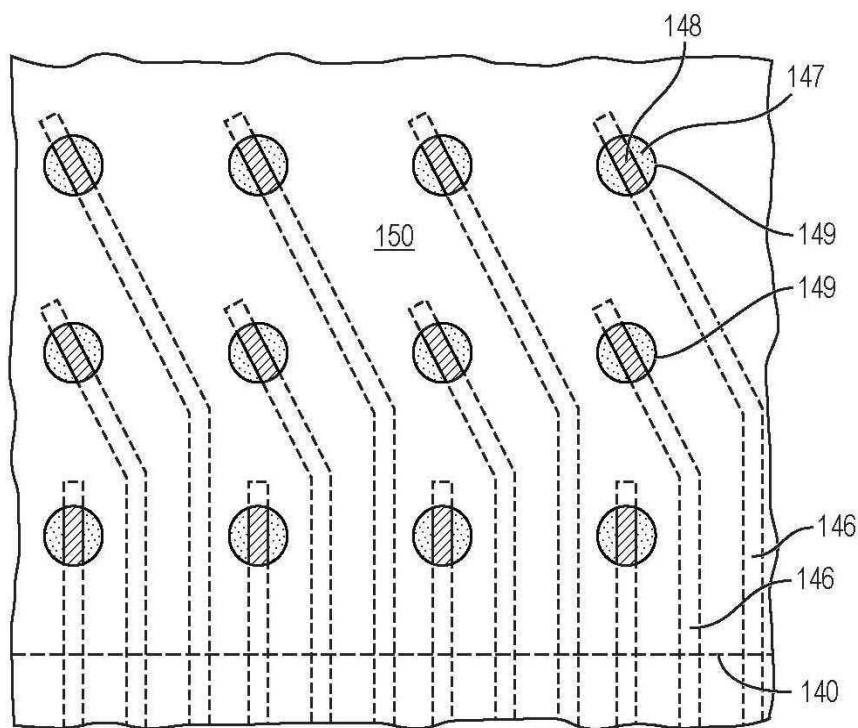
도면9



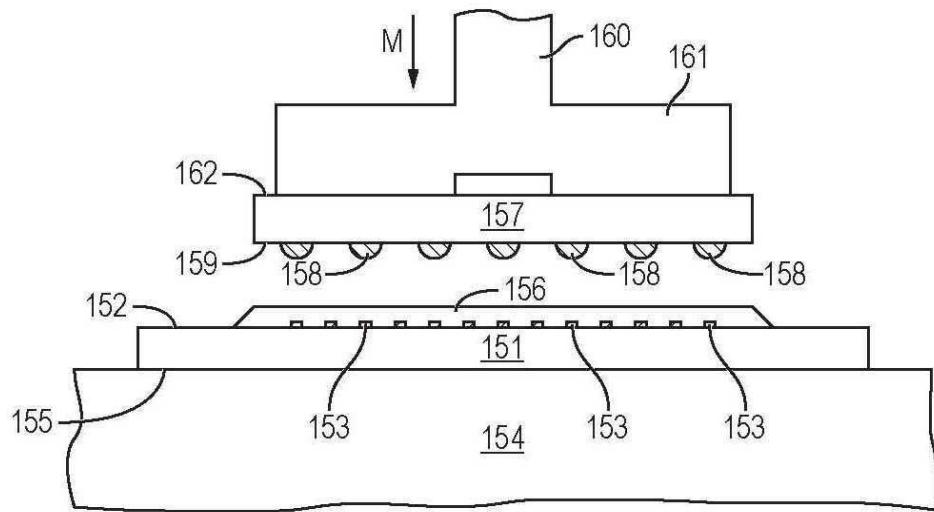
도면10



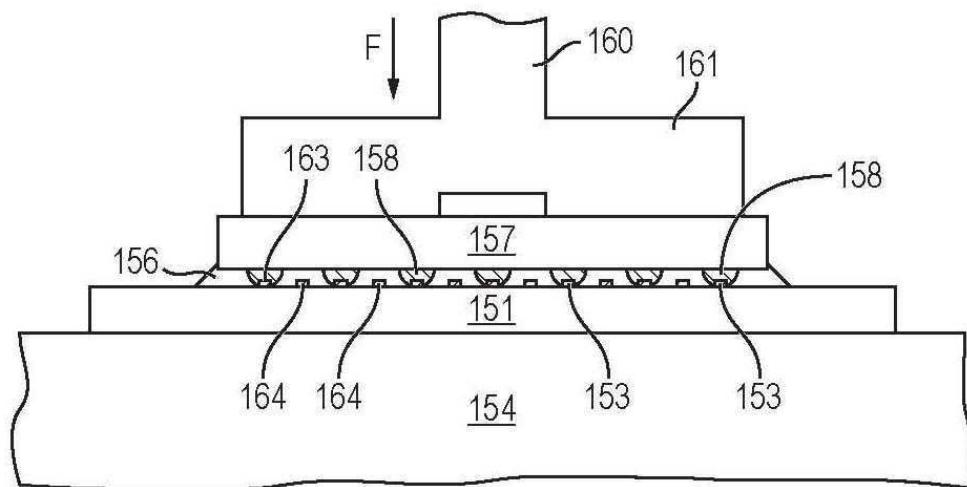
도면11



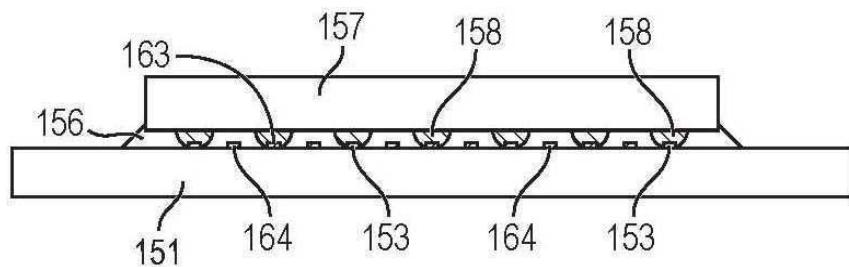
도면12a



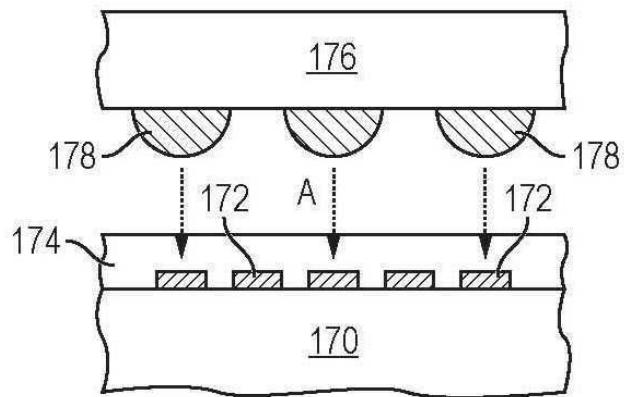
도면12b



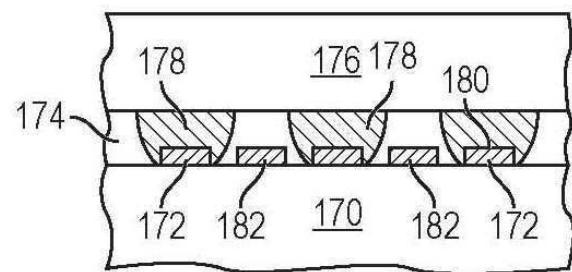
도면12c



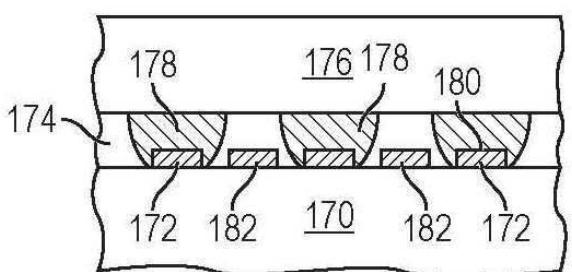
도면13a



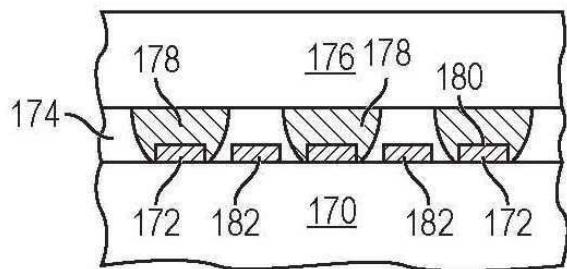
도면13b



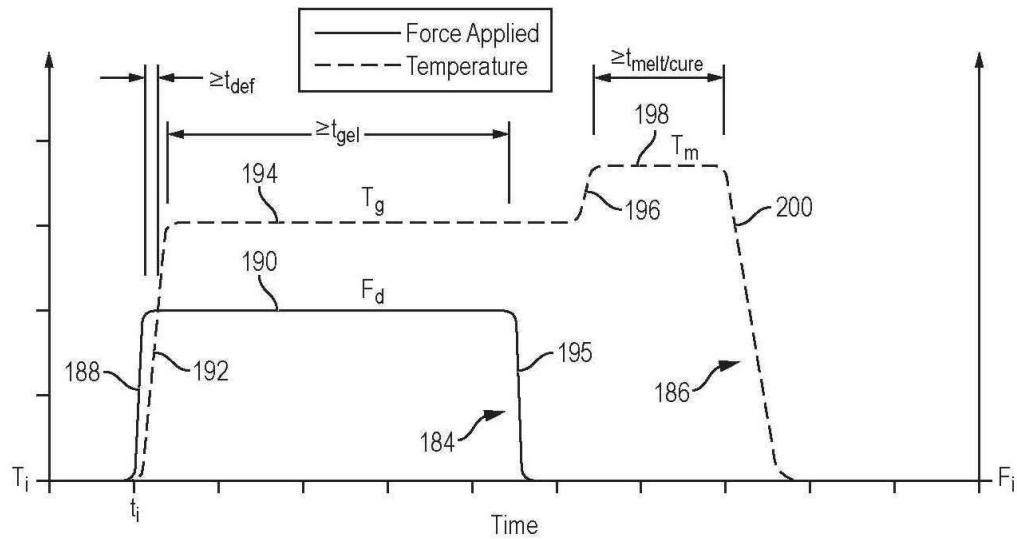
도면13c



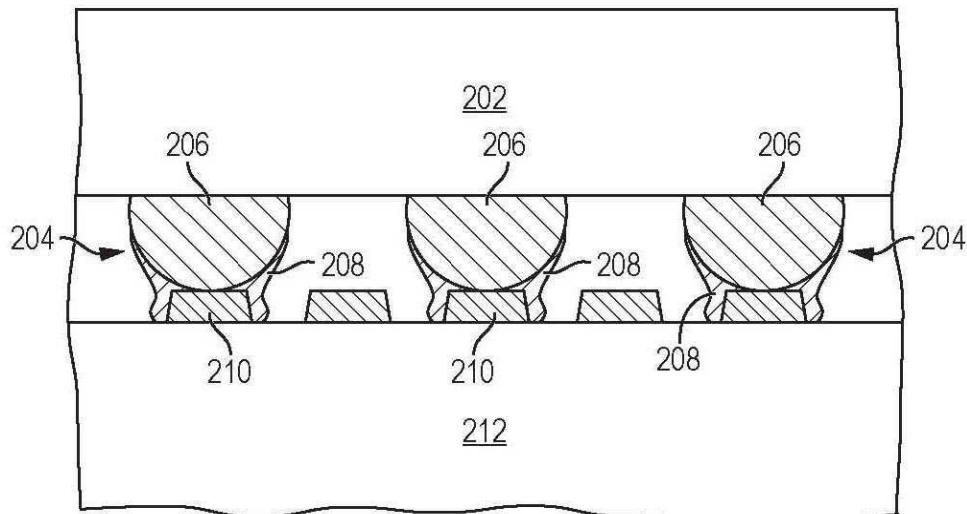
도면13d



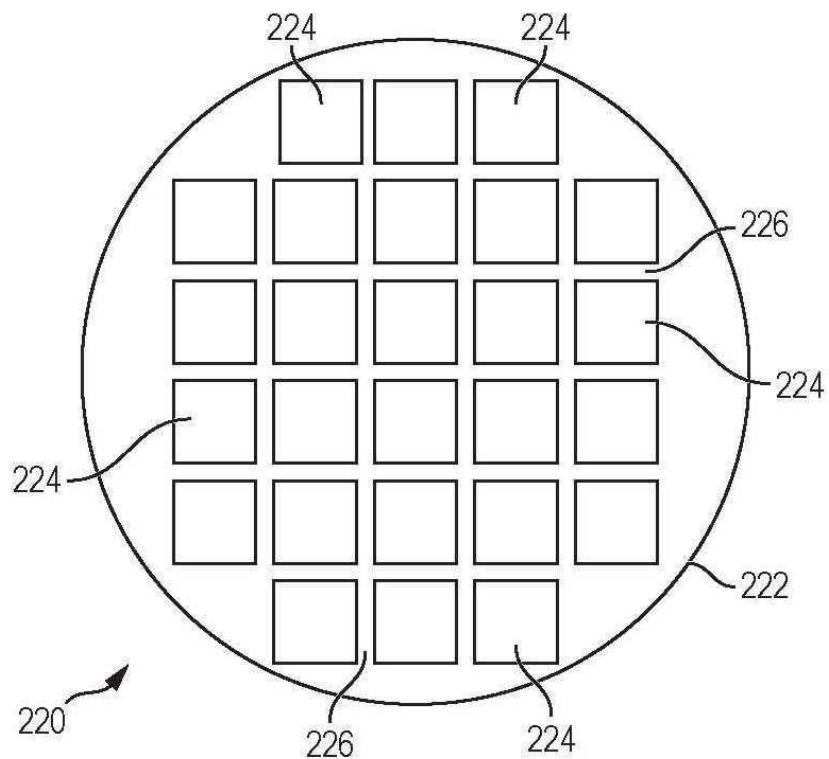
도면14



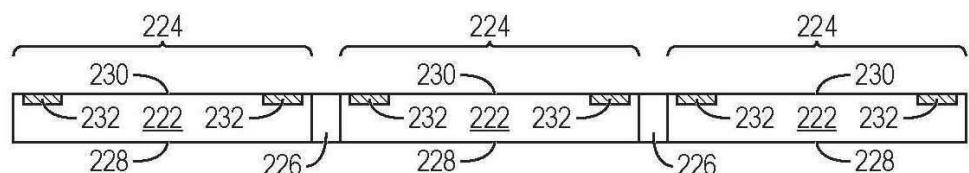
도면15



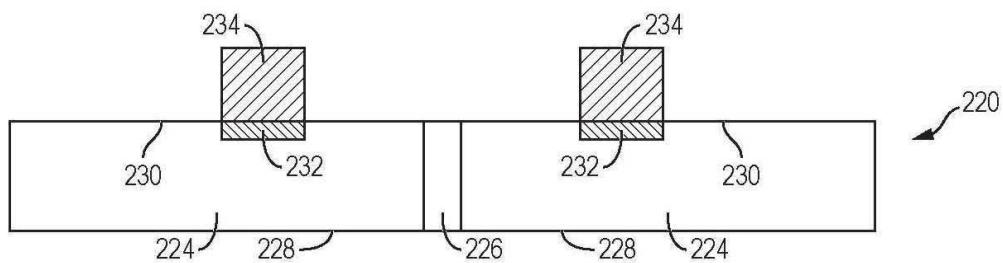
도면16a



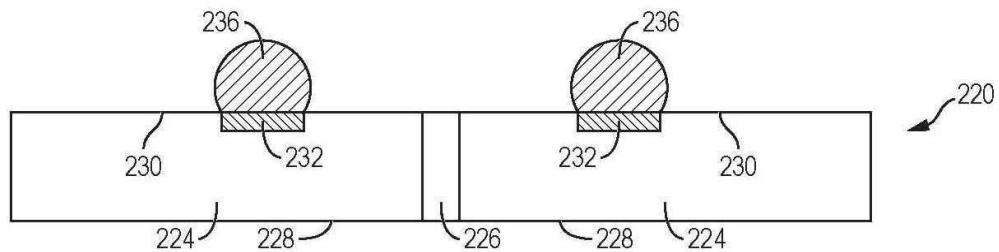
도면16b



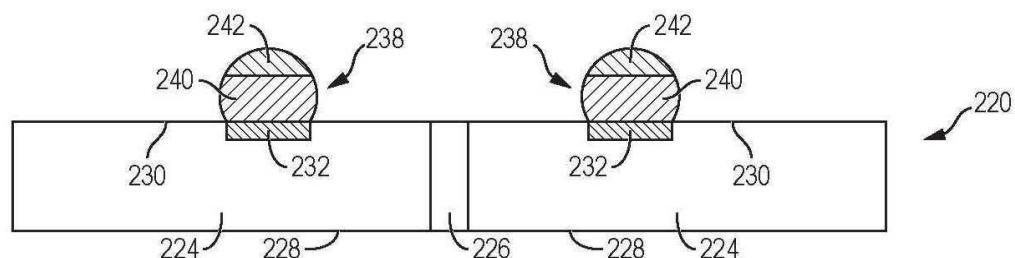
도면16c



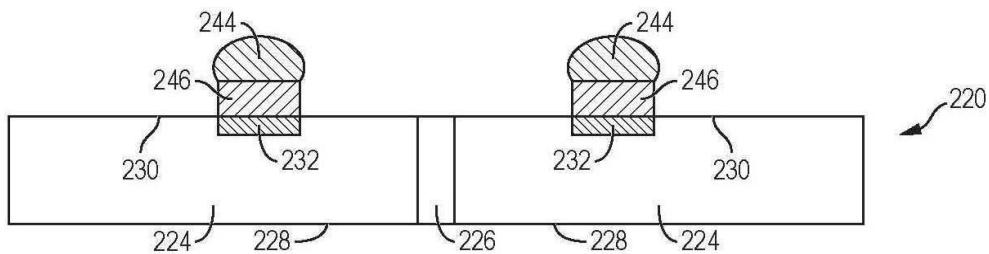
도면16d



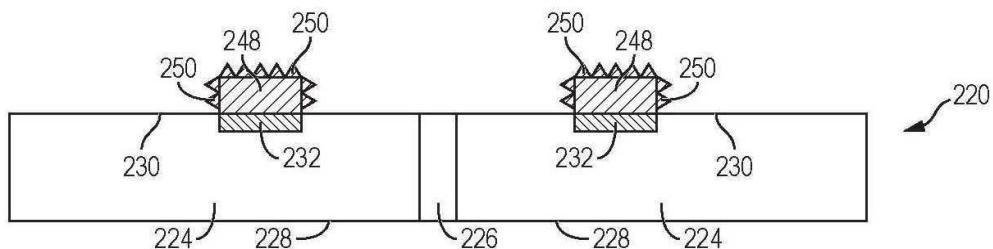
도면16e



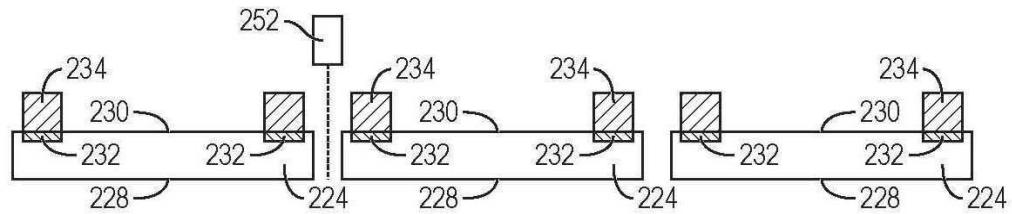
도면16f



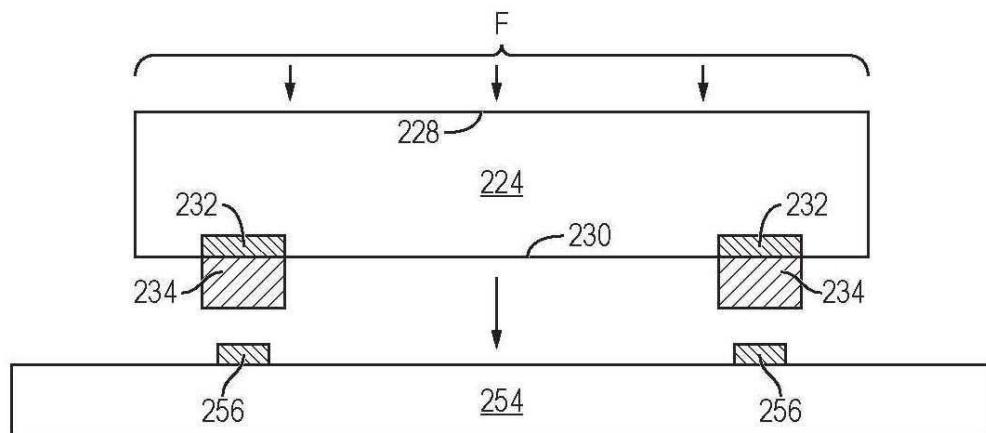
도면16g



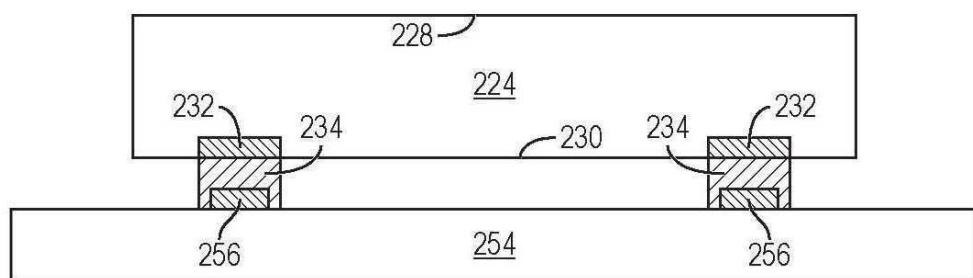
도면16h



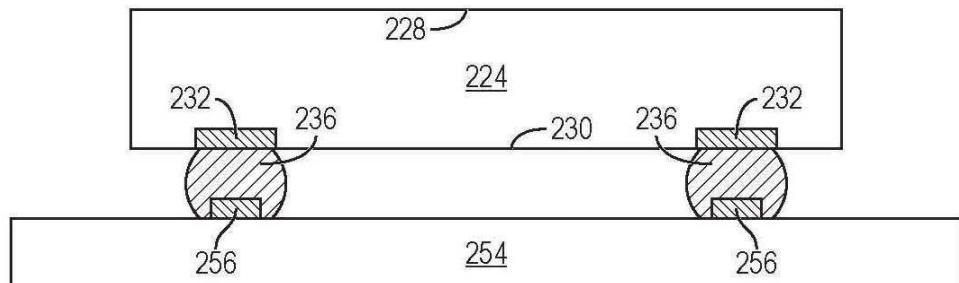
도면17a



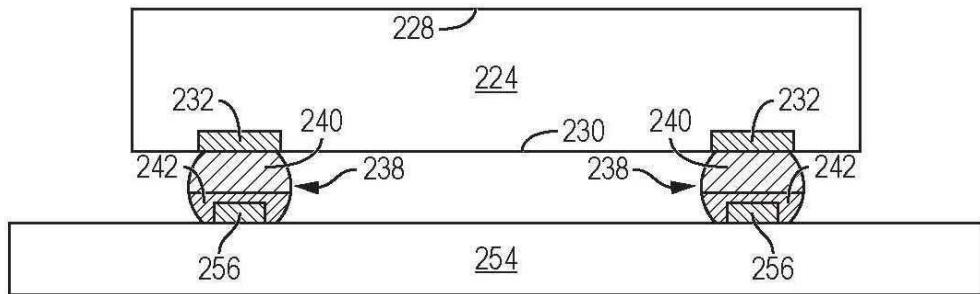
도면17b



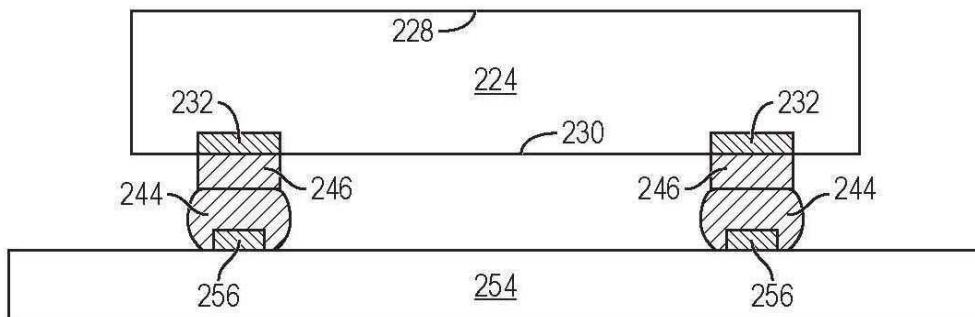
도면17c



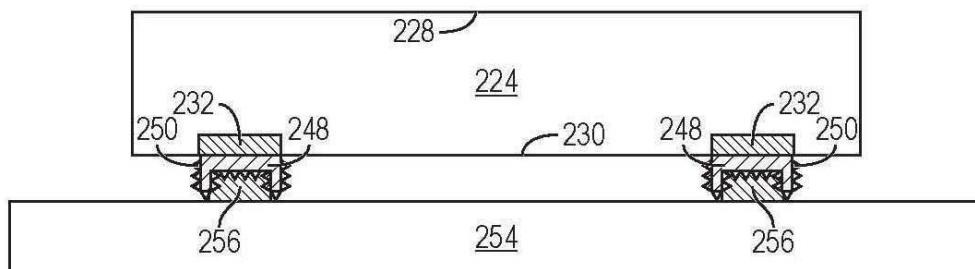
도면17d



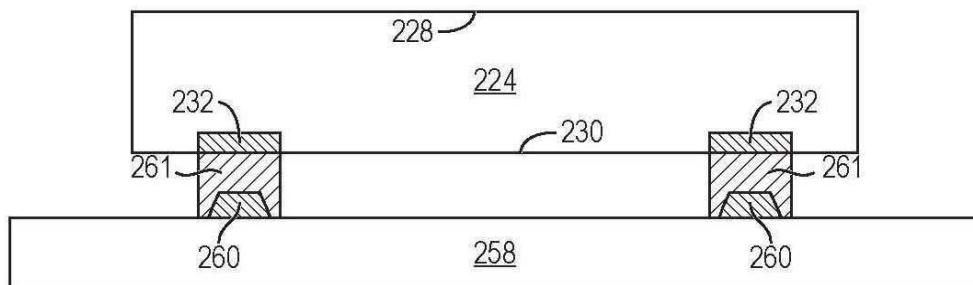
도면17e



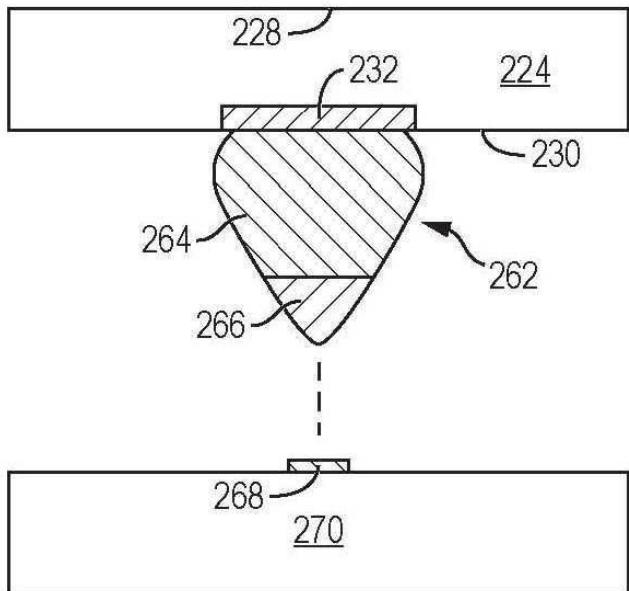
도면17f



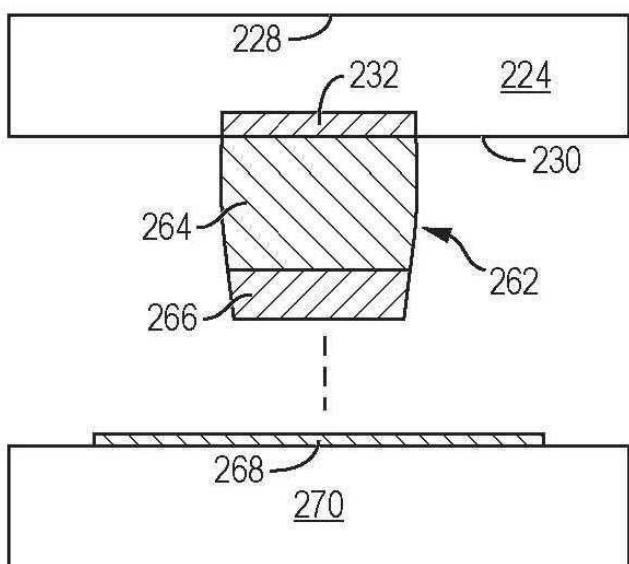
도면17g



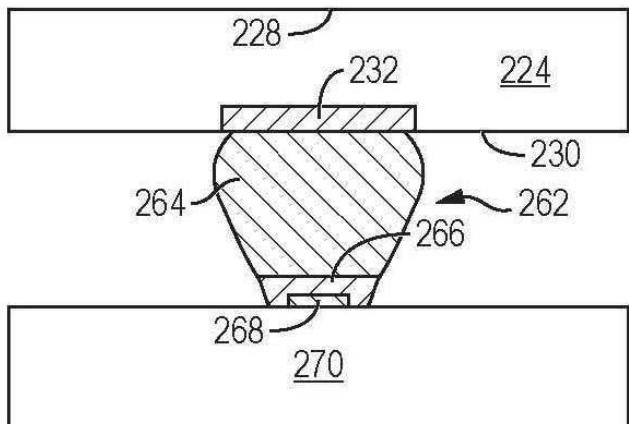
도면18a



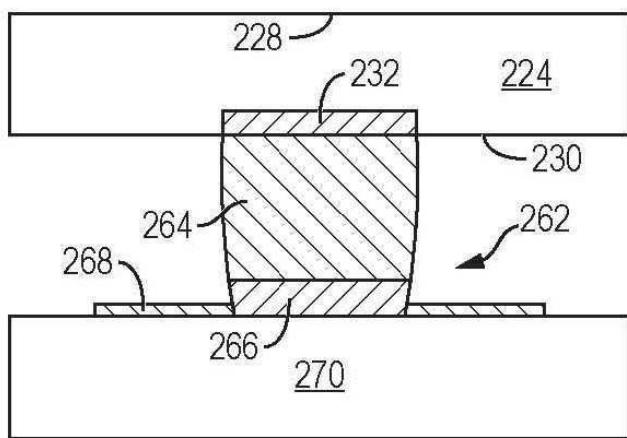
도면18b



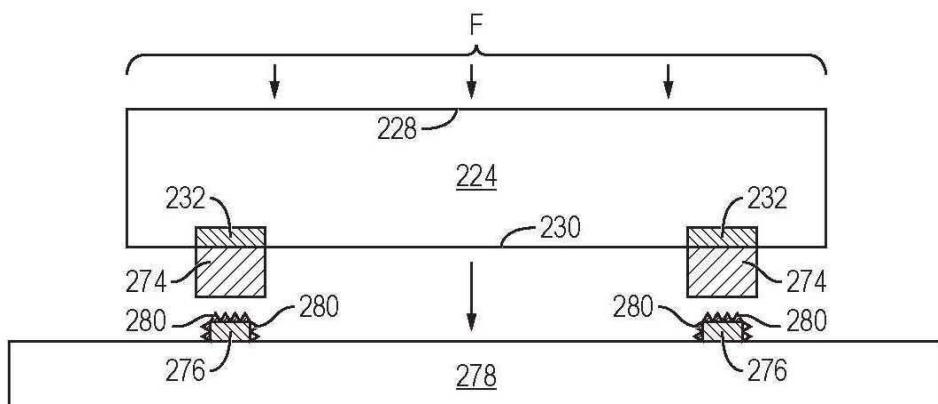
도면18c



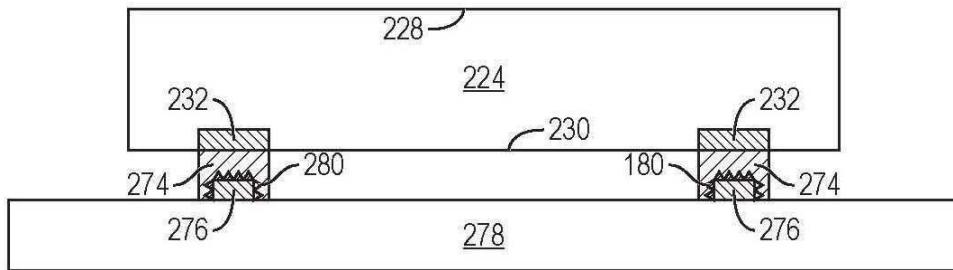
도면18d



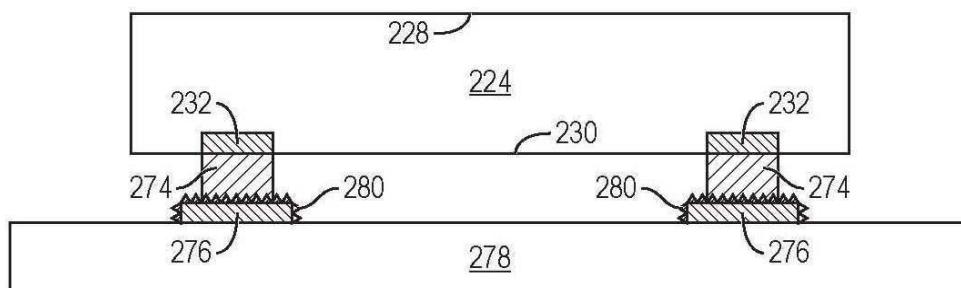
도면19a



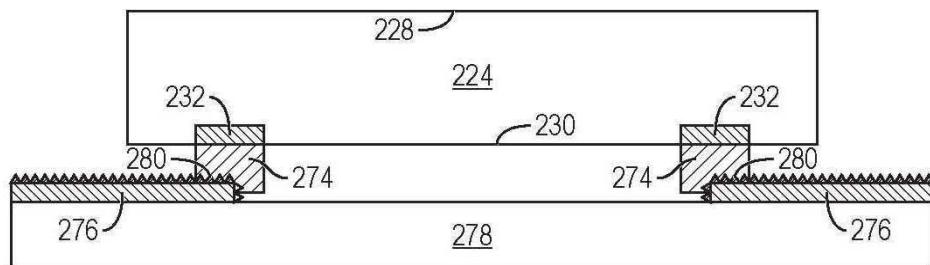
도면19b



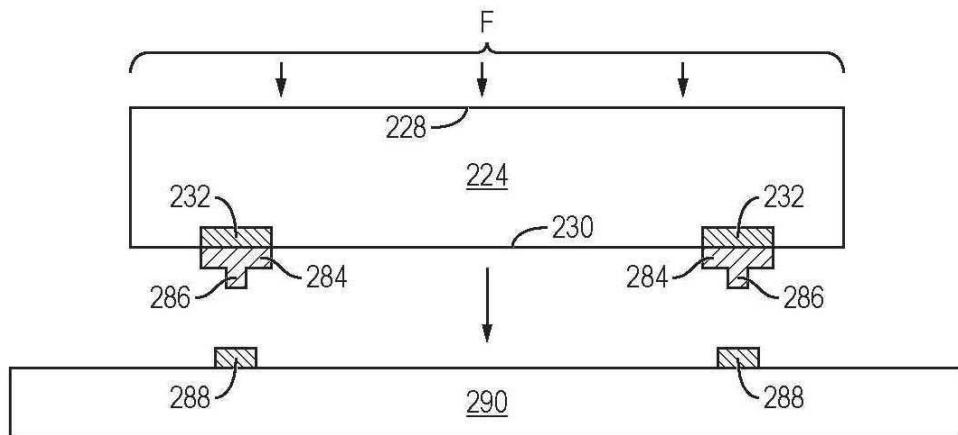
도면19c



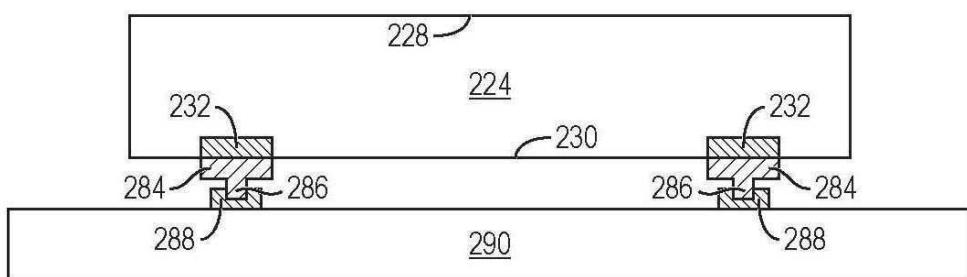
도면19d



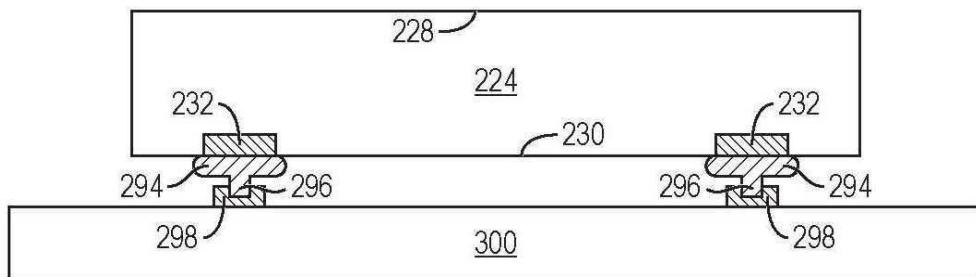
도면20a



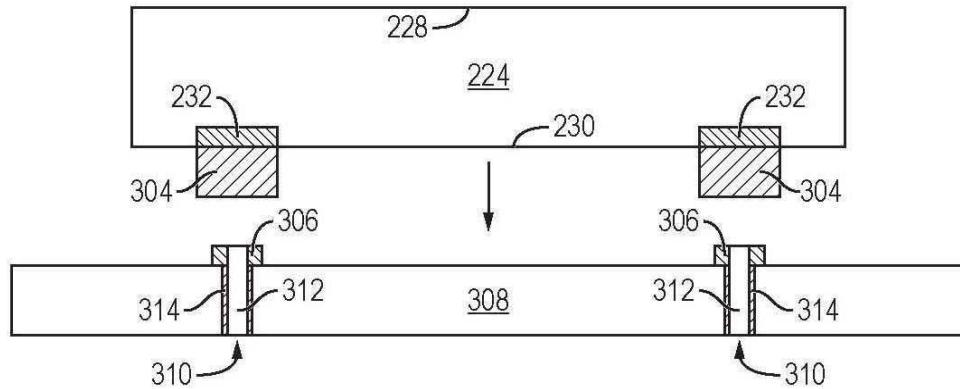
도면20b



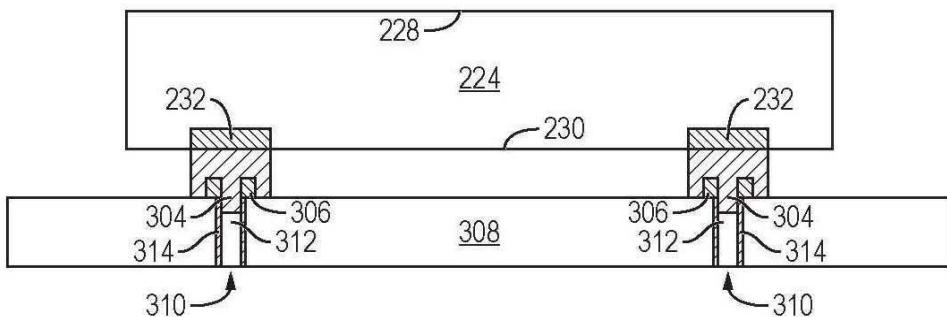
도면20c



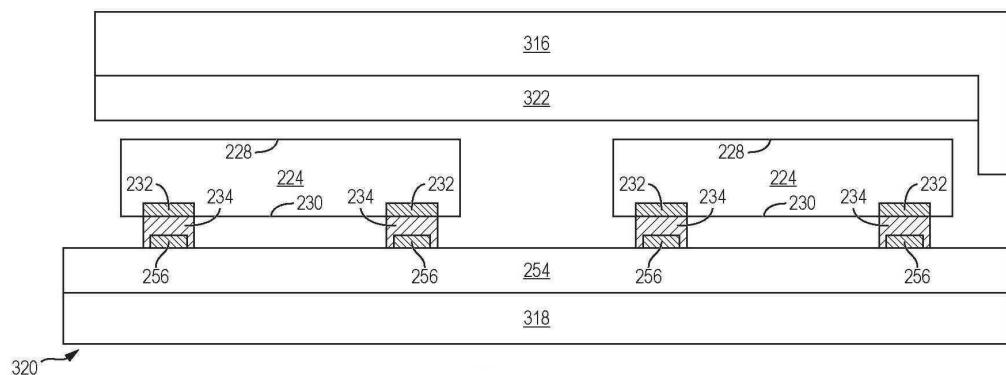
도면21a



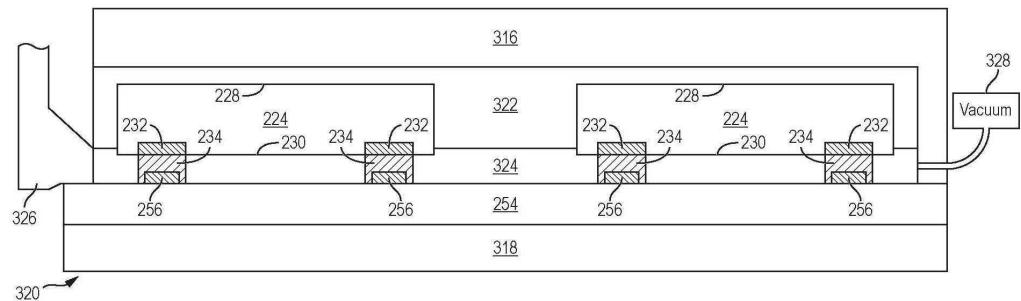
도면21b



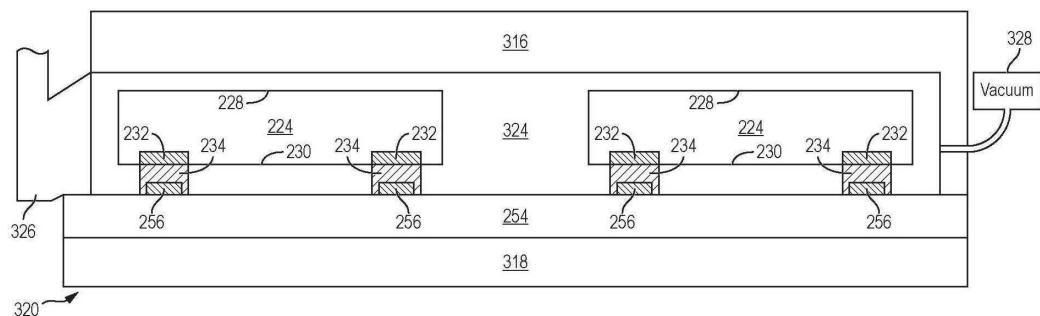
도면22a



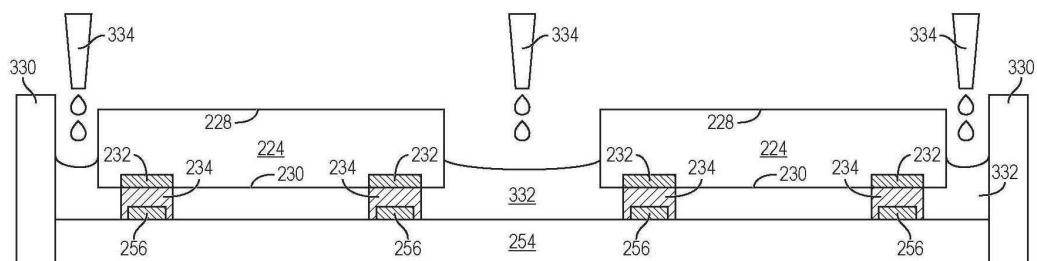
## 도면22b



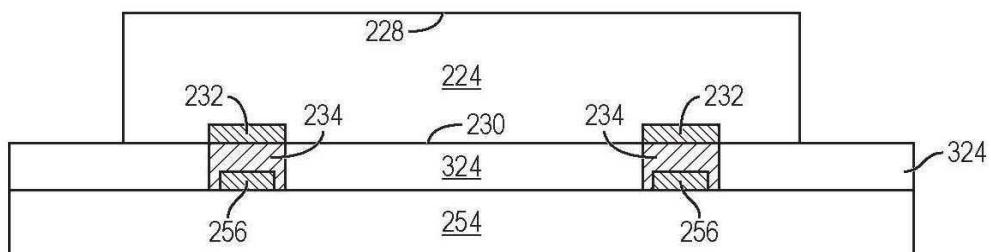
## 도면22c



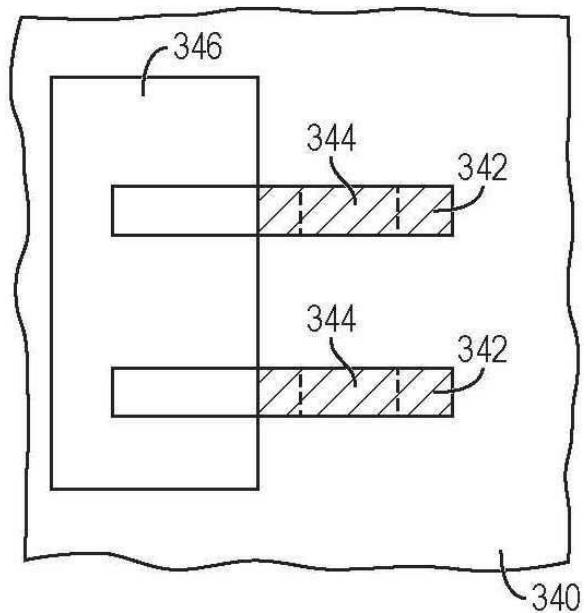
## 도면23



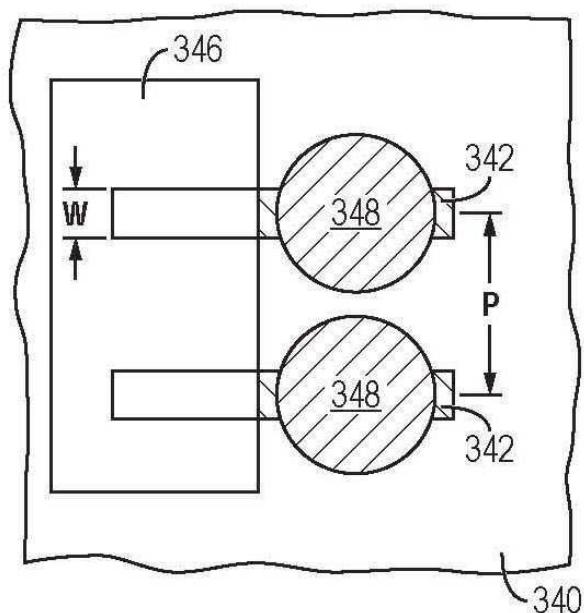
## 도면24



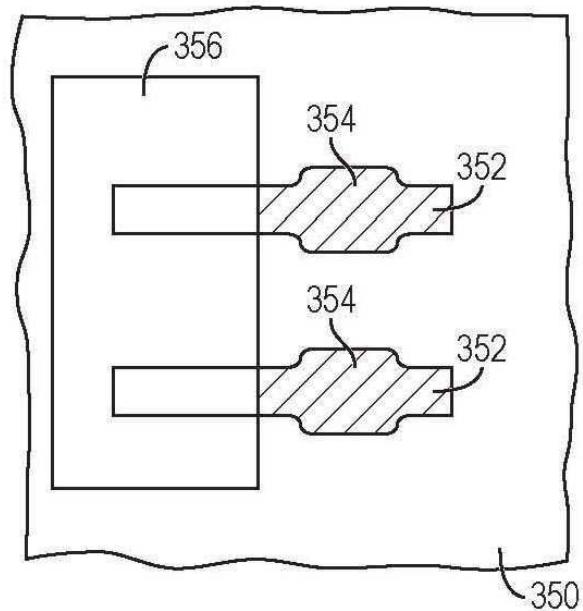
도면25a



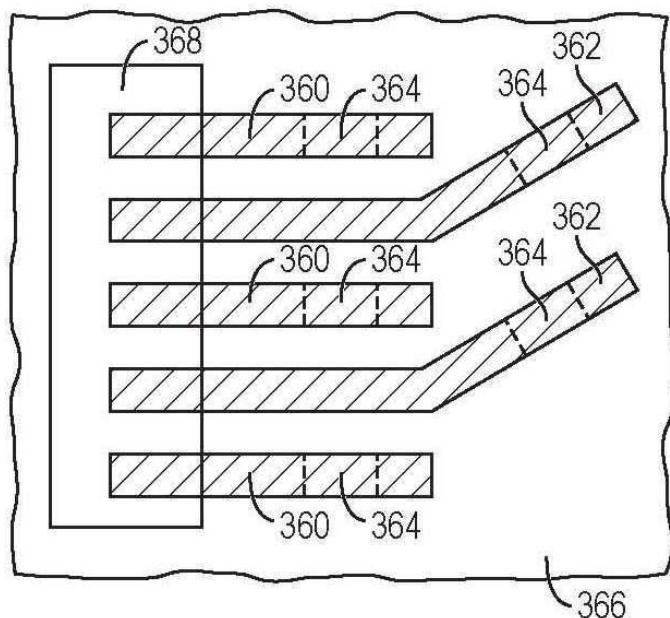
도면25b



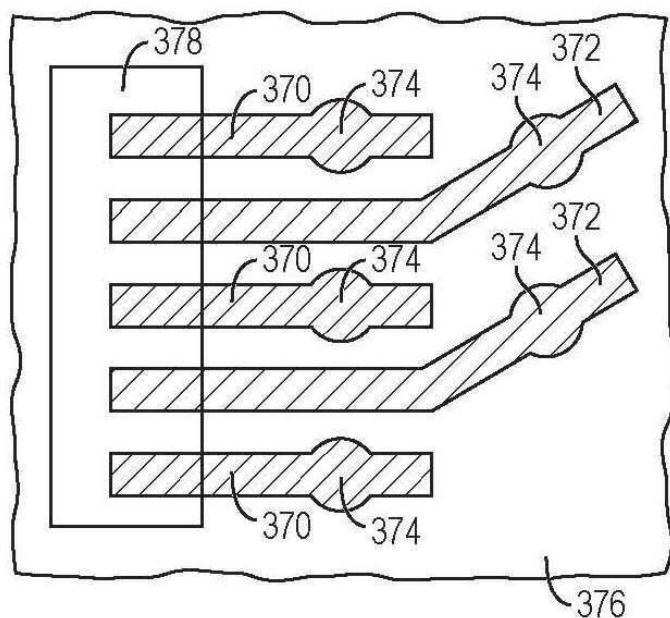
도면25c



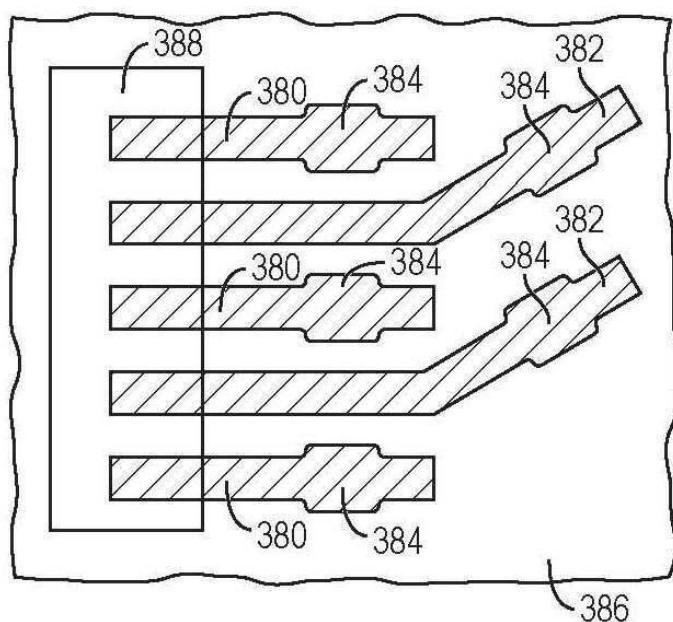
도면25d



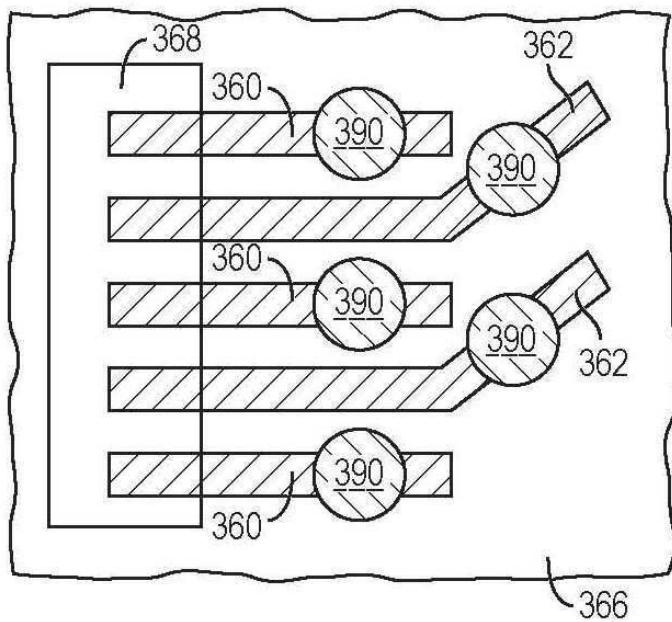
도면25e



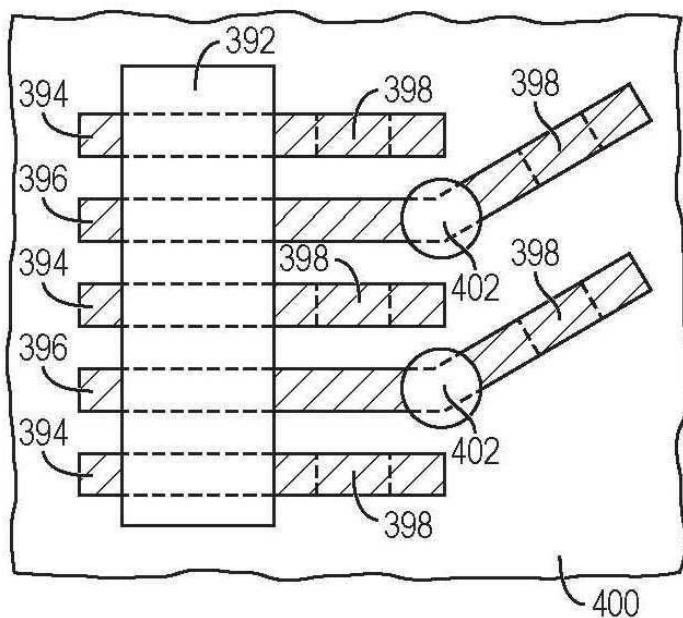
도면25f



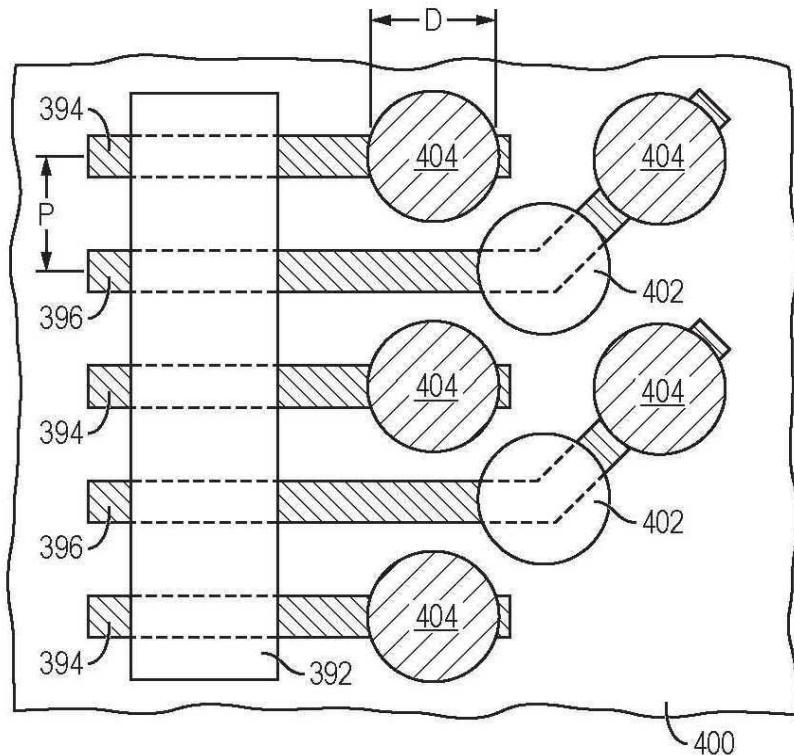
도면25g



도면26a



도면26b



도면27

