

(21)申請案號：099106378

(22)申請日：中華民國 99 (2010) 年 03 月 05 日

(51)Int. Cl. : **H01L33/36 (2010.01)**

(30)優先權：2009/03/06 日本 2009-054204

2010/03/03 日本 2010-046812

(71)申請人：昭和電工股份有限公司 (日本) SHOWA DENKO K. K. (JP)

日本

(72)發明人：平岩大介 HIRAIWA, DAISUKE (JP) ; 篠原裕直 SHINOHARA, HIRONAO (JP)

(74)代理人：何金塗；何秋遠

申請實體審查：有 申請專利範圍項數：11 項 圖式數：6 共 67 頁

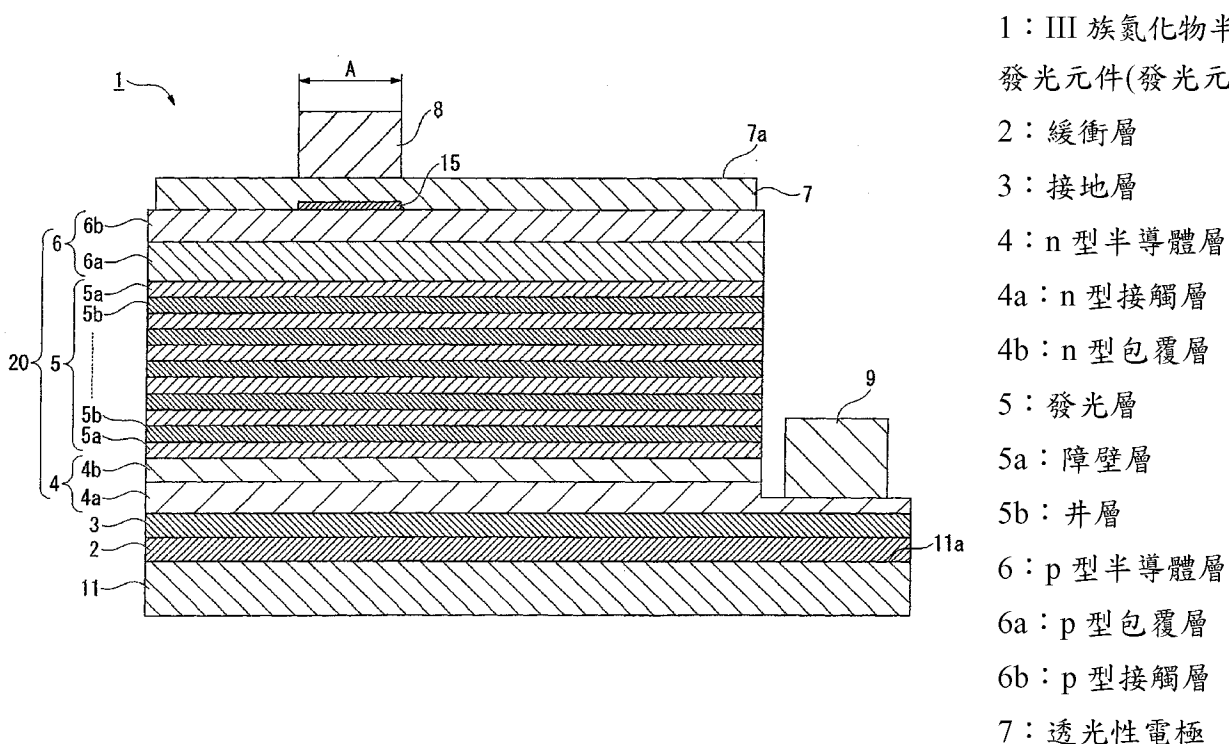
(54)名稱

I I I 族氮化物半導體發光元件及其製法、及燈

GROUP III NITRIDE COMPOUND SEMICONDUCTOR LIGHT EMITTING DEVICE AND PRODUCTION METHOD THEREOF, AND LAMP

(57)摘要

提供一種 III 族氮化物半導體發光元件，其具有可抑制在電極正下方於透光性電極及半導體層之電流集中而發光效率優異的同時，可抑制電極所致光之吸收或多重反射所致損失而光取出效率優異、高外部量子效率及電特性。本發明之構成為，在基板(11)上形成之單結晶之接地層(3)上，形成有依順序積層 n 型半導體層(4)、發光層(5)及 p 型半導體層(6)之半導體層(20)，在 p 型半導體層(6)上形成透光性電極(7)，在 p 型半導體層(6)上之至少一部分具備絕緣層(15)，同時，透光性電極(7)覆蓋絕緣層(15)而形成，且在透光性電極(7)之表面(7a)，在對應於 p 型半導體層(6)上所具備之絕緣層(15)的位置 A，設置有正極鉀墊(8)，n 型半導體層(4)之薄片電阻低於透光性電極(7)之薄片電阻。



7a：表面(透光性電極)

8：正極銲墊

9：負極銲墊

11：基板

11a：主面

15：絕緣層

20：半導體層

(21)申請案號：099106378

(22)申請日：中華民國 99 (2010) 年 03 月 05 日

(51)Int. Cl. : **H01L33/36 (2010.01)**

(30)優先權：2009/03/06 日本 2009-054204

2010/03/03 日本 2010-046812

(71)申請人：昭和電工股份有限公司 (日本) SHOWA DENKO K. K. (JP)

日本

(72)發明人：平岩大介 HIRAIWA, DAISUKE (JP)；篠原裕直 SHINOHARA, HIRONAO (JP)

(74)代理人：何金塗；何秋遠

申請實體審查：有 申請專利範圍項數：11 項 圖式數：6 共 67 頁

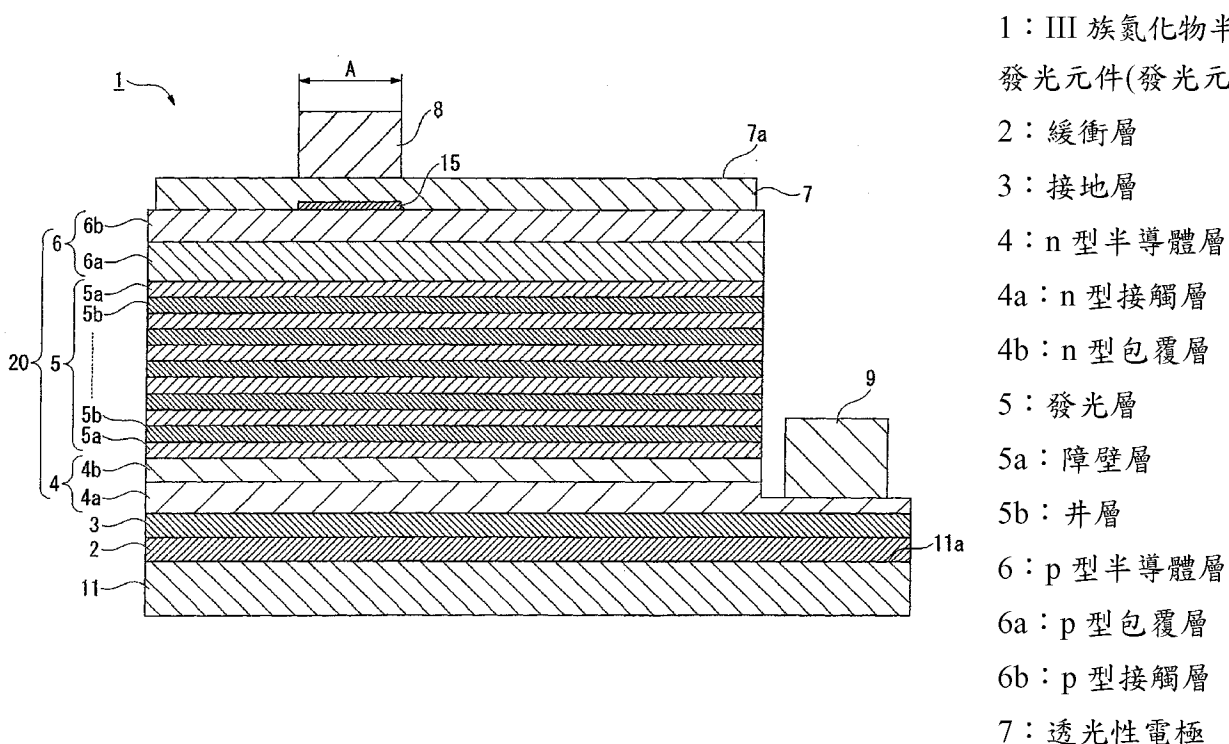
(54)名稱

I I I 族氮化物半導體發光元件及其製法、及燈

GROUP III NITRIDE COMPOUND SEMICONDUCTOR LIGHT EMITTING DEVICE AND PRODUCTION METHOD THEREOF, AND LAMP

(57)摘要

提供一種 III 族氮化物半導體發光元件，其具有可抑制在電極正下方於透光性電極及半導體層之電流集中而發光效率優異的同時，可抑制電極所致光之吸收或多重反射所致損失而光取出效率優異、高外部量子效率及電特性。本發明之構成為，在基板(11)上形成之單結晶之接地層(3)上，形成有依順序積層 n 型半導體層(4)、發光層(5)及 p 型半導體層(6)之半導體層(20)，在 p 型半導體層(6)上形成透光性電極(7)，在 p 型半導體層(6)上之至少一部分具備絕緣層(15)，同時，透光性電極(7)覆蓋絕緣層(15)而形成，且在透光性電極(7)之表面(7a)，在對應於 p 型半導體層(6)上所具備之絕緣層(15)的位置 A，設置有正極鉀墊(8)，n 型半導體層(4)之薄片電阻低於透光性電極(7)之薄片電阻。



六、發明說明：

【發明所屬技術領域】

本發明係關於具有發光二極體(LED)構造的 III 族氮化物半導體發光元件及其製造方法、以及燈。

【先前技術】

近年來作為可發出短波長光的發光元件用之半導體材料，以 III 族氮化物半導體廣受到矚目。III 族氮化物半導體係以一般式 $Al_xGa_yIn_zN$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $x+y+z=1$) 所表示，由以藍寶石單結晶為始之各種氧化物或 III-V 族化合物所組成基板上，藉由有機金屬化學氣相法(MOCVD法)或分子束磊晶法(MBE法)等所形成。

在使用到 III 族氮化物半導體的一般發光元件中，在藍寶石單結晶基板上，係依照由 III 族氮化物半導體所構成 n 型半導體層、發光層及 p 型半導體層之順序積層。藍寶石基板因係絕緣體，故該元件構造一般而言係在同一平面上存在有 p 型半導體層上形成之正極與在 n 型半導體層上形成之負極的構造。在此種 III 族氮化物半導體發光元件可分為：使用透光性電極於正極而自 p 型半導體側取出光的正面(face up)方式，與使用銀等之高反射膜於正極而自藍寶石基板側取出光之晶片覆晶方式兩種。

作為此種發光元件之輸出指標係使用外部量子效率。只要該外部量子效率高，則可說是輸出高的發光元件。外部量子效率係以使內部量子效率與光取出效率相乘之值表示。

又，內部量子效率係指注入了元件之電流能量被發光

層變換成光的比率。一方面，光取出效率係指在發光層所發生之光中，可在發光元件之外部取出的光之比率。

因此，要提高外部量子效率，除了發光層中的發光效率之外，就必須改善光取出效率。

爲了改善光取出效率，主要有二種方法。一種是將形成於光取出面之電極等所致光之吸收予以減低的方法。另一種方法是，因發光元件與其外部介質之折射率之差異而產生之對發光元件之內部的光束縛予以減低的方法。

在此具有上述組成的氮化鎵系化合物半導體元件之特性方面，可例舉朝向橫方向之電流擴散爲小者。因此，僅有在電極正下方之半導體注入電流，而在發光層所發出之光，被電極遮蔽而無法取出光於外部。因此，在此種發光元件，通常係使用透光性電極，透過該透光性電極而可取出光。

以往在透光性電極係製成組合有鎳或鈷等氧化物，與作爲接觸金屬之金等的層構造等，而使用周知之導電材料。又，近年來藉由使用 ITO 等，導電性更高的透光性之氧化物，而盡可能使接觸金屬之膜厚變薄而提高透光性之層構造之物，被採用作爲透光性電極，而成爲可使來自發光層之光有效率在外部取出的構成。

又，在以往的發光元件中，爲了獲得高發光亮度，謀求不僅電極正下方，而且發光層(半導體層)全體均一地發光。但是，在半導體層上具備透光性電極，而在其上具備銲墊(bonding pad)電極而成之發光元件中，係與上述相同，在銲墊電極之正下方產生電流集中。因此，發光層

所致發光作用則與上述相同，集中於鉀墊電極之正下方，使得發光效率降低，而有造成亮度降低之虞。

在此，有提案關於具備上述般的透光性電極所成發光元件中，爲了抑制朝向鉀墊電極正下方之電流集中，故在鉀墊電極之正下方設置絕緣層之物(參照例如專利文獻 1、2)。根據專利文獻 1、2 項之發光元件，藉由設置上述構成之絕緣層，而可有效地促進朝向透光性電極之橫方向之電流擴散，而可提高發光效率。但是，在專利文獻 1、2，於 n 側之鉀墊電極附近，發光變強，又，難以獲得良好的電特性，故未必會提高發光效率，而造成問題。

先行技術文獻

專利文獻

[專利文獻 1]日本專利第 3841460 號公報

[專利文獻 2]日本特開 2008-192710 號公報

【發明內容】

發明欲解決課題

本發明係鑑於上述課題而完成者，其目的爲提供一種 III 族氮化物半導體發光元件，可抑制在 n 側鉀墊電極正下方於透光性電極及半導體層之電流集中而發光效率優異的同時，可抑制電極所致光之吸收或多重反射所致損失而光取出效率優異、高外部量子效率及電特性。

又，本發明之目的係提供一種 III 族氮化物半導體發光元件之製造方法，可製造上述般之發光效率以及光取出效率優異的發光元件。

再者，本發明之目的係提供一種使用上述 III 族氮化物

半導體發光元件而成，發光特性優異的燈。

解決課題之手段

本發明者，為解決上述問題經戮力研討，首先發現在以往的發光元件，係使 n 側與 p 側之層的薄片電阻作成相同程度，使電流均一地擴散就發光效率之觀點而言則佳，相對於此，藉由使為 n 側之 n 型半導體層之薄片電阻低於為 p 側之透光性電極之薄片電阻，而減低在 n 側之鉚墊電極附近之發光，藉此可提高光取出效率。此時，可明瞭 p 側之鉚墊電極所致光之吸收或多重反射可藉由在該正下方設置絕緣層而予防止。

又，再者，本發明人等，在發光元件之驅動電壓係使 n 側之層之薄片電阻起了支配性的作用，以此真知灼見，而首先發現藉由降低 n 側之層的薄片電阻，而尤其是將 30 至 100mA 左右之大驅動電流外加於發光元件之情形，可大幅提高電特性，因而完成本發明。

亦即，本發明係關於以下。

[1]一種 III 族氮化物半導體發光元件，其構成係在基板上所形成單結晶之 III 族氮化物半導體層上，形成有依順序積層 n 型半導體層、發光層及 p 型半導體層的半導體層，在該 p 型半導體層上形成透光性電極，

在該 p 型半導體層上之至少一部分具備絕緣層，同時該透光性電極係覆蓋該絕緣層而形成，

在該透光性電極表面，於該 p 型半導體層上所具備之該絕緣層上方設置正極鉚墊，

該 n 型半導體層之薄片電阻低於該透光性電極之薄片

電阻。

[2]如上述[1]之 III 族氮化物半導體發光元件，其中該 n 型半導體層之薄片電阻為 $15\Omega/\square$ 以下，該透光性電極之薄片電阻為 $30\Omega/\square$ 以下。

[3]如上述[1]或[2]之 III 族氮化物半導體發光元件，其中該透光性電極表面之至少一部分成為凹凸形狀。

[4]如上述[1]至[3]中任一項之 III 族氮化物半導體發光元件，其中該透光性電極係使用選自由氧化銦錫(ITO)、氧化銦鋅(IZO)、氧化銦鎵(IGO)、氧化銦鈾(ICO)及導電性二氧化鈦(TiO_2)所構成群組之至少 1 種。

[5]如[1]至[4]中任一項之 III 族氮化物半導體發光元件，其中該絕緣層係由二氧化矽(SiO_2)所構成。

[6]一種 III 族氮化物半導體發光元件之製造方法，其包含：在基板上形成單結晶之 III 族氮化物半導體層的磊晶步驟；在該 III 族氮化物半導體層上依順序積層 n 型半導體層、發光層及 p 型半導體層而形成半導體層之半導體層形成步驟；在該 p 型半導體層上形成透光性電極的透光性電極形成步驟，該方法包含：

該透光性電極形成步驟係在該 p 型半導體層上之至少一部分形成絕緣層後，以在該 p 型半導體層上覆蓋該絕緣層的方式形成該透光性電極，

在該透光性電極形成步驟之後，於該透光性電極表面，在該 p 型半導體層上所形成之該絕緣層之上方，形成正極銲墊之正極形成步驟，

該半導體層形成步驟係以使該 n 型半導體層之薄片電

阻低於該透光性電極之薄片電阻的方式形成該 n 型半導體層。

[7]如上述 [6]項之 III 族氮化物半導體發光元件之製造方法，其中該半導體層形成步驟係使該 n 型半導體層成為 $15\Omega/\square$ 以下之薄片電阻的方式形成，該透光性電極形成步驟係使該透光性電極成為 $30\Omega/\square$ 以下之薄片電阻的方式形成。

[8]如上述 [6]或 [7]項之 III 族氮化物半導體發光元件之製造方法，其中該透光性電極形成步驟係在該透光性電極表面之至少一部分形成凹凸形狀。

[9]如上述 [6]至 [8]項中任一項之 III 族氮化物半導體發光元件之製造方法，其中該透光性電極形成步驟係，作為形成該透光性電極之材料係使用氧化銦錫 (ITO)、氧化銦鋅 (IZO)、氧化銦鎵 (IGO)、氧化銦鈣 (ICO) 及導電性二氧化鈦 (TiO_2) 所構成群組至少 1 種。

[10]如上述 [6]至 [9]項中任一項之 III 族氮化物半導體發光元件之製造方法，其中該透光性電極形成步驟中，作為形成該絕緣層之材料係使用二氧化矽 (SiO_2)。

[11]一種燈，其係使用如上述 [1]至 [5]項中任一項之 III 族氮化物半導體發光元件而成。

發明效果

根據本發明之 III 族氮化物半導體發光元件，係在基板上形成之單結晶之 III 族氮化物半導體層上，形成有依順序積層 n 型半導體層、發光層及 p 型半導體層的半導體層，在 p 型半導體層上形成透光性電極，再者，在 p 型半導體

層上之至少一部分具備絕緣層的同時，透光性電極係覆蓋絕緣層而形成，在透光性電極表面，於該 p 型半導體層上所具備之該絕緣層上方設置正極鉀墊，故可抑制透光性電極及半導體層中對應於正極鉀墊之位置的電流集中，可提高發光效率。又進而，使 n 型半導體層之薄片電阻構成爲低於透光性電極之薄片電阻，故可抑制設置於 n 型半導體層上之負極鉀墊附近的發光，一方面，在無除去正極鉀墊周邊之發光層的情形，由於發光強度高的部分面積變大，故提高光取出效率。又，由於可使透光性電極之膜厚構成爲薄，故可提高光透過率，進一步提高光取出效率。因此，可提供一種 III 族氮化物半導體發光元件，其不僅具備發光效率及光取出效率優異、高度外部量子效率的同時，也具備優異的電特性。

又，根據本發明之 III 族氮化物半導體發光元件之製造方法，其包含：在基板上形成單結晶之 III 族氮化物半導體層之磊晶步驟；在 III 族氮化物半導體層上依順序積層 n 型半導體層、發光層及 p 型半導體層，而形成半導體層之半導體層形成步驟；在 p 型半導體層上形成透光性電極之透光性電極形成步驟；透光性電極形成步驟包含：在 p 型半導體層上之至少一部分形成絕緣層後，形成透光性電極以覆蓋絕緣層於 p 型半導體層上，在透光性電極形成步驟之後，在透光性電極之表面，於 p 型半導體層上形成之絕緣層上方形成正極鉀墊之正極形成步驟；半導體層形成步驟，係形成 n 型半導體層之方法，以使 n 型半導體層之薄片電阻低於透光性電極之薄片電阻，如上述，可製造 III

族氮化物半導體發光元件，其具備發光效率及光取出效率優異、高度外部量子效率的同時，亦具備優異電氣的特性。

再者，本發明之燈，因係使用本發明之 III 族氮化物半導體發光元件，故發光特性優異。

【實施方式】

茲就本發明之 III 族氮化物半導體發光元件(以下簡稱發光元件)及其製造方法，以及燈之一實施形態，一面適宜參照第 1 圖至第 6 圖，一面說明如下。

○ [III 族氮化物半導體發光元件(發光元件)]

本發明之發光元件 1 係如第 1 圖及第 2 圖所示之一例，在基板 11 之主面 11a 上形成的單結晶之接地層(III 族氮化物半導體層)3 上，形成有依順序積層 n 型半導體層 4、發光層 5 及 p 型半導體層 6 的半導體層 20，並在 p 型半導體層 6 上形成透光性電極 7，在 p 型半導體層 6 上之至少一部分具備絕緣層 15 的同時，透光性電極 7 覆蓋絕緣層 15 而形成的概略構成圖。又，第 1 圖及第 2 圖所示例之發光元件 1 之構成為 n 型半導體層 4 之薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 R_{s1} 。又，在圖示例中，在基板 11 與接地層 3 之間設置緩衝層 2，同時在透光性電極 7 上具備正極鉀墊 8，在除去半導體層 20 一部分而曝露之 n 型半導體層 4 具備負極鉀墊 9。又，圖示例之發光元件 1 之平面形狀係正極鉀墊 8 與負極鉀墊 9 在隔離之方向，亦即，第 2 圖中晶片長度尺寸(L)較晶片寬尺寸(W)更長形，且構成為大致長方形狀。又，在本發明之第 2 圖中所示平面形狀中，晶片寬尺寸 W:晶片長尺寸 L 為 1:1($L/W=1$)至

1:2.7(L/W=2.7)之範圍，而可構成爲正方形狀晶片或長方形狀晶片。

本實施形態說明之例的發光元件 1，係藉由上述構成而如圖示例構成爲發光二極體(LED)。

茲就發光元件 1 之積層構造詳細說明如下。

『基板』

(基板材料)

在本實施形態之發光元件中，在如上述可用於基板 11 的材料方面，只要是使 III 族氮化物半導體結晶在表面進行磊晶成長的基板材料，則並無特別限定，可選擇各種材料使用。例如藍寶石、碳化矽、矽、氧化鋅、氧化鎂、氧化錳、氧化鋯、氧化錳鋅鐵、氧化鎂鋁、硼化鋯、氧化鎵、氧化銻、氧化鋰鎵、氧化鋰鋁、氧化釹鎵、氧化釷鋁鋇、氧化鋁鈦、氧化鈦、鉛、鎢、鉬等。又，即使在上述各基板材料中，特佳爲使用藍寶石，又期望在由藍寶石所構成基板 11 之 c 面所構成主面 11a 上，形成詳如後述之緩衝層 2。

此外，在上述各基板材料內，使用氧化物基板或金屬基板等，周知其在高溫與氮接觸下會產生化學改性，而不使用氮而使緩衝層 2 成膜，並且以使用氮之方法使接地層 3 成膜之情形，由於緩衝層 2 亦作爲塗佈層作用，故就防止基板 11 之化學變質的觀點觀之極爲有效。

又，在以濺鍍法形成緩衝層 2 之情形，因可抑制基板 11 之溫度於低，故即使使用到由具有在高溫造成分解之性質的材料所構成之基板 11 之情形，亦不致對基板 11 產生

損害而可對基板上之各層成膜。

『緩衝層』

在本發明中，宜為在基板 11 之主面 11a 上形成緩衝層 2，在其上形成接地層 3。緩衝層 2 係例如以 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 所成組成在基板 11 上積層，例如，藉由將含有 V 族元素之氣體與金屬材料以電漿活性化而予以反應之反應性濺鍍法而形成。如本實施形態般，以使用經電漿化之金屬原料之方法所成膜之膜，則有易於獲得配向之作用。

緩衝層 2 的作用係緩和基板 11 與接地層 3 之晶格常數之差異，且在基板 11 之 C 面上容易形成經 C 軸配向之單結晶層。因此，將單結晶之 III 族氮化物半導體層(接地層 3)積層於緩衝層 2 上時，則可形成結晶性更優異的接地層 3。此外，在本實施形態中，亦可成為省略了緩衝層 2 之構成。

在本實施形態中，緩衝層 2 宜為由上述 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 而成之組成所構成，更宜為 AlN。一般在積層於基板上的緩衝層方面，宜為成為含有鋁之組成，只要是一般式 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 所示之 III 族氮化物化合物，則可使用任意的材料，進而，亦可成為含有 V 族之砷或磷的組成。在其中，在使緩衝層 2 作為含有鋁之組成的情形，宜為成為 GaAlN，在此情形，更宜為使鋁之組成成為 50% 以上。又，最佳是緩衝層 2 成為由 AlN 所構成之構成。又，在構成緩衝層 2 之材料方面，雖可使用具有與 III 族氮化物半導體相同結晶構造之物，不過宜為晶格之長

接近於構成後述接地層的 III 族氮化物半導體，特佳為週期表 IIIa 族元素之氮化物。

成為緩衝層 2 之 III 族氮化物之結晶，具有六方晶系之結晶構造，藉由控制成膜條件，而可成為單結晶膜。又，III 族氮化物之結晶係藉由控制上述成膜條件，而可成為由以六角柱為基本之集合組織所構成的柱狀結晶(多結晶)。此外，在此說明之柱狀結晶係指在與鄰接之結晶粒間形成結晶粒界而隔開，其本身為縱剖面形狀而成為柱狀的結晶之意。

緩衝層 2 以單結晶構造者，就緩衝功能之面為佳。如上述，III 族氮化物之結晶具有六方晶系之結晶，形成以六角柱為基本之組織。III 族氮化物之結晶係藉由控制成膜條件等，不僅在上方向，即使在面內方向亦可使已成長的結晶成膜。在將具有此種單結晶構造的緩衝層 2 在基板 11 上成膜之情形，由於緩衝層 2 之緩衝功能可有效地作用，故在其上所成膜之 III 族氮化物半導體之層，成為具有良好配向性及結晶性的結晶膜。

緩衝層 2 之膜厚宜為 0.01 至 $0.5\mu\text{m}$ 之範圍。藉由使緩衝層 2 之膜厚在該範圍，而具有良好的配向性，在緩衝層 2 上將由 III 族氮化物半導體所構成各層進行成膜時，可獲得作為塗佈層有效作用的緩衝層 2。緩衝層 2 之膜厚小於 $0.01\mu\text{m}$ 時，無法獲得作為上述塗佈層之充分的功能，又，會有無法充分地獲得在基板 11 與接地層 3 間使晶格常數之差異緩和之緩衝作用的情形。又，以超過 $0.5\mu\text{m}$ 之膜厚形成緩衝層 2 之情形，儘管緩衝作用或作為塗佈層之功能並

無變化，不過成膜處理時間變長，會有生產性降低之虞。又，緩衝層 2 之膜厚更宜為在 0.02 至 $0.1\mu\text{m}$ 之範圍。

「III 族氮化物半導體層(接地層)」

本發明之發光元件 1 所具備之接地層(III 族氮化物半導體層)3，係如上述由 III 族氮化物半導體所構成，可藉由以往周知之 MOCVD 法，而在緩衝層 2 上積層進行成膜。

接地層 3 之材料方面，例如可使用 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $x+y+z=1$)，而雖可使用 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 層 ($0 \leq y \leq 1$ 、較佳為 $0 \leq y \leq 0.5$ 、更佳為 $0 \leq y \leq 0.1$)，不過由可形成結晶性良好的接地層 3 之觀點觀之更佳。又，接地層 3 之材料，係如上述，雖宜為使用與緩衝層 2 不同的材料，不過亦可使用與緩衝層 2 相同的材料。

又，接地層 3 可因應需要，在 1×10^{17} 至 1×10^{19} 個 / cm^3 之範圍內摻雜 n 型雜質之構成，亦可成為無摻雜 ($< 1 \times 10^{17}$ 個 / cm^3) 之構成，由可維持良好的結晶性之觀點觀之宜為無摻雜者。

在基板 11 為導電性之情形，藉由摻雜摻雜劑於接地層 3 而有導電性，而可形成電極於發光元件之上下。一方面，在使用絕緣性之材料於基板 11 之情形，因係採用在發光元件之相同面設置正極及負極之各電極的晶片構造，故以接地層 3 成為不摻雜之結晶者，結晶性良好較佳。在摻雜於接地層 3 之 n 型雜質方面，並無特別限定有例如矽、鍺及錫等，較佳有矽及鍺。

就可獲得結晶性良好的接地層之觀點觀之，接地層 3

之厚度宜為 1 至 $8\mu\text{m}$ 之範圍，在 2 至 $5\mu\text{m}$ 之範圍者，由可縮短成膜所要步驟時間，提高生產性之觀點觀之更佳。

『半導體層』

形成於接地層 3 上之半導體層 20，係由 III 族氮化物半導體至各自形成之 n 型半導體層 4、發光層 5 及 p 型半導體層所構成。此種半導體層 20 之各層係藉由以 MOCVD 法形成，而可得結晶性更高之物。

「n 型半導體層」

n 型半導體層 4 通常係由 n 型接觸層 4a 與 n 型包覆層 4b 所構成。又，n 型接觸層 4a 可兼有 n 型包覆層 4b。

n 型接觸層 4a 係用以設置負極之層。在 n 型接觸層 4a 方面，較佳為由 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層 ($0 \leq x < 1$ ，較佳為 $0 \leq x \leq 0.5$ ，更佳為 $0 \leq x \leq 0.1$) 所構成。又，在 n 型接觸層 4a 宜為摻雜 n 型雜質，n 型雜質含有 1.5×10^{17} 至 $1.5 \times 10^{20}/\text{cm}^3$ 、較佳為含有 1.5×10^{18} 至 $1.5 \times 10^{19}/\text{cm}^3$ 之濃度，就可維持與負極之良好歐姆接觸，或可有效地減低 n 型半導體層 4 之薄片電阻 R_{s2} 之點較佳。n 型雜質方面，並無特別限定，有例如矽、銻及錫等，較佳為矽及銻。

n 型接觸層 4a 之膜厚宜為 0.5 至 $5\mu\text{m}$ ，更宜為設定於 1 至 $3\mu\text{m}$ 之範圍。n 型接觸層 4a 之膜厚在上述範圍時，則可使半導體之結晶性良好地維持。

在 n 型接觸層 4a 與發光層 5 之間，宜為設置 n 型包覆層 4b。n 型包覆層 4b 係進行對發光層 5 之載體注入與載體束縛的層。n 型包覆層 4b 可以 AlGaInN 、 GaInN 、 GaInN 等形成。又，亦可為該等構造之異質界面或複數次積層的超晶

格構造。在以 GaInN 形成 n 型包覆層 4b 之情形，當然期望大於發光層 5 之 GaInN 的頻帶間隙。

n 型包覆層 4b 之膜厚並無特別限定，較佳為 0.005 至 0.5 μm ，更佳為 0.005 至 0.1 μm 。n 型包覆層 4b 之 n 型摻雜濃度宜為 1.5×10^{17} 至 $1.5\times 10^{20}/\text{cm}^3$ ，更佳為 1.5×10^{18} 至 $1.5\times 10^{19}/\text{cm}^3$ 。若摻雜濃度在此範圍時，則由除了維持良好的結晶性及減低元件之動作電壓之外，並且可有效地減低 n 型半導體層 4 之薄片電阻 R_{s2} 之觀點則佳。

在本發明發光元件 1 中，n 型半導體層 4 之薄片電阻 R_{s2} ，則成為較詳如後述之透光性電極 7 之薄片電阻 R_{s1} 更低的構成。又，在本發明中，n 型半導體層 4 之薄片電阻 R_{s2} 為 $15\Omega/\square$ 以下，透光性電極 7 之薄片電阻 R_{s1} 為 $30\Omega/\square$ 以下更佳。如此一來在控制 n 型半導體層 4 或透光性電極 7 之電阻值的手段方面，有例如適宜調整膜厚的方法。使 n 型半導體層 4 之薄片電阻 R_{s2} 成為上述之情形時，宜為使 n 型半導體層 4 全體之膜厚成為 $2\mu\text{m}$ 以上。

又，在控制 n 型半導體層 4 之薄片電阻 R_{s2} 的方法方面，亦可進行控制矽等 n 型雜質之摻雜量的方法。在本發明中，為了將 n 型半導體層 4 之薄片電阻 R_{s2} 製成較透光性電極 7 之薄片電阻 R_{s1} 更低的特性，故將矽等 n 型雜質之摻雜量與習知發光元件所具備的 n 型半導體層之標準的摻雜量相比較，例如宜為在 1.5 倍左右。藉此，則可使薄片電阻 R_{s2} 控制於上述所期望之範圍，具體言之，宜為將摻雜量設成上述範圍。

在習知的發光元件中，一般而言，藉由使 n 型半導體

層 4 及 p 側之透光性電極 7 之薄片電阻成爲相同程度，而均一地使電流擴散於透光性電極 7 及半導體層 20，就發光效率之面而言較佳。但是，在此種構成，反倒是招致了發光效率以及光取出效率降低的問題。

爲了解決此種問題，經本發明人等戮力研究，首先發現在 p 型半導體層 6 上設置詳如後述的絕緣層 15，同時進行控制以使 n 型半導體層 4 之薄片電阻 (R_{s2}) 較透光性電極 7 之薄片電阻 (R_{s1}) 更低，而可抑制在設置於 n 型半導體層 4 上的負極鉀墊 9 附近的發光，一方面，在不除去發光層 15 的正極鉀墊 8 周邊，由於可使發光強度高的部分之面積變大，故可提高光取出效率。又，本發明人等，在發光元件 1 之驅動電壓 (V_f)，使 n 型半導體層 4 之薄片電阻 R_{s2} 進行支配的作用，以此真知灼見，藉由使該薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 (R_{s1})，而可大幅提高電特性。藉此可獲得一種發光元件 1，其具備：可提高光取出效率、外部量子效率優異、高度發光輸出以及電特性。

此外，在將 n 型包覆層 4b 製成含有超晶格構造的層之情形，雖省略其詳細圖示，不過宜爲含有積層：由具有 100 埃以下膜厚的 III 族氮化物半導體所構成之 n 側第 1 層；及與該 n 側第 1 層組成相異，並且由具有 100 埃以下膜厚的 III 族氮化物半導體所構成之 n 側第 2 層的構造。又，n 型包覆層 4b 亦可爲含有使 n 側第 1 層與 n 側第 2 層交替重疊且積層的構造。又，較佳爲該 n 側第 1 層或 n 側第 2 層之任一層，成爲接近發光層 5 之構成。

如上述 n 側第 1 層及 n 側第 2 層，例如可成爲含有鋁

的 AlGaIn 系 (簡稱 AlGaIn)、含銻的 GaInN 系 (簡稱 GaInN)、GaIn 之組成。又，n 側第 1 層及 n 側第 2 層可為 GaInN/GaIn 之交替構造、AlGaIn/GaIn 之交替構造、GaInN/AlGaIn 之交替構造、組成不同之 GaInN/GaInN 之交替構造 (本發明中“組成不同”係指各元素組成比相異，以下亦同)、組成不同的 AlGaIn/AlGaIn 之交替構造。本發明中，n 側第 1 層及 n 側第 2 層宜為 GaInN/GaIn 之交替構造或組成不同的 GaInN/GaInN。

上述 n 側第 1 層及 n 側第 2 層之超晶格層宜為各自 60 埃以下，更宜為各自 40 埃以下，最宜為各自 10 埃至 40 埃之範圍。形成超晶格層的 n 側第 1 層與 n 側第 2 層之膜厚若超過 100 埃，則亦產生結晶缺陷，並不宜。

上述 n 側第 1 層及 n 側第 2 層可為各自摻雜的構造，又，亦可為摻雜構造/未摻雜構造之組合。在所摻雜的雜質方面，相對於上述材料組成，可無任何限制的使用以往周知之物。例如，作為 n 型包覆層，在使用到 GaInN/GaIn 之交替構造或組成不同的 GaInN/GaInN 之交替構造之物的情形，雜質以砷為恰當。又，如上述 n 側超晶格多層膜即使 GaInN 或 AlGaIn、GaIn 所代表之組成為相同，亦可使摻雜適宜進行或不進行，同時製作。

如上述，藉由使 n 型包覆層 4b 含有超晶格構造的層構成，則可格外地提高發光輸出，成為電特性優異的發光元件 1。

「發光層」

在積層於 n 型半導體層上的發光層方面，可例舉具有

單一量子井構造或多重量子井構造等構造的發光層 5。如第 1 圖所示，在量子井構造之井層 (well layer) 方面，在呈現藍色發光構成之情形，通常係使用為 $Ga_{1-y}In_yN$ ($0 < y < 0.4$) 組成的 III 族氮化物半導體，不過在如本發明之呈現綠色發光的井層 5b 之情形，可使用 $Ga_{1-y}In_yN$ ($0.07 < y < 0.20$) 等，可提高銻之組成之物。

如本發明般之多重量子井構造之發光層 5 之情形，宜為使上述 $Ga_{1-y}In_yN$ 為井層 5b，將較井層 5b 之頻帶間隙能量更大的 $Al_xGa_{1-x}N$ ($0 \leq x < 0.3$) 作為障壁層 5a。又，在井層 5b 及障壁層 5a 上亦可摻雜雜質，或不摻雜雜質。

又，在井層 5b 之膜厚方面，可製出可得量子效果之程度之膜厚，例如 1 至 10nm，更佳為 2 至 6nm，就發光輸出之觀點觀之為佳。

「p 型半導體層」

p 型半導體層 6 通常係由 p 型包覆層 6a 及 p 型接觸層 6b 所構成。又，p 型接觸層 6b 可兼有 p 型包覆層 6a。

p 型包覆層 6a 係進行對發光層 5 之載體束縛與載體注入的層。在 p 型包覆層 6a 之組成方面，只要是較發光層 5 之頻帶間隙能量更大的組成，可進行對發光層 5 之載體束縛之物，則無特別限定，較佳可例舉 $Al_xGa_{1-x}N$ ($0 < x \leq 0.4$) 之物。p 型包覆層 6a 若為由此種 AlGa_xN 構成時，就對發光層之載體束縛之觀點觀之較佳。p 型包覆層 6a 之膜厚並無特別限定，較佳為 1 至 400nm，更佳為 5 至 100nm。p 型包覆層 6a 之 p 型摻雜濃度，宜為 1×10^{18} 至 $1 \times 10^{21}/cm^3$ ，更宜為 1×10^{19} 至 $1 \times 10^{20}/cm^3$ 。若 p 型摻雜濃度在上述範圍時，

則不致降低結晶性而可獲得良好的 p 型結晶。

又，p 型包覆層 6a 可成爲經複數次積層的超晶格構造。

此外，在使 p 型包覆層 6a 成爲含有超晶格構造的層之情形，雖省略詳細的圖示，不過若爲含有積層：由具有 100 埃以下膜厚的 III 族氮化物半導體所構成之 p 側第 1 層；及與該 p 側第 1 層組成不同，並且由具有 100 埃以下之膜厚的 III 族氮化物半導體所構成之 p 側第 2 層的構造則佳。又，亦可含有使 p 側第 1 層與 p 側第 2 層爲交替地重複積層的構造。

如上述之 p 側第 1 層及 p 側第 2 層，可爲各自不同組成，例如可爲 AlGa_{1-x}N、GaIn_xN 或 GaN 內之任一種組成，又，亦可爲 GaInN/GaN 之交替構造、AlGa_{1-x}N/GaN 之交替構造、或 GaInN/AlGa_{1-x}N 之交替構造。在本發明中，p 側第 1 層及 p 側第 2 層宜爲 AlGa_{1-x}N/AlGa_{1-x}N 或 AlGa_{1-x}N/GaN 之交替構造。

上述 p 側第 1 層及 p 側第 2 層之超晶格層，宜爲各自 60 埃以下，更宜爲各自 40 埃以下，最宜爲各自 10 埃至 40 埃之範圍。形成超晶格層的 p 側第 1 層與 p 側第 2 層之膜厚若超過 100 埃時，則成爲含有多數結晶缺陷等的層，並不宜。

上述 p 側第 1 層及 p 側第 2 層，可爲各自摻雜的構造，又，亦可爲摻雜構造/未摻雜構造之組合。在所摻雜之雜質方面，可無任何限制的適用相對於上述材料組成之以往周知之物。例如作爲 p 型包覆層，在使用到 AlGa_{1-x}N/GaN 之交替構造或組成不同之 AlGa_{1-x}N/AlGa_{1-x}N 的交替構造之物的情形，雜質以鎂爲恰當。又，如上述般之 p 側超晶格多層膜，

即使 GaInN 或 AlGa_xN、Ga_{1-x}N 所代表之組成相同，於製作時亦可適宜進行摻雜或不摻雜。

如上述，藉由使 p 型包覆層 6a 成爲含有超晶格構造的層構成，則可使發光輸出格外地提高，並成爲電特性優異的發光元件 1。

p 型接觸層 6b 係用以設置正極的層。p 型接觸層 6b 宜爲 Al_xGa_{1-x}N (0 ≤ x ≤ 0.4)。Al 組成在上述範圍時，就可維持良好結晶性及與 p 歐姆 (ohmic) 電極之良好歐姆接觸之觀點觀之較佳。若使 p 型雜質 (摻雜劑) 含有 1×10¹⁸ 至 1×10²¹/cm³ 之濃度、較佳爲含有 5×10¹⁹ 至 5×10²⁰/cm³ 之濃度時，就可維持良好歐姆接觸，防止龜裂發生，維持良好結晶性之觀點觀之較佳。在 p 型雜質方面，並無特別限定，例如較佳有鎂。p 型接觸層 6b 之膜厚並無特別限定，宜爲 0.01 至 0.5 μm，更宜爲 0.05 至 0.2 μm。p 型接觸層 6b 之膜厚在該範圍時，就發光輸出之觀點觀之較佳。

『絕緣層』

在本發明之發光元件中，在 p 型半導體層 6 上之至少一部分，於第 1 圖及第 2 圖所示例之發光元件 1 中，在大致中央附近，具備由絕緣材料所構成的絕緣層 15。又，在圖示例中，絕緣層 15 係形成爲覆蓋於透光性電極 7。

在絕緣層 15 之材料方面並無特別限定，可毫無限制的使用以往周知的絕緣性氧化膜等，而其中宜爲使用二氧化矽 (SiO₂)。

以往，在正下方不具備由絕緣材料所構成絕緣層 15 的構成，成爲透光性電極 7 的導電性之薄膜，由於相較於朝

向縱方向(半導體層方向)之電流擴散，以朝向橫方向(膜內方向)之電流擴散較小，故在其上形成的鉀墊電極(正極鉀墊 8)之正下方易於產生電流集中。因此，在發光層 5 中可得發光作用之區域僅在鉀墊電極之正下方，而自發光元件所取出之光的發光效率降低，而會有無法獲得所期望之亮度的問題。

在本發明中，如第 1 圖及第 2 圖所示，在 p 型半導體層 6 上，藉由具備覆蓋於透光性電極 7 的上述構成之絕緣層 15，而可促進透光性電極 7 之膜內的電流擴散。亦即，在透光性電極 8 及半導體層 20 中，主要是在對應於絕緣層 15 及正極鉀墊 8 之位置的周邊部使電流擴散。藉此，在發光層 5 中，於絕緣層 15 正下方之位置，可抑制發光作用，由於在該周邊部，或負極鉀墊 9 之周邊部中可獲得良好的發光作用，故可提高自發光元件所取出光之發光效率。因此，可實現內部量子效率優異、發光亮度提高的發光元件 1。

藉由在鉀墊電極(正極鉀墊 8)正下方設置絕緣層 15，而可抑制對應於絕緣層 15 及正極鉀墊 8 之位置的電流集中，藉由在其周邊部使電流擴散所得效果，可使用第 5 圖之圖表說明。第 5 圖係表示發光元件之順方向電流(I)與發光輸出(P_o)之關係的圖表，在圖表中，曲線(a)、(b)、(c)係表示設置了絕緣層的本發明發光元件之特性。又，在第 5 圖之圖表中，曲線(d)、(e)係表示不具備絕緣層的發光元件之特性。

如第 5 圖之圖表所示可知，設置絕緣層，使電流擴散

於該絕緣層及正極鉀墊之周邊部的本發明發光元件，相較於無設置絕緣層的發光元件，即使與順方向電流(I)相同之情形，亦可獲得高度發光輸出(Po)。考量此係藉由在 p 型半導體層 6 上設置絕緣層 15，而在透光性電極 7 及半導體層 20 中，在對應於絕緣層 15 及正極鉀墊 8 的位置 A 之周邊部使電流擴散，因而該周邊部可有效地發光。

此外，在絕緣層 15 之厚度方面，宜為在 50 至 500nm 之範圍，更宜為在 100 至 300nm 之範圍。只要絕緣層 15 之厚度在上述範圍，則如上述般之抑制電流集中的作用可更有效。

又，絕緣層 15 之平面視圖形狀，並無特別限定，例如，大致圓形或大致四角形等，可適宜選擇採用，不過在可有效地使電流擴散的形狀方面，可例舉大致圓形等。如此一來，在使絕緣層 15 形成平面視圖大致圓形的情形，宜為相較於正極鉀墊 8 之直徑在 30 μ m 以下之範圍內大幅形成該直徑較佳，又更宜為在 10 μ m 以下之範圍大幅形成該直徑。

『透光性電極』

透光性電極 7 係由具備導電性的氧化膜等所構成透光性之電極，在該發明所屬技術領域可毫無限制地使用通常所用的透光性材料。在此種材料方面，有例如含有 ITO(In₂O₃-SnO₂)、AZO(ZnO-Al₂O₃)、IZO(In₂O₃-ZnO:氧化銻 鋅)、GZO(ZnO-Ga₂O₃)、IGO(In₂O₃-Ga₂O₃)、ICO(In₂O₃-Ce₂O₃)、任意之雜質元素被摻雜的二氧化鈦(TiO₂)等的材料。又，在該等材料內之氧化鈦中亦可使用還原一部分 TiO₂ 的還原型 TiO_{2-x}，只要為導電性之物則

佳。又，在摻雜於氧化鈦的材料方面，可例舉例如 Nb 等。

又，在本發明中更宜為使用 ITO、IZO、IGO、ICO 及導電性氧化鈦內之至少任何一種。

又，作為形成透光性電極 7 的方法，並無特別限定，可以該發明所屬技術領域所周知的慣用手段設計。又，透光性電極 7 之構造若含以往周知構造之任何構造之物則可毫無限制的使用。又，透光性電極 7 之形成係以覆蓋絕緣層 15 之全面，並且覆蓋 p 型半導體層 6 上之大致全面亦無妨，亦可空出間隙形成為晶格狀或樹形狀。又，在形成透光性電極 9 後，亦可實施目的為合金化或透明化的熱退火，或者不實施亦無妨。

在本發明發光元件 1 中，n 型半導體層 4 之薄片電阻 R_{s2} 係成為較為 p 側之透光性電極 7 之薄片電阻 R_{s1} 更低的構成。藉由此種構成，而如上述，可抑制在正極鉚墊 8 正下方的半導體層 20(發光層 5)之發光，並且可抑制在負極鉚墊 9 附近之發光。藉此，由於主要係在正極鉚墊 8 之周邊部中位置之發光層 5 進行發光，故可抑制設置於 n 型半導體層 4 上的負極鉚墊 9 附近之發光，一方面，在不除去發光層 15 的正極鉚墊 8 周邊，由於發光強度高的部分之面積變大，故使得光取出效率提高。又，由於透光性電極 7 之膜厚構成為薄，故光透過率提高，可使光取出效率進一步提高。藉此，可實現一種發光元件 1，其具備發光效率及光取出效率優異、高發光強度以及電特性。

此外，透光性電極 7 之薄片電阻 R_{s1} 宜為 $30\Omega/\square$ 以下。如上述，從 n 型半導體層 4 之薄片電阻 R_{s2} 較為 p 側之透

光性電極 7 之薄片電阻 R_{s1} 更低的構成之觀點言之，則使 n 型半導體層 4 之薄片電阻 R_{s2} 為 $15\Omega/\square$ 以下，使透光性電極 7 之薄片電阻 R_{s1} 為 $30\Omega/\square$ 以下，藉此光取出效率之提高效果可穩定地獲得，同時可獲得優異電特性。

又，在透光性電極 7 之薄片電阻 R_{s1} 的控制方法方面，並無特別限定，可採用例如藉由膜厚之調整或退火處理，而控制之方法。如本實施形態般，將透光性電極 7 之薄片電阻 R_{s1} 成為較 n 型半導體層 4 之薄片電阻 R_{s2} 更高，又，使薄片電阻 R_{s1} 為 $30\Omega/\square$ 以下之情形，例如藉由使膜厚變薄，則可控制於所期望之特性。

在透光性電極 7 之厚度方面宜為 100nm 以下。藉由使透光性電極 7 之厚度成為上述，則可控制薄片電阻 R_{s1} 於 $30\Omega/\square$ 以下。又，在透光性電極 7 之最大厚度方面，考慮到生產性，宜為 600nm 以下。

此外，在本發明發光元件 1 中，更宜為在透光性電極 7 表面成為形成凹凸之構成。藉此，可提高來自透光性電極 7 之光取出效率，並且藉由使凹凸之形狀或尺寸適性化則可控制透光性電極 7 之薄片電阻 R_{s1} 。

『 鍍墊 (電極) 』

在本發明發光元件 1 中，以使正極鍍墊 8 設置於透光性電極 7 上，且與在 n 型半導體層 4 所具備的 n 型接觸層連接的方式設置負極鍍墊 9。

「 正極鍍墊 」

正極鍍墊 8 係如第 1 圖及第 2 圖所示，設置於透光性電極 7 上之一部分，該透光性電極係由與 p 型半導體層 6

及絕緣層 15 相連接之透光性導電氧化膜層所構成。又，圖示例之正極銲墊 8，係在透光性電極 7 之表面 7a 中，設置於與絕緣層 15 相對應之位置 A。

正極銲墊 8，係爲了與電路基板或引導框架等電性連接而設置。在正極銲墊方面，使用到金、鋁、鎳及銅等的各種構造爲周知，該等周知之材料、構造可毫無限制的使用。

正極銲墊 8 之厚度宜爲在 100 至 1500nm 之範圍內。又，在銲墊之特性上，以厚度大者，黏結性(bondability)變高，故正極銲墊 8 之厚度更宜爲 300nm 以上。

在本實施形態所說明之發光元件 1 中係如上述，宜爲正極銲墊 8 係設置於透光性電極 7 表面 7a 中對應於絕緣層 15 的位置 A。藉由此種構成，而可如上述般穩定地獲得抑制電流集中的效果，或抑制在正極銲墊 8 之光吸收或多重反射所致損失的效果。又，在本發明發光元件 1 中，係藉由抑制正極銲墊 8 正下方的電流集中，而尤其是，可獲得在使發光元件以高電流驅動之情形的提高發光輸出(Po)的效果。

此外，在本實施形態中，例如，可在透光性電極 7 之表面 7a，對應於絕緣層 15 之位置 A 設置圖示省略之貫通孔，使正極銲墊 8 經由貫通孔與絕緣層 15 連接而設置的構成。藉由此種構成，而可獲得提高正極銲墊 8 之接合強度的效果。

「負極銲墊」

負極銲墊 9 係形成爲與半導體層 20 之 n 型半導體層 4

連接。因此，在形成負極銲墊 9 之際，除去發光層 5 及 p 型半導體層 6 之一部分，並使 n 型半導體層 4 之 n 型接觸層曝露，並在其上形成負極銲墊 9。

在負極銲墊 9 方面，各種組成或構造為周知，可毫無限制的使用該等周知之組成或構造，可設置該發明所屬技術領域所熟知的慣用手段。

此外，上述的正極銲墊 8 以及負極銲墊 9 之發光元件 1 上形成位置或電極中心間距離並無特別限定。但是為了獲得更優異發光效率以及光取出效率，則宜為適宜調整各銲墊之形成位置或電極中心間距離。例如，如第 1 圖及第 2 圖所示例般，在構成平面視圖大致長方形之發光元件 1 之情形，首先在發光元件 1 長邊方向之一端側近旁配置負極銲墊 9，在發光元件 1 之大致中央附近或者長邊方向之另一端側近旁配置正極銲墊 8 之構成，如此之構成就可容易獲得發光效率及光取出效率之點觀之則佳。

在本發明，如上述，係構成成為在半導體層 20 所具備的 n 型半導體層 4 之薄片電阻 R_{s2} ，較透光性電極 7 之薄片電阻 R_{s1} 更低的構成。藉此，由於自負極銲墊 9 經由 n 型半導體層 4 使發光層 5 及 p 型半導體層 6 流通，可在透光性電極 7 抑制流經電流之際的電流集中，故可獲得發光效率優異的發光元件 1。

『發光元件之平面視圖中的晶片尺寸』

在本發明中，發光元件 1 之平面視圖中的晶片尺寸，亦即關於使正極銲墊 8 與負極銲墊 9 相隔離方向之電極隔離方向尺寸(晶片長度尺寸)L、及與該電極隔離方向正交之

方向的晶片寬尺寸 W 則無特別限定。例如，可使電極隔離方向尺寸 L 及晶片寬尺寸 W 作為平面視圖中的晶片形狀成為正方形的尺寸比，或成為長方形的尺寸比，在任一者之情形，均可獲得本發明所致發光效率之提高效果。

但是，為了以上述構成所得發光效率之提高效果進一步予以顯著化，則如第 2 圖所示之例，使電極隔離方向尺寸 L 較晶片寬尺寸 W 更長，使該平面視圖形狀成為大致長方形狀更佳。

如本發明發光元件 1 般，具備上述構成之絕緣層 15，成為使 n 型半導體層 4 之薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 R_{s1} 之構成的發光元件之情形，則使用其驅動電流(順方向電流) I_F 較佳為 30 至 100mA 左右之範圍。在此種條件所驅動的發光元件，例如可使用於使用到反射器等之照明或頭燈用途等。如此一來，發光元件 1 被比較大的電流所驅動，且可獲得高的發光強度，在上述照明用途等中則為適當。

就以上述條件驅動發光元件 1 之情形的更佳的晶片尺寸，則詳述如下。

本實施形態之發光元件 1 係使該平面視圖中的電極隔離方向尺寸 L 為 $400\mu\text{m}$ 以上，更佳為 400 至 $550\mu\text{m}$ 之範圍，藉由使晶片寬尺寸 W 為 $180\mu\text{m}$ 以上，更佳為 180 至 $260\mu\text{m}$ 之範圍，而可構成為平面視圖大致長方形狀。在此情形，例如可使平面視圖中的晶片尺寸 ($W \times L$)，例如成為 $260 \times 550\mu\text{m}$ 或 $240 \times 400\mu\text{m}$ 、 $180 \times 400\mu\text{m}$ 等之組合。

如本實施形態般，在外加大的驅動電流(順方向電

流)IF 而使用的發光元件 1 中，藉由使晶片尺寸及形狀成爲上述構成，而可抑制正極銲墊 8 正下方的半導體層 20(發光層 5)之發光，並且可使負極銲墊 9 附近之抑制發光作用更顯著。藉此主要是在正極銲墊 8 之周邊部中的位置之發光層 5 有效地發光，一方面，可將設置於 n 型半導體層 4 上的負極銲墊 9 附近之發光更進一步抑制。因此，在無除去發光層 15 的正極銲墊 8 周邊中，由於進一步可使發光強度高的部分之面積變大，故可進一步提高發光效率。

又，在本實施形態中，從使發光元件 1 之橫縱尺寸、亦即使電極隔離方向尺寸 $L \times$ 晶片寬尺寸 W 在上述範圍之觀點言之，則以使該平面視圖中的面積成爲 $180,000 \mu\text{m}^2$ 左右以下者，就可顯著提高上述發光效率之效果之點則佳。例如在使晶片尺寸 ($W \times L$) 成爲 $280 \times 550 \mu\text{m}$ 之情形，平面視圖面積成爲 $154,000 \mu\text{m}^2$ ，晶片尺寸 ($W \times L$) 爲 $260 \times 550 \mu\text{m}$ 之情形，則平面視圖面積爲 $143,000 \mu\text{m}^2$ ，在 $240 \times 400 \mu\text{m}$ 之情形爲 $96,000 \mu\text{m}^2$ ，在 $180 \times 400 \mu\text{m}$ 之情形爲 $72,000 \mu\text{m}^2$ 。

一般可求得發光元件之平面視圖面積越大，則 n 型半導體層 4 側之薄片電阻 R_{s2} 越低。在本實施形態中，尤其是外加大電流並驅動，同時在平面視圖面積，亦即發光面積爲大的發光元件之情形，藉由使 n 型半導體層 4 側之薄片電阻 R_{s2} 成爲低於透光性電極 7 之薄片電阻 R_{s1} 的構成，則可獲得較上述般發光效率之提高效果更顯著的效果。

又，在本實施形態中，從發光元件 1 之電極隔離方向尺寸 $L \times$ 晶片寬尺寸 W 、以及平面視圖面積成爲上述範圍之觀點言之，該平面視圖中的橫縱尺寸比，亦即使(電極隔離

方向尺寸 L)/(晶片寬尺寸 W)為 1.5 至 2.7 之範圍，就可顯著的提高上述發光效率之效果之點而言則佳。例如，在晶片尺寸 ($L \times W$)為 $280 \times 550 \mu\text{m}$ 之情形，則橫縱尺寸比 (L/W)為 2.0。

此外，上述的正極鉚墊 8 與負極鉚墊 9 之電極中心間距離，係被發光元件 1 之電極隔離方向尺寸 L 所限制。在本實施形態中，從使發光元件 1 之平面視圖尺寸以及形狀作為上述條件之觀點言之，以使電極中心間距離成為次式 {發光元件之電極隔離方向尺寸 $L \times 0.5$ 至 0.75 } 之範圍，不僅可使本發明所致效果更顯著，而且不致產生發光不均等，就可獲得更高的發光效率之點而言較佳。

在此，如本實施形態所說明之例，在將大驅動電流 (順方向電流) I_F 外加於發光元件之情形，一般具有在發光元件之平面視圖中易於產生發光不均之特性。例如，即使適當的調整正極鉚墊 8 與負極鉚墊 9 之電極中心間距離之情形，亦會產生此種發光不均。

在本發明發光元件中，由於係使 n 型半導體層 4 之薄片電阻 R_{s2} 構成為較透光性電極 7 之薄片電阻 R_{s1} 更低，故即使外加大的順方向電流 I_F 而使用之發光元件，亦會有抑制發光不均產生的效果。

如以上說明，根據本發明發光元件 1，在基板 11 上形成之單結晶之接地層 3 上，可形成依順序積層 n 型半導體層 4、發光層 5 及 p 型半導體層 6 的半導體層 20，在 p 型半導體層 6 上形成透光性電極 7 而成，進而不僅在 p 型半導體層 6 上之至少一部分具備絕緣層 15，而且透光性電極

7 係覆蓋絕緣層 15 而形成，且在透光性電極 7 之表面 7a，在 p 型半導體層 6 上所具備之絕緣層 15 上方之位置 A，設置正極銲墊 8，故可在透光性電極 7 及半導體層 20 中的對應於正極銲墊 8 的位置抑制電流集中，提高發光效率。又，由於 n 型半導體層 4 之薄片電阻 R_{s2} 構成爲較透光性電極 7 之薄片電阻 R_{s1} 更低，故可在設置於 n 型半導體層 4 上的負極銲墊 9 附近抑制發光，一方面，在無除去發光層 15 的正極銲墊 8 周邊中，由於發光強度高的部分之面積變大，故提高光取出效率。又，由於透光性電極 7 之膜厚構成爲薄，故可提高光透過率，可進一步提高光取出效率。因此，可提供一種發光元件 1，其不僅具備發光效率及光取出效率優異，高度外部量子效率，而且具備優異電特性。

此外，在本發明發光元件中，例如基板係如第 3 圖及第 4 圖所示，採用一種基板 100，其具有由：由 (0001)C 面所構成平面 111 與複數之凸部 112 所構成主面 110，再者，接地層 103 之構成係在主面 110 上，以覆蓋平面 111 及凸部 112 的方式，藉由使 III 族氮化物半導體進行磊晶成長而形成之構成。

第 3 圖及第 4 圖所示例之基板 11A 係形成複數個凸部 112。接著，在基板 100 之主面 110 中，不形成凸部 112 之部分，成爲由 (0001)C 面所構成之平面 111。因此，如第 3 圖及第 4 圖所示例，基板 100 之主面 110 係由：由 C 面所構成平面 111，及複數個凸部 112 所構成。

凸部 112 係如圖示例，由在 C 面之非平行之表面 112c 所構成，在該表面 112c 並不呈現 C 面。該 112 係基部 112a

之平面形狀為大致圓形，成為朝向上部而緩緩地外形變小的形狀，且成為側面 112b 朝向外側而成為彎曲的木碗狀(半球狀)形狀。此外，凸部係詳如後述，在由藍寶石以外之氧化物或氮化物所構成的情形，成為圓柱形亦無妨。又，在成為凸部 112 之平面配置，係等間隔地配置成棋盤眼狀。

凸部 112 係在基部寬 d_1 為 0.05 至 1.5 μm 、高 h 為 0.05 至 1 μm 之範圍，且基部寬 d_1 之 1/4 以上，且鄰接之凸部 112 間之間隔 d_2 成為基部寬 d_1 之 0.3 至 5 倍。在此凸部 112 之基部寬 d_1 係指凸部 112 之底邊(基部 112a)中的最大幅之長度之意。又，鄰接之凸部 112 之間隔 d_2 係指最接近的凸部 112 之基部 112a 之緣間的距離。

鄰接之凸部 112 間之間隔 d_2 宜為成為基部寬 d_1 之 0.5 至 5 倍。若凸部 112 間之間隔 d_2 小於基部寬 d_1 之 0.3 倍時，在將構成 n 型半導體層 4(半導體層 20)之接地層 103 進行磊晶成長之際，則難以促進自由 C 面所構成平面 111 上之結晶成長，且難以使凸部 112 在接地層 103 完全地埋入，而有無法充分獲得接地層 103 之表面 103a 之平坦性之情形。因此，埋沒凸部 112，在接地層 103 上形成成為 LED 構造的半導體層之結晶的情形，該結晶當然形成有多個孔(pit)，而與形成的 III 族氮化物半導體發光元件之輸出或電特性等之惡化相關。又，在凸部 112 間之間隔 d_2 超過基部寬 d_1 之 5 倍時，在使用基板 100 而形成 III 族氮化物半導體發光元件的情形，在基板 100，與形成於基板 100 上之 III 族氮化物半導體層之界面上，光漫射之機會減少，而有因而無法充分提高光之取出效率之虞。

基部寬 d_1 宜為在 0.05 至 $1.5\mu\text{m}$ 。基部寬 d_1 小於 $0.05\mu\text{m}$ 時，在使用基板 100 而形成 III 族氮化物半導體發光元件的情形，會有無法充分獲得使光漫射之效果之虞。又，基部寬 d_1 超過 $1.5\mu\text{m}$ 時，則埋沒凸部 112 並使接地層 1033 進行磊晶成長則變得困難。又，即使可形成平坦性及結晶性良好的接地層，則接地層與發光層之間的翹曲變大，而招致內部量子效率之降低。又，基部寬 d_1 在上述範圍內若為更小的構成，則可獲得發光元件之發光輸出進一步提高的效果。又，基部寬 d_1 更宜為成為 0.05 至 $1\mu\text{m}$ 。

凸部 112 之高度 h 宜為 0.05 至 $1\mu\text{m}$ 。凸部 112 之高度 h 小於 $0.05\mu\text{m}$ 時，在使用基板 100 形成了 III 族氮化物半導體發光元件之情形，會有無法充分獲得使光漫射之效果之虞。又，凸部 112 之高 h 超過 $1\mu\text{m}$ 時，則埋沒凸部 112，使接地層 103 進行磊晶成長則有困難，會有無法充分獲得接地層 103 之表面平坦性之情形。

又，凸部 112 之高 h 宜為成為基部寬 d_1 之 $1/4$ 以上。凸部 112 之高 h 小於基部寬 d_1 之 $1/4$ 時，在使用基板 100 形成 III 族氮化物半導體發光元件之情形，則會有無法充分獲得使光漫射之效果，或提高光之取出效率之效果之虞。

此外，凸部 112 之形狀並非限定於第 3 圖及第 4 圖所示例，而只要是由在 C 面之非平行之表面所構成者，則任何形狀均可。例如基部之平面形狀為大致多角形，成為朝向上部而緩緩地外形變小的形狀，且亦可成為側面 111 朝向外側而彎曲之形狀。又，亦可成為側面朝向上部而緩緩地使外形變小的斜面所構成大致圓錐狀或大致多角錐狀。

又，亦可使側面之傾斜角度成爲 2 階段變化之形狀。又，凸部係詳如後述，在由藍寶石以外之氧化物或氮化物所構成之情形，則成爲圓柱形亦無妨。又，凸部 112 之平面配置並非限定於圖示例，而亦可爲等間隔，不是等間隔亦可。又，凸部 112 之平面配置，可爲四角形狀，亦可爲三角形狀，亦可爲無規。

又，藉由詳如後述之製造方法，來蝕刻基板 100，而形成設置於基板 100 上的凸部 112，但是並不限定於該等。例如，在基板上，藉由將成爲凸部之其它材料堆積於基板 100 之 C 面上，而亦可形成凸部。在基板上，在堆積成爲凸部的其它材料之方法方面，可使用例如濺鍍法、蒸鍍法、CVD 法等各方法。又，在成爲凸部之材料方面，宜爲使用氧化物或氮化物等，具有與基板之材料大致同等折射率之材料，在基板爲藍寶石基板之情形，可使用例如 SiO_2 、 Al_2O_3 、 SiN 、 ZnO 等。

如上述一例，藉由使基板 100 成爲上述具備由平面 111 及凸部 112 所構成之主面 110 的構成，而可使基板 100 與詳如後述之接地層 103 之界面經由緩衝層 102 成爲凹凸，故藉由光之漫射，而可減低對發光元件內部之光的束縛，可實現光取出效率優異的發光元件。

[III 族氮化物半導體發光元件之製造方法]

本發明 III 族氮化物半導體發光元件之製造方法包含：在基板 11 之主面 11a 上形成單結晶之接地層(III 族氮化物半導體層)3 的磊晶步驟；在接地層 3 上依順序積層 n 型半導體層 4、發光層 5 及 p 型半導體層 6 而形成半導體

層 20 的半導體層形成步驟；在 p 型半導體層 6 上形成透光性電極 7 的透光性電極形成步驟，透光性電極形成步驟包含：在 p 型半導體層 6 上之至少一部分形成絕緣層 15 後，在 p 型半導體層 6 上形成透光性電極 7 以覆蓋絕緣層 15，在透光性電極形成步驟之後，於透光性電極 7 之表面 7a 中在形成於 p 型半導體層 6 上之絕緣層 15 之上方位位置 A 形成正極鉚墊 8 的正極形成步驟，半導體層形成步驟則係形成 n 型半導體層 4 的方法，其係使 n 型半導體層 4 之薄片電阻較透光性電極 7 之薄片電阻更低之方法。

茲就本發明之製造方法所包含的各步驟加以詳細說明。

『緩衝層形成步驟』

在本發明製造方法中，宜為包含在磊晶步驟之前，於基板 11 之主面 11a 上形成緩衝層 2 的緩衝層形成步驟。又，在本發明中，由於亦可成為省略緩衝層的構成，故在該情形，亦可不進行緩衝層形成步驟。

「基板之前處理」

在本實施形態中，期望將基板 11 導入於濺鍍裝置之腔室內後，在形成緩衝層 2 之前，使用電漿處理所致逆濺鍍等之方法進行前處理。

「緩衝層之成膜」

在基板 11 進行前處理後，在基板 11 之主面 11a 上，藉由反應性濺鍍法而使成為 $Al_xGa_{1-x}N$ ($0 \leq X \leq 1$) 組成之緩衝層 2 成膜。在藉由反應性濺鍍法而形成具有單結晶構造之緩衝層 2 的情形，濺鍍裝置之相對於腔室內氮原料與情

性氣體之流量的氮流量之比宜為控制氮原料在 50 至 100% 之範圍，更宜為 75% 左右。又，在形成具有柱狀結晶(多結晶)構造的緩衝層 2 之情形，則使濺鍍裝置之相對於腔室內之氮原料與惰性氣體之流量的氮流量之比控制氮原料於 1 至 50% 之範圍為佳，更宜為 25% 左右。

又，緩衝層並不限於上述的反應性濺鍍法，例如，雖可使用 MOCVD 法來形成，不過由製程之簡略化等觀點觀之，宜為使用反應性濺鍍法而形成。

『磊晶步驟及半導體層形成步驟』

接著，在磊晶步驟中，在上述緩衝層形成步驟之後，如第 1 圖所示，在基板 11 之主面 11a 上所形成之緩衝層 2 之上，使單結晶之 III 族氮化物半導體進行磊晶成長，形成接地層(III 族氮化物半導體層)103 用以覆蓋主面 11a。

又，在本發明中，於磊晶步驟中在形成由 III 族氮化物半導體所構成之接地層 3 後，在半導體層形成步驟中，於接地層 3 上，形成由 n 型半導體層 4、發光層 5 及 p 型半導體層 6 之各層所構成之半導體層 20。

此外，在本實施形態中，在各自使用 III 族氮化物半導體使各層成膜之磊晶步驟及半導體層形成步驟中，關於兩步驟之共通構成，則有省略一部分說明之情況。

在本發明中，形成接地層 3、n 型半導體層 4、發光層 5 及 p 型半導體層 6 時之氮化鎵系化合物半導體(III 族氮化物半導體)之成長方法並無特別限定，可適用反應性濺鍍法、MOCVD(有機金屬化學氣相成長法)、HVPE(氫化物氣相成長法)、MBE(分子束磊晶法)等，周知使氮化物半導體成

長之所有方法可適用。在該等方法中，於 MOCVD 法，載體氣體係用氫 (H_2) 或氮 (N_2)、為 III 族原料之鎵源係用三甲鎵 (TMG) 或三乙鎵 (TEG)、鋁源係用三甲鋁 (TMA) 或三乙鋁 (TEA)、銦源係用三甲銦 (TMI) 或三乙銦 (TEI)、為 V 族原料之 N 源係用氨 (NH_3)、肼 (N_2H_4) 等。又，摻雜劑方面，在 n 型，作為矽原料係使用單矽烷 (SiH_4) 或二矽烷 (Si_2H_6)、作為鍺原料係使用鍺氣體 (GeH_4)、或四甲鍺 ($(CH_3)_4Ge$) 或四乙鍺 ($(C_2H_5)_4Ge$) 等之有機鍺化合物。在 MBE 法中，元素狀之鍺亦可作為摻雜源利用。在 p 型，於鎂原料方面，例如使用雙環戊二烯鎂 (Cp_2Mg) 或雙乙基環戊二烯鎂 ($EtCp_2Mg$)。

又，如上述之氮化鎵系化合物半導體，除了鋁、鎵及銦以外亦可含有其它 III 族元素，可因應需要含有鍺、矽、鎂、鈣、鋅、及鉍等之摻雜劑元素。再者，不限於有意添加的元素，亦含有仰賴成膜條件等而必然含有的雜質、以及含於原料、反應管材質的微量雜質之情形。

在本發明中，即使在上述各方法之中，就可得結晶性良好的膜之點而言宜為使用 MOCVD 法，在本實施形態中，在磊晶步驟及半導體層形成步驟中就使用 MOCVD 法之例加以說明。

「磊晶步驟(接地層之形成)」

在磊晶步驟中，如第 1 圖所示，在基板 11 上形成之緩衝層 2 之上，使用以往周知的 MOCVD 法形成接地層 3。

在本實施形態中，雖是說明使用 MOCVD 法而形成接地層 3 之方法，不過在積層接地層 3 之方法方面並無特別限定，只要是可產生轉位之環化 (dislocation loop) 的結晶

成長方法，則可毫無限制的使用。尤其是 MOCVD 法或 MBE 法、VPE 法等由於可產生遷移，故就可形成結晶性良好的膜之觀點觀之為恰當。其中以 MOCVD 法，就可特別獲得結晶性良好的膜之觀點觀之，可更恰當使用。

在使接地層 3 成膜時之基板 11 之溫度，亦即接地層 3 之成長溫度宜為 800°C 以上。此係藉由將使接地層 3 成膜時基板 11 之溫度提高，而可使原子之遷移易於產生，因而轉位之環化容易地進行，更佳為 900°C 以上，最佳為 1000°C 以上。又使接地層 3 成膜時基板 11 之溫度，由於有必要較結晶之分解溫度更低溫，故較佳為小於 1200°C 。只要使接地層 3 成膜時基板 11 之溫度在上述範圍內，則可得結晶性良好的接地層 3。

此外，在接地層 3，可因應需要，摻雜雜質而成膜，不過成為無摻雜者，就可提高結晶性之點較佳。

又，亦可使用反應性濺鍍法將由 III 族氮化物半導體所構成接地層予以成膜。在使用濺鍍法之情形，與 MOCVD 法或 MBE 法等比較，可使裝置成為簡便的構成。

「半導體層形成步驟」

接著，在半導體層形成步驟中，在上述磊晶步驟之後，如第 1 圖所示，在接地層 3 上使用以往周知的 MOCVD 法來積層由 n 型半導體層 4、發光層 5 及 p 型半導體層 6 之各層所構成之半導體層 20。

(n 型半導體層之形成)

在上述磊晶步驟所形成之接地層 3 之上，使用以往周知之 MOCVD 法，藉由依順序積層 n 型接觸層 4a 及 n 型包

覆層 4b，而形成 n 型半導體層 4。在形成 n 型接觸層 4a 及 n 型包覆層 4b 的成膜裝置方面，係適宜變更各種條件而使用用於上述接地層 3 或後述發光層 5 之成膜的 MOCVD 裝置。又，亦可以反應性濺鍍法形成 n 型接觸層 4a 及 n 型包覆層 4b。

在本發明中，於半導體層形成步驟中，n 型半導體層 4 之薄片電阻 R_{s2} 係形成 n 型半導體層 4，以較在其後之透光性電極形成步驟中所形成之透光性電極 7 之薄片電阻 R_{s1} 更低。又，在半導體層形成步驟中，將 n 型半導體層 4 形成為例如使該薄片電阻 R_{s2} 成為 $15\Omega/\square$ 以下。

如此一來，在控制 n 型半導體層 4 之薄片電阻 R_{s2} 之方法方面，係如上述，可適宜採用膜厚之適性化所致方法，或控制矽等之 n 型雜質之摻雜量的方法。本發明中因係使 n 型半導體層 4 形成為可使薄片電阻 R_{s2} 減低，故如上述，將 Si 等 n 型雜質之摻雜量相較於以往之發光元件中的摻雜量，宜為 1.5 倍左右。藉由使 n 型雜質之摻雜量增量，而使薄片電阻 R_{s2} 控制於例如為 $15\Omega/\square$ 以下，並且形成 n 型半導體層 4。

(發光層之形成)

接著，在 n 型包覆層 4b(n 型半導體層 4)上，藉由以往周知之 MOCVD 法而形成發光層 5。在本實施形態形成之發光層 5 係如第 4 圖所例示，具有以 GaN 障壁層為始，終至 GaN 障壁層之積層構造，由 GaN 所構成 7 層之障壁層 5a，與由無摻雜之 $Ga_{0.8}In_{0.2}N$ 所構成之 6 層之井層 5b 交替地積層而形成。又，在本實施形態之製造方法中，係使用與

上述 n 型半導體層 4 之成膜所用的成膜裝置 (MOCVD 裝置) 相同之物而使發光層 5 成膜。

(p 型半導體層之形成)

接著，在發光層 5 上，亦即在成爲發光層 5 最上層的障壁層 5a 之上，使用以往周知之 MOCVD 法來形成由 p 型包覆層 6a 及 p 型接觸層 6b 所構成之 p 型半導體層 6。在 p 型半導體層 6 之形成，係適宜變更各種條件而使用與 n 型半導體層 4 及發光層 5 之形成所用的 MOCVD 裝置相同的裝置。又，亦可使用反應性濺鍍法，形成構成 p 型半導體層 6 的 p 型包覆層 6a 及 p 型接觸層 6b。

在本實施形態中，首先將由摻雜了鎂的 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 所構成 p 型包覆層 6a 形成於發光層 5 (最上層之障壁層 5a) 上，進一步在其上形成由摻雜了鎂的 $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ 所構成 p 型接觸層 6b。此時，在 p 型包覆層 6a 及 p 型接觸層 6b 之積層可使用相同的 MOCVD 裝置。此外，如上述，在 p 型雜質方面，不僅鎂，例如鋅 (Zn) 等亦可同樣地使用。

『透光性電極形成步驟』

接著，在透光性電極形成步驟中，係如第 1 圖所示，在 p 型半導體層 6 上之至少一部分形成絕緣層 15 後，以覆蓋絕緣層 15 於 p 型半導體層 6 上的方式形成透光性電極 7。

「絕緣層之形成」

首先，在 p 型半導體層 6 上之至少一部分，在第 1 圖及第 2 圖所示例中在大致中央附近，形成由絕緣材料所構成絕緣層 15。

在使用於絕緣層 15 之形成的材料方面，並無特別限

定，可毫無限制的使用以往周知之絕緣性氧化膜等，例如可使用二氧化矽 (SiO_2)。

又，成爲絕緣層 15 之方法方面，例如可毫無限制的使用濺鍍法等之以往周知之方法。

「透光性電極之形成」

接著，在藉由上述方法所形成之 p 型半導體層 6 上，藉由以覆蓋絕緣層 15，而形成透光性電極 7 的方式積層 IZO。

在透光性電極 7 之形成方法方面，並無特別限定，可以該發明所屬技術領域所周知的慣用手段來設置。又該構造，包含以往周知之構造之任意構造之物亦可毫無限制的使用。

除了 IZO 之外，尚可使用 ITO、ITO、IGO、ICO、AZO、GZO 或導電性二氧化鈦 (例如摻雜了鈮的 TiO_2) 等之材料而形成透光性電極 7。又，在形成透光性電極 7 後，亦可實施目的在於合金化或透明化的熱退火。

在本實施形態之透光性電極形成步驟中，更佳係在透光性電極 7 之表面 7a 形成凹凸。藉此，不僅提高來自透光性電極 7 之光取出效率，同時藉由適宜調整凹凸之形狀或尺寸，則可控制透光性電極 7 之薄片電阻 R_{s1} 。

在本發明之製造方法中，在上述半導體層形成步驟中，可形成使 n 型半導體層 4 之薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 R_{s1} 。又，在透光性電極形成步驟中，則有必要控制透光性電極 7 以使其薄片電阻 R_{s1} 成爲例如 $30\Omega/\square$ 以下，並且形成透光性電極 7 以使 n 型半導體層 4

之薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 R_{s1} 。因此，藉由將透光性電極 7 之膜厚形成為例如 100nm 以上、600nm 以下，而可控制透光性電極 7 之薄片電阻 R_{s1} 成爲 $30\Omega/\square$ 以下。

在控制透光性電極 7 之薄片電阻 R_{s1} 的方法方面，除了將上述般之膜厚予以適性化之方法以外，尚可實施退火處理，以使電阻值減低之方法。如此一來，在透光性電極 7 實施退火處理之情形，在氮氛圍下，宜爲在成爲 500°C 以上、 900°C 以下溫度範圍之條件下進行。藉此，透光性電極 7 之結晶組織成爲六方晶，而不僅可有效地減低薄片電阻 R_{s1} ，亦可控制於所期望之電阻值。在此，退火溫度超過 900°C 時，由 IZO 所構成透光性電極之結晶組織成爲立方晶，而要適性地控制薄片電阻 R_{s1} 則有困難。

藉由採用上述各方法，而使透光性電極 7 之薄片電阻 R_{s1} ，例如爲 $30\Omega/\square$ 以下，同時使透光性電極 7 與 n 型半導體層 4 之各薄片電阻 R_{s1} 、 R_{s2} 之關係控制於次式 ($R_{s1} > R_{s2}$) 所示之關係則極爲容易。

『 銲墊電極之形成 』

接著，在本實施形態之製造方法包含正極形成步驟，其係在透光性電極形成步驟之後，在透光性電極 7 之表面 7a 中，在對應於 p 型半導體層 6 上形成之絕緣層 15 的位置 A 形成正極銲墊 8。又，在本實施形態中，藉由將半導體層 20 之預定之位置予以蝕刻除去，而使 n 型半導體層 4 曝露並形成曝露區域，在該曝露區域形成負極銲墊 9。

「 正極形成步驟 」

首先在透光性電極 7 之表面 7a，在對應於 p 型半導體層 6 上形成之絕緣層 15 的位置 A，形成正極銲墊 8。該正極銲墊 8，例如自透光性電極 7 之表面側依照順序，藉由以以往周知之方法積層鈦、鋁、金之各材料而形成。

「負極銲墊之形成」

在形成負極銲墊 9 時，首先藉由將基板 11 上形成之 p 型半導體層 6、發光層 5 及 n 型半導體層 4 之一部分以乾蝕刻等之方法除去，而使 n 型接觸層 4a 之一部分曝露。接著，在該曝露區域上，例如，藉由自曝露區域之表面側依照順序以以往周知的方法積層鎳、鋁、鈦、及金之各材料，而可形成其詳細圖示省略的四層構造之負極銲墊 9。

此外，在本發明中，以上述順序及條件製造發光元件 1 時，係如上述，如第 2 圖所示例，成為電極隔離方向尺寸 L 較晶片寬尺寸 W 更長之大致長方形而形成平面視圖形狀。藉此，則可製造發光效率更優異的發光元件 1。

如以上說明，根據本發明 III 族氮化物半導體發光元件之製造方法，包含：在基板 11 之主面 11a 上形成單結晶之接地層 (III 族氮化物半導體層) 3 之磊晶步驟；在接地層 3 上依順序積層 n 型半導體層 4、發光層 5 及 p 型半導體層 6 而形成半導體層 20 的半導體層形成步驟；在 p 型半導體層 6 上形成透光性電極 7 的透光性電極形成步驟，透光性電極形成步驟係在 p 型半導體層 6 上之至少一部分形成絕緣層 15 後，形成透光性電極 7 以在 p 型半導體層 6 上覆蓋絕緣層 15，在透光性電極形成步驟之後，在透光性電極 7 之表面 7a 中，在 p 型半導體層 6 上形成之絕緣層 15 上方之

位置 A，形成正極銲墊 8 的正極形成步驟，半導體層形成步驟係形成 n 型半導體層 4 以使 n 型半導體層 4 之薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 R_{s1} 之方法，故如上述可製造一種發光元件 1，其，具備發光效率及光取出效率優異之高的外部量子效率，並且具備優異電特性。

[燈]

本發明之燈係使用本發明之 III 族氮化物半導體發光元件而成之物。

本發明之燈方面，有例如將本發明之 III 族氮化物半導體發光元件與螢光體組合而成之物。組合 III 族氮化物半導體發光元件與螢光體之燈，可以藉由熟悉該項技藝人士為周知之手段而成為對熟悉該項技藝人士周知之構成。又，以往，藉由組合 III 族氮化物半導體發光元件與螢光體，而改變發光色之技術為周知，在本發明之燈亦可毫無限制的採用此種技術。

第 6 圖係表示使用本發明 III 族氮化物半導體發光元件而構成之燈的一例之模式概略圖。第 5 圖所示燈 80 為砲彈型之物，可使用於第 1 圖及第 2 圖所示發光元件 1。如第 6 圖所示，發光元件 1 之正極銲墊 8 係以線 83 接著於 2 個框架 81、82 內之一方(在第 6 圖係框架 81)，藉由使發光元件 1 之負極銲墊 9 以線 84 接合於另一方之框架 82，而可組裝發光元件 1。又，發光元件 1 之周邊，係以由透明樹脂所構成之模具 85 而被封閉。

本發明之燈係使用本發明之發光元件 1 而製成，具備優異的發光特性。

此外，本發明之燈可使用於一般用途之砲彈型、攜帶之背光用途的側視(side view)型、顯示器所使用之俯視(top view)型等任何用途。

[實施例]

接著，關於本發明之 III 族氮化物半導體發光元件及其製造方法、以及燈，雖是以實施例及比較例表示作更詳細說明，然而本發明並非僅限定於該等實施例。

[實施例 1]

在本實施例中係藉由以下說明之順序，而製作發光元件之樣本(參照第 1 圖至第 4 圖、第 7 圖等)

首先，準備基板 11，其具有由藍寶石基板之(0001)C 面所構成之主面 11a。在此，在本實施例中基板 11 係使用在主面 11a 上形成有圖示省略之複數個凸部之物(參照第 3、4 圖中在主面 110 上形成之凸部 112)。又，在本實施例中，係使用在主面 11a 形成之凸部的基部寬 d_1 為 $1.3\mu\text{m}$ 、高 h 為 $0.7\mu\text{m}$ 、間隔 d_2 為 $0.7\mu\text{m}$ 之基板。

接著，在基板 11 之主面 11a 上，形成厚度 50nm 緩衝層 2，該緩衝層 2 係使用 RF 濺鍍法由具有單結晶構造的 AlN 所構成。此時，在濺鍍成膜裝置方面，係使用具備高頻式電源，具有在靶內可使磁體之位置移動的機構。

在如此所得之緩衝層 2 上，使用以下所示減壓 MOCVD 法而形成由 III 族氮化物半導體所構成之接地層 3(磊晶步驟)。

首先，自濺鍍成膜裝置取出，將形成有緩衝層 2 的基板 11 導入於用以以 MOCVD 法所致 III 族氮化物半導體層

之成長的反應爐內。接著，一邊持續氮氣之流通，一邊在氫氛圍中，使基板 11 之溫度升溫至 1120°C ，開始供給於三甲鎵(TMGa)之氣相成長反應爐內，在緩衝層 2 上使磊晶成長，至無摻雜之 GaN 成爲 $3\mu\text{m}$ 之膜厚爲止。

接續接地層 3 之形成，藉由相同 MOCVD 裝置，而形成由 GaN 所構成 n 型接觸層 4a 之初期層(半導體層形成步驟)。此時，在 n 型接觸層 4a 摻雜矽。除了矽之摻雜劑原料係以 SiH_4 進行流通以外，其他則藉由與接地層相同條件而進行結晶成長。

接著，在以上述順序製作的 n 型接觸層 4a 上，使用相同 MOCVD 裝置，並積層 n 型包覆層 4b。

又，在 n 型半導體層 4 之形成時，藉由適宜調整矽摻雜量，而適宜調整使該薄片電阻在下述表 1 所示範圍。

接著，在以上述順序製作的 n 型包覆層 4b 上，使用相同 MOCVD 裝置並積層發光層 5。

在本實施例形成的發光層 5，具有由：由 GaN 所構成障壁層 5a，與由 $\text{Ga}_{0.85}\text{In}_{0.15}\text{N}$ 所構成井層 5b 所構成的多重量子井構造。在該發光層 5 之形成時，在由矽摻雜之 GaInN 與 GaN 之超晶格構造所構成 n 型包覆層 4b 上，首先，形成障壁層 5a，在該障壁層 5a 上，形成由 $\text{Ga}_{0.85}\text{In}_{0.15}\text{N}$ 所構成井層 5b。在重複此種積層順序 6 次後，在積層至第六層的井層 5b 上，形成第七層的障壁層 5a，在具有多重量子井構造的發光層 5 之兩側成爲配置障壁層 5a 的構造。

使用以上之順序，形成多重量子井構造之發光層 5。

接續上述各步驟，使用相同 MOCVD 裝置，使 p 型包

覆層 6a 成膜，該 p 型包覆層 6a 具有由摻雜了四層非摻雜之 $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 與三層鎂的 GaN 所構成之超晶格構造。接著，進一步在其上，使由膜厚為 200nm 之鎂摻雜 GaN 所構成 p 型接觸層 6b 成膜，成為 p 型半導體層 6。

如此一來，在接地層 3 上，依照該順序積層 n 型半導體層 4、發光層 5 及 p 型半導體層 p 之各層，並形成半導體層 20。

接著，使用以上述順序所得之晶圓，以以下所示順序，製作為半導體發光元件之一種的發光二極體(LED)(參照第 1 圖及第 2 圖)。

首先，在 p 型半導體層 6 上之一處，使用周知之濺鍍法，形成由 SiO_2 所構成之絕緣層 15。此時，將絕緣層 15 以 200nm 之膜厚形成，同時成為直徑 $100\mu\text{m}$ 之圓形狀。

接著，使用周知之光微影法技術，藉由在 p 型半導體層 6 上將由 IZO 材料所構成層予以成膜，以使絕緣層 15 覆蓋，而形成透光性電極 7(透光性電極形成步驟)。此時，藉由使膜厚成為 250nm，同時在氮氛圍下實施退火，而以下述表 1 所示數值適宜調整透光性電極 7 之薄片電阻。

接著，藉由周知之光微影法技術，在透光性電極 7 之表面 7a，於對應於該下層絕緣層 15 的位置，依順序積層鈦、鋁及金，而形成 3 層構造之正極鉚墊 8(正極形成步驟)。此時，使正極鉚墊 8 形成作為直徑 $90\mu\text{m}$ 之圓形狀。

接著，藉由在半導體層 20 及透光性正極 7 之一部分，實施乾蝕刻並除去，而在設置曝露了 n 型接觸層 4a 的曝露區域後，在其上依順序積層鎳、鋁、鈦及金之各層，而可

形成第 1 圖及第 2 圖所示之負極鐳墊 9。又，此時，係使晶圓之平面視圖中的正極鐳墊 8 與負極鐳墊 9 之中心之間的距離成爲 $440\mu\text{m}$ 。

接著，將各電極所形成晶圓之基板 11 內面側予以研磨 (grinding) 及拋光 (polishing)，成爲鏡面狀之面後，將該晶圓切斷成 $240\mu\text{m}$ (晶片寬尺寸 W) \times $600\mu\text{m}$ (電極隔離方向尺寸 L) 角之長方形晶片成爲 LED (發光二極體) 之晶片 (發光元件 1)。

○ 接著，將該晶片載置於引導框架 81 上以使正極鐳墊 8 及負極鐳墊 9 在上方，藉由以金線連結 (bonding) 於引導框架，而製作燈 80 (參照第 6 圖)。

接著，在以上述方法製作的燈之 p 側 (正極鐳墊 8) 及 n 側 (負極鐳墊 9) 之電極間，測定流經 20mA 之順方向電流時之發光輸出 $P_o(\text{mW})$ ，同時測定此時驅動電壓 (V_f)，結果如下述表 1 所示。

[實施例 2、3、比較例 1、2]

○ 在實施例 2、3 以及比較例 1、2 中，絕緣層之有無、透光性電極之膜厚及晶圓平面視圖之正極鐳墊與負極鐳墊之中心間距離作成下述表 1 所示條件，又，各薄片電阻之關係經適宜調整成爲下述表 1 所示關係，除了此點以外，其它則與上述實施例 1 相同方法，製作成爲 $240\mu\text{m} \times 600\mu\text{m}$ 角之長方形的 III 族氮化物半導體發光元件之晶片。接著，與上述相同，使用該晶片來製作燈。

接著，以與上述相同方法，在燈之 p 側 (正極鐳墊) 及 n 側 (負極鐳墊) 之電極間，測定流經 20mA 之順方向電流時之

發光輸出 P_o (mW) 以及驅動電壓 (Vf)。

在上述實施例 1 至 3 及比較例 1、2 中的薄片電阻及透光性電極之膜厚、發光輸出 (P_o) 以及驅動電壓 (Vf) 之測定結果如下述表 1 所示。

【表 1】

號數	薄片電阻(Ω/\square)		透光性電極 膜厚 (nm)	正極-負極 銲墊之距離 (μm)	絕緣層 有無	發光輸出 (P_o)(mW : IF=20Ma)時	驅動電壓 (Vf)(mV)
	n 型半導體 層 : Rs2	透光性電 極 Rs1					
實施例 1	10	13	250	340	○	20.8	3.15
實施例 2	14	25	150	340	○	19.6	3.27
實施例 3	20	25	150	340	○	20	3.31
比較例 1	14	13	250	340	×(無)	18.6	3.25
比較例 2	14	13	250	340	○	18.9	3.23

[實施例 4 至 6]

在實施例 4 至 6 中，透光性電極之膜厚及各薄片電阻之關係係下述表 2 所示條件，又，晶圓平面視圖中的電極隔離方向尺寸 (L: 晶片長度尺寸) 及與此正交方向之晶片寬尺寸 (W) 予以適宜調整成為下述表 2 所示關係，除了此點以外，其它則與上述實施例 1 相同方法，製作 III 族氮化物半導體發光元件之晶片。接著，與上述相同，使用該晶片來製作燈。

接著，以與上述相同方法，測定在燈之 p 側 (正極銲墊) 及 n 側 (負極銲墊) 之電極間流經 30mA、可因應需要流經 100mA 之順方向電流 IF 時之發光輸出 P_o (mW)。

上述實施例 4 至 6 中的發光元件之規格，以及發光輸出 (P_o) 之測定結果如下述表 2 所示。

【表 2】

號數	薄片電阻(Ω/\square)		透光性電極膜厚 (nm)	平面視圖中各部分的尺寸						順方向電流 (IF)=100mA 時	
	n 型半導 體層(Rs2)	透光性電 極(Rs1)		電極隔離方向尺寸 (晶片長尺寸 L) (μm)	晶片寬尺寸 W (μm)	L/W 橫縱尺寸比	面積 (W×L : μm^2)	電極中心間距離 (μm)	順方向電流(IF)=30mA 時		
			發光輸出 (Po)(mW)						驅動電壓 (Vf)(mV)	發光輸出 (Po)(mW)	發光輸出 (Po)(mW)
實施例 4	10	13	250	550	280	2.0	154000	340	31.5	3.05	80.2
實施例 5	10	13	250	550	260	2.1	143000	390	30.8	3.15	79.5
實施例 6	10	13	250	400	240	1.7	96000	220	28.1	3.20	75.0

[評價結果]

如表 1 所示可知，具備本發明發光元件之構成的實施例 1 之樣本，順方向電流 (I_F) 20mA 中的發光輸出 (P_o) 成爲 20.8mW，可獲得高發光輸出，同時，此時之驅動電壓 (V_f) 亦減低至 3.15mV 之非常低的值，具備優異電特性。又，可確認在實施例 2、3 之各樣本中，該等係調整 n 型半導體層 4 之薄片電阻 R_{s2} 低於透光性電極 7 之薄片電阻 R_{s1} ，全部發光輸出均具備 19.6mW 以上的高發光輸出。

又，可確認在 n 型半導體層之薄片電阻低於透光性電極之薄片電阻的實施例 1 至 3 中，相較於下述比較例 1、2 之發光元件，可減低在 n 側之負極銲墊附近之發光，發光強度高的部分之面積變大。

相對於此，n 型半導體層之薄片電阻較透光性電極之薄片電阻更高，在不滿足本發明所規定之關係的比較例 1、2 之各樣本，發光輸出爲 18.6 至 18.9mW，相較於上述各實施例之樣本則成爲低輸出。尤其是在無設置絕緣層的比較例 1 之樣本，發光輸出成爲 18.6mW 的最低輸出。

比較例 1、2 之樣本，n 型半導體層之薄片電阻高於透光性電極之薄片電阻，又，在比較例 1 中係製作成爲不設置絕緣層的構成。因此，考量比較例 1、2 之樣本，主要是對應於爲 n 側之負極銲墊的位置之半導體層進行發光，故使發光強度高的部分之面積變小，而降低光取出率。

又，表 2 所示實施例 4 至 6 之結果，係適宜變化在晶圓平面視圖之電極隔離方向尺寸 (L) 及晶片寬尺寸 (W)、以及正極銲墊與負極銲墊之電極中心之間的距離之例。

例如，實施例 4 係使晶片尺寸為 $L=550\mu\text{m}$ 、 $W=280\mu\text{m}$ 、橫縱比 = 2.0 之例，不過使順方向電流 (I_F) 為 30mA 時之發光輸出則成爲 31.5mW 的高輸出。

又，從將 n 型半導體層之薄片電阻 R_{s2} 、透光性電極之薄片電阻 R_{s1} 成爲與實施例 4 相同之觀點言之，可知在改變平面視圖尺寸的實施例 5、6 中，發光輸出變化成 31.8mW、28.1mW。

如此一來，由表 2 所示實施例 4 至 6 之結果顯示，尤其是在使晶片尺寸 ($W \times L$) 爲 $280 \times 550\mu\text{m}$ (橫縱比 = 2.0) 時，相較於其他晶片形狀，在順方向電流 (I_F) 爲 30mA 至 100mA 之範圍之情形中，顯示高發光輸出與低的驅動電壓。

亦即，在本發明中，可知藉由使 n 型半導體層之薄片電阻低於透光性電極之薄片電阻，則可獲得上述效果，更佳爲藉由使晶片寬尺寸 W : 晶片長度尺寸 L 爲 1:1 ($L/W=1$) 至 1:2.7 ($L/W=2.7$) 之範圍之比，並構成爲正方形狀晶片及長尺形狀晶片，則在順方向電流 I_F 爲 30 至 100mA 之條件中，可特別有效地提高發光效率。

由上述實施例結果可知，在本發明之 III 族氮化物半導體發光元件可抑制電極正下方的電流集中，發光效率優異，並且可抑制電極所致光之吸收或多重反射所致損失，具有光取出效率優異，高發光強度及電特性。

【圖式簡單說明】

第 1 圖係本發明之 III 族氮化物半導體發光元件之一例的模式說明圖，係表示在基板之主面上形成由緩衝層與 III 族氮化物半導體所構成之接地層，在其上形成半導體層的

同時，在該半導體層上形成絕緣層及透光性電極之積層構造之剖面圖。

第 2 圖係本發明之 III 族氮化物半導體發光元件之一例的模式說明圖，其係第 1 圖所示 III 族氮化物半導體發光元件之平面圖。

第 3 圖係本發明之 III 族氮化物半導體發光元件之其它例的模式說明圖，係表示在基板之主面上，由緩衝層，與由單結晶之 III 族氮化物半導體所構成接地層所形成之積層構造之剖面圖。

第 4 圖係本發明之 III 族氮化物半導體發光元件之其它例的模式說明圖，係表示第 3 圖之重要部位的斜視圖。

第 5 圖係本發明之 III 族氮化物半導體發光元件之一例的模式說明圖，表示順方向電流 (I) 與發光輸出 (Po) 之關係的圖表。

第 6 圖係使用本發明 III 族氮化物半導體發光元件而構成的燈之一例的模式說明概略圖。

【主要元件符號說明】

1	III 族氮化物半導體發光元件 (發光元件)
2	緩衝層
3	接地層
4	n 型半導體層
4 a	n 型接觸層
4 b	n 型包覆層
5	發光層
5 a	障壁層

5 b	井層
6	p 型半導體層
6 a	p 型包覆層
6 b	p 型接觸層
7	透光性電極
7 a	表面(透光性電極)
8	正極鉚墊
9	負極鉚墊
11、100	基板
11 a、110	主面
15	絕緣層
20	半導體層
80	燈
A	位置(在透光性電極之表面，對應於絕緣層之位置)
R s 1	薄片電阻(透光性電極)
R s 2	薄片電阻(n 型半導體層)
102	緩衝層
103	接地層
103 a	表面
111	平面
112	凸部
112 a	基部
112 b	側面
112 c	表面
d ₁	基部寬

201044637

d_2 鄰接之凸部 112 間之間隔
 h 凸部之高度



(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99106778

※申請日：99.3.5

※IPC 分類：H01L 33/36

201001

一、發明名稱：(中文/英文)

III 族氮化物半導體發光元件及其製造方法、與燈

GROUP III NITRIDE COMPOUND SEMICONDUCTOR LIGHT EMITTING
DEVICE AND PRODUCTION METHOD THEREOF, AND LAMP

二、中文發明摘要：

提供一種 III 族氮化物半導體發光元件，其具有可抑制在電極正下方於透光性電極及半導體層之電流集中而發光效率優異的同時，可抑制電極所致光之吸收或多重反射所致損失而光取出效率優異、高外部量子效率及電特性。

本發明之構成爲，在基板(11)上形成之單結晶之接地層(3)上，形成有依順序積層 n 型半導體層(4)、發光層(5)及 p 型半導體層(6)之半導體層(20)，在 p 型半導體層(6)上形成透光性電極(7)，在 p 型半導體層(6)上之至少一部分具備絕緣層(15)，同時，透光性電極(7)覆蓋絕緣層(15)而形成，且在透光性電極(7)之表面(7a)，在對應於 p 型半導體層(6)上所具備之絕緣層(15)的位置 A，設置有正極鉚墊(8)，n 型半導體層(4)之薄片電阻低於透光性電極(7)之薄片電阻。

三、英文發明摘要：

A group III nitride compound semiconductor light emitting device, having: an excellent luminous efficacy by depressing current concentration in a translucency electrode and a semiconductor layer right under an electrode; a high light extraction efficiency by depressing loss due to light absorption or multiple reflection by an electrode; a high external quantum efficiency and excellent electric characteristics is provided. The group III nitride compound semiconductor light emitting device includes a single crystal underlayer (3) formed on a substrate (11); a semiconductor layer (20) formed by sequentially laminating an n-type semiconductor layer (4), a light emitting layer (5) and p-type semiconductor layer (6); a translucency electrode (7) formed on the p-type semiconductor layer (6); an insulating layer (15) which is formed on at least one part of the p-type semiconductor layer (6) and covered with the translucency electrode (7); and a positive electrode bonding pad (8) formed on the surface (7a) of the translucency electrode (7) at the position corresponding to the insulating layer (15), wherein the sheet resistance of the n-type semiconductor layer (4) is lower than that of the translucency electrode (7).

七、申請專利範圍：

1. 一種 III 族氮化物半導體發光元件，其係在基板上所形成單結晶之 III 族氮化物半導體層上，形成有依順序積層 n 型半導體層、發光層及 p 型半導體層的半導體層，在該 p 型半導體層上形成透光性電極所構成的 III 族氮化物半導體發光元件，其特徵為：

在該 p 型半導體層上之至少一部分具備絕緣層，同時該透光性電極係覆蓋該絕緣層而形成，

在該透光性電極表面，於該 p 型半導體層上所具備之該絕緣層上方設置正極鉍墊，

該 n 型半導體層之薄片電阻低於該透光性電極之薄片電阻。

2. 如申請專利範圍第 1 項之 III 族氮化物半導體發光元件，其中該 n 型半導體層之薄片電阻為 $15\Omega/\square$ 以下，該透光性電極之薄片電阻為 $30\Omega/\square$ 以下。

3. 如申請專利範圍第 1 項之 III 族氮化物半導體發光元件，其中該透光性電極表面之至少一部分成為凹凸形狀。

4. 如申請專利範圍第 1 項之 III 族氮化物半導體發光元件，其中該透光性電極係使用選自由氧化銦錫 (ITO)、氧化銦鋅 (IZO)、氧化銦鎵 (IGO)、氧化銦銻 (ICO) 及導電性二氧化鈦 (TiO_2) 所構成群組之至少 1 種。

5. 如申請專利範圍第 1 至 4 中任一項之 III 族氮化物半導體發光元件，其中該絕緣層係由二氧化矽 (SiO_2) 所構成。

6. 一種 III 族氮化物半導體發光元件之製造方法，其包含：

在基板上形成單結晶之 III 族氮化物半導體層的磊晶步驟；在該 III 族氮化物半導體層上依順序積層 n 型半導體層、發光層及 p 型半導體層而形成半導體層之半導體層形成步驟；在該 p 型半導體層上形成透光性電極的透光性電極形成步驟，該方法包含：

該透光性電極形成步驟，係在該 p 型半導體層上之至少一部分形成絕緣層後，以在該 p 型半導體層上覆蓋該絕緣層的方式形成該透光性電極，

在該透光性電極形成步驟之後，於該透光性電極表面，在該 p 型半導體層上所形成之該絕緣層之上方，形成正極鉚墊之正極形成步驟，

該半導體層形成步驟，係以使該 n 型半導體層之薄片電阻低於該透光性電極之薄片電阻的方式形成該 n 型半導體層。

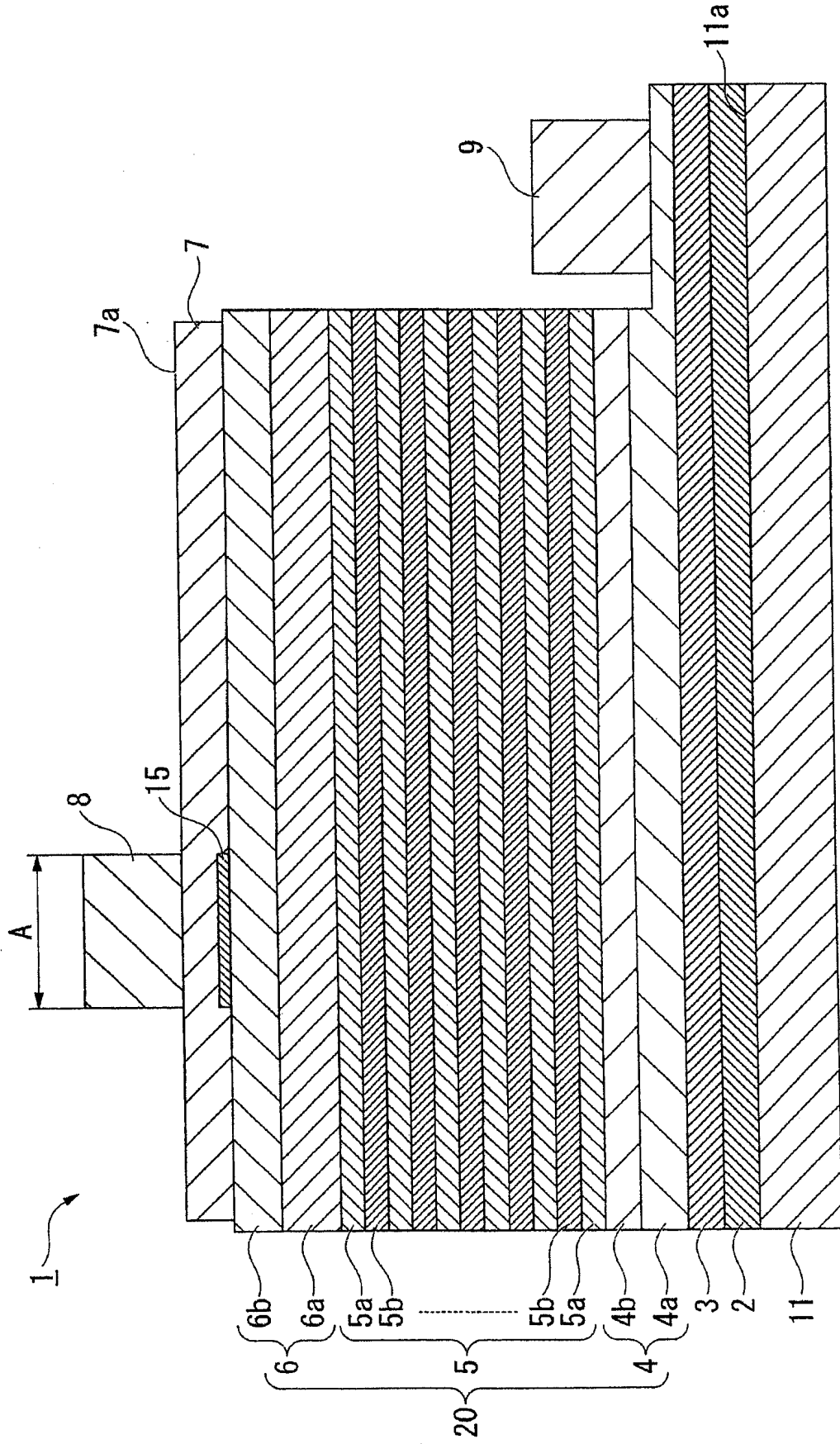
7. 如申請專利範圍第 6 項之 III 族氮化物半導體發光元件之製造方法，其中該半導體層形成步驟，係使該 n 型半導體層成爲 $15\Omega/\square$ 以下之薄片電阻的方式形成，該透光性電極形成步驟係使該透光性電極成爲 $30\Omega/\square$ 以下之薄片電阻的方式形成。
8. 如申請專利範圍第 6 項之 III 族氮化物半導體發光元件之製造方法，其中該透光性電極形成步驟係在該透光性電極表面之至少一部分形成凹凸形狀。
9. 如申請專利範圍第 6 項之 III 族氮化物半導體發光元件之製造方法，其中該透光性電極形成步驟，係作為形成該透光性電極之材料係使用氧化銦錫 (ITO)、氧化銦鋅

(IZO)、氧化銦鎵(IGO)、氧化銦銻(ICO)及導電性二氧化鈦(TiO_2)所構成群組至少 1 種。

10. 如申請專利範圍第 6 項之 III 族氮化物半導體發光元件之製造方法，其中該透光性電極形成步驟中，作為形成該絕緣層之材料係使用二氧化矽(SiO_2)。

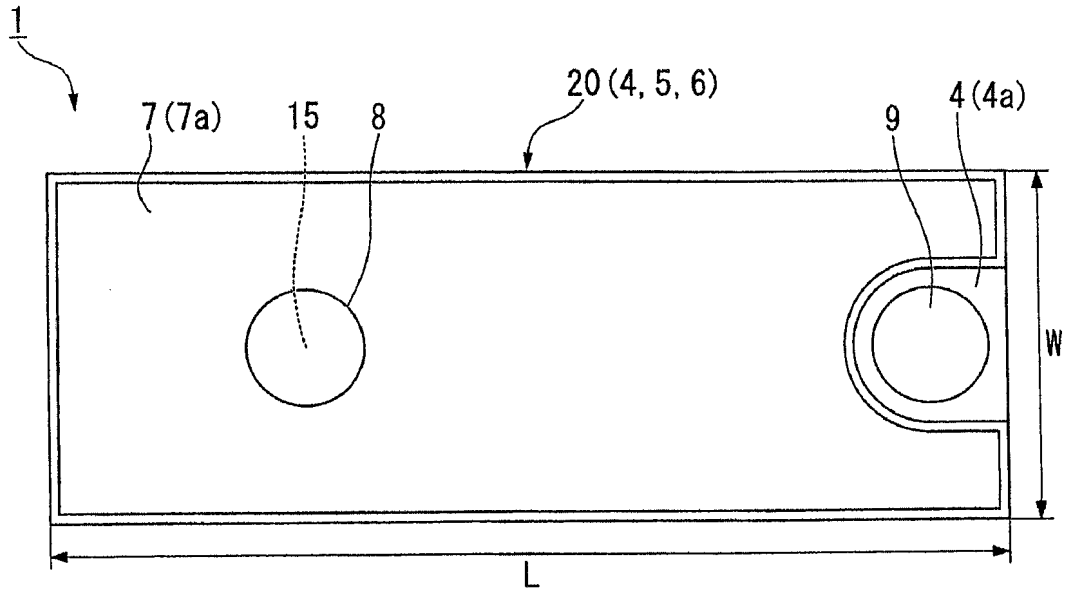
11. 一種燈，其係使用如申請專利範圍第 1 至 5 項中任一項之 III 族氮化物半導體發光元件而成。

八、圖式：

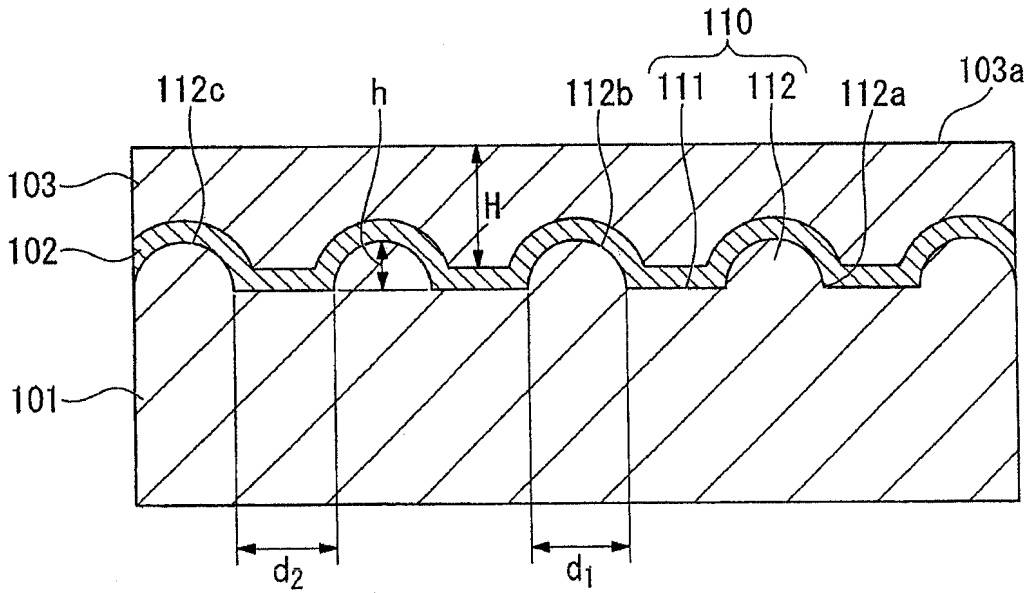


第 1 圖

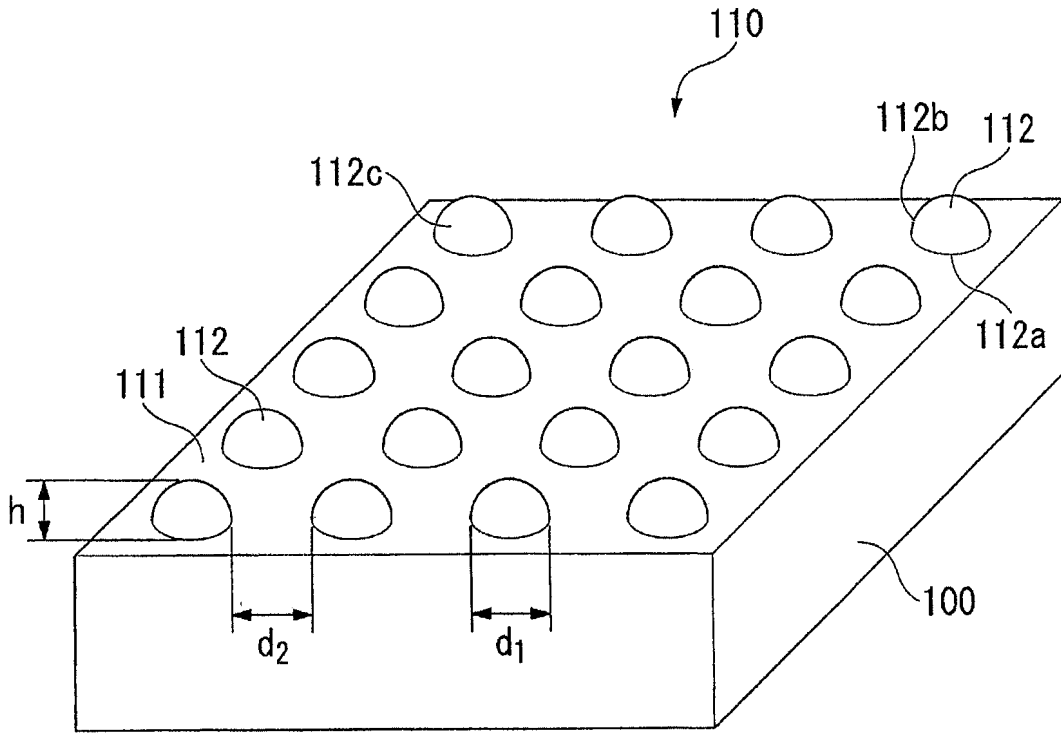
第 2 圖



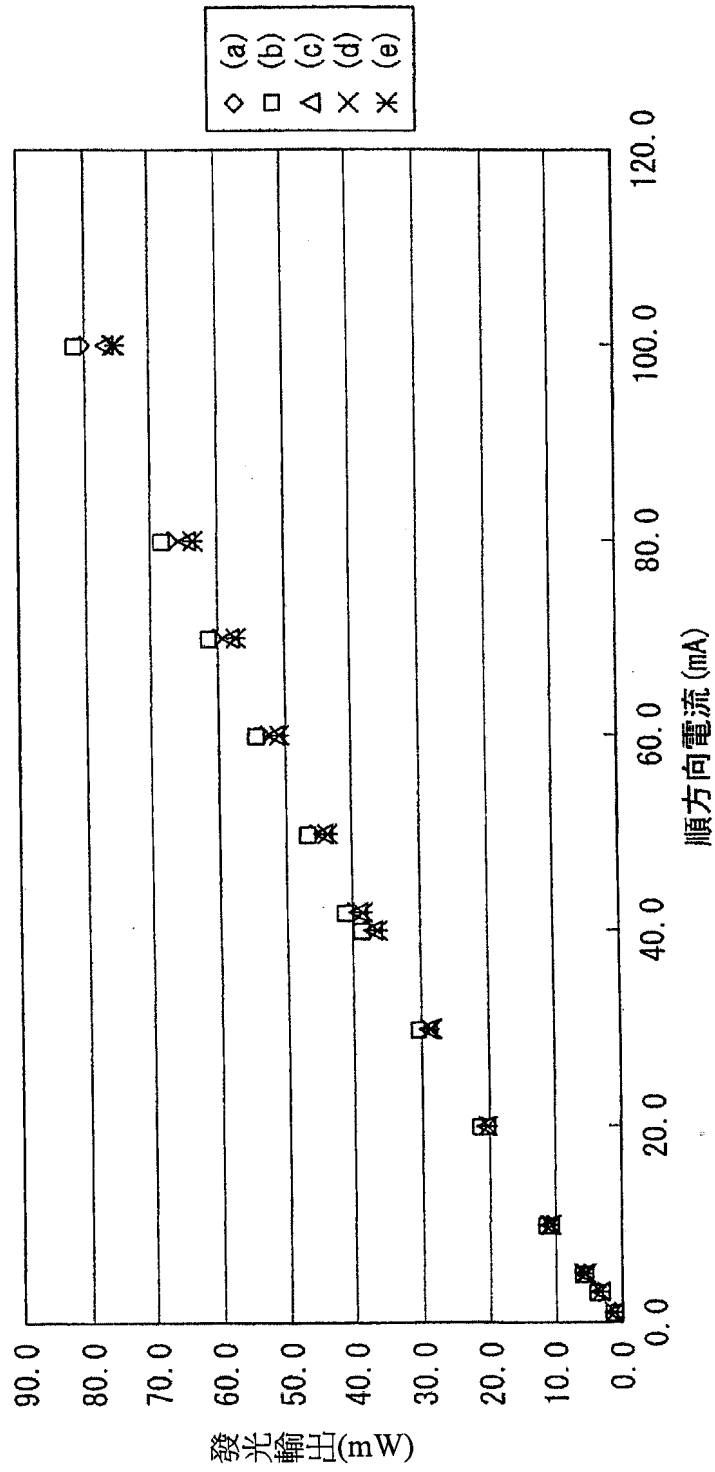
第 3 圖



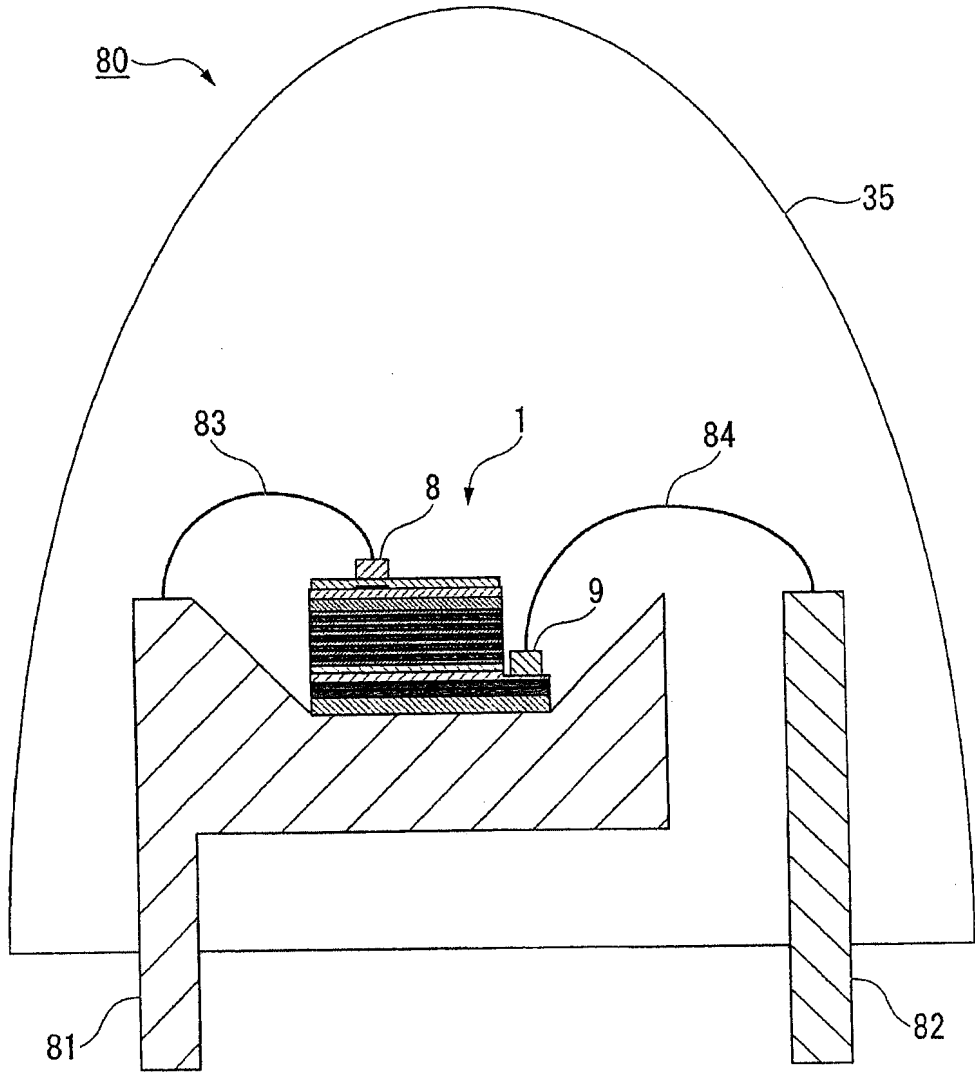
第 4 圖



第 5 圖



第 6 圖



四、指定代表圖：

(一)本案指定代表圖為：第 1 圖。

(二)本代表圖之元件符號簡單說明：

1	III 族氮化物半導體發光元件(發光元件)
2	緩衝層
3	接地層
4	n 型半導體層
4 a	n 型接觸層
4 b	n 型包覆層
5	發光層
5 a	障壁層
5 b	井層
6	p 型半導體層
6 a	p 型包覆層
6 b	p 型接觸層
7	透光性電極
7 a	表面(透光性電極)
8	正極鉚墊
9	負極鉚墊
11	基板
11 a	主面
15	絕緣層
20	半導體層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。