(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년12월05일
(11) 등록번호 10-0871163
(24) 등록일자 2008년11월24일

(51) Int. Cl.
H04N 5/335 (2006.01)
(21) 출원번호 10-2002-0014482
(22) 출원일자 2002년03월18일
심사청구일자 2007년03월16일
(65) 공개번호 10-2002-0074407
(43) 공개일자 2002년09월30일
(30) 우선권주장
JP-P-2001-00078506 2001년03월19일 일본(JP)
(56) 선행기술조사문헌
KR1019970054305 A
(뒷면에 계속)
전체 청구항 수 : 총 7 항

(73) 특허권자
소니 가부시키가이샤
일본국 도쿄도 미나토쿠 코난 1-7-1
(72) 발명자
타카유키이이쯔카
일본,토쿄,시나가와-구,키타시나가와6-초메,7-35
미쯔루야마시타
일본,토쿄,시나가와-구,키타시나가와6-초메,7-35
(74) 대리인
김학수, 문경진

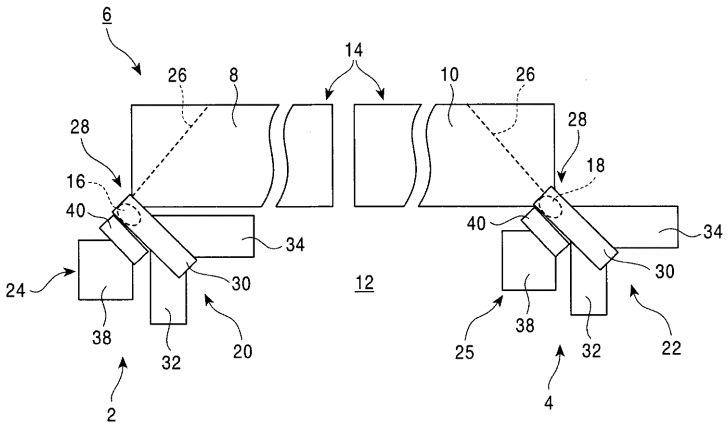
심사관 : 김도원

(54) 고체 촬상 소자

(57) 요 약

복수의 광전 변환 소자에 의해 생성된 신호 전하는 해당 수직 전하 전송 레지스터를 통해 제 1 및 제 2 수평 전하 이송 레지스터로 전송된다. 제 1 및 제 2 수평 전하 전송 레지스터는 이 신호 전하를 제 1 및 제 2 출력부로 각각 전송한다. 제 1 및 제 2 출력부는 이 신호 전하를 전압으로 변환한다. 제 1 및 제 2 출력부는 각각 제 1 및 제 2 신호 전하 검출기와, 소스, 드레인, 및 게이트를 각각 구비하는 제 1 및 제 2 트랜지스터와, 및 전하 스위프 제어 게이트와 전하 스위프 드레인을 각각 구비하는 제 1 및 제 2 전하 스위프 영역을 포함한다. 제 1 신호 전하 검출기와, 제 1 트랜지스터의 소스, 드레인, 및 게이트와, 및 제 1 전하 스위프 영역의 전하 스위프 제어 게이트와 전하 스위프 드레인은, 제 2 신호 전하 검출기와, 제 2 트랜지스터의 소스, 드레인, 및 게이트와, 및 제 2 전하 스위프 영역의 전하 스위프 제어 게이트와 전하 스위프 드레인과 거의 합동(congruent)이며, 전자의 성분들은 병진 이동에 의해 후자의 성분들과 거의 완전히 겹쳐진다.

대 표 도



(56) 선행기술조사문헌
KR1019980047694 A
KR1019980006453 A
KR1019950026021 A
KR1019960006063 A
KR1019940025020 A
KR1019990002272 A
KR1019920005599 A
JP 06-165040 A

특허청구의 범위

청구항 1

고체 촬상 소자로서,

반도체 기판 위에 배치된 복수의 광전 변환 소자와,

상기 반도체 기판 위에 배치되며, 상기 복수의 광전 변환 소자에 의해 생성된 신호 전하를 전송하기 위한 제 1 및 제 2 전하 전송 레지스터와,

상기 반도체 기판 위에 배치되며, 상기 제 1 및 제 2 전하 전송 레지스터 각각의 일 단부에 근접하여 각각 배치되는 제 1 및 제 2 신호 전하 검출기와,

상기 반도체 기판 위에 배치된 제 1 및 제 2 트랜지스터를 포함하며,

상기 제 1 및 제 2 전하 전송 레지스터는 서로 반대 방향으로 상기 신호 전하를 전송하며; 상기 제 1 및 제 2 신호 전하 검출기는 상기 제 1 및 제 2 전하 전송 레지스터로부터 각각 신호 전하를 수신하며, 전하량에 따른 크기를 가지는 전압을 출력하며; 상기 제 1 및 제 2 트랜지스터 각각은 상기 제 1 또는 제 2 신호 전하 검출기로부터 출력된 전압이 입력되는 게이트와, 상기 게이트에 인접하게 형성된 소스와 드레인을 포함하며; 상기 제 1 신호 전하 검출기와, 상기 제 1 트랜지스터의 소스, 드레인, 및 게이트는 위에서 보았을 때 상기 제 2 신호 전하 검출기와 상기 제 2 트랜지스터의 소스, 드레인, 및 게이트와 각각 **합동**(congruent)이며, 상기 제 1 신호 전하 검출기와, 상기 제 1 트랜지스터의 소스, 드레인, 및 게이트는 병진 이동에 의해 상기 제 2 신호 전하 검출기와, 상기 제 2 트랜지스터의 소스, 드레인, 및 게이트 위에 각각 **완전하게 겹쳐지는**, 고체 촬상 소자.

청구항 2

제 1 항에 있어서, 상기 제 1 및 제 2 전하 전송 레지스터 각각은 상기 반도체 기판의 표면 위에 배치된 전송로와, 상기 전송로 위에 전하 전송 방향으로 배치된 복수의 전송 전극을 포함하며; 상기 전송로는 상기 제 1 및 제 2 신호 전하 검출기 각각에 인접한 상기 전송로의 단부가 위에서 보았을 때 상기 전하 전송 방향을 횡단하여 비스듬히 형성되며; 상기 제 1 및 제 2 신호 전하 검출기는 상기 제 1 및 제 2 전하 전송 레지스터의 단부의 전 단부에 근접하게 각각 배치되는, 고체 촬상 소자.

청구항 3

제 1 항에 있어서, 상기 복수의 광전 변환 소자는 상기 반도체 기판 위에 매트릭스상으로 배치되며; 수직 전하 전송 레지스터가 상기 광전 변환 소자의 각 열에 대해 상기 반도체 기판 위에 형성되며; 개개 열의 상기 광전 변환 소자에 의해 생성된 신호 전하는 해당 수직 전하 전송 레지스터에 의해 전송되며; 상기 복수의 광전 변환 소자는 제 1 및 제 2 그룹으로 분할되며; 상기 제 1 및 제 2 전하 전송 레지스터는 상기 광전 변환 소자의 제 1 그룹과 상기 광전 변환 소자의 제 2 그룹에 대하여 제 1 및 제 2 수평 전하 전송 레지스터로서 각각 제공되며; 상기 제 1 및 제 2 수평 전하 전송 레지스터는 해당 수직 전하 전송 레지스터로부터 상기 광전 변환 소자의 제 1 그룹과 상기 광전 변환 소자의 제 2 그룹에 의해 생성된 신호 전하를 각각 수신하며 그리고 상기 신호 전하를 상기 제 1 및 제 2 신호 전하 검출기로 각각 전송하는, 고체 촬상 소자.

청구항 4

제 3 항에 있어서, 상기 제 1 및 제 2 수평 전하 전송 레지스터는 상기 제 1 수평 전하 전송 레지스터의 일 단부가 상기 제 2 수평 전하 전송 레지스터의 일 단부와 대향하여 마주보도록 상기 반도체 기판 위에 동일 가상선 위에 형성되는, 고체 촬상 소자.

청구항 5

제 4 항에 있어서, 상기 제 1 신호 전하 검출기와 상기 제 1 트랜지스터는 상기 제 2 수평 전하 전송 레지스터와 마주보는 단부의 반대측 단부에 형성되며, 상기 제 2 신호 전하 검출기와 상기 제 2 트랜지스터는 상기 제 1 수평 전하 전송 레지스터와 마주보는 단부의 반대측 단부에 형성되는, 고체 촬상 소자.

청구항 6

제 1 항에 있어서, 상기 제 1 및 제 2 트랜지스터는 MOS 트랜지스터인, 고체 촬상 소자.

청구항 7

제 1 항에 있어서, 상기 제 1 및 제 2 트랜지스터에 인접한 상기 반도체 기판의 표면 위에 각각 형성된 제 1 및 제 2 전하 스위프 영역(charge sweeping region)을 더 포함하며, 상기 제 1 및 제 2 전하 스위프 영역은 상기 제 1 및 제 2 트랜지스터의 게이트에 인접하게 각각 형성된 전하 스위프 제어 게이트와, 상기 전하 스위프 제어 게이트를 사이에 두고 상기 제 1 및 제 2 트랜지스터의 게이트와 반대측 위치에 각각 형성된 전하 스위프 드레인을 포함하며,

상기 제 1 전하 스위프 영역의 상기 전하 스위프 제어 게이트와 상기 전하 스위프 드레인은 위에서 보았을 때 상기 제 2 전하 스위프 영역의 전하 스위프 제어 게이트와 전하 스위프 드레인과 **합동**이며, 그리고 상기 제 1 전하 스위프 영역의 상기 전하 스위프 제어 게이트와 상기 전하 스위프 드레인은 병진 이동에 의해 상기 제 2 전하 스위프 영역의 상기 전하 스위프 제어 게이트와 상기 전하 스위프 드레인 위에 **완전하게 겹쳐지는**, 고체 촬상 소자.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<13> 본 발명은 고체 촬상 소자에 관한 것이다.

<14> 도 1은 종래의 고체 촬상 소자의 일례를 도시하는 평면도이다. 도 1에 도시된 고체 촬상 소자(102)에서, 복수의 광전 변환 소자(106)가 실리콘 반도체 기판(104)의 광검출기 영역(105) 위에 서로 갭을 두고 매트릭스상으로 배치되어 있다. 전하 결합 소자(CCD: charge coupled device) 구조를 가지는 수직 전하 전송 레지스터(108)는 광전 변환 소자(106)의 (도 1에서 화살표 V로 나타나 있는) 수직 방향으로 광전 변환 소자(106)의 각 열에 대해 배치되어 있다. CCD 구조를 또한 가지는 수평 전하 전송 레지스터(110)는 광전 변환 소자(106)의 (도 1의 화살표 H로 나타나 있는) 수평 방향으로 개별 수직 전하 전송 레지스터(108)의 일측에 배치된다. 출력부(112)는 수평 전하 전송 레지스터(110)의 일단부에 형성되어 있다.

<15> 위 구성으로 된 고체 촬상 소자(102)에서, 광을 수신하면, 신호 전하가 광전 변환 소자(106)의 각 열에 의해 생성되며, 광전 변환 소자(106)와 각 수직 전하 전송 레지스터(108) 사이에 끼어있는 판독 영역(read area)(도시되어있지 않음)을 통해 해당 수직 전하 전송 레지스터(108)에 공급된다. 이후, 수직 전하 전송 레지스터(108)는 순차적으로 수평 전하 전송 레지스터(110)에 신호 전하를 전송한다. 개별 수직 전하 전송 레지스터(108)로부터 신호 전하를 수신하면, 수평 전하 전송 레지스터(110)는 이후 신호 전하를 출력부(112)로 전송한다. 출력부(112)는 이 신호 전하를 전압 신호로 변환하며, 이 신호 전압을 증폭하며, 이 증폭된 신호를 출력한다.

<16> 고체 촬상 소자(102)에서, 촬영 화면(captured image)의 더 높은 레벨의 해상도를 얻기 위해서는, 화소의 수가 증가되어야 한다. 이것을 달성하기 위해, 반도체 기판(104) 위에 광전 변환 소자(106)를 더 많이 배치하는 것이 필요하다. 하지만, 증가된 개수의 광전 변환 소자(106)는 신호 전하를 전송하는데 드는 시간을 연장시키고, 촬영 화면을 디스플레이 하는데 드는 충분한 프레임 주파수를 확보하는 것이 곤란해진다.

<17> 위에 설명된 단점을 극복하기 위해서, 광변 전환 소자(106)를 두 그룹으로 분할하여, 두 개의 수평 전하 전송 레지스터를 사용하는 것에 의해 신호 전하를 전송하는 고체 촬상 소자가 제안되었다. 도 2는 이와 같은 고체 촬상 소자를 도시하는 개략도이다. 도 2에 도시된 고체 촬상 소자(114)에서, 반도체 기판 위의 광검출기 영역(105)은 제 1 및 제 2 광검출기 영역(116 및 117)으로 분할되며, 매트릭스상으로 배치된 복수의 광전 변환 소자는 제 1 광검출기 영역(116)에 배치된 하나의 그룹과 제 2 광검출기 영역(118)에 배치된 하나의 그룹으로 분할된다. 제 1 및 제 2 광검출기 영역(116 및 118)의 광전 변환 소자에 의해 생성된 신호 전하는 해당 수직 전하 전송 레지스터를 사용하는 것에 의해 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)에 각각 전송된다. 광전 변환 소자와 수직 전하 전송 레지스터는 도 2에 도시되어 있지 않다.

<18> 수직 전하 전송 레지스터로부터 신호 전하를 수신하면, 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)는 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)의 해당 단부에 형성된 제 1 및 제 2 출력부(124 및 126)에 신호 전하를 각각 공급하기 위하여 서로 반대 방향으로 신호 전하를 동시에 전송한다. 이후 제 1 및 제 2 광검출기 영역(116 및 118)에 배치된 광전 변환 소자에 의해 촬영된 화면을 나타내는 신호는 제 1 및 제 2 출력부(124 및 126)로부터 각각 동시에 출력된다. 따라서, 고체 촬상 소자(114)에서, 신호 전하를 전송하는데 드는 시간은 단 하나의 수평 전하 전송 레지스터를 사용하여 고체 촬상 소자에 대해 드는 시간의 절반으로 감소된다.

<19> 도 3은 도 2에 도시된 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)의 해당 단부에 각각 배치된 제 1 및 제 2 출력부(124 및 126)를 상세하게 도시하는 평면도이다.

<20> 제 1 및 제 2 출력부(124 및 126)는, 제 1 및 제 2 신호 전하 검출기(128 및 130)와, 제 1 및 제 2 트랜지스터(132 및 134)와, 및 제 1 및 제 2 전하 스위프 영역(136 및 138)을 각각 포함한다.

<21> 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122) 각각은, 예를 들어 p 형의 반도체 기판의 표면에 형성된 n 형 영역인 전송로(140)와, 전송로(140) 위에 전하 전송 방향으로 배치된 전송 전극(도시되지 않음)을 포함한다. 전송로(140)는 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)의 각각의 단부에 도달할수록 도 3에 도시된 바와 같이 더 좁게 형성되어 있다. 제 1 및 제 2 신호 전하 검출기(128 및 130)의 각각은 전송로(140)의 전단부 근접하여 반도체 기판의 표면 위에 예를 들어 n 형의 영역으로서 형성되어 있다.

<22> 제 1 및 제 2 트랜지스터(132 및 134)의 각각은 게이트(142), 소스(144), 및 드레인(146)을 포함한다. 이 게이트(142)는 예를 들어 폴리실리콘으로 형성되며, 그 일단부가 해당 신호 전하 검출기(128 또는 130)와 겹치도록 형성되어 있다. 도 3에 도시되어 있는 이 예에서, 제 1 트랜지스터(132)의 게이트(142)는 좌측 상 방향을 향하여 위로 연장하는 반면, 제 2 트랜지스터(134)의 게이트(142)는 우측 상 방향을 향하여 위로 연장한다. 제 1 및 제 2 트랜지스터(132 및 134)의 각각의 소스(144)와 드레인(146)은 게이트(142) 양단에 반도체 기판의 표면 위에 예를 들어 n 형 영역으로서 형성되어 있다.

<23> 제 1 및 제 2 전하 스위프 영역(136 및 138)의 각각은 도 3에 도시된 바와 같이 전하 스위프 드레인(150)과 전하 스위프 제어 게이트(152)를 포함한다. 전하 스위프 제어 게이트(152)는 제 1 및 제 2 트랜지스터(132 및 134)의 각각의 게이트(142)에 인접하게 배치되며, 전하 스위프 드레인(150)은 전하 스위프 제어 게이트(152)를 사이에 두고 게이트(142)의 반대측 위치에 반도체의 표면 위에 예를 들어 n 형의 영역으로서 형성되어 있다.

<24> 도 3에 도시된 바와 같이, 제 1 신호 전하 검출기(128)와, 제 1 트랜지스터(132)와, 및 제 1 전하 스위프 영역(136)은, 제 2 신호 전하 검출기(130)와, 제 2 트랜지스터(134)와, 및 제 2 전하 스위프 영역(138)과, 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)가 연장되어 있는 방향에 수직하게 그려져 있는 가상선(154)에 대하여 대칭으로 되어 있다.

<25> 이러한 구성에서, 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)로부터 전송된 신호 전하는 제 1 및 제 2 신호 전하 검출기(128 및 130)에 의해 전하의 양에 따른 크기를 가지는 전압 신호로 변환되며, 제 1 및 제 2 트랜지스터(132 및 134)는 이 전압 신호를 증폭하며 드레인(146)으로부터 이 증폭된 전압 신호를 출력한다.

<26> 전하 스위프 제어 게이트(152)는 제 1 및 제 2 수평 전하 전송 레지스터(120 및 122)의 전하 전송 동작과 동기적으로 ON 또는 OFF 되도록 제어되며, 제 1 및 제 2 신호 전하 검출기(128 및 130)에서 불필요하게 된 신호 전하는 전하 스위프 제어 게이트(152)를 통해 전하 스위프 드레인(150)으로 전송된다.

<27> 제 1 및 제 2 출력부(124 및 126)를 각각 형성하는 제 1 및 제 2 트랜지스터(132 및 134)와 제 1 및 제 2 전하 스위프 영역(136 및 138)은 복수의 단계를 가지는 종래의 반도체 처리 기술에 따라 반도체 기판 위에 형성된다. 이 처리 동안, 포토레지스트 또는 실리콘 질화막(nitride film)과 같은 복수의 마스크가 각 단계에서 예를 들어 포토리소그래피 기술에 따라 형성된다. 그 결과, 소스(144), 드레인(146), 및 게이트(142)는 반도체 기판 위에 미리 결정된 위치에 미리 결정된 구성으로 형성된다.

<28> 마스크가 포토리소그래피 기술에 따라 예를 들어 포토레지스트를 사용하여 형성될 때, 반도체 기판 위의 포토레지스트 막은 레티클(reticle)을 통해 노광되며 이후 마스크 패턴으로 형성되도록 현상된다. 하지만, 일반적으로, 위에 기술된 바와 같이 형성된 마스크는, 미리 결정된 허용오차(allowance) 내에서 마스크 표면 위의 올바른 위치로부터 수직으로, 수평으로, 좌측으로, 또는 우측으로 약간 변위된다.

<29> 따라서, 예를 들어 제 1 또는 제 2 트랜지스터(132 또는 134)의 게이트(142)를 형성하기 위한 마스크가 해당 트랜지스터(132 또는 134)의 소스(144)를 형성하기 위한 마스크와 드레인(146)을 형성하기 위한 마스크에 대하여

약간 변위되면, 그 소스(144)와 그 드레인(146)에 대하여 올바른 위치로부터 이 게이트(142)는 변위된다. 게이트(142)의 이러한 변위는 해당 트랜지스터(132 또는 134)의 특성에 악영향을 미치고, 이것은 예를 들어 트랜지스터의 증폭도(degree of amplification)를 변화시킨다.

<30> 도 4a 및 도 4b는, 해당 마스크의 변위로 인해 올바른 위치로부터 약간 우측으로 형성되어 있는 제 1 및 제 2 트랜지스터(132 및 134)의 게이트(142)를 각각 도시하는 부분 평면도이다.

<31> 이 게이트(142)를 형성하기 위한 마스크가 도 4a에 도시된 바와 같이 우측으로 변위되기 때문에, 제 1 트랜지스터(132)의 게이트(142)도 우측으로 형성된다. 그 결과로, 제 1 트랜지스터(132)의 드레인(146) 영역은 이 영역이 있어야 하는 것보다 더 작게 되는 반면, 소스(144)의 영역은 이 영역이 있어야 하는 것보다 더 크게 된다.

<32> 이와 대조적으로, 도 4b에 도시된 바와 같이, 제 2 트랜지스터(134)의 게이트(142)는 우측으로 형성되기 때문에, 드레인(146) 영역은 이 영역이 있어야 하는 것보다 더 크게 되는 반면, 소스(144)는 이 소스가 있어야 하는 것보다 더 작게 된다.

<33> 따라서, 올바른 위치로부터 이러한 마스크의 변위는 제 1 및 제 2 트랜지스터(132 및 134)의 특성을 서로 다른 방식으로 변화시킨다. 예를 들어, 하나의 트랜지스터의 증폭도가 증가하면, 다른 트랜지스터의 증폭도는 감소된다.

<34> 이 증폭도가 제 1 및 제 2 트랜지스터(132 및 134) 사이에서 다르다면, 제 1 및 제 2 트랜지스터(132 및 134)로부터 출력된 신호의 레벨도 다르게 된다. 그 결과 촬영 화면이 이들 신호에 기초하여 디스플레이 될 때, 브라이트니스 또는 콘트라스트는 스크린의 좌측과 우측 사이에서 서로 다르게 된다.

<35> 위와 같은 추론은 제 1 및 제 2 신호 전하 검출기(128 및 130)와 제 1 및 제 2 전하 스위프 영역(136 및 138)에도 동일하게 적용된다. 이리하여 제 1 및 제 2 출력부(124 및 126)로부터 출력된 신호의 레벨은 서로 다르게 된다.

발명이 이루고자 하는 기술적 과제

<36> 따라서, 위에 기술된 문제를 해결하기 위해, 본 발명의 목적은 개별 전하 전송 레지스터에 제공된 출력부가 전하 전송 레지스터에 의해 서로 다른 방향으로 광전 변환 소자에 의해 생성된 신호 전하를 전송할 때 전기적 특성에 차이가 생기지 않고 형성될 수 있는 고체 촬상 소자를 제공하는 것이다.

<37> 위 목적을 달성하기 위하여, 본 발명에 따라, 복수의 광전 변환 소자와, 상기 복수의 광전 변환 소자에 의해 생성된 신호 전하를 전송하기 위한 제 1 및 제 2 전하 전송 레지스터와, 상기 제 1 및 제 2 전하 전송 레지스터의 각각의 일 단부에 인접하게 각각 배치된 제 1 및 제 2 신호 전하 검출기와, 제 1 및 제 2 트랜지스터를 포함하는 고체 촬상 소자가 제공된다. 위에 기술된 성분은 반도체 기판 위에 배치된다. 제 1 및 제 2 전하 전송 레지스터는 서로 다른 방향으로 신호 전하를 전송한다. 제 1 및 제 2 신호 전하 검출기는 제 1 및 제 2 전하 전송 레지스터로부터 오는 신호 전하를 각각 수신하며, 전하 량에 따른 크기를 가지는 전압을 출력한다. 제 1 및 제 2 트랜지스터의 각각은, 제 1 또는 제 2 신호 전하 검출기로부터 출력된 전압이 입력되는 게이트와, 이 게이트에 인접하게 형성된 소스와 드레인을 포함한다. 제 1 신호 전하 검출기와, 제 1 트랜지스터의 소스, 드레인, 게이트는 위에서 보았을 때 제 2 신호 전하 검출기와, 제 2 트랜지스터의 소스, 드레인, 및 게이트와 각각 거의 합동이다. 제 1 신호 전하 검출기와, 제 1 트랜지스터의 소스, 드레인, 및 게이트는, 병진 이동에 의해 제 2 신호 전하 검출기와, 제 2 트랜지스터의 소스, 드레인, 및 게이트 위에 각각 거의 완전히 겹쳐진다.

발명의 구성 및 작용

<38> 본 발명은 바람직한 실시예의 예시를 통해 첨부하는 도면을 참조하여 아래에서 상세하게 설명된다.

<39> 도 5는 본 발명의 실시예에 따른 고체 촬상 소자(6)의 요부를 도시하는 부분 평면도이다. 고체 촬상 소자(6)의 구성은 광전 변환 소자와 전하 전송 레지스터의 배열에서 도 2에 도시된 고체 촬상 소자(114)의 구성과 유사하다. 즉, 고체 촬상 소자(6)에서, 복수의 광전 변환 소자는 실리콘 반도체 기판(12) 위에 서로 갭을 두고 매트릭스상으로 형성된다. 수직 전하 전송 레지스터는 광전 변환 소자의 각 열에 대해 광전 변환 소자의 수직 방향으로 제공되며, 수평 전하 전송 레지스터는 개별 수직 전하 전송 레지스터의 일단부에 배치된다.

<40> 광전 변환 소자가 배치되는 광검출기 영역은 제 1 및 제 2 광검출기 영역으로 형성되며, 수평 전하 전송 레지스터는 제 1 및 제 2 광검출기 영역에 각각 제공된 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)로 형성된다. 수평 전하 전송 레지스터(8 및 10)는 제 1 및 제 2 광검출기 영역에 배치된 해당 수직 전하 전송 레지스터를 통

해 광전 변환 소자(제 1 및 제 2 그룹의 광전 변환 소자)에 의해 생성된 신호 전하를 수신하며, 이 신호 전하를 해당 제 1 및 제 2 출력부(2 및 4)로 전송한다.

<41> 고체 촬상 소자(6)는 제 1 및 제 2 출력부(2 및 4)의 구성에서 종래의 고체 촬상 소자와는 다르다. 도 5는 제 1 및 제 2 출력부(2 및 4)와 그 주위에 배치된 성분들을 상세하게 도시한다.

<42> 위에 기술된 바와 같이, 고체 촬상 소자(6)는 반도체 기판(12) 위의 동일 가상 선 위에 배치된 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)를 포함하는데, 상기 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)는 신호 전하가 이 가상선에 평행하게 전송되도록 하며 제 1 수평 전하 전송 레지스터(8)의 일단부가 제 2 수평 전하 전송 레지스터(10)의 일단부와 대향하여 마주보도록{제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)의 이러한 대향 단부가 14로 표시되어 있다} 배치되어 있다.

<43> 제 1 및 제 2 출력부(2 및 4)는 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)의 대향 단부(14)의 반대측 단부에 각각 형성된다. 제 1 및 제 2 출력부(2 및 4)는, 제 1 및 제 2 신호 전하 검출기(16 및 18)와, 제 1 및 제 2 트랜지스터(20 및 22)와, 제 1 및 제 2 전하 스위프 영역(24 및 25)을 각각 포함한다. 신호 전하는 해당 수직 전하 전송 레지스터(도시되지 않음)를 통해 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)로 공급되며, 이후 반대 방향으로 즉 제 1 및 제 2 출력부(2 및 4) 쪽으로 전송된다.

<44> 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10) 각각은, 예를 들어 p 형 반도체 기판(12)의 표면 위에 형성된 n 형 영역인 전송로(26)와, 전송로(26) 위에 전하 전송 방향으로 배치된 복수의 전송 전극(도시되지 않음)을 포함한다. 이 전송로(26)는 도 5에 도시된 바와 같이, 제 1 및 제 2 신호 전하 검출기(16 및 18)의 각각에 인접한 전송로의 단부가 위에서부터 보았을 때 전하 전송 방향을 횡단하여 비스듬히 형성되도록 하는 구성으로 형성되어 있다. 제 1 및 제 2 신호 전하 검출기(16 및 18)는 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)의 전단부(28)에 각각 인접하게 형성된다. 제 1 및 제 2 신호 전하 검출기(16 및 18)는 반도체 기판(12)의 표면 위에 n 형 영역으로서 형성된다.

<45> 본 실시예에서, 제 1 및 제 2 출력부(2 및 4)를 각각 형성하는 제 1 및 제 2 트랜지스터(20 및 22)는 MOS 트랜지스터이며, 각각은 게이트(30), 소스(32), 및 드레인(34)을 포함한다. 제 1 및 제 2 트랜지스터(20 및 22)의 게이트(30)는 예를 들어 폴리실리콘으로 형성되며, 각 게이트(30)의 일단부가 제 1 및 제 2 신호 전하 검출기(16 또는 18)와 겹치도록 배치된다. 본 실시예에서, 제 1 및 제 2 트랜지스터(20 및 22)의 게이트(30)는 동일 경사각으로 우측 아래 방향을 향하여 아래로 연장되며, 제 1 트랜지스터(20)의 게이트(30)의 구성은 위에서 보았을 때 제 2 트랜지스터(22)의 구성과 거의 합동(congruent)이다. 따라서, 만약 제 1 트랜지스터(20)의 게이트(30)가 제 2 트랜지스터(22)의 게이트(30) 쪽으로 병진 이동되면, 그것은 제 2 트랜지스터(22)의 게이트(30)와 거의 일치한다.

<46> 소스(32)와 드레인(34)은 반도체 기판(12)의 표면 위에 예를 들어 n 형 영역으로서 게이트(30)를 사이에 두고 형성된다. 제 1 트랜지스터(20)의 소스(32)와 드레인(34)의 구성은 위에서 보았을 때 제 2 트랜지스터(22)의 그것들과 거의 합동이다. 따라서, 제 1 트랜지스터(20)의 소스(32)와 드레인(34)은 병진 이동에 의해 제 2 트랜지스터(22)의 그것들과 거의 완전히 겹쳐진다.

<47> 제 1 및 제 2 전하 스위프 영역(24 및 25) 각각은 도 5에 도시된 바와 같이 예를 들어 폴리실리콘으로 형성된 전하 스위프 제어 게이트(40)와 전하 스위프 드레인(38)을 포함한다. 전하 스위프 제어 게이트(40)는 제 1 및 제 2 트랜지스터(20 및 22)의 각각의 게이트(30)에 인접하게 배치된다. 전하 스위프 드레인(38)은 전하 스위프 제어 게이트(40)의 양단에 게이트(30)와 반대측 위치에 반도체 기판(12)의 표면 위에 예를 들어 n 형 영역으로서 형성된다.

<48> 제 1 전하 스위프 영역(24)의 전하 스위프 드레인(38)과 전하 스위프 제어 게이트(40)는 위에서 보았을 때 제 2 전하 스위프 영역(25)의 그것들과 거의 합동이다. 따라서, 제 1 전하 스위프 영역(24)의 전하 스위프 드레인(38)과 전하 스위프 제어 게이트(40)는 병진 이동에 의해 제 2 전하 스위프 영역(25)의 그것들과 거의 완전히 겹쳐진다.

<49> 이러한 구성에서, 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)로부터 전송된 신호 전하는 제 1 및 제 2 신호 전하 검출기(16 및 18)에 의해 전하량에 따른 크기를 가지는 전압 신호로 각각 변환되며, 제 1 및 제 2 트랜지스터(20 및 22)는 이 전압 신호를 증폭하며 이 증폭된 전압 신호를 해당 드레인(34)으로부터 출력한다.

<50> 전하 스위프 제어 게이트(40)는 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)의 전하 전송 동작과 동기적으로 ON 또는 OFF되도록 제어되며, 제 1 및 제 2 신호 전하 검출기(16 및 18)에서 불필요하게 된 신호 전하는 전

하 스위프 제어 게이트(40)를 통해 전하 스위프 드레인(38)으로 전송된다.

<51> 위에 기술된 바와 같이, 고체 촬상 소자(6)에서, 제 1 신호 전하 검출기(16)와, 제 1 트랜지스터(20)의 소스(32), 드레인(34), 및 게이트(30)와, 및 제 1 전하 스위프 영역(24)은 제 2 신호 전하 검출기(18)와, 제 2 트랜지스터(22)의 소스(32), 드레인(34), 및 게이트(30)와, 및 제 2 전하 스위프 영역(25)과 거의 합동이다. 추가로, 제 1 신호 전하 검출기(16)와, 제 1 트랜지스터(20)의 소스(32), 드레인(34), 및 게이트(30)와, 및 제 1 전하 스위프 영역(24)은 병진 이동에 의해 제 2 신호 전하 검출기(18)와, 제 2 트랜지스터(22)의 소스(32), 드레인(34), 및 게이트(30)와, 및 제 2 전하 스위프 영역(25)과 거의 완전히 겹쳐진다. 따라서, 비록 위에 기술된 성분을 형성하기 위한 마스크가 올바른 위치로부터 약간 변위되더라도, 제 1 및 제 2 트랜지스터(20 및 22)로부터 출력된 신호의 레벨은 서로 다르게 되지 않는다.

<52> 이것은 제 1 및 제 2 트랜지스터(20 및 22)의 내용에서 아래에 보다 자세하게 설명된다. 제 1 및 제 2 트랜지스터(20 및 22)의 소스(32)와 드레인(34)의 위치와 구성은, 소스(32)와 드레인(34)의 주위에 형성된 성분, 예를 들어 필드 산화막(field oxide film)의 위치와 구성에 의해 결정된다. 게이트(30)는 게이트(30)의 해당 위치에서는 개구(opened)되는 포토레지스트를 사용하여 마스크를 형성함으로써, 그리고 개구부에 폴리실리콘을 증착시킴으로써 제조된다. 만약 게이트(30)를 형성하기 위한 마스크가 필드 산화막을 형성하기 위한 마스크에 대하여 약간 변위되면, 게이트(30)는 소스(32)와 드레인(34)에 대하여 올바른 위치로부터 약간 변위된다.

<53> 만약 게이트(30)가 예를 들어 도 5에서 우측으로 약간 변위되면, 드레인(34)의 영역은 이 영역이 있어야 하는 것보다 더 작아지며, 소스(32)의 영역은 이 영역이 있어야 하는 것보다 더 크게 된다. 하지만, 제 1 트랜지스터(20)의 게이트(30), 소스(32), 및 드레인(34)은 제 2 트랜지스터(22)의 그것들과 거의 합동이며, 그리고 제 1 트랜지스터(20)의 위 기술된 소자가 병진 이동에 의해 제 2 트랜지스터(22)의 해당 소자 위에 거의 완전히 겹쳐지기 때문에, 드레인(34)이 게이트(30)의 변위로 인해 감소되는 양은 제 1 및 제 2 트랜지스터(20 및 22)에서 거의 같으며, 소스(32)가 증가되는 양은 제 1 및 제 2 트랜지스터(20 및 22)에서 거의 같다.

<54> 따라서, 비록 제 1 및 제 2 트랜지스터(20 및 22)의 특성이 게이트(30)의 변위로 인해 변화하더라도, 그 특성은 유사한 방식으로 변화한다. 따라서, 제 1 및 제 2 트랜지스터(20 및 22)로부터 출력된 신호의 레벨 사이에 차이가 없게 된다.

<55> 같은 결과가 제 1 및 제 2 신호 전하 검출기(16 및 18)와 제 1 및 제 2 전하 스위프 영역(24 및 25)에도 동일하게 적용된다. 제 1 신호 전하 검출기(16)와 제 1 전하 스위프 영역(24)이 제 2 신호 전하 검출기(18)와 제 2 전하 스위프 영역(25)과 거의 합치하기 때문에 그리고 제 1 신호 전하 검출기(16)와 제 1 전하 스위프 영역(24)이 병진 이동에 의해 제 2 신호 전하 검출기(18)와 제 2 전하 스위프 영역(25) 위에 거의 완전히 겹쳐지기 때문에, 비록 마스크가 제조 과정 동안 변위된다 하더라도 전기적 특성의 차이가 없게 되며, 이리하여 제 1 출력부(2)로부터의 출력 신호의 레벨은 제 2 출력부(4)로부터 나오는 출력 신호의 레벨과 서로 다르지 않게 된다.

<56> 고체 촬상 소자(6)에 의해 촬영된 화면이 예를 들어 제 1 및 제 2 트랜지스터(20 및 22)의 출력 신호에 따라 디스플레이 소자 위에 디스플레이 될 때에는, 비록 두 개의 수평 전하 전송 레지스터(8 및 10)가 사용되더라도, 스크린의 좌측과 우측 사이의 브라이트니스와 콘트라스트에서 차이가 없게 된다.

<57> 본 실시예에서, 도 5에 도시된 바와 같이, 제 1 및 제 2 출력부(2 및 4)는 제 1 및 제 2 수평 전하 전송 레지스터(8 및 10)의 아래에 각각 형성된다. 하지만, 제 1 및 제 2 출력부(2 및 4)는, 출력부(2 및 4)의 성분들이 서로에 대하여 거의 합동으로 형성되고 이들이 병진 이동에 의해 서로 거의 완전히 겹쳐지는 한, 어느 위치에도 배치될 수 있으며, 이 경우에 본 실시예에 의해 달성된 이점과 유사한 이점이 달성될 수 있다.

<58> 본 실시예에서, 광전 변환 소자는 매트릭스상으로 배치되어 있지만, 이 광전 변환 소자는 선형 화면 센서에서와 같이 선형으로 배치될 수도 있으며, 이 경우에 광전 변환 소자에 의해 생성된 신호 전하는 두 개 이상의 전하 전송 레지스터에 의해 전송된다.

발명의 효과

<59> 상술한 바와 같이 본 발명의 구성에 의해 마스크의 변위에 의해 제 1 및 제 2 신호 전하 검출기 및 제 1 및 제 2 트랜지스터의 특성이 변화했다고 해도, 제1 및 제 2 신호 전하 검출기의 특성은 같도록 변화하고, 또한 제 1 및 제 2 트랜지스터의 특성도 같도록 변화한다. 따라서 제 1 및 제 2 트랜지스터로부터 출력되는 신호의 레벨에 차이가 생기지 않는 등의 효과를 제공한다.

도면의 간단한 설명

<1> 도 1은 종래의 고체 촬상 소자의 일례를 예시하는 평면도.

<2> 도 2는 광전 변화 소자가 두 그룹으로 분할되고, 두 개의 수평 전하 전송 레지스터에 의해 전하가 전송되는, 종래의 고체 촬상 소자의 일례를 예시하는 개략도.

<3> 도 3은 제 1 및 제 2 수평 전하 전송 레지스터의 단부에 각각 제공된 제 1 및 제 2 출력부를 상세하게 예시하는 평면도.

<4> 도 4a 및 도 4b는 해당 마스크의 변위로 인해 올바른 위치로부터 약간 우측으로 형성된 제 1 및 제 2 트랜지스터의 게이트를 각각 예시하는 부분 평면도.

<5> 도 5는 본 발명의 실시예에 따라 고체 촬상 소자의 요부를 예시하는 부분 평면도.

<6> <도면 주요 부분에 대한 부호의 설명>

<7> 2, 4 : 출력부 8, 10 : 수평 전하 전송 레지스터

<8> 12 : 반도체 기판 16, 18 : 신호 전하 검출기

<9> 20, 22 : 트랜지스터 24, 25 : 전하 스위프 영역

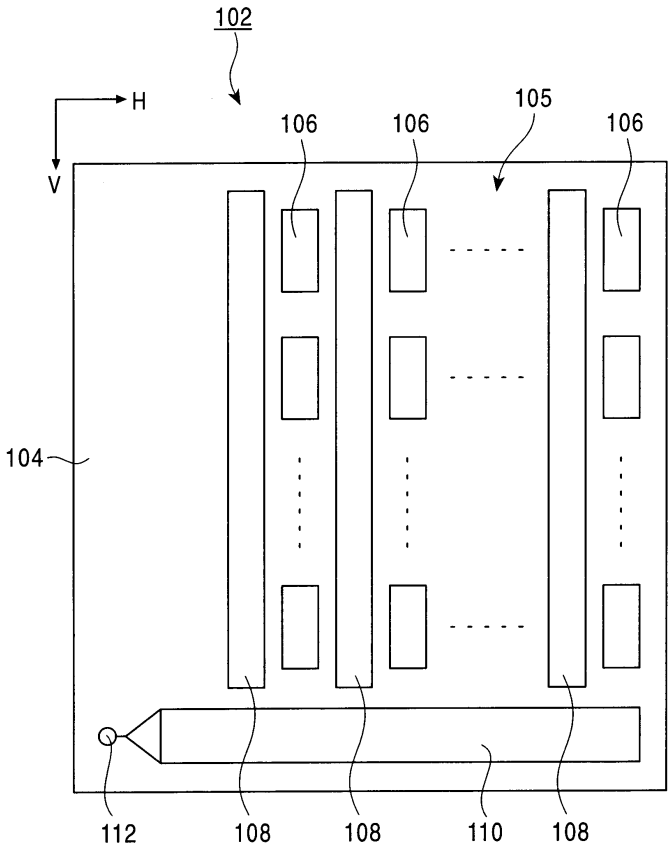
<10> 28 : 전단부 30 : 게이트

<11> 32 : 소스 34 : 드레인

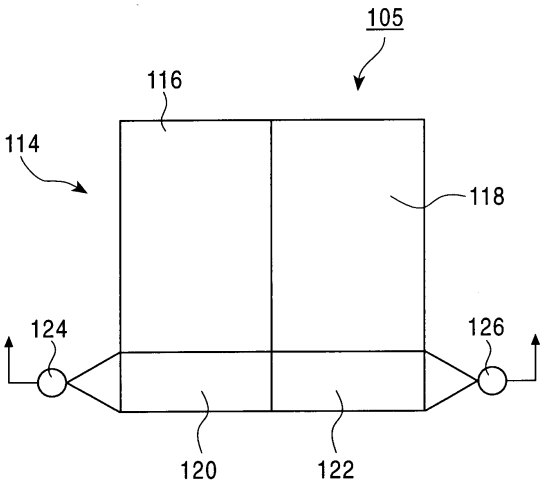
<12> 38 : 전하 스위프 드레인 40 : 전하 스위프 제어 게이트

도면

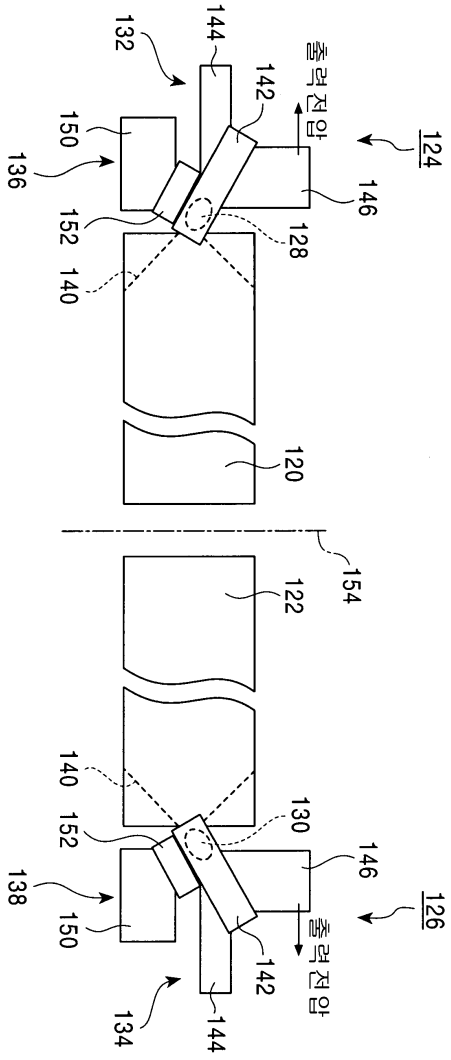
도면1



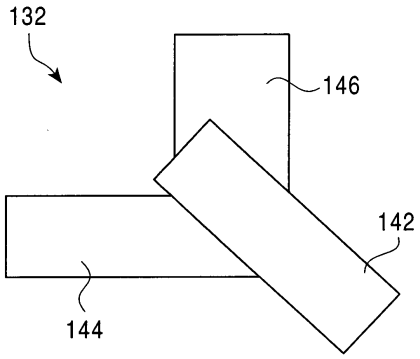
도면2


105
116
114
118
124
126
120
122

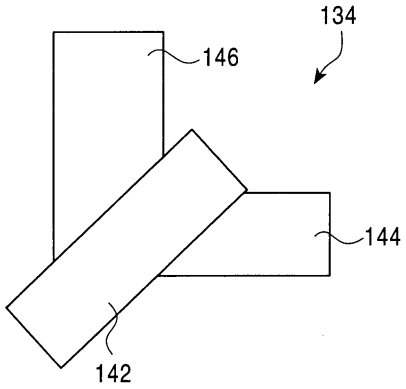
도면3


132
144
142
출력전압
124
150
136
146
152
128
140
120
154
122
140
130
152
146
138
126
150
출력전압
142
134
144

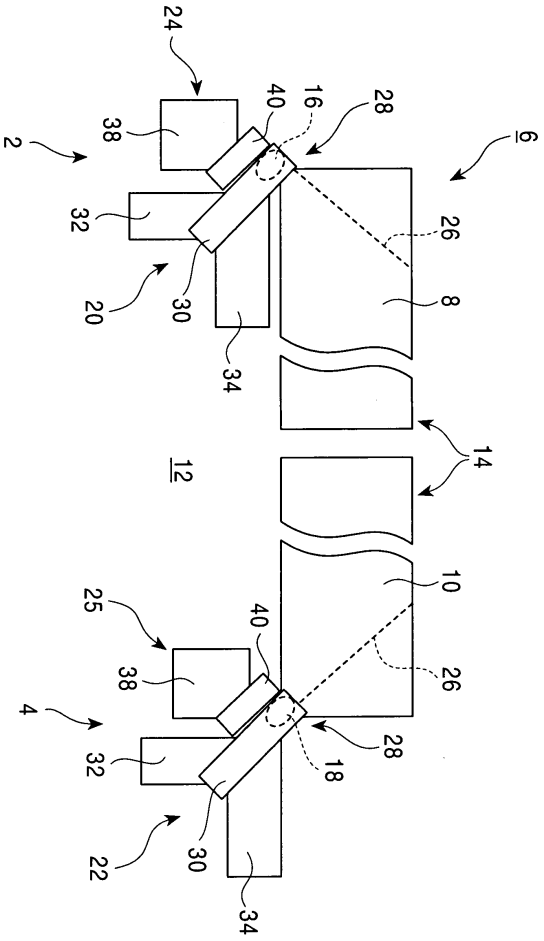
도면4a



도면4b



도면5


24
16
40
28
6
38
2
32
26
20
30
8
34
14
12
10
25
40
26
38
4
28
32
18
30
22
34