



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년07월20일

(11) 등록번호 10-2135997

(24) 등록일자 2020년07월14일

(51) 국제특허분류(Int. Cl.)

H04N 19/597 (2014.01) H04N 19/11 (2014.01)  
H04N 19/176 (2014.01) H04N 19/593 (2014.01)  
H04N 19/70 (2014.01)

(52) CPC특허분류

H04N 19/597 (2015.01)  
H04N 19/11 (2015.01)

(21) 출원번호 10-2016-7010735

(22) 출원일자(국제) 2014년09월26일

심사청구일자 2019년09월10일

(85) 번역문제출일자 2016년04월22일

(65) 공개번호 10-2016-0058943

(43) 공개일자 2016년05월25일

(86) 국제출원번호 PCT/CN2014/087511

(87) 국제공개번호 WO 2015/043501

국제공개일자 2015년04월02일

(30) 우선권주장

PCT/CN2013/001176 2013년09월27일 중국(CN)  
61/916,041 2013년12월13일 미국(US)

(56) 선행기술조사문헌

US07535387 B1\*

Gerhard Tech et al., "3D-HEVC Draft Text 1", Joint Collaborative Team on 3D Video Coding Extension Development of ITU-T SG 16 WP 3 5th Meeting, JCT3V-E1001-v3: Vienna, AT, 27 Jul. -2 Aug. 2013\*

Fabian Jager, "3D-CE6.h: simplified Depth Coding with an optional Depth Lookup Table", JCT3V-B0036-v5: Shanghai, CN, 13-19 Oct. 2012\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

퀄컴 인코포레이티드

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

(72) 발명자

리우 홍빈

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

천 잉

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

(뒷면에 계속)

(74) 대리인

특허법인코리아나

전체 청구항 수 : 총 28 항

심사관 : 김영태

(54) 발명의 명칭 심도 인트라 예측 모드들에 대한 잔차 코딩

## (57) 요약

비디오 코더는 다양한, 예컨대, 적어도 3개의, 심도 인트라 예측 모드들 중 임의의 모드에 따라서 심도 블록을 코딩하기 위해, 단순화된 잔차 코딩을 포함한, 단순화된 심도 코딩 (SDC) 모드를 수행할 수도 있다. 예를 들어, 비디오 코더는 심도 모델링 모드 (DMM) 3, DMM 4, 또는 영역 경계 체인 코딩 모드에 따라서, 심도 블록을 코 (뒷면에 계속)

## 대표도



딩하기 위한 SDC 모드를 수행할 수도 있다. 이러한 예들에서, 비디오 코더는 파티션 심도 블록을 파티셔닝하고, 각각의 파티션에 대한 개개의 DC 잔차 값들을 코딩할 수도 있다. 일부 예들에서, 비디오 코더는 인트라 예측 모드, 예컨대, HEVC 베이스 사양 인트라 예측 모드, 예컨대 DC 인트라 예측 모드 또는 방향 인트라 예측 모드들 중 하나에 따라서, 심도 블록을 코딩하기 위한 SDC 모드를 수행할 수도 있다. 이러한 예들에서, 비디오 코더는 심도 블록에 대한 단일 DC 잔차 값을 코딩할 수도 있다.

(52) CPC특허분류

**H04N 19/176** (2015.01)

**H04N 19/18** (2015.01)

**H04N 19/593** (2015.01)

**H04N 19/70** (2015.01)

(72) 발명자

**장 리**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

**자오 신**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

## 명세서

### 청구범위

#### 청구항 1

인코딩된 비디오 데이터를 디코딩하는 방법으로서,

인코딩된 비디오 데이터의 심도 블록을 포함하는 상기 인코딩된 비디오 비트스트림을 수신하는 단계;

상기 인코딩된 비디오 비트스트림으로부터 제 1 선택스 엘리먼트를 파싱하는 단계로서, 상기 제 1 선택스 엘리먼트는 상기 제 1 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 1의 1-비트 플래그이고, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 상기 심도 블록에 대해 선택된 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향성 인트라 예측 모드 중 하나인 것을 표시하며, 그리고 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 파싱하는 단계;

상기 인코딩된 비디오 비트스트림으로부터 제 2 선택스 엘리먼트를 파싱하는 단계로서, 상기 제 2 선택스 엘리먼트는 상기 제 2 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 2의 1-비트 플래그이고, 상기 제 2 선택스 엘리먼트의 제 1 값은 단순화된 심도 코딩 (SDC) 모드가 상기 심도 블록을 복원하기 위해 사용된다는 것을 표시하고, 상기 심도 블록을 복원하기 위해 상기 SDC 모드를 사용하는 것은 상기 인코딩된 비디오 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 그리고 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 제 2 선택스 엘리먼트를 파싱하는 단계;

상기 제 1 선택스 엘리먼트가 상기 제 1 선택스 엘리먼트의 제 1 값으로 설정되고 상기 제 2 선택스 엘리먼트가 상기 제 2 선택스 엘리먼트의 제 1 값으로 설정되는 것을 결정하기 위해 상기 인코딩된 비디오 비트스트림의 일 부분을 디코딩하는 단계; 및

상기 제 1 선택스 엘리먼트 및 상기 제 2 선택스 엘리먼트의 각각의 값들이 상기 제 1 선택스 엘리먼트의 제 1 값 및 상기 제 2 선택스 엘리먼트의 제 1 값으로 설정될 때, (i) 상기 SDC 모드 및 (ii) 상기 평면 인트라 예측 모드, 상기 DC 인트라 예측 모드, 또는 상기 방향성 인트라 예측 모드 중 하나에 따라 상기 심도 블록을 복원하는 단계를 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

#### 청구항 2

제 1 항에 있어서,

상기 제 1 선택스 엘리먼트는 hevc\_intra\_flag 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 sdc\_flag 선택스 엘리먼트를 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

#### 청구항 3

제 1 항에 있어서,

상기 제 1 선택스 엘리먼트를 디코딩하는 단계는 제 1 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 디코딩하는 단계를 포함하고, 그리고

상기 제 2 선택스 엘리먼트를 디코딩하는 단계는 제 2 CABAC 프로세스에 따라서 상기 제 2 선택스 엘리먼트를 디코딩하는 단계를 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

#### 청구항 4

제 3 항에 있어서,

상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계를 더 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

## 청구항 5

제 4 항에 있어서,

상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 상기 초기 확률 상태를 상기 비-동일 확률 상태로 설정하는 단계는, 상기 제 1 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 디코딩하기 위한 상기 초기 확률 상태를 상기 비-동일 확률 상태로 설정하는 단계를 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

## 청구항 6

제 3 항에 있어서,

상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하는 단계; 및

상기 슬라이스 유형에 기초하여 복수의 확률 상태들로부터 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 선택하는 단계를 더 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

## 청구항 7

제 3 항에 있어서,

상기 심도 블록의 하나 이상의 이웃하는 심도 블록들 중 임의의 이웃하는 심도 블록에 대한 대응하는 선택스 엘리먼트의 값을 참조함이 없이, 상기 심도 블록에 대한 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 설정하는 단계를 더 포함하는, 인코딩된 비디오 데이터를 디코딩하는 방법.

## 청구항 8

인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스로서,

상기 디바이스는:

상기 인코딩된 비디오 데이터의 심도 블록을 포함하는 인코딩된 비디오 비트스트림을 수신하도록 구성된 인터페이스;

상기 인터페이스에 커플링된 메모리로서, 상기 인코딩된 비디오 비트스트림의 일 부분을 저장하도록 구성된, 상기 메모리; 및

상기 메모리에 커플링된 하나 이상의 프로세서들을 포함하고,

상기 하나 이상의 프로세서들은:

상기 메모리에 저장된 상기 인코딩된 비디오 비트스트림의 일부로부터 제 1 선택스 엘리먼트를 파싱하는 것으로서, 상기 제 1 선택스 엘리먼트는 상기 제 1 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 1 의 1-비트 플래그이고, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록에 대해 선택된 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향성 인트라 예측 모드 중 하나인 것을 표시하며, 그리고 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 파싱하고;

상기 메모리에 저장된 상기 인코딩된 비디오 비트스트림의 일부로부터 제 2 선택스 엘리먼트를 파싱하는 것으로서, 상기 제 2 선택스 엘리먼트는 상기 제 2 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 1-비트 플래그이고, 상기 제 2 선택스 엘리먼트의 제 1 값은 단순화된 심도 코딩 (SDC) 모드가 상기 심도 블록을 복원하기 위해 사용된다는 것을 표시하고, 상기 심도 블록을 복원하기 위해 상기 SDC 모드를 사용하는 것은 상기 인코딩된 비디오 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 그리고 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 제 2 선택스 엘리먼트를 파싱하고;

상기 제 1 선택스 엘리먼트가 상기 제 1 선택스 엘리먼트의 제 1 값으로 설정되고 상기 제 2 선택스 엘

리먼트가 상기 제 2 선택스 엘리먼트의 제 1 값으로 설정되는 것을 결정하기 위해 상기 인코딩된 비디오 비트스트림의 일 부분을 디코딩하고; 그리고

상기 제 1 선택스 엘리먼트 및 상기 제 2 선택스 엘리먼트의 각각의 값들이 상기 제 1 선택스 엘리먼트의 제 1 값 및 상기 제 2 선택스 엘리먼트의 제 1 값으로 설정될 때, (i) 상기 SDC 모드 및 (ii) 상기 평면 인트라 예측 모드, 상기 DC 인트라 예측 모드, 또는 상기 방향성 인트라 예측 모드 중 하나에 따라 상기 심도 블록을 복원하도록 구성되는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

#### 청구항 9

제 8 항에 있어서,

상기 제 1 선택스 엘리먼트는 hevc\_intra\_flag 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 sdc\_flag 선택스 엘리먼트를 포함하는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

#### 청구항 10

제 8 항에 있어서,

상기 제 1 선택스 엘리먼트를 디코딩하기 위해서, 상기 하나 이상의 프로세서들은 제 1 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 디코딩하도록 구성되고, 그리고

상기 제 2 선택스 엘리먼트를 디코딩하기 위해서, 상기 하나 이상의 프로세서들은 제 2 CABAC 프로세스에 따라서 상기 제 2 선택스 엘리먼트를 디코딩하도록 구성되는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

#### 청구항 11

제 10 항에 있어서,

상기 하나 이상의 프로세서들은 또한 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 비-동일 확률 상태로 설정하도록 구성되는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

#### 청구항 12

제 11 항에 있어서,

상기 하나 이상의 프로세서들은 상기 제 1 CABAC 프로세스에 따라 상기 제 1 선택스 엘리먼트에 대한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하도록 구성되는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

#### 청구항 13

제 10 항에 있어서,

상기 하나 이상의 프로세서들은 또한:

상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하고; 그리고

상기 슬라이스 유형에 기초하여 복수의 확률 상태들로부터 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 선택하도록 구성되는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

#### 청구항 14

제 10 항에 있어서,

상기 하나 이상의 프로세서들은 심도 블록의 임의의 이웃하는 심도 블록에 대한 대응하는 선택스 엘리먼트의 값을 참조함이 없이, 상기 심도 블록에 대한 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 설정하도록 구성되는, 인코딩된 비디오 데이터를 디코딩하도록 구성된 디바이스.

## 청구항 15

비디오 데이터를 인코딩하는 방법으로서,

(i) 단순화된 심도 코딩 (SDC) 모드 및 (ii) 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향성 인트라 예측 모드 중 하나에 따라 상기 비디오 데이터의 심도 블록을 인코딩하는 단계;

제 1 선택스 엘리먼트를 인코딩하는 단계로서, 상기 제 1 선택스 엘리먼트는 상기 제 1 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 1 의 1-비트 플래그이고, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 상기 심도 블록에 대해 선택된 심도 인트라 예측 모드가 상기 평면 인트라 예측 모드, 상기 DC 인트라 예측 모드, 또는 상기 방향성 인트라 예측 모드 중 하나인 것을 표시하며, 그리고 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 인코딩하는 단계;

제 2 선택스 엘리먼트를 인코딩하는 단계로서, 상기 제 2 선택스 엘리먼트는 상기 제 2 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 2 의 1-비트 플래그이고, 상기 제 2 선택스 엘리먼트의 제 1 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는 DC 잔차 값을 디코딩함으로써 상기 SDC 모드가 상기 심도 블록을 복원하기 위해 사용된다는 것을 표시하는, 상기 제 2 선택스 엘리먼트를 인코딩하는 단계;

상기 심도 블록이 상기 평면 인트라 예측 모드, 상기 DC 인트라 예측 모드, 또는 상기 방향성 인트라 예측 모드 중 하나에 따라 인코딩되는 것에 기초하여 상기 제 1 선택스 엘리먼트를 상기 제 1 선택스 엘리먼트의 제 1 값으로 설정하는 단계;

상기 심도 블록이 상기 SDC 모드에 따라 인코딩되는 것에 기초하여 상기 제 2 선택스 엘리먼트를 상기 제 2 선택스 엘리먼트의 제 1 값으로 설정하는 단계;

상기 심도 블록, 상기 제 1 선택스 엘리먼트, 상기 제 2 선택스 엘리먼트를 포함하는 인코딩된 비디오 비트스트림을 형성하는 단계; 및

상기 인코딩된 비디오 비트스트림을 시그널링하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법.

## 청구항 16

제 15 항에 있어서,

상기 제 1 선택스 엘리먼트는 hevc\_intra\_flag 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 sdc\_flag 선택스 엘리먼트를 포함하는, 비디오 데이터를 인코딩하는 방법.

## 청구항 17

제 15 항에 있어서,

상기 제 1 선택스 엘리먼트를 인코딩하는 단계는 제 1 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 인코딩하는 단계를 포함하고, 그리고

상기 제 2 선택스 엘리먼트를 인코딩하는 단계는 제 2 CABAC 프로세스에 따라서 상기 제 2 선택스 엘리먼트를 인코딩하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법.

## 청구항 18

제 17 항에 있어서,

상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계를 더 포함하는, 비디오 데이터를 인코딩하는 방법.

## 청구항 19

제 18 항에 있어서,

상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 상기 초기 확률 상태를 상

기 비-동일 확률 상태로 설정하는 단계는, 상기 제 1 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 인코딩하기 위한 상기 초기 확률 상태를 상기 비-동일 확률 상태로 설정하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법.

#### 청구항 20

제 17 항에 있어서,

상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하는 단계; 및

상기 슬라이스 유형에 기초하여 복수의 확률 상태들로부터 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 선택하는 단계를 더 포함하는, 비디오 데이터를 인코딩하는 방법.

#### 청구항 21

제 17 항에 있어서,

상기 심도 블록의 하나 이상의 이웃하는 심도 블록들 중 임의의 이웃하는 심도 블록에 대한 대응하는 선택스 엘리먼트의 값을 참조함이 없이, 상기 심도 블록에 대한 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 설정하는 단계를 더 포함하는, 비디오 데이터를 인코딩하는 방법.

#### 청구항 22

비디오 데이터를 인코딩하도록 구성된 디바이스로서,

상기 비디오 데이터의 일 부분을 저장하도록 구성된 메모리; 및

상기 메모리에 커플링된 하나 이상의 프로세서들로서,

(i) 단순화된 심도 코딩 (SDC) 모드 및 (ii) 평면 인트라 예측 모드, DC 인트라 예측 모드 또는 방향성 인트라 예측 모드 중 하나에 따라 심도 블록을 인코딩하는 것으로서, 상기 심도 블록은 상기 메모리에 저장된 상기 비디오 데이터의 일부에 포함되는, 상기 심도 블록을 인코딩하고;

제 1 선택스 엘리먼트를 인코딩하는 것으로서, 상기 제 1 선택스 엘리먼트는 상기 제 1 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 1의 1-비트 플래그이고, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 상기 심도 블록에 대해 선택된 심도 인트라 예측 모드가 상기 평면 인트라 예측 모드, 상기 DC 인트라 예측 모드, 또는 상기 방향성 인트라 예측 모드 중 하나인 것을 표시하며, 그리고 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 인코딩하고;

제 2 선택스 엘리먼트를 인코딩하는 것으로서, 상기 제 2 선택스 엘리먼트는 상기 제 2 선택스 엘리먼트의 제 1 값 또는 제 2 값 중 어느 하나로 설정될 수 있는 제 2의 1-비트 플래그이고, 상기 제 2 선택스 엘리먼트의 제 1 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는 DC 잔차 값을 디코딩함으로써 상기 SDC 모드가 상기 심도 블록을 복원하기 위해 사용된다는 것을 표시하는, 상기 제 2 선택스 엘리먼트를 인코딩하고;

상기 심도 블록이 상기 평면 인트라 예측 모드, 상기 DC 인트라 예측 모드, 또는 상기 방향성 인트라 예측 모드 중 하나에 따라 인코딩되는 것에 기초하여 상기 제 1 선택스 엘리먼트를 상기 제 1 선택스 엘리먼트의 제 1 값으로 설정하고;

상기 심도 블록이 상기 SDC 모드에 따라 인코딩되는 것에 기초하여 상기 제 2 선택스 엘리먼트를 상기 제 2 선택스 엘리먼트의 제 1 값으로 설정하고;

상기 심도 블록, 상기 제 1 선택스 엘리먼트, 및 상기 제 2 선택스 엘리먼트를 포함하는 인코딩된 비디오 비트스트림을 형성하도록

구성되는, 상기 하나 이상의 프로세서들; 및

상기 인코딩된 비디오 비트스트림을 시그널링하도록 구성된 인터페이스를 포함하는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 23

제 22 항에 있어서,

상기 제 1 선택스 엘리먼트는 hevc\_intra\_flag 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 sdc\_flag 선택스 엘리먼트를 포함하는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 24

제 22 항에 있어서,

상기 제 1 선택스 엘리먼트를 인코딩하기 위해서, 상기 하나 이상의 프로세서들은 제 1 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 인코딩하도록 구성되고, 그리고

상기 제 2 선택스 엘리먼트를 인코딩하기 위해서, 상기 하나 이상의 프로세서들은 제 2 CABAC 프로세스에 따라서 상기 제 2 선택스 엘리먼트를 인코딩하도록 구성되는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 25

제 24 항에 있어서,

상기 하나 이상의 프로세서들은 또한 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 비-동일 확률 상태로 설정하도록 구성되는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 26

제 25 항에 있어서,

상기 하나 이상의 프로세서들은 상기 제 1 CABAC 프로세스에 따라 상기 제 1 선택스 엘리먼트에 대한 상기 초기 확률 상태를 상기 비-동일 확률 상태로 설정하도록 구성되는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 27

제 24 항에 있어서,

상기 하나 이상의 프로세서들은 또한 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하고; 그리고 상기 슬라이스 유형에 기초하여 복수의 확률 상태들로부터 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 선택하도록 구성되는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 28

제 24 항에 있어서,

상기 하나 이상의 프로세서들은 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 대응하는 선택스 엘리먼트의 값을 참조함이 없이, 상기 심도 블록에 대한 상기 제 1 선택스 엘리먼트 또는 상기 제 2 선택스 엘리먼트 중 적어도 하나에 대한 초기 확률 상태를 설정하도록 구성되는, 비디오 데이터를 인코딩하도록 구성된 디바이스.

#### 청구항 29

삭제

#### 청구항 30

삭제

### 발명의 설명



## 기술 분야

[0001] 본 개시물은 비디오 코딩 및 압축, 좀더 구체적으로는, 심도 인트라 예측 모드들에 대한 잔차 값들을 코딩하는 기법들에 관한 것이다.

## 배경 기술

[0002] 디지털 비디오 능력들은 디지털 텔레비전들, 디지털 직접 브로드캐스트 시스템들, 무선 브로드캐스트 시스템들, 태블릿 컴퓨터들, 스마트폰들, 개인 휴대정보 단말기들 (PDA들), 랩탑 또는 데스크탑 컴퓨터들, 디지털 카메라들, 디지털 리코딩 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 디바이스들, 비디오 게임 콘솔들, 셀룰러 또는 위성 무선 전화기들, 원격 화상회의 디바이스들, 셋-탑 디바이스들 등을 포함한, 광범위한 디바이스들에 포함될 수 있다. 디지털 비디오 디바이스들은 MPEG-2, MPEG-4, ITU-T H.263, ITU-T H.264/MPEG-4, 파트 10, AVC (Advanced Video Coding) 에 의해 정의된 표준들, HEVC (High Efficiency Video Coding) 표준, 및 이런 표준들의 확장판들에서 설명되는 것들과 같은, 비디오 압축 기법들을 구현한다. 비디오 디바이스들은 디지털 비디오 정보를 좀더 효율적으로 송신, 수신, 및 저장할 수도 있다.

[0003] 인코더-디코더 (코덱) 은 비디오 시퀀스들에 내재하는 리던던시를 감소시키거나 또는 제거하기 위해 공간 (인트라-픽처) 예측 및/또는 시간 (인터-픽처) 예측을 수행하는 비디오 압축 기법들을 적용한다. 블록-기반 비디오 코딩에 있어, 비디오 슬라이스는 비디오 블록들로 파티셔닝될 수도 있으며, 이 비디오 블록들은 또한 트리블록들, 코딩 유닛들 (CU들) 및/또는 코딩 노드들로서 지칭될 수도 있다. 픽처의 인트라-코딩된 (I) 슬라이스에서의 비디오 블록들은 동일한 픽처의 이웃하는 블록들에서의 참조 샘플들에 대한 공간 예측을 이용하여 인코딩된다. 픽처의 인터-코딩된 (P 또는 B) 슬라이스에서의 비디오 블록들은 동일한 픽처의 이웃하는 블록들에서의 참조 샘플들에 대한 공간 예측, 또는 다른 참조 픽처들에서의 참조 샘플들에 대한 시간 예측을 이용할 수도 있다. 픽처들은 대안적으로 "프레임들" 로서 지칭될 수도 있다.

[0004] 공간 또는 시간 예측은 코딩되는 블록에 대한 예측 블록을 초대한다. 잔차 데이터는 코딩되는 원래 블록과 예측 블록 사이의 픽셀 차이들을 나타낸다. 인터-코딩된 블록은 예측 블록을 형성하는 참조 샘플들의 블록을 가리키는 모션 벡터, 및 코딩된 블록과 예측 블록 사이의 차이를 나타내는 잔차 데이터에 따라서 인코딩된다. 인트라-코딩된 블록은 인트라-코딩 모드 및 잔차 데이터에 따라서 인코딩된다. 추가적인 압축을 위해, 잔차 데이터는 공간 도메인으로부터 변환 도메인으로 변환되어, 잔차 변환 계수들을 초대할 수도 있으며, 이 잔차 변환 계수는 그후 양자화될 수도 있다. 처음에 2차원 어레이로 배열된, 양자화된 변환 계수들은 변환 계수들의 1차원 벡터를 발생하기 위해 스캐닝될 수도 있으며, 엔트로피 코딩이 더욱 더 많은 압축을 달성하기 위해 적용될 수도 있다.

[0005] 멀티-뷰 코딩 비트스트림은 뷰들을, 예컨대, 다수의 관점들로부터 인코딩함으로써 발생될 수도 있다. 멀티-뷰 코딩은 디코더로 하여금, 상이한 뷰들 사이에 선택하거나, 또는 어쩌면 다수의 뷰들을 렌더링가능하게 할 수도 있다. 더욱이, HEVC 의 멀티-뷰 확장판인, 3D-HEVC 과 같은, 개발되었거나, 또는 개발중인, 어떤 3차원 (3D) 비디오 기법들 및 표준들은 멀티뷰 코딩 양태들을 이용한다. 예를 들어, 상이한 뷰들은 3D 비디오를 지원하기 위해 좌안 및 우안 뷰들을 송신할 수도 있다. 일부 3D 비디오 코딩 프로세스들은 소위 멀티뷰-플러스-심도 코딩을 적용할 수도 있다. 멀티뷰 플러스 심도 코딩에서, 3D 비디오 비트스트림은 텍스처 뷰 성분들 뿐만 아니라, 심도 뷰 성분들도 포함하는 다수의 뷰들을 포함할 수도 있다. 예를 들어, 각각의 뷰는 텍스처 뷰 성분 및 심도 뷰 성분을 포함할 수도 있다.

## 발명의 내용

### 해결하려는 과제

### 과제의 해결 수단

[0006] 일반적으로, 본 개시물은 3D 비디오 비트스트림의 심도 데이터를 인트라 예측 코딩하는 기법들을 설명한다. 좀더 자세하게 설명하면, 본 개시물의 일부 기법들에 따라서 구성된 비디오 코더는 심도 블록이 다양한, 예컨대, 적어도 3개의, 심도 인트라 예측 모드들 중 임의의 모드에 따라서 인트라 예측 코딩될 때 단순화된 심도 코딩 (SDC) 모드를 수행하여 심도 블록에 대해 하나 이상의 DC 잔차 값들을 코딩할 수도 있다. SDC 모드는 비

디오 코더가 비트스트림에서 하나 이상의 DC 잔차 값들을 코딩하는, 예컨대, 인코딩하거나 또는 디코딩하는 단순화된 잔차 코딩을 포함한다. 하나 이상의 DC 잔차 값들의 각각은 복수의 심도 샘플 값들, 예컨대, 심도 블록의 심도 픽셀 값들을, 나타낸다, 즉, 복원하는데 비디오 디코더에 의해 사용될 수 있다. SDC 모드에 따른 단순화된 잔차 코딩에 있어, 비디오 인코더는 일부 예들에서, 비트스트림에 코딩되는 DC 잔차 값을 변환하고 및/또는 양자화하지 않을 수도 있다 (그리고 비디오 디코더는 역양자화하고 및/또는 역변환하지 않을 수도 있다). 일부 예들에서, 현재의 인트라-코딩된 심도 블록에 대해 비트스트림에 인코딩되는 DC 잔차 값을 결정하기 위해, 비디오 인코더는 뷰 합성 최적화 프로세스를 적용하여, SDC 모드에 따라서 인트라-코딩된 심도 블록용으로 결정된 DC 잔차 값을 포함하는 범위 내 DC 잔차 값들의 후보 세트 중에서 DC 잔차 값을 선택한다.

[0007] 본 개시물의 어떤 예시적인 기법들에 따라서 구성된 비디오 코더는 HEVC 인트라 예측 모드 또는 추가적인 심도 인트라 예측 모드가 현재의 인트라-코딩된 심도 블록을 코딩하는데 사용되는지 여부를 표시하는 인코딩된 비디오 비트스트림에서의 선택스 엘리먼트, 예컨대, `hevc_intra_flag` 를 코딩할 수도 있다. HEVC 인트라 예측 모드들은 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향성 인트라 예측 모드들을 포함할 수도 있다. 추가적인 심도 인트라 예측 모드들은 복수의 심도 모델링 모드들 (DMM) 또는 영역 경계 체인 코딩 모드를 포함할 수도 있다. 일부 예들에서, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 다른 선택스 엘리먼트, 예컨대, `sd_flag` 를, SDC 모드가 현재의 인트라-코딩된 심도 블록을 코딩하기 위해 수행되는지 여부를 표시하는 인코딩된 비디오 비트스트림으로 코딩할 수도 있다.

[0008] 일부 예들에서, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스를 이용하여 이들 선택스 엘리먼트들, 예컨대, `hevc_intra_flag` 및 `sd_flag` 를 코딩할 수도 있다. 일부 예들에서, 비디오 코더는 CABAC 프로세스에 있어서, 비-동일 확률 상태를 이들 선택스 엘리먼트들, 예컨대, `hevc_intra_flag` 및 `sd_flag` 중 하나 (또는, 양쪽) 에 대한 초기화된 확률 상태로서 이용한다. 일부 예들에서, 비디오 코더는 현재의 심도 블록을 포함하는 슬라이스의 슬라이스 유형에 기초하여, 이들 선택스 엘리먼트들, 예컨대, `hevc_intra_flag` 및 `sd_flag` 중 하나 (또는, 양쪽) 에 대한 초기화된 확률 상태를 선택한다. 일부 예들에서, 이들 선택스 엘리먼트들 중 하나 (또는, 양쪽) 에 대해, 비디오 코더는 하나 이상의 이웃하는 인트라-코딩된 심도 블록들에 대한 이들 선택스 엘리먼트들의 값들에 기초하여 현재의 인트라-코딩된 심도 블록에 대한 초기화된 확률 상태를 선택하지만, 다른 예들에서, 비디오 코더는 하나 이상의 이웃하는 블록들에 대한 이들 선택스 엘리먼트들의 값들에 대한 참조 없이 현재의 심도 블록에 대한 초기화된 확률 상태를 선택한다.

[0009] 일 예에서, 비디오 데이터를 디코딩하는 방법은 비트스트림으로부터 정보를 디코딩하는 단계를 포함하며, 상기 정보는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 디코딩하는데 사용되는지를 표시한다. 본 방법은 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 더 포함하며, SDC 모드는 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다. 본 방법은 표시된 심도 인트라 예측 모드 및 적어도 하나의 DC 잔차 값에 기초하여 심도 블록을 복원하는 단계를 더 포함한다.

[0010] 다른 예에서, 비디오 데이터를 인코딩하는 방법은 정보를 비트스트림으로 인코딩하는 단계를 포함하며, 상기 정보는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 인코딩하는데 사용되는지를 표시한다. 본 방법은 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 더 포함한다. SDC 모드는 심도 인트라 예측 모드들 중 표시된 모드에 기초하여 심도 블록에 대해 적어도 하나의 DC 잔차 값을 결정하는 단계; 및 DC 잔차 값을 비트스트림으로 인코딩하는 단계를 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다.

[0011] 다른 예에서, 디바이스는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 디코딩하는데 사용되는지를 표시하는 정보를 비트스트림으로부터 디코딩하고, 그리고, 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 구성된 비디오 디코더를 포함하며, SDC 모드는 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다. 비디오 디코더는 표시된 심도 인트라 예측 모드 및 적어도 하나의 DC 잔차 값에 기초하여 심도 블록을 복원하도록 더 구성된다.

[0012] 다른 예에서, 디바이스는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 인코딩하는데 사용되는지를 표시하는 정보를 비트스트림으로 인코딩하고, 그리고, 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 구성된 비디오

인코더를 포함한다. SDC 모드에 따르면, 비디오 인코더는 심도 인트라 예측 모드들 중 표시된 모드에 기초하여 심도 블록에 대해 적어도 하나의 DC 잔차 값을 결정하고, 그리고 DC 잔차 값을 비트스트림으로 인코딩하도록 구성되며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다.

[0013] 다른 예에서, 비디오 데이터를 코딩하는 디바이스는, 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 코딩하는데 사용되는지를 나타내는 비트스트림에서의 정보를 코딩하는 수단; 및, 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 수단을 포함한다. SDC 모드를 수행하는 수단은 적어도 하나의 DC 잔차 값을 비트스트림으로 코딩하는 수단을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다.

[0014] 다른 예에서, 컴퓨터-판독가능 저장 매체는, 비디오 코더의 하나 이상의 프로세서들에 의해 실행될 때, 비디오 코더로 하여금, 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 코딩하는데 사용되는지를 표시하는 정보를 비트스트림으로 코딩하도록 하고, 그리고, 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 하는 명령들을 저장하고 있다. SDC 모드는 적어도 하나의 DC 잔차 값을 비트스트림으로 코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다.

[0015] 다른 예에서, 비디오 데이터를 코딩하는 방법은, 심도 모델링 모드 3 또는 심도 모델링 모드 4 중 하나가 심도 블록을 코딩하는데 사용된다는 것을 표시하는 정보를 비트스트림으로 코딩하는 단계; 및 동일 위치에 배치된 텍스처 블록 및 표시된 심도 모델링 모드에 기초하여 심도 블록에 대한 파티셔닝 패턴을 결정하는 단계를 포함한다. 본 방법은 파티셔닝 패턴에 기초하여 심도 블록을 2개의 파티션들로 파티셔닝하는 단계; 및 심도 블록을 코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 더 포함하며, 상기 SDC 모드는 심도 블록의 파티션들의 각각에 대해, 개개의 DC 잔차 값을 비트스트림으로 코딩하는 단계를 포함하며, 상기 DC 잔차 값은 파티션의 픽셀들의 잔차 값들을 나타낸다.

[0016] 다른 예에서, 비디오 데이터를 코딩하는 방법은, 영역 경계 체인 코딩 모드가 심도 블록을 코딩하는데 사용된다는 것을 표시하는 비트스트림에서의 정보를 코딩하는 단계; 영역 경계 체인 코딩 모드에 기초하여 심도 블록의 2개의 파티션들 사이의 경계를 정의하는 복수의 체인들을 정의하는 그 비트스트림에서 정보를 코딩하는 단계, 및 그 경계에 기초하여 심도 블록을 2개의 파티션들로 파티셔닝하는 단계를 포함한다. 본 방법은 심도 블록을 코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 더 포함하며, 상기 SDC 모드는 심도 블록의 파티션들의 각각에 대해, 개개의 DC 잔차 값을 비트스트림으로 코딩하는 단계를 포함하며, 상기 DC 잔차 값은 파티션의 픽셀들의 잔차 값들을 나타낸다.

[0017] 다른 예에서, 비디오 데이터를 코딩하는 방법은 비트스트림에서 정보를 코딩하는 단계로서, 상기 정보는 DC 인트라 예측 모드가 심도 블록을 코딩하는데 사용된다는 것을 표시하는, 상기 정보를 코딩하는 단계; 및 DC 인트라 예측 모드에 기초하여 심도 블록에서의 픽셀들의 각각에 대해 개개의 예측자 값들을 결정하는 단계를 포함한다. 본 방법은 심도 블록을 코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 더 포함하며, 상기 SDC 모드는 단일 DC 잔차 값을 비트스트림으로 코딩하는 단계를 포함하며, 상기 DC 잔차 값은 예측자 값들에 기초하여 결정되며 심도 블록의 픽셀들의 잔차 값들을 나타낸다.

[0018] 다른 예에서, 비디오 데이터를 코딩하는 방법은, 방향 인트라 예측 모드가 심도 블록을 코딩하는데 사용된다는 것을 표시하는 비트스트림에서의 정보를 코딩하는 단계; 및 방향 인트라 예측 모드에 기초하여 심도 블록에서의 픽셀들의 각각에 대해 개개의 예측자 값들을 결정하는 단계를 포함한다. 본 방법은 심도 블록을 코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 더 포함하며, 상기 SDC 모드는 단일 DC 잔차 값을 비트스트림으로 코딩하는 단계를 포함하며, 상기 DC 잔차 값은 예측자 값들에 기초하여 결정되며 심도 블록의 픽셀들의 잔차 값들을 나타낸다.

[0019] 다른 예에서, 비디오 데이터를 코딩하는 방법은, 제 1 선택스 엘리먼트를 인코딩된 비디오 비트스트림으로 코딩하는 단계를 포함하며, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나임을 표시하며, 상기 제 1 선택스 엘리먼트의 제 2 값은 심도 블록용으로 선택되는 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나임을 표시한다. 본 방법은 인코딩된 비디오 비트스트림으로부터 제 2 선택스 엘리먼트를 코딩하는 단계를 더 포함하며, 상기 제 2 선택스 엘리먼트는 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, SDC 모드는 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록

의 복수의 샘플들의 잔차 값들을 나타낸다. 본 방법은 제 1 및 제 2 선택스 엘리먼트들에 따라서 심도 블록을 코딩하는 단계를 더 포함한다.

[0020] 다른 예에서, 디바이스는 비디오 코더를 포함한다. 비디오 코더는 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리, 및 하나 이상의 프로세서들을 포함한다. 하나 이상의 프로세서들은 인코딩된 비디오 비트스트림으로부터 제 1 선택스 엘리먼트를 코딩하도록 구성되며, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나임을 표시하며, 상기 제 1 선택스 엘리먼트의 제 2 값은 심도 블록용으로 선택되는 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나임을 표시한다. 하나 이상의 프로세서들은 인코딩된 비디오 비트스트림으로부터 제 2 선택스 엘리먼트를 코딩하도록 구성되며, 상기 제 2 선택스 엘리먼트는 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, SDC 모드는 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 샘플들의 잔차 값들을 나타낸다. 하나 이상의 프로세서들은 제 1 및 제 2 선택스 엘리먼트들에 따라서 심도 블록을 코딩하도록 구성된다.

[0021] 다른 예에서, 비디오 데이터를 인코딩하는 방법은, 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하는 단계를 포함하며, 상기 심도 블록을 인코딩하는 단계는 심도 인트라 예측 모드들 중 표시된 모드에 기초하여 심도 블록에 대해 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 샘플들의 잔차 값들을 나타낸다. 본 방법은 결정된 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 단계; 뷰 합성 최적화 프로세스를 후보 DC 잔차 값들의 세트의 각각에 적용하는 단계; 및 뷰 합성 최적화 프로세스에 기초하여 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하는 단계를 더 포함한다. 본 방법은 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하는 단계를 더 포함한다.

[0022] 다른 예에서, 디바이스는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리를 포함하고 비디오 데이터를 인코딩하는 비디오 인코더; 및 하나 이상의 프로세서들을 포함한다. 하나 이상의 프로세서들은 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하도록 구성되며, 상기 심도 블록을 인코딩하는 단계는 심도 인트라 예측 모드들 중 표시된 모드에 기초하여 심도 블록에 대해 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 샘플들의 잔차 값들을 나타낸다. 하나 이상의 프로세서들은 결정된 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하고, 뷰 합성 최적화 프로세스를 후보 DC 잔차 값들의 세트의 각각에 적용하고, 그리고, 뷰 합성 최적화 프로세스에 기초하여 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하도록 더 구성된다. 하나 이상의 프로세서들은 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하도록 더 구성된다.

[0023] 본 개시물의 하나 이상의 양태들의 세부 사항들이 첨부도면 및 아래의 상세한 설명에서 개시된다. 본 개시물에서 설명된 기법들의 다른 특징들, 목적들, 및 이점들은 설명 및 도면들로부터, 그리고 청구범위로부터 명백히 알 수 있을 것이다.

## 도면의 간단한 설명

[0024] 도 1은 본 개시물의 기법들을 이용할 수도 있는 예시적인 비디오 코딩 시스템을 예시하는 블록도이다.

도 2는 HEVC (High Efficiency Video Coding) 에서의 인트라 예측 모드들을 예시하는 다이어그램이다.

도 3은 픽셀 샘플들의 8x8 블록을 코딩할 때에 사용을 위한 하나의 wedgelet 파티션 패턴의 일 예를 예시하는 다이어그램이다.

도 4는 픽셀 샘플들의 8x8 블록을 코딩할 때에 사용을 위한 하나의 윤곽선 파티션 패턴의 일 예를 예시하는 다이어그램이다.

도 5는 영역 경계 체인 코딩 프로세스에서 정의된 체인들의 8개의 가능한 유형들을 예시하는 다이어그램이다.

도 6은 하나의 심도 예측 유닛 (PU) 파티션 패턴 및 체인 코딩에서의 코딩된 체인들과 함께 영역 경계 체인 코딩 모드를 예시하는 다이어그램이다.



도 7 은 본 개시물의 기법들을 구현할 수도 있는 예시적인 비디오 인코더를 예시하는 블록도이다.

도 8 은 본 개시물의 기법들을 구현할 수도 있는 예시적인 비디오 디코더를 예시하는 블록도이다.

도 9 는 심도 블록을 심도 인트라 예측 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다.

도 10 은 심도 블록을 심도 인트라 예측 디코딩하기 위해 SDC 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다.

도 11 은 HEVC 인트라 예측 모드 또는 3D-HEVC 심도 인트라 예측 모드에 따라서 심도 블록을 심도 인트라 예측 디코딩하기 위해 SDC 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다.

도 12 는 HEVC 인트라 예측 모드 또는 3D-HEVC 심도 인트라 예측 모드에 따라서 심도 블록을 심도 인트라 예측 디코딩하기 위해 SDC 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다.

도 13 은 어느 심도 인트라 예측 모드가 심도 블록을 코딩하는데 사용되는지 및 SDC 모드가 심도 블록을 코딩하는데 사용되는지 여부를 표시하는 비트스트림에서의 선택스 엘리먼트들을 코딩하는 예시적인 방법을 예시하는 흐름도이다.

도 14 는 비트스트림에서의 DC 잔차 값을 코딩하는 예시적인 방법을 예시하는 흐름도이다.

도 15 는 비트스트림에서의 DC 잔차 값을 인코딩하는 예시적인 방법을 예시하는 흐름도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0025] 본 개시물은 비디오 데이터의 인트라-픽처, 또는 공간, 예측 (또한, "인트라 예측" 으로도 지칭됨) 을 위한 기법들을 설명한다. 좀더 자세하게 설명하면, 본 개시물은 3D 비디오 데이터의 심도 성분의 인트라 예측 코딩 동안, 예컨대, 단순화된 심도 코딩 (SDC) 모드에 따라서 유도된 잔차 값들을 코딩하는 기법들을 설명한다. 본원에서 설명되는 잔차 코딩 기법들은 본원에서 심도 인트라 예측 모드들로도 지칭되는, 심도 데이터에 대한 다양한 인트라 예측 모드들 중 임의의 모드에 따라서 비디오 데이터의 심도 성분들을 코딩할 때 적응적으로 적용될 수도 있다. 일부 예들에서, 비-동일 확률 상태는 인트라 심도 코딩 모드들 및 SDC 모드와 연관된 시그널링에 사용되는, 선택스 엘리먼트들, 예컨대, 플래그들의 컨텍스트 적응 2진 산술 코딩 (CABAC) 에 대해 초기화 상태로서 제공된다.
- [0026] 본 개시물은 HEVC (High Efficiency Video Coding) 코덱들과 같은, 진보된 코덱들에 기초한 3D 비디오 코딩을 위한 기법들을 설명한다. 본 개시물에서 설명되는 3D 코딩 기법들은 현재 개발 중에 있는, HEVC 에 대한 3D-HEVC 확장판과 같은, 멀티뷰-플러스-심도 비디오 코딩 프로세스에서 심도 뷰들의 진보된 인트라-코딩에 관련된 심도 코딩 기법들을 포함한다.
- [0027] HEVC 에서, 코딩 유닛 (CU) 의 사이즈가  $2N \times 2N$  이라고 가정하면, 비디오 인코더 및 비디오 디코더는 인트라-예측에 대해  $2N \times 2N$  또는  $N \times N$  의 여러 예측 유닛 (PU) 사이즈들을, 그리고 인트라-예측에 대해  $2N \times 2N$ ,  $2N \times N$ ,  $N \times 2N$ ,  $N \times N$  의 대칭 PU 사이즈들, 또는 유사한 것을 지원할 수도 있다. 비디오 인코더 및 비디오 디코더는 또한 인트라-예측에 대해서  $2N \times nU$ ,  $2N \times nD$ ,  $nL \times 2N$ , 및  $nR \times 2N$  의 PU 사이즈들에 대한 비대칭적인 파티셔닝을 지원할 수도 있다.
- [0028] 3D-HEVC 에서 제공되는 바와 같은 심도 코딩에 대해, 비디오 인코더 및 비디오 디코더는 비-직사각형의 파티션들을 이용하는 모드들을 포함한, 인트라 예측을 위한 다양한 상이한 심도 코딩 파티션 모드들을 지원하도록 구성될 수도 있다. 비-직사각형의 파티션들에 의한 심도 코딩의 예들은 Wedgelet 파티션-기반의 심도 코딩, 윤곽선 파티션-기반의 심도 코딩, 및 영역 경계 체인 파티션-기반의 코딩을 포함한다. 예들로서, wedgelet 파티션들 또는 윤곽선 파티션들과 같은, 비-직사각형의 파티션들의 파티션-기반의 인트라-코딩을 위한 기법들은 심도 데이터의 인트라 예측 코딩으로부터 유래하는 잔차 정보의 코딩을 위한 SDC 모드와 함께 수행될 수도 있다.
- [0029] 3D 비디오 코딩 기법들을 이용하여 코딩되는 비디오 데이터는 3차원 효과를 생성하기 위해 렌더링되어 디스플레이될 수도 있다. 일 예로서, (즉, 약간 상이한 수평 위치들을 가지는 2개의 카메라 원근법들 (camera perspectives) 에 대응하는) 상이한 뷰들의 2개의 이미지들은, 하나의 이미지가 뷰어의 좌측 눈에 의해 보이고 다른 이미지가 뷰어의 우측 눈에 의해 보이도록, 실질적으로 동시에 디스플레이될 수도 있다.

- [0030] 3D 효과는 예를 들어, 입체 디스플레이들 또는 무안경 입체 디스플레이들을 이용하여 달성될 수도 있다. 입체 디스플레이들은 따라서 2개의 이미지들을 필터링하는 안경과 함께 사용될 수도 있다. 예를 들어, 수동 안경은 적합한 눈이 적합한 이미지를 보도록 보장하기 위해 이미지들을 편광 렌즈들 또는 상이한 착색된 렌즈들을 이용하여 필터링할 수도 있다. 다른 예로서, 능동 안경이, 좌측 눈 이미지를 디스플레이하는 것과 우측 눈 이미지를 디스플레이하는 것 사이에 교번시킬 수도 있는 입체 디스플레이와 조화하여 교번 렌즈들(alternate lenses)을 빨리 서터링시킬 수도 있다. 무안경 입체 디스플레이들은 2개의 이미지들을, 어떤 안경도 요구되지 않는 방식으로 디스플레이한다. 예를 들어, 무안경 입체 디스플레이들은 각각의 이미지가 뷰어의 적합한 눈들에 투영될 수 있도록 구성된 거울들 또는 프리즘들을 포함할 수도 있다.
- [0031] 본 개시물의 기법들은 3D 비디오를 지원하기 위해 심도 데이터를 코딩함으로써 3D 비디오 데이터를 코딩하는 기법들에 관한 것이다. 일반적으로, 용어 "텍스처"는 이미지의 휘도(즉, 휘도 또는 "루마") 값들 및 이미지의 색차(즉, 칼라 또는 "크로마") 값들을 기술하는데 이용된다. 일부 예들에서, 텍스처 이미지는 청색 색조들(Cb) 및 적색 색조들(Cr)에 대해 2개의 색차 데이터의 세트들 및 하나의 휘도 데이터(Y)의 세트를 포함할 수도 있다. 4:2:2 또는 4:2:0 과 같은, 어떤 크로마 포맷들에서, 크로마 데이터는 루마 데이터에 대해 다운샘플링된다. 즉, 색차 픽셀들의 공간 해상도는 대응하는 휘도 픽셀들의 공간 해상도, 예컨대, 휘도 해상도의 1/2 또는 1/4 보다 낮을 수도 있다.
- [0032] 심도 데이터는 일반적으로 대응하는 텍스처 데이터에 대한 심도 값들을 기술한다. 예를 들어, 심도 이미지는 예컨대, 뷰의 텍스처 성분에서, 대응하는 텍스처 데이터에 대한, 예컨대, 뷰의 심도 성분에서의 심도를 각각 기술하는(또한, 심도 샘플들 또는 심도 값들로서 지칭되는) 심도 픽셀들의 세트를 포함할 수도 있다. 각각의 샘플, 예컨대, 픽셀은, 하나 이상의 텍스처 값들(예컨대, 휘도 및 색차)을 가질 수도 있으며, 또한 하나 이상의 심도 값들을 가질 수도 있다. 텍스처 픽처 및 심도 맵은 동일한 공간 해상도를 가질 수도 있지만, 가질 필요는 없을 수도 있다. 예를 들어, 심도 맵은 대응하는 텍스처 픽처보다 더 많거나 또는 더 적은 픽셀들을 포함할 수도 있다. 심도 데이터는 대응하는 텍스처 데이터에 대한 수평 디스패리티를 결정하는데 사용될 수도 있으며, 일부 경우들에서, 수직 디스패리티가 또한 사용될 수도 있다.
- [0033] 텍스처 및 심도 데이터를 수신하는 디바이스는 하나의 뷰(예컨대, 좌측 눈 뷰)에 대한 제 1 텍스처 이미지를 디스플레이할 수도 있으며, 심도 데이터를 이용하여, 심도 값들에 기초하여 결정되는 수평 디스패리티 값들 만큼 제 1 이미지의 픽셀 값들을 오프셋시킴으로써, 제 1 텍스처 이미지를 수정하여 다른 뷰(예컨대, 우측 눈 뷰)에 대한 제 2 텍스처 이미지를 발생시킬 수도 있다. 일반적으로, 수평 디스패리티(또는, 간단히 "디스패리티")는 우측 뷰에서의 대응하는 픽셀에 대한, 제 1 뷰에서의 픽셀의 수평 공간 오프셋을 기술하며, 여기서, 2개의 픽셀들은 2개의 뷰들에 표현되는 오브젝트와 동일한 오브젝트의 동일한 부분에 대응한다.
- [0034] 또한 다른 예들에서, 심도 데이터는 주어진 픽셀과 연관되는 심도가 이미지에 대해 정의된 제로 디스패리티 평면(zero disparity plane)에 대해 정의되도록, 이미지 평면에 수직인 z-차원에서의 픽셀들에 대해 정의될 수도 있다. 이런 심도는 픽셀이 제로 디스패리티 평면에 대한 픽셀의 z-차원 심도 값에 따라서, 좌측 및 우측 눈들에 대해 상이하게 디스플레이되도록, 픽셀을 디스플레이하기 위해 수평 디스패리티를 생성하는데 사용될 수도 있다. 제로 디스패리티 평면은 비디오 시퀀스의 상이한 부분들에 대해 변할 수도 있으며, 제로-디스패리티 평면에 대한 심도의 양은 또한 변할 수도 있다.
- [0035] 제로 디스패리티 평면 상에 로케이트된 픽셀들은 좌측 및 우측 눈들에 대해 유사하게 정의될 수도 있다. 제로 디스패리티 평면의 전면 상에 로케이트된 픽셀들은, 픽셀이 이미지 평면에 수직인 z-방향으로 이미지로부터 나와서 나타나는 지각(perception)을 생성하기 위해, 좌측 및 우측 눈에 대해 상이한 로케이션들에서(예컨대, 수평 디스패리티로) 디스플레이될 수도 있다. 제로 디스패리티 평면 뒤에 로케이트되는 픽셀들은 약간의 심도의 지각으로 약간 흐릿한 형태로 디스플레이될 수도 있거나, 또는 좌측 및 우측 눈에 대해 상이한 로케이션들에서(예컨대, 제로 디스패리티 평면의 전면에 로케이트되는 픽셀들의 수평 디스패리티와는 반대인 수평 디스패리티로) 디스플레이될 수도 있다. 많은 다른 기법들이 또한 이미지에 대한 심도 데이터를 전달하거나 또는 정의하는데 사용될 수도 있다.
- [0036] 2차원 비디오 데이터는 일반적으로 별개의 픽처들의 시퀀스로서 코딩되며, 그 별개의 픽처들의 시퀀스 각각은 특정의 시간 인스턴스에 대응한다. 즉, 각각의 픽처는 그 시퀀스에서의 다른 이미지들의 플레이백 시간들에 대한 연관된 플레이백 시간을 갖는다. 이들 픽처들은 텍스처 픽처들 또는 텍스처 이미지들로서 간주될 수도 있다. 심도-기반 3D 비디오 코딩에서, 시퀀스에서의 각각의 텍스처 픽처는 또한 심도 맵에 대응할 수도 있다. 즉, 텍스처 픽처에 대응하는 심도 맵은 대응하는 텍스처 픽처에 대한 심도 데이터를 기술한다. 멀

티뷰 비디오 데이터는 여러 상이한 뷰들에 대한 데이터를 포함할 수도 있으며, 여기서, 각각의 뷰는 텍스처 성분들 및 대응하는 심도 성분들의 개개의 시퀀스를 포함할 수도 있다.

[0037] 픽처는 일반적으로 특정의 시간 인스턴스에 대응한다. 비디오 데이터는 액세스 유닛들의 시퀀스를 이용하여 표현될 수도 있으며, 여기서 각각의 액세스 유닛은 특정의 시간 인스턴스에 대응하는 모든 데이터를 포함한다.

따라서, 예를 들어, 멀티뷰 비디오 데이터 플러스 심도 코딩에 대해, 공통 시간 인스턴스에 대한 각각의 뷰로부터의 텍스처 이미지들, 플러스 텍스처 이미지들의 각각에 대한 심도 맵들은, 모두 특정의 액세스 유닛 내에 포함될 수도 있다. 그러므로, 액세스 유닛은 다수의 뷰들을 포함할 수도 있으며, 각각의 뷰는 텍스처 이미지에 대응하는, 텍스처 성분에 대한 데이터, 및 심도 맵에 대응하는, 심도 성분에 대한 데이터를 포함할 수도 있다.

[0038] 각각의 액세스 유닛은 다수의 뷰 성분들 또는 픽처들을 포함할 수도 있다. 특정의 뷰에 대한 뷰 성분들은 고유한 뷰 id 또는 뷰 순서 인덱스와 연관되며, 그 결과 상이한 뷰들의 뷰 성분들이 상이한 뷰 id들 또는 뷰 순서 인덱스들과 연관된다. 뷰 성분은 심도 뷰 성분 뿐만 아니라 텍스처 뷰 성분을 포함할 수도 있다. 동일한 뷰에서의 텍스처 및 심도 뷰 성분들은 상이한 계층 id들을 가질 수도 있다. 텍스처 뷰 성분은 하나 이상의 텍스처 슬라이스들로서 코딩될 수도 있지만, 심도 뷰 성분은 하나 이상의 심도 슬라이스들로서 코딩될 수도 있다. 멀티뷰-플러스-심도는 인트라-픽처, 인터-픽처, 인트라-뷰, 인터-뷰, 모션 예측 등과 같은 다양한 코딩 가능성들을 생성한다.

[0039] 이와 같이, 3D 비디오 데이터는 캡처된 또는 발생된 뷰들이 대응하는 심도 맵들과 연관된 텍스처 성분들을 포함하는 멀티뷰 비디오 플러스 심도 포맷을 이용하여 표현될 수도 있다. 더욱이, 3D 비디오 코딩에서, 텍스처들 및 심도 맵들은 3D 비디오 비트스트림으로 코딩되어 멀티플렉싱될 수도 있다. 깊이 맵들은 그레이스케일 이미지들로서 코딩될 수도 있으며, 여기서 심도 맵들의 "루마" 샘플들 (즉, 픽셀들) 은 심도 값들을 나타낸다.

[0040] 일반적으로, 심도 데이터의 블록 (예컨대, 픽셀들에 대응하는 심도 맵의 샘플들의 블록) 은 심도 블록으로서 지칭될 수도 있다. 심도 값은 심도 샘플과 연관된 루마 값으로서 지칭될 수도 있다. 즉, 심도 맵은 일반적으로 단색 텍스처 픽처, 즉, 휘도 값들을 포함하지만 어떤 색차 값들도 포함하지 않는 텍스처 픽처로서 취급될 수도 있다. 어쨌든, 종래의 인트라-코딩 및 인터-코딩 방법들이 심도 맵 코딩을 위해 적용될 수도 있다.

[0041] 심도 맵들은 일반적으로 날카로운 에지들 및 일정한 영역들을 특징으로 하며, 심도 맵들에서의 에지들은 대응하는 텍스처 데이터와의 강한 상관들을 일반적으로 나타낸다. 텍스처와 대응하는 심도 사이의 상이한 통계치들 및 상관들로 인해, 상이한 코딩 방식들이 2D 비디오 코덱에 기초한 심도 맵들에 대해 설계되었다.

[0042] 본 개시물에 관련된 HEVC 기법들이 아래에서 검토된다. 비디오 코딩 표준들의 예들은 ITU-T H.261, ISO/IEC MPEG-1 Visual, ITU-T H.262 또는 ISO/IEC MPEG-2 Visual, ITU-T H.263, ISO/IEC MPEG-4 Visual 및 그의 스케일러블 비디오 코딩 (SVC) 및 멀티뷰 비디오 코딩 (MVC) 확장판들을 포함한, (또한, ISO/IEC MPEG-4 AVC 로서 알려진) ITU-T H.264 를 포함한다. MVC 의 최신 합동 초안은 2010 년 3월, ITU-T 권고안 H.264, "Advanced Video Coding for generic audiovisual services" 에 설명되어 있다.

[0043] 게다가, 위에서 언급된, 고-효율 비디오 코딩 (HEVC) 은 ITU-T 비디오 코딩 전문가 그룹 (VCEG) 과 ISO/IEC 동화상 전문가 그룹 (MPEG) 의 비디오 코딩에 관한 합동 작업팀 (JCT-VC) 에 의해 개발되는, 새로운 및 차기 비디오 코딩 표준이다. HEVC 표준의 최신 안, JCTVC-L1003, Benjamin Bross, Woo-Jin Han, Jens-Ranier Ohm, Gary Sullivan, Ye-Kui Wang, Thomas Wiegand, "High efficiency video coding (HEVC) text specification draft 10 (for FDIS & Last Call)", 문서: JCTVC-L1003\_v34, ITU-T SG 16 WP 3 와 ISO/IEC JTC 1/SC 29/WG 11 의 JCT-VC (Joint Collaborative Team on Video Coding), 12차 회의: 2013 년 1월 14일-23일, 스위스, 제네바 ("HEVC Text Specification") 는, 다음 링크로부터 입수가 가능하다:

[0044] [http://phenix.it-sudparis.eu/jct/doc\\_end\\_user/documents/12\\_Geneva/wg11/JCTVC-L1003-v34.zip](http://phenix.it-sudparis.eu/jct/doc_end_user/documents/12_Geneva/wg11/JCTVC-L1003-v34.zip).

[0045] JCT-3V 에서, 2개의 HEVC 확장판들, 즉, 멀티뷰 확장판 (MV-HEVC) 및 3D 비디오 확장판 (3D-HEVC) 이 개발되고 있다. 3D-HEVC 에 대한 참조 소프트웨어의 최신 버전, "3D-HTM 버전 9.0" 은 다음 링크로부터 다운될 수 있다:

[0046] [https://hevc.hhi.fraunhofer.de/svn/svn\\_3DVCSoftware/tags/HTM-9.0/](https://hevc.hhi.fraunhofer.de/svn/svn_3DVCSoftware/tags/HTM-9.0/)

[0047] 3D-HEVC 에 대한 소프트웨어 설명의 최신 안, ITU-T SG 16 WP 3 와 ISO/IEC JTC 1/SC 29/WG 11 의 3D 비디오 코딩 확장판 개발에 관한 합동 작업팀, 5차 회의: 2013년 7월 27일 - 8월 2일, 오스트리아, 비엔나, Gerhard

Tech, Krzysztof Wegner, Ying Chen, Sehoon Yea, "3D-HEVC Test Model 5", JCT3V-E1005 는, 다음 링크로부터 입수가가능하다:

[0048] [http://phenix.it-sudparis.eu/jct2/doc\\_end\\_user/documents/5\\_Vienna/wg11/JCT3V-E1005-v1.zip](http://phenix.it-sudparis.eu/jct2/doc_end_user/documents/5_Vienna/wg11/JCT3V-E1005-v1.zip)

[0049] 3D-HEVC 사양의 최신 작업 초안, Gerhard Tech, Krzysztof Wegner, Ying Chen, Sehoon Yea, "3D-HEVC Draft Text 1", 문서: JCT3V-E1001-v3, ITU-T SG 16 WP 3 와 ISO/IEC JTC 1/SC 29/WG 11 의 3D 비디오 코딩 확장판 개발에 관한 합동 작업팀, 5차 회의: 2013년 7월 27일 - 8월 2일, 오스트리아, 비엔나 ("3D-HEVC Draft Text 1") 는, 다음 링크로부터 입수가가능하다:

[0050] [http://phenix.it-sudparis.eu/jct2/doc\\_end\\_user/documents/5\\_Vienna/wg11/JCT3V-E1001-v3.zip](http://phenix.it-sudparis.eu/jct2/doc_end_user/documents/5_Vienna/wg11/JCT3V-E1001-v3.zip)

[0051] 3D-HEVC 사양의 다른 최신 작업 초안, Gerhard Tech, Krzysztof Wegner, Ying Chen, Sehoon Yea, "3D-HEVC Draft Text 2", 문서: JCT3V-F1001-v1, ITU-T SG 16 WP 3 와 ISO/IEC JTC 1/SC 29/WG 11 의 3D 비디오 코딩 확장판 개발에 관한 합동 작업팀, 6차 회의: 2013년 10월 25일 - 11월 1일, 스위스, 제네바 ("3D-HEVC Draft Text 2") 는, 다음 링크로부터 입수가가능하다:

[0052] [http://phenix.it-sudparis.eu/jct2/doc\\_end\\_user/documents/6\\_Geneva/wg11/JCT3V-F1001-v1.zip](http://phenix.it-sudparis.eu/jct2/doc_end_user/documents/6_Geneva/wg11/JCT3V-F1001-v1.zip)

[0053] 일반적으로, 예컨대, 평면, DC, 및 방향 인트라 예측 모드들과 같은, HEVC 인트라 예측 모드들에 따른, 심도 블록의 인트라 예측 코딩은 개개의 잔차 값을 가진 심도 블록의 각각의 픽셀을 표현한다. SDC 모드에 따른 단순화된 잔차 코딩은, 한편, 하나 이상의 DC 잔차 값들을 가진 픽셀-특정의 잔차 값들을 표현한다. 하나 이상의 DC 잔차 값들의 각각은 복수의 픽셀-특정의 잔차 값들을 표현하며, 심도 블록의 복수의 심도 픽셀 값들을 복원하기 위해 비디오 디코더에 의해 사용될 수 있다. SDC 모드에 따른 단순화된 잔차 코딩에 있어, 비디오 인코더는 일부 예들에서, 비트스트림에 코딩된 DC 잔차 값, 또는 심도 블록과 연관된 임의의 다른 잔차 데이터를 변환 및/또는 양자화하지 않을 수도 있다 (그리고 비디오 디코더는 역양자 및/또는 역변환하지 않을 수도 있다).

[0054] 예를 들어, 비디오 인코더는 인트라 예측 모드를 이용하여 심도 블록에 대한 예측된 블록을 발생시킬 수도 있다. 비디오 인코더는 그후 잔차 블록이 심도 블록 또는 파티션에 대한 예측된 블록과 실제 값들 사이의 픽셀 단위 차이들을 포함하는 경우, 심도 블록에 대한 잔차 블록을 계산할 수도 있다. 그 후, 비디오 인코더는 잔차 블록의 잔차 값들의 평균으로부터 DC 잔차 값을 계산할 수도 있다. 심도 블록을 복원하기 위해, 비디오 디코더는 DC 잔차 값과 각각 동일한 픽셀 값들을 포함하는 잔차 블록을 형성하고, 예측된 블록을 인트라-예측 모드를 이용하여 발생시키고, 그리고 예측된 블록을 잔차 블록과 픽셀 단위로 합성하여, 복원된 심도 블록을 형성할 수도 있다.

[0055] 다른 예들에서, 비디오 인코더는 인트라 예측 모드를 이용하여 심도 블록에 대한 예측된 블록을 발생시킬 수도 있다. 비디오 인코더는 그후 예측된 블록의 값의 서브세트에 기초하여 심도 블록에 대한 DC 예측자 값을 계산할 수도 있다. 비디오 인코더는 또한 심도 블록의 DC 심도 값, 예컨대, 평균 값을 결정할 수도 있다. 비디오 인코더는 심도 블록의 단일 DC 잔차 값을, 심도 블록에 대한, DC 심도 값과 DC 예측자 값 사이의 차이로서 결정할 수도 있다. 심도 블록을 복원하기 위해, 비디오 디코더는 DC 잔차 값과 각각 동일한 픽셀 값들을 포함하는 잔차 블록을 형성하고, 예측된 블록을 인트라-예측 모드를 이용하여 발생시키고, 그리고 예측된 블록을 잔차 블록과 픽셀 단위로 합성하여, 복원된 심도 블록을 형성할 수도 있다.

[0056] 본 개시물의 기법들에 따라서 구성된 비디오 코더, 예컨대, 비디오 인코더 또는 비디오 디코더는 다양한, 예컨대, 적어도 3개의, 심도 인트라 예측 모드들 중 임의의 모드에 따라서 심도 블록을 코딩하기 위해 SDC 모드를 수행할 수도 있다. 적어도 3개의 심도 인트라 예측 모드들은 DC 모드, 평면 모드, 또는 복수의 방향 인트라 예측 모드들 중 임의의 모드와 같은, 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드들을 포함할 수도 있다. 이러한 예들에서, 비디오 코더는 심도 블록에 대한 단일 DC 잔차 값을 코딩할 수도 있다.

[0057] 적어도 3개의 심도 인트라 예측 모드들은 파티션-기반의 (예컨대, 3D-HEVC) 인트라 예측 모드들을 추가적으로 또는 대안적으로 포함할 수도 있다. 예를 들어, 적어도 3개의 심도 인트라 예측 모드들은 심도 모델링 모드 (DMM) 1, DMM 3, DMM 4, 또는 영역 경계 체인 코딩 모드를 포함할 수도 있다. 이러한 예들에서, 비디오 코더는 심도 블록을 파티션-기반의 심도 인트라 예측 모드에 따라서 파티셔닝하고, 각각의 파티션에 대한 개개의 DC 잔차 값들을 코딩할 수도 있다.

[0058] 본 개시물의 기법들에 따라서 구성된 비디오 코더는 또한 다양한 심도 인트라 예측 모드들에의 SDC 모드의 넓은



응용을 촉진하는 다양한 기법들을 수행할 수도 있다. 예를 들어, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 비-파티션-기반의 인트라 예측 모드, 예컨대, HEVC 인트라 예측 모드, 또는 파티션-기반의 인트라 예측 모드가 심도 블록을 코딩하는데 사용되는지 여부, 및 어느 심도 인트라 예측 모드, 예컨대, 어느 DC, 평면, 방향, DMM, 또는 영역 경계 체인 코딩 모드가 심도 블록을 코딩하는데 사용되는지를 표시하는 정보를 표시하는 비트스트림에서의 정보를 코딩하는, 예컨대, 인코딩 또는 디코딩하는 기법들을 수행할 수도 있다. 다른 예로서, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 본 개시물의 기법들에 따른 SDC 모드 및 단순화된 잔차 코딩이 그 표시된 심도 인트라 예측 코딩 모드와 함께 사용되는지 여부, 또는 잔차 값들이 상이한 방법으로 코딩될 것인지 여부를 표시하는 비트스트림에서의 정보를 코딩하는, 예컨대, 인코딩 또는 디코딩하는 기법들을 수행할 수도 있다.

[0059] 본 개시물의 어떤 예시적인 기법들에 따라서 구성된 비디오 코더는 비-파티션 기반의, 예컨대, HEVC, 인트라 예측 모드 또는 파티션-기반의 심도 인트라 예측 모드가 현재의 인트라-코딩된 심도 블록을 디코딩하는데 사용되는지 여부를 표시하는 인코딩된 비디오 비트스트림에서의 선택스 엘리먼트, 예컨대, `hevc_intra_flag` 를 코딩할 수도 있다. 일부 예들에서, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 SDC 모드가 현재의 인트라-코딩된 심도 블록을 디코딩하는데 사용되는지 여부를 표시하는 인코딩된 비디오 비트스트림에서의 다른 선택스 엘리먼트, 예컨대, `sd_flag` 를 코딩할 수도 있다. 일부 예들에서, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 이들 선택스 엘리먼트들을 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스를 이용하여 코딩할 수도 있다. 일부 예들에서, 비디오 코더는 비-동일 확률 상태를 CABAC 프로세스에 대한 이들 선택스 엘리먼트들 중 하나 (또는, 양쪽) 에 대한 초기화된 확률 상태로서 이용한다. 일부 예들에서, 비디오 코더는 현재의 심도 블록을 포함하는 슬라이스의 슬라이스 유형에 기초하여 이들 선택스 엘리먼트들 중 하나 (또는, 양쪽) 에 대한 초기화된 확률 상태를 선택한다. 일부 예들에서, 이들 선택스 엘리먼트들 중 하나 (또는, 양쪽) 에 대해, 비디오 코더는 현재의 심도 블록에 대한 초기화된 확률 상태를 하나 이상의 이웃하는 블록들에 대한 이들 선택스 엘리먼트들의 값들에 기초하여 선택하지만, 다른 예들에서, 비디오 코더는 하나 이상의 이웃하는 블록들에 대한 이들 선택스 엘리먼트들의 값들에 대한 참조 없이 현재의 심도 블록에 대한 초기화된 확률 상태를 선택한다.

[0060] 위에서 나타난 바와 같이, 본 개시물의 어떤 예시적인 기법들에 따르면, 비디오 코더는 SDC 모드에 따라서 현재의 인트라-코딩된 심도 블록을 나타내는 하나 이상의 DC 잔차 값들을 코딩한다. 일부 예들에서, 현재의 인트라-코딩된 심도 블록에 대해 비트스트림에 인코딩되는 DC 잔차 값을 결정하기 위해, 비디오 인코더는 뷰 합성 최적화 프로세스를 적용하여, SDC 모드에 따라서 현재의 인트라-코딩된 심도 블록에 대해 결정된 DC 잔차 값을 포함하는 범위 내 DC 잔차 값들의 후보 세트 중에서 DC 잔차 값을 선택한다. 일부 예들에서, 비디오 인코더는 하나 이상의 정수 오프셋들을 SDC 모드에 따라서 현재의 인트라-코딩된 심도 블록에 대해 결정된 DC 잔차 값에 적용함으로써 DC 잔차 값들의 범위를 결정한다.

[0061] 도 1 은 심도 인트라 예측 모드들에 대한 단순화된 잔차 코딩을 위한 본 개시물의 여러 기법들을 이용할 수도 있는 예시적인 비디오 인코딩 및 디코딩 시스템 (10) 을 예시하는 블록도이다. 일부 예들에서, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 심도 데이터의 파티션-기반의 (예컨대, 3D-HEVC) 또는 비-파티션-기반의 (예컨대, HEVC) 인트라-코딩을 위한 여러 기능들을 3D 비디오 코딩을 위한 잔차 정보의 단순화된 심도 코딩으로 수행하도록 구성될 수도 있다.

[0062] 도 1 에 나타난 바와 같이, 시스템 (10) 은 목적지 디바이스 (14) 에 의해 추후에 디코딩되는 인코딩된 비디오 데이터를 제공하는 소스 디바이스 (12) 를 포함한다. 특히, 소스 디바이스 (12) 는 비디오 데이터를 목적지 디바이스 (14) 에 컴퓨터-판독가능 매체 (16) 를 통해서 제공한다. 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 데스크탑 컴퓨터들, 노트북 (즉, 랩탑) 컴퓨터들, 태블릿 컴퓨터들, 셋-탑 박스들, 소위 "스마트" 폰들과 같은 전화기 핸드셋들, 소위 "스마트" 패드들, 텔레비전들, 카메라들, 디스플레이 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 콘솔들, 비디오 스트리밍 디바이스 등을 포함한, 광범위한 디바이스들 중 임의의 디바이스를 포함할 수도 있다. 일부의 경우, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 무선 통신을 통해 연결될 수도 있다.

[0063] 목적지 디바이스 (14) 는 디코딩되는 인코딩된 비디오 데이터를 컴퓨터-판독가능 매체 (16) 를 통해서 수신할 수도 있다. 컴퓨터-판독가능 매체 (16) 는 인코딩된 비디오 데이터를 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로 이동시킬 수 있는 임의 종류의 매체 또는 디바이스를 포함할 수도 있다. 일 예에서, 컴퓨터-판독가능 매체 (16) 는 소스 디바이스 (12) 로 하여금 인코딩된 비디오 데이터를 직접 목적지 디바이스 (14)

로 실시간으로 송신할 수 있게 하는 통신 매체를 포함할 수도 있다.

[0064] 인코딩된 비디오 데이터는 무선 통신 프로토콜과 같은 통신 표준에 따라서 변조되어 목적지 디바이스 (14) 로 송신될 수도 있다. 통신 매체는 무선 주파수 (RF) 스펙트럼 또는 하나 이상의 물리적인 송신 라인들과 같은, 임의의 무선 또는 유선 통신 매체를 포함할 수도 있다. 통신 매체는 근거리 네트워크, 광역 네트워크, 또는 글로벌 네트워크, 예컨대 인터넷과 같은 패킷-기반 네트워크의 일부를 형성할 수도 있다. 통신 매체는 라우터들, 스위치들, 기지국들, 또는 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로 통신을 용이하게 하는데 유용할 수도 있는 임의의 다른 장비를 포함할 수도 있다.

[0065] 일부 예들에서, 인코딩된 데이터는 출력 인터페이스 (22) 로부터 컴퓨터-판독가능 저장 매체, 즉, 저장 디바이스로 출력될 수도 있다. 이와 유사하게, 인코딩된 데이터는 입력 인터페이스에 의해 저장 디바이스로부터 액세스될 수도 있다. 저장 디바이스는 하드 드라이브, Blu-ray 디스크들, DVD들, CD-ROM들, 플래시 메모리, 휘발성 또는 비-휘발성 메모리, 또는 인코딩된 비디오 데이터를 저장하기 위한 임의의 다른 적합한 디지털 저장 매체들과 같은 다양한 분산된 또는 로컬 액세스되는 데이터 저장 매체들 중 임의의 데이터 저장 매체를 포함할 수도 있다. 추가 예에서, 저장 디바이스는 소스 디바이스 (12) 에 의해 발생된 인코딩된 비디오를 저장할 수도 있는 파일 서버 또는 또 다른 중간 저장 디바이스에 대응할 수도 있다.

[0066] 목적지 디바이스 (14) 는 저장된 비디오 데이터에 저장 디바이스로부터 스트리밍 또는 다운로드를 통해서 액세스할 수도 있다. 파일 서버는 인코딩된 비디오 데이터를 저장하고 그 인코딩된 비디오 데이터를 목적지 디바이스 (14) 로 송신하는 것이 가능한 임의 종류의 서버일 수도 있다. 예시적인 파일 서버들은 웹 서버 (예컨대, 웹사이트용), FTP 서버, NAS (network attached storage) 디바이스들, 또는 로컬 디스크 드라이브를 포함한다. 목적지 디바이스 (14) 는 인터넷 접속을 포함한, 임의의 표준 데이터 접속을 통해서, 인코딩된 비디오 데이터에 액세스할 수도 있다. 이것은 파일 서버 상에 저장되는 인코딩된 비디오 데이터에 액세스하는데 적합한, 무선 채널 (예컨대, Wi-Fi 접속), 유선 접속 (예컨대, DSL, 케이블 모뎀 등), 또는 양쪽의 조합을 포함할 수도 있다. 저장 디바이스로부터의 인코딩된 비디오 데이터의 송신은 스트리밍 송신, 다운로드 송신, 또는 이들의 조합일 수도 있다.

[0067] 본 개시물의 기법들은 반드시 무선 애플리케이션들 또는 설정들에 한정되지는 않는다. 이 기법들은 오버-디-에어 텔레비전 브로드캐스트들, 케이블 텔레비전 송신들, 위성 텔레비전 송신들, 인터넷 스트리밍 비디오 송신들, 예컨대 HTTP 를 통한 동적 적응 스트리밍 (DASH), 데이터 저장 매체 상에 인코딩된 디지털 비디오, 데이터 저장 매체 상에 저장된 디지털 비디오의 디코딩, 또는 다른 애플리케이션들과 같은, 다양한 멀티미디어 애플리케이션들 중 임의의 애플리케이션의 지원 하에 비디오 코딩에 적용될 수도 있다. 일부 예들에서, 시스템 (10) 은 비디오 스트리밍, 비디오 플레이백, 비디오 브로드캐스팅, 및/또는 비디오 전화 통신과 같은, 지원 애플리케이션들로의 단방향 또는 양방향 비디오 송신을 지원하도록 구성될 수도 있다.

[0068] 도 1 의 예에서, 소스 디바이스 (12) 는 비디오 소스 (18), 비디오 인코더 (20), 및 출력 인터페이스 (22) 를 포함한다. 목적지 디바이스 (14) 는 입력 인터페이스 (28), 비디오 디코더 (30), 및 디스플레이 디바이스 (32) 를 포함한다. 본 개시물에 따르면, 소스 디바이스 (12) 의 비디오 인코더 (20) 는 비-직사각형의 파티션들에 의한 파티션-기반의 심도 코딩을 위한 기법들을 적용하도록 구성될 수도 있다. 다른 예들에서, 소스 디바이스 및 목적지 디바이스는 다른 구성요소들 또는 배열들을 포함할 수도 있다. 예를 들어, 소스 디바이스 (12) 는 비디오 데이터를 외부 카메라와 같은 외부 비디오 소스 (18) 로부터 수신할 수도 있다. 이와 유사하게, 목적지 디바이스 (14) 는 통합된 디스플레이 디바이스를 포함하는 대신, 외부 디스플레이 디바이스와 인터페이스할 수도 있다.

[0069] 도 1 의 예시된 시스템 (10) 은 단지 일 예이다. 심도 인트라 예측 모드들을 위한 단순화된 잔차 코딩을 위한 기법들은 임의의 디지털 비디오 인코딩 및/또는 디코딩 디바이스에 의해 수행될 수도 있다. 일반적으로 본 개시물의 기법들은 비디오 인코더 (20) /비디오 디코더 (30) 에 의해 수행되지만, 그 기법들은 또한 "코덱" 으로서 일반적으로 지칭되는, 비디오 인코더/디코더에 의해 수행될 수도 있다. 더욱이, 본 개시물의 기법들은 또한 비디오 프리프로세서에 의해 수행될 수도 있다. 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 단지 코딩 디바이스들의 예들이며, 여기서, 소스 디바이스 (12) 는 목적지 디바이스 (14) 로의 송신을 위해 코딩된 비디오 데이터를 발생한다. 일부 예들에서, 디바이스들 (12, 14) 은 디바이스들 (12, 14) 의 각각이 비디오 인코딩 및 디코딩 구성요소들을 포함하도록, 실질적으로 대칭적 방식으로 동작할 수도 있다. 그러므로, 시스템 (10) 은 예컨대, 비디오 스트리밍, 비디오 플레이백, 비디오 브로드캐스팅, 또는 비디오 전화 통신을 위해, 비디오 디바이스들 (12, 14) 사이에 단방향 또는 양방향 비디오 송신을 지원할 수도 있다.

- [0070] 소스 디바이스 (12) 의 비디오 소스 (18) 는 비디오 카메라와 같은 비디오 캡처 디바이스, 이전에 캡처된 비디오를 포함하는 비디오 아카이브, 및/또는 비디오 콘텐츠 제공자로부터 비디오를 수신하는 비디오 공급 인터페이스를 포함할 수도 있다. 추가 대안적인 예로서, 비디오 소스 (18) 는 컴퓨터 그래픽스-기반의 데이터를 소스 비디오, 또는 라이브 비디오, 아카이브된 비디오, 및 컴퓨터 발생된 비디오의 조합으로서 발생할 수도 있다. 어떤 경우, 비디오 소스 (18) 이 비디오 카메라이면, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 스마트 폰들 또는 태블릿 컴퓨터들 또는 비디오 폰들을 형성할 수도 있다. 그러나, 위에서 언급한 바와 같이, 본 개시물에서 설명하는 기법들은 비디오 코딩에 일반적으로 적용가능할 수도 있으며, 무선 및/또는 유선 애플리케이션들에 적용될 수도 있다. 각 경우, 캡처되거나, 사전-캡처되거나, 또는 컴퓨터-발생된 비디오는 비디오 인코더 (20) 에 의해 인코딩될 수도 있다. 인코딩된 비디오 정보는 그후 출력 인터페이스 (22) 에 의해 컴퓨터-판독가능 매체 (16) 상으로 출력될 수도 있다.
- [0071] 컴퓨터-판독가능 매체 (16) 는 무선 브로드캐스트 또는 유선 네트워크 송신과 같은, 일시성 매체, 또는 데이터 저장 매체들 (즉, 비일시성 저장 매체들) 을 포함할 수도 있다. 일부 예들에서, 네트워크 서버 (미도시) 는 인코딩된 비디오 데이터를 소스 디바이스 (12) 로부터 수신하고 그 인코딩된 비디오 데이터를 목적지 디바이스 (14) 로, 예컨대, 네트워크 송신을 통해서 제공할 수도 있다. 이와 유사하게, 디스크 스택핑 설비와 같은 매체 생산 설비의 컴퓨팅 디바이스는 인코딩된 비디오 데이터를 소스 디바이스 (12) 로부터 수신하고 그 인코딩된 비디오 데이터를 포함하는 디스크를 제조할 수도 있다. 따라서, 컴퓨터-판독가능 매체 (16) 는 여러 예들에서, 여러 형태들의 하나 이상의 컴퓨터-판독가능 매체들을 포함하는 것으로 이해될 수도 있다.
- [0072] 본 개시물은 일반적으로 어떤 정보를 비디오 디코더 (30) 와 같은 또 다른 디바이스로 "시그널링하는" 비디오 인코더 (20) 를 참조할 수도 있다. 그러나, 비디오 인코더 (20) 는 어떤 신택스 엘리먼트들을 비디오 데이터의 여러 인코딩된 부분들과 연관시킴으로써 정보를 시그널링할 수도 있는 것으로 이해되어야 한다. 즉, 비디오 인코더 (20) 는 어떤 신택스 엘리먼트들을 비디오 데이터의 여러 인코딩된 부분들의 헤더들에 또는 페이로드들에 저장하여 데이터를 "시그널링할" 수도 있다. 일부의 경우, 이런 신택스 엘리먼트들은 비디오 디코더 (30) 에 의해 수신되어 디코딩되기 전에 인코딩되어 저장될 수도 있다 (예컨대, 컴퓨터-판독가능 매체 (24) 에 저장될 수도 있다). 따라서, 용어 "시그널링" 은 일반적으로 압축된 비디오 데이터를 디코딩하기 위한 신택스 또는 다른 데이터의 통신을 지칭할 수도 있으며, 이런 통신이 인코딩 시에 신택스 엘리먼트들을 매체에 저장할 때에 일어날지도 모르는 것과 같이, 실시간으로 또는 거의-실시간으로 일어나든 또는 어떤 기간에 걸쳐서 일어나든, 이 신택스 엘리먼트들은 그후 이 매체에 저장되어진 후 임의의 시간에 디코딩 디바이스에 의해 추출될 수도 있다.
- [0073] 목적지 디바이스 (14) 의 입력 인터페이스 (28) 는 컴퓨터-판독가능 매체 (16) 로부터 정보를 수신한다. 컴퓨터-판독가능 매체 (16) 의 정보는 블록들 및 다른 코딩된 유닛들, 예컨대, GOP들의 특성들 및/또는 프로세싱을 기술하는 신택스 엘리먼트들을 포함하는, 비디오 인코더 (20) 에 의해 정의되고 또한 비디오 디코더 (30) 에 의해 사용되는, 신택스 정보를 포함할 수도 있다. 디스플레이 디바이스 (32) 는 그 디코딩된 비디오 데이터를 사용자에게 디스플레이하며, 음극선관 (CRT), 액정 디스플레이 (LCD), 플라즈마 디스플레이, 유기 발광 다이오드 (OLED) 디스플레이, 프로젝션 디바이스, 또 다른 유형의 디스플레이 디바이스와 같은 다양한 디스플레이 디바이스들 중 임의의 디바이스를 포함할 수도 있다.
- [0074] 도 1 에 나타내지는 않지만, 일부 양태들에서, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 오디오 인코더 및 디코더와 각각 통합될 수도 있으며, 오디오 및 비디오 양쪽의 인코딩을 공통 데이터 스트림 또는 별개의 데이터 스트림들로 처리하기에 적합한 MUX-DEMUX 유닛들, 또는 다른 하드웨어 및 소프트웨어를 포함할 수도 있다. 적용가능한 경우, MUX-DEMUX 유닛들은, 일 예로서, ITU H.223 멀티플렉서 프로토콜, 또는 다른 프로토콜들, 예컨대, 사용자 데이터그램 프로토콜 (UDP) 을 따를 수도 있다.
- [0075] 비디오 인코더 (20) 및 비디오 디코더 (30) 각각은, 적용가능한 경우, 하나 이상의 마이크로프로세서들, 디지털 신호 프로세서들 (DSP들), 주문형 집적회로들 (ASIC들), 필드 프로그래밍가능 게이트 어레이들 (FPGA들), 이산 로직 회로, 소프트웨어, 하드웨어, 펌웨어 또는 임의의 이들의 조합들과 같은, 다양한 적합한 인코더 또는 디코더 회로 중 임의의 회로로서 구현될 수도 있다. 비디오 인코더 (20) 및 비디오 디코더 (30) 각각은 하나 이상의 인코더들 또는 디코더들에 포함될 수도 있으며, 이들 중 어느 쪽이든 결합된 비디오 인코더/디코더 (CODEC) 의 일부로서 통합될 수도 있다. 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 를 포함하는 디바이스는 집적 회로, 마이크로프로세서, 및/또는 무선 통신 디바이스, 예컨대 셀룰러 전화기를 포함할 수도 있다.
- [0076] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 본 개시물에서 참조되는 바와 같은, HEVC 표준, 그리고 좀더 자

세하게는, HEVC 표준의 3D-HEVC 확장판과 같은, 비디오 코딩 표준에 따라서 동작할 수도 있다. HEVC 는 예컨대, ITU-T H.264/AVC 와 같은, 다른 프로세스들에 따라서 코딩을 수행하도록 구성된 디바이스들에 대해, 비디오 코딩 디바이스들의 여러 추가적인 능력들을 가정한다. 예를 들어, H.264 는 9개의 인트라-예측 인코딩 모드들을 제공하는 반면, HM 은 35개 만큼이나 많은 인트라-예측 인코딩 모드들을 제공할 수도 있다.

[0077] 일반적으로, HEVC 는 비디오 픽처 (또는, "프레임") 가 루마 샘플 및 크로마 샘플들 양쪽을 포함하는 트리블록들 또는 최대 코딩 유닛들 (LCU) 의 시퀀스로 분할될 수도 있다고 규정한다. 비트스트림 내 선택스 데이터는 LCU 에 대한 사이즈를 정의할 수도 있으며, 이 최대 코딩 유닛은 픽셀들의 개수의 관점에서 최대 코딩 유닛이다. 슬라이스는 코딩 순서에서 다수의 연속되는 트리블록들을 포함한다. 픽처는 하나 이상의 슬라이스들로 파티셔닝될 수도 있다. 각각의 트리블록은 쿼드트리에 따라 코딩 유닛들 (CU들) 로 분할될 수도 있다. 일반적으로, 쿼드트리 데이터 구조는 CU 당 하나의 노드를 포함하며, 동시에, 루트 노드는 트리블록에 대응한다. CU 가 4개의 서브-CU들로 분할되면, CU 에 대응하는 노드는 4개의 리프 노드들을 포함하며, 그 리프 노드 각각은 서브-CU들 중 하나에 대응한다.

[0078] 쿼드트리 데이터 구조의 각각의 노드는 대응하는 CU 에 대한 선택스 데이터를 제공할 수도 있다. 예를 들어, 쿼드트리에서 노드는 그 노드에 대응하는 CU 가 서브-CU들로 분할되는지의 여부를 나타내는 분할 플래그를 포함할 수도 있다. CU 에 대한 선택스 엘리먼트들은 회귀적으로 정의될 수도 있으며, CU 가 서브-CU들로 분할되는지의 여부에 의존할 수도 있다. CU 가 추가로 분할되지 않으면, 리프-CU 로서 지칭된다. 리프-CU 의 4개의 서브-CU들은 또한 원래 리프-CU 의 명시적인 분할이 없더라도 리프-CU들로 지칭될 수도 있다. 예를 들어, 16x16 사이즈에서 CU 가 추가로 분할되지 않으면, 4개의 8x8 서브-CU들 가 또한 16x16 CU 가 전혀 분할되지 않았더라도 리프-CU들로서 지칭될 것이다.

[0079] HEVC 에서의 CU 는 CU 가 사이즈 구별을 갖지 않는다는 점을 제외하고는, H.264 표준의 매크로블록과 유사한 목적을 갖는다. 예를 들어, 트리블록은 4개의 자식 노드들 (또한, 서브-CU들로서 지칭됨) 로 분할될 수도 있으며, 각각의 자식 노드는 결국 부모 노드일 수도 있으며 또 다른 4개의 자식 노드들로 분할될 수도 있다. 쿼드트리의 리프 노드로서 지칭되는, 최종, 미분할된 자식 노드는 리프-CU 로서 또한 지칭되는, 코딩 노드를 포함한다. 코딩된 비트스트림과 연관되는 선택스 데이터는 최대 CU 깊이로서 지칭되는, 트리블록이 분할될 수도 있는 최대 횟수를 정의할 수도 있으며, 또한 코딩 노드들의 최소 사이즈를 정의할 수도 있다. 따라서, 비트스트림은 또한 최소 코딩 유닛 (SCU) 을 정의할 수도 있다. 본 개시물은 HEVC 의 상황에서는, CU, PU, 또는 TU, 또는 다른 표준들의 상황에서는, 유사한 데이터 구조들 (예컨대, H.264/AVC 에서의 매크로블록들 및 그의 서브-블록들) 중 임의의 것을 지칭하기 위해 용어 "블록" 을 이용한다.

[0080] CU 는 코딩 노드, 및 이 코딩 노드와 연관되는 변환 유닛들 (TU들) 및 예측 유닛들 (PU들) 을 포함한다. CU 의 사이즈는 코딩 노드의 사이즈에 대응하며 정사각형 형태이어야 한다. CU 의 사이즈는 8x8 픽셀들로부터 64x64 픽셀들 이상의 최대치를 갖는 트리블록의 사이즈까지 이를 수도 있다. 각각의 CU 는 하나 이상의 PU 들 및 하나 이상의 TU들을 포함할 수도 있다. CU 와 연관되는 선택스 데이터는 예를 들어, 하나 이상의 PU 들로의 CU 의 파티셔닝을 기술할 수도 있다. 파티셔닝 모드들은 CU 가 스킵되는지 또는 직접 모드 인코딩될지, 인트라-예측 모드 인코딩될지, 또는 인터-예측 모드 인코딩될지 여부의 사이에 상이할 수도 있다. PU 들은 비-정사각형 형태로 파티셔닝될 수도 있거나, 또는 본 개시물에서 설명되는 바와 같이 심도 코딩의 경우 비-직사각형 형태인 파티션들을 포함할 수도 있다. CU 와 연관되는 선택스 데이터는 또한 예를 들어, 쿼드트리 에 따른 하나 이상의 TU들로의 CU 의 파티셔닝을 기술할 수도 있다. TU 는 정사각형 또는 비-정사각형 (예컨대, 직사각형) 의 형태일 수 있다.

[0081] HEVC 표준은 TU들에 따라서 변환들을 허용하며, 이 TU들은 상이한 CU들에 대해 상이할 수도 있다. TU들은 일반적으로 파티셔닝된 LCU 에 대해 정의된 주어진 CU 내 PU들의 사이즈에 기초하여 사이징되지만, 이것이 항상 그런 것은 아니다. TU들은 일반적으로 PU들과 동일한 사이즈이거나 또는 그보다 작다. 일부 예들에서, CU 에 대응하는 잔차 샘플들은 "잔차 쿼드 트리" (RQT) 로서 알려진 쿼드트리 구조를 이용하여 더 작은 유닛들로 세분될 수도 있다. RQT 의 리프 노드들은 변환 유닛들 (TU들) 로서 지칭될 수도 있다. TU들과 연관되는 픽셀 차이 값들은 변환 계수들을 발생하기 위해 변환될 수도 있으며, 그 변환 계수들은 양자화될 수도 있다.

[0082] 리프-CU 는 하나 이상의 예측 유닛들 (PU들) 을 포함할 수도 있다. 일반적으로, PU 는 대응하는 CU 의 모두 또는 부분에 대응하는 공간 영역을 나타내며, PU 에 대한 참조 샘플들을 추출하기 위한 데이터를 포함할 수도 있다. 참조 샘플들은 참조 블록으로부터의 픽셀들일 수도 있다. 일부 예들에서, 참조 샘플들은 참조 블



록으로부터 획득되거나, 또는 예컨대, 내삽 또는 다른 기법들에 의해 발생될 수도 있다. 또한, PU 는 예측에 관련된 데이터를 포함한다. 예를 들어, PU 가 인트라-모드 인코딩될 때, PU 에 대한 데이터는 잔차 쿼드트리(RQT)에 포함될 수도 있으며, PU 에 대응하는 TU 에 대한 인트라-예측 모드를 기술하는 데이터를 포함할 수도 있다. 또 다른 예로서, PU 가 인터-모드 인코딩될 때, PU 는 PU 에 대한 하나 이상의 모션 벡터들을 정의하는 데이터를 포함할 수도 있다. PU 에 대한 모션 벡터를 정의하는 데이터는 예를 들어, 모션 벡터의 수평 성분, 모션 벡터의 수직 성분, 모션 벡터에 대한 해상도(예컨대, 1/4 픽셀 정밀도 또는 1/8 픽셀 정밀도), 모션 벡터가 가리키는 참조 픽처, 및/또는 모션 벡터에 대한 참조 픽처 리스트(예컨대, List 0, List 1, 또는 List C)를 기술할 수도 있다.

[0083] 하나 이상의 PU들을 갖는 리프-CU 는 또한 하나 이상의 변환 유닛들(TU들)을 포함할 수도 있다. 변환 유닛들은 위에서 설명한 바와 같이, RQT (또한, TU 쿼드트리 구조로서 지칭됨)를 이용하여 규정될 수도 있다. 예를 들어, 분할 플래그는 리프-CU 가 4개의 변환 유닛들로 분할되는지 여부를 나타낼 수도 있다. 그 후, 각각의 변환 유닛은 추가적인 서브-TU들로 추가로 분할될 수도 있다. TU 가 추가로 분할되지 않을 때, 리프-CU 로서 지칭될 수도 있다. 일반적으로, 인트라 코딩에 있어, 리프-CU 에 속하는 모든 리프-TU들은 동일한 인트라 예측 모드를 공유한다. 즉, 동일한 인트라 예측 모드가 일반적으로 리프-CU 의 모든 TU들에 대해 예측된 값들을 계산하기 위해 적용된다. 인트라 코딩에 있어, 비디오 인코더 (20) 는 각각 리프-TU 에 대한 잔차 값을 인트라 예측 모드를 이용하여, TU 에 대응하는 CU 의 부분과 원래 블록 사이의 차이로서 계산할 수도 있다. TU 는 PU 의 사이즈에 반드시 제한되지는 않는다. 따라서, TU들은 PU 보다 더 크거나 또는 더 작을 수도 있다. 인트라 코딩에 있어, PU 는 동일한 CU 에 대한 대응하는 리프-TU 와 동일 위치에 배치될 수도 있다. 일부 예들에서, 리프-TU 의 최대 사이즈는 대응하는 리프-CU 의 사이즈에 대응할 수도 있다.

[0084] 더욱이, 리프-CU들의 TU들은 또한 잔차 쿼드트리들(RQT들)로서 지칭되는, 각각의 쿼드트리 데이터 구조들과 연관될 수도 있다. 즉, 리프-CU 는 리프-CU 가 어떻게 TU들로 파티셔닝되는 지를 나타내는 쿼드트리들을 포함할 수도 있다. TU 쿼드트리의 루트 노드는 일반적으로 리프-CU 에 대응하는 반면, CU 쿼드트리의 루트 노드는 일반적으로 트리블록(또는, LCU)에 대응한다. 분할되지 않은 RQT 의 TU들은 리프-TU들로서 지칭된다. 일반적으로, 본 개시물은 달리 언급하지 않는 한, 리프-CU 및 리프-TU 를 각각 지칭하기 위해 용어들 CU 및 TU 를 사용한다.

[0085] 비디오 시퀀스는 일반적으로 일련의 픽처들을 포함한다. 본원에서 설명되는 바와 같이, "픽처" 및 "프레임"은 교환가능하게 사용될 수도 있다. 즉, 비디오 데이터를 포함하는 픽처는 비디오 프레임, 또는 간단히 "프레임"으로 지칭될 수도 있다. 픽처들의 그룹(GOP)은 일반적으로 비디오 픽처들의 하나 이상의 시리즈를 포함한다. GOP 는 GOP 의 헤더, 픽처들의 하나 이상의 헤더, 또는 다른 곳에, GOP 에 포함된 다수의 픽처들을 기술하는 신택스 데이터를 포함할 수도 있다. 픽처의 각각의 슬라이스는 각각의 슬라이스에 대한 인코딩 모드를 기술하는 슬라이스 신택스 데이터를 포함할 수도 있다. 비디오 인코더 (20) 는 일반적으로 비디오 데이터를 인코딩하기 위해 개개의 비디오 슬라이스들 내 비디오 블록들에 대해 동작한다. 비디오 블록은 CU 내 코딩 노드에 대응할 수도 있다. 비디오 블록들은 고정 또는 가변 사이즈들을 가질 수도 있으며, 규정된 코딩 표준에 따라서 사이즈가 상이할 수도 있다.

[0086] 일 예로서, HEVC 는 여러 PU 사이즈들에서 예측을 지원한다. 특정의 CU 의 사이즈가  $2N \times 2N$  이라고 가정하면, HEVC 는  $2N \times 2N$  또는  $N \times N$  의 PU 사이즈들에서는 인트라-예측을, 그리고  $2N \times 2N$ ,  $2N \times N$ ,  $N \times 2N$ , 또는  $N \times N$  의 대칭적인 PU 사이즈들에서는 인터 예측을 지원한다.  $2N \times 2N$  의 사이즈를 갖는 PU 는 그것이 존재하는 CU 와 동일한 사이즈이기 때문에, 비분할된 CU 를 나타낸다. 다시 말해서,  $2N \times 2N$  PU 는 그의 CU 와 동일한 사이즈이다. HM 은 또한  $2N \times nU$ ,  $2N \times nD$ ,  $nL \times 2N$ , 및  $nR \times 2N$  의 PU 사이즈들에서 인터 예측에 대해 비대칭적인 파티셔닝을 지원한다. 비대칭적인 파티셔닝에서, CU 의 하나의 방향은 파티셔닝되지 않지만, 다른 방향은 25% 및 75% 로 파티셔닝된다. 25% 파티션에 대응하는 CU 의 부분은 "상부(Up)", "하부(Down)", "좌측(Left)", 또는 "우측(Right)"의 표시가 뒤따르는 "n"으로 표시된다. 따라서, 예를 들어, " $2N \times nU$ "는 상부에서  $2N \times 0.5N$  PU 로 그리고 하부에서  $2N \times 1.5N$  PU 로 수평으로 파티셔닝된  $2N \times 2N$  CU 를 지칭한다.

[0087] 본 개시물에서, " $N \times N$ " 및 " $N$  곱하기  $N$ "은 수직 및 수평 치수들의 관점에서 비디오 블록의 픽셀 치수들, 예컨대,  $16 \times 16$  픽셀들 또는 16 곱하기 16 픽셀들을 지칭하기 위해 상호교환가능하게 사용될 수도 있다. 일반적으로,  $16 \times 16$  블록은 수직 방향으로 16개의 픽셀들( $y = 16$ ) 및 수평 방향으로 16개의 픽셀들( $x = 16$ )을 가질 것이다. 이와 유사하게,  $N \times N$  블록은 일반적으로 수직 방향으로  $N$  개의 픽셀들 및 수평 방향으로  $N$  개의 픽셀들을 가지며, 여기서  $N$ 은 음이 아닌 정수 값을 나타낸다. 블록에서 픽셀들은 로우들 및 칼럼들로 배열될 수도 있다. 더욱이, 블록들은 수직 방향에서와 같이 수평 방향에서 동일한 픽셀들의 개수를 반드시

가질 필요는 없다. 예를 들어, 블록들은  $N \times M$  픽셀들을 포함할 수도 있으며, 여기서  $M$  은 반드시  $N$  과 같을 필요는 없다.

[0088] CU 의 PU들을 이용한 인트라-예측 또는 인터 예측 코딩 이후, 비디오 인코더 (20) 는 CU 의 TU들에 대한 잔차 데이터를 계산할 수도 있다. PU들은 공간 도메인 (또한, 픽셀 도메인으로 지칭됨) 에서 예측 픽셀 데이터를 발생하는 방법 또는 모드를 기술하는 선택스 데이터를 포함할 수도 있으며, TU들은 이산 코사인 변환 (DCT), 정수 변환, 웨이블릿 변환, 또는 잔차 비디오 데이터에 개념적으로 유사한 변환과 같은 변환의 적용 이후 변환 도메인에서의 계수들을 포함할 수도 있다. 잔차 데이터는 미인코딩된 픽처의 픽셀들과 PU들에 대응하는 예측 값들 사이의 픽셀 차이들에 대응할 수도 있다. 비디오 인코더 (20) 는 CU 에 대한 잔차 데이터를 포함하는 TU들을 형성하고, 그후 그 TU들을 변환하여, 그 CU 에 대한 변환 계수들을 발생할 수도 있다.

[0089] 변환 계수들을 생성하는 임의의 변환들 이후, 비디오 인코더 (20) 는 변환 계수들의 양자화를 수행할 수도 있다. 양자화는 일반적으로 계수들을 나타내는데 사용되는 데이터의 양을 가능한 한 감축하기 위해 변환 계수들이 양자화되는 프로세스를 지칭하며, 추가적인 압축을 제공한다. 양자화 프로세스는 그 계수들의 일부 또는 모두와 연관되는 비트 심도를 감소시킬 수도 있다. 예를 들어,  $n$ -비트 값은 양자화 동안  $m$ -비트 값까지 절사될 수도 있으며, 여기서,  $n$  은  $m$  보다 더 크다.

[0090] 양자화 이후, 비디오 인코더 (20) 는 변환 계수들을 스캐닝하여, 양자화된 변환 계수들을 포함하는 2차원 매트릭스로부터 1차원 벡터를 발생할 수도 있다. 스캐닝은 어레이의 앞부분에 더 높은 에너지 (따라서, 더 낮은 주파수) 계수들을 배치하고, 그리고 어레이의 뒷부분에 더 낮은 에너지 (따라서, 더 높은 주파수) 계수들을 배치하도록 설계될 수도 있다.

[0091] 일부 예들에서, 비디오 인코더 (20) 는 엔트로피 인코딩될 수 있는 직렬화된 벡터를 발생하기 위해, 미리 정의된 스캐닝 순서를 이용하여, 양자화된 변환 계수들을 스캐닝할 수도 있다. 다른 예들에서, 비디오 인코더 (20) 는 적응적 스캐닝을 수행할 수도 있다. 양자화된 변환 계수들을 스캐닝하여 1차원 벡터를 형성한 후, 비디오 인코더 (20) 는 예컨대, 컨텍스트-적응 가변 길이 코딩 (CAVLC), 컨텍스트-적응 2진 산술 코딩 (CABAC), 선택스-기반의 컨텍스트-적응 2진 산술 코딩 (SBAC), 확률 간격 파티셔닝 엔트로피 (PIPE) 코딩 또는 또 다른 엔트로피 인코딩 방법론에 따라서, 1차원 벡터를 엔트로피 인코딩할 수도 있다. 비디오 인코더 (20) 는 또한 비디오 데이터를 디코딩할 때에 비디오 디코더 (30) 에 의해 사용하기 위한 인코딩된 비디오 데이터와 연관되는 선택스 엘리먼트들을 엔트로피 인코딩할 수도 있다.

[0092] 비디오 인코더 (20) 는 블록-기반 선택스 데이터, 픽처-기반의 선택스 데이터, 및 GOP-기반 선택스 데이터와 같은 선택스 데이터를, 비디오 디코더 (30) 로, 예컨대, 픽처 헤더, 블록 헤더, 슬라이스 헤더, 또는 GOP 헤더로 추가로 전송할 수도 있다. GOP 선택스 데이터는 각각의 GOP 에서의 픽처들의 수를 기술할 수도 있으며, 프레임 선택스 데이터는 대응하는 픽처를 인코딩하는데 사용되는 인코딩/예측 모드를 나타낼 수도 있다.

[0093] 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 심도 데이터를 인트라-픽처 예측 코딩할 수도 있다. 게다가, 본 개시물의 예들에 따른, 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 설명되는 바와 같은, 다양한 모드들 중 임의의 모드에 따라서, 비디오 데이터의 심도 인트라 예측 코딩으로부터 유래하는 잔차 데이터의 단순화된 코딩을 수행할 수도 있다. 좀더 구체적으로, 본 개시물의 기법들에 따라서 구성된 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 추가적인 파티션-기반의 심도 인트라 예측 모드들에 대해, 예컨대, 3D-HEVC 에 대한 기존 제안들에 따른 어떤 심도 인트라 예측 모드들에 대해 사용되는 바와 같은, 단순화된 잔차 코딩을 이용할 수도 있다. 게다가, 본 개시물의 기법들에 따라서 구성된 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 다양한 비-파티션-기반의 인트라 예측 모드들에 따라서, 예컨대, 베이스 HEVC 사양에서 제공되는 인트라 예측 모드들에 따라서 심도 데이터의 인트라 예측으로부터 유래하는 잔차 데이터를 코딩하기 위해 단순화된 잔차 코딩을 이용할 수도 있다.

[0094] 도 2 는 HEVC 에 사용되는 인트라 예측 모드들을 예시하는 다이어그램이다. 도 2 는 일반적으로 HEVC 에서의 인트라-코딩에 이용가능한 여러 방향 인트라-예측 모드들과 연관된 예측 방향들을 예시한다. 현재의 HEVC 표준에서, 각각의 예측 유닛 (PU) 의 루마 성분의 인트라 예측에 대해, 인트라 예측 방법은 도 2 에 나타난 바와 같이, 33 개의 각도 예측 모드들 (2 내지 34 로 인덱싱됨), DC 모드 (1 로 인덱싱됨) 및 평면 모드 (0 으로 인덱싱됨) 중 선택된 모드와 함께 이용된다.

[0095] 평면 (Planar) 모드 (0 을 인덱싱됨) 에 따르면, 예측은 비디오 데이터의 블록, 예컨대, PU 내 픽셀들의 각각에 대한 예측자 값들을 결정하기 위해 소위 "평면 (plane)" 함수를 이용하여 수행된다. DC 모드 (1 로 인덱싱

됨)에 따르면, 예측은 블록 내 픽셀들의 각각에 대한 예측자 값들을 결정하기 위해 블록 내 픽셀 값들의 평균을 이용하여 수행된다. 방향 예측 모드에 따르면, 예측은 (모드로 나타낸 바와 같은) 특징의 방향을 따라서 이웃하는 블록의 복원된 픽셀들에 기초하여 수행된다. 일반적으로, 도 2에서 도시된 화살표들의 맨 끝은 값이 추출되는 이웃하는 픽셀들의 상대적인 픽셀을 나타내는 반면, 화살표들의 머리는 예측 블록을 형성하기 위해 그 추출된 값이 전파되는 방향을 나타낸다.

[0096] HEVC 인트라 예측 모드들에 대해, 비디오 인코더 (20) 및/또는 비디오 디코더 (30)는 위에서 설명된 여러 모드들을 이용하여, 예컨대, 모드들 2 내지 34에 대한 PU의 이웃하는 샘플들을 이용함으로써, PU 내 각각의 픽셀에 대한 픽셀 특징의 예측자 값을 발생시킨다. 비디오 인코더 (20)는 블록의 픽셀들에 대한 실제 심도 값들과 예측자 값들 사이의 차이들에 기초하여 비디오 블록에 대한 잔차 값들을 결정하고, 그 잔차 값들을 비디오 디코더 (30)에 제공한다. HEVC WD10에 따르면, 비디오 인코더 (20)는 잔차 값들을 변환하고 변환 계수들을 양자화하고, 그리고 또한 양자화된 변환 계수들을 엔트로피 인코딩할 수도 있다. 비디오 디코더 (30)는 (예컨대, 엔트로피 디코딩, 역 양자화, 및 역변환 이후) 잔차 값들을 예측자 값들에 가산함으로써 블록의 픽셀들에 대한 복원된 값들을 결정한다. HEVC 인트라 예측 모드들에 관한 추가적인 세부 사항들은 HEVC WD10의 하위절 8.4.2에 규정되어 있다.

[0097] 3D-HEVC가 이하 더 자세히 설명될 것이다. VCEG 및 MPEG의 3D 비디오 코딩 (JCT-3V)에 관한 합동 연구팀은 HEVC에 기초한 3D 비디오 (3DV) 표준을 개발하고 있으며, 표준화 노력들의 부분은 위에서 언급된, HEVC (MV-HEVC)에 기초한 멀티뷰 비디오 코덱의 표준화 및 HEVC (3D-HEVC)에 기초한 3D 비디오 코딩을 위한 또 다른 부분을 포함한다. 3D-HEVC에 있어, 텍스처 및 심도 뷰들 양쪽에 대해, 코딩 유닛 (CU)/예측 유닛 (PU) 레벨에서의 툴들을 포함한, 새로운 코딩 툴들이 포함되고 지원될 수도 있다. 현재, MPEG에서의 HEVC-기반의 3D 비디오 코딩 (3D-HEVC) 코덱은 문서들 m22570 및 m22571에서 제안된 솔루션들에 기초한다. m22570에 대한 전체 인용은, 2011년 11월/12월, 스위스, 제네바, MPEG 회의 ISO/IEC JTC1/SC29/WG11, 문서 MPEG11/M22570, Schwarz 등, Description of 3D Video Coding Technology Proposal by Fraunhofer HHI (HEVC compatible configuration A)이다. m22571에 대한 전체 인용은, 2011년 11월/12월, 스위스, 제네바, MPEG 회의 - ISO/IEC JTC1/SC29/WG11, 문서 MPEG11/M22571, Schwarz 등, Description of 3D Video Technology Proposal by Fraunhofer HHI (HEVC compatible; configuration B)이다.

[0098] 3D-HEVC에서, 각각의 액세스 유닛은 다수의 뷰 성분들을 포함하며, 그 뷰 성분들의 각각은 고유한 뷰 id, 또는 뷰 순서 인덱스, 또는 계층 id를 포함한다. 뷰 성분은 위에서 설명한 바와 같이, 심도 뷰 성분 뿐만 아니라 텍스처 뷰 성분을 포함한다. 텍스처 뷰 성분은 하나 이상의 텍스처 슬라이스들로서 코딩되지만, 심도 뷰 성분은 하나 이상의 심도 슬라이스들로서 코딩된다.

[0099] 3D 비디오 데이터가 멀티뷰 비디오 플러스 심도 포맷을 이용하여 표현될 때, 텍스처 뷰 성분들은 대응하는 심도 뷰 성분들과 연관되며, 그 성분들은 비디오 인코더 (20)에 의해 3D 비디오 비트스트림으로 코딩되어 멀티플렉싱된다. 비디오 인코더 (20) 및/또는 비디오 디코더 (30)는 심도 뷰 성분들에서의 심도 맵들을 그레이스케일 루마 샘플들로서 코딩하여 심도 값들을 표현하며, 그리고 심도 맵 코딩에 종래의 인트라-코딩 및 인터-코딩 방법들을 이용할 수도 있다. 심도 맵들은 날카로운 에지들 및 일정한 영역들을 특징으로 한다. 따라서, 심도 맵 샘플들의 상이한 통계치들로 인해, 2D 비디오 코덱에 기초한, 비디오 인코더 (20) 및/또는 비디오 디코더 (30)에 의한 심도 맵들의 코딩을 위해 상이한 코딩 방식들이 설계되었다.

[0100] 3D-HEVC에서, HEVC에서와 동일한 인트라 예측 모드들의 정의가 심도 성분들의 인트라 예측 코딩에, 예컨대, 심도 인트라 예측에 이용될 수도 있다. 게다가, 3D-HEVC에서, 심도 모델링 모드들 (DMM들)이 예컨대, 도 2를 참조하여 위에서 설명한 바와 같이, HEVC 인트라 예측 모드들과 함께, 인트라 예측 코드 심도 성분들에 도입된다. DMM 방법은 HEVC에 규정된 인트라 예측 모드들에 대한 대안으로서 통합된다. 1-비트 플래그, 예컨대, `hevc_intra_flag`가 DMM 또는 통합된 (HEVC) 인트라 예측이 적용되는지 여부를 규정하기 위해 각각의 심도 블록에 대해, 예컨대, PU에 대해, 시그널링될 수도 있다.

[0101] 심도 맵들에서의 날카로운 에지들의 더 나은 표현들을 위해, 3D-HEVC (HTM 9.0)에 대한 현재의 참조 소프트웨어는 심도 맵들의 인트라 코딩에의 DMM들의 적용을 가능하게 한다. 따라서, 3D-HEVC에서, 비디오 인코더 (20) 및/또는 비디오 디코더 (30)는 DMM들을 이용하여 심도 슬라이스의 PU를 코딩할 수도 있다. 일부의 경우, 4개의 DMM들이 심도 데이터를 인트라-코딩하는데 이용가능할 수도 있다. 모든 4개의 모드들에서, 비디오 인코더 (20) 및/또는 비디오 디코더 (30)는 심도 블록, 예컨대, PU를, DMM 패턴에 의해 규정된 바와 같은, 하나 보다 많은 영역, 예컨대, 2개의 영역들로 파티셔닝한다. 비디오 인코더 (20) 및/또는 비디오 디코

더 (30) 는 그후 이웃하는 심도 샘플들의 값들에 기초하며 일정한 또는 "DC" 예측된 심도 값으로서 지칭될 수도 있는, 각각의 영역에 대한 예측된 심도 값을 발생시킨다.

[0102] DMM 패턴은 시그널링되어, 공간적으로 이웃하는 심도 블록들로부터 예측되고, 및/또는 동일 위치에 배치된 텍스처 블록으로부터 예측될 수도 있다. 예를 들어, 제 1 DMM (예컨대, DMM 모드 1) 은 심도 블록의 파티션 경계의 시작 및/또는 종료 지점들을 시그널링하는 것을 포함할 수도 있다. 제 2 DMM (예컨대, DMM 모드 2) 은 공간적으로 이웃하는 심도 블록에 기초하여 심도 블록의 파티션 경계들을 예측하는 것을 포함할 수도 있다. 제 3 및 제 4 DMM들 (예컨대, DMM 모드 3 및 DMM 모드 4) 은 심도 블록의 동일 위치에 배치된 텍스처 블록에 기초하여 심도 블록의 파티션 경계들을 예측하는 것을 포함할 수도 있다.

[0103] 이용가능한 4개의 DMM들에 의해, 4개의 DMM들 (예컨대, DMM 모드들 1-4) 의 각각과 연관된 시그널링이 존재할 수도 있다. 예를 들어, 비디오 인코더 (20) 는 레이트-왜곡 최적화에 기초하여 심도 PU 를 코딩하기 위해 DMM 을 선택할 수도 있다. 비디오 인코더 (20) 는 선택된 DMM 의 표시를 인코딩된 심도 데이터를 가진 인코딩된 비트스트림에 제공할 수도 있다. 비디오 디코더 (30) 는 비트스트림으로부터의 표시를 파싱하여, 심도 데이터를 디코딩하는데 적합한 DMM 을 결정할 수도 있다. 일부의 경우, 고정된 길이 코드가 선택된 DMM 을 표시하기 위해 사용될 수도 있다. 게다가, 고정된 길이 코드는 또한 (예측된 DC 값과 연관된) 예측 오프셋이 적용되는지 여부를 표시할 수도 있다.

[0104] Wedgelet 파티셔닝 및 윤곽선 파티셔닝을 포함한, DMM 에서 정의된 파티셔닝 모델들의 2개의 유형들이 존재한다. 도 3 은 픽셀 샘플들의 8x8 블록을 코딩할 때 사용을 위한 Wedgelet 파티션 패턴의 일 예를 예시하는 다이어그램이다. 도 4 는 픽셀 샘플들의 8x8 블록을 코딩할 때 사용을 위한 윤곽선 파티션 패턴의 일 예를 예시하는 다이어그램이다.

[0105] 그러므로, 일 예로서, 도 3 은 8x8 블록에 대한 Wedgelet 패턴의 예시를 제공한다. Wedgelet 파티션에 대해, 심도 블록, 예컨대, PU 는, 도 3 에 예시된 바와 같이, ( $X_s$ ,  $Y_s$ ) 에 위치된 시작 지점과 ( $X_e$ ,  $Y_e$ ) 에 위치된 종료 지점을 가진 직선에 의해 2개의 영역들을 파티셔닝되며, 여기서 2개의 영역들은  $P_0$  및  $P_1$  로 라벨링된다. 각각의 패턴은 대응하는 샘플이 영역  $P_0$  또는  $P_1$  에 속하는지 여부를 라벨링하는 사이즈  $uB \times vB$  2진 숫자의 어레이로 이루어지며, 여기서,  $uB$  및  $vB$  는 현재의 PU 의 수평 및 수직 사이즈를 각각 나타낸다. 영역들  $P_0$  및  $P_1$  은 도 3 에 백색 및 음영처리된 샘플들로 각각 표시된다. Wedgelet 패턴들은 인코딩 및 디코딩 양자의 시작 시에 초기화된다.

[0106] 도 4 는 8x8 블록에 대한 윤곽선 패턴을 나타낸다. 윤곽선 파티셔닝을 위해, 심도 블록은 도 4 에 나타낸 바와 같이, 2개의 불규칙적인 영역들로 파티셔닝될 수도 있다. 윤곽선 파티셔닝은 Wedgelet 파티셔닝보다 좀더 유연하지만, 명시적으로 시그널링되기 어렵다. DMM 모드 4 에서, 윤곽선 파티셔닝 패턴은 동일 위치에 배치된 텍스처 블록의 복원된 루마 샘플들을 이용하여 암시적으로 유도된다.

[0107] 도 3 및 도 4 를 참조하면, 심도 블록들 (40 및 60) 내 각각의 개개의 정사각형은 심도 블록들 (40 및 60) 의 개개의 개개의 픽셀을 각각 나타낸다. 정사각형들 내 숫자 값들은 대응하는 픽셀이 영역 (42) (도 3 의 예에서 값 "0") 또는 영역 (44) (도 3 의 예에서 값 "1") 에 속하는지 여부를 나타낸다. 셰이딩이 또한 도 3 에서, 픽셀이 영역 (42) (백색 정사각형들) 또는 영역 (44) (그레이 음영처리된 정사각형들) 에 속하는지 여부를 표시하기 위해 사용된다.

[0108] 위에서 설명한 바와 같이, 각각의 패턴 (즉, Wedgelet 및 윤곽선 양쪽) 은 대응하는 샘플 (즉, 픽셀) 이 영역  $P_0$  또는  $P_1$  (여기서,  $P_0$  는 도 3 에서의 영역 (42) 및 도 4 에서의 영역 (62) 에 대응하고,  $P_1$  은 도 3 에서의 영역 (44) 및 도 4 에서의 영역 (64A, 64B) 에 대응한다) 에 속하는지 여부를의 사이즈  $uB \times vB$  2진 숫자 라벨링의 어레이에 의해 정의될 수도 있으며, 여기서,  $uB$  및  $vB$  는 현재의 PU 의 수평 및 수직 사이즈를 각각 나타낸다. 도 3 및 도 4 의 예들에서, PU 는 블록들 (40 및 60) 에 각각 대응한다. 비디오 인코더 (20) 및 비디오 디코더 (30) 와 같은, 비디오 코더들은 코딩의 시작, 예컨대, 인코딩의 시작 또는 디코딩의 시작 시에 Wedgelet 패턴들을 초기화할 수도 있다.

[0109] 도 3 의 예에 나타낸 바와 같이, Wedgelet 파티션에 대해, 심도 블록 (40) 은 ( $X_s$ ,  $Y_s$ ) 에 위치된 시작 지점 (48) 및 ( $X_e$ ,  $Y_e$ ) 에 위치된 종료 지점 (50) 을 가진 직선 (46) 에 의해, 2개의 영역들, 영역 (42) 및 영역 (44) 으로, 파티셔닝된다. 도 3 의 예에서, 시작 지점 (48) 은 지점 (8, 0) 으로서 정의될 수도 있으며 종료 지점 (50) 은 지점 (0, 8) 으로서 정의될 수도 있다.



- [0110] 도 4 의 예에 나타난 바와 같이, 윤곽선 파티셔닝을 위해, 심도 블록 (60) 과 같은, 심도 블록은 2개의 불규칙-형상의 영역들로 파티셔닝될 수 있다. 도 4 의 예에서, 심도 블록 (60) 은 윤곽선 파티셔닝을 이용하여 영역 (62) 및 영역 (64A, 64B) 로 파티셔닝된다. 영역 (64A) 에서의 픽셀들이 영역 (64B) 에서의 픽셀들에 바로 인접하지 않더라도, 영역들 ((64A 및 64B) 은 심도 블록 (60) 의 PU 를 예측하려는 목적들을 위해, 하나의 단일 영역을 형성하도록 정의될 수도 있다. 윤곽선 파티셔닝이 Wedgelet 파티셔닝보다 더 유연할 수도 있지만, 시그널링하기에 상대적으로 더 어려울 수도 있다. DMM 모드 4 에서, 3D-HEVC 의 경우, 윤곽선 파티셔닝 패턴은 동일 위치에 배치된 텍스처 블록의 복원된 루마 샘플들을 이용하여 암시적으로 유도된다.
- [0111] 이와 같이, 도 1, 및 아래에서 설명되는 도 7 및 도 8 의 비디오 인코더 (20) 및 비디오 디코더 (30) 와 같은 비디오 코더는 시작 지점 (48) 및 종료 지점 (50) 에 의해 정의된 바와 같은, 라인 (46) 을 이용하여, 심도 블록 (40) 의 픽셀이 도 3 에 나타난 바와 같이, (영역 "P<sub>0</sub>" 으로서 또한 지칭될 수도 있는) 영역 (42) 에 또는 (영역 "P<sub>1</sub>" 으로서 또한 지칭될 수도 있는) 영역 (44) 에 속하는지 여부를 결정할 수도 있다. 이와 유사하게, 일부 예들에서, 비디오 코더는 도 4 의 라인들 (66, 68) 을 이용하여, 심도 블록 (60) 의 픽셀이 (영역 "P<sub>0</sub>" 로서 또한 지칭될 수도 있는) 영역 (64A) 에 또는 (영역 "P<sub>1</sub>" 으로서 또한 지칭될 수도 있는) 영역 (64B) 에 속하는지 여부를 결정할 수도 있다. 영역들 "P<sub>0</sub>" 및 "P<sub>1</sub>" 은 DMM 에 따라서 파티셔닝되는 상이한 영역들에 대한 디폴트 명명 규약들이며, 따라서, 심도 블록 (40) 의 영역 P<sub>0</sub> 은 심도 블록 (60) 의 영역 P<sub>0</sub> 와 동일한 영역으로 간주되지 않을 것이다.
- [0112] 영역 경계 체인 코딩은 3D-HEVC 에서 심도 블록들, 예컨대, 심도 PU들을 코딩하기 위한 다른 파티션-기반의 심도 인트라 예측 모드이다. 영역 경계 체인 코딩 모드가 심도 슬라이스의 인트라 예측 유닛을 코딩하기 위해 HEVC 인트라 예측 모드들 및 DMM 모드들과 함께 도입된다. 간결하게 하기 위해, "영역 경계 체인 코딩 모드" 는 아래에서 설명되는 텍스트들, 테이블들 및 도면들에서 단순성을 위해, "체인 코딩" 으로 표시된다.
- [0113] PU 의 체인 코딩은 체인의 시작 위치, 체인 코드들의 개수 그리고 각각의 체인 코드에 대한, 방향 인덱스와 함께 시그널링된다. 체인은 샘플과 그의 8개의-연결 샘플들 중 하나 사이의 접속이다. 도 5 는 체인 코딩 프로세스에서 정의된 체인들의 8개의 가능한 유형들을 예시한다. 도 6 은 체인 코딩에서 하나의 심도 예측 유닛 (PU) 파티션 패턴 및 코딩된 체인들을 가진 영역 경계 체인 코딩 모드를 예시한다. 체인 코딩 프로세스의 일 예가 도 5 및 도 6 에 예시된다. 도 5 에 나타난 바와 같이, 0 내지 7 에 걸친 방향 인덱스가 각각 할당된 8개의 상이한 유형의 체인이 존재한다. 체인은 샘플과 그의 8개의-연결 샘플들 중 하나 사이의 접속이다.
- [0114] 도 6 에 도시된 임의의 파티션 패턴을 시그널링하기 위해, 비디오 인코더는 파티션 패턴을 식별하고 비트스트림에서 다음 정보를 인코딩한다:
- [0115] 1. 1 비트 "0" 은 체인들이 상부 경계에서 시작한다고 시그널링하도록 인코딩된다
- [0116] 2. 3 비트 "011" 은 상부 경계에서의 시작 위치 "3" 을 시그널링하도록 인코딩된다
- [0117] 3. 4비트 "0110" 은 체인들의 총 개수를 7 로서 시그널링하도록 인코딩된다
- [0118] 4. 일련의 연결된 체인들 인덱스들 "3, 3, 3, 7, 1, 1, 1" 이 인코딩되며, 여기서 각각의 체인 인덱스는 록업-테이블을 이용하여 코드 워드로 변환된다.
- [0119] 도 5 의 블록 (70) 에 도시된 바와 같이, 0 내지 7 에 걸친 방향 인덱스가 각각 할당된 8 개의 상이한 유형의 체인이 존재한다. 체인 방향 유형들은 심도 블록의 파티션들을 결정할 때에 비디오 코더를 도울 수도 있다. 방향 인덱스 (0 ... 7) 를 직접 코딩하는 대신, 차분 코딩이 방향 인덱스를 시그널링하는데 적용될 수도 있다는 점에 유의한다.
- [0120] 도 6 의 예는 파티션들 사이의 파티셔닝 구조 및 경계를 표시하는 체인 (76) 에 의해 분리된, 제 1 파티션 (72) 및 제 2 파티션 (74) 을 포함한다. (비디오 인코더 (20) 와 같은) 비디오 인코더는 인코딩된 비트스트림에서 PU 에 대한 체인 (76) 을 결정하여 시그널링할 수도 있으며, 한편 (비디오 디코더 (30) 와 같은) 비디오 디코더는 인코딩된 비트스트림으로부터 체인 (76) 을 나타내는 데이터를 파싱할 수도 있다.
- [0121] 일반적으로, 체인 (76) 은 시작 위치, 체인에서의 링크들의 개수 (예컨대, 체인 코드들의 개수) 의 표시, 그리고 각각의 체인 코드에 대한 방향 인덱스를 포함한다. 도 6 의 예에서 도시된 임의의 파티션 패턴을 시그널링하기 위해, 비디오 인코더 (20) 는 체인 (76) 이 상부 경계에서 시작한다는 것을 표시하기 위해 1 비트 (예컨

대, 0) 를 인코딩할 수도 있다. 비디오 인코더 (20) 는 체인 (76) 이 상부 경계의 제 3 심도 샘플 이후에 시작한다는 것을 표시하기 위해 3 비트 (예컨대, 011) 를 인코딩할 수도 있다. 비디오 인코더 (20) 는 체인 (76) 에 7 개의 총 링크들이 존재한다는 것을 표시하기 위해 4 비트 (예컨대, 0110) 를 인코딩할 수도 있다.

비디오 인코더 (20) 는 또한 각각의 체인 링크의 방향을 (예컨대, 블록 (70) 에 따라서) 표시하기 위해 일련의 연결된 체인들 인덱스들 (예컨대, 3, 3, 3, 7, 1, 1, 1) 을 인코딩할 수도 있다. 일부 예들에서, 비디오 인코더 (20) 는 룩업-테이블을 이용하여 각각의 인덱스를 코드 워드로 변환할 수도 있다. 비디오 디코더 (30) 와 같은, 비디오 디코더는 위에서 설명된 시그널링을 파싱하여 블록의 파티셔닝 패턴을 결정할 수도 있다.

비디오 디코더 (30) 는 그후 각각의 파티션에 대한 심도 값들을 디코딩할 수도 있다.

[0122] 심도 블록, 예컨대, PU 에의 HEVC 인트라 예측 모드들의 적용을 위해, 픽셀 특성의 예측자 값이 예컨대, HEVC WD 10 에서 하위-절 8.4.2 에 규정된 바와 같이, 블록의 이웃하는 샘플들을 이용하여 그 블록에서의 각각의 픽셀에 대해 발생된다. 위에서 설명된 여러 3D-HEVC 심도 인트라 모드들, 예컨대, DMM 및 체인 코딩을 위해, 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 심도 블록의 최고 2개의 이웃하는 샘플들, 예컨대, 좌측 또는 상부 이웃하는 심도 블록의 복원된 샘플들을 이용하여, 심도 블록, 예컨대, PU 내 각각의 파티션에 대한 파티션 특성의 DC 예측자를 계산한다. 비디오 코더에 의해 채용될 수도 있는 심도 PU 의 각각의 파티션에 대해 파티션 특성의 DC 예측자를 계산하는 하나의 예시적인 기법은 다음과 같다.

[0123]  $bPattern[x][y]$  를 PU 의 파티션 패턴이라 하고, 여기서,  $x = 0..N - 1$ ,  $y = 0..N-1$  이고  $N$  은 PU 의 폭이다.

$bPattern[x][y]$  는 특성의 픽셀  $(x, y)$  이 속하는 파티션을 표시하며,  $bPattern[x][y]$  는 0 또는 1 과 동일할 수 있다. 비트심도를 심도 샘플들의 비트 심도라 하고  $RecSample[x][y]$  를 PU 의 복원된 이웃하는 샘플들이라 하며, 여기서,  $x = -1$  및  $y = 0..N-1$  (PU 의 좌측 이웃하는 픽셀들에 대응함) 또는  $y = -1$ ,  $x = 0..N-1$  (PU 의 상부 이웃하는 픽셀들에 대응함) 이다. 그 후, 파티션  $X$  의 DC 예측자, 즉  $DCPred[X]$  (여기서,  $X = 0$  또는  $1$ ) 는 다음과 같이 유도될 수도 있다:

- Set  $bT = (bPattern[0][0] \neq bPattern[N-1][0]) ? 1 : 0$
- Set  $bL = (bPattern[0][0] \neq bPattern[0][N-1]) ? 1 : 0$
- If  $bT$  equals  $bL$ 
  - $DCPred[X] = (RecSample[-1][0] + RecSample[0][-1]) >> 1$
  - $DCPred[1-X] = bL ? (RecSample[-1][N-1] + RecSample[N-1][-1]) >> 1 : 2^{BitDepth-1}$
- Otherwise
  - $DCPred[X] = bL ? RecSample[(N-1)>>1][-1] : RecSample[-1][(N-1)>>1]$
  - $DCPred[1-X] = bL ? RecSample[-1][N-1] : RecSample[N-1][-1]$

[0124]

[0125] 3D-HEVC 에 따르면, 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 또한 심도 슬라이스의 인트라 PU 를 코딩하기 위해, HEVC 인트라 예측 모드들, DMM 모드들 및 체인 코딩 모드와 함께 3D-HEVC 에 도입되는, 단순화된 심도 코딩 (SDC) 모드를 적용할 수도 있다. 좀더 자세하게 설명하면, 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 심도 블록에 대한 잔차 데이터를 코딩하기 위해 SDC 모드를 적용할 수도 있다. 3D-HEVC 에 대해, 비디오 인코더 (20) 는 현재의 PU 가 SDC 모드들을 이용하여 코딩되는지 여부를 규정하기 위해 각각의 인트라 심도 PU 에 대한 추가적인 플래그를 시그널링한다. 3D-HEVC 에 대한 기존 제안들에서, SDC 는 단지  $2N \times 2N$  PU 파티션 사이즈에 대해서만 적용되며,  $2N \times 2N$  미만인 PU 파티션 사이즈들에 대해서는 적용되지 않는다.

게다가, 3D-HEVC 에 대한 기존 제안들에서, SDC 는 단지 심도 PU 의 파티셔닝의 2개의 유형들, 즉, DMM 모드 1 (2 파티션들) 및 평면 (1 파티션, 즉, 파티셔닝되지 않음) 에 대해서만 적용된다.

[0126] SDC 가 사용될 때, 비디오 인코더 (20) 는 심도 블록에서의 모든 샘플들에 대한 개개의 잔차 값들을 포함하지 않으며, 양자화된 변환 계수들을 발생시키지 않는다. 양자화된 변환 계수들을 코딩하는 대신, SDC 모드들에서, 비디오 인코더 (20) 는 다음 유형들의 정보를 가진 심도 블록을 재현한다:

[0127] 1. 다음을 포함하는 현재의 심도 블록의 파티션의 유형:

[0128] a. DMM 모드 1 (2 파티션들), 및

- [0129] b. 평면 (1 파티션); 및
- [0130] 2. 각각의 파티션에 대해, (픽셀 도메인에서) 단일 잔차 값은 비트스트림으로 시그널링된다.
- [0131] 그러므로, SDC 에서, 비디오 인코더 (20) 는 각각의 PU, 또는 인트라-코딩된 심도 CU 의 PU 의 각각의 파티션에 대해 오직 하나의 잔차를 인코딩한다. 각각의 PU 또는 PU 의 파티션에 대해, 각각의 픽셀에 대한 차이들을 인코딩하는 대신, 비디오 인코더 (20) 는 원래 신호의 DC 또는 대표 값 (예컨대, Aver 로 표시되는, PU 또는 파티션에서의 픽셀들의 평균 값) 과, 현재의 PU 로부터의 하나 이상의 이웃하는 샘플들에 기초하여 발생하는, Pred 로 표시되는, 예측 신호 또는 예측자 (예컨대, 이웃하는 샘플들의 평균 값) 사이의 차이를 결정하고, 이 차이를 PU 또는 파티션에서의 모든 픽셀들에 대한 DC 잔차로서 이용한다. 비디오 인코더 (20) 는 그후 비디오 디코더 (30) 에 의한 수신 또는 디코딩을 위해 PU 또는 파티션에 대한 이 DC 잔차 값을 시그널링하거나 또는 인코딩할 수도 있다.
- [0132] 3D-HEVC 에 대해, 평면 및 DMM 모드 1 의 파티션 유형들에 대응하는, SDC 모드 1 및 SDC 모드 2 를 포함한, 2개의 서브-모드들이 SDC 에서 정의된다. SDC 에서, 위에서 언급한 바와 같이, 어떤 변환 또는 양자화도 비디오 인코더 (20) 에 의해 적용되지 않는다. 이와 유사하게, SDC 에서, 비디오 디코더 (30) 는 역양자화 또는 역변환 동작들을 적용하지 않는다.
- [0133] 심도 값들은 비디오 인코더 (20) 가 풀 비디오 시퀀스를 인코딩하기 전에 제 1 인트라 기간 내에서 프레임들을 분석함으로써 구성하는 심도 록업 테이블 (DLT) 을 이용하여 인덱스들에 옵션적으로 맵핑될 수 있다. 3D-HEVC 에 대한 기존 제안들에서, 유효한 심도 값들의 모두는 오름 차순으로 정렬되어, 인덱스들이 증가함에 따라 DLT 에 삽입된다. 3D-HEVC 에 대한 기존 제안들에 따르면, DLT 가 사용되면, 전체 DLT 가 비디오 인코더 (20) 에 의해 비디오 디코더 (30) 로 시퀀스 파라미터 세트 (SPS) 또는 비디오 파라미터 세트 (VPS) 와 같은 파라미터 세트로 송신되며, 디코딩된 인덱스 차이 값들이 비디오 디코더 (30) 에 의해 DLT 에 기초하여 심도 값들에 되맵핑된다. DLT 의 사용에 의해, 추가적인 코딩 이득이 관찰된다.
- [0134] DLT 는 옵션적인 코딩 툴이다. HTM 9.0 에 따르면, 비디오 인코더 (20) 는, 0 내지 MAX\_DEPTH\_VALUE (예컨대, 8-비트 심도 샘플들에 대해 255) 의 값들의 절반 이상이 분석 단계에서 원래 심도 맵에 나타나면, DLT 를 이용하지 않을 것이다. 그렇지 않으면, 비디오 코더는 SPS 또는 VPS 에서 DLT 를 코딩할 것이다. DLT 를 코딩하기 위해, 비디오 코더는 Exp-Golomb 코드로 유효한 심도 값들의 수를 코딩한다. 그 후, 비디오 코더는 Exp-Golomb 코드로 각각의 유효한 심도 값을 코딩한다.
- [0135] DLT 를 발생시키기 위해, 비디오 인코더 (20) 는 인코딩될 입력 비디오 시퀀스로부터 프레임들의 사전-정의된 개수를 판독하고, 가용 심도 맵 값들에 대한 모든 샘플들을 스캐닝할 수도 있다. 이 프로세스 동안, 비디오 인코더 (20) 는 원래 비압축된 심도 맵에 기초하여 심도 값들을 유효한 심도 값들에 맵핑하는 맵핑 테이블을 발생시킨다.
- [0136] 심도 록업 테이블  $Idx2Depth(.)$ , 인덱스 록업 테이블  $Depth2Idx(.)$ , 심도 맵핑 테이블  $M(.)$  및 유효한 심도 값들  $d_{valid}$  의 수가 심도 맵  $D_c$  을 분석하는 다음 알고리즘에 의해 유도된다.

1. Initialization
  - boolean vector  $B(d) = FALSE$  for all depth values  $d$
  - index counter  $i = 0$
2. Process each pixel position  $p$  in  $D_t$  for multiple time instances  $t$ :
  - Set  $B(D_t(p)) = TRUE$  to mark valid depth values
3. Count number of  $TRUE$  values in  $B(d) \rightarrow d_{valid}$
4. For each  $d$  with  $B(d) == TRUE$ :
  - Set  $Idx2Depth(i) = d$
  - Set  $M(d) = d$
  - Set  $Depth2Idx(d) = i$
  - $i = i + 1$
5. For each  $d$  with  $B(d) == FALSE$ :
  - Find  $\hat{d} = \arg \min |d - \hat{d}|$  and  $B(\hat{d}) == TRUE$
  - Set  $M(d) = \hat{d}$
  - Set  $Depth2Idx(d) = Depth2Idx(\hat{d})$

[0137]

[0138]

인덱스  $Idx$ 로부터 심도 값  $d$ 까지의 반대 매핑은 다음과 같다:  $d = Idx2Depth [Idx]$ . 심도 값  $d$ 로부터 인덱스  $Idx$ 에의 매핑은 다음과 같다:  $Idx = Depth2Idx [d]$ .

[0139]

SDC 모드들에서의 DC 잔차 값들의 시그널링을 위해, 위에서 설명한 바와 같이, 각각의 파티션에 대해, 또는 파티셔닝 없는 경우 전체 심도 블록에 대해, 비디오 인코더 (20)는 DC 잔차 값을 인코딩된 비트스트림으로 변환 및 양자화 없이 시그널링한다. DC 잔차 값은 심도 블록 또는 그의 파티션 내 심도 픽셀 값들의 DC (대표) 값 (예컨대, 평균 값에 대해  $Aver$ )과 DC 예측자 값 ( $Pred$ ) 사이의 차이일 수도 있다. 잔차가 비디오 인코더 (20)에 의해 DLT의 사용에 따라서 2개의 상이한 방법들을 이용하여 시그널링될 수도 있음에 유의해야 한다:

[0140]

1. DLT가 사용되지 않을 때, 비디오 인코더 (20)는 DC 잔차 값, 예컨대, 현재의 PU 형태에서의 현재의 심도 블록 또는 그의 파티션의 대표 값 또는 DC 값 ( $Aver$ )과 그의 DC 예측자 값 ( $Pred$ ) 사이의  $\delta$ 를 비트스트림으로 직접 송신하거나 또는 인코딩한다.

[0141]

2. DLT가 사용될 때, 잔차 값, 즉, 심도 값들의 차이를 직접 시그널링하거나 또는 코딩하는 대신, 비디오 인코더 (20)는 DLT로의 인덱스들의 차이, 즉, 현재의 파티션의 대표 값 (예컨대,  $Aver$ )의 인덱스와 DLT에서의 예측자 ( $Pred$ )의 인덱스 사이의 차이를 시그널링하거나 또는 코딩한다. 비디오 디코더 (30)는 DLT에 기초하여, 디코딩된 인덱스 차이 및  $Pred$ 의 인덱스의 합을 심도 값들에 되매핑한다.

[0142]

일부 예들에서, 현재의 파티션의 대표 값 (예컨대,  $Aver$ )의 값 또는 예측자 ( $Pred$ )의 값이 DLT에 포함되지 않을 때, 비디오 코더는 그 값을 인덱스  $I$ 에 매핑할 수도 있으며, 여기서,  $(Pred/Aver - DLT \text{에서 } i\text{-번째 엔트리의 값})$ 의 절대값은 최소 값이다.

[0143]

SDC에 대한 기존 제안들에는 문제점들이 존재한다. 예를 들어, 3D-HEVC에 대한 기존 제안들에 따르면, SDC는 단지 어떤 심도 인트라 예측 모드들, 그리고 좀더 자세하게는, DMM 모드 1 및 평면 모드에 대해서만 적용된다. 따라서, SDC의 일부인 단순화된 잔차 코딩의 이점들은 DMM 모드 3, DMM 모드 4, 체인 코딩 모드, 또는 (평면 모드 이외의) 다른 HEVC 인트라 모드들과 같은, 다른 심도 인트라 모드들에서 달성될 수 없다. 이러한 이점들은 증가된 코딩 효율을 포함할 수도 있다.

[0144]

본 개시물은 SDC에 대한 기존 제안들에서의 문제점들을 해결할 수도 있는 기법들을 설명한다. 예를 들어, 본 개시물은 3D-HEVC에서의 SDC에 대해 제안되어 있는 더 넓은 세트의 가능한 심도 인트라 예측 모드들에 적용가능할 수도 있는 단순화된 잔차 코딩을 위한 기법들을 설명한다. 이와 같이, 더 큰 코딩 효율과 같은, 단순화된 잔차 코딩의 이점들은 더 넓은 범종의 심도 인트라 코딩 모드들에 따라서 코딩된 심도 블록들에 대해

얻어질 수도 있다.

- [0145] 본 개시물의 어떤 예시적인 기법들에 따르면, 심도 블록을 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 따라서 인트라 예측 코딩할 때, 비디오 코더는 SDC 모드를 수행하고, 단순화된 잔차 코딩을 적용할 수도 있다. 비디오 코더는 따라서, 심도 블록에 대한 단일 DC 잔차 값, 또는 심도 블록의 파티션들에 대한 개개의 DC 잔차 값들을 코딩, 예컨대, 인코딩 또는 디코딩할 수도 있다. 3개의 이상 심도 인트라 예측 모드들은 DMM 1 및 평면 이외의 하나 이상의 심도 인트라 예측 모드들을 포함한다. 일부 예들에서, 비디오 코더는 잔차 값의 변환 및 양자화 양쪽 (또는, 역양자화 및 역변환) 을 스킵한다. 일부 예들에서, 어떤 추가적인 잔차도 발생되지 않는다, 즉, 변환 트리가 HEVC 에 기초한 3D 코덱에서는 존재하지 않는다.
- [0146] 예를 들어, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 심도 블록을 DMM 3, DMM 4, 또는 체인 코딩 모드에 따라서 파티셔닝하고, SDC 모드를 수행하여 심도 블록의 2개의 파티션들의 각각에 대한 2개의 DC 잔차 값들을 결정할 수도 있다. 이러한 예들에서의 단순화된 잔차 코딩을 위해, PU 의 각각의 파티션에 대한 하나의 DC 잔차 값을, 비디오 인코더 (20) 는 인코딩하고, 비디오 디코더 (30) 는 디코딩한다.
- [0147] 일부 예들에서, 본 개시물의 기법들에 따라서 구성된 비디오 코더는 DC 모드 및 방향 모드들 2 내지 34 와 같은, 비-파티셔닝-기반의 HEVC 인트라 예측 모드들 중 하나에 따라서 심도 블록의 각각의 픽셀에 대한 픽셀-특정의 예측자 값들을 결정할 수도 있다. 이러한 HEVC 인트라 예측 모드들로 코딩된 심도 블록, 예컨대, PU 는 하나의 파티션을 갖는다, 즉, PU 내 모든 픽셀들이 동일한 파티션 내에 있다. 이러한 예들에서의 단순화된 잔차 코딩을 위해, 심도 블록에 대한 하나의 DC 잔차 값을, 비디오 인코더 (20) 는 인코딩하고 비디오 디코더 (30) 는 디코딩한다. 비디오 인코더 (20) 는 심도 블록의 심도 픽셀 값들을 나타내는 DC 심도 값, 예컨대, 심도 블록의 심도 픽셀 값들의 평균, 및 픽셀-특정의 예측자 값들을 나타내는 DC 값에 기초하여 DC 잔차 값을 결정할 수도 있다. 비디오 디코더 (30) 는 각각의 픽셀에 대해, DC 잔차 값을 픽셀-특정의 예측자 값들과 합산함으로써 심도 블록을 복원할 수도 있다.
- [0148] DMM 모드들 및 체인 코딩 모드에 대한 단순화된 잔차 코딩을 위해, 비디오 인코더 (20) 는 단지 비디오 블록, 예컨대, PU 에 대해 2개의 DC 잔차 값들 (각각의 파티션에 대해 하나의 DC 잔차 값) 을 시그널링할 필요가 있을 수도 있다. 원래 HEVC 인트라 예측 모드들 (예컨대, DC, 평면 및 방향 모드들) 에 대한 단순화된 잔차 코딩을 위해, 비디오 인코더는 단지 전체 PU 에 대해 하나의 DC 잔차 값을 시그널링할 필요가 있을 수도 있다. 일부 예들에서, 설명 단순화된 잔차 코딩이 적용되더라도, 양자화가 DC 잔차 값에 여전히 적용될 수도 있다.
- [0149] 일부 예들에서, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 주어진 심도 블록을 심도 인트라 예측 코딩할 때 SDC 모드를 선택적으로 적용할 수도 있다. 이러한 예들에서, 비디오 인코더 (20) 는 비트스트림으로 인코딩할 수도 있으며, 비디오 디코더 (30) 는 비트스트림 정보로부터, SDC 모드가 심도 블록에 대해 수행되는지 여부를 표시하는 하나 이상의 선택스 엘리먼트들, 예컨대, 플래그를 디코딩할 수도 있다. 비디오 인코더 (20) 는 SDC 모드가 심도 블록들에 대해 블록 단위, 슬라이스 단위, 픽처 단위, 시퀀스 단위, 또는 다른 단위로 수행되는지 여부를 결정하여 시그널링할 수도 있다. 예들로서, 슬라이스 헤더, 파라미터 세트, 예컨대 픽처 파라미터 세트 (PPS), SPS, 또는 VPS, 또는 보충 강화 정보 (SEI) 메시지에서의 선택스 엘리먼트(들) 또는 다른 정보를, 비디오 인코더 (20) 는 인코딩할 수도 있으며 비디오 디코더 (30) 는 디코딩할 수도 있다. SDC 모드가 블록 단위로 선택적으로 적용되는 예들에서, 선택스 엘리먼트(들), 예컨대, 플래그들, 또는 다른 정보가 심도 블록들을 SDC 모드가 심도 블록에 대해 수행되는지 여부의 개개의 표시들에 관련시키는, 맵 또는 다른 데이터 구조에, 예컨대, 슬라이스 헤더에, 포함될 수도 있다.
- [0150] 일부 예들에서, 비디오 코더는 SDC 모드가 특정의 심도 블록에 대해 수행되는지 여부를 추론할 수도 있다. 예를 들어, 비디오 코더는 심도 블록이 하나 이상의 특정의 심도 인트라 예측 모드들, 예컨대, 파티션-기반의, 3D-HEVC 인트라 예측 모드들 중 임의의 하나 이상으로 인트라 코딩될 때 SDC 모드를 항상 수행할 수도 있거나, 또는 어떤 심도 인트라 예측 모드들에 대해 SDC 모드를 전혀 수행하지 않을 수도 있다. 일부 예들에서, 비디오 코더는 사이즈와 같은 블록의 특성에 기초하여, SDC 모드가 특정의 심도 블록에 대해 수행되는지 여부를 추론할 수도 있다. 예를 들어, 비디오 코더는 오직 블록, 예컨대, PU 가 32x32 미만인 경우에만, 및/또는 오직 블록, 예컨대, PU, 파티션 사이즈가 2Nx2N 인 경우에만 SDC 모드를 수행할 수도 있다.
- [0151] 3D-HEVC 에 대한 기존 제안들에서, DMM 1, DMM 3, DMM 4 및 체인 코딩 모드는 모드 번호들 36, 38, 40 및 42 에 각각 대응하는, delta DC 를 시그널링시킬 수도 있다. 본 개시물의 기법들에 따른 단순화된 잔차 코딩이 이들 모드들에 적용가능하지 않을 수도 있다. 이러한 경우, 단순화된 잔차 코딩을 표시하는데 사용되는 선택스는 그들 모드들에 대해 존재할 필요가 없을 수도 있다. 대안적으로, 또는 추가적으로, 이러한 모드들은



그 표준으로부터 제거될 수도 있으며, 그 결과 그들이 그 표준에 따라서 구성된 비디오 코더에 의해 수행되지 않는다.

[0152] 비디오 코더가 SDC 모드를 수행하고 현재의 심도 블록, 예컨대, 심도 PU 에 대해 단순화된 잔차 코딩을 이용할 때, 심도 블록 또는 그의 파티션의 각각의 픽셀에 대한 예측자 값이 적어도 심도 인트라 예측 모드들 중 일부에 따라서 상이할 수 있지만, 블록 또는 파티션에서의 각각의 픽셀에 대한 잔차는 DC 잔차 값에 의해 규정된 바와 같이, 동일할 수 있다. 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드들에 따라서 코딩된 심도 블록에 대해, 비디오 코더는 기초 표준 (예컨대, HEVC) 에 규정된 바와 같이 발생된 인트라 예측자에 따라서 픽셀 특성의 예측자 값, 즉  $PredSample[x][y]$  을 발생시킬 수도 있다. DMM 모드들 또는 체인 코딩 모드 중 하나에 따라서 코딩된 심도 블록에 대해, 비디오 코더는 3D-HEVC 에 규정된 바와 같이, 파티션-특정의 DC 예측자,  $DCPred[i]$  를 발생시킬 수도 있다.

[0153] DLT 가 사용되지 않을 때, 각각의 픽셀 (x, y) 에 대해, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 3개의 변수들을 이용하여, DC 잔차 값을 결정할 수도 있거나 (비디오 인코더 (20)) 또는 본 개시물에 따른 단순화된 잔차 예측 모드에 따른 DC 잔차 값에 기초하여 심도 블록을 복원할 수도 있다 (비디오 디코더 (30)). 특히, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 다음을 이용할 수도 있다: (1)  $PredSample[x][y]$ , (2) 파티션 특정의 DC 예측자, 즉  $DCPred[i]$ , 여기서 i 는 픽셀이 속하는 파티션에 대한 인덱스이다; 및 (3) 파티션 특정의 DC 잔차, 즉  $DCResi[i]$ . 예를 들어, 비디오 디코더 (30) 는 심도 블록에 대해 복원된 픽셀 값, 즉  $RecSample[x][y]$  을 다음과 같이 계산할 수도 있다:

[0154] •  $RecSample[x][y] = PredSample[x][y] + DCResi[i] + DCPred[i]$ . 파티션-기반의, 3D-HEVC 심도 인트라 코딩 모드들에서,  $PredSample[x][y]$  는 0 으로 설정될 수도 있다. 비-파티션-기반의, HEVC 심도 인트라 예측 모드들에서,  $DCPred[i]$  는 0 으로 설정될 수도 있다.

[0155] 일반적으로, 비디오 인코더 (20) 는 심도 블록을 코딩하는데 사용되는 심도 인트라 예측 모드에 기초하여, 심도 블록 또는 그의 파티션에 대해 DC 예측자 값을 결정한다. 예를 들어, 파티션-기반의 인트라 예측 모드들에 대해, 비디오 디코더 (20) 는 하나 이상의 복원된 이웃하는 심도 블록들의 하나 이상의 샘플들에 기초하여 각각의 파티션에 대해 개개의 DC 예측자 값들을 결정한다. 비-파티션-기반의 인트라 예측 모드들에 대해, 비디오 인코더 (20) 는 심도 블록에 대한 픽셀-특정의 예측자 값들의 서브세트, 예컨대, 심도 블록에 대한 4개의 모서리 및/또는 중심 예측자 값들에 기초하여 심도 블록에 대한 DC 예측자 값을 결정한다. 비디오 인코더 (20) 는 또한 심도 블록 또는 파티션에 대해 DC 심도 값, 예컨대, 심도 픽셀 값들의 평균을 결정하고, 현재의 블록 또는 파티션의 DC 심도 값과 블록 또는 파티션에 대한 DC 예측자 값 사이의 차이로서 심도 블록 또는 파티션에 대한 DC 잔차 값을 결정한다. 비디오 인코더 (20) 는 현재의 블록 또는 파티션의 DC 심도 값과 블록 또는 파티션에 대한 DC 예측자 값 사이의 차이로서 심도 블록 또는 파티션에 대한 DC 잔차 값을 결정한다.

[0156] 비디오 디코더 (30) 는 비-파티션-기반의 인트라 예측 모드로 코딩된 심도 블록에 대한 픽셀-특정의 예측자 값들을, 또는 파티션-기반의 인트라 예측 모드로 코딩된 심도 블록에 대한 파티션-특정의 예측자 값들을 결정할 수도 있다. 어느 경우이나, 비디오 디코더 (30) 는 예측자 값들을 DC 잔차 값(들) 과 합산하여 심도 블록을 복원한다.

[0157] DLT 가 사용될 때, 비디오 디코더 (30) 는  $RecSample[x][y]$  를 다음과 같이 계산하며, 여기서  $Index2Depth$  및  $Depth2Idx$  는 각각 인덱스 룩업 테이블 및 심도 룩업 테이블이다:

[0158] • 비-파티션-기반의 (예컨대, HEVC) 심도 인트라 예측 모드들에 대해:

○  $RecSample[x][y] = PredSample[x][y] + Index2Depth [Depth2Idx [DCPred[i]] + DCResi[i]] - DCPred[i]$

[0159]

[0160] • 파티션-기반의 (예컨대, 3D-HEVC) 심도 인트라 예측 모드들에서:

○  $RecSample[x][y] = Index2Depth [Depth2Idx [DCPred[i]] + DCResi[i]]$ .

[0161]

[0162] 따라서, 비디오 인코더 (20) 는 심도 블록 또는 파티션에 대한 DC 심도 값의 DLT 에서의 인덱스와, 심도 블록

또는 파티션에 대한 DC 예측자 값에 대한 DLT 에서의 인덱스 사이의 차이를 심도 블록 또는 그의 파티션에 대한 DC 잔차 값으로서 인코딩할 수도 있다. 비디오 디코더 (30) 는 그 차이를 디코딩한다. 비디오 디코더 (30) 는 또한 심도 블록에 대한 DC 예측자 값을 결정한다. 파티션-기반의 심도 인트라 예측 코딩 모드에 따라서 디코딩된 심도 블록들에 대해, 비디오 디코더 (30) 는 위에서 설명한 바와 같이 그 모드에 따라서, 예컨대, 그 심도 블록에 대한 하나 이상의 이웃하는 샘플들에 기초하여 파티션들에 대한 개개의 DC 예측자들을 결정한다. 비-파티션-기반의 심도 인트라 예측 코딩 모드에 따라서 디코딩된 심도 블록들에 대해, 비디오 디코더 (30) 는 인트라 예측 모드에 따라서 결정된 픽셀-특정의 예측자 값들의 서브세트에 기초하여 심도 블록에 대한 단일 DC 예측자를 결정한다.

[0163] 일부 예들에서, 각각의 비-파티션-기반의, HEVC 인트라 예측 모드에 대해, 심도 블록, 예컨대, PU 에 대한 DC 예측자, DCPred[0] 는 심도 블록의 예측 블록의 4개의 모서리 픽셀들의 평균으로서, 예컨대, 다음과 같이 발생될 수도 있다:  $w$  및  $h$  를 각각 PU 의 폭 및 높이라 하고,  $DCPred[0] = (PredSample[0][0] + PredSample[0][w-1] + PredSample[h-1][0] + PredSample[h-1][w-1] + 2) \gg 2$  이다. 일부 예들에서, 각각의 비-파티션-기반의, HEVC 인트라 예측 모드에 대해, 심지어 현재의 PU 의 예측 블록의 더 적은 픽셀들 (예컨대, 1 또는 2 픽셀들) 이 DC 값의 예측자를 계산하는데 이용될 수도 있다. 일부 예들에서, PU 의 예측 블록의 중심 픽셀은 DCPred[0] 로서 이용될 수도 있다. 게다가, HEVC 에 규정된 바와 같은 인트라 예측이 본원에서 설명되지만, 현재의 PU 의 예측 블록은 HEVC 에서 규정된 방법들에 추가하여, 다양한 방법들 중 임의의 방법으로 발생될 수도 있다.

[0164] 일부 예들에서, DLT 가 사용되는 파티션- 또는 비-파티션-기반의 인트라 예측을 위해, 비디오 디코더 (30) 는 DLT 에서 DC 예측자 값에 대한 인덱스를 결정하고, DC 예측자 값에 대한 인덱스와 비트스트림으로부터 디코딩된 차이의 합계를 결정한다. 비디오 디코더 (30) 는 DC 예측자 값과 심도 록업 테이블에서의 차이의 합계와 연관된 심도 값을, 심도 블록 또는 그의 파티션에 대한 DC 심도 값으로서 추가로 식별한다. 비-파티션-기반의 인트라 예측의 경우, 비디오 디코더 (30) 는 식별된 심도 값과 DC 예측자 값 사이의 차이를 심도 블록에 대한 DC 잔차 값으로서 추가로 결정하고, 그리고, 심도 블록의 심도 값들을 복원하기 위해, 픽셀들에 대한 개개의 예측 값들을 결정된 차이와 합산한다.

[0165] 본 개시물에 따른 어떤 예들에서, DMM 모드 1, DMM 모드 3, DMM 모드 4, 체인 코딩 모드 및 HEVC 인트라 예측 모드들에 대한 단순화된 잔차 코딩의 시그널링이 통합될 수 있다. 일반적으로, 위에서 설명한 바와 같이, 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 코딩하는데 사용되는지, 그리고, 일부의 경우, SDC 모드가 심도 블록에 대해 수행되는지 여부를 표시하는 정보를, 비디오 인코더 (20) 는 인코딩할 수도 있으며 비디오 디코더 (30) 는 디코딩할 수도 있다. 일부 예들에서, 비디오 코더들은 파티션-기반의 또는 비-파티션-기반의 심도 인트라 예측 모드가 심도 블록을 코딩하는데 사용되는지 여부를 표시하는, 정보, 예컨대, 플래그 또는 다른 신호 엘리먼트를 코딩할 수도 있다.

[0166] 일부 예들에서, 비-파티션-기반의, HEVC 인트라 예측 모드가 심도 블록, 예컨대, PU 에 대해 사용되는지 여부를 표시하는, 제 1 신호 엘리먼트, 예컨대, 1-비트 플래그를, 비디오 코더는 코딩할 수도 있다, 예컨대, 비디오 인코더는 인코딩할 수도 있거나 또는 비디오 디코더는 디코딩할 수도 있다. 대안적으로, 또는 추가적으로, 이 제 1 신호 엘리먼트는 PU 사이즈가 32x32 보다 클 때 요구되지 않을 수도 있다. 이러한 예들에서, 비디오 디코더 (30) 는 비-파티션-기반의 인트라 예측 모드가 심도 블록을 인코딩하는데 사용되었다고 추론할 수도 있다. 일부 예들에서, 제 1 신호 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 비-파티션-기반의 HEVC 인트라 예측 모드, 예컨대, 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나임을 표시하며, 제 1 신호 엘리먼트의 제 2 값은 심도 블록용으로 선택되는 심도 인트라 예측 모드가 파티션-기반의 인트라 예측 모드, 예컨대, 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나임을 표시한다. 일부 예들에서, 제 1 신호 엘리먼트는 hevc\_intra\_flag 이다. 일부 예들에서, 1 과 동일한 hevc\_intra\_flag 는 HEVC 인트라 예측 모드가 코딩 유닛에 대해 사용된다는 것을 의미하며, 0 과 동일한 hevc\_intra\_flag 는 추가적인 심도 인트라 예측 모드가 코딩 유닛에 대해 사용된다는 것을 의미한다. 일부 예들에서, 제 1 신호 엘리먼트는 인트라 모드 확장판 구조에 포함된다. 일부 예들에서, 제 1 신호 엘리먼트는 depth\_mode\_parameters 신호 구조에 포함된다.

[0167] 일부 예들에서, 비디오 코더는 SDC 모드 및 단순화된 잔차 코딩이 심도 블록, 예컨대, 심도 PU 에 대해 사용되는지 여부를 표시하는 제 2 신호 엘리먼트, 예컨대, 1-비트 플래그를 코딩할 수도 있다. 일부 예들에서, 제 2 신호 엘리먼트는 sdc\_flag 이다. 일부 예들에서, 1 과 동일한 sdc\_flag 는 SDC 모드가 코딩 유닛에

사용된다는 것을 의미하며, 0 과 동일한 `sdc_flag` 는 SDC 모드가 코딩 유닛 또는 예측 유닛에 대해 사용되지 않는다는 것을 의미한다. 일부 예들에서, 제 2 선택스 엘리먼트는 인트라 모드 확장판 구조에 포함된다. 일부 예들에서, 제 2 선택스 엘리먼트는 `depth_mode_parameters` 선택스 구조에 포함된다.

[0168] 대안적으로, 또는 추가적으로, 이 제 2 선택스 엘리먼트는 단지 PU 파티션 사이즈가  $2N \times 2N$  일 때에만 요구된다. PU 파티션 사이즈가  $2N \times 2N$  이 아니면, 비디오 디코더 (30) 는 SDC 모드가 수행되지 않는다고 추론할 수도 있다. 일부 예들에서, 비-파티션-기반의 인트라 예측 모드가 심도 블록을 인코딩하는데 사용되지 않았다고 제 1 선택스 엘리먼트가 표시하면 (또는, 그것이 추론되면), 비디오 코더는 DMM 모드 1, DMM 모드 3, DMM 모드 4 또는 체인 코딩 모드 중 어느 모드가 심도 블록을 코딩하는데 사용되는지를 표시하는 제 3 선택스 엘리먼트를 코딩한다. 일부 예들에서, 영역 경계 체인 코딩 모드는 코딩 심도 블록들을 코딩하는데 사용되지 않거나 또는 사용에 이용불가능하다. 이러한 예들에서, 비디오 코더는 제 3 선택스 엘리먼트를 코딩하는데 요구되지 않을 수도 있으며, 0 과 동일한, 제 1 선택스 엘리먼트, 예컨대, `hevc_intra_flag` 의 제 1 값은 DMM 모드가 현재의 심도 블록을 인트라-코딩하는데 사용된다는 것을 표시한다. 일부 예들에서, 영역 경계 체인 코딩 모드가 심도 블록들을 코딩하는데 사용되지 않거나 또는 사용을 위해 이용되지 않을 때, 제 1 선택스 엘리먼트, 예컨대, `hevc_intra_flag` 의 제 2 값은 코딩되지 않으며, 제 1 선택스 엘리먼트의 제 1 값은 DMM 모드가 현재의 심도 블록을 인트라-코딩하는데 사용된다는 것을 표시한다.

[0169] 본 개시물의 기법들에 따른 어떤 예들에서, 비디오 코더는 3D-HEVC 에 대한 기존 제안들에서 SDC 에 대해 규정된 방법과 동일한 방법으로 심도 블록 또는 그의 파티션에 대한 DC 잔차 값을 시그널링하고 및/또는 코딩한다. 좀더 구체적으로, 각각의 파티션에 대해, DC 잔차 값을 시그널링하거나 또는 코딩하기 위해, 다음 선택스 엘리먼트들이 시그널링되거나 또는 코딩될 수도 있다:

- [0170] • DC 잔차 값이 0 과 동일한지 여부를 표시하는 선택스 엘리먼트.
- [0171] • DC 잔차 값이 양의 정수 또는 음의 정수인지 여부를 표시하는 선택스 엘리먼트.
- [0172] ○ 이 선택스는 오직 DC 잔차 값이 0 과 동일하지 않을 때에만 요구된다.
- [0173] • "DC 잔차 값의 절대값" 마이너스 1 을 표시하는 선택스 엘리먼트.
- [0174] ○ 이 선택스는 오직 DC 잔차 값이 0 과 동일하지 않을 때에만 요구된다.

[0175] 일부 예들에서, 본 개시물의 기법들에 따른 단순화된 잔차 코딩은 단지  $2N \times 2N$  파티션 사이즈를 가진 CU들에 적용된다. 일부 예들에서, 단순화된 잔차 코딩은 단지 어떤 심도 인트라 모드들에만 적용된다.

[0176] 하나 이상의 예들에 따라서 위에서 설명된 본 개시물의 기법들의 구현에는 다음과 같을 수도 있다. 선택스 및 의미들은 3D-HEVC 초안 텍스트 1 에 대한 변경들로서 예시되며, 여기서, 3D-HEVC 초안 텍스트 1 에 대한 추가 부분들은 밑줄친 텍스트로 표시되고 3D-HEVC 초안 텍스트 1 로부터의 삭제 부분들은 삭제선 또는 이중 꺾쇠 괄호로 표시된다.

[0177] 심도 모드 파라미터 선택스

<code>depth_mode_parameters( x0 , y0 , log2CbSize ) {</code>	설 명
<code>if( ( <del>log2CbSize == 3</del> &amp;&amp; PartMode[ xC ][ yC ] == PART_2Nx2N )</code>	
<code>   ( <del>log2CbSize &gt; 3</del> &amp;&amp; <del>log2CbSize &lt; 6</del> ) )</code>	

[0178]



<b>depth_intra_mode_set_indication_flag</b>	ae(v)
if ( log2CbSize < 6 )	
<b>hevc_intra_flag[ x0 ][ y0 ]</b>	ae(v)
if ( PartMode[ xC ][ yC ] == PART_2Nx2N )	
<b>sdc_flag[ x0 ][ y0 ]</b>	ae(v)
if ( !hevc_intra_flag[ x0 ][ y0 ] ) {	
<b>depth_intra_mode[ x0 ][ y0 ]</b>	ae(v)
if ( DepthIntraMode[ x0 ][ y0 ] == INTRA_DEP_DMM_WFULL    DepthIntraMode[ x0 ][ y0 ] == INTRA_DEP_SDC_DMM_WFULL )	
<b>wedge_full_tab_idx[ x0 ][ y0 ]</b>	ae(v)
else if( DepthIntraMode[ x0 ][ y0 ] == INTRA_DEP_DMM_WPREDTEX )	
<b>wedge_predtex_tab_idx[ x0 ][ y0 ]</b>	ae(v)
else if( DepthIntraMode[ x0 ][ y0 ] == INTRA_DEP_CHAIN ) {	
<b>edge_start_left_flag[ x0 ][ y0 ]</b>	ae(v)
<b>edge_start_position[ x0 ][ y0 ]</b>	ae(v)
<b>num_edge_codes_minus1[ x0 ][ y0 ]</b>	ae(v)
for( k = 0; k <= num_edge_codes_minus1; k++ )	
<b>edge_code[ k ]</b>	ae(v)
}	
}	
if ( !sdc_flag[ x0 ][ y0 ] ) {	
if ( DmmFlag[ x0 ][ y0 ] ) {	
<b>dmm_dc_flag[ x0 ][ y0 ]</b>	ae(v)
if ( dmm_dc_flag[ x0 ][ y0 ] )	
for( i = 0; i < 2; i++ ) {	
<b>dmm_dc_abs[ x0 ][ y0 ][ i ]</b>	ae(v)
if ( dmm_dc_abs[ x0 ][ y0 ][ i ] )	
<b>dmm_dc_sign_flag[ x0 ][ y0 ][ i ]</b>	ae(v)
}	

[0179]

}	
else if( DepthIntraMode[ x0 ][ y0 ] == INTRA_DEP_CHAIN ) {	
<b>edge_dc_flag</b> [ x0 ][ y0 ]	ae(v)
if( edge_dc_flag[ x0 ][ y0 ] ) {	
for( i = 0; i < 2; i++ ) {	
<b>edge_dc_abs</b> [ x0 ][ y0 ][ i ]	ae(v)
if( edge_dc_abs[ x0 ][ y0 ][ i ] != 0 )	
<b>edge_dc_sign_flag</b> [ x0 ][ y0 ][ i ]	ae(v)
}	
}	
}	
}	
else if( SdcFlag[ x0 ][ y0 ] ) {	
sdcNumSegments = ( DepthIntraMode[ x0 ][ y0 ] == INTRA_DEP_SDC_DMM_WFULL ? !hevc_intra_flag[ x0 ][ y0 ] : 1 )	
for( i = 0; i < sdcNumSegments; i++ ) {	
<b>sdc_residual_flag</b> [ x0 ][ y0 ][ i ]	ae(v)
if( sdc_residual_flag[ x0 ][ y0 ][ i ] ) {	
<b>sdc_residual_sign_flag</b> [ x0 ][ y0 ][ i ]	ae(v)
<b>sdc_residual_abs_minus1</b> [ x0 ][ y0 ][ i ]	ae(v)
}	
}	
}	
}	

[0180]

[0181]

일반적인 코딩 유닛 선택스

coding_unit( x0, y0, log2CbSize , ctDepth ) {	
if( transquant_bypass_enable_flag ) {	
<b>cu_transquant_bypass_flag</b>	ae(v)

[0182]

...	
} else {	
pbOffset = ( PartMode == PART_NxN ) ? ( nCbS / 2 ) : 0	
log2PbSize = log2CbSize - ( PartMode == PART_NxN ? 1 : 0 )	
for( j = 0; j <= pbOffset; j = j + pbOffset )	
for( i = 0; i <= pbOffset; i = i + pbOffset ) {	
if( vps_depth_modes_flag[ nuh_layer_id ] )	
depth_mode_parameters( x0 + i , y0 + j , log2CbSize )	
<del>if( DepthIntraMode[ x0 + i ][ y0 + j ] == INTRA_DEP_NONE )</del>	
<del>if( hevc_intra_flag[ x0 ][ y0 ] )</del>	
<b>prev_intra_luma_pred_flag[ x0 + i ][ y0 + j ]</b>	ae(v)
}	
for( j = 0; j <= pbOffset; j = j + pbOffset )	
for( i = 0; i <= pbOffset; i = i + pbOffset ) {	
<del>if( DepthIntraMode[ x0 + i ][ y0 + j ]</del>	
<del>== INTRA_DEP_NONE ) {</del>	
<del>if( hevc_intra_flag[ x0 ][ y0 ] ) {</del>	
if( prev_intra_luma_pred_flag[ x0 + i ][ y0 + j ] )	
<b>mpm_idx[ x0 + i ][ y0 + j ]</b>	ae(v)
else	
<b>rem_intra_luma_pred_mode[ x0 + i ][ y0 + j ]</b>	ae(v)
}	
}	
if( !SdcFlag[ x0 ][ y0 ] )	
<b>intra_chroma_pred_mode[ x0 ][ y0 ]</b>	ae(v)
}	
...	
if( !pcm_flag ) {	

[0183]

if( PredMode[ x0 ][ y0 ] != MODE_INTRA && !(PartMode == PART_2Nx2N && merge_flag[x0][y0]))	
<b>rqt_root_cbf</b>	ae(v)
if( rqt_root_cbf && !inter_sdc_flag ) {	
MaxTrafoDepth = ( PredMode[ x0 ][ y0 ] == MODE_INTRA ? max_transform_hierarchy_depth_intra + IntraSplitFlag: max_transform_hierarchy_depth_inter )	
transform_tree( x0, y0 x0, y0, log2CbSize, 0, 0 )	
}	
}	
}	

[0184]

[0185]

#### 심도 모드 파라미터 인트라 의미들

[0186]

- [[depth\_intra\_mode\_set\_indication\_flag 는 가능한 심도 인트라 모드들의 세트를 표시한다.]]

[0187]

- [[변수들 depthIntraModeSet 는 하기에 규정된 바와 같이 유도된다: ]]

[0188]

- [[cLog2CbSize 가 6 과 동일하면, depthIntraModeSet 는 0 과 동일하게 설정된다.]]

[0189]

- [[그렇지 않고, cLog2CbSize 가 3 과 동일하고 PartMode[ xC ][ yC ] 가 PART\_NxN 과 동일하면, depthIntraModeSet 는 1 과 동일하게 설정된다.]]

[0190]

- [[그렇지 않으면 ( (cLog2CbSize == 3 && PartMode[ xC ][ yC ] == PART\_2Nx2N) || (cLog2CbSize > 3 && cLog2CbSize < 6 이면 ), 다음이 적용된다: ]]

[0191]

- o [[depth\_intra\_mode\_set\_indication\_flag 가 1 과 동일하면, depthIntraModeSet 는 2 와 동일하게 설정된다.]]

[0192]

- o [[그렇지 않으면 ( depth\_intra\_mode\_set\_indication\_flag 가 0 과 동일하면 ), depthIntraModeSet 는 3 과 동일하게 설정된다.]]

[0193]

- 1 과 동일한 hevc\_intra\_flag[ x0 ][ y0 ] 은 0 내지 34 의 범위 내 intraPredMode 를 가진 인트라 모드가 현재의 예측 유닛에 대해 사용된다는 것을 규정한다. 0 과 동일한 hevc\_intra\_flag[ x0 ][ y0 ] 은 다른 인트라 모드가 현재의 예측 유닛에 대해 사용된다는 것을 규정한다. 존재하지 않을 때, hevc\_intra\_flag[ x0 ][ y0 ] 은 1 동일한 것으로 추론된다.

[0194]

- 1 과 동일한 sdc\_flag[ x0 ][ y0 ] 은 현재의 예측 유닛의 각각의 파티션의 잔차가 단지 sdc\_residual\_flag[ x0 ][ y0 ][ i ], sdc\_residual\_sign\_flag [ x0 ][ y0 ][ i ] 및 sdc\_residual\_abs\_minus1[ x0 ][ y0 ][ i ] 에 의해서만 각각 표현된다는 것을 규정한다. 0 과 동일한 sdc\_flag[ x0 ][ y0 ] 은 더 많은 잔차가 변환 트리에 존재할 수도 있다는 것을 규정한다. 존재하지 않을 때, sdc\_flag[ x0 ][ y0 ] 은 0 과 동일한 것으로 추론된다.

[0195]

- depth\_intra\_mode[ x0 ][ y0 ] 은 현재의 예측 유닛의 심도 인트라 모드를 규정한다. 테이블 H-2 는 [[depthIntraModeSet 에 따른]] 변수 depthIntraModeMaxLen 의 값, 및 depth\_intra\_mode [[및 depthIntraModeSet 에 따른]] 변수 DepthIntraMode 의 값 및 연관된 이름을 규정한다. depth\_intra\_mode[ x0 ][ y0 ] 이 존재하지 않을 때, DepthIntraMode 는 4 와 동일한 것으로 추론된다.

[0196]

- SdcFlag[ x0 ][ y0 ] 은 sdc\_flag[ x0 ][ y0 ] 과 동일하게 설정된다. [Ed. (CY): 이 설정을 피하

기 위해 SdcFlag로부터 sdc\_flag로의 대체가 수동으로 이루어질 수 있다.]

• [[변수 SdcFlag[ x0 ][ y0 ]은 하기에 규정된 바와 같이 유도된다:

SdcFlag[ x0 ][ y0 ]

( DepthIntraMode[ x0 ][ y0 ] == INTRA\_DEP\_SDC\_PLANAR ) || (H-17)

( DepthIntraMode[ x0 ][ y0 ] == INTRA\_DEP\_SDC\_DMM\_WFULL )]]

• 변수 DmmFlag[ x0 ][ y0 ]은 하기에 규정된 바와 같이 유도된다:

DmmFlag[ x0 ][ y0 ] = ( DepthIntraMode[ x0 ][ y0 ] == INTRA\_DEP\_DMM\_WFULL ) ||  
(H-18)

( DepthIntraMode[ x0 ][ y0 ] == INTRA\_DEP\_DMM\_CPREDTEX ) ||

( DepthIntraMode[ x0 ][ y0 ] == INTRA\_DEP\_DMM\_WPREDTEX )

테이블 H-2 - depthIntraModeSet 및 depth\_intra\_mode에 따른 DepthIntraMode와 연관된 이름의 사양, 및 depthIntraModeSet에 따른 depthIntraModeMaxLen의 사양

	depthIntraModeMaxLen	3
DepthIntraMode	연관된 이름	심도 인트라 모드
0	INTRA_DEP_DMM_WFULL	0
1	INTRA_DEP_DMM_CPREDTEX	2

2	INTRA_DEP_DMM_WPREDTEX	6
3	INTRA_DEP_CHAIN	7

	depthIntraModeSet	0	1	2	3
	depthIntraModeMaxLen	1	3	3	2
DepthIntraMode	Associated name	depth_intra_mode			
0	INTRA_DEP_SDC_PLANAR	0	-	0	-
1	INTRA_DEP_NONE	1	0	-	0
2	INTRA_DEP_SDC_DMM_WFULL	-	-	-	1
3	INTRA_DEP_DMM_WFULL	-	1	3	-
4	INTRA_DEP_DMM_CPREDTEX	-	-	-	2
5	INTRA_DEP_DMM_WPREDTEX	-	2	2	-
6	INTRA_DEP_CHAIN	-	3	1	-

• 대안적으로, 엘리먼트들과는 독립적으로 depth\_intra\_mode를 2진화하는 대신, depth\_intra\_mode는 또한 CU 사이즈 및 파티션 모드에 따라서 2진화될 수 있다. depth\_intra\_mode[ x0 ][ y0 ]의 선택스 및 의미들은 대안적으로 다음과 같이 정의될 수도 있다:

• depth\_intra\_mode[ x0 ][ y0 ]은 현재의 예측 유닛의 심도 인트라 모드를 규정한다. 테이블 H-2는 depthDmmRbcModeSet [[depthIntraModeSet]]에 따른 변수 depthIntraModeMaxLen의 값, 및 depth\_intra\_mode 및 depthDmmRbcModeSet [[depthIntraModeSet]]에 따른 변수 DepthIntraMode의 값 및 연관된 이름을 규정한다. depth\_intra\_mode[ x0 ][ y0 ]이 존재하지 않을 때, DepthIntraMode는 4와 동일한 것으로 추론된다.

• 변수들 depthDmmRbcModeSet는 하기에 규정된 바와 같이 유도된다:

o cLog2CbSize가 3과 동일하고 PartMode[ xC ][ yC ]가 PART\_NxN과 동일하면,

depthDmmRbcModeSet 는 1 과 동일하게 설정된다.

o 그렇지 않으면 (cLog2CbSize 가 3 과 동일하지 않거나 또는 PartMode[ xC ][ yC ] 가 PART\_NxN 과 동일하지 않으면), depthDmmRbcModeSet 는 0 과 동일하게 설정된다.

테이블 H-2 - depthDmmRbcModeSet 및 depth\_intra\_mode 에 따른 DepthIntraMode 및 연관된 이름의 사양, 및 depthDmmRbcModeSet 에 따른 depthIntraModeMaxLen 의 사양

	<u>depthDmmRbcModeSet</u>	<u>0</u>	<u>1</u>
	<u>depthIntraModeMaxLen</u>	<u>3</u>	<u>2</u>
<u>DepthIntraMode</u>	<u>연관된 이름</u>	<u>심도 인트라 모드</u>	
<u>0</u>	<u>INTRA_DEP_DMM_WFULL</u>	<u>0</u>	<u>0</u>
<u>1</u>	<u>INTRA_DEP_DMM_CPREDTEX</u>	<u>2</u>	<u>1</u>
<u>2</u>	<u>INTRA_DEP_DMM_WPREDTEX</u>	<u>6</u>	<u>2</u>
<u>3</u>	<u>INTRA_DEP_CHAIN</u>	<u>7</u>	<u>3</u>

• 대안적으로, 단순화된 잔차 코딩이 적용되는 모드들은 새로운 심도 인트라 모드들로서 취급되며 현재의 신택스 엘리먼트, 예컨대, depth\_intra\_mode 로 시그널링된다. 이러한 방법으로, hevc\_intra\_flag 및 sdc\_flag 와 같은, 추가적인 신택스 엘리먼트들을 도입할 필요가 없다.

#### 디코딩 프로세스

• H.8.4.2 루마 인트라 예측 모드에 대한 유도 프로세스

o 이 프로세스에 대한 입력들은 다음과 같다:

▪ 현재의 픽처의 좌상부 루마 샘플에 대한 현재의 블록의 좌상부 루마 샘플을 규정하는 루마 로케이션 ( xB, yB ),

▪ 현재의 루마 예측 블록을 규정하는 변수 log2PbSize.

o 테이블 H-4 는 인트라 예측 모드에 대한 값 및 연관된 이름들을 규정한다.

테이블 H-4 - 인트라 예측 모드 및 연관된 이름들의 사양

<u>인트라 예측 모드</u>	<u>연관된 이름</u>
<u>0</u>	<u>Intra_Planar</u>
<u>1</u>	<u>Intra_DC</u>
<u>2..34</u>	<u>Intra_Angular</u>

<u>35...40</u>	<u>Intra_DepthPartition</u> (오직 심도에 대해서만 사용됨)
<u>그렇지 않으면 (41, 42)</u>	<u>Intra_Chain</u> (오직 심도에 대해서만 사용됨)

o 0..34 로 라벨링된 IntraPredMode[ xB ][ yB ] 는 도 8 내지 도 1 에 예시된 바와 같이 예측들의 방향들을 나타낸다.

• DepthIntraMode[ xB ][ yB ] 가 INTRA\_DEP\_SDC\_PLANAR 과 동일하면, IntraPredMode[ xB ][

yB ] 는 Intra\_Planar 와 동일하게 설정된다.]]

[0228]            [[<sup>●</sup>    그렇지 않고, DepthIntraMode[ xB ][ yB ] 가 INTRA\_DEP\_SDC\_DMM\_WFULL 과 동일하면, IntraPredMode[ xB ][ yB ] 는 Intra\_DepthPartition( 35 ) 와 동일하게 설정된다.]]

[0229]            ■        [[그렇지 않으면,]] DepthIntraMode[ xB ][ yB ] 가 INTRA\_DEP\_DMM\_WFULL 과 동일하면, IntraPredMode[ xB ][ yB ] 는 Intra\_DepthPartition( 35 + dmm\_dc\_flag[ xB ][ yB ] ) 와 동일하게 설정된다.

[0230]            ■        그렇지 않고, DepthIntraMode[ xB ][ yB ] 가 INTRA\_DEP\_DMM\_WPREDTEX 와 동일하면, IntraPredMode[ xB ][ yB ] 는 Intra\_DepthPartition( 37 + dmm\_dc\_flag[ xB ][ yB ] ) 와 동일하게 설정된다.

[0231]            ■        그렇지 않고 DepthIntraMode[ xB ][ yB ] 가 INTRA\_DEP\_DMM\_CPREDTEX 와 동일하면, IntraPredMode[ xB ][ yB ] 는 Intra\_DepthPartition( 39 + dmm\_dc\_flag[ xB ][ yB ] ) 와 동일하게 설정된다.

[0232]            ■        그렇지 않고 DepthIntraMode[ xB ][ yB ] 가 INTRA\_DEP\_CHAIN 과 동일하면, IntraPredMode[ xB ][ yB ] 는 Intra\_Chain( 41 + edge\_dc\_flag[ xB ][ yB ] ) 와 동일하게 설정된다.

[0233]            ■        그렇지 않으면 ( DepthIntraMode[ xB ][ yB ] 가 4 [[INTRA\_DEP\_NONE]] 와 동일하면), IntraPredMode[ xB ][ yB ] 는 다음 순서로된 단계들로서 유도된다.

[0234]            <sup>●</sup>        **H.8.4.4.2.1 일반적인 인트라 샘플 예측**

[0235]            o        하위 조항의 끝에 추가된 다음 패러그래프들을 가진 하위 조항 8.4.4.2.1 에서의 사양이 적용된다:

[0236]            o        변수 bSamplePredFlag 을 1 로 설정한다.

[0237]            ■        intraPredMode 가 Intra\_DepthPartition(35,36) 과 동일하면, 하위 조항 H.8.4.4.2.7 에 규정된 대응하는 인트라 예측 모드가 그 입력들로서 로케이션 ( xB0, yB0 ), 인트라 예측 모드 intraPredMode, 샘플 어레이 p 및 변환 블록 사이즈 nT 로 호출되며 그 출력은 예측된 샘플 어레이 predSamples 이다.

[0238]            ■        그렇지 않고, intraPredMode 가 Intra\_DepthPartition(37,38) 과 동일하면, 하위 조항 H.8.4.4.2.8 에 규정된 대응하는 인트라 예측 모드가 그 입력들로서 로케이션 ( xB0, yB0 ), 인트라 예측 모드 intraPredMode, 샘플 어레이 p 및 변환 블록 사이즈 nT 및 bSamplePredFlag 로 호출되며 그 출력은 예측된 샘플 어레이 predSamples 이다.

[0239]            ■        그렇지 않고, intraPredMode 가 Intra\_DepthPartition(39,40) 과 동일하면, 하위 조항 H.8.4.4.2.9 에 규정된 대응하는 인트라 예측 모드가 그 입력들로서 로케이션 ( xB0, yB0 ), 인트라 예측 모드 intraPredMode, 샘플 어레이 p 및 변환 블록 사이즈 nT 및 bSamplePredFlag 로 호출되며 그 출력은 예측된 샘플 어레이 predSamples 이다.

[0240]            ■        그렇지 않고, intraPredMode 가 Intra\_Chain(41,42) 와 동일하면, 하위 조항 H.8.4.4.2.10 에 규정된 대응하는 인트라 예측 모드가 로케이션 ( xB0, yB0 ), 인트라 예측 모드 intraPredMode, 샘플 어레이 p 및 변환 블록 사이즈 nT 및 bSamplePredFlag 로 그 입력들로서 호출되며 그 출력은 예측된 샘플 어레이 predSamples 이다.

[0241]            <sup>●</sup>        **H.8.4.4.3 심도 값 복원 프로세스**

[0242]            o        이 프로세스에의 입력들은 다음과 같다:

[0243]            ■        현재의 픽처의 좌상부 루마 샘플에 대한 현재의 블록의 좌상부 루마 샘플을 규정하는 루마 로케이션 ( xB, yB ),

[0244]            ■        예측 사이즈를 규정하는 변수 nT

- [0245]           ▪ 예측된 샘플들 predSamples[ x ][ y ], 여기서 x, y = 0..nT-1 이다
  - [0246]           ▪ 현재의 예측 블록의 예측 모드를 규정하는 변수 intraPredMode
  - [0247] o 이 프로세스의 출력은 다음과 같다:
  - [0248]           ▪ 복원된 심도 값 샘플들 resSamples[ x ][ y ], 여기서 x, y = -1..2\*nT-1 이다.
  - [0249] o 변수 bSamplePredFlag 를 0 으로 설정한다.
  - [0250] o intraPredMode 에 따라서, 2진 세그멘테이션 패턴을 규정하는 어레이 wedgePattern[ x ][ y ] 은 다음과 같이 유도되며, 여기서, x, y = 0..nT-1 이다.
  - [0251]           ▪ intraPredMode 가 Intra\_DepthPartition( 35 ) 와 동일하면, 다음이 적용된다.
  - [0252]           • wedgePattern = WedgePatternTable[ Log2( nT ) ][ wedge\_full\_tab\_idx[ xB ][ yB ] ]
  - [0253]           ▪ 그렇지 않고, intraPredMode 가 Intra\_DepthPartition( 37 ) 과 동일하면, 하위 조항 H.8.4.4.2.8 은 로케이션 ( xB, yB ), 인트라 예측 모드 intraPredMode, 변환 블록 사이즈 nT 및 bSamplePredFlag 로 그 입력들로서 호출되며, 그 출력은 wedgelet 패턴 wedgePattern 이다.
  - [0254]           ▪ 그렇지 않고, intraPredMode 가 Intra\_DepthPartition( 39 ) 와 동일하면, 하위 조항 H.8.4.4.2.9 은 로케이션 ( xB, yB ), 인트라 예측 모드 intraPredMode, 변환 블록 사이즈 nT 및 bSamplePredFlag 로, 입력들로서 호출되며, 그 출력은 wedgelet 패턴 wedgePattern 이다.
  - [0255]           ▪ 그렇지 않고, intraPredMode 가 Intra\_Chain( 41 ) 과 동일하면, 하위 조항 H.8.4.4.2.10 은 로케이션 ( xB, yB ), 인트라 예측 모드 intraPredMode, 변환 블록 사이즈 nT 및 bSamplePredFlag 로 그 입력들로서 호출되며, 그 출력은 에지 패턴 wedgePattern 이다.
  - [0256]           ▪ 그렇지 않으면 ( intraPredMode 가 Intra\_DepthPartition( 35 ) [[와 동일하지 않으면]] 보다 작으면 ), 다음이 적용된다.
  - [0257]           • x, y = 0..nT - 1 에 대해, wedgePattern[ x ][ y ] 는 0 과 동일하게 설정된다.
  - [0258] o dlt\_flag[ nuh\_layer\_id ] 에 따라서, 복원된 심도 값 샘플들 resSamples[ x ][ y ] 는 다음에 규정된 바와 같이 유도된다:
  - [0259]           ▪ dlt\_flag[ nuh\_layer\_id ] 가 0 과 동일하면, 다음이 적용된다:
  - [0260]           • x, y = 0..nT - 1 에 대해, 복원된 심도 값 샘플들 resSamples[ x ][ y ] 는 다음에 규정된 바와 같이 유도된다:
  - [0261]           • 
$$\text{resSamples}[x][y] = \text{predSamples}[x][y] + \text{SdcResidual}[xB][yB][\text{wedgePattern}[x][y]] \quad (\text{H-54})$$
  - [0262]           ▪ 그렇지 않으면 ( dlt\_flag[ nuh\_layer\_id ] 가 1 과 동일하면 ), 다음이 적용된다:
  - [0263]           • 0 내지 lvariables 의 범위에서의 p 에 대해, dcPred[ 0 ] 및 dcPred[ 1 ] 는 다음에 규정된 바와 같이 유도된다:
  - [0264]           [[o intraPredMode 가 Intra\_DC 와 동일하면, 다음이 적용된다:]]
  - [0265]           ▪ 
$$[\text{dcPred}[0] = \text{predSamples}[nT - 1][nT - 1]] \quad (\text{H-55})]$$
  - [0266] o [[그렇지 않고,]] intraPredMode 가 [[Intra\_Planar 와 동일하면]] 35 보다 작으면, 다음이 적용된다:
  - [0267]           ▪ 
$$\text{dcPred}[0] = (\text{predSamples}[0][0] + \text{predSamples}[0][nT - 1] + \text{predSamples}[nT -$$



$$1][0] \text{ predSamples}[nT-1][nT-1+2] \gg 2 \quad (\text{H-56})$$

그렇지 않고,  $[[()]]$  intraPredMode 가 Intra\_DepthPartition( 35 ) 와 동일하거나 또는 intraPredMode 가 Intra\_DepthPartition( 37 ) 과 동일하면  $[[()]]$ , 다음이 적용된다.

$$\text{dcPred}[\text{wedgePattern}[0][0]] = \text{predSamples}[0][0] \quad (\text{H-57})$$

$$\text{dcPred}[\text{wedgePattern}[nT-1][0]] = \text{predSamples}[nT-1][0] \quad (\text{H-58})$$

$$\text{dcPred}[\text{wedgePattern}[0][nT-1]] = \text{predSamples}[0][nT-1] \quad (\text{H-59})$$

$$\text{dcPred}[\text{wedgePattern}[nT-1][nT-1]] = \text{predSamples}[nT-1][nT-1] \quad (\text{H-60})$$

그렇지 않으면, (intraPredMode 가 Intra\_DepthPartition( 39 ) 와 동일하거나 또는 intraPredMode 가 Intra\_Chain( 41 ) 과 동일하면), 다음이 적용된다.

- $\text{dcPred}[\text{wedgePattern}[0][0]] = \text{predSamples}[0][0]$
- $\text{dcPred1Found} = 0;$
- $\text{for} (x = 0; x < nT - 1; x++)$   
 $\text{for} (y = 0; y < nT - 1; y++)$   
 $\text{if} ( \text{wedgePattern}[x][y] \neq \text{wedgePattern}[0][0] \ \&\&$   
 $\text{dcPred1Found} == 0 ) \{$   
 $\text{dcPred}[\text{wedgePattern}[x][y]] = \text{predSamples}[x][y]$   
 $\text{dcPred1Found} = 1$   
 $\}$

•  $x, y = 0..nT - 1$  에 대해, 복원된 심도 값 샘플들  $\text{resSamples}[x][y]$  은 다음에 규정된 바와 같이 유도된다:

- $\text{dltIdxPred} = \text{DepthValue2Idx}[\text{dcPred}[\text{wedgePattern}[x][y]]]$   
(H-61)
- $\text{dltIdxResi} = \text{SdcResidual}[xB][yB][\text{wedgePattern}[x][y]]$   
(H-62)
- $\text{resSamples}[x][y] = \text{predSamples}[x][y] +$   
 $\text{Idx2DepthValue}[\text{dltIdxPred} + \text{dltIdxResi}]$   
 $- \text{dcPred}[\text{wedgePattern}[x][y]]$  (H-63)

• H. 8.4.4.2.8 Intra\_DepthPartition (37, 38) 예측 모드의 사양

이 프로세스에의 입력들은 다음과 같다:

- 현재의 픽처의 좌상부 샘플에 대한 현재의 블록의 좌상부 샘플을 규정하는 샘플 로케이션 ( $xB, yB$ ),

- [0280]           ▪           인트라 예측 모드를 규정하는 변수 `intraPredMode`,
- [0281]           ▪           이웃하는 샘플들 `p[ x ][ y ]`, 여기서  $x, y = -1..2*nT-1$  이다,
- [0282]           ▪           변환 사이즈를 규정하는 변수 `nT`,
- [0283]           ▪           예측 샘플들을 발생시킬지 여부를 규정하는 변수 `bSamplePredFlag`
- [0284]   o       이 프로세스의 출력은 다음과 같다:
- [0285]           ▪           예측된 샘플들 `predSamples[ x ][ y ]`, 여기서  $x, y = 0..nT-1$  이다.
- [0286]           ▪           wedgelet 패턴 `wedgePattern[ x ][ y ]`, 여기서  $x, y = 0..nT-1$  이다.
- [0287]   o       이 인트라 예측 모드는 `intraPredMode` 가 37 또는 38 과 동일할 때 호출된다.
- [0288]   o       TextureComp 를 텍스처 뷰 성분이라 하고, 여기서 뷰 순서 인덱스는 `ViewIdx` 와 동일하고 `DepthFlag` 는 0 과 동일하다.     변수 `texturePredMode` 는 TextureComp 의 `PredMode[ xB ][ yB ]` 와 동일하게 설정된다.     변수 `textureIntraPredMode` 는 textureComp 의 `IntraPredMode[ xB ][ yB ]` 와 동일하게 설정된다.     [Ed. (GT) `texturePredMode` 및 `textureIntraPredMode` 를 명시적으로 저장하는 것을 고려한다.]
- [0289]   o       예측 샘플들 `predSamples[ x ][ y ]` 의 값들이 다음 순서로된 단계들에 의해 유도되며, 여기서,  $x, y = 0..nT-1$  이다.
- [0290]   1. `texturePredMode` 및 `textureIntraPredMode` 에 따라서, 후보 wedgelets 의 인덱스들을 규정하는 리스트 `candWedgeIndList` 는 하기에 규정된 바와 같이 유도된다:
  - [0291]       a. `texturePredMode` 가 `mode_intra` 와 동일하고 `textureIntraPredMode` 가 2 내지 34 의 범위 내에 있으면, 다음이 적용된다.
 

$$\begin{aligned} \text{candWedgeIndList} = \\ \text{TextModePredWedgeIndTable}[ \text{Log2}( nT ) ] \\ [ \text{texturePredMode} ] \end{aligned} \quad (\text{H-} \\ 34)$$
  - [0292]       b. 그렇지 않으면 ( `texturePredMode` 가 `mode_intra` 와 동일하지 않거나 또는 `textureIntraPredMode` 가 2 내지 34 의 범위 내에 있지 않으면), 다음이 적용된다.
 

$$\begin{aligned} \text{candWedgeIndList} = \text{CoarseWedgeIndTable}[ \text{Log2}( nT ) ] \\ (\text{H-} \\ 35) \end{aligned}$$
- [0293]   2. 변수 `wedgeIdx` 는 다음과 같이 유도된다:
 

$$\begin{aligned} \text{wedgeIdx} = \\ \text{candWedgeIndList}[ \text{wedge\_predtex\_tab\_idx}[ xB ][ yB ] ] \end{aligned} \quad (\text{H-} \\ 36)$$
- [0294]   3. 2진 파티션 패턴을 규정하는, 변수 `wedgePattern [ x ][ y ]` (여기서,  $x, y = 0..nT-1$ ) 는 다음과 같이 유도된다:

wedgePattern = WedgePatternTable[ Log2( nT ) ][ wedgeIdx]  
(H-

37)

[0298]

[0299]

4. bSamplePredFlag 가 1 과 동일할 때, 하위 조항 H.8.4.4.2.11 에 규정된 바와 같은 심도 파티션 값 유도 및 할당 프로세스는 이웃하는 샘플들  $p[x][y]$ , 2진 패턴  $wedgePattern[x][y]$ , 변환 사이즈  $nT$ , ( $intraPredMode = Intra\_DepthPartition(38)$ ) 과 동일한  $dcOffsetAvailFlag$  세트, 0 과 동일한  $intraChainFlag$  세트, 및 DC 오프셋들  $DcOffset[xB][yB][0]$ , 및  $DcOffset[xB][yB][1]$  로 입력들로서 호출되며, 그 출력은  $predSamples[x][y]$  에 할당된다.

[0300]

▪ **H. 8.4.4.2.9 Intra\_DepthPartition (39, 40) 예측 모드의 사양**

[0301]

o 이 프로세스에의 입력들은 다음과 같다:

[0302]

▪ 현재의 픽처의 좌상부 샘플에 대한 현재의 블록의 좌상부 샘플을 규정하는 샘플 로케이션 ( $xB, yB$ ),

[0303]

▪인트라 예측 모드를 규정하는 변수  $intraPredMode$ ,

[0304]

▪이웃하는 샘플들  $p[x][y]$ , 여기서  $x, y = -1..2*nT-1$  이다,

[0305]

▪변환 사이즈를 규정하는 변수  $nT$ ,

[0306]

▪ 예측 샘플들을 발생시키지 여부를 규정하는 변수 bSamplePredFlag

[0307]

o 이 프로세스의 출력은 다음과 같다:

[0308]

▪ 예측된 샘플들  $predSamples[x][y]$ , 여기서  $x, y = 0..nT-1$  이다

[0309]

▪ wedgelet 패턴 wedgeletPattern[x][y], 여기서  $x, y = 0..nT-1$  이다.

[0310]

o 이 인트라 예측 모드는  $intraPredMode$  가 39 또는 40 과 동일할 때 호출된다.

[0311]

o 예측 샘플들  $predSamples[x][y]$  의 값들은 다음 순서로된 단계들에 의해 규정된 바와 같이 유도되며, 여기서,  $x, y = 0..nT-1$  이다:

[0312]

1. 변수  $recTextPic$  는  $ViewIdx$  와 동일한 뷰 순서 인덱스 및 0 과 동일한  $DepthFlag$  를 가지는 뷰 성분의 복원된 루마 픽처 샘플들의 어레이와 동일하게 설정된다.

[0313]

2.  $recTextPic$  의 세그멘테이션을 위한 임계치를 규정하는 변수  $textThresh$  는 하기에 규정된 바와 같이 유도된다.

[0314]

a. 변수  $sumTextPicVals$  는 0 과 동일하게 설정된다.

[0315]

b.  $x = 0..nT - 1$  에 대해, 다음이 적용된다

[0316]

i.  $y = 0..nT - 1$  에 대해, 다음이 적용된다

[0317]

$sumTextPicVals += recTextPic[xB + x][yB + y]$

(H-38)

[0318]

c. 변수  $textThresh$  는 ( $sumTextPicVals \gg (2 * \log_2(nT))$ ) 과 동일하게 설정된다

[0319]

3. 2진 파티션 패턴을 규정하는 변수  $wedgeletPattern[x][y]$  (여기서,  $x, y = 0..nT-1$ ) 는 하기에 규정된 바와 같이 유도된다.

[0320]

a.  $x = 0..nT-1$  에 대해, 다음이 적용된다

[0321]

i.  $y = 0..nT-1$  에 대해, 다음이 적용된다

- [0322] 
$$\text{wedgeletPattern}[x][y] = (\text{recTextPic}[xB + x][yB + y] > \text{textThresh})$$
  
(H-39)
- [0323] 4. bSamplePredFlag 가 1 과 동일할 때, 하위 조항 H.8.4.4.2.11 에 규정된 바와 같은 심도 파티션 값 유도 및 할당 프로세스는 이웃하는 샘플들  $p[x][y]$ , 2진 패턴  $\text{wedgeletPattern}[x][y]$ , 변환 사이즈  $nT$ , ( $\text{intraPredMode} = \text{Intra\_DepthPartition}(40)$ ) 과 동일한  $\text{dcOffsetAvailFlag}$  세트, 0 과 동일한  $\text{intraChainFlag}$  세트, 및 DC 오프셋들  $\text{DcOffset}[xB][yB][0]$ , 및  $\text{DcOffset}[xB][yB][1]$  로 입력들로서 호출되며, 그 출력은  $\text{predSamples}[x][y]$  에 할당된다.
- [0324] • **H. 8.4.4.2.10 Intra\_Chain (41, 42) 예측 모드의 사양**
- [0325] o 이 프로세스에의 입력들은 다음과 같다:
- [0326] ▪ 현재의 픽처의 좌상부 샘플에 대한 현재의 블록의 좌상부 샘플을 규정하는 샘플 로케이션 ( $xB, yB$ ),
- [0327] ▪인트라 예측 모드를 규정하는 변수  $\text{intraPredMode}$ ,
- [0328] ▪이웃하는 샘플들  $p[x][y]$ , 여기서  $x, y = -1..2*nT-1$  이다,
- [0329] ▪변환 사이즈를 규정하는 변수  $nT$ ,
- [0330] ▪예측 샘플들을 발생시키지 여부를 규정하는 변수  $\text{bSamplePredFlag}$
- [0331] o 이 프로세스의 출력은 다음과 같다:
- [0332] ▪예측된 샘플들  $\text{predSamples}[x][y]$ , 여기서  $x, y = 0..nT-1$  이다.
- [0333] ▪에지 패턴  $\text{edgePattern}[x][y]$ , 여기서  $x, y = 0..nT-1$  이다.
- [0334] o 이 인트라 예측 모드는  $\text{intraPredMode}$  가 43 또는 44 와 동일할 때 호출된다.
- [0335] o 예측 샘플들  $\text{predSamples}[x][y]$  의 값들은 다음 순서로된 단계들에서 규정된 바와 같이 유도되며, 여기서,  $x, y = 0..nT-1$  이다.
- [0336] 1. 현재의 예측 유닛에서의 체인의 시작 지점은  $\text{edge\_start\_left\_flag}[xB][yB]$  및  $\text{edge\_start\_position}[xB][yB]$ 로부터 유도된다.
- [0337] a.  $\text{edge\_start\_left\_flag}[xB][yB]$  가 1 과 동일하면, 시작 지점은  $s[0][yS]$  로서 설정되며, 여기서,  $yS$  는  $\text{edge\_start\_position}[xB][yB]$  와 동일하다.
- [0338] b. 그렇지 않으면, 시작 지점은  $s[xS][0]$  로서 설정되며, 여기서,  $xS$  는  $\text{edge\_start\_position}[xB][yB]$  와 동일하다.
- [0339] 2. 에지들의 개수 및 각각의 에지의 방향은  $k = 0.. \text{num\_edge\_codes\_minus1}[xB][yB]$  에 대해,  $\text{num\_edge\_codes\_minus1}[xB][yB]$  및  $\text{edge\_code}[xB][yB][k]$ 로부터 유도된다. 에지의 방향은 테이블 H-3 에 나타낸 바와 같은  $\text{edge\_code}$ 로부터 유도된다.
- [0340] 3. 각각의 에지를 연결함으로써 발생된 영역 경계는 예측된 샘플들  $\text{predSamples}[x][y]$  를, 2개의 영역들, 즉, 좌상부 픽셀 ( $x0, y0$ ) 을 커버하는 영역  $rA$  및 나머지 영역을 커버하는 영역  $rB$  으로 분리하며, 여기서,  $x, y = 0..nT-1$  이다.
- [0341] a.  $x, y = 0..nT-1$  에 대해, 2진 패턴  $\text{edgePattern}[x][y]$  는 다음과 같이 유도된다:
- [0342] i.  $(x, y)$  가  $rA$  로 커버되면,  $\text{edgePattern}[x][y] = 0$  이다.
- [0343] ii. 그렇지 않으면,  $\text{edgePattern}[x][y] = 1$  이다.
- [0344] 4.  $\text{bSamplePredFlag}$  가 1 과 동일하면, 하위 조항 H.8.4.4.2.11 에서 규정된 바와 같은 심도 파티션 값 유도 및 할당 프로세스는 이웃하는 샘플들  $p[x][y]$ , 2진 패턴  $\text{edgePattern}[x][y]$ , 변환 사이즈  $nT$ , ( $\text{intraPredMode} = \text{Intra\_DepthPartition}(44)$ ) 와 동일한  $\text{dcOffsetAvailFlag}$  세트, 1 과 동일한

intraChainFlag 세트, 및 DC 오프셋들 DcOffset[ xB ][ yB ][ 0 ], 및 DcOffset[ xB ][ yB ][ 1 ] 로 입력들로서 호출되며, 그 출력은 predSamples[ x ][ y ] 에 할당된다.

[0345] 일부 예들에서, 비디오 코더들은 CABAC 엔트로피 코딩 프로세스를 이용하여, 본 개시물의 기법들에 따라서 시그널링된 선택스 엘리먼트들을 코딩할 수도 있다. 예를 들어, 비디오 코더들은 CABAC 프로세스를 이용하여,

비-파티션 기반의 (HEVC) 심도 인트라 예측 모드, 또는 파티션-기반의 심도 인트라 예측 모드가 심도 블록을 코딩하는데 사용되는지 여부를 표시하는 제 1 선택스 엘리먼트, 예컨대, hevc\_intra\_flag 를 코딩할 수도 있다.

비디오 코더들은 또한 CABAC 프로세스를 이용하여, SDC 모드가 심도 블록을 코딩하는데 사용되는지 여부를 표시하는 제 2 선택스 엘리먼트, 예컨대, sdc\_flag 를 코딩할 수도 있다.

[0346] 일부 예들에서, 비디오 코더는 현재의 심도 블록, 예컨대, 심도 CU/PU 에 대해, 제 1 및 제 2 선택스 엘리먼트들, 예컨대, hevc\_intra\_flag 및 sdc\_flag 의 CABAC 코딩에 사용되는 컨텍스트 인덱스를 다음과 같이 결정하며, 여기서 nbLeft 및 nbAbove 는 각각 현재의 CU/PU 의 좌측 및 상부 이웃하는 블록들이다:

[0347] • hevc\_intra\_flag 의 컨텍스트 인덱스는 다음과 같이 계산된다:

[0348] o nbLeft 의 hevc\_intra\_flag + nbAbove 의 hevc\_intra\_flag

[0349] • sdc\_flag 의 컨텍스트 인덱스는 다음과 같이 계산된다:

[0350] o nbLeft 의 sdc\_flag + nbAbove 의 sdc\_flag

[0351] 컨텍스트 인덱스 값은 0, 1 또는 2 일 수 있다. 따라서, 일부 예들에서, 3개의 컨텍스트들이 hevc\_intra\_flag 및 sdc\_flag 양자에 대해 각각 사용된다. 일부 예들에서, 각각의 컨텍스트에 대해, 비디오 코더는 0 및 1 의 확률을 동일한 확률 상태인 0.5 와 동일하게 초기화한다. 동일한 확률 상태는 154 와 동일한 컨텍스트 변수들의 초기화를 위해 HEVC 사양에서 변수 initValue 에 의해 표시되는 초기화 값에 대응한다.

그러나, 양쪽의 플래그들에 대해, 1 의 값이 0 의 값보다 더 높은 확률로 일어날 수도 있다. 따라서, hevc\_intra\_flag 또는 sdc\_flag 에 대해, 등가-확률 분포는 실제 확률 분포와 잘 매칭하지 않을 수도 있으며, 따라서 플래그를 코딩하는데 비디오 코더에 의해 소비되는 비트들을 증가시킬 것이다.

[0352] 그 결과, 본 개시물의 기법들에 따른 어떤 예들에서, 비디오 코더, 예컨대, 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 는 인트라 SDC 시그널링에 사용되는 선택스 엘리먼트들, 예컨대, hevc\_intra\_flag 및/또는 sdc\_flag 의 CABAC 코딩을 위한 확률 상태를, 비-동일 확률 상태로 초기화하도록 구성된다. 예를 들어, 비디오 코더는 hevc\_intra\_flag 를 CABAC 코딩하기 위한 확률 상태를 비-동일 확률 상태로 초기화하도록 구성될 수도 있다.

일부 예들에서, 상이한 초기 확률들이 hevc\_intra\_flag 및 sdc\_flag 양자에 대해 제안된다. 아래에서 설명되는 예시적인 기법들에서, 변수 initValue 는 컨텍스트 변수들의 초기화 프로세스에서 HEVC 표준에 개시된 방법과 동일한 방법으로 사용되며, 초기화된 확률 상태는 HEVC 표준에 개시된 방법과 동일한 방법으로 업데이트된다.

[0353] 일부 예들에서, 비디오 코더는 현재의 심도 블록의 이웃하는 블록들에 대한 개개의 플래그의 값들을 참조함으로써, 현재의 심도 블록, 예컨대, PU 에 대해, hevc\_intra\_flag 및/또는 sdc\_flag 와 같은, 선택스 엘리먼트들을 코딩하기 위한 초기 확률 상태를 결정한다. 일부 예들에서, 3개의 초기화된 확률 상태들이 현재의 블록에 대한 플래그 (예컨대, hevc\_intra\_flag 및/또는 sdc\_flag) 에 제공되며, 초기화된 확률 상태들의 각각은 다음 조건들 중 하나와 연관된다: (1) 좌측 이웃하는 블록 및 상부 이웃하는 블록 양쪽에 대한 플래그의 값은 0 이었다; (2) 하나의 이웃하는 블록 (좌측 이웃하는 블록 또는 상부 이웃하는 블록) 에 대한 플래그의 값은 0 이었다; 그리고 (3) 좌측 이웃하는 블록 및 상부 이웃하는 블록 양쪽에 대한 플래그의 값은 1 이었다. 비디오 코더는 따라서 위에서 리스트된 3개의 경우들의 각각에 대해 초기화된 확률 상태들을 업데이트할 수도 있다.

[0354] 게다가, hevc\_intra\_flag 및/또는 sdc\_flag 에 대해, 비디오 코더는 상이한 슬라이스 유형들, 예컨대, B 슬라이스, P 슬라이스, 또는 I 슬라이스에 대한 initValue 변수에 대해 상이한 값을 선택할 수도 있다. 다시 말해서, 비디오 코더는 현재의 심도 블록을 포함하는 슬라이스의 슬라이스 유형, 예컨대, 현재의 PU 와 연관된 슬라이스 유형을 결정하고, 결정된 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 hevc\_intra\_flag 및/또는 sdc\_flag 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 결정할 수도 있다. 일부 예들에서, 비디오 코더는 상이한 슬라이스 유형들에 대해 hevc\_intra\_flag 에 대한 initValue 변수에 대해 상이한 값을 선택한다.

[0355] 상이한 컨텍스트 인덱스들 및 슬라이스 유형들에 대해 hevc\_intra\_flag 를 코딩하기 위한 initValue 변수의 예



시적인 값들이 아래 테이블 1 에 표시된다. 비디오 코더는 위에서 설명한 바와 같이, 이웃하는 블록들에 대한 hevc\_intra\_flag 에 대해, 현재의 심도 블록 기반의 값들에 대한 hevc\_intra\_flag 를 코딩하기 위한 컨텍스트 인덱스 값 (0, 1, 또는 2) 을 결정할 수도 있다. 이와 유사하게, 상이한 컨텍스트 인덱스들 및 슬라이스 유형들에 대해 sdc\_flag 를 코딩하기 위한 initValue 변수의 예시적인 값들이 아래 테이블 2 에 표시된다. 비디오 코더는 위에서 설명한 바와 같이, 이웃하는 블록들에 대한 sdc\_flag 에 대해, 현재의 심도 블록 기반의 값들에 대한 sdc\_flag 를 코딩하기 위한 컨텍스트 인덱스 값 (0, 1, 또는 2) 을 결정할 수도 있다.

테이블 1. hevc\_intra\_flag 의 ctxIdx 에 대한 initValue 의 값들.

ctxIdx ( 컨텍스트 인덱스 )	0	1	2
B 슬라이스	154	155	156
P 슬라이스	141	185	214
I 슬라이스	155	170	157

테이블 2. sdc\_flag 의 ctxIdx 에 대한 initValue 의 값들.

ctxIdx ( 컨텍스트 인덱스 )	0	1	2
B 슬라이스	214	229	230
P 슬라이스	215	202	174
I 슬라이스	213	201	246

일부 예들에서, 비디오 코더는 단지 현재의 예측 유닛의 좌측 이웃하는 블록 또는 상부 이웃하는 블록에 대한 hevc\_intra\_flag 의 값에 관계 없이 hevc\_intra\_flag 의 CABAC 코딩을 위한 하나의 초기화된 확률 상태를 이용하여 업데이트한다. 다시 말해서, 비디오 코더는 현재의 심도 블록의 임의의 이웃하는 심도 블록에 대한 hevc\_intra\_flag 의 값에 대한 참조 없이 현재의 심도 블록에 대한 hevc\_intra\_flag 를 코딩하기 위한 초기 확률 상태를 설정할 수도 있다. 이러한 예들에서, 비디오 코더는 현재의 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 여전히 결정하고, 결정된 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 hevc\_intra\_flag 를 코딩하기 위한 초기 확률 상태를 선택할 수도 있다. 상이한 슬라이스 유형들에 대해 hevc\_intra\_flag 를 코딩하기 위한 initValue 변수의 예시적인 값들이 아래 테이블 3 및 테이블 4 에 표시된다.

테이블 3. hevc\_intra\_flag 에 대한 initValue 의 값들.

B 슬라이스	169
P 슬라이스	127
I 슬라이스	142

테이블 4. hevc\_intra\_flag 에 대한 initValue 의 값들.

B 슬라이스	154
P 슬라이스	141
I 슬라이스	155

일부 예들에서, 비디오 코더는 현재의 예측 유닛의 좌측 이웃하는 블록 또는 상부 이웃하는 블록에 대한 sdc\_flag 의 값에 관계 없이 sdc\_flag 의 CABAC 코딩을 위한 하나의 초기화된 확률 상태를 단지 이용하여 업데이트한다. 다시 말해서, 비디오 코더는 현재의 심도 블록의 임의의 이웃하는 심도 블록에 대한 sdc\_flag 의 값에 대한 참조 없이 현재의 심도 블록에 대한 sdc\_flag 를 코딩하기 위한 초기 확률 상태를 설정할 수도 있다.

이러한 예들에서, 비디오 코더는 현재의 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 여전히 결정하고, 결정된 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 sdc\_flag 를 코딩하기 위한 초기 확률 상태를 선택할 수도 있다. 상이한 슬라이스 유형들에 대해 sdc\_flag 를 코딩하기 위한 initValue 변수의 예시적인 값들이 테이블 5 에 표시된다.

테이블 5. sdc\_flag 에 대한 initValue 의 값들.

<b>B</b> 슬라이스	200
<b>P</b> 슬라이스	202
<b>I</b> 슬라이스	288

일부 예들에서, 비디오 코더는 현재의 예측 유닛의 좌측 이웃하는 블록 또는 상부 이웃하는 블록에 대한 hevc\_intra\_flag 또는 sdc\_flag 의 값에 관계 없이 hevc\_intra\_flag 및 sdc\_flag 의 각각의 CABAC 코딩을 위한 하나의 초기화된 확률 상태를 단지 이용하여 업데이트한다. 다시 말해서, 비디오 코더는 현재의 심도 블록의 임의의 이웃하는 심도 블록에 대한 hevc\_intra\_flag 및 sdc\_flag 의 값들에 대한 참조 없이 현재의 심도 블록에 대한 hevc\_intra\_flag 및 sdc\_flag 양자를 코딩하기 위한 초기 확률 상태들을 설정할 수도 있다.

예컨대, 본 개시물에 따라서 비디오 디코더 (30) 에 의해 구현될 수 있는 바와 같은 디코딩 프로세스에 대한 본 개시물의 기법들의 하나 이상의 예시적인 구현예들이 아래에 설명된다. 본 개시물의 어떤 양태들은 비디오 디코더 (30) 가 구현할 수도 있는 디코딩 프로세스의 CABAC 파싱 프로세스를 변경한다. 본 개시물의 양태들에 추가된 CABAC 파싱 프로세스의 새로운 부분들은 밑줄을 쳐서 식별되며, 본 개시물의 양태들에 의해 삭제된 CABAC 파싱 프로세스의 부분들은 삭제선 또는 이중 꺾쇠 괄호로 마킹된다. 본원에서 설명되는 변경들은 3D-HEVC 초안 텍스트 2 에 관련된다.

위에서 설명한 바와 같이, 어떤 예들에서, 비디오 디코더와 같은, 비디오 코더는 상이한 슬라이스 유형들에 대한 CABAC 프로세스를 이용하여, 또한 이웃하는 블록들의 컨텍스트에 기초하여 hevc\_intra\_flag 및 sdc\_flag 를 코딩하기 위해 상이한 초기 확률 상태들을 선택한다. 일 예시적인 CABAC 파싱 프로세스에서, (초기화 확률 상태를 유도하는데 사용할) 3개의 초기화된 값들이 (B 슬라이스, P 슬라이스, 및 I 슬라이스를 포함하는) 각각의 슬라이스 유형에 대한 hevc\_intra\_flag/sdc\_flag 에 각각 제공된다. 이 예에 따르면, 9개의 초기화된 값들이 아래 테이블 H-24 및 테이블 H-25 에 규정된 바와 같이, hevc\_intra\_flag/sdc\_flag 에 전체적으로 제공된다. 게다가, 테이블 H-10 은 테이블 H-24/H-25 에서 어느 초기화된 값들을 비디오 디코더가 각각의 슬라이스 유형에 대해 사용하는지의 설명이며, 여기서 0, 1, 및 2 와 동일한 initType 은 B 슬라이스, P 슬라이스 및 I 슬라이스에 각각 대응한다. 예를 들어, 비디오 디코더는 P 슬라이스에 대해 테이블 H-24/H-25 에서 3~5 와 동일한 ctxIdx 를 가진 초기화된 값들을 사용한다. ctxIdx 가 주어진 신택스 엘리먼트/변수에 대해 사용되는 어떤 컨텍스트 모델로의 인덱싱에 유의한다. 더욱이, 하기 테이블 H-22 및 테이블 H-23 은, 함께 고려될 때, 테이블 H-10 에서 설명된 어느 초기화된 값을, 비디오 디코더가 상이한 경우들에 (모든 슬라이스 유형들에 대해) 사용하는지를 규정한다. P 슬라이스의 경우, 예를 들어, 테이블 H-10 은 3~5 과 동일한 ctxIdx 가 P 슬라이스에 대해 사용된다고 규정한다. 이러한 예에서, i 와 동일한 ctxInc 는 테이블 H-24/H-25 에서 3 + i 와 동일한 ctxIdx 가 P 슬라이스에서 심도 블록을 코딩하는데 사용된다는 것을 의미한다.

전형적인 CABAC 코딩에서, 신택스 엘리먼트는 이웃하는 블록들에 의존하여 또는 의존하지 않고 (예컨대, 비디오 디코더 (30) 및/또는 비디오 인코더 (20) 에 의해) 코딩될 수도 있다. 컨텍스트 변수의 ctxIdx 가 이웃하는 블록들과 독립적이면, 이 변수의 2진화가 아래 테이블 H-22 에 기술된다. 그렇지 않으면 (즉, 컨텍스트 변수의 ctxIdx 가 이웃하는 블록들에 의존하면), 컨텍스트 변수의 ctxInc 가 아래 테이블 H-23 에 기술된다. 따라서, 각각의 컨텍스트 변수의 컨텍스트 모델들과는 상이한 인덱스인 ctxInc 는 주어진 신택스 엘리먼트에 대해, 테이블 H-22 또는 테이블 H-23 에 설명되어야 하지만, 양쪽의 테이블들에 기술되지 않을 것이다. 일부 예들에서, 위에서 설명한 바와 같이, hevc\_intra\_flag 및/또는 sdc\_flag 의 ctxIdx 는 이웃하는 블록들에 의존한다. 이러한 예들에서, hevc\_intra\_flag 및/또는 sdc\_flag 의 ctxInc 는 테이블 H-23 에 기술된다.

### H.9.3 슬라이스 세그먼트 데이터에 대한 CABAC 파싱 프로세스

...

#### H.9.3.2.2 컨텍스트 변수들에 대한 초기화 프로세스

...

[0376] 테이블 H-10 - 초기화 프로세스에서 각각의 initializationType 에 대한 ctxIdx 와 선택스 엘리먼트들의 연관성

선택스 구조	선택스 엘리먼트	ctxIdxTable	initType		
			0	1	2
coding_unit() depth_mode_parameters()	...				
	sdc_flag	테이블 H-24	0..2	3..5	6..8
	hevc_intra_flag	테이블 H-25	0..2	3..5	6..8
	...				

[0377]

[0378] [[테이블 H-2x - sdc\_flag ctxIdx 에 대한 변수 initValue 의 값들]]

초기화 변수	sdc_flag								
	0	1	2	3	4	5	6	7	8
initValue	154	154	154	154	154	154	154	154	154

[0379] [[

[0380] [[테이블 H-2x - hevc\_intra\_flag ctxIdx 에 대한 변수 initValue 의 값들]]

초기화 변수	hevc_intra_flag								
	0	1	2	3	4	5	6	7	8
initValue	154	154	154	154	154	154	154	154	154

[0381] [[

[0382] 테이블 H-24 - sdc\_flag ctxIdx 에 대한 변수 initValue 의 값들

초기화 변수	sdc_flag 의 ctxIdx								
	<u>0</u>	<u>1</u>	<u>2</u>	<u>3</u>	<u>4</u>	<u>5</u>	<u>6</u>	<u>7</u>	<u>8</u>
<u>initValue</u>	<u>214</u>	<u>229</u>	<u>230</u>	<u>215</u>	<u>202</u>	<u>174</u>	<u>213</u>	<u>201</u>	<u>246</u>

[0383]

[0384] 테이블 H-25 - hevc\_intra\_flag ctxIdx 에 대한 변수 initValue 의 값들

초기화 변수	hevc_intra_flag 의 ctxIdx								
	<u>0</u>	<u>1</u>	<u>2</u>	<u>3</u>	<u>4</u>	<u>5</u>	<u>6</u>	<u>7</u>	<u>8</u>
<u>initValue</u>	<u>154</u>	<u>155</u>	<u>156</u>	<u>141</u>	<u>185</u>	<u>214</u>	<u>155</u>	<u>170</u>	<u>157</u>

[0385]

[0386] H.9.3.4.2.1 개요

[0387] 하위 조항 9.3.4.2.1 에서의 사양들이 다음 변경들과 함께 적용된다: 테이블 H-22 는 테이블 9-37 의 끝에 첨부된다.

[0388] 테이블 H-22 -컨텍스트 코딩된 bin들을 가진 선택스 엘리먼트들에의 ctxInc 의 할당

선택스 엘리먼트	binIdx					
	0	1	2	3	4	>=5
wedge_full_tab_idx	0	0	0	0	0	0
depth_dc_flag	0	na	na	na	na	na
depth_dc_abs	0	0	0	0	0	0
depth_dc_sign_flag	바이패스	0	0	0	0	0
res_pred_flag	0	na	na	na	na	na
ic_flag	0	na	na	na	na	na
inter_sdc_flag	0	na	na	na	na	na
inter_sdc_resi_abs_minus1	0	0	0	0	0	0
inter_sdc_resi_sign_flag	0	na	na	na	na	na

[0389]

[0390] H.9.3.4.2.2 좌측 및 상부 선택스 엘리먼트들을 이용한 ctxInc 의 유도 프로세스

[0391] 하위 조항 9.3.4.2.2 에서의 사양들이 다음 변경들과 함께 적용된다: 테이블 H-23 은 테이블 9-38 의 끝에 첨부된다.

[0392] 테이블 H-23 - 좌측 및 상부 선택스 엘리먼트들을 이용한 ctxInc 의 사양

선택스 엘리먼트	condL	condA	ctxIdxInc
iv_res_pred_weight_idx	iv_res_pred_weight_idx [ xL ][ yL ]	iv_res_pred_weight_idx [ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
ic_flag	ic_flag[ xL ][ yL ]	ic_flag[ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
sdc_flag	sdc_flag[ xL ][ yL ]	sdc_flag[ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
hevc_intra_flag	hevc_intra_flag [ xL ][ yL ]	hevc_intra_flag [ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )

[0393]

[0394] 위에서 설명한 바와 같이, 어떤 예들에서, 비디오 디코더와 같은, 비디오 코더는 상이한 슬라이스 유형들에 대한 CABAC 프로세스를 이용하여, 그러나 이웃하는 블록들의 컨텍스트를 고려하지 않고, hevc\_intra\_flag 를 코딩하기 위해 상이한 초기 확률 상태들을 선택한다. 이러한 예들은 hevc\_intra\_flag 를 코딩하기 위해, 상이한 슬라이스 유형들에 대해, 그러나, 이웃하는 블록들의 컨텍스트에 의존하지 않고, 비-동일 확률을 제공할 수도 있다. 이러한 예들에서, (초기화된 확률 상태를 유도하는데 사용되는) 오직 하나의 초기화된 값이 각각의 슬라이스 유형에 대한 hevc\_intra\_flag 의 CABAC 코딩을 위해 제공되어 업데이트된다. 따라서, 3개의 초기화된 값들 (B 슬라이스, P 슬라이스 및 I 슬라이스를 포함한 각각의 슬라이스 유형에 대해 하나씩) 이 테이블 H-25 에 제공되며, 그에 따라서 테이블 H-10 이 또한 수정된다. 한편, hevc\_intra\_flag 의 ctxIdx 는 항상 0 이며, 이웃하는 블록들에 독립적이다. 따라서, 이러한 예시적인 구현예들에 따르면, hevc\_intra\_flag 의 ctxInc 가 테이블 H-23 로부터 제거되고, 테이블 H-22 에 추가된다.

[0395] 이 예시적인 구현예들에 있어 3D-HEVC 초안 텍스트 2 에 대한 변경들이 hevc\_intra\_flag 및 sdc\_flag 양쪽에 대한 초기 확률 상태들이 이웃하는 블록들의 컨텍스트에 기초하여 결정되는 이전 예시적인 구현예들에 대한 변경들로서 예시된다. 추가 부분들은 밀줄쳐서 식별되며, 삭제된 부분들은 아래에 삭제선 또는 이중 꺾쇠 괄호로서 표시된다.

[0396] H.9.3 슬라이스 세그먼트 데이터에 대한 CABAC 파싱 프로세스

[0397] ...

[0398] H.9.3.2.2 컨텍스트 변수들에 대한 초기화 프로세스

[0399] ...

[0400] 테이블 H-10 - 초기화 프로세스에서 각각의 initializationType 에 대한 ctxIdx 와 선택스 엘리먼트들의 연관성

선택스 구조	선택스 엘리먼트	ctxIdxTable	initType		
			0	1	2
coding_unit() depth_mode_parameters()	...				
	sdrc flag	Table H-24	0..2	3..5	6..8
	hevc_intra_flag	Table H-25	0	1	2
	...				

[0401]

[0402] 테이블 H-25 - hevc\_intra\_flag ctxIdx 에 대한 변수 initValue 의 값들

초기화 변수	hevc_intra_flag 의 ctxIdx		
	0	1	2
<b>initValue</b>	169	127	142

[0403]

[0404] 대안적으로, 등가 가능 상태 (equal probable state) 는 hevc\_intra\_flag 에 대한 초기화 확률 상태로서 사용될 수도 있으며, 테이블 H-25 는 다음과 같이 설계된다:

[0405] 테이블 H-25 - hevc\_intra\_flag ctxIdx 에 대한 변수 initValue 의 값들

초기화 변수	hevc_intra_flag 의 ctxIdx		
	0	1	2
<b>initValue</b>	154	154	154

[0406]

[0407] H.9.3.4.2.1 개요

[0408] 하위 조항 9.3.4.2.1 에서의 사양들이 다음 변경들과 함께 적용된다:

[0409] 테이블 H-22 는 테이블 9-37 의 끝에 첨부된다.

[0410] 테이블 H-22 -컨텍스트 코딩된 bin들을 가진 선택스 엘리먼트들에의 ctxInc 의 할당

선택스 엘리먼트	binIdx					
	0	1	2	3	4	>=5
wedge_full_tab_idx	0	0	0	0	0	0
depth_dc_flag	0	na	na	na	na	na
depth_dc_abs	0	0	0	0	0	0
depth_dc_sign_flag	바이패스	0	0	0	0	0
res_pred_flag	0	na	na	na	na	na
ic_flag	0	na	na	na	na	na
inter_sdc_flag	0	na	na	na	na	na
inter_sdc_resi_abs_minus1	0	0	0	0	0	0
inter_sdc_resi_sign_flag	0	na	na	na	na	na
hevc_intra_flag	0	na	na	na	na	na

[0411]

[0412] H.9.3.4.2.2 좌측 및 상부 선택스 엘리먼트들을 이용한 ctxInc 의 유도 프로세스

[0413] 하위 조항 9.3.4.2.2 에서의 사양들이 다음 변경들과 함께 적용된다:

[0414] - 테이블 H-23 은 테이블 9-38 의 끝에 첨부된다.



[0415] 테이블 H-23 - 좌측 및 상부 선택스 엘리먼트들을 이용한 ctxInc 의 사양

선택스 엘리먼트	condL	condA	ctxIdxInc
iv_res_pred_weight_idx	iv_res_pred_weight_idx [ xL ][ yL ]	iv_res_pred_weight_idx [ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
ic_flag	ic_flag[ xL ][ yL ]	ic_flag[ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
sdc_flag	sdc_flag[ xL ][ yL ]	sdc_flag[ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
hevc_intra_flag	hevc_intra_flag[ xL ][ yL ]	hevc_intra_flag[ xA ][ yA ]	( <del>condL &amp;&amp; availableL</del> ) + ( <del>condA &amp;&amp; availableA</del> )

[0416]

[0417]

위에서 설명한 바와 같이, 어떤 예들에서, 비디오 디코더와 같은, 비디오 코더는 상이한 슬라이스 유형들에 대한 CABAC 프로세스를 이용하여, 그러나 이웃하는 블록들의 컨텍스트를 고려하지 않고, sdc\_flag 를 코딩하기 위해, 상이한 초기 확률 상태들을 선택한다. 이러한 예들은 sdc\_flag 를 코딩하기 위해 상이한 슬라이스 유형들에 대해, 그러나 이웃하는 블록들의 컨텍스트에 의존하지 않고, 비-동일 확률을 제공할 수도 있다. 이러한 예들에서, (초기화된 확률 상태를 유도하는데 사용되는) 오직 하나의 초기화된 값이 각각의 슬라이스 유형에 대한 sdc\_flag 의 CABAC 코딩을 위해 제공되며 업데이트된다. 따라서, 이 예시적인 구현예들에 따르면, 3개의 초기화된 값들 (B 슬라이스, P 슬라이스 및 I 슬라이스를 포함한 각각의 슬라이스 유형에 대해 하나씩) 이 테이블 H-24 에 제공되며, 그에 따라서 테이블 H-10 이 또한 수정된다. 한편, sdc\_flag 의 ctxIdx 는 항상 0 이며, 이웃하는 블록들에 독립적이다. 따라서, 이러한 예시적인 구현예들에 따르면, sdc\_flag 의 ctxInc 가 테이블 H-23 로부터 제거되고 테이블 H-22 에 추가된다.

[0418]

이 예시적인 구현예들에 있어 3D-HEVC 초안 텍스트 2 에 대한 변경들이 hevc\_intra\_flag 및 sdc\_flag 양쪽에 대한 초기 확률 상태들이 이웃하는 블록들의 컨텍스트에 기초하여 결정되는 제 1 예시적인 구현예에 대한 변경들로서 예시된다. 추가 부분들은 밑줄처서 식별되며, 삭제된 부분들은 아래에 삭제선 또는 이중 꺾쇠 괄호로서 표시된다.

[0419]

H.9.3 슬라이스 세그먼트 데이터에 대한 CABAC 파싱 프로세스

[0420]

...

[0421]

H.9.3.2.2 컨텍스트 변수들에 대한 초기화 프로세스

[0422]

...

[0423]

테이블 H-10 - 초기화 프로세스에서 각각의 initializationType 에 대한 ctxIdx 와 선택스 엘리먼트들의 연관성

선택스 구조	선택스 엘리먼트	ctxIdxTable	initType		
			0	1	2
coding_unit() depth_mode_parameters()	...				
	<u>sdc_flag</u>	테이블 H-24	<u>0</u>	<u>1</u>	<u>2</u>
	hevc_intra_flag	테이블 H-25	0..2	3..5	6..8
	...				

[0424]

[0425]

테이블 H-24 - sdc\_flag ctxIdx 에 대한 변수 initValue 의 값들

<u>초기화 변수</u>	<u>sdc_flag 의 ctxIdx</u>		
	<u>0</u>	<u>1</u>	<u>2</u>
<u>initValue</u>	<u>200</u>	<u>202</u>	<u>288</u>

[0426]

[0427]

일부 예들에서, 등가 가능 상태가 sdc\_flag 에 대한 초기화 확률 상태로서 사용되며, 테이블 H-24 는 다음과 같이 설계된다.

[0428] 테이블 H-24 - sdc\_flag ctxIdx 에 대한 변수 initValue 의 값들

초기화 변수	sdc_flag 의 ctxIdx		
	<u>0</u>	<u>1</u>	<u>2</u>
<u>initValue</u>	<u>154</u>	<u>154</u>	<u>154</u>

[0429]

[0430] H.9.3.4.2.1 개요

[0431] 하위 조항 9.3.4.2.1 에서의 사양들이 다음 변경들과 함께 적용된다:

[0432] 테이블 H-22 는 테이블 9-37 의 끝에 첨부된다.

[0433] 테이블 H-22 -컨텍스트 코딩된 bin들을 가진 선택스 엘리먼트들에의 ctxInc 의 할당

선택스 엘리먼트	binIdx					
	<u>0</u>	<u>1</u>	<u>2</u>	<u>3</u>	<u>4</u>	<u>&gt;=5</u>
wedge_full_tab_idx	0	0	0	0	0	0
depth_dc_flag	0	na	na	na	Na	na
depth_dc_abs	0	0	0	0	0	0
depth_dc_sign_flag	바이패스	0	0	0	0	0
res_pred_flag	0	na	na	na	Na	na
ic_flag	0	na	na	na	Na	na
inter_sdc_flag	0	0	0	0	0	0
inter_sdc_resi_abs_minus1	0	0	0	0	0	0
inter_sdc_resi_sign_flag	0	0	0	0	0	0
sdc_flag	0	na	na	na	Na	na

[0434]

[0435] H.9.3.4.2.2 좌측 및 상부 선택스 엘리먼트들을 이용한 ctxInc 의 유도 프로세스

[0436] 하위 조항 9.3.4.2.2 에서의 사양들이 다음 변경들과 함께 적용된다:

[0437] - 테이블 H-23 은 테이블 9-38 의 끝에 첨부된다.

[0438] 테이블 H-23 - 좌측 및 상부 선택스 엘리먼트들을 이용한 ctxInc 의 사양

선택스 엘리먼트	condL	condA	ctxIdxInc
iv_res_pred_weight_idx	iv_res_pred_weight_idx [ xL ][ yL ]	iv_res_pred_weight_idx [ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
ic_flag	ic_flag[ xL ][ yL ]	ic_flag[ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )
sdc_flag	sdc_flag[ xL ][ yL ]	sdc_flag[ xA ][ yA ]	(-condL && -availableL) + (-condA && -availableA)
hevc_intra_flag	hevc_intra_flag [ xL ][ yL ]	hevc_intra_flag [ xA ][ yA ]	( condL && availableL ) + ( condA && availableA )

[0439]

[0440] 본 개시물의 기법들의 어떤 예들에서, 비디오 인코더, 예컨대, 비디오 인코더 (20) 는 DC 잔차 값의 식별을 위한 뷰 합성 최적화 (VSO) 프로세스를 이용하여 인코딩된 비디오 비트스트림으로 인코딩하도록 구성될 수도 있다. 이러한 예들에서, 비디오 인코더는 SDC 모드로 인코딩된 PU 내 인코딩된 각각의 파티션에 대해, VSO 프로세스를 통한 후보 값들의 세트 중에서의 탐색에 의해 파티션의 DC 잔차를 결정하도록 구성될 수도 있다.

VSO 에 있어서, 심도 데이터의 손실 코딩이 합성된 중간 뷰들에서 왜곡들을 초래하지만, 심도 데이터에 의해 주어지는 기하학적 구조 정보가 렌더링 프로세스에 오직 간접적으로만 이용되며, 심도 맵 자체는 뷰어에게 보이지 않는다. 심도 코딩의 효율이 VSO 프로세스를 이용하여 이들 성질들을 고려함으로써 향상될 수도 있다.

VSO 프로세스에 따르면, 심도 맵들에 대한 모드 결정 프로세스를 위한 왜곡 측정치는 합성된 뷰 왜곡 및 심도 맵 왜곡의 가중 평균이 얻어질 수 있도록 수정될 수도 있다. 합성된 뷰 왜곡의 측정치를 획득하기 위해,

2개의 상이한 메트릭들이 레이트 왜곡 최적화 (RDO) 에 적용된다.

- [0441] 제 1 메트릭은 합성된 뷰 왜곡 변화 (SVDC) 이다. SVDC 의 계산은 인코딩 프로세스에서 렌더링 함수들의 사용을 필요로 한다. 계산 복잡성이 왜곡 계산에서 주요 인자이기 때문에, 렌더러 모델로서 또한 지칭되는, 심도 왜곡에 의해 영향을 받는 합성된 뷰의 부분들의 최소의 재-렌더링을 가능하게 하는 방법이 이용되었다. 이를 위해, 특수 렌더러가 서브-샘플 정밀 와핑 (sub-sample accurate warping), 홀 채우기 및 뷰 블렌딩 (view blending) 과 같은, 대부분의 렌더링 접근법들에 의해 공유되는 기본 기능들을 지원하는 비디오 인코더, 예컨대, 비디오 인코더 (20) 에 포함된다. 제 2 메트릭은 렌더링 없는 모델 기반의 합성된 뷰 왜곡 추정치이며, 이는 수평 방향으로 텍스처 뷰의 유도의 절대값으로부터 유도된 인자로 심도 왜곡을 가중함으로써 그 합성된 뷰 왜곡에 대해 유도된 추정치일 수도 있다. 뷰 합성 최적화의 더 많은 세부 사항들은 3D-HEVC 테스트 모델 5 에서 발견될 수 있다.
- [0442] 본원에서 설명되는 바와 같이, 비디오 인코더, 예컨대, 비디오 인코더 (20) 는 SDC 모드를 적용하여 심도 블록에 대해 적어도 하나의 DC 잔차 값, 예컨대, 그 블록에 대한 단일 DC 잔차 값, 또는 심도 블록의 복수의 파티션들의 각각에 대한 DC 잔차 값을 결정하도록 구성될 수도 있다. 일부 예들에서, 비디오 인코더는 결정된 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 추가로 구성될 수도 있다. 이러한 예들에서, 비디오 인코더는 VSO 프로세스를 후보 DC 잔차 값들의 세트의 각각에 적용하고, VSO 프로세스에 기초하여 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택한다. 비디오 인코더는 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하도록 추가로 구성된다. 즉, 비디오 인코더는 CU (또는, CU 의 부분) 에 대한 잔차 블록을 나타내는 양자화된 변환 계수들을 포함하는 변환 유닛 대신 코딩 유닛 (CU) 의 모두 또는 일부에 대한 그 선택된 DC 잔차 값에 대한 값을 인코딩할 수도 있다. 비디오 인코더는 DMM 모드들, 32x32 까지의 CU 사이즈에 대한 HEVC 인트라 예측 모드들 및 64x64 까지의 CU 사이즈에 대한 HEVC 방식 인트라 예측 모드들 중 하나에 속하는 임의의 인트라 모드에 이 예시적인 기법을 적용하도록 구성될 수도 있다.
- [0443] 예를 들어,  $DCPred[i]$  를 파티션  $i$  의 파티션 특정의 DC 예측자라 하고,  $DCOrig[i]$  를 파티션  $i$  의 원래 DC 라 하자. 이러한 예에서, DLT 테이블이 사용되지 않을 때,  $DCResi[i] = DCOrg[i] - DCPred[i]$ ,  $i = 0, 1$  라 하자. 파티션  $i$  의 DC 잔차는 예컨대, 비디오 인코더 (20) 에 의해, 탐색 VSO 프로세스를 통해서  $[DCResi[i] - Offset1, DCResi[i] + Offset2]$  에서 복수의, 예컨대, 모든, 후보 값들을 탐색함으로써 결정된다. 비디오 인코더는 VSO 프로세스에 따라서 계산된 가장 적은 비용을 가진 후보 값을 DC 잔차로서 선택할 수도 있다.  $Offset1$  및  $Offset2$  는 비-음의 정수 값들일 수도 있으며, DC 잔차의 탐색 범위를 조정하기 위해 선택될 수도 있다. 일 예에서,  $Offset1$  및  $Offset2$  는 양쪽 다 2 로 설정된다.
- [0444] 비디오 인코더가 DLT 테이블을 사용할 때,  $Depth2Idx, DCResi[i] = Depth2Idx[DCOrig[i]] - Depth2Idx[DCPred[i]]$ ,  $i = 0, 1$  이다. 이러한 예에서, 파티션  $i$  의 DC 잔차는 예컨대, 비디오 인코더 (20) 에 의해, VSO 프로세스를 통해서  $[DCResi[i] - Offset1, DCResi[i] + Offset2]$  에서 복수의, 예컨대, 모든, 후보 값들을 탐색함으로써 결정된다. 비디오 인코더는 VSO 프로세스에서 계산된 가장 적은 비용을 가진 후보 값을, 심도 블록에 대한 DC 잔차로서 선택할 수도 있다.  $Offset1$  및  $Offset2$  는 비-음의 정수 값들일 수도 있으며, DC 잔차 값들의 탐색 범위를 조정하기 위해 선택될 수도 있다. 일 예에서,  $Offset1$  및  $Offset2$  는 양쪽 다 2 로 설정된다.
- [0445] 도 7 은 본 개시물의 기법들을 구현하도록 구성될 수도 있는 예시적인 비디오 인코더 (20) 를 예시하는 블록도이다. 도 7 은 설명의 목적들을 위해 제공되며, 본 개시물에서 넓게 예시되고 설명된 바와 같은 기법들의 한정으로 간주되지 않아야 한다. 설명의 목적을 위해, 본 개시물은 HEVC 코딩 그리고 좀더 상세하게는, 3D-HEVC 의 상황에서 비디오 인코더 20 를 기술한다. 그러나, 본 개시물의 기법들은 다른 코딩 표준들 또는 방법들에 적용가능할 수도 있다.
- [0446] 도 7 의 예에서, 비디오 인코더 (20) 는 예측 프로세싱 유닛 (100), 잔차 발생 유닛 (102), 변환 프로세싱 유닛 (104), 양자화 프로세싱 유닛 (106), 역양자화 프로세싱 유닛 (108), 역변환 프로세싱 유닛 (110), 복원 유닛 (112), 필터 유닛 (114), 참조 픽처 메모리 (116), 엔트로피 인코딩 유닛 (118), 비디오 데이터 메모리 (122), 및 파티션 유닛 (124) 을 포함한다. 예측 프로세싱 유닛 (100) 은 인터-예측 프로세싱 유닛 (120) 및 인트라-예측 프로세싱 유닛 (126) 을 포함한다. 인터-예측 프로세싱 유닛 (120) 은 모션 추정 (ME) 유닛 (122) 및 모션 보상 (MC) 유닛 (124) 을 포함한다 [도 7 ref # 122 는 비디오 데이터 메모리 및 모션 추정 유닛 양자에 대해 사용되고, ref # 124 는 파티션 유닛 및 모션 보상 유닛에 대해 사용된다]. 다른 예들에서, 비디오

인코더 (20) 는 더 많거나, 더 적거나, 또는 상이한 기능적 구성요소들을 포함할 수도 있다.

[0447] 비디오 인코더 (20) 는 비디오 데이터를 수신할 수도 있다. 비디오 데이터 메모리 (122) 는 비디오 인코더 (20) 의 구성요소들에 의해 인코딩될 비디오 데이터를 저장할 수도 있다. 비디오 데이터 메모리 (122) 에 저장된 비디오 데이터는 예를 들어, 비디오 소스 (18) 로부터 획득될 수도 있다. 참조 픽처 메모리 (116) 는 예컨대, 인트라- 또는 인터-코딩 모드들에서 비디오 인코더 (20) 에 의해 비디오 데이터를 인코딩할 때에 사용하기 위해 참조 비디오 데이터를 저장하는 참조 픽처 메모리일 수도 있다. 비디오 데이터 메모리 (122) 및 참조 픽처 메모리 (116) 는 동기 DRAM (SDRAM) 을 포함한 동적 랜덤 액세스 메모리 (DRAM), 자기저항 RAM (MRAM), 저항 RAM (RRAM), 또는 다른 유형들의 메모리 디바이스들과 같은, 다양한 메모리 디바이스들 중 임의의 메모리 디바이스에 의해 형성될 수도 있다. 비디오 데이터 메모리 (122) 및 참조 픽처 메모리 (116) 는 동일한 메모리 디바이스 또는 별개의 메모리 디바이스들에 의해 제공될 수도 있다. 여러 예들에서, 비디오 데이터 메모리 (122) 는 비디오 인코더 (20) 의 다른 구성요소들과의 온칩, 또는 그들 구성요소들에 대한 오프-칩일 수도 있다.

[0448] 파티션 유닛 (124) 은 비디오 데이터 메모리 (122) 로부터 비디오 데이터를 수신하고, 그 비디오 데이터 내 픽처들을 서브-유닛들로, 예컨대, 코딩 유닛들 (CU들) 로서 또한 지칭되는 코딩 트리 유닛들 (CTU들) 로 추가로 파티셔닝될 수도 있는 최대 코딩 유닛들 (LCU들) 로서 또한 지칭될 수도 있는 코딩 트리 블록들 (CTB들) 을 포함한, 슬라이스들, 타일들, 및 비디오 블록들로 파티셔닝할 수도 있다. 비디오 인코더 (20) 는 비디오 데이터의 픽처의 슬라이스에서의 각각의 CTU 를 인코딩할 수도 있다. CTU들의 각각은 픽처의 동일-사이즈의 루마 코딩 트리 블록들 (CTB들) 및 대응하는 CTB들과 연관될 수도 있다. CTU 를 인코딩하는 것의 일부로서, 파티션 유닛 (124) 은 쿼드-트리 파티셔닝을 수행하여, CTU 의 CTB들을 계속해서-더 작은 블록들로 분할할 수도 있다. 더 작은 블록은 CU들의 코딩 블록들일 수도 있다. 예를 들어, 파티션 유닛 (124) 은 CTU 와 연관되는 CTB 를 4개의 동일-사이즈로된 서브-블록들로 파티셔닝하고, 서브-블록들 중 하나 이상을 4개의 동일-사이즈로된 서브-서브-블록들로, 그리고 기타 등등으로 파티셔닝할 수도 있다.

[0449] 비디오 인코더 (20) 는 CU들의 인코딩된 표현들 (즉, 코딩된 CU들) 을 발생하기 위해 CTU 의 CU들을 인코딩할 수도 있다. CU 를 인코딩하는 것의 일부로서, 예측 프로세싱 유닛 (100) 은 CU 의 하나 이상의 PU들 중에서 CU 와 연관되는 코딩 블록들을 파티셔닝할 수도 있다. 따라서, 각각의 PU 는 루마 예측 블록 및 대응하는 크로마 예측 블록들과 연관될 수도 있다.

[0450] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 여러 사이즈들을 가지는 PU들을 지원할 수도 있다. 위에서 나타낸 바와 같이, CU 의 사이즈는 CU 의 루마 코딩 블록의 사이즈를 지칭할 수도 있으며, PU 의 사이즈는 루마 PU 의 예측 블록의 사이즈를 지칭할 수도 있다. 특정의 CU 의 사이즈가  $2N \times 2N$  이라고 가정하면, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 인트라 예측에 대해서는  $2N \times 2N$  또는  $N \times N$  의 PU 사이즈들을, 그리고 인터 예측에 대해서는  $2N \times 2N$ ,  $2N \times N$ ,  $N \times 2N$ ,  $N \times N$ , 또는 등등의 대칭 PU 사이즈들을 지원할 수도 있다. 비디오 인코더 (20) 및 비디오 디코더 (30) 는 또한 인터 예측에 대해서  $2N \times nU$ ,  $2N \times nD$ ,  $nL \times 2N$ , 및  $nR \times 2N$  의 PU 사이즈들에 대한 비대칭적인 파티셔닝을 지원할 수도 있다. 본 개시물의 양태들에 따르면, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 또한 심도 인터 코딩을 위한 PU 의 비-직사각형의 파티션들을 지원한다.

[0451] 인터-예측 프로세싱 유닛 (120) 은 CU 의 각각의 PU 에 대해 인터 예측을 수행함으로써, PU 에 대한 예측 데이터를 발생시킬 수도 있다. PU 에 대한 예측 데이터는 PU 의 예측 샘플 블록들 및 PU 에 대한 모션 정보를 포함할 수도 있다. 인터-예측 프로세싱 유닛 (120) 은 PU 가 I 슬라이스, P 슬라이스, 또는 B 슬라이스 내에 있는지에 따라서, CU 의 PU 에 대해 상이한 동작들을 수행할 수도 있다. I 슬라이스에서, 모든 PU들은 인트라 예측된다. 그러므로, PU 가 I 슬라이스에 있으면, 인터-예측 프로세싱 유닛 (120) 은 PU 에 관해 인터 예측을 수행하지 않는다. 따라서, I-모드에서 인코딩되는 블록들에 대해, 예측된 블록은 동일한 프레임 내에서 이전에-인코딩된 이웃하는 블록들로부터 공간 예측을 이용하여 형성된다.

[0452] PU 가 P 슬라이스 내에 있을 때, 모션 추정 유닛 (122) 은 참조 픽처들의 리스트 (예컨대, "RefPicList0") 에서의 참조 픽처들을 PU 에 대한 참조 영역에 대해 탐색할 수도 있다. 참조 픽처들은 참조 픽처 메모리 (116) 에 저장될 수도 있다. PU 에 대한 참조 영역은 PU 의 샘플 블록들에 가장 가깝게 대응하는 샘플 블록들을 포함하는, 참조 픽처 내, 영역일 수도 있다. 모션 추정 유닛 (122) 은 PU 에 대한 참조 영역을 포함하는 참조 픽처의 RefPicList0 에서의 위치를 나타내는 참조 인덱스를 발생할 수도 있다. 게다가, 모션 추정 유닛 (122) 은 PU 의 코딩 블록과, 참조 영역과 연관되는 참조 로케이션 사이의 공간 변위를 나타내는 MV 를 발생시킬 수도 있다. 예를 들어, MV 는 현재의 디코딩된 픽처에서의 좌표들로부터 참조 픽처에서의 좌표들까지 오



프셋을 제공하는 2차원 벡터일 수도 있다. 모션 추정 유닛 (122)은 참조 인덱스 및 MV를 PU의 모션 정보로서 출력할 수도 있다. 모션 보상 유닛 (124)은 PU의 모션 벡터에 의해 표시되는 참조 로케이션에서의 실제 또는 내삽된 샘플들에 기초하여, PU의 예측 샘플 블록들을 발생시킬 수도 있다.

[0453] PU가 B 슬라이스 내에 있을 때, 모션 추정 유닛 (122)은 PU에 대해 단방향-예측 또는 양방향-예측을 수행할 수도 있다. PU에 대한 단방향-예측을 수행하기 위해, 모션 추정 유닛 (122)은 RefPicList0 또는 제 2 참조 픽처 리스트 ("RefPicList1")의 참조 픽처들을 PU에 대한 참조 영역에 대해 탐색할 수도 있다. 모션 추정 유닛 (122)은 참조 영역을 포함하는 참조 픽처의 RefPicList0 또는 RefPicList1에서의 위치를 나타내는 참조 인덱스, PU의 샘플 블록과 참조 영역과 연관되는 참조 로케이션 사이의 공간 변위를 나타내는 MV, 및 참조 픽처가 RefPicList0 또는 RefPicList1에 있는지 여부를 나타내는 하나 이상의 예측 방향 표시자들을, PU의 모션 정보로서 출력할 수도 있다. 모션 보상 유닛 (124)은 PU의 모션 벡터에 의해 표시되는 참조 영역에서의 실제 또는 내삽된 샘플들에 적어도 부분적으로 기초하여, PU의 예측 샘플 블록들을 발생시킬 수도 있다.

[0454] PU에 대한 양방향 인터 예측을 수행하기 위해, 모션 추정 유닛 (122)은 RefPicList0에서의 참조 픽처들을 PU에 대한 참조 영역에 대해 탐색할 수도 있으며, 또한 RefPicList1에서의 참조 픽처들을 PU에 대한 또 다른 참조 영역에 대해 탐색할 수도 있다. 모션 추정 유닛 (122)은 참조 영역들을 포함하는 참조 픽처들의 RefPicList0 및 RefPicList1에서의 위치들을 나타내는 참조 픽처 인덱스들을 발생시킬 수도 있다. 게다가, 모션 추정 유닛 (122)은 참조 영역들과 연관되는 참조 로케이션과 PU의 샘플 블록 사이의 공간 변위들을 나타내는 MV들을 발생시킬 수도 있다. PU의 모션 정보는 PU의 참조 인덱스들 및 MV들을 포함할 수도 있다. 모션 보상 유닛 (124)은 PU의 모션 벡터에 의해 표시되는 참조 영역에서의 실제 또는 내삽된 샘플들에 적어도 부분적으로 기초하여, PU의 예측 샘플 블록들을 발생시킬 수도 있다.

[0455] 인트라-예측 프로세싱 유닛 (126)은 PU에 대해 인트라 예측을 수행함으로써, PU에 대한 예측 데이터를 발생시킬 수도 있다. 예측 PU에 대한 데이터는 PU에 대한 예측 샘플 블록들 및 여러 신덱스 엘리먼트들을 포함할 수도 있다. 인트라-예측 프로세싱 유닛 (126)은 I 슬라이스들, P 슬라이스들, 및 B 슬라이스들에서의 PU들에 대해 인트라 예측을 수행할 수도 있다.

[0456] PU상에 인트라 예측을 수행하기 위해, 인트라-예측 프로세싱 유닛 (126)은 다수의 인트라 예측 모드들을 이용하여 예측 PU에 대한 데이터의 다수의 세트들을 발생시키고, 그후 허용가능한 또는 최적의 코딩 성능을, 예컨대, 레이트-왜곡 최적화 기법들을 이용하여 얻는 인트라-예측 모드들 중 하나를 선택할 수도 있다. 인트라 예측 모드를 이용하여 예측 PU에 대한 데이터의 세트를 발생하기 위해, 인트라-예측 프로세싱 유닛 (126)은 샘플들을 이웃하는 PU들의 샘플 블록들로부터 PU의 샘플 블록들을 가로질러 인트라 예측 모드와 연관되는 방향으로 확장할 수도 있다. 이웃하는 PU들은 PU들, CU들, 및 CTU들에 대해 좌-우, 상-하 인코딩 순서를 가정하면, PU의 상측에, 우상부에, 좌상부에, 또는 좌측에 있을 수도 있다. 인트라-예측 프로세싱 유닛 (126)은 다수의 인트라 예측 모드들, 예컨대, 33개의 방향 인트라 예측 모드들을 이용할 수도 있다. 일부 예들에서, 인트라 예측 모드들의 개수는 PU와 연관되는 영역의 사이즈에 의존할 수도 있다. 일부 예들에서, 인트라-예측 프로세싱 유닛 (126)은 현재의 블록, 예컨대, PU에 대해 본원에서 설명되는 비-파티션 기반의 또는 파티션-기반의 인트라 예측 모드들 중 임의의 모드를 이용할 수도 있다.

[0457] 예측 프로세싱 유닛 (100)은 PU들에 대해 인터-예측 프로세싱 유닛 (120)에 의해 발생된 예측 데이터, 또는 PU들에 대해 인트라-예측 프로세싱 유닛 (126)에 의해 발생된 예측 데이터 중으로부터, CU의 PU들에 대한 예측 데이터를 선택할 수도 있다. 일부 예들에서, 예측 프로세싱 유닛 (100)은 예측 데이터의 세트들의 레이트/왜곡 메트릭들에 기초하여, CU의 PU들에 대한 예측 데이터를 선택한다. 선택된 예측 데이터의 예측 샘플 블록들은 본원에서, 선택된 예측 샘플 블록들로서 지칭될 수도 있다.

[0458] 잔차 발생 유닛 (102)은 CU의 루마, Cb 및 Cr 코딩 블록 및 CU의 PU들의 선택된 예측 루마, Cb 및 Cr 블록들에 기초하여, CU의 루마, Cb 및 Cr 잔차 블록들을 발생시킬 수도 있다. 예를 들어, 잔차 발생 유닛 (102)은 잔차 블록들에서의 각각의 샘플이 CU의 코딩 블록에서의 샘플과 CU의 PU의 대응하는 선택된 예측 샘플 블록에서의 대응하는 샘플 사이의 차이와 동일한 값을 갖도록, CU의 잔차 블록들을 발생시킬 수도 있다.

[0459] 변환 프로세싱 유닛 (104)은 쿼드-트리 파티셔닝을 수행하여, CU와 연관되는 잔차 블록들을 CU의 TU들과 연관되는 변환 블록들로 파티셔닝할 수도 있다. 따라서, TU는 루마 변환 블록 및 2개의 크로마 변환 블록들과 연관될 수도 있다. CU의 TU들의 루마 및 크로마 변환 블록들의 사이즈들 및 위치들은 CU의 PU들의 예측 블록들의 사이즈들 및 위치들에 기초하거나 또는 기초하지 않을 수도 있다. "잔차 쿼드-트리" (RQT)로서 알려진 쿼드-트리 구조는 그 영역들 각각과 연관되는 노드들을 포함할 수도 있다. CU의 TU들은 RQT의



리프 노드들에 대응할 수도 있다.

- [0460] 변환 프로세싱 유닛 (104) 은 하나 이상의 변환들을 TU 의 변환 블록들에 적용함으로써, CU 의 각각의 TU 에 대한 변환 계수 블록들을 발생시킬 수도 있다. 변환 프로세싱 유닛 (104) 은 여러 변환들을 TU 와 연관되는 변환 블록에 적용할 수도 있다. 예를 들어, 변환 프로세싱 유닛 (104) 은 변환 블록에 이산 코사인 변환 (DCT), 방향성 변환, 또는 개념적으로 유사한 변환을 적용할 수도 있다. 일부 예들에서, 변환 프로세싱 유닛 (104) 은 변환들을 변환 블록에 적용하지 않는다. 이러한 예들에서, 변환 블록은 변환 계수 블록으로서 취급될 수도 있다.
- [0461] 양자화 프로세싱 유닛 (106) 은 계수 블록에서의 변환 계수들을 양자화할 수도 있다. 양자화 프로세스는 그 변환 계수들의 일부 또는 모두와 연관되는 비트 심도를 감소시킬 수도 있다. 예를 들어, n-비트 변환 계수는 양자화 동안 m-비트 변환 계수로 절사될 수도 있으며, 여기서, n 은 m 보다 더 크다. 양자화 프로세싱 유닛 (106) 은 CU 와 연관되는 양자화 파라미터 (QP) 값에 기초하여 CU 의 TU 와 연관되는 계수 블록을 양자화할 수도 있다. 비디오 인코더 (20) 는 CU 와 연관되는 QP 값을 조정함으로써 CU 와 연관되는 계수 블록들에 적용되는 양자화의 정도를 조정할 수도 있다. 양자화는 정보의 손실을 도입할 수도 있으며, 따라서 양자화된 변환 계수들은 원래 정밀도들보다 낮은 정밀도를 가질 수도 있다.
- [0462] 역양자화 프로세싱 유닛 (108) 및 역변환 프로세싱 유닛 (110) 은 역양자화 및 역변환들을 계수 블록에 각각 적용하여, 계수 블록으로부터 잔차 블록을 복원할 수도 있다. 복원 유닛 (112) 은 그 복원된 잔차 블록을 예측 프로세싱 유닛 (100) 에 의해 발생하는 하나 이상의 예측 샘플 블록들로부터의 대응하는 샘플들에 가산하여, TU 와 연관되는 복원된 변환 블록을 생성할 수도 있다. 이 방법으로 CU 의 각각의 TU 에 대한 변환 블록들을 복원함으로써, 비디오 인코더 (20) 는 CU 의 코딩 블록들을 복원할 수도 있다.
- [0463] 필터 유닛 (114) 은 CU 와 연관되는 코딩 블록들에서 블록킹 아티팩트들을 감소시키기 위해, 하나 이상의 디블록킹 동작들을 수행할 수도 있다. 참조 픽처 메모리 (116) 는 필터 유닛 (114) 이 복원된 코딩 블록들에 관해 하나 이상의 디블록킹 동작들을 수행한 후 그 복원된 코딩 블록들을 저장할 수도 있다. 인터-예측 프로세싱 유닛 (120) 은 그 복원된 코딩 블록들을 포함하는 참조 픽처를 이용하여, 다른 픽처들의 PU들에 관해 인터 예측을 수행할 수도 있다. 게다가, 인트라-예측 프로세싱 유닛 (126) 은 참조 픽처 메모리 (116) 에서의 복원된 코딩 블록들을 이용하여, CU 와 동일한 픽처에서의 다른 PU들에 관해 인트라 예측을 수행할 수도 있다.
- [0464] 엔트로피 인코딩 유닛 (118) 은 비디오 인코더 (20) 의 다른 기능적 구성요소들로부터 데이터를 수신할 수도 있다. 예를 들어, 엔트로피 인코딩 유닛 (118) 은 양자화 유닛 (106) 으로부터 계수 블록들을 수신할 수도 있으며 예측 프로세싱 유닛 (100) 으로부터 선택스 엘리먼트들을 수신할 수도 있다. 엔트로피 인코딩 유닛 (118) 은 데이터에 대해 하나 이상의 엔트로피 인코딩 동작들을 수행하여, 엔트로피-인코딩된 데이터를 발생시킬 수도 있다. 예를 들어, 엔트로피 인코딩 유닛 (118) 은 컨텍스트-적응 가변 길이 코딩 (CAVLC) 동작, CABAC 동작, 변수-대-변수 (V2V) 길이 코딩 동작, 선택스-기반 컨텍스트-적응 2진 산술 코딩 (SBAC) 동작, 확률 간격 파티셔닝 엔트로피 (PIPE) 코딩 동작, 지수-Golomb 인코딩 동작, 또는 또다른 유형의 엔트로피 인코딩 동작을 데이터에 대해 수행할 수도 있다. 비디오 인코더 (20) 는 엔트로피 인코딩 유닛 (118) 에 의해 발생된 엔트로피-인코딩된 데이터를 포함하는 비트스트림을 출력할 수도 있다. 예를 들어, 비트스트림은 CU 에 대한 RQT 를 나타내는 데이터를 포함할 수도 있다.
- [0465] 비디오 인코더 (20) 는 본원에서 설명되는 심도 인트라 예측을 위한 단순화된 잔차 코딩을 위한 기법들 중 임의의 기법을 수행하도록 구성된 비디오 인코더의 일 예이다. 본 개시물의 하나 이상의 기법들에 따르면, 비디오 인코더 (20) 내 하나 이상의 유닛들은 본원에서 설명되는 기법들 중 하나 이상의 기법을 비디오 인코딩 프로세스의 일부로서 수행할 수도 있다. 이와 유사하게, 비디오 인코더 (20) 는 본 개시물의 기법들 중 임의의 기법을 이용하여 비디오 디코딩 프로세스를 수행하여, 이후에 코딩되는 비디오 데이터에 대한 참조로서 사용되는 비디오 데이터를 복원할 수도 있다. 위에서 설명한 바와 같이, 비디오 인코더 (20) 의 다른 엘리먼트들 중에서, 역양자화 프로세싱 유닛 (108), 역변환 프로세싱 유닛 (110), 및 복원 유닛 (112) 이 비디오 디코딩 프로세스에서 이용될 수도 있다. 추가적인 3D 구성요소들이 또한 비디오 인코더 (20) 내에 포함될 수도 있다.
- [0466] 예를 들어, 예측 프로세싱 유닛 (100), 그리고 좀더 자세하게는, 인트라-예측 프로세싱 유닛 (126) 이 본원에서 설명하는 바와 같이 심도 인트라 예측 인코딩 심도 블록들에 대해 SDC 모드를 수행할 수도 있다. 인트라-예측 프로세싱 유닛 (126) 은 심도 블록, 예컨대, PU, 또는 각각의 그의 파티션에 대한 DC 잔차 값을 결정할 수도 있다. 일부 예들에서, 인트라-예측 프로세싱 유닛 (126) 은 본원에서 설명하는 바와 같이, VSO 프로세스를 결정된 DC 잔차 값을 포함하는 범위 내에서 후보 DC 잔차 값들의 세트에 적용하고, 그 세트 중에서 DC 잔차 값

들 중 하나를 선택할 수도 있다.

[0467] 인트라-예측 프로세싱 유닛 (126) 은 심도 블록에 대한 DC 잔차 값(들) 을, 다른 신택스 정보와 함께, 엔트로피 인코딩 유닛 (118) 으로, 예컨대, 도 7 에 파선으로 예시된 바와 같이, 제공할 수도 있다. 인트라-예측 프로세싱 유닛 (126) 은, 그 값들이 변환 프로세싱 유닛 (104) 및 양자화 유닛 (106) 에 의해 프로세싱됨이 없이, DC 잔차 값들을 엔트로피 인코딩 유닛 (118) 에 제공할 수도 있다. 다른 예들에서, 양자화 유닛 (106) 은 엔트로피 인코딩 유닛 (118) 에 의한 엔트로피 코딩 이전에 DC 잔차 값들을 양자화할 수도 있다. 신택스 정보는 본 개시물의 기법들과 관련하여 시그널링하는 본원에서 설명되는 여러 정보, 플래그들, 또는 다른 신택스 엘리먼트들을 포함할 수도 있다. 예를 들어, 신택스 정보는 예들로서, SDC 모드가 심도 블록에 대해 수행되는지 여부, 예컨대, `sdc_flag`, 파티션-기반의 (예컨대, 3D-HEVC) 또는 비-파티션-기반의 (HEVC) 모드가 DC 잔차 값을 결정하는데 사용되었는지 여부, 예컨대, `hevc_intra_flag`, 및 어느 심도 인트라 예측 모드가 DC 잔차 값을 결정하는데 사용되었는지를 표시할 수도 있다. 일부 예들에서, 엔트로피 인코딩 유닛 (118) 은 CABAC 프로세스에 따라서 신택스 엘리먼트들, 예컨대, `hevc_intra_flag` 및/또는 `sdc_flag` 를 인코딩하기 위한 확률 상태를 비-동일 확률 상태로 초기화하도록 구성된다. 일부 예들에서, 엔트로피 인코딩 유닛 (118) 은 CABAC 프로세스에 따라서 이들 신택스 엘리먼트들을 인코딩하기 위한 확률 상태를 현재의 블록과 연관된 슬라이스 유형에 기초하여 결정된 값으로 초기화하도록 구성된다.

[0468] 따라서, 비디오 인코더 (20) 는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 인코딩하는데 사용되는지를 표시하는 정보를 비트스트림으로 인코딩하고, 그리고, 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 구성된 비디오 인코더의 일 예이다. SDC 모드에 따르면, 비디오 인코더 (20) 는 심도 인트라 예측 모드들 중 표시된 모드에 기초하여 심도 블록에 대해 적어도 하나의 DC 잔차 값을 결정하고, DC 잔차 값을 비트스트림으로 인코딩하도록 구성되며, 여기서 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다.

[0469] 비디오 인코더 (20) 는 또한 비트스트림에서의 정보를 인코딩하고, 동일 위치에 배치된 텍스처 블록 및 표시된 심도 모델링 모드에 기초하여 심도 블록에 대한 파티셔닝 패턴을 결정하고, 그리고 파티셔닝 패턴에 기초하여 심도 블록을 2개의 파티션들로 파티셔닝하도록 구성된 비디오 인코더의 일 예이며, 상기 정보는 심도 모델링 모드 3 또는 심도 모델링 모드 4 중 하나가 심도 블록을 코딩하는데 사용된다는 것을 표시한다. 비디오 인코더 (20) 는 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 추가로 구성된 비디오 인코더의 일 예이며, 상기 SDC 모드는 심도 블록의 파티션들의 각각에 대해, 비트스트림에서 개개의 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 파티션의 픽셀들의 잔차 값들을 나타낸다.

[0470] 비디오 인코더 (20) 는 또한 비트스트림에서의 정보를 인코딩하고, 그리고 영역 경계 체인 코딩 모드에 기초하여 심도 블록의 2개의 파티션들 사이의 경계를 정의하는 복수의 체인들을 정의하는 비트스트림에서의 정보를 인코딩하도록 구성된 비디오 인코더의 일 예이며, 상기 정보는 영역 경계 체인 코딩 모드가 심도 블록을 코딩하는데 사용된다는 것을 표시한다. 비디오 인코더 (20) 는 경계에 기초하여 심도 블록을 2개의 파티션들로 파티셔닝하고, 그리고 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 추가로 구성된 비디오 인코더의 일 예이며, 상기 SDC 모드는 심도 블록의 파티션들의 각각에 대해, 비트스트림에서 개개의 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 파티션의 픽셀들의 잔차 값들을 나타낸다.

[0471] 비디오 인코더 (20) 는 또한 비트스트림에서의 정보를 인코딩하고, DC 인트라 예측 모드에 기초하여 심도 블록에서의 픽셀들의 각각에 대한 개개의 예측자 값들을 결정하고, 그리고 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 구성된 비디오 인코더의 일 예이며, 상기 정보는 DC 인트라 예측 모드가 심도 블록을 코딩하는데 사용된다는 것을 표시하며, 상기 SDC 모드는 비트스트림에서 단일 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 예측자 값들에 기초하여 결정되며 심도 블록의 픽셀들의 잔차 값들을 나타낸다.

[0472] 비디오 인코더 (20) 는 또한 비트스트림에서의 정보를 인코딩하고, 방향 인트라 예측 모드에 기초하여 심도 블록에서의 픽셀들의 각각에 대한 개개의 예측자 값들을 결정하고, 그리고 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 구성된 비디오 인코더의 일 예이며, 상기 정보는 방향 인트라 예측 모드가 심도 블록을 코딩하는데 사용된다는 것을 표시하며, 상기 SDC 모드는 비트스트림에서 단일 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 예측자 값들에 기초하여 결정되며 심도 블록의 픽셀들의 잔차 값들을 나타낸다.

[0473] 디바이스는 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리, 및 하나 이

상의 프로세서들을 포함하는 비디오 인코더 (20) 를 포함할 수도 있다.      하나 이상의 프로세서들은 복수의 심도 인트라 예측 모드들 중에서, 인코딩된 비디오 비트스트림에서 심도 블록을 인코딩하기 위한 심도 인트라 예측 모드를 선택하고, 인코딩된 비디오 비트스트림에서 심도 블록을 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 결정하고, 그리고 선택된 심도 인트라 예측 모드 및 SDC 모드를 수행할지 여부를 결정에 따라서 인코딩된 비디오 비트스트림에서 심도 블록을 인코딩하도록 구성되며, 상기 SDC 모드는 비트스트림에서 적어도 하나의 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 샘플들의 잔차 값들을 나타낸다.      하나 이상의 프로세서들은 인코딩된 비디오 비트스트림에서 제 1 선택스 엘리먼트를 인코딩하도록 구성되며, 제 1 선택스 엘리먼트의 제 1 값은 선택된 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며, 제 1 선택스 엘리먼트의 제 2 값은 심도 블록에 대한 선택된 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시한다.      하나 이상의 프로세서들은 인코딩된 비디오 비트스트림에서 제 2 선택스 엘리먼트를 인코딩하도록 구성되며, 제 2 선택스 엘리먼트는 SDC 모드가 인코딩된 비디오 비트스트림에서 심도 블록을 인코딩하기 위해 수행되었는지 여부를 표시한다.

[0474] 디바이스는 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리, 및 하나 이상의 프로세서들을 포함하는 비디오 인코더 (20) 를 포함할 수도 있다.      하나 이상의 프로세서들은 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하도록 구성되며, 상기 심도 블록을 인코딩하는 것은 심도 인트라 예측 모드들 중 표시된 모드에 기초하여 심도 블록에 대해 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 샘플들의 잔차 값들을 나타낸다.      하나 이상의 프로세서들은 결정된 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하고, 뷰 합성 최적화 프로세스를 후보 DC 잔차 값들의 세트의 각각에 적용하고, 그리고, 뷰 합성 최적화 프로세스에 기초하여 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하도록 추가로 구성된다.      하나 이상의 프로세서들은 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하도록 추가로 구성된다.

[0475] 도 8 는 본 개시물의 기법들을 수행하도록 구성된 예시적인 비디오 디코더 (30) 를 예시하는 블록도이다. 도 8 는 설명의 목적들을 위해 제공되며 본 개시물에 넓게 예시되고 설명된 것과 같은 기법들에 한정하는 것이 아니다.      설명의 목적을 위해, 본 개시물은 HEVC 코딩의 상황에서의 비디오 디코더 (30) 를 기술한다. 그러나, 본 개시물의 기법들은 다른 코딩 표준들 또는 방법들에 적용가능할 수도 있다.

[0476] 도 8 의 예에서, 비디오 디코더 (30) 는 비디오 데이터 메모리 (148), 엔트로피 디코딩 유닛 (150), 예측 프로세싱 유닛 (152), 역양자화 프로세싱 유닛 (154), 역변환 프로세싱 유닛 (156), 복원 유닛 (158), 필터 유닛 (160), 및 참조 픽처 메모리 (162) 를 포함한다.      예측 프로세싱 유닛 (152) 은 모션 보상 유닛 (164) 및 인트라-예측 프로세싱 유닛 (166) 을 포함한다.      다른 예들에서, 비디오 디코더 (30) 는 더 많거나, 더 적거나, 또는 상이한 기능적 구성요소들을 포함할 수도 있다.

[0477] 비디오 데이터 메모리 (148) 는 비디오 디코더 (30) 의 구성요소들에 의해 디코딩될, 인코딩된 비디오 비트스트림과 같은, 비디오 데이터를 저장할 수도 있다.      비디오 데이터 메모리 (148) 에 저장된 비디오 데이터는 예를 들어, 컴퓨터-판독가능 매체 (16) 로부터, 예컨대, 카메라와 같은 로컬 비디오 소스로부터, 비디오 데이터의 유선 또는 무선 네트워크 통신을 통해서, 또는 물리적인 데이터 저장 매체들에 액세스함으로써 획득될 수도 있다.      비디오 데이터 메모리 (148) 는 인코딩된 비디오 비트스트림으로부터 인코딩된 비디오 데이터를 저장하는 코딩된 픽처 버퍼 (CPB) 를 형성할 수도 있다.      참조 픽처 메모리 (162) 는 예컨대, 인트라- 또는 인터-코딩 모드들에서, 비디오 디코더 (30) 에 의해 비디오 데이터를 디코딩할 때에 사용하기 위해 참조 비디오 데이터를 저장할 수도 있다.      비디오 데이터 메모리 (148) 및 참조 픽처 메모리 (162) 는 동기 DRAM (SDRAM) 을 포함한 동적 랜덤 액세스 메모리 (DRAM), 자기저항 RAM (MRAM), 저항 RAM (RRAM), 또는 다른 유형들의 메모리 디바이스들과 같은, 다양한 메모리 디바이스들 중 임의의 메모리 디바이스에 의해 형성될 수도 있다.      비디오 데이터 메모리 (148) 및 참조 픽처 메모리 (296) 는 동일한 메모리 디바이스 또는 별개의 메모리 디바이스들에 의해 제공될 수도 있다.      여러 예들에서, 비디오 데이터 메모리 (148) 는 비디오 디코더 (30) 의 다른 구성요소들과의 온칩, 또는 그들 구성요소들에 대한 오프-칩일 수도 있다.

[0478] 비디오 디코더 (30) 는 비디오 블록들 및 연관되는 선택스 엘리먼트들을 나타내는 인코딩된 비디오 비트스트림을 비디오 인코더 (20) 로부터 수신할 수도 있다.      엔트로피 디코딩 유닛 (150) 은 비트스트림을 파싱하여, 비트스트림으로부터 선택스 엘리먼트들을 디코딩할 수도 있다.      엔트로피 디코딩 유닛 (150) 은 비트스트림에서의 엔트로피-인코딩된 선택스 엘리먼트들을 엔트로피 디코딩할 수도 있다.      예측 프로세싱 유닛 (152),



역양자화 프로세싱 유닛 (154), 역변환 프로세싱 유닛 (156), 복원 유닛 (158), 및 필터 유닛 (160)은 비트스트림으로부터 추출된 선택스 엘리먼트들에 기초하여, 디코딩된 비디오 데이터를 발생시킬 수도 있다.

[0479] 비트스트림은 일련의 NAL 유닛들을 포함할 수도 있다. 비트스트림의 NAL 유닛들은 코딩된 슬라이스 NAL 유닛들을 포함할 수도 있다. 비트스트림을 디코딩하는 것의 일부로서, 엔트로피 디코딩 유닛 (150)은 코딩된 슬라이스 NAL 유닛들로부터 선택스 엘리먼트들을 추출하여 엔트로피 디코딩할 수도 있다. 코딩된 슬라이스들 각각은 슬라이스 헤더 및 슬라이스 데이터를 포함할 수도 있다. 슬라이스 헤더는 슬라이스에 관련된 선택스 엘리먼트들을 포함할 수도 있다. 슬라이스 헤더에서의 선택스 엘리먼트들은 슬라이스를 포함하는 픽처와 연관되는 PPS를 식별하는 선택스 엘리먼트를 포함할 수도 있다. PPS는 SPS를 참조할 수도 있으며, 결과적으로 VPS를 참조할 수도 있다. 엔트로피 디코딩 유닛 (150)은 또한 SEI 메시지들과 같은, 선택스 정보를 포함할 수도 있는 다른 엘리먼트들을 엔트로피 디코딩할 수도 있다. 슬라이스 헤더, 파라미터 세트들, 또는 SEI 메시지들 중 임의의 것에서의 디코딩된 선택스 엘리먼트들은 본원에서 설명되는 SDC 모드 및 단순화된 잔차 코딩 기법들을 수행하기 위해 시그널링되는 것으로 본원에서 설명되는 정보를 포함할 수도 있다. 예를 들어, 디코딩된 선택스 엘리먼트들은 SDC 모드가 심도 블록에 대해 수행되는지 여부, 예컨대, `sdc_flag`, 파티션-기반의 (예컨대, 3D-HEVC) 또는 비-파티션-기반의 (HEVC) 모드가 DC 잔차 값을 결정하는데 사용되었는지 여부, 예컨대, `hevc_intra_flag`, 및 어느 심도 인트라 예측 모드가 DC 잔차 값을 결정하는데 사용되었는지 여부를 표시할 수도 있다. 이러한 선택스 정보는 본원에서 설명되는 기법들에 따른 심도 블록의 복원을 위해 예측 프로세싱 유닛 (152)에 제공될 수도 있다. 일부 예들에서, 엔트로피 디코딩 유닛 (150)은 CABAC 프로세스에 따라서 선택스 엘리먼트들, 예컨대, `hevc_intra_flag` 및/또는 `sdc_flag`를 디코딩하기 위한 확률 상태를 비-동일 확률 상태로 초기화하도록 구성된다. 일부 예들에서, 엔트로피 디코딩 유닛 (150)은 CABAC 프로세스에 따라서 이들 선택스 엘리먼트들을 디코딩하기 위한 확률 상태를 현재의 블록과 연관된 슬라이스 유형에 기초하여 결정된 값으로 초기화하도록 구성된다.

[0480] 일반적으로, 비트스트림으로부터 선택스 엘리먼트들을 디코딩하는 것에 더해서, 비디오 디코더 (30)는 비파티셔닝된 CU에 관해 복원 동작을 수행할 수도 있다. 비-파티셔닝된 CU에 대해 복원 동작을 수행하기 위해, 비디오 디코더 (30)는 CU의 각각의 TU에 대해 복원 동작을 수행할 수도 있다. CU의 각각의 TU에 대해 복원 동작을 수행함으로써, 비디오 디코더 (30)는 CU의 블록들을 복원할 수도 있다.

[0481] CU의 TU에 대해 복원 동작을 수행하는 것의 일부로서, 역양자화 프로세싱 유닛 (154)은 TU와 연관되는 계수 블록들을 역양자화할 수도 있다, 즉, 양자화 해제할 수도 있다. 역양자화 프로세싱 유닛 (154)은 TU의 CU와 연관되는 QP값을 이용하여, 적용할 역양자화 프로세싱 유닛 (154)에 대한 양자화의 정도 및 이와 유사하게, 역양자화의 정도를 결정할 수도 있다. 즉, 압축 비, 즉, 원래 시퀀스 및 압축된 시퀀스를 표현하는데 사용되는 비트수의 비는, 변환 계수들을 양자화할 때 사용되는 QP의 값을 조정함으로써 제어될 수도 있다. 압축 비는 또한 채용되는 엔트로피 코딩의 방법에 의존할 수도 있다.

[0482] 역양자화 프로세싱 유닛 (154)이 계수 블록을 역양자화한 후, 역변환 프로세싱 유닛 (156)은 TU와 연관되는 잔차 블록을 발생시키기 위해, 하나 이상의 역변환들을 계수 블록에 적용할 수도 있다. 예를 들어, 역변환 프로세싱 유닛 (156)은 역 DCT, 역 정수 변환, 역 Karhunen-Loeve 변환 (KLT), 역 회전 변환, 역 방향 변환, 또는 또 다른 역변환을 계수 블록에 적용할 수도 있다.

[0483] PU가 인트라 예측을 이용하여 인코딩되면, 인트라-예측 프로세싱 유닛 (166)은 인트라 예측을 수행하여, PU에 대한 예측 블록들을 발생시킬 수도 있다. 인트라-예측 프로세싱 유닛 (166)은 공간적으로-이웃하는 PU들의 예측 블록들에 기초하여, PU에 대한 예측 루마, Cb 및 Cr 블록들을 발생시키기 위해, 인트라 예측 모드를 이용할 수도 있다. 인트라-예측 프로세싱 유닛 (166)은 비트스트림으로부터 디코딩된 하나 이상의 선택스 엘리먼트들에 기초하여, PU에 대한 인트라 예측 모드를 결정할 수도 있다.

[0484] 예측 프로세싱 유닛 (152)은 비트스트림으로부터 추출된 선택스 엘리먼트들에 기초하여, 제 1 참조 픽처 리스트 (RefPicList0) 및 제 2 참조 픽처 리스트 (RefPicList1)를 구성할 수도 있다. 더욱이, PU가 인터 예측을 이용하여 인코딩되면, 엔트로피 디코딩 유닛 (150)은 PU에 대한 모션 정보를 추출할 수도 있다. 모션 보상 유닛 (164)은 PU의 모션 정보에 기초하여, PU에 대한 하나 이상의 참조 영역들을 결정할 수도 있다. 모션 보상 유닛 (164)은 PU에 대한 하나 이상의 참조 블록들에서의 샘플들 블록들에 기초하여, PU에 대한 예측 루마, Cb 및 Cr 블록들을 발생시킬 수도 있다.

[0485] 이하 계속해서 도 8을 참조한다. 복원 유닛 (158)은 CU의 루마, Cb, 및 Cr 코딩 블록들을 복원하기 위해, 적용가능한 경우, CU의 TU들과 연관되는 루마, Cb, 및 Cr 변환 블록들 및 CU의 PU들의 예측 루마, Cb,

및 Cr 블록들, 즉, 인트라-예측 데이터 또는 인터-예측 데이터를 이용할 수도 있다. 예를 들어, 복원 유닛 (158)은 루마, Cb 및 Cr 변환 블록들의 샘플들을 예측 루마, Cb 및 Cr 블록들의 대응하는 샘플들에 추가하여, CU의 루마, Cb 및 Cr 코딩 블록들을 복원할 수도 있다.

[0486] 필터 유닛 (160)은 CU의 루마, Cb 및 Cr 코딩 블록들과 연관되는 블록킹 아티팩트들을 감소시키기 위해 디블록킹 동작을 수행할 수도 있다. 비디오 디코더 (30)는 CU의 루마, Cb, 및 Cr 코딩 블록들을 디코딩 픽처 버퍼 (162)에 저장할 수도 있다. 디코딩된 픽처 버퍼 (162)는 후속 모션 보상, 인트라 예측, 및 도 1의 디스플레이 디바이스 (32)와 같은 디스플레이 디바이스 상에의 프리젠테이션을 위해, 참조 픽처들을 제공할 수도 있다. 예를 들어, 비디오 디코더 (30)는 참조 픽처 메모리 (162)에서의 루마, Cb, 및 Cr 블록들에 기초하여, 다른 CU들의 PU들에 관해 인트라 예측 또는 인터 예측 동작들을 수행할 수도 있다. 이러한 방법으로, 비디오 디코더 (30)는 비트스트림으로부터, 유의한 루마 계수 블록의 변환 계수 레벨들을 추출하고, 변환 계수 레벨들을 역양자화하고, 변환을 변환 계수 레벨들에 적용하여 변환 블록을 발생시키고, 그 변환 블록에 적어도 부분적으로 기초하여, 코딩 블록을 발생시키고, 그리고 디스플레이를 위해 코딩 블록을 출력할 수도 있다.

[0487] 비디오 디코더 (30)는 본원에서 설명하는 바와 같이, 심도 인트라 예측 모드들에 대한 단순화된 잔차 코딩을 위한 기법들 중 임의의 기법을 수행하도록 구성된 비디오 디코더의 일 예이다. 본 개시물의 하나 이상의 기법들에 따르면, 비디오 디코더 (30)내 하나 이상의 유닛들은 본원에서 설명되는 기법들 중 하나 이상의 기법을 비디오 디코딩 프로세스의 일부로서 수행할 수도 있다. 추가적인 3D 구성요소들이 또한 비디오 디코더 (30)에 포함될 수도 있다.

[0488] 예를 들어, 예측 프로세싱 유닛 (152), 그리고 좀더 자세하게는, 인트라-예측 프로세싱 유닛 (166)이 본원에서 설명하는 바와 같이 심도 인트라 예측 인코딩 심도 블록들에 대해 SDC 모드를 수행할 수도 있다. 엔트로피 디코딩 유닛 (150)은 심도 블록에 대한 하나 이상의 DC 잔차 값들 뿐만 아니라, 본원에서 설명되는 선택스 정보, 예컨대, 어느 심도 인트라 예측 모드가 블록을 인코딩하는 데 사용되었는지 뿐만 아니라, SDC 모드가 블록을 인코딩하기 위해 수행되었는지 여부를 엔트로피 디코딩할 수도 있다.

[0489] 엔트로피 디코딩 유닛 (150)은 그 블록에 대한 DC 잔차 값(들) 및 선택스 정보를 예측 프로세싱 유닛 (152)으로 도 8에 파선으로 표시된 바와 같이 제공할 수도 있다. 이와 같이, DC 잔차 값(들)은 역양자화 및 역변환을 위해 역양자화 유닛 (154) 및 역변환 프로세싱 유닛 (156)에 먼저 제공될 필요가 없다. 다른 예들에서, 역양자화 유닛 (154)은 DC 잔차 값(들)을 역양자화하고, 양자화 해제된 DC 잔차 값들을 예측 프로세싱 유닛 (152)으로 제공할 수도 있다.

[0490] 인트라-예측 프로세싱 유닛 (166)은 선택스 정보에 의해 표시되는 심도 인트라 예측 모드에 기초하여, 예컨대, 본원에서 설명되는 기법 중 임의의 기법에 따라서 심도 블록에 대한 예측자 값들을 결정할 수도 있다. 인트라-예측 프로세싱 유닛 (166)은 디코딩된 픽처 버퍼 (162)에 저장된 복원된 심도 블록들을 이용하여 예측자 값들을 결정할 수도 있다. 인트라-예측 프로세싱 유닛 (166)은 본원에서 설명하는 바와 같이, DC 잔차 값(들) 및 예측자 값들을 합산함으로써 심도 블록을 복원할 수도 있다. 일부 예들에서, 인트라-예측 프로세싱 유닛 (166)은 심도 블록에 대한 잔차 및 예측자 값들의 합산을 위해 복원 유닛 (158)을 이용할 수도 있다. 예를 들어, 엔트로피 디코딩 유닛 (150)은 DC 잔차 값(들)을 복원 유닛에 제공할 수도 있으며, 인트라 예측 프로세싱 유닛 (166)은 예측자 값들을 복원 유닛에 제공할 수도 있다.

[0491] 따라서, 비디오 디코더 (30)는 비트스트림으로부터 정보를 디코딩하고, 적어도 3개의 심도 인트라 예측 모드들 중 임의의 모드에 대해, 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하고, 그리고 표시된 심도 인트라 예측 모드 및 적어도 하나의 DC 잔차 값에 기초하여 심도 블록을 복원하도록 구성된 비디오 디코더의 일 예이며, 상기 정보는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 디코딩하는 데 사용되는지를 표시하며, 상기 SDC 모드는 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 픽셀들의 잔차 값들을 나타낸다.

[0492] 비디오 디코더 (30)는 또한 비트스트림에서의 정보를 디코딩하고, 동일 위치에 배치된 텍스처 블록 및 표시된 심도 모델링 모드에 기초하여 심도 블록에 대한 파티셔닝 패턴을 결정하고, 그리고 파티셔닝 패턴에 기초하여 심도 블록을 2개의 파티션들로 파티셔닝하도록 구성된 비디오 디코더의 일 예이며, 상기 정보는 심도 모델링 모드 3 또는 심도 모델링 모드 4 중 하나가 심도 블록을 디코딩하는 데 사용된다는 것을 표시한다. 비디오 디코더 (30)는 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 추가로 구성된 비디오 디코더의 일 예이며, 상기 SDC 모드는 심도 블록의 파티션들의 각각에 대해, 비트스트림에서 개개의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 파티션의 픽셀들의 잔차 값들을 나타낸다.

- [0493] 비디오 디코더 (30) 는 또한 비트스트림에서의 정보를 디코딩하고, 그리고 영역 경계 체인 코딩 모드에 기초하여 심도 블록의 2개의 파티션들 사이의 경계를 정의하는 복수의 체인들을 정의하는 비트스트림에서의 정보를 디코딩하도록 구성된 비디오 디코더의 일 예이며, 상기 정보는 영역 경계 체인 코딩 모드가 심도 블록을 디코딩하기 위해 사용된다는 것을 표시한다. 비디오 디코더 (30) 는 경계에 기초하여 심도 블록을 2개의 파티션들로 파티셔닝하고, 그리고 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 추가로 구성된 비디오 디코더의 일 예이며, 상기 SDC 모드는 심도 블록의 파티션들의 각각에 대해, 비트스트림에서 개개의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 파티션의 픽셀들의 잔차 값들을 나타낸다.
- [0494] 비디오 디코더 (30) 는 또한 비트스트림에서의 정보를 디코딩하고, DC 인트라 예측 모드에 기초하여 심도 블록에서의 픽셀들의 각각에 대한 개개의 예측자 값들을 결정하고, 그리고 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 구성된 비디오 디코더의 일 예이며, 상기 정보는 DC 인트라 예측 모드가 심도 블록을 디코딩하기 위해 사용된다는 것을 표시하며, 상기 SDC 모드는 비트스트림에서 단일 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 예측자 값들에 기초하여 결정되며 심도 블록의 픽셀들의 잔차 값들을 나타낸다.
- [0495] 비디오 디코더 (30) 는 또한 비트스트림에서의 정보를 디코딩하고, 방향 인트라 예측 모드에 기초하여 심도 블록에서의 픽셀들의 각각에 대한 개개의 예측자 값들을 결정하고, 그리고 심도 블록을 디코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하도록 비디오 디코더의 일 예이며, 상기 정보는 방향 인트라 예측 모드가 심도 블록을 디코딩하는데 사용된다는 것을 표시하며, 상기 SDC 모드는 비트스트림에서 단일 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 예측자 값들에 기초하여 결정되며 심도 블록의 픽셀들의 잔차 값들을 나타낸다.
- [0496] 일부 예들에서, 디바이스는 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리, 및 하나 이상의 프로세서들을 포함하는 비디오 디코더 (30) 를 포함할 수도 있다. 하나 이상의 프로세서들은 인코딩된 비디오 비트스트림으로부터 제 1 선택스 엘리먼트를 디코딩하도록 구성되며, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나임을 표시하며, 상기 제 1 선택스 엘리먼트의 제 2 값은 심도 블록용으로 선택되는 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나임을 표시한다. 하나 이상의 프로세서들은 인코딩된 비디오 비트스트림으로부터 제 2 선택스 엘리먼트를 디코딩하도록 구성되며, 상기 제 2 선택스 엘리먼트는 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, SDC 모드는 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 심도 블록의 복수의 샘플들의 잔차 값들을 나타낸다. 하나 이상의 프로세서들은 심도 블록용으로 선택되는 심도 인트라 예측 모드 및 SDC 모드를 수행할지 여부를 표시에 따라서 심도 블록을 복원하도록 구성된다.
- [0497] 도 9 는 심도 블록을 심도 인트라 예측 인코딩하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다. 도 9 의 예시적인 방법은 본원에서 설명된 바와 같은, 비디오 인코더 (20), 또는 임의의 비디오 인코더에 의해 수행될 수도 있다.
- [0498] 도 9 의 예에 따르면, 비디오 인코더 (20) 는 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 인코딩하는데 사용되는지를 표시하는 정보, 예컨대, 본원에서 설명된 바와 같은 선택스 엘리먼트들을 비트스트림으로 인코딩한다 (200). 적어도 3개의 심도 인트라 예측 모드들은 DMM 3, DMM 4, 체인 코딩 모드, DC 모드, 및 방향 인트라 예측 모드들 중 적어도 하나를 포함하며, 본원에서 설명되는 임의의 심도 인트라 예측 모드들을 포함할 수도 있다. 비디오 인코더 (20) 는 표시된 심도 인트라 예측 모드에 기초하여 심도 블록에 대한 하나 이상의 DC 잔차 값들을 추가로 결정한다 (202). 예를 들어, 비디오 인코더 (20) 는 심도 블록이 비-파티셔닝-기반의, 예컨대, HEVC, 인트라 예측 모드를 이용하여 인코딩될 때 심도 블록에 대한 단일 DC 잔차 값을 결정할 수도 있거나, 또는 심도 블록이 파티셔닝-기반의 (예컨대, 3D-HEVC) 심도 인트라 예측 모드를 이용하여 인코딩될 때 심도 블록의 2개의 파티션들의 각각에 대한 개개의 DC 잔차 값들을 결정할 수도 있다. 비디오 인코더 (20) 는 DC 잔차 값(들) 을 비트스트림으로 인코딩한다 (204).
- [0499] 도 10 은 심도 블록을 심도 인트라 예측 디코딩하기 위해 SDC 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다. 도 10 의 예시적인 방법은 본원에서 설명된 바와 같은, 비디오 디코더 (30), 또는 임의의 비디오 디코더에 의해 수행될 수도 있다. 이와 유사하게, 도 10 의 방법은 복원된 비디오 데이터를 인코딩된 비디오 데이터로부터 발생시키기 위해 비디오 인코더 (20) 과 같은, 비디오 인코더에 의해 수행될 수도 있으며, 복



원된 비디오 데이터는 인코딩을 위해 비디오 데이터를 이후에 예측하는데 사용될 수도 있다.

[0500] 도 10 의 예에 따르면, 비디오 디코더 (20) 는 정보, 예컨대, 적어도 3개의 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 디코딩하는데 사용되는지를 표시하는 본원에서 설명된 바와 같은, 선택스 엘리먼트들을 비트스트림으로부터 디코딩한다 (210). 적어도 3개의 심도 인트라 예측 모드들은 DMM 3, DMM 4, 체인 코딩 모드, DC 모드, 및 방향 인트라 예측 모드들 중 적어도 하나를 포함하며, 본원에서 설명되는 임의의 심도 인트라 예측 모드들을 포함할 수도 있다. 비디오 디코더 (30) 는 또한 예측된 블록을 심도 인트라 예측 모드를 이용하여 발생시킬 수도 있다. 비디오 디코더 (30) 는 비트스트림으로부터 심도 블록에 대한 하나 이상의 DC 잔차 값들을 추가로 디코딩한다 (212). 예를 들어, 비디오 디코더 (30) 는 심도 블록이 비-파티셔닝-기반의, 예컨대, HEVC, 인트라 예측 모드를 이용하여 인코딩되는 경우 심도 블록에 대한 단일 DC 잔차 값을 디코딩할 수도 있거나, 또는 심도 블록이 파티셔닝-기반의 (예컨대, 3D-HEVC) 심도 인트라 예측 모드를 이용하여 인코딩되는 경우 심도 블록의 2개의 파티션들의 각각에 대한 개개의 DC 잔차 값들을 디코딩할 수도 있다. 비디오 디코더 (30) 는 DC 잔차 값들에 기초하여, 예컨대, 본원에서 설명되는 기법들 중 임의의 기법을 이용하여 심도 블록을 복원한다 (214). 심도 블록의 복원은 예를 들어, 예측된 블록을 픽셀 단위로 DC 잔차 값으로부터 발생된 잔차 블록과 결합하는 것을 포함할 수도 있다.

[0501] 도 11 은 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드 또는 파티션-기반의 (예컨대, 3D-HEVC) 심도 인트라 예측 모드에 따라서 심도 블록을 심도 인트라 예측 디코딩하기 위해 SDC 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다. 도 11 의 예시적인 방법은 본원에서 설명된 바와 같은, 비디오 인코더 (20), 또는 다른 비디오 인코더에 의해 수행될 수도 있다.

[0502] 도 11 의 예시적인 방법에 따르면, 비디오 인코더 (20) 는 심도 블록이 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드, 또는 파티션-기반의 (예컨대, 3D-HEVC) 인트라 예측 모드를 이용하여 인코딩되는지 여부를 결정한다 (220). 비디오 인코더 (20) 는 본원에서 설명하는 바와 같이, 비디오 디코더에게 어느 심도 인트라 예측 모드의 유형이 심도 블록을 인코딩하는데 사용되는지를 표시하는, 비트스트림에서의 선택스 엘리먼트들 또는 다른 정보를 인코딩할 수도 있다.

[0503] 심도 블록이 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드를 이용하여 인코딩되면, 비디오 인코더 (20) 는 특정의 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드에 따라서 심도 블록에 대한 픽셀-특정의 예측자 값들을 결정한다 (222). 비디오 인코더 (20) 는 그후 심도 블록에 대한 단일 DC 잔차 값을, 예컨대, 본원에서 설명되는 기법들 중 임의의 기법을 이용하여 결정한다 (224). 예를 들어, 비디오 인코더 (20) 는 픽셀-특정의 DC 예측자 값들의 서브세트에 기초하여 심도 블록에 대한 DC 심도 값, 예컨대, 평균 심도 값, 및 DC 예측자 값을 결정할 수도 있다. 비디오 인코더 (20) 는 DC 잔차 값을 DC 심도 값과 DC 예측자 값 사이의 차이로서 결정할 수도 있다. 비디오 인코더 (20) 는 그후 단일 DC 잔차 값을 비트스트림으로 인코딩할 수도 있다 (226).

[0504] 심도 블록이 파티션-기반의 (예컨대, 3D-HEVC) 심도 인트라 예측 모드를 이용하여 인코딩되면, 비디오 인코더 (20) 는 심도 블록을 특정의 파티션-기반의 심도 인트라 예측 모드에 따라서, 예컨대, DMM 모드들 및 체인 코딩 모드에 대해 위에서 설명한 바와 같이 파티셔닝한다 (228). 비디오 인코더 (20) 는 또한 특정의 모드에 따라서, 예컨대, 심도 블록의 하나 이상의 이웃하는 샘플들에 기초하여 파티션들에 대한 개개의 DC 예측자 값들을 결정한다 (230). 비디오 인코더 (20) 는 그후 DC 예측자 값들에 기초하여 파티션들에 대한 개개의 DC 잔차 값들을 결정한다 (232). 예를 들어, 비디오 인코더 (20) 는 각각의 파티션에 대해, 개개의 DC 심도 값들, 예컨대, 평균 심도 값들을 결정하고, 각각의 파티션에 대한 DC 잔차 값을 파티션에 대한 DC 심도 값과 DC 예측자 값 사이의 차이로서 결정할 수도 있다. 비디오 인코더 (20) 는 개개의 DC 잔차 값들을 비트스트림으로 인코딩한다 (234).

[0505] 도 12 는 HEVC 인트라 예측 모드 또는 3D-HEVC 심도 인트라 예측 모드에 따라서 심도 블록을 심도 인트라 예측 디코딩하기 위해 SDC 모드를 수행하는 예시적인 방법을 예시하는 흐름도이다. 도 12 의 예시적인 방법은 본원에서 설명된 바와 같은, 비디오 디코더 (30), 또는 다른 비디오 인코더에 의해 수행될 수도 있다.

[0506] 도 12 의 예시적인 방법에 따르면, 비디오 디코더 (30) 는 심도 블록이 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드, 또는 파티션-기반의 (예컨대, 3D-HEVC) 인트라 예측 모드를 이용하여 인코딩되었는지 여부를 결정한다 (240). 비디오 디코더 (30) 는 본원에서 설명하는 바와 같이, 어느 심도 인트라 예측 모드의 유형이 심도 블록을 인코딩하는데 사용되었는지를 표시하는 선택스 엘리먼트들 또는 다른 정보를 비트스트림으로부터 디코딩할 수도 있다.

- [0507] 심도 블록이 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드를 이용하여 인코딩되었으면, 비디오 디코더 (30) 는 특정의 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드에 따라서 심도 블록에 대한 픽셀-특정의 예측자 값들을 결정한다 (242). 비디오 디코더 (30) 는 또한 심도 블록에 대한 단일 DC 잔차 값을 디코딩한다 (244). 비디오 디코더 (30) 는 그후 픽셀-특정의 예측자 값들 및 DC 잔차 값에 기초하여 심도 블록을 복원할 수도 있다 (246). 예를 들어, 각각의 심도 픽셀 값을 복원하기 위해, 비디오 디코더 (30) 는 개개의 픽셀-특정의 예측자 값을 단일 DC 잔차 값과 합산할 수도 있다.
- [0508] 심도 블록이 파티션-기반의 (예컨대, 3D-HEVC) 심도 인트라 예측 모드를 이용하여 인코딩되었으면, 비디오 디코더 (30) 는 심도 블록을 특정의 파티션-기반의 심도 인트라 예측 모드에 따라서, 예컨대, DMM 모드들 및 체인 코딩 모드에 대해 위에서 설명한 바와 같이 파티셔닝한다 (248). 비디오 디코더 (30) 는 또한 특정의 모드에 따라서, 예컨대, 심도 블록의 하나 이상의 이웃하는 샘플들에 기초하여 파티션들에 대한 개개의 DC 예측자 값들을 결정한다 (250). 비디오 디코더 (30) 는 또한 비트스트림으로부터 파티션들에 대한 개개의 DC 잔차 값들을 디코딩한다 (252). 비디오 디코더 (30) 는 그후 파티션들에 대한 DC 예측자 값들 및 DC 잔차 값들에 기초하여, 예컨대, 예측자와 잔차 값들을 합산함으로써 심도 블록을 복원할 수도 있다 (254).
- [0509] 도 13 은 어느 심도 인트라 예측 모드가 심도 블록을 코딩하는데 사용되는지 및 SDC 모드가 심도 블록을 코딩하는데 사용되는지 여부를 표시하는 비트스트림에서의 선택스 엘리먼트들을 코딩하는 예시적인 방법을 예시하는 흐름도이다. 도 13 에 예시된 방법은 비디오 인코더 (20) 및/또는 디코더 (30) 에 의해 위에서 설명된 기법들에 따라서 수행될 수도 있는 기법들의 일 예를 나타낸다. 도 13 에 대해, 예시적인 방법이 비디오 인코더 (20) 및 비디오 디코더 (30) 에 의해 수행되는 유사한 또는 반대인 동작들을 공통적으로 참조하여 설명될 것이다.
- [0510] 도 13 의 예시적인 방법에 따르면, 비디오 코더는 심도 블록이 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드들 중 임의의 모드를 이용하여 코딩되는지 (예컨대, 인코딩되거나 또는 디코딩되는지) 여부를 표시하는 제 1 선택스 엘리먼트, 예컨대, `hevc_intra_flag` 를 코딩한다 (예컨대, 비디오 인코더 (20) 는 인코딩하거나 또는 비디오 디코더 (30) 는 디코딩한다) (260). 일부 예들에서, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나임을 표시하며, 상기 제 1 선택스 엘리먼트의 제 2 값은 심도 블록용으로 선택되는 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나임을 표시한다.
- [0511] 비디오 코더는 SDC 모드가 심도 블록에 대한 또는 심도 블록의 각각의 파티션에 대한 하나 이상의 DC 잔차 값들을 코딩하는데 사용되는지 여부를 표시하는 제 2 선택스 엘리먼트, 예컨대, `sdc_flag` 를 코딩한다 (262). 비디오 코더는 또한 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드들 중 어느 모드가 심도 블록을 코딩하는데 사용되는지를 표시하는 하나 이상의 선택스 엘리먼트들을 코딩할 수도 있다. 심도 블록이 비-파티션-기반의 (예컨대, HEVC) 인트라 예측 모드들 중 임의의 모드를 이용하여 코딩되지 않는다고 제 1 선택스 엘리먼트가 표시하면 (264 의 아니오), 비디오 코더는 파티션-기반의 (3D-HEVC) 심도 인트라 예측 모드들 중 어느 모드가 심도 블록을 코딩하는데 사용되는지를 표시하는 제 3 선택스 엘리먼트를 코딩한다 (266). 일부 예들에서, 영역 경계 체인 코딩 모드는 심도 블록들을 코딩하는데 사용되지 않거나 또는 사용에 이용불가능하다. 이러한 예들에서, 비디오 코더는 제 3 선택스 엘리먼트를 코딩하는데 요구되지 않을 수도 있으며, 0 과 동일한, 제 1 선택스 엘리먼트, 예컨대, `hevc_intra_flag` 의 제 1 값은 DMM 모드가 현재의 심도 블록을 인트라-코딩하는데 사용된다는 것을 표시한다.
- [0512] 일부 예들에서, 비디오 코더는 CABAC 프로세스에 따라서 제 1 선택스 엘리먼트 및/또는 제 2 선택스 엘리먼트들을 코딩하고 (예컨대, 비디오 인코더 (20) 는 인코딩하고 및/또는 비디오 디코더 (30) 는 디코딩하고), CABAC 프로세스에 따라서 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나, 예컨대, `hevc_intra_flag` 를 코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정한다. 일부 예들에서, 비디오 코더는 본원에서 설명하는 바와 같이, 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하고, 그리고 슬라이스 유형에 기초하여, CABAC 프로세스에 따라서 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 초기 확률 상태를 복수의 확률 상태들 중에서 선택한다. 여러 예들에서, 비디오 코더는 심도 블록의 임의의 이웃하는 심도 블록에 대한 선택스 엘리먼트의 값을 참조하여 또는 참조함이 없이, 제 1 및 제 2 선택스 엘리먼트들 중 하나 또는 양자에 대한 초기 확률 상태를 설정한다.
- [0513] 도 14 는 비트스트림에서의 DC 잔차 값을 코딩하는 예시적인 방법을 예시하는 흐름도이다. 도 14 에 예시된

방법은 위에서 설명된 기법들에 따라서 비디오 인코더 (20) 및/또는 디코더 (30) 에 의해 수행될 수도 있는 기법들의 일 예를 나타낸다. 도 14 에 대해, 예시적인 방법이 비디오 인코더 (20) 및 비디오 디코더 (30) 에 의해 수행되는 유사한 또는 반대인 동작들을 공통적으로 참조하여 설명될 것이다.

[0514] 도 14 의 예시적인 방법에 따르면, 비디오 코더는 DC 잔차 값이 0 과 동일한지 여부를 표시하는 제 1 신택스 엘리먼트를 코딩한다 (270). DC 잔차 값이 0 과 동일하면 (272 의 예), DC 잔차 값을 코딩하는 본 방법이 종료된다. DC 잔차 값이 0 과 동일하지 않으면 (272 의 아니오), 비디오 코더는 DC 잔차 값이 양 또는 음인지 여부를 표시하는 제 2 신택스 엘리먼트를 (274), 그리고 "DC 잔차 값의 절대값" 마이너스 1 을 표시하는 제 3 신택스 값을 추가로 코딩한다 (276).

[0515] 도 15 는 비트스트림에서의 DC 잔차 값을 인코딩하는 예시적인 방법을 예시하는 흐름도이다. 도 15 에 예시된 방법은 위에서 설명된 기법들에 따라서 비디오 인코더 (20) 에 의해 수행될 수도 있는 기법들의 일 예를 나타낸다.

[0516] 도 15 의 예시적인 방법에 따르면, 비디오 인코더, 예컨대, 비디오 인코더 (20) 는 본원에서 설명된 바와 같이, SDC 모드를 수행하여, 블록, 또는 블록의 파티션에 대한 DC 잔차 값을 결정한다 (280). 비디오 인코더는 SDC 모드에 따라서 결정된 DC 잔차 값을 포함하는 범위 내에서 후보 DC 잔차 값들의 세트를 식별한다 (282). 예를 들어, 비디오 인코더는 하나 이상의 오프셋들을 결정된 DC 잔차 값에 적용하여, 후보 DC 잔차 값들의 세트를 포함하는 DC 잔차 값들의 범위를 정의할 수도 있다.

[0517] 비디오 인코더는 VSO 프로세스를 후보 DC 잔차 값들의 세트에 적용한다 (286). 비디오 인코더는 VSO 프로세스의 결과들에 기초하여 후보 DC 잔차 값들의 세트 중에서 DC 잔차 값들 중 하나를 선택한다 (288). 예를 들어, 비디오 인코더는 후보 DC 잔차 값들의 세트 중에서 VSO 프로세스에 따른 최저 비용을 갖는 DC 잔차 값을 선택할 수도 있다. 비디오 인코더는 예컨대, SDC 프로세스에 따라서 결정된 DC 잔차 값 대신, 인코딩된 비디오 비트스트림에서의 선택된 DC 잔차 값을 인코딩한다. 이와 같이, 비디오 디코더는 VSO 프로세스로부터 선택된 DC 잔차 값의 이점을 취하기 위해 수정될 필요가 없다.

[0518] 위에서 설명된 기법들은 비디오 인코더 (20) (도 1 및 도 7) 및/또는 비디오 디코더 (30) (도 1 및 도 8) 에 의해 수행될 수도 있으며, 이 비디오 인코더와 디코더는 비디오 코더로서 일반적으로 지칭될 수도 있다. 게다가, 비디오 코딩은 적용가능한 경우, 비디오 인코딩 및/또는 비디오 디코딩을 일반적으로 지칭할 수도 있다.

[0519] 본 개시물의 기법들은 3D-HEVC 에 대해 설명되지만, 기법들은 이에 한정되지 않는다. 위에서 설명된 기법들은 또한 다른 현재의 표준들 또는 아직 개발되지 않은 미래 표준들에도 적용가능할 수도 있다. 예를 들어, 심도 코딩을 위한 기법들은 또한 심도 성분의 코딩을 요하는 다른 현재 또는 미래 표준들에도 적용가능할 수도 있다.

[0520] 하나 이상의 예들에서, 본원에서 설명된 기능들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 조합으로 구현될 수도 있다. 소프트웨어로 구현되는 경우, 그 기능들은 하나 이상의 명령들 또는 코드로서, 컴퓨터-판독가능 매체 상에 저장되거나 또는 컴퓨터-판독가능 매체를 통해서 송신될 수도 있으며, 하드웨어-기반의 프로세싱 유닛에 의해 실행될 수도 있다. 컴퓨터-판독가능 매체는 데이터 저장 매체와 같은 유형의 매체에 대응하는 컴퓨터-판독가능 저장 매체, 또는 예컨대, 통신 프로토콜에 따라서 한 장소로부터 다른 장소로의 컴퓨터 프로그램의 전송을 용이하게 하는 임의의 매체를 포함하는 통신 매체들을 포함할 수도 있다. 이런 방법으로, 컴퓨터-판독가능 매체들은 일반적으로 (1) 비일시성 유형의 컴퓨터-판독가능 저장 매체, 또는 (2) 신호 또는 캐리어 파와 같은 통신 매체에 대응할 수도 있다. 데이터 저장 매체는 본 개시물에서 설명하는 기법들의 구현을 위한 명령들, 코드 및/또는 데이터 구조들을 추출하기 위해 하나 이상의 컴퓨터들 또는 하나 이상의 프로세서들에 의해 액세스될 수 있는 임의의 가용 매체들일 수도 있다. 컴퓨터 프로그램 제품은 컴퓨터-판독가능 매체를 포함할 수도 있다.

[0521] 일 예로서, 이에 한정하지 않고, 이런 컴퓨터-판독가능 저장 매체는 RAM, ROM, EEPROM, CD-ROM 또는 다른 광디스크 스토리지, 자기디스크 스토리지, 또는 다른 자기 저장 디바이스들, 플래시 메모리, 또는 원하는 프로그램 코드를 명령들 또는 데이터 구조들의 형태로 저장하는데 사용될 수 있고 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 접속이 컴퓨터-판독가능 매체로 적절히 지칭된다. 예를 들어, 동축 케이블, 광섬유 케이블, 연선, 디지털 가입자 회선 (DSL), 또는 무선 기술들, 예컨대 적외선, 라디오, 및 마이크로파를 이용하여 명령들이 웹사이트, 서버, 또는 다른 원격 소스로부터 송신되는 경우, 동축 케이블, 광섬유 케이블, 연선, DSL, 또는 무선 기술들 예컨대 적외선, 라디오, 및 마이크로파가 그 매체의 정의에

포함된다. 그러나, 컴퓨터-판독가능 저장 매체 및 데이터 저장 매체는 접속부들, 반송파들, 신호들, 또는 다른 일시성 매체를 포함하지 않고, 그 대신, 비-일시성 유형의 저장 매체로 송신되는 것으로 해석되어야 한다.

디스크 (disk) 및 디스크 (disc) 는, 본원에서 사용할 때, 콤팩트 디스크 (CD), 레이저 디스크, 광 디스크, 디지털 다기능 디스크 (DVD), 플로피 디스크 및 Blu-ray 디스크를 포함하며, 디스크들 (disks) 은 데이터를 자기적으로 보통 재생하지만, 디스크들 (discs) 은 레이저로 데이터를 광학적으로 재생한다. 앞에서 언급한 것들의 결합들이 또한 컴퓨터-판독가능 매체들의 범위 내에 포함되어야 한다.

[0522] 명령들은 하나 이상의 디지털 신호 프로세서들 (DSP들), 범용 마이크로프로세서들, 주문형 집적회로들 (ASIC들), 필드 프로그래밍가능 로직 어레이들 (FPGA들), 또는 다른 등가의 집적 또는 이산 로직 회로와 같은, 하나 이상의 프로세서들에 의해 실행될 수도 있다. 따라서, 용어 "프로세서" 는, 본원에서 사용될 때 전술한 구조 중 임의의 구조 또는 본원에서 설명하는 기법들의 구현에 적합한 임의의 다른 구조를 지칭할 수도 있다. 게다가, 일부 양태들에서, 본원에서 설명하는 기능은 인코딩 및 디코딩을 위해 구성되는 전용 하드웨어 및/또는 소프트웨어 모듈들 내에 제공되거나, 또는 결합된 코덱에 포함될 수도 있다. 또한, 이 기법들은 하나 이상의 회로들 또는 로직 엘리먼트들로 전적으로 구현될 수 있다.

[0523] 본 개시물의 기법들은 무선 핸드셋, 집적 회로 (IC) 또는 IC들의 세트 (예컨대, 칩 세트)를 포함한, 매우 다양한 디바이스들 또는 장치들로 구현될 수도 있다. 개시한 기법들을 수행하도록 구성되는 디바이스들의 기능적 양태들을 강조하기 위해서 여러 구성요소들, 모듈들, 또는 유닛들이 본 개시물에서 설명되지만, 상이한 하드웨어 유닛들에 의한 실현을 반드시 필요로 하지는 않는다. 대신, 위에서 설명한 바와 같이, 여러 유닛들이 코덱 하드웨어 유닛에 결합되거나 또는 적합한 소프트웨어 및/또는 펌웨어와 함께, 위에서 설명한 바와 같은 하나 이상의 프로세서들을 포함한, 상호작용하는 하드웨어 유닛들의 컬렉션으로 제공될 수도 있다.

[0524] 본 개시물에 따른 기법들의 여러 예들이 설명되었다. 다수의 구체적인 예들이 아래에 설명된다. 본원에서 설명된 예들 및 다른 예들은 다음 청구항들의 범위 이내이다.

[0525] 예 1. 비디오 데이터를 디코딩하는 방법으로서, 인코딩된 비디오 비트스트림으로부터 제 1 선택스 엘리먼트를 디코딩하는 단계로서, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 디코딩하는 단계; 상기 인코딩된 비디오 비트스트림으로부터 제 2 선택스 엘리먼트를 디코딩하는 단계로서, 상기 제 2 선택스 엘리먼트는 상기 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, 상기 SDC 모드는 상기 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 제 2 선택스 엘리먼트를 디코딩하는 단계; 및 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드 및 상기 SDC 모드를 수행할지 여부를 표시에 따라서 상기 심도 블록을 복원하는 단계를 포함하는, 방법.

[0526] 예 2. 예 1의 방법에 있어서, 상기 제 1 선택스 엘리먼트는 hevc\_intra\_flag 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 sdc\_flag 선택스 엘리먼트를 포함하는, 방법.

[0527] 예 3. 예 1의 방법에 있어서, 상기 제 1 및 제 2 선택스 엘리먼트들을 디코딩하는 단계는 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들을 디코딩하는 단계를 포함하는, 방법.

[0528] 예 4. 예 3의 방법에 있어서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계를 더 포함하는, 방법.

[0529] 예 5. 예 4의 방법에 있어서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 디코딩하는 상기 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계는 상기 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 디코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계를 포함하는, 방법.

[0530] 예 6. 예 3의 방법에 있어서, 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하는 단계; 및 상기 슬라이스 유형에 기초하여, 복수의 확률 상태들 중에서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 선택하는 단계를 더 포함하는, 방법.

[0531] 예 7. 예 6의 방법에 있어서, 상기 슬라이스의 상기 슬라이스 유형을 결정하는 단계는 상기 슬라이스가 B



슬라이스, P 슬라이스, 또는 I 슬라이스인지 여부를 결정하는 단계를 포함하며, 상기 초기 확률 상태를 선택하는 단계는, 상기 슬라이스가 B 슬라이스일 때 제 1 초기 확률 상태를 선택하는 단계; 상기 슬라이스가 P 슬라이스일 때 제 2 초기 확률 상태를 선택하는 단계; 및 상기 슬라이스가 I 슬라이스일 때 제 3 초기 확률 상태를 선택하는 단계를 포함하는, 방법.

[0532] 예 8. 예 3의 방법에 있어서, 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 상기 선택스 엘리먼트의 값을 참조함이 없이, 상기 CABAC 프로세스에 따라서 상기 심도 블록에 대한 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 설정하는 단계를 더 포함하는, 방법.

[0533] 예 9. 예 1의 방법에 있어서, 적어도 하나의 상기 제 1 및 제 2 선택스 엘리먼트들은 depth\_mode\_parameters 선택스 구조의 선택스 엘리먼트를 포함하는, 방법.

[0534] 예 10. 비디오 데이터를 디코딩하는 방법으로서, 복수의 심도 인트라 예측 모드들 중에서 인코딩된 비디오 비트스트림에서 심도 블록을 인코딩하기 위한 심도 인트라 예측 모드를 선택하는 단계; 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 인코딩하기 위한 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 결정하는 단계로서, 상기 SDC 모드는 상기 비트스트림에서 적어도 하나의 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 결정하는 단계; 상기 선택된 심도 인트라 예측 모드 및 상기 SDC 모드를 수행할지 여부의 결정에 따라서 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 인코딩하는 단계; 상기 인코딩된 비디오 비트스트림에서 제 1 선택스 엘리먼트를 인코딩하는 단계로서, 상기 제 1 선택스 엘리먼트의 제 1 값은 상기 선택된 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며, 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대한 상기 선택된 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 인코딩하는 단계; 및 상기 인코딩된 비디오 비트스트림에서 제 2 선택스 엘리먼트를 인코딩하는 단계로서, 상기 제 2 선택스 엘리먼트는 상기 SDC 모드가 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 인코딩하기 위해 수행되었는지 여부를 표시하는, 상기 제 2 선택스 엘리먼트를 인코딩하는 단계를 포함하는, 방법.

[0535] 예 11. 예 10의 방법에 있어서, 상기 제 1 선택스 엘리먼트는 hevc\_intra\_flag 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 sdc\_flag 선택스 엘리먼트를 포함하는, 방법.

[0536] 예 12. 예 10의 방법에 있어서, 상기 제 1 및 제 2 선택스 엘리먼트들을 인코딩하는 단계는 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들을 인코딩하는 단계를 포함하는, 방법.

[0537] 예 13. 예 12의 방법에 있어서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계를 더 포함하는, 방법.

[0538] 예 14. 예 13의 방법에 있어서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계는, 상기 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 인코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하는 단계를 포함하는, 방법.

[0539] 예 15. 예 12의 방법에 있어서, 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하는 단계; 및 상기 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 초기 확률 상태를 선택하는 단계를 더 포함하는, 방법.

[0540] 예 16. 예 15의 방법에 있어서, 상기 슬라이스의 상기 슬라이스 유형을 결정하는 단계는 상기 슬라이스가 B 슬라이스, P 슬라이스, 또는 I 슬라이스인지 여부를 결정하는 단계를 포함하며, 상기 초기 확률 상태를 선택하는 단계는, 상기 슬라이스가 B 슬라이스일 때 제 1 초기 확률 상태를 선택하는 단계; 상기 슬라이스가 P 슬라이스일 때 제 2 초기 확률 상태를 선택하는 단계; 및 상기 슬라이스가 I 슬라이스일 때 제 3 초기 확률 상태를 선택하는 단계를 포함하는, 방법.

[0541] 예 17. 예 12의 방법에 있어서, 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 상기 선택스 엘리먼트의 값을 참조함이 없이, 상기 CABAC 프로세스에 따라서 상기 심도 블록에 대한 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 초기 확률 상태를 설정하는 단계를 더 포함하는, 방법.

[0542] 예 18. 예 10의 방법에 있어서, 적어도 하나의 상기 제 1 및 제 2 선택스 엘리먼트들은

depth\_mode\_parameters 신택스 구조의 신택스 엘리먼트를 포함하는, 방법.

- [0543] 예 19. 비디오 디코더를 포함하는 디바이스로서, 상기 비디오 디코더는 상기 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리; 및 하나 이상의 프로세서들을 포함하며, 상기 하나 이상의 프로세서들은, 상기 인코딩된 비디오 비트스트림으로부터 제 1 신택스 엘리먼트를 디코딩하고; 상기 인코딩된 비디오 비트스트림으로부터 제 2 신택스 엘리먼트를 디코딩하고; 그리고 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드 및 상기 SDC 모드를 수행할지 여부의 표시에 따라서 상기 심도 블록을 복원하도록 구성되며, 상기 제 1 신택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며 상기 제 1 신택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시하며, 상기 제 2 신택스 엘리먼트는 상기 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, 상기 SDC 모드는 상기 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 디바이스.
- [0544] 예 20. 예 19의 디바이스에 있어서, 상기 제 1 신택스 엘리먼트는 hevc\_intra\_flag 신택스 엘리먼트를 포함하고, 상기 제 2 신택스 엘리먼트는 sdc\_flag 신택스 엘리먼트를 포함하는, 디바이스.
- [0545] 예 21. 예 19의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 및 제 2 신택스 엘리먼트들을 디코딩하도록 구성된, 디바이스.
- [0546] 예 22. 예 21의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 신택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정하도록 추가로 구성된, 디바이스.
- [0547] 예 23. 예 22의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 상기 CABAC 프로세스에 따라서 상기 제 1 신택스 엘리먼트를 디코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하도록 구성된, 디바이스.
- [0548] 예 24. 예 21의 디바이스에 있어서, 상기 하나 이상의 프로세서들은, 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하고; 그리고 상기 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 신택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 선택하도록 추가로 구성된, 디바이스.
- [0549] 예 25. 예 24의 디바이스에 있어서, 상기 하나 이상의 프로세서들은, 상기 슬라이스가 B 슬라이스, P 슬라이스, 또는 I 슬라이스인지 여부를 결정하고; 상기 슬라이스가 B 슬라이스일 때 제 1 초기 확률 상태를 선택하고; 상기 슬라이스가 P 슬라이스일 때 제 2 초기 확률 상태를 선택하고; 그리고 상기 슬라이스가 I 슬라이스일 때 제 3 초기 확률 상태를 선택하도록 구성된, 디바이스.
- [0550] 예 26. 예 21의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 상기 신택스 엘리먼트의 값을 참조함이 없이, 상기 CABAC 프로세스에 따라서 상기 심도 블록에 대한 상기 제 1 및 제 2 신택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 설정하도록 추가로 구성된, 디바이스.
- [0551] 예 27. 예 19의 디바이스에 있어서, 적어도 하나의 상기 제 1 및 제 2 신택스 엘리먼트들은 depth\_mode\_parameters 신택스 구조의 신택스 엘리먼트를 포함하는, 디바이스.
- [0552] 예 28. 예 19의 디바이스에 있어서, 상기 디바이스는, 상기 비디오 디코더를 구현하는 집적 회로; 상기 비디오 디코더를 구현하는 마이크로프로세서; 및 상기 비디오 디코더를 포함하는 무선 통신 디바이스 중 적어도 하나를 포함하는, 디바이스.
- [0553] 예 29. 비디오 인코더를 포함하는 디바이스로서, 상기 비디오 인코더는, 상기 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리; 및 하나 이상의 프로세서들을 포함하며, 상기 하나 이상의 프로세서들은, 복수의 심도 인트라 예측 모드들 중에서, 인코딩된 비디오 비트스트림에서 심도 블록을 인코딩하기 위한 심도 인트라 예측 모드를 선택하고; 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 인코딩하기 위한 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 결정하고; 상기 선택된 심도 인트라 예측 모드 및 상기 SDC 모드를 수행할지 여부의 결정에 따라서 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록



을 인코딩하고; 상기 인코딩된 비디오 비트스트림에서 제 1 선택스 엘리먼트를 인코딩하고; 그리고 상기 인코딩된 비디오 비트스트림에서 제 2 선택스 엘리먼트를 인코딩하도록 구성되며, 상기 SDC 모드는 상기 비트스트림에서 적어도 하나의 DC 잔차 값을 인코딩하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내며, 상기 제 1 선택스 엘리먼트의 제 1 값은 상기 선택된 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며, 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대한 상기 선택된 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시하며, 상기 제 2 선택스 엘리먼트는 상기 SDC 모드가 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 인코딩하기 위해 수행되었는지 여부를 표시하는, 디바이스.

[0554] 예 30. 예 29의 디바이스에 있어서, 상기 제 1 선택스 엘리먼트는 `hevc_intra_flag` 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 `sdc_flag` 선택스 엘리먼트를 포함하는, 디바이스.

[0555] 예 31. 예 29의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들을 인코딩하도록 구성된, 디바이스.

[0556] 예 32. 예 31의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정하도록 추가로 구성된, 디바이스.

[0557] 예 33. 예 32의 디바이스에 있어서, 상기 하나 이상의 프로세서는 상기 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 인코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하도록 구성된, 디바이스.

[0558] 예 34. 예 31의 디바이스에 있어서, 상기 하나 이상의 프로세서들은, 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하고; 그리고 상기 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 초기 확률 상태를 선택하도록 추가로 구성된, 디바이스.

[0559] 예 35. 예 34의 디바이스에 있어서, 상기 하나 이상의 프로세서들은, 상기 슬라이스가 B 슬라이스, P 슬라이스, 또는 I 슬라이스인지 여부를 결정하고; 상기 슬라이스가 B 슬라이스일 때 제 1 초기 확률 상태를 선택하고; 상기 슬라이스가 P 슬라이스일 때 제 2 초기 확률 상태를 선택하고; 그리고 상기 슬라이스가 I 슬라이스일 때 제 3 초기 확률 상태를 선택하도록 구성된, 디바이스.

[0560] 예 36. 예 31의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 상기 선택스 엘리먼트의 값을 참조함이 없이, 상기 CABAC 프로세스에 따라서 상기 심도 블록에 대한 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 인코딩하기 위한 초기 확률 상태를 설정하도록 추가로 구성된, 디바이스.

[0561] 예 37. 예 29의 디바이스에 있어서, 적어도 하나의 상기 제 1 및 제 2 선택스 엘리먼트들은 `depth_mode_parameters` 선택스 구조의 선택스 엘리먼트를 포함하는, 디바이스.

[0562] 예 38. 예 29의 디바이스에 있어서, 상기 디바이스는, 상기 비디오 인코더를 구현하는 집적 회로; 상기 비디오 인코더를 구현하는 마이크로프로세서; 및 상기 비디오 인코더를 포함하는 무선 통신 디바이스 중 적어도 하나를 포함하는, 디바이스.

[0563] 예 39. 비디오 코더를 포함하는 디바이스로서, 상기 비디오 코더는, 인코딩된 비디오 비트스트림으로 제 1 선택스 엘리먼트를 코딩하는 수단으로서, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시하는, 상기 제 1 선택스 엘리먼트를 코딩하는 수단; 상기 인코딩된 비디오 비트스트림에서 제 2 선택스 엘리먼트를 코딩하는 수단으로서, 상기 제 2 선택스 엘리먼트는 상기 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, 상기 SDC 모드는 상기 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 제 2 선택스 엘리먼트를 코딩하는 수단; 및 상기 제 1 및 제 2 선택스 엘리먼트들에 따라서

상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 코딩하는 수단을 포함하는, 디바이스.

- [0564] 예 40. 예 39의 디바이스에 있어서, 상기 제 1 선택스 엘리먼트는 `hevc_intra_flag` 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 `sdc_flag` 선택스 엘리먼트를 포함하는, 디바이스.
- [0565] 예 41. 예 39의 디바이스에 있어서, 상기 제 1 및 제 2 선택스 엘리먼트들을 코딩하는 수단은 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들을 코딩하는 수단을 포함하는, 디바이스.
- [0566] 예 42. 예 41의 디바이스에 있어서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정하는 수단을 더 포함하는, 디바이스.
- [0567] 예 43. 예 42의 디바이스에 있어서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하는 수단은 상기 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하는 수단을 포함하는, 디바이스.
- [0568] 예 44. 예 41의 디바이스에 있어서, 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하는 수단; 및 상기 슬라이스 유형에 기초하여, 복수의 확률 상태들 중에서, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 선택하는 수단을 더 포함하는, 디바이스.
- [0569] 예 45. 예 44의 디바이스에 있어서, 상기 슬라이스의 상기 슬라이스 유형을 결정하는 수단은 상기 슬라이스가 B 슬라이스, P 슬라이스, 또는 I 슬라이스인지 여부를 결정하는 수단을 포함하며, 상기 초기 확률 상태를 선택하는 수단은, 상기 슬라이스가 B 슬라이스일 때 제 1 초기 확률 상태를 선택하는 수단; 상기 슬라이스가 P 슬라이스일 때 제 2 초기 확률 상태를 선택하는 수단; 및 상기 슬라이스가 I 슬라이스일 때 제 3 초기 확률 상태를 선택하는 수단을 포함하는, 디바이스.
- [0570] 예 46. 예 41의 디바이스에 있어서, 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 상기 선택스 엘리먼트의 값을 참조함이 없이, 상기 CABAC 프로세스에 따라서 상기 심도 블록에 대한 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 초기 확률 상태를 설정하는 수단을 더 포함하는, 디바이스.
- [0571] 예 47. 예 39의 디바이스에 있어서, 적어도 하나의 상기 제 1 및 제 2 선택스 엘리먼트들은 `depth_mode_parameters` 선택스 구조의 선택스 엘리먼트를 포함하는, 디바이스.
- [0572] 예 48. 명령들을 저장하고 있는 컴퓨터-판독가능 저장 매체로서, 상기 명령들은, 비디오 코더의 하나 이상의 프로세서들에 의해 실행될 때, 상기 비디오 코더로 하여금, 인코딩된 비디오 비트스트림에서 제 1 선택스 엘리먼트를 코딩하도록 하고; 상기 인코딩된 비디오 비트스트림에서 제 2 선택스 엘리먼트를 코딩하도록 하고; 그리고 상기 제 1 및 제 2 선택스 엘리먼트들에 따라서 상기 인코딩된 비디오 비트스트림에서 상기 심도 블록을 코딩하도록 하며, 상기 제 1 선택스 엘리먼트의 제 1 값은 복수의 심도 인트라 예측 모드들 중에서 심도 블록용으로 선택되는 심도 인트라 예측 모드가 평면 인트라 예측 모드, DC 인트라 예측 모드, 또는 방향 인트라 예측 모드 중 하나인 것을 표시하며 상기 제 1 선택스 엘리먼트의 제 2 값은 상기 심도 블록에 대해 선택된 상기 심도 인트라 예측 모드가 복수의 심도 모델링 모드들 또는 영역 경계 체인 코딩 모드 중 하나인 것을 표시하며, 상기 제 2 선택스 엘리먼트는 상기 심도 블록을 복원하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행할지 여부를 표시하며, 상기 SDC 모드는 상기 비트스트림으로부터 적어도 하나의 DC 잔차 값을 디코딩하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 컴퓨터-판독가능 저장 매체.
- [0573] 예 49. 예 48의 컴퓨터-판독가능 저장 매체에 있어서, 상기 제 1 선택스 엘리먼트는 `hevc_intra_flag` 선택스 엘리먼트를 포함하고, 상기 제 2 선택스 엘리먼트는 `sdc_flag` 선택스 엘리먼트를 포함하는, 컴퓨터-판독가능 저장 매체.
- [0574] 예 50. 예 48의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 코더로 하여금 상기 제 1 및 제 2 선택스 엘리먼트들을 코딩하도록 하는 명령들은, 상기 비디오 코더로 하여금, 컨텍스트 적응 2진 산술 코딩 (CABAC) 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들을 코딩하도록 하는 명령들을 포함하는, 컴퓨터-판독가능 저장 매체.

- [0575] 예 51. 예 50의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 코더로 하여금, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 초기 확률 상태를 비-동일 확률 상태로 설정하도록 하는 명령들을 더 포함하는, 컴퓨터-판독가능 저장 매체.
- [0576] 예 52. 예 51의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 코더로 하여금, 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하도록 하는 명령들은, 상기 비디오 코더로 하여금, 상기 CABAC 프로세스에 따라서 상기 제 1 선택스 엘리먼트를 코딩하기 위한 상기 초기 확률 상태를 비-동일 확률 상태로 설정하도록 하는 명령들을 포함하는, 컴퓨터-판독가능 저장 매체.
- [0577] 예 53. 예 50의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 코더로 하여금, 상기 심도 블록을 포함하는 슬라이스의 슬라이스 유형을 결정하도록 하고; 그리고 상기 슬라이스 유형에 기초하여 복수의 확률 상태들 중에서 상기 CABAC 프로세스에 따라서 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 디코딩하기 위한 초기 확률 상태를 선택하도록 하는 명령들을 더 포함하는, 컴퓨터-판독가능 저장 매체.
- [0578] 예 54. 예 53의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 코더로 하여금, 상기 슬라이스의 상기 슬라이스 유형을 결정하도록 하는 명령들은, 상기 비디오 코더로 하여금, 상기 슬라이스가 B 슬라이스, P 슬라이스, 또는 I 슬라이스인지 여부를 결정하도록 하는 명령들을 포함하며, 상기 비디오 코더로 하여금, 상기 초기 확률 상태를 선택하도록 하는 명령들은, 상기 비디오 코더로 하여금, 상기 슬라이스가 B 슬라이스일 때 제 1 초기 확률 상태를 선택하도록 하고; 상기 슬라이스가 P 슬라이스일 때 제 2 초기 확률 상태를 선택하도록 하고; 그리고 상기 슬라이스가 I 슬라이스일 때 제 3 초기 확률 상태를 선택하도록 하는 명령들을 포함하는, 컴퓨터-판독가능 저장 매체.
- [0579] 예 55. 예 50의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 코더로 하여금, 상기 심도 블록의 임의의 이웃하는 심도 블록에 대한 상기 선택스 엘리먼트의 값을 참조함이 없이, 상기 CABAC 프로세스에 따라서 상기 심도 블록에 대한 상기 제 1 및 제 2 선택스 엘리먼트들 중 적어도 하나를 코딩하기 위한 초기 확률 상태를 설정하도록 하는 명령들을 더 포함하는, 컴퓨터-판독가능 저장 매체.
- [0580] 예 56. 예 48의 컴퓨터-판독가능 저장 매체에 있어서, 적어도 하나의 상기 제 1 및 제 2 선택스 엘리먼트들은 depth\_mode\_parameters 선택스 구조의 선택스 엘리먼트를 포함하는, 컴퓨터-판독가능 저장 매체.
- [0581] 예 57. 비디오 데이터를 디코딩하는 방법으로서, 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하는 단계로서, 상기 심도 블록을 인코딩하는 단계는 상기 심도 인트라 예측 모드들의 상기 표시된 하나에 기초하여 상기 심도 블록에 대한 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 단계를 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 심도 블록을 인코딩하는 단계; 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 단계; 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하는 단계; 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하는 단계; 및 상기 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하는 단계를 포함하는, 방법.
- [0582] 예 58. 예 57의 방법에 있어서, 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하는 단계는, 상기 뷰 합성 최적화 프로세스에 따라서 상기 후보 DC 잔차 값들의 세트의 각각에 대한 비용을 결정하는 단계를 포함하며, 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하는 단계는, 최저 비용을 가지는 상기 후보 DC 잔차 값들의 세트 중에서 상기 하나의 DC 잔차 값을 선택하는 단계를 포함하는, 방법.
- [0583] 예 59. 예 57의 방법에 있어서, 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 단계는, 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 단계를 포함하는, 방법.
- [0584] 예 60. 예 59의 방법에 있어서, 상기 제 1 및 제 2 오프셋 값들은 동일한 값인, 방법.
- [0585] 예 61. 예 60의 방법에 있어서, 상기 제 1 및 제 2 오프셋 값들은 2인, 방법.
- [0586] 예 62. 예 59의 방법에 있어서, 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보

DC 잔차 값들의 세트를 식별하는 단계는,  $[DCResi[i] - Offset1, DCResi[i] + Offset2]$  에 의해 정의되는 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 단계를 포함하며,  $DCResi[i]$  는 결정된 상기 DC 잔차 값을 표시하며,  $Offset1$  은 상기 제 1 오프셋 값이며  $Offset2$  는 상기 제 2 오프셋 값이며,  $Offset1$  및  $Offset2$  의 각각은 비-음의 정수 값을 포함하는, 방법.

[0587] 예 63. 비디오 인코더를 포함하는 디바이스로서, 상기 비디오 인코더는, 상기 비디오 데이터를 인코딩하는 인코딩된 비디오 비트스트림을 저장하도록 구성된 메모리; 및 하나 이상의 프로세서들을 포함하며, 상기 하나 이상의 프로세서들은, 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하고; 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하고; 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하고; 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하고; 그리고 상기 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하도록 구성되며, 상기 심도 블록을 인코딩하는 것은 상기 심도 인트라 예측 모드들 중 상기 표시된 모드에 기초하여 상기 심도 블록에 대한 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 디바이스.

[0588] 예 64. 예 63 의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 상기 뷰 합성 최적화 프로세스에 따라서 상기 후보 DC 잔차 값들의 세트의 각각에 대한 비용을 결정하고, 최저 비용을 가지는 상기 후보 DC 잔차 값들의 세트 중에서 상기 하나의 DC 잔차 값을 선택하도록 구성된, 디바이스.

[0589] 예 65. 예 63 의 디바이스에 있어서, 상기 하나 이상의 프로세서들은 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 구성된, 디바이스.

[0590] 예 66. 예 65 의 디바이스에 있어서, 상기 제 1 및 제 2 오프셋 값들은 동일한 값인, 디바이스.

[0591] 예 67. 예 66 의 디바이스에 있어서, 상기 제 1 및 제 2 오프셋 값들은 2 인, 디바이스.

[0592] 예 68. 예 65 의 디바이스에 있어서, 상기 하나 이상의 프로세서들은  $[DCResi[i] - Offset1, DCResi[i] + Offset2]$  에 의해 정의되는 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 구성되며,  $DCResi[i]$  는 결정된 상기 DC 잔차 값을 표시하며,  $Offset1$  은 상기 제 1 오프셋 값이며  $Offset2$  는 상기 제 2 오프셋 값이며,  $Offset1$  및  $Offset2$  의 각각은 비-음의 정수 값을 포함하는, 디바이스.

[0593] 예 69. 비디오 인코더를 포함하는 디바이스로서, 상기 비디오 인코더는, 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하는 수단으로서, 상기 심도 블록을 인코딩하는 것은 상기 심도 인트라 예측 모드들 중 상기 표시된 모드에 기초하여 상기 심도 블록에 대한 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 상기 인코딩하는 수단; 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 수단; 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하는 수단; 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하는 수단; 및 상기 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하는 수단을 포함하는, 디바이스.

[0594] 예 70. 예 69 의 디바이스에 있어서, 상기 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하는 수단은 상기 뷰 합성 최적화 프로세스에 따라서 상기 후보 DC 잔차 값들의 세트의 각각에 대한 비용을 결정하는 수단을 포함하며, 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하는 수단은 최저 비용을 가지는 상기 후보 DC 잔차 값들의 세트 중에서 상기 하나의 DC 잔차 값을 선택하는 수단을 포함하는, 디바이스.

[0595] 예 71. 예 69 의 디바이스에 있어서, 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 수단은, 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 수단을 포함하는, 디바이스.

[0596] 예 72. 예 71 의 디바이스에 있어서, 상기 제 1 및 제 2 오프셋 값들은 동일한 값인, 디바이스.

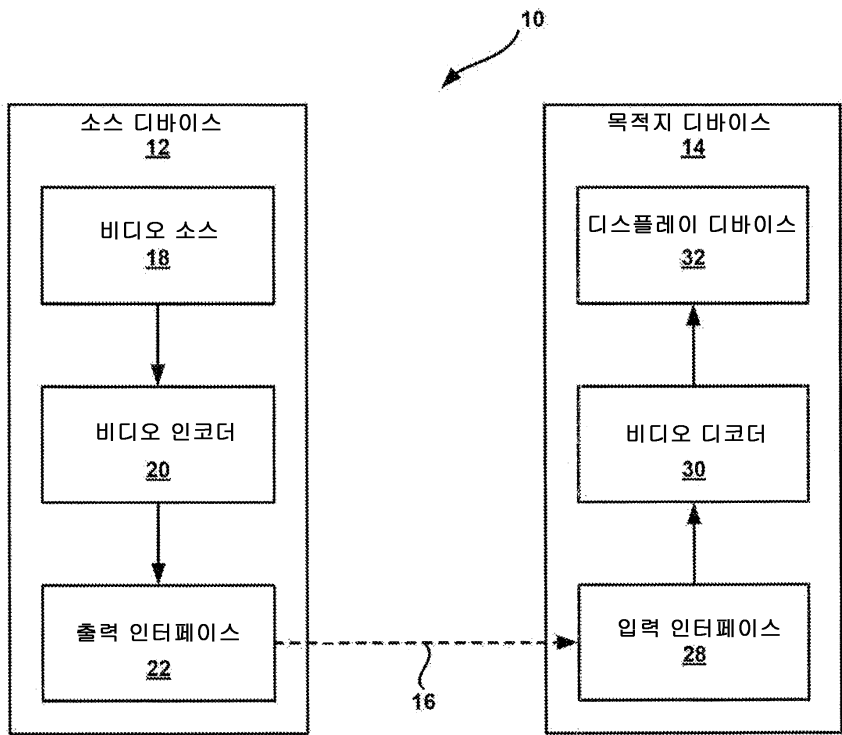
[0597] 예 73. 예 72 의 디바이스에 있어서, 상기 제 1 및 제 2 오프셋 값들은 2 인, 디바이스.



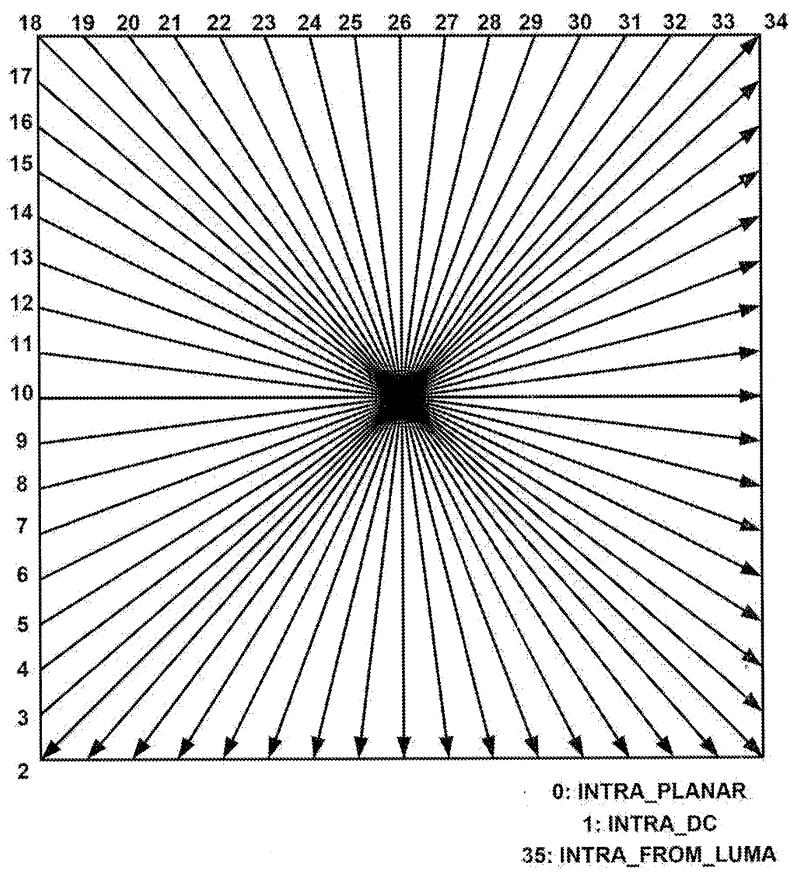
- [0598] 예 74. 예 71의 디바이스에 있어서, 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 수단은  $[DCResi[i] - Offset1, DCResi[i] + Offset2]$ 에 의해 정의되는 범위 내에서 후보 DC 잔차 값들의 세트를 식별하는 수단을 포함하며,  $DCResi[i]$ 는 결정된 상기 DC 잔차 값을 표시하며,  $Offset1$ 은 상기 제 1 오프셋 값이며  $Offset2$ 는 상기 제 2 오프셋 값이며,  $Offset1$  및  $Offset2$ 의 각각은 비-음의 정수 값을 포함하는, 디바이스.
- [0599] 예 75. 명령들을 저장하고 있는 컴퓨터-판독가능 저장 매체로서, 상기 명령들은, 비디오 인코더의 하나 이상의 프로세서들에 의해 실행될 때, 상기 비디오 인코더로 하여금, 심도 인트라 예측 모드에 따라서 심도 블록을 인코딩하도록 하고; 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 하고; 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하도록 하고; 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하도록 하고; 그리고 상기 선택된 DC 잔차 값을 인코딩된 비디오 비트스트림으로 인코딩하도록 하며, 상기 심도 블록을 인코딩하는 것은 상기 심도 인트라 예측 모드들 중 상기 표시된 모드에 기초하여 상기 심도 블록에 대한 적어도 하나의 DC 잔차 값을 결정하기 위해 단순화된 심도 코딩 (SDC) 모드를 수행하는 것을 포함하며, 상기 DC 잔차 값은 상기 심도 블록의 복수의 샘플들의 잔차 값들을 나타내는, 컴퓨터-판독가능 저장 매체.
- [0600] 예 76. 예 75의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 인코더로 하여금, 뷰 합성 최적화 프로세스를 상기 후보 DC 잔차 값들의 세트의 각각에 적용하도록 하는 명령들은 상기 비디오 인코더로 하여금, 상기 뷰 합성 최적화 프로세스에 따라서 상기 후보 DC 잔차 값들의 세트의 각각에 대한 비용을 결정하도록 하는 명령들을 포함하며, 상기 비디오 인코더로 하여금, 상기 뷰 합성 최적화 프로세스에 기초하여 상기 후보 DC 잔차 값들의 세트 중에서 하나의 DC 잔차 값을 선택하도록 하는 명령들은 상기 비디오 인코더로 하여금, 최저 비용을 가지는 상기 후보 DC 잔차 값들의 세트 중에서 상기 하나의 DC 잔차 값을 선택하도록 하는 명령들을 포함하는, 컴퓨터-판독가능 저장 매체.
- [0601] 예 77. 예 75의 컴퓨터-판독가능 저장 매체에 있어서, 상기 비디오 인코더로 하여금, 결정된 상기 DC 잔차 값을 포함하는 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 하는 명령들은, 상기 비디오 인코더로 하여금, 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 하는 명령들을 포함하는, 컴퓨터-판독가능 저장 매체.
- [0602] 예 78. 예 77의 컴퓨터-판독가능 저장 매체에 있어서, 상기 제 1 및 제 2 오프셋 값들은 동일한 값인, 컴퓨터-판독가능 저장 매체.
- [0603] 예 79. 예 78의 컴퓨터-판독가능 저장 매체에 있어서, 상기 제 1 및 제 2 오프셋 값들은 2인, 컴퓨터-판독가능 저장 매체.
- [0604] 예 80. 제 77항에 있어서, 상기 비디오 인코더로 하여금, 결정된 상기 DC 잔차 값 미만인 제 1 오프셋 값인 제 1 DC 잔차 값으로부터, 결정된 상기 DC 잔차 값보다 큰 제 2 오프셋 값인 제 2 DC 잔차 값까지의 DC 잔차 값들의 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 하는 명령들은 상기 비디오 인코더로 하여금,  $[DCResi[i] - Offset1, DCResi[i] + Offset2]$ 에 의해 정의되는 범위 내에서 후보 DC 잔차 값들의 세트를 식별하도록 하는 명령들을 포함하며,  $DCResi[i]$ 는 결정된 상기 DC 잔차 값을 표시하며,  $Offset1$ 은 상기 제 1 오프셋 값이며  $Offset2$ 는 상기 제 2 오프셋 값이며,  $Offset1$  및  $Offset2$ 의 각각은 비-음의 정수 값을 포함하는, 컴퓨터-판독가능 저장 매체.

도면

도면1

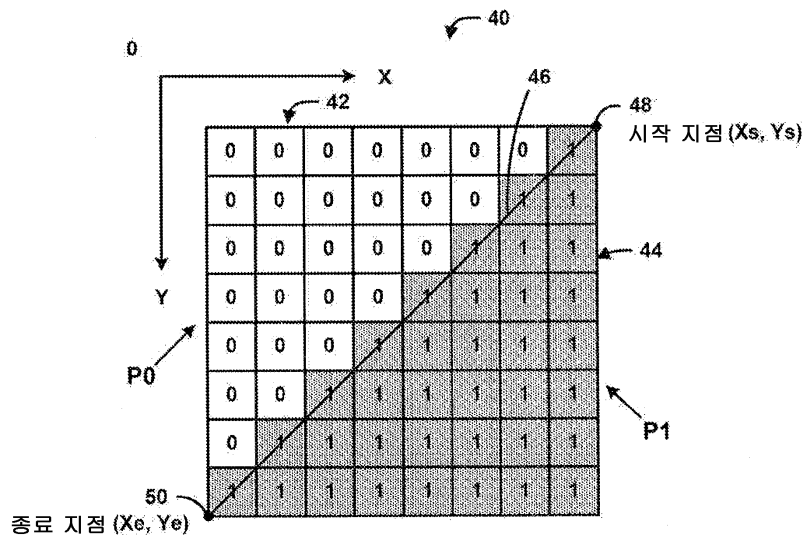


도면2

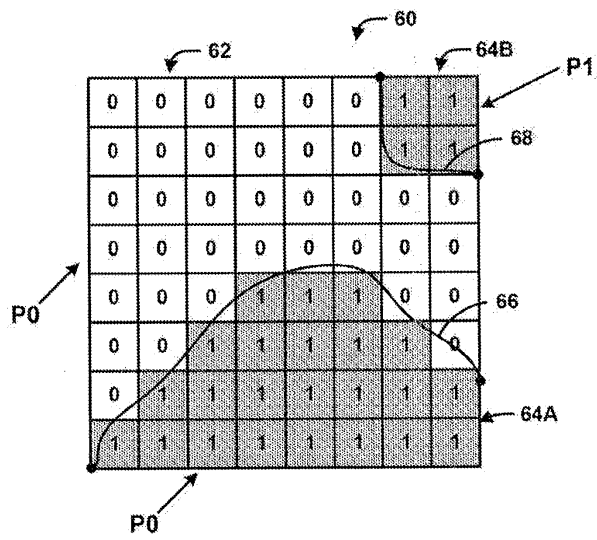




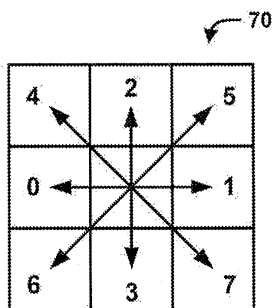
도면3



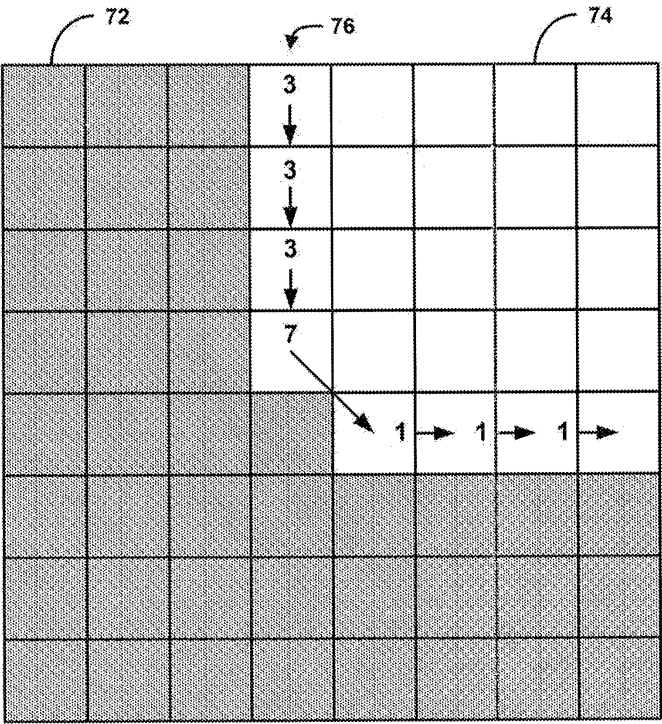
도면4



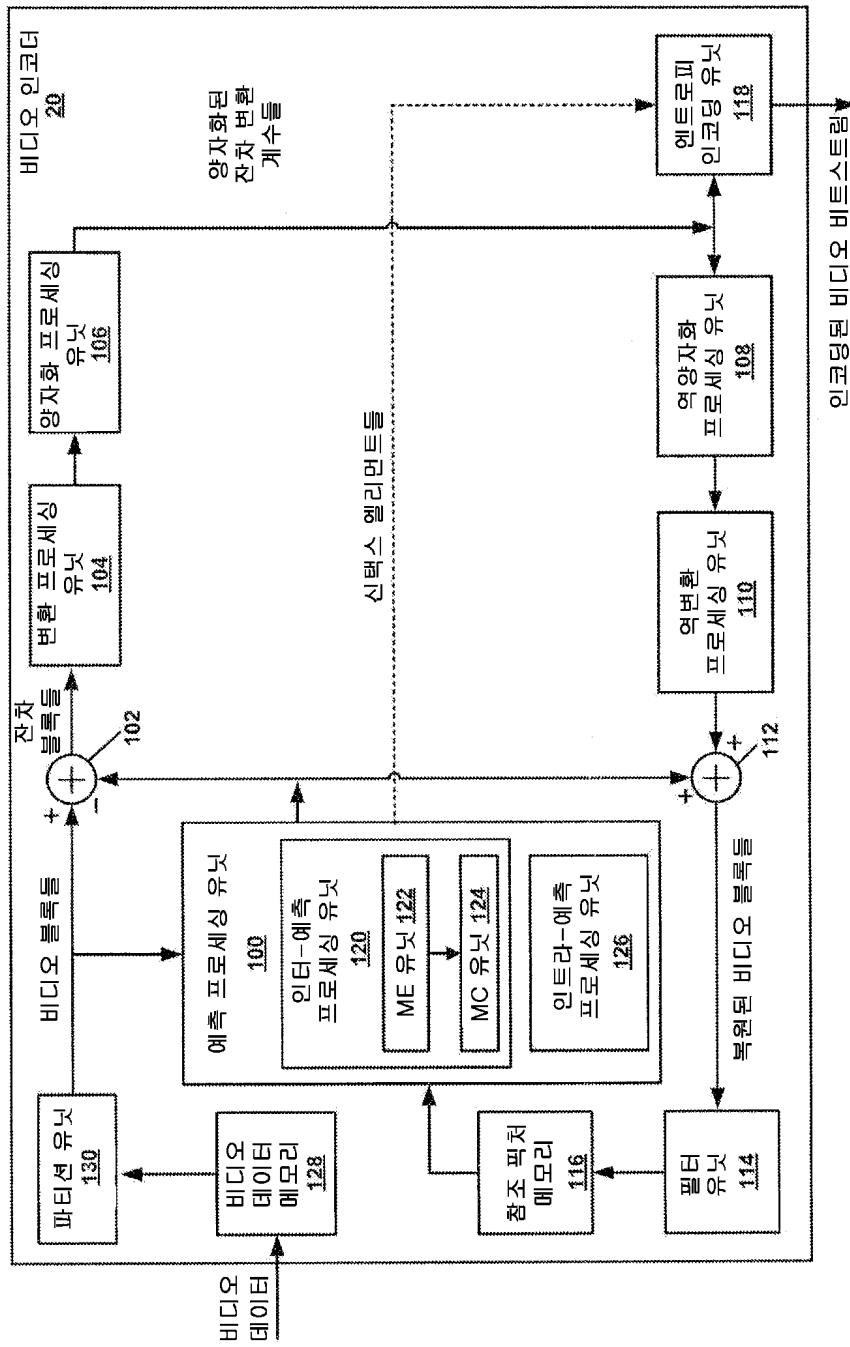
도면5



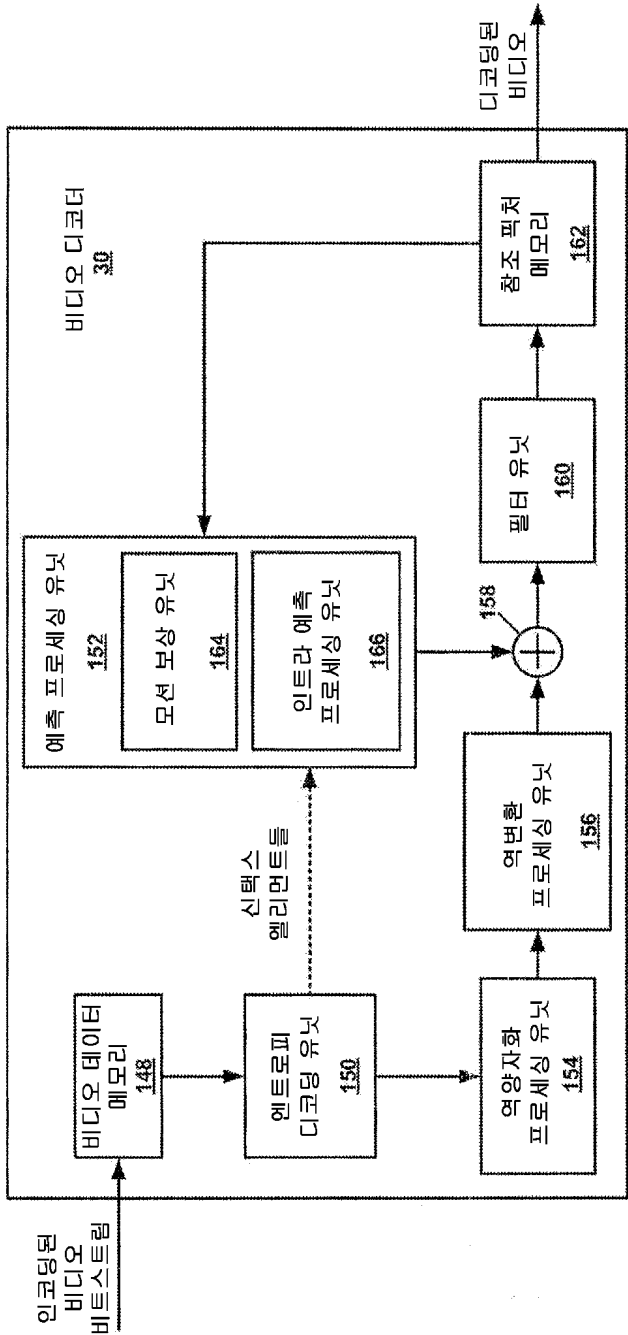
도면6



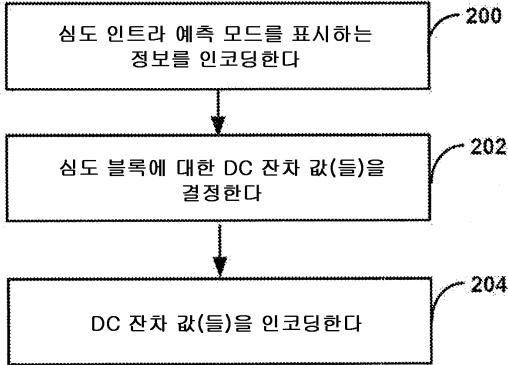
도면7



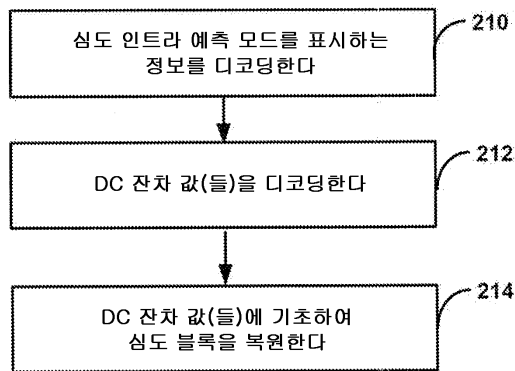
도면8



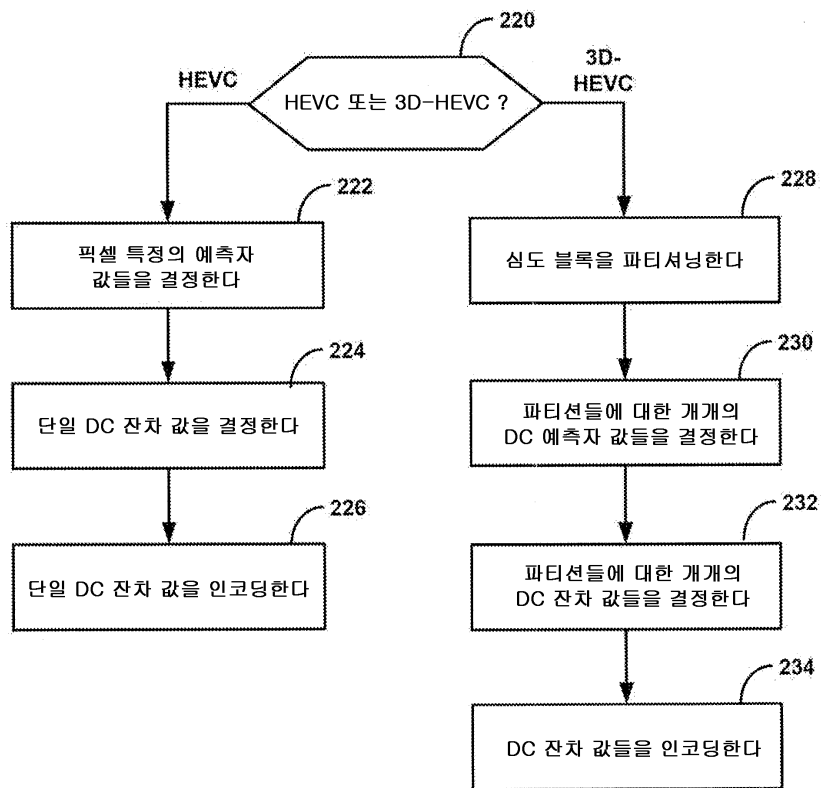
도면9



도면10

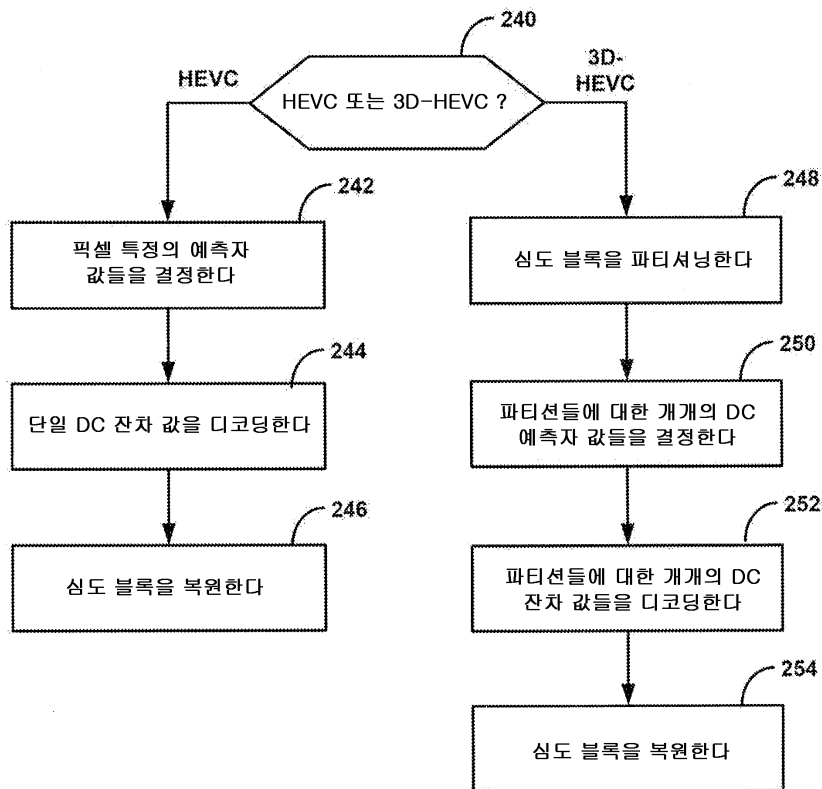


도면11

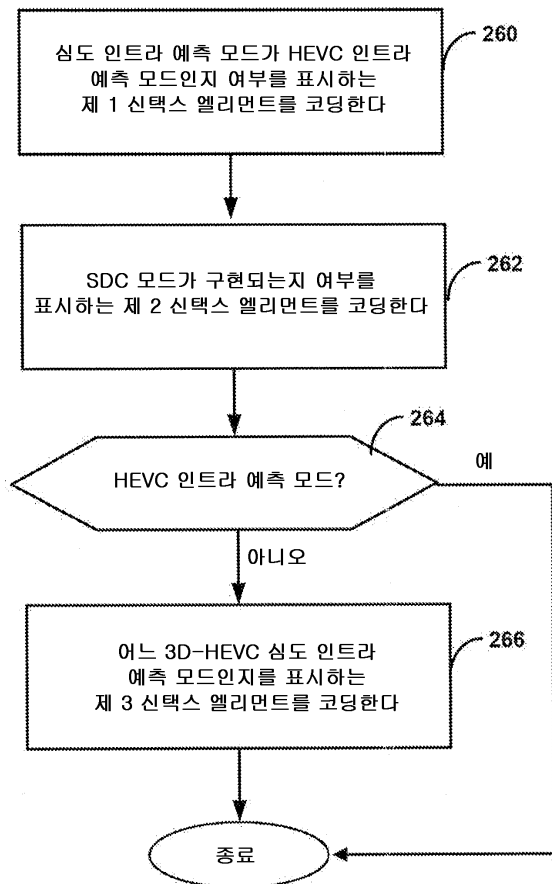




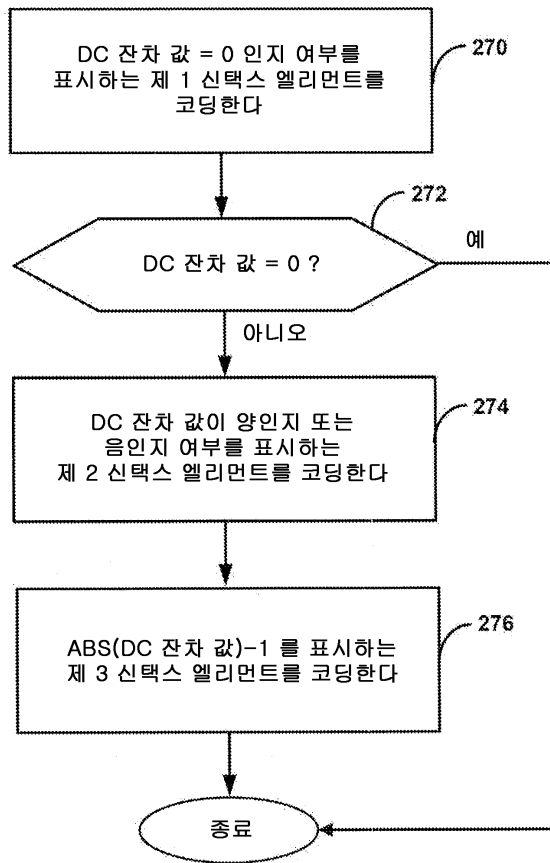
도면12



도면13



도면14



도면15

