

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4385268号
(P4385268)

(45) 発行日 平成21年12月16日(2009.12.16)

(24) 登録日 平成21年10月9日(2009.10.9)

(51) Int.Cl.

F I

G O 1 D 5/244 (2006.01)

G O 1 D 5/244

J

請求項の数 4 (全 7 頁)

(21) 出願番号	特願2000-11070 (P2000-11070)	(73) 特許権者	000006622
(22) 出願日	平成12年1月19日 (2000.1.19)		株式会社安川電機
(65) 公開番号	特開2001-201367 (P2001-201367A)		福岡県北九州市八幡西区黒崎城石2番1号
(43) 公開日	平成13年7月27日 (2001.7.27)	(72) 発明者	勝田 信一
審査請求日	平成18年11月13日 (2006.11.13)		福岡県北九州市八幡西区黒崎城石2番1号
			株式会社 安川電機内
		(72) 発明者	古谷 彰浩
			福岡県北九州市八幡西区黒崎城石2番1号
			株式会社 安川電機内
		審査官	岡田 卓弥

最終頁に続く

(54) 【発明の名称】 エンコーダ信号処理回路とそのヒステシス補償方法およびその方法を記録したコンピュータ用記録媒体

(57) 【特許請求の範囲】

【請求項 1】

モータの回転によりエンコーダが出力する 90 度位相の異なる 2 相の矩形波信号と、この矩形波信号の反転信号を 4 組の R S フリップフロップの入力信号とし、前記 4 組の R S フリップフロップの出力のうち 2 組の R S フリップフロップの出力の論理積信号をとり、前記 2 組の R S フリップフロップとは異なる別の 2 組の R S フリップフロップの出力の論理積信号をとることにより、ジッタのない 90 度位相の異なる 2 相の矩形波信号を出力するジッタ除去回路と、前記ジッタ除去回路の出力である 2 相の矩形波信号のエッジをカウントするカウンタを備えたエンコーダ信号処理回路において、

前記カウンタのカウント値と記憶された前回カウント値の差分の符号がモータの反転によって変化したと判断したときは、前記カウント値に前記差分の符号に応じて + 1 もしくは - 1 を加えて出力することを特徴とするエンコーダ信号処理回路のヒステシス補償方法。

【請求項 2】

今回のカウント値と前回カウント値の差分をとるとその差分がゼロか否かを判断し、ゼロであれば今回のカウント値を記憶して補正は行わず、次のカウント値との差分をとる操作を繰り返し、

前記差分がゼロでなければ、前回の差分と符号が違うか否かを判断し、

前記符号が違えば差分の符号に応じて、+ 1 または - 1 を補正量として前記今回のカウント値に加えて出力する

10

20

ことを特徴とする請求項 1 記載のエンコーダ信号処理回路のヒステシス補償方法。

【請求項 3】

モータの回転によりエンコーダが出力する 90 度位相の異なる 2 相の矩形波信号と、この矩形波信号の反転信号を 4 組の RS フリップフロップの入力信号とし、前記 4 組の RS フリップフロップの出力のうち 2 組の RS フリップフロップの出力の論理積信号をとり、前記 2 組の RS フリップフロップとは異なる別の 2 組の RS フリップフロップの出力の論理積信号をとることにより、ジッタのない 90 度位相の異なる 2 相の矩形波信号を出力するジッタ除去回路と、前記ジッタ除去回路の出力である 2 相の矩形波信号のエッジをカウントするカウンタを備えたエンコーダ信号処理回路において、

前記カウンタのカウント値と記憶された前回カウント値の差分の符号がモータの反転によって変化したと判断したときは、前記カウント値に前記差分の符号に応じて + 1 もしくは - 1 を加えて出力する補償演算部を備えたことを特徴とするエンコーダ信号処理回路。

10

【請求項 4】

モータの回転によりエンコーダが出力する 90 度位相の異なる 2 相の矩形波信号と、この矩形波信号の反転信号を 4 組の RS フリップフロップの入力信号とし、前記 4 組の RS フリップフロップの出力のうち 2 組の RS フリップフロップの出力の論理積信号をとり、前記 2 組の RS フリップフロップとは異なる別の 2 組の RS フリップフロップの出力の論理積信号をとることにより、ジッタのない 90 度位相の異なる 2 相の矩形波信号を出力するジッタ除去回路と、前記ジッタ除去回路の出力である 2 相の矩形波信号のエッジをカウントするカウンタを備えたエンコーダ信号処理回路において、

20

前記カウンタのカウント値と記憶された前回カウント値の差分の符号がモータの反転によって変化したと判断したときは、前記カウント値に前記差分の符号に応じて + 1 もしくは - 1 を加えて出力する手順を記録したことを特徴とするコンピュータプログラム用記録媒体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、回転体例えばモータの速度・位置の検出に使われるエンコーダの信号処理回路において、モータの反転時に生じるパルスのヒステシスを補償するジッタ除去手段を改良するジッタ除去回路のパルスヒステシス補償方法とその装置ならびにその手順をコンピュータプログラムとして記録した媒体に関する。

30

【0002】

【従来の技術】

図 3 は、従来例としてのジッタ除去回路を用いたエンコーダの位置検出方法を示す装置のブロック図である。全ての図面において、同一符号は同一若しくは相当部材を示す。

また、図 4 はそのジッタ除去回路の回路構成を示す論理回路図である。

モータ 1 の回転により、エンコーダ 2 で出力された 90 度位相の異なる 2 相パルスは、ジッタ除去回路 3 でジッタを除去されたパルスとしてカウント部 4 に入力され、カウント部 4 ではパルスエッジをカウントし出力する。その出力された値は中央演算装置 (CPU) や記憶装置へ入力され、モータの制御に利用されていた。

40

【0003】

ところが、このような従来例の方法では、モータ反転時にパルスヒステシスが発生するという問題があった。

図 5 は、このパルスヒステシスを示す電圧波形のタイムチャートである。

モータ反転時のエンコーダ 2 相出力パルスは一般に図 5 (イ) のようになり、パルスの立ち上がり立ち下りの部分にジッタがある波形となる。

そこで、ジッタ除去回路が挿入されるのだが、ジッタを取り除くことが目的であるから、ジッタ除去回路から出力される 2 組のパルスは図 5 (ロ) のように成るべきである。

【0004】

【発明が解決しようとする課題】

50

しかしながら、先の図 4 のジッタ除去回路を用いると出力される 2 相出力パルスは図 5 (八) のようになる。

これらの図 5 (口), (八) で明らかなように、従来例のジッタ除去回路を用いたエンコーダ信号処理では、図 5 (口) に示すモータ反転後最初の B 相立ち上がりで [図 5 の 51 参照]、2 相出力パルス図 5 (八) に示すの出力も B 相が立ち上がるべきところを、図 5 (口) に示す A 相の立ち上がりで図 5 (八) に示すの出力の B 相が立ち上がっている [図 5 の 52 参照]。

つまり、モータ反転後最初の 2 カウント目で初めて 1 カウント目が制御装置等へ出力されており、ここにヒステレシスがあることがわかる。

そこで、本発明はこのヒステレシスを補償することをことを目的とする。

10

【 0 0 0 5 】

【課題を解決するための手段】

上記目的を達成するために本発明の請求項 1 の発明は、モータの回転によりエンコーダが出力する 90 度位相の異なる 2 相の矩形波信号と、この矩形波信号の反転信号を 4 組の RS フリップフロップの入力信号とし、前記 4 組の RS フリップフロップの出力のうち 2 組の RS フリップフロップの出力の論理積信号をとり、前記 2 組の RS フリップフロップとは異なる別の 2 組の RS フリップフロップの出力の論理積信号をとることにより、ジッタのない 90 度位相の異なる 2 相の矩形波信号を出力するジッタ除去回路と、前記ジッタ除去回路の出力である 2 相の矩形波信号のエッジをカウントするカウンタを備えたエンコーダ信号処理回路において、前記カウンタのカウント値と記憶された前回カウント値の差分の符号がモータの反転によって変化したと判断したときは、前記カウント値に前記差分の符号に応じて + 1 もしくは - 1 を加えて出力することを特徴とするエンコーダ信号処理回路のヒステレシス補償方法である。

20

このように本発明の請求項 1 の発明によれば、モータの反転時に生じるパルスヒステレシスを補償することができ、モータの回転を反転し、繰り返し運転を行う場合などに、オフセットすることなく正確な位置に停止することができるという特段の効果を奏する。

【 0 0 0 6 】

本発明の請求項 2 の発明は、請求項 1 のジッタ除去回路のパルスヒステレシス補償方法において、今回のカウント値と前回カウント値の差分をとるとその差分がゼロか否かを判断し、ゼロであれば今回のカウント値を記憶して補正は行わず、次のカウント値との差分をとる操作を繰り返し、前記差分がゼロでなければ、前回の差分と符号が違つか否かを判断し、前記符号が違えば差分の符号に応じて、+ 1 または - 1 を補正量として前記今回のカウント値に加えて出力することを特徴とする請求項 1 記載のエンコーダ信号処理回路のヒステレシス補償方法である。

30

【 0 0 0 7 】

本発明の請求項 3 の発明は、モータの回転によりエンコーダが出力する 90 度位相の異なる 2 相の矩形波信号と、この矩形波信号の反転信号を 4 組の RS フリップフロップの入力信号とし、前記 4 組の RS フリップフロップの出力のうち 2 組の RS フリップフロップの出力の論理積信号をとり、前記 2 組の RS フリップフロップとは異なる別の 2 組の RS フリップフロップの出力の論理積信号をとることにより、ジッタのない 90 度位相の異なる 2 相の矩形波信号を出力するジッタ除去回路と、前記ジッタ除去回路の出力である 2 相の矩形波信号のエッジをカウントするカウンタを備えたエンコーダ信号処理回路において、前記カウンタのカウント値と記憶された前回カウント値の差分の符号がモータの反転によって変化したと判断したときは、前記カウント値に前記差分の符号に応じて + 1 もしくは - 1 を加えて出力する補償演算部を備えたことを特徴とするエンコーダ信号処理回路である。

40

【 0 0 0 8 】

本発明の請求項 4 の発明は、モータの回転によりエンコーダが出力する 90 度位相の異なる 2 相の矩形波信号と、この矩形波信号の反転信号を 4 組の RS フリップフロップの入力信号とし、前記 4 組の RS フリップフロップの出力のうち 2 組の RS フリップフロップ

50

の出力の論理積信号をとり、前記2組のRSフリップフロップとは異なる別の2組のRSフリップフロップの出力の論理積信号をとることにより、ジッタのない90度位相の異なる2相の矩形波信号を出力するジッタ除去回路と、前記ジッタ除去回路の出力である2相の矩形波信号のエッジをカウントするカウンタを備えたエンコーダ信号処理回路において、前記カウンタのカウント値と記憶された前回カウント値の差分の符号がモータの反転によって変化したと判断したときは、前記カウント値に前記差分の符号に応じて+1もしくは-1を加えて出力する手順を記録したことを特徴とするコンピュータプログラム用記録媒体である。

【0009】

【発明の実施の形態】

本発明の実施の形態について図面を参照して説明する。

図1は、本発明の実施の形態における回路構成を示すブロック図である。

この図1は、従来例の図3にカウント記憶部5とヒステシス補償部6が追加して配置された構成である。

【0010】

図2は、本発明に係る演算部における補償方法の操作手順を示すフローチャートである。手順に従って図1、図2を説明する。

[1] モータ1が回転し、その変位に対応して90度位相の異なる2相のパルスがエンコーダ2より出力され、ジッタ除去部3においてパルスの立ち上がり、立ち下がり部分が排除される。

[2] カウント部4では、ジッタの除去されたパルスの立ち上がり、立ち下がりを検出し、併せて2相パルスの方向も検出し、カウントの増減を行う。

ここまでは、従来例と同じである。そして、

[3] 記憶部5では、カウント部4より前回出力された値を保持しておく。この記憶部5の値が更新されるのは、一定時間が経過した後、若しくはカウント部4の出力が更新されたときである。

【0011】

[4] 補償演算部6では、

ステップ21として、カウント部4より現在出力されている値から、記憶部5より出力されるカウント出力の前回値を引いて差分を取る。

ステップ22では、前記差分がゼロであれば(Yes) ステップ21に戻り、ゼロでなければ(No) 次のステップ23へ進む。

ステップ23として、前記差分の符号が前回のものと異なっていれば、すなわちモータ1が反転していれば(Yes) ステップ25へ、前回の差分の符号と同じであれば(No) つまりモータ1の回転方向が変わっていなければ、ステップ24へ進む。

ステップ24では、今回の差分値を前回の差分値として保存する。さらに補正値はゼロにしてステップ26へ移る。

ステップ25として、モータ1が反転しているので、今回の差分値が正であれば+1、負であれば-1を補正量として、ステップ26へ進む。さらに今回の差分値を前回の差分値として保存する[図示のように、差分符号に1を乗じたものを補正量としている]。

ステップ26では、補正出力として、カウンタ部4の出力に補正量を加えた値を出力する。

【0012】

このようにして、モータ1の反転後2つ目のエッジ[図5の51参照]が、カウンタ部4に入力されたときに、補正を加えて出力され、制御等に用いられる。

また、本発明の操作手順をコンピュータプログラムとして記述し、それを読み取ったコンピュータがヒステシス補償部6として機能するようにしてもよいことは勿論である。

【0013】

【発明の効果】

以上述べたように本発明によれば、モータの反転時に生じるパルスヒステシスを補償することができ、モータの回転を反転し、繰り返し運転を行う場合などに、オフセットする

10

20

30

40

50

ことなく正確な位置に停止することができるという特段の効果を奏する。

【図面の簡単な説明】

【図 1】本発明の実施の形態における回路構成を示すブロック図

【図 2】本発明に係る演算部における補償方法の操作手順を示すフローチャート

【図 3】従来例としてのジッタ除去回路を用いたエンコーダの位置検出方法を示す装置のブロック図

【図 4】図 4 は図 3 のジッタ除去回路の回路構成を示す論理回路図

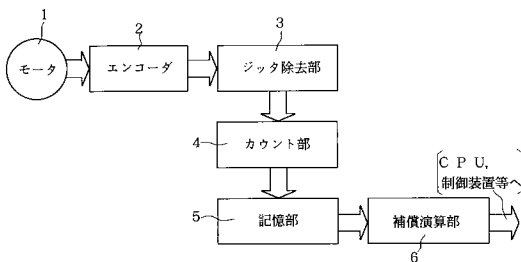
【図 5】従来例のパルスヒステレシスを示す電圧波形のタイムチャート

【符号の説明】

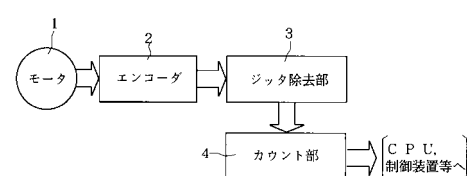
- 1 モータ
- 2 エンコーダ
- 3 ジッタ除去部
- 4 カウント部
- 5 記憶部
- 6 補償演算部

10

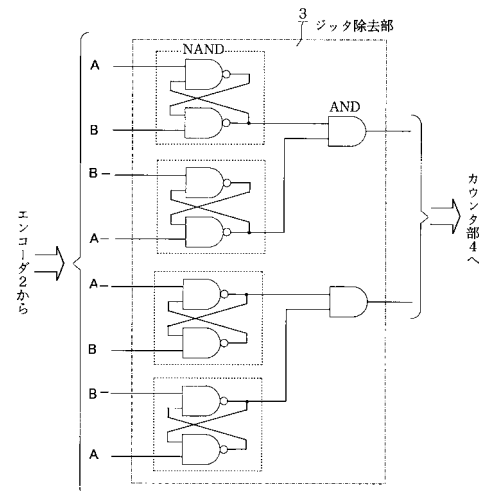
【図 1】



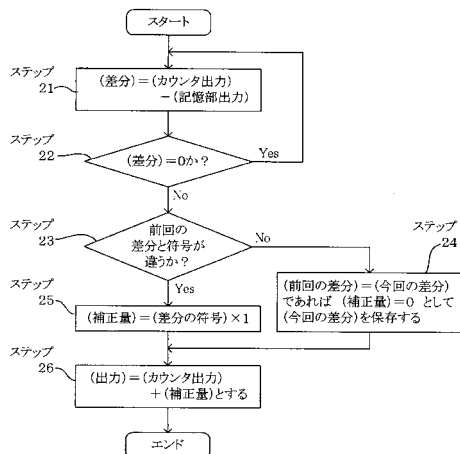
【図 3】



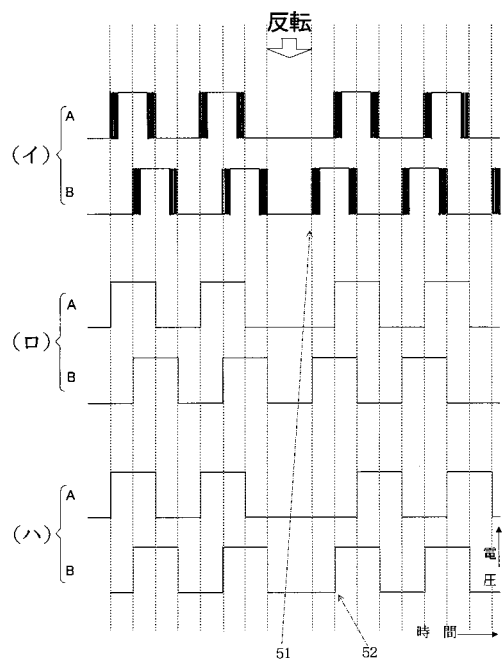
【図 4】



【図 2】



【図 5】



フロントページの続き

(56)参考文献 特開平 1 1 - 2 4 8 4 8 8 (J P , A)
実開平 5 - 8 1 6 3 5 (J P , U)
実開昭 6 2 - 1 4 5 5 8 (J P , U)

(58)調査した分野(Int.Cl. , D B 名)
G01D 5/00- 5/62