

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7368464号  
(P7368464)

(45)発行日 令和5年10月24日(2023.10.24)

(24)登録日 令和5年10月16日(2023.10.16)

(51)国際特許分類 F I  
H 1 0 N 60/00 (2023.01) H 1 0 N 60/00 Z Z A A

請求項の数 20 (全29頁)

(21)出願番号	特願2021-519626(P2021-519626)	(73)特許権者	390009531
(86)(22)出願日	令和1年11月20日(2019.11.20)		インターナショナル・ビジネス・マシ
(65)公表番号	特表2022-509003(P2022-509003		ンズ・コーポレーション
	A)		INTERNATIONAL BUSI
(43)公表日	令和4年1月20日(2022.1.20)		NESS MACHINES CORPO
(86)国際出願番号	PCT/EP2019/081938		RATION
(87)国際公開番号	WO2020/109107		アメリカ合衆国10504 ニューヨー
(87)国際公開日	令和2年6月4日(2020.6.4)		ク州 アーモンク ニュー オーチャード
審査請求日	令和4年4月18日(2022.4.18)		ロード
(31)優先権主張番号	16/200,062		New Orchard Road, A
(32)優先日	平成30年11月26日(2018.11.26)		rmonk, New York 105
(33)優先権主張国・地域又は機関	米国(US)	(74)代理人	04, United States of
			America
			100112690
			弁理士 太佐 種一

最終頁に続く

(54)【発明の名称】 超伝導体の磁場による量子ビット調整

(57)【特許請求の範囲】

【請求項1】

デバイスであって、

磁場を生成するように構成された第1の層であって、極低温範囲で超伝導性を示す材料を含む、前記第1の層と、

量子プロセッサ・チップの量子ビットであって、前記第1の層が、前記第1の層の第1の磁束が第1の周波数シフト値だけ前記量子ビットの第1の共振周波数に第1の変化を引き起こすように、前記量子ビットと磁氣的に相互作用するように構成されている、前記量子ビットと、

前記第1の層の一部分を臨界温度よりも高く加熱するように構成された加熱素子と、  
を含む、デバイス。

10

【請求項2】

前記第1の層に磁場を印加するように構成された磁気素子と、  
をさらに含む、請求項1に記載のデバイス。

【請求項3】

前記加熱素子が抵抗器である、請求項2に記載のデバイス。

【請求項4】

前記加熱素子が光源である、請求項2または請求項3に記載のデバイス。

【請求項5】

前記磁気素子が、

20

超伝導材料のワイヤであって、コイル構造に形成された、前記ワイヤ、を含む、請求項 2 ないし請求項 4 のいずれかに記載のデバイス。

【請求項 6】

前記加熱素子が複数の加熱素子のうちの 1 つであり、各加熱素子が前記第 1 の層の対応する部分を臨界温度よりも高く加熱するように構成されている、請求項 2 ないし請求項 5 のいずれかに記載のデバイス。

【請求項 7】

前記第 1 の層の各部分が、各部分の磁束が対応する量子ビットの共振周波数に変化を引き起こすように、前記量子プロセッサの複数の量子ビットのうちの前記対応する量子ビットと磁氣的に相互作用するように構成されている、請求項 6 に記載のデバイス。

10

【請求項 8】

前記第 1 の層が、範囲の両端を含め、20 ケルビン～0.01 ケルビンの温度範囲で動作しながら、前記第 1 の磁束を生成する、請求項 1 ないし請求項 7 のいずれかに記載のデバイス。

【請求項 9】

磁場を生成するように構成された第 2 の層であって、極低温範囲で超伝導性を示す材料を含む、前記第 2 の層、をさらに含む、請求項 1 ないし請求項 8 のいずれかに記載のデバイス。

【請求項 10】

チップの表面上に配置された磁気素子であって、前記第 1 の層が前記チップの反対側の表面上に形成されている、前記磁気素子、をさらに含む、請求項 1 ないし請求項 9 のいずれかに記載のデバイス。

20

【請求項 11】

前記量子ビットが前記量子プロセッサ・チップの第 1 の表面上に形成され、前記第 1 の層が前記量子プロセッサ・チップの反対側の表面上に形成されている、請求項 1 ないし請求項 10 のいずれかに記載のデバイス。

【請求項 12】

前記第 1 の層に磁場を印加するように構成された磁気素子であって、第 1 のチップ上に配置された、前記磁気素子をさらに含み、

前記第 1 の層が第 2 のチップ上に配置されている、請求項 1 ないし請求項 11 のいずれかに記載のデバイス。

30

【請求項 13】

量子ビット調整デバイスを製造する方法であって、磁場を生成するように構成された第 1 の層を形成することであって、前記第 1 の層が極低温範囲で超伝導性を示す材料を含む、前記形成することと、

量子プロセッサ・チップ上に量子ビットを形成することであって、前記第 1 の層が、前記第 1 の層の第 1 の磁束が第 1 の周波数シフト値だけ前記量子ビットの第 1 の共振周波数に第 1 の変化を引き起こすように、前記量子ビットと磁氣的に相互作用するように構成されている、前記形成することと、

前記第 1 の層の一部分を臨界温度よりも高く加熱するように構成された加熱素子を形成することと、

40

を含む、方法。

【請求項 14】

磁場を生成するように構成された第 2 の層を形成することであって、前記第 2 の層が極低温範囲で超伝導性を示す材料を含む、前記形成すること、

をさらに含む、請求項 13 に記載の方法。

【請求項 15】

前記第 1 の層が、範囲の両端を含め、20 ケルビン～0.01 ケルビンの温度範囲で動作しながら、前記第 1 の磁束を生成する、請求項 13 または請求項 14 に記載の方法。

【請求項 16】

50

チップの表面上に磁気素子を配置することであって、前記第 1 の層が前記チップの反対側の表面上に形成されている、前記配置すること、  
をさらに含む、請求項 1 3 ないし請求項 1 5 のいずれかに記載の方法。

【請求項 1 7】

前記量子ビットが前記量子プロセッサ・チップの第 1 の表面上に形成され、  
前記第 1 の層が前記量子プロセッサ・チップの反対側の表面上に形成されている、請求項 1 3 ないし請求項 1 6 のいずれかに記載の方法。

【請求項 1 8】

量子ビット調整デバイスを製造するために動作させると、動作を実行する超伝導体製造システムであって、前記動作が、

磁場を生成するように構成された第 1 の層を形成することであって、前記第 1 の層が極低温範囲で超伝導性を示す材料を含む、前記形成することと、

量子プロセッサ・チップ上に量子ビットを形成することであって、前記第 1 の層が、前記第 1 の層の第 1 の磁束が第 1 の周波数シフト値だけ前記量子ビットの第 1 の共振周波数に第 1 の変化を引き起こすように、前記量子ビットと磁氣的に相互作用するように構成されている、前記形成することと、

前記第 1 の層の一部分を臨界温度よりも高く加熱するように構成された加熱素子を形成することと、

を含む、超伝導体製造システム。

【請求項 1 9】

前記動作が、  
磁場を生成するように構成された第 2 の層を形成することであって、前記第 2 の層が極低温範囲で超伝導性を示す材料を含む、前記形成すること、  
をさらに含む、請求項 1 8 に記載の超伝導体製造システム。

【請求項 2 0】

前記動作が、  
チップの表面上に磁気素子を配置することであって、前記第 1 の層が前記チップの反対側の表面上に形成されている、前記配置すること、  
をさらに含む、請求項 1 8 または請求項 1 9 に記載の超伝導体製造システム。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、一般に、量子プロセッサにおける量子ビットの共振周波数を調整するためのデバイス、製造方法、および製造システムに関する。より詳細には、本発明は、超伝導体の磁場による量子ビット調整のためのデバイス、方法、およびシステムに関する。

【背景技術】

【0 0 0 2】

以降、単語または句の接頭辞「Q」は、使用される場合に明示的に区別されない限り、量子コンピューティングの文脈でのその単語または句の言及を示す。

【0 0 0 3】

分子および亜原子粒子は、物理世界が基本的なレベルでどのように機能するかを探求する物理学の一分野である量子力学の法則に従う。このレベルでは、粒子は、奇妙な振る舞いをし、同時に 2 つ以上の状態をとり、非常に遠く離れた他の粒子と相互作用する。量子コンピューティングは、これらの量子現象を利用して情報を処理する。

【0 0 0 4】

今日使用しているコンピュータは、古典的なコンピュータ（本明細書では「従来の」コンピュータもしくは従来のノード、または「CN」とも呼ばれる）として知られている。従来のコンピュータは、フォン・ノイマン・アーキテクチャとして知られているものにおいて、半導体材料および技術を用いて製造された従来のプロセッサと、半導体メモリと、磁気または固体記憶装置と、を使用する。特に、従来のコンピュータのプロセッサは、バ

10

20

30

40

50

イナリ・プロセッサであり、すなわち、1と0で表されたバイナリ・データで動作する。

【0005】

量子プロセッサ(Qプロセッサ)は、量子ビット・デバイス(本明細書では簡潔に「量子ビット」と呼ばれる)の奇妙な性質を使用して、計算タスクを実行する。量子力学が機能する特定の領域では、物質の粒子は、「オン」状態、「オフ」状態、および同時に「オン」と「オフ」の両方の状態などの複数の状態で存在することができる。半導体プロセッサを使用する古典的なコンピューティングがオン状態とオフ状態(バイナリ・コードの1と0に相当)のみを使用することに限定されているのに対し、Qプロセッサは、物質のこれらの量子状態を利用してデータ・コンピューティングで使用可能な信号を出力する。

【0006】

従来のコンピュータは、情報をビットで符号化する。各ビットは、1または0の値をとることができる。これらの1と0は、最終的にコンピュータ機能を駆動するオン/オフ・スイッチとして作用する。一方、量子コンピュータは、量子ビットに基づいており、量子物理学の2つの重要な原理、すなわち重ね合わせ(superposition)およびもつれ(entanglement)によって古典的なコンピュータとは異なる。重ね合わせとは、各量子ビットが1と0の両方を同時に表すことができることを意味する。もつれとは、重ね合わせ状態にある量子ビットが非古典的な仕方で互いに相関し得ること、すなわち、(1であるか、0であるか、またはその両方であるかにかかわらず)一方の状態が、もう一方の状態に依存し得ること、および2つの量子ビットがもつれ合っている場合の方が、2つの量子ビットを個々に扱う場合よりも、2つの量子ビットに関して確認され得る情報が多いことを意味する。

【0007】

これらの2つの原理を使用して、量子ビットは、より洗練された情報プロセッサとして動作し、従来のコンピュータを使用するには取り扱いにくい問題を量子コンピュータが解決することを可能にする。IBM(R)は、超伝導量子ビットを使用したQプロセッサの動作性を成功裏に構築および実証した(IBMは、米国およびその他の国におけるInternational Business Machines Corporationの登録商標である)。

【0008】

超伝導量子ビットは、ジョセフソン接合を含む。ジョセフソン接合は、2つの薄膜超伝導金属層を非超伝導材料で分離することによって形成される。超伝導層の金属が、例えば、金属の温度を特定の極低温まで下げることによって超伝導になると、電子対が、一方の超伝導層から非超伝導層を通ってもう一方の超伝導層にトンネルすることができる。量子ビットでは、分散非線形インダクタとして機能するジョセフソン接合が1つまたは複数の容量性デバイスと並列に電気的に結合されて非線形マイクロ波発振器を形成する。発振器は、量子ビットのインダクタンスおよびキャパシタンスの値によって決まる共振/転移周波数を有する。「量子ビット」という用語へのいかなる言及も、使用される場合に明確に区別されない限り、ジョセフソン接合を使用する超伝導量子ビット発振器回路への言及である。

【0009】

超伝導状態では、材料は、第1に、電流の通過に対して抵抗を示さない。抵抗がゼロに低下すると、エネルギーを消費することなく、電流が材料の内部を循環することができる。第2に、材料は、マイスナー効果を示し、すなわち、外部磁場が十分に弱い場合、外部磁場は、超伝導体に侵入せず、その表面に留まる。これらの特性の一方または両方が材料によってもはや示されなくなった場合、その材料は、もはや超伝導ではないと言われる。

【0010】

超伝導材料の臨界温度は、材料が超伝導の特性を示し始める温度である。超伝導材料は、電流の流れに対して非常に低いまたはゼロの抵抗率を示す。臨界磁場は、所与の温度に対する最も高い磁場であり、この磁場より下では、材料は、超伝導のままである。

【0011】

10

20

30

40

50

超伝導体は、一般に、2つの種類のいずれかに分類される。第I種超伝導体は、臨界磁場で単一の転移を示す。第II種超伝導体は、臨界磁場に達すると、非超伝導状態から超伝導状態に転移する。第III種超伝導体は、2つの臨界磁場および2つの転移を含む。下部臨界磁場以下では、第III種超伝導体は、超伝導状態を示す。上部臨界磁場よりも上では、第III種超伝導体は、超伝導の特性を示さない。上部臨界磁場と下部臨界磁場との間では、第III種超伝導体は、混合状態を示す。混合状態では、第III種超伝導体は、不完全なマイスナー効果を示し、すなわち、量子化されたパケットの外部磁場が特定の位置で超伝導体材料に侵入する。

#### 【0012】

マイスナー効果は、超伝導体材料の表面での永久電流の生成に起因する。永久電流は、外部電源を必要としない永続的な電流である。永久電流は、超伝導材料のバルク全体にわたって外部磁場を打ち消すための対抗磁場を生成する。超伝導状態では、ゼロ抵抗特性のために、永久電流は、時間とともに減衰しない。

10

#### 【0013】

臨界温度よりも高い超伝導材料は、外部磁場の侵入を可能にする。外部磁場を維持しながら超伝導体材料を臨界温度以下に冷却すると、永久電流が生成される。超伝導材料が電流の通過に抵抗を示さないため、永久電流は、いつまでも流れる。外部磁場は、スイッチ・オフまたは完全に切り除くことができ、永久電流は、残る。永久電流は、超伝導体材料の外側に磁場を生成する。永久電流によって生成された磁場は、スイッチ・オフされた外部磁場からの磁束の変化を補償する。超伝導材料は、温度が臨界温度を超えて上昇しない限り、永久磁石として作用する。

20

#### 【0014】

量子ビットによって処理される情報は、マイクロ波周波数の範囲のマイクロ波信号/光子の形態で搬送され、または送信される。量子ビット出力のマイクロ波周波数は、量子ビットの共振周波数によって決まる。マイクロ波信号は、この信号に符号化された量子情報を解読するために、捕捉、処理、および分析される。読み出し回路は、量子ビットの量子状態を捕捉、読み出し、測定するために、量子ビットと結合された回路である。読み出し回路の出力は、Qプロセッサが計算を実行するために使用可能な情報である。

#### 【0015】

超伝導量子ビットは、 $|0\rangle$ と $|1\rangle$ の2つの量子状態を有する。これらの2つの状態は、原子の2つのエネルギー状態、例えば、超伝導人工原子(超伝導量子ビット)の基底状態( $|0\rangle$ )と第1励起状態( $|1\rangle$ )であってもよい。他の例には、核スピンまたは電子スピンのスピナップとスピンドアウン、結晶欠陥の2つの位置、および量子ドットの2つの状態が含まれる。この系は、量子的な性質のものであるため、2つの状態の任意の組合せが許可され、有効である。

30

#### 【0016】

量子ビットを使用した量子コンピューティングが信頼性の高いものであるためには、量子回路、例えば、量子ビット自体、量子ビットに関連付けられた読み出し回路、およびQプロセッサの他の部分は、エネルギーの注入または消費などによって量子ビットのエネルギー状態をいかなる有意なやり方によっても変更してはならず、あるいは量子ビットの $|0\rangle$ 状態と $|1\rangle$ 状態との間の相対的な位相に影響を与えてはならない。量子情報を用いて動作する任意の回路に対するこの動作上の制約は、そのような回路で使用される半導体および超伝導構造を製造する際に特別な考慮を必要とする。

40

#### 【0017】

例示的な実施形態は、量子ビットの共振周波数が、量子ビットが製造される時点で、すなわち、ジョセフソン接合および量子ビット発振器の容量性素子がQプロセッサ・チップ上に製造されるときに、本質的に固定されることを認識する。例示的な実施形態は、Qプロセッサの最も単純な実施形態では、量子論理ゲートを実装するために少なくとも2個の量子ビットが必要であることをさらに認識する。したがって、Qプロセッサ・チップは、典型的には、単一のQプロセッサ・チップ上に、少なくとも2個であるが、多くの場合、

50

8個、16個、またはそれ以上の量子ビットを有するように製造される。

【0018】

一部の量子ビットは、固定周波数量子ビットであり、すなわち、それらの共振周波数は、変更可能ではない。他の量子ビットは、周波数調整可能量子ビットである。Qプロセッサは、固定周波数量子ビット、周波数調整可能量子ビット、またはそれらの組合せを使用することができる。

【0019】

例示的な実施形態は、特定の正確な周波数または隣接する量子ビット間の正確な周波数差を有する単一接合トランズモンまたは固定周波数超伝導量子ビットを製造することが困難であることを認識する。これは主に、ジョセフソン接合の臨界電流が製造プロセスにおいて十分に制御されたパラメータではないためである。この結果、同じ設計および面積を有し、同じチップ上に製造されたジョセフソン接合の臨界電流が比較的広範囲に広がる。

10

【0020】

例示的な実施形態は、チップ上の2つの隣接する結合された量子ビットの共振周波数が同じであるか、または周波数のしきい値帯域内にあるか、またはそれら量子ビットの高い方の転移周波数が共振上にあるかもしくは共振に近い場合、クロストーク、量子デコヒーレンス、エネルギー減衰、混合状態の生成、意図しない情報転送、量子状態の漏れなどの悪影響が起こり得ることを認識する。このような量子ビットを有することは、ゲートが動作している量子ビットの共振周波数のスペクトルに対して厳しい要件を有する交差共振ゲートなどの特定の量子ゲートの性能または有用性にも悪影響を与える可能性がある。したがって、例示的な実施形態は、結合された固定周波数量子ビットに基づくQプロセッサにおける1つの課題が、特に交差共振ゲートが使用される場合、隣接する量子ビット間の周波数混雑または周波数衝突であることを認識する。

20

【0021】

提案される量子ビット調整技法は、交差共振ゲートにより作用を受ける同一チップ上の結合された量子ビットの周波数衝突を解決する必要性によって動機付けられているが、提案される量子ビット調整技法は、一般的であり、デバイス・パッケージに侵入することなく量子ビット調整を必要とするチップ上の他の種類の量子デバイスに適用可能であることに留意することが重要である。

【0022】

例示的な実施形態は、周波数調整可能量子ビット（以降、簡潔に「調整可能量子ビット」と呼ばれる）が磁束依存インダクタンスを有することを認識する。周波数調整可能性は、例えば、固定周波数量子ビットの単一のジョセフソン接合を、1つまたは複数のジョセフソン接合を含む超伝導ループで置き換えることによって達成することができる。ループを通り抜ける磁場を変化させることによって、ループのインダクタンスが変化し、それによって量子ビットの共振周波数が変化し、したがって量子ビットが調整可能になる。例示的な実施形態は、調整可能周波数量子ビットに基づくQプロセッサにおける1つの課題が、位相緩和につながる磁束ノイズに対する感度であることを認識する。

30

【0023】

現在、チップ上の磁束調整可能量子ビットの周波数を変更しなければならない場合、量子ビットのループを通り抜ける磁束を印加または変更するために最先端技術で使用される2つの主な方法がある。第1の方法は、量子ビット・チップ・パッケージに取り付けられたグローバル超伝導コイルを使用することである。本方法は、デバイス・パッケージに侵入しない外部の完全に制御可能な磁気源を有するという利点を有する。このような外部源は、十分にフィルタリングすることができ、いくつかの悪影響を回避する。本方法の欠点は、量子ビットを個別に制御および調整することができないことである。

40

【0024】

第2の方法は、Qプロセッサ・チップ上に配置された、量子ビットの近くにルーティングされたオン・チップ磁力線または磁束線を使用することである。本方法の利点は、1．スケラブルであること、2．大規模なQプロセッサのための高密度磁束線システムが可

50

能であること、3. 個々の量子ビットを調整および制御することが可能であることである。本方法の欠点は、1. Qプロセッサと外部環境との間に、Qプロセッサのコヒーレンスおよび性能に悪影響を与える可能性がある追加のノイズチャンネルが導入されること、2. デバイス・パッケージ内部の量子ビットの近くでオン・チップ磁束線を製作し、ルーティングすることが困難であることである。

【発明の概要】

【0025】

例示的な実施形態は、したがって、超伝導デバイス、製造の方法およびシステムを提供する。一実施形態の超伝導量子ビット調整デバイスは、磁場を生成するように構成された第1の層を含み、第1の層は、極低温範囲で超伝導性を示す材料を含む。一実施形態では、デバイスは、Qプロセッサ・チップの量子ビットを含み、第1の層は、第1の層の第1の磁束が第1の周波数シフト値だけ量子ビットの第1の共振周波数に第1の変化を引き起こすように、量子ビットと磁氣的に相互作用するように構成されている。

10

【0026】

一実施形態では、デバイスは、第1の層の一部分を臨界温度よりも高く加熱するように構成された加熱素子を含む。一実施形態では、デバイスは、第1の層に磁場を印加するように構成された磁気素子を含む。一実施形態では、加熱素子は、抵抗器である。一実施形態では、加熱素子は、光源である。

【0027】

一実施形態では、デバイスは、超伝導材料のワイヤを含み、ワイヤは、コイル構造に形成されている。一実施形態では、加熱素子は、複数の加熱素子のうちの1つであり、各加熱素子は、第1の層の対応する部分を臨界温度よりも高く加熱するように構成されている。

20

【0028】

一実施形態では、第1の層の各部分は、各部分の磁束が対応する量子ビットの共振周波数に変化を引き起こすように、Qプロセッサの複数の量子ビットのうちの対応する量子ビットと磁氣的に相互作用するように構成されている。一実施形態では、第1の層は、範囲の両端を含めて、20ケルビン~0.01ケルビンの温度範囲で動作しながら、第1の磁束を生成する。

【0029】

一実施形態では、デバイスは、磁場を生成するように構成された第2の層を含み、第2の層は、極低温範囲で超伝導性を示す材料を含む。一実施形態では、デバイスは、チップの表面上に配置された磁気素子を含み、第1の層は、チップの反対側の表面上に形成されている。一実施形態では、量子ビットは、Qプロセッサ・チップの第1の表面上に形成されている。一実施形態では、第1の層は、Qプロセッサ・チップの反対側の表面上に形成されている。

30

【0030】

一実施形態では、デバイスは、第1の層に磁場を印加するように構成された磁気素子を含み、磁気素子は、第1のチップ上に配置されている。一実施形態では、第1の層は、第2のチップ上に配置されている。

【0031】

一実施形態は、量子ビット調整デバイスを製造する方法を含む。一実施形態では、本方法は、磁場を生成するように構成された第1の層を形成することを含み、第1の層は、極低温範囲で超伝導性を示す材料を含む。一実施形態では、本方法は、Qプロセッサ・チップ上に量子ビットを形成することを含み、第1の層は、第1の層の第1の磁束が第1の周波数シフト値だけ量子ビットの第1の共振周波数に第1の変化を引き起こすように、量子ビットと磁氣的に相互作用するように構成されている。

40

【0032】

一実施形態では、本方法は、磁場を生成するように構成された第2の層を形成することを含み、第2の層は、極低温範囲で超伝導性を示す材料を含む。一実施形態では、第1の層は、範囲の両端を含めて、20ケルビン~0.01ケルビンの温度範囲で動作しながら

50

、第1の磁束を生成する。

【0033】

一実施形態では、本方法は、チップの表面上に磁気素子を配置することを含み、第1の層は、チップの反対側の表面上に形成されている。一実施形態では、量子ビットは、Qプロセッサ・チップの第1の表面上に形成されている。一実施形態では、第1の層は、Qプロセッサ・チップの反対側の表面上に形成されている。

【0034】

一実施形態は、量子ビットを調整する方法を含む。一実施形態では、本方法は、第1の層の一部分を通る第1の磁場を生成することを含み、第1の層は、極低温範囲で超伝導性を示す材料を含み、第1の層のこの部分は、臨界温度よりも高い。一実施形態では、本方法は、第1の層の一部分を少なくとも臨界温度まで冷却することを含む。一実施形態では、本方法は、第1の層の一部分を少なくとも臨界温度まで冷却したことに応答して、第1の層の第1の磁束が第1の周波数シフト値だけ量子ビットの第1の共振周波数に第1の変化を引き起こすように、Qプロセッサ・チップの量子ビットと磁氣的に相互作用する第2の磁場を生成することを含む。

10

【0035】

一実施形態では、本方法は、第1の層の一部分を冷却する前に、加熱素子を用いて第1の層のこの部分を臨界温度よりも高く加熱することを含む。一実施形態では、加熱素子は、抵抗器である。一実施形態では、加熱素子は、Qプロセッサ・チップに埋め込まれている。

20

【0036】

一実施形態では、本方法は、この部分を冷却した後、第1の層のこの部分を通る第1の磁場をスイッチ・オフすることを含む。一実施形態では、本方法は、第1の層の第2の部分を通る第3の磁場を生成することを含む。

【0037】

一実施形態では、本方法は、第1の層の第2の部分を臨界温度以下に冷却することを含む。一実施形態では、本方法は、第2の部分を冷却したことに応答して、第1の層の第2の磁束が第2の周波数シフト値だけ第2の量子ビットの第2の共振周波数に第1の変化を引き起こすように、Qプロセッサ・チップの第2の量子ビットと磁氣的に相互作用する第4の磁場を生成することを含む。

30

【0038】

一実施形態では、本方法は、第1の層の一部分を冷却しながら第1の磁場を維持することを含む。一実施形態では、本方法は、Qプロセッサ・チップの第1の表面上に量子ビットを形成することを含む。

【0039】

一実施形態では、本方法は、Qプロセッサ・チップの反対側の表面上に第1の層を形成することを含む。一実施形態では、本方法は、超伝導材料のワイヤからコイル構造を形成することを含み、コイル構造は、第1の磁場を生成するように構成されている。

【0040】

一実施形態では、本方法は、チップの第1の表面上に第1の層を形成することを含む。一実施形態では、本方法は、チップの反対側の表面上にコイル構造を形成することを含む。一実施形態では、本方法は、光源を使用して、第1の層の一部分を臨界温度よりも高く加熱することを含む。

40

【0041】

一実施形態では、第1の層の臨界温度は、範囲の両端を含めて、20ケルビン～0.01ケルビンである。一実施形態では、本方法は、一組の量子ビットを測定して、一組の量子ビット周波数を決定することを含む。一実施形態では、本方法は、一組の量子ビット周波数を分析して、一組の量子ビット間の周波数混雑のインスタンスを決定することを含む。

【0042】

一実施形態では、本方法は、複数のコイル構造を形成することを含み、複数のコイル構

50

造は、第1の磁場を生成するように構成されている。一実施形態では、本方法は、第1の層の複数の部分を臨界温度よりも高く加熱することを含む。

【0043】

一実施形態では、本方法は、複数の磁場を生成することを含み、各磁場は、第1の層の複数の部分のうち的一部分に対応する。一実施形態では、本方法は、第1の層の複数の部分を少なくとも臨界温度まで冷却することを含む。一実施形態では、本方法は、第1の層の複数の部分を少なくとも臨界温度まで冷却したことに応答して、第1の層の複数の磁束の各磁束が第1の周波数シフト値だけ複数の量子ビットのうちの対応する量子ビットの第1の共振周波数に第1の変化を引き起こすように、Qプロセッサ・チップの複数の量子ビットと磁氣的に相互作用する第2の複数の磁場を生成することを含む。

10

【0044】

一実施形態は、コンピュータ使用可能プログラム製品を含む。コンピュータ使用可能プログラム製品は、コンピュータ可読記憶装置、および記憶装置に記憶されたプログラム命令を含む。

【0045】

一実施形態では、コンピュータ使用可能コードがデータ処理システム内のコンピュータ可読記憶装置に記憶されており、コンピュータ使用可能コードは、遠隔データ処理システムからネットワークを介して転送される。一実施形態では、コンピュータ使用可能コードは、サーバ・データ処理システム内のコンピュータ可読記憶装置に記憶されており、コンピュータ使用可能コードは、ネットワークを介して遠隔データ処理システムにダウンロードされ、遠隔データ処理システムに関連付けられたコンピュータ可読記憶装置で使用される。

20

【0046】

一実施形態は、コンピュータ・システムを含む。コンピュータ・システムは、プロセッサ、コンピュータ可読メモリ、およびコンピュータ可読記憶装置、ならびにメモリを介してプロセッサによって実行されるように記憶装置に記憶されたプログラム命令を含む。

【0047】

本発明の特徴と考えられる新規の特徴は、添付の特許請求の範囲に記載されている。しかしながら、本発明自体、ならびに好ましい使用様式、さらなる目的、およびその利点は、添付の図面と併せて読むと、例示的な実施形態の以下の詳細な説明を参照することによって最もよく理解されるであろう。

30

【図面の簡単な説明】

【0048】

【図1】例示的な実施形態に従って改善することができるグローバル超伝導コイルの従来技術の例示的な構成のブロック図である。

【図2】例示的な実施形態による、超伝導体の磁場を使用する量子ビット調整のための装置の例示的な構成のブロック図である。

【図3】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図4】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

40

【図5】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図6】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図7】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図8】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図9】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図であ

50

る。

【図 1 0】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 1】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 2】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 3】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 4】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

10

【図 1 5】例示的な実施形態による、超伝導体の磁場を使用する量子ビット調整のための装置の構成例のブロック図である。

【図 1 6】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 7】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 8】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 1 9】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

20

【図 2 0】例示的な実施形態による、超伝導体の磁場を使用する量子ビット調整のための装置の例示的な構成のブロック図である。

【図 2 1】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 2 2】例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面図である。

【図 2 3】例示的な実施形態による、量子ビットを調整するための例示的なプロセスの流れ図である。

【図 2 4】例示的な実施形態による、量子ビットを調整するための例示的なプロセスの流れ図である。

30

【図 2 5】例示的な実施形態による、量子ビットを調整するための例示的なプロセスの流れ図である。

【発明を実施するための形態】

【0049】

本発明を説明するために使用される例示的な実施形態は、一般に、単一チップ上の個別に調整可能な量子ビットに対する上述した必要性に対処し、これを解決する。例示的な実施形態は、超伝導体の磁場を使用する量子ビット調整のための方法および装置を提供する。

【0050】

1つまたは複数の周波数に関して生じるものとして本明細書に記載されている動作は、その1つまたは複数の周波数の信号に関して生じるものとして解釈されるべきである。「信号」へのすべての言及は、使用される場合に明確に区別されない限り、マイクロ波信号への言及である。例示的な実施形態の範囲内で、93ケルビン以下の温度は、極低温と見なされる。

40

【0051】

一実施形態は、超伝導体の磁場を使用する量子ビット調整のための装置の構成を提供する。別の実施形態は、超伝導体の磁場を使用する量子ビット調整のための装置の製造方法を提供し、その結果、本方法は、ソフトウェア・アプリケーションとして実施することができる。製造方法の実施形態を実施するアプリケーションは、リソグラフィ・システムなどの既存の超伝導体製造システムと連携して動作するように構成することができる。

50

## 【 0 0 5 2 】

説明を明確にするために、また説明に対するいかなる限定を意味することもなく、例示的な実施形態は、一部の例示的な構成を使用して説明される。本開示から、当業者は、記載された目的を達成するための記載された構成の多くの変更形態、適応形態、および修正形態を想到することができ、それらは、例示的な実施形態の範囲内で企図される。

## 【 0 0 5 3 】

さらに、例示的な量子ビット、コイルまたは磁束誘起構造、ハウジング、ケーシング、および他の回路構成要素の簡略図面が、図および例示的な実施形態で使用される。実際の製造または回路において、本明細書に示されていないまたは記載されていない追加の構造もしくは構成要素、あるいは示されているが本明細書に記載された目的とは異なる構造もしくは構成要素が、例示的な実施形態の範囲を逸脱することなく存在してもよい。

10

## 【 0 0 5 4 】

さらに、例示的な実施形態は、特定の実際のまたは仮定の構成要素に関して例としてのみ説明される。様々な例示的な実施形態によって説明されるステップは、説明されたやり方で機能を提供するために利用するまたは再利用する ( *purposed or repurposed* ) ことができる様々な構成要素を使用して回路を製造するために適合させることができ、そのような適合は、例示的な実施形態の範囲内で企図される。

## 【 0 0 5 5 】

例示的な実施形態は、特定の種類の材料、電気的特性、ステップ、形状、サイズ、数量、周波数、回路、構成要素、および用途に関して例としてのみ説明される。これらおよび他の類似のアーチファクトのいかなる特定の明示も、本発明に限定することを意図したものではない。これらおよび他の類似のアーチファクトのいかなる適切な明示も、例示的な実施形態の範囲内で選択することができる。

20

## 【 0 0 5 6 】

本開示の例は、説明を明確にするためにのみ使用され、例示的な実施形態に限定されるものではない。本明細書に列挙されるいかなる利点も、単なる例であり、例示的な実施形態に限定することを意図したものではない。追加のまたは異なる利点は、特定の例示的な実施形態によって実現することができる。さらに、特定の例示的な実施形態は、上で列挙された利点のいくつか、またはすべてを有してもよく、あるいはいずれも有さなくてもよい。

30

## 【 0 0 5 7 】

図 1 を参照すると、この図は、例示的な実施形態に従って改善することができる従来技術のグローバル超伝導コイルの例示的な構成のブロック図を示す。プリント回路板 ( PCB ) 100 は、マイクロ波コネクタ 101 と、チップ 102 と、実装において必要とされる可能性があるような他の構成要素と、を含む。チップ 102 は、複数の量子ビット、例えば、量子ビット 104 および 106 を含む Q プロセッサの一例である。一実施形態では、チップ 102 は、ハウジングを使用してプリント回路板 100 に取り付けことができ、その非限定的な例が本明細書に記載されている。

## 【 0 0 5 8 】

グローバル超伝導コイル 108 は、チップ 102 の近くに配置されて、チップ 102 上のすべての量子ビットにバイアス磁束を提供する磁束誘起構造である。グローバル超伝導コイル 108 は、チップ 102 とは別個であり、分離されている。グローバル超伝導コイル 108 は、非常に薄い絶縁コーティングを有する超伝導ワイヤを金属コアまたはロッドの周りに巻くことによって形成され、超伝導ワイヤの 2 つの端部は、接点 110 および 112 で終端する。直流電流 ( DC ) である電流 A がコイルを流れて磁束 を生成する。磁束 は、量子ビット 104 および 106 の出力周波数のある程度変化させる。超伝導ループの磁束依存性は、周期的である。量子ビット・ループを通り抜ける磁束の量は、グローバル超伝導コイル 108 からの量子ビット・ループの距離、また、異なる量子ビットに対して等しくない可能性がある背景磁場にも依存する。一般に、グローバル超伝導コイル 108 の位置がチップ 102 に対して固定され、チップ 102 の磁気環境が装置内で安定化

40

50

されると、チップ102上の量子ビット104および106の周波数の変化は、グローバル超伝導コイル108を使用して互いに独立して調整することができない。

【0059】

図2を参照すると、この図は、例示的な実施形態による、超伝導体の磁場を使用する量子ビット調整のための装置の例示的な構成のブロック図を示す。構成200は、チップ202と、実装において必要とされる可能性があるような他の構成要素と、を含む。チップ202は、複数の量子ビット、例えば、量子ビット204および206を含むQプロセッサの一例である。

【0060】

図1のグローバル超伝導コイル108とは対照的に、図2の構成200は、第1の層210を含むチップ208を示す。第1の層210は、極低温範囲の一部分において超伝導性を示す材料を含む。一実施形態では、第1の層210は、薄膜層である。例えば、第1の層210は、パターンニングされた膜またはブランケット膜とすることができる。一実施形態では、第1の層210は、温度範囲の両端を含めて、約0.01~20ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第1の層210は、第II種超伝導体材料を用いて形成されてもよい。

10

【0061】

コイル214は、第1の層210に作用する磁場を生成するように構成されている。一実施形態では、複数のコイルが第1の層210に作用する磁場を生成するように構成されている。例えば、複数のコイルが第1の層210に均一な磁場を生成するように構成されてもよい。一実施形態では、各コイルは、第1の層210の特定の部分に特定の磁場を生成するように構成されている。一実施形態では、第1の層210の各特定の部分は、チップ202上の個々の量子ビットに対応する。例えば、コイル214は、第1の層210の第1の部分に第1の磁場を生成し、第1の部分の磁束が量子ビット204をバイアスする（したがって、量子ビット204に関連付けられる）。

20

【0062】

以降、量子ビット固有のコイル、量子ビット固有の部分、および対応する量子ビットのグループを「Qグループ」と呼ぶ。一実施形態は、量子ビット固有のコイルからの磁力線が、対応する部分と主に相互作用し、他の量子ビット固有のコイルに対応する隣接部分とのいかなる磁気干渉も許容限度内に維持されるように、そのような量子ビット固有のコイルを第1の層の対応する部分に対して形成および配置する。一実施形態は、量子ビット固有の部分からの磁力線が、対応する量子ビットと主に相互作用し、隣接量子ビットとのいかなる磁気干渉も許容限度内に維持されるように、そのような量子ビット固有の部分に対応する量子ビットに対して形成および配置する。

30

【0063】

各コイルは、任意選択で、別個の取り外し可能なプラットフォーム、例えば、別個のPCBであるプラットフォーム212に取り付けられている。プラットフォーム212は、各コイルを第1の層210に対して移動可能に、取り外し可能に、またはその両方で配置するために使用可能である。例えば、一実施形態では、1つのコイルは、例えば、第1の層の一部分との磁気相互作用を改善するために、第1の層の第2の部分との望ましくない干渉を低減するために、またはこれらおよび他の目的のいくつかの組合せのために、第1の層に対して移動または再配置することができる。

40

【0064】

第1の層210は、コイルによって生成された外部磁場への曝露および第1の層210の臨界温度未満への冷却に反応して永久磁石として作用するように構成されている。第1の層210は、磁束を生成し、この磁束がジョセフソン接合のインダクタンスを含む量子ビットの超伝導ループを通過する、または通り抜ける。量子ビットのループを通り抜ける磁束は、ジョセフソン接合のインダクタンスの変化を引き起こし、その結果、量子ビット・ループの共振周波数が変化する。このように動作して、第1の層210の一部分は、量子ビット204の周波数に実質的な（しきい値よりも大きい）量の変化またはシフトを引

50

き起こすように、量子ビット204と相互作用する。一実施形態では、第1の層210の第2の部分は、量子ビット206に対して同様のやり方で動作する。

#### 【0065】

量子ビット固有のコイル214~216が量子ビット204~206の下方に配置されていることを示す図2の図示された向きは、それぞれ、好ましい向きであるが、限定することを意図したものではない。本開示から明らかになるように、量子ビット固有のコイルを、対応する量子ビットに対して他の向きに向けて、対応する量子ビットに対する量子ビット固有の周波数シフト効果を同様に達成することができる。コイルの向きの違いおよび（複数の）コイルの組合せによって、有意なものから無視できるものまで、異なる量の磁束が生じる。向きによっては、現在利用可能な超伝導Qプロセッサの実装において有用なものもあるが、非超伝導量子ビットを用いる他の潜在的な量子デバイスにおいて有用性が見出されるものもある。

10

#### 【0066】

さらに、一実施形態では、各量子ビット固有のコイルの磁束は、量子ビット固有のコイルに、その量子ビット固有のコイルのための専用の接点对を介して供給される電流を調整することによって、独立して動的に制御される。一実施形態では、各量子ビット固有のコイルは、第1の層210が臨界温度以下に冷却された後にスイッチ・オフされる。一実施形態では、チップ212は、第1の層210が臨界温度以下に冷却された後に取り外される。別の実施形態では、チップ212は、適位置に留まるが、チップ212上のコイルは、第1の層210が臨界温度以下に冷却された後は、もはやバイアスされない。

20

#### 【0067】

任意の特定の実施形態が任意の特定の利点または特性を提供することを暗示することなく、実施形態を特定のやり方で実施することから実現され得る利点または特性の一部には、以下が含まれるが、これらに限定されない。1.各コイルが他のコイルから独立しているため、複数の量子ビット全体を同時に調整することができ、2.各コイルが主に第1の層の一部分を磁束バイアスし、3.第1の層を臨界温度未満に冷却することができ、4.チップ208を熱平衡に保つことができ、5.第1の層210が永久磁石として作用している間に、チップ212を取り外すことができ、またはコイル214~216をスイッチ・オフすることができる。

#### 【0068】

異なる量子処理アプリケーションは、量子ビットを磁束バイアスするための異なる要件を有することができる。一部の実施態様では、磁場バイアスは、超伝導量子ビットの平面に垂直に印加されなければならない場合がある。一部の他の実施態様では、磁場バイアスは、超伝導量子ビットまたは他の量子デバイスの平面に平行に印加されなければならない場合がある。このような他の要件および実施態様は、例示的な実施形態の範囲内で企図される。一実施形態のQグループのコイルを、それらの対応する超伝導材料の部分に対して異なる向きにすることができる。一実施形態のQグループの各部分を、それらの対応する量子ビットに対して異なる向きにすることができる。さらに、一実施形態では、コイルは、量子ビットと1対1の対応を有することができる。別の実施形態では、コイルは、複数の量子ビットと1対nの対応を有することができる。別の実施形態では、いくつかのコイルが単一の量子ビットに対応している場合、n個のコイルは、量子ビットとn対1の対応を有することができる。別の実施形態では、n個のコイルの組がm個の量子ビットの組に対応している場合、n個のコイルは、量子ビットとn対mの対応を有することができる。別の実施形態では、コイルがチップ上の特定の量子ビットに対応していない場合、コイルは、量子ビットと0対1の対応を有することができる。4つのコイルのグループは、量子ビットの位置における磁場の完全なベクトル制御を提供することができ、対応する量子ビットの特定の位置における磁場の3つの空間ベクトル成分すべて（すなわち、大きさおよび方向）を設定することを可能にする。

30

40

#### 【0069】

開示された様々な構成から分かるように、共振周波数シフトについて各量子ビットを独

50

立して制御することができる。さらに、シフトは、マルチ量子ビット・チップ上の個々の量子ビットに対して静的に設定する、または繰り返し変更することができる。さらに、量子ビットおよびコイルは、シフトを実現するために、相互に異なる向きであってもよく、異なってグループ化されてもよく、スペースに制約のある実装において様々な実装の選択肢を提供する。

#### 【0070】

図3を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成300は、量子ビット304を含むチップ302と、第1の層308を含むチップ306と、コイル312を含むチップ310と、を示す。一実施形態では、チップ306は、チップ310とチップ302との間に配置されている。第1の層308は、極低温範囲の一部分で超伝導性を示す材料を含む。一実施形態では、第1の層308は、温度範囲の両端を含めて、約1～10ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第1の層308は、第II種超伝導体材料を用いて形成されてもよい。一実施形態では、第1の層308は、チップ310に面するチップ306の表面上に配置されている。一実施形態では、コイル312は、第1の層308とは反対向きのチップ310の表面上に配置されている。

10

#### 【0071】

コイル312は、第1の層308に作用する磁場を生成するように構成されている。一実施形態では、複数のコイルが第1の層308に作用する磁場を生成するように構成されている。例えば、複数のコイルが第1の層308に均一な磁場を生成するように構成されてもよい。一実施形態では、各コイルは、第1の層308の特定の部分に特定の磁場を生成するように構成されている。一実施形態では、第1の層308の各特定の部分は、チップ302上の個々の量子ビットに対応する。例えば、コイル312は、第1の層308の第1の部分に第1の磁場を生成し、第1の部分の磁束が量子ビット304をバイアスする（したがって、量子ビット304に関連付けられる）。

20

#### 【0072】

図4を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成400は、量子ビット404を含むチップ402と、第1の層408を含むチップ406と、コイル412を含むチップ410と、を示す。構成400は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、第1の層408は、量子ビット404に面するチップ406の表面上に配置されている。一実施形態では、コイル412は、第1の層408とは反対向きのチップ410の表面上に配置されている。

30

#### 【0073】

図5を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成500は、量子ビット504を含むチップ502と、第1の層508を含むチップ506と、コイル512を含むチップ510と、を示す。構成500は、図3の構成300および図4の構成400と同様のやり方で動作する。一実施形態では、第1の層508は、コイル512に面するチップ506の表面上に配置されている。一実施形態では、コイル512は、量子ビット504に面するチップ510の表面上に配置されている。

40

#### 【0074】

図6を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成600は、量子ビット604を含むチップ602と、第1の層608および第2の層614を含むチップ606と、コイル612を含むチップ610と、を示す。構成600は、図3の構成300および図4の構成400と同様のやり方で動作する。一実施形態では、チップ606は、チップ610とチップ602との間に配置されている。第1の層608は、極低温範囲の一部分で超伝導性を示す材料を含む。一実施形態では、第1の層608は、温度範囲の両端を含めて、約1～10ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第1の層608は、第II種超伝導体材料を

50

用いて形成されてもよい。一実施形態では、第1の層608は、チップ602に面するチップ606の表面上に配置されている。一実施形態では、コイル612は、第1の層608とは反対向きのチップ610の表面上に配置されている。

【0075】

第2の層614は、極低温範囲の一部分で超伝導性を示す材料を含む。一実施形態では、第2の層614は、温度範囲の両端を含めて、約1~10ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第2の層614は、第I種超伝導体材料を用いて形成されてもよい。一実施形態では、第2の層614は、チップ610に面するチップ606の表面上に配置されている。

【0076】

コイル612は、第1の層608および第2の層614に作用する磁場を生成するように構成されている。一実施形態では、複数のコイルが第1の層608および第2の層614に作用する磁場を生成するように構成されている。例えば、複数のコイルが第1の層608および第2の層614に均一な磁場を生成するように構成されてもよい。

【0077】

図7を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成700は、量子ビット704を含むチップ702と、第1の層708および第2の層714を含むチップ706と、コイル712を含むチップ710と、を示す。構成700は、図3の構成300および図4の構成400と同様のやり方で動作する。一実施形態では、チップ706は、チップ710とチップ702との間に配置されている。一実施形態では、コイル712は、チップ706に面するチップ710の表面上に配置されている。

【0078】

図8を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成800は、量子ビット804および第1の層806を含むチップ802と、コイル810を含むチップ808と、を示す。構成800は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、量子ビット804は、チップ802の第1の表面上に形成および構成されている。一実施形態では、チップ802は、チップ808の上方に配置されている。一実施形態では、第1の層806は、量子ビット804とは反対側のチップ802の表面上に配置されている。一実施形態では、コイル810は、第1の層806に面するチップ808の表面上に配置されている。

【0079】

図9を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成900は、量子ビット904および第1の層906を含むチップ902と、コイル910を含むチップ908と、を示す。構成900は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、量子ビット904は、チップ902の第1の表面上に形成および構成されている。一実施形態では、第1の層906は、量子ビット904とは反対側のチップ902の表面上に配置されている。一実施形態では、コイル910は、第1の層906とは反対向きのチップ908の表面上に配置されている。

【0080】

図10を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成1000は、量子ビット1004および第1の層1006を含むチップ1002と、コイル1010を含むチップ1008と、を示す。構成1000は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、量子ビット1004は、チップ1002の第1の表面上に形成および構成されている。一実施形態では、チップ1002は、チップ1008の下方に配置されている。一実施形態では、第1の層1006は、量子ビット1004とは反対側のチップ1002の表面上に配置されている。一実施形態では、コイル1010は、第1の層1006とは反

10

20

30

40

50

対向きのチップ1008の表面上に配置されている。

【0081】

図11を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成1100は、量子ビット1104および第1の層1106を含むチップ1102と、コイル1110を含むチップ1108と、を示す。構成1100は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、量子ビット1104は、チップ1102の第1の表面上に形成および構成されている。一実施形態では、チップ1102は、チップ1108の下方に配置されている。一実施形態では、第1の層1106は、量子ビット1104とは反対側のチップ1102の表面上に配置されている。一実施形態では、コイル1110は、チップ1102に面するチップ1108の表面上に配置されている。

10

【0082】

図12を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成1200は、量子ビット1204を含むチップ1202と、第1の層1206およびコイル1210を含むチップ1208と、を示す。構成1200は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、第1の層1206は、チップ1208の第1の表面上に形成および構成されている。一実施形態では、チップ1202は、チップ1208の下方に配置されている。一実施形態では、コイル1210は、第1の層1206とは反対側のチップ1208の表面上に配置されている。一実施形態では、第1の層1206は、チップ1202に面するチップ1208の表面上に配置されている。

20

【0083】

図13を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成1300は、量子ビット1304を含むチップ1302と、第1の層1306およびコイル1310を含むチップ1308と、を示す。構成1300は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、第1の層1306は、チップ1308の第1の表面上に形成および構成されている。一実施形態では、チップ1302は、チップ1308の下方に配置されている。一実施形態では、コイル1310は、第1の層1306とは反対側のチップ1308の表面上に配置されている。一実施形態では、第1の層1306は、チップ1302とは反対向きのチップ1308の表面上に配置されている。

30

【0084】

図14を参照すると、この図は、例示的な実施形態による量子ビット調整デバイスの例示的な構成の断面を示す。構成1400は、量子ビット1404を含むチップ1402と、第1の層1408を含むチップ1406と、コイル1412を含むチップ1410と、を示す。構成1400は、図3の構成300および図2の構成200と同様のやり方で動作する。一実施形態では、チップ1402は、チップ1410とチップ1402との間に配置されている。

【0085】

図2～図14の向きは、限定することを意図したものではない。本開示から、当業者は、量子ビット、層、コイル、およびチップの異なる向き、ならびに異なる構成からの特徴の組合せを想到することができ、それらは、例示的な実施形態の範囲内で企図される。

40

【0086】

図15を参照すると、この図は、例示的な実施形態による、超伝導体の磁場を使用する量子ビット調整のための装置の例示的な構成のブロック図を示す。構成1500は、チップ1502と、実装において必要とされる可能性があるような他の構成要素と、を含む。チップ1502は、複数の量子ビット、例えば、量子ビット1504を含むQプロセッサの一例である。

【0087】

図1のグローバル超伝導コイル108とは対照的に、図15の構成1500は、第1の

50

層 1508 を含むチップ 1506 を示す。第 1 の層 1508 は、極低温範囲の一部分で超伝導性を示す材料を含む。一実施形態では、第 1 の層 1508 は、薄膜層である。例えば、第 1 の層 1508 は、パターンニングされた膜またはブランケット膜であってもよい。一実施形態では、第 1 の層 1508 は、温度範囲の両端を含めて、約 1 ~ 10 ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第 1 の層 1508 は、第 II 種超伝導体材料を用いて形成されてもよい。

#### 【0088】

コイル 1512、1514 は、第 1 の層 1508 に作用する磁場を生成するように構成されている。例えば、コイル 1512、1514 は、第 1 の層 1508 に均一な磁場を生成するように構成されてもよい。別の例として、コイル 1512、1514 は、ヘルムホルツ・コイル構成で構成されてもよい。

10

#### 【0089】

チップ 1506 は、第 1 の層 1508 の反対側の表面上に配置された複数の抵抗器 1510 を含む。各抵抗器は、第 1 の層 1508 の一部分を第 1 の層 1508 の臨界温度よりも高く加熱するように構成されている。一実施形態では、各抵抗器は、チップ 1506 上の他の抵抗器とは独立して動作する。一実施形態では、各抵抗器は、第 1 の層 1508 の別個の部分に対応する。例えば、各抵抗器は、チップ 1502 上の異なる量子ビットに関連付けられた第 1 の層 1508 の一部分を加熱することができる。

#### 【0090】

第 1 の層 1508 は、コイルによって生成された外部磁場への曝露および第 1 の層 1508 の臨界温度未満への冷却にตอบสนองして永久磁石として作用するように構成されている。第 1 の層 1508 は、磁束を生成し、この磁束がジョセフソン接合のインダクタンスを含む量子ビットの超伝導ループを通過する、または通り抜ける。量子ビットのループを通り抜ける磁束は、ジョセフソン接合のインダクタンスの変化を引き起こし、その結果、量子ビット・ループの共振周波数が変化する。このように動作して、第 1 の層 1508 の一部分は、量子ビット 1504 の周波数に実質的な（しきい値よりも大きい）量の変化またはシフトを引き起こすように、量子ビット 1504 と相互作用する。

20

#### 【0091】

チップ 1506 がチップ 1502 の上方に配置されていることを示す図 15 の図示する向きは、それぞれ、好ましい向きであるが、限定することを意図したものではない。向きの違いによって、有意なものから無視できるものまで、異なる量の磁束が生じる。向きによっては、現在利用可能な超伝導 q プロセッサの実装において有用なものもあるが、非超伝導量子ビットを用いる他の潜在的な量子デバイスにおいて有用性が見出されるものもある。

30

#### 【0092】

さらに、一実施形態では、各抵抗器によって生成される熱は、その抵抗器のための専用の接点对を介して抵抗器に供給される電流を調整することによって、独立して動的に制御される。一実施形態では、コイル 1512、1514 によって生成された磁場が安定し、抵抗器によって加熱された第 1 の層 1508 の部分が臨界温度を下回った後、各抵抗器は、スイッチ・オフされる。一実施形態では、第 1 の層 1508 の加熱された部分は、生成された磁場を第 1 の層 1508 のその部分にピン止めするために、臨界温度以下に冷却される。一実施形態では、臨界温度よりも高く加熱し、臨界温度以下に冷却するプロセスは、対応する抵抗器を使用して、第 1 の層 1508 の他の部分に対して繰り返される。一実施形態では、生成された磁場は、異なる量子ビットを異なる周波数で調整するために、第 1 の層 1508 の後続の部分を加熱する前に変更される。

40

#### 【0093】

任意の特定の形態が任意の特定の利点または特性を提供することを暗示することなく、実施形態を特定のやり方で実施することから実現され得る利点または特性の一部には、以下が含まれるが、これらに限定されない。1. 磁場を生成するために必要なコイルは 1 つだけであり、2. 第 1 の層が永久磁石として作用している間に、コイルをスイッチ・

50

オフすることができる。

【0094】

異なる量子処理アプリケーションは、量子ビットを磁束バイアスするための異なる要件を有することができる。一部の実施態様では、磁場バイアスは、超伝導量子ビットの平面に垂直に印加されなければならない場合がある。一部の他の実施態様では、磁場バイアスは、超伝導量子ビットまたは他の量子デバイスの平面に平行に印加されなければならない場合がある。このような他の要件および実施態様は、例示的な実施形態の範囲内で企図される。(第1の層1508における)生成された磁場の4つの位置のグループは、量子ビットの位置における磁場の完全なベクトル制御を提供することができ、対応する量子ビットの特定の位置における磁場の3つの空間ベクトル成分(すなわち、大きさおよび方向)すべてを設定することを可能にする。

10

【0095】

開示された様々な構成から分かるように、共振周波数シフトについて各量子ビットを独立して制御することができる。さらに、シフトは、マルチ量子ビット・チップ上の個々の量子ビットに対して静的に設定する、または繰り返し変更することができる。

【0096】

図16を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成1600は、量子ビット1604を含むチップ1602と、第1の層1608および抵抗器1610を含むチップ1606と、コイル1612~1614と、を示す。構成1600は、図15の構成1500と同様のやり方で動作する。一実施形態では、チップ1602は、チップ1606の下方に配置されている。第1の層1608は、極低温範囲の一部分で超伝導性を示す材料を含む。一実施形態では、第1の層1608は、温度範囲の両端を含めて、約1~10ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第1の層1608は、第I種超伝導体材料を用いて形成されてもよく、パターンニングされた膜またはブランケット膜であってもよい。一実施形態では、第1の層1608は、チップ1602に面するチップ1606の表面上に配置されている。一実施形態では、抵抗器1610は、第1の層1608とは反対側のチップ1606の表面上に配置されている。

20

【0097】

抵抗器1610は、第1の層1608の一部分を臨界温度よりも高く加熱するように構成されている。一実施形態では、各抵抗器は、第1の層の別個の部分加熱するように構成されている。コイル1612~1614は、第1の層1608に作用する磁場を生成するように構成されている。例えば、コイルは、第1の層1608に均一な磁場を生成するように構成されてもよい。

30

【0098】

図17を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成1700は、量子ビット1704を含むチップ1702と、第1の層1708および抵抗器1710を含むチップ1706と、コイル1712~1714と、を示す。構成1700は、図15の構成1500と同様のやり方で動作する。一実施形態では、チップ1702は、チップ1706の下方に配置されている。一実施形態では、抵抗器1710は、チップ1706に埋め込まれている。一実施形態では、第1の層1708は、チップ1702に面するチップ1706の表面上に配置されている。

40

【0099】

図18を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成1800は、量子ビット1804、第1の層1806、および抵抗器1808を含むチップ1802と、コイル1810~1812と、を示す。構成1800は、図15の構成1500と同様のやり方で動作する。一実施形態では、量子ビット1804は、チップ1802の第1の表面上に形成および配置されている。一実施形態では、第1の層1806は、チップ1802の反対側の表面上に配置されている。一実施形態では、抵抗器1808は、第1の層1806上に配置されている。

50

## 【 0 1 0 0 】

図 19 を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成 1900 は、量子ビット 1904、第 1 の層 1906、および抵抗器 1908 を含むチップ 1902 と、コイル 1910 ~ 1912 と、を示す。構成 1900 は、図 15 の構成 1500 と同様のやり方で動作する。一実施形態では、量子ビット 1904 は、チップ 1902 の第 1 の表面上に形成および配置されている。一実施形態では、第 1 の層 1906 は、チップ 1902 の反対側の表面上に配置されている。一実施形態では、抵抗器 1908 は、チップ 1902 に埋め込まれている。

## 【 0 1 0 1 】

図 15 ~ 図 19 の向きは、限定することを意図したものではない。本開示から、当業者は、量子ビット、層、抵抗器、コイル、およびチップの異なる向き、ならびに異なる図からの特徴の組合せを想到することができ、それらは、例示的な実施形態の範囲内で企図される。

10

## 【 0 1 0 2 】

図 20 を参照すると、この図は、例示的な実施形態による、超伝導体の磁場を使用する量子ビット調整のための装置の例示的な構成のブロック図を示す。構成 2000 は、チップ 2002 と、実装において必要とされる可能性があるような他の構成要素と、を含む。チップ 2002 は、複数の量子ビット、例えば、量子ビット 2004 を含む Q プロセッサの一例である。

## 【 0 1 0 3 】

図 1 のグローバル超伝導コイル 108 とは対照的に、図 20 の構成 2000 は、第 1 の層 2008 を含むチップ 2006 を示す。第 1 の層 2008 は、極低温範囲の一部分で超伝導性を示す材料を含む。一実施形態では、第 1 の層 2008 は、薄膜層である。例えば、第 1 の層 2008 は、パターンニングされた膜またはプランケット膜であってもよい。一実施形態では、第 1 の層 2008 は、温度範囲の両端を含めて、約 1 ~ 10 ケルビンの温度範囲で超伝導性を示す材料を含む。例えば、第 1 の層 2008 は、第 I I 種超伝導体材料を用いて形成されてもよい。

20

## 【 0 1 0 4 】

コイル 2014、2016 は、第 1 の層 2008 に作用する磁場を生成するように構成されている。例えば、コイル 2014、2016 は、第 1 の層 2008 に均一な磁場を生成するように構成されてもよい。別の例として、コイル 2014、2016 は、ヘルムホルツ・コイル構成で構成することができる。

30

## 【 0 1 0 5 】

レーザ 2010 は、第 1 の層 2008 の一部分 2012 に熱を生成するように構成されている。光源（例えば、レーザ）2010 は、第 1 の層 2008 の一部分を第 1 の層 2008 の臨界温度よりも高く局所的に加熱するように構成されている。一実施形態では、光吸収層（図示せず）が、チップ 2006 上で光が当たるチップ面上に配置されている。一実施形態では、レーザを生成するレーザ源は、第 1 の層 2008 の異なる部分を標的とするように、移動および配置することができる。例えば、レーザ 2010 は、チップ 2002 上の異なる量子ビットに関連付けられた第 1 の層 2008 の一部分を加熱することができる。

40

## 【 0 1 0 6 】

第 1 の層 2008 は、コイルによって生成された外部磁場への曝露および第 1 の層 2008 の臨界温度未満への冷却にตอบสนองして永久磁石として作用するように構成されている。第 1 の層 2008 は、磁束を生成し、この磁束がジョセフソン接合のインダクタンスを含む量子ビットの超伝導ループを通過する、または通り抜ける。量子ビットのループを通り抜ける磁束は、ジョセフソン接合のインダクタンスの変化を引き起こし、その結果、ループを含む量子ビットの共振周波数が変化する。このように動作して、第 1 の層 2008 の一部分（または部分のグループ）は、量子ビット 2004 の周波数に実質的な（しきい値よりも大きい）量の変化またはシフトを引き起こすように、量子ビット 2004 と相互作用

50

用する。

【0107】

チップ2006がチップ2002の上方に配置されていることを示す図20の図示された向きは、それぞれ、好ましい向きであるが、限定することを意図したものではない。向きの違いによって、有意なものから無視できるものまで、異なる量の磁束が生じる。向きによっては、現在利用可能な超伝導qプロセッサの実装において有用なものもあるが、非超伝導量子ビットを用いる他の潜在的な量子デバイスにおいて有用性が見出されるものもある。

【0108】

さらに、一実施形態では、レーザによって生成される熱は、独立して動的に制御される。一実施形態では、光源またはレーザ2010は、コイル2014、2016によって生成された磁場が安定し、光ビームまたはレーザ2010によって加熱された第1の層2008の部分が臨界温度を下回った後に、スイッチ・オフにされる。一実施形態では、第1の層2008の加熱された部分は、生成された磁場を第1の層2008のその部分にピン止めするために、臨界温度以下に冷却される。一実施形態では、臨界温度よりも高く加熱し、臨界温度以下に冷却するプロセスは、光源またはレーザ2010を使用して、第1の層2008の他の部分に対して繰り返される。一実施形態では、生成された磁場は、異なる量子ビットを異なる周波数で調整するために、第1の層2008の後続の部分を加熱する前に変更される。

【0109】

任意の特定の実施形態が任意の特定の利点または特性を提供することを暗示することなく、実施形態を特定のやり方で実施することから実現され得る利点または特性の一部には、以下が含まれるが、これらに限定されない。1. 磁場を生成するために必要なコイルは1つだけであり、2. 第1の層が永久磁石として作用している間に、コイルをスイッチ・オフすることができる。

【0110】

異なる量子処理アプリケーションは、量子ビットを磁束バイアスするための異なる要件を有することができる。一部の実施態様では、磁場バイアスは、超伝導量子ビットの平面に垂直に印加されなければならない場合がある。一部の他の実施態様では、磁場バイアスは、超伝導量子ビットまたは他の量子デバイスの平面に平行に印加されなければならない場合がある。このような他の要件および実施態様は、例示的な実施形態の範囲内で企図される。

【0111】

開示された様々な構成から分かるように、共振周波数シフトについて各量子ビットを独立して制御することができる。さらに、シフトは、マルチ量子ビット・チップ上の個々の量子ビットに対して静的に設定する、または繰り返し変更することができる。

【0112】

図21を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成2100は、量子ビット2104を含むチップ2102と、第1の層2108を含むチップ2106と、コイル2112、2114と、を示す。構成2100は、図20の構成2000と同様のやり方で動作する。一実施形態では、第1の層2108は、チップ2106の第1の表面上に形成および配置されている。一実施形態では、光吸収層を第1の層2108の上に堆積させる。一実施形態では、チップ2102は、チップ2106の下方に配置されている。一実施形態では、コイル2112、2114は、磁場を生成するように構成されている。一実施形態では、光ビームまたはレーザ2110は、第1の層2108の一部を加熱するように構成されている。

【0113】

図22を参照すると、この図は、例示的な実施形態による、量子ビット調整デバイスの例示的な構成の断面を示す。構成2200は、量子ビット2204、第1の層2206を含むチップ2202と、コイル2210、2212と、を示す。構成2200は、図20

10

20

30

40

50

の構成 2 0 0 0 と同様のやり方で動作する。一実施形態では、量子ビット 2 2 0 4 は、チップ 2 2 0 2 の第 1 の表面上に形成および配置されている。一実施形態では、第 1 の層 2 2 0 6 は、量子ビット 2 2 0 4 とは反対側のチップ 2 2 0 2 の表面上に形成および配置されている。一実施形態では、光吸収層を第 1 の層 2 2 0 6 の表面上に堆積させる。一実施形態では、コイル 2 2 1 0、2 2 1 2 は、磁場を生成するように構成されている。一実施形態では、レーザ 2 2 0 8 は、第 1 の層 2 2 0 6 の一部分を加熱するように構成されている。

#### 【 0 1 1 4 】

図 2 0 ~ 図 2 2 の向きは、限定することを意図したものではない。本開示から、当業者は、量子ビット、層、光源およびレーザ源、コイル、ならびにチップに対して異なる向きを想到することができ、それらは、例示的な実施形態の範囲内で企図される。

10

#### 【 0 1 1 5 】

図 2 3 を参照すると、この図は、例示的な実施形態による、量子ビットを調整するための例示的なプロセスの流れ図を示す。プロセス 2 3 0 0 は、製造システムにおいて、例えば、製造システムを動作させるソフトウェア・アプリケーションにおいて、記載された動作を引き起こすように実施することができる。

#### 【 0 1 1 6 】

本実施形態は、一組の量子ビットを測定して、一組の量子ビット周波数を決定する（ブロック 2 3 0 2）。決定された一組の量子ビット周波数に回答して、本実施形態は、一組の周波数を分析して、周波数混雑を決定する（ブロック 2 3 0 4）。一実施形態では、周波数混雑は、Q プロセッサ・チップ上の隣接する量子ビットがしきい値周波数範囲内の共振周波数を有するとき生じる。例えば、しきい値周波数範囲は、5 0 0 MHz である。一実施形態では、アプリケーションは、周波数混雑分析に基づいて調整するための量子ビット候補を識別する。周波数混雑が存在し、量子ビット候補が識別された場合（ブロック 2 3 0 4 の「はい」の経路）、アプリケーションは、量子ビットの共振周波数にシフトを引き起こす特定の磁束を生成するように超伝導材料を構成する（ブロック 2 3 0 6）。アプリケーションは、ブロック 2 3 0 4 に戻り、周波数混雑の追加のインスタンスを判定する。本実施形態は、所与の実施形態において様々な量子ビットを調整するために必要とされ得る回数だけブロック 2 3 0 6 を繰り返す。周波数混雑が生じていないと判定された場合（ブロック 2 3 0 4 の「いいえ」の経路）、本実施形態は、その後、プロセス 2 3 0 0 を終了する。

20

30

#### 【 0 1 1 7 】

図 2 4 を参照すると、この図は、例示的な実施形態に従って、量子ビットを調整するための装置を構成する例示的なプロセスを示す。プロセス 2 4 0 0 は、図 2 3 のブロック 2 3 0 6 として実施することができる。

#### 【 0 1 1 8 】

量子ビットの共振周波数にシフトの必要性が存在する場合、本実施形態は、超伝導材料の一部分を臨界温度よりも高く加熱する（ブロック 2 4 0 2）。例えば、超伝導材料上にまたはそれに隣接して配置された抵抗器は、超伝導材料の一部分を臨界温度よりも高く加熱することができる。別の例として、レーザなどの光源は、超伝導材料の一部分を臨界温度よりも高く加熱することができる。一実施形態では、超伝導材料の一部分は、すでに臨界温度よりも高い。一実施形態では、超伝導材料全体が臨界温度よりも高い。アプリケーションは、臨界温度よりも高い超伝導材料の部分を通る磁場を生成する（ブロック 2 4 0 4）。アプリケーションは、印加された磁場を維持しながら、超伝導材料のこの部分を臨界温度未満に冷却する（ブロック 2 4 0 6）。その後、本実施形態は、プロセス 2 4 0 0 を終了する。

40

#### 【 0 1 1 9 】

図 2 5 を参照すると、この図は、例示的な実施形態に従って、量子ビットを調整するための装置を構成する例示的なプロセスを示す。プロセス 2 5 0 0 は、図 2 3 のブロック 2 3 0 6 として実施することができる。

50

## 【 0 1 2 0 】

量子ビットの共振周波数にシフトの必要性が存在する場合、本実施形態は、臨界温度よりも高い超伝導材料の第1の部分を通る磁場を生成する(ブロック2502)。例えば、磁場を生成するように複数のコイルを構成することができ、磁場は、それぞれの個々のコイルによって生成された磁場の重ね合わせを含む。アプリケーションは、この部分を通る磁場を構成する(ブロック2504)。一実施形態では、アプリケーションは、超伝導材料のその部分における磁場のベクトル成分(大きさおよび方向)を3つの空間次元で制御することによって磁場を構成する。例えば、アプリケーションは、超伝導材料の第1の部分の位置を調整し、コイルのいずれかを通る電流(大きさおよび方向)を調整し、または他の動作を行って複数のコイルによって生成される磁場を構成することができる。アプリケーションは、印加された磁場を維持しながら、超伝導材料の第1部分を臨界温度未満に冷却する(ブロック2506)。その後、本実施形態は、プロセス2500を終了する。

10

## 【 0 1 2 1 】

磁束バイアス装置の回路要素およびそれらへの接続部は、超伝導材料で作ることができる。(約10~100ミリケルビン(mK)、または約4Kなどの低温での)超伝導材料の例には、ニオブ、アルミニウム、タンタルなどが含まれる。例えば、ジョセフソン接合は、超伝導材料で作られており、それらのトンネル接合は、酸化アルミニウムなどの薄いトンネル障壁で作ることができる。コンデンサは、低損失の誘電体材料によって分離された超伝導材料で作ることができる。様々な要素を接続する伝送線路(すなわち、ワイヤ)は、超伝導材料で作ることができる。

20

## 【 0 1 2 2 】

本発明の様々な実施形態は、関連する図面を参照して本明細書に記載されている。本発明の範囲から逸脱することなく代替の実施形態を考案することができる。以下の説明および図面において、要素間に様々な接続および位置関係(例えば、上、下、隣接など)が規定されているが、当業者であれば、本明細書に記載された位置関係の多くは、向きが変わっても記載されている機能が維持されている場合は、向きに依存しないことを認識するであろう。これらの接続または位置関係あるいはその両方は、特に明記されていない限り、直接的または間接的であってもよく、本発明は、この点に関して限定的であることは意図していない。したがって、エンティティの結合は、直接的または間接的な結合のいずれかを指すことができ、エンティティ間の位置関係は、直接的または間接的な位置関係であってもよい。間接的な位置関係の例として、層「B」の上に層「A」を形成することに対する本明細書における言及は、層「A」および層「B」の関連する特徴および機能性が中間層によって実質的に変化しない限り、1つまたは複数の中間層(例えば層「C」)が層「A」と層「B」との間にある状況を含む。

30

## 【 0 1 2 3 】

以下の定義および略語は、特許請求の範囲および本明細書の解釈に使用されるべきである。本明細書で使用される時、用語「備える」、「備えている」、「含む」、「含んでいる」、「有する」、「有している」、「含有する」、または「含有している」、あるいはそれらの任意の他の変形形態は、非排他的な包含を含むことを意図している。例えば、要素の列挙を含む組成物、混合物、プロセス、方法、物品、または装置は、必ずしもそれらの要素だけに限定されず、そのような組成物、混合物、プロセス、方法、物品、または装置に明示的に列挙されていない、あるいは固有の他の要素を含むことができる。

40

## 【 0 1 2 4 】

さらに、用語「例示的」は、本明細書では、「例、実例、または例示として役立つ」ことを意味するために使用される。「例示的」として本明細書に記載された任意の実施形態または設計は、他の実施形態または設計よりも好ましいもしくは有利であると必ずしも解釈されるべきではない。用語「少なくとも1つ」および「1つまたは複数」は、1以上の任意の整数、すなわち1、2、3、4などを含むと理解される。用語「複数」は、2以上の任意の整数、すなわち2、3、4、5などを含むと理解される。用語「接続」は、間接的な「接続」および直接の「接続」を含むことができる。

50

## 【 0 1 2 5 】

「一実施形態」、「実施形態」、「例示的实施形態」などへの本明細書における言及は、記載された実施形態が特定の特徴、構造、または特性を含むことを示すが、すべての実施形態が特定の特徴、構造、または特性を含んでも、含まなくてもよい。さらに、そのような言い回しは、必ずしも同じ実施形態に言及しているわけではない。さらに、特定の特徴、構造、または特性がある実施形態に関連して記載されている場合、明示的に記載されているかどうかにかかわらず、他の実施形態に関連するそのような特徴、構造、または特性に影響を与えることは、当業者の知識の範囲内であると思われる。

## 【 0 1 2 6 】

用語「約」、「実質的に」、「およそ」、およびそれらの変形は、出願を申請する時点で利用可能な機器に基づいた特定の量の測定値に関連付けられた誤差の程度を含むことを意図している。例えば、「約」は、所与の値の $\pm 8\%$ 、または $5\%$ 、または $2\%$ の範囲を含むことができる。

10

## 【 0 1 2 7 】

本発明の様々な実施形態の説明は、例示の目的で提示されているが、網羅的であること、または開示された実施形態に限定されることを意図するものでもない。記載された実施形態の範囲および思想から逸脱することなく、多くの修正形態および変形形態が当業者には明らかであろう。本明細書で使用される用語は、実施形態の原理、市場で見出される技術に対する実際の応用または技術的改良を最も良く説明するか、または当業者が本明細書に記載された実施形態を理解することができるように選択された。

20

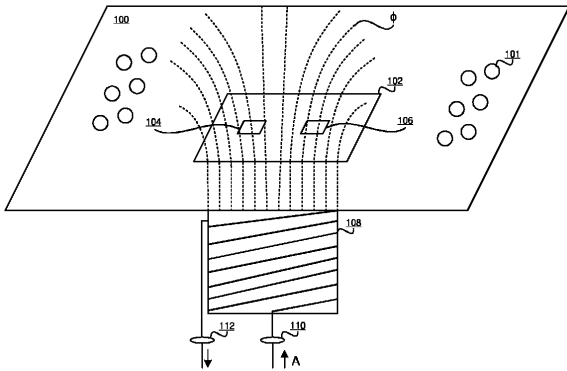
30

40

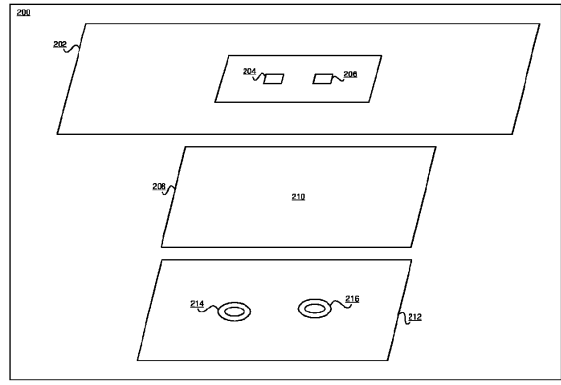
50

【図面】

【図 1】

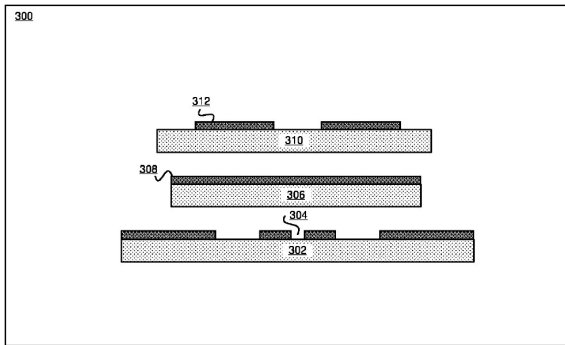


【図 2】

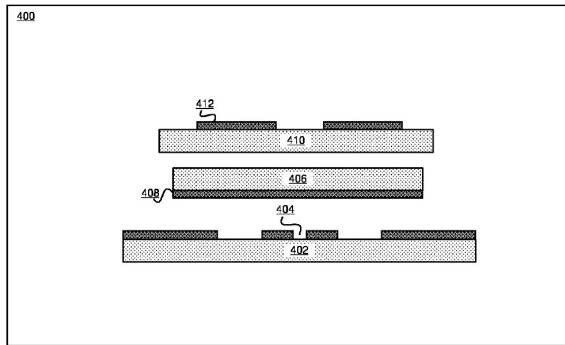


10

【図 3】

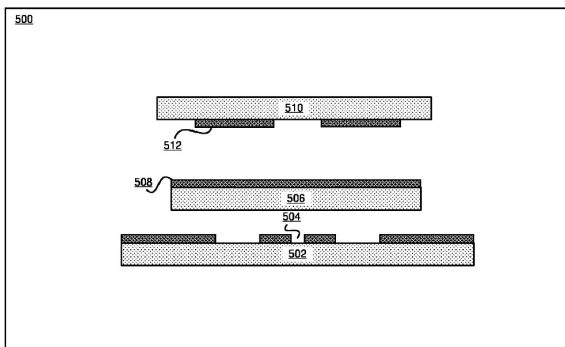


【図 4】

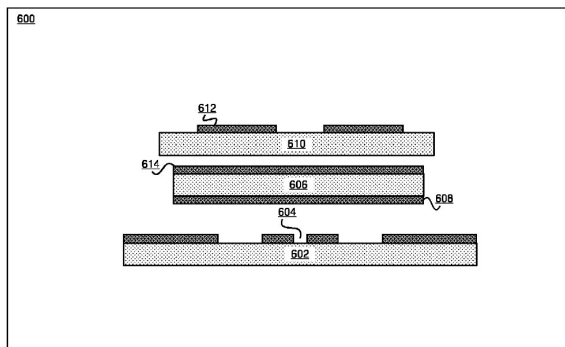


20

【図 5】



【図 6】

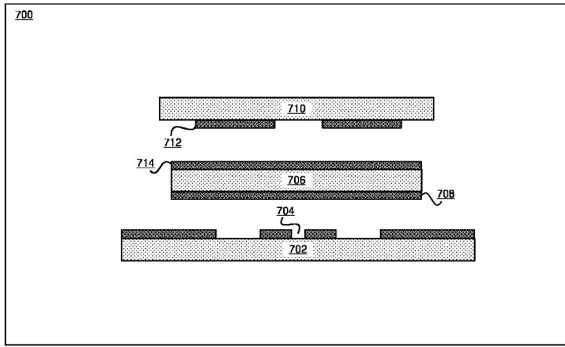


30

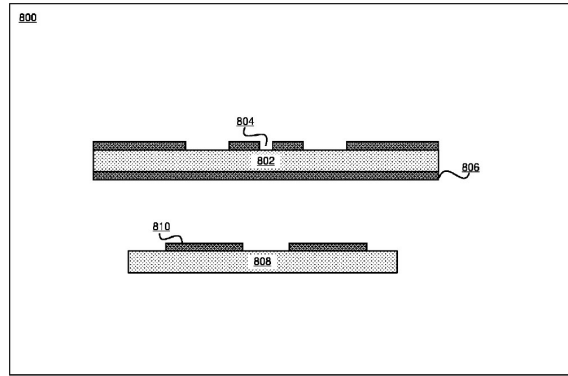
40

50

【 7 】

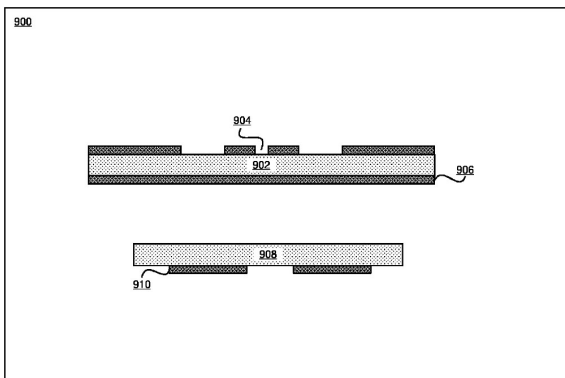


【 8 】

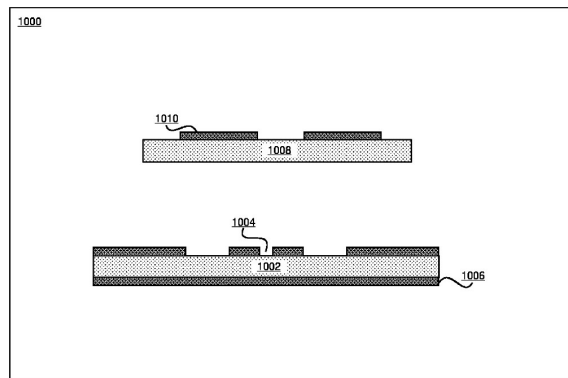


10

【 9 】

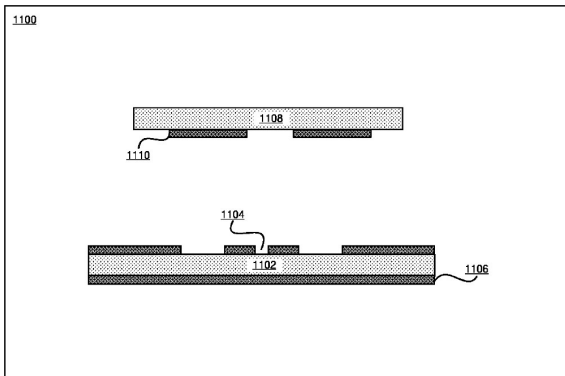


【 10 】

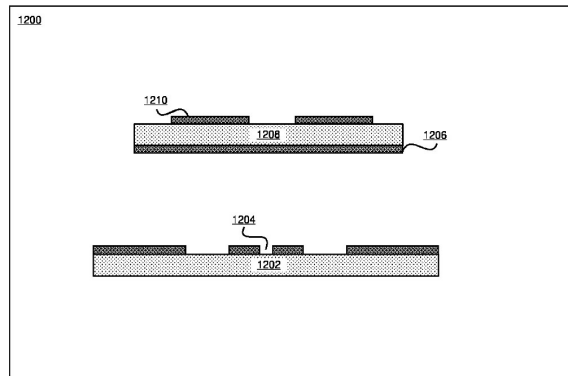


20

【 11 】



【 12 】

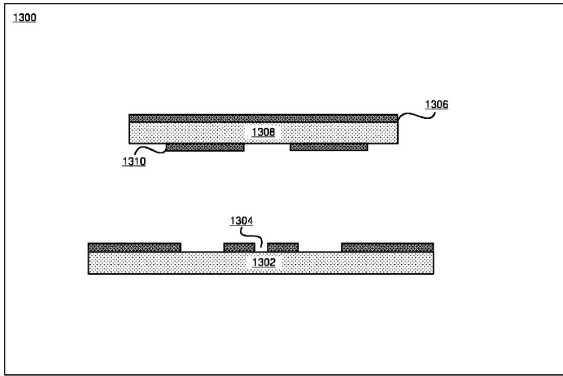


30

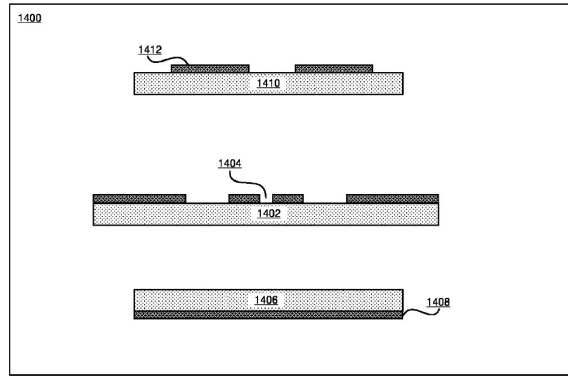
40

50

【図 13】

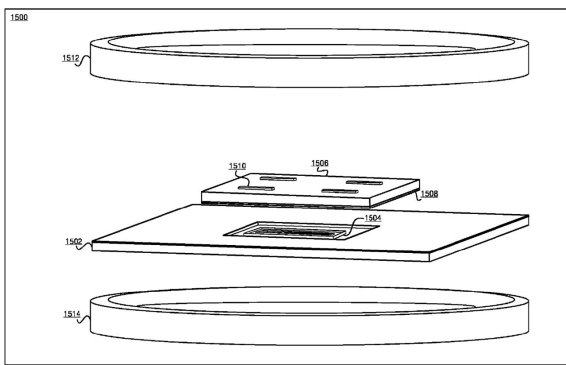


【図 14】

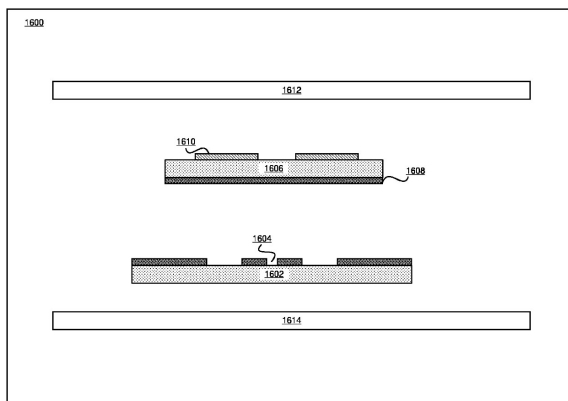


10

【図 15】

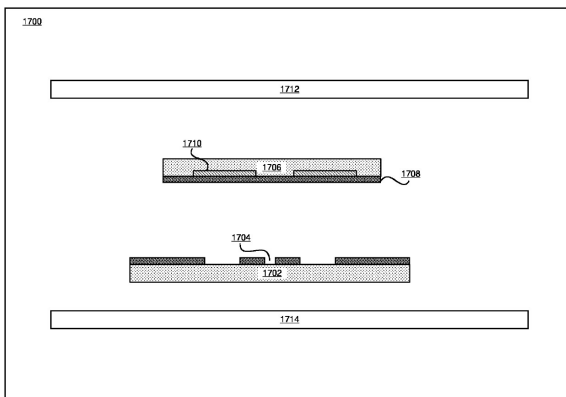


【図 16】

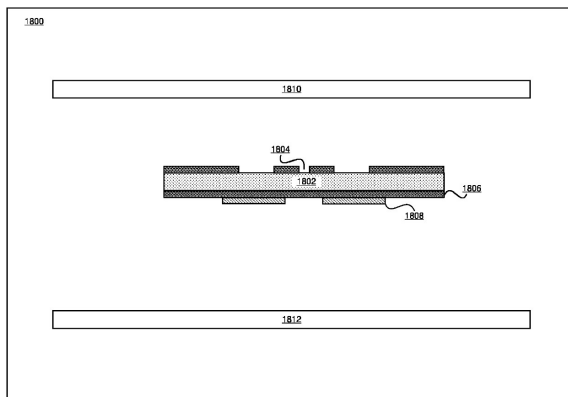


20

【図 17】



【図 18】

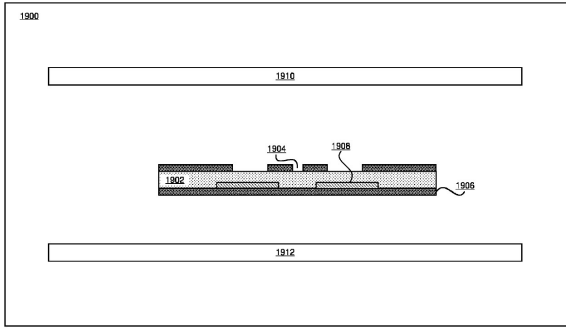


30

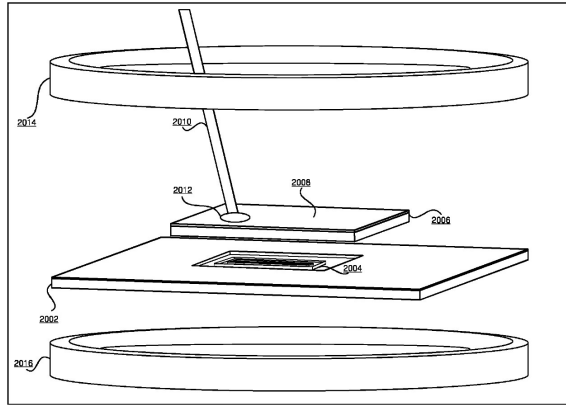
40

50

【 19 】

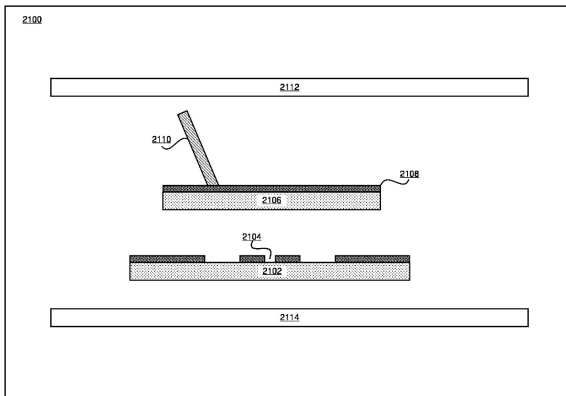


【 20 】

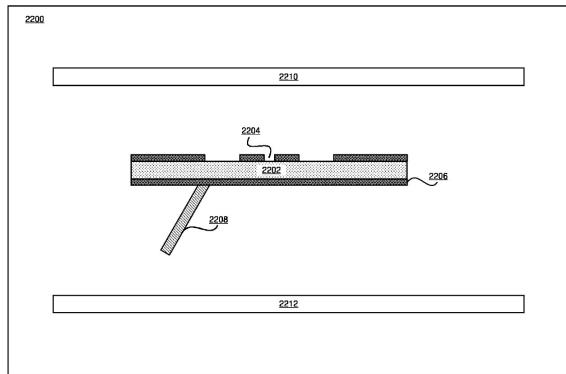


10

【 21 】



【 22 】



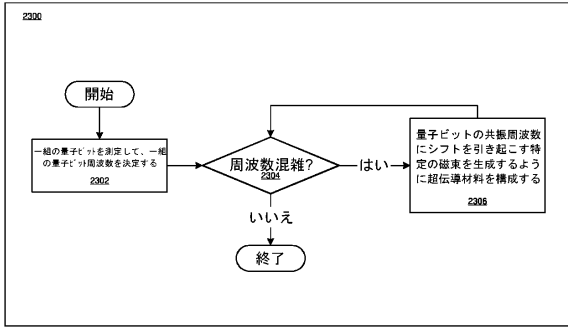
20

30

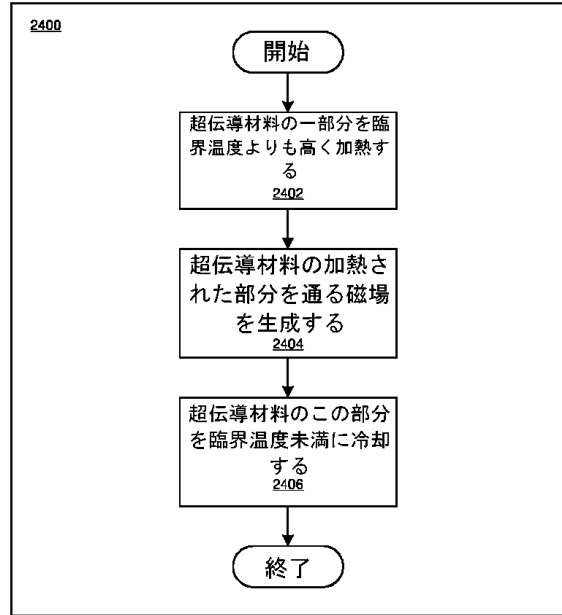
40

50

【 図 2 3 】



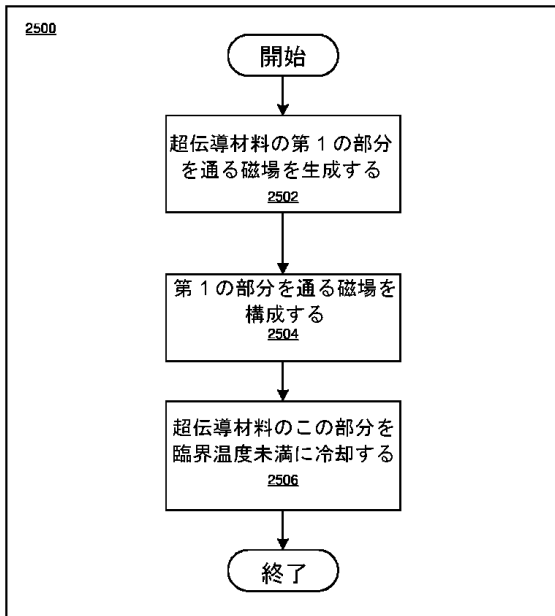
【 図 2 4 】



10

20

【 図 2 5 】



30

40

50

## フロントページの続き

- (72)発明者 ブリンク、マーカス  
ドイツ 7 1 0 3 2 ベーブリンゲン シェーナヒャー・シュトラーゼ 2 2 0
- (72)発明者 パロウスキ、ハリー  
ドイツ 7 1 0 3 2 ベーブリンゲン シェーナヒャー・シュトラーゼ 2 2 0
- (72)発明者 フリッシュ、アルベルト  
ドイツ 7 1 0 3 2 ベーブリンゲン シェーナヒャー・シュトラーゼ 2 2 0
- 審査官 石塚 健太郎
- (56)参考文献 米国特許出願公開第 2 0 0 3 / 0 1 9 3 0 9 7 ( U S , A 1 )  
特開 2 0 1 8 - 0 1 1 2 6 6 ( J P , A )  
特開 2 0 1 2 - 0 1 5 8 7 8 ( J P , A )  
特表 2 0 1 1 - 5 2 3 7 4 7 ( J P , A )
- (58)調査した分野 (Int.Cl. , D B 名)  
H 1 0 N 6 0 / 0 0