

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6215246号  
(P6215246)

(45) 発行日 平成29年10月18日(2017.10.18)

(24) 登録日 平成29年9月29日(2017.9.29)

(51) Int.Cl. F I  
 HO 1 L 27/146 (2006.01) HO 1 L 27/146 A  
 HO 4 N 5/369 (2011.01) HO 4 N 5/369

請求項の数 8 (全 25 頁)

(21) 出願番号	特願2015-48488 (P2015-48488)	(73) 特許権者	316005926
(22) 出願日	平成27年3月11日(2015.3.11)		ソニーセミコンダクタソリューションズ株式会社
(65) 公開番号	特開2015-233122 (P2015-233122A)		神奈川県厚木市旭町四丁目14番1号
(43) 公開日	平成27年12月24日(2015.12.24)	(74) 代理人	100121131
審査請求日	平成29年1月27日(2017.1.27)		弁理士 西川 孝
(31) 優先権主張番号	特願2014-102181 (P2014-102181)	(74) 代理人	100082131
(32) 優先日	平成26年5月16日(2014.5.16)		弁理士 稲本 義雄
(33) 優先権主張国	日本国(JP)	(72) 発明者	佐野 拓也
			東京都港区港南1丁目7番1号 ソニー株式会社内
		(72) 発明者	内藤 隆誠
			東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像素子および固体撮像素子の製造方法、並びに電子機器

(57) 【特許請求の範囲】

【請求項1】

第1の層に形成される画素トランジスタと、  
 前記第1の層と深さ方向に分離された第2の層に形成されるフォトダイオードと、  
 前記フォトダイオードの電荷の転送を制御する転送トランジスタと、  
 前記第2の層を含む位置に形成され、前記フォトダイオードより転送された電荷を検出するフローティングディフュージョンとを含み、  
 前記転送トランジスタは、前記第1の層に埋め込んで形成され、  
 前記転送トランジスタのゲートは、前記第1の層を貫通し、前記第2の層に埋め込んで形成され、  
 前記フローティングディフュージョンは、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される

裏面照射型の固体撮像素子。

【請求項2】

前記フローティングディフュージョンは、全体が一体とした構成とされ、前記第1の層を貫通して、前記第2の層を含む位置に形成される

請求項1に記載の裏面照射型の固体撮像素子。

## 【請求項 3】

前記フローティングディフュージョンは、前記第 1 の層と、前記第 2 の層との、それぞれに分離して形成される

請求項 1 に記載の裏面照射型の固体撮像素子。

## 【請求項 4】

前記フローティングディフュージョンは、前記第 2 の層に形成され、前記フローティングディフュージョンを電氣的に接続するコンタクトが、前記第 1 の層を貫通するように彫り込んで形成される

請求項 1 に記載の裏面照射型の固体撮像素子。

## 【請求項 5】

前記第 1 の層において、前記画素トランジスタを挟むように、前記画素トランジスタのドレインおよびソースのそれぞれに隣接する位置に酸化膜が形成される

請求項 1 に記載の裏面照射型の固体撮像素子。

## 【請求項 6】

前記第 2 の層に、前記第 1 の層の前記酸化膜と対応する位置に、連続的な構成として、埋め込み酸化膜が形成される

請求項 5 に記載の裏面照射型の固体撮像素子。

## 【請求項 7】

第 1 の層に形成される画素トランジスタと、

前記第 1 の層と深さ方向に分離された第 2 の層に形成されるフォトダイオードと、

前記フォトダイオードの電荷の転送を制御する転送トランジスタと、

前記第 2 の層を含む位置に形成され、前記フォトダイオードより転送された電荷を検出するフローティングディフュージョンとを含み、

前記転送トランジスタは、前記第 1 の層に埋め込んで形成され、

前記転送トランジスタのゲートは、前記第 1 の層を貫通し、前記第 2 の層に埋め込んで形成され、

前記フローティングディフュージョンは、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される

裏面照射型の固体撮像素子の製造方法において、

前記第 1 の層が形成された後、前記第 1 の層に、前記転送トランジスタのゲートが、前記第 1 の層を貫通し、前記第 2 の層に埋め込んで形成されるように彫り込みを形成し、

前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルを形成し、

前記ゲートが、前記第 2 の層に埋め込んで形成されるように、前記彫り込みに前記転送トランジスタを形成し、

前記フローティングディフュージョンを、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように形成する

裏面照射型の固体撮像素子の製造方法。

## 【請求項 8】

第 1 の層に形成される画素トランジスタと、

前記第 1 の層と深さ方向に分離された第 2 の層に形成されるフォトダイオードと、

前記フォトダイオードの電荷の転送を制御する転送トランジスタと、

前記第 2 の層を含む位置に形成され、前記フォトダイオードより転送された電荷を検出するフローティングディフュージョンとを含み、

前記転送トランジスタは、前記第 1 の層に埋め込んで形成され、

前記転送トランジスタのゲートは、前記第 1 の層を貫通し、前記第 2 の層に埋め込んで

10

20

30

40

50

形成され、

前記フローティングディフュージョンは、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される

裏面照射型の固体撮像素子を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、固体撮像素子および固体撮像素子の製造方法、並びに電子機器に関し、特に、フォトダイオードからの電荷転送特性の低下を抑制できるようにした固体撮像素子および固体撮像素子の製造方法、並びに電子機器に関する。

【背景技術】

【0002】

従来、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサでは、画素サイズの微細化が進むにつれ、フォトダイオード (PD) の開口率を最大化するために、画素を共有する技術 (画素共有技術) が採用されることが多くなっている。この画素共有技術は、複数の画素間でトランジスタを共有して、画素部におけるフォトダイオード以外の素子の占有面積を最小化することにより、フォトダイオードの開口面積を確保する技術である。この画素共有技術を用いることにより、フォトダイオードの例えば飽和信号量や感度などの特性を改善することが可能になる (特許文献 1 乃至 4 参照)。

【0003】

上記の構造においてトランジスタが形成される層はフォトダイオードが形成される層の上にエピタキシャル層として形成される。またフォトダイオードからフローティングディフュージョンへの電荷転送方法としては縦型トランジスタを用いる方法やII (Ion Implant) で繋ぐII plug方法などが採用されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2010 - 147965 号公報

【特許文献 2】特開 2010 - 212288 号公報

【特許文献 3】特開 2007 - 115994 号公報

【特許文献 4】特開 2011 - 049446 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、上述した技術を利用して、従来の埋め込みフォトダイオードを有する裏面照射型 CMOS イメージセンサを構成すると、フォトダイオードとフローティングディフュージョンとが画素平面に対して垂直方向に積層された構造となる。このため、フォトダイオードからフローティングディフュージョンへと電荷を転送する経路は、縦型トランジスタやIIで接続するII plugなど画素平面に対して垂直方向の転送経路を構成する必要があった。

【0006】

しかしながら、垂直方向に転送経路が構成されると、全体として転送経路が長くなるので、画素信号となる電荷の転送特性が低下してしまうことがあった。また、転送経路確保のためのII plugを形成する領域を確保した上で埋め込みフォトダイオードを形成する必要があり、フォトダイオードを形成する層におけるレイアウトパターンが制約されてしまうことがあった。さらに、転送ゲートが形成される前に、埋め込みフォトダイオードを形成する必要があるため、セルフアラインII (Ion Implant) を使うことができず、垂直方

10

20

30

40

50

向に積層されるフォトダイオードとフローティングディフュージョンとの合わせに対するロバスト性が低下してしまうことがあった。

【0007】

本技術は、このような状況に鑑みてなされたものであり、特に、フローティングディフュージョンをフォトダイオードと同一の深さに形成することで、転送経路を画素平面に対して平行となる方向（水平方向）に構成できるようにして、転送特性の低下を抑制するものである。

【課題を解決するための手段】

【0008】

本技術の一側面の裏面照射型の固体撮像素子は、第1の層に形成される画素トランジスタと、前記第1の層と深さ方向に分離された第2の層に形成されるフォトダイオードと、前記フォトダイオードの電荷の転送を制御する転送トランジスタとを含み、前記転送トランジスタは、前記第1の層に埋め込んで形成される。

10

【0012】

前記フローティングディフュージョンは、全体が一体とした構成とされ、前記第1の層を貫通して、前記第2の層を含む位置に形成されるようにすることができる。

【0013】

前記フローティングディフュージョンは、前記第1の層と、前記第2の層との、それぞれに分離して形成されるようにすることができる。

【0014】

20

前記フローティングディフュージョンは、前記第2の層に形成され、前記フローティングディフュージョンを電氣的に接続するコンタクトが、前記第1の層を貫通するように彫り込んで形成されるようにすることができる。

【0015】

前記第1の層において、前記画素トランジスタを挟むように、前記画素トランジスタのドレインおよびソースのそれぞれに隣接する位置に酸化膜が形成されるようにすることができる。

【0016】

前記第2の層に、前記第1の層の前記酸化膜と対応する位置に、連続的な構成として、埋め込み酸化膜が形成されるようにすることができる。

30

【0023】

本技術の一側面の裏面照射型の固体撮像素子の製造方法は、第1の層に形成される画素トランジスタと、前記第1の層と深さ方向に分離された第2の層に形成されるフォトダイオードと、前記フォトダイオードの電荷の転送を制御する転送トランジスタと、前記第2の層を含む位置に形成され、前記フォトダイオードより転送された電荷を検出するフローティングディフュージョンとを含み、前記転送トランジスタは、前記第1の層に埋め込んで形成され、前記転送トランジスタのゲートは、前記第1の層を貫通し、前記第2の層に埋め込んで形成され、前記フローティングディフュージョンは、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される裏面照射型の固体撮像素子の製造方法において、前記第1の層が形成された後、前記第1の層に、前記転送トランジスタのゲートが、前記第1の層を貫通し、前記第2の層に埋め込んで形成されるように彫り込みを形成し、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルを形成し、前記ゲートが、前記第2の層に埋め込んで形成されるように、前記彫り込みに前記転送トランジスタを形成し、前記フローティングディフュージョンを、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように形成する。

40

50

## 【0024】

本技術の一側面の裏面照射型の固体撮像素子を備えた電子機器は、第1の層に形成される画素トランジスタと、前記第1の層と深さ方向に分離された第2の層に形成されるフォトダイオードと、前記フォトダイオードの電荷の転送を制御する転送トランジスタと、前記第2の層を含む位置に形成され、前記フォトダイオードより転送された電荷を検出するフローティングディフュージョンとを含み、前記転送トランジスタは、前記第1の層に埋め込んで形成され、前記転送トランジスタのゲートは、前記第1の層を貫通し、前記第2の層に埋め込んで形成され、前記フローティングディフュージョンは、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される。

10

## 【0025】

本技術の一側面においては、画素トランジスタが第1の層に形成され、フォトダイオードが前記第1の層と深さ方向に分離された第2の層に形成され、転送トランジスタにより前記フォトダイオードの電荷の転送が制御され、前記転送トランジスタが、前記第1の層に埋め込んで形成され、フローティングディフュージョンが前記第2の層を含む位置に形成され、前記フォトダイオードより転送された電荷が検出され、前記転送トランジスタが、前記第1の層に埋め込んで形成され、前記転送トランジスタのゲートが、前記第1の層を貫通し、前記第2の層に埋め込んで形成され、前記フローティングディフュージョンが、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記光の入射方向に対して垂直方向に、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される。

20

## 【発明の効果】

## 【0026】

本技術の一側面によれば、フォトダイオードに蓄積された電荷の転送特性の低下を抑制することが可能となる。また、転送経路を確保するためにフォトダイオードが形成される層のパターンの制約を低減させることが可能となる。さらに、画素トランジスタと、フォトダイオードが形成される層同士の合わせに対するロバスト性の低下を抑制することが可能となる。

30

## 【図面の簡単な説明】

## 【0027】

【図1】本技術の第1の実施の形態である固体撮像素子の構成例を説明する図である。

【図2】図1の固体撮像素子の製造方法を説明するフローチャートである。

【図3】図1の固体撮像素子の製造方法を説明する図である。

【図4】図1の固体撮像素子の製造方法を説明する図である。

【図5】図1の固体撮像素子の製造方法を説明する図である。

【図6】図1の固体撮像素子の製造方法を説明する図である。

【図7】図1の固体撮像素子の製造方法を説明する図である。

40

【図8】図1の固体撮像素子の製造方法を説明する図である。

【図9】本技術の第2の実施の形態である固体撮像素子の構成例を説明する図である。

【図10】本技術の第3の実施の形態である固体撮像素子の構成例を説明する図である。

【図11】本技術の第4の実施の形態である固体撮像素子の構成例を説明する図である。

【図12】本技術の第5の実施の形態である固体撮像素子の構成例を説明する図である。

【図13】本技術の第6の実施の形態である固体撮像素子の構成例を説明する図である。

【図14】本技術の第7の実施の形態である固体撮像素子の構成例を説明する図である。

【図15】図14の固体撮像素子の製造方法を説明する図である。

【図16】本技術の第8の実施の形態である固体撮像素子の構成例を説明する図である。

【図17】図16の固体撮像素子の製造方法を説明する図である。

50

【図 18】本技術の第 9 の実施の形態である固体撮像素子の構成例を説明する図である。

【図 19】図 18 の固体撮像素子の製造方法を説明する図である。

【図 20】本技術の第 10 の実施の形態である固体撮像素子の構成例を説明する図である。

【図 21】図 20 の固体撮像素子の製造方法を説明する図である。

【図 22】本技術の第 11 の実施の形態である固体撮像素子を備えた撮像装置を含む電子機器の構成例を説明する図である。

【発明を実施するための最良の形態】

【0028】

なお、説明は以下の順序で行う。

1. 第 1 の実施の形態（フローティングディフュージョンをフォトダイオードが形成される層まで彫り込んで形成する例）

2. 第 2 の実施の形態（フローティングディフュージョンをフォトダイオードが形成される層と、画素トランジスタが形成される層とのそれぞれに分離して形成する例）

3. 第 3 の実施の形態（フローティングディフュージョンをフォトダイオードが形成される層に形成し、エピタキシャル層にコンタクトを彫り込んで形成する例）

4. 第 4 の実施の形態（画素トランジスタを挟むように酸化膜を形成する例）

5. 第 5 の実施の形態（画素トランジスタを挟むように酸化膜を形成し、さらに、フォトトランジスタが形成されるシリコン基板にも接続して彫り込み酸化膜を形成する例）

6. 第 6 の実施の形態（表面ピニング層を in-site doped 成長により形成する例）

7. 第 7 の実施の形態（転送トランジスタのゲートとフローティングディフュージョンとの間に酸化膜を形成する例）

8. 第 8 の実施の形態（転送トランジスタのゲートとフローティングディフュージョンとの間に酸化膜を形成し、FDコンタクトをメタル配線とする例）

9. 第 9 の実施の形態（転送トランジスタのゲートとフローティングディフュージョンとの間に加えて、ゲートを囲むように酸化膜を形成する例）

10. 第 10 の実施の形態（転送トランジスタのゲートとフローティングディフュージョンとの間に加えて、ゲートを囲むように酸化膜を形成し、ゲートのボトム部だけを実行幅として、それ以外を細くする例）

11. 第 11 の実施の形態（本技術の固体撮像素子を有する撮像装置を備えた電子機器の構成例）

【0029】

< 1. 第 1 の実施の形態 >

図 1 は、本技術を適用した固体撮像素子の第 1 の実施の形態の構成例を示した図である。尚、図 1 の固体撮像素子は、裏面照射型の固体撮像素子である。図 1 においては、固体撮像素子に対する入射光の進行方向（深さ方向）は、図中の下方向から上方向であり、以降においては、図中の各層における上方の面が表面であり、下方の面が裏面であるものとする。従って、図中の下部が深い位置であり、これに対して、図中の上部が浅い位置である。また、図 1 は、固体撮像素子の 1 画素分の側面断面図である。

【0030】

図中の下から、入射光の進行方向の先頭位置にオンチップレンズ（On chip lens）21 が設けられており、入射光をフォトダイオード 42 で受光されるように集光する。

【0031】

図中のオンチップレンズ 21 の上には、カラーフィルタ（Color Filter）22 が設けられており、オンチップレンズ 21 を介して入射する光のうち、特定の波長の光をフォトダイオード 42 に透過させる。

【0032】

カラーフィルタ 22 の周囲には、遮光金属 23 が設けられており、遮光金属 23 がオンチップレンズ 21、およびカラーフィルタ 22 を透過した光を、隣接する他の画素のフォトダイオード 42 に入射しないように遮光している。

10

20

30

40

50

## 【 0 0 3 3 】

カラーフィルタ 2 2 の図中の上には、裏面ピニング (pinning) 層 2 4 が設けられており、シリコン (Si) 基板 2 5 と、カラーフィルタ 2 2 との素子分離層として形成されている。

## 【 0 0 3 4 】

シリコン基板 2 5 には、図中の中央部にN型領域からなるフォトダイオード (Photo Diode: PD) 4 2 が設けられており、その周囲に分離層 4 1 が設けられている。フォトダイオード 4 2 は、このように埋め込み式の構成とされ、光電効果により入射光の光量に応じた電荷を発生し、転送トランジスタのゲート 5 5 により開閉が制御されるチャンネル 4 4 を介してフローティングディフュージョン 5 6 に出力する。

10

## 【 0 0 3 5 】

シリコン基板 2 5 の図中の上には、P型領域からなる表面ピニング (pinning) 層 4 3 が設けられており、シリコン (Si) 基板 2 5 と、エピタキシャル層 (P-Epi) 2 6 との素子分離層として形成されている。

## 【 0 0 3 6 】

シリコン基板 2 5 の上に、エピタキシャル層 (P-Epi) 2 6 が形成されており、その上には、増幅トランジスタ (AMP)、リセットトランジスタ (RST)、または、選択トランジスタ (SEL) といった画素トランジスタのゲート (AMP or RST or SEL) 5 1 が設けられている。さらに、そのゲート 5 1 の下には、ゲート 5 1 により開閉が制御され、ドレイン (Drain) 5 3 およびソース (Source) 5 4 を繋ぐチャンネル (Channel) 5 2 が設けられている。尚、画素トランジスタの構成としては、必要に応じて、選択トランジスタ (SEL) を設けない構成にしても良い。

20

## 【 0 0 3 7 】

また、エピタキシャル層 2 6 には、シリコン基板 2 5 におけるチャンネル 4 4 の上部に、チャンネル 4 4 の開閉を制御する転送トランジスタのゲート (TRG) 5 5 がエピタキシャル層 2 6 を貫通するように埋め込まれて形成されている。さらに、チャンネル 4 4 の側面部に接するようにフローティングディフュージョン 5 6 がエピタキシャル層 2 6 を貫通するように設けられている。

## 【 0 0 3 8 】

すなわち、図 1 で示されるように、フローティングディフュージョン 5 6 の図中の底部が、フォトダイオード 4 2 の図中の上部と、入射光の進行方向 (深さ方向) に対して同一の位置となるように、エピタキシャル層 2 6 を貫通して設けられるような構成とされている。

30

## 【 0 0 3 9 】

このような構成により、チャンネル 4 4 が、フォトダイオード 4 2 により蓄積された電荷をフローティングディフュージョン 5 6 に転送する転送経路として構成され、転送トランジスタのゲート 5 5 によりその開閉が制御される。これにより、チャンネル 4 4 を介して、入射光の進行方向 (深さ方向) に対して垂直方向 (画素平面に対して平行な方向) に転送経路が形成されることにより、転送距離が長くならないように構成されている。結果として、転送距離が長くならないので、転送特性の低下を低減させることが可能となる。また、埋め込み式のフォトダイオード 4 2 に転送経路確保のために必要とされる II plug を設ける必要がないので、シリコン基板 2 5 上に II plug のための領域を確保するといったパターンの制約を無くすことが可能となる。

40

## 【 0 0 4 0 】

< 図 1 の固体撮像素子の製造方法 >

次に、図 2 のフローチャートを参照して、図 1 の固体撮像素子の製造方法について説明する。

## 【 0 0 4 1 】

ステップ S 1 1 において、n 型のシリコン基板 (n-Si) 2 5 に、分離層 4 1、フォトダイオード 4 2、および表面ピニング層 4 3 が形成される。すなわち、図 3 の上部で示され

50

るような、シリコン基板 (n-Si) 2 5 に、図 3 の下部で示されるように、分離層 (p) 4 1、フォトダイオード 4 2、および表面ピニング層 (p+) 4 3 が形成される。尚、図 3 の下部で示されるように、フォトダイオード 4 2 は、n+層 (n+) 4 2 a および n 層 (n) 4 2 b とから構成される。

【 0 0 4 2 】

ステップ S 1 2 において、シリコン基板 2 5 の図中の上部に p 型のエピタキシャル層 (P-Epi) 2 6 が形成される。すなわち、図 4 で示されるように、ステップ S 1 1 の処理により、分離層 (p) 4 1、フォトダイオード 4 2、および表面ピニング層 (p+) 4 3 が形成されたシリコン基板 2 5 の図中の上部にエピタキシャル層 (P-Epi) 2 6 が形成される。図 4 で示されるように、フォトダイオード 4 2 は、分離層 4 1 とエピタキシャル層 2 6 に囲まれた状態で埋め込み式に形成される。

10

【 0 0 4 3 】

ステップ S 1 3 において、埋め込み型の転送トランジスタ (TRG) のゲート 5 5 およびチャンネル 4 4 を構成するための彫り込みが形成される。すなわち、図 5 で示されるように、エピタキシャル層 2 6 における転送トランジスタのゲート (TRG) 5 5 およびチャンネル 4 4 が形成される位置に、エピタキシャル層 2 6 を貫通してシリコン基板 2 5 に到達する深さまでの彫り込み 6 1 が形成される。このとき、この彫り込み 6 1 は、少なくともフォトダイオード 4 2 の上部となる n+層 4 2 a に接触する位置で、かつ、その深さのものとされる。

【 0 0 4 4 】

20

ステップ S 1 4 において、増幅トランジスタ (AMP)、リセットトランジスタ (RST)、または、選択トランジスタ (SEL) といった画素トランジスタの n 型のチャンネル (n) 5 2、および転送トランジスタのゲート 5 5 の下に設けられる n 型のチャンネル (n) 4 4 が形成される。さらに、図中における、エピタキシャル層 2 6 の上に酸化膜 7 1 が形成される。すなわち、図 6 で示されるように、n 型のチャンネル (n) 5 2 がエピタキシャル層 2 6 の上部に形成され、チャンネル (n) 4 4 が、彫り込み 6 1 の底部にそれぞれ形成される。さらに、チャンネル (n) 5 2 およびチャンネル (n) 4 4 の全体に図中の上部から酸化膜 7 1 が形成される。尚、図 1 において、この酸化膜 7 1 は図示されていないが、形成されている。

【 0 0 4 5 】

30

ステップ S 1 5 において、増幅トランジスタ (AMP)、リセットトランジスタ (RST)、または、選択トランジスタ (SEL) といった画素トランジスタのゲート 5 1、および転送トランジスタのゲート (TRG) 5 5 が形成される。すなわち、図 7 で示されるように、ゲート (AMP/RST/SEL) 5 1 が、チャンネル (n) 5 2 上に形成され、転送トランジスタのゲート 5 5 が、彫り込み 6 1 に対応する位置に形成される。

【 0 0 4 6 】

ステップ S 1 6 において、増幅トランジスタ (AMP)、リセットトランジスタ (RST)、または、選択トランジスタ (SEL) といった画素トランジスタのドレイン (N++) 5 3、および、ソース (N++) 5 4、並びに、フローティングディフュージョン (N++) 5 6 が形成される。すなわち、図 8 で示されるように、ドレイン (N++) 5 3、および、ソース (N++) 5 4 は、チャンネル 5 2 の両端部に形成される。また、図 8 で示されるように、フローティングディフュージョン (N++) は、少なくともチャンネル 4 4 に接するように形成される。

40

【 0 0 4 7 】

以降において、裏面ピニング層 2 4、遮光金属 2 3、カラーフィルタ 2 2、およびオンチップレンズ 2 1 が、シリコン基板 2 5 の図中の下部に設けられることにより、図 1 で示されるような、固体撮像素子が製造される。

【 0 0 4 8 】

このような製造方法で固体撮像素子が製造されることにより、フォトダイオード 4 2 の上部に達する深さまでのフローティングディフュージョン 5 6 が形成され、また、それら

50

を結ぶチャンネル44が形成されるので、フォトダイオード42からの電荷の転送経路を深さ方向（図中の垂直方向）に対して垂直な方向（図中の水平方向）に確保することが可能となる。

【0049】

結果として、深さ方向（縦方向）に転送経路が形成されることで転送距離が長くなることにより生じる転送特性の低下を低減させることが可能となる。また、埋め込み式であるフォトダイオード42を形成する際に、転送経路確保のためにII plugを形成する必要がなくなるので、このためのパターンの制約を無くすことが可能となる。

【0050】

尚、エピタキシャル層26と、シリコン基板25との素子分離層としての表面ピニング層43については、不純物注入によって形成されるものとする。しかしながら、エピタキシャル層26を、図1で示されるようなP型（P-Epi）のものとした場合、エピタキシャル層のP型濃度が、フォトダイオード42と、（ゲート51、チャンネル52、ドレイン53、およびソース54とからなる）画素トランジスタとを十分に分離可能な濃度であれば、P型の不純物を注入して、表面ピニング層43を構成する必要は無く、この場合、表面ピニング層43を形成する工程を削減することも可能となる。

【0051】

すなわち、エピタキシャル層26がn型、または、p型でも濃度が薄い場合、P型の不純物を注入することにより、フォトダイオード42と、（ゲート51、チャンネル52、ドレイン53、およびソース54とからなる）トランジスタとを分離する表面ピニング層（ウェル）43を形成する必要がある。

【0052】

また、転送トランジスタのゲート55はエピタキシャル層26を形成した後に掘り込んで形成しても、エピタキシャル層26を形成する前に形成しエピタキシャル層26を選択成長により形成するようにしてもよい。後者においてエピタキシャル層26が形成される前に、転送トランジスタのゲート55が加工された後は転送トランジスタのゲート55を用いたセルフアラインによりII（Ion Implant）注入してフォトダイオード42を形成することが可能となり、フォトダイオード42と転送トランジスタのゲート55との合わせに対するロバスト性の低下を抑制することが可能となる。このため、転送トランジスタのゲート55の周辺の設計を従来の同一平面状に配置された構造に近い状態とすることが可能となり、縦方向への転送経路を確保するためのパターンの制約を緩和することができる。

【0053】

また、フローティングディフュージョン56に関しても、エピタキシャル層26が形成される工程に対して前後するような場合でも、それぞれII注入を行って、接続することで形成するようにしても、エピタキシャル層26が形成された後、多段打ちで形成されるようにしても良い。

【0054】

さらに、フォトダイオードと画素トランジスタとが形成される層を入射光の入射方向（深さ方向）に分割して形成することで、フォトダイオードの面積を拡大することができるため、感度および画素容量 $Q_s$ を向上させることが可能となる。また、各画素を完全に対称的に配置することができるため、画素間差を改善させることが可能となる。さらに、シリコン基板25上に、エピタキシャル層26に埋め込まれた転送トランジスタのゲート55を用いて、入射光の入射方向に対して垂直方向（深さ方向に対して垂直方向）の転送経路を確保することで縦方向転送特有の転送特性悪化を改善することができる。

【0055】

また、画素トランジスタを配置できる面積が大きくなるため、各画素を構成するフォトダイオードの大きさについて十分な長さと同幅を確保することができるので、画素トランジスタに起因するランダムノイズにより影響を低減することが可能となる。

【0056】

10

20

30

40

50

### < 2 . 第 2 の実施の形態 >

以上においては、フローティングディフュージョン 5 6 の底部をフォトダイオード 4 2 の上部の深さと一致するように、エピタキシャル層 2 6 を形成する例について説明してきた。しかしながら、フォトダイオード 4 2 からの電荷の転送経路が深さ方向に対して垂直方向（図 1 における水平方向）に確保できればよいので、サブフローティングディフュージョンを、フォトダイオード 4 2 に接続されたチャンネル 4 4 に接する位置となるように、フローティングディフュージョン 5 6 とは別に設けて、相互に電氣的に接続するような構成にしてもよい。

#### 【 0 0 5 7 】

図 9 は、サブフローティングディフュージョン（SubFD）9 1 を、フォトダイオード 4 2 に接続されたチャンネル 4 4 に接する位置、および深さとなるように設け、チャンネル 1 0 1 を介してフローティングディフュージョン（FD）5 6 と接続する構成とされた固体撮像素子の構成例を示している。尚、図 1 の固体撮像素子における構成と同一の機能を備える構成については、同一の名称、および同一の符号を付しており、その説明は適宜省略するものとする。

#### 【 0 0 5 8 】

すなわち、図 9 の固体撮像素子においては、サブフローティングディフュージョン 9 1 が、フォトダイオード 4 2 の上部とほぼ同じ深さであって、チャンネル 4 4 と接続する位置に設けられているので、フォトダイオード 4 2 からの電荷の転送経路を深さ方向に対して垂直な方向（図 9 中の水平方向）とすることが可能となる。このような構成により、図 1 における固体撮像素子と同様の効果を奏することが可能となる。

#### 【 0 0 5 9 】

また、図 2 の固体撮像素子の場合、転送時以外は、サブフローティングディフュージョン 9 1 とフローティングディフュージョン 5 6 とが物理的に分離された構造となるため、フローティングディフュージョン 5 6 の容量増加に伴う変換効率の低下を低減することが可能となる。

#### 【 0 0 6 0 】

さらに、サブフローティングディフュージョン 9 1 とフローティングディフュージョン 5 6 との間には、チャンネル 1 0 1 を介して電位差を持つように構成することで、残像や汲み上げ悪化に対する影響を低減することが可能となる。

#### 【 0 0 6 1 】

### < 3 . 第 3 の実施の形態 >

フォトダイオード 4 2 からの電荷の転送経路を深さ方向に対して垂直方向（図中の水平方向）に確保できればよいので、フローティングディフュージョン 5 6 を、フォトダイオード 4 2 に接続されたチャンネル 4 4 に接する位置、および深さとなるように、シリコン基板 2 5 上に設けるようにしてもよい。この場合、シリコン基板 2 5 上にエピタキシャル層 2 6 が形成されてから、フローティングディフュージョン 5 6 に接触するように彫り込みを生成して、この彫り込みにコンタクトを設けるようにしても良い。

#### 【 0 0 6 2 】

図 1 0 は、シリコン基板 2 5 上にフローティングディフュージョン 5 6 を形成し、その後、エピタキシャル層 2 6 を設けて、フローティングディフュージョン 5 6 に到達するようにエピタキシャル層 2 6 に彫り込みを設けて、フローティングディフュージョン 5 6 に接触するようにコンタクト 1 2 1 を設けるようにした固体撮像素子の構成例である。

#### 【 0 0 6 3 】

図 1 0 の固体撮像素子においては、エピタキシャル層 2 6 を薄くすることにより、コンタクト 1 2 1 を垂直方向に短くすることができるので、転送特性の低下を抑制することが可能となる。すなわち、図 1 0 におけるエピタキシャル層 2 6 の厚さ  $T_2$  は、図 1 のエピタキシャル層 2 6 の厚さ  $T_1$  ( $> T_2$ ) よりも薄くさせることが可能となる。また、フローティングディフュージョン 5 6 は、シリコン基板 2 5 上に形成されるので、フォトダイオード 4 2 との水平方向の位置関係については、従来構造および設計に近づけることが

10

20

30

40

50

可能となる。

【0064】

尚、コンタクト121を用いる場合、フローティングディフュージョン56は、図10で示されるように、シリコン基板25にのみ形成するようにしてもよいし、図1の固体撮像素子のようにエピタキシャル層26の形成前後に複数回数のIIにより形成するようにしてもよく、そのいずれかを選択することが可能となる。尚、フローティングディフュージョン56を、エピタキシャル層26の形成前後に複数回数のIIにより形成するようにすることで、エピタキシャル層26を薄型化することが可能となり、コンタクト121の長さをより短くすることが可能となる。

【0065】

<4.第4の実施の形態>

増幅トランジスタ(AMP)、リセットトランジスタ(RST)、または、選択トランジスタ(SEL)といった(ゲート51、チャンネル52、ドレイン53、およびソース54とからなる)画素トランジスタ、転送トランジスタのゲート55、およびフローティングディフュージョン56の分離に酸化膜を用いるようにしても良い。

【0066】

図11は、増幅トランジスタ(AMP)、リセットトランジスタ(RST)、または、選択トランジスタ(SEL)といった(ゲート51、チャンネル52、ドレイン53、およびソース54とからなる)画素トランジスタ、転送トランジスタのゲート55、およびフローティングディフュージョン56の分離に酸化膜を用いるようにした固体撮像素子の構成例を示している。

【0067】

すなわち、図11におけるエピタキシャル層26上のドレイン53の左端部、およびソース54の右端部にそれぞれ素子分離層として酸化膜141が設けられている。

【0068】

これにより、隣接画素間の混色やブルーミングを抑制することができ、さらに、II分離に比べ酸化膜分離を使うことで容量低減につながることで変換効率を向上させることが可能となる。

【0069】

<5.第5の実施の形態>

第4の実施の形態においては、エピタキシャル層26上にドレイン53の左端部、およびソース54の右端部にそれぞれ素子分離層として酸化膜141が設けられる例について説明してきた。しかしながら、ドレイン53の左端部に設けられた酸化膜141をさらにシリコン基板25側に延ばして、シリコン基板25内にも埋め込み酸化膜を形成して隣接画素間を完全に分離する構成とするようにしても良い。

【0070】

図12は、酸化膜141をシリコン基板25側に延ばし、その位置のシリコン基板25内に埋め込み酸化膜を形成するようにした固体撮像素子の構成例を示している。

【0071】

すなわち、図12の固体撮像素子においては、ドレイン(D)53の左端部から酸化膜141をシリコン基板25に延ばした酸化膜171が設けられており、さらに、酸化膜171に接続されるように、シリコン基板25内に埋め込み酸化膜181が設けられている。また、埋め込み酸化膜181は、遮光金属23と接触する構成とされている。さらに、フォトダイオード42の右端部にも、埋め込み酸化膜181が設けられており、同様に、遮光金属23と接触する構成とされている。また、ソース(S)54の右端部にも酸化膜171が設けられている。

【0072】

このような構成により、隣接画素間のシリコン基板25内での混色およびブルーミングを抑制することが可能となる。また、埋め込み酸化膜181は、エピタキシャル層26の酸化膜171と接続されることにより、隣接画素間を完全に分離することが可能となる。

10

20

30

40

50

さらに、埋め込み酸化膜 1 8 1 は、遮光金属 2 3 と同じ材質（例えば、W（タングステン））のような金属）を埋め込んで良い。

【 0 0 7 3 】

また、埋め込み酸化膜 1 8 1 は、遮光金属 2 3 と接続されることにより、オンチップレンズ 2 1 により集光された光が隣接画素に透過されることを抑制するので、シリコン基板 2 5 内のフォトダイオード 4 2 に入射されるようにすることができる。結果として、フォトダイオード 4 2 の感度を向上させることが可能となる。

【 0 0 7 4 】

< 6 . 第 6 の実施の形態 >

シリコン基板 2 5 とエピタキシャル層（P-Epi） 2 6 との界面付近の表面ピニング層（不純物拡散層）は、In-situ doped Epi成長により形成するようにしてもよい。

10

【 0 0 7 5 】

図 1 3 は、表面ピニング層（不純物拡散層）を、In-situ doped Epi成長により形成したものであるものとした固体撮像素子の構成例を示している。すなわち、図 1 3 においては、表面ピニング層（p+-Epi） 1 9 1 が、In-situ doped Epi成長により形成されたものであるときの固体撮像素子の構成例が示されている。

【 0 0 7 6 】

すなわち、シリコン基板 2 5 内に不純物注入によってフォトダイオード 4 2 を形成した後、エピタキシャル層 2 6 を形成するためにエピタキシャル層の成長を開始すると、エピタキシャル層の成長中の熱（例えば、良質なエピタキシャル成長が可能な 1000 程度の熱）によって、界面付近の不純物は拡散をする。

20

【 0 0 7 7 】

この場合、界面付近のPN接合は急峻なプロファイルで作成することが困難であり、PN接合の容量が減りフォトダイオード 4 2 の容量Qsが減少することが知られている。そこで、エピタキシャル層 2 6 の成長状態に応じて、不純物の注入量を制御しながらエピタキシャル層 2 6 を成長させるIn-situ doped Epi成長であれば、所望の急峻なプロファイルを保ったままエピタキシャル層を形成していくことが可能となる。

【 0 0 7 8 】

結果として、フォトダイオード 4 2 の容量Qsが減少してしまうといったことが抑制される。

30

【 0 0 7 9 】

< 7 . 第 7 の実施の形態 >

ゲート 5 5 とフローティングディフュージョン 5 6 との間にゲート酸化膜以上の厚さの酸化膜を配置するようにしてフローティングディフュージョン 5 6 の容量増加に伴う変換効率低下を抑制すると共に、ゲート 5 5 とフローティングディフュージョン 5 6 との間の電界を緩和させるようにしてもよい。

【 0 0 8 0 】

図 1 4 は、ゲート 5 5 とフローティングディフュージョン 5 6 との間に酸化膜として、例えば、SiO<sub>2</sub>を配置するようにした固体撮像素子の構成例を示している。尚、図 1 4 の左部は、一点鎖線のマス状で示される 2 画素 × 2 画素の 4 画素で、その中心に配置されたフローティングディフュージョン 5 6 を共有するときの上面図である。また、図 1 4 の右部は、図 1 4 の左部における 2 画素 × 2 画素の点線で示される a b 間における断面図である。

40

【 0 0 8 1 】

図 1 4 の左部で示されるように、2 画素 × 2 画素の中心に設けられた、4 画素で共有するフローティングディフュージョン 5 6 に対して接する、各画素（フォトダイオード 4 2）の角部に転送トランジスタのゲート 5 5 が設けられている。そして、このフローティングディフュージョン 5 6 とゲート 5 5 との間にSiO<sub>2</sub>からなる酸化膜 2 1 1 が設けられている。また、2 画素 × 2 画素の図中の上下に画素トランジスタのゲート 5 1 が設けられている。

50

## 【 0 0 8 2 】

図 1 4 の右部で示されるように、フローティングディフュージョン 5 6 とゲート 5 5 との間にSiO<sub>2</sub>からなる酸化膜 2 1 1 が設けられている。

## 【 0 0 8 3 】

ゲート 5 5 とフローティングディフュージョン 5 6 との間にゲート酸化膜以上の厚さの酸化膜 (SiO<sub>2</sub>) を配置する構成とすることにより、フローティングディフュージョン 5 6 の容量増加に伴う変換効率低下を抑制することが可能となる。また、ゲート 5 5 とフローティングディフュージョン 5 6 との間の電界を緩和させるようにすることができるので、転送トランジスタのゲートの信頼性を向上させることが可能となる。

## 【 0 0 8 4 】

< 図 1 4 の固体撮像素子の製造方法 >

次に、図 1 5 を参照して、図 1 4 の固体撮像素子の製造方法について説明する。尚、ここでは、埋込式のフォトダイオード 4 2 とフローティングディフュージョン 5 6 は、形成されている状態であるものとする。

## 【 0 0 8 5 】

第 1 の工程において、図 1 5 の左上部で示されるように、エピタキシャル層 2 6 の酸化膜 2 1 1 が形成される領域にトレンチが形成され、引き続き、トレンチに酸化膜 2 1 1 を形成するSiO<sub>2</sub>が充填される。尚、トレンチは、エアギャップでもよい。

## 【 0 0 8 6 】

第 2 の工程において、図 1 5 の左下部で示されるように、フォトダイオード 4 2 とフローティングディフュージョン 5 6 を跨ぐように、転送トランジスタのゲート 5 5 が形成されると共に、その他の画素トランジスタのゲート 5 1 が形成される。

## 【 0 0 8 7 】

第 3 の工程において、図 1 5 の右上部で示されるように、フローティングディフュージョン 5 6 の不純物を注入後、FDコンタクト 2 1 2 を形成し、完成する。尚、以上の製造方法においては、エピタキシャル層 2 6 のボトム部におけるフローティングディフュージョン 5 6 の不純物注入が済んだ状態から製造が開始される例について説明したが、第 3 の工程において、FDコンタクト 2 1 2 を形成する直前の処理において、不純物注入するようにしてもよい。

## 【 0 0 8 8 】

以上の製造方法により、ゲート 5 5 とフローティングディフュージョン 5 6 との間にゲート酸化膜以上の厚さの酸化膜 (SiO<sub>2</sub>) を配置する構成を備えた固体撮像素子を製造することが可能となる。

## 【 0 0 8 9 】

結果として、フローティングディフュージョン 5 6 の容量増加に伴う変換効率低下を抑制することが可能となる。また、ゲート 5 5 とフローティングディフュージョン 5 6 との間の電界を緩和させるようにすることができるので、転送トランジスタのゲートの信頼性を向上させることが可能となる。

## 【 0 0 9 0 】

< 8 . 第 8 の実施の形態 >

以上においては、ゲート 5 5 とフローティングディフュージョン 5 6 との間にゲート酸化膜以上の厚さの酸化膜 (SiO<sub>2</sub>) を配置するようにした固体撮像素子について説明してきたが、さらに、フローティングディフュージョンに対しては、メタル配線で接続し、埋め込み式のフローティングディフュージョンを実現するようにしてもよい。

## 【 0 0 9 1 】

図 1 6 は、ゲート 5 5 とフローティングディフュージョン 5 6 との間に酸化膜としてSiO<sub>2</sub>を配置するようにし、さらに、フローティングディフュージョン 5 6 に対しては、メタル配線で接続し、埋め込み式のフローティングディフュージョン 5 6 を実現するようにした固体撮像素子の構成例を示している。図 1 6 の左部は、図 1 4 における場合と同様である。また、図 1 6 の右部は、図 1 6 の左部における 2 画素 × 2 画素の点線で示される a b

10

20

30

40

50

間における断面図である。

【0092】

図16の右部で示されるように、フローティングディフュージョン56とゲート55との間にSiO<sub>2</sub>などからなる酸化膜211が設けられている。さらに、フローティングディフュージョン56は、メタル配線221によりエピタキシャル層26のボトム部において接続されており、埋め込み式のフローティングディフュージョン56とされている。

【0093】

図16で示されるような構成により、フローティングディフュージョン56の容量増加に伴う変換効率低下を抑制することが可能となる。また、ゲート55とフローティングディフュージョン56との間の電界を緩和させるようにすることができるので、転送トランジスタのゲートの信頼性を向上させることが可能となる。さらに、メタル配線221により、画素の、さらなる微細化を実現することが可能となる。

【0094】

< 図16の固体撮像素子の製造方法 >

次に、図17を参照して、図16の固体撮像素子の製造方法について説明する。第1の工程において、図17の左上部で示されるように、エピタキシャル層26の酸化膜211が形成される領域とメタル配線221が形成される領域にトレンチが形成され、引き続き、トレンチに酸化膜211を形成するSiO<sub>2</sub>が充填される。第2の工程は上述の内容と同様の処理であるので、その説明は省略するものとする。

【0095】

第3の工程において、図17の右上部で示されるように、エピタキシャル層26の底部に設けられているフローティングディフュージョン56と電氣的に接続されるようにトレンチを形成し、メタル配線221をフローティングディフュージョン56と接続するように形成し、完成する。なお、フローティングディフュージョン56とメタル配線221のコンタクトは、薄い絶縁膜を挟むことにより形成してもよい。

【0096】

以上の製造方法により、ゲート55とフローティングディフュージョン56との間にゲート酸化膜以上の厚さの酸化膜(SiO<sub>2</sub>)を配置し、さらに、フローティングディフュージョン56に接続するメタル配線221を備えた固体撮像素子を製造することが可能となる。

【0097】

結果として、フローティングディフュージョン56の容量増加に伴う変換効率低下を抑制することが可能となる。また、ゲート55とフローティングディフュージョン56との間の電界を緩和させるようにすることができるので、転送トランジスタのゲートの信頼性を向上させることが可能となる。さらに、酸化膜211を形成するためのトレンチ幅の拡大、並びに、メタル配線221を使用することにより、画素の微細化を実現することが可能となる。

【0098】

< 9. 第9の実施の形態 >

以上においては、フローティングディフュージョン56とゲート55との間にゲート酸化膜以上の厚さの酸化膜SiO<sub>2</sub>を配置するようにする例について説明してきたが、さらに、ゲート55を取り囲むようにゲート酸化膜以上の厚さの酸化膜SiO<sub>2</sub>を充填するようにしてもよい。

【0099】

図18は、ゲート55とフローティングディフュージョン56との間にゲート酸化膜以上の厚さの酸化膜SiO<sub>2</sub>を配置し、さらに、ゲート酸化膜以上の厚さの酸化膜SiO<sub>2</sub>を、ゲート55を取り囲むように配置させるようにした固体撮像素子の構成例を示している。

【0100】

図18の左部で示されるように、2画素×2画素の中心に設けられた、4画素で共有するフローティングディフュージョン56に対して接する、各画素(フォトダイオード42

10

20

30

40

50

)の角部に転送トランジスタのゲート55が設けられている。そして、ゲート55を取り囲むようにSiO<sub>2</sub>からなる酸化膜が設けられている。また、2画素×2画素の図中の上下に画素トランジスタのゲート51が設けられている。

【0101】

図18の右部で示されるように、フローティングディフュージョン56とゲート55との間にSiO<sub>2</sub>などからなる酸化膜211が設けられ、さらに、ゲート55を取り囲むように設けられている。

【0102】

ゲート55とフローティングディフュージョン56との間に加えて、ゲート55の周囲にゲート酸化膜以上の厚さの酸化膜(SiO<sub>2</sub>)が配置される構成とすることにより、転送トランジスタのゲート55のボトム部のみが電荷転送に寄与することになる。結果として、フローティングディフュージョン56の容量増加を低減することができるので、変換効率低下を抑制することが可能となる。また、ゲート55とフローティングディフュージョン56との間の電界を緩和させるようにすることができるので、転送トランジスタのゲートの信頼性を向上させることが可能となる。

【0103】

<図18の固体撮像素子の製造方法>

次に、図19を参照して、図18の固体撮像素子の製造方法について説明する。

【0104】

第1の工程において、図19の左上部で示されるように、エピタキシャル層26にトレンチが形成され、不純物が注入されて、フローティングディフュージョン56が形成された後、トレンチに酸化膜211を形成するSiO<sub>2</sub>が充填される。

【0105】

第2の工程において、図19の左下部で示されるように、酸化膜211のボトム部で、フォトダイオード42とフローティングディフュージョン56を跨ぐように、転送トランジスタのゲート55が形成されると共に、その他の画素トランジスタのゲート51が形成される。

【0106】

第3の工程において、図19の右上部で示されるように、フローティングディフュージョン56が埋め込み式となるように、メタル配線221が接続されて、完成する。

【0107】

以上の製造方法により、ゲート55とフローティングディフュージョン56の間に加えて、ゲート55を取り囲むようにゲート酸化膜以上の厚さの酸化膜(SiO<sub>2</sub>)を配置する構成を備えた固体撮像素子を製造することが可能となる。

【0108】

結果として、フローティングディフュージョン56の容量増加に伴う変換効率低下を、より高い精度で抑制することが可能となる。また、ゲート55とフローティングディフュージョン56との間の電界を、より高い精度で緩和させるようにすることができるので、転送トランジスタのゲートの信頼性をより向上させることが可能となる。さらに、画素サイズの微細化を実現することが可能となる。

【0109】

<10.第10の実施の形態>

以上においては、フローティングディフュージョン56とゲート55の間に加えて、ゲート55を取り囲むようにゲート酸化膜以上の厚さの酸化膜SiO<sub>2</sub>を配置するようにする例について説明してきたが、さらに、転送トランジスタのゲート55を、フォトダイオード42とフローティングディフュージョン56とを跨ぐ実行幅が必要な部位以外を細くするようにすることで、より画素の微細化を実現できるようにしてもよい。

【0110】

図20は、転送トランジスタのゲート55を、フォトダイオード42とフローティングディフュージョン56とを跨ぐ実行幅が必要な部位以外を細くするようにした固体撮像素

10

20

30

40

50

子の構成例を示している。

【0111】

図20の左部における上面図における構成は、図18の場合と同様である。また、図20の右下部で示されるように、フローティングディフュージョン56とゲート55との間にSiO<sub>2</sub>などからなる酸化膜211が設けられ、さらに、ゲート55を取り囲むように設けられている。尚、図20の右上部は、図18の右部における構成と同様のものである。

【0112】

さらに、図20の右下部で示されるように、ゲート55のトップ部が、図18の右部で示されるゲート55よりも小さな構成とされている。また、図20の右下部の点線で囲まれたゲート55のボトム部の実行幅(径)は、フローティングディフュージョン56とフォトダイオード42とを跨ぐことができる最小幅(径)とされている。図20のゲート55で示されるような構成とすることで、トップ部、およびボトム部以外においては、細く小さくすることができる。

10

【0113】

このような構成により、フローティングディフュージョン56の容量増加に伴う変換効率低下を抑制することが可能となる。また、ゲート55とフローティングディフュージョン56との間の電界を緩和させるようにすることができるので、転送トランジスタのゲートの信頼性を向上させることが可能となる。さらに、より高い精度での画素の微細化を実現することが可能となる。

【0114】

<図20の固体撮像素子の製造方法>

次に、図21を参照して、図20の固体撮像素子の製造方法について説明する。

20

【0115】

第1の工程において、図21の左上部で示されるように、エピタキシャル層26の酸化膜211が形成される領域にトレンチが形成され、トレンチに酸化膜211を形成するSiO<sub>2</sub>が充填される。

【0116】

第2の工程において、図21の左下部で示されるように、酸化膜211のボトム部で、フォトダイオード42とフローティングディフュージョン56を、後続の処理で跨げる幅のトレンチ231が形成される。

30

【0117】

第3の工程において、図21の右上部で示されるように、トレンチ231のボトム部に対して、等方エッチングによりトレンチ231の径よりも大きな径であって、フォトダイオード42とフローティングディフュージョン56を跨ぐ最小幅となる径のボトム部231r, 231nにより形成される。このボトム部231r, 231nが形成されることにより、フォトダイオード42とフローティングディフュージョン56を、最小幅からなる実行幅で跨ぐことができる構成となる。

【0118】

第4の工程において、図21の右下部で示されるように、トレンチ231にゲート55が形成されて、ボトム部231r, 231nのみが電荷転送に寄与する状態でフォトダイオード42とフローティングディフュージョン56を跨ぐ形状にされる。

40

【0119】

第5の工程において、図20の右下部で示されるように、メタル配線221がフローティングディフュージョンを埋め込み式のものとするように電氣的に接続されて完成する。

【0120】

このような製造方法により、図20の右下部で示されるように、ゲート55の径をボトム部231r, 231nでフォトダイオード42とフローティングディフュージョン56とを跨ぐように構成される。結果として、図20の右下部の固体撮像素子においては、(図18の右部と同様の)図20の右上部の構成と比較すると、ゲート55のトップ部を小さくすることができるので、画素を、より微細化することが可能となる。

50

## 【 0 1 2 1 】

< 1 1 . 第 1 1 の実施の形態 >

第 1 乃至第 1 0 の実施の形態で示される固体撮像素子は、例えば、スマートフォンや携帯電話機などの電子機器に搭載される撮像装置に適用するようにしてもよい。

## 【 0 1 2 2 】

図 2 2 は、第 1 乃至第 1 0 の実施の形態の固体撮像素子を有し、電子機器に搭載される撮像装置の構成例を示すブロック図である。

## 【 0 1 2 3 】

図 2 2 に示すように、撮像装置 3 0 1 は、光学系 3 1 1、固体撮像素子 3 1 2、信号処理回路 3 1 3、モニタ 3 1 4、駆動回路 3 1 5、およびユーザインタフェース 3 1 6 を備えて構成され、静止画像および動画を撮像可能である。

10

## 【 0 1 2 4 】

光学系 3 1 1 は、1 枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を固体撮像素子 3 1 2 に導き、固体撮像素子 3 1 2 の撮像面上に結像させる。

## 【 0 1 2 5 】

固体撮像素子 3 1 2 は、上述した各実施の形態の固体撮像素子のいずれかである。固体撮像素子 3 1 2 には、光学系 3 1 1 を介して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、固体撮像素子 3 1 2 に蓄積された電子に応じた信号が信号処理回路 3 1 3 に供給される。また、固体撮像素子 3 1 2 は、駆動回路 3 1 5 から供給される駆動信号（タイミング信号）に従って信号転送を行う。

20

## 【 0 1 2 6 】

信号処理回路 3 1 3 は、固体撮像素子 3 1 2 から出力された画素信号に対して各種の信号処理を施す。信号処理回路 3 1 3 が信号処理を施すことにより得られた画像信号は、図示しないメモリに供給されて記憶（記録）される。

## 【 0 1 2 7 】

モニタ 3 1 4 は、LCD（Liquid Crystal Display）などにより構成され、信号処理回路 3 1 3 から出力される画像信号を表示する。

## 【 0 1 2 8 】

駆動回路 3 1 5 は、光学系 3 1 1 および固体撮像素子 3 1 2 を駆動する。

## 【 0 1 2 9 】

ユーザインタフェース 3 1 6 は、ボタンやタッチパネルなどにより構成され、ユーザの操作を受け付けて、その操作に応じた信号をモニタ 3 1 4 または駆動回路 3 1 5 に供給する。

30

## 【 0 1 3 0 】

図 2 2 で示されるような撮像装置として電子機器に搭載される固体撮像素子により、フォトダイオード 4 2 により蓄積された電荷の転送特性を向上させた撮像装置を実現することができる。

## 【 0 1 3 1 】

尚、本技術は、以下のような構成も取ることができる。

( 1 ) 第 1 の層に形成される画素トランジスタと、

40

前記第 1 の層と深さ方向に分離された第 2 の層に形成されるフォトダイオードと、

前記フォトダイオードの電荷の転送を制御する転送トランジスタとを含み、

前記転送トランジスタは、前記第 1 の層に埋め込んで形成される

裏面照射型の固体撮像素子。

( 2 ) 前記転送トランジスタのゲートは、前記第 2 の層に形成される

( 1 ) に記載の裏面照射型の固体撮像素子。

( 3 ) 前記フォトダイオードより転送された電荷を検出するフローティングディフュージョンをさらに含み、

前記フローティングディフュージョンは、前記第 2 の層を含む位置に形成される

( 1 ) または ( 2 ) に記載の裏面照射型の固体撮像素子。

50

(4) 前記フローティングディフュージョンは、その一部が、前記フォトダイオードの一部と光の入射方向に対して同一の深さとなるように構成され、前記同一の深さの前記フローティングディフュージョンの一部と、前記フォトダイオードの一部との間に、前記転送トランジスタにより開閉が制御されるチャンネルが形成される

(3) に記載の裏面照射型の固体撮像素子。

(5) 前記フローティングディフュージョンは、全体が一体とした構成とされ、前記第1の層を貫通して、前記第2の層を含む位置に形成される

(3) に記載の裏面照射型の固体撮像素子。

(6) 前記フローティングディフュージョンは、前記第1の層と、前記第2の層との、それぞれに分離して形成される

10

(3) に記載の裏面照射型の固体撮像素子。

(7) 前記フローティングディフュージョンは、前記第2の層に形成され、前記フローティングディフュージョンを電氣的に接続するコンタクトが、前記第1の層を貫通するように彫り込んで形成される

(3) に記載の裏面照射型の固体撮像素子。

(8) 前記第1の層において、前記画素トランジスタを挟むように、前記画素トランジスタのドレインおよびソースのそれぞれに隣接する位置に酸化膜が形成される

(3) に記載の裏面照射型の固体撮像素子。

(9) 前記第2の層に、前記第1の層の前記酸化膜と対応する位置に、連続的な構成として、埋め込み酸化膜が形成される

20

(8) に記載の裏面照射型の固体撮像素子。

(10) 前記第1の層、および前記第2の層との境界面であって、前記第2の層上の、前記フォトダイオードの表面側ピニング層は、p型のエピタキシャル成長により形成される

(1) 乃至(9) に記載の裏面照射型の固体撮像素子。

(11) 前記表面ピニング層は、in-site doped Epi成長により形成される

(10) に記載の裏面照射型の固体撮像素子。

(12) 前記フローティングディフュージョンと、前記転送トランジスタのゲートとの間にゲート酸化膜以上の厚さの酸化膜が形成される

(3) に記載の裏面照射型の固体撮像素子。

30

(13) 前記フローティングディフュージョンは、前記第2の層に形成され、前記フローティングディフュージョンを電氣的に接続するメタル配線が、前記第1の層を貫通するように彫り込んで形成される

(12) に記載の裏面照射型の固体撮像素子。

(14) 前記転送トランジスタのゲートを取り囲むようにゲート酸化膜以上の厚さの酸化膜が形成される

(12) に記載の裏面照射型の固体撮像素子。

(15) 前記転送トランジスタのゲートのボトム部のみが前記フローティングディフュージョンと、前記フォトダイオードとを跨ぐように形成され、その他の部位は、前記ボトム部よりも径が小さく形成される

40

(12) に記載の裏面照射型の固体撮像素子。

(16) 第1の層に形成される画素トランジスタと、前記第1の層と深さ方向に分離された第2の層に形成されるフォトダイオードと、前記フォトダイオードの電荷の転送を制御する転送トランジスタとを含み、前記転送トランジスタが、前記第1の層に埋め込んで形成される裏面照射型の固体撮像素子の製造方法において、

前記第1の層が形成された後、前記第1の層に、前記転送トランジスタのゲートが、前記第2の層に形成されるように彫り込みを形成し、

前記ゲートが、前記第2の層に形成されるように、前記彫り込みに前記転送トランジスタを形成する

50

裏面照射型の固体撮像素子の製造方法。

(17) 第1の層に形成される画素トランジスタと、前記第1の層と深さ方向に分離された第2の層に形成されるフォトダイオードと、前記フォトダイオードの電荷の転送を制御する転送トランジスタとを含み、前記転送トランジスタは、前記第1の層に埋め込んで形成される裏面照射型の固体撮像素子を備えた電子機器。

【符号の説明】

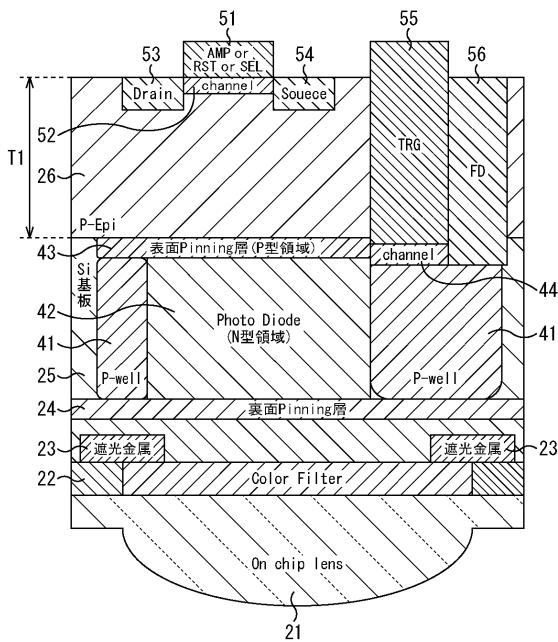
【0132】

21 オンチップレンズ, 22 カラーフィルタ, 23 遮光金属, 24 裏面ピンニング層, 25 シリコン基板, 26 エピタキシャル層, 41 分離層, 42 フォトダイオード, 43 表面ピンニング層, 51 ゲート, 52 チャンネル, 53 ドレイン, 54 ソース, 55 ゲート, 56 フローティングディフュージョン, 61 彫り込み, 71 ゲート酸化膜, 91 サブフローティングディフュージョン, 101 チャンネル, 121 コンタクト, 141 酸化膜, 171 酸化膜, 181 埋め込み酸化膜, 191 p+-Epi層, 211 酸化膜, 221 メタル配線

10

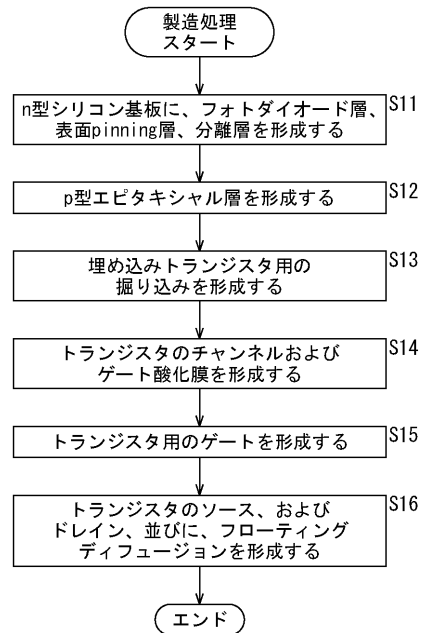
【図1】

図1



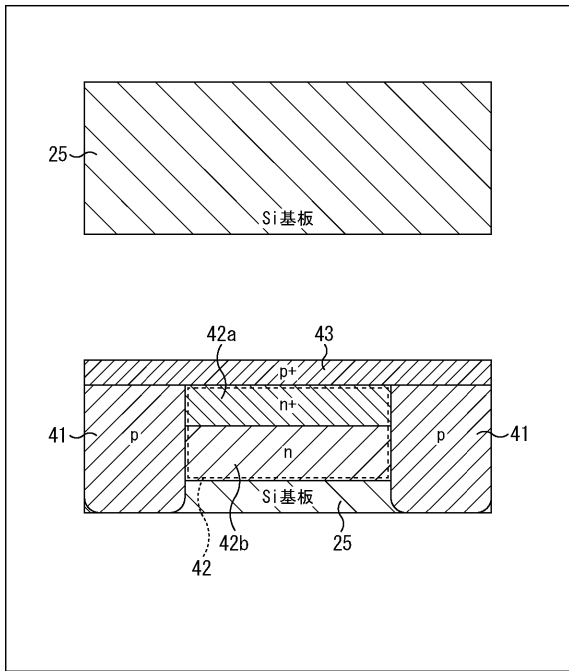
【図2】

図2



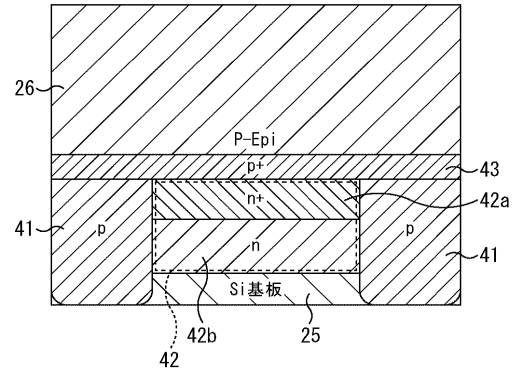
【 図 3 】

図3



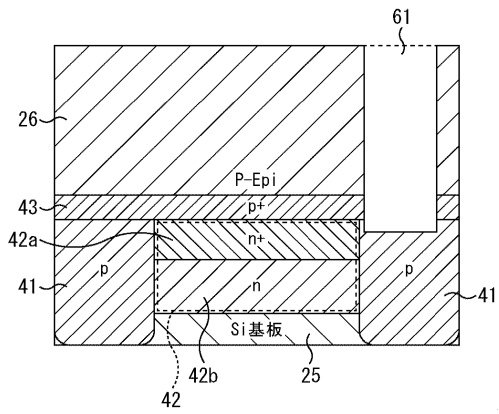
【 図 4 】

図4



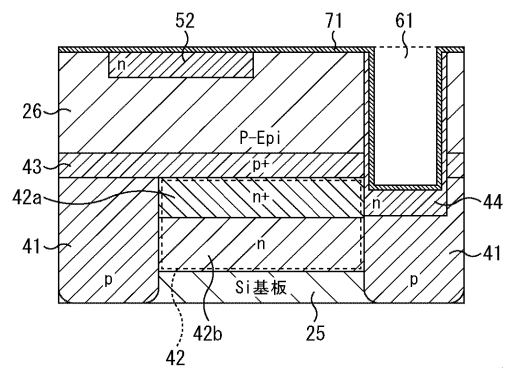
【 図 5 】

図5



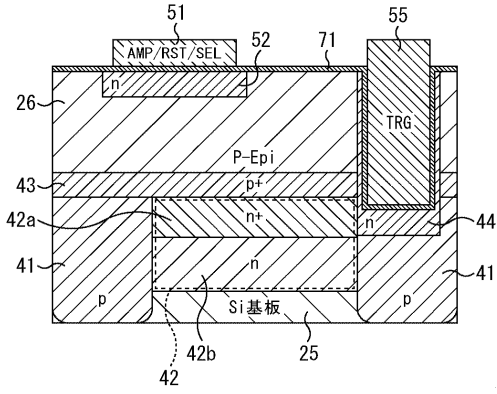
【 図 6 】

図6



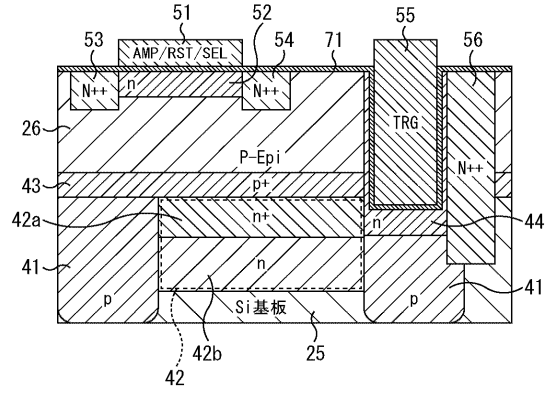
【図7】

図7



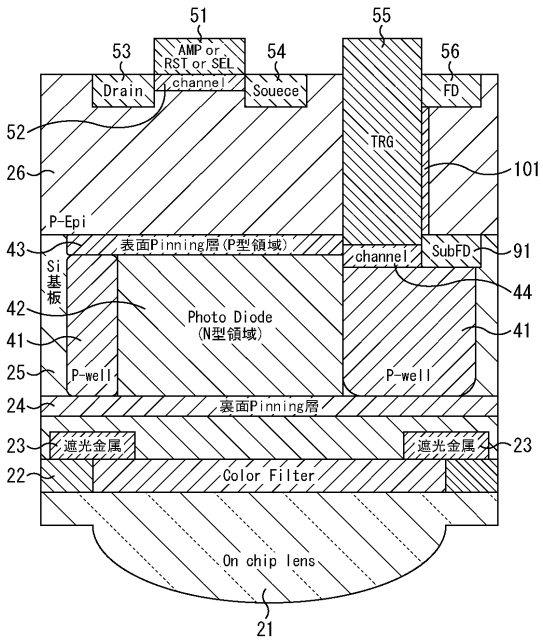
【図8】

図8



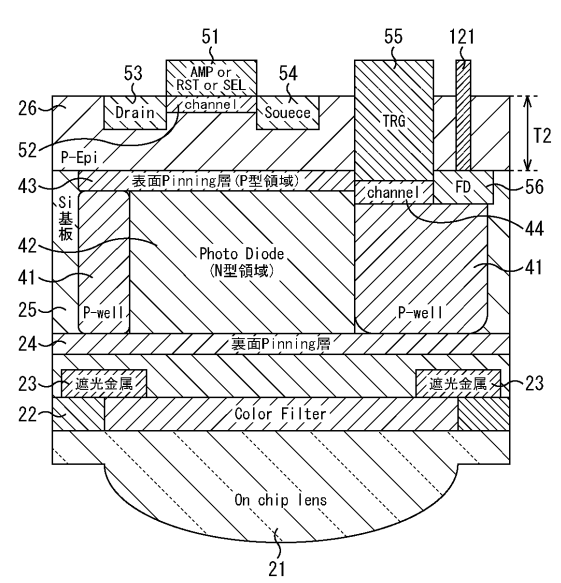
【図9】

図9



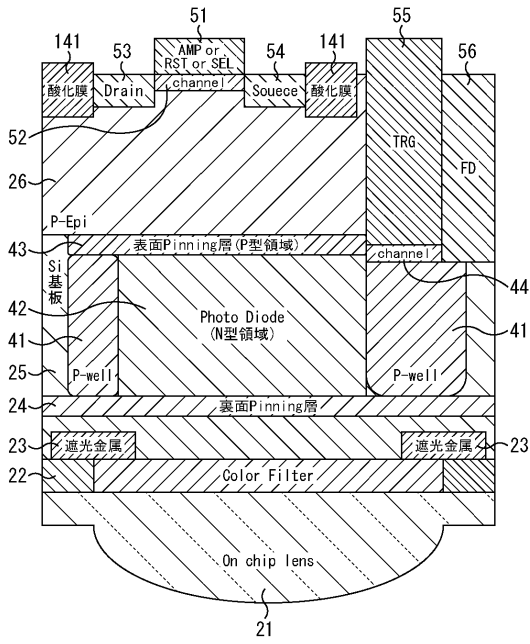
【図10】

図10



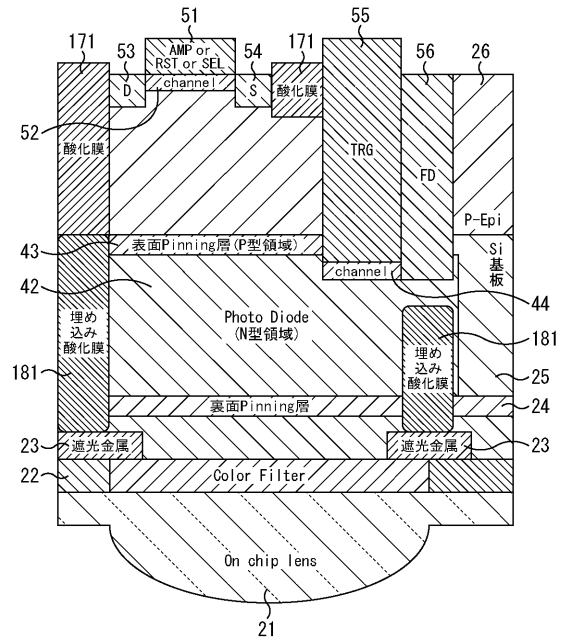
【図11】

図11



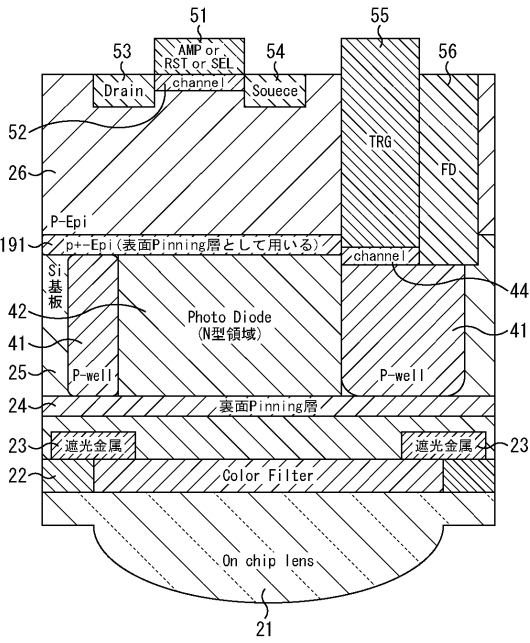
【図12】

図12



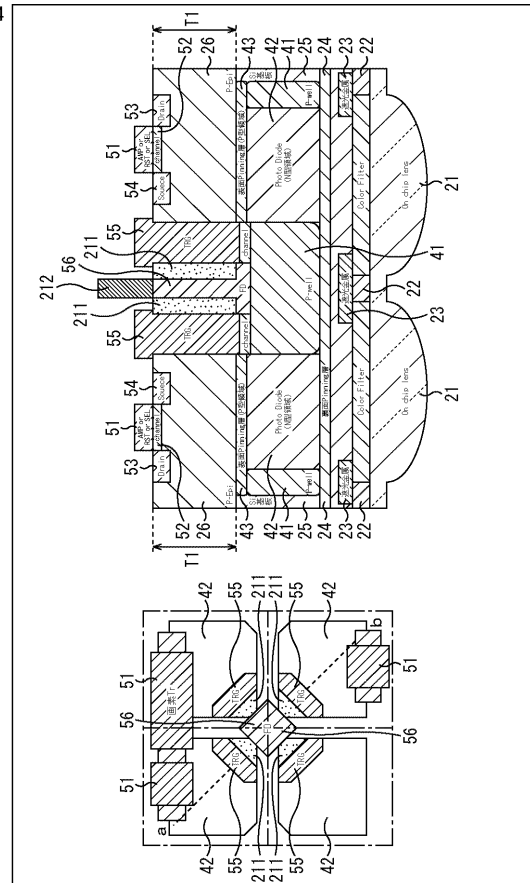
【図13】

図13



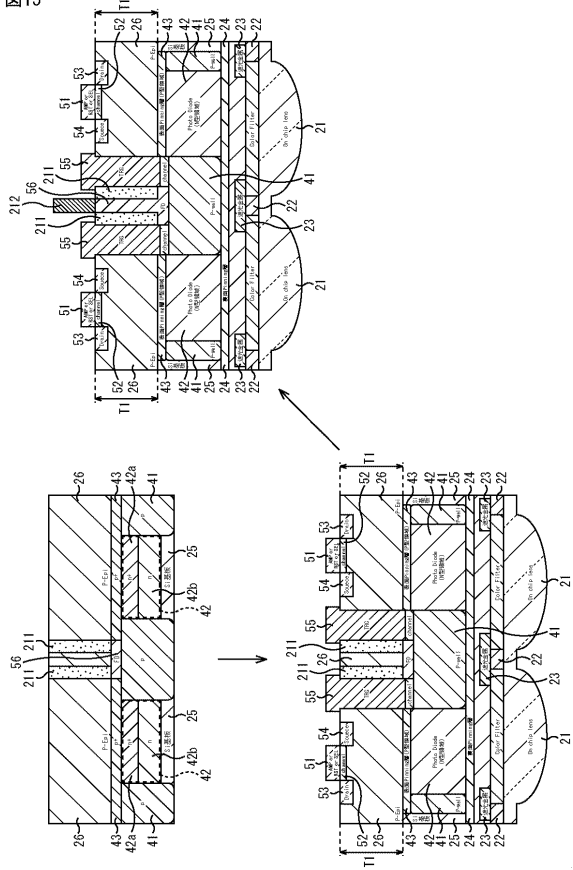
【図14】

図14



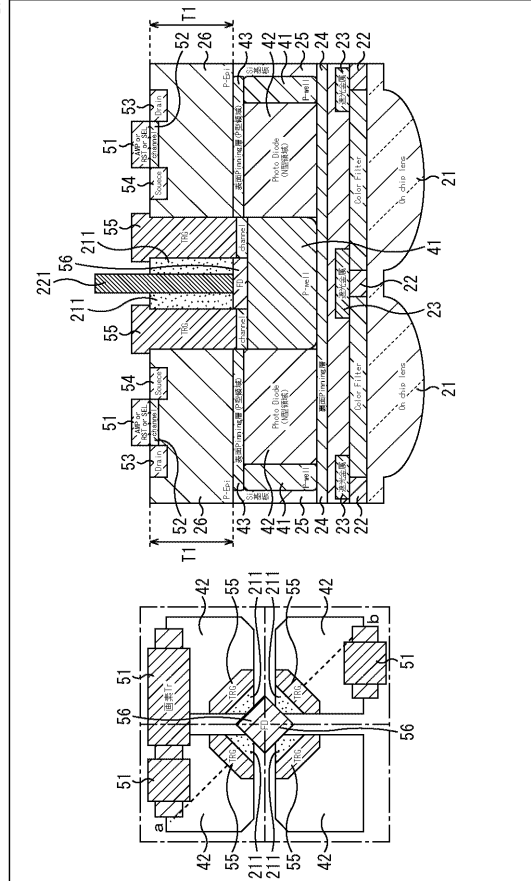
【図 15】

図15



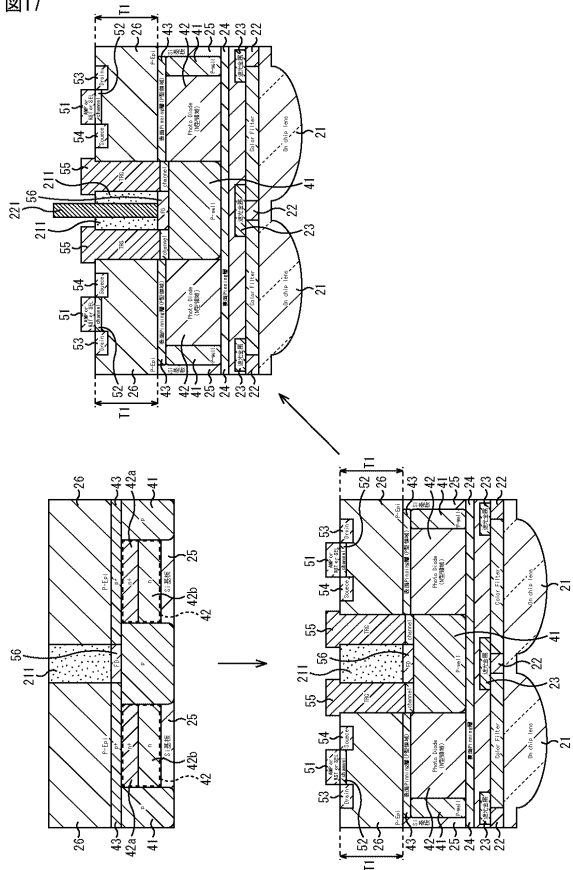
【図 16】

図16



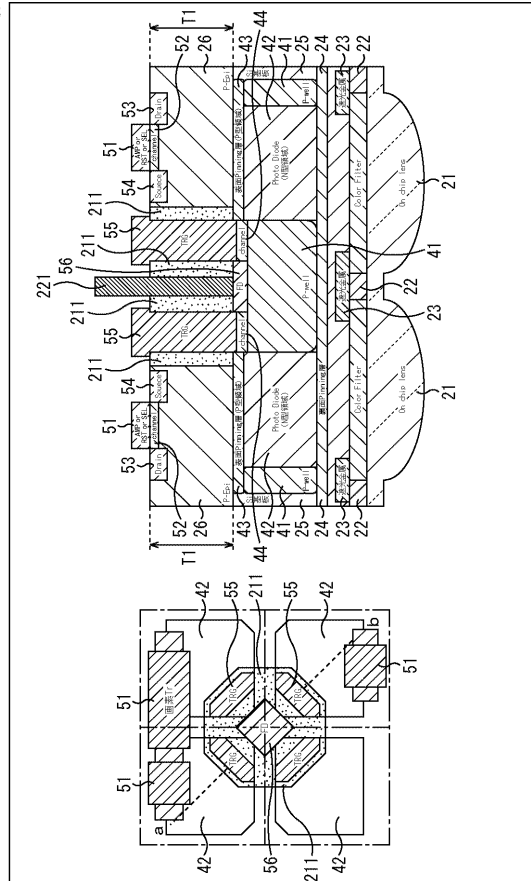
【図 17】

図17



【図 18】

図18





---

フロントページの続き

(72)発明者 太田 和伸  
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 柴山 将隆

(56)参考文献 特開2014-199898(JP,A)  
特開2011-029453(JP,A)  
特開2010-114323(JP,A)  
特開2005-223084(JP,A)  
特開2011-138841(JP,A)  
特開2002-314061(JP,A)  
特開平08-316450(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 27/146  
H04N 5/369