

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年11月30日(30.11.2017)



(10) 国際公開番号

WO 2017/203840 A1

(51) 国際特許分類:
H04L 25/02 (2006.01) *H03K 19/0175* (2006.01)
G06F 3/00 (2006.01) *H04B 3/02* (2006.01)

(21) 国際出願番号: PCT/JP2017/013941

(22) 国際出願日: 2017年4月3日(03.04.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2016-104316 2016年5月25日(25.05.2016) JP

(71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).

(72) 発明者: 本田 卓矢 (HONDA, Takuya); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 岸上 友久 (KISHIGAMI, Tomohisa); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 磯村 博文 (ISOMURA, Hirofumi);

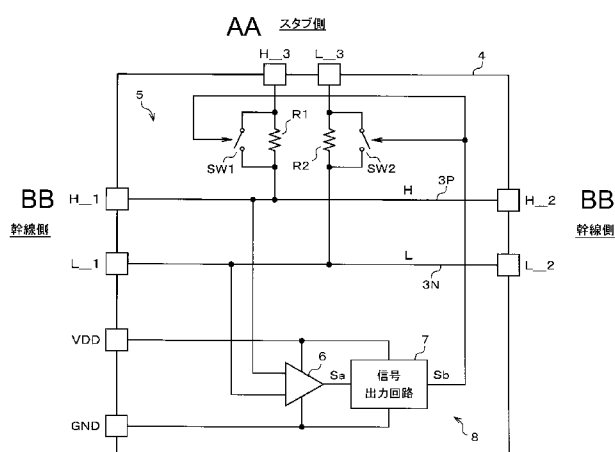
〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).

(74) 代理人: 特許業務法人 サトー国際特許事務所 (SATO INTERNATIONAL PATENT FIRM); 〒4600008 愛知県名古屋市中区栄四丁目6番15号 フォーティーンヒルズセンタービル Aichi (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: RINGING SUPPRESSION CIRCUIT

(54) 発明の名称: リンギング抑制回路



7 Signal output circuit
AA Stub side
BB Trunk line side

(57) Abstract: A ringing suppression circuit (5, 21, 31) is provided to a branch point (4) at which a transmission line (3) for transmitting a differential signal branches off, the ringing suppression circuit suppressing ringing generated due to transmission of the differential signal. The ringing suppression circuit is provided with impedance elements (R1, R2, R21, R22, R31-R42) and a switching unit (8, 22, 32) for switching between a connected state in which the impedance elements are interposed in series in a stub-side path formed by branching and a non-connected state in which the impedance elements are not interposed in the stub-side path. When it is detected that the signal level of the differential signal has changed from dominant to recessive, the switching unit switches to the connected state for a fixed period of time and switches to the non-connected state for periods other than the fixed period of time.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: リンギング抑制回路 (5、21、31) は、差動信号を伝送する伝送線路 (3) を分岐する分岐点 (4) に設けられ、前記差動信号の伝送に伴い発生するリンギングを抑制するもので、インピーダンス素子 (R1、R2、R21、R22、R31~R42) と、前記インピーダンス素子を分岐によって形成されるスタブ側の経路に直列に介在させる接続状態と、前記インピーダンス素子を前記スタブ側の経路に介在させない非接続状態とを切り替える切替部 (8、22、32) とを備える。前記切替部は、前記差動信号の信号レベルがドミナントからレセッシブに変化したことを検出すると一定期間だけ前記接続状態に切り替え、前記一定期間を除く期間には前記非接続状態に切り替える。

明 細 書

発明の名称： リンギング抑制回路

関連出願の相互参照

[0001] 本出願は、２０１６年５月２５日に出願された日本出願番号２０１６－１０４３１６号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、差動信号を伝送する伝送線路を分岐する分岐点に設けられ、その差動信号の伝送に伴い発生するリンギングを抑制するリンギング抑制回路に関する。

背景技術

[0003] 一对の通信線からなる伝送線路を介してデジタル信号を伝送する場合、受信側においては、信号レベルが変化するタイミングで信号エネルギーの一部が反射することで、オーバーシュートやアンダーシュートのような波形の歪み、すなわちリンギングが生じる問題がある。従来、このような波形歪みを抑制するため、様々な技術が提案されている。

[0004] 例えば、上記伝送線路を分岐する分岐点でのリンギング抑制やリンギング防止の技術として、特許文献１、２に記載の技術を挙げることができる。特許文献１には、バス分岐点での反射ノイズを低減するために、メインバスとスタブバスとの間にインピーダンスを変更可能なＭＯＳトランジスタを介在させた構成のインピーダンス整合回路を設けることが記載されている。また、特許文献２には、バス分岐点での反射ノイズの周波数低域の信号を減衰させる抵抗およびコイルの並列回路からなるフィルタ回路を設けることが記載されている。

先行技術文献

特許文献

[0005] 特許文献１：特開平１０－１２６４２５号公報

特許文献２：特開２００７－２０１６９７号公報

発明の概要

- [0006] インピーダンス整合回路を設ける従来技術では、接続点におけるインピーダンス整合が送信時または受信時にて行われるため、車載LANの一つであるCAN通信のようなバスの状態による反射ノイズを低減することはできない。また、抵抗およびコイルの並列回路からなるフィルタ回路を設ける従来技術では、特に通信速度と反射ノイズの周波数が近くなるような高速通信において、本来減衰させてはならない通信時の信号をも減衰させてしまうため、結果的に通信安定性が低下するおそれがある。
- [0007] 本開示の目的は、通信安定性を良好に維持しつつ、分岐によって形成されるスタブ内の反射により生じるリングングを抑制することができるリングング抑制回路を提供することにある。
- [0008] 本開示の第一の態様において、リングング抑制回路は、差動信号を伝送する伝送線路を分岐する分岐点に設けられ、差動信号の伝送に伴い発生するリングングを抑制するもので、インピーダンス素子および切替部を備える。切替部は、インピーダンス素子を分岐によって形成されるスタブ側の経路に直列に介在させる接続状態と、インピーダンス素子をスタブ側の経路に介在させない非接続状態とを切り替える。そして、切替部は、差動信号の信号レベルがドミナントからレセッシブに変化したことを検出すると一定期間だけ接続状態に切り替え、その一定期間を除く期間には非接続状態に切り替える。
- [0009] このような構成によれば、差動信号の信号レベルがドミナントからレセッシブに変化したとき、つまりリングングが生じ得るときには、スタブ側の経路に直列にインピーダンス素子が介在することで、スタブ側の反射ノイズによるリングングが抑制される。また、差動信号の信号レベルがドミナントのときなど、リングングが生じ難いときには、スタブ側の経路にインピーダンス素子が介在しないため、その経路を通過する差動信号を減衰させることはなく、通信安定性が低下することがない。したがって、上記構成によれば、通信安定性を良好に維持しつつ、分岐によって形成されるスタブ内の反射により生じるリングングを抑制することができる。

図面の簡単な説明

- [0010] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、
- [図1]図1は、第1実施形態に係るリング抑制回路の構成を模式的に示す図であり、
- [図2]図2は、通信ネットワークの構成を模式的に示す図であり、
- [図3]図3は、各部の信号波形および動作状態を模式的に示すタイミングチャートであり、
- [図4]図4は、回路動作のシミュレーションに用いた通信ネットワークモデルを模式的に示す図であり、
- [図5]図5は、回路動作のシミュレーション結果を示す図であり、
- [図6]図6は、第2実施形態に係るリング抑制回路の構成を模式的に示す図であり、
- [図7]図7は、第3実施形態に係るリング抑制回路の構成を模式的に示す図である。

発明を実施するための形態

- [0011] 以下、複数の実施形態について図面を参照して説明する。なお、各実施形態において実質的に同一の構成には同一の符号を付して説明を省略する。

(第1実施形態)

以下、第1実施形態について図1～図5を参照して説明する。

- [0012] 図2に示す通信ネットワーク1は、車両に搭載される複数の通信ノード2（以下、単にノード2と呼ぶ）間の制御通信のために、それらのノード2がツイストペア線で構成される伝送線路3を介して接続されたネットワークである。各ノード2は、それぞれ車両の状態を検出するためのセンサ類やセンサからの情報に基づいてアクチュエータをコントロールする電子制御装置である。
- [0013] 各ノード2には、それぞれ図示しない通信回路が設けられており、伝送線路3での通信プロトコル、例えばCANプロトコルに従って送信データや受

信データを通信信号に変換し、他のノード2との通信を行う。伝送線路3の途中には、適宜、伝送線路3を分岐する分岐点に相当する分岐コネクタ4が設けられている。なお、図2において、長方形内に「T」と記載した2つのノード2は、終端抵抗付きのノードを示し、それら以外のノード2は、終端抵抗無しのノードを示している。そして、本明細書では、終端抵抗付きのノード間の伝送線路3を「幹線」と呼び、それ以外の伝送線路3を「スタブ」と呼ぶ。

[0014] 図1に示すリング抑制回路5は、図2に示すような伝送線路3を分岐する分岐コネクタ4のうち、幹線から終端抵抗を備えない1つのノード2へと伝送線路3を分岐するものに設けられる。端子H__1、L__1、H__2、L__2は、幹線側の伝送線路3を接続する接続端子である。また、端子H__3、L__3は、スタブ側の伝送線路3を接続する接続端子である。分岐コネクタ4の内部において、端子H__1、H__2の間には、高電位側信号線3P（以下、信号線3Pと省略する）が接続され、端子L__1、L__2の間には、低電位側信号線3N（以下、信号線3Nと省略する）が接続されている。

[0015] コンパレータ6は、伝送線路3、つまり通信バスを介して伝送される差動信号の信号レベルを検出するもので、検出回路に相当する。コンパレータ6の各入力端子は、それぞれ信号線3P、3Nに接続されている。また、コンパレータ6および信号出力回路7には、電源端子VDDおよびグランド端子GNDを介して電源電圧（例えば5V）が供給されている。

[0016] コンパレータ6は、信号線3P、3N間の差電圧がレセッシブを表す電圧（例えば0V）であるとき、ハイレベル（例えば5V）の信号を出力する。また、コンパレータ6は、信号線3P、3N間の差電圧がドミナントを表す電圧（例えば2V以上）であるとき、ロウレベル（例えば0V）の信号を出力する。つまり、コンパレータ6の出力信号S_aは、差動信号の信号レベル、つまり通信バスがレセッシブを表すレベルのときにハイレベルとなり、通信バスがドミナントを表すレベルのときにロウレベルとなる。コンパレータ6の出力信号S_aは、信号出力回路7に与えられている。

- [0017] 信号出力回路 7 は、ワンショットマルチ出力回路として構成されており、コンパレータ 6 の出力信号 S a がロウレベルからハイレベルに変化すると一定期間だけハイレベルとなる切替信号 S b を出力する。つまり、信号出力回路 7 は、通信バスがドミナントからレセッシブに変化したことが検出されると一定期間だけハイレベルとなる切替信号 S b を出力する。なお、この場合、ハイレベルが第 1 レベルに相当し、ロウレベルが第 2 レベルに相当する。
- [0018] 信号線 3 P と端子 H__3 の間には、抵抗 R 1 およびスイッチ SW 1 の並列回路が接続されている。信号線 3 N と端子 L__3 の間には、抵抗 R 2 およびスイッチ SW 2 の並列回路が接続されている。スイッチ SW 1、SW 2 は、例えば MOS トランジスタなどの半導体スイッチング素子により構成されており、そのオンオフは信号出力回路 7 から出力される切替信号 S b により制御される。
- [0019] なお、抵抗 R 1、R 2 は、スタブ側のインピーダンス整合を図るためのインピーダンス素子に相当し、その抵抗値は、伝送線路 3 の特性インピーダンスや伝送線路 3 の長さなどに応じて設定されている。また、スイッチ SW 1、SW 2 はインピーダンス素子の両端を開閉するスイッチに相当する。
- [0020] スイッチ SW 1、SW 2 は、切替信号 S b がロウレベルのときにオンされ、切替信号 S b がハイレベルのときにオフされる。このような構成によれば、コンパレータ 6 により通信バスがドミナントからレセッシブに変化したことが検出されると、一定期間だけ抵抗 R 1、R 2 がスタブ側の経路に直列に介在する状態（以下、接続状態と呼ぶ）になる。そして、上記一定期間を除く期間には、抵抗 R 1、R 2 の両端がスイッチ SW 1、SW 2 によりショート（短絡）された状態、つまり抵抗 R 1、R 2 がスタブ側の経路に介在しない状態（以下、非接続状態と呼ぶ）になる。このような構成において、スイッチ SW 1、SW 2、コンパレータ 6 および信号出力回路 7 により、切替部 8 が構成される。
- [0021] 次に、上記構成のリングング抑制回路 5 の動作について、図 3 のタイミングチャートに沿って説明する。図 3 に示すように、信号線 3 P、3 N 間の差

電圧 V_{diff} がドミナントを表すレベルからレセッシブを表すレベルに変化した時点で、コンパレータ 6 の出力信号 S_a がロウレベルからハイレベルに転じる。また、これに伴い、信号出力回路 7 から出力される切替信号 S_b がロウレベルからハイレベルに転じ、その後一定期間だけハイレベルが保持される。

[0022] 切替信号 S_b がハイレベルである一定期間、スイッチ SW_1 、 SW_2 はオフ (OPEN) となる。そのため、抵抗 R_1 、 R_2 がスタブ側の経路に直列に介在する「接続状態」となり、スタブ側のインピーダンス整合が図られる。このような一定期間を除く期間、つまり切替信号 S_b がロウレベルである期間、スイッチ SW_1 、 SW_2 はオン (CLOSE) となる。そのため、抵抗 R_1 、 R_2 の両端がショートされた状態、つまり抵抗 R_1 、 R_2 がスタブ側の経路に介在しない「非接続状態」となる。この場合、スタブ側の伝送線路 3 は通常と同様の状態であり、差動信号が減衰することはない。

[0023] 続いて、このようなリングング抑制回路 5 の回路動作をシミュレーションした結果について図 4 および図 5 を参照して説明する。本シミュレーションでは、図 4 に示した通信ネットワークモデルを使用している。この場合、例えば $120\ \Omega$ の終端抵抗を備えたノード N_1 、 N_2 間に、3 つの分岐コネクタ $JC_1 \sim JC_3$ が設けられている。分岐コネクタ JC_1 、 JC_2 の間と、分岐コネクタ JC_2 、 JC_3 の間とは、それぞれ 1 m の伝送線路で接続されている。

[0024] 分岐コネクタ JC_1 と、ノード N_1 および終端抵抗を備えないノード N_3 との間は、それぞれ 4 m の伝送線路で接続されている。分岐コネクタ JC_2 と、終端抵抗を備えないノード N_4 との間は、4 m の伝送線路で接続されている。分岐コネクタ JC_3 と、ノード N_2 および終端抵抗を備えないノード N_5 との間は、それぞれ 4 m の伝送線路で接続されている。

[0025] ここで、分岐コネクタ $JC_1 \sim JC_3$ の全てにリングング抑制回路 5 を設けた場合と、分岐コネクタ $JC_1 \sim JC_3$ の全てにリングング抑制回路 5 を設けない場合とにおける伝送線路 3 の差電圧の波形は図 5 に示すような波形

となる。なお、この場合、ノードN3が送信側のノードであり、ノードN4、N5が受信側のノードである。

[0026] 図5に示すように、分岐コネクタJC1～JC3にリングング抑制回路5を設けた場合のほうが、設けない場合に比べ、通信バスがドミナントからレセッシブに移行した後の電圧波形の振動が小さく且つより早く収束している。つまり、本シミュレーションの結果から、本実施形態のリングング抑制回路5を分岐コネクタJC1～JC3に設けることにより、差動信号の伝送に伴い発生するリングングが抑制されることが分かる。

[0027] 以上説明した本実施形態によれば、次のような効果が得られる。

本実施形態では、伝送線路3の分岐コネクタ4にリングング抑制回路5が設けられている。そして、リングング抑制回路5では、通信バスがドミナントからレセッシブに変化したことが検出されると一定期間だけ抵抗R1、R2がスタブ側の経路に直列に介在する接続状態となる。このようにすれば、差動信号の信号レベルがドミナントからレセッシブに変化したとき、つまりリングングが生じ得るときには、スタブ側の経路に直列にインピーダンス素子である抵抗R1、R2が介在することで、スタブ側の反射ノイズによるリングングが抑制される。

[0028] また、リングング抑制回路5では、上記一定期間を除く期間には、抵抗R1、R2がスタブ側の経路に介在しない非接続状態となる。このようにすれば、差動信号の信号レベルがドミナントのときなど、リングングが生じ難いときには、スタブ側の経路にインピーダンス素子が介在しないため、その経路を通過する差動信号を減衰させることはなく、通信安定性が低下することはない。したがって、本実施形態によれば、通信安定性を良好に維持しつつ、分岐によって形成されるスタブ内の反射により生じるリングングを抑制することができる。

[0029] 切替部8は、抵抗R1、R2の両端を開閉するスイッチSW1、SW2のオンオフにより「接続状態」および「非接続状態」の切り替えを行うという比較的簡単な回路構成となっている。したがって、本実施形態によれば、大

幅な回路規模の増加を招くことなく、上述したような効果を得ることができる。

[0030] また、切替部 8 は、通信バスがドミナントからレセッシブに変化したことを検出するコンパレータ 8 と、そのコンパレータ 8 の出力信号 S_a がロウレベルからハイレベルに転じると一定期間だけハイレベルとなる切替信号 S_b を出力する信号出力回路 7 とを備えた構成となっている。そして、切替信号 S_b によりスイッチ SW_1 、 SW_2 がオンオフされることで、「接続状態」および「非接続状態」の切り替えが行われる。

[0031] このような構成によれば、通信バスがドミナントからレセッシブに変化した際に生じるリングングの発生を確実に抑制することができる。さらに、そのリングングを抑制する期間については、信号出力回路 7 における一定期間の設定により、適宜変更することが可能となる。

[0032] (第 2 実施形態)

以下、第 2 実施形態について図 6 を参照して説明する。

図 6 に示す本実施形態のリングング抑制回路 21 は、幹線から終端抵抗を備えない 2 つのノード 2 へと伝送線路 3 を分岐する分岐点に設けられる。

[0033] 図 6 に示すように、リングング抑制回路 21 は、第 1 実施形態のリングング抑制回路 5 に対し、インピーダンス素子に相当する抵抗 R_{21} 、 R_{22} およびスイッチ SW_{21} 、 SW_{22} が追加されている。この場合、端子 H_{4} 、 L_{4} は、端子 H_{3} 、 L_{3} と同様、スタブ側の伝送線路 3 を接続する接続端子である。

[0034] 信号線 3P と端子 H_{4} の間には、抵抗 R_{21} およびスイッチ SW_{21} の並列回路が接続されている。信号線 3N と端子 L_{4} の間には、抵抗 R_{22} およびスイッチ SW_{22} の並列回路が接続されている。スイッチ SW_{21} 、 SW_{22} のオンオフは、信号出力回路 7 から出力される切替信号 S_b により制御される。なお、この場合、スイッチ SW_1 、 SW_2 、 SW_{21} 、 SW_{22} 、コンパレータ 6 および信号出力回路 7 により、切替部 22 が構成される。

[0035] 伝送線路 3 を分岐する分岐点としては、幹線から終端抵抗を備えない複数のノード 2 へと伝送線路 3 を分岐するものも存在する。本実施形態のリング抑制回路 21 は、このような分岐点に設ける用途として好適である。なお、本実施形態の構成は、分岐数が「2」の場合に対応した構成となっているが、分岐数が「3」以上である場合には、それに対応した分だけのインピーダンス素子およびスイッチをスタブ側の経路に設ければよい。

[0036] (第 3 実施形態)

以下、第 3 実施形態について図 7 を参照して説明する。

図 7 に示す本実施形態のリング抑制回路 31 は、伝送線路 3 を分岐する分岐点のうち、スター型の分岐点に設けられる。この場合、端子 H__31、L__31、H__32、L__32、H__33、L__33、H__34、L__34、H__35、L__35、H__36、L__36 は、いずれもスタブ側の伝送線路 3 を接続する接続端子である。

[0037] 差動信号を伝送するための信号線 3P と端子 H__31 の間には抵抗 R31 およびスイッチ SW31 の並列回路が接続され、差動信号を伝送するための信号線 3N と端子 L__31 の間には抵抗 R32 およびスイッチ SW32 の並列回路が接続されている。信号線 3P と端子 H__32 の間には抵抗 R33 およびスイッチ SW33 の並列回路が接続され、信号線 3N と端子 L__32 の間には抵抗 R34 およびスイッチ SW34 の並列回路が接続されている。

[0038] 信号線 3P と端子 H__33 の間には抵抗 R35 およびスイッチ SW35 の並列回路が接続され、信号線 3N と端子 L__33 の間には抵抗 R36 およびスイッチ SW36 の並列回路が接続されている。信号線 3P と端子 H__34 の間には抵抗 R37 およびスイッチ SW37 の並列回路が接続され、信号線 3N と端子 L__34 の間には抵抗 R38 およびスイッチ SW38 の並列回路が接続されている。

[0039] 信号線 3P と端子 H__35 の間には抵抗 R39 およびスイッチ SW39 の並列回路が接続され、信号線 3N と端子 L__35 の間には抵抗 R40 およびスイッチ SW40 の並列回路が接続されている。信号線 3P と端子 H__36

の間には抵抗 R_{41} およびスイッチ SW_{41} の並列回路が接続され、信号線 $3N$ と端子 L_{36} の間には抵抗 R_{42} およびスイッチ SW_{42} の並列回路が接続されている。

[0040] スイッチ SW_{31} ～ SW_{42} のオンオフは、信号出力回路7から出力される切替信号 S_b により制御される。なお、この場合、抵抗 R_{31} ～ R_{42} がインピーダンス素子に相当し、スイッチ SW_{31} ～ SW_{42} 、コンパレータ6および信号出力回路7により切替部32が構成される。

[0041] 伝送線路3を分岐する分岐点としては、スター型の分岐点も存在する。本実施形態のリング抑制回路31は、このような分岐点に設ける用途として好適である。なお、本実施形態の構成は、スター型の分岐点のうち分岐数が「6」の場合に対応した構成となっているが、分岐数が「5」以下の場合や「7」以上である場合には、それに対応した分だけのインピーダンス素子およびスイッチをスタブ側の経路に設ければよい。

[0042] (その他の実施形態)

なお、本開示は上記し且つ図面に記載した各実施形態に限定されるものではなく、その要旨を逸脱しない範囲で任意に変形、組み合わせ、あるいは拡張することができる。

[0043] スタブ側のインピーダンス整合を図るためのインピーダンス素子としては、抵抗 R_1 、 R_2 、 R_{21} 、 R_{22} などの抵抗素子に限らずともよく、例えばMOSトランジスタのオン抵抗であってもよい。

[0044] 切替部8、22、32としては、差動信号の信号レベルがドミナントからレセッシブに変化したことを検出すると一定期間だけ「接続状態」に切り替え、一定期間を除く期間には「非接続状態」に切り替える、という機能を実現できるものであればよく、その具体的な構成などは適宜変更可能である。

[0045] 通信プロトコルはCANに限ることなく、一対の通信線を介して差動信号を伝送する通信プロトコルであれば適用が可能である。

本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲

内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

- [請求項1] 差動信号を伝送する伝送線路（3）を分岐する分岐点（4）に設けられ、前記差動信号の伝送に伴い発生するリングングを抑制するリングング抑制回路（5、21、31）であって、
- インピーダンス素子（R1、R2、R21、R22、R31～R42）と、
- 前記インピーダンス素子を分岐によって形成されるスタブ側の経路に直列に介在させる接続状態と、前記インピーダンス素子を前記スタブ側の経路に介在させない非接続状態とを切り替える切替部（8、22、32）と、
- を備え、
- 前記切替部は、前記差動信号の信号レベルがドミナントからレセッシブに変化したことを検出すると一定期間だけ前記接続状態に切り替え、前記一定期間を除く期間には前記非接続状態に切り替えるリングング抑制回路。
- [請求項2] 前記切替部は、前記インピーダンス素子の両端を開閉するスイッチ（SW1、SW2、SW21、SW22、SW31～SW42）を備え、前記スイッチをオフすることで前記接続状態に切り替え、前記スイッチをオンすることで前記非接続状態に切り替える請求項1に記載のリングング抑制回路。
- [請求項3] 前記切替部は、前記差動信号の信号レベルを検出する検出回路（6）と、前記検出回路により前記差動信号の信号レベルがドミナントからレセッシブに変化したことが検出されると前記一定期間だけ第1レベルとなる切替信号を出力する信号出力回路（7）と、を備え、前記切替信号が前記第1レベルである期間に前記接続状態に切り替え、前記切替信号が前記第1レベルとは異なる第2レベルである期間に前記非接続状態に切り替える請求項1または2に記載のリングング抑制回路。

[請求項4] 前記分岐点は、終端抵抗を備える2つの通信ノード(2)間を接続する幹線から終端抵抗を備えない1つの通信ノード(2)へと前記伝送線路を分岐するものであり、

前記インピーダンス素子および前記切替部は、前記分岐点から前記終端抵抗を備えない1つの通信ノード(2)へと至る経路に対応して設けられる請求項1から3のいずれか一項に記載のリング抑制回路。

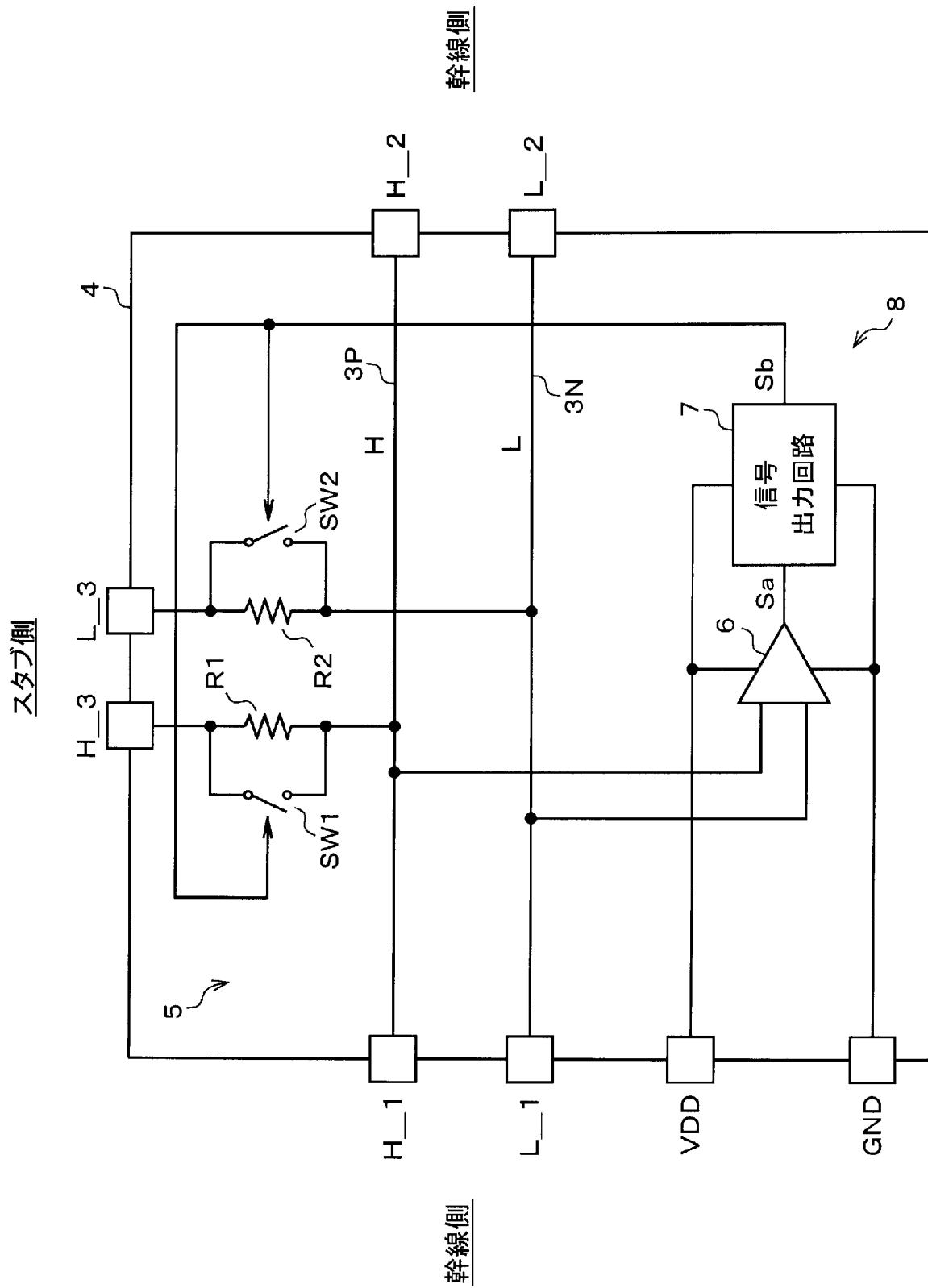
[請求項5] 前記分岐点は、終端抵抗を備える2つの通信ノード(2)間を接続する幹線から終端抵抗を備えない複数の通信ノード(2)へと前記伝送線路を分岐するものであり、

前記インピーダンス素子および前記切替部は、前記分岐点から前記終端抵抗を備えない複数の通信ノード(2)のそれぞれへと至る経路に対応して設けられる請求項1から3のいずれか一項に記載のリング抑制回路。

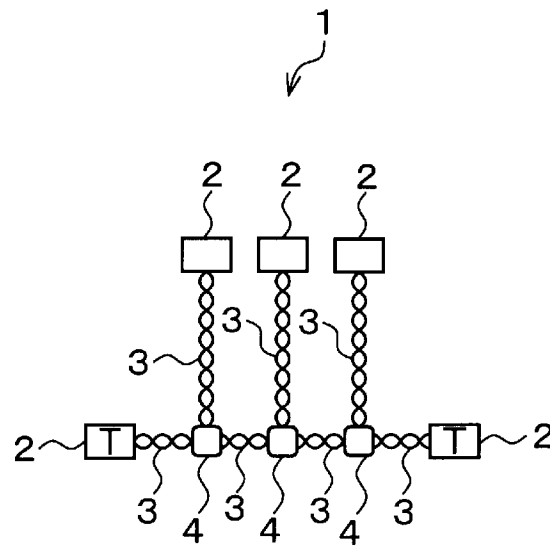
[請求項6] 前記分岐点は、スター型の分岐点であり、

前記インピーダンス素子および前記切替部は、前記分岐点から前記分岐点に接続される複数の通信ノード(2)のそれぞれへと至る経路に対応して設けられる請求項1から3のいずれか一項に記載のリング抑制回路。

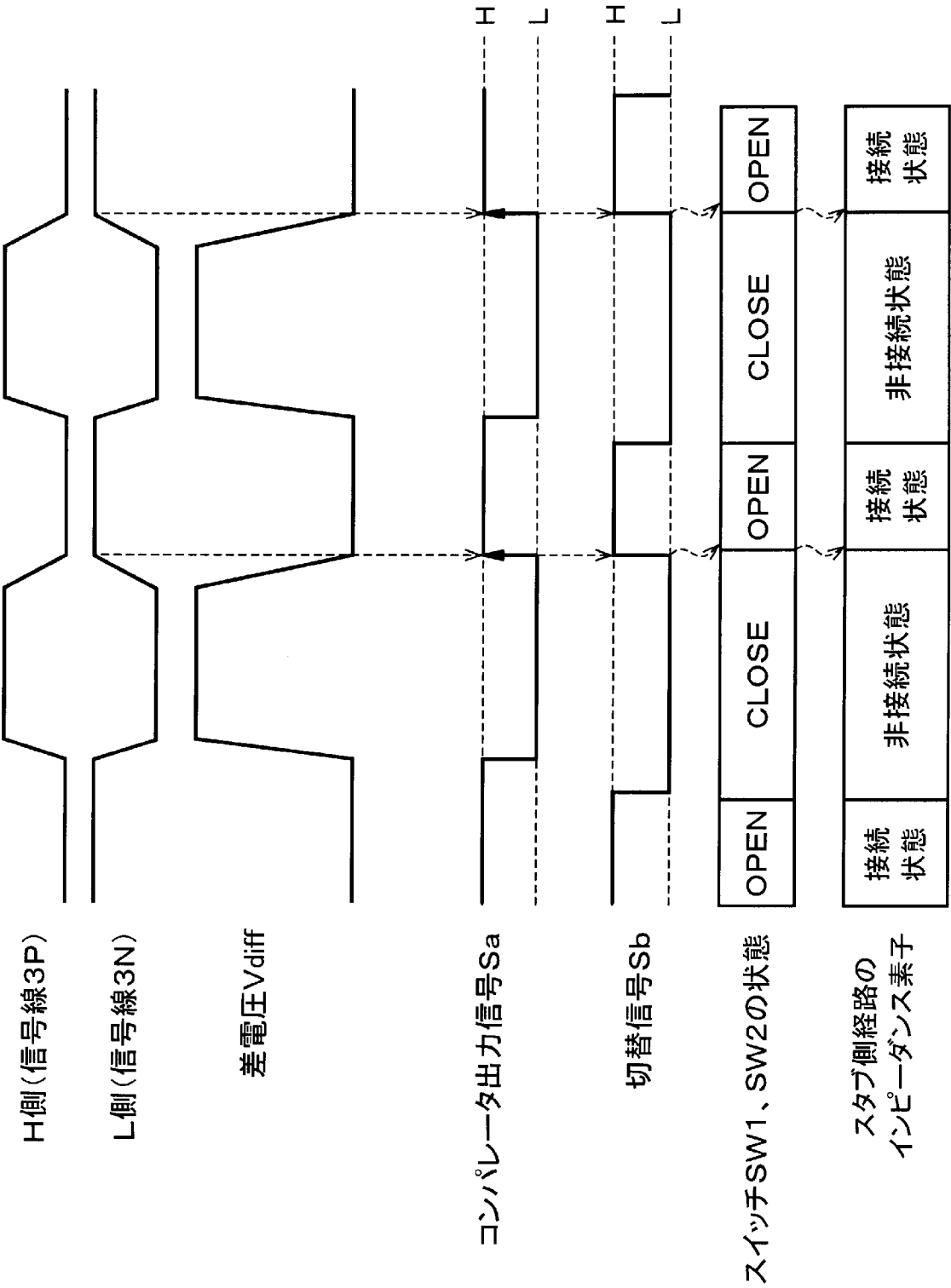
[図1]



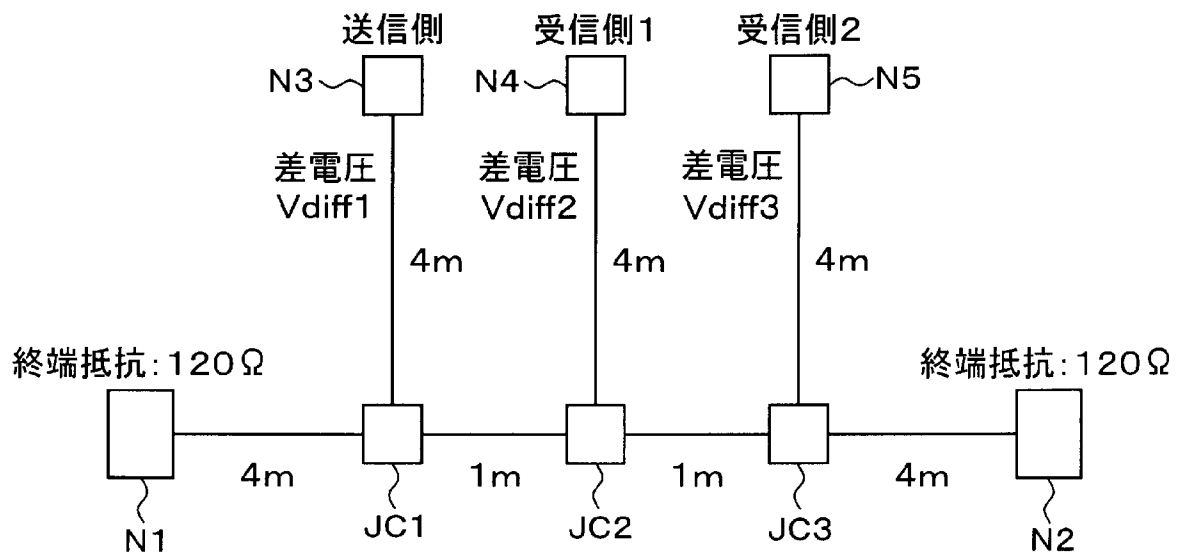
[図2]



[図3]

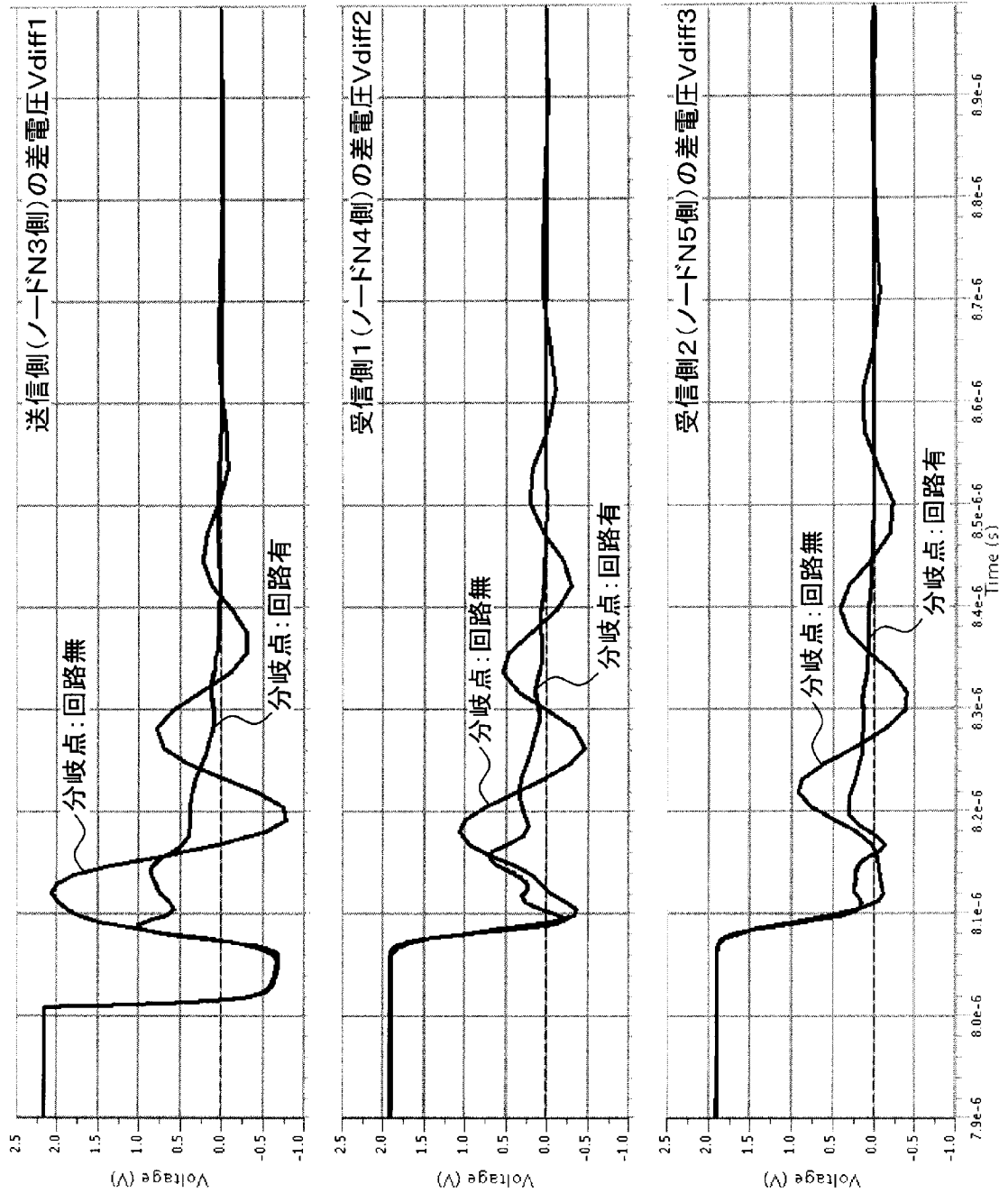


[図4]

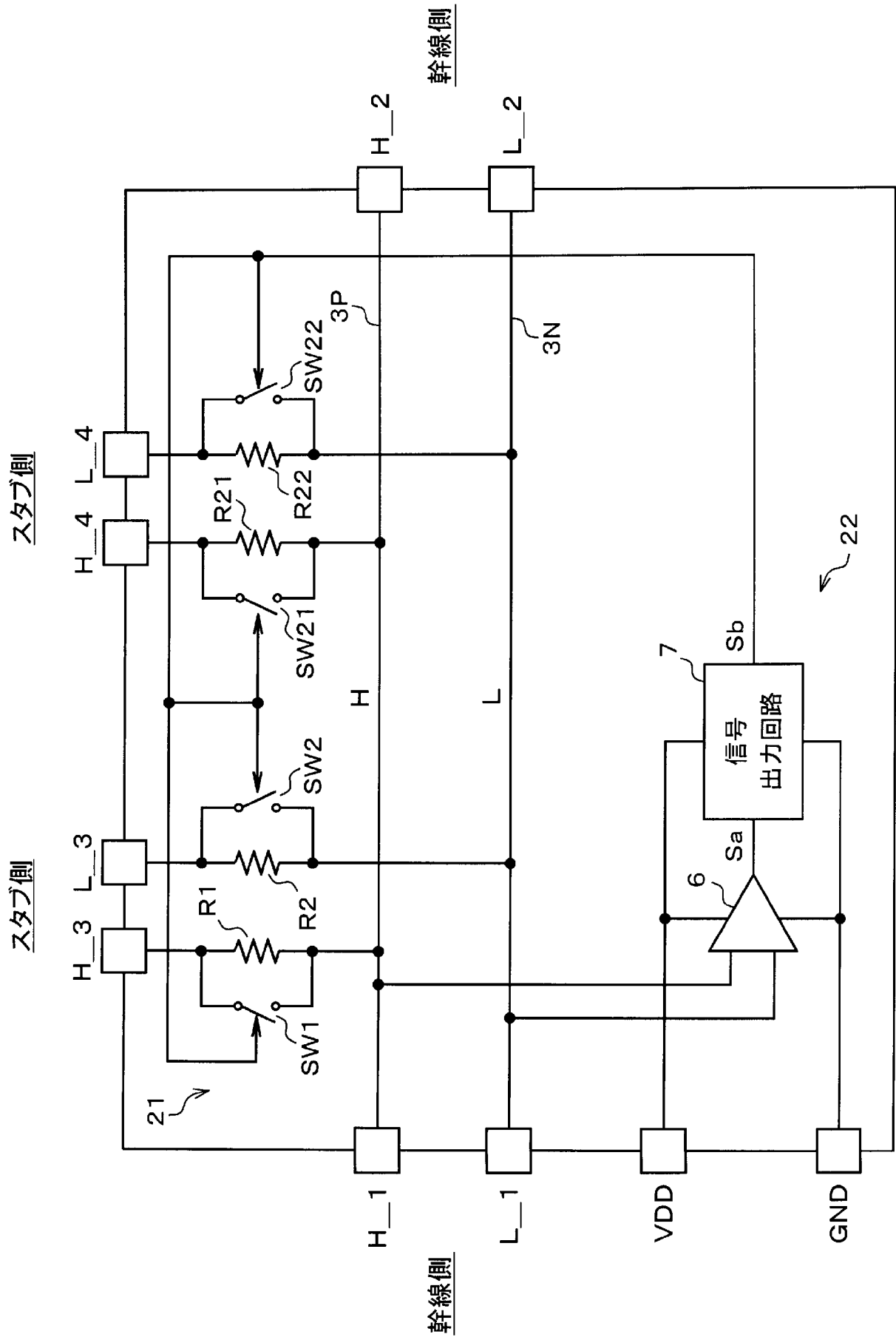


[図5]

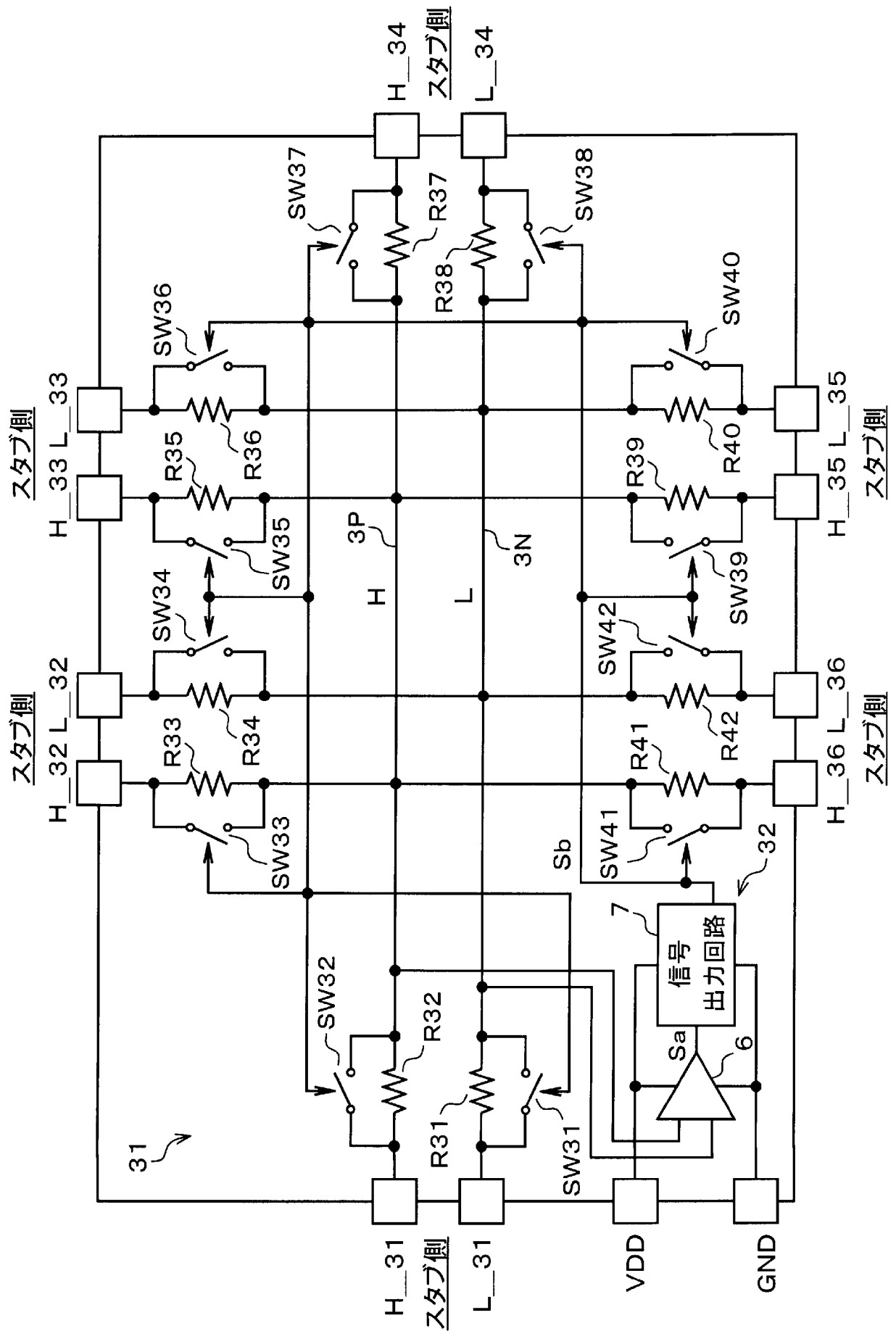
分岐点の回路有無によるリングング比較



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/013941

A. CLASSIFICATION OF SUBJECT MATTER

H04L25/02(2006.01)i, G06F3/00(2006.01)i, H03K19/0175(2006.01)i, H04B3/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L25/02, G06F3/00, H03K19/0175, H04B3/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-166109 A (Matsushita Electric Works, Ltd.), 28 June 2007 (28.06.2007), paragraphs [0010] to [0018]; fig. 1 to 3 (Family: none)	1-6
Y	JP 2009-253498 A (Toyota Motor Corp.), 29 October 2009 (29.10.2009), paragraphs [0032] to [0037]; fig. 5, 6 (Family: none)	1-6
Y	JP 2014-11776 A (Nippon Soken, Inc.), 20 January 2014 (20.01.2014), paragraphs [0008], [0009], [0022] to [0025]; fig. 4, 5 (Family: none)	2, 4-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 May 2017 (11.05.17)

Date of mailing of the international search report
23 May 2017 (23.05.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04L25/02(2006.01)i, G06F3/00(2006.01)i, H03K19/0175(2006.01)i, H04B3/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04L25/02, G06F3/00, H03K19/0175, H04B3/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 7 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 7 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 7 年

国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-166109 A（松下電工株式会社）2007.06.28, 段落[0010]－[0018], 第1－3 図 （ファミリーなし）	1－6

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 5 . 2 0 1 7

国際調査報告の発送日

2 3 . 0 5 . 2 0 1 7

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

阿部 弘

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 6

5 K

9 3 8 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-253498 A (トヨタ自動車株式会社) 2009. 10. 29, 段落[0032]－[0037], 第 5, 6 図 (ファミリーなし)	1－6
Y	JP 2014-11776 A (株式会社日本自動車部品総合研究所) 2014. 01. 20, 段落[0008], [0009], [0022]－[0025], 第 4, 5 図 (ファミリーなし)	2, 4－6