

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ H04B 17/00	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년11월29일 10-0532299 2005년11월23일
--	-------------------------------------	--

(21) 출원번호	10-2003-0006427	(65) 공개번호	10-2004-0069873
(22) 출원일자	2003년01월30일	(43) 공개일자	2004년08월06일

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	김규승 경기도수원시팔달구영통동벽적골9단지아파트969-2삼성아파트926동
(74) 대리인	이건주

심사관 : 송인관

(54) 광선로로 접속되는 주 기지국과 원격 기지국간의 지연측정 및 보상장치

요약

본 발명은 동기식 이동통신 시스템에서 광선로를 통해 접속되는 주 기지국과 원격 기지국간의 지연을 측정 및 보상한다. 주 기지국은, SDH 프레임의 오버헤드에 소정 테스트 패턴을 삽입하여 상기 원격 기지국으로 전송하고 루프-백된 상기 SDH 프레임을 수신하여 테스트 패턴을 검출한 후, 상기 테스트 패턴에 의해 전송지연을 측정한다. 또한 수신된 SDH 프레임내의 정해진 위치에서 FAW를 검출하고 상기 FAW 검출정보에 의해 지연오차를 계산하며, 상기 지연오차를 가지고 상기 측정된 전송지연을 보정하여 상기 광선로에 의한 전송지연을 구한다. 기지국의 모뎀은 상기 구해진 전송지연에 의해 상기 원격 기지국으로 전송하는 기저대역 신호의 지연을 칩 시간 단위로 보상한다. 한편 원격 기지국은, 상기 주 기지국에 의해 측정된 상기 광선로에 의한 전송지연 정보를 수신하여, 상기 원격 기지국에서 수신하는 기저대역 신호를 중간 주파수 대역의 신호로 변환할 시 칩 시간 이하의 지연을 보상한다. 이러한 본 발명은 주 기지국과 원격 기지국간의 동기를 보다 정확하게 일치시켜 핸드오프 실패 등의 문제를 해소하고 원격 기지국의 관리를 용이하게 한다.

대표도

도 3

색인어

Main Base Station, Remote Base Station, Propagation Delay, Clock Advanced, Chip Rate

명세서

도면의 간단한 설명

도 1은 전형적인 소형 셀 구조를 사용하는 이동통신 시스템의 구성도.

도 2는 상기 도 1에서 주 기지국과 원격 기지국의 상세 구성을 나타낸 블록도.

도 3은 본 발명의 일 실시예에 따른 주 기지국의 구조를 나타낸 블록도.

도 4는 본 발명에서 주 기지국과 원격 기지국간 전송지연을 측정하는데 이용하는 STM-1 프레임의 구조.

도 5는 상기 도 3에 나타낸 지연 카운터에 의해 측정 가능한 지연의 범위와 FAW 검출기에 의하여 보정 가능한 지연 오차의 범위를 칩 시간 단위로 나타낸 도면.

도 6은 상기 도 3에 나타낸 FAW 검출기의 상세 구성을 나타낸 블록도.

도 7은 상기 모듈들에 저장된 데이터에 의해 FAW를 검출하는 동작을 나타낸 타이밍도.

도 8은 본 발명에 따라 루프백된 SDH 프레임에 의해 전송지연을 측정 및 계산하는 동작의 일 예를 나타낸 도면.

도 9는 본 발명의 일 실시예에 따른 원격 기지국의 구조를 나타낸 블록도.

도 10은 상기 도 9에 나타낸 무선 주파수 처리부의 상세 구성을 나타낸 블록도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 동기식 이동통신 시스템에 관한 것으로서, 특히 광선로를 통해 접속되는 주 기지국과 원격 기지국간의 지연을 측정 및 보상하는 장치에 관한 것이다.

셀룰러 이동통신 시스템은 전체 서비스영역을 다수의 셀들(cells)로 구분하고 기지국들(base stations)을 이용하여 셀들 각각을 커버한다. 실제 무선 환경에서 인접한 셀들은 서로간에 일부 중첩되며 중첩되는 영역에서 사용자 단말(user mobile unit)은 두 개 이상의 기지국들로부터의 신호를 수신하게 될 수 있다. 이러한 구조의 셀룰러 이동통신시스템에서 셀들간을 이동하는 단말의 통화를 유지하기 위해서는 기지국들간에 통화 제어를 주고받는 핸드오프(Handoff) 절차가 필수적이다. 부호분할 다중접속(Code Division Multiple Access: CDMA) 기술을 사용하는 동기식 이동통신 시스템에서 핸드오프를 지원하기 위해서는 기지국들이 상호간에 동기화되어야 함은 물론이다.

지방(rural district)에 비하여 사용자들의 밀집도가 상대적으로 높은 도심지(urban district)의 경우 셀은 보다 좁은 소형 셀들(pico-cells or micro-cells)로 분할될 필요가 있다. 이러한 경우 소형 셀들은 주 기지국(Main base station)에 접속되는 소용량의 원격 기지국들(Remote base stations)에 의하여 각각 커버된다. 통상의 경우 주 기지국은 CDMA 디지털 신호를 처리하는 디지털 부분(Digital unit)을 구비하고, 원격 기지국은 무선 주파수(Radio Frequency: RF) 반송파 신호를 처리하는 무선 주파수 부분(RF unit)을 구비하도록 설계된다. 원격 기지국은 동축선로(coaxial cable), 무선(RF), 광선로(optical cable) 등을 통해 주 기지국에 연결될 수 있는데, 이동통신 시스템이 점차 고속화됨에 따라 대용량의 신호를 저손실(low loss)로 장거리 전송할 수 있는 광선로에 대한 관심이 증폭되고 있다.

주 기지국과 원격 기지국이 수 km에서 수십 km에 상당하는 비교적 원거리로 떨어져 있을 때, 주 기지국으로부터 원격 기지국들로 도달하는 순방향 기저대역 신호는 거리와 비례해서 서로 다른 비교적 큰 시간 지연을 갖게 된다. 이렇게 서로 다른 시간 지연들은 원격 기지국들에서 그에 대응하는 RF 신호들이 전송되는 시간을 비동기화시킨다. 특히 이동 단말이 소프트 핸드오프에 의해 복수의 원격 기지국들과 통신하는 경우, 원격 기지국들의 비동기화는 이동 단말의 통화 품질을 심각하게 떨어뜨린다.

도 1은 전형적인 소형 셀 구조를 사용하는 이동통신 시스템의 구성도를 나타낸 것으로서, 도시한 바와 같이 3개의 원격 기지국들(21 내지 23)은 하나의 주 기지국(20)에 접속되어 있으며 상기 원격 기지국들(21 내지 23)은 상기 주 기지국(20)

으로부터 수신한 기저대역 신호를 각각 무선 주파수(RF) 신호로 변환하여 소프트 핸드오프중인 이동 단말(10)에게 전송한다. 즉, 상기 이동 단말(10)은 동일한 데이터를 담고 있는 3개의 무선 주파수 신호들을 상기 원격 기지국들(21 내지 23)로부터 수신한다.

도 2는 상기 도 1에서 주 기지국(20)과 원격 기지국(21 내지 23 중 하나)의 상세 구성을 나타낸 블록도로서, 여기서는 상기 주 기지국(20)과 상기 원격 기지국(21 내지 23 중 하나)을 접속하기 위해 광통신 기술의 하나인 동기식 디지털 계위(Synchronous Digital Hierarchy: SDH) 방식을 사용하고 있다.

상기 도 2를 참조하면, 상기 주 기지국(20)은 디지털 기저대역 신호를 처리하는 디지털 처리부(Digital Processing unit)(20a)와, 상기 디지털 기저대역 신호와 SDH 프레임간의 변환을 수행하는 SDH 처리부(SDH Processing unit)(20b)와, 상기 SDH 프레임과 광 신호간을 인터페이스하는 광/전 인터페이스(Electric/Optical Interface)(20c)로 구성된다. 또한 상기 원격 기지국(21)은 상기 광 신호와 상기 SDH 프레임간을 인터페이스하는 광/전 인터페이스(21a)와, 상기 SDH 프레임과 상기 디지털 기저대역 신호간의 변환을 수행하는 SDH 처리부(21b)와, 상기 디지털 기저대역 신호와 무선 주파수 신호간의 상호 변환을 담당하는 무선 주파수 부분(21c)으로 구성된다.

이동통신 시스템에 대한 종래의 기술은 고속의 데이터를 예러없이 멀리 보내는데 초점이 맞추어져 있으며 선로에 의한 지연은 전혀 고려하고 있지 않다. 특히 동기식 CDMA 이동통신 시스템은 사용자의 구분 및 부호/복호(Coding/Decoding) 등의 디지털 처리가 칩(Chip)이라는 매우 작은 크기의 데이터를 기반으로 이루어지기 때문에 신호의 위상에 대단히 민감하다.(보통 1.2288Mcps의 칩속도 사용시 1칩은 813.8ns) 이러한 동기식 CDMA 시스템에서 원격 기지국들이 동기화되지 않는다면 이로 인해 원격 기지국의 영역들간의 이동하는 단말의 핸드오프에 장애가 발생하거나 또는 단말에 의한 기지국 신호 검출이 불가능하게 되어 통화가 이루어지지 못하게 될 수도 있다.

즉, 종래 기술에서는 주 기지국과 원격 기지국들을 광선로를 통해 연결하는 이동통신 시스템에서 광신호의 전송에 관련된 각종 상태를 확인하거나 시스템 상태 관리 및 에러 검출(Error Detection) 등의 일련의 처리가 이루어지고 있지 않으며, 디지털 기저대역 신호의 처리시 광선로로 인한 전송지연(propagation delay) 값을 간단하게 계산할 수도 없었다는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

따라서 상기한 바와 같이 동작되는 종래 기술의 문제점을 해결하기 위하여 창안된 본 발명은 동기식 이동통신 기지국에서 광선로를 이용하여 주 기지국에 접속되는 원격 기지국들을 동기화하는 장치를 제공한다.

본 발명은 광선로를 이용하여 접속되는 주 기지국과 원격 기지국들간 전송지연을 계산 및 측정하는 장치를 제공한다.

본 발명은 주 기지국의 오버헤드 자원을 이용하여 주 기지국과 원격 기지국들간 전송지연을 측정하는 장치를 제공한다.

본 발명은 주 기지국과 원격 기지국들간에 프레임 정렬 정보를 검출하여 전송지연을 보다 상세하게 보정하는 장치를 제공한다.

본 발명은 주 기지국과 원격 기지국들간에 전송지연을 측정 및 계산하여 보상하는 장치를 제공한다.

상기한 바와 같은 목적을 달성하기 위하여 창안된 본 발명의 일 실시예는, SDH(Synchronous Digital Hierarchy) 표준에 따른 광선로를 통해 원격 기지국에 접속되는 주 기지국에서 상기 원격 기지국과의 전송지연을 측정 및 보상하는 장치에 있어서,

SDH 프레임의 오버헤드에 테스트 패턴을 삽입하여 상기 원격 기지국으로 전송하고 상기 원격 기지국에 의해 루프-백된 상기 SDH 프레임을 수신하며, 상기 원격 기지국으로부터의 SDH 프레임에서 프레임 정렬워드(FAW)를 검출하는 SDH 처리부와,

상기 테스트 패턴을 포함하는 상기 SDH 프레임의 왕복 지연을 카운트한 값에 의하여 측정된 전송지연에, 상기 프레임 정렬워드의 검출정보에 의해 구한 지연 오차를 더하여 상기 원격 기지국과의 전송지연 값을 구하는 제어부와,

상기 제어부에 의해 구해진 전송지연 값에 따라, 상기 원격 기지국으로 전송하기 위한 기저대역 신호의 전송지연을 보상하는 모뎀을 포함하는 것을 특징으로 한다.

본 발명의 다른 실시예는, SDH 표준에 따른 광선로를 통해 주 기지국에 접속되는 원격 기지국에서 상기 주 기지국과의 전송지연을 보상하는 장치에 있어서,

상기 주 기지국으로부터 상기 광선로에 의한 전송지연 값을 나타내는 전송지연 정보를 수신하는 제어부와,

상기 주 기지국으로부터 수신되는 기저대역 신호를 중간 주파수 신호로 변환하고, 상기 수신된 전송지연 정보에 따라 상기 변환된 중간 주파수 신호의 전송지연을 칩 시간 이하의 단위로 보상하며, 상기 보상된 중간 주파수 신호를 무선 주파수 대역의 신호로 변환하여 안테나를 통해 방사하는 무선 주파수 처리부를 포함하는 것을 특징으로 한다.

발명의 구성 및 작용

이하 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대한 동작 원리를 상세히 설명한다. 하기에서 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

후술되는 본 발명은 이동통신 시스템에서 동기식 디지털 계위(Synchronous Digital Hierarchy: SDH) 표준을 사용하여 광선로를 통해 주 기지국에 접속되는 원격 기지국들을 동기화하기 위한 것으로서, 주 기지국과 원격 기지국들간의 정확한 전송지연을 측정 및 계산하고 주 기지국의 디지털 부분과 원격 기지국의 중간 주파수(Intermediate Frequency: IF) 부분에서 이를 보상한다.

알려진 바와 같이 SDH는 광선로를 통한 데이터의 전송을 동기화하기 위한 표준 기술로서, E1, T1, DS3 및 기타 저속 신호를 고속의 STM(Synchronous Transport Modules)-N (N=1,4,16,64,256) 광신호로 시분할 다중화(Time Division Multiplex: TDM)하는 방식이다. SDH의 각 계위별 속도는 N에 따라 155.52Mbps(Mega-bits per second)(N=1), 622.08Mbps(N=4), 2,488.32Mbps(N=16), 9,953.28Mbps(N=64), 39,813.12Mbps(N=256)이며, STM-1의 상위층인 STM-N은 STM-1의 N배로서 STM-1을 바이트 단위로 다중화하는 것이다.

이러한 SDH의 주된 특징 중의 하나는 광선로를 사용하는 장비들에 대해, 특히 네트워크 장치들간의 통신, 페이로드의 액세스, 네트워크의 유지 관리(Operations and Administrative Maintenance and Provisioning: OAM&P)를 위한 충분한 오버헤드를 제공한다는 것이다. OAM&P는 고장감시(Fault surveillance), 성능감시(Performance monitoring), 설정(Provisioning) 및 보안(Security) 기능을 포함한다.

따라서 본 발명에서는 SDH에 예비되어 있는 오버헤드를 이용하여 SDH 표준에 따라 광선로로 상호 접속되는 주 기지국과 원격 기지국들간의 전송지연을 측정한다. 그런데 단지 SDH의 오버헤드만을 이용하여 주 기지국과 원격 기지국들간의 전송지연을 측정한다면 그 지연의 측정 범위는 SDH 장비에 공급되는 기준 시스템 클럭(즉 19.44MHz)에 의해 제한된다. 따라서 그 이하 범위의 지연 오차를 정확하게 계산하기 위한 추가의 방법이 필요하다. 이러한 지연 오차를 계산하기 위해서는 프레임 정렬워드(Frame Alignment Word: 이하 FAW라 칭한다)를 이용한다. 즉, 주 기지국에서 수신되는 SDH 프레임에 대해 FAW를 검출하고 그 위치 정보에 따라 전송지연의 보다 정밀한 지연 오차를 계산한다.

도 3은 본 발명의 일 실시예에 따른 주 기지국의 구조를 나타낸 블록도로서, 도시한 바와 같이 디지털 기저대역 신호를 처리하는 디지털 처리부(Digital Processing unit)(100)와, 상기 디지털 기저대역 신호와 SDH 프레임간의 변환을 수행하는 SDH 처리부(SDH Processing unit)(106)와, 상기 SDH 프레임과 원격 기지국의 광 신호간을 인터페이스하는 광/전 인터페이스(Electric/Optical Interface)(134)와, 원격 기지국으로의 광선로를 통한 전송지연을 보상하기 위해 상기 디지털 처리부(100)를 제어하는 제어부(104)로 구성된다.

상기 디지털 처리부(100)에서 모뎀(Modulator and Demodulator: MODEM)(102)은 송신 데이터를 생성하여 상기 SDH 처리부(106)로 제공하며, 상기 SDH 처리부(106)로부터의 수신 데이터를 처리한다.

상기 SDH 처리부(106)의 프레임머(108)는 상기 송신 데이터를 가지고 페이로드 생성기(110)에 의해 생성한 SDH 페이로드에, 오버헤드 생성기(112)에 의해 생성된 SDH 오버헤드를 부가하여 SDH 프레임을 생성한다. 상기 SDH 프레임은 병/직렬 변환기(114)에 의해 직렬 변환된 후 광/전 인터페이스(134)를 통해 원격 기지국으로 전달된다.

상기 광/전 인터페이스(134)를 통해 원격 기지국으로부터 SDH 프레임이 수신되면, 상기 SDH 처리부(106)의 직/병렬 변환기(124)는 상기 SDH 프레임을 병렬 변환하여 FAW 검출기(126)를 통해 디프레머(128)로 제공한다. 상기 FAW 검출기(126)의 동작에 대한 설명은 후술될 것이다. 상기 디프레머(128)는 오버헤드 분석기(130)에 의해 상기 병렬 변환된 SDH 프레임에서 오버헤드를 추출하여 분석하며, 상기 추출된 오버헤드를 참조하여 페이로드 분석기(132)에 의해 추출된 페이로드를 상기 모뎀(102)으로 제공한다.

도 4는 본 발명에서 주 기지국과 원격 기지국간에 교환되는 SDH 프레임의 구조를 보인 것이다. 여기에서는 광선로를 통해 155.52Mbps의 속도로 전송되는 STM-1(155.52Mbps) 프레임만을 도시하였으며, 앞서 언급한 바와 같이 STM-1의 상위층인 STM-N은 STM-1 프레임을 바이트 단위로 다중화하여 구성된다.

상기 도 4를 참조하면, STM-1 프레임은 9행 270바이트로 구성되고 프레임 주기는 125 μ s(micro-second)이다. 그래서 STM-1 프레임의 전송속도는 155.52Mbps(=9*(8*270)/125 μ s)가 된다. STM-1 프레임의 좌측 9바이트는 프레임의 감시와 망 운용(OAM&P)을 위하여 사용되는 오버헤드 구간(Section Overhead: SOH)이고, 우측 261바이트는 사용자 정보가 실리게 되는 관리단위(Administrative Unit: AU) 그룹이다. 상기 도 4의 상단부는 상기 오버헤드 구간을 보다 상세하게 나타낸 것으로서, 상기 오버헤드 구간은 신호재생(Signal Regeneration), 다중화(Multiplexing), 절체(Switching), 관리단위 포인터(AU Pointer)와 관련된 정보를 전송한다. 상기 관리단위 그룹은 사용자의 음성 및 데이터를 운반하는 페이로드 부분과 경로상태에 대한 정보를 운반하는 경로 오버헤드(Path Overhead: POH) 부분으로 이루어진다.

본 발명에서는 상기 오버헤드 구간의 특정 바이트에 소정 테스트 패턴을 삽입하여 주 기지국과 원격 기지국간의 전송 지연 측정에 이용한다. 예를 들어, 상기 오버헤드 구간의 자동 보호 절체(Automatic Protection Switching: APS)를 위하여 할당된 바이트인 K2에 테스트 패턴을 삽입할 수 있다.

다시 도 3을 참조하면, 상기 프레이머(108)에서 SDH 프레임을 생성할 시 지연 측정기(Delay Measurer)(116)의 테스트 패턴 삽입기(Test Pattern Inserter)(118)는 상기 오버헤드 생성기(112)에 의해 생성된 오버헤드 부분에 미리 정해진 소정 테스트 패턴을 삽입한다. 상기 테스트 패턴의 삽입시 지연 카운터(122)가 시동(START)된다. 상기 지연 카운터(122)는 19.44MHz의 시스템 클럭에 동기하여 16비트의 카운트 값을 출력한다.

프레이머(108)는 상기 테스트 패턴을 포함하는 오버헤드를 상기 페이로드 생성기(110)에 의해 생성된 페이로드에 추가하여 SDH 프레임을 생성하며, 상기 SDH 프레임은 병렬/직렬 변환기(114)에 의해 직렬 변환된 후 광/전 인터페이스(134)에 의해 광 신호로 변환되어 광선로를 통해 원격 기지국으로 전송된다. 그러면 원격 기지국의 SDH 처리부에서는 상기 테스트 패턴이 삽입된 SDH 프레임을 상기 주 기지국의 SDH 처리부로 루프-백시킨다.

마일 주 기지국과 원격 기지국간 거리가 소정 거리 이상인 경우 매 SDH 프레임마다 테스트 패턴을 삽입하게 되면 전송 지연이 잘못 인식될 수 있다. 예를 들어 주 기지국과 원격 기지국간 거리가 18.75Km 이상이라고 하고 매 프레임 주기 125 μ s마다 테스트 패턴을 삽입하여 전송한다고 하면, 주 기지국과 원격 기지국간 거리가 1250m인 경우와 20Km인 경우를 동일한 거리로 계산하게 될 수 있다. 따라서 상기 테스트 패턴 삽입기(118)는 소정 주기(예를 들어 5개의 프레임 주기)마다 테스트 패턴을 삽입하며 이와 같이 테스트 패턴을 포함하는 프레임을 슈퍼 프레임(Super Frame)이라 칭한다.

상기 지연 측정기(116)의 테스트 패턴 검색기(Test Pattern Searcher)(120)에서는 상기와 같이 테스트 패턴이 삽입된 SDH 프레임(즉 슈퍼 프레임)을 전송한 이후, 원격 기지국으로부터 슈퍼 프레임이 수신될 때마다 상기 수신되는 프레임의 정해진 오버헤드 위치(상기 도 4에 따르면 K2)를 검사하여 상기 테스트 패턴 삽입기(118)에 의해 삽입된 것과 동일한 소정 테스트 패턴이 포함되어 있는지를 확인한다.

상기 확인 결과 상기 테스트 패턴이 포함되어 있으면 상기 테스트 패턴 검색기(120)는 상기 지연 카운터(122)를 정지(STOP)시키며, 이때의 카운트 값이 상기 제어부(104)로 전달된다. 상기 지연 카운터(122)는 시스템 클럭 19.44MHz에 의하여 동작하므로, 상기 제어부(104)는 상기 지연 카운터(122)의 카운트 값을 이용하여 상기 테스트 패턴이 삽입된 SDH 프레임이 송신된 이후 상기 원격 기지국에 의해 루프-백 되기까지의 순환지연(Round Trip Delay: RTD)을 구하고, 상기 순환지연에서 소정의 SDH 프레임 처리시간을 뺀 후 2로 나눔으로써 상기 주 기지국과 상기 원격 기지국간 전송지연을 측정한다.

도 5는 상기 도 3에 나타난 지연 카운터(122)에 의해 측정 가능한 지연의 범위를 칩 시간 단위로 나타낸 것으로서, 여기서 1.2288의 표준 칩 속도를 사용하는 동기식 CDMA 시스템의 경우 1개의 칩 시간은 813.8ns이다. 도시한 바와 같이, 상기 지연 카운터(122)의 카운트 값에 의해 소수점 4자리(d3 ~ d[-4])까지의 전송지연을 구할 수 있으나 그 이하 범위의 지연 오차는 구할 수 없음을 알 수 있다. 이 지연 오차는 상기 FAW 검출기(126)에 의해 보정한다.

상기 FAW 검출기(126)에 의한 FAW 검출은 비트 단위로 이루어지므로, FAW에 의해 검출할 수 있는 거리 지연은 155.52Mbps의 속도를 사용하는 경우 $1/2 * (1/155.52\text{Mbps}) = 3.215\text{ns}$ 이다. 상기 FAW 검출기(126)가 인식하는 최소 지연 값은 $6.43\text{ns} (= 1/155.52\text{Mbps} = 1/128\text{칩})$ 이지만 왕복을 고려하면 실질적으로 측정 가능한 거리는 절반인 3.215ns가 된다.

즉, 상기 지연 카운터(122)에 의한 전송지연의 측정은 약 1/32 칩 시간 단위로 이루어지고 있으며 전원 온(On)/오프(Off)에 의한 편차 역시 1/32 칩 이상이 되므로 실질적인 마진을 고려한 전송지연의 측정 단위는 약 1/4 ~ 1/8 칩 수준이 된다. 반면 FAW에 의하여 검출할 수 있는 오차의 범위는 1/256 칩(3.215ns) 단위이며 외부적인 편차를 고려하더라도 약 1/32 ~ 1/64 칩 수준을 보장하므로 이를 이용하면 1/64칩 수준의 정밀한 클럭 보상이 이루어질 수 있다.

도 6은 상기 도 3에 나타난 FAW 검출기(126)의 상세 구성을 나타낸 블록도이다.

상기 도 6을 참조하면, 클럭 분배기(124a)는 155.52MHz의 STM-1 클럭을 수신하여 8분주함으로써 19.44MHz의 시스템 클럭을 생성하고 이를 SDH 처리부(106)의 각 구성요소들로 제공한다. 직렬/병렬 변환기(124)는 광선로를 통해 원격 기지국으로부터 155.52MHz의 속도로 수신되는 직렬 데이터(STM-1 프레임)를 19.44MHz의 상기 시스템 클럭에 따라 8회선의 병렬 데이터로 변환하여 상기 FAW 검출기(126)로 전달한다.

상기 병렬 변환된 데이터는 지연기(126a)에 의하여 1비트씩 지연되면서 데이터 레지스터(126b)를 구성하는 8개의 모듈들에 8비트씩 저장된다. 따라서 상기 데이터 레지스터(126b)는 6ns씩의 위상 차이를 가지는 8개의 8비트 데이터(실제로 15비트의 데이터)를 저장하게 된다.

STM-1 프레임의 경우 프레임의 시작을 나타내는 FAW는 "F6(11110110)"와 "28(00101000)"로 정해져 있으며, 이러한 FAW는 상기 도 4에 나타난 STM-1 프레임에서 A1과 A2 위치들에 3회씩 반복되어 삽입되어 있다. 즉 A1 위치들에는 "F6"이 3회 삽입되어 있고 A2 위치들에는 "28"이 3회 삽입되어 있다. 그러므로 동기패턴 검출기(126c)는 상기 8개의 모듈들에 저장된 8비트의 데이터를 각각 "F6"와 "28"과 비교하여 일치하는 경우의 모듈을 선택한다.

도 7은 상기 모듈들에 저장된 데이터에 의해 FAW를 검출하는 동작을 나타낸 타이밍도이다. 여기에서는 도시의 간략화를 위하여 FAW는 2회 반복된 "F6"과 "28"로 정의된 것으로 한다.

상기 도 7을 참조하면, 155.52MHz의 속도로 수신되는 직렬 데이터 Serial_Dat는 19.44MHz 클럭에 동기하여 병렬 데이터 Parall_D[0]으로 변환된다. 그러면 상기 병렬 데이터 Parall_D[0]과, 상기 병렬 데이터 Parall_D[0]을 1비트씩 쉬프트하여 생성한 7개의 병렬 데이터 Parall_D[1], Parall_D[2] ... Parall_D[7]이 상기 데이터 레지스터(126c)의 각 모듈들에 저장된다.

상기 동기패턴 검출기(126c)는 매 클럭마다 상기 데이터 레지스터(126c)의 각 모듈들에 저장된 데이터를 "F6" 및 "28"과 각각 비교하고, 특정 모듈에서 2회의 "F6"과 2회의 "28"이 나타나면 해당 모듈에서 FAW가 검출된 것으로 판단한다. 그러면 상기 FAW가 검출된 모듈의 위치 정보는 전송지연을 계산할 수 있도록 상기 제어부(104)로 제공되고 상기 FAW가 검출된 모듈의 데이터는 수신 데이터를 검출할 수 있도록 상기 디프레이머(128)로 전달된다.

여기서 상기 FAW가 검출된 모듈의 위치정보는 8개의 모듈 중 상기 검출된 모듈에 해당하는 비트만이 1로 설정된 8비트의 정보이거나, 또는 상기 검출된 모듈의 인덱스를 나타내는 3비트의 정보가 될 수 있다. 상기 제어부(104)는 상기 FAW가 검출된 모듈의 위치에 따라 주 기지국과 원격 기지국 사이의 지연 오차를 계산한다.

상기 도 7의 경우 첫 번째 모듈(Parall_D[0])에서 연속으로 2회의 "F6"과 2회의 "28"이 나타났으므로, 상기 제어부(104)로 제공되는 위치정보는 '10000000' 또는 '000'이다. 그러면 상기 제어부(104)는 주 기지국과 원격 기지국 사이의 지연 오차가 0ns이라고 계산한다. 만일 세 번째 모듈(Parall_D[2])에서 FAW가 검출되었다면, 주 기지국과 원격 기지국 사이의 지연 오차는 $1/2 * (1/155.5\text{MHz}) = 3.2\text{ns}$ 이다.

제어부(104)는 상기와 같이 구해진 지연 오차를 SDH 프레임의 테스트 패턴에 의해 측정된 지연에 더하여 주 기지국과 원격 기지국 사이의 정확한 지연을 구하고, 모뎀(102)을 제어하여 전송지연을 보상한다.

구체적인 예를 들어 설명하면, SDH 처리부(106)는 155.52Mbps의 SDH 프레임(즉 STM-1 프레임)의 오버헤드 부분에 미리 정해진 소정 테스트 패턴을 삽입하여 원격 기지국으로 전달한다. 이때 상기 SDH 처리부(106)는 시스템 클럭(19.44MHz)을 가지고 지연 카운터(122)를 구동(START)한다. 상기 지연 카운터(122)는 상기 시스템 클럭에 동기하여 51.4ns(=1/19.44MHz)마다 1씩 카운트한다.

상기 지연 카운터(122)는, 상기 원격 기지국으로부터 수신되는 SDH 프레임의 정해진 오버헤드 위치에서 이전 송신한 것과 동일한 테스트 패턴이 발견되었을 시에 정지(STOP)하고 카운트 값을 출력한다. 여기서 상기 카운트 값이 100이면 순환지연은 5140.0ns(=100*51.4ns)이며, 이를 2로 나누면 상기 테스트 패턴에 의해 측정된 시간지연은 2572.0ns이다.

또한 수신 경로에서 155.52Mbps의 직렬 데이터(STM-1 프레임)를 19.44MHz의 시스템 클럭을 가지고 병렬 변환하면 51.4ns마다 8비트의 데이터가 연속적으로 발생된다. 이 8비트 데이터에서 미리 정해진 FAW와 위상이 일치하는 위치를 검출하여, 6.4ns(=1/155.52MHz) 단위로 상기 주 기지국과 상기 원격 기지국간 전송선로의 시간지연 오차를 계산한다. 여기서 FAW가 검출된 위치가 3번째라고 하면 전송선로의 시간지연 오차는 6.4ns가 된다.(=2 * 1/2 * 6.4ns, 여기서 2는 FAW 검출에 의한 타이밍 옵셋임) 위의 예에 따르면 상기 주 기지국과 상기 원격 기지국간 전송선로의 시간지연은 2578.4ns(=2572.0ns+ 6.4ns)이다.

상기 제어부(104)는 상기 측정 및 계산된 전송지연에 의해 원격 기지국으로 전송하는 데이터의 지연을 보상한다. 여기서 상기 전송지연 중 칩 시간(813.8ns) 단위의 지연은 주 기지국의 모뎀(102)에 의해 보상되고, 그 이하의 지연은 원격 기지국에 의해 보상된다.

먼저 주 기지국에 의한 보상을 설명하면, SDH 처리부에 의해 측정 및 계산된 전송지연은 먼저 주 기지국에서 모뎀(102)을 제어하는데 이용된다. 상기 모뎀(102)은 사용자 데이터를 변조하여 기저대역 신호를 출력하므로 여기서 상기 기저대역 신호를 출력하는 클럭을 조정하면 칩 시간 단위의 전송지연을 보상할 수 있다. 구체적으로, 상기 모뎀(102)에 의한 지연보상은 복수의 원격 기지국들로 전송되는 신호를 지연되는 시간만큼 앞당겨서 전송함으로써 이루어질 수 있다.

앞서 언급한 예에서 계산된 전송지연 2578.4ns를 칩 시간 단위로 환산하면 3.1683칩(= 2578.3ns / 813.8ns)이고 이는 3칩 + 0.1683칩 = 4칩 - 0.8317칩과 같으므로, 주 기지국의 모뎀에서는 전송하고자 하는 기저대역 신호를 4칩 길이만큼 미리 전송한다.

도 8은 본 발명에 따라 주 기지국에서 서로 다른 거리에 있는 세 개의 원격 기지국들의 광선로 지연을 보상하는 동작의 일 예를 보인 것이다.

상기 도 8을 참조하면, 주 기지국(30)은 각각 광선로를 통해 3개의 원격 기지국들 #1,#2,#3(31,32,33)에 연결되며, 이들 중 원격 기지국 #1(31)과의 거리가 가장 가깝고 원격 기지국 #3(33)과의 거리가 가장 멀다. 상기 주 기지국(30)의 SDH 처리부(106)는 SDH 프레임의 오버헤드에 삽입된 테스트 패턴의 왕복 카운트 값과 FAW 검출 정보를 제어부(104)로 제공하고, 상기 제어부(104)는 이들을 이용하여 상기 원격 기지국들 #1,#2,#3(31,32,33)과의 지연값들 t1, t2, t3을 각각 구한다. 여기서 상기 지연값들은 t1<t2<t3의 관계를 가지게 된다.

모뎀(102)은 상기 제어부(104)의 제어하에, 가장 긴 지연시간 t3을 가지는 원격 기지국 #3(33)을 위한 송신 기저대역 신호를 가장 먼저(P3에서) 출력하고 가장 짧은 지연시간 t1을 가지는 원격 기지국 #1(31)을 위한 송신 기저대역 신호를 가장 나중에(P1에서) 출력한다. 그러면, 상기 송신 기저대역 신호들은 광선로들을 통과하면서 각각 t1, t2, t3 만큼 지연되어 결국 모두 거의 동일한 시각인 T에 상기 원격 기지국들(31,32,33)에 도착한다.

여기서 거의 동일한 시각이라 칭한 것은, 앞서 언급한 바와 같이 상기 모뎀(102)에서는 칩 시간 이하의 보상이 불가능하기 때문이다. 칩 시간 이하의 보상을 위하여 상기 제어부(104)는 상기 계산 및 측정된 전송지연에 대한 정보를 제어 정보의 형태로 SDH 프레임에 실어 원격 기지국으로 제공한다.

원격 기지국에서는 상기 전송지연에 대한 정보를 이용하여 주 기지국으로부터 수신된 신호의 동기를 보다 정밀하게 보상한다. 즉, 상기 원격 기지국에서 출력되는 신호를 보다 세밀한 시간단위로 보상함으로써 원격 기지국에서 전파되는 신호의 위상 동기를 유지한다.

도 9는 본 발명의 일 실시예에 따른 원격 기지국의 구조를 나타낸 블록도로서, 도시한 바와 같이 광 신호와 SDH 프레임 간을 인터페이스하는 광/전 인터페이스(210)와, SDH 프레임과 디지털 기저대역 신호간의 변환을 수행하는 SDH 처리부(220)와, 디지털 기저대역 신호와 무선 주파수 신호간의 상호 변환을 담당하는 무선 주파수(RF) 처리부(230)와, 원격 기지국으로의 광선로를 통한 전송지연을 보상하기 위해 상기 RF 처리부(100)를 제어하는 제어부(200)로 구성된다.

상기 원격 기지국에 의한 송신 동작을 설명하면, 상기 광/전 인터페이스(210)는 광선로를 통해 주 기지국으로부터 수신되는 광신호를 SDH 프레임으로 변환하여 상기 SDH 처리부(220)로 전달하고, 상기 SDH 처리부(220)는 상기 수신 SDH 프레임의 오버헤드와 페이로드를 분석하여 얻은 송신 데이터를 상기 RF 처리부(230)로 전달하며, 상기 RF 처리부(230)는 상기 송신 데이터를 중간 주파수(IF) 변환을 거쳐 RF 대역의 신호로 변환한 후 안테나(ANT)를 통해 방사한다.

상기 SDH 처리부(220)는 상기 주 기지국으로부터 수신한 SDH 프레임에 상기 주 기지국과의 전송지연에 대한 정보가 포함되어 있을 시 이를 제어부(200)로 제공한다. 상기 제어부(200)는 상기 전송지연에 대한 정보를 이용하여 상기 RF 처리부(230)에 의한 송신을 제어한다. 즉 상기 RF 처리부(230)는 상기 수신 데이터를 중간 주파수 대역으로 변환시, 해당하는 지연시간만큼 지연시킨 후 안테나를 통해 전송한다.

도 10은 상기 도 9에 나타낸 RF 처리부(230)의 상세 구성을 나타낸 블록도이다.

상기 도 10을 참조하면, 직/병렬 변환기(232)는 상기 SDH 처리부(220)로부터 29.4912Mhz의 시스템 클럭에 동기하여 직렬화된(Serialized) 형태로 제공되는 한 프레임의 송신 데이터를 칩 속도(Chip Rate)의 병렬 데이터로 변환한다. FIR(Finite Impulse Response) 필터(234)는 상기 병렬 데이터를 가지고 48탭 정형 필터링(Shaping Filtering)을 수행하여 4칩속도(CHIP*4)로 오버샘플링하고, 64탭 위상 등화(Phase Equalization)에 의해 신호 특성을 안정화시킨다. 상기 FIR 필터(234)의 필터링 계수들(Filtering Coefficients)은 주 기지국을 통해 상위 관리자에 의해 변경 가능하도록 구성된다.

상기 필터링된 데이터의 속도는 4칩 속도이므로 중간 주파수로서의 속도를 얻기 위하여 인터폴레이터(Interpolator)(236)에 의해 샘플링율을 높인다. 이를 위하여 상기 인터폴레이터(236)는 상기 필터링된 데이터의 속도를 먼저 48탭 HBF(Half Band Filter)에 의해 2배 인터폴레이션을 수행하여 8칩 속도(CHIP*8)로 높이고, 다시 64탭 CIC(Cascaded Integrator - Comb) 필터에 의해 8배 인터폴레이션을 수행하여 64칩 속도(CHIP*64)로 높인다.

주파수 변환기(238)는 64칩 속도(78.6432Mhz)로 동작하는 곱셈기(Multiplier)로 구성되며, 상기 인터폴레이터(236)로부터의 출력에 동위상(In phase) 및 직교위상(Quadrature phase) 채널별로 코사인파와 사인파를 곱하여 20MHz의 중간 주파수 대역으로 상승 변환한다. 상기 상승 변환된 데이터는 샘플링율 78.6432Mhz(64칩 속도)의 디지털/아날로그 변환기(Digital to Analog Converter)(240)에 의해 14비트의 해상도(resolution)로 아날로그 변환된다. RF 송신기(242)는 상기 아날로그 변환된 중간주파수 신호를 RF 대역의 신호로 변환하며, 송신 안테나 초단(Transmit Antenna Front End Unit: Tx AFEU)(244)은 상기 변환된 RF 신호를 증폭하고 대역통과 필터링하여 송신 안테나(Tx_ANT)를 통해 방사한다.

여기서 상기 FIR 필터(234) 또는 상기 인터폴레이터(236)에서는, 상기 제어부(200)로부터의 지연보상 정보에 의해, 출력 신호를 1/64(또는 1/48) 칩 단위로 지연시킴으로써 주 기지국과 원격 기지국간 전송지연을 보상할 수 있다. 상기 도 10에서는 상기 인터폴레이터(236)에 의한 지연 보상을 나타내었다.

이하 상기 인터폴레이터(236)에 의한 지연 보상 동작을 설명하면, 상기 인터폴레이터(236)는 CIC 필터링된 신호를 소정 탭수만큼 지연시켜 출력함으로써 지연을 보상한다. 여기서 상기 CIC 필터는 64탭을 가지므로 하나의 탭은 1/64칩만큼의 지연을 의미한다.

예를 들어 주 기지국에 의해 측정 및 계산된 시간지연이 앞서 언급한 2578.4ns(= 3.1683칩 = 4칩 - 0.8317칩)이라고 하면, 원격 기지국에서는 주 기지국으로부터 4칩 길이만큼 미리 전송된 기저대역 신호를 광선로를 통해 수신한다. 상기 주 기지국으로부터 제공된 지연 정보가 정확하다고 할 때, 상기 원격 기지국은 상기 기저대역 신호는 전송하고자 하는 시점보다 0.8317칩만큼 미리 수신된 것이라고 판단하고, 상기 기저대역 신호를 64탭 CIC 필터에서 53 탭 시간(= 53/64칩 = 0.828125 * 813.8ns = 673.92ns)만큼 지연시킨 후 중간주파수 대역의 신호로 변환하여 출력한다. 이러한 보상의 결과는 3칩(2441.406ns) + 11탭 시간(= 11/64칩 = 0.171875 * 813.8ns = 139.872ns) = 2581.278ns로서, 상기 주 기지국에 의해 계산된 시간지연 2578.4ns에 비하여 겨우 2.88ns 정도의 매우 적은 오차를 가지게 된다.

한편 본 발명의 상세한 설명에서는 구체적인 실시예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시예에 국한되지 않으며, 후술되는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

발명의 효과

이상에서 상세히 설명한 바와 같이 동작하는 본 발명에 있어서, 개시되는 발명중 대표적인 것에 의하여 얻어지는 효과를 간단히 설명하면 다음과 같다.

본 발명은 이동통신 시스템에서 주 기지국과 원격 기지국간의 전송지연을 최소 1/256칩의 오차를 가지고 매우 정밀하게 계산하고, 이를 보상하기 때문에 동기 불일치로 인한 통화품질의 악화 및 핸드오프 실패 등의 문제를 해소할 수 있다. 또한 광선로 지연에 의한 영향없이 이동통신 가입자의 분포 및 성향 등을 바탕으로 원격 기지국을 배치할 수 있게 되어 보다 효율적인 네트워크 관리가 가능해진다.

(57) 청구의 범위

청구항 1.

SDH(Synchronous Digital Hierarchy) 표준에 따른 광선로를 통해 원격 기지국에 접속되는 주 기지국에서 상기 원격 기지국과의 전송지연을 측정 및 보상하는 장치에 있어서,

SDH 프레임의 오버헤드에 테스트 패턴을 삽입하여 상기 원격 기지국으로 전송하고 상기 원격 기지국에 의해 루프-백된 상기 SDH 프레임을 수신하며, 상기 원격 기지국으로부터의 SDH 프레임에서 프레임 정렬위드(FAW)를 검출하는 SDH 처리부와,

상기 테스트 패턴을 포함하는 상기 SDH 프레임의 왕복 지연을 카운트한 값에 의하여 측정된 전송지연에, 상기 프레임 정렬위드의 검출정보에 의해 구한 지연 오차를 더하여 상기 원격 기지국과의 전송지연 값을 구하는 제어부와,

상기 제어부에 의해 구해진 전송지연 값에 따라, 상기 원격 기지국으로 전송하기 위한 기저대역 신호의 전송지연을 보상하는 모뎀을 포함하는 것을 특징으로 하는 장치.

청구항 2.

제 1 항에 있어서, 상기 SDH 처리부는,

소정 프레임 주기마다 상기 원격 기지국으로 전송되는 SDH 프레임에 상기 테스트 패턴을 삽입하는 테스트 패턴 삽입기와,

상기 소정 프레임 주기마다 상기 원격 기지국으로부터 수신되는 SDH 프레임에서 상기 테스트 패턴을 검색하는 테스트 패턴 검색기와,

상기 테스트 패턴의 삽입시에 시동되고 상기 테스트 패턴의 검색시에 정지되어, 상기 테스트 패턴을 포함하는 SDH 프레임의 왕복 지연에 대응하는 상기 제어부로 카운트 값을 출력하는 지연 카운터와,

상기 수신된 SDH 프레임에서 FAW를 검출하고 상기 FAW가 검출된 위치정보를 상기 제어부로 출력하는 FAW 검출기를 포함하는 것을 특징으로 하는 상기 장치.

청구항 3.

제 2 항에 있어서, 상기 FAW 검출기는,

상기 원격 기지국으로부터 수신되는 데이터를 1비트씩 쉬프트하면서 소정 크기를 가지는 복수개의 내부 모듈들에 각각 저장하는 데이터 레지스터와,

상기 모듈들에 저장된 데이터를 미리 정해진 FAW 패턴과 비교하여 일치하는 모듈의 위치정보를 상기 제어부로 출력하는 동기패턴 검출기로 구성되는 것을 특징으로 하는 장치.

청구항 4.

제 1 항에 있어서, 상기 모뎀은, 상기 기저대역 신호의 전송지연을 칩 시간 단위로 보상하는 것을 특징으로 하는 장치.

청구항 5.

제 4 항에 있어서, 상기 모뎀은,

상기 기저대역 신호를, 상기 구해진 전송지연 값보다 적어도 크도록 정해지는 소정 칩 시간만큼 미리 전송하는 것을 특징으로 하는 장치.

청구항 6.

제 1 항에 있어서, 상기 제어부는,

상기 원격 기지국에 의해 상기 구해진 전송지연 값을 칩 시간 이하로 보상할 수 있도록, 상기 구해진 전송지연 값에 대한 정보를 상기 원격 기지국으로 제공하는 것을 특징으로 하는 장치.

청구항 7.

SDH(Synchronous Digital Hierarchy) 표준에 따른 광선로를 통해 주 기지국에 접속되는 원격 기지국에서 상기 주 기지국과의 전송지연을 보상하는 장치에 있어서,

상기 주 기지국으로부터 상기 광선로에 의한 전송지연 값을 나타내는 전송지연 정보를 수신하는 제어부와,

상기 주 기지국으로부터 수신되는 기저대역 신호를 중간 주파수 신호로 변환하고, 상기 수신된 전송지연 정보에 따라 상기 변환된 중간 주파수 신호의 전송지연을 칩 시간 이하의 단위로 보상하며, 상기 보상된 중간 주파수 신호를 무선 주파수 대역의 신호로 변환하여 안테나를 통해 방사하는 무선 주파수 처리부를 포함하는 것을 특징으로 하는 장치.

청구항 8.

제 7 항에 있어서, 상기 무선 주파수 처리부는,

상기 전송지연 값에서 상기 주 기지국에 의해 보상된 칩 시간 단위의 지연을 제외한 나머지만 칩 시간 이하의 지연을 보상하는 것을 특징으로 하는 장치.

청구항 9.

제 7 항에 있어서, 상기 무선 주파수 처리부는,

상기 기저대역 신호를 오버샘플링하고 위상 등화시키는 유한임펄스응답(FIR) 필터와,

상기 유한임펄스응답 필터의 출력을 소정 인터폴레이션 비율에 따라 인터폴레이션한 후 상기 전송지연 정보에 따라 정해지는 소정 시간만큼 지연시켜 출력하는 인터폴레이터와,

상기 인터폴레이터의 출력을 상기 중간주파수 대역의 데이터로 변환하는 주파수 변환기와,

상기 중간 주파수 대역의 데이터를 아날로그 신호로 변환하는 디지털/아날로그 변환기와,

상기 아날로그 신호를 상기 무선 주파수 대역의 신호로 변환하는 RF 송신기와,

상기 변환된 무선 주파수 신호를 안테나를 통해 방사하는 안테나 초단을 포함하는 것을 특징으로 하는 장치.

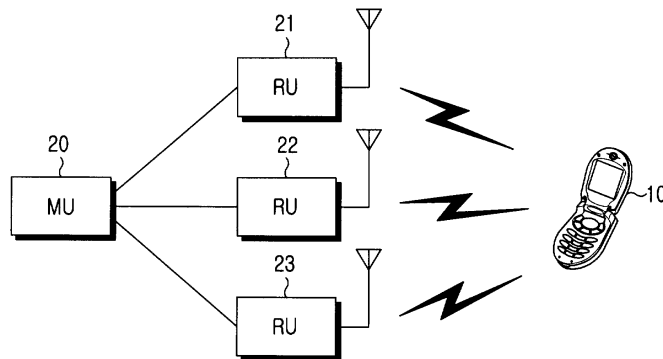
청구항 10.

제 9 항에 있어서, 상기 인터폴레이터는,

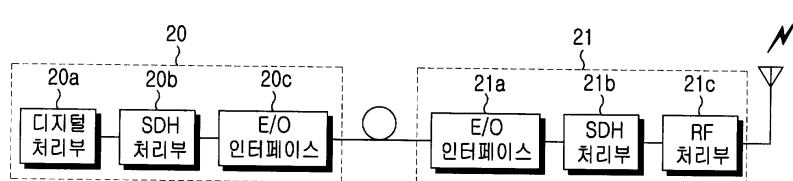
상기 전송지연 값에서 상기 주 기저대에 의해 보상된 칩 시간 단위의 지연을 제외한 나머지인 칩 시간 이하의 지연을, 1 칩 시간에서 뺀 시간만큼 상기 유한임펄스응답 필터의 출력을 지연시키는 것을 특징으로 하는 장치.

도면

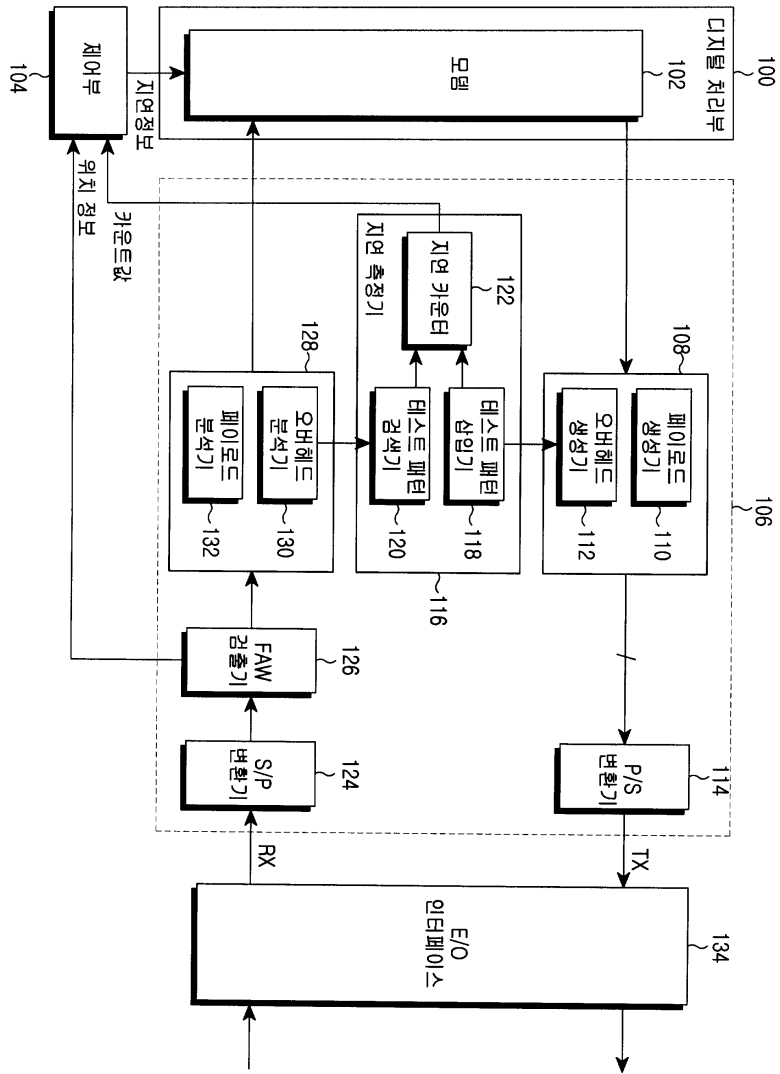
도면1



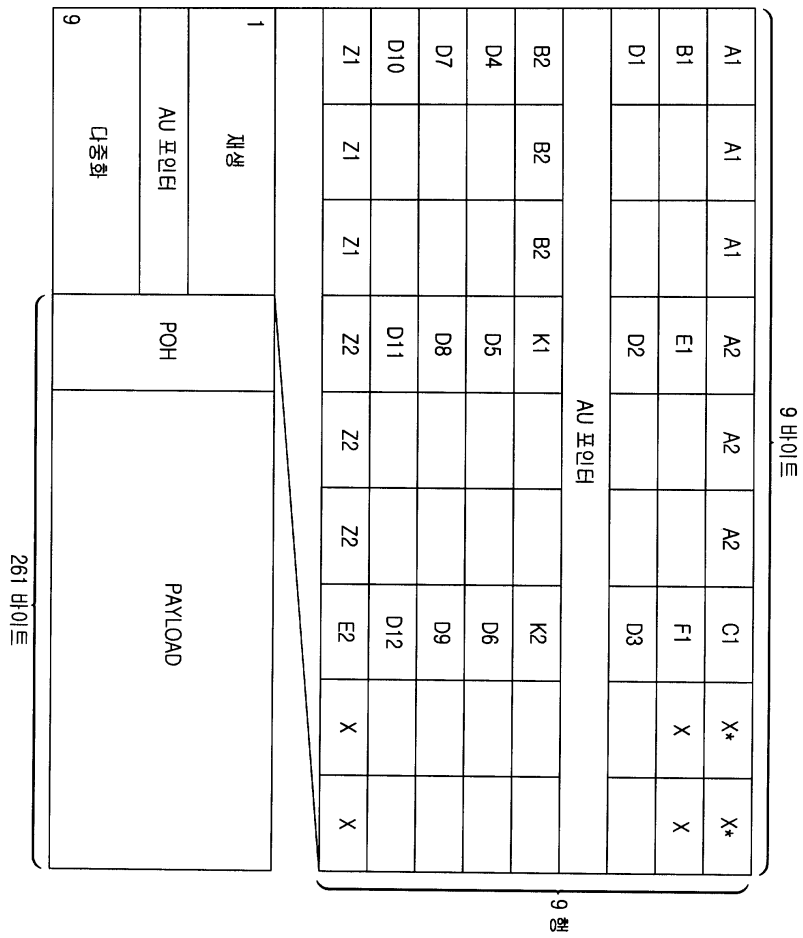
도면2



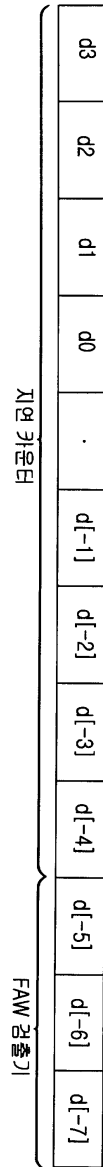
도면3



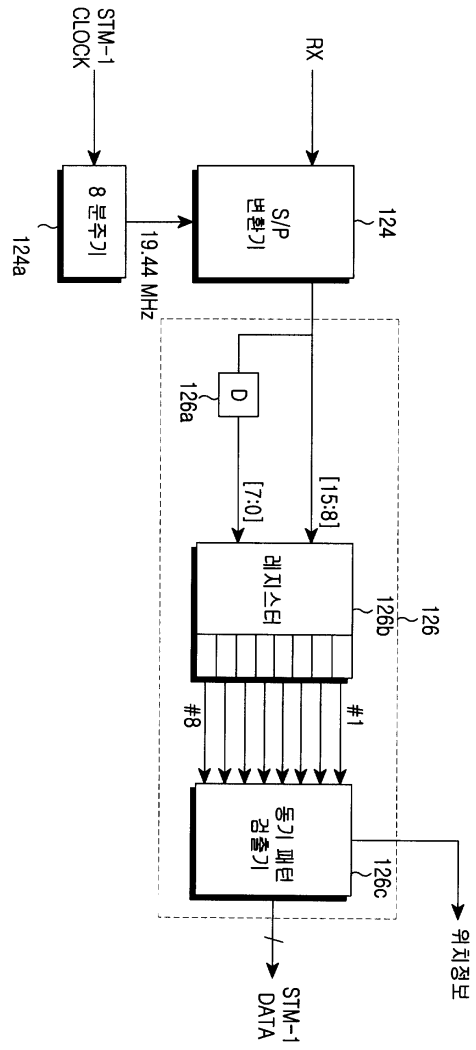
도면4



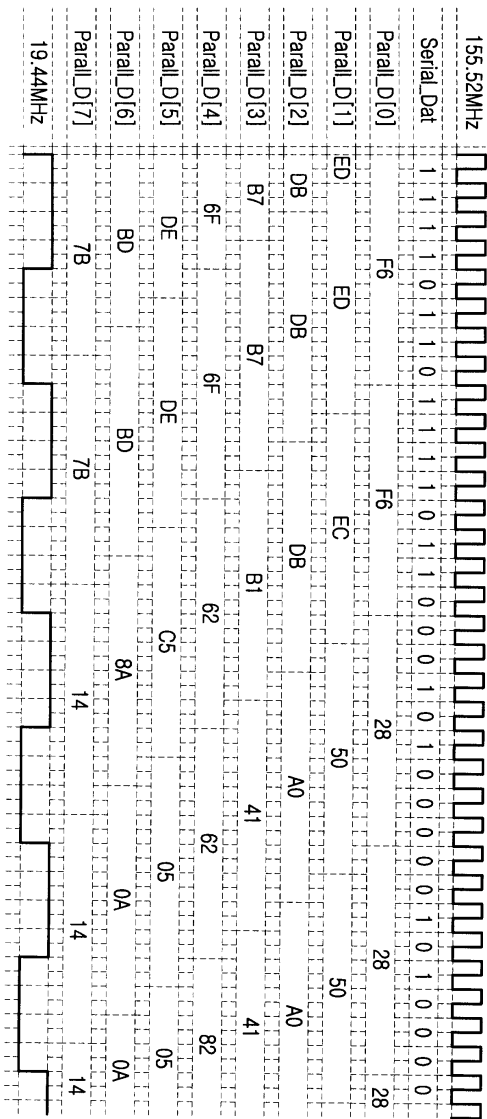
도면5



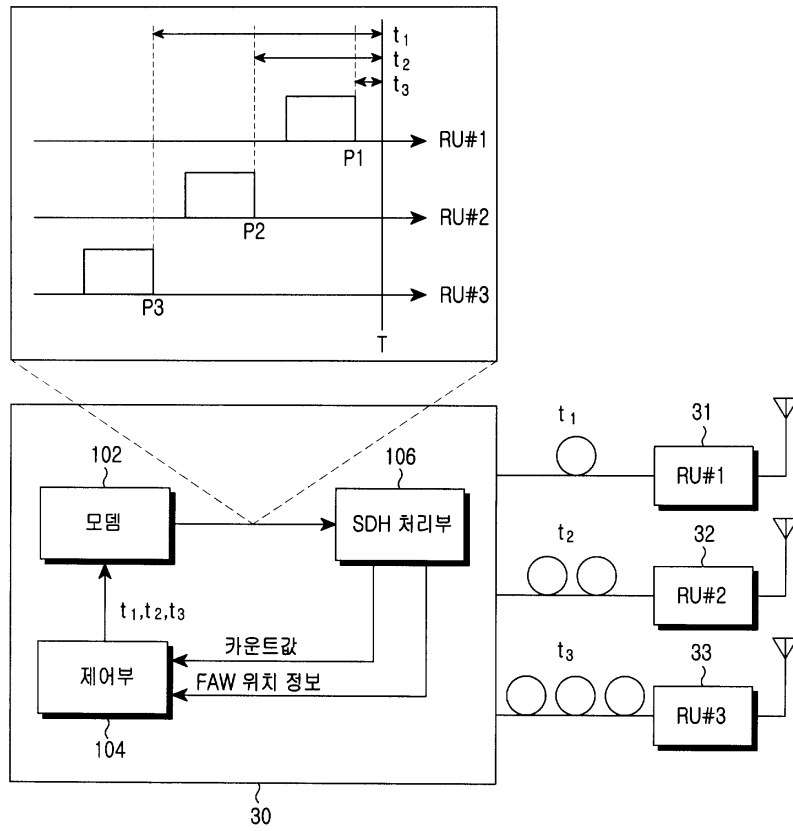
도면6



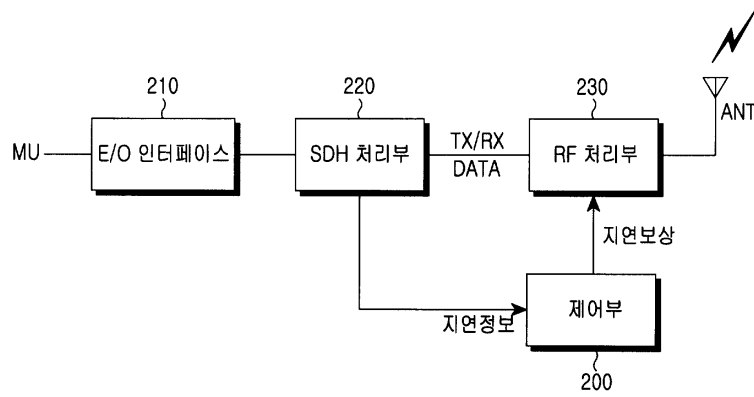
도면7



도면8



도면9



도면10

