(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년02월24일
(11) 등록번호 10-2367086
(24) 등록일자 2022년02월21일

(51) 국제특허분류(Int. Cl.)
H04L 25/49 (2006.01) *H04L 25/03* (2006.01)
H04L 25/06 (2006.01)
(52) CPC특허분류
H04L 25/4917 (2013.01)
H04L 25/03267 (2013.01)
(21) 출원번호 10-2020-0123694
(22) 출원일자 2020년09월24일
심사청구일자 2020년09월24일
(56) 선행기술조사문헌
KR1020160067990 A*
(뒷면에 계속)

(73) 특허권자
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
(72) 발명자
강진구
서울특별시 서초구 양재대로2길 109, 104동 1202호(우면동, 서초호반써밋)
김봉규
경기도 수원시 장안구 장안로 232, 104동 706호(정자동, 동신아파트)
(74) 대리인
양성보

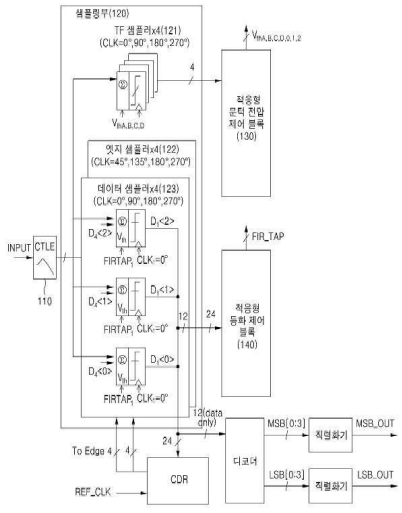
전체 청구항 수 : 총 6 항 심사관 : 황철규

(54) 발명의 명칭 **이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기**

(57) 요 약

이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기 및 그 동작 방법이 제시된다. 본 발명에서 제안하는 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기는 채널을 통과하며 손상된 PAM4(4-Pulse Amplitude Modulation) 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 CTLE, CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 샘플링부, 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 적응형 문턱전압 제어 블록 및 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 적응형 등화 제어 블록을 포함한다.

대 표 도 - 도1



(52) CPC특허분류
H04L 25/063 (2013.01)
H04L 25/069 (2013.01)

(56) 선행기술조사문헌
KR1020180012808 A*
KR1020180115759 A*
KR102134659 B1*
US20170295039 A1*
*는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호	1711116050
과제번호	10080285
부처명	과학기술정보통신부
과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	미래소자 원천기술개발사업
연구과제명	[민간] 8k/4k 디스플레이를 위한 interface 표준화 및 IP기술 개발 (4차년도)
기 여 율	1/1
과제수행기관명	한양대학교 산학협력단
연구기간	2020.01.01 ~ 2020.12.31

명 세 서

청구범위

청구항 1

채널을 통과하며 손상된 PAM4(4-Pulse Amplitude Modulation) 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 CTLE;

CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 샘플링부;

샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 적응형 문턱전압 제어 블록; 및

샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 적응형 등화 제어 블록

을 포함하고,

적응형 문턱전압 제어 블록은,

TF 샘플러의 초기 문턱 전압 값을 이진 값으로 설정하고, 샘플링부의 TF 샘플러를 이용하여 동시에 PAM4를 위한 4개의 전압 레벨을 찾기 위해 4개의 전압 레벨의 중간 값을 문턱전압으로 설정하며,

TF 샘플러의 문턱전압과 데이터 간의 비교 출력을 카운터를 통해 카운팅 하면서 카운팅된 출력 값에 따라 복수의 구간으로 결과가 출력되고, 복수의 구간 중 현재의 문턱 전압이 존재하는 구간을 추정함으로써 문턱전압을 조절하며,

구간 추정 후, 각각의 TF 샘플러의 출력이 입력되는 적응형 문턱전압 제어 블록을 통해 이진 검색 방식으로 4개의 PAM 전압 레벨을 찾는

PAM4 수신기.

청구항 2

제1항에 있어서,

샘플링부는,

데이터를 비교 샘플링 하는 데이터 샘플러(Data Sampler), 등화 제어 로직에 필요한 데이터와 데이터 사이를 샘플링 하는 엣지 샘플러(Edge Sampler), PAM4 전압레벨을 측정하기 위한 TF 샘플러(Threshold Find Sampler)를 포함하고,

데이터 샘플러의 출력은 써모미터 코드(Thermometer code) 형태로 출력되며, 디코더와 직렬화기를 거쳐 데이터 복원을 완료하는

PAM4 수신기.

청구항 3

삭제

청구항 4

제1항에 있어서,

적응형 등화 제어 블록은,

손상 없는 데이터가 원점 기준 대칭 천이할 때 만나는 제로 크로스오버 포인트(Zero crossover point)를 기준으로 하고, 해당 포인트를 지나는 데이터 천이 만을 선택 및 비교하여 ISI의 제거 여부를 판단하며, 서로 다른 문

턱 전압을 가지는 비교기들을 데이터 천이 타이밍과 비교하여 ISI 양을 측정하고 측정된 ISI 양에 따른 가중치를 출력하는

PAM4 수신기.

청구항 5

CTLE를 통해 채널을 통과하며 손상된 PAM4 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 단계;

샘플링부를 통해 CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 단계;

적응형 문턱전압 제어 블록을 통해 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 단계; 및

적응형 등화 제어 블록을 통해 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 단계

를 포함하고,

적응형 문턱전압 제어 블록을 통해 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 단계는,

TF 샘플러의 초기 문턱 전압 값을 이진 값으로 설정하고, 샘플링부의 TF 샘플러를 이용하여 동시에 PAM4를 위한 4개의 전압 레벨을 찾기 위해 4개의 전압 레벨의 중간 값을 문턱전압으로 설정하며,

TF 샘플러의 문턱전압과 데이터 간의 비교 출력을 카운터를 통해 카운팅 하면서 카운팅된 출력 값에 따라 복수의 구간으로 결과가 출력되고, 복수의 구간 중 현재의 문턱 전압이 존재하는 구간을 추정함으로써 문턱전압을 조절하며,

구간 추정 후, 각각의 TF 샘플러의 출력이 입력되는 적응형 문턱전압 제어 블록을 통해 이진 검색 방식으로 4개의 PAM 전압 레벨을 찾는

PAM4 수신기의 동작 방법.

청구항 6

제5항에 있어서,

샘플링부를 통해 CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 단계는,

샘플링부의 데이터 샘플러(Data Sampler)를 통해 데이터를 비교 샘플링 하고, 샘플링부의 엣지 샘플러(Edge Sampler)를 통해 등화 제어 로직에 필요한 데이터와 데이터 사이를 샘플링 하고, 샘플링부의 TF 샘플러(Threshold Find Sampler)를 통해 PAM4 전압레벨을 측정하고,

데이터 샘플러의 출력은 써모미터 코드(Thermometer code) 형태로 출력되며, 디코더와 직렬화기를 거쳐 데이터 복원을 완료하는

PAM4 수신기의 동작 방법.

청구항 7

삭제

청구항 8

제5항에 있어서,

적응형 등화 제어 블록을 통해 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 단계는,

손상 없는 데이터가 원점 기준 대칭 천이할 때 만나는 제로 크로스오버 포인트(Zero crossover point)를 기준으로 하고, 해당 포인트를 지나는 데이터 천이 만을 선택 및 비교하여 ISI의 제거 여부를 판단하며, 서로 다른 문

턱 전압을 가지는 비교기들을 데이터 천이 타이밍과 비교하여 ISI 양을 측정하고 측정된 ISI 양에 따른 가중치를 출력하는

PAM4 수신기의 동작 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기 및 그 동작 방법에 관한 것이다.

배 경 기 술

[0002] 고성능의 디바이스들은 필연적으로 고속의 데이터 처리가 요구된다. 하지만 고속의 데이터 송수신 회로는 채널과 공정 기타 물리적인 한계로 대역폭의 제한이 생긴다. 따라서 고속의 데이터를 처리할 수 있는 수신기는 광대역 데이터 통신을 영위하기 위한 필수적인 요소 중 하나가 되었다.

[0003] 종래기술에 따른 대역폭을 극복하기 위한 솔루션 중 대표적인 방법은 신호 변환 방식을 2 레벨의 NRZ(non-return to zero)에서 4-레벨 펄스 진폭 변조(4-Pulse Amplitude Modulation)로 변경하여 대역폭 확장 없이 데이터 속도를 두 배로 늘릴 수 있는 방법이 많이 사용되고 있다.

[0004] PAM4 데이터 신호 변환 방식을 처리하는 수신기는 입력된 데이터를 정확히 복원하여야 하므로 입력된 데이터의 레벨을 구분 지을 수 있는 정확한 문턱전압 값이 필요하다. 또한 데이터 속도, 채널 손실 등에 의해 데이터의 레벨이 변할 수 있다. 따라서 이에 맞는 등화 조절을 위한 등화 제어 블록이 요구된다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 한국 공개특허공보 제10-2018-0012808호(2018.02.06.)

발명의 내용

해결하려는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는 PAM4 데이터 신호 변환 방식을 처리하는 수신기 및 그 동작 방법을 제공하는데 있다. 제안하는 수신기는 입력된 데이터를 정확히 복원하여야 하므로 입력된 데이터의 레벨을 구분 지을 수 있는 정확한 문턱전압 값을 제어하고자 한다. 또한, 데이터 속도, 채널 손실 등에 의해 데이터의 레벨이 변할 수 있으므로 이에 맞는 등화를 조절하기 위한 등화 제어 블록을 제안한다.

과제의 해결 수단

[0007] 일 측면에 있어서, 본 발명에서 제안하는 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기는 채널을 통과하며 손상된 PAM4(4-Pulse Amplitude Modulation) 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 CTLE, CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 샘플링부, 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 적응형 문턱전압 제어 블록 및 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 적응형 등화 제어 블록을 포함한다.

[0008] 샘플링부는 데이터를 비교 샘플링 하는 데이터 샘플러(Data Sampler), 등화 제어 로직에 필요한 데이터와 데이터 사이를 샘플링 하는 엣지 샘플러(Edge Sampler), PAM4 전압레벨을 측정하기 위한 TF 샘플러(Threshold Find Sampler)를 포함하고, 데이터 샘플러의 출력은 써모미터 코드(Thermometer code) 형태로 출력되며, 디코더와 직렬화기를 거쳐 데이터 복원을 완료한다.

[0009] 적응형 문턱전압 제어 블록은 샘플링부의 TF 샘플러를 이용하여 동시에 PAM4를 위한 4개의 전압 레벨을 찾고,

찾은 4개의 전압 레벨의 중간 값을 문턱전압으로 설정하며, TF 샘플러의 문턱전압과 데이터 간의 비교 출력을 카운팅 하면서 문턱전압을 조절한다.

[0010] 적응형 등화 제어 블록은 손상 없는 데이터가 원점 기준 대칭 천이할 때 만나는 제로 크로스오버 포인트(Zero crossover point)를 기준으로 하고, 해당 포인트를 지나는 데이터 천이 만을 선택 및 비교하여 ISI의 제거 여부를 판단하며, 서로 다른 문턱 전압을 가지는 비교기들을 데이터 천이 타이밍과 비교하여 ISI 양을 측정하고 측정된 ISI 양에 따른 가중치를 출력한다.

[0011] 또 다른 일 측면에 있어서, 본 발명에서 제안하는 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기의 동작 방법은 CTLE를 통해 채널을 통과하며 손상된 PAM4 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 단계, 샘플링부를 통해 CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 단계, 적응형 문턱전압 제어 블록을 통해 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 단계 및 적응형 등화 제어 블록을 통해 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 단계를 포함한다.

발명의 효과

[0012] 본 발명의 실시예들에 따르면 PAM4 데이터 신호 변환 방식을 처리하는 수신기 및 그 동작 방법을 제안한다. 제안하는 수신기는 입력된 데이터를 정확히 복원하기 위해 입력된 데이터의 레벨을 구분 지을 수 있는 정확한 문턱전압 값을 제어할 수 있다. 또한, 데이터 속도, 채널 손실 등에 의해 데이터의 레벨이 변할 수 있으므로 제안하는 적응형 등화 제어 블록을 통해 이에 맞는 등화를 조절할 수 있고, 적응형 문턱전압 제어 블록을 통해 데이터 레벨의 변화를 빠르게 추적하고, 문턱전압 값을 찾을 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 일 실시예에 따른 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기의 전체 블록도이다.

도 2는 본 발명의 일 실시예에 따른 PMA4 데이터의 카운팅 구간과 문턱전압을 설명하기 위한 도면이다.

도 3은 본 발명의 일 실시예에 따른 데이터 천이와 제로 크로스오버 포인트를 설명하기 위한 도면이다.

도 4는 본 발명의 일 실시예에 따른 데이터 시퀀스를 설명하기 위한 도면이다.

도 5는 본 발명의 일 실시예에 따른 DFE 적응 로직을 나타내는 도면이다.

도 6은 본 발명의 일 실시예에 따른 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기의 동작 방법을 설명하기 위한 흐름도이다.

도 7은 본 발명의 일 실시예에 따른 손상된 입력 및 복원된 데이터를 나타내는 아이다이어그램이다.

도 8은 본 발명의 일 실시예에 따른 PAM4 데이터 레벨 추정 과정을 설명하기 위한 도면이다.

도 9는 본 발명의 일 실시예에 따른 실제 PAM4 데이터 레벨과 추정한 레벨 간의 비교 결과를 나타내는 도면이다.

도 10은 본 발명의 일 실시예에 따른 적응 로직과 가중치 조절이 없는 적응 로직 간의 비교 결과를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0014] 이하, 본 발명의 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0016] 도 1은 본 발명의 일 실시예에 따른 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기의 전체 블록도이다.

[0017] 제안하는 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기는 CTLE(110), 샘플링부(120), 적응형 문턱전압 제어 블록(130) 및 적응형 등화 제어 블록(140)를 포함한다.

[0018] CTLE(110)는 채널을 통과하며 손상된 PAM4(4-Pulse Amplitude Modulation) 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화한다.

[0019] 샘플링부(120)는 CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교한다. 등화된 데이터는 각각 다른 문턱 전압을 가지는 비교기를 통하여 비교된다. 비교기는 용도에 따라 아래와 같이 총 3가지로 나눌 수 있다.

[0020] 샘플링부(120)는 TF 샘플러(Threshold Find Sampler)(다시 말해, TF 비교기)(121), 엣지 샘플러(Edge Sampler)(다시 말해, 엣지 비교기) (122) 및 데이터 샘플러(Data Sampler) (다시 말해, 데이터 비교기) (123)를 포함한다.

[0021] TF 샘플러(121)는 PAM4 전압레벨을 측정한다.

[0022] 엣지 샘플러(122)는 등화 제어 로직에 필요한 데이터와 데이터 사이를 샘플링 한다.

[0023] 데이터 샘플러(123)는 데이터를 비교 샘플링한다. 데이터 샘플러(121)의 출력은 써모미터 코드(Thermometer code) 형태로 출력되며, 디코더와 직렬화기를 거쳐 데이터 복원을 완료한다.

[0024] 적응형 문턱전압 제어 블록(130)은 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절한다. 적응형 문턱전압 제어 블록(130)은 샘플링부의 TF 샘플러(121)를 이용하여 동시에 PAM4를 위한 4개의 전압 레벨을 찾고, 찾은 4개의 전압 레벨의 중간 값을 문턱전압으로 설정하며, TF 샘플러(121)의 문턱전압과 데이터 간의 비교 출력을 카운팅 하면서 문턱전압을 조절한다.

[0026] 도 2는 본 발명의 일 실시예에 따른 PMA4 데이터의 카운팅 구간과 문턱전압을 설명하기 위한 도면이다.

[0027] 본 발명의 실시예에 따른 적응형 문턱전압 제어 블록(130)은 추가 4개의 TF 샘플러를 사용하여 동시에 PAM4의 4개의 전압 레벨을 찾는다. 그리고 찾은 전압 레벨의 중간을 문턱전압으로 설정한다. TF 샘플러의 문턱전압과 데이터 간의 비교 출력을 카운팅 하여 도 2와 같이 측정 값에 따라 총 5구간으로 나눈다.

[0028] 본 발명의 실시예에 따르면, 추가 TF 샘플러의 초기 문턱 전압 값은 6bit DAC의 출력인 $100000_{(2)}$으로 설정된다. 적응 알고리즘이 시작되면 로직 내의 7bit 카운터가 추가 TF 샘플러의 출력을 카운트한다. 구간 내에 카운팅된 출력 값에 따라 5구간으로 결과가 출력되고, 이 정보를 통해 현재의 문턱 전압(V_{th})이 존재하는 구간을 추정한다. 구간 추정을 마친 후, 각각의 4개의 TF 샘플러의 출력이 입력으로 들어가는 적응형 문턱전압 제어 블록(130)이 이진 검색(Binary Searching) 방식으로 4개의 PAM 전압 레벨을 찾아간다. 도 2에서의 TT가 $011000_{(2)}$일 때 이를 찾아가는 과정을 예로 들자면 다음과 같다. CDR이 락(Lock)이 되면 V_{th}가 $100000_{(2)}$의 초기 값에서 시작한다. 이때 카운터가 TF 샘플러의 출력을 카운팅 하게 되고, 문턱전압보다 TT가 작기 때문에 0%가 출력되어 V_{th}가 $010000_{(2)}$만큼 줄어든다. $010000_{(2)}$의 문턱 전압이 되고, TT와 비교했을 때 작기 때문에 25%가 출력되어 $001000_{(2)}$만큼 늘어난다. V_{th}는 $011000_{(2)}$가 되고, 위와 같은 총 6번의 레벨 비교로 ± 1bit의 정밀도로 데이터 레벨을 추정할 수 있다. 이렇게 추정한 4개의 전압 레벨의 중앙 값을 식(1)과 같이 계산하여 데이터 비교기의 문턱전압 값으로 입력된다.

[0029]
$$V_{th[3]} = \frac{TT+BT}{2}, V_{th[2]} = \frac{BT+TB}{2}, V_{th[1]} = \frac{TB+BB}{2} \quad \text{식(1)}$$

[0030] 이는 총 6 X 128 = 768 번의 TF 샘플러의 비교 V_{th}값을 추정할 수 있다.

[0032] 적응형 등화 제어 블록(140)은 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절한다. 적응형 등화 제어 블록(140)은 손상 없는 데이터가 원점 기준 대칭 천이할 때 만나는 제로 크로스오버 포인트(Zero crossover point)를 기준으로 하고, 해당 포인트를 지나는 데이터 천이 만을 선택 및 비교하여 ISI의 제거 여부를 판단하며, 서로 다른 문턱 전압을 가지는 비교기들을 데이터 천이 타이밍과 비교하여 ISI 양을 측정하고 측정된 ISI 양에 따른 가중치를 출력한다.

[0033] 본 발명의 실시예에 따른 적응형 등화 제어 블록(140)은 엣지 샘플러를 이용해 ISI 값을 측정하고, 그 값을 토대로 탭(tap)을 통한 보정의 방향성과 가중치를 동시에 조절할 수 있다. 이는 빠르게 등화 값에 도달하게 해주고, 잔류하는 ISI을 측정하여 피드백하기 때문에 비교적 시간 제약에 자유롭고, 1-tap DFE 구성이 가능하다는

장점이 있다. 본 발명의 실시예에 따르면, 추가 비교기의 문턱 전압 값은 단위 펄스(Unit pulse) 입력 피크 기준, 1UI 떨어진 지점에서 가지는 ISI 값의 절반인 ± 15 %, 원점 기준 약 ± 10mV로 초기 설정한다.

[0034] <표 1> 제안하는 DFE tap 적응 로직 표

$D_{-1[2]}$	$ED_{o[3],[2],[1]}$			Tap
1	1	1	1	More INC
1	0	1	1	INC
1	0	0	1	DEC
1	0	0	0	More DEC
0	1	1	1	More DEC
0	0	1	1	DEC
0	0	0	1	INC
0	0	0	0	More INC

[0035]

[0037] 도 3은 본 발명의 일 실시예에 따른 데이터 천이와 제로 크로스오버 포인트를 설명하기 위한 도면이다.

[0038] 먼저, ISI의 제거 여부를 측정하기 위해 명확한 기준을 필요로 한다. 기준은 엣지 클락의 샘플링 포인트와 일치하며, ISI는 원점을 기준으로 쌍방향으로 발생하기 때문에 데이터 간의 정중앙으로 결정했다. 다시 말해, 도 3의 손상 없는 데이터가 원점 기준 대칭 천이할 때 만나는 점을 말한다. 이 지점을 제로 크로스오버 포인트(Zero crossover point)라고 칭하고 해당 포인트를 지나는 데이터 천이 만을 선택, 비교하여 ISI의 제거 여부를 판단한다. 즉, 도 3의 오른쪽 천이만을 선택한다.

[0039] D_0 와 D_1이 제로 크로스오버 포인트를 기준으로 대칭 천이 할 때, 등화기의 tap 조절 방향은 표1의 ED_0 와 D_{-1} 간의 관계를 가지고 확인할 수 있다.

[0041] 도 4는 본 발명의 일 실시예에 따른 데이터 시퀀스를 설명하기 위한 도면이다.

[0042] 도 4의 데이터 D_{-1}에서 양의 ISI가 남아 있다고 가정했을 때, ISI 제거가 부족 하다면 다음 데이터 천이(ED_0)에서 비교할 때, 제로 크로스오버 포인트보다 높은 곳에 데이터 레벨이 측정되어 1이 출력으로 나올 것이다. 이러한 원리를 바탕으로 서로 다른 문턱 전압을 가지는 비교기들을 ED 타이밍에 비교해 ISI 양을 측정하고 그에 따른 가중치를 출력한다.

[0044] 도 5는 본 발명의 일 실시예에 따른 DFE 적응 로직을 나타내는 도면이다.

[0045] 도 5에서 천이 선택(Transition selection)은 원점 대칭 천이 여부를 판단하는 로직이며 TS가 '1'일 때만 Sign, Value값에 따라 업/다운을 카운팅 한다. Sign, Value 값은 각각 엣지 데이터와 비교하여 출력된다. Sign은 증감, Value는 가중 여부를 나타낸다. 업/다운 카운터는 7bit로 구성되었으며 카운터의 출력이 전류원을 조절하는 Tap의 입력으로 들어가 DFE tap의 전류를 조절해 적응적인 등화가 가능하게 한다.

[0047] 도 6은 본 발명의 일 실시예에 따른 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기의 동작 방법을 설명하기 위한 흐름도이다.

[0048] 제안하는 이진 검색 방식 적응형 문턱전압 및 등화 제어 블록이 구현된 10Gbps PAM4 수신기의 동작 방법은 CTLE를 통해 채널을 통과하며 손상된 PAM4 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 단계(610), 샘플링부를 통해 CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 단계(620), 적응형 문턱전압 제어 블록을 통해 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 단계(630) 및 적응형 등화 제어 블록을 통해 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절하는 단계(640)를 포함한다.

[0049] 단계(610)에서, CTLE를 통해 채널을 통과하며 손상된 PAM4 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화한다.

[0050] 단계(620)에서, 샘플링부를 통해 CTLE의 출력을 DFE(Decision Feedback Equalizer)의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교한다. 등화된 데이터는 각각 다른 문턱 전압을 가지는 비교기를 통하여 비교된다. 비교기는 용도에 따라 아래와 같이 총 3가지로 나눌 수 있다.

[0051] 샘플링부는 TF 샘플러(Threshold Find Sampler)(다시 말해, TF 비교기), 엣지 샘플러(Edge Sampler)(다시 말해, 엣지 비교기) 및 데이터 샘플러(Data Sampler)(다시 말해, 데이터 비교기)를 포함한다.

[0052] TF 샘플러는 PAM4 전압레벨을 측정한다.

[0053] 엣지 샘플러는 등화 제어 로직에 필요한 데이터와 데이터 사이를 샘플링 한다.

[0054] 데이터 샘플러는 데이터를 비교 샘플링한다. 데이터 샘플러의 출력은 써모미터 코드(Thermometer code) 형태로 출력되며, 디코더와 직렬화기를 거쳐 데이터 복원을 완료한다.

[0055] 단계(630)에서, 적응형 문턱전압 제어 블록을 통해 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절한다.

[0056] 적응형 문턱전압 제어 블록은 샘플링부의 TF 샘플러를 이용하여 동시에 PAM4를 위한 4개의 전압 레벨을 찾고, 찾은 4개의 전압 레벨의 중간 값을 문턱전압으로 설정하며, TF 샘플러의 문턱전압과 데이터 간의 비교 출력을 카운팅 하면서 문턱전압을 조절한다.

[0057] 단계(640)에서, 적응형 등화 제어 블록을 통해 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절한다.

[0058] 적응형 등화 제어 블록은 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI(Inter symbol interference) 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시에 조절한다. 적응형 등화 제어 블록은 손상 없는 데이터가 원점 기준 대칭 천이할 때 만나는 제로 크로스오버 포인트(Zero crossover point)를 기준으로 하고, 해당 포인트를 지나는 데이터 천이 만을 선택 및 비교하여 ISI의 제거 여부를 판단하며, 서로 다른 문턱 전압을 가지는 비교기들을 데이터 천이 타이밍과 비교하여 ISI 양을 측정하고 측정된 ISI 양에 따른 가중치를 출력한다.

[0060] 도 7은 본 발명의 일 실시예에 따른 손상된 입력 및 복원된 데이터를 나타내는 아이다이어그램이다.

[0061] 도 7(a)는 손상된 입력 데이터의 아이다이어그램이고, 도 7(b)는 복원된 데이터의 아이다이어그램이다.

[0062] 도 8은 본 발명의 일 실시예에 따른 PAM4 데이터 레벨 추정 과정을 설명하기 위한 도면이다.

[0063] 총 6 X 128 = 768 번의 샘플링 만에 적응을 마치는 것을 확인했다. Quarter Rate, 10Gbps, PAM4 데이터를 기준으로 102.4n X 6 =614.4ns 시간이 적응에 소요된다.

[0065] 도 9는 본 발명의 일 실시예에 따른 실제 PAM4 데이터 레벨과 추정한 레벨 간의 비교 결과를 나타내는 도면이다.

[0066] 약 1bit의 오차(5mV) 이내에서 아이(Eye) 높이를 정확하게 추정하는 것을 확인했다.

[0068] 도 10은 본 발명의 일 실시예에 따른 적응 로직과 가중치 조절이 없는 적응 로직 간의 비교 결과를 나타내는 도면이다.

[0069] 도 10(a)는 제안하는 적응 로직의 결과 그래프이고, 도 10(b)는 가중치 조절이 없는 적응 로직의 결과 그래프이다.

[0070] 비교 결과 약 20%의 샘플 횟수를 줄여 더 빠른 적응을 이뤄냈다.

[0072] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPA(field programmable array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상

의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 콘트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0073] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치에 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

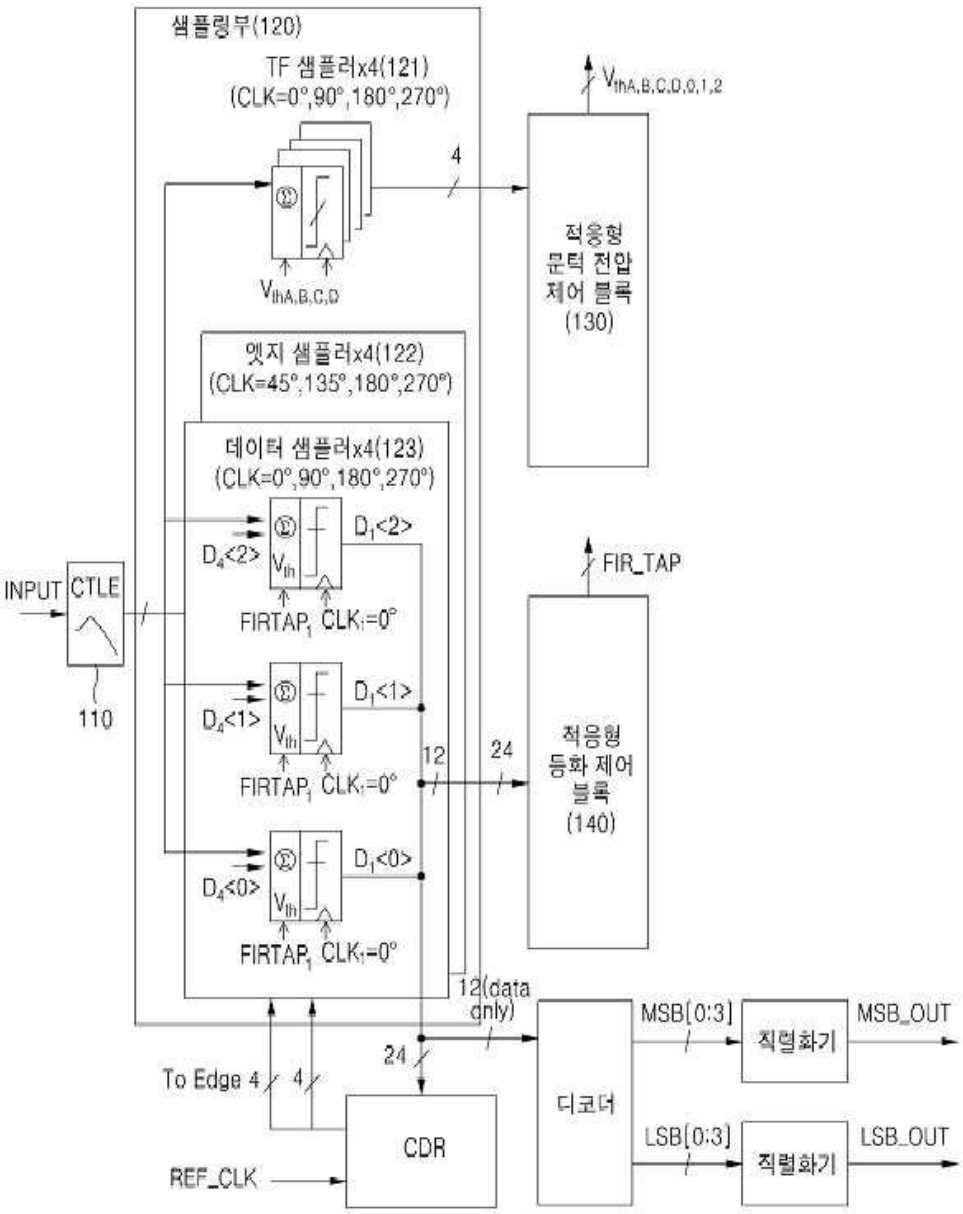
[0074] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

[0075] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

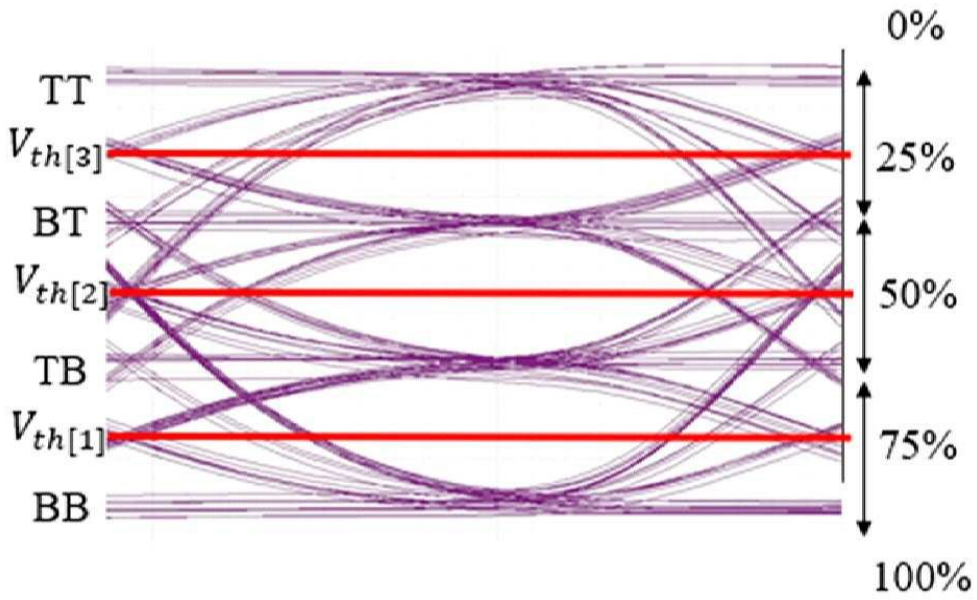
[0076] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

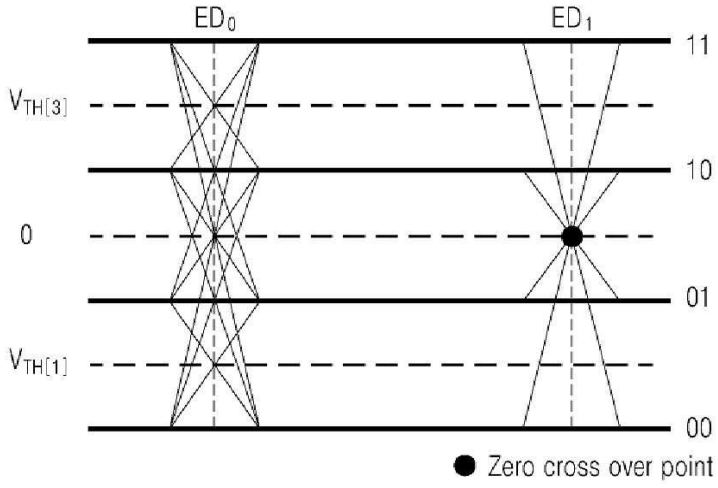
도면1


샘플링부(120)
TF 샘플러x4(121)
(CLK=0°,90°,180°,270°)
$V_{thA,B,C,D,0,1,2}$
4
$V_{thA,B,C,D}$
적응형
문턱 전압
제어 블록
(130)
엣지 샘플러x4(122)
(CLK=45°,135°,180°,270°)
데이터 샘플러x4(123)
(CLK=0°,90°,180°,270°)
INPUT
CTLE
110
D_4<2>
D_1<2>
V_{th}
$FIRTAP_1$ CLK_1=0°
FIR_TAP
D_4<1>
D_1<1>
12
24
적응형
등화 제어
블록
(140)
D_4<0>
D_1<0>
12(data only)
MSB[0:3]
직렬화기
MSB_OUT
To Edge 4
4
24
디코더
CDR
LSB[0:3]
직렬화기
LSB_OUT
REF_CLK

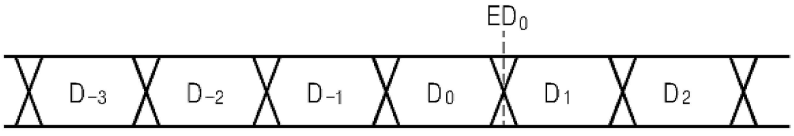
도면2


0%
TT
$V_{th[3]}$
25%
BT
$V_{th[2]}$
50%
TB
$V_{th[1]}$
75%
BB
100%

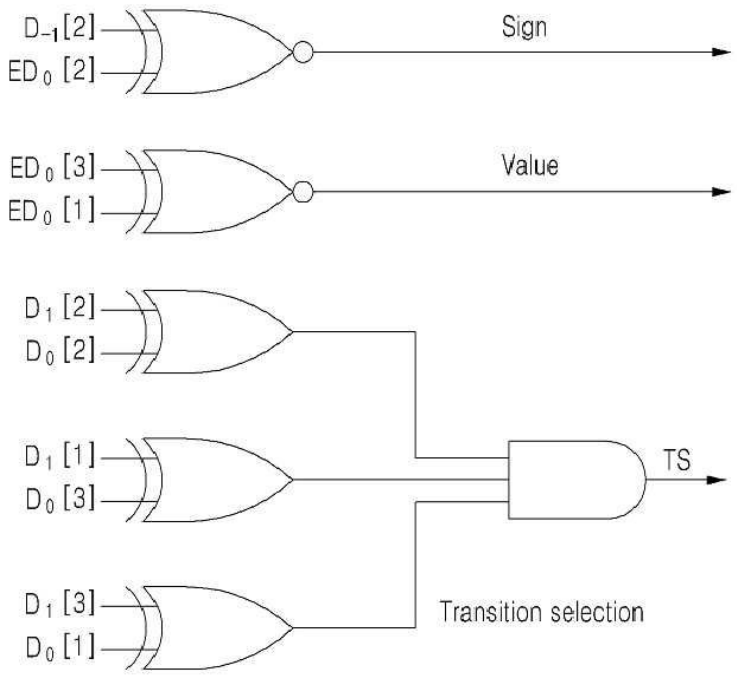
도면3


ED0
ED1
11
VTH[3]
10
0
01
VTH[1]
00
Zero cross over point

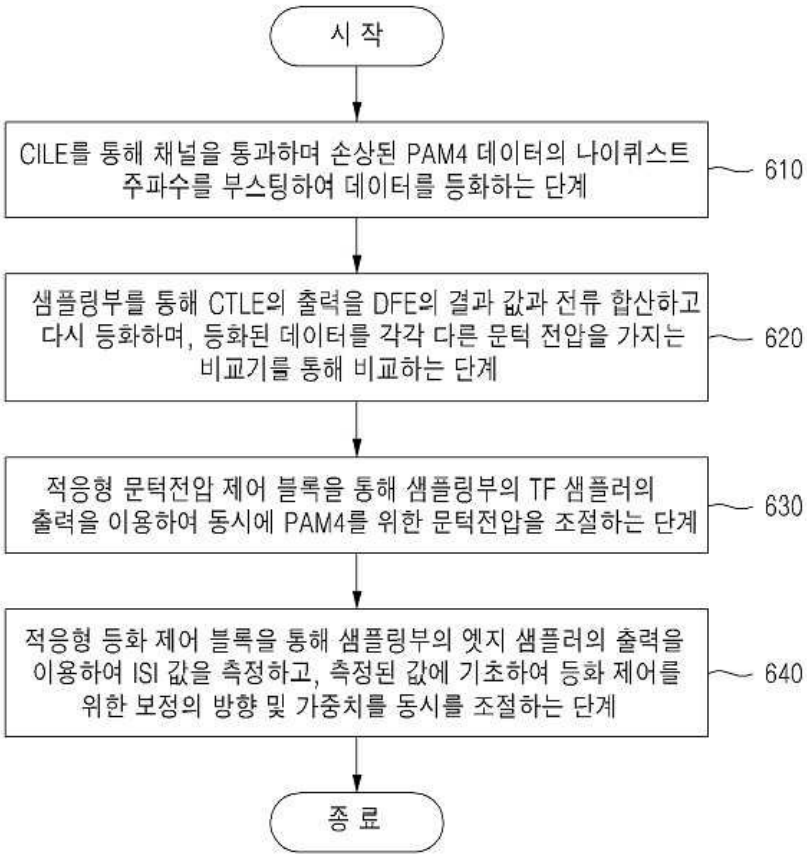
도면4


ED0
D-3
D-2
D-1
D0
D1
D2

도면5


D-1[2]
ED0[2]
Sign
ED0[3]
ED0[1]
Value
D1[2]
D0[2]
D1[1]
D0[3]
TS
D1[3]
D0[1]
Transition selection

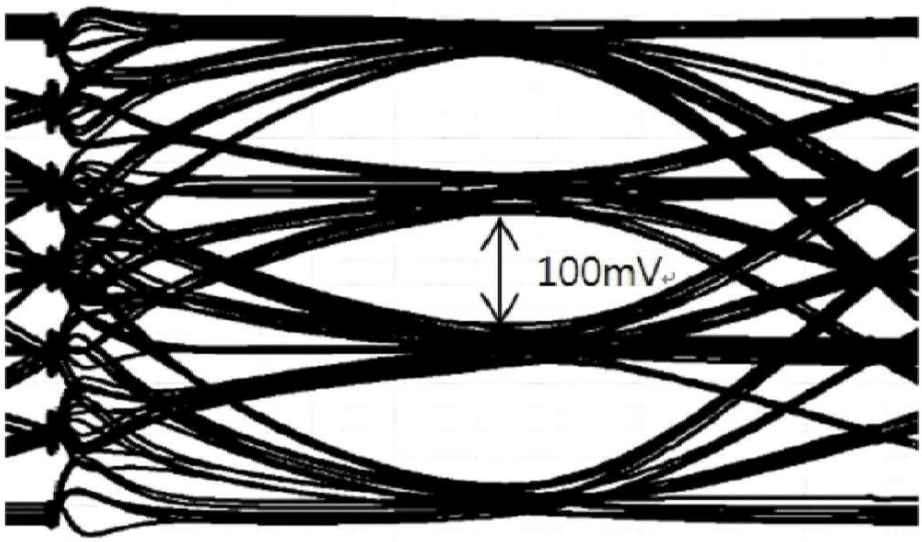
도면6


시 작
CILE를 통해 채널을 통과하며 손상된 PAM4 데이터의 나이퀴스트 주파수를 부스팅하여 데이터를 등화하는 단계
610
샘플링부를 통해 CTLE의 출력을 DFE의 결과 값과 전류 합산하고 다시 등화하며, 등화된 데이터를 각각 다른 문턱 전압을 가지는 비교기를 통해 비교하는 단계
620
적응형 문턱전압 제어 블록을 통해 샘플링부의 TF 샘플러의 출력을 이용하여 동시에 PAM4를 위한 문턱전압을 조절하는 단계
630
적응형 등화 제어 블록을 통해 샘플링부의 엣지 샘플러의 출력을 이용하여 ISI 값을 측정하고, 측정된 값에 기초하여 등화 제어를 위한 보정의 방향 및 가중치를 동시를 조절하는 단계
640
종 료

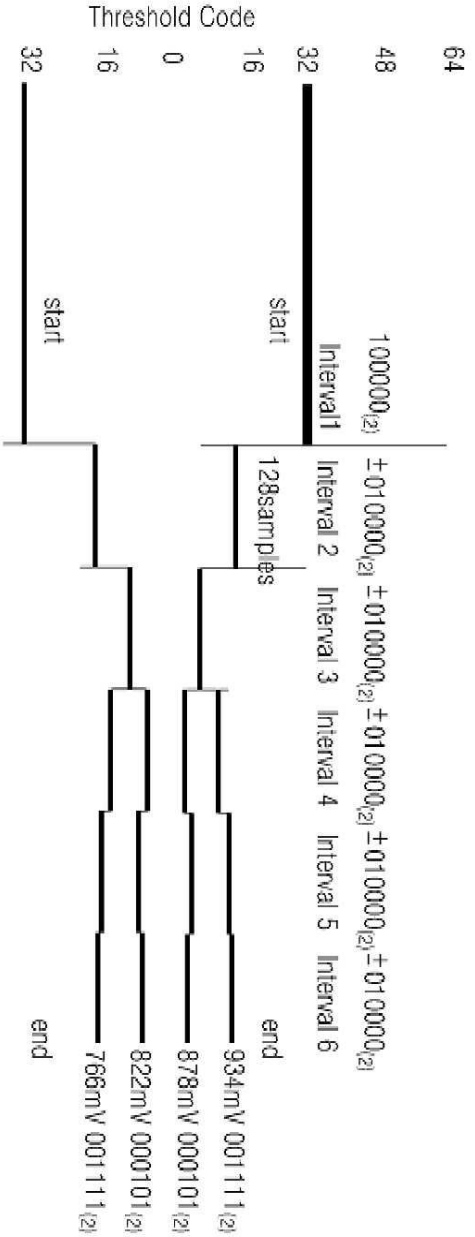
도면7a



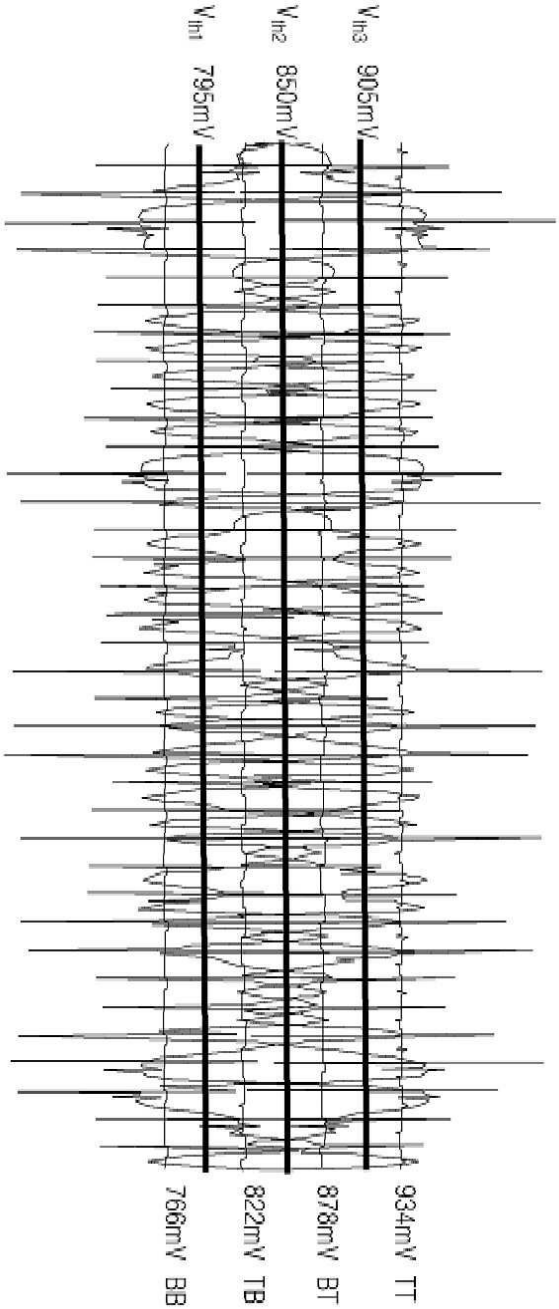
도면7b



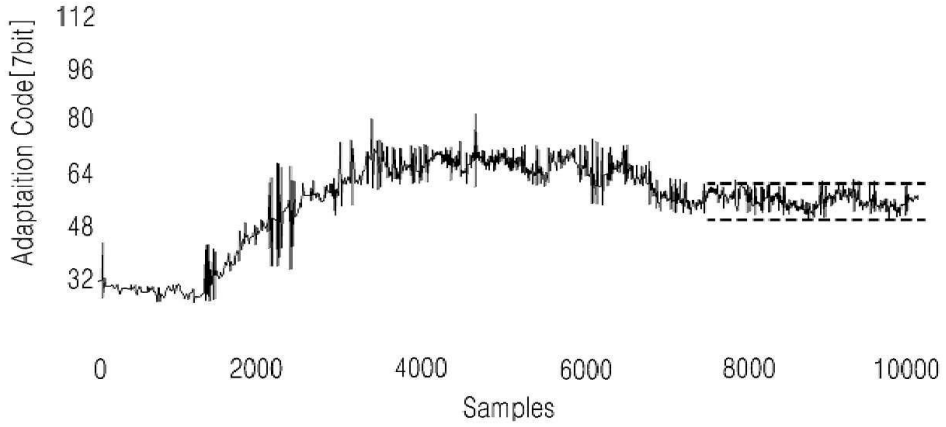
도면8


Threshold Code
64
48
32
16
0
16
32
100000(2)
Interval1
±010000(2)
Interval 2
±010000(2)
Interval 3
±010000(2)
Interval 4
±010000(2)
Interval 5
±010000(2)
Interval 6
start
128samples
end
934mV 001111(2)
878mV 000101(2)
822mV 000101(2)
766mV 001111(2)
start
end

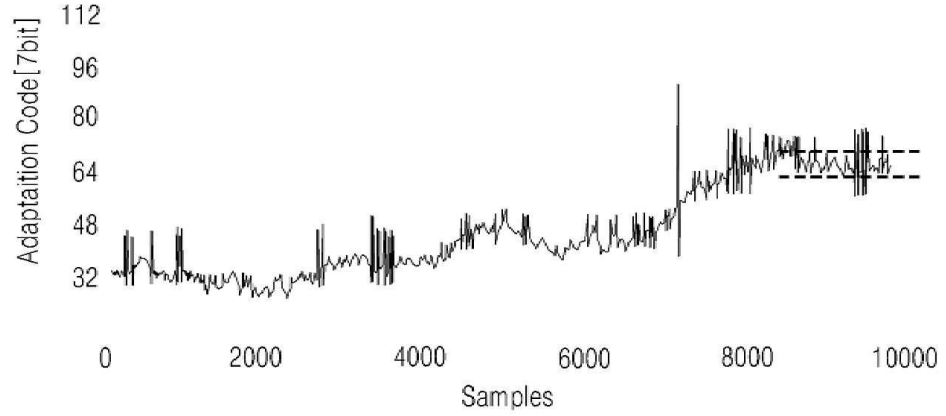
도면9


V th1
795mV
V th2
850mV
V th3
905mV
766mV BB
822mV TB
878mV BT
934mV TT

도면10a


112
96
80
64
48
32
Adaptaition Code[7bit]
0
2000
4000
6000
8000
10000
Samples

도면10b


112
96
80
64
48
32
Adaptaition Code[7bit]
0
2000
4000
6000
8000
10000
Samples