

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6794635号  
(P6794635)

(45) 発行日 令和2年12月2日 (2020. 12. 2)

(24) 登録日 令和2年11月16日 (2020. 11. 16)

(51) Int. Cl.	F I
<b>B 4 1 J</b> <b>2/045</b> <b>(2006. 01)</b>	B 4 1 J    2/045
<b>B 4 1 J</b> <b>2/14</b> <b>(2006. 01)</b>	B 4 1 J    2/14    3 0 5
<b>H 0 3 F</b> <b>3/217</b> <b>(2006. 01)</b>	H 0 3 F    3/217

請求項の数 9 (全 44 頁)

(21) 出願番号	特願2016-34988 (P2016-34988)	(73) 特許権者	000002369
(22) 出願日	平成28年2月26日 (2016. 2. 26)		セイコーエプソン株式会社
(65) 公開番号	特開2017-149065 (P2017-149065A)		東京都新宿区新宿四丁目 1 番 6 号
(43) 公開日	平成29年8月31日 (2017. 8. 31)	(74) 代理人	100125689
審査請求日	平成31年1月10日 (2019. 1. 10)		弁理士 大林 章
		(74) 代理人	100128598
			弁理士 高田 聖一
		(74) 代理人	100121108
			弁理士 高橋 太朗
		(72) 発明者	阿部 彰
			長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内
		審査官	石附 直弥

最終頁に続く

(54) 【発明の名称】 駆動回路、駆動回路の制御方法および液体吐出装置

(57) 【特許請求の範囲】

【請求項 1】

容量性負荷を駆動する駆動信号の電圧と前記駆動信号の元となる元駆動信号の電圧とに基づいた差電圧を増幅して出力する差動増幅器と、

ハイスイドトランジスターおよびローサイドトランジスターを含み、前記駆動信号を出力端から出力する増幅部と、

を備え、

前記駆動信号は、

単位時間当たりで第 1 電圧以上で電圧が変化する第 1 期間と、

前記単位時間当たりで第 1 電圧よりも低く電圧が変化する、または、変化しない第 2 期間と、

を含み、

前記第 1 期間では、前記ハイスイドトランジスターと前記ローサイドトランジスターとの一方がスイッチング動作する期間を含み、

前記第 2 期間では、前記ハイスイドトランジスターと前記ローサイドトランジスターとの一方がリニア動作する期間を含む、

ことを特徴とする駆動回路。

【請求項 2】

前記駆動信号は、台形波形であり、

前記第 1 期間は、前記駆動信号の電圧が変化する期間であり、

10

20

前記第 2 期間は、前記駆動信号の電圧が一定である期間であることを特徴とする請求項 1 に記載の駆動回路。

【請求項 3】

前記駆動信号は、傾きに連続性を有する波形であり、  
前記第 1 期間は、前記駆動信号の電圧変化が相対的に大きい期間であり、  
前記第 2 期間は、前記駆動信号の電圧変化が相対的に小さい期間である、  
ことを特徴とする請求項 1 に記載の駆動回路。

【請求項 4】

前記第 1 期間のうち、  
前記駆動信号の電圧が上昇する場合には、前記ハイサイドトランジスタがスイッチング動作し、前記ローサイドトランジスタがオフし、  
前記駆動信号の電圧が低下する場合には、前記ローサイドトランジスタがスイッチング動作し、前記ハイサイドトランジスタがオフする、  
ことを特徴とする請求項 1 乃至 3 のいずれかに記載の駆動回路。 10

【請求項 5】

前記第 2 期間のうち、  
前記駆動信号が所定の閾値以上の電圧の場合では、前記ハイサイドトランジスタがリニア動作し、前記ローサイドトランジスタがオフし、  
前記駆動信号が前記閾値よりも低い電圧の場合では、前記ローサイドトランジスタがリニア動作し、前記ハイサイドトランジスタがオフする、  
ことを特徴とする請求項 1 乃至 4 のいずれかに記載の駆動回路。 20

【請求項 6】

前記閾値は、  
前記駆動信号の電圧の最高値よりも低く、  
前記駆動信号の電圧の最低値よりも高い、  
ことを特徴とする請求項 5 に記載の駆動回路。

【請求項 7】

前記ハイサイドトランジスタまたは前記ローサイドトランジスタのいずれかを選択し、当該選択したトランジスタのゲート端子に前記差電圧を印加し、非選択としたトランジスタのゲート端子に当該非選択としたトランジスタをオフにさせる信号を供給するセレクターをさらに備える  
ことを特徴とする請求項 1 乃至 6 のいずれかに記載の駆動回路。 30

【請求項 8】

容量性負荷を駆動する駆動信号の電圧と前記駆動信号の元となる元駆動信号の電圧とに基づいた差電圧を増幅して出力する差動増幅器と、

ハイサイドトランジスタおよびローサイドトランジスタを含み、前記駆動信号を出力端から出力する増幅部と、

を備え、容量性負荷を駆動する駆動回路の制御方法であって、

前記駆動信号は、

単位時間当たりで第 1 電圧以上で電圧が変化する第 1 期間と、 40

前記単位時間当たりで第 1 電圧よりも低く電圧が変化する、または、変化しない第 2 期間と、

を含み、

前記差動増幅器は、

前記第 1 期間の少なくとも一部期間において、前記ハイサイドトランジスタと前記ローサイドトランジスタとの一方をスイッチング動作させ、

前記第 2 期間間の少なくとも一部期間において、前記ハイサイドトランジスタと前記ローサイドトランジスタとの一方をリニア動作させる、

ことを特徴とする駆動回路の制御方法。

【請求項 9】

50

駆動信号の印加により変位する圧電素子を含み、当該圧電素子の変位により液体を吐出する吐出部と、

前記駆動信号の電圧と前記駆動信号の元となる元駆動信号の電圧とに基づいた差電圧を増幅して出力する差動増幅器と、

ハイサイドトランジスタおよびローサイドトランジスタを含み、前記駆動信号を出力端から出力する増幅部と、

を備え、

前記駆動信号は、

単位時間当たりで第 1 電圧以上で電圧が変化する第 1 期間と、

前記単位時間当たりで第 1 電圧よりも低く電圧が変化する、または、変化しない第 2 期間と、

を含み、

前記第 1 期間では、前記ハイサイドトランジスタと前記ローサイドトランジスタと的一方がスイッチング動作する期間を含み、

前記第 2 期間では、前記ハイサイドトランジスタと前記ローサイドトランジスタと的一方がリニア動作する期間を含む、

ことを特徴とする液体吐出装置。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、駆動回路、駆動回路の制御方法および液体吐出装置に関する。

#### 【背景技術】

#### 【0002】

インクを吐出して画像や文書を印刷するインクジェットプリンターには、圧電素子（例えば piezo 素子）を用いたものが知られている。圧電素子は、ヘッドユニットにおいて複数のノズルのそれぞれに対応して設けられ、それぞれが駆動信号にしたがって駆動されることにより、ノズルから所定のタイミングで所定量のインク（液体）を吐出させて、ドットを形成させる。圧電素子は、電氣的にみればコンデンサーのような容量性負荷であるので、各ノズルの圧電素子を動作させるためには十分な電流を供給する必要がある。

#### 【0003】

このため、駆動信号の元となる元駆動信号を増幅回路で増幅し、駆動信号としてヘッドユニットに供給して、圧電素子を駆動する構成となっている。増幅回路としては、元駆動信号を A B 級などで電流増幅する方式（リニア増幅、特許文献 1 参照）が挙げられる。ただし、リニア増幅では消費電力が大きく、エネルギー効率が悪いので、近年では、D 級増幅についても提案されている（特許文献 2 参照）。D 級増幅は、端的に言えば、元駆動信号をパルス幅変調やパルス密度変調するとともに、当該変調信号にしたがって電源電圧間において直列に挿入されたハイサイドトランジスタおよびローサイドトランジスタをスイッチングし、このスイッチングによる出力信号をローパスフィルターで濾波することで、元駆動信号を増幅する、というものである。

#### 【先行技術文献】

#### 【特許文献】

#### 【0004】

【特許文献 1】特開 2009 - 190287 号公報

【特許文献 2】特開 2010 - 114711 号公報

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0005】

しかしながら、D 級増幅方式では、リニア増幅方式と比較してエネルギー効率が高いものの、ローパスフィルターで消費される電力が無視できないので、消費電力を改善する点

10

20

30

40

50

において改良の余地がある。

そこで、本発明のいくつかの態様の目的の一つは、消費電力を改善した駆動回路、駆動回路の制御方法および液体吐出装置を提供することにある。

【課題を解決するための手段】

【0006】

上記目的の一つを達成するために、本発明の一態様に係る駆動回路は、容量性負荷を駆動する駆動信号と前記駆動信号の元となる元駆動信号とに基づいて制御信号を生成する制御信号生成部と、前記制御信号に基づいて制御されるハイサイドトランジスタおよびローサイドトランジスタを含み、前記駆動信号を出力端から出力する増幅部と、を備え、容量性負荷を駆動する駆動回路であって、前記駆動信号は、単位時間当たりで第1電圧以上で電圧が変化する第1期間と、前記単位時間当たりで第1電圧よりも低く電圧が変化する、または、変化しない第2期間と、を含み、前記第1期間では、前記ハイサイドトランジスタと前記ローサイドトランジスタとの一方がスイッチング動作する期間を含み、前記第2期間では、前記ハイサイドトランジスタと前記ローサイドトランジスタとの一方がリニア動作する期間を含む、ことを特徴とする。

10

上記一態様に係る駆動回路によれば、D級増幅方式と比較して、ローパスフィルタが不要であるので、当該ローパスフィルタにおいて消費される電力を無視することができ、その分、低消費電力化が図られる。また、D級増幅方式のように、スイッチング動作だけであると、駆動信号の波形精度が低下しやすいが、上記一態様によれば、第2期間でのリニア動作によって波形精度の向上が図られる。

20

【0007】

上記一態様に係る駆動回路において、前記駆動信号は、台形波形であり、前記第1期間は、前記駆動信号の電圧が変化する期間であり、前記第2期間は、前記駆動信号の電圧が一定である期間である構成としても良い。この構成によれば、例えば圧電素子の駆動に適切な台形波形を、リニア動作により精度良く再現することができる。

また、上記一態様に係る駆動回路において、前記駆動信号は、傾きに連続性を有する波形であり、前記第1期間は、前記駆動信号の電圧変化が相対的に大きい期間であり、前記第2期間は、前記駆動信号の電圧変化が相対的に小さき期間である構成としても良い。この構成によれば、傾きに連続性を有する波形については、例えば正弦波の極小・極大値付近のように、電圧変化が相対的に小さい期間では、リニア動作により精度良く再現することができる。

30

【0008】

上記一態様に係る駆動回路において、前記第1期間のうち、前記駆動信号の電圧が上昇する場合は、前記ハイサイドトランジスタがスイッチング動作し、前記ローサイドトランジスタがオフし、前記駆動信号の電圧が低下する場合は、前記ローサイドトランジスタがスイッチング動作し、前記ハイサイドトランジスタがオフする構成としても良い。

また、上記一態様に係る駆動回路において、前記第2期間のうち、前記駆動信号が所定の閾値以上の電圧の場合は、前記ハイサイドトランジスタがリニア動作し、前記ローサイドトランジスタがオフし、前記駆動信号が前記閾値よりも低い電圧の場合は、前記ローサイドトランジスタがリニア動作し、前記ハイサイドトランジスタがオフする構成としても良い。

40

この構成において、前記閾値は、前記駆動信号の電圧の最高値よりも低く、前記駆動信号の電圧の最低値よりも高くしても良い。

【0009】

なお、本発明は、圧電素子のような容量性負荷を駆動する駆動回路に限られず、種々の態様で実現することが可能であり、例えば駆動回路の制御方法や、当該駆動回路を含む液体吐出装置、さらには、当該液体吐出装置におけるヘッドユニットなどとしても概念することが可能である。

また、ここでいう液体吐出装置とは、液体を吐出するものであれば良く、これには後述

50

する印刷装置のほかに、立体造形装置（いわゆる３Ｄプリンター）、捺染装置なども含まれる。

【図面の簡単な説明】

【００１０】

【図１】印刷装置（その１）の概略構成を示す図である。

【図２Ａ】ヘッドユニットにおけるノズルの配列等を示す図である。

【図２Ｂ】ヘッドユニットにおけるノズルの配列等を示す図である。

【図３】ヘッドユニットにおける要部構成を示す断面図である。

【図４】印刷装置（その１）の電氣的な構成を示すブロック図である。

【図５】駆動信号の波形等を説明するための図である。

10

【図６】選択制御部の構成を示す図である。

【図７】デコーダーのデコード内容を示す図である。

【図８】選択部の構成を示す図である。

【図９】選択部から圧電素子に供給される駆動信号を示す図である。

【図１０】印刷装置（その１）に適用される駆動回路（その１）の構成を示す図である。

【図１１】駆動回路（その１）の動作を説明するための図である。

【図１２Ａ】駆動回路（その２）を示す図である。

【図１２Ｂ】駆動回路（その３）を示す図である。

【図１３】印刷装置（その２）の電氣的な構成を示すブロック図である。

【図１４Ａ】印刷装置（その２）に適用される駆動回路（その４）を示す図である。

20

【図１４Ｂ】印刷装置（その２）に適用される駆動回路（その５）を示す図である。

【図１５】駆動回路（その４）の電圧範囲を示す図である。

【図１６】駆動回路（その４）の動作を説明するための図である。

【図１７】印刷装置（その３）の電氣的な構成を示すブロック図である。

【図１８】印刷装置（その３）に適用される駆動回路（その６）を示す図である。

【図１９】印刷装置（その３）に適用される駆動回路（その７）を示す図である。

【図２０】駆動回路（その７）における単位回路を示す図である。

【図２１】印刷装置（その４）の電氣的な構成を示すブロック図である。

【図２２】印刷装置（その４）に適用される駆動回路（その８）を示す図である。

【図２３】印刷装置（その４）に適用される駆動回路（その９）を示す図である。

30

【図２４】駆動回路（その９）における単位回路を示す図である。

【図２５】印刷装置（その３）に適用される駆動回路（その１０）を示す図である。

【図２６】駆動回路（その１０）における微積回路のゲイン特性を示す図である。

【図２７】駆動回路（その１０）における微積回路の位相特性を示す図である。

【図２８】駆動回路（その１０）における微積回路を示す図である。

【図２９】印刷装置（その３）に適用される駆動回路（その１１）を示す図である。

【図３０】印刷装置（その５）の電氣的な構成を示すブロック図である。

【図３１】印刷装置（その５）に適用される駆動回路（その１２）を示す図である。

【図３２】駆動回路（その１３）を示す図である。

40

【発明を実施するための形態】

【００１１】

以下、図面を参照して本発明を実施するための形態について、印刷装置を例にとって説明する。

【００１２】

図１は、印刷装置（その１）の概略構成を示す斜視図である。

この図に示される印刷装置（その１）は、液体の一例であるインクを吐出することによって、紙などの媒体Ｐにインクドット群を形成し、これにより、画像（文字、図形等を含む）を印刷する液体吐出装置の一種である。

なお、印刷装置については、便宜的に符号を１で統一するが、後述するように、いくつかの態様が存在するので、区別するために印刷装置（その１）、印刷装置（その２）とい

50

うように符号の代わりに括弧書を付与する場合がある。

【 0 0 1 3 】

図 1 に示されるように、印刷装置 1 は、キャリッジ 2 0 を、主走査方向（X 方向）に移動（往復動）させる移動機構 6 を備える。

移動機構 6 は、キャリッジ 2 0 を移動させるキャリッジモーター 6 1 と、両端が固定されたキャリッジガイド軸 6 2 と、キャリッジガイド軸 6 2 とほぼ平行に延在し、キャリッジモーター 6 1 により駆動されるタイミングベルト 6 3 と、を有している。

キャリッジ 2 0 は、キャリッジガイド軸 6 2 に往復動自在に支持されるとともに、タイミングベルト 6 3 の一部に固定されている。そのため、キャリッジモーター 6 1 によりタイミングベルト 6 3 を正逆走行させると、キャリッジ 2 0 がキャリッジガイド軸 6 2 に案内されて往復動する。

【 0 0 1 4 】

キャリッジ 2 0 には、印刷ヘッド 2 2 が搭載されている。この印刷ヘッド 2 2 は、媒体 P と対向する部分に、インクを個別に Z 方向に吐出する複数のノズルを有する。なお、印刷ヘッド 2 2 は、カラー印刷のために、概略的に 4 個のブロックに分かれている。個々のブロックは、ブラック（Bk）、シアン（C）、マゼンタ（M）、イエロー（Y）のインクをそれぞれ吐出する。

なお、キャリッジ 2 0 には、フレキシブルフラットケーブル 1 9 0 を介してメイン基板（この図では省略）から駆動信号を含む各種の制御信号等が供給される構成となっている。

【 0 0 1 5 】

印刷装置 1 は、媒体 P を、プラテン 8 0 上で搬送させる搬送機構 8 を備える。搬送機構 8 は、駆動源である搬送モーター 8 1 と、搬送モーター 8 1 により回転し、媒体 P を副走査方向（Y 方向）に搬送する搬送ローラー 8 2 と、を備える。

【 0 0 1 6 】

このような構成において、キャリッジ 2 0 の主走査に合わせて印刷ヘッド 2 2 のノズルから印刷データに応じてインクを吐出させるとともに、媒体 P を搬送機構 8 によって搬送する動作を繰り返すことで、媒体 P の表面に画像が形成される。

なお、本実施形態において主走査は、キャリッジ 2 0 を移動させることで実行されるが、媒体 P を移動させることで実行しても良く、キャリッジ 2 0 と媒体 P との双方を移動させても良い。要は、媒体 P とキャリッジ 2 0（印刷ヘッド 2 2）とが相対的に移動する構成であれば良い。

【 0 0 1 7 】

図 2 A は、印刷ヘッド 2 2 におけるインクの吐出面を媒体 P からみた場合の構成を示す図である。この図に示されるように、印刷ヘッド 2 2 は、4 個のヘッドユニット 3 を有する。4 個のヘッドユニット 3 の各々は、それぞれブラック（Bk）、シアン（C）、マゼンタ（M）、イエロー（Y）に対応し、主走査方向である X 方向に沿って配列する。

【 0 0 1 8 】

図 2 B は、1 個のヘッドユニット 3 におけるノズルの配列を示す図である。

この図に示されるように、1 個のヘッドユニット 3 では、複数のノズル N が 2 列で配列する。ここで、説明の便宜上、この 2 列をそれぞれノズル列 N a、N b とする。

【 0 0 1 9 】

ノズル列 N a、N b では、それぞれ複数のノズル N が、副走査方向である Y 方向に沿ってピッチ P 1 で配列する。また、ノズル列 N a、N b 同士は、X 方向にピッチ P 2 だけ離間する。ノズル列 N a に属するノズル N とノズル列 N b に属するノズル N とは、Y 方向に、ピッチ P 1 の半分だけシフトした関係となっている。

このようにノズル N を、ノズル列 N a、N b の 2 列で、Y 方向にピッチ P 1 の半分だけシフトして配置させることにより、Y 方向の解像度を、1 列の場合と比較して実質的に倍に高めることができる。

なお、1 個のヘッドユニット 3 におけるノズル N の個数を便宜的に m（m は 2 以上の整

10

20

30

40

50

数)とする。

【0020】

ヘッドユニット3は、特に図示しないが、アクチュエーター基板に可撓性の回路基板が接続されるとともに、当該可撓性の回路基板に駆動ICが実装された構成である。そこで次に、アクチュエーター基板の構造について説明する。

【0021】

図3は、アクチュエーター基板の構造を示す断面図である。詳細には図2Bにおけるg-g線で破断した場合の断面を示す図である。

図3に示されるように、アクチュエーター基板40は、流路基板42のうち、Z方向の負側の面上に圧力室基板44と振動板46とが設けられる一方、Z方向の正側の面上にノズル板41が設置された構造体である。

10

アクチュエーター基板40の各要素は、概略的にはY方向に長尺な略平板状の部材であり、例えば接着剤等により互いに固定される。また、流路基板42および圧力室基板44は、例えばシリコンの単結晶基板で形成される。

【0022】

ノズルNは、ノズル板41に形成される。ノズル列Naに属するノズルに対応する構造と、ノズル列Nbに属するノズルに対応する構造とは、Y方向にピッチP1の半分だけシフトした関係にあるが、それ以外では、略対称に形成されるので、以下においてはノズル列Naに着目してアクチュエーター基板40の構造を説明することにする。

【0023】

20

流路基板42は、インクの流路を形成する平板材であり、開口部422と供給流路424と連通流路426とが形成される。供給流路424および連通流路426は、ノズル毎に形成され、開口部422は、複数のノズルにわたって連続するように形成されるとともに、対応する色のインクが供給される構造となっている。この開口部422は、液体貯留室Srとして機能し、当該液体貯留室Srの底面は、例えばノズル板41によって構成される。具体的には、流路基板42における開口部422と各供給流路424と連通流路426とを閉塞するように流路基板42の底面に固定される。

【0024】

圧力室基板44のうち流路基板42とは反対側の表面に振動板46が設置される。振動板46は、弾性的に振動可能な平板状の部材であり、例えば酸化シリコン等の弾性材料で形成された弾性膜と、酸化ジルコニウム等の絶縁材料で形成された絶縁膜との積層で構成される。振動板46と流路基板42とは、圧力室基板44の各開口部422の内側で互に間隔をあけて対向する。各開口部422の内側で流路基板42と振動板46とに挟まれた空間は、インクに圧力を付与するキャビティ442として機能する。各キャビティ442は、流路基板42の連通流路426を介してノズルNに連通する。

30

振動板46のうち圧力室基板44とは反対側の表面には、ノズルN(キャビティ442)毎に圧電素子Pztが形成される。

【0025】

圧電素子Pztは、振動板46の面上に形成された複数の圧電素子Pztにわたって共通の駆動電極72と、当該駆動電極72の面上に形成された圧電体74と、当該圧電体74の面上に圧電素子Pzt毎に形成された個別の駆動電極76とを包含する。このような構成において、駆動電極72、76によって圧電体74を挟んで対向する領域が圧電素子Pztとして機能する。

40

【0026】

圧電体74は、例えば加熱処理(焼成)を含む工程で形成される。具体的には、複数の駆動電極72が形成された振動板46の表面に塗布された圧電材料を、焼成炉内での加熱処理により焼成してから圧電素子Pzt毎に成形(例えばプラズマを利用したミリング)することで圧電体74が形成される。

【0027】

なお、ノズル列Nbに対応する圧電素子Pztも同様に、駆動電極72と、圧電体74と

50

、駆動電極 7 6 とを包含した構成である。

また、この例では、圧電体 7 4 に対し、共通の駆動電極 7 2 を下層とし、個別の駆動電極 7 6 を上層としたが、逆に駆動電極 7 2 を上層とし、駆動電極 7 6 を下層とする構成としても良い。

なお、アクチュエーター基板 4 0 については、駆動 IC を直接実装した構成でも良い。

#### 【 0 0 2 8 】

後述するように、圧電素子 Pzt の一端である駆動電極 7 6 には、吐出すべきインク量に応じた駆動信号の電圧  $V_{out}$  が個別に印加される一方、圧電素子 Pzt の他端である駆動電極 7 2 には、電圧  $V_{Bs}$  の保持信号が共通に印加される。

このため、圧電素子 Pzt は、駆動電極 7 2、7 6 に印加された電圧に応じて、上または下方向に変位する。詳細には、駆動電極 7 6 を介して印加される駆動信号の電圧  $V_{out}$  が低くなると、圧電素子 Pzt における中央部分が両端部分に対して上方向に撓む一方、当該電圧  $V_{out}$  が高くなると、下方向に撓む構成となっている。

ここで、上方向に撓めば、キャピティ 4 4 2 の内部容積が拡大（圧力が減少）するので、インクが液体貯留室  $S_r$  から引き込まれる一方、下方向に撓めば、キャピティ 4 4 2 の内部容積が縮小（圧力が増加）するので、縮小の程度によっては、インク滴がノズル N から吐出される。このように、圧電素子 Pzt に適切な駆動信号が印加されると、当該圧電素子 Pzt の変位によって、インクがノズル N から吐出される。このため、少なくとも圧電素子 Pzt、キャピティ 4 4 2、ノズル N によってインクを吐出する吐出部が構成されることになる。

#### 【 0 0 2 9 】

次に、印刷装置 1 の電氣的な構成について説明する。

#### 【 0 0 3 0 】

図 4 は、印刷装置 1 の電氣的な構成を示すブロック図である。

この図に示されるように、印刷装置 1 は、メイン基板 1 0 0 にヘッドユニット 3 が接続された構成となっている。ヘッドユニット 3 は、アクチュエーター基板 4 0 と、駆動 IC 5 0 とに大別される。

メイン基板 1 0 0 は、駆動 IC 5 0 に、制御信号  $C_{tr}$  や、駆動信号  $COM - A$ 、 $COM - B$  を供給し、アクチュエーター基板 4 0 に、電圧  $V_{Bs}$ （オフセット電圧）の保持信号を、配線 5 5 0 を介して供給する。

なお、印刷装置 1 では、4 個のヘッドユニット 3 が設けられ、メイン基板 1 0 0 が、4 個のヘッドユニット 3 をそれぞれ独立に制御する。4 個のヘッドユニット 3 では、吐出するインクの色以外において異なることがないので、以下においては便宜的に 1 個のヘッドユニット 3 について代表して説明することにする。

#### 【 0 0 3 1 】

図 4 に示されるように、メイン基板 1 0 0 は、制御部 1 1 0、D/A 変換器（DAC、Digital Analog Converter）1 1 3 a、1 1 3 b、電圧増幅器 1 1 5 a、1 1 5 b、駆動回路 1 2 0 a、1 2 0 b、および、オフセット電圧生成回路 1 3 0 を含む。

このうち、制御部 1 1 0 は、CPU や、RAM、ROM などをも有する一種のマイクロコンピュータであり、印刷対象となる画像データがホストコンピュータ等から供給されたときに、所定のプログラムを実行して各部を制御するための各種の制御信号等を出力する。

#### 【 0 0 3 2 】

具体的には、制御部 1 1 0 は、第 1 に、DAC 1 1 3 a および駆動回路 1 2 0 a にデジタルのデータ  $d_A$  を繰り返して供給し、DAC 1 1 3 b および駆動回路 1 2 0 b にデジタルのデータ  $d_B$  を同じく繰り返して供給する。ここで、データ  $d_A$  は、ヘッドユニット 3 に供給する駆動信号  $COM - A$  の波形を規定し、データ  $d_B$  は、駆動信号  $COM - B$  の波形を規定する。

#### 【 0 0 3 3 】

DAC 1 1 3 a は、デジタルのデータ  $d_A$  をアナログの信号  $a_{in}$  に変換する。電圧増幅

10

20

30

40

50



器 1 1 5 a は、信号 a in の電圧を例えば 1 0 倍に増幅し、信号 A in として駆動回路 1 2 0 a に供給する。同様に、D A C 1 1 3 b は、デジタルのデータ d B をアナログの信号 b in に変換し、電圧増幅器 1 1 5 b は、信号 b in の電圧を例えば 1 0 倍に増幅し、信号 B in として駆動回路 1 2 0 b に供給する。

#### 【 0 0 3 4 】

駆動回路 1 2 0 a は、詳細については後述するが、信号 A in を、容量性負荷である圧電素子 P z t に対し、駆動能力を高めて（低インピーダンスに変換して）駆動信号 C O M - A として出力する。同様に、駆動回路 1 2 0 b は、信号 B in を、駆動能力を高めて駆動信号 C O M - B として出力する。

なお、駆動信号 C O M - A、C O M - B（アナログ変換後の信号 a in、b in、インピーダンス変換前の信号 A in、B in）については、それぞれ後述するように台形波形である。

#### 【 0 0 3 5 】

D A C 1 1 3 a（1 1 3 b）により変換された信号 a in（b in）は例えば電圧 0 ~ 4 V 程度で比較的小さく振幅するのに対し、駆動信号 C O M - A（C O M - B）の電圧は 0 ~ 4 0 V 程度で比較的大きく振幅する。このため、D A C 1 1 3 a（1 1 3 b）により変換された信号 a in（b in）の電圧を電圧増幅器 1 1 5 a（1 1 5 b）が増幅し、当該電圧増幅した信号 A in（B in）を、駆動回路 1 2 0 a（1 2 0 b）がインピーダンス変換する構成となっている。

#### 【 0 0 3 6 】

第 2 に、制御部 1 1 0 は、移動機構 6 および搬送機構 8 に対する制御に同期して、ヘッドユニット 3 に各種の制御信号 C t r を供給する。なお、ヘッドユニット 3 に供給される制御信号 C t r には、ノズル N から吐出させるインクの量を規定する印刷データ（吐出制御信号）、当該印刷データの転送に用いるクロック信号、印刷周期等を規定するタイミング信号等が含まれる。

なお、制御部 1 1 0 は、移動機構 6 および搬送機構 8 を制御するが、このような構成については既知であるので省略する。

#### 【 0 0 3 7 】

メイン基板 1 0 0 におけるオフセット電圧生成回路 1 3 0 は、電圧  $V_{B_S}$  の保持信号を生成して、配線 5 5 0 を介してアクチュエーター基板 4 0 における複数の圧電素子 P z t の他端にわたって共通に印加する。電圧  $V_{B_S}$  の保持信号は、複数の圧電素子 P z t の他端を、それぞれ一定の状態に保つためのものである。

#### 【 0 0 3 8 】

一方、ヘッドユニット 3 において、駆動 I C 5 0 は、選択制御部 5 1 0 と、圧電素子 P z t に一対一に対応した選択部 5 2 0 と、を有する。このうち、選択制御部 5 1 0 は、選択部 5 2 0 の各々における選択をそれぞれ制御する。詳細には、選択制御部 5 1 0 は、制御部 1 1 0 からクロック信号に同期して供給される印刷データを、ヘッドユニット 3 のノズル（圧電素子 P z t）の数個分、一旦蓄積するとともに、各選択部 5 2 0 に対し、印刷データにしたがって駆動信号 C O M - A、C O M - B の選択を、タイミング信号で規定される印刷周期の開始タイミングで指示する。

各選択部 5 2 0 は、選択制御部 5 1 0 による指示にしたがって、駆動信号 C O M - A、C O M - B のいずれかを選択し（または、いずれも選択せずに）、電圧  $V_{out}$  の駆動信号として、対応する圧電素子 P z t の一端に印加する。

アクチュエーター基板 4 0 には、上述したようにノズル N 毎に圧電素子 P z t が 1 個ずつ設けられる。圧電素子 P z t の各々における他端は共通接続されて、当該他端には配線 5 5 0 を介してオフセット電圧生成回路 1 3 0 による電圧  $V_{B_S}$  が印加される。

#### 【 0 0 3 9 】

本実施形態において、1 つのドットについては、1 つのノズル N からインクを最多で 2 回吐出させることで、大ドット、中ドット、小ドットおよび非記録の 4 階調を表現させる。この 4 階調を表現するために、本実施形態では、2 種類の駆動信号 C O M - A、C O M - B を用意するとともに、各々の 1 周期にそれぞれ前半パターンと後半パターンとを持た

10

20

30

40

50

せている。そして、1周期のうち、前半・後半において駆動信号COM - A、COM - Bを、表現すべき階調に応じた選択して（または選択しないで）、圧電素子Pztに供給する構成となっている。

そこで先に、駆動信号COM - A、COM - Bについて説明し、この後、駆動信号COM - A、COM - Bを選択するための選択制御部510および選択部520の詳細な構成について説明する。

#### 【0040】

図5は、駆動信号COM - A、COM - Bの波形等を示す図である。

図に示されるように、駆動信号COM - Aは、印刷周期Taのうち、制御信号LATが出力されて（立ち上がって）から制御信号CHが出力されるまでの期間T1に配置された台形波形Adp1と、印刷周期Taのうち、制御信号CHが出力されてから次の制御信号LATが出力されるまでの期間T2に配置された台形波形Adp2とを繰り返す波形となっている。

#### 【0041】

本実施形態において台形波形Adp1、Adp2とは、互いにほぼ同一の波形であり、仮にそれぞれが圧電素子Pztの一端である駆動電極76に供給されたとしたならば、当該圧電素子Pztに対応するノズルNから所定量、具体的には中程度の量のインクをそれぞれ吐出させる波形である。

#### 【0042】

駆動信号COM - Bは、期間T1に配置された台形波形Bdp1と、期間T2に配置された台形波形Bdp2とを繰り返す波形となっている。本実施形態において台形波形Bdp1、Bdp2とは、互いに異なる波形である。このうち、台形波形Bdp1は、ノズルN付近のインクを微振動させてインクの粘度の増大を防止するための波形である。このため、仮に台形波形Bdp1が圧電素子Pztの一端に供給されたとしても、当該圧電素子Pztに対応するノズルNからインク滴が吐出されない。また、台形波形Bdp2は、台形波形Adp1（Adp2）とは異なる波形となっている。仮に台形波形Bdp2が圧電素子Pztの一端に供給されたとしたならば、当該圧電素子Pztに対応するノズルNから上記所定量よりも少ない量のインクを吐出させる波形である。

#### 【0043】

台形波形Adp1、Adp2、Bdp1、Bdp2の開始タイミングでの電圧と、終了タイミングでの電圧とは、いずれも電圧Vcenで共通である。すなわち、台形波形Adp1、Adp2、Bdp1、Bdp2は、それぞれ電圧Vcenで開始し、電圧Vcenで終了する波形となっている。

#### 【0044】

なお、駆動回路120a（120b）は、本例では信号Ain（Bin）をインピーダンス変換するものであるから、入力である信号Ain（Bin）の波形は、多少の誤差を伴うものの、駆動信号COM - A（COM - B）の波形そのままである。一方で、信号Ain（Bin）は、信号ain（bin）の電圧を10倍に増幅したものであるから、信号ain（bin）の波形は、信号Ain（Bin）の電圧を1/10倍とした関係にある。信号ain（bin）は、データdA（dB）をアナログ変換したものであるもので、駆動信号COM - A（COM - B）の電圧波形は、制御部110によって規定されることになる。

#### 【0045】

制御部110は、駆動信号COM - Aの台形波形に対して、次のような論理レベルとなる信号OCA（選択信号）を駆動回路120aに出力する。詳細には、制御部110は、信号OCAを、駆動信号COM - A（信号ain）の電圧を低下させる期間と駆動信号COM - Aを閾値Vthよりも低い電圧で一定にさせる期間とにわたってHレベルとし、それ以外の駆動信号COM - Aの電圧を上昇させる期間と駆動信号COM - Aを閾値Vth以上の電圧で一定にさせる期間とにわたってLレベルとする。

本例では、駆動信号COM - A（信号Ain）の電圧の最高値をmaxとし、最低値をminとしたときに、便宜的に $\max > V_{th} > V_{cen} > \min$ として説明する。なお、 $\max > V_{cen} >$

10

20

30

40

50

$V_{th} > \min$ としても良い。

#### 【0046】

同様に、制御部110は、駆動信号COM-Bの台形波形に対して、次のような論理レベルとなる信号OCbを駆動回路120bに出力する。詳細には、制御部110は、信号OCbを、駆動信号COM-B（信号Bin）の電圧を低下させる期間と、駆動信号COM-Bを閾値電圧 $V_{th}$ よりも低い電圧で一定にさせる期間とにわたってHレベルとし、それ以外の駆動信号COM-Bの電圧を上昇させる期間と駆動信号COM-Bを閾値電圧 $V_{th}$ 以上の電圧で一定にさせる期間とにわたってLレベルとする。

#### 【0047】

図6は、図4における選択制御部510の構成を示す図である。

10

この図に示されるように、選択制御部510には、クロック信号Sck、印刷データSI、制御信号LAT、CHが供給される。選択制御部510では、シフトレジスタ（S/R）512とラッチ回路514とデコーダー516との組が、圧電素子Pzt（ノズルN）のそれぞれに対応して設けられている。

#### 【0048】

印刷データSIは、印刷周期Taにわたって、着目しているヘッドユニット3において、すべてのノズルNによって形成すべきドットを規定するデータである。本実施形態では、非記録、小ドット、中ドットおよび大ドットの4階調を表現するために、ノズル1個分の印刷データは、上位ビット（MSB）および下位ビット（LSB）の2ビットで構成される。

20

印刷データSIは、クロック信号Sckに同期してノズルN（圧電素子Pzt）毎に、媒体Pの搬送に合わせて供給される。当該印刷データSIを、ノズルNに対応して2ビット分、一旦保持するための構成がシフトレジスタ512である。

詳細には、m個の圧電素子Pzt（ノズル）の各々に対応した計m段のシフトレジスタ512が縦続接続されるとともに、図において左端に位置する1段のシフトレジスタ512に供給された印刷データSIが、クロック信号Sckにしたがって順次後段（下流側）に転送される構成となっている。

なお、図では、シフトレジスタ512を区別するために、印刷データSIが供給される上流側から順番に1段、2段、...、m段と表記している。

#### 【0049】

30

ラッチ回路514は、シフトレジスタ512で保持された印刷データSIを制御信号LATの立ち上がりでラッチする。

デコーダー516は、ラッチ回路514によってラッチされた2ビットの印刷データSIをデコードして、制御信号LATと制御信号CHとで規定される期間T1、T2ごとに、選択信号Sa、Sbを出力して、選択部520での選択を規定する。

#### 【0050】

図7は、デコーダー516におけるデコード内容を示す図である。

この図において、ラッチされた2ビットの印刷データSIについては（MSB、LSB）と表記している。デコーダー516は、例えばラッチされた印刷データSIが（0、1）であれば、選択信号Sa、Sbの論理レベルを、期間T1ではそれぞれH、Lレベルで、期間T2ではそれぞれL、Hレベルで、出力するということを意味している。

40

なお、選択信号Sa、Sbの論理レベルについては、クロック信号Sck、印刷データSI、制御信号LAT、CHの論理レベルよりも、レベルシフター（図示省略）によって、高振幅論理にレベルシフトされる。

#### 【0051】

図8は、図4における選択部520の構成を示す図である。

この図に示されるように、選択部520は、インバーター（NOT回路）522a、522bと、トランスファークゲート524a、524bとを有する。

デコーダー516からの選択信号Saは、トランスファークゲート524aにおいて丸印が付されていない正制御端に供給される一方で、インバーター522aによって論理反転

50

されて、トランスファークゲート524aにおいて丸印が付された負制御端に供給される。同様に、選択信号Sbは、トランスファークゲート524bの正制御端に供給される一方で、インバーター522bによって論理反転されて、トランスファークゲート524bの負制御端に供給される。

トランスファークゲート524aの入力端には、駆動信号COM-Aが供給され、トランスファークゲート524bの入力端には、駆動信号COM-Bが供給される。トランスファークゲート524a、524bの出力端同士は、共通接続されるとともに、対応する圧電素子Pztの一端に接続される。

トランスファークゲート524aは、選択信号SaがHレベルであれば、入力端および出力端の間を導通（オン）させ、選択信号SaがLレベルであれば、入力端と出力端との間を非導通（オフ）させる。トランスファークゲート524bについても同様に選択信号Sbに応じて、入力端および出力端の間をオンオフさせる。

#### 【0052】

図5に示されるように、印刷データSIは、ノズル毎に、クロック信号Sckに同期して供給されて、ノズルに対応するシフトレジスタ512において順次転送される。そして、クロック信号Sckの供給が停止すると、シフトレジスタ512のそれぞれには、各ノズルに対応した印刷データSIが保持された状態になる。

ここで、制御信号LATが立ち上がると、ラッチ回路514のそれぞれは、シフトレジスタ512に保持された印刷データSIを一斉にラッチする。図5において、L1、L2、...、Lm内の数字は、1段、2段、...、m段のシフトレジスタ512に対応するラッチ回路514によってラッチされた印刷データSIを示している。

#### 【0053】

デコーダー516は、ラッチされた印刷データSIで規定されるドットのサイズに応じて、期間T1、T2のそれぞれにおいて、選択信号Sa、Saの論理レベルを図7に示されるような内容で出力する。

すなわち、第1に、デコーダー516は、当該印刷データSIが（1、1）であって、大ドットのサイズを規定する場合、選択信号Sa、Sbを、期間T1においてH、Lレベルとし、期間T2においてもH、Lレベルとする。第2に、デコーダー516は、当該印刷データSIが（0、1）であって、中ドットのサイズを規定する場合、選択信号Sa、Sbを、期間T1においてH、Lレベルとし、期間T2においてL、Hレベルとする。第3に、デコーダー516は、当該印刷データSIが（1、0）であって、小ドットのサイズを規定する場合、選択信号Sa、Sbを、期間T1においてL、Lレベルとし、期間T2においてL、Hレベルとする。第4に、デコーダー516は、当該印刷データSIが（0、0）であって、非記録を規定する場合、選択信号Sa、Sbを、期間T1においてL、Hレベルとし、期間T2においてL、Lレベルとする。

#### 【0054】

図9は、印刷データSIに応じて選択されて、圧電素子Pztの一端に供給される駆動信号の電圧波形を示す図である。

印刷データSIが（1、1）であるとき、選択信号Sa、Sbは、期間T1においてH、Lレベルとなるので、トランスファークゲート524aがオンし、トランスファークゲート524bがオフする。このため、期間T1において駆動信号COM-Aの台形波形Adp1が選択される。選択信号Sa、Sbは期間T2においてもH、Lレベルとなるので、選択部520は、駆動信号COM-Aの台形波形Adp2を選択する。

このように期間T1において台形波形Adp1が選択され、期間T2において台形波形Adp2が選択されて、駆動信号として圧電素子Pztの一端に供給されると、当該圧電素子Pztに対応したノズルNから、中程度の量のインクが2回にわけて吐出される。このため、媒体Pにはそれぞれのインクが着弾し合体して、結果的に、印刷データSIで規定される通りの大ドットが形成されることになる。

#### 【0055】

印刷データSIが（0、1）であるとき、選択信号Sa、Sbは、期間T1においてH

10

20

30

40

50

、Lレベルとなるので、トランスファークロスタック524aがオンし、トランスファークロスタック524bはオフする。このため、期間T1において駆動信号COM-Aの台形波形Adp1が選択される。次に、選択信号Sa、Sbは期間T2においてL、Hレベルとなるので、駆動信号COM-Bの台形波形Bdp2が選択される。

したがって、ノズルから、中程度および小程度の量のインクが2回にわけて吐出される。このため、媒体Pには、それぞれのインクが着弾して合体して、結果的に、印刷データSIで規定された通りの中ドットが形成されることになる。

#### 【0056】

印刷データSIが(1, 0)であるとき、選択信号Sa、Sbは、期間T1においてともにLレベルとなるので、トランスファークロスタック524a、524bがオフする。このため、期間T1において台形波形Adp1、Bdp1のいずれも選択されない。トランスファークロスタック524a、524bがともにオフする場合、当該トランスファークロスタック524a、524bの出力端同士の接続点から圧電素子Pztの一端までの経路は、電氣的にどの部分にも接続されないハイ・インピーダンス状態になる。ただし、圧電素子Pztの両端では、自己が有する容量性によって、トランスファークロスタックがオフする直前の電圧( $V_{cen} - V_{Bs}$ )が保持される。

次に、選択信号Sa、Sbは期間T2においてL、Hレベルとなるので、駆動信号COM-Bの台形波形Bdp2が選択される。このため、ノズルNから、期間T2においてのみ小程度の量のインクが吐出されるので、媒体Pには、印刷データSIで規定された通りの小ドットが形成されることになる。

#### 【0057】

印刷データSIが(0, 0)であるとき、選択信号Sa、Sbは、期間T1においてL、Hレベルとなるので、トランスファークロスタック524aがオフし、トランスファークロスタック524bがオンする。このため、期間T1において駆動信号COM-Bの台形波形Bdp1が選択される。次に、選択信号Sa、Sbは期間T2においてともにLレベルとなるので、台形波形Adp2、Bdp2のいずれも選択されない。

このため、期間T1においてノズルN付近のインクが微振動するのみであり、インクは吐出されないので、結果的に、ドットが形成されない、すなわち、印刷データSIで規定された通りの非記録になる。

#### 【0058】

このように、選択部520は、選択制御部510による指示にしたがって駆動信号COM-A、COM-Bを選択し(または選択しないで)、圧電素子Pztの一端に印加する。このため、各圧電素子Pztは、印刷データSIで規定されるドットのサイズに応じて駆動されることになる。

なお、図5に示した駆動信号COM-A、COM-Bはあくまでも一例である。実際には、媒体Pの性質や搬送速度などに応じて、予め用意された様々な波形の組み合わせが用いられる。

また、ここでは、圧電素子Pztが、電圧の低下に伴って上方向に撓む例で説明したが、駆動電極72、76に印加する電圧を逆転させると、圧電素子Pztは、電圧の低下に伴って下方向に撓むことになる。このため、圧電素子Pztが、電圧の低下に伴って下方向に撓む構成では、図に例示した駆動信号COM-A、COM-Bが、電圧 $V_{cen}$ を基準に反転した波形となる。

#### 【0059】

次に、メイン基板100における駆動回路120a、120bについて説明する。

なお、駆動回路の符号については、駆動信号COM-Aを出力する側を120aで、駆動信号COM-Bを出力する側を120bで、それぞれ統一するが、後述するように、いくつかの態様が存在するので、印刷装置と同様に、区別するために、駆動回路(その1)、駆動回路(その2)というように符号の代わりに括弧書を付与する場合がある。

#### 【0060】

そこでまず、駆動回路(その1)について、駆動信号COM-Aを出力する側の駆動回

10

20

30

40

50

路 1 2 0 a を例にとって説明する。

【 0 0 6 1 】

図 1 0 は、駆動回路（その 1）を示す図である。この図に示されるように、駆動回路 1 2 0 a は、差動増幅器 2 2 1 と、セレクター 2 2 3 と、トランジスタ対と、抵抗素子  $R_u$ 、 $R_d$  と、コンデンサ  $C_0$  とを含む。

【 0 0 6 2 】

差動増幅器 2 2 1 にあっては、負入力端（-）に信号  $A_{in}$  が供給される一方、正入力端（+）には出力である駆動信号  $COM - A$  が帰還されている。このため、差動増幅器 2 2 1 は、正入力端（+）の電圧から負入力端（-）の電圧を減算した差電圧、つまり、出力である駆動信号  $COM - A$  の電圧  $Out$  から、入力である大振幅の信号  $A_{in}$ （元駆動信号）の電圧  $V_{in}$  を減算した差電圧を増幅して出力することになる。

10

【 0 0 6 3 】

ただし、差動増幅器 2 2 1 は、特に図示しないが例えば電源の高位側を電圧  $V_D$  とし、低位側をグランド  $Gnd$  としている。このため、出力電圧は、グランド  $Gnd$  から電圧  $V_D$  までの範囲となる。

なお、差動増幅器 2 2 1 の出力信号は、後述するスイッチング動作のための信号として用いられる場合もあれば、リニア動作のための信号として用いられる場合もある。スイッチング動作のための信号として用いられる場合、 $H$  レベルは電圧  $V_D$  であり、 $L$  レベルは電圧ゼロのグランド  $Gnd$  である。

また、差動増幅器 2 2 1 による出力信号は、結局のところ、後述するようにトランジスタ 2 3 1、2 3 2 のスイッチング動作およびリニア動作を制御するので、トランジスタの制御信号と言うことができる。また、後述するように、駆動信号を降圧して帰還する一方、元駆動信号を電圧増幅して駆動信号として出力する場合もあるので、駆動信号に基づく信号が差動増幅器 2 2 1 に帰還される、と言っても良い。

20

【 0 0 6 4 】

セレクター（選択部）2 2 3 は、信号  $OCa$  が  $L$  レベルであれば、信号  $Gt1$  として差動増幅器 2 2 1 の出力信号を選択し、トランジスタ 2 3 1 のゲート端子に供給するとともに、信号  $Gt2$  として  $L$  レベルを選択し、トランジスタ 2 3 2 のゲート端子に供給する。一方、セレクター 2 2 3 は、信号  $OCa$  が  $H$  レベルであれば、信号  $Gt1$  として  $H$  レベルを選択し、トランジスタ 2 3 1 のゲート端子に供給するとともに、信号  $Gt2$  として差動増幅器 2 2 1 の出力信号を選択し、トランジスタ 2 3 2 のゲート端子に供給する。

30

換言すれば、セレクター 2 2 3 は、信号  $OCa$  が  $L$  レベルであれば、トランジスタ 2 3 1 を選択して、差動増幅器 2 2 1 の出力信号である差信号を当該トランジスタ 2 3 1 のゲート端子に供給し、信号  $OCa$  が  $H$  レベルであれば、トランジスタ 2 3 2 を選択して、上記差信号を当該トランジスタ 2 3 2 のゲート端子に供給する一方、選択しなかったトランジスタのゲート端子には、後述するように当該トランジスタをオフにさせる信号を供給する構成となっている。

【 0 0 6 5 】

トランジスタ対は、トランジスタ 2 3 1、2 3 2 によって構成される。このうち、高位側のトランジスタ 2 3 1（ハイスайдトランジスタ）は、例えば  $P$  チャネル型の電界効果トランジスタであり、ソース端子には電源の高位側電圧  $V_D$  が印加されている。低位側のトランジスタ 2 3 2（ローサイドトランジスタ）は、例えば  $N$  チャネル型の電界効果トランジスタであり、ソース端子が電源の低位側となるグランド  $Gnd$  に接地されている。

40

トランジスタ 2 3 1、2 3 2 のドレイン端子同士は、互いに接続されて、駆動回路 1 2 0 a の出力端であるノード  $N_2$  となっている。すなわち、ノード  $N_2$  から駆動信号  $COM - A$  が出力される構成となっている。

なお、駆動回路 1 2 0 a の出力であるノード  $N_2$  の電圧を  $Out$  と表記し、入力である信号  $A_{in}$  の電圧を  $V_{in}$  と表記する。

【 0 0 6 6 】

50

ノードN2は、差動増幅器221の正入力端(+)に接続されるとともに、抵抗素子Ru(第1抵抗素子)を介して電圧V<sub>D</sub>にプルアップされる一方で、抵抗素子Rd(第2抵抗素子)を介してグラウンドにプルダウンされている。また、コンデンサーC0(出力コンデンサー)は、異常発振の防止等のために設けられ、一端がノードN2に接続され、他端が一定電位の、例えばグラウンドGndに接地されている。

【0067】

なお、差動増幅器221、セレクター223は、トランジスタ231、232の制御信号を生成して出力することになるので、両者を制御信号生成部として概念することができる。また、トランジスタ231、232、抵抗素子Ru、Rdを1つのブロックとして考えてみた場合に、上記制御信号に基づいて駆動信号がノードN2から出力されることになるので、当該ブロックを増幅部として概念することができる。

10

【0068】

ここでは、駆動信号COM-Aを出力する駆動回路120aについて説明したが、駆動信号COM-Bを出力する駆動回路120bの構成については、駆動回路120aと同一であって、入出力信号だけが異なる。すなわち、駆動回路120bは、図10の括弧書きで示されるように、差動増幅器221の負入力端(-)に信号Binが供給され、セレクター223に信号OCbが供給される一方、ノードN2から駆動信号COM-Bが出力されることになる。

【0069】

次に、駆動回路120a、120bの動作について、駆動信号COM-Aを出力する駆動回路120aを例にとって説明する。

20

【0070】

図11は、駆動回路120aの動作を説明するための図である。

この図において、信号Ainは、駆動信号COM-Aのインピーダンス変換前の信号であるので、当該駆動信号COM-Aとほぼ同波形である。また、上述したように、駆動信号COM-Aは、印刷周期Taにおいて2つの同じ台形波形Adp1、Adp2が繰り返された波形であるので、信号Ainも同様な繰り返し波形である。

【0071】

なお、図11は、このような繰り返し波形のうち、1つの台形波形を示している。また、この図において、期間P1は、信号Ainの電圧Vinが電圧Vcenから最低値minまで低下する期間であり、当該期間P1に続く期間P2は、電圧Vinが最低値minで一定となる期間であり、当該期間P2に続く期間P3は、電圧Vinが最低値minから最高値maxまで上昇する期間であり、当該期間P3に続く期間P4は、電圧Vinが最高値maxで一定となる期間であり、当該期間P4に続く期間P5は、電圧Vinが最高値maxから電圧Vcenまで低下する期間である。

30

図11における電圧波形のそれぞれについて、説明の便宜上、電圧を示す縦スケールは必ずしも揃っていない。

【0072】

まず、期間P1は、駆動信号COM-A(Ain)の電圧低下期間である。このため、期間P1では、信号OCaがHレベルであるので、セレクター223は、信号Gt1としてHレベルを選択し、信号Gt2として差動増幅器221の出力信号を選択する。

40

期間P1では、信号Gt1がHレベルであるので、Pチャンネル型のトランジスタ231はオフする。

一方、当該期間P1では、まず信号Ainの電圧VinがノードN2の電圧Outよりも先んじて低下する。逆にいえば、電圧Outは、電圧Vin以上となる。このため、信号Gt2として選択される差動増幅器221の出力信号の電圧は、両者の差電圧に応じて高くなり、ほぼHレベルに振れる。信号Gt2がHレベルになると、トランジスタ232がオンするので、電圧Outが低下する。なお、電圧Outは、コンデンサーC0や容量性を有する圧電素子Pztなどにより、実際には、一気にグラウンドGndに低下することではなく、緩慢に低下する。

50

電圧 Out が電圧  $V_{in}$  よりも低くなると、信号  $G_{t2}$  が L レベルになり、トランジスタ 232 がオフするが、電圧  $V_{in}$  が低下しているので、再び電圧 Out が電圧  $V_{in}$  以上となる。このため、信号  $G_{t2}$  が H レベルとなって、トランジスタ 232 が再びオンすることになる。

期間 P1 では、信号  $G_{t2}$  が H、L レベルで交互に切り替えられ、これにより、トランジスタ 232 は、オンオフを繰り返す動作、すなわちスイッチング動作をすることになる。このスイッチング動作により、電圧 Out を電圧  $V_{in}$  の低下に追従させる制御が実行されることになる。

#### 【0073】

次に、期間 P2 は、駆動信号 COM - A ( $A_{in}$ ) が閾値電圧  $V_{th}$  よりも低い電圧の最低値 min で一定となる期間である。このため、期間 P2 では、期間 P1 から引き続いて信号 OCa が H レベルであるので、セレクター 223 は、信号  $G_{t1}$  として H レベルを選択し、信号  $G_{t2}$  として差動増幅器 221 の出力信号を選択する。

前の期間 P1 では、電圧 Out が電圧  $V_{in}$  に追従するように制御されるが、その制御内容は、上述したようにトランジスタ 232 のスイッチング動作である。このため、期間 P2 の開始直後、すなわち電圧  $V_{in}$  が最低値 min で一定に転じた直後では、電圧 Out が、電圧  $V_{in}$  に一致していない場合がある。

#### 【0074】

この場合において、電圧 Out が電圧  $V_{in}$  に対して高ければ、信号  $G_{t2}$  の電圧、すなわち差動増幅器 221 の出力電圧も高くなるので、トランジスタ 232 のソース・ドレイン間の抵抗が小さくなり、ノード N2 の電圧 Out を低下させるように働く。一方、電圧 Out が電圧  $V_{in}$  に対して低ければ、信号  $G_{t2}$  の電圧も低くなるので、トランジスタ 232 のソース・ドレイン間の抵抗が大きくなり、電圧 Out を上昇させる方向に働く。

したがって、期間 P2 において、電圧 Out は、当該電圧 Out を低下させる方向と上昇させる方向とが均衡する地点、すなわち、電圧  $V_{in}$  (最低値 min) に一致する地点で一定になる。このとき、トランジスタ 232 は線形 (リニア) 動作となり、信号  $G_{t2}$  は、トランジスタ 232 におけるソース・ドレイン間の抵抗、および、抵抗素子  $R_u$ 、 $R_d$  で定まる電圧 Out が電圧  $V_{in}$  となるような電圧で一定となる。

なお、図 11 では、期間 P1 から期間 P2 にかけての信号  $G_{t2}$  の電圧変化については簡略化して、直ちに一定となった状態を示している。

#### 【0075】

期間 P3 は、駆動信号 COM - A ( $A_{in}$ ) の電圧上昇期間である。このため、期間 P3 では、信号 OCa が L レベルになるので、セレクター 223 は、信号  $G_{t1}$  として差動増幅器 221 の出力信号を選択し、信号  $G_{t2}$  として L レベルを選択する。

期間 P3 では、信号  $G_{t2}$  が L レベルであるので、N チャネル型のトランジスタ 232 はオフする。

一方、当該期間 P3 では、まず電圧  $V_{in}$  が電圧 Out よりも先んじて上昇する。逆にいえば、電圧 Out は、電圧  $V_{in}$  よりも低くなる。このため、信号  $G_{t1}$  として選択される差動増幅器 221 の出力信号の電圧は、両者の差電圧に応じて低くなり、ほぼ L レベルに振れる。信号  $G_{t1}$  が L レベルになると、トランジスタ 231 がオンするので、電圧 Out が上昇する。なお、電圧 Out は、コンデンサー  $C_0$  や容量性を有する圧電素子  $P_{zt}$  などにより、実際には、一気に電圧  $V_D$  に上昇することではなく、緩慢に上昇する。

電圧 Out が電圧  $V_{in}$  以上になると、信号  $G_{t2}$  が H レベルになり、トランジスタ 231 がオフする。トランジスタ 231 がオフすると、電圧 Out の上昇は停止するが、電圧  $V_{in}$  が上昇しているので、再び電圧 Out が電圧  $V_{in}$  よりも低くなる。このため、信号  $G_{t1}$  が L レベルとなって、トランジスタ 231 が再びオンすることになる。

期間 P3 では、信号  $G_{t1}$  が H、L レベルで交互に切り替えられ、これにより、トランジスタ 231 は、スイッチング動作をすることになる。このスイッチング動作により、電圧 Out を電圧  $V_{in}$  の上昇に追従させる制御が実行されることになる。

#### 【0076】

10

20

30

40

50



期間 P 4 は、駆動信号 COM - A ( A in ) が閾値電圧  $V_{th}$  以上の電圧で一定となる期間である。このため、期間 P 2 では、期間 P 3 から引き続いて信号 O C a が L レベルであるので、セレクター 2 2 3 は、信号 G t 1 として差動増幅器 2 2 1 の出力信号を選択し、信号 G t 2 として L レベルを選択する。

前の期間 P 3 では、電圧 Out が電圧 V in に追従するように制御されるが、その制御内容は、上述したようにトランジスタ 2 3 1 によるスイッチング動作であるので、期間 P 4 において電圧 V in が最高値 max で一定に転じた直後では、電圧 Out が、信号 A in の電圧 V in に一致していない場合がある。

【 0 0 7 7 】

この場合において、電圧 Out が電圧 V in に対して高ければ、信号 G t 1 の電圧、すなわち差動増幅器 2 2 1 の出力電圧も高くなるので、トランジスタ 2 3 1 のソース・ドレイン間の抵抗が大きくなり、ノード N 2 の電圧 Out を低下させるように働く。一方、電圧 Out が電圧 V in に対して低ければ、信号 G t 1 の電圧も低くなるので、トランジスタ 2 3 1 のソース・ドレイン間の抵抗が小さくなり、電圧 Out を上昇させる方向に働く。

したがって、期間 P 4 において、電圧 Out は、当該電圧 Out を低下させる方向と上昇させる方向とが均衡する地点、すなわち、電圧 V in ( 最高値 max ) に一致する地点で一定になる。このとき、トランジスタ 2 3 2 はリニア動作となり、信号 G t 2 は、トランジスタ 2 3 2 におけるソース・ドレイン間の抵抗、および、抵抗素子 R u 、 R d で定まる電圧 Out が電圧 V in ( 最高値 max ) となるような電圧で一定となる。

なお、図 1 1 では、期間 P 3 から期間 P 4 にかけての信号 G t 2 の電圧変化については簡略化して、直ちに一定となった状態を示している。

【 0 0 7 8 】

期間 P 5 は、駆動信号 COM - A ( A in ) の電圧低下期間である。このため、期間 P 5 は、期間 P 1 と同様な動作となる。すなわち、信号 G t 2 が H 、 L レベルで交互に切り替えられ、これによりトランジスタ 2 3 2 がスイッチング動作となり、ノード N 2 の電圧 Out を電圧 V in の電圧低下に追従させる制御が実行される。なお、期間 P 5 は、期間 P 4 との関係でいえば、信号 O C a が H レベルに切り替わるので、セレクター 2 2 3 は、信号 G t 1 として H レベルを選択し、信号 G t 2 として差動増幅器 2 2 1 の出力信号を選択する。

【 0 0 7 9 】

期間 P 5 の後の期間 P 6 は、駆動信号 COM - A ( A in ) が閾値電圧  $V_{th}$  よりも低い電圧 V cen で一定となる期間である。このため、期間 P 6 では、期間 P 5 から引き続いて信号 O C a が H レベルであるので、セレクター 2 2 3 は、信号 G t 1 として H レベルを選択し、信号 G t 2 として差動増幅器 2 2 1 の出力信号を選択する。

期間 P 5 では、電圧 Out を信号 A in の電圧 V in に追従させる制御が実行されるが、期間 P 6 において電圧 V in が電圧 V cen で一定に転じた直後では、電圧 Out が、信号 A in の電圧 V in に一致していない場合があるが、期間 P 2 に転じた直後と同様に、電圧 Out は、電圧 V in ( V cen ) に一致する地点で一定になる。このとき、トランジスタ 2 3 2 はリニア動作となり、信号 G t 2 は、トランジスタ 2 3 2 におけるソース・ドレイン間の抵抗、および、抵抗素子 R u 、 R d で定まる電圧 Out が電圧 V in ( V cen ) となるような電圧で一定となる。

なお、図 1 1 では、期間 P 5 から期間 P 6 にかけての信号 G t 2 の電圧変化については簡略化して、直ちにバランスした状態を示している。

【 0 0 8 0 】

図 1 0 に示した駆動回路 1 2 0 a によれば、期間 P 1 ~ P 6 毎に、次のような動作によって駆動信号 COM - A の電圧 Out を、信号 A in の電圧 V in に追従させる制御が実行される。

すなわち、電圧 V in が低下する期間 P 1 、 P 5 ではトランジスタ 2 3 2 のスイッチング動作により、電圧 V in が閾値  $V_{th}$  よりも低い値で一定となる期間 P 2 、 P 6 では、トランジスタ 2 3 2 のリニア動作により、電圧 V in が上昇する期間 P 3 ではトランジスタ 2 3 1 のスイッチング動作により、電圧 V in が閾値  $V_{th}$  以上の値で一定となる期間 P 4 で

は、トランジスタ 231 のリニア動作により、それぞれ電圧  $V_{out}$  を電圧  $V_{in}$  に追従させる制御が実行される。

【0081】

このような駆動回路 120a によれば、常時スイッチングする D 級増幅と比較して、電圧  $V_{in}$  が一定である期間 P2、P4、P6 では、トランジスタ 231、232 がスイッチング動作をしない。また、D 級増幅では、スイッチング信号を復調する LPF (Low Pass Filter)、特にコイルのようなインダクターが必要となるが、駆動回路 120a では、そのような LPF は不要である。このため、駆動回路 120a によれば、D 級増幅と比較して、スイッチング動作や LPF で消費される電力を抑えることができるほか、回路の簡略化、小型化を図ることができる。

10

【0082】

なお、駆動回路 (その 1) において、駆動信号 COM-A の電圧  $V_{out}$  (信号  $A_{in}$  の電圧  $V_{in}$ ) が上昇する期間 P3 では、トランジスタ 231 がスイッチング動作し、電圧  $V_{out}$  が低下する期間 P1、P5 では、トランジスタ 232 がスイッチング動作すると説明したが、接続される圧電素子 Pzt の個数が多い場合、トランジスタのオン抵抗と負荷容量で決まる時定数の関係で、リニア動作する場合もあり得る。

また、駆動回路 (その 1) において、電圧  $V_{out}$  が閾値  $V_{th}$  以上の電圧で一定となる期間 P4 では、トランジスタ 231 がリニア動作し、電圧  $V_{out}$  が閾値  $V_{th}$  よりも低い電圧で一定となる期間 P2、P6 では、トランジスタ 232 がリニア動作すると説明したが、同様な理由により、スイッチング動作する場合もあり得る。

20

【0083】

駆動信号 COM-A (COM-B) については台形波形に限られず、正弦波などのように傾きに連続性を有する波形であっても良い。このような波形を出力させる場合、駆動回路 (その 1) では、駆動信号 COM-A の電圧  $V_{out}$  (信号  $A_{in}$  の電圧  $V_{in}$ ) の変化が相対的に大きい場合、具体的には、単位時間当たりにおいて所定電圧以上で電圧が変化する期間 (第 1 期間) でトランジスタ 231、232 の一方がスイッチング動作する一方で、電圧  $V_{out}$  の変化が相対的に小さい場合、具体的には、単位時間当たりにおいて所定電圧よりも低い電圧で変化する、または、変化しない一定の期間 (第 2 期間) でトランジスタ 231、232 の一方がリニア動作することになる。

【0084】

30

また、駆動回路 (その 1) において抵抗素子  $R_u$  のプルアップ先は、駆動信号 COM-A の最高電圧以上の電圧であれば良いので、この例では、電圧  $V_D$  の給電線としている。また、抵抗素子  $R_d$  のプルダウン先は、駆動信号 COM-A の最低電圧以下の電圧であれば良いので、この例では、グランド Gnd としている。

【0085】

ここでは、駆動信号 COM-A を出力する駆動回路 120a を例にとって説明したが、駆動信号 COM-B を出力する駆動回路 120b についても同様な動作となる。駆動信号 COM-B の波形については図 5 で説明した通りであり、信号  $O_Cb$  については上述した通りであるので、波形についての図示を省略する。なお、駆動回路 120b についても、信号  $B_{in}$  の電圧に追従するような電圧  $V_{out}$  の駆動信号 COM-B を出力することになる。

40

【0086】

ところで、図 10 に示した構成では、抵抗素子  $R_u$ 、 $R_d$  が電源の電圧  $V_D$  およびグランド Gnd の間で電氣的に直列に接続されるので、貫通電流が常時流れて、消費電力の点で改善の余地がある。そこで次に、この点を改善した別構成に係る駆動回路 (その 2) について説明する。

【0087】

図 12A は、駆動回路 (その 2) の構成を示す図である。この図に示される駆動回路 (その 2) が、図 10 に示した駆動回路 (その 1) と相違する点は、スイッチ  $Sw_u$  を有する点である。スイッチ  $Sw_u$  (第 1 スイッチ) は、抵抗素子  $R_u$  とともに、電源電圧の高

50

位側電圧  $V_D$  の給電線とノード  $N2$  との間において電氣的に直列に接続され、信号  $Oca$  が  $H$  レベルであればオンし、 $L$  レベルであればオフする。このため、スイッチ  $Swu$  は、セクター 223 により信号  $Gt1$  として差動増幅器 221 の出力信号が選択される場合、すなわち期間  $P1$ 、 $P2$ 、 $P5$ 、 $P6$  でオンする。一方で、スイッチ  $Swu$  は、信号  $Gt2$  として差動増幅器 221 の出力信号が選択される場合、すなわち期間  $P3$ 、 $P4$  でオフする。このため、駆動回路（その 2）によれば、図 10 に示される駆動回路（その 1）と比較して、貫通電流により消費される電力を抑えることができる。

【0088】

なお、駆動回路（その 2）においては、プルアップ用の抵抗素子  $Ru$  の側にスイッチ  $Swu$  を設けたが、プルダウン用の抵抗素子  $Rd$  の側にも別のスイッチを設けても良い。

10

【0089】

図 12B は、抵抗素子  $Rd$  の側にスイッチ  $Swd$  を有する駆動回路（その 3）を示す図である。この図において、 $NOT$  回路 291 は、信号  $OCa$  の論理レベルを反転して、スイッチ  $Swd$  のオンオフを制御する。スイッチ  $Swd$ （第 2 スwitch）は、 $NOT$  回路 291 の出力信号が  $H$  レベルであればオンし、 $L$  レベルであればオフする。

このため、スイッチ  $Swu$ 、 $Swd$  が互いに排他的にオンオフするので、電源の高位側電圧  $V_D$  からグランド  $Gnd$  に向かって、抵抗素子  $Ru$ 、 $Rd$  を介して貫通電流が流れない。このため、駆動回路（その 3）は、駆動回路（その 2）と比較して、さらに低消費電力化を図ることができる。

【0090】

20

後述するように、スイッチ  $Swu$  については、期間  $P1$ 、 $P5$  においてもオフさせ、スイッチ  $Swd$  については、期間  $P3$  においてもオフさせる構成としても良いが、信号  $OCa$  とは独立した信号が必要となり、制御部 110 等の複雑化を招く。逆にいえば、駆動回路（その 2、その 3）では、制御部 110 を、駆動回路（その 1）と同じものを用いながら、消費電力を抑えることができるのである。

【0091】

ここで、ノード  $N2$  のプルアップおよびプルダウンの役割について検討する。

プルアップが特に必要となる場合とは、信号  $Ain$ （駆動信号  $COM-A$ ）が閾値  $V_{th}$  よりも低い電圧で一定となる期間  $P2$ 、 $P6$ 、すなわちトランジスタ 232 をリニア動作させる場合である。この場合、高位側のトランジスタ 231 がオフであるので、低位側のトランジスタ 232 によってノード  $N2$  の電圧  $Out$  を信号  $Ain$  に追従させるためには、ノード  $N2$  を高位側にプルアップする必要がある。

30

一方、プルダウンが特に必要となる場合とは、信号  $Ain$ （駆動信号  $COM-A$ ）が閾値  $V_{th}$  以上の電圧で一定となる期間  $P4$ 、すなわちトランジスタ 231 をリニア動作させる場合である。この場合、ローサイドのトランジスタ 232 がオフであるので、ハイサイドのトランジスタ 231 によってノード  $N2$  の電圧  $Out$  を電圧  $Ain$  に追従させるために、ノード  $N2$  を低位側にプルダウンする必要がある。

【0092】

なお、信号  $OCa$ （ $OCb$ ）については、制御部 110 が出力するのではなく、データ  $dA$ （ $dB$ ）を次のように解析することで、別の回路が生成することが可能である。

40

例えば、データ  $dA$ （ $dB$ ）についての、時間的に隣り合う離散値（データ）同士を比較し、当該離散値同士が同じであれば、電圧一定区間であるし、当該一定区間における離散値を判別することで、一定区間の電圧が閾値  $V_{th}$  以上であるか否かを判別することができる。また、当該離散値同士のうち、時間的に後の離散値が前の離散値よりも電圧変換したときに高くなっていれば、電圧上昇区間であるし、時間的に後の離散値が前の離散値よりも電圧変換したときに低くなっていれば、電圧低下区間である。

データ  $dA$ （ $dB$ ）ではなく、アナログ変換後の信号を同様に解析しても良い。

【0093】

さて、駆動回路（その 1、その 2、その 3）では、駆動信号  $COM-A$ （ $COM-B$ ）の振幅に合わせて一対のトランジスタ 231、232 が電源電圧（ $V_D - Gnd$ ）で動作

50

する。上述したように駆動信号COM - Aの電圧は最大で40ボルト程度であるので、セレクター223および差動増幅器221に対して高耐圧が要求される。その理由は、トランジスタ231のゲート端子に信号Gt1を供給するとともに、トランジスタ232のゲート端子に信号Gt2を供給する必要があるからである。

そこで次に、この点を改善した別構成に係る駆動回路(その4)について説明する。

#### 【0094】

図13は、駆動回路(その4)を含む印刷装置(その2)の電氣的な構成を示すブロック図である。この図に示される印刷装置(その2)が、図4に示した印刷装置(その1)と相違する点は、第1に、電圧増幅器115a、115bを有さない点である。このため、DAC113aの出力である小振幅の信号ainが駆動回路120aに供給されるとともに、DAC113bの出力である小振幅の信号binが駆動回路120bに供給される。また、相違点としては、第2に、データdAが駆動回路120aに、データdBが駆動回路120bに、それぞれ供給される点である。

10

#### 【0095】

図14Aは、駆動回路(その4)の構成を示す図である。

この図に示されるように、駆動回路120aは、4つの基準電源Eと、差動増幅器221およびセレクター223に加えて、ゲートセレクター270a、270b、270c、270dと、セレクター280と、4つのトランジスタ対と、抵抗素子R1、R2と、スイッチSwuと、コンデンサC0を含む。

20

#### 【0096】

駆動回路(その4)では、電圧Eを出力する基準電源の4段直列接続によって電圧E、2E、3E、4Eがそれぞれ電圧VA、VB、VC、VDとして出力される。

#### 【0097】

図15は、電圧VA、VB、VC、VDについて説明するための図である。

この図に示されるように、電圧Eを例えば10.5Vとしたとき、電圧VA、VB、VC、VDの各々は、それぞれ10.5V、21.0V、31.5V、42.0Vである。本実施形態では、電圧VA、VB、VC、VDで次のような電圧範囲が規定される。すなわち、電圧ゼロのグラウンドGnd以上電圧VA未満の範囲が第1範囲として規定され、電圧VA以上電圧VB未満の範囲が第2範囲として規定され、電圧VB以上電圧VC未満の範囲が第3範囲として規定され、電圧VC以上電圧VD未満の範囲が第4範囲として規定される。

30

#### 【0098】

図14Aの説明に戻すと、差動増幅器221の負入力端(-)には小振幅の信号ainが供給される一方、正入力端(+)にはノードN3の電圧Out2が印加されている。このため、差動増幅器221は、電圧Out2から、入力である信号ainの電圧Vinを減算した差電圧を増幅して出力することになる。

なお、駆動回路(その4)における差動増幅器221は、駆動回路(その1)とは異なり、電源の高位側を電圧VAとしている。このため、差動増幅器221の出力電圧は、グラウンドGndから電圧VAまでの範囲となる。

#### 【0099】

40

セレクター280は、制御部110(図13参照)から供給されるデータdA(dB)から、信号ain(bin)の電圧Vinの範囲を判別して、当該判別の結果に応じて、それぞれ次のように選択信号Sa、Sb、Sc、Sdを出力する。

詳細には、セレクター280は、データdA(dB)で規定される電圧Vinが0V以上1.05V未満であると判別した場合、すなわち、電圧Vinを10倍で増幅したときの電圧が上記第1範囲に含まれる場合、選択信号SaのみをHレベルとし、他の選択信号Sb、Sc、SdをLレベルとする。また、セレクター280は、データdA(dB)で規定される電圧Vinが1.05V以上2.10V未満であると判別した場合、すなわち、電圧Vinを10倍で増幅したときの電圧が上記第2範囲に含まれる場合、選択信号SbのみをHレベルとし、他の選択信号Sa、Sc、SdをLレベルとする。同様に、セレクター2

50

80は、データdA(dB)で規定される電圧Vinが2.10V以上3.15V未満であると判別した場合、すなわち、電圧Vinを10倍で増幅したときの電圧が上記第3範囲に含まれる場合、選択信号ScのみをHレベルとし、他の選択信号Sa、Sb、SdをLレベルとし、当該電圧Vinが3.15V以上4.20V未満であると判別した場合、すなわち、電圧Vinを10倍で増幅したときの電圧が上記第4範囲に含まれる場合、選択信号SdのみをHレベルとし、他の選択信号Sa、Sb、ScをLレベルとする。

#### 【0100】

ここで説明の便宜上、4つのトランジスタ対について説明する。

この例において、4つのトランジスタ対は、トランジスタ231a、232aのペア、トランジスタ231b、232bのペア、トランジスタ231c、232cのペア、および、トランジスタ231d、232dのペアによって構成される。

10

各トランジスタ対のうち、ハイサイドのトランジスタ231a、231b、231c、231dは、例えばPチャネル型の電界効果トランジスタであり、ローサイドのトランジスタ232a、232b、232c、232dは、例えばNチャネル型の電界効果トランジスタである。

#### 【0101】

トランジスタ231aについては、ソース端子に電圧VAが印加され、ドレイン端子がノードN2に接続される。トランジスタ232aについては、ソース端子がグランドGndに接地され、ドレイン端子がノードN2に共通に接続される。

同様に、トランジスタ231b(231c、231d)については、ソース端子に電圧VB(VC、VD)が印加され、ドレイン端子がノードN2に接続される。トランジスタ232b(232c、232d)については、ソース端子に電圧VA(VB、VC)が印加され、ドレイン端子がノードN2に共通に接続される。

20

#### 【0102】

なお、例えばトランジスタ231aを第1ハイサイドトランジスタとし、トランジスタ232aを第1ローサイドトランジスタとして、トランジスタ231a、232aが第1トランジスタ対とした場合、トランジスタ231bが第2ハイサイドトランジスタとなり、トランジスタ232bが第2ローサイドトランジスタとして、トランジスタ231b、232bが第2トランジスタ対となる。

#### 【0103】

30

詳細については後述するが、トランジスタ231a、232aは、ゲートセレクトア270aがイネーブルされたときに、電圧VAとグランドGndとを電源電圧として駆動信号を出力し、トランジスタ231b、232bは、ゲートセレクトア270bがイネーブルされたときに、電圧VBと電圧VAとを電源電圧として駆動信号を出力する。同様に、トランジスタ231c、232cは、ゲートセレクトア270cがイネーブルされたときに、電圧VCと電圧VBとを電源電圧として駆動信号を出力し、トランジスタ231d、232dは、ゲートセレクトア270dがイネーブルされたときに、電圧VDと電圧VCとを電源電圧として駆動信号を出力する構成となっている。

この構成では、トランジスタ231a、232aの電源電圧、トランジスタ231b、232bの電源電圧、トランジスタ231c、232cの電源電圧、および、トランジスタ231d、232dの電源電圧は、それぞれ10.5Vとなる。

40

#### 【0104】

ゲートセレクトア270aは、入力端Enbに供給された選択信号SaがHレベルになってイネーブルされたときに、セレクトア223から出力される信号Gt1、Gt2をそれぞれレベルシフトして、トランジスタ231a、232aのゲート端子に供給する。詳細には、ゲートセレクトア270aは、イネーブルされたときに、信号Gt1の最低電圧から最高電圧までの範囲を、グランドGndから電圧VAまでの第1範囲にレベルシフトして、トランジスタ231aのゲート端子に供給し、信号Gt2の最低電圧から最高電圧までの範囲を、上記第1範囲にレベルシフトして、トランジスタ232aのゲート端子に供給する。

50

なお、ゲートセレクター 270a に限って言えば、信号 Gt1、Gt2 の最低電圧から最高電圧までの範囲は第 1 範囲に一致しているので、イネーブルされたときに、信号 Gt1、Gt2 をそのままトランジスタ 231a、232a のゲート端子に供給する。

#### 【0105】

ゲートセレクター 270b は、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、電圧  $V_A$  から電圧  $V_B$  までの第 2 範囲にレベルシフトして、トランジスタ 231b のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 2 範囲にレベルシフトして、トランジスタ 232b のゲート端子に供給する。すなわち、ゲートセレクター 270b に限って言えば、イネーブルされたときに、信号 Gt1、Gt2 に 10.5V を上乗せして、トランジスタ 231b、232b のゲート端子に供給する。

10

#### 【0106】

同様に、ゲートセレクター 270c は、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、電圧  $V_B$  から電圧  $V_C$  までの第 3 範囲にレベルシフトして、トランジスタ 231c のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 3 範囲にレベルシフトして、トランジスタ 232c のゲート端子に供給する。すなわち、ゲートセレクター 270c に限って言えば、イネーブルされたときに、信号 Gt1、Gt2 に 21.0V を上乗せして、トランジスタ 231c、232c のゲート端子に供給する。

ゲートセレクター 270d についても同様に、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、電圧  $V_C$  から電圧  $V_D$  までの第 4 範囲にレベルシフトして、トランジスタ 231d のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 4 範囲にレベルシフトして、トランジスタ 232d のゲート端子に供給する。すなわち、ゲートセレクター 270d に限って言えば、イネーブルされたときに、信号 Gt1、Gt2 に 31.5V を上乗せして、トランジスタ 231d、232d のゲート端子に供給する。

20

#### 【0107】

なお、ゲートセレクター 270a、270b、270c、270d は、それぞれの入力端 Enb に供給された選択信号が L レベルになってディセーブルされたとき、それぞれに対応する 2 つのトランジスタをそれぞれオフとさせる信号を出力する。すなわち、ゲートセレクター 270a、270b、270c、270d は、ディセーブルにされると、信号 Gt1 を強制的に H レベルに変換し、信号 Gt2 を強制的に L レベルに変換する。

30

ここでいう H、L レベルは、ゲートセレクター 270a、270b、270c、270d のそれぞれにおける電源電圧の高位側電圧、低位側電圧である。例えば、ゲートセレクター 270b は、電圧  $V_B$  と電圧  $V_A$  とを電源電圧とするので、高位側の電圧  $V_B$  が H レベルであり、低位側の電圧  $V_A$  が L レベルである。

#### 【0108】

ノード N2 は、抵抗素子 R1 を介して差動増幅器 221 の正入力端 (+) に帰還される。この例では、便宜的に、差動増幅器 221 の正入力端 (+) をノード N3 と表記する一方、当該ノード N3 の電圧を Out2 と表記している。

40

ノード N3 は、抵抗素子 R2 を介してグラウンド Gnd に接地される。このため、ノード N3 の電圧 Out2 は、電圧 Out の電圧を、抵抗素子 R1、R2 の抵抗値で規定される比、すなわち、 $R2 / (R1 + R2)$  で分圧した電圧となる。本実施形態において、降圧比は、 $1 / 10$  に設定される。換言すれば、電圧 Out2 は、電圧 Out の  $1 / 10$  という関係にある。

#### 【0109】

また、図 14A の駆動回路 (その 4) では、図 12A に示した駆動回路 (その 2) と同様に、スイッチ Swu と抵抗素子 Ru とが電源電圧の高位側電圧  $V_D$  の給電線とノード N2 との間において電氣的に直列に接続されている。一方で、ノード N2 のプルダウンは、図 14A に示される駆動回路 (その 4) では、ノード N2 の電圧 Out を降圧して差動増幅

50

器 2 2 1 に帰還する抵抗素子 R 1、R 2 が担っている。逆にいえば、駆動回路（その 4）における抵抗素子 R 1、R 2 は、ノード N 2 をプルダウンする機能と、電圧 Out を降圧して差動増幅器 2 2 1 に帰還する機能との双方を担っている。

#### 【 0 1 1 0 】

ダイオード d 1、d 2 は逆流防止用である。ダイオード d 1 の順方向は、トランジスタ 2 3 1 a、2 3 1 b、2 3 1 c のドレイン端子からノード N 2 に向かう方向であり、ダイオード d 2 の順方向は、ノード N 2 からトランジスタ 2 3 1 b、2 3 1 c、2 3 1 d のドレイン端子に向かう方向である。

なお、ノード N 2 の電圧 Out は電圧  $V_D$  よりも高くないので、逆流を考慮する必要がない。このため、トランジスタ 2 3 1 d に対してダイオード d 1 は設けられていない。同様にノード N 2 の電圧 Out は電圧ゼロのグランド Gnd よりも低くないので、トランジスタ 2 3 2 a に対してダイオード d 2 は設けられていない。

10

#### 【 0 1 1 1 】

次に、駆動回路（その 4）の動作を、駆動信号 COM - A を出力する場合を例にとって説明する。

#### 【 0 1 1 2 】

図 1 6 は、駆動回路（その 4）の動作を説明するための図である。この図に示されるように、また上述したように信号 a in は、駆動信号 COM - A の相似形であるが、DAC 1 1 3 a によりアナログ変換した直後の小振幅の信号であって、駆動信号 COM - A の電圧の 1 / 1 0 の関係にある。

20

このため、電圧  $V_A$ 、 $V_B$ 、 $V_C$ 、 $V_D$  で規定される第 1 範囲から第 4 範囲までを、信号 a in の電圧範囲に換算する場合、電圧  $V_A / 10$ 、 $V_B / 10$ 、 $V_C / 10$ 、 $V_D / 10$  で規定される。詳細には、信号 a in については、0 V 以上電圧  $V_A / 10$  (= 1.05 V) 未満の範囲が第 1 範囲に相当し、電圧  $V_A / 10$  以上電圧  $V_B / 10$  (= 2.10 V) 未満の範囲が第 2 範囲に相当し、電圧  $V_B / 10$  以上電圧  $V_C / 10$  (= 3.15 V) 未満の範囲が第 3 範囲に相当し、電圧  $V_C / 10$  以上電圧  $V_D / 10$  (= 4.20 V) 未満の範囲が第 4 範囲に相当する。

#### 【 0 1 1 3 】

まず、セレクトア 2 8 0 は、電圧 Vin がタイミング t 1 よりも前において第 3 範囲であるとデータ d A から判別した場合、選択信号 S c のみを H レベルとし、他の選択信号 S a、S b、S d を L レベルとするので、ゲートセレクトア 2 7 0 c がイネーブルされ、他のゲートセレクトア 2 7 0 a、2 7 0 b、2 7 0 d がディセーブルされる。したがって、この場合、トランジスタ 2 3 1 c、2 3 2 c が、電源電圧として電圧  $V_C$ 、 $V_B$  を用いて駆動信号 COM - A を出力することになる。

30

#### 【 0 1 1 4 】

次に、電圧 Vin がタイミング t 1 からタイミング t 2 までの期間にわたって第 2 範囲となったとき、セレクトア 2 8 0 は、選択信号 S b のみを H レベルとし、他の選択信号 S a、S c、S d を L レベルとするので、ゲートセレクトア 2 7 0 b がイネーブルされ、他のゲートセレクトア 2 7 0 a、2 7 0 c、2 7 0 d がディセーブルされる。したがって、この場合、トランジスタ 2 3 1 b、2 3 2 b が電源電圧として電圧  $V_B$ 、 $V_A$  を用いて駆動信号 COM - A を出力することになる。

40

電圧 Vin がタイミング t 2 からタイミング t 3 までの期間にわたって第 1 範囲となったとき、セレクトア 2 8 0 は、選択信号 S a のみを H レベルとし、この結果、ゲートセレクトア 2 7 0 a のみがイネーブルされるので、トランジスタ 2 3 1 a、2 3 2 a が電源電圧として電圧  $V_A$ 、グランド Gnd を用いて駆動信号 COM - A を出力することになる。

#### 【 0 1 1 5 】

以降については簡単に説明すると、タイミング t 3 からタイミング t 4 までの期間では、ゲートセレクトア 2 7 0 b のみがイネーブルされるので、トランジスタ 2 3 1 b、2 3 2 b が電源電圧として電圧  $V_B$ 、 $V_A$  を用い、タイミング t 4 からタイミング t 5 までの期間では、ゲートセレクトア 2 7 0 c のみがイネーブルされるので、トランジスタ 2

50

3 1 c、2 3 2 c が電源電圧として電圧  $V_C$ 、 $V_B$  を用い、タイミング  $t_5$  からタイミング  $t_6$  までの期間では、ゲートセクター 2 7 0 d のみがイネーブルされるので、トランジスタ 2 3 1 d、2 3 2 d が電源電圧として電圧  $V_D$ 、 $V_C$  を用い、タイミング  $t_6$  からは、ゲートセクター 2 7 0 c のみがイネーブルされるので、トランジスタ 2 3 1 c、2 3 2 c が電源電圧として電圧  $V_C$ 、 $V_B$  を用いて、それぞれ駆動信号 COM - A を出力することになる。

【0 1 1 6】

一方、ノード N 3 の電圧 Out2 は、電圧 Out の  $1/10$  なので、差電圧を求めるにあたって両者のスケールが揃えられている。

【0 1 1 7】

駆動回路（その 4）では、信号 a in の電圧  $V_{in}$  に応じてゲートセクター 2 7 0 a、2 7 0 b、2 7 0 c、2 7 0 d のいずれかがイネーブルされるとともに、イネーブルされたいずれか 1 つのゲートセクターに対応するトランジスタ対によって、電圧 Out を  $1/10$  に降圧した電圧 Out2 が電圧  $V_{in}$  に追従するような動作、逆にいえば、電圧  $V_{in}$  に対して電圧 Out が 10 倍となるように動作が実行される。

【0 1 1 8】

例えば、電圧 Out2 が電圧  $V_{in}$  に追従するような動作は、電圧  $V_{in}$  が第 1 範囲に相当する場合であれば、ゲートセクター 2 7 0 a がイネーブルされるので、トランジスタ 2 3 1 a、2 3 2 a によって実行される。同様に、電圧 Out2 が電圧  $V_{in}$  に追従するような動作は、電圧  $V_{in}$  が第 2 範囲に相当する場合であれば、ゲートセクター 2 7 0 b がイネーブルされるので、トランジスタ 2 3 1 b、2 3 2 b によって、電圧  $V_{in}$  が第 3 範囲に相当する場合であれば、ゲートセクター 2 7 0 c がイネーブルされるので、トランジスタ 2 3 1 c、2 3 2 c によって、電圧  $V_{in}$  が第 4 範囲に相当する場合であれば、ゲートセクター 2 7 0 d がイネーブルされるので、トランジスタ 2 3 1 d、2 3 2 d によって、それぞれ実行される。

【0 1 1 9】

信号 a in の電圧  $V_{in}$  については、第 1 範囲から第 4 範囲までにおいて隣り合う領域を跨ぐ（移行）場合がある。例えば図 1 6 でいえば、電圧  $V_{in}$  は、タイミング  $t_1$  において第 3 範囲から第 2 範囲へと移行する。電圧  $V_{in}$  が第 3 範囲であれば、ゲートセクター 2 7 0 c がイネーブルされるので、トランジスタ 2 3 1 c、2 3 2 c によって、当該電圧  $V_{in}$  に対して電圧 Out が 10 倍となるように制御される。タイミング  $t_1$  において電圧  $V_{in}$  が第 3 範囲から第 2 範囲に移行したとき、ゲートセクター 2 7 0 c がディセーブルになり、ゲートセクター 2 7 0 b がイネーブルされるので、トランジスタ 2 3 1 b、2 3 2 b によって、電圧 Out2 が電圧  $V_{in}$  に追従するように制御される。

ここでは、電圧  $V_{in}$  が第 3 範囲から第 2 範囲へと移行する場合を例にとって説明したが、他の場合でも同様であり、例えば第 2 範囲から第 1 範囲への移行であれば、ゲートセクター 2 7 0 b がディセーブルになり、ゲートセクター 2 7 0 a がイネーブルされるので、トランジスタ 2 3 1 a、2 3 2 a によって、引き続き電圧 Out2 が電圧  $V_{in}$  に追従するように制御される。

【0 1 2 0】

駆動回路（その 4）にはトランジスタ対が 4 組存在するが、動作しているトランジスタ対は、常に 1 組であり、他のトランジスタ対はオフしているので、低消費電力化を図ることができる。また、駆動回路（その 4）によれば、差動増幅器 2 2 1 およびセクター 2 2 3 については、電源としては比較的低い電圧（ $V_A - Gnd$ ）で動作するので、素子サイズの肥大化などを抑制することができる。

【0 1 2 1】

図 1 4 B は、駆動回路（その 5）を示す図である。この駆動回路（その 5）は、駆動回路（その 3）と同様に、プルアップを無効化するスイッチ  $Sw_u$  に加えて、プルダウンを無効化するスイッチ  $Sw_d$  を設けた構成である。駆動回路（その 5）によれば、貫通電流が流れないので、駆動回路（その 4）と比較して、さらに低消費電力化を図ることができ

10

20

30

40

50



る。

【0122】

図14Aの駆動回路(その4)や図14Bの駆動回路(その5)における差動増幅器221およびセレクター223について、比較的高い電圧で動作することが許容されるのであれば、次のような駆動回路(その6)でも良い。

【0123】

図17は、駆動回路(その6)を含む印刷装置(その3)の電氣的な構成を示すブロック図である。この図に示される印刷装置(その3)が図13に示した印刷装置(その2)と相違する点は、DAC113a、113bを有さない点である。ただし、次に説明するように、DACおよび電圧増幅器に相当する回路が駆動回路120a(120b)の側に設けられている。

10

【0124】

図18は、駆動回路(その6)の構成を示す図である。この図に示される駆動回路(その6)が図14Bに示した駆動回路(その5)と相違する主な点は、第1に、駆動信号COM-Aを出力する駆動回路120aでいえば、データdAをアナログで小振幅の信号ainに変換するDAC293aと、信号ainの電圧を例えば10倍に増幅して大振幅の信号Ainとして出力する電圧増幅器295aとを備える点と、第2に、トランジスタ対のそれぞれに対応して差動増幅器とセレクターとのセットが設けられる点と、第3に、抵抗素子R1、R2を有しない点である。

【0125】

20

第1の点について説明すると、上述したように、DAC293aは図4におけるDAC113aに相当し、電圧増幅器295aは図4における電圧増幅器115aに相当する。

このため、DAC113aは、デジタルのデータdAをアナログで小振幅の信号ainに変換し、電圧増幅器295aは、当該信号ainの電圧を例えば10倍に増幅して、大振幅の信号Ainとして出力する。

【0126】

第2の点について説明すると、トランジスタ231a、232aの対に対応して差動増幅器221aおよびセレクター223aが設けられ、トランジスタ231b、232bの対に対応して差動増幅器221bおよびセレクター223bが設けられ、トランジスタ231c、232cの対に対応して差動増幅器221cおよびセレクター223cが設けられ、トランジスタ231d、232dの対に対応して差動増幅器221dおよびセレクター223dが設けられている。

30

【0127】

差動増幅器221a、221b、221c、222dは、図10における差動増幅器221と同様であり、電源の高位側を電圧V<sub>D</sub>とし、低位側をグランドGndとして、出力である駆動信号COM-Aの電圧Outから、入力である大振幅の信号Ainの電圧Vinを減算した差電圧を増幅して出力する。

駆動回路(その6)では、ノードN2の電圧Outを降圧して帰還する必要がないので、図14Aで示される駆動回路(その4)の抵抗素子R1、R2が廃止されている。ただし、ノードN2をプルダウンするために、抵抗素子RdがスイッチSwとともに設けられている。

40

【0128】

セレクター223a、223b、223c、223dは、図10におけるセレクター223と同様に、信号OCaがLレベルであれば、差動増幅器の出力信号を選択して、ハイサイドトランジスタ側に出力するとともに、ローサイドトランジスタをオフにする信号を、当該ローサイドトランジスタ側に出力する一方、信号OCaがHレベルであれば、差動増幅器の出力信号を選択して、ローサイドトランジスタ側に出力するとともに、ハイサイドトランジスタをオフにする信号を、当該ハイサイドトランジスタ側に出力する。

【0129】

50

なお、駆動回路（その６）におけるゲートセクター２７０a、２７０b、２７０c、２７０dは、駆動回路（その４、その５）と比較してレベルシフトする機能を有さず、単にイネーブルされたときに、対応するトランジスターのゲート端子の各々に、対応するセクターの出力信号をそれぞれ供給する一方、ディセーブルされたときに、対応するトランジスターのゲート端子の各々に、当該トランジスターのそれぞれをオフする信号をそれぞれ供給する。

#### 【０１３０】

また、駆動回路（その６）には、駆動回路（その５）と同様に、NOT回路２９１、スイッチSw dが設けられている。スイッチSw dは、抵抗素子R dとともに、ノードN 2とグランドGndとの間において電氣的に直列に接続され、信号O c aをNOT回路２９１により論理反転した信号がHレベルであればオンし、Lレベルであればオフする。このため、スイッチSw u、Sw dは、互いに排他的にオンオフする。

#### 【０１３１】

駆動回路（その６）によれば、電圧Outが、電圧A inの電圧に追従するように制御される。この制御に際して、駆動回路（その６）では、駆動回路（その４、その５）と同様に、トランジスター対が４組存在するが、動作しているトランジスター対は、常に１組であり、他のトランジスター対はオフしているので、低消費電力化を図ることができる。

また、駆動回路（その６）によれば、スイッチSw u、Sw dが互いに排他的にオンオフするので、電源の高位側電圧V<sub>D</sub>およびグランドGndの間において抵抗素子R 1、R 2を介して貫通電流が流れない。このため、さらなる低消費電力化を図ることができる。

#### 【０１３２】

駆動回路（その４、その５、その６）において、セクター２８０は、アナログ変換前のデータd A（d B）によって電圧V inが第１範囲から第４範囲までのいずれかに含まれるかを判別する構成としたが、多少精度や遅延が発生するものの、アナログ変換後の信号a in（b in）で判別しても良い。

このため、トランジスター対を元駆動信号に基づく信号に応じて選択する、といった場合の当該信号には、データd A（d B）の場合もあるし、当該データd A（d B）をアナログ変換した信号a in（b in）の場合もあるし、データd A（d B）と信号a in（b in）とを重み付けした信号の場合もある。

なお、４つのトランジスター対については、元駆動信号に基づく信号に応じてセクター２８０によって選択されるとともに、選択されたトランジスター対から駆動信号COM - Aが出力される一方、非選択としたトランジスター対がゲートセクターによってオフにさせられるので、セクター２８０およびゲートセクター２７０a、２７０b、２７０c、２７０dをトランジスター対切替部として概念することができる。

#### 【０１３３】

駆動回路（その４、その５、その６）において、トランジスター対のセット数をそれぞれ「４」としたが、「２」以上であれば良い。セット数が多くなるにつれて、各基準電源Eの電圧を低く抑えることができる。

また、駆動回路（その４、その５、その６）において、電圧V<sub>A</sub>、V<sub>B</sub>、V<sub>C</sub>、V<sub>D</sub>について、電圧Eを出力する基準電源の４段直列接続（図１５参照）によって出力する構成としたので、各電圧セットにおける高位側電圧と低位側電圧との差を電圧E（＝１０．５V）で揃えたが、不揃いとした構成でも良い。

電圧範囲については、第１範囲から第４範囲までのうち、隣り合う範囲については一部重複させても良い。

なお、セクター２８０がアナログ変換後の信号a in（b in）で判別しても良い点や、トランジスター対のセット数が「２」以上であれば良い点等については、後述する駆動回路（その１０、その１１、その１２）でも同様に適用可能である。

#### 【０１３４】

さて、駆動回路（その４、その５、その６）では、４組のトランジスター対のうち、データd A（d B）等に応じていずれかを選択する構成としたが、次の駆動回路（その７、

その 8 ) のように、1 組のトランジスタ対で電源電圧をデータ  $dA$  (  $dB$  ) 等に応じて切り替える構成も可能である。

#### 【 0 1 3 5 】

なお、駆動回路 ( その 7 ) を含む印刷装置の電氣的な構成を示すブロック図については、図 1 7 の印刷装置 ( その 3 ) と同様である。すなわち、制御部 1 1 0 から、データ  $dA$  および信号  $OCa$  が駆動回路 1 2 0 a に供給されるとともに、データ  $dB$  および信号  $OCb$  が駆動回路 1 2 0 b に供給される構成となっている。

#### 【 0 1 3 6 】

図 1 9 は、駆動回路 ( その 7 ) の構成を示す図である。この図に示されるように、駆動信号  $COM-A$  を出力する駆動回路 ( その 7 ) は、単位回路 2 0 0、 $DAC293a$ 、電圧増幅器 2 9 5 a および電圧切替器 3 0 0 を含む。

10

このうち、 $DAC293a$  は、デジタルのデータ  $dA$  をアナログで小振幅の信号  $ain$  に変換し、電圧増幅器 2 9 5 a は、当該信号  $ain$  の電圧を例えば 1 0 倍に増幅して大振幅の信号  $Ain$  として出力する。

#### 【 0 1 3 7 】

電圧切替器 ( 電源電圧切替部 ) 3 0 0 は、データ  $dA$  に応じて、電圧セット (  $V_A$ 、 $Gnd$  )、(  $V_B$ 、 $V_A$  )、(  $V_C$ 、 $V_B$  ) または (  $V_D$ 、 $V_C$  ) のいずれかを選択し、当該選択した電圧セットを単位回路 2 0 0 の電源電圧 (  $V_H$ 、 $V_L$  ) として給電するものである。

詳細には、電圧切替器 3 0 0 は、電圧選択器 3 5 0 と、スイッチ  $S-AH$ 、 $S-AL$  の組と、スイッチ  $S-BH$ 、 $S-BL$  の組と、スイッチ  $S-CH$ 、 $S-CL$  の組と、スイッチ  $S-DH$ 、 $S-DL$  の組と、を含み、電圧選択器 3 5 0 がデータ  $dA$  に応じて選択信号  $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$  を次のように出力する。

20

#### 【 0 1 3 8 】

すなわち、電圧選択器 3 5 0 は、データ  $dA$  をアナログ変換して電圧増幅した信号  $Ain$  の電圧が第 1 範囲になる場合、選択信号  $Sel-A$  を H レベルとし、選択信号  $Sel-B$ 、 $Sel-C$ 、 $Sel-D$  を L レベルとし、信号  $Ain$  の電圧が第 2 範囲になる場合、選択信号  $Sel-B$  を H レベルとし、選択信号  $Sel-A$ 、 $Sel-C$ 、 $Sel-D$  を L レベルとし、信号  $Ain$  の電圧が第 3 範囲になる場合、選択信号  $Sel-C$  を H レベルとし、選択信号  $Sel-A$ 、 $Sel-B$ 、 $Sel-D$  を L レベルとし、信号  $Ain$  の電圧が第 4 範囲になる場合、選択信号  $Sel-D$  を H レベルとし、選択信号  $Sel-A$ 、 $Sel-B$ 、 $Sel-C$  を L レベルとする。

30

#### 【 0 1 3 9 】

スイッチ  $S-AH$ 、 $S-AL$  は、選択信号  $Sel-A$  が H レベルのときにオンするものであり、スイッチ  $S-AH$  の一端には電圧  $V_A$  が印加され、スイッチ  $S-AL$  の一端は電圧ゼロのグラウンド  $Gnd$  に接地されている。スイッチ  $S-BH$ 、 $S-BL$  は、選択信号  $Sel-B$  が H レベルのときにオンするものであり、スイッチ  $S-BH$  の一端には電圧  $V_B$  が印加され、スイッチ  $S-BL$  の一端には電圧  $V_A$  が印加されている。スイッチ  $S-CH$ 、 $S-CL$  は、選択信号  $Sel-C$  が H レベルのときにオンするものであり、スイッチ  $S-CH$  の一端には電圧  $V_C$  が印加され、スイッチ  $S-CL$  の一端には電圧  $V_B$  が印加されている。スイッチ  $S-DH$ 、 $S-DL$  は、選択信号  $Sel-D$  が H レベルのときにオンするものであり、スイッチ  $S-DH$  の一端には電圧  $V_D$  が印加され、スイッチ  $S-DL$  の一端には電圧  $V_C$  が印加されている。

40

#### 【 0 1 4 0 】

スイッチ  $S-AH$ 、 $S-BH$ 、 $S-CH$ 、 $S-DH$  の他端は、共通接続されるとともに、これらのスイッチのいずれかのオンによって選択された電圧が単位回路 2 0 0 に電源の高位側電圧  $V_H$  として給電される。同様にスイッチ  $S-AL$ 、 $S-BL$ 、 $S-CL$ 、 $S-DL$  の他端は、共通接続されるとともに、これらのスイッチのいずれかのオンによって選択された電圧が単位回路 2 0 0 に電源の低位側電圧  $V_L$  として給電される。

#### 【 0 1 4 1 】

したがって、単位回路 2 0 0 の電源電圧 (  $V_H$ 、 $V_L$  ) は、信号  $Ain$  の電圧に応じて次

50

のようになる。すなわち、電源電圧 ( $V_H$ 、 $V_L$ ) は、信号  $A_{in}$  の電圧が第 1 範囲の場合に電圧セット ( $V_A$ 、 $Gnd$ ) となり、第 2 範囲の場合に電圧セット ( $V_B$ 、 $V_A$ ) となり、第 3 範囲の場合に電圧セット ( $V_C$ 、 $V_B$ ) となり、第 4 範囲の場合に電圧セット ( $V_D$ 、 $V_C$ ) となる。

#### 【0142】

図 20 は、駆動回路 (その 7) における単位回路 200 の構成を示す図である。この図に示される単位回路 200 は、図 12B に示される駆動回路 (その 3) とほぼ同様であり、相違点は、トランジスタ 231 のソース端子に、高位側電圧  $V_H$  が印加されるとともに、トランジスタ 232 のソース端子に、低位側電圧  $V_L$  が印加される点である。

すなわち、トランジスタ対の電源電圧が相違するだけであり、ノード N2 の電圧 Out を、トランジスタ 231、232 が、電源電圧の範囲にある電圧  $V_{in}$  に追従するように制御する点については共通である。ここで、電圧  $V_{in}$  が、現状の電圧  $V_H$  以上高くなる場合、電圧  $V_H$ 、 $V_L$  として 1 段高いセットに切り替えられる一方、電圧  $V_L$  より低くなる場合、電圧  $V_H$ 、 $V_L$  として 1 段低いセットに切り替えられる。このため、駆動回路 (その 7) によれば、信号  $A_{in}$  の電圧  $V_{in}$  が、グランド  $Gnd$  から電圧  $V_D$  までの範囲にわたる場合、電圧切替器 300 によって、当該電圧  $V_{in}$  に応じた電圧  $V_H$ 、 $V_L$  のセットを切り替えられながら、単位回路 200 によって、ノード N2 の電圧 Out が電圧  $V_{in}$  に追従するように制御されることになる。

#### 【0143】

また、駆動回路 (その 7) によれば、スイッチ  $Sw_u$ 、 $Sw_d$  が互いに排他的にオンオフするので、電源の高位側電圧  $V_D$  およびグランド  $Gnd$  の間において抵抗素子  $R_1$ 、 $R_2$  を介した貫通電流が抑えられ、これにより低消費電力化が図られる。

#### 【0144】

駆動信号  $COM-A$  の電圧 Out は 0 ~ 40 V 程度で振幅するので、電圧セットを切り替えない構成であれば、単位回路 200 における電源電圧も 40 V 程度必要となり、高コスト化や、回路規模の肥大化を招く。

これに対して、駆動回路 (その 7) によれば、データ  $d_A$  (電圧  $V_{in}$ ) に応じて電圧セットが切り替えられて、単位回路 200 の電源電圧として給電される。このため、本実施形態では、0 ~ 40 V 程度の電圧 Out を出力するのにもかかわらず、単位回路 200 における電源電圧は、10.5 V に抑えられるので、高コスト化や、回路規模の肥大化を防ぐことができる。

#### 【0145】

図 21 は、駆動回路 (その 8) を含む印刷装置 (その 4) の電気的な構成を示すブロック図である。この図に示される印刷装置 (その 4) が図 17 に示した印刷装置 (その 3) と相違する点は、印刷データ  $SI$  を含む制御信号  $Ctr$  が駆動回路 120a、120b にそれぞれ供給される点である。

#### 【0146】

図 22 は、駆動回路 (その 8) の構成を示す図である。この図に示される駆動回路 (その 8) が図 19 に示した駆動回路 (その 7) と相違する主な点は、電圧切替器 300 における電圧選択器 350 に、印刷データ  $SI$  が供給される点である。

#### 【0147】

この点について詳述すると、駆動回路 (その 8) における電圧選択器 350 は、データ  $d_A$  (電圧 Out) に応じて選択信号  $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$  のいずれかを H レベルで出力する点で駆動回路 (その 7) と同様であるが、印刷データ  $SI$  から容量性負荷の大きさを推定し、選択信号  $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$  を、推定した容量性負荷の大きさに応じた遅延量で切り替える。

なお、電圧選択器 350 のおける推定は、例えば次のようなものである。すなわち、電圧選択器 350 は、選択制御部 510 (図 6 参照) におけるシフトレジスタ 512 およびラッチ回路 514 と同様な回路によって、制御部 110 からの制御信号  $Ctr$  に含まれる印刷データ  $SI$  をラッチするとともに、当該ラッチした印刷データ  $SI$  を解析

10

20

30

40

50

し、印刷周期  $T_a$  の期間  $T_1$ 、 $T_2$  のそれぞれにおいて駆動信号  $COM-A$  が一端に印加される圧電素子  $Pzt$  の個数を求めることによって容量性負荷の大きさを推定する。

また、ここでいう遅延量とは、選択信号の論理レベルを切り替えるタイミングでの遅れ時間をいう。

#### 【0148】

駆動信号  $COM-A$  を出力する駆動回路 120a において、例えば、印刷周期  $T_a$  の期間  $T_1$  でヘッドユニット 3 における全ノズルで大または中ドットを形成する場合、駆動信号  $COM-A$  がすべての圧電素子  $Pzt$  の一端に印加されるので、負荷が最大となる一方で、全ノズルで小ドットを形成または非記録とする場合であれば、駆動信号  $COM-A$  が選択されないで、負荷が最小（ゼロ）となる。同様なことは、駆動信号  $COM-B$  を出力する駆動回路 120b についても言うことができる。

10

すなわち、駆動回路 120a（120b）における容量性の負荷は、印刷データ  $SI$  で規定される印刷内容によって大きく変動する。

#### 【0149】

ノード  $N_2$  から圧電素子  $Pzt$  の一端までの経路には、フレキシブルフラットケーブル 190（図 1 参照）や選択部 520 のトランスファークロスタック 524a、524b（図 8 参照）が含まれるので、インダクタンス成分や抵抗成分などが存在する。

このため、圧電素子  $Pzt$  の容量や、インダクタンス成分、抵抗成分などで形成される積分回路によって、最終的に圧電素子  $Pzt$  の一端に印加される駆動信号  $COM-A$ （ $COM-B$ ）の波形が鈍る。この波形の鈍りの程度は、選択される圧電素子  $Pzt$  の個数が多くなるにつれて、すなわち容量性負荷が大きくなるにつれて、酷くなり（大きくなり）、信号  $A_{in}$ （ $B_{in}$ ）に対して、圧電素子  $Pzt$  の一端に印加される駆動信号  $COM-A$ （ $COM-B$ ）が遅延することになる。

20

このため、駆動信号  $COM-A$ （ $COM-B$ ）の遅延を想定していない構成では、当該駆動信号  $COM-A$ （ $COM-B$ ）の目標電圧と電圧切替器 300 で選択される電圧セットとが不整合となり、波形を歪ませる可能性が高くなる。

#### 【0150】

駆動回路（その 8）では、電圧選択器 350 が、選択信号  $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$  の遅延量を、制御信号  $Ctr$  に含まれる印刷データ  $SI$  から推定される容量性負荷が大きくなるにつれて大きくする。このため、電圧セットが、駆動信号  $COM-A$ （ $COM-B$ ）の遅延に合わせて切り替えられるので、上記不整合が是正される結果、波形歪みを抑えることができる。

30

#### 【0151】

なお、切替の遅延については、電圧セットを切り替える場合を例にとって説明したが、トランジスタ対を切り替える駆動回路（その 4、その 5、その 6）にも適用可能である。駆動回路（その 4、その 5、その 6）に適用する場合、特に図示しないが、例えばセレクター 280 に印刷データ  $SI$  を供給して、当該セレクター 280 が、当該印刷データ  $SI$  から容量性負荷の大きさを推定して、イネーブルするゲートセレクターを切り替えるタイミングを遅延させる構成とすれば良い。

#### 【0152】

40

上述したように、駆動回路 120a（120b）における容量性負荷は、印刷データ  $SI$  で規定される印刷内容によって大きく変動する。一方で、駆動回路 120a（120b）においては、ノード  $N_2$  における電圧  $Out$  が差動増幅器 221 の正入力端（+）に帰還される構成となっているので、上記負荷の変動によって位相回転量が大きく変化し、条件次第で異常発振することになり、安定性に欠ける。

そこで、この点を改善した駆動回路（その 9）について説明する。なお、この駆動回路（その 9）が適用される印刷装置は、図 21 で示した印刷装置（その 4）であり、印刷データ  $SI$  を含む制御信号  $Ctr$  が駆動回路 120a、120b に供給される構成となっている。

#### 【0153】

50

図 2 3 は、駆動回路（その 9）の構成を示す図である。この図に示される駆動回路（その 9）が図 2 2 に示した駆動回路（その 8）構成と相違する点は、印刷データ S I を含む制御信号 C tr が電圧切替器 3 0 0 ではなく、単位回路 2 0 0 に供給される点である。

【 0 1 5 4 】

図 2 4 は、駆動回路（その 9）における単位回路 2 0 0 の構成を示す図である。この図に示される単位回路が図 2 2 に示した単位回路と相違する点は、解析部 2 6 0 およびスイッチ S w c を有する点である。

スイッチ S w c は、コンデンサー C 0 の他端とグラウンド Gnd との間に介挿されて、解析部 2 6 0 から出力される信号 S ctr が H レベルであればオンし、当該信号 S ctr が L レベルであればオフする。なお、スイッチ S w c は、ノード N 2 とコンデンサー C 0 の一端との間に介挿されても良い。

【 0 1 5 5 】

解析部 2 6 0 は、第 1 に、制御部 1 1 0 から制御信号 C tr に含まれる印刷データ S I をラッチし、第 2 に、当該ラッチした印刷データ S I を解析し、印刷周期 T a の期間 T 1、T 2 のそれぞれにおいて駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数を求めて、当該個数に応じて信号 S ctr を出力する。具体的には、解析部 2 6 0 は、例えば期間 T 1（T 2）において駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数が、例えば「0」から「 $m/2$ 」（m の半分）までの範囲にあれば、タイミング信号で規定される当該期間 T 1（T 2）において信号 S ctr を H レベルで出力し、当該圧電素子 P zt の個数がそれ以外の範囲にあれば、信号 S ctr を L レベルで出力する。

ここで、信号 S ctr が H レベルであれば、スイッチ S w c がオンするので、コンデンサー C 0 の他端がグラウンド Gnd に電氣的に接続（有効化）されて、圧電素子 P zt と並列化される。一方、信号 S ctr が L レベルであれば、スイッチ S w c がオフするので、コンデンサー C 0 の他端がグラウンド Gnd から切り離されて、当該コンデンサー C 0 が無効化される。

【 0 1 5 6 】

1 個のヘッドユニット 3 における m 個の圧電素子 P zt を仮にすべて並列接続したときの容量を 1 0 C としたとき、ノード N 2 に一端が接続される圧電素子 P zt の個数は、印刷データ S I に応じて「0」から「m」まで変化する。このとき、ノード N 2 からみた、容量性負荷としての圧電素子 P zt の容量は、0 C から 1 0 C までの範囲で変化する。

【 0 1 5 7 】

ここで、駆動回路（その 9）におけるコンデンサー C 0 の容量を便宜的に 5 C としてみる。

例えば駆動信号 C O M - A を出力する駆動回路 1 2 0 a でみると、印刷周期 T a の期間 T 1 において駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数が 0 から  $m/2$ （m の半分）までの範囲である場合、圧電素子 P zt の容量は 0 C から 5 C までの範囲で変動する。この場合、解析部 2 6 0 は信号 S ctr l を H レベルとするので、スイッチ S w c がオンして、容量 5 C のコンデンサー C 0 が圧電素子 P zt に対して並列接続となる。このため、ノード N 2 からみた容量性負荷の総和は、5 C から 1 0 C までの範囲となる。

【 0 1 5 8 】

一方、期間 T 1 において駆動信号 C O M - A が印加される圧電素子 P zt の個数が  $m/2$  から m までの範囲である場合、圧電素子 P zt の容量は 5 C から 1 0 C までの範囲で変動する。この場合、解析部 2 6 0 は信号 S ctr を L レベルとするので、スイッチ S w c がオフして、コンデンサー C 0 は圧電素子 P zt に対して並列接続されない。このため、ノード N 2 からみた容量性負荷の総和については、5 C から 1 0 C までの範囲となる。

【 0 1 5 9 】

したがって、駆動回路（その 9）によれば、ある期間において駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数が 0 から m まで変動しても、ノード N 2 からみた容量性負荷は、5 C から 1 0 C までの範囲でしか変動しないので、上記位相回転量の変化の影響が小さくなり、駆動回路の安定化を図ることが容易となるのである。

なお、ここでは駆動回路 120a についてみたが、駆動回路 120b について同様であり、駆動信号 COM - B が印加される圧電素子 Pzt の個数が変動しても、ノード N2 からみた容量性負荷の変動を抑えることができる。

#### 【0160】

コンデンサー C0 の容量値の設定にあたっては、圧電素子 Pzt の容量値や個数 m だけでなく、トランジスタ 231、232 におけるソース・ドレイン間の抵抗や、配線抵抗、インダクタンス成分、駆動信号 COM - A (COM - B) の周波数などが考慮される。

なお、図 24 の例では、コンデンサー C0 を 1 個としたが、2 個以上としても良い。具体的には、複数個のコンデンサーのそれぞれを、スイッチを介して圧電素子 Pzt に対して並列接続する一方で、駆動信号が一端に印加される圧電素子 Pzt の個数が多くなるにつれて、オフするスイッチ Sw の個数を段階的に増加させる構成とすれば良い。

10

#### 【0161】

なお、コンデンサー C0 を有効化または無効化する技術については、図 10、図 12A、図 12B、図 14A、図 14B、図 18、図 20、後述する図 25、図 29、図 31、図 32 にも適用可能である。

#### 【0162】

駆動回路 (その 7、その 8、その 9) において、電源電圧のセット数をそれぞれ「4」としたが、「2」以上であれば良い。また、駆動回路 (その 7、その 8、その 9) において、各セットの電源電圧を不揃いとした構成でも良いし、電圧範囲のうち隣り合う範囲については一部重複させた構成でも良いし、電圧選択器 350 がデータ dA (dB) ではなく、アナログ変換後の信号 ain (bin) で判別する構成でも良い。

20

#### 【0163】

ところで、図 14A に示した駆動回路 (その 4) および図 14B に示した駆動回路 (その 5) における差動増幅器 221 や、セレクター 223 は、電源として比較的低電圧を用いることができる。このため、差動増幅器 221 やセレクター 223 を構成するトランジスタ等の耐圧も低振幅の電源に合わせて低く設計できる。一方、ノード N2 の電圧 Out1 は最高で 40V 程度であり高振幅である。したがって、耐圧の低い差動増幅器 221 に、高振幅の電圧 Out1 を直接帰還することができないので、駆動回路 (その 4、その 5) では、電圧 Out1 を抵抗素子 R1、R2 で分圧し、当該分圧した電圧 Out1 を差動増幅 221 に帰還する構成となっている。

30

#### 【0164】

差動増幅器 221 の回路構成そのものは、良く知られたものであり、簡略的にいえば、入力端 (+) が、構成素子であるトランジスタのうち、1 つのトランジスタのゲートに接続された構成である。このため、入力端 (+) には、少なからず容量成分が寄生するので、当該寄生する容量成分と抵抗素子 R1 とにより CR フィルタが形成されて、帰還経路に一次遅れ (ディレイ) が発生する。このようなディレイは、時間的に長くなるにつれてトランジスタ対でのスイッチング周波数を低下させる方向に働いて、駆動信号 COM - A (COM - B) の波形再現性を悪化させる。

#### 【0165】

そこで次に、この点を改善した駆動回路 (その 10) について説明する。なお、駆動回路 (その 10) を含む印刷装置の電氣的な構成を示すブロック図については、図 13 の印刷装置 (その 2) と同様である。

40

#### 【0166】

図 25 は、駆動回路 (その 10) の構成を示す図である。この図に示される駆動回路 (その 10) が図 14B に示した駆動回路 (その 5) と相違する点は、コンデンサー C1、C2 を有する点である。詳細には、駆動回路 (その 10) では、コンデンサー C1 が抵抗素子 R2 に対して並列に接続されるとともに、コンデンサー C2 が抵抗素子 R1 に対して並列に接続されて微積回路を構成している。すなわち、分圧のための抵抗素子 R1、R2 を用いつつ、コンデンサー C1、C2 を設けた微積回路によって、上記帰還経路における位相遅れを補償する構成となっている。

50

この微積回路における特性の具体例について説明する。

【 0 1 6 7 】

図 2 6 は、微積回路における周波数 - ゲイン特性の一例を示す図であり、図 2 7 は、微積回路における周波数 - 位相特性の一例を示す図である。

なお、図 2 7 において縦軸は、位相（度）であり、周波数が 1 0 M H z 付近をピークにして位相が相対的に進んでいることを示している。したがって、微積回路では、トランジスタ対がスイッチングする周波数帯にわたって位相が進むので、帰還経路における位相遅れが補償される。

【 0 1 6 8 】

なお、上述した例では、ノード N 2 における電圧 Out1 を 1 / 1 0 倍にしてノード N 3 に帰還するので、抵抗素子 R 1、R 2 の抵抗比は 9 : 1 となるが、この特性の説明では、次に説明するように、抵抗比を 4 0 : 1 としているので、微積回路のゲインは、トランジスタ対がスイッチングしない区間において - 3 2 . 2 5 d B ( 0 . 0 2 4 4 倍 ) となっている。

【 0 1 6 9 】

次に、上記微積回路における特性について検討する。

図 2 5 における微積回路を、入力側を左側に、出力側を右側にそれぞれ書き改めると、図 2 8 に示される通りとなり、抵抗素子 R 1 とコンデンサー C 2 との並列接続と、抵抗素子 R 2 とコンデンサー C 1 との並列接続とで表現することができる。

【 0 1 7 0 】

抵抗素子 R 1 とコンデンサー C 2 との並列インピーダンス Z 1 は、次式 ( 1 ) で表すことができる。

【数 1】

$$\begin{aligned} Z1 &= \frac{1}{\frac{1}{R1} + j\omega C2} \\ &= \frac{1}{1 + j\omega R1C2} \cdots (1) \end{aligned}$$

30

【 0 1 7 1 】

また、抵抗素子 R 2 とコンデンサー C 1 との並列インピーダンス Z 2 は、次式 ( 2 ) で表すことができる。

【数 2】

$$\begin{aligned} Z2 &= \frac{1}{\frac{1}{R2} + j\omega C1} \\ &= \frac{1}{1 + j\omega R2C1} \cdots (2) \end{aligned}$$

40

【 0 1 7 2 】

ノード N 2 を入力とし、ノード N 3 を出力とした微積回路のゲイン G については、次式 ( 3 ) で表すことができる。



【数 3】

$$G = \frac{Out2}{Out1} = \frac{Z2}{Z1+Z2} = \frac{1}{\frac{Z1}{Z2} + 1}$$

$$= \frac{1}{\frac{R1(1+j\omega R2C1)}{R2(1+j\omega R1C2)} + 1} \cdots(3)$$

10

【 0 1 7 3 】

式(3)の虚数部分については  $R2C1 = R1C2$  とおいて除去することにより、次式(4)で表すことができる。

【数 4】

$R2C1=R1C2$  であれば、

$$G = \frac{R2}{R1+R2} \cdots(4)$$

20

【 0 1 7 4 】

なお、式(4)で表されるゲイン  $G$  は、抵抗素子  $R1$ 、 $R2$  による分圧そのものであり、電圧  $Out2$  に対して電圧  $Out1$  を小さくするためには、 $R1 > R2$  とする必要がある。

【 0 1 7 5 】

駆動回路(その10)によれば、ノード  $N2$  からノード  $N3$  までの抵抗素子  $R1$  を介した帰還経路と、差動増幅器 221 に寄生する容量成分とで生じるディレイは、当該抵抗素子  $R1$  のほか、抵抗素子  $R2$ 、コンデンサー  $C1$ 、 $C2$  で構成される微積分回路によって補償されるので、トランジスタ対の動作周波数を低下させないで済む。このため、駆動信号  $COM-A$  ( $COM-B$ ) の波形再現性の悪化を抑えることができる。

また、ノード  $N2$  には、異常発振防止用のコンデンサー  $C0$  が接続されるが、このコンデンサー  $C0$  は、ノード  $N2$  からみたときに負荷になるので、無駄に電力が消費される原因の1つとなる。コンデンサー  $C0$  の容量を小さくすれば、無駄な消費電力を抑えることができるが、コンデンサー  $C1$ 、 $C2$  が存在しない構成では、異常発振の可能性が高くなる。これに対して、本実施形態によれば、コンデンサー  $C1$ 、 $C2$  を含む微積分回路によって、異常発振を抑えた上でコンデンサー  $C0$  の容量を小さくすることができるので、低消費電力化を図ることが可能になる。

30

【 0 1 7 6 】

次に、駆動回路(その10)の応用・変形例である駆動回路(その11)について説明する。

【 0 1 7 7 】

図29は、駆動回路(その11)を示す図である。この図に示されるように、駆動回路(その11)では、ノード  $N2$  と抵抗素子  $R1$  と間に、電圧  $Out2$  に所定係数を乗算する演算増幅器 290 (バッファアンプ) が設けられる。このように演算増幅器 290 を設けた構成によれば、ノード  $N2$  の電圧  $Out2$  が抵抗素子  $R1$ 、 $R2$  を介したリークによって低下してしまうのを防止することができる。

40

【 0 1 7 8 】

上述したように、ノード  $N2$  を、抵抗素子  $Ru$  でプルアップするとともに、抵抗素子  $Rd$  でプルダウンする構成では、貫通電流が流れてしまうので、図12A、図14A、図25で示した構成では、抵抗素子  $Ru$  を無効化させるスイッチ  $Swu$  が設けられ、また、図12B、図14B、図18、図20に示した構成では、さらに抵抗素子  $Rd$  を無効化させ

50

るスイッチ  $S_{wd}$  が設けられる一方で、スイッチ  $S_{wu}$  のオンオフは信号  $O C a$  にしたがって制御され、スイッチ  $S_{wd}$  のオンオフは信号  $O C a$  の論理レベルを  $N O T$  回路 291 により反転した信号にしたがって制御される構成であった。

ただし、信号  $O C a$  の本来の役目は、セレクター 223 における選択の指示であって、スイッチ  $S_{wu}$ 、 $S_{wd}$  におけるオンオフの制御ではない。また、スイッチ  $S_{wu}$ 、 $S_{wd}$  や、 $N O T$  回路 291 などで遅延が発生すると、貫通電流が一時的に流れる可能性もある。

そこで次に、この点を改善した駆動回路（その 12）について説明する。

#### 【0179】

図 30 は、駆動回路（その 11）を含む印刷装置（その 5）の電気的な構成を示すブロック図である。この図に示される印刷装置（その 5）が、図 13 に示した印刷装置（その 2）と相違する点は、制御部 110 が、信号  $P u a$ 、 $P d a$  を駆動回路 120a に供給するとともに、信号  $P u b$ 、 $P d b$  を駆動回路 120b に供給する点である。

10

#### 【0180】

信号  $P u a$  は、例えば駆動信号  $C O M - A$ （信号  $a i n$ ）が閾値  $V_{th}$  よりも低い電圧で一定となる期間  $P 2$ 、 $P 6$ （図 11 参照）で  $H$  レベルとなり、それ以外の期間  $P 1$ 、 $P 3 \sim P 5$  で  $L$  レベルとなる。また、信号  $P d a$  は、駆動信号  $C O M - A$  が閾値  $V_{th}$  以上高い電圧で一定となる期間  $P 4$  で  $H$  レベルとなり、それ以外の期間  $P 1 \sim P 3$ 、 $P 5$  で  $L$  レベルとなる。

信号  $P u b$  は、駆動信号  $C O M - B$ （信号  $b i n$ ）が閾値  $V_{th}$  よりも低い電圧で一定となる期間で  $H$  レベルとなり、それ以外の期間で  $L$  レベルとなる。また、信号  $P d b$  は、駆動信号  $C O M - B$  が閾値  $V_{th}$  以上高い電圧で一定となる期間で  $H$  レベルとなり、それ以外の期間で  $L$  レベルとなる。

20

#### 【0181】

図 31 は、駆動回路（その 12）の構成を示す図である。この図に示される駆動回路（その 12）が図 14B に示した駆動回路（その 5）と相違する主な点は、スイッチ  $S_{wu}$  のオンオフが信号  $P u a$  にしたがって制御される点、および、スイッチ  $S_{wd}$  のオンオフが信号  $P d a$  にしたがって制御される点である。

#### 【0182】

駆動回路（その 12）によれば、駆動信号  $C O M - A$  を出力する側でいえば、スイッチ  $S_{wu}$  は、期間  $P 2$ 、 $P 6$  だけオンし、スイッチ  $S_{wd}$  は期間  $P 4$  だけオンするので、抵抗素子  $R u$ 、 $R d$  を介して貫通電流が流れるのを防止することができる。

30

#### 【0183】

なお、駆動信号  $C O M - A$  を出力する駆動回路において、期間  $P 2$ 、 $P 6$  は、上述したようにトランジスタ 232 がリニア動作となる場合である。この場合、トランジスタ 231 がオフになっているので、トランジスタ 232 によってノード  $N 2$  の電圧  $O u t$  を電圧  $a i n$  に追従させるためには、ノード  $N 2$  を抵抗素子  $R u$  によってプルアップする必要があるが、それ以外の期間  $P 1$ 、 $P 3 \sim P 5$  では、ノード  $N 2$  をプルアップする必要は特にない。

一方、期間  $P 4$  は、トランジスタ 231 がリニア動作となる場合である。この場合、トランジスタ 232 がオフになっているので、トランジスタ 231 によってノード  $N 2$  の電圧  $O u t$  を電圧  $a i n$  に追従させるためには、ノード  $N 2$  を抵抗素子  $R d$  によってプルダウンする必要がある。ただし、それ以外の期間  $P 1 \sim P 3$ 、 $P 5$  では、ノード  $N 2$  をプルダウンする必要は特にない。

40

したがって、駆動回路（その 12）によれば、抵抗素子  $R u$  によるプルアップ、および、抵抗素子  $R d$  によるプルダウンを、それぞれ必要な期間だけ機能させている構成といえることができる。

#### 【0184】

またここでは、駆動回路（その 12）として駆動信号  $C O M - A$  を出力する側を例にとりて説明したが、駆動信号  $C O M - B$  を出力する駆動回路 120b であれば、図 32 の括

50

弧書きで示されるように、スイッチ  $S w u$  のオンオフが信号  $P u b$  で制御され、スイッチ  $S w d$  のオンオフが信号  $P d b$  で制御される構成となる。

#### 【 0 1 8 5 】

なお、信号  $P u a ( P u b )$ 、 $P d a ( P d b )$  については、信号  $O C a ( O C b )$  と同様に、データ  $d A ( d B )$  についての離散値と、当該離散値の時間的な連続性を解析することで、制御部 1 1 0 以外の構成で生成することが可能である。

#### 【 0 1 8 6 】

また、図 2 5 の駆動回路 ( その 1 0 )、図 2 9 の駆動回路 ( その 1 1 ) および図 3 1 の駆動回路 ( その 1 2 ) においては、データ  $d A ( d B )$  をアナログ変換し、信号  $a i n ( b i n )$  として差動増幅器 2 2 1 の負入力端 ( - ) に供給する  $D A C 2 9 3$  を設けても良い。

10

図 3 2 は、駆動回路 ( その 1 2 ) に  $D A C 2 9 3$  を設けた駆動回路 ( その 1 3 ) を示す図である。駆動回路 ( その 1 0、その 1 1 ) に  $D A C 2 9 3$  を設けた例についての図示は省略する。

#### 【 0 1 8 7 】

以上の説明では、トランジスタ対のうち、トランジスタ 2 3 1 を P チャンネル型とし、トランジスタ 2 3 2 を N チャンネル型としたが、トランジスタ 2 3 1、2 3 2 を P チャンネル型または N チャンネル型で揃えても良い。ただし、差動増幅器 2 2 1 による出力信号や、信号  $O C a ( O C b )$  によってオフさせられるときのゲート信号などを適宜合わせる必要がある。

#### 【 0 1 8 8 】

20

また、駆動回路 ( その 1、その 2、その 3 ) や、駆動回路 ( その 7、その 8、その 9 ) の単位回路 2 0 0 において、ノード  $N 2$  からトランジスタ 2 3 1 のドレイン端子に向かう電流を阻止するためのダイオード、および、トランジスタ 2 3 2 のドレイン端子からノード  $N 2$  に向かう電流を阻止するためのダイオードをそれぞれ設けても良い。

#### 【 0 1 8 9 】

上記説明では、液体吐出装置を印刷装置として説明したが、液体を吐出して立体を造形する立体造形装置や、液体を吐出して布地を染める捺染装置などであっても良い。

#### 【 0 1 9 0 】

また、駆動回路については、メイン基板 1 0 0 に設けたが、駆動  $I C 5 0$  とともにキャリッジ 2 0 ( またはヘッドユニット 3 ) に設ける構成としても良い。ヘッドユニット 3 の側に駆動回路を設けると、大振幅の信号を、フレキシブルフラットケーブル 1 9 0 を介して供給する必要がなくなるので、耐ノイズ性を高めることができる。

30

#### 【 0 1 9 1 】

さらに、上記説明では、駆動回路 1 2 0 a ( 1 2 0 b ) の駆動対象としてインクを吐出するための圧電素子  $P z t$  を例にとって説明したが、駆動回路 1 2 0 a ( 1 2 0 b ) を印刷装置から切り離して考えてみたときに、駆動対象としては、圧電素子  $P z t$  に限られず、例えば超音波モーターや、タッチパネル、静電スピーカー、液晶パネルなどの容量性成分を有する負荷のすべてに適用可能である。

#### 【 符号の説明 】

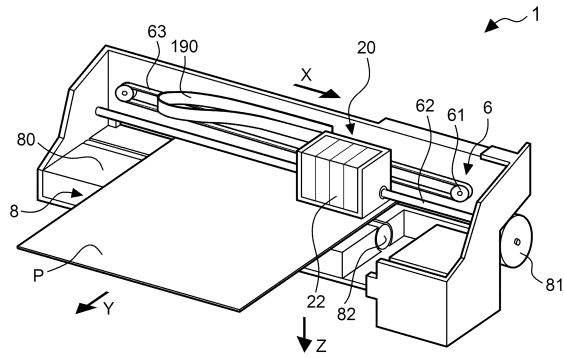
#### 【 0 1 9 2 】

40

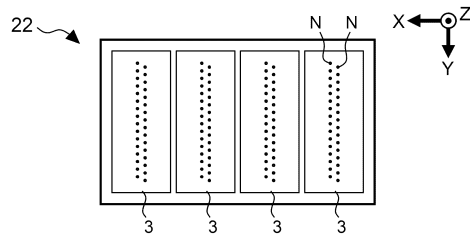
1 ... 印刷装置 ( 液体吐出装置 )、3 ... ヘッドユニット、1 0 0 ... メイン基板、1 2 0 a、1 2 0 b ... 駆動回路、2 0 0 ... 単位回路、2 2 1 ... 差動増幅器、2 2 3 ... セレクター、2 3 1、2 3 1 a、2 3 1 b、2 3 1 c、2 3 1 d、2 3 2、2 3 2 a、2 3 2 b、2 3 2 c、2 3 2 d ... トランジスタ、2 7 0 a、2 7 0 b、2 7 0 c、2 7 0 d ... ゲートセレクター、2 8 0 ... セレクター、2 7 0 a、2 7 0 b、2 7 0 c、2 7 0 d ... ゲートセレクター、2 8 0 ... セレクター、2 9 0 ... 演算増幅器、4 4 2 ... キャパティ、 $P z t$  ... 圧電素子、 $N$  ... ノズル、 $R 1$ 、 $R 2$ 、 $R u$ 、 $R d$  ... 抵抗素子、 $C 1$ 、 $C 2$  ... コンデンサー、 $S w u$ 、 $S w d$  ... スイッチ。

50

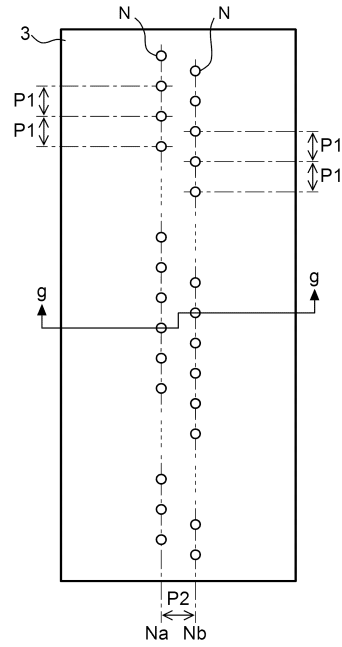
【図 1】



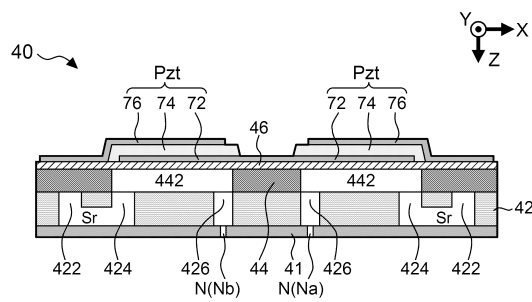
【図 2 A】



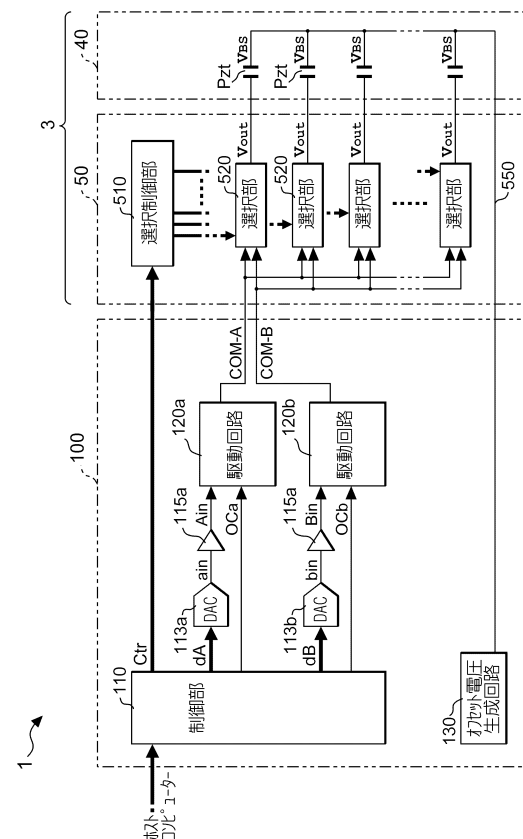
【図 2 B】



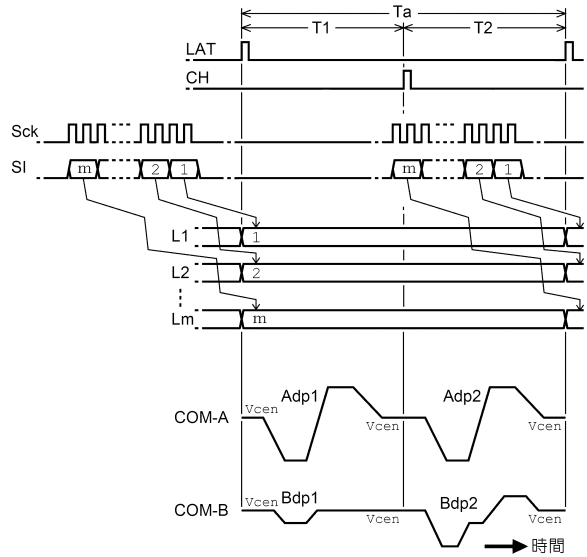
【図 3】



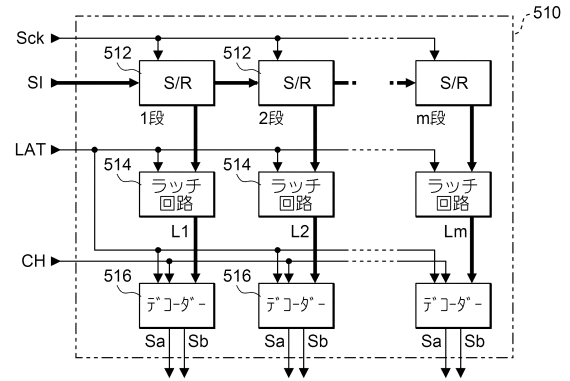
【図 4】



【図 5】



【図 6】



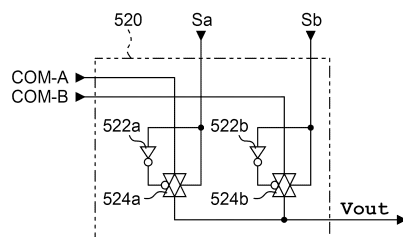
【図 7】

<デコーダーのデコード内容>

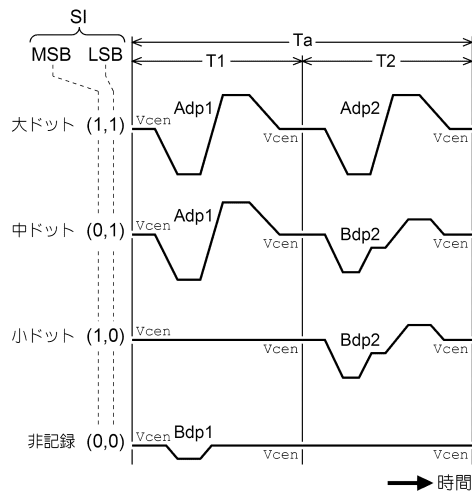
印刷データ SI	T1		T2	
	Sa	Sb	Sa	Sb
大ドット (1, 1)	H	L	H	L
中ドット (0, 1)	H	L	L	H
小ドット (1, 0)	L	L	L	H
非記録 (0, 0)	L	H	L	L

MSB      LSB

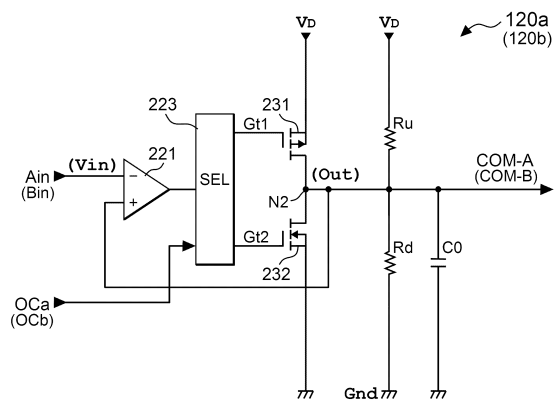
【図 8】



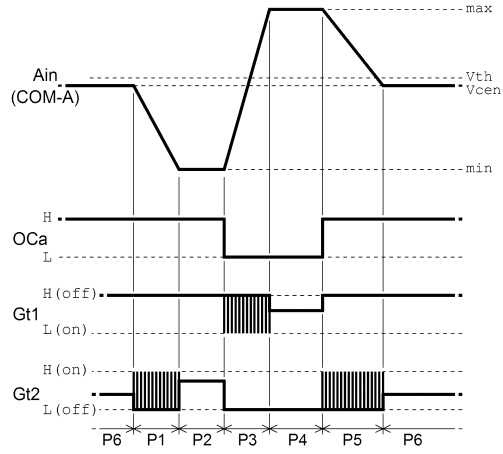
【図 9】



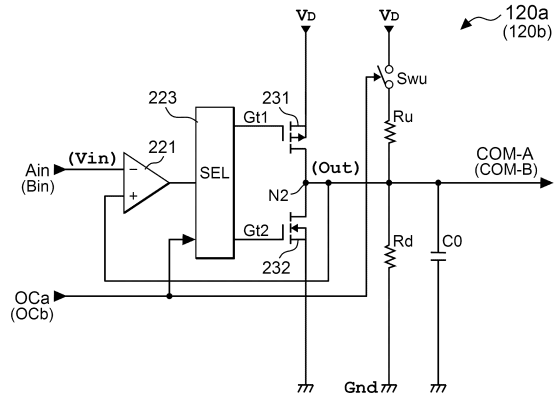
【図 10】



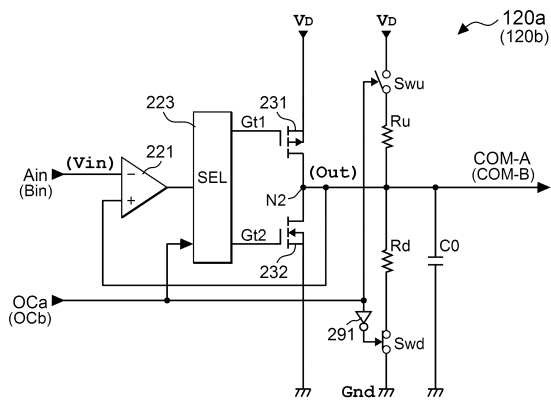
【図 1 1】



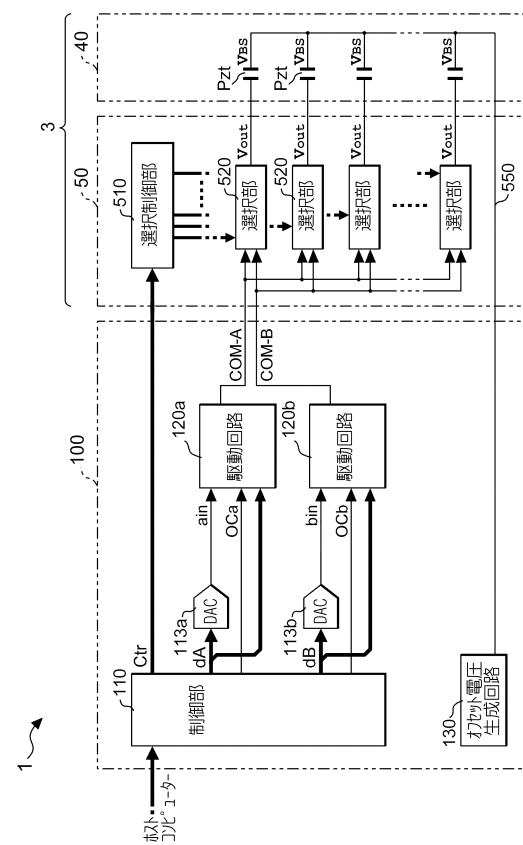
【図 1 2 A】



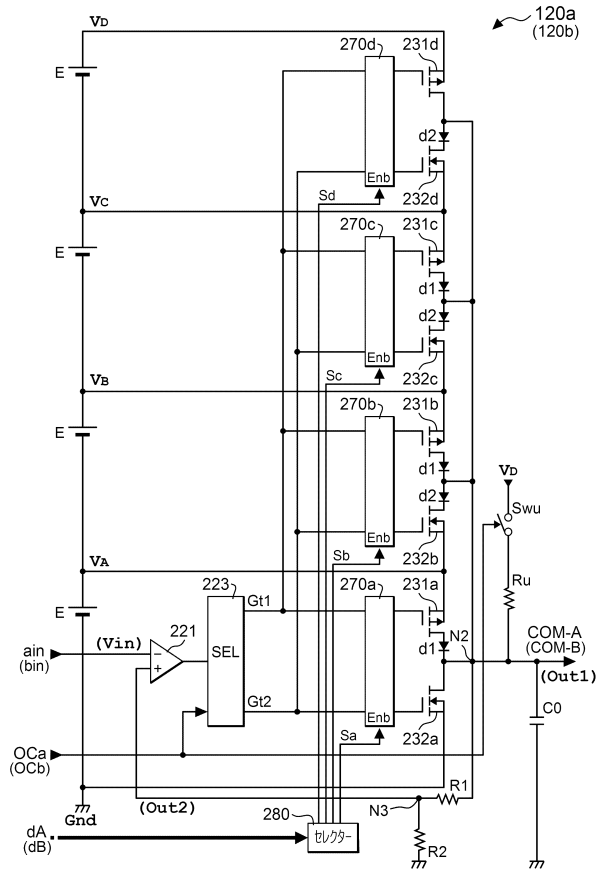
【図 1 2 B】



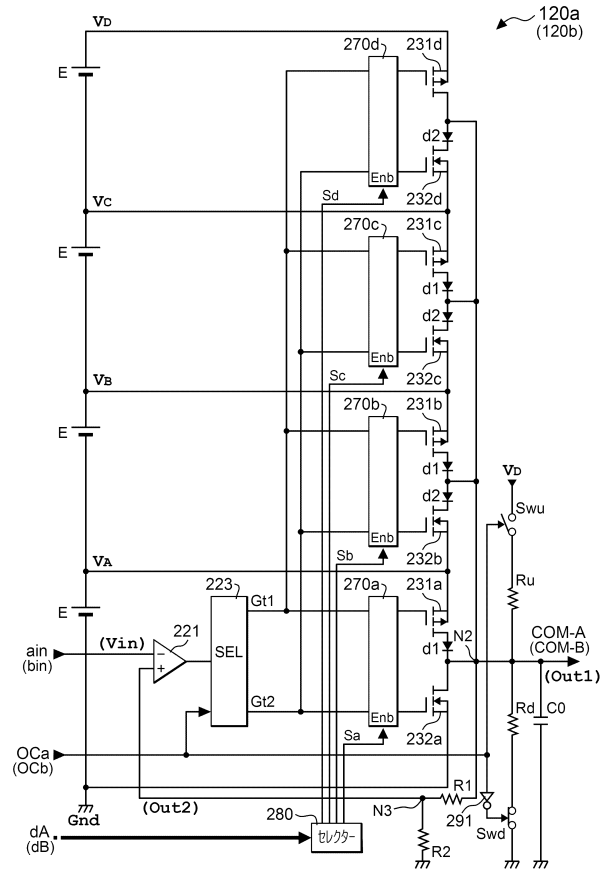
【図 1 3】



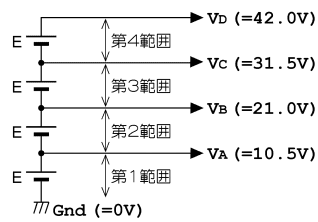
【 図 1 4 A 】



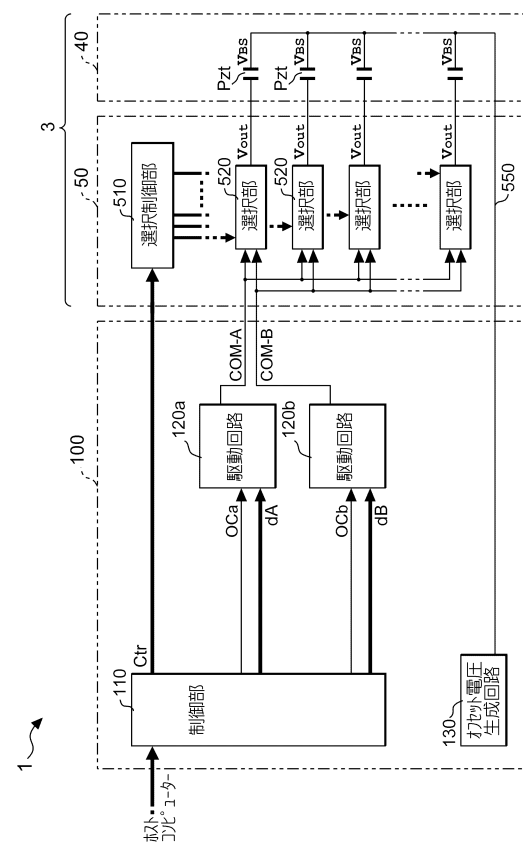
【 図 1 4 B 】



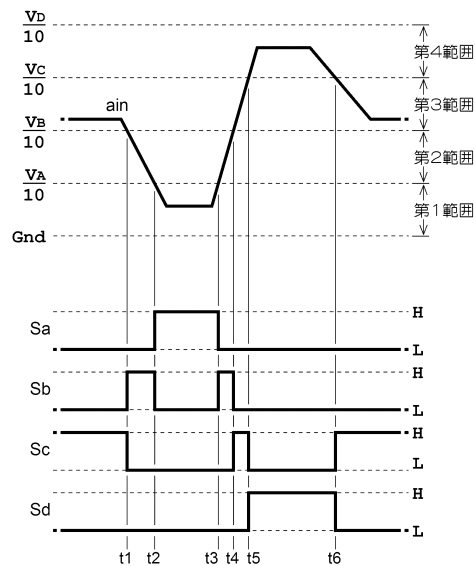
【 ㄨ 1 5 】



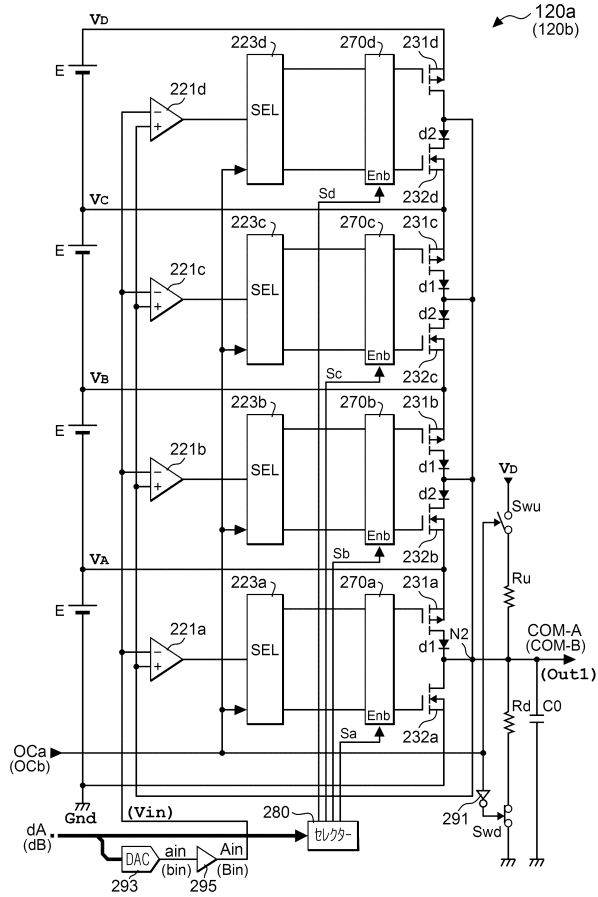
【 図 1 7 】



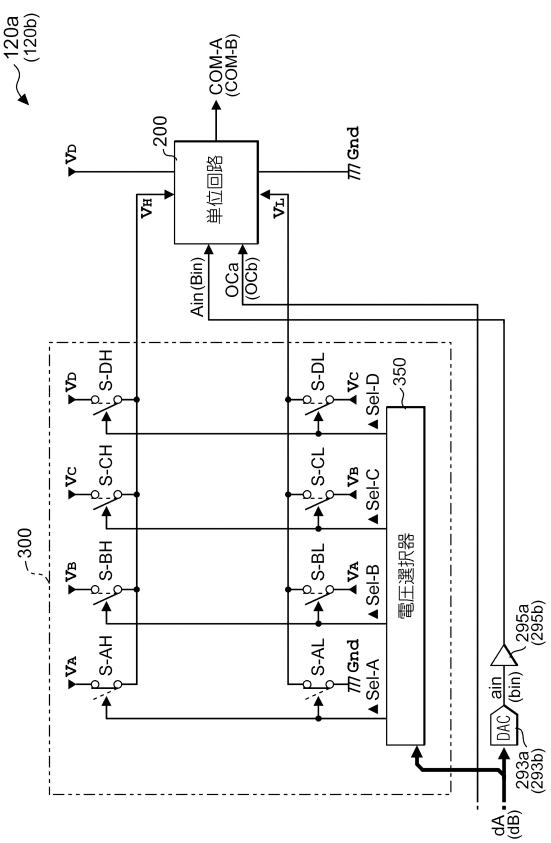
【 ㄨ 1 6 】



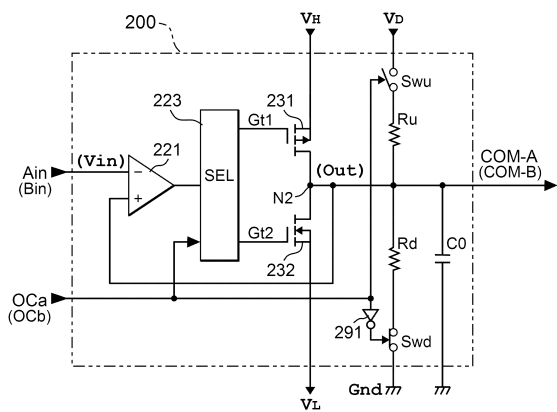
【図 18】



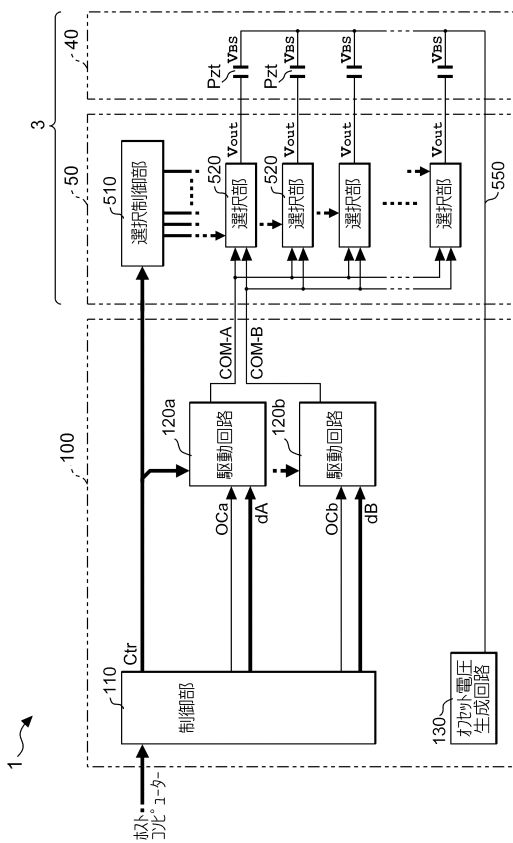
【図 19】



【図 20】

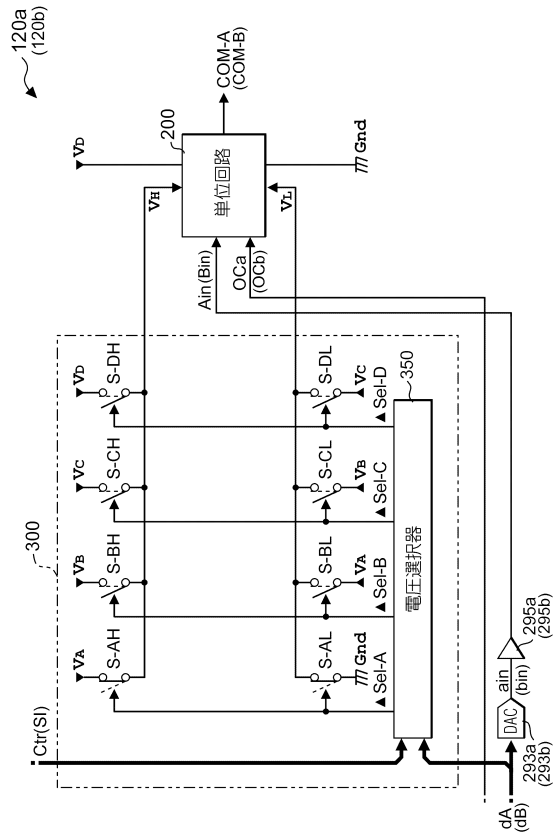


【図 21】

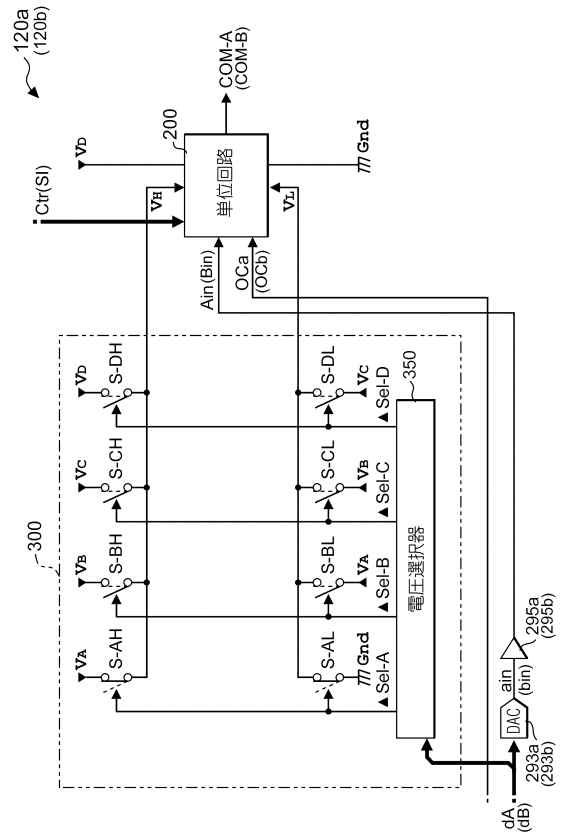




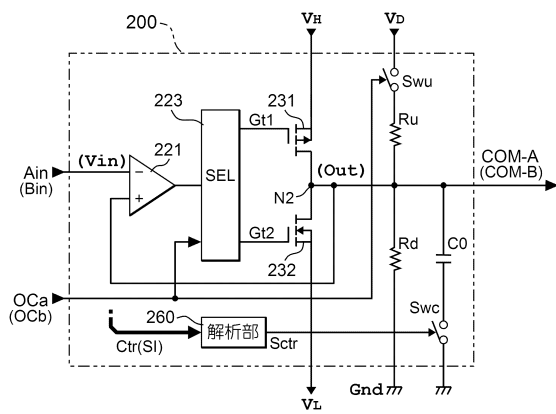
【図 2 2】



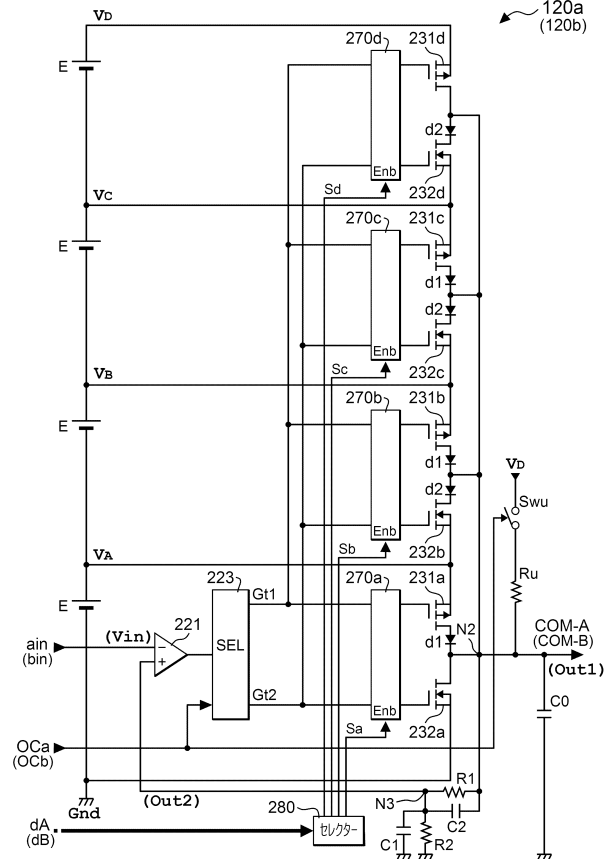
【図 2 3】



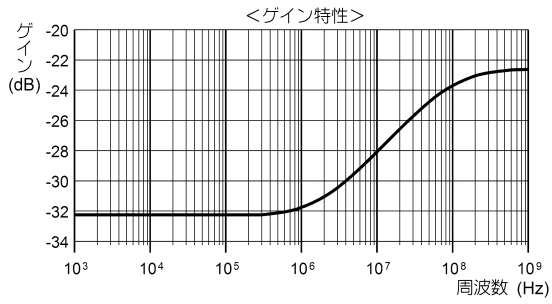
【図 2 4】



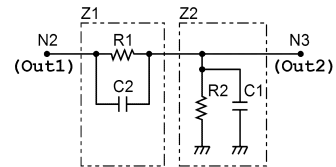
【図 2 5】



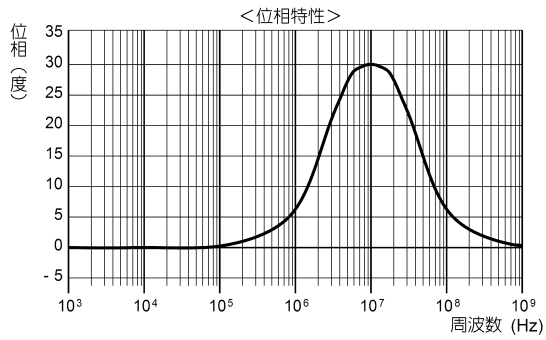
【図 26】



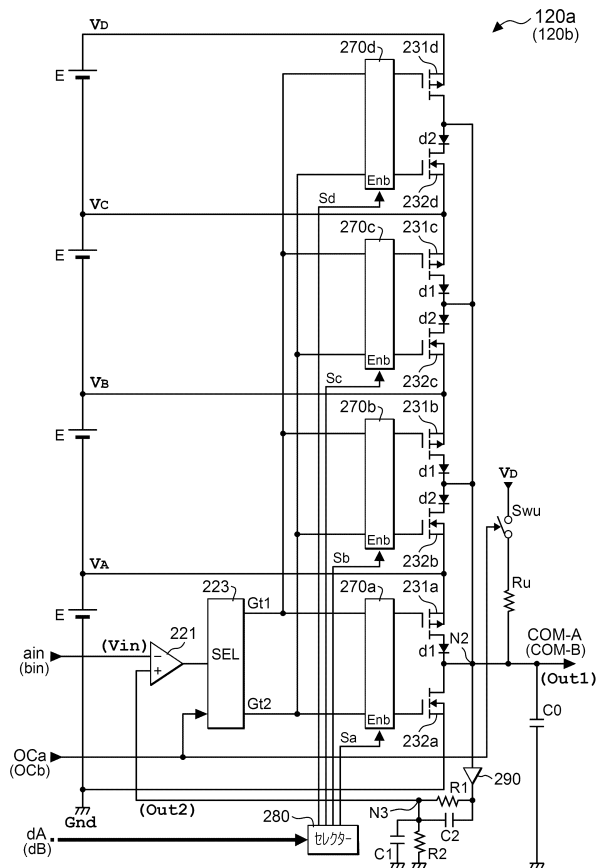
【図 28】



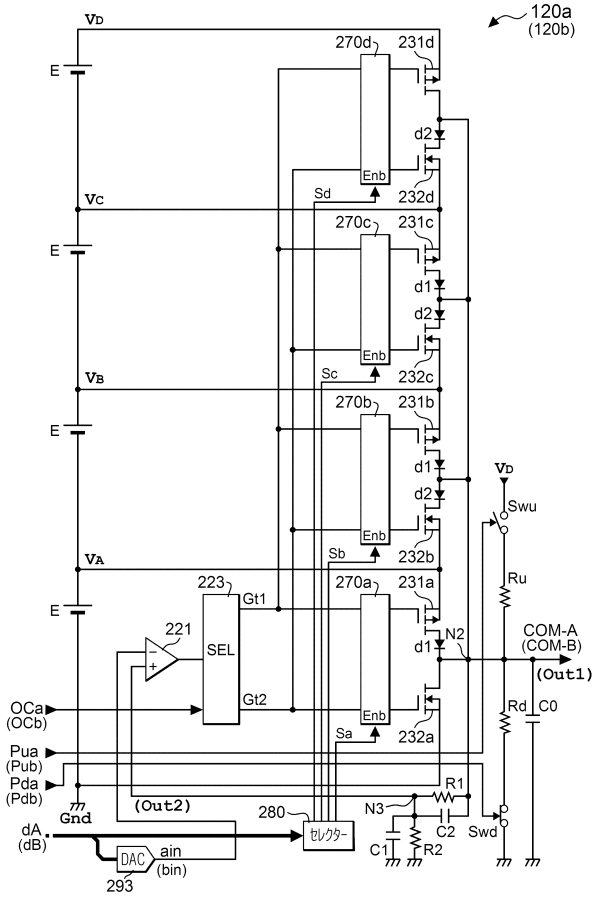
【図 27】



【図 29】



【 図 3 2 】



---

フロントページの続き

(56)参考文献 特開 2 0 1 5 - 1 6 4 7 7 9 ( J P , A )  
特開 2 0 0 3 - 2 8 9 2 2 7 ( J P , A )  
米国特許第 0 6 3 8 8 4 7 7 ( U S , B 1 )

(58)調査した分野(Int.Cl. , D B 名)  
B 4 1 J 2 / 0 1 5 - 2 / 1 6  
2 / 2 0 5  
H 0 3 F 3 / 2 1 7