

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月18日(18.06.2020)



(10) 国際公開番号

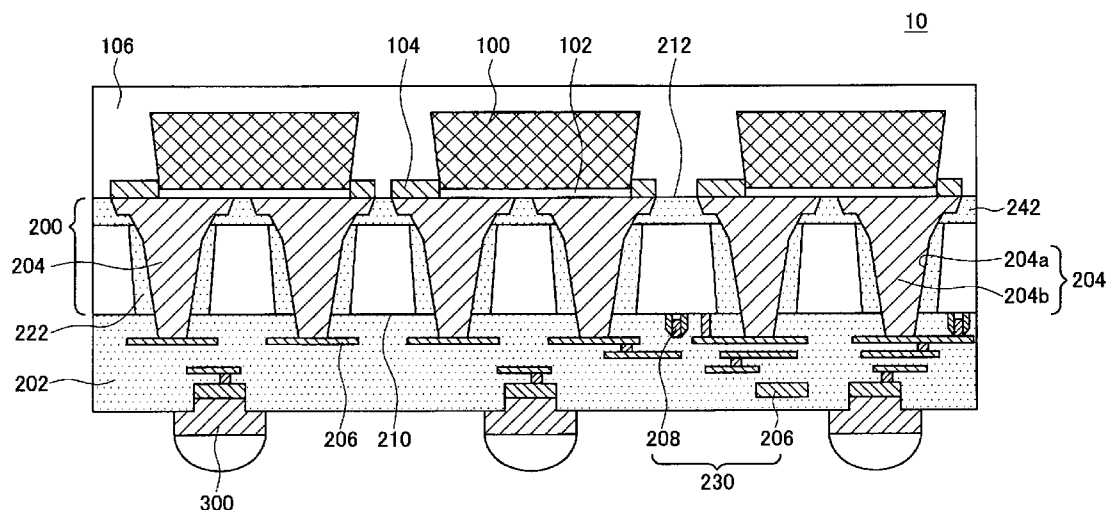
WO 2020/122037 A1

- (51) 国際特許分類:
H01L 33/62 (2010.01) *G09F 9/33* (2006.01) 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP2019/048176 (74) 代理人: 特許業務法人 酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関 3 丁目 8 番 1 号 虎の門三井ビルディング Tokyo (JP).
- (22) 国際出願日: 2019年12月10日(10.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-231852 2018年12月11日(11.12.2018) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 Kanagawa (JP).
- (72) 発明者: 中村 卓矢 (NAKAMURA, Takuya); 〒2430014 神奈川県厚木市旭町四丁目 1 4
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: SEMICONDUCTOR DEVICE AND ELECTRONIC APPARATUS

(54) 発明の名称: 半導体装置及び電子機器

[図1]



(57) Abstract: Provided is a semiconductor device comprising a drive circuit which is disposed on one surface of a semiconductor substrate and drives a light-emitting element, one or a plurality of light-emitting elements disposed on the other surface of the semiconductor substrate, and a through via penetrating through the semiconductor substrate and electrically connecting the drive circuit with the light-emitting elements.

(57) 要約: 半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、前記半導体基板の他方の面上に設けられた 1 つ又は複数の前記発光素子と、前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電気的に接続する貫通電極と、を備える半導体装置を提供する。

[続葉有]

WO 2020/122037 A1

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

明 細 書

発明の名称：半導体装置及び電子機器

技術分野

[0001] 本開示は、半導体装置及び電子機器に関する。

背景技術

[0002] 発光ダイオード（Light Emitting Diode；LED）表示装置等の表示装置（半導体装置）においては、複数の発光素子を基板上にマトリックス状に配列させることにより、映像等を表示する映像表示面を構成している。上述のような表示装置においては、格子状に配置された信号線及び走査線を制御することにより、信号線と走査線との交点に位置する発光素子を駆動する方法がある。さらに、上記表示装置においては、画素（ピクセル）ごとに発光素子をアクティブ駆動するために、1つの画素単位に含まれる1つ又は複数の発光素子を制御する方法がある。後者の方法によれば、精度よく各画素の発光素子を駆動することが可能となる。なお、このような表示装置の一例としては、下記の特許文献1の開示の装置を挙げることができる。

先行技術文献

特許文献

[0003] 特許文献1：特開2011-233733号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、アクティブ駆動するためには、発光素子と当該発光素子を駆動する駆動回路とを1つの基板上に搭載することとなることから、実装面積が増加することを避けることが難しい。さらに、表示装置（半導体装置）に含まれる画素数が増加するにつれて、発光素子と駆動回路との間を電氣的に接続する配線の数も増加し、配線数に応じて引き回しが複雑化していくことから、やはり実装面積が増加することを避けることがより難しくなる。

[0005] そこで、本開示では、実装面積の増加を抑えることができる半導体装置の一例について提案する。

課題を解決するための手段

[0006] 本開示によれば、半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、前記半導体基板の他方の面上に設けられた１つ又は複数の前記発光素子と、前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電氣的に接続する貫通電極と、を備える半導体装置が提供される。

[0007] さらに、本開示によれば、半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、前記半導体基板の他方の面上に設けられた１つ又は複数の前記発光素子と、前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電氣的に接続する貫通電極と、を有する半導体装置を、１つ又は複数個搭載する電子機器が提供される。

発明の効果

[0008] 以上説明したように本開示によれば、実装面積の増加を抑えることができる半導体装置を提供することができる。

[0009] なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0010] [図1]本開示の第１の実施形態の表示装置１０の構成の一例を模式的に示した断面図である。

[図2]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その１）である。

[図3]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その２）である。

[図4]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その３）である。

[図5]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するため

の説明図（その４）である。

[図6]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その５）である。

[図7]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その６）である。

[図8]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その７）である。

[図9]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その８）である。

[図10]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その９）である。

[図11]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その１０）である。

[図12]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その１１）である。

[図13]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その１２）である。

[図14]本開示の第１の実施形態に係る表示装置１０の製造方法を説明するための説明図（その１３）である。

[図15]本開示の第２の実施形態の表示装置１０aの構成の一例を模式的に示した断面図である。

[図16]本開示の第３の実施形態の表示装置１０bの構成の一例を模式的に示した断面図である。

[図17]本開示の第４の実施形態の表示装置１０cの構成の一例を模式的に示した断面図である。

[図18]本開示の実施形態に係る表示装置１０が適用され得る電子機器の一例を示す外観図である。

[図19]本開示の実施形態に係る表示装置１０が適用され得る電子機器の他の

一例を示す外観図である。

[図20]本開示の実施形態に係る表示装置10が適用され得る電子機器の更なる他の一例を示す外観図である。

[図21]本開示の実施形態に係る表示装置10が適用され得る電子機器の更なる他の一例を示す外観図である。

発明を実施するための形態

[0011] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0012] また、本明細書及び図面において、異なる実施形態の類似する構成要素については、同一の符号の後に異なるアルファベットを付して区別する場合がある。ただし、類似する構成要素の各々を特に区別する必要がない場合、同一符号のみを付する。

[0013] また、以下の説明で参照される図面は、本開示の実施形態の説明とその理解を促すための図面であり、わかりやすくするために、図中に示される形状や寸法、比などは実際と異なる場合がある。さらに、図中に示される表示装置や表示装置に含まれる構成要素等は、以下の説明と公知の技術を参酌して適宜、設計変更することができる。さらに、以下の説明においては、表示装置の積層構造の上下方向は、特段の断りがない限りは、表示装置が放射する光が下から上へ向かうように、表示装置を配置した場合の相対方向に対応する。

[0014] また、以下の説明における具体的な長さ（数値）や形状についての記載は、数学的に定義される数値と同一の値や幾何学的に定義される形状だけを意味するものではなく、表示装置及び電子機器の製造工程及び使用において許容される程度の違いがある場合やその形状に類似する形状をも含むものとする。例えば、以下の説明において「円形状」と表現した場合には、真円に限定されるものではなく、楕円形等といった真円に類似する形状をも含むこと

を意味することとなる。

[0015] さらに、以下の回路（電氣的な接続）の説明においては、特段の断りが無い限りは、「電氣的に接続」とは、複数の要素の間を電気（信号）が導通するように接続することを意味する。加えて、以下の説明における「電氣的に接続」には、複数の要素を直接的に、且つ、電氣的に接続する場合だけでなく、他の要素を介して間接的に、且つ、電氣的に接続する場合も含むものとする。

[0016] なお、説明は以下の順序で行うものとする。

1. 本発明者が本開示の実施形態を創作するに至った背景
2. 第1の実施形態
 2. 1 構造
 2. 2 製造方法
3. 第2の実施形態
4. 第3の実施形態
5. 第4の実施形態
6. まとめ
7. 適用例
8. 補足

[0017] <<1. 本発明者が本開示の実施形態を創作するに至った背景>>

まず、本開示の実施形態の詳細を説明する前に、本発明者が本開示の実施形態を創作するに至った背景について説明する。

[0018] 先に説明したように、LED表示装置（半導体装置）においては、複数の発光素子（例えば、赤色光、青色光、緑色光を発光するLED素子）を基板上にマトリックス状に配列させることにより、映像等を表示する映像表示面を構成している。上記LED表示装置においては、例えば、画素ごとに発光素子をアクティブ駆動するために、1つの画素単位に含まれる1つ又は複数の発光素子を制御する方法がある。当該方法によれば、精度よく各画素の発光素子を駆動することが可能となる。

[0019] しかしながら、アクティブ駆動するためには、発光素子と当該発光素子を駆動する駆動回路とを1つの基板上に搭載することとなることから、実装面積が増加することを避けることが難しい。例えば、1画素（ピクセル）につき、異なる色の光を発光する3つの発光素子（例えば、各素子のサイズは $20\mu\text{m}$ 四方）が搭載された1画素に対応するLEDチップ（例えば、 $100\mu\text{m}$ 四方）と、当該LEDチップに搭載された発光素子を駆動する駆動回路が搭載されたIC（Integrated Circuit）チップ（例えば、 $200\mu\text{m}$ 四方）とを実装するための実装面積が求められることとなる。

[0020] さらに、LED表示装置に含まれる画素数が増加するにつれて、発光素子と駆動回路との間を電氣的に接続する配線の数も増加し、配線数に応じて引き回しが複雑化していくことから、やはり実装面積が増加することを避けることがより難しくなる。

[0021] そこで、実装面積の増加を抑えるために、インターポーザー基板を用いることが考えられる。詳細には、上記LEDチップを、半田メッキを用いてインターポーザー基板の一方の面に接続してから、当該インターポーザー基板の他方の面にICチップを接続する。しかしながら、このような手法を用いた場合、実装面積の増加を抑えることができるものの、表示装置の製造工程が複雑化することを避けることが難しい。さらに、このような手法を用いた場合、半田メッキを用いて接続していることから、表示装置の微細化にも限界があり、且つ、インターポーザー基板を用いることから、表示装置の製造コストの増加を抑えることが難しくなる。

[0022] そこで、このような状況を鑑みて、本発明者は、実装面積の増加を抑えることができる本開示の実施形態に係る表示装置（半導体装置）を創作するに至った。詳細には、本発明者は、半導体基板の一方の面上に設けられた駆動回路と、半導体基板の他方の面上に設けられた発光素子とを、半導体基板を貫通する貫通電極によって電氣的に接続することを着想した。このようにすることで、実装面積が増加することを抑えつつ、表示装置の製造工程が複雑

化すること避けることができる。さらに、このようにすることで、表示装置の微細化の実現が可能となり、表示装置の製造コストの増加を抑えることができる。以下に、このような本開示の実施形態の詳細について順次説明する。

[0023] <<2. 第1の実施形態>>

<2. 1 構造>

まずは、図1を参照して、本開示の第1の実施形態に係る表示装置10の構成を説明する。図1は、本開示の第1の実施形態に係る表示装置10の構成の一例を模式的に示した断面図である。なお、以下の説明においては、図1中の下側に位置する半導体基板200から、半導体基板200の上方に位置する発光素子100に向かう順に従って、表示装置10の積層構造を説明する。

[0024] 詳細には、図1に示すように、表示装置（半導体装置）10は、例えばシリコン等からなる半導体基板200を有する。半導体基板200の表面（一方の面）210（図1中では、下側に位置する面）の上に、駆動回路230を構成する複数のトランジスタ208が設けられている。さらに、当該トランジスタ208を覆うように絶縁層（絶縁膜）202が設けられており、絶縁層202内には、駆動回路230を構成する複数の配線206が設けられている。当該配線206は、上述したトランジスタ208や後述する貫通電極204と電氣的に接続される。すなわち、本実施形態においては、後述する発光素子100を駆動する駆動回路230は、トランジスタ208や配線206を含み、半導体基板200の表面210上に設けられている。

[0025] さらに、半導体基板200の裏面（他方の面）212（図1中では、上側に位置する面）側には、絶縁層242が設けられている。なお、絶縁層202、242は、 SiO_x （酸化シリコン）、 SiN_x （窒化シリコン）、 SiO_xN_y （酸窒化シリコン）等の絶縁膜から形成されることができる。また、配線206は、Au（金）、Ag（銀）、Cu（銅）、Pt（白金）、Al（アルミニウム）、W（タングステン）、Zn（亜鉛）、Sn（錫）等の金

属を含む金属材料や金属化合物材料から形成されることができる。

[0026] さらに、本実施形態においては、絶縁層202上には、配線206と電氣的に接続し、他の基板（図示省略）と電氣的に接続するためのバンプ300が設けられていてもよい。例えば、バンプ300は、Au、Al、Cu、Ag等の金属材料から形成されることができる。

[0027] そして、本実施形態においては、半導体基板200を表面210側から裏面（他方の面）212（図1中では、上側に位置する面）まで貫通する貫通電極204が設けられている。当該貫通電極204は、半導体基板200の表面210上に設けられた駆動回路230と、半導体基板200の裏面212上に設けられた発光素子100（詳細は後述する）とを電氣的に接続する。貫通電極204は、半導体基板200を貫通する貫通孔204aと、貫通孔204aに埋め込まれた、Cu、W、Al、Ta（タンタル）等を含む金属膜204bとからなる。

[0028] また、貫通電極204は、図1の断面図においては、裏面212から表面210に向かって幅が狭くなるテーパ状の形状で図示される円柱であるが、本実施形態においては、このような形状に限定されるものではない。本実施形態においては、貫通電極204は、駆動回路230と発光素子100とを電氣的に接続することができるような形状であればよく、例えば、テーパ状になっていなくてもよく、もしくは、角柱であってもよい。なお、図1の例においては、貫通電極204の裏面212における直径は、約3 μ m程度となっている。

[0029] さらに、貫通電極204は、半導体基板200との短絡を防ぐために、貫通電極204の外周を覆うように、SiO_x等からなる絶縁膜222が設けられている。さらに、本実施形態においては、貫通電極204の金属膜204bと、当該貫通電極204の外周を取り囲む絶縁膜222との間に、バリアメタル膜（図示省略）が設けられていてもよい。当該バリアメタル膜は、例えば、TiN（窒化チタン）等の材料から形成されることができる。

[0030] また、本実施形態においては、半導体基板200の裏面212上に、2つ

の貫通電極204を跨るようにして各発光素子100が設けられている。当該発光素子100は、例えば、赤色光、青色光、緑色光をそれぞれ発光する発光素子であって、例えば、III-V族化合物半導体やAlGaInP系化合物半導体系（赤色発光素子）の材料からなる発光ダイオード（LED）である。さらに、本実施形態においては、発光素子100は、このような発光ダイオードに限定されるものではなく、半導体レーザー素子等から形成されてもよい。詳細には、発光素子100は、例えば、互いに異なる導電型を有する化合物半導体層（図示省略）と、当該化合物半導体層に挟まれた発光層（図示省略）とが積層された積層構造を有する。さらに、発光素子100は、一方の化合物半導体層と電氣的に接続された一方の電極と、他方の化合物半導体層と電氣的に接続された他方の電極とを有する。具体的には、本実施形態においては、図1に示すように、発光素子100の下側に設けられた下部電極（第1の電極）102は、コンタクト104（例えば、半田メッキ）を介して貫通電極204に電氣的に接続されている。なお、本実施形態においては、発光素子100の形態は、上述したような形態に限定されるものではない。

[0031] なお、例えば、III-V族化合物半導体系の材料としては、GaN系化合物半導体（AlGaN混晶、AlGaInN混晶又はGaInN混晶を含む）、GaInNAs系化合物半導体（GaInAs混晶又はGaNAs混晶を含む）、AlGaInP系化合物半導体、AlAs系化合物半導体、AlGaInAs系化合物半導体、AlGaAs系化合物半導体、GaInAs系化合物半導体、GaInAsP系化合物半導体、GaInP系化合物半導体、GaP系化合物半導体、InP系化合物半導体、InN系化合物半導体、AlN系化合物半導体等を挙げることができる。

[0032] また、このような発光素子100の製造方法としては、有機金属化学的気相成長法（MOCVD法、MOVPE法）、有機金属分子線エピタキシー法（MOMBE法）、プラズマアシステッド物理的気相成長法（PPD法）、原子層堆積法（ALD法）等を用いることができる。

[0033] さらに、本実施形態においては、発光素子 100 は、透明樹脂層（透明樹脂） 106 に覆われている。当該透明樹脂層 106 は、例えば、シリコーン、アクリル、ポリイミド又はエポキシ等の透明樹脂材料から形成されることができる。

[0034] <2. 2 製造方法>

次に、図 2 から図 14 を参照して、本実施形態に係る表示装置 10 の製造方法について説明する。図 2 から図 14 は、本開示の第 1 の実施形態に係る表示装置 10 の製造方法を説明するための説明図であり、詳細には、製造方法における各段階における表示装置 10 の、図 1 の断面図に対応する表示装置 10 の断面を示す。なお、これら図を参照するにあたっては、図 2 から図 10 までと、図 11 から図 14 までとは、表示装置 10 の上下方向が逆転していることに留意されたい。

[0035] まず、半導体基板 200 の表面 210 上に、駆動回路 230 を構成するトランジスタ 208 と、配線 206 と、絶縁層 202 とを形成する。さらに、例えば、シリコン基板や石英基板等からなる支持基板 500 を、プラズマ接合や接着剤等を用いて、上記絶縁層 202 上に貼り合わせる。そして、貼り合わせた後に、半導体基板 200 の裏面 212 側を研削して、半導体基板 200 を薄くし、研削した裏面 212 側の上に、化学気相成長法（CVD 法）を用いて絶縁層 242 を積層する。このようにして、図 2 に示すような形態を得ることができる。

[0036] 次に、裏面 212 上にフォトレジスト（図示省略）を形成し、当該フォトレジストに対してパターンニングを行い、パターンに従って、裏面 212 を選択的にエッチングし、図 3 に示すような貫通孔 204 a を形成する。

[0037] そして、CVD 法（化学気相法）等を用いて、貫通孔 204 a の内壁を覆うように絶縁膜 222 を形成した後に、スパッタ等を用いて、絶縁膜 222 上に、Ta、Cu 等のシードメタルを形成する。さらに、図 4 に示すように、メッキにより、Cu 等の金属膜 204 b を成膜することにより、貫通孔 204 a に埋め込まれた部分を有する金属膜 204 b を形成することができる。

。

[0038] 次に、裏面 212 上の金属膜 204 b に対して、CMP (Chemical Mechanical Polish) 法を用いて平坦化を行うことにより、図 5 に示すような貫通電極 204 を得ることができる。

[0039] さらに、図 6 に示すように、裏面 212 上に、樹脂層 506 を形成する。

[0040] その後、樹脂層 506 に対してパターニングを行う。この際、図 7 における樹脂層 506 のパターンの溝となる個所の下方には、例えば、貫通電極 204 が位置していることとなる。そして、当該溝の部分に、発光素子 100 を埋め込むことにより、図 7 に示されるような形態を得ることができる。

[0041] さらに、図 8 に示すように、樹脂層 506 を除去する。この際、樹脂層 506 の全体を除去してもよく、一部を除去してもよい。

[0042] 次に、発光素子 100 の下部電極 102 と貫通電極 204 とを銅メッキにより電氣的に接続し、必要に応じて樹脂層 506 をウエット処理等により除去し、熱処理を行うことにより、図 9 に示すような形態を得ることができる。

。

[0043] その後、半導体基板 200 の裏面 212 と発光素子 100 とを覆うように、透明樹脂層 106 を形成し、CMP 法により、透明樹脂層 106 の上面 (図 10 の上側に位置する面) を平坦化する。このようにして、図 10 に示すような形態を得ることができる。

[0044] さらに、加工面を変えるために、透明樹脂層 106 上に石英基板等の支持基板 508 を貼り合わせ、支持基板 500 を除去することにより、図 11 に示すような形態を得ることができる。

[0045] そして、図 12 に示すように、絶縁層 202 上に、フォトレジスト 510 を形成し、当該フォトレジスト 510 に対してパターニングを行う。

[0046] 次に、フォトレジスト 510 のパターンに従って、絶縁層 202 を選択的にエッチングし、エッチングによって形成された溝 514 の部分に、金属膜からなる電極 302 を形成することにより、図 13 に示すような形態を得ることができる。

- [0047] そして、図14に示すように、電極302上にバンプ300を形成する。
さらに、支持基板508を除去することにより、本実施形態に係る表示装置10を得ることができる（図1参照）。
- [0048] なお、本実施形態においては、上述の各層や各膜を形成する方法としては、例えば、物理気相成長法（PVD法）及びCVD法等を挙げることができる。PVD法としては、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB（電子ビーム）蒸着法、各種スパッタリング法（マグネトロンスパッタリング法、RF-DC結合形バイアスパッタリング法、ECR（Electron Cyclotron Resonance）スパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法等）、イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー（Molecular Beam Epitaxy；MBE）法、レーザー転写法等を挙げることができる。また、CVD法としては、プラズマCVD法、熱CVD法、MOCVD法、光CVD法等を挙げることができる。さらに、他の方法としては、電解メッキ法や無電解メッキ法、スピンコート法；浸漬法；キャスト法；マイクロコンタクトプリント法；ドロップキャスト法；スクリーン印刷法やインクジェット印刷法、オフセット印刷法、グラビア印刷法、フレキソ印刷法といった各種印刷法；スタンプ法；スプレー法；エアドクター法、ブレードコーター法、ロッドコーター法、ナイフコーター法、スクイズコーター法、リバーロールコーター法、トランスファーロールコーター法、グラビアコーター法、キスコーター法、キャストコーター法、スプレーコーター法、スリットオリフィスコーター法、カレンダーコーター法といった各種コーティング法を挙げることができる。また、各層のパターニング法としては、シャドーマスク、レーザー転写、フォトリソグラフィ等の化学的エッチング、紫外線やレーザー等による物理的エッチング等を挙げることができる。加えて、平坦化技術としては、CMP法、レーザー平坦化法、リフロー法等を挙げることができる。すなわち、本実施形態に係る表示装置10は、既存の半導体装置の製造工程を用いて、容易に、且つ、安価に

製造することが可能である。

[0049] 以上のように、本実施形態においては、半導体基板 200 の表面 210 上に設けられた駆動回路 230 と、半導体基板 200 の裏面 212 上に設けられた発光素子 100 とを電氣的に接続する、半導体基板 200 を貫通する貫通電極 204 を設けている。本実施形態によれば、このような貫通電極 204 を用いることにより、駆動回路 230 と発光素子 100 とを電氣的に接続する配線を複雑に引き回す必要を減らすことができる。その結果、本実施形態によれば、駆動回路 230 や発光素子 100 が実装される実装面積が増加することを抑えつつ、表示装置 10 の製造工程が複雑化することを避けることができる。さらに、本実施形態においては、微細な貫通電極 204 を形成することも可能であることから、表示装置 10 の微細化の実現が可能となる。加えて、本実施形態においては、インターポーザー基板を必要としないことから、表示装置 10 の製造コストの増加を抑えることができる。

[0050] <<3. 第2の実施形態>>

ところで、発光素子 100 は、発光する際に熱を発生する。従って、発生した熱により発光素子 100 等が劣化することを避けるために、表示装置 10 においては、放熱のための機構を設けることが好ましい。以下に、本開示の第2の実施形態として、図15を参照して、放熱機構が設けられた表示装置 10a を説明する。図15は、本開示の第2の実施形態の表示装置 10a の構成の一例を模式的に示した断面図である。

[0051] 図15に示すように、本実施形態に係る表示装置（半導体装置）10a においては、上述した第1の実施形態と同様に、半導体基板 200 の表面 210（図15中では、下側に位置する面）の上に、駆動回路 230 が設けられている。また、本実施形態においては、第1の実施形態と同様に、配線 206 と電氣的に接続し、他の基板（図示省略）と電氣的に接続するためのバンパ 300 が設けられていてもよい。

[0052] さらに、本実施形態においても、第1の実施形態と同様に、半導体基板 200 の裏面 212（図15中では、上側に位置する面）には、絶縁層 242

や発光素子 100 が設けられている。

[0053] そして、本実施形態においても、第 1 の実施形態と同様に、半導体基板 200 を表面 210 側から裏面 212 まで貫通する貫通電極 204 が設けられている。当該貫通電極 204 は、先に説明したように、駆動回路 230 と発光素子 100 とを電氣的に接続する。

[0054] さらに、本実施形態においては、発光素子 100 の周囲に位置する絶縁層 242 上に、放熱膜 400 が設けられている。放熱膜 400 は、熱伝導率の高い材料からなる膜であり、例えば、Al、Cu、Ag、Au 等の金属材料、C（炭素）等の炭素材料等から形成することができる。

[0055] さらに、放熱膜 400 は、図 15 に示すように、半導体基板 200 を貫通する貫通電極（他の貫通電極）204c に接続されていてもよい。当該貫通電極 204c により、放熱膜 400 は、半導体基板 200 の表面 210 側に設けられた放熱機構（図示省略）に接続され、発光素子 100 からの熱は、放熱膜 400 や貫通電極 204c を介して、当該放熱機構により表示装置 10a の外部に逃がすことができる。なお、当該貫通電極 204c は、上述した貫通電極 204 と同様の構成を持つことから、貫通電極 204 と同様に形成することができる。

[0056] 以上のように、本実施形態によれば、放熱膜 400 を設けることにより、発光素子 100 からの熱を効率的に放出することができる。その結果、本実施形態によれば、発生した熱により、発光素子 100 等が劣化することを避けることができる。

[0057] <<4. 第 3 の実施形態>>

ところで、半導体基板 200 の半導体層 250（図 16 参照）は、発光素子 100 からの光によって劣化する恐れがあり、さらに、半導体層 250 の劣化により、駆動回路 230 のトランジスタ 208 等の特性が劣化する可能性がある。従って、発光素子 100 の発する光により半導体層 250 が劣化することを避けるために、表示装置 10 においては、遮光膜が設けられることが好ましい。以下に、本開示の第 3 の実施形態として、図 16 を参照し

て、遮光膜402が設けられた表示装置10bを説明する。図16は、本開示の第3の実施形態の表示装置10bの構成の一例を模式的に示した断面図である。

[0058] 図16に示すように、本実施形態に係る表示装置（半導体装置）10bにおいては、上述した第1の実施形態と同様に、半導体基板200の表面210（図16中では、下側に位置する面）の上に、駆動回路230が設けられている。さらに、本実施形態においても、第1の実施形態と同様に、半導体基板200の裏面212（図16中では、上側に位置する面）側には、絶縁層242や発光素子100が設けられている。そして、本実施形態においても、第1の実施形態と同様に、半導体基板200を表面210側から裏面212まで貫通する貫通電極204が設けられている。当該貫通電極204は、先に説明したように、駆動回路230と発光素子100とを電氣的に接続する。

[0059] さらに、本実施形態においては、発光素子100の周囲に位置する絶縁層242上に、遮光膜402が設けられている。遮光膜402は、発光素子100からの光を遮光する材料からなる膜であり、例えば、Ti（チタン）、Cr（クロム）、Ni（ニッケル）、W、Ta、Al等の金属を含む金属材料や金属化合物材料から形成されることができる。

[0060] 以上のように、本実施形態によれば、遮光膜402を設けることにより、発光素子100から半導体層250へ入射する光を遮ることができる。その結果、本実施形態によれば、発光素子100からの光により、半導体層250が劣化することを避けることができる。

[0061] <<5. 第4の実施形態>>

上述した第1の実施形態においては、発光素子100の下部電極102は、貫通電極204に電氣的に接続されているものとして説明した。しかしながら、本開示の実施形態においては、発光素子100の形態は、これに限定されるものではなく、例えば、発光素子100は、発光素子100の上側に設けられた上部電極112を有していてもよい。以下に、本開示の第4の実

施形態として、図 17 を参照して、上部電極 112 を有する発光素子 100 が設けられた表示装置 10c を説明する。図 16 は、本開示の第 4 の実施形態の表示装置 10c の構成の一例を模式的に示した断面図である。

[0062] 図 17 に示すように、本実施形態に係る表示装置（半導体装置） 10c においては、上述した第 1 の実施形態と同様に、半導体基板 200 の表面 210（図 17 中では、下側に位置する面）の上に、駆動回路 230 が設けられている。さらに、本実施形態においても、第 1 の実施形態と同様に、半導体基板 200 の裏面 212（図 17 中では、上側に位置する面）側には、絶縁層 242 や発光素子 100 が設けられている。そして、本実施形態においても、第 1 の実施形態と同様に、半導体基板 200 を表面 210 側から裏面 212 まで貫通する貫通電極 204 が設けられている。当該貫通電極 204 は、先に説明したように、駆動回路 230 と発光素子 100 とを電氣的に接続する。

[0063] さらに、本実施形態においては、発光素子 100 は、下部電極 102 と対向するように、発光素子 100 の上側（図 17 中の上側）に設けられた上部電極（第 2 の電極） 112 を有する。そして、上部電極 112 は、例えば、図 17 に示すように、配線 120 を介して、半導体基板 200 の裏面 212 側の絶縁層 242 上に設けられた電極（第 3 の電極） 122 に電氣的に接続することができる。また、本実施形態においては、上記電極 122 は、半導体基板 200 を貫通する貫通電極（図示省略）によって、駆動回路 230 に電氣的に接続されてもよい。

[0064] なお、本開示の実施形態においては、発光素子 100 の形態は、図 1 に図示されるような、発光素子 100 の下側に設けられた下部電極 102 が貫通電極 204 を介して駆動回路 230 と電氣的に接続される形態に限定されるものではない。また、本開示の実施形態においては、発光素子 100 の形態は、図 17 に図示されるような、発光素子 100 の上側に設けられた上部電極 112 が半導体基板 200 の裏面 212 上に引き回された配線 120 に電氣的に接続される形態に限定されるものではない。すなわち、本開示の実施

形態においては、配線や電極等の位置や形状、接続方法については、特に限定されるものではない。さらに、本開示の実施形態においては、発光する色ごとに、発光素子100の形態を変えてもよく、言い換えると、1つの表示装置10において、様々な形態を持つ発光素子100が混在していてもよい。

[0065] <<6. まとめ>>

以上のように、本開示の各実施形態においては、半導体基板200の表面210上に設けられた駆動回路230と、半導体基板200の裏面212上に設けられた発光素子100とを電氣的に接続する、半導体基板200を貫通する貫通電極204を設けている。これら実施形態によれば、このような貫通電極204を用いることにより、駆動回路230と発光素子100とを電氣的に接続する配線を複雑に引き回す必要を減らすことができる。その結果、これら実施形態によれば、駆動回路230や発光素子100が実装される実装面積が増加することを抑えつつ、表示装置10の製造工程が複雑化すること避けることができる。さらに、これら実施形態においては、微細な貫通電極204を形成することも可能であることから、表示装置10の微細化の実現が可能となる。加えて、これら実施形態においては、インターポーザー基板を必要としていないことから、表示装置10の製造コストの増加を抑えることができる。

[0066] また、上述した本開示の実施形態においては、半導体基板200は、必ずしもシリコン基板でなくてもよく、他の基板（例えば、SOI（Silicon On Insulator）基板やSiGe基板等）でも良い。

[0067] さらに、上述した本開示の実施形態は、互いに組み合わせて実施することが可能である。例えば、上述した第2の実施形態と第4の実施形態とを組み合わせ、上部電極112を有する発光素子100の周囲に、放熱膜400を設けてもよい。また、例えば、上述した第3の実施形態と第4の実施形態とを組み合わせ、上部電極112を有する発光素子100の周囲に、遮光膜402を設けてもよい。

[0068] さらに、上述した本開示の実施形態にて参照される図面においては、わかりやすくするために、各種の絶縁膜、絶縁層等を簡略化して示している場合がある。しかしながら、実際には、これら絶縁膜等は、複数の異なる絶縁材料からなる積層膜であってもよく、複数の異なる工程によって形成された積層膜であってもよい。

[0069] << 7. 適用例 >>

続いて、図 18 から図 21 を参照して、本開示の実施形態に係る表示装置 10 の適用例について説明する。図 18 から図 21 は、本開示の実施形態に係る表示装置 10 が適用され得る電子機器の一例を示す外観図である。

[0070] 例えば、本実施形態に係る表示装置 10 は、スマートフォン等の電子機器が備える表示部に適用することができる。具体的には、図 18 に示すように、スマートフォン 600 は、各種情報を表示する表示部 602 や、ユーザによる操作入力を受け付けるボタン等から構成される操作部等を有する。上記表示部 602 は、本実施形態に係る表示装置 10 であることができる。

[0071] また、例えば、本実施形態に係る表示装置 10 は、デジタルカメラ等の電子機器の表示部に適用することができる。具体的には、図 19 のデジタルカメラ 700 を後方（撮影者側）から眺めた外観図に示すように、デジタルカメラ 700 は、本体部（カメラボディ）702 と、各種情報を表示するモニタ部 704 と、撮影時にユーザによって観察されるスルー画を表示する EVF（Electronic View Finder）706 とを有する。ここで、モニタ部 704 及び EVF 706 は、本実施形態に係る表示装置 10 であることができる。

[0072] また、例えば、本実施形態に係る表示装置 10 は、HMD（Head Mounted Display）等の電子機器の表示部に適用することができる。具体的には、図 20 に示すように、HMD 800 は、各種情報を表示する眼鏡型の表示部 802 と、装着時にユーザの耳に掛止される耳掛け部 804 と、を備える。ここで、表示部 802 は、本実施形態に係る表示装置 10 であることができる。

[0073] また、例えば、本実施形態に係る表示装置 10 は、テレビジョン装置等の電子機器の表示部に適用することができる。具体的には、図 21 に示すように、テレビジョン装置 900 は、フィルターガラス等に覆われた表示部 902 を備える。ここで、表示部 902 は、本実施形態に係る表示装置 10 であることができる。

[0074] なお、本実施形態に係る表示装置 10 が適用され得る電子機器は、上記例に限定されるものではない。本実施形態に係る表示装置 10 は、外部から入力された画像信号、又は、内部で生成された画像信号に基づいて表示を行うあらゆる分野の電子機器の表示部に適用することが可能である。このような電子機器としては、例えば、テレビジョン装置、電子ブック、PDA (Personal Digital Assistant)、ノート型パーソナルコンピュータ、ビデオカメラ、スマートウォッチ、又は、ゲーム機器等を挙げることができる。

[0075] <<8. 補足>>

以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0076] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

[0077] なお、以下のような構成も本開示の技術的範囲に属する。

(1)

半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、前記半導体基板の他方の面上に設けられた 1 つ又は複数の前記発光素子と

、

前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電氣的に接続する貫通電極と、

を備える半導体装置。

(2)

前記貫通電極は、前記発光素子の前記半導体基板側に設けられた第1の電極と電氣的に接続されている、上記(1)に記載の半導体装置。

(3)

前記発光素子は、前記第1の電極と対向する第2の電極をさらに有し、

前記第2の電極は、前記半導体基板上に設けられた第3の電極に電氣的に接続されている、

上記(2)に記載の半導体装置。

(4)

前記複数の発光素子は、赤色光、青色光、緑色光をそれぞれ発光する発光素子である、上記(1)～(3)のいずれか1つに記載の半導体装置。

(5)

前記貫通電極は、

前記半導体基板を貫通する貫通孔と、

前記貫通孔に埋め込まれた金属膜と、

を有する、

上記(1)～(4)のいずれか1つに記載の半導体装置。

(6)

前記半導体基板の前記他方の面上における前記発光素子の周囲に設けられた遮光膜をさらに備える、上記(1)～(5)のいずれか1つに記載の半導体装置。

(7)

前記半導体基板の前記他方の面上における前記発光素子の周囲に設けられた放熱膜をさらに備える、上記(1)～(5)のいずれか1つに記載の半導

体装置。

(8)

前記半導体基板を貫通し、前記放熱膜と前記半導体基板の前記一方の面とを接続する他の貫通電極をさらに備える、上記(7)に記載の半導体装置。

(9)

前記発光素子は、透明樹脂に覆われている、上記(1)～(8)のいずれか1つに記載の半導体装置。

(10)

前記駆動回路は、絶縁膜に覆われており、

前記絶縁膜上には、他の基板と電氣的に接続するためのバンプが設けられている、

上記(1)～(9)のいずれか1つに記載の半導体装置。

(11)

半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、

前記半導体基板の他方の面上に設けられた1つ又は複数の前記発光素子と

、

前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電氣的に接続する貫通電極と、

を有する半導体装置を、1つ又は複数個搭載する電子機器。

符号の説明

[0078] 10、10a、10b、10c 表示装置

100 発光素子

102 下部電極

104 コンタクト

106 透明樹脂層

112 上部電極

120、206 配線

122、302 電極

200 半導体基板
202、242 絶縁層
204、204c 貫通電極
204a 貫通孔
204b 金属膜
208 トランジスタ
210 表面
212 裏面
222 絶縁膜
230 駆動回路
250 半導体層
300 バンプ
400 放熱膜
402 遮光膜
500、508 支持基板
514 溝
506 樹脂層
510 フォトレジスト
600 スマートフォン
602、802、902 表示部
700 デジタルカメラ
702 本体部
704 モニタ部
706 EVF
800 HMD
804 耳掛け部
900 テレビジョン装置

請求の範囲

- [請求項1] 半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、
- 前記半導体基板の他方の面上に設けられた1つ又は複数の前記発光素子と、
- 前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電氣的に接続する貫通電極と、
- を備える半導体装置。
- [請求項2] 前記貫通電極は、前記発光素子の前記半導体基板側に設けられた第1の電極と電氣的に接続されている、請求項1に記載の半導体装置。
- [請求項3] 前記発光素子は、前記第1の電極と対向する第2の電極をさらに有し、
- 前記第2の電極は、前記半導体基板上に設けられた第3の電極に電氣的に接続されている、
- 請求項2に記載の半導体装置。
- [請求項4] 前記複数の発光素子は、赤色光、青色光、緑色光をそれぞれ発光する発光素子である、請求項1に記載の半導体装置。
- [請求項5] 前記貫通電極は、
- 前記半導体基板を貫通する貫通孔と、
- 前記貫通孔に埋め込まれた金属膜と、
- を有する、
- 請求項1に記載の半導体装置。
- [請求項6] 前記半導体基板の前記他方の面上における前記発光素子の周囲に設けられた遮光膜をさらに備える、請求項1に記載の半導体装置。
- [請求項7] 前記半導体基板の前記他方の面上における前記発光素子の周囲に設けられた放熱膜をさらに備える、請求項1に記載の半導体装置。
- [請求項8] 前記半導体基板を貫通し、前記放熱膜と前記半導体基板の前記一方の面とを接続する他の貫通電極をさらに備える、請求項7に記載の半

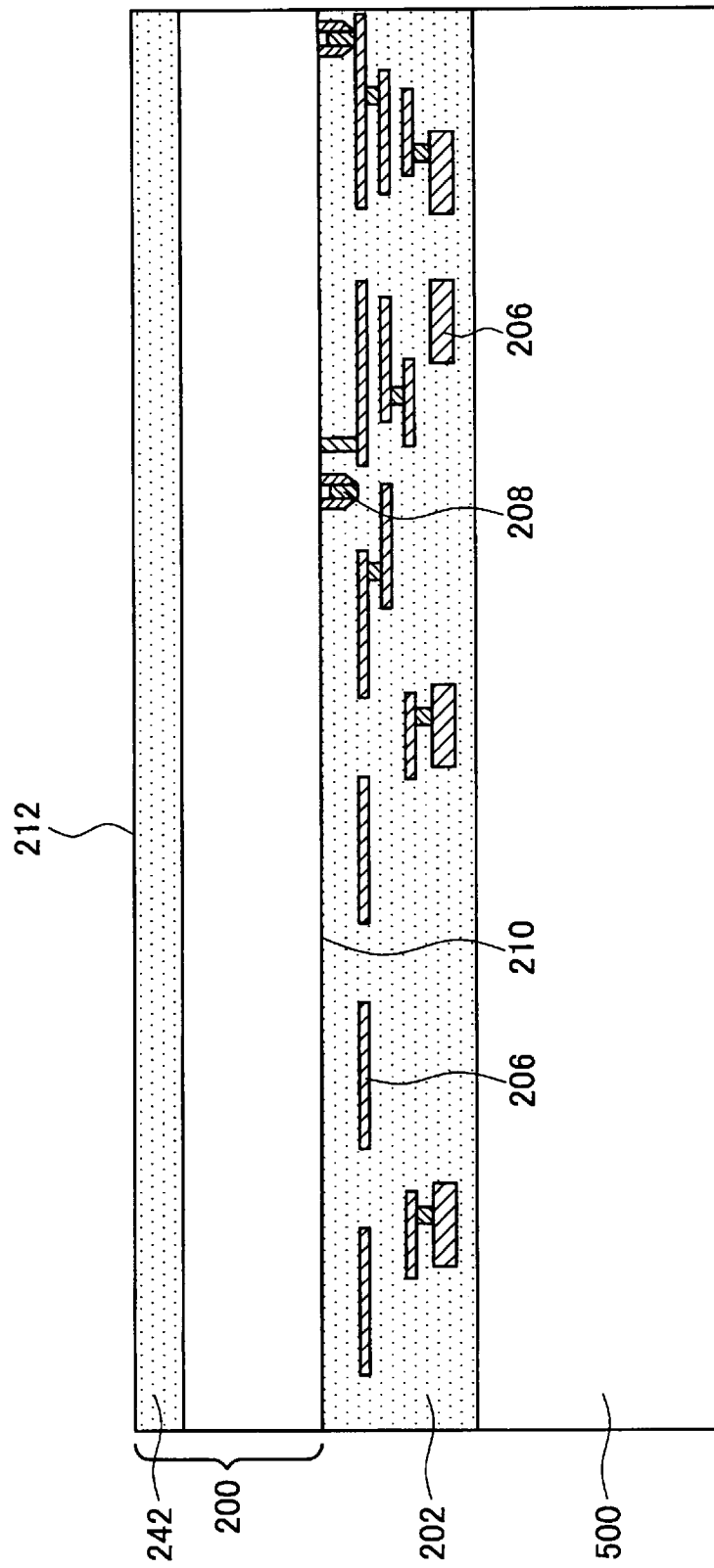
導体装置。

[請求項9] 前記発光素子は、透明樹脂に覆われている、請求項1に記載の半導体装置。

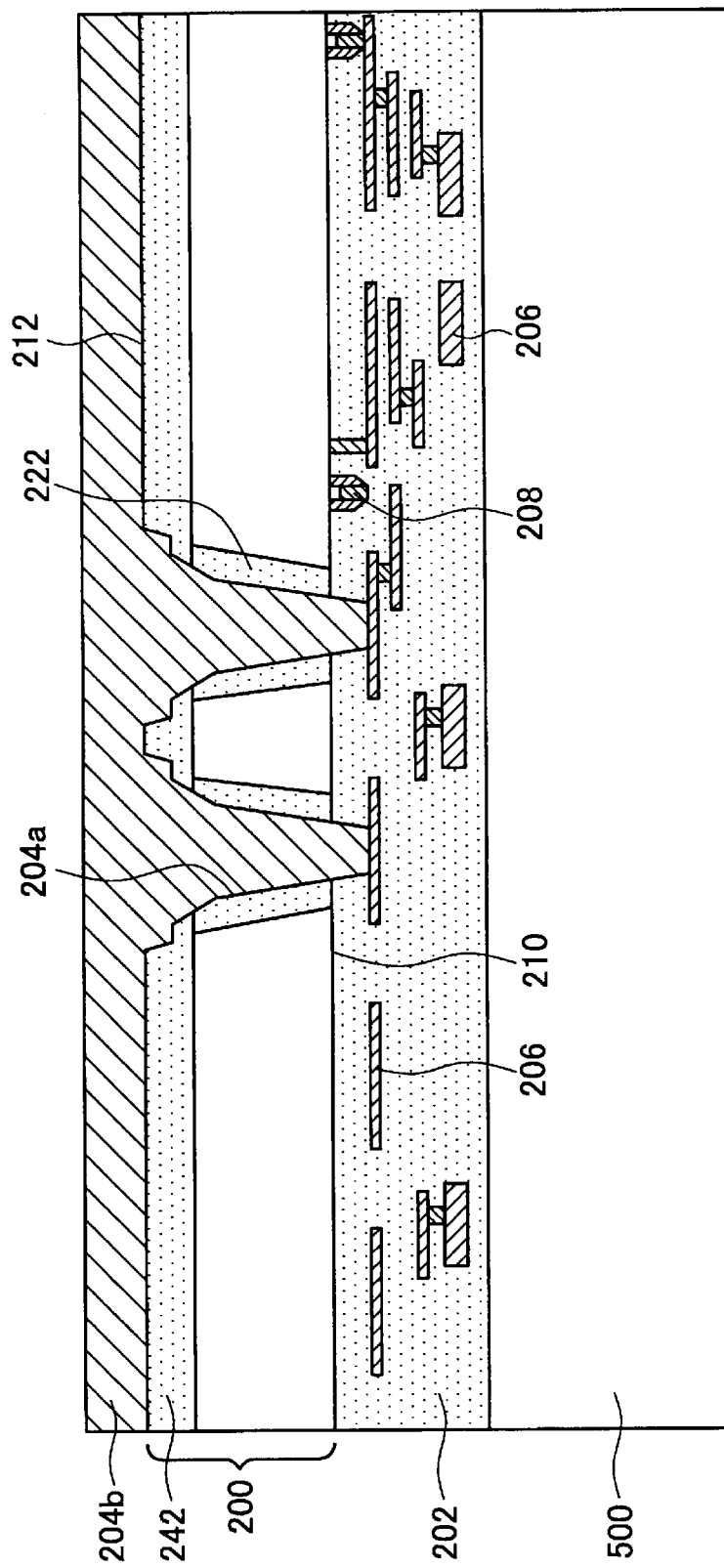
[請求項10] 前記駆動回路は、絶縁膜に覆われており、
前記絶縁膜上には、他の基板と電氣的に接続するためのバンプが設けられている、
請求項1に記載の半導体装置。

[請求項11] 半導体基板の一方の面上に設けられ、発光素子を駆動する駆動回路と、
前記半導体基板の他方の面上に設けられた1つ又は複数の前記発光素子と、
前記半導体基板を貫通し、前記駆動回路と前記発光素子とを電氣的に接続する貫通電極と、
を有する半導体装置を、1つ又は複数個搭載する電子機器。

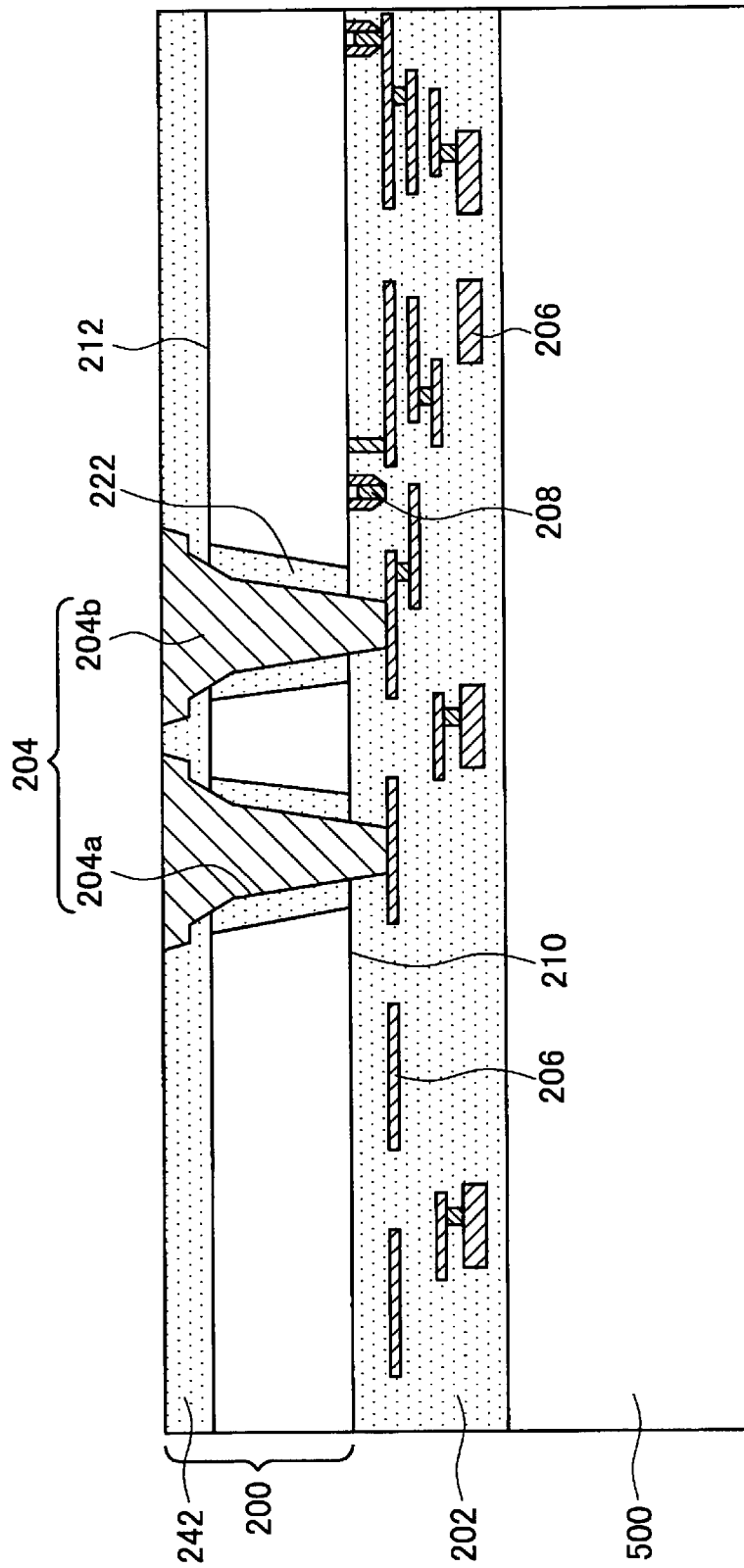
[図2]



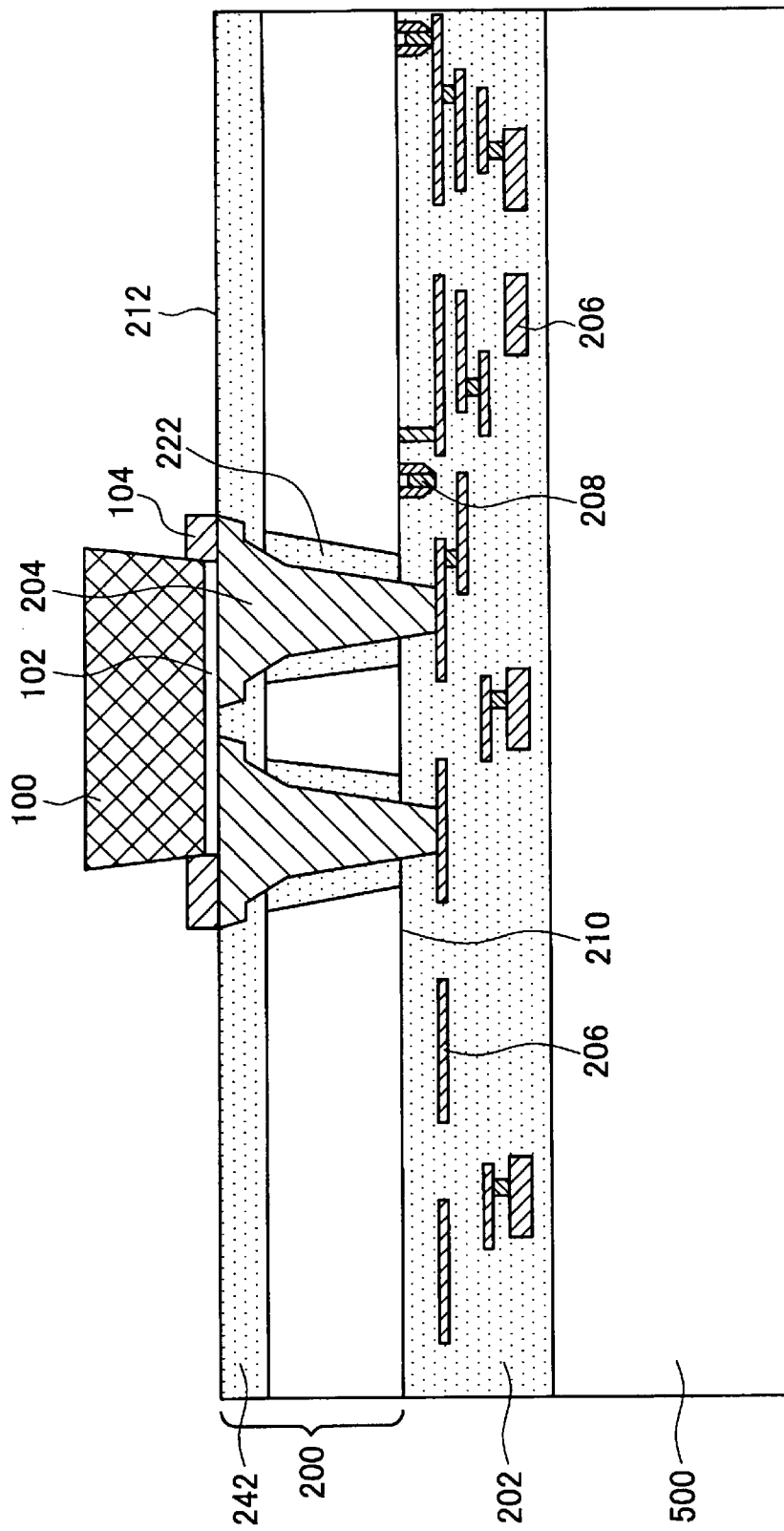
[図4]



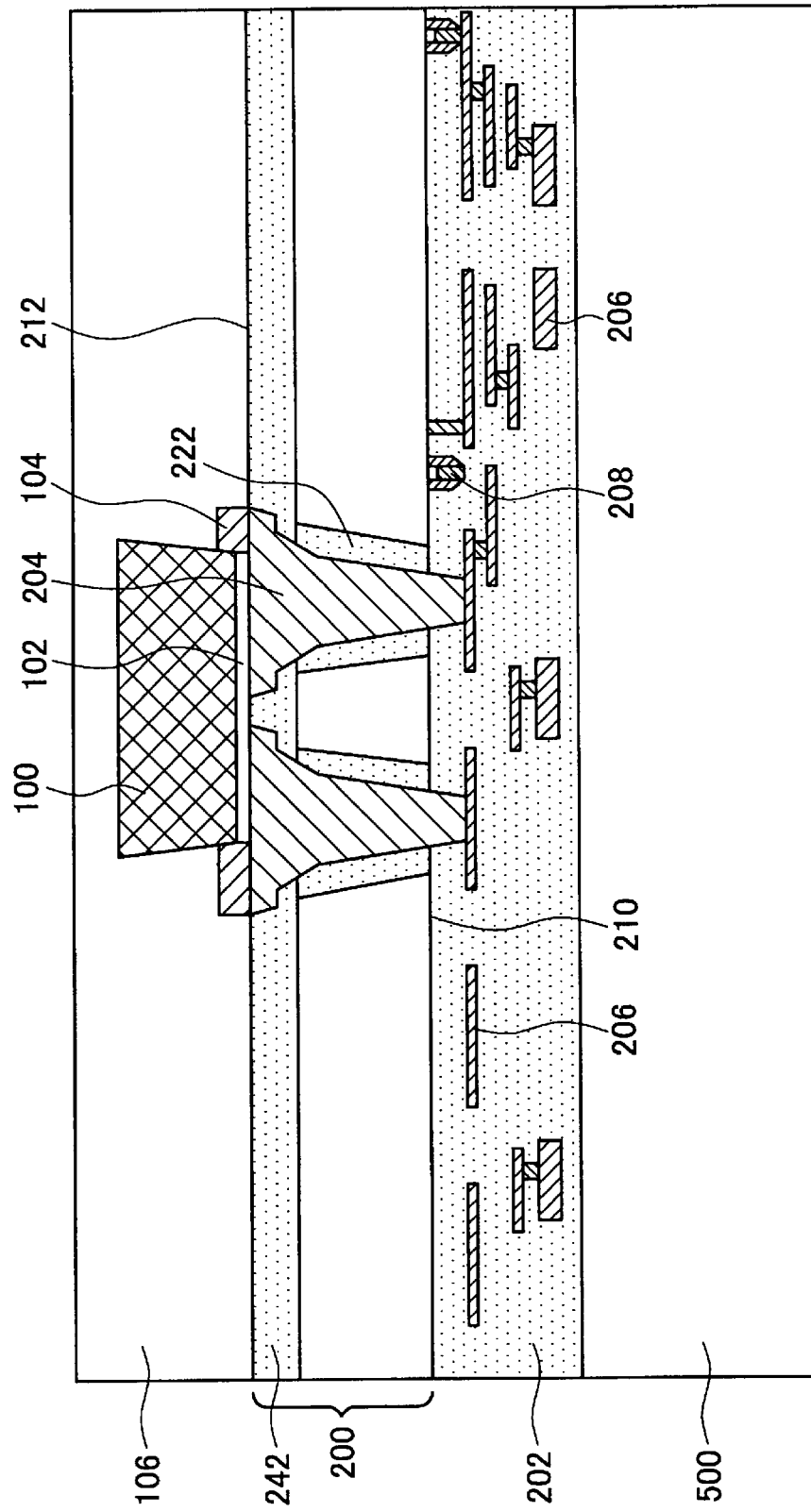
[図5]



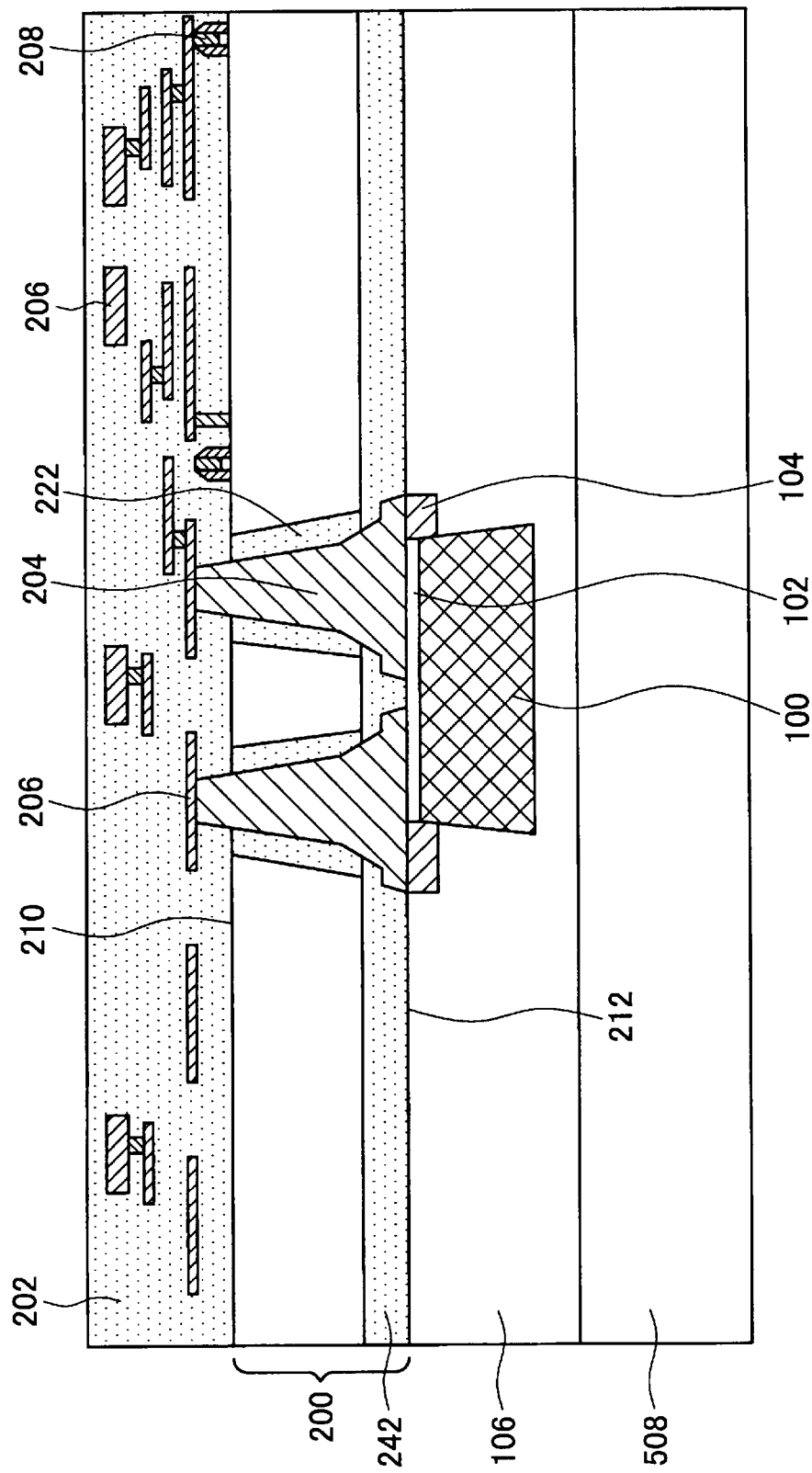
[図9]



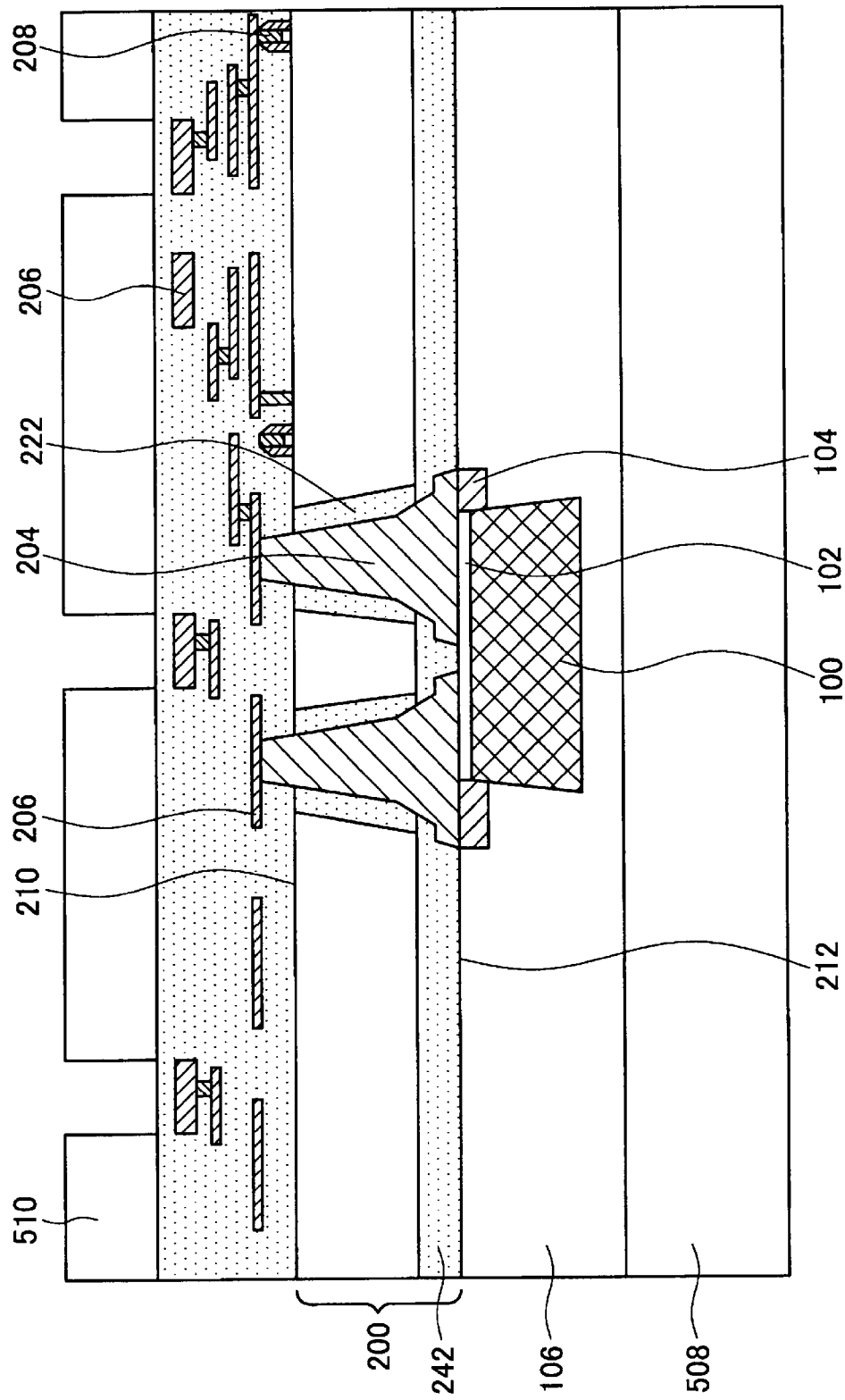
[図10]



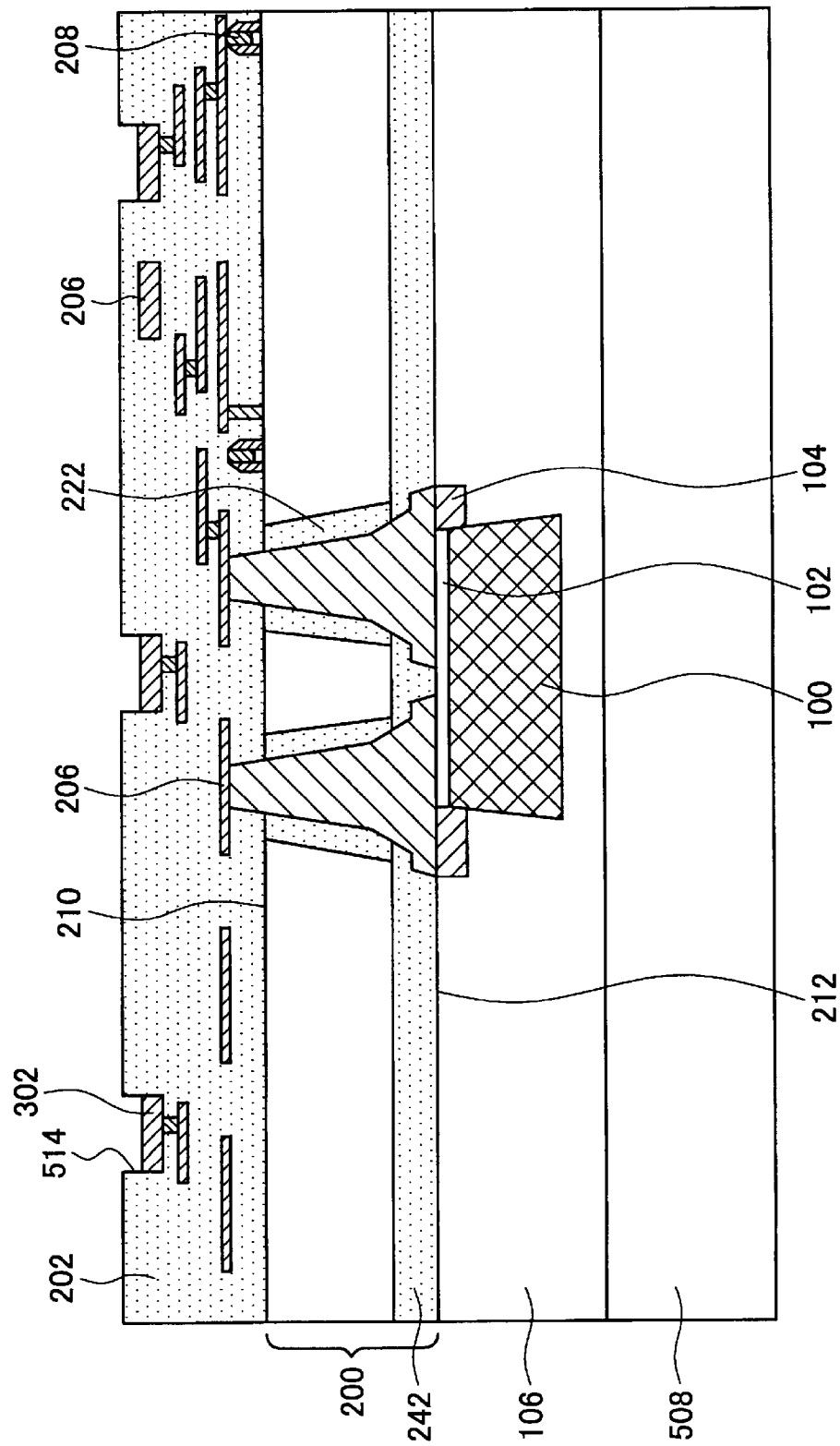
[図11]



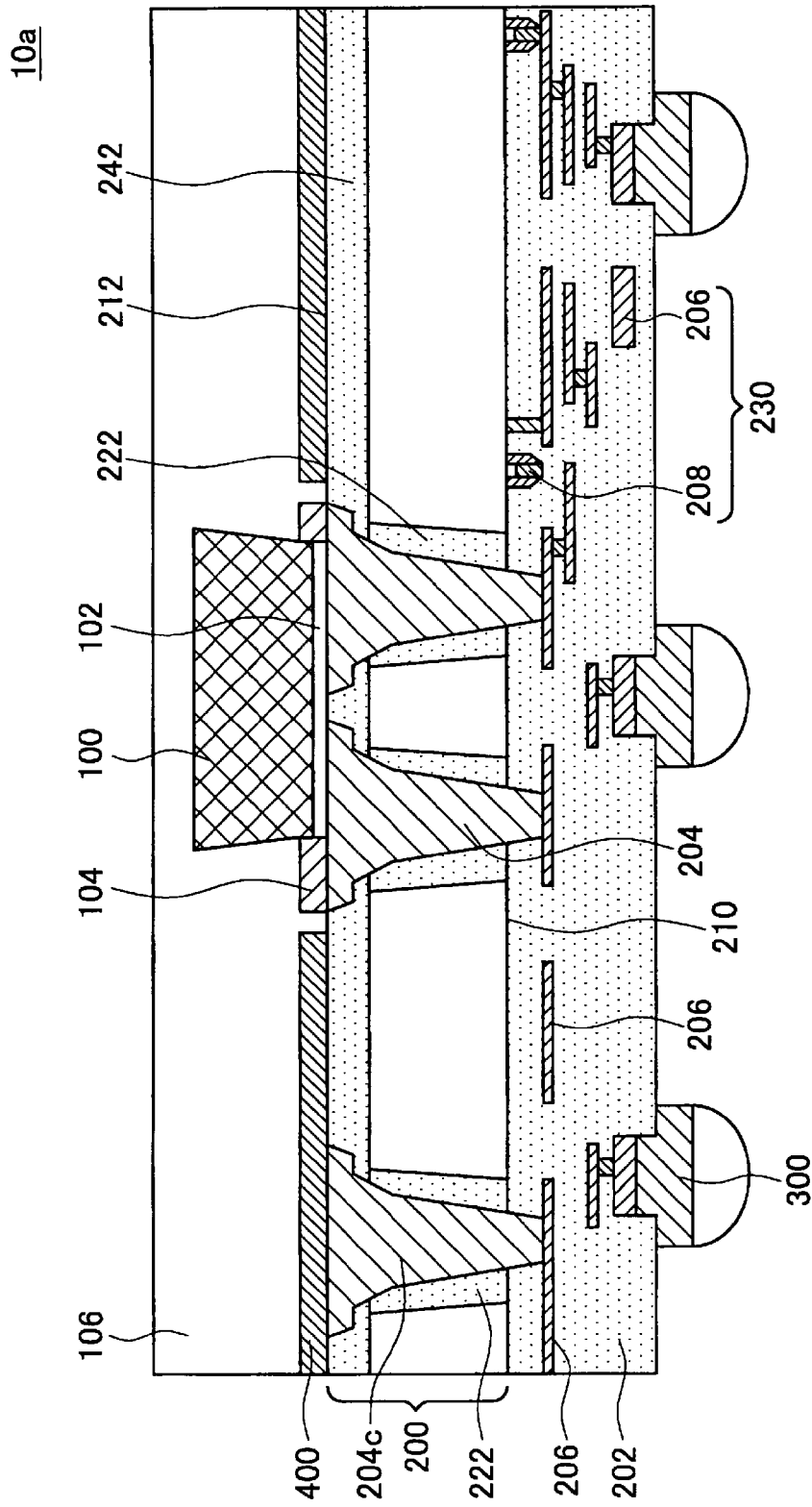
[図12]



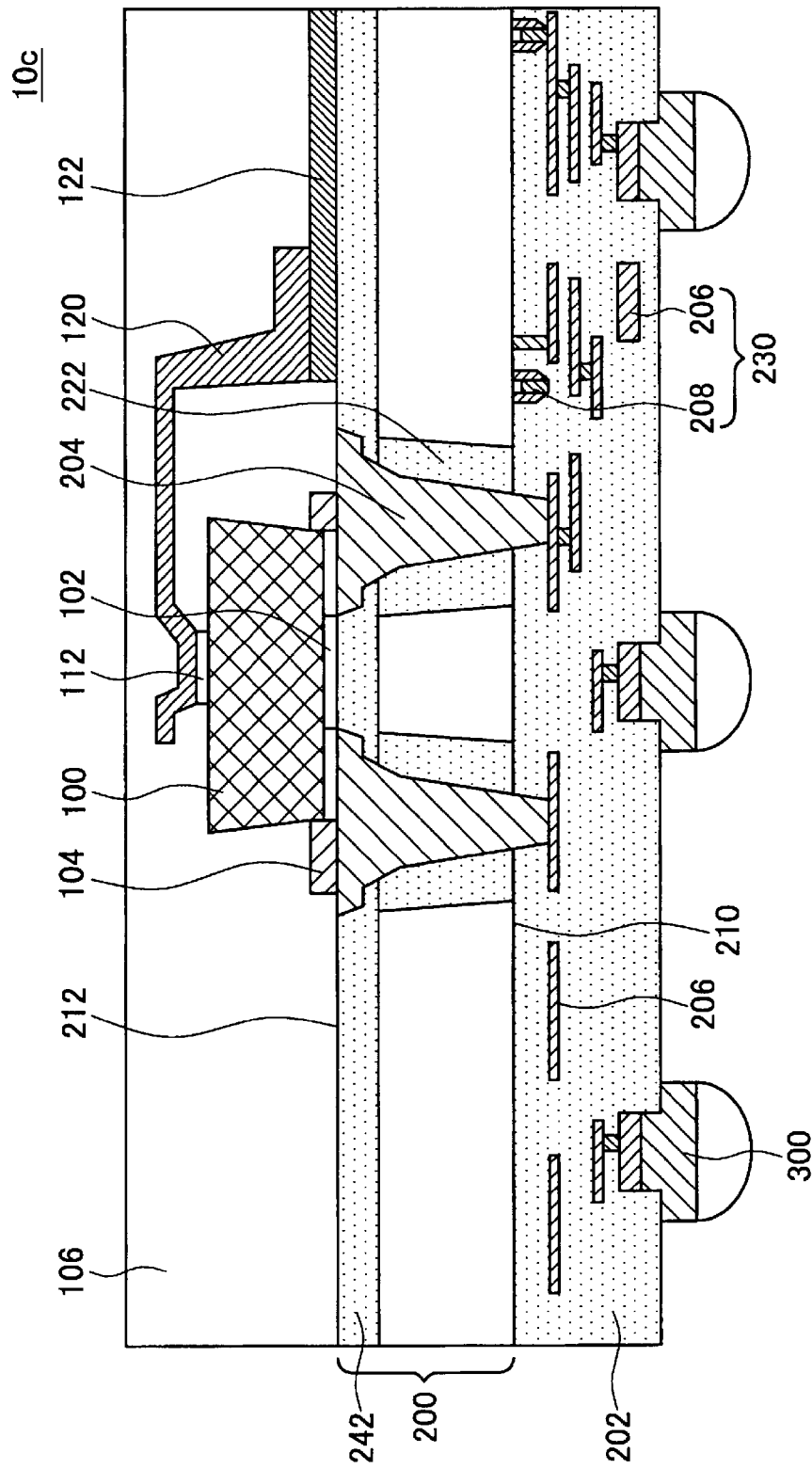
[図13]



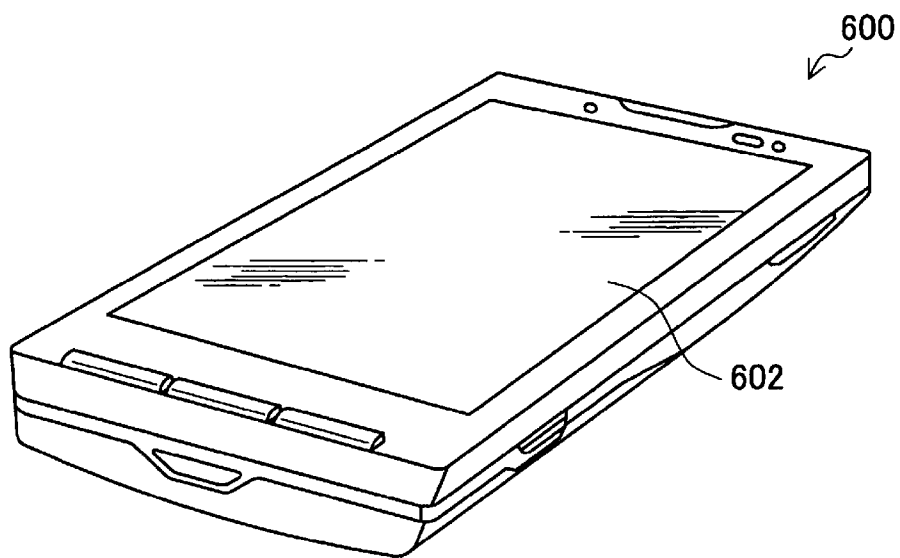
[図15]



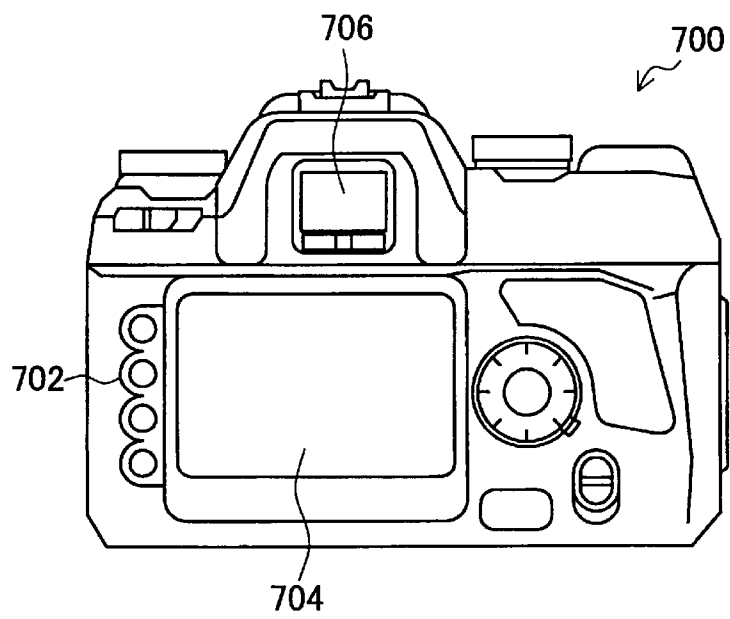
[図17]



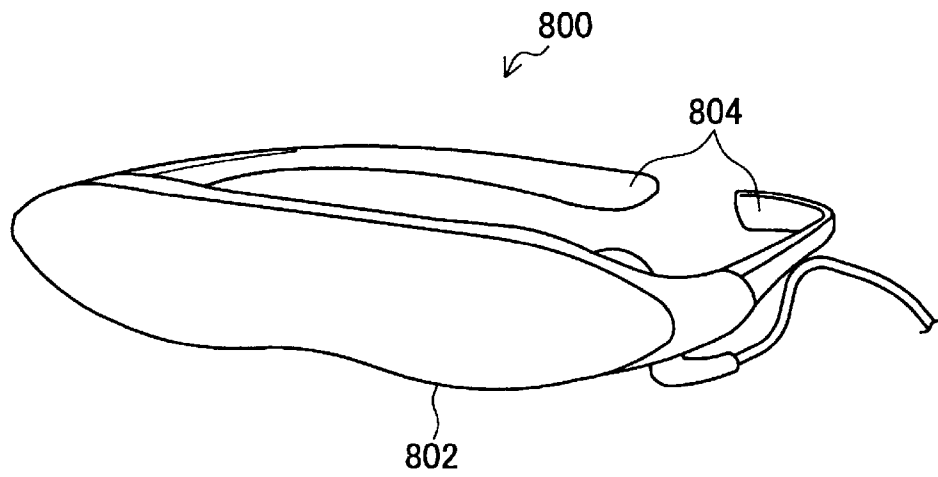
[図18]



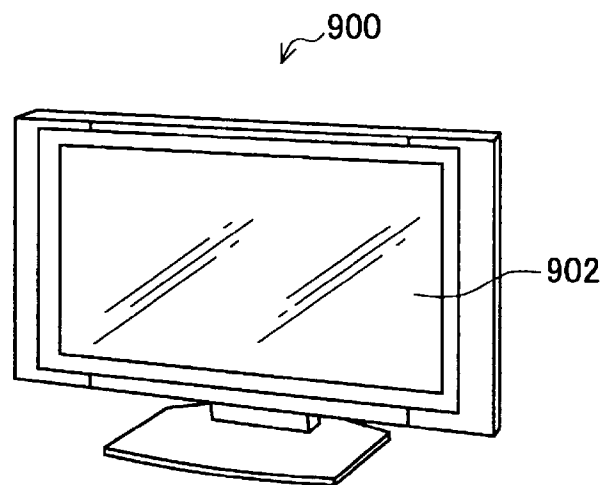
[図19]



[図20]



[図21]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/048176

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/62 (2010.01) i; G09F 9/33 (2006.01) i
FI: H01L33/62; G09F9/33

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/62; G09F9/33

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2017/0301724 A1 (INNOLUX CORPORATION) 19.10.2017 (2017-10-19) paragraphs [0027]-[0031], fig. 2	1-11
A	JP 2012-227514 A (SONY CORP.) 15.11.2012 (2012-11-15) entire text, all drawings	1-11
A	JP 2018-124474 A (SAMSUNG ELECTRONICS CO., LTD.) 09.08.2018 (2018-08-09) entire text, all drawings	1-11
A	JP 2018-141944 A (KYOCERA DISPLAY CORP.) 13.09.2018 (2018-09-13) entire text, all drawings	1-11
A	JP 2017-139489 A (SONY CORP.) 10.08.2017 (2017-08-10) entire text, all drawings	1-11
A	JP 2016-522585 A (LUXVUE TECHNOLOGY CORPORATION) 28.07.2016 (2016-07-28) entire text, all drawings	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
03 March 2020 (03.03.2020)

Date of mailing of the international search report
17 March 2020 (17.03.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2019/048176

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2017/0301724 A1	19 Oct. 2017	(Family: none)	
JP 2012-227514 A	15 Nov. 2012	US 2012/0256814 A1 entire text, all drawings CN 102737578 A entire text, all drawings	
JP 2018-124474 A	09 Aug. 2018	(Family: none)	
JP 2018-141944 A	13 Sep. 2018	(Family: none)	
JP 2017-139489 A	10 Aug. 2017	(Family: none)	
JP 2016-522585 A	28 Jul. 2016	US 2014/0367705 A1 entire text, all drawings WO 2014/204695 A1 entire text, all drawings CN 105324858 A entire text, all drawings KR 10-2016-0010537 A entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 33/62(2010.01)i; G09F 9/33(2006.01)i FI: H01L33/62; G09F9/33		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L33/62; G09F9/33		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2020年 日本国実用新案登録公報 1996 - 2020年 日本国登録実用新案公報 1994 - 2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2017/0301724 A1 (INNOLUX CORPORATION) 19.10.2017 (2017 - 10 - 19) [0027]-[0031], FIG. 2	1-11
A	JP 2012-227514 A (ソニー株式会社) 15.11.2012 (2012 - 11 - 15) 全文, 全図	1-11
A	JP 2018-124474 A (三星電子株式会社) 09.08.2018 (2018 - 08 - 09) 全文, 全図	1-11
A	JP 2018-141944 A (京セラディスプレイ株式会社) 13.09.2018 (2018 - 09 - 13) 全文, 全図	1-11
A	JP 2017-139489 A (ソニー株式会社) 10.08.2017 (2017 - 08 - 10) 全文, 全図	1-11
A	JP 2016-522585 A (ルクスビュー テクノロジー コーポレーション) 28.07.2016 (2016 - 07 - 28) 全文, 全図	1-11
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 03.03.2020		国際調査報告の発送日 17.03.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 吉野 三寛 2K 9010 電話番号 03-3581-1101 内線 3255

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/048176

引用文献			公表日	パテントファミリー文献	公表日
US	2017/0301724	A1	19.10.2017	(ファミリーなし)	
JP	2012-227514	A	15.11.2012	US 2012/0256814	A1
				全文, 全図	
				CN 102737578	A
				全文, 全図	
JP	2018-124474	A	09.08.2018	(ファミリーなし)	
JP	2018-141944	A	13.09.2018	(ファミリーなし)	
JP	2017-139489	A	10.08.2017	(ファミリーなし)	
JP	2016-522585	A	28.07.2016	US 2014/0367705	A1
				全文, 全図	
				WO 2014/204695	A1
				全文, 全図	
				CN 105324858	A
				全文, 全図	
				KR 10-2016-0010537	A
				全文, 全図	