

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012年8月2日(02.08.2012)



(10) 国際公開番号
WO 2012/102083 A1

- (51) 国際特許分類:
H03L 7/183 (2006.01) **H04L 7/033** (2006.01)
- (21) 国際出願番号: PCT/JP2012/050433
- (22) 国際出願日: 2012年1月12日(12.01.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-011496 2011年1月24日(24.01.2011) JP
特願 2011-213277 2011年9月28日(28.09.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社 (SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2番22号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 満仲 健
(MITSUNAKA, Takeshi).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADEMARK);
〒5300041 大阪府大阪市北区天神橋2丁目北2
番6号 大和南森町ビル Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

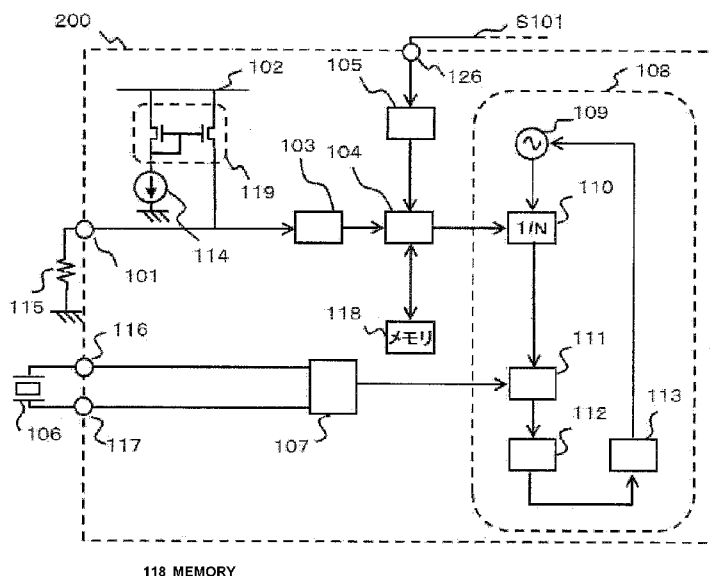
添付公開書類:

- 国際調査報告 (条約第21条(3))
- 補正された請求の範囲 (条約第19条(1))

(54) Title: SEMICONDUCTOR INTEGRATED CIRCUIT

(54) 発明の名称: 半導体集積回路

[図5]



(57) Abstract: This semiconductor integrated circuit contains: a local oscillator (109) that can perform an oscillation operation at a plurality of frequencies; a reference signal oscillator (107) that oscillates at a predetermined reference frequency; and a variable frequency divider (110) that divides the output signal of the local oscillator by n times the reference frequency. The semiconductor integrated circuit is provided with: a first dividing ratio setting unit (103, 104, 118) that controls the dividing ratio of the variable frequency divider in accordance with a supplied DC potential; and a second dividing ratio setting unit (104, 105, 118) that controls the dividing ratio of the variable frequency divider in accordance with the presence or absence of a supplied pulse signal. By means of the control of the dividing ratio of the variable frequency divider by means of the first dividing ratio setting unit or the second dividing ratio setting unit, the oscillation frequency of the local oscillator is set to a desired frequency, and the DC potential is supplied to the first dividing ratio setting unit via a current mirror circuit (119).

(57) 要約:

[続葉有]



複数の周波数で発振動作可能な局部発振器（109）と、所定の基準周波数で発振する基準信号発振器（107）と、前記局部発振器の出力信号を前記基準周波数の n 倍で分周する可変分周器（110）を含む半導体集積回路において、供給される直流電位に対応して前記可変分周器の分周比を制御する第1の分周比設定部（103, 104, 118）と、供給されるパルス信号の有無に対応して前記可変分周器の分周比を制御する第2の分周比設定部（104, 105, 118）とを備え、前記第1の分周比設定部または前記第2の分周比設定部による前記可変分周器の分周比制御により、前記局部発振器の発振周波数を所望の周波数に設定し、前記直流電位は、カレントミラー回路（119）を介して前記第1の分周比設定部に供給する。

明 細 書

発明の名称：半導体集積回路

技術分野

[0001] 本発明は、LNB（ローノイズブロックダウンコンバータ）に用いられる、PLL（フェイズ・ロックド・ループ）を内蔵した半導体集積回路に関するものである。

背景技術

[0002] 図9は、特許文献1に用いられている、衛星放送用アンテナに搭載される従来のLNB201と、このLNB201に接続された衛星放送チューナ301を含む衛星放送受信システムを示している。以下にLNB201における周波数変換に係る構成と動作を説明する。

[0003] LNB201は、衛星からの放送信号の周波数を衛星放送チューナの受信周波数に変換するミキサ202と、このミキサ202を励振する局部発振器203、204を含んでいる。

[0004] 衛星から送られた10.7GHz～12.75GHzの信号S201は、ミキサ202により、衛星放送チューナ301の受信周波数である950MHz～2150MHzの信号S202へ周波数変換される。

[0005] またLNB201は、発振周波数の異なる複数の局部発振器203、204を備えている。局部発振器203、204は、上記の10.7GHz～12.75GHzの信号S201を、10.7GHz～11.7GHzと11.7GHz～12.75GHzとに周波数を分割して受信するように、それぞれの周波数帯域に対応している。

[0006] そして、分割受信のための周波数帯域の切り替えについては、スイッチング回路205が、複数の局部発振器203、204をそれぞれの周波数帯域に応じて切り替えている。スイッチング回路205は、衛星放送チューナ301から送られる周波数帯域切り替え用信号が重畳されたパルス信号S203によって制御される。

- [0007] 上記のように、LNBは処理する周波数が比較的高い。このため、回路相互での干渉などが起こりやすく主要回路の集積化が難しかった。
- [0008] しかしながら、近年、トランジスタ性能が向上したことにより、周波数変換回路と局部発振周波数制御のためのPLLを同一半導体基板上に搭載したLNB用の半導体集積回路も提案されている。
- [0009] 図10は非特許文献1で提案されているLNB用の半導体集積回路を示しており、以下に構成とともに周波数変換に係る動作を説明する。
- [0010] 半導体集積回路401では、外部のチャンネル選択部406からの多ビットのチャンネル選択信号S403に基づいてPLL回路404が制御される。この制御により、PLL回路404は、外部に設けられたローパスフィルタ405を経由した直流電圧によって、局部発振器403の発振周波数を可変させる。
- [0011] そして、衛星から送られた10.7GHz～12.75GHzの信号S401が、ミキサ402にて、図示しない衛星放送チューナの受信周波数である950MHz～2150MHzの信号S402へ周波数変換される。
- [0012] このようにして、特許文献1のような複数の局部発振器の使用を避けている。

先行技術文献

特許文献

- [0013] 特許文献1：日本国公開特許公報「特開平8-293812号公報（1996年11月5日公開）」

非特許文献

- [0014] 非特許文献1：IEEE Custom Integrated Circuits Conference 2004 28-3-1 pp613-pp616 “A Ku-Band Monolithic Tuner-LNB for Satellite Applications”

発明の概要

発明が解決しようとする課題

- [0015] 前述した10.7GHz～12.75GHzの周波数は欧州での放送周波数であるが、これ以外にも衛星放送は世界各国で様々な周波数で放送されており、それ故にLNBにおいては、周波数変換のために各国毎の局部発振周波数で対応する必要があった。
- [0016] しかしながら、図9に示すLNB201は、10.7GHz～12.75GHzの放送周波数に対応する為に、局部発振器203、204は各々9.75GHzと10.6GHzの周波数を用いる。これらの周波数以外の周波数として、例えば、日本用のBS及び110°CS放送の場合は10.678GHz、CS放送は10.7GHzとなっており、欧州用と日本用では局部発振器の共用は出来ない。
- [0017] また、図10に示す半導体集積回路401の場合、チャンネル選択部406からのシリアルデータでPLL回路404を制御して局部発振器403の発振周波数を設定することが示されているものの、実際のLNBへの採用を考えた場合、世界各国の局部発振周波数に対応するために多ビットを要する制御用バスをLNB本体に実装することは、回路規模の増大によって回路実装用の基板が大型化し、LNB本体の小型化の妨げとなる。
- [0018] また、一般的に、LNBと衛星放送受信機（衛星放送チューナ）は一本の同軸ケーブルで接続されている。そして、この同軸ケーブルを介して周波数帯域切り替え用信号が重畳されたパルス信号をLNBに与えるか与えないかによって、9.75GHzと10.6GHzを切り替えるため、大掛かりな制御用バスを組み込むことは出来ない。
- [0019] しかも、上記の周波数は欧州におけるユニバーサルと呼ばれる地域のための周波数であるため、それ以外の、たとえば日本向けなどの商品の局部発振周波数である10.678GHzでは、製造段階で固定設定して提供する必要がある。従って、製造段階で仕向け地毎の周波数設定がされていない場合、衛星放送用アンテナ設置等の受信環境構築の際に、LNBの局部発振周波数設定は使用者が行うことになり、利便性が損なわれる場合がある。

[0020] 本発明は、上述した課題に鑑み、各国の衛星放送に対応する局部発振信号を得ることができる、簡便で低コストなLNB用の半導体集積回路を提供するものである。

課題を解決するための手段

[0021] 本発明は、複数の周波数で発振動作可能な局部発振器と、所定の基準周波数で発振する基準信号発振器と、前記局部発振器の出力信号を前記基準周波数の n 倍で分周する可変分周器と、を含む半導体集積回路であって、供給される直流電位に対応して前記可変分周器の分周比を制御する第1の分周比設定部と、供給されるパルス信号の有無に対応して前記可変分周器の分周比を制御する第2の分周比設定部とを備え、前記第1の分周比設定部または前記第2の分周比設定部による前記可変分周器の分周比制御により、前記局部発振器の発振周波数を所望の周波数に設定することを特徴とする。

[0022] また本発明による半導体集積回路は、前記直流電位が、カレントミラー回路を介して前記第1の分周比設定部に供給される事を特徴とする。

[0023] 本発明の他の目的、特徴、および優れた点は、以下に示す記載によって十分分かるであろう。また、本発明の利点は、添付図面を参照した次の説明で明白になるであろう。

発明の効果

[0024] 本発明によれば、簡便な構成で世界各国の衛星放送に対応するLNB用半導体集積回路を実現できる。

図面の簡単な説明

[0025] [図1]本発明の実施例1に係る半導体集積回路を示すブロック図である。

[図2]実施例1の変形例1を示すブロック図である。

[図3]実施例1の変形例2を示すブロック図である。

[図4]実施例1の変形例3を示すブロック図である。

[図5]本発明の実施例2に係る半導体集積回路を示すブロック図である。

[図6]実施例2の変形例を示すブロック図である。

[図7]本発明の実施例3に係る半導体集積回路を示すブロック図である。

[図8]本発明の実施例4に係る半導体集積回路を示すブロック図である。

[図9]従来のLNBを示すブロック図である。

[図10]従来の半導体集積回路を示すブロック図である。

[図11]実施例1に係る分周比設定器を示すブロック図である。

[図12]実施例4に係る分周比設定器を示すブロック図である。

発明を実施するための形態

[0026] [実施例1]

本発明の半導体集積回路の実施例1について図1～4を参照して説明する。

[0027] 図1は実施例1に係る半導体集積回路100のブロック図であり、図2～4は実施例1の変形例1～3のそれぞれを示すブロック図である。まず図1を参照して以下に構成と動作を説明する。

[0028] 半導体集積回路100は、分周比設定電圧端子101、AD変換器103、分周比設定器104、検波器105、PLL回路108、メモリ118を備えている。また、AD変換器103と分周比設定器104とメモリ118により第1の分周比設定部を構成し、検波器105と分周比設定器104とメモリ118により第2の分周比設定部を構成している。PLL回路108は、局部発振器109と可変分周器110と位相比較器111とチャージポンプ112とループフィルタ113を含んで構成されている。なお、先行技術文献と同様に、局部発振器109は図示しないミキサに接続されている。

[0029] 局部発振器109は、複数の発振周波数で発振動作可能な局部発振器である。また、可変分周器110は、局部発振器109の出力信号を、後述する基準周波数の n 倍で分周する。

[0030] 次に、半導体集積回路100が、所望する局部発信周波数を得るまでの動作を説明する。なお、半導体集積回路100が、所望する局部発信周波数を得る過程は、第1の分周比設定部を用いる場合と、第2の分周比設定部を用いる場合の二通りあり、以下に順番に説明する。

[0031] 第1の分周比設定部を用いる場合、分周比設定電圧端子101は、電流源

１１４を介して電源１０２に接続されており、また、分周比設定電圧端子１０１と接地電位との間には抵抗１１５が接続されている。抵抗１１５は、一端が、ＡＤ変換器１０３の入力に接続され、他端が電氣的に接地されている。また、これに限らず、分周比設定電圧端子１０１は電流源１１４を介さずに電源１０２（即ち電圧源１０２）に接続されても構わないし、抵抗１１５を介さずに接地電位に接続されても構わない。

[0032] また、図２の変形例１に示すように、図１における抵抗１１５を可変抵抗１２３に置き換えても構わないし、図３の変形例２に示すようにスイッチ１２４に置き換えても良い。更に、図４の変形例３に示すように電源１０２と分周比設定電圧端子１０１を抵抗１２５で接続しても良い。

[0033] これらの構成により、直流電位の供給端である分周比設定電圧端子１０１には基準電位（即ち接地電位）との間の抵抗値に応じた電圧が発生する。

[0034] 分周比設定電圧端子１０１に発生した電圧は、ＡＤ変換器１０３へ入力された後に、２値化された信号（２値化信号）へ変換される。この２値化された信号は分周比設定器１０４へ入力される。

[0035] 分周比設定器１０４は、可変分周器１１０の分周比を制御する分周比制御信号を生成する。分周比設定器１０４において、ＡＤ変換器１０３によって２値化された信号と、メモリ１１８に格納されている分周比設定データとの照合が行われる。照合の結果、２値化された信号に対応する分周比設定データが選択され、所望する分周比に対応する分周比制御信号が可変分周器１１０へ伝送される。

[0036] 次に第２の分周比設定部を用いる場合を考える。この場合、図示しない衛星放送チューナからのパルス信号Ｓ１０１が端子１２６に与えられ、このパルス信号Ｓ１０１を検波器１０５が検波し、パルス信号Ｓ１０１の有無に対応した検波出力信号を分周比設定器１０４へ伝送する。前記衛星放送チューナは、例えば、半導体集積回路１００の外部に設けられたチューナである。

[0037] 分周比設定器１０４は、検波器１０５からの検波出力信号とメモリ１１８に格納されている分周比設定データとの照合を行い、パルス信号Ｓ１０１の

有無に対応した分周比制御信号を可変分周器 110 へ伝送する。なお、第 2 の分周比設定部による分周比設定が行われる場合は、分周比設定電圧端子 101 の電圧と、メモリ 118 に格納された第 1 の分周比設定部による分周比設定を無効とする設定データを関連付けておく。こうすることで、第 2 の分周比設定部による分周比設定が選択されるようにしておいても良い。

[0038] 分周比設定器 104 は、図 11 に示す構成であり、メモリ 118 に格納されている複数の分周比設定データとの照合するためのマルチプレクサ 131、132 を含む。マルチプレクサ 131 は、検波器 105 からの検波出力信号により判定された分周比制御信号 S133 を選択し、マルチプレクサ 132 は、前記分周比制御信号 S133 及び検波出力信号に依存しない分周比制御信号 S134 を、AD 変換器 103 から出力される 2 値化信号にて選択する。上記した構成により分周比設定データが選択され、所望する分周比に対応する分周比制御信号が可変分周器 110 へ伝送される。

[0039] 上記第 1 または第 2 の分周比設定を経たのち、可変分周器 110 は、上記第 1 または第 2 の分周比設定のいずれかで得られた分周比制御信号に基づいて分周出力信号を位相比較器 111 へ伝送する。位相比較器 111 は、可変分周器 110 の出力信号と、端子 116、117 を介して外部に接続された水晶振動子 106 を用いて、所定の基準周波数を発生する基準信号発振器 107 との位相差を比較する。そして、比較した結果を示す出力信号を、チャージポンプ 112 へ伝送する。チャージポンプ 112 では、位相比較器の出力信号に応じた電流を生成する。ループフィルタ 113 は、チャージポンプ 112 からの信号を局部発振器 109 の制御電圧に変換する。これにより、局部発振器 109 は、チャージポンプ 112 からの制御電圧に応じた発振周波数で発振することにより、所望する局部発振周波数が得られる。

[0040] 以上が、半導体集積回路 100 において、所望する局部発振周波数を得るまでの一連の動作である。ここで、第 1 の分周比設定部による分周比設定の場合を考える。この場合、一般的に基準周波数の整数倍で局部発振器を制御する Integer-N 型 PLL において、可変分周器 110 の分周比は前

もって基準周波数の何倍で設定するかにより決定される。以下に、基準周波数と分周比の関係について説明する。

[0041] 例えば、基準周波数を 25 MHz で生成した場合、分周比設定器 104 の分周比制御信号により、可変分周器 110 の分周比を 390 倍に設定することで 9.75 GHz の発振周波数を得ることができる。また、分周比設定器 104 の分周比制御信号により、可変分周器 110 の分周比を 424 倍に設定することで 10.6 GHz の発振周波数を得ることができる。更に具体的に各国で用いる局部発振周波数に基づいて説明すると、日本の CS 放送の局部発振周波数である 10.7 GHz に対応する場合、基準信号発振器 107 の基準周波数を 25 MHz とすると、分周比設定器 104 の分周比制御信号により、可変分周器 110 の分周比を 428 倍に設定することで 10.7 GHz を得ることが出来る。また、中国の衛星放送における 10.75 GHz の局部発振周波数を設定する場合を考える。この場合、基準周波数である 25 MHz に対して分周比設定器 104 の分周比制御信号により、可変分周器 110 の分周比を 430 倍に設定することで 10.75 GHz を得ることができる。

[0042] 欧州の衛星放送における 9.75 GHz と 10.6 GHz の局部発振周波数の切り替えを伴う設定では、第 2 の分周比設定部による分周比設定を行う。その動作は、図示しない衛星放送チューナからのパルス信号 S101 の有無を検波器 105 により検波し、パルス信号 S101 が無しの場合、9.75 GHz の局部発振周波数に対応する分周比制御信号が分周比設定器 104 から可変分周器 110 へ伝送され、パルス信号 S101 が有りの場合、10.6 GHz の局部発振周波数に対応する分周比制御信号が分周比設定器 104 から可変分周器 110 へ伝送される。なお、上記説明では Integer-N 型 PLL を例にして説明したが、Fractional-N 型 PLL にも用いることもできる。

[0043] 以上説明したとおり、実施例 1 によれば、分周比設定電圧端子 101 の端子電圧設定による可変分周器 110 の分周比制御と、外部の衛星放送チュー

ナから送られるパルス信号 S 1 0 1 による可変分周器 1 1 0 の分周比制御により、単一の回路仕様で世界各国の仕向け地に対応する L N B 用の半導体集積回路を実現できる。

[0044] 〔実施例 2〕

次に本発明の半導体集積回路の実施例 2 について図 5、6 を参照して説明する。

[0045] 図 5 は実施例 2 に係る半導体集積回路 2 0 0 のブロック図を、図 6 はその変形例を示しており、以下に構成と動作を説明する。なお、図 5、6 において実施例 1 と同一部分は同一符号で示しており、また、実施例 1 と同一部分の説明については繰り返さない。

[0046] 図 5 が、図 1 の実施例 1 と異なる点は、電流源 1 1 4 からカレントミラー回路 1 1 9 を介して分周比設定電圧端子 1 0 1 に電位が与えられるようにしている点である。ここで、分周比設定電圧端子 1 0 1 と基準電位間に抵抗 1 1 5 を接続することで、実施例 1 と同様に分周比設定電圧端子 1 0 1 の電位を設定できる。また、本実施例では、カレントミラー回路 1 1 9 を介して分周比設定電圧端子 1 0 1 に電位が与えられるようにしているので、変形例である図 6 に示すように分周比設定電圧端子 1 0 1 を直接、電源に接続することも可能になる。図 6 の変形例の場合、図 5 における抵抗 1 1 5 を廃止することで分周比設定電圧端子 1 0 1 の電圧を電源電圧の電圧に設定できる。これにより、分周比設定電圧端子 1 0 1 と基準電位との間の抵抗値に応じた電圧値に加えて、電源電圧そのものを分周比設定電圧端子 1 0 1 の電圧にできるため、電圧設定範囲を拡大することができ、分周比設定部 1 0 2 の分周比設定範囲を広げることができる。

[0047] 〔実施例 3〕

次に本発明の半導体集積回路の実施例 3 について図 7 を参照して説明する。

[0048] 図 7 は実施例 3 に係る半導体集積回路 3 0 0 のブロック図を示している。なお、図 7 において実施例 1、2 と同一部分は同一符号で示しており、また

、実施例 1、2 と同一部分の説明については繰り返さない。

[0049] 図 7 が、図 1 の実施例 1、図 2 の実施例 2 と異なる点は、分周比設定電圧端子 101 と AD 変換器 103 との間にバッファ回路 121 を設けた点である。バッファ回路 121 を設けることによって、次のような動作上の利点がある。

[0050] 何らかの原因（例えば AD 変換器 103 の一部の故障）で、AD 変換器 103 の入力インピーダンスが極端に低くなった場合、分周比設定電圧端子 101 の電圧が意図しない電圧に下がってしまう。つまり、AD 変換器 103 への入力電圧が下がってしまい、分周比設定器 104 が意図しない分周比設定信号で可変分周器 110 を制御することになり、結果として所望する局部発振周波数が得られなくなる。このような場合を想定し、出力インピーダンスの低いバッファ回路 121 を介して AD 変換器 103 を駆動することで、AD 変換器 103、分周比設定器 104 を安定に動作させることができる。

[0051] [実施例 4]

本発明の半導体集積回路の実施例 4 について図 8 を参照して説明する。

[0052] 図 8 は実施例 4 に係る半導体集積回路 400 のブロック図を示している。なお、図 8 において実施例 1、2、3 と同一部分は同一符号で示しており、また、実施例 1、2、3 と同一部分の説明については繰り返さない。

[0053] 図 8 が、図 1 の実施例 1、図 5 の実施例 2、図 7 の実施例 3 と異なる点は、分周比設定器 104 から他の回路 122（所定の回路、例えば、周波数が 22 kHz であるパルス信号を選択するスイッチトキャパシタやバンドパスフィルタ回路）へ基準周波数制御信号 S102 を供給する点である。基準周波数制御信号 S102 を用いることによって、次のような製造上の利点がある。

[0054] 分周比設定器 104 は、図 12 に示す構成であり、メモリ 118 に格納されている複数の分周比設定データとの照合するためのマルチプレクサ 131、132 を含む。マルチプレクサ 131 は、検波器 105 からの検波出力信号により判定された分周比制御信号 S133 を選択し、マルチプレクサ 13

2は、前記分周比制御信号S 1 3 3及び検波出力信号に依存しない分周比制御信号S 1 3 4を、AD変換器1 0 3から出力される2値化信号にて選択する。上記した構成により、分周比設定データが選択され、所望する分周比に対応する分周比制御信号が可変分周器1 1 0へ伝送される。さらに、基準周波数制御信号S 1 0 2を出力するフラグ判定回路1 3 5を追加することで、ある任意の分周比制御信号が出力された場合に基準周波数制御信号S 1 0 2を他の回路1 2 2に出力する。

[0055] 半導体集積回路においては、内部の動作基準周波数を複数回路で共用することがある。つまり、図8において他の回路1 2 2が、水晶振動子1 0 6を用いた基準信号発振器1 0 7の基準周波数を共用しているような場合である。このような場合、何らかの理由（例えば水晶振動子1 0 6の一部破損）で、水晶振動子1 0 6の周波数が当初設定の周波数とは異なるものに変更されて基準周波数が変化すると、局部発振器1 0 9の所望発振周波数は、可変分周器1 1 0の分周比設定で対応できるが、他の回路1 2 2は、変化した基準周波数によって誤動作してしまう。

[0056] 具体例を示すと、国内BS及び1 1 0°CS放送の局部発振周波数は1 0 . 6 7 8 G H zである。この場合、基準信号発振器1 0 7の基準周波数を1 9 M H zとし、これに対応する水晶振動子1 0 6にて基準信号を生成し、分周比設定器1 0 4が、可変分周器1 1 0の分周比を5 6 2倍となるよう制御することで、所望の局部発振周波数である1 0 . 6 7 8 G H zを得ることができる。一方、他の回路1 2 2が、2 5 M H zの基準周波数で動作するように設定されていた場合に、基準周波数が1 9 M H zとなることにより誤動作してしまう。そこで、このような誤動作が発生しないように分周比設定器1 0 4は、他の回路1 2 2へ基準周波数制御信号S 1 0 2を供給することで、他の回路1 2 2の動作基準周波数を1 9 M H zに変更し、他の回路1 2 2は変更された基準周波数で動作するよう設定される。

[0057] このように実施例4では、可変分周器1 1 0の分周比設定に合わせて基準信号発振器1 0 7の基準周波数を決定することができるので、水晶振動子選

定の自由度を向上することができる。

[0058] (本発明の好ましい形態)

以上のように、本発明は、複数の周波数で発振動作可能な局部発振器と、所定の基準周波数で発振する基準信号発振器と、前記局部発振器の出力信号を前記基準周波数の n 倍で分周する可変分周器と、を含む半導体集積回路であって、供給される直流電位に対応して前記可変分周器の分周比を制御する第1の分周比設定部と、供給されるパルス信号の有無に対応して前記可変分周器の分周比を制御する第2の分周比設定部とを備え、前記第1の分周比設定部または前記第2の分周比設定部による前記可変分周器の分周比制御により、前記局部発振器の発振周波数を所望の周波数に設定することを特徴とする。

[0059] また本発明による半導体集積回路は、前記第1の分周比設定部が、前記直流電位を2値化信号に変換するAD変換器と、分周比設定データを格納したメモリと、前記2値化信号と前記分周比設定データから前記可変分周器の分周比制御信号を生成する分周比設定器を備えることを特徴とする。

[0060] また本発明による半導体集積回路は、前記第2の分周比設定部が、前記パルス信号を検波する検波器と、分周比設定データを格納したメモリと、前記検波器の検波出力信号と前記分周比設定データから前記可変分周器の分周比制御信号を生成する分周比設定器からなることを特徴とする。

[0061] また本発明による半導体集積回路は、前記直流電位が、カレントミラー回路を介して前記第1の分周比設定部に供給される事を特徴とする。

[0062] また本発明による半導体集積回路は、前記直流電位が、バッファ回路を介して前記第1の分周比設定部に供給されることを特徴とする。

[0063] また本発明による半導体集積回路は、前記直流電位が、前記直流電位の供給端と接地電位との間の抵抗値に応じた電圧であることを特徴とする。

[0064] また本発明による半導体集積回路は、前記分周比設定部が、前記基準周波数の変更に伴って所定の回路へ基準周波数制御信号を供給することを特徴とする。

産業上の利用可能性

[0065] 以上説明したように、本発明に係る半導体集積回路は、簡便な構成で世界各国の放送周波数に対応するLNBに好適に用いることができる。また、PLLを用いた周波数シンセサイザ方式の半導体集積回路全般にも広く適用することができる。

符号の説明

[0066] 100、200、300、400、401 半導体集積回路

101 分周比設定電圧端子

102 電源

103 AD変換器

104 分周比設定器

105 検波器

106 水晶振動子

107 基準信号発振器

108、404 PLL回路

109、203、204、403 局部発振器

110 可変分周器

111 位相比較器

112 チャージポンプ

113 ループフィルタ

114、120 電流源

115、125 抵抗

116、117、126、127 端子

118 メモリ

119 カレントミラー回路

121 バッファ回路

122 他の回路

123 可変抵抗

1 2 4 スイッチ
2 0 1 L N B
2 0 2、4 0 2 ミキサ
2 0 5 スイッチング回路
3 0 1 衛星放送チューナ
4 0 5 ローパスフィルタ
4 0 6 チャンネル選択部
S 1 0 1、S 2 0 3 パルス信号
S 1 0 2 基準周波数制御信号

請求の範囲

[請求項1]

複数の周波数で発振動作可能な局部発振器と、
所定の基準周波数で発振する基準信号発振器と、
前記局部発振器の出力信号を前記基準周波数の n 倍で分周する可変分周器と、
を含む半導体集積回路であって、
供給される直流電位に対応して前記可変分周器の分周比を制御する第1の分周比設定部と、供給されるパルス信号の有無に対応して前記可変分周器の分周比を制御する第2の分周比設定部とを備え、
前記第1の分周比設定部または前記第2の分周比設定部による前記可変分周器の分周比制御により、前記局部発振器の発振周波数を所望の周波数に設定し、
前記直流電位は、カレントミラー回路を介して前記第1の分周比設定部に供給されることを特徴とする半導体集積回路。

[請求項2]

前記第1の分周比設定部は、前記直流電位を2値化信号に変換するA/D変換器と、
分周比設定データを格納したメモリと、
前記2値化信号と前記分周比設定データから前記可変分周器の分周比制御信号を生成する分周比設定器とを備えることを特徴とする請求項1に記載の半導体集積回路。

[請求項3]

前記第2の分周比設定部は、前記パルス信号を検波する検波器と、
分周比設定データを格納したメモリと、
前記検波器の検波出力信号と前記分周比設定データから前記可変分周器の分周比制御信号を生成する分周比設定器とからなることを特徴とする請求項1に記載の半導体集積回路。

[請求項4]

前記直流電位は、バッファ回路を介して前記第1の分周比設定部に供給されることを特徴とする請求項2または3に記載の半導体集積回路。

- [請求項5] 前記直流電位は、前記直流電位の供給端と接地電位との間の抵抗値に応じた電圧であることを特徴とする請求項2～4のいずれか1項に記載の半導体集積回路。
- [請求項6] 前記分周比設定器は、前記基準周波数の変更に伴って所定の回路へ基準周波数制御信号を供給することを特徴とする請求項2～5のいずれか1項に記載の半導体集積回路。
- [請求項7] 前記パルス信号は、前記半導体集積回路の外部に設けられたチューナから供給されることを特徴とする請求項1に記載の半導体集積回路。
- [請求項8] 一端が、前記A/D変換器の入力に接続され、他端が電氣的に接地されている抵抗と、
入力に、電圧源が接続され、出力が、前記A/D変換器の入力に接続されている電流源とをさらに備えることを特徴とする請求項2に記載の半導体集積回路。

補正された請求の範囲
[2012年5月18日(18.05.2012)国際事務局受理]

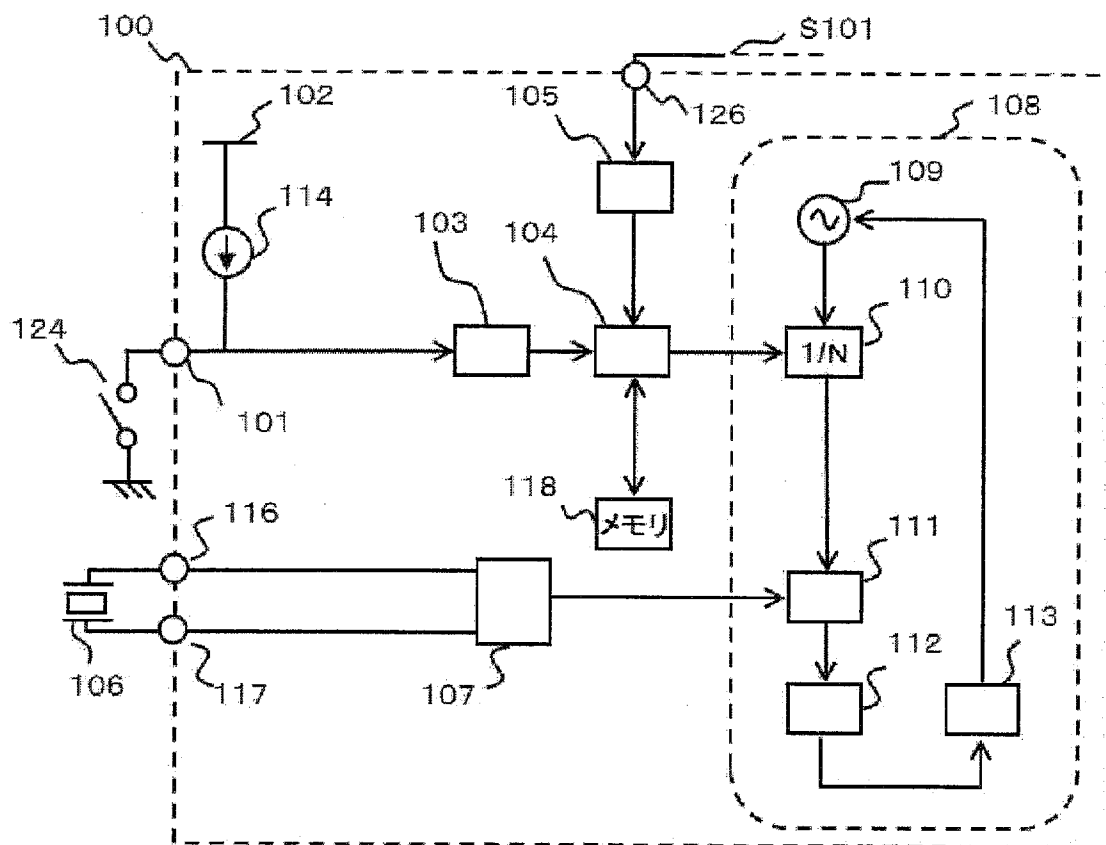
- 【請求項 1】 複数の周波数で発振動作可能な局部発振器と、
所定の基準周波数で発振する基準信号発振器と、
前記局部発振器の出力信号を前記基準周波数の n 倍で分周する可変分周器と、
を含む半導体集積回路であって、
供給される直流電位に対応して前記可変分周器の分周比を制御する第 1 の分周比
設定部と、供給されるパルス信号の有無に対応して前記可変分周器の分周比を制御
する第 2 の分周比設定部とを備え、
前記第 1 の分周比設定部または前記第 2 の分周比設定部による前記可変分周器の
分周比制御により、前記局部発振器の発振周波数を所望の周波数に設定し、
前記直流電位は、カレントミラー回路を介して前記第 1 の分周比設定部に供給さ
れることを特徴とする半導体集積回路。
- 【請求項 2】 前記第 1 の分周比設定部は、前記直流電位を 2 値化信号に変換する A
D 変換器と、
分周比設定データを格納したメモリと、
前記 2 値化信号と前記分周比設定データから前記可変分周器の分周比制御信号を
生成する分周比設定器とを備えることを特徴とする請求項 1 に記載の半導体集積回
路。
- 【請求項 3】 前記第 2 の分周比設定部は、前記パルス信号を検波する検波器と、
分周比設定データを格納したメモリと、
前記検波器の検波出力信号と前記分周比設定データから前記可変分周器の分周比
制御信号を生成する分周比設定器とからなることを特徴とする請求項 1 に記載の半
導体集積回路。
- 【請求項 4】 前記直流電位は、バッファ回路を介して前記第 1 の分周比設定部に供
給されることを特徴とする請求項 2 または 3 に記載の半導体集積回路。
- 【請求項 5】 前記直流電位は、前記直流電位の供給端と接地電位との間の抵抗値に
応じた電圧であることを特徴とする請求項 2 ～ 4 のいずれか 1 項に記載の半導体集
積回路。

【請求項 6】 前記分周比設定器は、前記基準周波数の変更に伴って所定の回路へ基準周波数制御信号を供給することを特徴とする請求項 2 ～ 5 のいずれか 1 項に記載の半導体集積回路。

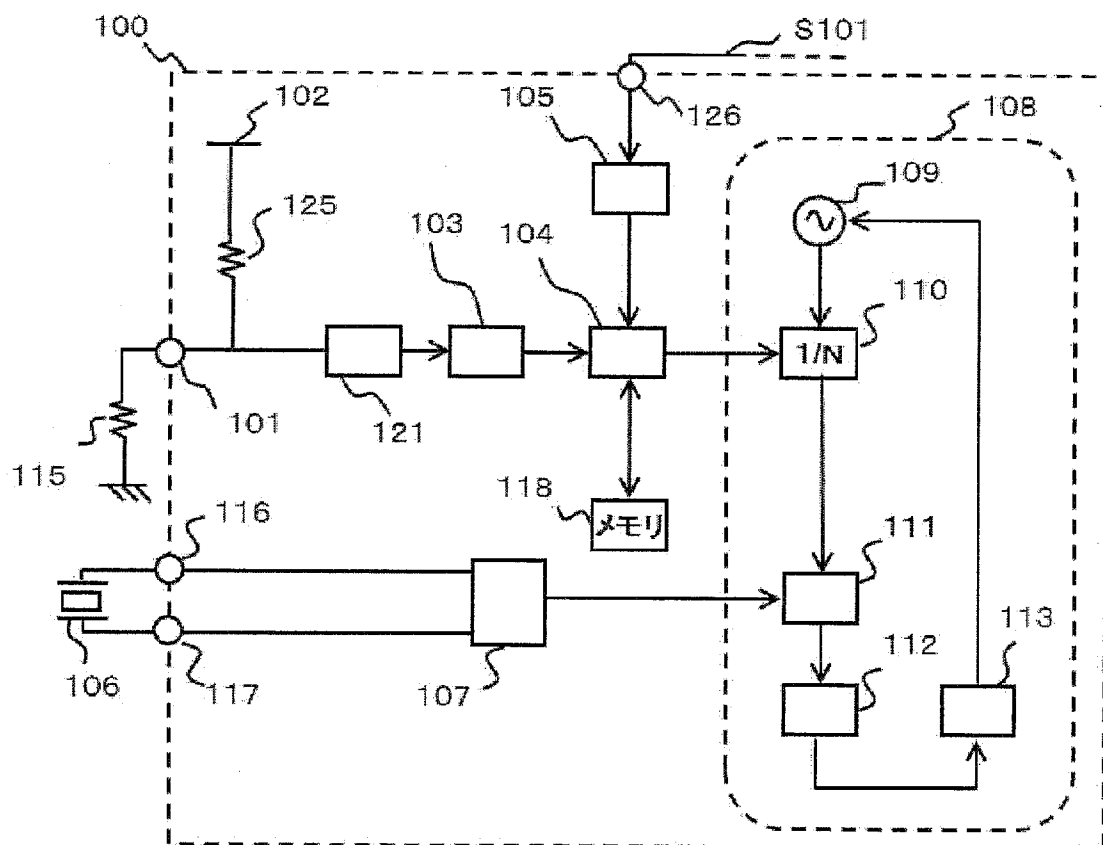
【請求項 7】 前記パルス信号は、前記半導体集積回路の外部に設けられたチューナから供給されることを特徴とする請求項 1 に記載の半導体集積回路。

【請求項 8】 （削除）

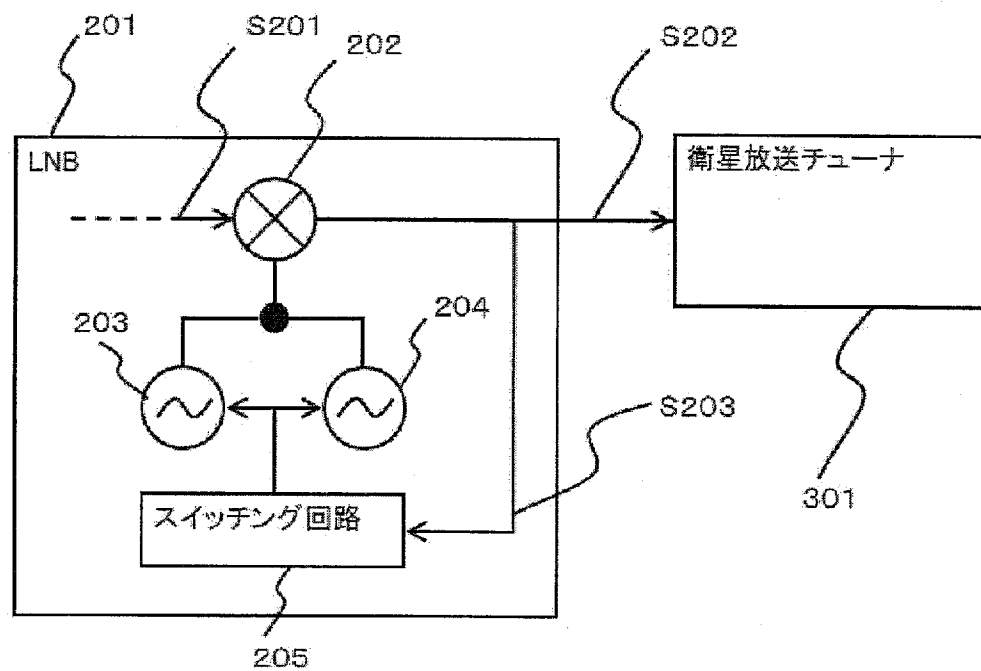
[図3]



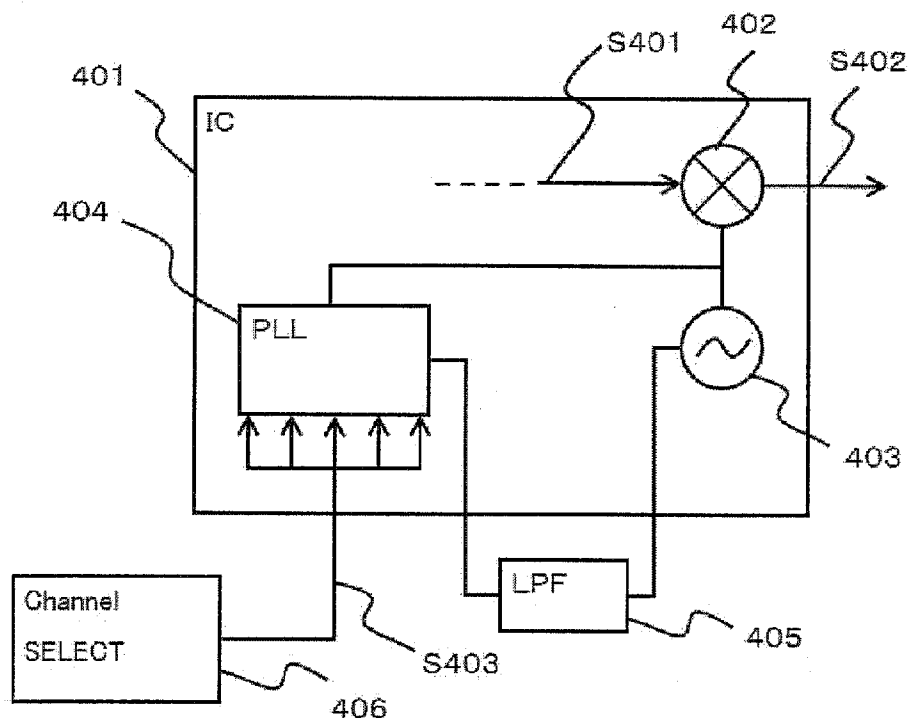
[図4]



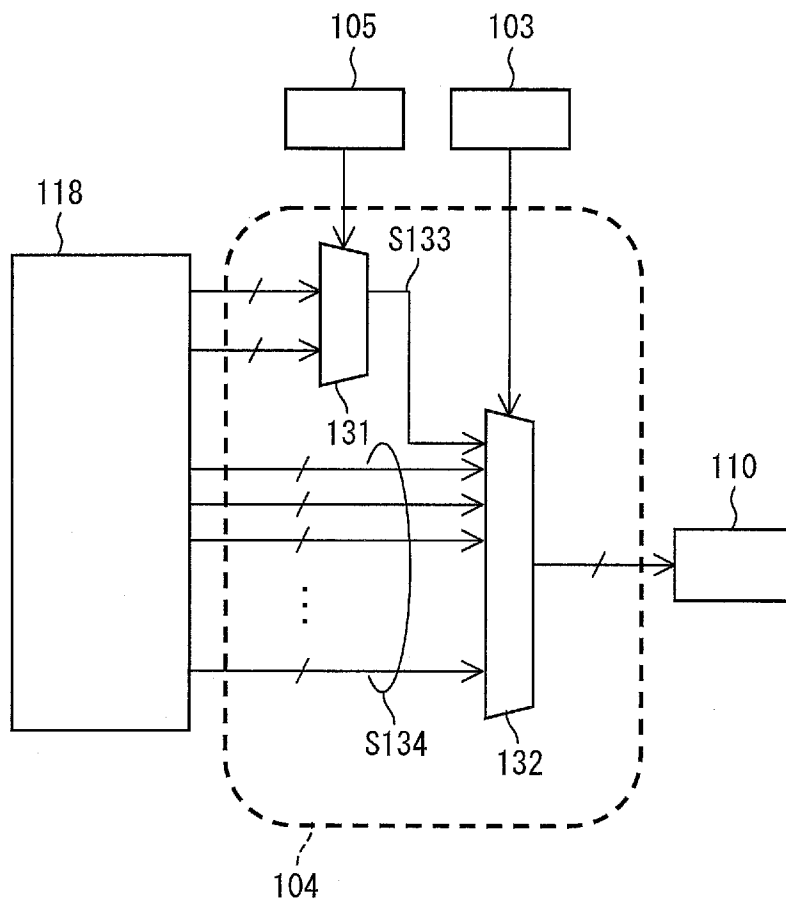
[図9]



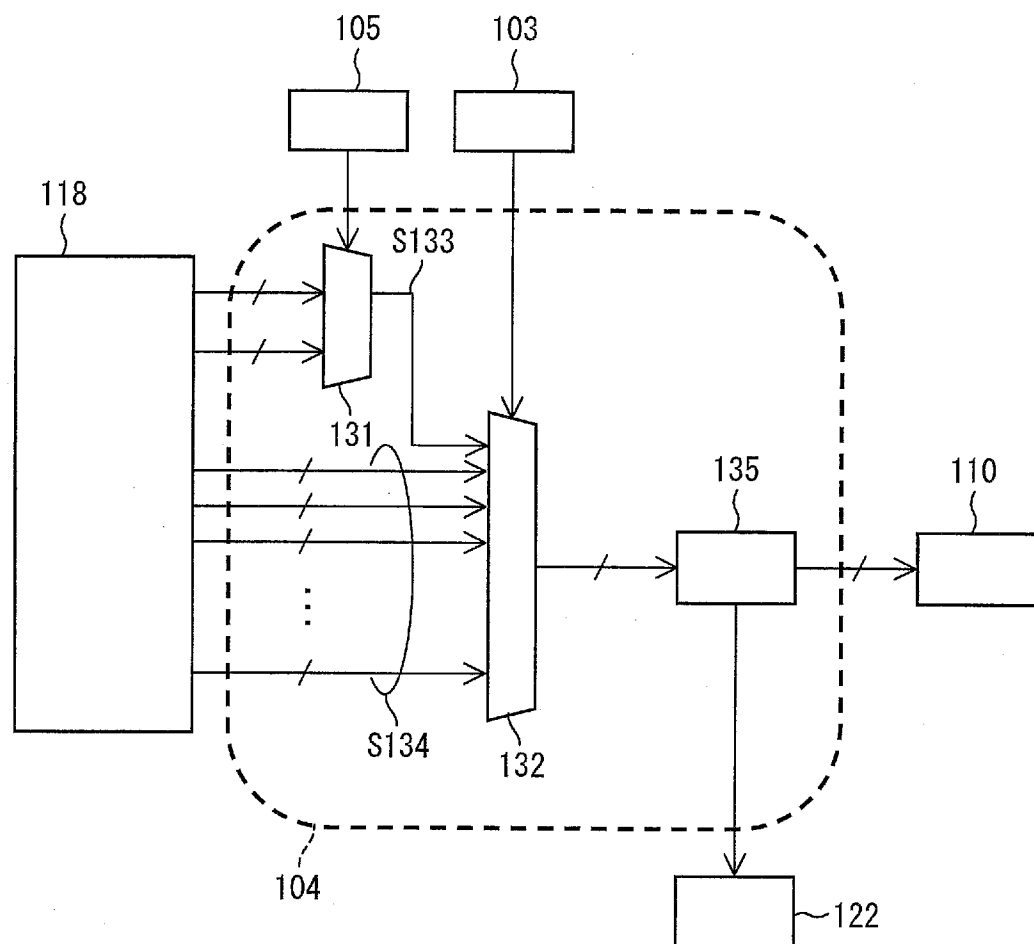
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/050433

A. CLASSIFICATION OF SUBJECT MATTER

H03L7/183(2006.01) i, H04L7/033(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03L7/06-7/23, H04L7/033

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-64776 A (Maspro Denkoh Corp.), 07 March 1997 (07.03.1997), paragraphs [0005] to [0008]; fig. 1 (Family: none)	1-8
A	JP 2010-193240 A (Panasonic Corp.), 02 September 2010 (02.09.2010), paragraphs [0011] to [0017]; fig. 1 (Family: none)	1-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

13 March, 2012 (13.03.12)

Date of mailing of the international search report

27 March, 2012 (27.03.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H03L7/183(2006.01)i, H04L7/033(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03L7/06-7/23, H04L7/033

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 9-64776 A（マスプロ電工株式会社）1997. 03. 07, 段落【0005】－【0008】，図1 （ファミリーなし）	1-8
A	JP 2010-193240 A（パナソニック株式会社）2010. 09. 02, 段落【0011】－【0017】，図1 （ファミリーなし）	1-8

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日
1 3 . 0 3 . 2 0 1 2

国際調査報告の発送日
2 7 . 0 3 . 2 0 1 2

国際調査機関の名称及びあて先
日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）	5 W	3 6 6 4
上田 智志		
電話番号 03-3581-1101 内線 3574		