

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年3月31日 (31.03.2005)

PCT

(10) 国際公開番号
WO 2005/029587 A1

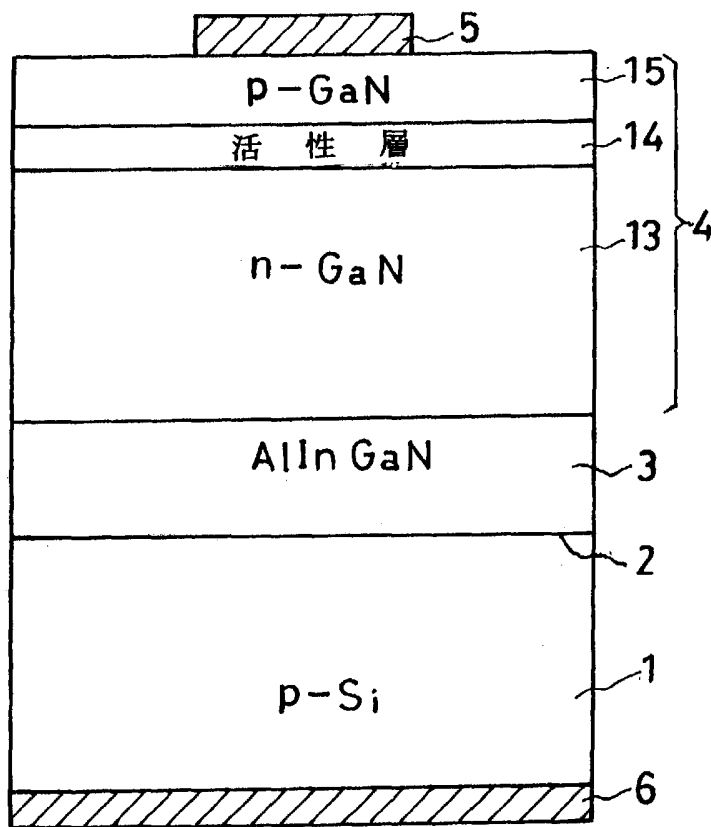
- (51) 国際特許分類: H01L 29/26, 29/73, 29/78, 33/00
- (21) 国際出願番号: PCT/JP2004/013819
- (22) 国際出願日: 2004年9月22日 (22.09.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-331881 2003年9月24日 (24.09.2003) JP
特願2004-093515 2004年3月26日 (26.03.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): サンケン電気株式会社 (SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 Saitama (JP).

- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 大塚康二 (OTSUKA, Koji) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP). 李哲次 (MOKU, Tetsuji) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP). 佐藤 純治 (SATO, Junji) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP). 多田 善紀 (TADA, Yoshiaki) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP). 吉田 隆 (YOSHIDA, Takashi) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP).
- (74) 代理人: 高野則次 (TAKANO, Noritsugu); 〒1690073 東京都新宿区百人町二丁目5番8号 科研ビル Tokyo (JP).

[続葉有]

(54) Title: NITRIDE SEMICONDUCTOR DEVICE

(54) 発明の名称: 窒化物系半導体素子



14... ACTIVE LAYER

(57) Abstract: There is prepared a p-type silicon substrate (1) which is doped with a p-type impurity and has sufficient conductivity. A buffer region (3) composed of n-type AlInGaIn, an n-type nitride semiconductor layer (13) composed of n-type GaN, an active layer (14), and a p-type nitride semiconductor layer (15) composed of p-type GaN are epitaxially grown on the substrate (1) sequentially. The carrier-transporting efficiency from the silicon substrate (1) to the n-type buffer region (3) is enhanced by the interface state in the heterojunction between the p-type silicon substrate (1) and the n-type buffer region (3), thereby lowering the driving voltage of the light-emitting diode.

(57) 要約: p型不純物がドーピングされ且つ十分な導電性を有するp型シリコン基板1を用意する。基板1の上にn型AlInGaInから成るバッファ領域3、n型GaNから成るn型窒化物半導体層13、活性層14、及びp型GaNから成るp型窒化物半導体層15を順次にエピタキシャル成長させる。p型シリコン基板1とn型AlGaInNから成るn型バッファ領域3とのヘテロ接合における界面準位によってシリコン基板1のキャリアのn型バッファ領域3への輸送効率を高め、発光ダイオードの駆動電圧を低くする。

WO 2005/029587 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

窒化物系半導体素子

技術分野

[0001] 本発明は、発光ダイオード(LED)、トランジスタ等の窒化物系半導体素子に関する。

背景技術

[0002] 窒化物系半導体素子を構成するための基板はサファイア又はシリコンカーバイド又はシリコンから成る。シリコン基板はサファイア基板及びシリコンカーバイド基板に比べて切断が容易であり、低コスト化が可能であるという特長を有する。また、シリコン基板はサファイア基板では得ることできない導電性を得ることができる。このため、シリコン基板を電流通路として使用することができる。しかし、シリコン基板と窒化物半導体との間の電位障壁のために比較的大きい電圧降下が生じ、発光ダイオードの駆動電圧が比較的高くなる。

[0003] 特開2002-208729号公報(以下、特許文献1と言う。)にシリコン基板における上記の欠点を解決するための技術が開示されている。この特許文献1では、n型シリコン基板上に、バッファ層としてのAlN(窒化アルミニウム)層、シリコン基板と同一の導電性を有するn型InGaN(窒化ガリウムインジウム)層、n型GaN(窒化ガリウム)層、InGaNから成る活性層、及びp型GaN層が順次にエピタキシャル成長されている。この技術によると、InGaN層のInとGa及びAlN層のAlがシリコン基板に拡散し、シリコン基板の表面領域にGaとInとAlとSiとから成る合金層即ち金属化合物領域が生じる。この合金層は、シリコンとAlNとの間のヘテロ接合の電位障壁を下げる機能を有する。この結果、発光ダイオードに所定の電流を流す時の駆動電圧を低くすることができ、電力損失が低減し、効率が向上する。

[0004] しかし、このような合金層を形成した場合でも、n型シリコン基板と窒化物半導体との間の電位障壁は比較的大きく、発光ダイオードの電圧降下即ち駆動電圧はサファイア基板を使用した発光ダイオードに比べて1.2倍程度高くなる。

上述の問題は、発光ダイオード以外のシリコン基板の厚み方向に電流を流す別の

半導体素子例えばトランジスタ等においても生じる。

[0005] 発光ダイオードの別な問題として、光の取り出しと電氣的接続との両方を満足する電極を容易に形成することが困難であるという問題がある。即ち、一般的には発光機能を有する半導体領域の表面に酸化インジウム(In_2O_3)と酸化錫(ZnO_2)の混合物(以下、ITOと言う。)等の光透過性電極を設け、更に光透過性電極の表面上のほぼ中央にワイヤ等を接続するための光非透過性のボンディングパッド電極を設ける。光透過性電極は例えば10nm程度の厚みの薄い導体膜であるので、ボンディングパッド電極の金属材料が光透過性電極に、又は光透過性電極と半導体領域との両方に拡散し、半導体領域とボンディングパッド電極との間にショットキー障壁が形成される。このショットキー障壁は発光ダイオードの順方向電流を阻止する機能を有するので、半導体領域のボンディングパッド電極の下の部分に流れる電流がショットキー障壁によって抑制され、逆に半導体領域の外周側部分の電流が増大する。従って、ボンディングパッド電極の下のショットキー障壁は周知の電流ブロック層と同様な機能を有し、発光効率の向上に寄与する。周知のように、電流ブロック層とは、活性層の中のボンディングパッド電極に対向する領域に流れる電流を制限する層である。活性層の中のボンディングパッド電極に対向する領域に流れる電流は周知のように発光効率に寄与しない無効電流である。

[0006] ところで、既に説明したように、n型シリコン基板が使用されている発光ダイオードの順方向駆動電圧は比較的大きい。このように発光ダイオードの順方向駆動電圧が比較的大きい時には、シリコン基板及び半導体領域における電力損失も大きくなり、ここでの発熱量も大きくなり、前述のショットキー障壁領域の温度も大きくなり、前述のショットキー障壁の特性が悪くなり、このショットキー障壁を通るリーク電流が増大し、逆に外周側部分の電流が減少する。これにより、ショットキー障壁による電流ブロック機能が低下し、発光効率も低下する。

[0007] ボンディングパッド電極の下部の無効電流を制限するために、ボンディングパッド電極と半導体領域との間に絶縁性材料から成る周知の電流ブロック層が設けられた発光ダイオードは、電流ブロック層の働きによって発光効率も向上できる反面、電流ブロック層を形成するための特別な工程が必要になり、発光ダイオードが必然的にコス

ト高になる。

特許文献1:特開2002-208729号公報

発明の開示

発明が解決しようとする課題

[0008] そこで、本発明が解決しようとする課題は、シリコン基板を使用する窒化物系半導体素子の電圧降下が大きく且つ駆動電圧が高いことである。

課題を解決するための手段

[0009] 上記課題を解決するための本発明は、導電性を有しているp型シリコン基板と、前記p型シリコン基板の一方の主面上に形成されたn型窒化物半導体領域と、前記n型窒化物半導体領域の上に配置された半導体素子の主要部を形成するための主半導体領域と、前記主半導体領域に接続された第1の電極と、前記p型シリコン基板の他方の主面に接続された第2の電極とを備えていることを特徴とする窒化物系半導体素子に係るものである。

[0010] 前記半導体素子の主要部とは、半導体素子の活性部又は能動部を意味する。また、前記半導体素子は前記第1及び第2の電極の他に更に別の電極を有することができる。

[0011] 前記半導体素子として発光ダイオードを構成する時には、前記主半導体領域に少なくとも活性層とp型窒化物半導体層とを含めることが望ましい。

[0012] 前記半導体素子としてトランジスタを構成する時には、前記主半導体領域に少なくともp型ベース領域とn型エミッタ領域とを含めることが望ましい。

[0013] 前記半導体素子として絶縁ゲート型電界効果トランジスタを構成する時には、前記主半導体領域に少なくともp型ボディ領域とn型ソース領域とを含めることが望ましい。

[0014] 前記n型窒化物半導体領域は、該n型窒化物半導体領域から前記p型シリコン基板に向う電流通路を形成することが可能な状態に前記p型シリコン基板に接触していることが望ましい。

[0015] 前記n型窒化物半導体領域は、

化学式 $\text{Al}_a \text{In}_b \text{Ga}_{1-a-b} \text{N}$,

ここで、a及びbは $0 \leq a < 1$ 、

$0 \leq b < 1$ を満足する数値、

で示される材料にn型不純物が添加されたものであることが望ましい。

[0016] 前記半導体素子は、更に、前記n型窒化物半導体領域と前記p型シリコン基板との間に配置され介在層を備え、この介在層は量子力学的トンネル効果を得ることが可能な厚みを有し且つ前記n型窒化物半導体領域よりも大きい抵抗率を有する材料で形成されていることが望ましい。

[0017] 前記介在層の材料は、例えば、化学式 $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{N}$ 、ここで、x及びyは $0 < x \leq 1$ 、 $0 \leq y < 1$ 、 $0 < x + y \leq 1$ を満足する数値、で示されるアルミニウムを含む窒化物半導体であることが望ましい。

[0018] 前記半導体素子は、更に、前記n型窒化物半導体領域と前記主半導体領域との間に配置された多層構造のバッファ領域を有し、前記多層構造のバッファ領域が、Al(アルミニウム)を第1の割合で含む窒化物半導体から成る複数の第1の層と、Alを含まない又は前記第1の割合よりも小さい第2の割合で含む窒化物半導体から成る複数の第2の層とから成り、前記第1の層と前記第2の層とが交互に積層されていることが望ましい。

前記n型窒化物半導体領域を、Al(アルミニウム)を第1の割合で含む窒化物半導体から成る複数の第1の層と、Alを含まない又は前記第1の割合よりも小さい第2の割合で含む窒化物半導体から成る複数の第2の層とから成り、前記第1の層と前記第2の層とが交互に積層されている多層構造のバッファ領域とすることができる。

[0019] 前記多層構造バッファ領域の前記第1の層は、化学式 $\text{Al}_x \text{M}_y \text{Ga}_{1-x-y} \text{N}$ 、ここで、前記Mは、In(インジウム)とB(ボロン)とから選択された少なくとも1種の元素、前記x及びyは、 $0 < x \leq 1$ 、 $0 \leq y < 1$ 、 $x + y \leq 1$ を満足する数値、で示される材料から成り且つ量子力学的トンネル効果を得ることが可能な厚みを有していることが望ましい。

前記多層構造バッファ領域の前記第2の層は、化学式 $\text{Al}_a \text{M}_b \text{Ga}_{1-a-b} \text{N}$ 、ここで、前記MはIn(インジウム)とB(ボロン)とから選択された少なくとも1種の元素、前記a及びbは、 $0 \leq a < 1$ 、 $0 \leq b \leq 1$ 、 $a + b \leq 1$ 、 $a < x$ を満足させる数値、で示される材料から成ることが望ましい。

[0020] 前記半導体素子として発光ダイオードを構成する時には、前記第1の電極として前記

p型窒化物半導体層に電氣的に接続されたアノード電極を設け、前記第2の電極としてカソード電極を設けることが望ましい。

- [0021] 前記発光ダイオードの前記第1の電極を、前記p型窒化物半導体層に電氣的に接続された光透過性を有する導電膜と、前記導電膜の表面の一部の上に形成された接続用金属層とで構成することができる。
- [0022] 前記発光ダイオードの前記主半導体領域の前記p型窒化物半導体層と前記導電膜との間に、n型窒化物半導体層を配置することができる。
- [0023] 前記半導体素子としてトランジスタを構成する時には、前記第1の電極として前記n型エミッタ領域に電氣的に接続されたエミッタ電極を設け、前記第2の電極としてコレクタ電極を設け、更に、前記p型ベース領域に電氣的に接続されたベース電極を設けることが望ましい。
- [0024] 前記半導体素子として絶縁ゲート型電界効果トランジスタを構成する時には、前記第1の電極として前記n型ソース領域に電氣的に接続されたソース電極を設け、前記第2の電極としてドレイン電極を設け、更に、ゲート電極を設けることが望ましい。

発明の効果

- [0025] 本発明によれば、主半導体領域の結晶性を良好に保って半導体素子の駆動電圧の大幅な低減を容易に達成できる。即ち、n型窒化物半導体領域を使用しているにも拘わらず、これに直接又は介在層を介して接触するシリコン基板に従来とは反対導電型のp型のシリコン基板を用いている。このため、n型窒化物半導体領域とp型シリコン基板とのヘテロ接合界面に界面準位が存在する。また、量子力学的トンネル効果を有する介在層を有する場合には、この介在層を介してn型窒化物半導体領域とp型シリコン基板との間に界面準位が存在する。前記界面準位はn型窒化物半導体領域とp型シリコン基板との間の電気伝導に寄与するエネルギー準位である。前記界面準位が存在することにより、p型シリコン基板内のキャリア(電子)が前記界面準位を經由してn型窒化物半導体領域に良好に注入される。この結果、p型シリコン基板とn型窒化物半導体領域との間のヘテロ接合の電位障壁、又は量子力学的トンネル効果を有する介在層を介したn型窒化物半導体領域とp型シリコン基板との界面の電位障壁が小さくなり、半導体素子の駆動電圧の大幅な低減が可能となる。駆動電圧が

低減すると、半導体素子の電力損失が少なくなる。

また、従来のn型シリコン基板をp型シリコン基板に変更するという簡単な方法で駆動電圧の低減を達成できる。従って、コストの上昇を伴わないで、駆動電圧の低減を図ることができる。

- [0026] 本発明の具体例に従う発光ダイオードにおいて、前記第1の電極が前記p型窒化物半導体層に電氣的に接続された光透過性を有する導電膜と前記導電膜の表面の一部の上に形成された接続用金属層とから成る場合には、前述したように接続用金属層と半導体領域との間にショットキー障壁が生じ、このショットキー障壁が発光ダイオードの順方向電流を阻止する機能を発揮する。このショットキー障壁を有する発光ダイオードにおいて、もし、発光ダイオードの電力損失及び発熱が大きくと、ショットキー障壁による発光ダイオードの順方向電流の阻止機能が低下する。これに対し、本発明の具体例に従う発光ダイオードの電力損失及び発熱は小さいので、ショットキー障壁による発光ダイオードの順方向電流の阻止機能が低下を抑制することができ、発光効率が向上する。

図面の簡単な説明

- [0027] [図1]図1は本発明の実施例1に従う発光ダイオードを概略的に示す断面図である。
- [図2]図2は図1の発光ダイオード及び従来の発光ダイオードの順方向電圧と電流の関係を示す特性図である。
- [図3]図3は図1の発光ダイオードの駆動電圧の低減効果を従来の発光ダイオードと比較して示すエネルギーバンド図である。
- [図4]図4は本発明の実施例2に従う発光ダイオードを概略的に示す断面図である。
- [図5]図5は本発明の実施例3に従う発光ダイオードを概略的に示す断面図である。
- [図6]図6は本発明の実施例4に従う発光ダイオードを概略的に示す断面図である。
- [図7]図7は本発明の実施例5に従う発光ダイオードを概略的に示す断面図である。
- [図8]図8は本発明の実施例6に従うトランジスタを概略的に示す断面図である。
- [図9]図9は本発明の実施例7に従う電界効果トランジスタを概略的に示す断面図である。

符号の説明

- [0028] 1 p型シリコン基板
 3 n型バッファ領域
 4, 4a, 4b 主半導体領域
 5, 6 第1及び第2の電極
 11 介在層

発明を実施するための最良の形態

- [0029] 次に、本発明の実施形態を図1〜図9を参照して説明する。

実施例 1

- [0030] 図1に示す本発明の実施例1に従う半導体素子としての発光ダイオードは、p型シリコン基板1と、n型窒化物半導体領域としてのバッファ領域3と、発光ダイオードの主要部即ち能動部を構成するための主半導体領域4と、第1及び第2の電極5, 6とを有している。主半導体領域4はバッファ領域3上に順次にエピタキシャル成長されたn型窒化物半導体層13と活性層14とp型窒化物半導体層15とから成る。

- [0031] p型シリコン基板1は、本発明の特徴的構成要件であり、この上にn型バッファ領域3が配置されているにも拘らず、これとは逆の導電性を有している。このシリコン基板1にはp型不純物即ちアクセプタ不純物として機能する例えばB(ボロン)等の3族の元素が例えば $5 \times 10^{18} \text{ cm}^{-3} \sim 5 \times 10^{19} \text{ cm}^{-3}$ 程度の濃度でドーピングされている。従って、シリコン基板1は、 $0.0001 \Omega \cdot \text{cm} \sim 0.01 \Omega \cdot \text{cm}$ 程度の低い抵抗率を有している導電性基板であって、第1及び第2の電極5, 6間の電流通路として機能する。また、このシリコン基板1は、この上のバッファ領域3、及び主半導体領域4等の機械的支持基板として機能することができる厚み、例えば350nmを有する。

- [0032] p型シリコン基板1の上に配置されたn型窒化物半導体領域としてのバッファ領域3は、3族の1つ又は複数の元素と5族の窒素とから成るn型窒化物半導体から成る。このバッファ領域3のためのn型窒化物半導体は、

化学式 $\text{Al}_a \text{In}_b \text{Ga}_{1-a-b} \text{N}$ 、

ここでa及びbは $0 \leq a < 1$ 、

$0 \leq b < 1$ 、

$a + b < 1$ を満足する数値、

で示されるn型窒化物半導体にn型不純物(ドナー不純物)を添加したものであることが望ましい。即ち、バッファ領域3は、AlInGaN(窒化ガリウム インジウム アルミニウム)、GaN(窒化ガリウム)、AlInN(窒化インジウム、アルミニウム)、AlGaIn(窒化ガリウム アルミニウム)から選択された材料から成ることが望ましく、窒化ガリウム インジウム アルミニウム(AlInGaN)から成ることがより望ましい。前記化学式におけるaは0.1〜0.7、bは0.0001〜0.5であることがより望ましい。この実施例1のバッファ領域3の組成は $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ である。

[0033] バッファ領域3は、主としてシリコン基板1の面方位をこの上に形成する窒化物半導体領域から成る主半導体領域4に良好に受け継がせるためのバッファ機能を有する。このバッファ機能を良好に発揮するために、バッファ領域3は10nm以上の厚さを有していることが望ましい。ただし、バッファ領域3のクラックを防止するために、バッファ領域3の厚みを500nm以下にするのが望ましい。この実施例1のバッファ領域3の厚さは30nmである。

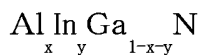
[0034] 窒化物半導体の伝導帯の最低準位とシリコンの価電子帯の最高準位とのエネルギー差は、比較的小さい。このため、n型窒化物半導体から成るバッファ領域3とp型シリコン基板1との界面2には、周知のタイプ2或いはタイプ3のヘテロ接合が形成される。ここで、タイプ2のヘテロ接合とは、エネルギーバンド図においてヘテロ接合を形成する2つの半導体の一方の価電子帯の最高準位が他方の半導体の価電子帯の最高準位と伝導帯の最低準位との間に位置し且つ一方の伝導帯の最低準位が他方の伝導帯の最低準位よりも上に位置する接合を言う。また、タイプ3のヘテロ接合とは、ヘテロ接合を形成する2つの半導体の一方の価電子帯の最高準位が他方の半導体の伝導帯の最低準位よりも上に位置する接合を言う。本実施例に従うn型窒化物系化合物半導体から成るバッファ領域3とp型シリコン基板1とのヘテロ接合が上記タイプ2の場合には、このヘテロ接合のエネルギー帯構造を図3(B)で示すことができる。なお、この図3(B)には熱平衡状態におけるn型バッファ領域3とp型シリコン基板1とのエネルギー帯構造が示されている。図3(A)(B)において、 E_v は価電子帯の最高準位を示し、 E_c は伝導帯の最低準位を示し、 E_f はフェルミ準位を示す。また、図3(B)の禁止帯に示されている E_t は、p型シリコン基板1とn型バッファ領域3との間のヘテ

ロ接合の界面準位を示す。図3(B)に示すような上記タイプ2のヘテロ接合を形成する場合、ヘテロ接合の界面2には多数の界面準位 E_t が存在し、p型シリコン基板1の価電子帯にあるキャリア(電子)はこの界面準位 E_t を経由してn型半導体領域から成るバッファ領域3の伝導帯に良好に注入される。この結果、p型シリコン基板1とn型バッファ領域3との間のヘテロ接合の電位障壁が小さくなり、駆動電圧の大幅な低減が可能となる。

[0035] タイプ3のヘテロ接合が形成された場合には、p型シリコン基板1の価電子帯にあるキャリア(電子)がn型半導体領域から成るバッファ領域3の伝導帯に直接的に注入される。このため、タイプ3のヘテロ接合が形成された場合にも、p型シリコン基板1とn型半導体領域から成るバッファ領域3との間のヘテロ接合の電位障壁が小さくなり、駆動電圧の大幅な低減が可能となる。

[0036] 周知のダブルヘテロ接合型構造の発光ダイオードのための主半導体領域4は、バッファ領域3の上に順次に配置されたn型窒化物半導体層13と活性層14とp型窒化物半導体層15とから成る。なお、主半導体領域4を発光機能領域又は発光能動領域と呼ぶこともできる。また、n型窒化物半導体から成るバッファ領域3に主半導体領域4のn型窒化物半導体層13と同一の機能を持たせることによって主半導体領域4からn型窒化物半導体層13を省くことができる。また、活性層14を省いてn型窒化物半導体層13とp型窒化物半導体層15とを直接に接触させることができる。

[0037] 主半導体領域4のn型窒化物半導体層13は、n型不純物を無視して次の化学式で示される材料からなることが望ましい。



ここでx及びyは $0 \leq x < 1$ 、 $0 \leq y < 1$ を満足する数値である。

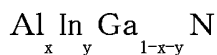
この実施例のn型窒化物半導体層13は上記化学式における $x=0$ 、 $y=0$ に相当するn型GaNから成り、厚さ約 $2 \mu\text{m}$ を有する。このn型窒化物半導体層13は、発光ダイオードのnクラッド層と呼ぶこともできるものであり、活性層14よりも大きいバンドギャップを有する。

[0038] 活性層14は、次の化学式で示される窒化物半導体からなることが望ましい。 $\text{Al}_x \text{In}_y$
 $\text{Ga}_{1-x-y} \text{N}$

ここでx及びyは $0 \leq x < 1$ 、 $0 \leq y < 1$ を満足する数値である。

この実施例では活性層14が窒化ガリウム インジウム(InGaN)で形成されている。なお、図1では活性層14が1つの層で概略的に示されているが、実際には周知の多重量子井戸構造を有している。勿論、活性層14を1つの層で構成することもできる。また、この実施例では活性層14に導電型決定不純物がドーピングされていないが、p型又はn型不純物をドーピングすることができる。

- [0039] 活性層14の上に配置されたp型窒化物半導体層15は、p型不純物を無視して次の化学式で示される材料からなることが望ましい。



ここでx及びyは $0 \leq x < 1$ 、 $0 \leq y < 1$ を満足する数値である。

この実施例では、p型窒化物半導体層15が厚さ500nmのp型GaNで形成されている。このp型窒化物半導体層15はpクラッド層と呼ぶこともできるものであり、活性層14よりも大きいバンドギャップを有する。

主半導体領域4を構成するn型窒化物半導体層13、活性層14及びp型窒化物半導体層15は、バッファ領域3を介してシリコン基板1の上に形成されているので、その結晶性は比較的良好である。

- [0040] アノード電極としての第1の電極5はp型窒化物半導体層15に接続され、カソード電極としての第2の電極6はp型シリコン基板1の下面に接続されている。なお、第1の電極5を接続するためにp型窒化物半導体層15の上にコンタクト用のp型窒化物半導体層を追加して設け、ここに第1の電極5を接続することができる。

- [0041] 次に、図1の発光ダイオードの製造方法を説明する。

まず、ミラー指数で示す結晶の面方位において(111)面とされた主面を有するp型シリコン基板1を用意する。

次に、シリコン基板1に対してHF系のエッチング液によって周知の水素終端処理を施す。

- [0042] 次に、基板1を周知のOMVPE(Organometallic Vapor Phase Epitaxy)即ち有機金属気相成長装置の反応室に投入し、例えば1170℃まで昇温する。次に、1170℃で10分間のサーマルクリーニングを行って、基板1の表面の酸化膜を取り除いた後

、1000°C以上の所定温度、例えば1000～1100°Cとし、しかる後OMVPE法によってシリコン基板1の上にバッファ領域3をエピタキシャル成長させる。バッファ領域3がn型窒化ガリウム インジウム アルミニウム(AlInGa₄N)から成る場合は、反応室に所定の割合で周知のトリメチルアルミニウムガス(以下、TMAと言う。)とトリメチルインジウムガス(以下、TMIと言う。)とトリメチルガリウムガス(以下、TMGと言う。)とアンモニアガスとシランガス(SiH₄)とを導入する。シランガス(SiH₄)のSi(シリコン)はn型不純物として機能する。

[0043] 次に、バッファ領域3上に周知のエピタキシャル成長法によってn型窒化物半導体層13と活性層14とp型窒化物半導体層15とを順次に形成し、主半導体領域4を得る。例えば、n型Ga₄Nから成るn型窒化物半導体層13を形成するために、基板1の温度を例えば1000～1110°Cとし、例えば、TMGとシラン(SiH₄)とアンモニアとを所定の割合で反応室に供給する。これにより2μmの厚さのn型Ga₄Nから成るn型窒化物半導体層13が得られる。このn型窒化物半導体層13のn型不純物濃度は例えば $3 \times 10^{18} \text{ cm}^{-3}$ であり、シリコン基板1の不純物濃度よりは低い。n型窒化物半導体層13の形成開始時には、この下のバッファ領域3の結晶性は良好に保たれているので、主半導体領域4のn型窒化物半導体層13はバッファ領域3の結晶性を受け継いだ良好な結晶性を有する。

[0044] 次に、n型クラッド層として機能するn型窒化物半導体層13の上に、周知の多重量子井戸構造の活性層14を形成する。図1では図示を簡略化するために多重量子井戸構造の活性層14が1つの層で示されているが、実際には複数の障壁層と複数の井戸層とから成り、障壁層と井戸層とが交互に例えば4回繰返して配置されている。この活性層14を形成する時には、n型Ga₄N層から成るn型窒化物半導体層13の形成後に、OMVPE装置の反応室へのガスの供給を停止して基板1の温度を800°Cまで下げ、しかる後、TMGとTMIとアンモニアとを反応室に所定の割合で供給し、例えばIn_{0.02}Ga_{0.98}Nから成り且つ厚み13nmを有している障壁層を形成し、次に、TMIの割合を変えて例えばIn_{0.2}Ga_{0.8}Nから成り且つ例えば厚み3nmを有している井戸層を形成する。この障壁層及び井戸層の形成を例えば4回繰返すことによって多重量子井戸構造の活性層14が得られる。活性層14はこの下のn型窒化物半導体層13

の結晶性を受け継いで、良好な結晶性を有する。なお、活性層14に例えばp型の不純物をドーピングすることができる。

- [0045] 次に、シリコン基板1の温度を1000～1110℃まで上げ、OMVPE装置の反応室内に、例えばトリメチルガリウムガス(TM₂G)とアンモニアガスとビスシクロペンタジェニルマグネシウムガス(以下、Cp₂Mgと言う。)とを所定の割合で供給し、活性層14上に厚さ約500nmのp型GaNからなるp型窒化物半導体層15を形成する。マグネシウム(Mg)は例えば $3 \times 10^{18} \text{ cm}^{-3}$ の濃度に導入され、p型不純物として機能している。
- [0046] 次に、第1及び第2の電極5を周知の真空蒸着法によって形成し、発光ダイオードを完成させる。
- [0047] 図2の特性線Aは上述の実施例1に従う発光ダイオードに、第1の電極5が正、第2の電極6が負の順方向電圧を印加した時、この発光ダイオードに流れる電流を示す。図2のBの特性線は、基板1を前記特許文献1と同様にn型シリコン基板を有する従来の発光ダイオードに順方向電圧を印加した時の発光ダイオードの電流を示す。この図2から明らかなように、20mAの電流を発光ダイオードに流すために必要な駆動電圧は、特性線Aの時には3.36Vであり、特性線Bの時には3.98Vである。従って、基板1の導電型を従来のn型からp型に変更するという極めて簡単な方法によって20mAの電流を流すための駆動電圧を0.62V低下させることができる。
- [0048] 次に図3のエネルギーバンド図を参照して本実施例の効果を説明する。図3(A)には比較のために従来技術に従うヘテロ接合のエネルギーバンド状態が示され、図3(B)には本発明に従うヘテロ接合のエネルギーバンド状態が示されている。
- [0049] 図3(A)に示す従来技術に従うヘテロ接合は、n型Si基板(n-Si)とここに直接にエピタキシャル成長をさせたn型窒化物系半導体(AlInGa₂N)とから成る。この図3(A)のヘテロ接合では、比較的高い高さ ΔE_b を有する電位障壁が生じるために、このヘテロ接合を含む半導体素子の駆動電圧が比較的大きくなる。
- [0050] これに対して、図3(B)に示す本発明の実施例に従うp型シリコン基板1とn型窒化物系半導体(AlInGa₂N)から成るn型バッファ領域3とのヘテロ接合の電位障壁は比較的低く、且つこのヘテロ接合の界面2に多数の界面準位Etが存在する。この界面準位Etは、p型シリコン基板1の価電子帯の最高準位とn型バッファ領域3の伝導帯

の最低準位との間に位置し、ヘテロ接合の界面2での電子及び正孔の発生及び再結合を高める機能を有する。この界面準位 E_t を含む界面2及びこの近傍領域を、電子及び正孔の発生及び再結合の促進領域と呼ぶことができる。本実施例では、図3(B)で界面2の右側に示されているp型シリコン基板1内のキャリア(電子)がこの界面準位 E_t を経由して界面2の左側に示されているn型バッファ領域3に良好に注入される。これにより、キャリアがp型シリコン基板1からn型バッファ領域3へ効率的に輸送される。この結果、p型シリコン基板1内のキャリア(電子)に対するp型シリコン基板1とn型バッファ領域3との間のヘテロ接合の電位障壁は比較的小さくなり、発光ダイオードの順方向の駆動電圧の大幅な低減が可能となる。

[0051] 上述のように、本実施例によれば、主半導体領域4の結晶性を良好に保ちつつ発光ダイオードの駆動電圧の大幅な低減を容易に達成できる。駆動電圧が低減すると、発光ダイオードの電力損失が少なくなる。

また、従来のn型シリコン基板をp型シリコン基板1に変更するという簡単な方法で発光ダイオードの駆動電圧の低減を達成できる。従って、発光ダイオードのコストの上昇を伴わないで、駆動電圧の低減を図ることができる。

実施例 2

[0052] 次に、図4に示す実施例2の発光ダイオードを説明する。但し、図4及び後述する図5～図9において図1と実質的に同一の部分には同一の符号を付してその説明を省略する。

[0053] 図4の発光ダイオードは、図1のバッファ領域3に多層構造のバッファ領域20を付加した変形バッファ領域3aを設け、この他は図1と同一に構成したものである。図4の変形バッファ領域3aは、図1と同一に形成されたn型窒化ガリウム インジウム アルミニウム (AlInGa_N)から成るn型バッファ領域3の上に、多層構造バッファ領域20を配置することによって構成されている。図4の多層構造バッファ領域20は、繰返して交互に配置された複数の第1の層21と複数の第2の層22とによって構成されている。複数の第1の層21はAl(アルミニウム)を第1の割合で含む窒化物半導体から成る。複数の第2の層22はAlを含まない又は前記第1の割合よりも小さい第2の割合で含む窒化物半導体から成る。

[0054] 前記第1の層21は、n型不純物を無視して次の化学式で示される窒化物半導体からなることが望ましい。



ここで、前記Mは、In(インジウム)とB(ボロン)とから選択された少なくとも1種の元素、前記x及びyは、 $0 < x \leq 1$ 、 $0 \leq y < 1$ 、 $x + y \leq 1$ を満足する数値である。

上記第1の層21は量子力学的トンネル効果を得ることが可能な厚み、例えば1〜10 nmを有していることが望ましい。なお、この実施例では第1の層21はn型AlNから成り、n型不純物としてSi(シリコン)を含んでいる。しかし、第1の層21はn型不純物を含まない非ドープの窒化物半導体であってもよい。

[0055] 前記第2の層22は、n型不純物を無視して次の化学式で示される窒化物半導体からなることが望ましい。



ここで、前記MはIn(インジウム)とB(ボロン)とから選択された少なくとも1種の元素、前記a及びbは、 $0 \leq a < 1$ 、 $0 \leq b \leq 1$ 、 $a + b \leq 1$ 、 $a < x$ を満足させる数値である。

第2の層22はn型不純物としてのシリコン(Si)を含むことが望ましい。また、この第2の層22はn型バッファ領域3と同一の窒化物半導体で形成することが望ましく、この実施例ではn型GaNから成る。なお、第2の層22の厚みは第1の層21よりも厚く且つ量子力学的なトンネル効果が発生しない厚みである $10 \mu\text{m}$ 以上であることが望ましい。しかし、第2の層22を量子力学的なトンネル効果が得られる厚さとする、又は第1の層21と同一の厚さとすることもできる。

[0056] 変形バッファ領域3aの多層構造のバッファ領域20を形成する時には、下側のn型バッファ領域3の形成後に、反応室に例えばTMA(トリメチルアルミニウム)を $50 \mu\text{mol}/\text{min}$ とシラン(SiH_4)を $20\text{nmol}/\text{min}$ とアンモニアを $0.14\text{mol}/\text{min}$ の割合で流して、厚さ5nmのn型AlNから成る第1の層21をエピタキシャル成長させる。その後、TMAの供給を止め、シランとアンモニアの供給は継続し、これ等と共にTMGを $50 \mu\text{mol}/\text{min}$ の割合で流して厚さ25nmのn型GaNから成る第2の層22をエピタキシャル成長させる。第1及び第2の層21、22の形成工程を20回繰返して多層構造のバッファ領域20を得る。図4では図示を簡単にするために第1及び第2の層21、22がそれぞれ4

層のみ示されている。

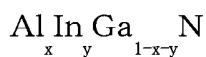
- [0057] 図4に示すように多層構造のバッファ領域20を追加するとバッファ領域3aの最上面の平坦性が改善される。

なお、図4においてバッファ領域3を省き、多層構造のバッファ領域20をp型シリコン基板1に直接に接触させることもできる。即ち、図1、及び図6～図9のバッファ領域3の代わりに図4の多層構造のバッファ領域20を設けることができる。図4の多層構造のバッファ領域20をp型シリコン基板1に直接に接触させる場合には、第1及び第2の層21、22の両方にn型不純物を添加することが望ましい

実施例 3

- [0058] 図5に示す実施例3の発光ダイオードは、図1のp型シリコン基板1とn型バッファ領域3との間にアルミニウムを含む窒化物半導体から成る介在層11を配置し、且つn型バッファ領域3をn型クラッド層として兼用した他は図1と同一に構成したものである。図5では介在層11とn型バッファ領域3との組合せが変形バッファ領域3bとして示され、活性層14とInGa_Nから成るp型窒化物半導体領域15aとの組合せが主半導体領域4aとして示されている。

- [0059] 介在層11は、次の化学式で示される窒化物半導体からなることが望ましい。



ここで、x及びyは $0 < x \leq 1$ 、 $0 \leq y < 1$ 、 $0 < x + y \leq 1$ を満足する数値である。この実施例3では、介在層11にn型不純物が含まれていない。しかし、介在層11にn型不純物を含めることもできる。

- [0060] 介在層11は、n型バッファ領域3の抵抗率よりも高い抵抗率を有する膜である。この介在層11は1～60nmの範囲の厚みを有していることが望ましく、また、量子力学的トンネル効果を得ることができる例えば1～10nmの厚みを有していることがより望ましく、また、2～3nm程度の厚さを有していることが最も望ましい。介在層11が量子力学的トンネル効果を得ることができる厚みを有している場合には、n型窒化物半導体領域から成るn型バッファ領域3とp型シリコン基板1との間の導電性に対して介在層11を実質的に無視できる。従って、p型シリコン基板1内のキャリア(電子)は、n型バッファ領域3とp型シリコン基板1との間のヘテロ接合界面に存在する界面準位Etを

經由してn型窒化物半導体領域から成るn型バッファ領域3に良好に注入される。この結果、実施例1と同様に、p型シリコン基板1とn型バッファ領域3との間のヘテロ接合の電位障壁が小さくなり、発光ダイオードの駆動電圧の大幅な低減が可能となる。介在層11は、これとp型シリコン基板1との間の格子定数の差が、n型バッファ領域3又は主半導体領域4〜4cとp型シリコン基板1との間の格子定数の差よりも小さい材料であることが特性上望ましい。また、介在層11は、これとp型シリコン基板1との間の熱膨張係数の差が、n型バッファ領域3又は主半導体領域4〜4cとp型シリコン基板1との間の熱膨張係数の差よりも小さい材料であることが特性上望ましい。

実施例 4

- [0061] 図6に示す実施例4の発光ダイオードは、変形された第1の電極5aを有し、この他は図1と同一に構成されている。
- [0062] 図6の第1の電極5aは、主半導体領域4の表面即ちp型窒化物半導体層15の表面のほぼ全体に形成された酸化インジウム(In_2O_3)と酸化錫(ZnO_2)の混合物即ちITO等から成る光透過性導電膜51と、この導電膜51の表面上のほぼ中央部分に形成されたボンディングパッド電極と呼ぶこともできる接続用金属層52とから成る。
- [0063] 光透過性導電膜51は10nm程度の厚みを有し、p型窒化物半導体層15に抵抗性接触している。接続用金属層52は、Ni(ニッケル)、Au(金)、Al(アルミニウム)等の金属から成り、図示されていないワイヤのボンディングを許す厚みに形成されている。この接続用金属層52は導電膜51よりも厚いので、主半導体領域4で発生した光を実質的に透過させない。図示はされていないが、接続用金属層52の形成時又はこの後の工程で接続用金属層52の金属が導電膜51又は導電膜51と主半導体領域4の表面の一部に拡散した領域が存在し、金属層52と主半導体領域4との間にショットキー障壁が形成されている。
- [0064] 第1の電極5aの電位が第2の電極6の電位よりも高い順方向電圧が第1及び第2の電極5a、6間に印加されている時には、導電性膜51から主半導体領域4に電流が流れ込む。接続用金属層52は主半導体領域4にショットキー接触しているので、ショットキー障壁によって電流が抑制され、接続用金属層52と主半導体領域4との間のショットキー障壁を介して電流がほとんど流れない。このため、導電性膜51から主半導体

領域4の外周側部分に流入する電流成分が第1及び第2の電極5a、6間の電流の大部分を占める。主半導体領域4の外周側部分を流れる電流に基づいて発生した光は光不透過性の接続用金属層52に妨害されずに光透過性導電膜51の上方に取り出される。

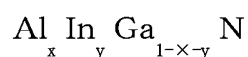
[0065] 既に説明したように、ショットキー障壁は温度の上昇に従って劣化し、ショットキー障壁を通るリーク電流が大きくなる。図6の実施例4の発光ダイオードは図1の実施例1の発光ダイオードと同様にp型シリコン基板1を使用して構成したものであるので、実施例1と同様に順方向の駆動電圧が比較的小さく、電力損失及び発熱が従来のn型シリコン基板を使用していたものに比べて小さい。このため、シリコン基板1及び主半導体領域4の発熱に基づく接続用金属層52と主半導体領域4との間のショットキー障壁の劣化が抑制され、ショットキー障壁を通る電流が少なくなる。この結果、第1及び第2の電極5a、6間の電流が従来のn型シリコン基板を使用した発光ダイオードと同一の場合には、全電流に対する主半導体領域4の外周側部分を流れる電流の割合が大きくなり、発光効率が従来のn型シリコン基板を使用した発光ダイオードのそれよりも大きくなる。また、図6の主半導体領域4及びシリコン基板1の発熱が従来のn型シリコン基板を使用した発光ダイオードの発熱と同一でよい場合には、従来よりも大きな電流を主半導体領域4の外周側部分に流すことができ、発光効率が大きくなる。

この実施例4においても、p型シリコン基板1に基づく効果が実施例1同様に得られる。

なお、図6の変形された第1の電極5aの構成を図4及び図5に示す実施例2及び3の発光ダイオードにも適用できる。

実施例 5

[0066] 図7に示す実施例5の発光ダイオードは、図6の実施例4の発光ダイオードの第1の電極5aと主半導体領域4との間にn型補助窒化物半導体層53を付加し、この他は図6と同一に構成したものである。n型補助窒化物半導体層53はn型不純物を無視して次の化学式で示される材料からなることが望ましい。



ここで、 x 及び y は $0 \leq x < 1$ 、 $0 \leq y < 1$ を満足する数値である。

図7の実施例5のn型補助窒化物半導体層53は上記化学式における $x=0$ 、 $y=0$ に相当するn型Ga₂Nから成る。

[0067] 図7で付加されたn型補助窒化物半導体層53の一方の主面はp型窒化物半導体層15に接触し、他方の主面は光透過性導電膜51に接触している。光透過性導電膜51がITOから成る場合は、ITOがn型半導体と同様な特性を有するので、導電膜51とn型補助窒化物半導体層53とのオーミック接触の抵抗値が極めて低くなり、ここでの電力損失が小さくなり、順方向駆動電圧が更に低くなり、発光効率が向上する。

[0068] n型補助窒化物半導体層53とp型窒化物半導体層15との間のpn接合が順方向電流を妨害することを防ぐために、n型補助窒化物半導体層53の厚みを1〜30nm、より好ましくは5〜10nmにすることが望ましい。また、n型補助窒化物半導体層53の厚みは量子力学的トンネル効果が得られる厚みであることが望ましい。

[0069] 図7の第1及び第2の電極5a、6間に順方向電圧を印加すると、導電膜51からn型補助窒化物半導体層53を介してp型窒化物半導体層15に電流が流れ込む。この実施例5では、n型補助窒化物半導体層53を介した状態でのp型補助窒化物半導体層15と導電膜51との間の順方向電圧降下が図6のp型補助窒化物半導体層15と導電膜51との間の順方向電圧降下よりも小さい。従って、順方向駆動電圧を下げる事が可能になり、発光効率が向上する。

[0070] 図7の第1の電極5aの構造及びn型補助窒化物半導体層53を図4及び図5の実施例2及び3にも適用できる。

実施例 6

[0071] 図8に示す実施例6のトランジスタは、図1の発光ダイオードのための主半導体領域4をトランジスタのための主半導体領域4bに置き換え、この他は図1と同一に構成したものである。この図8において、主半導体領域4bのn型Ga₂Nから成るn型窒化物半導体領域13及びこれよりも下側の構成は図1と同一である。トランジスタを構成するために主半導体領域4bは、コレクタ領域として機能するn型窒化物半導体領域13の他に、この上にエピタキシャル成長されたp型窒化物半導体から成るベース領域31とこの上にエピタキシャル成長されn型窒化物半導体から成るエミッタ領域32を有する。

ベース領域31にはベース電極33が接続され、エミッタ領域32には第1の電極としてのエミッタ電極34が接続されている。p型シリコン基板1の下面の電極6はコレクタ電極として機能する。

[0072] 図8のトランジスタはnpn型トランジスタであるので、これをオン駆動する時には、コレクタ電極6を最も高い電位とし、コレクタ電極6側からエミッタ電極34側に向って電流を流す。このトランジスタにおいても、2つの電極6, 34間のオン時の電圧降下を図1と同様に低減することができる。

実施例 7

[0073] 図9に示す実施例7の絶縁ゲート型電界効果トランジスタは、図1の発光ダイオードのための主半導体領域4を電界効果トランジスタのための主半導体領域4cに置き換え、この他は図1と同一に構成したものである。図9の主半導体領域4cには図1と同一のn型GaNから成るn型窒化物半導体領域13が設けられている。図9において、n型窒化物半導体領域13はドレイン領域として機能する。n型窒化物半導体領域13の中にはp型不純物を導入することによってp型窒化物半導体から成るボディ領域41が設けられ、このボディ領域41の中にn型不純物を導入することによってn型窒化物半導体から成るソース領域42が設けられている。ソース領域42とドレイン領域としてのn型窒化物半導体領域13との間のボディ領域41の表面上に絶縁膜43を介してゲート電極44が配置されている。ソース領域42には第1の電極としてのソース電極45が接続されている。p型シリコン基板1の下面の第2の電極6はドレイン電極として機能する。

[0074] 図9の電界効果トランジスタにおいても、オン駆動時におけるソース電極45とドレイン電極6間の電圧降下が小さくなる。

[0075] 本発明は上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) 図6及び図7の発光ダイオードのバッファ領域3、図8のトランジスタのバッファ領域3、及び図9の電界効果トランジスタのバッファ領域3を、図4のバッファ領域3a又は図5のバッファ領域3bに置き換えることができる。

(2) 図8及び図9のバッファ領域3をコレクタ領域又はドレイン領域として兼用すること

ができる。

(3) 図4、図6、図7図8、及び図9において、バッファ領域3とp型シリコン基板1との間に図5と同様なAlN等からなる量子力学的トンネル効果を有する介在層11を配置することができる。即ち、図4、図6、図7図8、及び図9において、鎖線11'とp型シリコン基板1との間をAlN等からなる量子力学的トンネル効果を有する介在層とすることができる。

(4) 各実施例のバッファ領域3, 3a、3bに更に別の半導体層を付加することができる。

(5) 各実施形態では、バッファ領域3, 3a、3bにInが含まれているが、Inを含まない層とすることができる。

(6) 本発明を、pn接合を有する整流ダイオードやショットキバリア電極を有するショットキバリアダイオードに適用することができる。また、基板1の厚さ方向に電流が流れる全ての半導体素子に本発明を適用することができる。

産業上の利用可能性

[0076] 本発明は発光ダイオード、トランジスタ、及び電界効果トランジスタ及び整流ダイオード等の半導体素子に利用可能なものである。

請求の範囲

- [1] 導電性を有しているp型シリコン基板と、
前記p型シリコン基板の一方の主面上に形成されたn型窒化物半導体領域と、
前記n型窒化物半導体領域の上に配置された半導体素子の主要部を形成するための主半導体領域と、
前記主半導体領域に接続された第1の電極と、
前記p型シリコン基板の他方の主面に接続された第2の電極と
を備えていることを特徴とする窒化物系半導体素子。
- [2] 前記n型窒化物半導体領域は、該n型窒化物半導体領域から前記p型シリコン基板に向う電流通路を形成することが可能な状態に前記p型シリコン基板に接触していることを特徴とする請求項1記載の窒化物系半導体素子。
- [3] 前記n型窒化物半導体領域は
化学式 $\text{Al}_a \text{In}_b \text{Ga}_{1-a-b} \text{N}$ 、
ここで、a及びbは $0 \leq a < 1$ 、
 $0 \leq b < 1$
を満足する数値、
で示される材料にn型不純物が添加されたものであることを特徴とする請求項1記載の窒化物系半導体素子。
- [4] 更に、前記n型窒化物半導体領域と前記p型シリコン基板との間に配置され且つ量子力学的トンネル効果を得ることが可能な厚みを有し且つ前記n型窒化物半導体領域よりも大きい抵抗率を有する材料で形成されている介在層を備えていることを特徴とする請求項1記載の窒化物系半導体素子。
- [5] 前記介在層の材料は、アルミニウムを含む窒化物半導体であることを特徴とする請求項4記載の窒化物系半導体素子。
- [6] 前記n型窒化物半導体領域は
化学式 $\text{Al}_a \text{In}_b \text{Ga}_{1-a-b} \text{N}$ 、
ここで、a及びbは $0 \leq a < 1$ 、
 $0 \leq b < 1$ 、

を満足する数値、
 で示される材料にn型不純物が添加されたものであり、且つ
 前記介在層は、



ここで、x及びyは $0 < x \leq 1$ 、

$$0 \leq y < 1、$$

$$0 < x + y \leq 1、$$

$$a < x$$

を満足する数値、
 で示される材料から成ることを特徴とする請求項5記載の窒化物系半導体素子。

[7] 更に、前記n型窒化物半導体領域と前記主半導体領域との間に配置された多層構造のバッファ領域を有し、前記多層構造のバッファ領域が、Al(アルミニウム)を第1の割合で含む窒化物半導体から成る複数の第1の層と、Alを含まない又は前記第1の割合よりも小さい第2の割合で含む窒化物半導体から成る複数の第2の層とから成り、前記第1の層と前記第2の層とが交互に積層されていることを特徴とする請求項1記載の窒化物系半導体素子。

[8] 前記n型窒化物半導体領域は、Al(アルミニウム)を第1の割合で含む窒化物半導体から成る複数の第1の層と、Alを含まない又は前記第1の割合よりも小さい第2の割合で含む窒化物半導体から成る複数の第2の層とから成り、前記第1の層と前記第2の層とが交互に積層されている多層構造のバッファ領域であることを特徴とする請求項1記載の窒化物系半導体素子。

[9] 前記第1の層は



ここで、前記Mは、In(インジウム)とB(ボロン)とから選択された少なくとも1種の元素

、

前記x及びyは、 $0 < x \leq 1$ 、

$$0 \leq y < 1、$$

$$x + y \leq 1$$

を満足する数値、

で示される材料から成り且つ量子力学的トンネル効果を得ることが可能な厚みを有しており、

前記第2の層は、

化学式 $\text{Al}_a \text{M}_b \text{Ga}_{1-a-b} \text{N}$

ここで、前記MはIn(インジウム)とB(ボロン)とから選択された少なくとも1

種の元素、

前記a及びbは、 $0 \leq a < 1$ 、

$0 \leq b \leq 1$ 、

$a + b \leq 1$ 、

$a < x$

を満足させる数値、

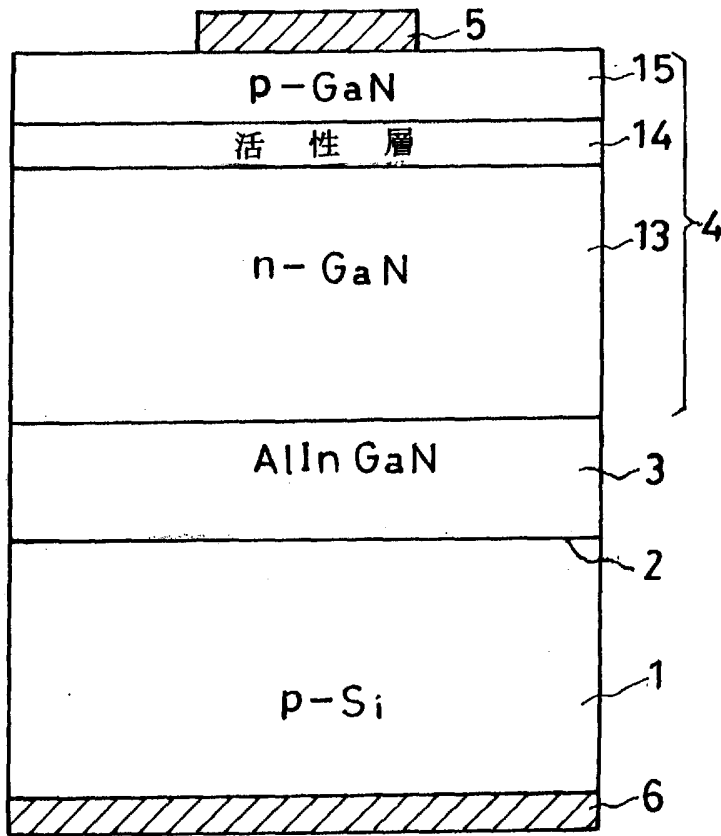
で示される材料から成ることを特徴とする請求項7又は8記載の窒化物系半導体素子。

- [10] 前記主半導体領域は発光ダイオードを形成するための領域であって、少なくとも活性層とこの活性層の上に配置されたp型窒化物半導体層とを有しており、前記第1の電極は前記p型窒化物半導体層に電氣的に接続されたアノード電極であり、前記第2の電極はカソード電極であることを特徴とする請求項1記載の窒化物系半導体素子。
- [11] 前記第1の電極は前記p型窒化物半導体層に電氣的に接続された光透過性を有する導電膜と、前記導電膜の表面の一部の上に形成された接続用金属層とから成ることを特徴とする請求項10記載の窒化物系半導体素子。
- [12] 前記主半導体領域は、更に、前記p型窒化物半導体層の上に配置されたn型窒化物半導体層を有し、
前記導電膜は前記n型窒化物半導体層に接続されていることを特徴とする請求項11記載の窒化物系半導体素子。
- [13] 前記主半導体領域はトランジスタを構成するための領域であって、少なくともp型ベース領域とn型エミッタ領域とを有し、前記第1の電極は前記n型エミッタ領域に電氣的に接続されたエミッタ電極であり、前記第2の電極はコレクタ電極であり、更に、前記p

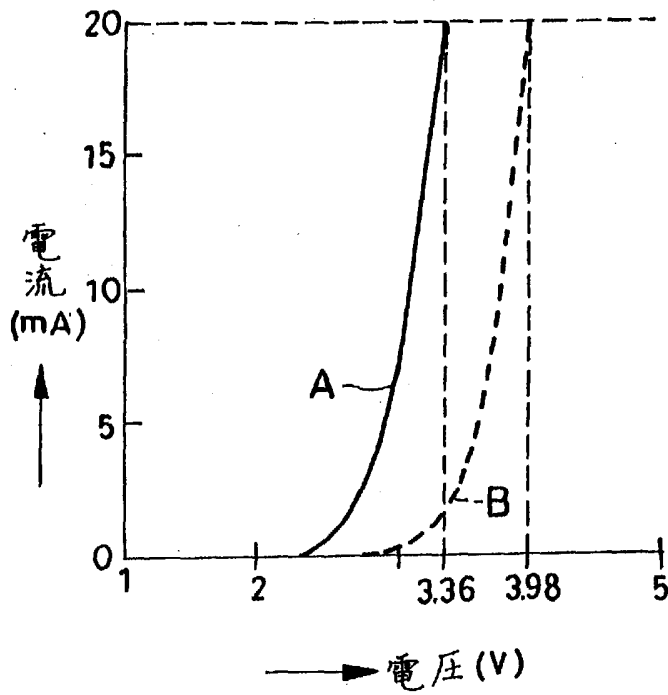
型ベース領域に電氣的に接続されたベース電極を有していることを特徴とする請求項1記載の窒化物系半導体素子。

- [14] 前記主半導体領域は絶縁ゲート型電界効果トランジスタを構成するための領域であって、少なくともp型ボディ領域と該p型ボディ領域に隣接配置されたn型ソース領域とを有し、前記第1の電極は前記n型ソース領域に電氣的に接続されたソース電極であり、前記第2の電極はドレイン電極であり、更に、ゲート電極を有していることを特徴とする請求項1記載の窒化物系半導体素子。

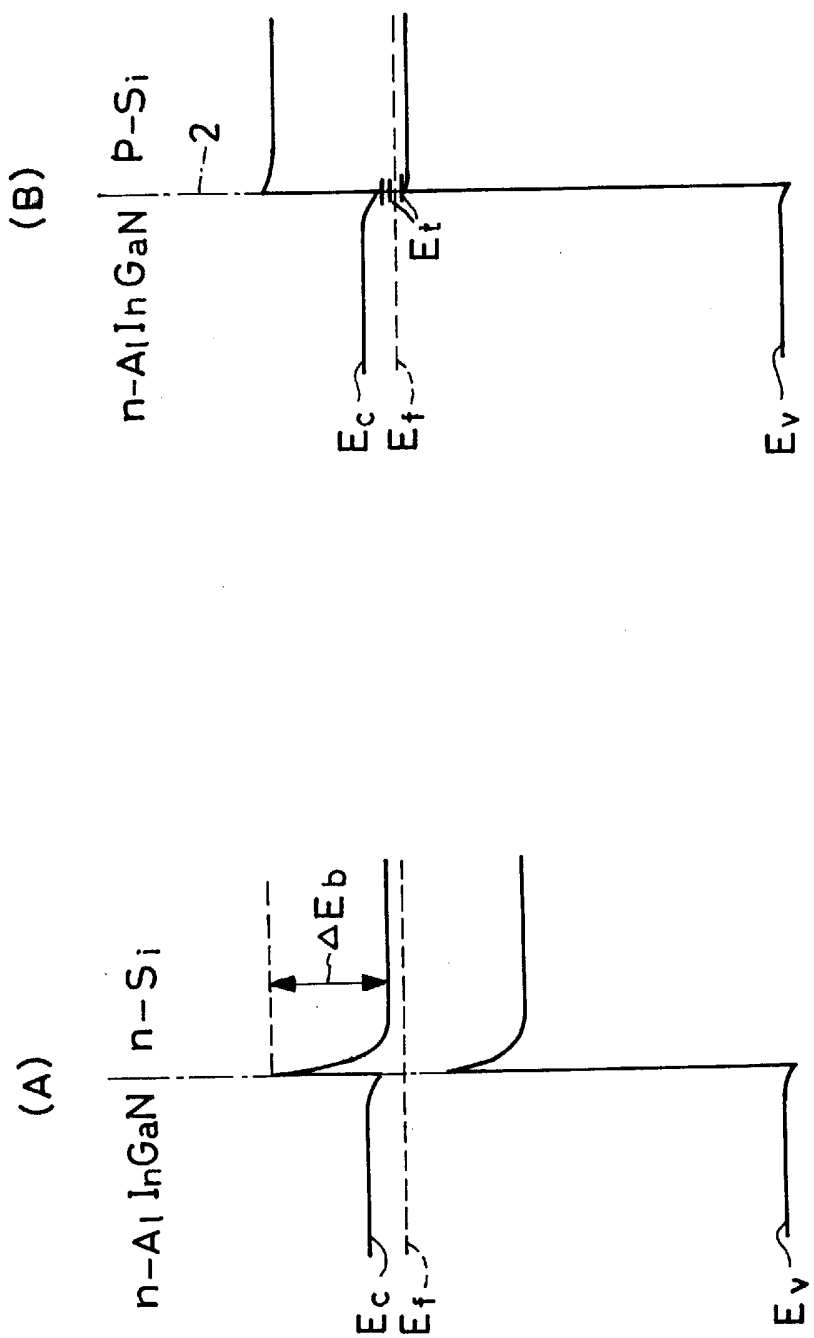
[図1]



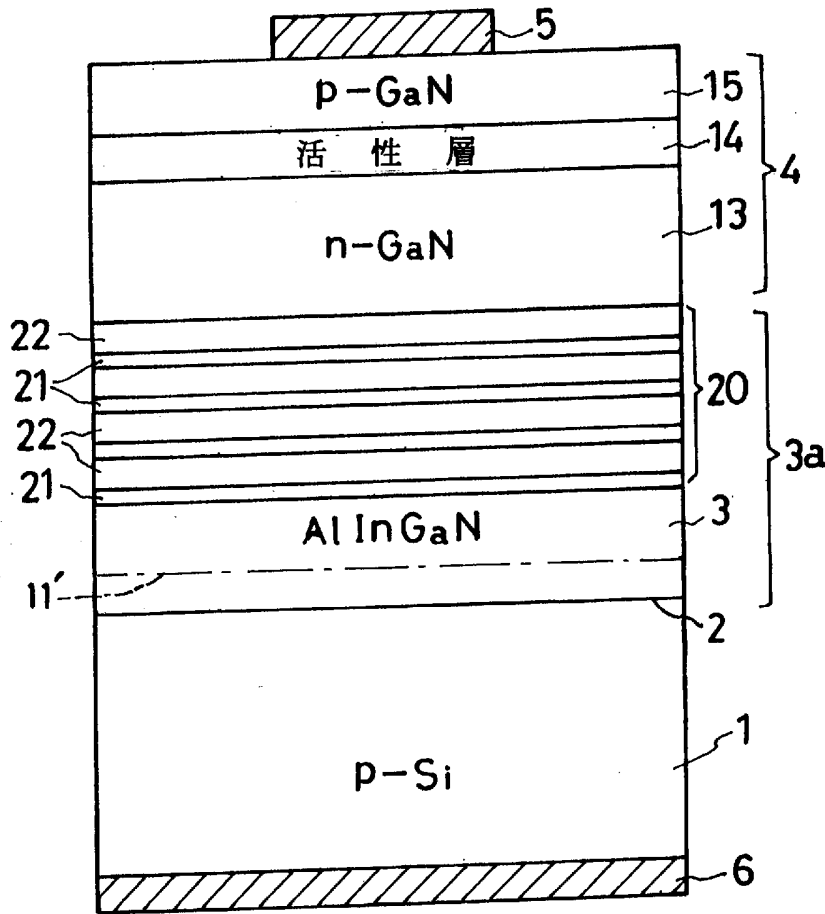
[図2]



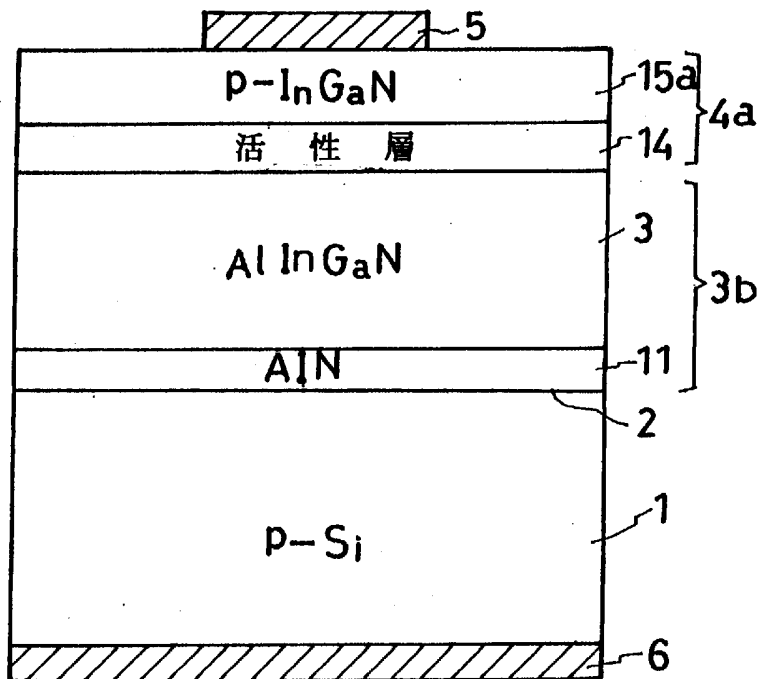
[図3]



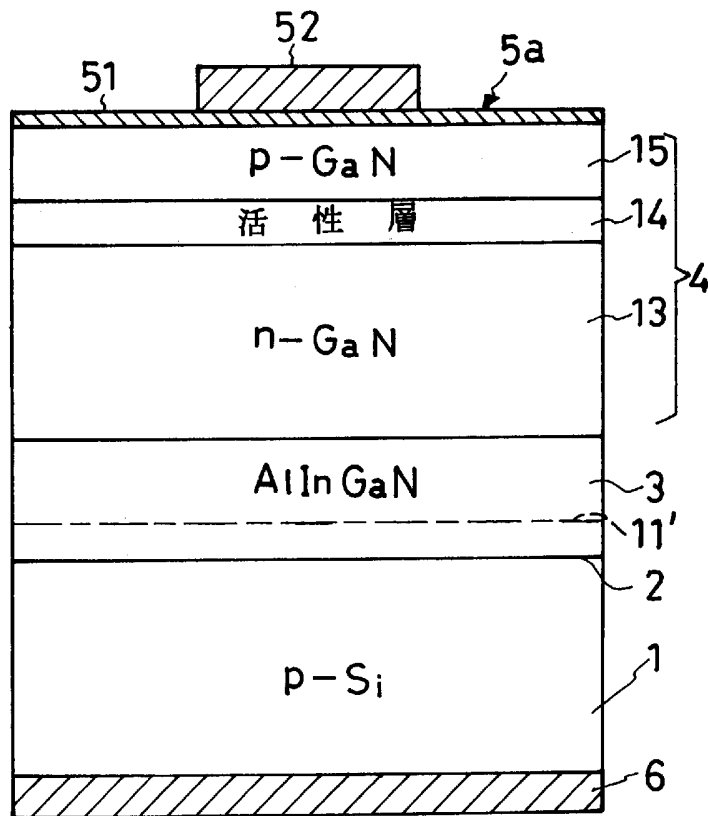
[図4]



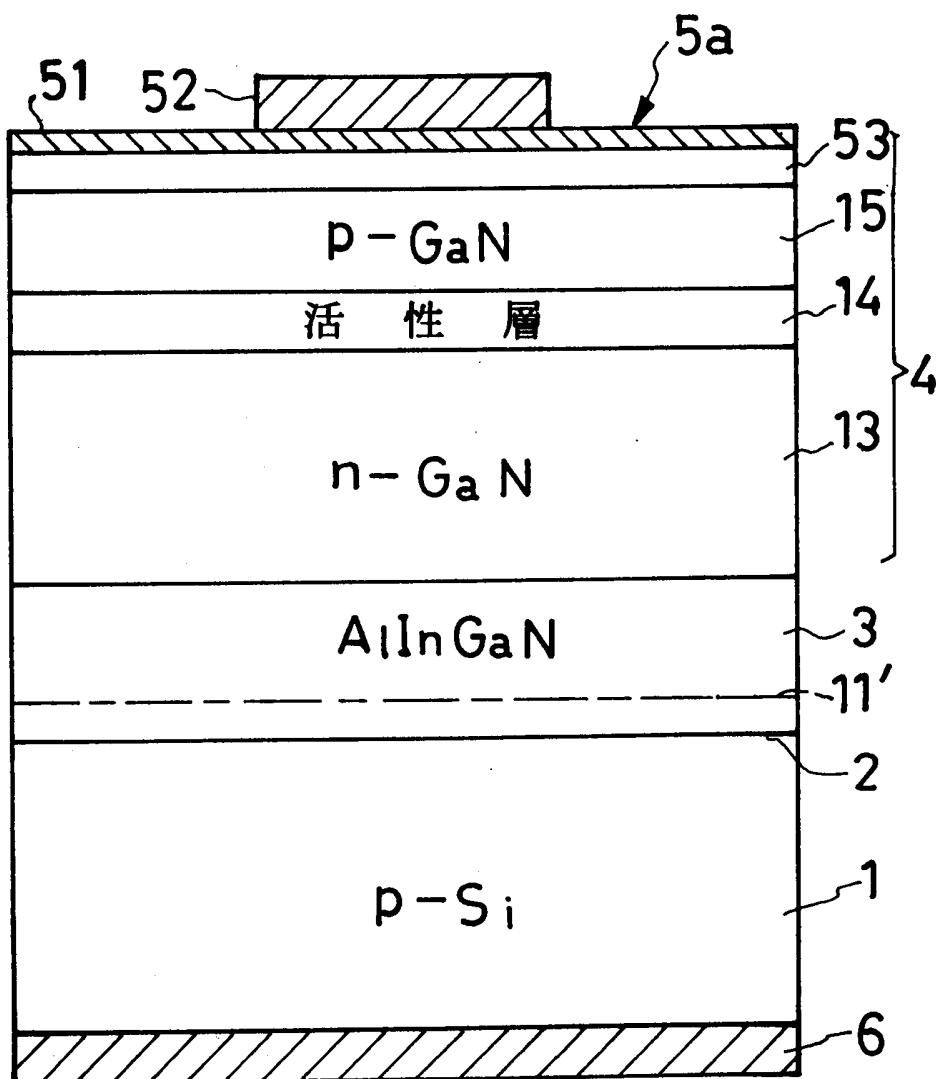
[図5]



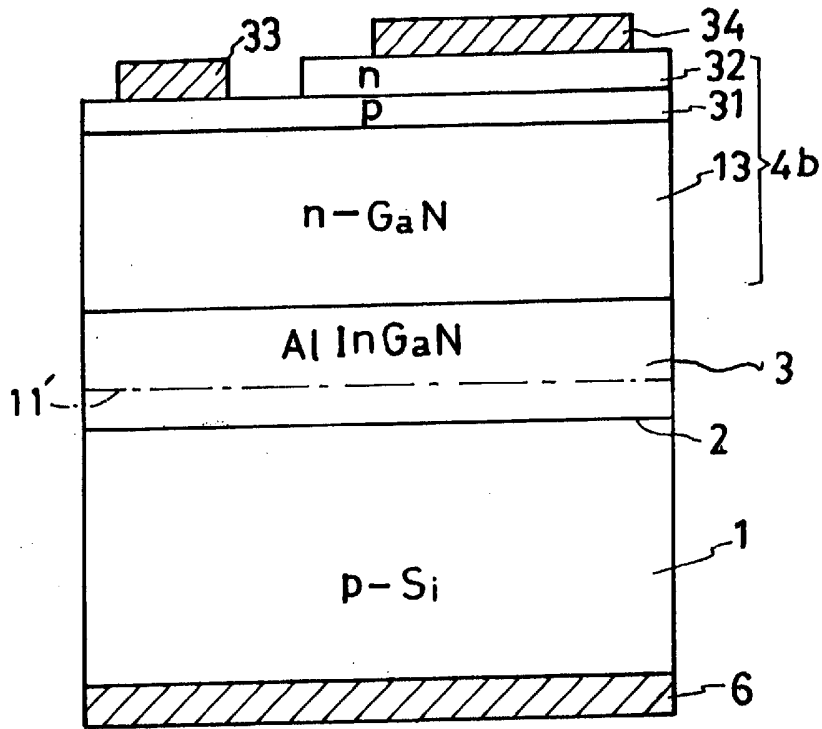
[図6]



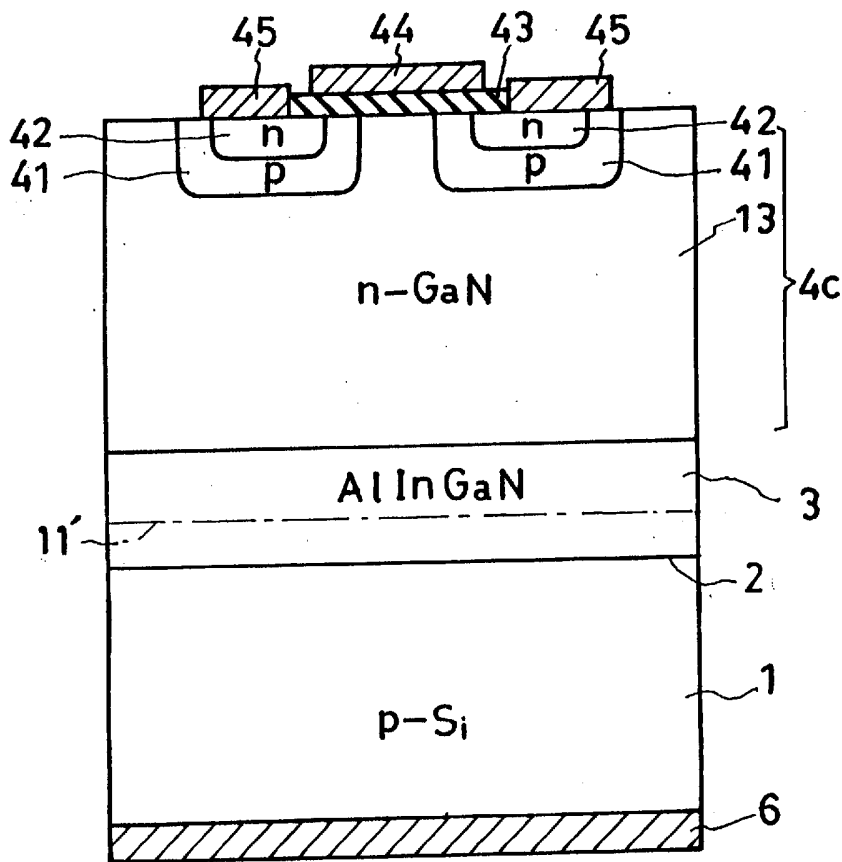
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/013819

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H01L29/26, H01L29/73, H01L29/78, H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl.⁷ H01L29/26, H01L29/73-29/739, H01L29/78, H01L33/00,
H01S5/323, H01S5/343

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
Web of Science

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-249642 A (Fuji Xerox Co., Ltd.), 05 September, 2003 (05.09.03), Par. Nos. [0045], [0072] to [0076]; Figs. 1, 2 & US 2003/0160264 A1 Par. Nos. [0044], [0076] to [0079]; Figs. 1, 2	1-3, 13 4-12, 14
Y	JP 2002-208729 A (Sanken Electric Co., Ltd.), 26 July, 2002 (26.07.02), Par. No. [0048]; Fig. 4 (Family: none)	4-6, 10-12
Y	JP 2003-59948 A (Sanken Electric Co., Ltd.), 28 February, 2003 (28.02.03), Par. No. [0008] (Family: none)	7-9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
13 December, 2004 (13.12.04)

Date of mailing of the international search report
28 December, 2004 (28.12.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/013819

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-177142 A (Toyoda Gosei Co., Ltd.), 02 July, 1999 (02.07.99), Par. Nos. [0021] to [0029]; Fig. 1 (Family: none)	11,12
Y	JP 2003-17742 A (Sanken Electric Co., Ltd.), 17 January, 2003 (17.01.03), Par. Nos. [0011] to [0016]; Fig. 1 (Family: none)	12
Y	JP 2001-44209 A (The Furukawa Electric Co., Ltd.), 16 February, 2001 (16.02.01), Par. No. [0023]; Fig. 3 (Family: none)	14
A	JP 2000-4047 A (Toshiba Corp.), 07 January, 2000 (07.01.00), Full text; Figs. 1 to 14 (Family: none)	1-14
A	ZHIZHEN YE et al., 'AN ULTRAVIOLET PHOTODETECTOR BASED ON GaN/Si', International Journal of Modern Physics B, Vol.16, Nos.28 & 29, 2002, pages 4310 to 4313	1-14
A	H. Marchand et al., 'Metalorganic chemical vapor deposition of GaN on Si(111): Stress control and application to field-effect transistors', JOURNAL OF APPLIED PHYSICS, Vol.89, No.12, 15 June, 2001 (15.06.01), pages 7846 to 7851	1-14
A	Ching-Wu Wang et al., 'Effect of rapid thermal annealing on radio-frequency magnetron- sputtered GaN thin films and Au/GaN Schottky diodes', Journal of the Vacuum Science & Technology B, Vol.17, No.4, July/August 1999, pages 1545 to 1548	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ H01L29/26, H01L29/73, H01L29/78, H01L33/00		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ H01L29/26, H01L29/73-29/739, H01L29/78, H01L33/00, H01S5/323, H01S5/343		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報	1922-1996年	
日本国公開実用新案公報	1971-2004年	
日本国実用新案登録公報	1996-2004年	
日本国登録実用新案公報	1994-2004年	
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
Web of Science		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2003-249642 A (富士ゼロックス株式会社) 2003.09.05, 段落番号【0045】、【0072】- 【0076】、第1, 2図 & US 2003/0160264 A1, 段落番号[0044], [0076]-[0079], 第1, 2図	1-3, 13 4-12, 14
Y	JP 2002-208729 A (サンケン電気株式会社) 2002.07.26, 段落番号【0048】、第4図 (ファミリ ーなし)	4-6, 10-12
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。
* 引用文献のカテゴリー		の日の後に公表された文献
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献	
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
国際調査を完了した日	13.12.2004	国際調査報告の発送日
		28.12.2004
国際調査機関の名称及びあて先	特許庁審査官 (権限のある職員)	4L 2933
日本国特許庁 (ISA/JP)	澁 真悟	
郵便番号100-8915		
東京都千代田区霞が関三丁目4番3号	電話番号 03-3581-1101 内線 3496	

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2003-59948 A (サンケン電気株式会社) 2003.02.28, 段落番号【0008】 (ファミリーなし)	7-9
Y	J P 11-177142 A (豊田合成株式会社) 1999.07.02, 段落番号【0021】 - 【0029】, 第1図 (ファミリーなし)	11, 12
Y	J P 2003-17742 A (サンケン電気株式会社) 2003.01.17, 段落番号【0011】 - 【0016】, 第1図 (ファミリーなし)	12
Y	J P 2001-44209 A (古河電気工業株式会社) 2001.02.16, 段落番号【0023】, 第3図 (ファミリ ーなし)	14
A	J P 2000-4047 A (株式会社東芝) 2000.01.07, 全文, 第1-14図 (ファミリーなし)	1-14
A	ZHIZHEN YE et.al., 'AN ULTRAVIOLET PHOTODETECTOR BASED ON GaN/Si', International Journal of Modern Physics B, Vol.16, Nos.28&29, 2002, pp.4310-4313	1-14
A	H. Marchand et.al., 'Metalorganic chemical vapor deposition of GaN on Si(111): Stress control and application to field- effect transistors', JOURNAL OF APPLIED PHYSICS, Vol.89, No.12, 15 June 2001, pp.7846-7851	1-14
A	Ching-Wu Wang et.al., 'Effect of rapid thermal annealing on radio-frequency magnetron-sputtered GaN thin films and Au/GaN Schottky diodes', Journal of the Vacuum Science & Technology B, Vol.17, No.4, July/August 1999, pp.1545-1548	1-14