(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 11 月 17 日(17.11.2016)

WIPO | PCT

(10) 国際公開番号
WO 2016/182020 A1

(51) 国際特許分類:
H02M 7/48 (2007.01) *H01L 31/12* (2006.01)

(21) 国際出願番号: PCT/JP2016/064140

(22) 国際出願日: 2016 年 5 月 12 日(12.05.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2015-098214 2015 年 5 月 13 日(13.05.2015) JP

(71) 出願人: 株式会社ブイ・テクノロジー(V TECHNOLOGY CO., LTD.) [JP/JP]; 〒2400005 神奈川県横浜市保土ヶ谷区神戸町１３４番地 Kanagawa (JP).

(72) 発明者: 梶山 康一(KAJIYAMA Koichi); 〒2400005 神奈川県横浜市保土ヶ谷区神戸町１３４番地 株式会社ブイ・テクノロジー内 Kanagawa (JP). 水村 通伸(MIZUMURA Michinobu); 〒2400005 神奈川県横浜市保土ヶ谷区神戸町１３４番地 株式会社ブイ・テクノロジー内 Kanagawa (JP). 小川 吉司(OGAWA Yoshinori); 〒2400005 神奈川県横浜市保土ヶ谷区神戸町１３４番地 株式会社ブイ・テクノロジー内 Kanagawa (JP).

(74) 代理人: 特許業務法人 英知国際特許事務所(EICHI PATENT & TRADEMARK CORP.); 〒1120011 東京都文京区千石４丁目４５番１３号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

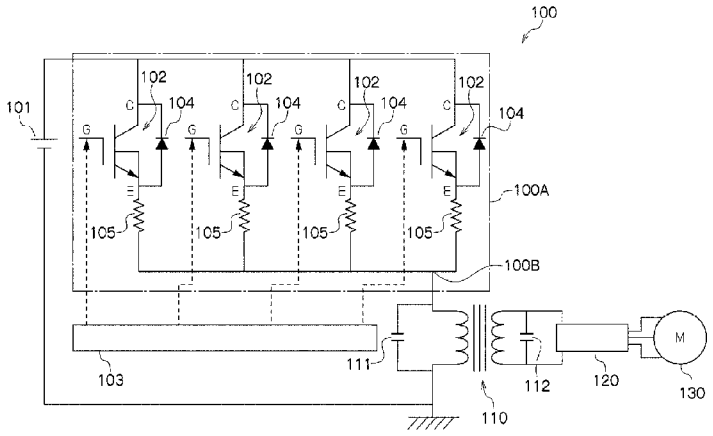
規則 4.17 に規定する申立て:

— 出願し及び特許を与えられる出願人の資格に関する申立て (規則 4.17(ii))

[続葉有]

(54) **Title**: METHOD FOR CONTROLLING INVERTER, INVERTER DEVICE, AND SEMICONDUCTOR DEVICE

(54) 発明の名称 : インバータ制御方法、インバータ装置、半導体装置



(57) **Abstract**: The present invention is intended to enable inverter control to be carried out by low-frequency driving, and reduce noise as well as reduce the energy loss that accompanies switching loss. A method for controlling an inverter with which the output voltages of a plurality of semiconductor switching elements 102 that are switch-controlled are synthesized, and an output waveform is obtained; wherein the output voltage of each of the semiconductor switching elements 102 is a pulse waveform at a fixed voltage level in a fixed period, the output voltages of all of the semiconductor switching elements are at the same voltage level in the same period and have different duty ratios, and a control is performed such that the timings at the pulse width centers coincide.

(57) 要約:

[続葉有]

WO 2016/182020 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

インバータ制御を低周波数の駆動で実現することができ、ノイズの低減とスイッチング損失に伴うエネルギー損失の低減を図る。スイッチング制御がなされる複数の半導体スイッチング素子１０２の出力電圧を合成して出力波形を得るインバータ制御方法であって、各々の半導体スイッチング素子１０２の出力電圧は、一定周期で一定電圧レベルのパルス波形であり、全ての半導体スイッチング素子の出力電圧は、同一周期で同一電圧レベルであり異なるデューティ比を有し、パルス幅の中心タイミングが一致するように制御される。

明　細　書

発明の名称 ： インバータ制御方法、インバータ装置、半導体装置

技術分野

[0001] 本発明は、インバータ制御方法、インバータ装置、半導体装置に関するものである。

背景技術

[0002] 電力の変換と制御の分野で用いられる半導体装置は、パワーデバイスと呼ばれており、整流ダイオード、パワートランジスタ（パワーＭＯＳＦＥＴ、絶縁ゲートバイポーラトランジスタ（ＩＧＢＴ））、サイリスタ、ゲートターンオフサイリスタ（ＧＴＯ）などが一般に知られている。

[0003] モータなどの制御には、電源からの入力電力を所望の周波数の交流に変換して、その周波数を制御するインバータ方式が一般に採用されているが、インバータの制御は、ＩＧＢＴやＭＯＳＦＥＴなどをスイッチング動作させるパルス幅変調（ＰＷＭ）やパルス周波数変調（ＰＦＭ）が主流である。

[0004] パルス幅変調（ＰＷＭ）やパルス周波数変調（ＰＦＭ）によってインバータ制御を行うためには、ＩＧＢＴやパワーＭＯＳＦＥＴなどのスイッチング動作を高周波数で行うことが必要になる。このように、パワーデバイスを高周波数でスイッチング動作させると、出力側に高周波の大電流による高周波ノイズが発生することで制御信号にノイズがのり、安定した制御を行い難い問題がある。これに対しては、制御入力にフォトカプラや光ＦＥＴを通してノイズを低減することが一般になされているが（下記特許文献１参照）、高速制御を行うには多くのフォトカプラや光ＦＥＴを通して誘導ノイズを低減することが必要となり、構造が複雑化すると共に、高コストになる問題がある。

[0005] また、ＩＧＢＴは、ターンオン或いはターンオフ時の過渡状態で生じるスイッチング損失が問題になる。パルス幅変調（ＰＷＭ）やパルス周波数変調（ＰＦＭ）によってインバータ制御を行うと、ターンオンとターンオフの繰

り返し回数が必然的に多くなるので、スイッチング損失の蓄積によるエネルギー損失が無視できない問題になる。

先行技術文献

特許文献

[0006] 特許文献1：特開平８－１１６６８１号公報

発明の概要

発明が解決しようとする課題

[0007] 本発明は、このような問題に対処することを課題の一例とするものである。すなわち、インバータ制御を低周波数の駆動で実現することができ、ノイズの低減とスイッチング損失に伴うエネルギー損失の低減を図ること、簡単な構造で低コストの半導体装置を得ること、などが本発明の目的である。

課題を解決するための手段

[0008] このような目的を達成するために、本発明のインバータ制御方法、インバータ装置、半導体装置は、以下の構成を具備するものである。

[0009] スイッチング制御がなされる複数の半導体スイッチング素子の出力電圧を合成して出力波形を得るインバータ制御方法であって、各々の前記半導体スイッチング素子の出力電圧は、一定周期で一定電圧レベルのパルス波形であり、全ての前記半導体スイッチング素子の出力電圧は、同一周期で同一電圧レベルであり異なるデューティ比を有し、パルス幅の中心タイミングが一致するように制御されることを特徴とするインバータ制御方法。

[0010] 直流電源に対して並列接続される複数の半導体スイッチング素子と、前記複数の半導体スイッチング素子の出力電圧を制御する制御部とを備え、前記出力電圧を合成して出力波形を得るインバータ装置であって、前記制御部は、各々の前記出力電圧を、一定周期で一定電圧レベルのパルス波形とし、全ての前記出力波形を、同一周期で同一電圧レベルでありデューティ比が異なり、パルス幅の中心タイミングが一致するように制御することを特徴とするインバータ装置。

[0011] 共通のコレクタ電極と、前記コレクタ電極上に直接又は他の層を介して積層され、前記コレクタ電極に通電する共通層を有するコレクタ層と、前記コレクタ層上に積層され、複数領域に分断されて、分断された各領域に受光部を備えるベース層と、分断された前記ベース層上に個別に積層されたエミッタ層と、前記エミッタ層に通電する共通のエミッタ電極とを備えるフォトトランジスタアレイと、前記エミッタ電極を透過して前記受光部に光を入射する発光素子を前記複数領域毎に配置した発光素子アレイと、前記発光素子を個別に制御する制御部とを備えることを特徴とする半導体装置。

発明の効果

[0012] このような特徴を有する本発明は、インバータ制御を低周波数の駆動で実現することができ、ノイズの低減とスイッチング損失に伴うエネルギー損失の低減を図ることができる。また、簡単な構造で低コストの半導体装置を得ることができる。

図面の簡単な説明

[0013] [図1]本発明の実施形態に係るインバータ制御方法及びインバータ装置を説明する説明図である。

[図2]本発明の実施形態に係るインバータ装置の出力波形を示した説明図である。

[図3]本発明の実施形態に係る半導体装置の全体構成を示した説明図である。

[図4]図３におけるＸ－Ｘ断面図である。

[図5]本発明の実施形態に係る半導体装置の制御方式の一例を示した説明図である。

発明を実施するための形態

[0014] 以下、図面を参照して本発明の実施形態を説明する。図１及び図２にて、本発明の実施形態に係るインバータ制御方法とインバータ装置を説明する。インバータ装置１００は、直流電源１０１に対して並列接続される複数の半導体スイッチング素子１０２を備えるインバータ回路１００Ａと、複数の半導体スイッチング素子１０２の出力電圧を制御する制御部１０３を備えてい

る。図示の例では、インバータ回路１００Ａは４個の半導体スイッチング素子１０２を備えているが、その数は特に限定されず、その数を増やすことによって、より正弦波に近い出力波形を得ることができる。

[0015] インバータ回路１００Ａの半導体スイッチング素子１０２は、図示の例ではＩＧＢＴであり、そのコレクターエミッタ間には還流ダイオード１０４が逆並列接続されている。また、それぞれの半導体スイッチング素子１０２の出力端子（エミッタ端子）には、調整抵抗１０５が直列接続されており、それぞれの調整抵抗１０５は、インバータ回路１００Ａの出力端子１００Ｂに並列接続されている。半導体スイッチング素子１０２は、ＩＧＢＴに限定されるものではなく、パワーＭＯＳＦＥＴなど、スイッチング動作が可能なものであればよい。

[0016] 制御部１０３は、半導体スイッチング素子１０２のゲート電圧を制御することで、各々の半導体スイッチング素子１０２をスイッチング制御する。制御部１０３によってスイッチング制御がなされる各々の半導体スイッチング素子１０２の出力電圧は、一定周期で一定電圧レベルのパルス波形（方形波）となり、この出力電圧が合成されて、インバータ回路１００Ａの出力波形が出力端子１００Ｂから出力される。

[0017] 図１に示す例では、インバータ装置１００は、インバータ回路１００Ａの出力端子１００Ｂに、共振コンデンサ１１１，１１２が一次側と二次側にそれぞれ並列接続された昇圧トランス１１０と、単相出力波形を３相出力波形に変換する相変換器１２０とを介して、負荷（モータなど）に接続されている。

[0018] 図２に示したＶ１，Ｖ２，Ｖ３，Ｖ４は、制御部１０３によって制御される複数の半導体スイッチ１０２の各出力電圧を示している（縦軸Ｖが電圧で横軸ｔが時間）。出力電圧Ｖ１，Ｖ２，Ｖ３，Ｖ４は、それぞれが一定周期で一定電圧レベルのパルス波形であり、全ての出力電圧Ｖ１～Ｖ４は、同一の電圧レベルであって、同一周期Ｔで異なるデューティ比（異なるパルス幅）になっている。また、出力電圧Ｖ１～Ｖ４は、それぞれのパルス幅Ｗ１～

Ｗ４の中心タイミングｔｓが一致するように制御されており、出力電圧Ｖ１～Ｖ４は、最大幅（Ｗ１）と最小幅（Ｗ４）の間で段階的に異なるパルス幅を有している。

[0019] このように出力電圧Ｖ１～Ｖ４を制御すると、インバータ回路１００Ａの出力端子１００Ｂでは、出力電圧Ｖ１～Ｖ４のレベルを加算した階段状の出力波形Ｖｏを得る。ここで、半導体スイッチング素子１０２の数をＮとすると、出力電圧Ｖ１～Ｖ４のパルス幅（Ｗ）を$W=2W_0\cdot sin^{-1}\{(2n-1)/2N\}$（但し、$W_0$は定数であり、ｎは１～Ｎの自然数の１つ）とすることで、正弦波に近い出力波形Ｖｏを得ることができる。Ｎ＝４の場合には、出力電圧Ｖ１のパルス幅Ｗ１は、$2W_0\cdot sin^{-1}(1/8)$，出力電圧Ｖ２のパルス幅Ｗ２は、$2W_0\cdot sin^{-1}(3/8)$，出力電圧Ｖ３のパルス幅Ｗ３は、$2W_0\cdot sin^{-1}(5/8)$，出力電圧Ｖ４のパルス幅Ｗ４は、$2W_0\cdot sin^{-1}(7/8)$となる。ここで、正弦波に近い出力波形にするには、半導体スイッチング素子１０２の数Ｎを増やせば良く、半導体スイッチング素子１０２のスイッチング周波数は変更する必要がない。

[0020] このようなインバータ装置１００或いはこれによるインバータ制御方法によると、半導体スイッチング素子１０２のスイッチング動作は、出力波形の周波数と同等で良く、パルス幅変調（ＰＷＭ）やパルス周波数変調（ＰＦＭ）によってインバータ制御を行う場合のスイッチング動作と比べると低周波数の駆動になる。これよって、高周波数ノイズやスイッチング損失に伴うエネルギー損失を抑えたインバータ制御が可能になる。

[0021] 図３及び図４は、前述したインバータ装置及びインバータ制御方法を実現するための半導体装置の構成例を示している。この半導体装置１は、フォトトランジスタアレイ１０、発光素子アレイ２０、制御部３０を備えている。

[0022] フォトトランジスタアレイ１０は、コレクタ電極１１、コレクタ層１２、ベース層１３、エミッタ層１４、エミッタ電極１５を備えている。コレクタ電極１１は、図示のＸ－Ｙ平面に沿って平面的に拡がる共通の電極であり、コレクタ電極１１上に、直接又は他の層を介してコレクタ層１２が積層され

ている。図示の例では、コレクタ電極１１とコレクタ層１２との間には、多層の低抵抗接触層１６を有し、コレクタ電極１１と低抵抗接触層１６とはハンダ層１７を介して接続されている。低抵抗接触層１６は、一例として、Ｔｉ－Ｓｉ層１６Ａ、ＡｌＩ層１６Ｂ、Ｎｉ層１６Ｃなどが適宜積層されている。

[0023] コレクタ層１２は、コレクタ電極１１に通電する共通層を有しており、その上部は、メサ溝１８によって分断されて、平面的に配置される複数領域が形成されている。ここでのコレクタ層１２は、n^+基板１２Ａ上にn^-層１２Ｂを積層して構成される。

[0024] コレクタ層１２の上にはベース層１３が積層されている。ベース層１３は、コレクタ層１２の上部と同様にメサ溝１８によって、平面的な複数領域に分断されており、分断された複数領域の各領域は、受光部１３Ａを備えている。

[0025] 分断されたベース層１３の上には、個別にエミッタ層１４が積層されている。このエミッタ層１４も、コレクタ層１２の上部及びベース層１３と同様に、メサ溝１８によって複数領域に分断されている。また、ベース層１３の受光部１３Ａを露出させるために、エミッタ層１４には、受光部１３Ａに対応して図示のＺ方向に沿った孔部が形成されている。

[0026] 複数領域に分散されているエミッタ層１４にはそれぞれハンダバンプ１９が付けられており、そのハンダバンプ１９を介してエミッタ層１４にエミッタ電極１５が接続されている。エミッタ電極１５は、複数領域に分断されたエミッタ層１４の全てに通電する共通の電極である。

[0027] ここで、ベース層１３は、コレクタ層１２のn^-層１２Ｂに接合するｐ層を形成しており、エミッタ層１４は、ベース層１３に接合するn^+層を形成しているので、メサ溝１８によって分断された複数領域のそれぞれは、ｎｐｎ型のバイポーラトランジスタを構成している。

[0028] このように、フォトトランジスタアレイ１０は、メサ溝１８によって分断されることで電気的に独立したベース層１３とエミッタ層１４が、Ｘ－Ｙ平

面に沿って複数配列されており、これらのベース層１３とエミッタ層１４に共通のコレクタ層１２が接合されている。

[0029] 受光素子アレイ２０は、フォトトランジスタアレイ１０のベース層１３とエミッタ層１４に対向するように配置されている。受光素子アレイ２０は、複数の発光素子２１を備えており、この発光素子２１が分割されたベース層１３の複数領域毎に配置されている。発光素子２１から出射した光は、エミッタ電極１５を透過してベース層１３の受光部１３Ａに入射する。

[0030] 図示の例では、エミッタ電極１５は、発光素子２１が出射する光を透過する開口１５Ａを備えている。また、発光素子アレイ２０とフォトトランジスタアレイ１０との間には、発光素子２１が出射した光を受光部１３Ａに集光するマイクロレンズアレイ２２が配置されている。マイクロレンズアレイ２２を設けることで、個々の発光素子２１が出射した光をクロストーク無く、対向する受光部１３Ａに照射することができる。

[0031] 発光素子アレイ２０は、基板２３を備えており、この基板２３に複数の発光素子２１が配置されている。また、基板２３には、制御部３０となるドライブＩＣが実装されている。制御部３０は、発光素子２１を選択的に発光させることで、フォトトランジスタアレイ１０を駆動制御するものである。

[0032] フォトトランジスタアレイ１０は、図４に示すように、格子状のメサ溝１８によって、Ｘ－Ｙ平面にてｎ×ｍ（図示の例では４×４＝１６）個に分断されたベース層１３とエミッタ層１４を備えている。図においては、１６個に分断されたベース層１３とエミッタ層１４をｎ１領域，ｎ２領域，…，ｎ１５領域，ｎ１６領域としている。

[0033] 制御部３０は、例えば、ｎ１領域，ｎ２領域，…，ｎ１５領域，ｎ１６領域に対応する発光素子２１を図５に示すように個別に発光制御する。ここでは、制御部３０は、複数の発光素子２１のそれぞれを、異なる発光開始タイミングで且つ同周期で点滅制御し、複数の発光素子２１を順次発光するに際して、ｎ１領域に照射する第１番目の発光素子２１の点灯時間幅内で、順次点灯時間幅が短くなるように制御する。

[0034] 具体的には、ｎ１領域，ｎ２領域，…，ｎ１５領域，ｎ１６領域の順に発光素子２１からの光が照射される。ｎ１領域に照射する第１番目の発光素子２１は、発光開始タイミングｔ１でＯＮとなり、点灯時間幅ｗ１後にＯＦＦになる。ｎ２領域に照射する第２番目の発光素子２１は、発光開始タイミングｔ２でＯＮとなり、点灯時間幅ｗ２後にＯＦＦになる。同様に、ｎ１５領域に照射する第１５番目の発光素子２１は、発光開始タイミングｔ１５でＯＮとなり、点灯時間幅ｗ１５後にＯＦＦになる。ｎ１６領域に照射する第１６番目の発光素子２１は、発光開始タイミングｔ１６でＯＮとなり、点灯時間幅ｗ１６後にＯＦＦになる。

[0035] ここで、発光開始タイミングｔ２，…，ｔ１６は、発光開始タイミングｔ１から（ｗ１）／２の時間内に設定されており、点灯時間幅ｗ１，ｗ２，…，ｗ１５，ｗ１６は、ｗ１＞ｗ２，…，ｗ１５＞ｗ１６になるように設定されている。また、各発光素子２１の点滅周期Ｔｓは、ｎ１領域に照射する発光素子２１がｔ１～ｔ１７、ｎ２領域に照射する発光素子２１がｔ２～ｔ１８、…、ｎ１５領域に照射する発光素子２１がｔ１５～ｔ３１、ｎ１６領域に照射する発光素子２１がｔ１６～ｔ３２であって、全て同じ周期になっている。

[0036] 制御部３０がこのような発光制御を行うことで、コレクタ電極１１に電源を接続して、エミッタ電極１５から図５に示すような出力電流I_0を得ることができる。すなわち、前述した発光開始タイミングｔ１，ｔ２，…，ｔ１５，ｔ１６と点灯時間幅ｗ１，ｗ２，…，ｗ１５，ｗ１６を適宜設定することで、出力電流I_0から正弦波の交流電流を得ることができ、また、発光開始タイミングｔ１，ｔ２，…，ｔ１５，ｔ１６と点灯時間幅ｗ１，ｗ２，…，ｗ１５，ｗ１６を適宜制御することで、交流電流の周波数を任意に制御するインバータ制御を行うことができる。

[0037] この際、各発光素子２１の点滅周期Ｔｓ、即ち、ｎ１領域，ｎ２領域，…，ｎ１５領域，ｎ１６領域に分断された各バイポーラトランジスタの駆動周期は、得られる交流の周期に等しい低周波数であるから、ターンオンとター

ンオフに時間遅れが生じるバイポーラトランジスタであっても所望のインバータ制御を行うことが可能になる。また、ＰＷＭやＰＦＭのような高周波数のスイッチング動作を行わないので、スイッチング回数の減少によってスイッチング損失を低減することができる。

[0038] このような特徴の半導体装置１は、高周波数でのスイッチング動作を排除できるので、パワーデバイスとして使用する場合にも、出力側に大きなパワーの高周波数ノイズが発生するのを抑止することができ、これによって安定した制御を行うことができる。高速のスイッチング動作を行わないので、限られた個数の発光素子で駆動することができ、構造の複雑化や高コスト化を避けることができる。

[0039] なお、図２に示したｎ１領域，ｎ２領域，…，ｎ１５領域，ｎ１６領域の配置は、各領域の発光開始タイミングの順番を換えて任意に変更することが可能である。図２に示した例では、点灯時間幅が長い若い順番の領域（ｎ１領域，ｎ２領域，ｎ３領域，ｎ４領域など）を周囲に離して配置することで、発熱の影響を少なくしている。この各領域と共に発光素子の発光開始順を随時変更することで、半導体装置１の発熱が一部に偏るのを避けることができる。

[0040] 以上説明したように、本発明の実施形態に係る半導体装置１によると、低ノイズで省エネルギー動作が可能なパワーデバイスを実現することができる。

[0041] 以上、本発明の実施の形態について図面を参照して詳述してきたが、具体的な構成はこれらの実施の形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計の変更等があっても本発明に含まれる。また、上述の各実施の形態は、その目的及び構成等に特に矛盾や問題がない限り、互いの技術を流用して組み合わせることが可能である。

符号の説明

[0042] １００：インバータ装置，１００Ａ：インバータ回路，
１００Ｂ：出力端子，１０１：直流電圧，１０２：半導体スイッチング素子

，

１０３：制御部，１０４：還流ダイオード，１０５：調整抵抗，

１１０：昇圧トランス，１１１，１１２：共振コンデンサ，

１２０：相変換器，１３０：負荷（モータ），

１：半導体装置，１０：フォトトランジスタアレイ，１１：コレクタ電極，

１２：コレクタ層，１２Ａ：n^+基板，１２Ｂ：n^-層，

１３：ベース層，１３Ａ：受光部，１４：エミッタ層，

１５：エミッタ電極，１５Ａ：開口，１６：低抵抗接触層，

１７：ハンダ層，１８：メサ溝，１９：ハンダバンプ，

２０：発光素子アレイ，２１：発光素子，２２：マイクロレンズアレイ，

２３：基板，３０：制御部

請求の範囲

[請求項1] スイッチング制御がなされる複数の半導体スイッチング素子の出力電圧を合成して出力波形を得るインバータ制御方法であって、

各々の前記半導体スイッチング素子の出力電圧は、一定周期で一定電圧レベルのパルス波形であり、

全ての前記半導体スイッチング素子の出力電圧は、同一周期で同一電圧レベルであり異なるデューティ比を有し、パルス幅の中心タイミングが一致するように制御されることを特徴とするインバータ制御方法。

[請求項2] 複数の前記半導体スイッチング素子における出力電圧は、最大幅と最小幅の間で段階的に異なるパルス幅を有し、前記出力電圧のレベルを加算して前記出力波形を得ることを特徴とする請求項１記載のインバータ制御方法。

[請求項3] 複数の前記半導体スイッチング素子の数をＮとすると、

前記半導体スイッチング素子の出力電圧は、パルス幅（Ｗ）がＷ＝$2W_0 \cdot \sin^{-1}\{(2n-1)/2N\}$（但し、$W_0$は定数であり、ｎは１～Ｎの自然数の１つ）であることを特徴とする請求項１又は２記載のインバータ制御方法。

[請求項4] 直流電源に対して並列接続される複数の半導体スイッチング素子と、前記複数の半導体スイッチング素子の出力電圧を制御する制御部とを備え、前記出力電圧を合成して出力波形を得るインバータ装置であって、

前記制御部は、各々の前記出力電圧を、一定周期で一定電圧レベルのパルス波形とし、全ての前記出力波形を、同一周期で同一電圧レベルでありデューティ比が異なり、パルス幅の中心タイミングが一致するように制御することを特徴とするインバータ装置。

[請求項5] 前記制御部は、複数の前記半導体スイッチング素子における出力電圧が、最大幅と最小幅の間で段階的に異なるパルス幅を有するように

制御し、前記出力電圧のレベルを加算して前記出力波形を得ることを特徴とする請求項４記載のインバータ装置。

[請求項6] 共通のコレクタ電極と、前記コレクタ電極上に直接又は他の層を介して積層され、前記コレクタ電極に通電する共通層を有するコレクタ層と、前記コレクタ層上に積層され、複数領域に分断されて、分断された各領域に受光部を備えるベース層と、分断された前記ベース層上に個別に積層されたエミッタ層と、前記エミッタ層に通電する共通のエミッタ電極とを備えるフォトトランジスタアレイと、

前記エミッタ電極を透過して前記受光部に光を入射する発光素子を前記複数領域毎に配置した発光素子アレイと、

前記発光素子を個別に制御する制御部とを備えることを特徴とする半導体装置。

[請求項7] 前記エミッタ電極は、前記受光部に対応する開口部を有することを特徴とする請求項６記載の半導体装置。

[請求項8] 前記コレクタ電極と前記コレクタ層との間には、多層の低抵抗接触層を有することを特徴とする請求項６又は７記載の半導体装置。

[請求項9] 前記発光素子アレイと前記フォトトランジスタアレイとの間には、前記発光素子が出射した光を前記受光部に集光するマイクロレンズアレイが配置されることを特徴とする請求項６～８のいずれか１項記載の半導体装置。

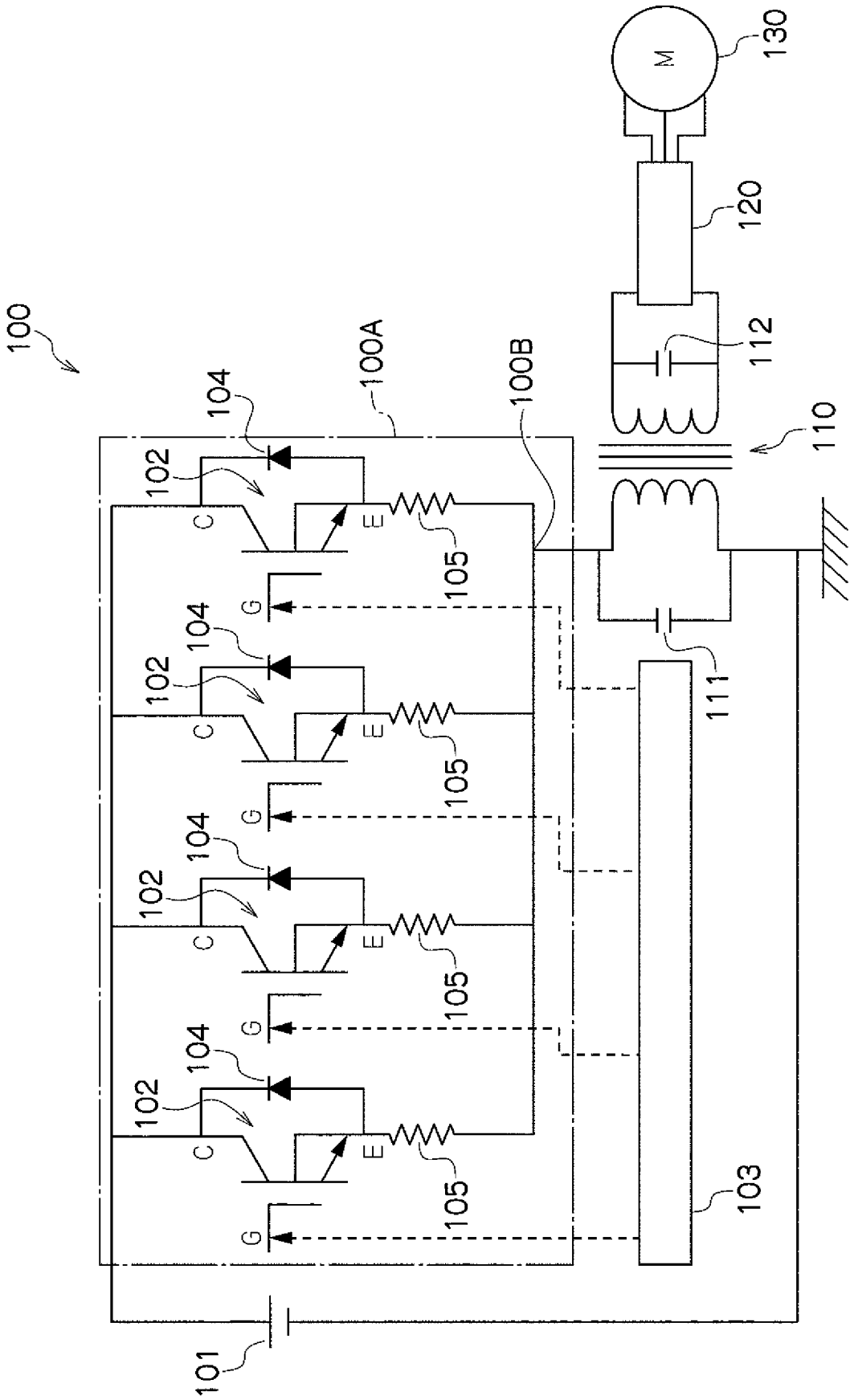
[請求項10] 前記制御部は、前記発光素子のそれぞれを、異なる発光開始タイミングで且つ同周期で点滅制御し、複数の前記発光素子を順次発光するに際して、第１番目の発光素子の点灯時間幅内で、順次点灯時間幅が短くなるように制御することを特徴とする請求項６～９のいずれか１項記載の半導体装置。

[請求項11] 前記制御部は、前記発光素子の発光開始順を随時変更することを特徴とする請求項１０記載の半導体装置。

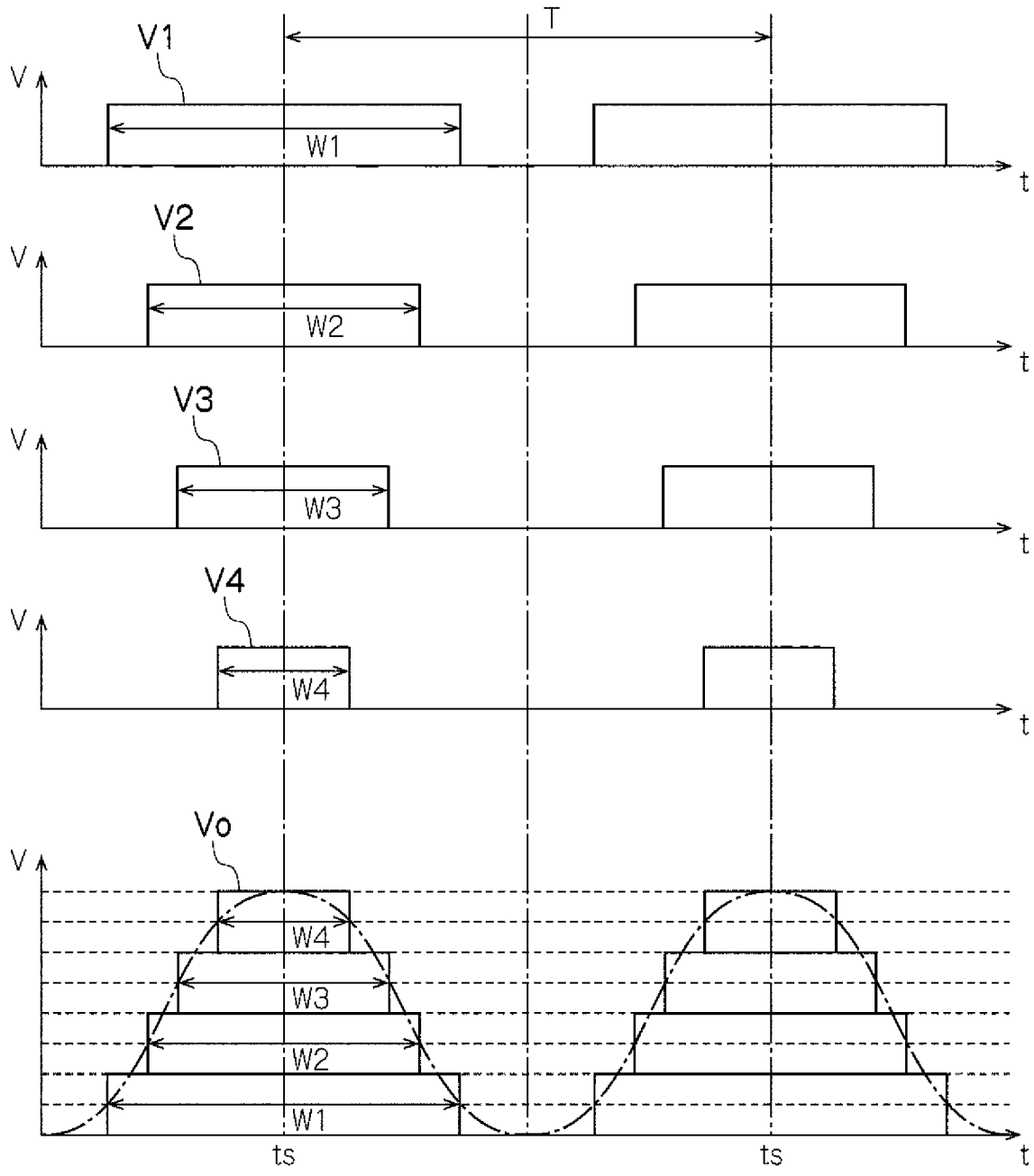
[請求項12] 前記複数領域は、格子状に形成されたメサ溝によって分断されてい

ることを特徴とする請求項６～１１のいずれか１項記載の半導体装置。

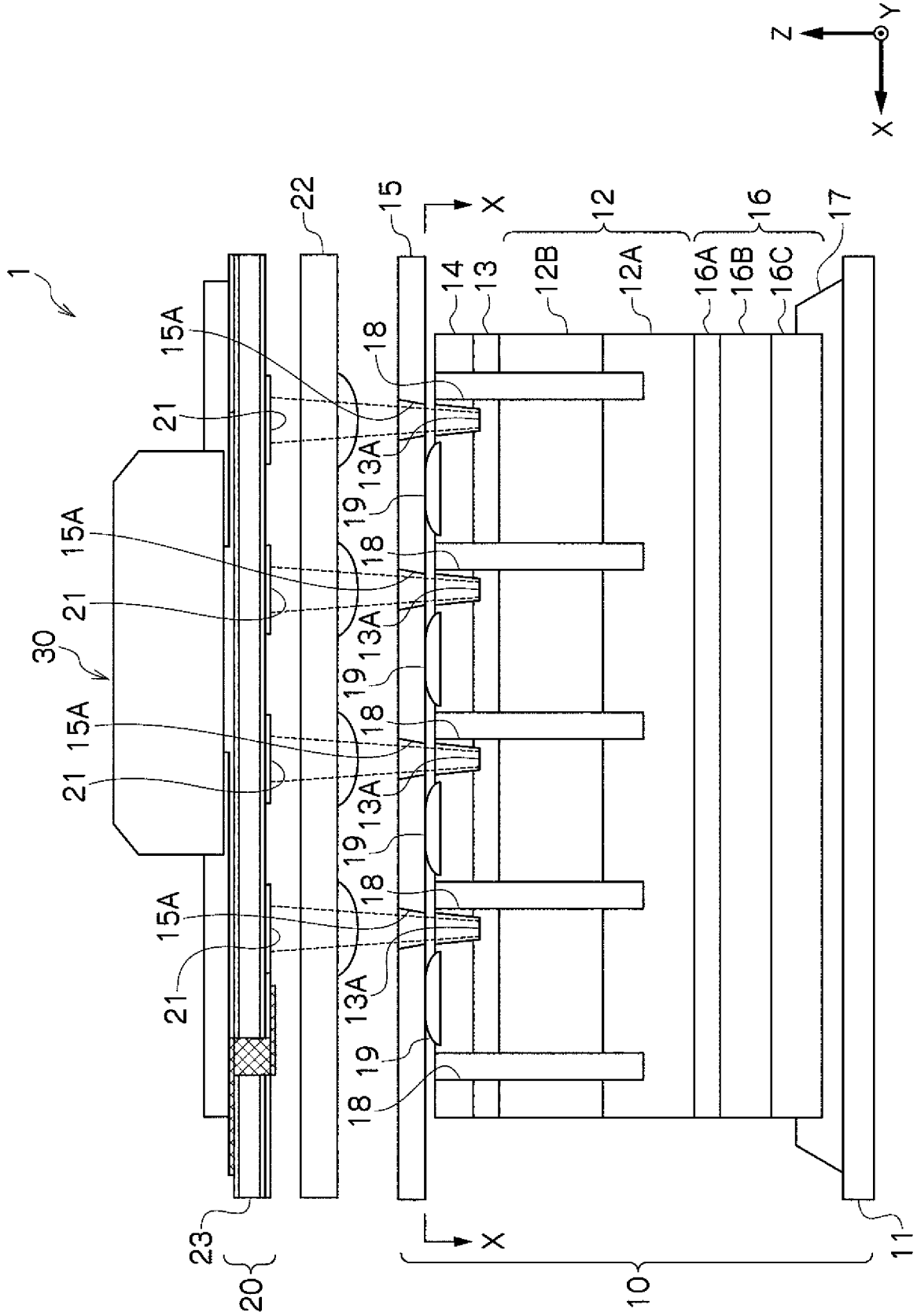
[図1]



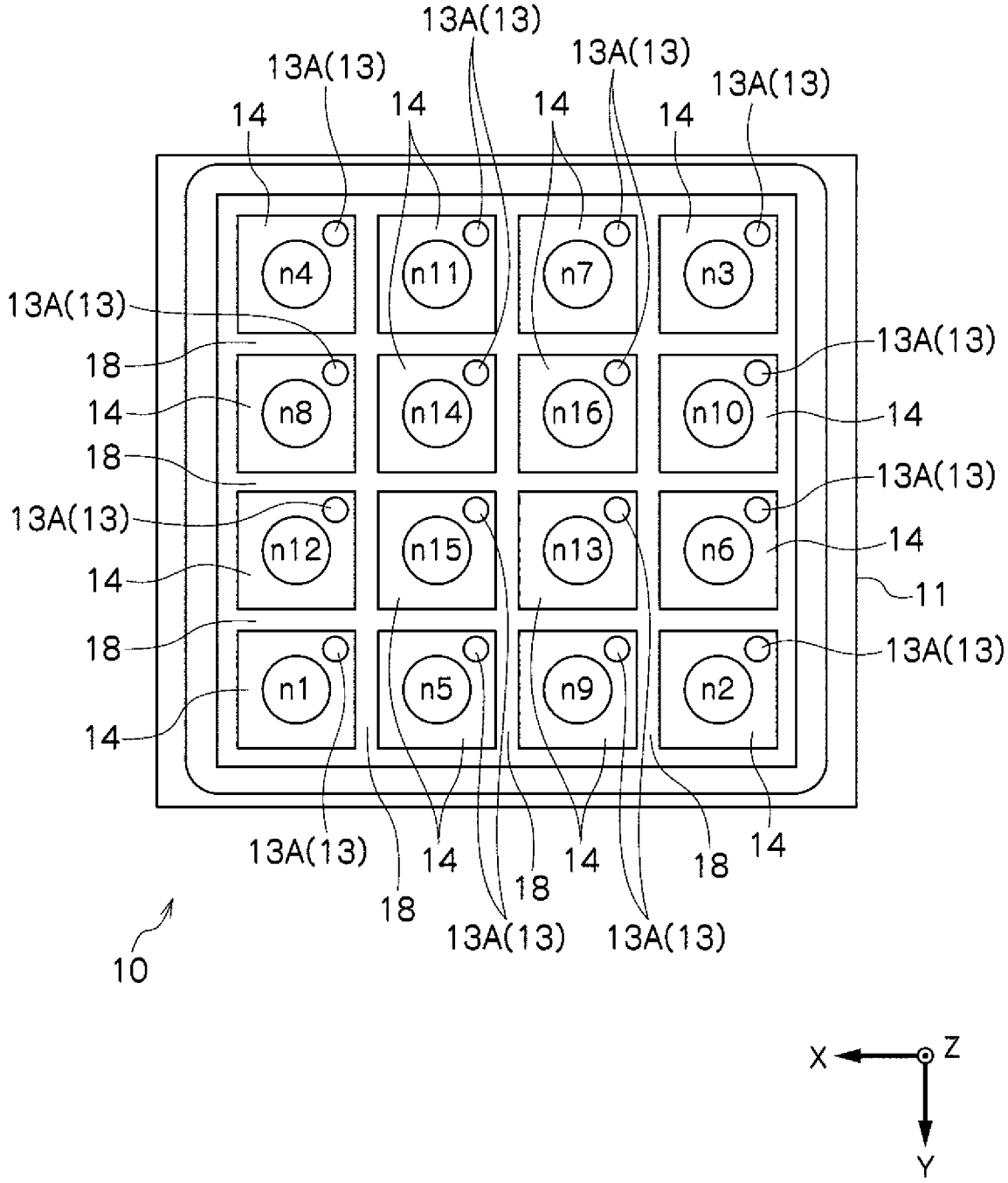
[図2]



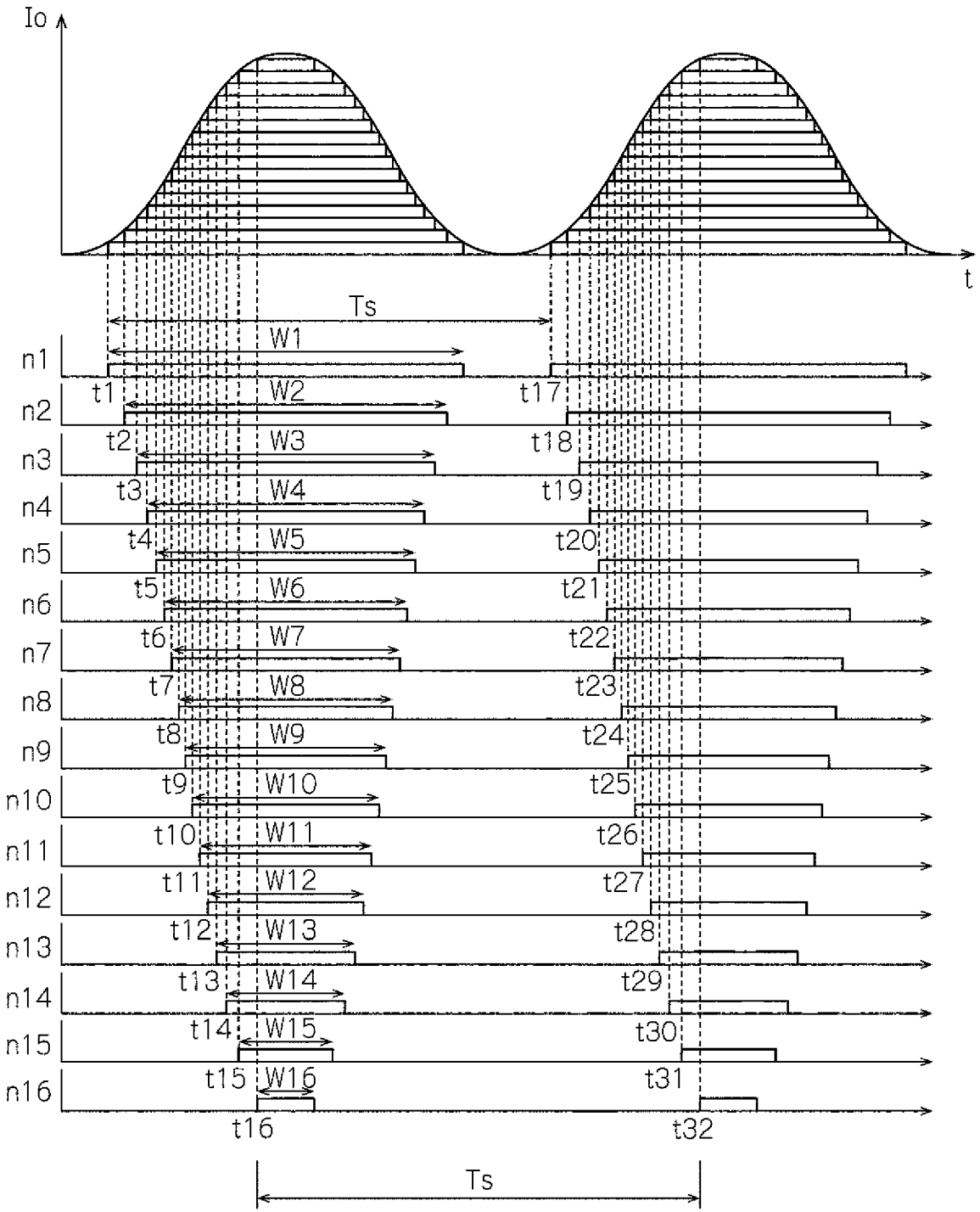
[図3]


Z
Y
X
1
22
15
X
12
16
17
14
13
12B
12A
16A
16B
16C
15A
21
18
13A
19
30
23
20
10
11

[図4]


13A(13)
13A(13)
13A(13)
13A(13)
13A(13)
14
14
14
14
n4
n11
n7
n3
13A(13)
18
14
18
13A(13)
14
18
13A(13)
n8
n14
n16
n10
n12
n15
n13
n6
n1
n5
n9
n2
13A(13)
14
14
11
13A(13)
13A(13)
14
14
18
14
18
13A(13)
13A(13)
10
X
Z
Y

[図5]


Io
t
Ts
W1
W2
W3
W4
W5
W6
W7
W8
W9
W10
W11
W12
W13
W14
W15
W16
n1
n2
n3
n4
n5
n6
n7
n8
n9
n10
n11
n12
n13
n14
n15
n16
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
t13
t14
t15
t16
t17
t18
t19
t20
t21
t22
t23
t24
t25
t26
t27
t28
t29
t30
t31
t32
Ts

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/064140

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48(2007.01)i, *H01L31/12*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/42-7/5395, H01L31/10-31/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-253675 A (Mitsubishi Electric Corp.), 14 September 2000 (14.09.2000), paragraphs [0002] to [0010], [0022] to [0029]; fig. 1 to 3, 13 to 14 (Family: none)	1-5
Y	JP 2012-253862 A (Hitachi, Ltd.), 20 December 2012 (20.12.2012), paragraphs [0031] to [0182]; fig. 1 to 16 & US 2014/0077595 A1 paragraphs [0069] to [0212]; fig. 1 to 16 & WO 2012/165197 A1	1-5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
22 July 2016 (22.07.16)	02 August 2016 (02.08.16)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/064140

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 50-079246 A (Takachiho Koeki Kabushiki Kaisha), 27 June 1975 (27.06.1975), page 1, lower right column, line 19 to page 2, lower left column, line 9; fig. 1 to 4 (Family: none)	1-5
A	JP 08-181667 A (Fujitsu Ltd.), 12 July 1996 (12.07.1996), paragraphs [0019] to [0089]; fig. 1 to 15 & US 5677551 A column 19, line 63 to column 21, line 3; column 24, line 47 to column 32, line 37; fig. 14A to 14E, 23 to 35 & US 5889296 A	6-12
A	JP 56-094676 A (Westinghouse Electric Corp.), 31 July 1981 (31.07.1981), page 1, lower right column, line 6 to page 5, upper left column, line 14; fig. 1 to 4 & US 4270135 A column 1, line 5 to column 5, line 8; fig. 1 to 4	6-12
A	JP 2008-546217 A (Hewlett-Packard Development Co., L.P.), 18 December 2008 (18.12.2008), paragraphs [0010] to [0027]; fig. 1 to 5 & JP 2012-28766 A & US 2006/0280504 A1 paragraphs [0015] to [0032]; fig. 1 to 5 & WO 2006/133438 A2 & EP 1889107 A2 & CN 101194195 A	6-12

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/064140

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Claims 6-12 do not have a technical feature same as or corresponding to a special technical feature of claims 1-5.

Consequently, there are the following two inventions in this international application.

Main invention: claims 1-5

Additional invention 1: claims 6-12

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１６／０６４１４０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48(2007.01)i, H01L31/12(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/42-7/5395, H01L31/10-31/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１６年
日本国実用新案登録公報	１９９６－２０１６年
日本国登録実用新案公報	１９９４－２０１６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ｙ	ＪＰ　２０００－２５３６７５　Ａ（三菱電機株式会社） ２０００．０９．１４ 段落［０００２］－［００１０］，［００２２］－［００２９］，図１－３，１３－１４ （ファミリーなし）	１－５

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２２．０７．２０１６	０２．０８．２０１６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｇ　８８４３
白井　孝治
電話番号　０３－３５８１－１１０１　内線　３５２６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ｙ	ＪＰ　２０１２－２５３８６２　Ａ（株式会社日立製作所） ２０１２．１２．２０ 段落［００３１］－［０１８２］，図１－１６ ＆　ＵＳ　２０１４/００７７５９５　Ａ１ 段落［００６９］－［０２１２］，図１－１６ ＆　ＷＯ　２０１２/１６５１９７　Ａ１	１－５
Ｙ	ＪＰ　５０－０７９２４６　Ａ（高千穂交易株式会社） １９７５．０６．２７ 第１頁右下欄第１９行－第２頁左下欄第９行，第１図－第４図 （ファミリーなし）	１－５
Ａ	ＪＰ　０８－１８１６６７　Ａ（富士通株式会社） １９９６．０７．１２ 段落［００１９］－［００８９］，図１－１５ ＆　ＵＳ　５６７７５５１　Ａ 第１９欄第６３行－第２１欄第３行，第２４欄第４７行－第３２欄第３７行，図１４Ａ－１４Ｅ，図２３－３５ ＆　ＵＳ　５８８９２９６　Ａ	６－１２
Ａ	ＪＰ　５６－０９４６７６　Ａ（ウエスチングハウス・エレクトリック・コーポレーション） １９８１．０７．３１ 第１頁右下欄第６行－第５頁左上欄第１４行，第１図－第４図 ＆　ＵＳ　４２７０１３５　Ａ 第１欄第５行－第５欄第８行，図１－４	６－１２
Ａ	ＪＰ　２００８－５４６２１７　Ａ（ヒューレットーパッカードデベロップメント　カンパニー　エル．ピー．） ２００８．１２．１８ 段落［００１０］－［００２７］，図１－５ ＆　ＪＰ　２０１２－２８７６６　Ａ ＆　ＵＳ　２００６/０２８０５０４　Ａ１ 段落［００１５］－［００３２］，図１－５ ＆　ＷＯ　２００６/１３３４３８　Ａ２ ＆　ＥＰ　１８８９１０７　Ａ２ ＆　ＣＮ　１０１１９４１９５　Ａ	６－１２

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１６／０６４１４０

第Ⅱ欄　請求の範囲の一部の調査ができないときの意見（第１ページの２の続き）

法第8条第3項（ＰＣＴ17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

１．☐ 請求項＿＿＿＿＿＿＿＿は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、

２．☐ 請求項＿＿＿＿＿＿＿＿は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

３．☐ 請求項＿＿＿＿＿＿＿＿は、従属請求の範囲であってＰＣＴ規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求項６－１２は、請求項１－５の特別な技術的特徴と同一の又は対応する技術的特徴を有しない。

したがって、この国際出願には、以下の２つの発明がある。

主発明　　：請求項１－５
追加発明１：請求項６－１２

１．☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。

２．☑ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。

３．☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。

４．☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
☐ 追加調査手数料の納付はあったが、異議申立てはなかった。