

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】令和2年10月15日(2020.10.15)

【公開番号】特開2020-4936(P2020-4936A)
 【公開日】令和2年1月9日(2020.1.9)
 【年通号数】公開・登録公報2020-001
 【出願番号】特願2018-126223(P2018-126223)
 【国際特許分類】

H 0 1 L 21/3205 (2006.01)
 H 0 1 L 21/768 (2006.01)
 H 0 1 L 23/522 (2006.01)
 H 0 1 L 23/52 (2006.01)
 H 0 1 L 27/12 (2006.01)
 H 0 1 L 21/76 (2006.01)
 H 0 1 L 21/762 (2006.01)
 H 0 1 L 21/336 (2006.01)
 H 0 1 L 29/786 (2006.01)
 H 0 1 L 21/822 (2006.01)
 H 0 1 L 27/04 (2006.01)
 H 0 1 L 27/088 (2006.01)
 H 0 1 L 21/8234 (2006.01)
 C 3 0 B 29/06 (2006.01)

【 F I 】

H 0 1 L 21/88 J
 H 0 1 L 27/12 C
 H 0 1 L 27/12 F
 H 0 1 L 21/76 D
 H 0 1 L 21/76 L
 H 0 1 L 29/78 6 2 1
 H 0 1 L 29/78 6 2 6 C
 H 0 1 L 21/90 C
 H 0 1 L 27/12 L
 H 0 1 L 27/04 H
 H 0 1 L 27/088 3 3 1 E
 H 0 1 L 27/088 A
 C 3 0 B 29/06 A

【手続補正書】
 【提出日】令和2年9月1日(2020.9.1)
 【手続補正1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】請求項1
 【補正方法】変更
 【補正の内容】
 【請求項1】

コンタクト電極(81、81a、81b)を有する半導体装置であって、
 支持基板(11)、埋込絶縁膜(12)、活性層(13)が順に積層された半導体基板
 (10)と、
 前記活性層に形成され、当該活性層を引抜領域(32、32a、32b)を含む複数の

領域に区画するトレンチ分離部(20)と、

前記引抜領域に前記半導体基板の主面(10a)から前記支持基板に達するように貫通孔(82)が形成されており、前記貫通孔に配置されて前記支持基板と電氣的に接続される前記コンタクト電極と、を備え、

前記コンタクト電極は、前記半導体基板の面方向に沿った幅において、前記支持基板と接触する部分の最小幅(L1)が前記活性層内に位置する部分の最小幅(L2)よりも広くされており、さらに、前記半導体基板の主面に位置する部分の幅が前記最小幅よりも広くされている半導体装置。

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項7

【補正方法】変更

【補正の内容】

【請求項7】

支持基板(11)、埋込絶縁膜(12)、活性層(13)が順に積層された半導体基板(10)と、

前記活性層に形成され、当該活性層を引抜領域(32、32a、32b)を含む複数の領域に区画するトレンチ分離部(20)と、

前記引抜領域に前記半導体基板の主面(10a)から前記支持基板に達するように貫通孔(82)が形成されており、前記貫通孔に配置されて前記支持基板と電氣的に接続されるコンタクト電極(81、81a、81b)と、を備える半導体装置の製造方法であって、

前記半導体基板を用意することと、

前記活性層に、前記トレンチ分離部を構成する溝部(21)を形成すると共に、前記埋込絶縁膜に達する前記貫通孔を形成することと、

前記溝部および前記貫通孔に絶縁膜(22)を配置することにより、前記溝部に前記絶縁膜が配置された前記トレンチ分離部を構成することと、

前記貫通孔に配置された前記絶縁膜を除去すると共に、前記貫通孔から露出する前記埋込絶縁膜を除去し、前記貫通孔を掘り下げることによって前記貫通孔から前記支持基板を露出させることと、

前記貫通孔に前記支持基板と電氣的に接続される前記コンタクト電極を形成することと、
を行い、

前記支持基板を露出させることでは、ウェットエッチングを行って前記埋込絶縁膜を等方的に除去することにより、対向する側面の間隔において、前記支持基板を露出させる部分の最小間隔(L1)が前記活性層内に位置する部分の最小間隔(L2)より広くなるようにし、

前記コンタクト電極を形成することでは、前記支持基板と接触する部分の最小幅(L1)が前記活性層内に位置する部分の最小幅(L2)よりも広くなり、さらに、前記前記半導体基板の主面に位置する部分の幅が前記最小幅よりも広くなるようにする半導体装置の製造方法。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

上記目的を達成するための請求項1では、コンタクト電極(81、81a、81b)を有する半導体装置であって、支持基板(11)、埋込絶縁膜(12)、活性層(13)が順に積層された半導体基板(10)と、活性層に形成され、当該活性層を引抜領域(32、32a、32b)を含む複数の領域に区画するトレンチ分離部(20)と、引抜領域に

半導体基板の主面(10a)から支持基板に達するように貫通孔(82)が形成されており、貫通孔に配置されて支持基板と電氣的に接続されるコンタクト電極と、を備え、コンタクト電極は、半導体基板の面方向に沿った幅において、支持基板と接触する部分の最小幅(L1)が活性層内に位置する部分の最小幅(L2)よりも広くされており、さらに、半導体基板の主面に位置する部分の幅が最小幅よりも広くされている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

また、請求項7は、請求項1に関する製造方法であり、半導体基板を用意することと、活性層に、トレンチ分離部を構成する溝部(21)を形成すると共に、埋込絶縁膜に達する貫通孔を形成することと、溝部および貫通孔に絶縁膜(22)を配置することにより、溝部に絶縁膜が配置されたトレンチ分離部を構成することと、貫通孔に配置された絶縁膜を除去すると共に、貫通孔から露出する埋込絶縁膜を除去し、貫通孔を掘り下げることと貫通孔から支持基板を露出させることと、貫通孔に支持基板と電氣的に接続されるコンタクト電極を形成することと、を行い、支持基板を露出させることでは、ウェットエッチングを行って埋込絶縁膜を等方的に除去することにより、対向する側面の間隔において、支持基板を露出させる部分の最小間隔(L1)が活性層内に位置する部分の最小間隔(L2)より広くなるようにし、コンタクト電極を形成することでは、支持基板と接触する部分の最小幅(L1)が活性層内に位置する部分の最小幅(L2)よりも広くなり、さらに、半導体基板の主面に位置する部分の幅が最小幅よりも広くなるようにしている。