

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-103700

(P2009-103700A)

(43) 公開日 平成21年5月14日(2009.5.14)

(51) Int.Cl.	F I	テーマコード (参考)
GO1J 1/46 (2006.01)	GO1J 1/46	2G065
GO1J 1/42 (2006.01)	GO1J 1/42	B
GO1J 1/02 (2006.01)	GO1J 1/02	Q

審査請求 未請求 請求項の数 13 O L 外国語出願 (全 19 頁)

(21) 出願番号 特願2008-270790 (P2008-270790)
 (22) 出願日 平成20年10月21日(2008.10.21)
 (31) 優先権主張番号 0707418
 (32) 優先日 平成19年10月23日(2007.10.23)
 (33) 優先権主張国 フランス (FR)

(71) 出願人 507081267
 コミシリア ア レネルジ アトミック
 フランス、75015 パリ、イマーブル
 〈ル ポナン デー〉リュ ルブラン 2
 5
 (74) 代理人 100071054
 弁理士 木村 高久
 (72) 発明者 ジル シャミングス
 フランス、38100 グルノーブル、1
 2 リュ ロンスライユ
 Fターム(参考) 2G065 AB02 BA12 BA14 BA34 BC02
 BC03 BC18 BE08 CA12 CA21
 DA18

(54) 【発明の名称】放射画素を有するマトリクス熱画像センサ及び空間ノイズの低減方法

(57) 【要約】

【課題】放射画素を有するマトリクス熱画像センサ及び空間ノイズの低減方法を提供する。

【解決手段】本発明は、画素により受け取られる熱流によって値が変化する放射抵抗 (Rb) を各画素が含む放射タイプのマトリクス画像センサに関する。

抵抗 (Rb) はVpolの値のバイアス電圧によりバイアスをかけられる。それを通る電流は補償電流Icompによって補償され、これらの電流間の差は測定信号を生じるために積分される。バイアス電圧 (又は補償電流) は、全画素が放射抵抗の公称値のばらつきにかかわらず、同一の実視感度を有するように、例えば較正段階の間に画素ごとに調整される。調整は、各画素に特有の個々の電圧 (VG) を、この画素に特有の感度トリマー・コンデンサ (Ca) 内に蓄えることにより、アナログ式に行なわれる。コンデンサはバイアス電圧の調整に、又は画素の感度において役割を果たす他のパラメータ (例えば積分時間) に直接作用する。

空間ノイズはそれにより大幅に低減される。

【選択図】図3

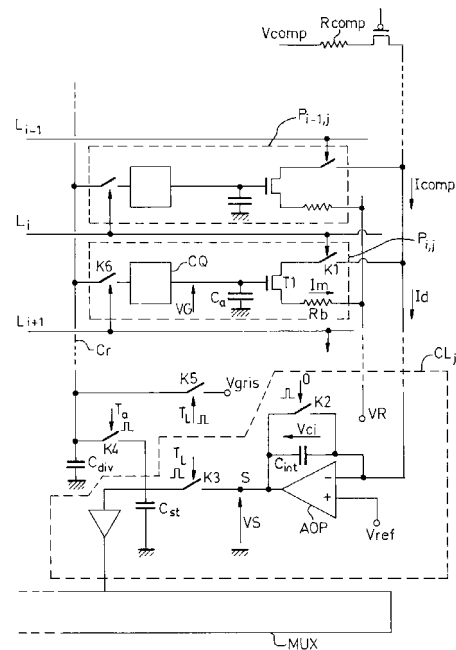


図3

【特許請求の範囲】

【請求項 1】

マトリックス熱画像センサであって、
行ごとにアドレス指定され得る画素の行と列のマトリックスと、前記行がアドレス指定される時に、前記列の画素 (P_i, j) から発生する電流を連続的に受けるため、画素の列に各々が関連する一連の信号読み取り回路 (CL_j) とを備え、前記マトリックスの各画素が、画素により受け取られる熱流に値 R_b が依存する放射抵抗を含み、この抵抗が V_{p01} の値のバイアス電圧によりバイアスをかけられ、前記読み取り回路が、前記放射抵抗を通して流れる電流 V_{p01} / R_b と補償電流との間の差を、積分コンデンサへと組み入れるための積分回路を備える、マトリックス熱画像センサにおいて、

10

センサが、前記マトリックスの各列に対して、
前記列の画素に共通な前記読み取り回路の前記積分コンデンサから始まり、トリマー・コンデンサ内に前記画素特有のトリマー電圧 (V_G) を蓄えるための、各画素に特有で前記画素内に位置するトリマー・コンデンサ (C_a) で終わるフィードバック・ループ ($K_4, C_{div}, C_r, K_6, C_Q$) と、
前記画素が属する行が読み取られるとき、前記放射抵抗の前記バイアス電圧を変更するためにこのトリマー電圧に応答して作用する、前記画素内に位置するアナログ感度トリマー回路 (T_1) と、
を備え、フィードバック・ループが、
前記読み取り回路 (CL_j) により供給されるアナログ電圧 V_S を蓄えるための、蓄電コンデンサ (C_{st}, C'_{st}) と、
当該の列の前記画素に共通の基準コンデンサ (C_{div}) と、
所定の電圧値 (V_{gris}) でこの基準コンデンサを予充電するための手段と、
この基準コンデンサに、この所定の電圧と前記読み取り回路により供給される前記アナログ電圧 (V_S) との差を表わす電荷を加えるための手段と、
前記基準コンデンサの端子における前記アナログ電圧に応じて、前記トリマー・コンデンサの端子における電圧を増加又は減少させるように、前記トリマー・コンデンサに対応する電荷を加えるための手段と
を含むことを特徴とする、マトリックス熱画像センサ。

20

【請求項 2】

前記感度トリマー回路が、ソースが前記放射抵抗に接続されかつゲートが前記トリマー・コンデンサに接続されている、電圧フォロワとして取り付けられるトランジスタ (T_1) を含むことを特徴とする、請求項 1 に記載のマトリックス熱画像センサ。

30

【請求項 3】

前記放射抵抗が、前記トランジスタの前記ソースと前記マトリックスの全画素に共通の固定電位 (V_R) との間に接続されることを特徴とする、請求項 2 に記載のマトリックス熱画像センサ。

【請求項 4】

前記トランジスタのドレインが、行アドレス・スイッチを経由して、補償電流 (I_{comp}) が加えられている列導体 (C_r) に接続されることを特徴とする、請求項 2 または 3 に記載のマトリックス熱画像センサ。

40

【請求項 5】

前記基準コンデンサ (C_{div}) が列の最下部に位置し、帰路導体 (C_r) を経由して前記列の画素に接続されることを特徴とする、請求項 1 ~ 4 のいずれか一項に記載のマトリックス熱画像センサ。

【請求項 6】

前記蓄電コンデンサが、行の読み取り後及び次に続く行のアドレス指定前に信号情報 V_S の項目を維持するために用いられる主要な蓄電コンデンサ (C_{st}) であることを特徴とする、請求項 1 ~ 6 のいずれか一項に記載のマトリックス熱画像センサ。

【請求項 7】

50

前記蓄電コンデンサが、行の読み取り後及び次に続く行のアドレス指定中に信号情報 V_S の項目を維持するために用いられる主要な蓄電コンデンサに印加されるものと同じ電圧を受けるために用いられる、補助コンデンサ ($C'st$) であることを特徴とする、請求項 1 ~ 6 のいずれか一項に記載のマトリックス熱画像センサ。

【請求項 8】

較正段階の間に前記フィードバック回路の動作を可能にし、そして較正段階に続く使用段階の間にそれを回避するための手段を備えることを特徴とする、請求項 1 ~ 7 のいずれか一項に記載のマトリックス熱画像センサ。

【請求項 9】

使用中に受けた照度の平均である照度に対する基準電圧を画素が供給するような値へと、前記トリマー・コンデンサの電圧がゆっくりと安定するように、平均の照度に対する前記画素の必要な感度を定義する、前記読み取り回路の出力電圧 V_S と基準電圧 (V_{gris}) との間の差の小部分だけ、前記トリマー・コンデンサの電圧を前記使用段階において増加させるための手段 (CQ) が設けられることを特徴とする、請求項 1 ~ 8 のいずれか一項に記載のマトリックス熱画像センサ。

10

【請求項 10】

センサが、行ごとにアドレス指定され得る画素の行と列のマトリックスと、行がアドレス指定される時に、列の画素から発生する電流を連続的に受けるため、画素の列に各々が関連する一連の信号読み取り回路 (CLj) とを備え、前記マトリックスの各画素が、前記画素により受け取られる熱流に値 R_b が依存する放射抵抗を含み、この抵抗が V_{pol} の値のバイアス電圧によりバイアスをかけられ、読み取り回路が、前記放射抵抗を通して流れる電流 V_{pol} / R_b と補償電流との間の差を、値が C_{int} の積分コンデンサへと組み入れるための積分器を備える、マトリックス熱画像センサにおいて固定された空間ノイズを低減する方法であって、

20

- 画素から発生するアナログ電圧 V_S が測定され、
- 測定された電圧のレベルによってプラス又はマイナスの符号を付けられた電荷の量が、前記画素に特有で前記画素内に位置するトリマー・コンデンサ (Ca) に加えられ、
- 前記トリマー・コンデンサに蓄えられた電圧に基づき、バイアス電圧 V_{pol} において、前記画素が属する行が読み取られるとき前記画素内に位置するトリマー回路に指令が与えられ、そして作用することを特徴とする方法。

30

【請求項 11】

アナログ電圧 V_S が、一様な基準照度により前記マトリックスが照射される較正段階の間に測定されることを特徴とする請求項 10 に記載の方法。

【請求項 12】

前記アナログ電圧 V_S が前記較正段階の間に周期的に測定され、前記トリマー回路が、所与の照度に対して画素により供給される電圧差 $V_S - V_{gris}$ を 10% 未満の割合だけ変更するように、前記トリマー・コンデンサに加えられる電荷の量が少量であり、 V_{gris} が、前記基準照度のために必要な感度の画素によって供給される、アナログ電圧に相当する基準電圧値であることを特徴とする請求項 11 に記載の方法。

40

【請求項 13】

前記アナログ電圧 V_S が前記センサの通常使用の間に周期的に測定され、前記トリマー回路が、所与の照度に対して前記画素により供給される電圧差 $V_S - V_{gris}$ を 1% 未満の割合だけ変更するように、前記トリマー・コンデンサに加えられる電荷の量が少量であり、 V_{gris} が、平均照度のために必要な感度の画素によって供給される、前記アナログ電圧に相当する基準電圧値であることを特徴とする、請求項 10 ~ 12 のいずれか一項に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、値が画素により受け取られる熱流によって変化する放射抵抗を各画素が含む

50

放射タイプのマトリックス熱画像センサに関する。

【背景技術】

【0002】

画素は行と列で組織され、マトリックスは行ごとにアドレス指定され得る。信号読取り回路は画素の各列と関連し、存在する列の数と同数の読取り回路がある。行のアドレス指定の間に各列において読み取られる信号は、この行の画素の読取りに対応する。それらは記憶され、それに続く行の読取りが始まる一方で、次にマルチプレクサによりマトリックスから抜き出される。

【0003】

行のアドレス指定の間、バイアス電圧が放射抵抗に印加されるが、しかし放射抵抗の値はその温度により変化する。温度は一方でバイアス電圧に依存し、他方で画素により受け取られる熱流に依存する。この結果、抵抗を通る電流が、コモンモード成分と、画素により受け取られる熱流に依存する成分とを有するということである。

10

【0004】

補償電流は、コモンモード成分を電流から減じるか除去するために、通常は放射抵抗を通る電流から差し引かれる。補償電流は例えばそれが平均的な熱流を受けるとき、放射抵抗を通る電流に等しい。このように、減算から生じる差動電流は、その熱流が平均熱流より大きく、或いはそれ未満に変化するかどうかにより、プラス又はマイナスに変化する。平均熱流は例えば周囲温度において、黒体から画素により受け取られるであろう流れであり得る。

20

【0005】

減算から由来する残留電流は、画素が位置する列と関連する読取り回路に伝送され、この電流は、読取り回路の一部分を形成する積分コンデンサ内へ積分される。この積分は、画素により受け取られる熱流を表わす電圧を積分期間の間に生じる。積分期間は当該の行をアドレス指定する期間よりも僅かに短い。典型的には、アドレス指定期間が64マイクロ秒(μs)続く場合、積分期間は50 μs であり得る。

【0006】

アドレス指定される行の全画素に共通な積分期間の最後に、読取り回路の出力信号の値は、例えば積分コンデンサの電荷又は電荷の一部を、当該の列の読取り回路と関連する蓄電コンデンサへと流し込むことにより格納される。

30

【0007】

次に続く行のアドレス指定プロセスが生じる間に、格納された全ての信号は、例えば蓄電コンデンサに抜き出されて、丁度読み取られた行の画素に対応する全ての信号をマトリックスの出力バスに連続的に供給する、アナログのマルチプレクサの助けにより、蓄電コンデンサから抜き出される。読取り回路は、読まれた電圧をデジタルに変換するアナログ-デジタル変換器を備えることもまた想定され得る。この場合、マルチプレクサは当然デジタルである。

【0008】

放射画素マトリックスが遭遇する危機的な問題は、一様な熱照射の存在下における応答の非常に大きなばらつきを誘起する、抵抗の値の非常に大きな技術的ばらつきである。同一のマトリックスにおいて、例えば300Kでの抵抗が、この温度における理論的公称値の500k に対し、約10%のばらつきである450k ~ 550k の値を持つことに遭遇するであろう。

40

【0009】

熱照射の有効範囲における抵抗の変化は僅かに数k であるため、最初のこの数十k のばらつきは極度に不都合であり得る。具体的に、マトリックスから抜き出された信号は、そのとき検出することが求められる熱画像よりも多くの、放射抵抗製作の技術的ばらつきを表わすであろう。その画像は従って読取り不可能にする非常に大きな固定された空間ノイズに紛らされる。

【0010】

50

この理由のため、従来技術において、
- 較正段階の間に固定された空間ノイズをデジタル的に決定し、
- 次に、較正段階以外ではこのノイズを観測機器の信号から減じることが提案されている。

【0011】

信号の処理はデジタルである。較正段階の間、各画素の応答は一様な熱照射の存在下でデジタルの値として決定される。画素の応答と、要求される理論的応答（全画素の応答の平均であり得る）との間の差はその後、システム的に画素の応答から減じられる。これは各画素から生じるデジタル化された信号の、個々の追加的な修正である。

【0012】

空間ノイズの抑制を強化することが求められる場合、乗法的な修正もまた行なわれる。全画素は、第1とは異なる第2の一様な熱照射により照射される。各画素に対して、（追加的な修正により既にレベル修正された）応答変化の全体的な勾配は熱流に応じて推定される。次に各画素から生じる信号は、二重に（追加的及び乗算的に）修正された信号の変化の勾配が、全画素に対して同じであるように修正される。

【0013】

しかしながらこの二重修正は適用が煩雑であり、実際に、公開された従来技術において、それは、画像をセンサから受け取りかつ空間ノイズをそこから取り除くためにそれらを完全に再処理するコンピュータにより適用される。その計算能力における費用は相当なものである。

【発明の開示】

【発明が解決しようとする課題】

【0014】

本発明による提案は、熱探知撮像装置から生じる信号をデジタル的に再処理する必要がないように、マトリックスから信号を抜き出す以前に、空間ノイズの低減又は除去さえも可能にする方法で、マトリックス・センサを変更することにある。

【課題を解決するための手段】

【0015】

このために本発明は、行ごとにアドレス指定され得る画素の行と列のマトリックスと、行がアドレス指定される時に、列の画素から発生する電流を連続的に受けるため、画素の列に各々が関連する一連の信号読み取り回路とを備え、マトリックスの各画素は、画素により受け取られる熱流に値 R_b が依存する放射抵抗を含み、この抵抗は V_{p01} の値のバイアス電圧によりバイアスをかけられ、読み取り回路は、放射抵抗を通して流れる電流 V_{p01} / R_b と補償電流との間の差を、積分コンデンサへと組み入れるための積分回路を備えるマトリックス熱画像センサにおいて、センサが、マトリックスの各列に対して、列の画素に共通な読み取り回路の積分コンデンサから始まり、トリマー・コンデンサ内に画素特有のトリマー電圧を蓄えるための、各画素に特有で画素内に位置するトリマー・コンデンサで終わるフィードバック・ループと、画素が属する行が読み取られるとき、放射抵抗のバイアス電圧を変更するためにこのトリマー電圧に反応して作用する、画素内に位置するアナログ感度トリマー回路と、を備え、フィードバック・ループが、読み取り回路により供給されるアナログ電圧 V_S を蓄えるための、蓄電コンデンサと、当該の列の画素に共通の基準コンデンサと、所定の電圧値でこの基準コンデンサを予充電するための手段と、この基準コンデンサに、この所定の電圧と読み取り回路により供給されるアナログ電圧との差を表わす電荷を加えるための手段と、そして基準コンデンサの端子におけるアナログ電圧に応じて、トリマー・コンデンサの端子における電圧を増加又は減少させるように、トリマー・コンデンサに対応する電荷を加えるための手段とを含むことを特徴とする、マトリックス熱画像センサを提案する。

10

20

30

40

50

【0016】

トリマー・コンデンサは従って各画素に特有のトリマー電圧を受け、それは、新たな値がそこに印加されるまで、センサを使用する間はそれを保持するであろう。

【0017】

本発明はまた、センサが、行ごとにアドレス指定され得る画素の行と列のマトリックスと、行がアドレス指定される時に、列の画素から発生する電流を連続的に受けるため、画素の列に各々が関連する一連の読み取り回路とを備え、マトリックスの各画素は、画素により受け取られる熱流に値 R_b が依存する放射抵抗を含み、この抵抗が V_{p01} の値のバイアス電圧によりバイアスをかけられ、読み取り回路が、放射抵抗を通して流れる電流 V_{p01}/R_b と補償電流との間の差を、値が C_{int} の積分コンデンサへと組み入れるための積分器を備える、マトリックス熱画像センサにおいて固定された空間ノイズを低減する方法にも関し、その方法は、

10

- 画素から発生するアナログ電圧 V_S が測定され、
- 測定された電圧のレベルによってプラス又はマイナスの符号を付けられた電荷の量が、画素に特有で画素内に位置するトリマー・コンデンサに加えられ、
- トリマー・コンデンサに蓄えられた電圧に基づき、バイアス電圧 V_{p01} において、画素が属する行が読み取られるとき画素内に位置するトリマー回路に指令が与えられ、そして作用することを特徴とする。

【0018】

トリマー電圧は、全画素が一樣な照射値に対する同一の出力信号を供給するように、マトリックスが一樣な熱照射を受けかつトリマー・コンデンサにおいて電圧が確立される較正段階の間に生成され得る。それゆえ、トリマー・コンデンサは各画素に対して、この画素にふさわしい感度修正のレベルを保つであろう。この較正段階は一度限り、又は周期的に行なわれ得る。一樣な温度において固定された画像を用いる較正段階の後で、各画素に対して決定された調整値を凍結することが可能であるが、しかし見られるように、通常の使用において受け取られた画像に応じて変化を是認することもまた可能である。第1の場合、較正段階の間にフィードバック・ループの動作（すなわちトリマー・コンデンサの電荷に対する作用）を是認するため、及び較正段階に続く使用段階の間にそれを防止するための手段が設けられる。第2の場合、フィードバック・ループは常に動作する。

20

【0019】

較正段階が、全画素に一樣な照度を供給する熱源と共に用いられる場合、それは数秒の時定数（数十の画像）を伴う漸進的な方法により進め得ることが望ましい。この場合、アナログ電圧 V_S は較正段階の間に周期的に測定され、トリマー回路が、所与の照度に対して画素により供給される電圧差 $V_S - V_{gris}$ を、望ましくは10%未満の小さい割合だけ変更するように、トリマー・コンデンサに加えられる電荷の量は少量である。ここで V_{gris} は、較正用に使用される熱源の平均照度に対して、全画素のために必要な感度を有する画素によって供給される、アナログ電圧に相当する基準電圧値である。

30

【0020】

多数の画像の後で、トリマー電圧が全画素に対し統計的な理由で同じであろう平均値に画素の感度を徐々に合わせる傾向になるように、較正段階を用いず、長い時定数を伴うトリマー電圧の追従のみを用いることもまた可能である。

40

【0021】

「長い時定数」は少なくとも100の連続的な画像の、望ましくは数百の連続的な画像の読み取り期間を意味する。

【0022】

この場合、アナログ電圧 V_S はセンサの通常使用の間に測定され、トリマー回路が、所与の照度に対して画素により供給される電圧差 $V_S - V_{gris}$ を、望ましくは1%未満のさらに小さい割合だけ変更するように、トリマー・コンデンサに加えられる電荷の量は少量である。ここで V_{gris} は、平均照度に対して全画素のために必要な感度を有する画素によって供給される、アナログ電圧に相当する基準電圧値である。

50

【0023】

最後に、全画素が同じ感度を有する状態に迅速に近づくために、一様な画面を有し短い時定数を伴う較正段階を用い、次に全画素に共通の平均値に対して画素の感度を合わせる傾向がある方向へ、各画素のトリマー電圧を調整し続けるために、通常の使用においてセンサにより受信される連続的な画像を用いる、長い時定数を伴う追従の両方を用いることが可能である。

【0024】

感度トリマー回路により調整される値は、 V_{p01} の値、すなわち行のアドレス指定の間に放射抵抗に印加されるアナログのバイアス電圧であることが望ましい。感度トリマー回路はそのとき画素に特有であり、トリマー・コンデンサは感度トリマー回路のように、地理的には画素自体の中に位置する。

10

【0025】

感度トリマー回路は、ソースが放射抵抗に接続されかつゲートがトリマー・コンデンサに接続されている、電圧フォロワとして取り付けられるトランジスタを含むことが望ましい。

【0026】

放射抵抗は、トランジスタのソースとマトリックスの全画素に共通の固定電位との間に接続されることが望ましい。トランジスタのドレインは行アドレス・スイッチを経由して、補償電流 (I_{comp}) が加えられている列導体に接続される。

【0027】

実際に、次の配置を備えることが可能である：読み取り回路から供給されるアナログ電圧 V_S は蓄電コンデンサに蓄えられ、フィードバック・ループは、当該の列の画素に共通の基準コンデンサと、このコンデンサを所定の電圧値まで予充電する手段と、この基準コンデンサに、この所定の電圧と読み取り回路により供給されたアナログ電圧 V_S との差を表わす電荷を加える手段と、そして読み取り回路のアナログ電圧に応じて、トリマー・コンデンサの端子における電圧を増加又は減少させるように、トリマー・コンデンサ内に対応する電荷を加える手段とを含む。

20

【0028】

フィードバック・ループにおいて役目を果たすこの蓄電コンデンサは、電流積分回路の出力に位置し、行の読み取り後及び次に続く行のアドレス指定の間に、信号情報 V_S の項目を保持するために用いられるものと同じであり得る。しかし、それはまた積分回路から出力情報 V_S の同じ項目を受け取る、より小さい値の補助コンデンサでもあり得る。

30

【0029】

感度トリマー・コンデンサ及び対応するトリマー回路は画素自体の中に置かれることが好ましいが、しかしトリマー・コンデンサが画素のマトリックスの外側に置かれ、マトリックス自体（画素のマトリックスのそれぞれの画素に対応する、コンデンサ・マトリックスのトリマー・コンデンサ）において組織される実施形態を想定することもまた可能である。センサの使用中に、画素の行のアドレス指定に対応するトリマー・コンデンサの行をアドレス指定するために、アドレス指定手段がそのとき備えられる。

【0030】

フィードバック回路は、トリマー・コンデンサの電圧がおよそ平均値にゆっくりと安定するように、平均の照度に対する画素の必要な感度を定義する、読み取り回路のアナログ出力電圧 V_S と基準電圧 (V_{gris}) との間の差の小部分（典型的には1%未満）だけ、トリマー・コンデンサの電圧を使用段階において増加させるための手段を備えることが望ましい。この平均値は、使用中に受けた照度の平均である照度に対する基準電圧を画素が供給するようなものである。それは統計的に全画素に対して同一である。

40

【0031】

本発明の他の特徴及び利点は、添付の図面を参照してなされる以下の詳細な説明を読むことにより明らかとなるであろう。

【発明を実施するための最良の形態】

50

【 0 0 3 2 】

図 1 は、センサが感度の高い要素である赤外線カメラにより撮影された熱画像を表わす信号を生み出すために設計されたマトリックス・センサの、非常に概略的な図を示す。

【 0 0 3 3 】

センサは、赤外線に対する感度の高い画素の行と列のマトリックスを含む。i 番目の行と j 番目の列の交点における画素 $P_{i,j}$ は、その行の全画素を結ぶ少なくとも 1 つの行導体 L_i に接続され、そしてその列の全画素を結ぶ列導体 C_j に接続されることができ

【 0 0 3 4 】

行導体 L_i は画素の行をアドレス指定するために用いられる。行のアドレス指定回路 A_{DL} は、マトリックスの様々な行を連続的にアドレス指定し、i 番目の行のアドレス指定は、その行の各画素の、当該画素に対応する列導体への有効な接続を生じる。各列の最下部には、アドレス指定された行の画素を経由して対応する列導体 C_j に加えられる信号を読み取ることができる、j 番目の列に対して C_{L_j} で示される読み取り回路がある。

10

【 0 0 3 5 】

マルチプレクサ MUX は全ての読み取り回路 C_{L_j} の出力を受け取り、そして各読み取り回路から生じる信号を出力 SV に迅速に供給することを可能にする。例えばマルチプレクサ MUX は、それぞれの列に対応する各信号の連続を、列の順番で出力 SV に伝送する。この連続は、マトリックスの次の行がアドレス指定される期間中に、マトリックスの行のアドレス指定の最後に生み出された全ての信号が出力 SV に伝送されるように、高速で

20

【 0 0 3 6 】

図 2 は、感度の高い要素が放射要素である、個々の画素 $P_{i,j}$ の基本的な概略図を表わす。

【 0 0 3 7 】

放射要素は、値がその温度によって変化しかつ温度がとりわけ受けた赤外線放射の全体の流れによって変化する抵抗 R_b により表わされる。

【 0 0 3 8 】

この後に続く全てにおいて、抵抗性の（又は容量性の）ハードウェア対象、又はこの対象のデジタル値（抵抗又はコンデンサ）を示すために、同じ名称（例えば R_b ）が使用されるであろう。

30

【 0 0 3 9 】

放射抵抗 R_b は（マトリックスの全画素に共通の）基準電位 V_R に接続された第一端と、そのゲートが電位 V_G を受けるトランジスタ T_1 のソースに接続された第二端とを有する。トランジスタ T_1 のドレインはスイッチ K_1 により、列導体 C_j に接続されている。スイッチ K_1 は行導体 L_i により制御される。このスイッチは画素 $P_{i,j}$ と列導体 C_j との間の接続を構成又は切断する。この接続は、行 L_i がアドレス指定されたとき、スイッチ K_1 が閉じることにより構成される。それは当該の行がアドレス指定されていないとき、スイッチ K_1 の開放により切断される。

40

【 0 0 4 0 】

列導体 C_j の電位は基準電位 V_R よりも大きいため、及び電位 V_G は電位 V_R より少なくとも 1 つの値 V_T だけ大きく選ばれるため、トランジスタ T_1 は行のアドレス指定の間は導通している。 V_T はトランジスタ T_1 のしきい電圧であり、典型的には $0.6V$ である。

【 0 0 4 1 】

行 L_i のアドレス指定の間、抵抗 R_b はその端子間にバイアス電圧 $V_{pol} = (V_G - V_T - V_R)$ を受け、それゆえ $I_m = (V_{pol} / R_b)$ であるような測定電流 I_m が渡るのである。

【 0 0 4 2 】

この電流は、トランジスタ T_1 及びスイッチ K_1 を用いて抵抗が接続される列導体 C_j

50

から取り出される。

【0043】

さらに、列の先頭に置かれた電源から、補償電流 I_{comp} が列の頭における列導体 C_j に加えられる。列の最下部は、見られるように、基準電位 V_{ref} に保たれる。所定の電圧 V_{comp} が固定値の抵抗 R_{comp} を用いて列導体に印加されるとき、補償電流は列の先頭において $I_{comp} = (V_{comp} - V_{ref}) / R_{comp}$ である。電流 I_{comp} は、所与の値の抵抗への所与の電圧の印加とは別の手段により生み出され得る。特に、それは既知の値 I_{comp} の電流源により固定され得る。

【0044】

列の最下部において、列導体 C_j は j 番目の列と関連する測定回路 CL_j に接続されている。この回路は、列導体を通して列の最下部まで移動する残留電流 I_d を測定するであろう。残留電流 I_d は電流 I_{comp} と、列導体に画素が接続されているときにその画素によって取り出される測定電流 I_m との差である。

10

【0045】

測定される残留電流はそれゆえ $I_d = I_{comp} - I_m$ 、あるいは：

$$I_d = I_{comp} - V_{pol} / R_b$$

である。

【0046】

読み取り回路 CL_j は、画素の行に対するこの測定のために予定された期間 T_L の間に残留電流を積分するであろう電流積分回路を備える。実際に、行 L_i は次に続く行のアドレス指定の前に、期間 T_L よりも僅かに長い期間アドレス指定されるが、しかし積分は期間 T_L の間のみ行なわれるであろう。例えば、 $64 \mu s$ の行アドレス指定期間に対して、期間 T_L は $50 \mu s$ である。以下において、それが対象の行の場合、熱流の積分開始は時間 0 に起こり、積分の終了は時間 T_L に起こることが考えられるであろう。

20

【0047】

電流積分回路は C_{int} の値の電流積分コンデンサを含み、それはこのコンデンサの端子に、残留電流 I_d の積分に比例する電圧 V_{ci} を供給する：

【数 1】

$$V_{ci} = 1/C_{int} \int_{(0 \sim T_L)} [V_{pol}/R_b - I_{comp}] dt$$

30

【0048】

一例として、積分回路は、その非反転入力に基準電位 V_{ref} を受け、その反転入力からそこから残留電流 I_d を受けるために列導体 C_j に接続される演算増幅器 AOP を備える。コンデンサ C_{int} は反転入力と演算増幅器 AOP の出力との間に接続される。コンデンサの端子間に接続されたスイッチ K_2 は、積分コンデンサ C_{int} を短絡させ、従ってその期間が T_L である新たな積分の開始を定義するゼロ基準の瞬間において、このコンデンサの端子における電圧をゼロにすることを可能にする。このスイッチ K_2 はそれゆえ、前の行をアドレス指定するための周期の終りに（又は行 L_i をアドレス指定するための周期の始めに）短時間（例えば $4 \mu s$ の間）閉じられ、そして各行に対して信号測定期間の始めを定義する時間 0 に開く。開くことにより、それはコンデンサへの積分の開始を可能にする。

40

【0049】

従来やり方においては、フィードバック・コンデンサを経由してループを構成する、大きなゲイン及び大きな入力インピーダンスを有する演算増幅器 AOP の存在のため、演算増幅器の反転入力に接続された列導体 C_j の電位は、非反転入力に印加された電位 V_r

50

$e f$ に等しく留まると言うことができる。これが、列導体 C_j の電位は基準電位 V_{ref} に等しいということが上記に示されている理由である。

【0050】

従って、積分期間の終りにおいて演算増幅器の出力 S に存在している電位 V_S は、電位 V_{ref} と電位 V_{ci} との合計である：

$$V_S = V_{ref} + V_{ci}、\text{あるいは}$$

【数2】

$$V_S = V_{ref} + 1/C_{int} \int_{(0 \sim T_L)} [V_{pol}/R_b - I_{comp}] dt$$

10

【0051】

増幅器の出力 S はスイッチ K_3 を経由して、機能が積分期間の終了後、及び次に続く行の読み込みの間に電圧 V_S の値を蓄えることである蓄電コンデンサ C_{st} に接続される。スイッチ K_3 は、積分周期の終りに向かって短時間（例えば $1 \mu s$ の間）閉じられ、次に行に対する積分期間の終りを明らかにする時間 T_L に再び開放される。蓄電コンデンサ C_{st} の端子における電圧は、電圧 V_S が時間 T_L に到達する値に等しい値をとる。

【0052】

蓄電コンデンサ C_{st} の端子における電圧は、（コンデンサの電荷の損失を防止するため）高インピーダンスの入力バッファ増幅器を用いて、マルチプレクサ MUX の j 番目のそれぞれの入力に印加される。マルチプレクサは、行 L_i に由来する画素の読み取りのために予定されたタイムスロットの間、すなわちその間に次に続く $i + 1$ 番目の行がアドレス指定されるタイムスロットの間の任意の時間に、この電圧に対応する信号を伝送し得る。

20

【0053】

従って、この放射センサ構造において、マルチプレクサにより伝送されるであろう測定信号は次の量 V_S に比例する：

【数3】

$$V_S = V_{ref} + 1/C_{int} \int_{(0 \sim T_L)} [V_{pol}/R_b - I_{comp}] dt$$

または

$$V_S = V_{ref} + 1/C_{int} \int_{(0 \sim T_L)} [(V_G - V_T - V_R)/R_b - I_{comp}] dt$$

30

【0054】

補償電流 I_{comp} は、残留電流 I_d が基準温度においてゼロであるように、 V_{comp} 及び R_{comp} に作用することにより選ばれることが望ましい。この基準温度は、例えば $300 K$ の周囲温度である。従って $300 K$ における周囲温度で、求められる公称の抵抗 R_{b0} を有する理想的な画素に対して、パラメータ V_G 、 V_R 、及び I_{comp} は、 $(V_G - V_T - V_R) / R_{b0} = I_{comp}$ であるように選ばれる。 V_T はこの技術により固定される。 V_G 及び V_R 、及び I_{comp} は自由に選定され得る。それゆえ、この理想的な画素は V_{ref} を中心とする電圧 V_S において信号を供給するであろう。それは $300 K$ よりも高い温度にさらされるとき、 V_{ref} よりも高く、より低い温度にさらされるとき、 V_{ref} よりも低い。

40

【0055】

しかし、上述のように、 R_b は大きな技術的ばらつき量であり、そして基準温度におい

50

て、マトリックスの様々な画素に対する公称値 R_{b0} とは非常に異なる値を持ち得る。

【0056】

ここで議論されているセンサ構造は1行ごとのアドレス指定を伴う構造である。画素は、行がアドレス指定されている間（典型的には $64 \mu s$ 未満）のみ、バイアス電流により電力供給される。これは比較的大きなバイアス電流がそのとき抵抗 R_b に与えられるためである。この電流の影響は、赤外線照射に対する画素の露光により生成される、この電流の変化に比べて無視出来ないものである。例えば、抵抗の公称値は技術的なばらつきのために15%変化するが、これに対して抵抗は最小照度と最大照度の間で、受ける照度に依りて僅か1%しか変化しない。受けた照度に関する真の意味を有する画像をセンサにおいて得ることは、従ってこのばらつきによって著しく乱される。

10

【0057】

本発明は画素に特有の、トリマー・コンデンサに蓄えられるトリマー電圧値に反応するアナログ感度トリマー回路の助けにより、各画素を個々に修正することを提案する。この電圧値は、列の最下部で測定回路から情報の項目を受け取り、そして画素に特有のトリマー・コンデンサに電荷を供給する、フィードバック回路により供給される。調整値はとりわけ（しかし必須ではなく）、センサのマトリックスの一樣な照度（望ましくは、例えば $300 K$ の基準温度における照度）に基づく較正段階の間に供給され得る。

【0058】

従って、基準温度において抵抗 R_{bij0} を有する画素 P_{ij} は、フィードバック・ループを經由して、それに特有の（しかしそれは必ずしも画素自体の中に地理的に位置する必要はない）トリマー・コンデンサの電圧の確立を可能にするであろう。このコンデンサに蓄えられる電圧の値は、基準熱流（又は温度）による照度に対し、列の最下部における測定回路の出力が全画素に対して同じ所定の値を有するような値であろう。フィードバック回路は自己修正式であり、トリマー・コンデンサにおける電圧は、例えそれらの抵抗 R_{bij0} が基準熱流により生じる温度において互いに異なるとしても、全画素が一定時間の最後に、基準熱流に関して同じ測定信号を供給するように、徐々に確立される。

20

【0059】

本発明は、画素に特有のトリマー回路が次のパラメータの一つに対して働くことを提案する：

V_G 、 V_{ref} 、 T_L 、 I_{comp} 、望ましくは行のアドレス指定の間に放射抵抗のバイアス電圧を定義する V_G 。

30

【0060】

トリマー回路を制御するトリマー・コンデンサを有するトリマー回路は、画素自体の中に必ずしも位置する必要はないが、画素内にトリマー・コンデンサが位置する実施形態は、画素の外にあるトリマー・コンデンサを有する実施形態に比べて有利である。

【0061】

この主題において、各画素における電圧 V_G に対して措置が講じられる実施形態は特に有利である。そして今ここで図3を参照して説明されるのは、その実施形態である。マトリックス・ネットワークの全体構成は図1及び図2と同じであり、本発明によって加えられる特有の特徴は以下に示されるであろう。図2と同じ参照符号を持つ要素は図3においても同じである。

40

【0062】

画素に特有な、そして画素内に位置するトリマー・コンデンサは C_a で示される。トリマー回路は単に、図2において既に存在するトランジスタ T_1 から成る。そのトランジスタはフォロワとして組み込まれ、かつそのソースにおける電圧が、そのゲート上に存在している電圧に、1つのしきい電圧降下 V_T 以内まで直接的に追従するため、それはトリマー回路の役割を演じる。このゲート電圧はここで、トランジスタ T_1 のゲートとゼロ電位のアースとの間に取り付けられた、トリマー・コンデンサ C_a において存在するトリマー電圧である。トランジスタ T_1 のゲート・基板コンデンサは、さらにトリマー・コンデンサ C_a の一部分であると考えられ得る。

50

【 0 0 6 3 】

フォロワ・トランジスタのトリマー電圧、又はゲート電圧 V_G は、上記に説明した如く放射抵抗のバイアス電圧を直接決定する：

$$V_{p o l} = V_G - V_T - V_R、$$

ここで V_G は各画素に対して個々に変えられ得る電圧である。

【 0 0 6 4 】

図 3 は、各々がフォロワ・トランジスタによりバイアスをかけられた放射抵抗を含む、2つの隣接する画素 $P_{i, j}$ 及び $P_{i-1, j}$ を表わす。放射抵抗 R_b はフォロワ・トランジスタのソースと、全画素に共通の基準電圧 V_R における点との間に接続される。トランジスタのしきい電圧 V_T は全画素に対して同一と考えられ得る。

10

【 0 0 6 5 】

コンデンサ C_a において適切なトリマー電圧を確立するために用いられるフィードバック回路は、機能が、行の読み取り後にトリマー・コンデンサに対し、画素の感度が全画素に対して求められる公称の感度と異なるときにより大きい、プラス又はマイナスの符号付きの電荷量を加えることである、電荷増加回路 C_Q を含む。電荷の量はプラス又はマイナスであり、それは以前にトリマー・コンデンサに蓄えられた電荷量に加えらる。このように追加される電荷量のプラス又はマイナスの符号は、画素の感度が求められる公称の感度に近づく傾向のものである。

【 0 0 6 6 】

増加回路 C_Q は、追加又は減算されるべき電荷の量を決定するために、行読み取りの最後に、従って読み取りの終了を定義する時間 T_L の後に、読み取り回路 C_{Lj} によって集められた電圧 V_S のレベルを、制御として用いる。所与の照度に対して画素の感度を表わすのは、具体的にこのレベルである。

20

【 0 0 6 7 】

しかしながら、コンデンサ C_a におけるトリマー電圧のレベルを即座にではなく徐々に確立するために、非常に小さい増分によって、次のやり方でその方法が進むことが望ましい：

行の読み取りの最後に蓄電コンデンサ C_{st} に蓄えられる電圧レベル V_S は、以下で説明され、この場合 V_{gris} と呼ばれるであろう平均電圧レベルに予充電される、大形のコンデンサ C_{div} に印加される。 V_{gris} は V_{ref} と等しいことが望ましい。予充電は電流積分のため、期間 T_L の最後に短いタイムスロットの間に行なわれることが望ましい。このタイムスロットの間、スイッチ K_5 はコンデンサ C_{div} を基準電圧 V_{gris} に接続する。スイッチ K_5 の制御は、実際にはスイッチ K_3 の制御と同時である。

30

【 0 0 6 8 】

コンデンサ C_{div} の予充電後に、蓄電コンデンサ C_{st} の端子に存在する電圧はこのコンデンサに印加され、電圧は画素読み取りの最後における出力電圧 V_S を表わす。スイッチ K_4 は、コンデンサ C_{st} をコンデンサ C_{div} に接続するために用いられる。スイッチ K_4 は短時間閉じられ、この閉塞はスイッチ K_5 の再開放の後のみに実施され得る。

【 0 0 6 9 】

コンデンサ C_{div} の役割は、予充電のために当初 V_{gris} であるコンデンサ C_{div} の端子の電圧が、 V_S と V_{gris} との間の差の一部分だけ増加するように、一種の容量性の分割器を構成することである。より正確には、電圧は V_{gris} から

40

$$V_{gris} + (V_S - V_{gris}) \cdot C_{st} / (C_{st} + C_{div})$$

に変化する。

【 0 0 7 0 】

それゆえ、電圧 V_S が V_{gris} に等しい場合、予充電されたコンデンサ C_{div} に対する電圧の増減はない。しかし電圧 V_S が V_{gris} よりも高いか低い場合、コンデンサ C_{div} の端子における電圧は、 V_S と V_{gris} との差の一部分だけ僅かに変化する。

【 0 0 7 1 】

コンデンサ C_{div} の端子における電圧は、 $(V_S - V_{gris}) \cdot C_{st} / (C_{st}$

50

+ C_{div}) の差に比例して、すなわちコンデンサ C_{div} に対して丁度なされた電圧の小さな増加又は減少に比例して、トリマー・コンデンサ C_a の電荷を変更するために、次に制御電圧として電荷増加回路 C_Q に印加される。図 3 において、電荷増加回路は各画素内に地理的に位置しているとして表わされる。全画素に共通の増加回路を想定することもまた可能である。

【0072】

コンデンサ C_a の電荷の変動は当然、画素の感度を求められる公称値に至らせる傾向がある方向になされる。

【0073】

画素の感度の較正は従って、アナログ電圧 V_S を恒久的に測定することにより、そしてトリマー回路が、所与の照度に対して画素により供給される電圧の差 $V_S - V_{gris}$ を少ない割合だけ変更するように、トリマー・コンデンサに少量の電荷を加えることにより望ましくは実施される。ここで V_{gris} は、平均照度に対して求められる感度を有する画素によって供給される、アナログ電圧に相当する基準電圧値である。「少ない割合」とは、較正が一樣な光源に基づき特定の較正段階において行なわれる場合には、10%未満の割合を意味し、較正が一樣な光源無しで、使用中にそれ自体で行なわれる場合には、1%以下の割合を意味しなければならない。

【0074】

コンデンサ C_{div} は、その電圧 V_S が丁度測定された画素の電荷増加回路に接続されなければならない。このため、コンデンサ C_{div} は全ての画素の列 (j 番目の列) に共通の帰路導体 C_r により、画素に接続され得る。

【0075】

画素 $P_{i,j}$ の増加回路 C_Q は、導体 C_r が他の画素の測定に関する情報の項目を搬送する間ではなく、この画素に関する電圧情報の項目を搬送する間のみ、電荷をコンデンサ C_a に移動させなければならない。スイッチ K_6 が回路 C_Q の入力を導体 C_r に接続し、このスイッチが開放された後に行のアドレス指定期間の間のみ閉じられる理由はこれである。

【0076】

勿論、導体 C_r に電圧 $(V_S - V_{gris}) \cdot C_{st} / (C_{st} + C_{div})$ を生じさせるのが画素 $P_{i,j}$ である場合、 i 番目の行のアドレス指定の最後にこの電圧を受けるのは画素 $P_{i,j}$ であって、前の画素あるいは次の画素ではないことに注意が払われなければならない。

【0077】

信号のシーケンスによれば、2つの可能な仮定が存在する：

- 第1の仮定において、行 L_i のアドレス指定はコンデンサ C_{int} における電流の積分の終了を定義する時間 T_L に終わる。 $i+1$ 番目の新たな行のアドレス指定は、この瞬間に始まる。電圧 $(V_S - V_{gris}) \cdot C_{st} / (C_{st} + C_{div})$ は、期間 T_L の後にのみ帰路導体 C_r において得られる。この仮定において、図 3 に示すように対応するスイッチ K_6 は i 番目の行をアドレス指定する制御ではなく、 $i+1$ 番目の行をアドレス指定するための制御によって閉じられる。それゆえ、次に続く行のアドレス指定が既に始まっているにもかかわらず、その画素の読み取りから確立される情報の項目を受け取るのは、実際に当の画素 $P_{i,j}$ である。

- 第2の仮定において、スイッチ K_6 が $i+1$ 番目の導体によってではなく、画素 $P_{i,j}$ に対応する行導体 L_i によってそのとき制御され得るように、次の行のアドレス指定に移る前に電圧を帰路導体 C_r に印加するための時間が取られる。この第2の仮定において、帰路導体 C_r における電圧を構成するために用いられる、コンデンサ C_{st} と同じ電圧 V_S を受ける補助の蓄電コンデンサ C'_{st} を備えることが望ましい。

【0078】

第1の仮定は図 3 の線図において用いられている。第2の仮定は図 4 の線図において用いられている。図 4 において、図 3 のものと共通の要素は同じ参照符号により示されてい

10

20

30

40

50

る。

【0079】

図3において、フィードバック・ループはそれゆえ電流積分回路の出力とトリマー・コンデンサとの間に：

- 両方が同時に読み取り回路 C_{Lj} の部分を形成する、蓄電コンデンサ C_{st} 及びスイッチ K_3 と、
 - コンデンサ C_{div} 、電圧 V_{gris} をリセットするスイッチ K_5 、初期設定後にその電圧の変更を可能にするスイッチ K_4 、関連する画素への情報項目を送送する帰路導体 C_r (列あたり1つ)と、
 - 画素内に地理的に位置するスイッチ K_6 及び電荷増加回路 C_Q と
- を備える。

10

【0080】

図4において、帰路導体 C_r と画素 $P_{i,j}$ との間の接続は、画素 $P_{i+1,j}$ に対応する行 L_{i+1} のアドレス指定によってではなく、画素 $P_{i,j}$ に対応する行 L_i のアドレス指定の間に閉じられるスイッチ K_6 によってなされる。その上、図3においてコンデンサ C_{st} がマルチプレクサに送られる電圧 V_S を蓄え、そしてコンデンサ C_{div} の電圧レベルを制御する二重の役割を果たした一方で、これら2つの役割はここでは分離され、第2の役割は補助コンデンサ C'_{st} に割り当てられている。

【0081】

コンデンサ C'_{st} は、増幅器 AOP の出力とコンデンサ C'_{st} との間に接続されたスイッチ K_7 のおかげで、期間 T_L の終りに短時間にわたり電圧 V_S において充電され得る。スイッチ K_7 はスイッチ K_3 及びスイッチ K_5 と同時に作動する。スイッチ K_4 はもはやコンデンサ C_{st} とコンデンサ C_{div} との間には接続されないが、しかしコンデンサ C'_{st} とコンデンサ C_{div} との間に接続される。コンデンサ C_{st} はそのときコンデンサ C'_{st} よりもずっと高い値を持ち得る。一例として、通常の使用における画素のレベルを蓄える主要な役割と、帰路導体 C_r に対してトリマー電圧を発生する補助的役割の両方を満たし得るために、図3の線図において C_{st} が代わりに 0.1 ピコファラッドの値を有する一方で、図4において C_{st} は 1 ピコファラッドの値、そして C'_{st} は 0.1 ピコファラッドの値を有する。

20

【0082】

図4の線図において、コンデンサ C_a に対してトリマー電圧 V_G を発生するために用いられるフィードバック回路は、本質的に：

- 追加のコンデンサ C'_{st} 及び、画素から発生する出力電圧 V_S をそこに印加することを可能にするスイッチ K_7 と、
 - コンデンサ C_{div} 、電圧 V_{gris} に対してそれをリセットするスイッチ K_5 、初期設定後にその電圧の変更を可能にするスイッチ K_4 、関連する画素への情報項目を送送する帰路導体 C_r (列あたり1つ)と、
 - 画素内に位置するスイッチ K_6 及び電荷増加回路 C_Q と
- を備える。

30

【0083】

図3の線図あるいは図4の線図を通じ、一様な照度を有する数十の画像にわたって続く較正段階の間、 V_S と V_{gris} との間で見られる差を補償するため、それらのトリマー・コンデンサ C_a が漸進的に充電又は放電する如く、徐々に、全画素は V_{gris} に等しい同一の電圧レベル V_S を漸進的に供給するであろうことが理解される。容量性の分割比 $C_{st} / (C_{st} + C_{div})$ 又は $C'_{st} / (C'_{st} + C_{div})$ が小さい程、トリマー電圧に到達する時定数が長くなる。

40

【0084】

電圧 V_{gris} は電荷増加回路 C_Q の構成によって選択される。具体的に、後者の機能は電圧 $(V_S - V_{gris}) \cdot C_{st} / (C_{st} + C_{div})$ を $(V_S - V_{gris})$ に比例する電荷の量 dQ へと変換することである。例えば、電圧 / 充電の変換を行なう、こ

50

の電荷増加変換回路が対称なやり方で構成され、0 Vにおける低い供給電圧とV d dにおける高い供給電圧との間で給電されるのを認めることによって、V g r i sがV d d / 2に等しく選ばれる場合に、V S - V g r i sに比例する電荷量の生成を行なうことが容易に可能であろうと理解される。これが当てはまる場合（しかしそれは必須ではない）、V g r i s = V d d / 2が選択され、スイッチK 5は例えば電位0とV d dとの間に置かれた抵抗の分割ブリッジにより得られる、電圧V d d / 2に接続されるであろう。

【0085】

図3と4の説明の中で、画素の感度微調整は放射抵抗の制御用トランジスタの電圧V Gの個々のトリミングにより行なわれ、そしてこのトリミングは、 $V_{p o l} = V_G - V_T - V_R$ であるため、行の読み取り中に画素に印加されるバイアスV p o lを調整することを意味するのが見られる。V T及びV Rはこれらの実施形態において固定された量である。

10

【0086】

1つの変形として、関連する画素のi番目に相当する行のアドレス指定中に、列導体に加えられる補償電流I c o m pの値を制御するため、トリマー電圧が使用されるように備えることもまた可能である。例えばフィードバック回路により得られたトリマー電圧によって制御される電流の、アースへの迂回路を画素内に備えることが可能である。

【0087】

同様に、基準電圧V r e fがフィードバック回路により変更されることが可能であり、これは各画素に対して行なわれ得る。しかしこの場合、V r e fの電圧は地理的に画素内へ伝えられないため、フィードバック回路は画素に戻らないことが理解される。これは、センサ自体のマトリックスの外に、図3及び図4のトリマー・コンデンサC aが電圧V p o lに対して作用するのと同じように、基準電圧V r e fに対して作用できるトリマー・コンデンサのネットワークの備えが必要であることを意味する。このトリマブル・コンデンサのネットワークは、較正動作と通常使用の2つの動作がはっきりと区別できる場合に、これら較正動作中及び通常使用中の双方の間に、特定のトリマブル・コンデンサを所与の画素に対応させることが出来るように、画素の行と同時にアドレス指定され得る。

20

【0088】

別の可能性は、基準照度に対する画素の実視感度が全画素に関して同じであるように、各画素が調整された積分期間を持つために、積分期間T_Lに対して作用することである。具体的には、既に見られたように信号レベルV Sは積分期間T_Lに直接依存する。ここで再び、放射マトリックスの行と同時にアドレス指定され得る、画素外のトリマブル・コンデンサのネットワークを備えることが必要であり、各コンデンサはアドレス指定された各行に対し（そしてまた勿論その行のアドレス指定の間に、考えられる各列に対し）、特有の積分時間を調整するために読み取り回路C L jに対して作用することを可能にする。

30

【0089】

最後に、基準の熱輝度画像を有する較正段階は必須ではなく、そして較正は単に、全画素に対して同一の平均感度値に相当する安定した値を、徐々にトリマー電圧に取らせることにあり得ると記憶されるべきである。画素が平均の基準V g r i sと異なる信号を供給するとき、小さなプラス又はマイナス符号付きの電荷増分がトリマー・コンデンサに加えられる、上記に示されている再帰的手法は、多数の画像に対して、全画素が熱輝度の同一の統計的分布を見なければならぬことが考慮されるとき、とりわけ平均感度の周りで全画素の安定へと徐々に導く。この自動的較正方法が用いられる場合、時定数は非常に大（数百の画像、すなわち少なくとも数秒）でなければならず、その結果として容量性の分割比率C s t / (C s t + C d i v)又はC' s t / (C' s t + C d i v)は、非常に小（望ましくは0.01以下）でなければならぬ。それは事実上、画素の各々の新たな照度が、コンデンサC aに蓄えられたトリマー電圧V Gを非常に僅かだけ変更するための条件である。

40

【0090】

混合した方法、すなわち、恒久的な自己修正を伴う使用の段階が後に続く、マトリックス全体を一様な熱流にさらす最初の較正段階が採用される場合、望ましくは（例えば10

50

～50画像の期間の、較正におけるより短い段階と、例えば100～500画像の、使用におけるより長い段階の)2つの段階の間に、時定数を変更するための手段を備えることが必要である。この変更は、コンデンサC'stを異なる値の別のコンデンサにより置き換えることによってなされ得る。

【0091】

一様な基準熱流にさらすことによる較正方法が(望ましくは相当に短い(1秒未満又は数十の画像の)時定数を伴う)使用される唯一のものである場合は、較正段階においてフィードバック・ループの操作を可能にし、その後の使用段階においてそれを回避する手段(図3及び図4には図示せず)を備えることが必要である。較正段階の間に生成されるトリマー電圧は、新たな較正段階まで、使用段階の間中コンデンサCaに保持される。

10

【図面の簡単な説明】

【0092】

【図1】放射マトリックス赤外線センサの全体的線図を表わす。

【図2】センサの画素及び列の最下部における信号読み取り回路の詳細を表わす。

【図3】画素の感度調整を可能にするフィードバック・ループを伴う列の構造を表わす。

【図4】図3の変形の実施形態を表わす。

【符号の説明】

【0093】

ADL 行のアドレス指定回路

Cj 列導体

Li 行導体

Pi, j 画素

CLj 読み取り回路、測定回路

MUX マルチプレクサ

SV 出力

Vcomp 所定の電圧

Rcomp 固定値の抵抗

Icomp 補償電流

VG トリマー電圧、電位、電圧、放射抵抗のバイアス電圧、パラメータ、ゲート電圧

T1 トランジスタ、トリマー回路

K1 スイッチ

VT トランジスタ(T1)のしきい電圧

Vp01 バイアス電圧

Im 測定電流

Rb (放射)抵抗

Rb0 公称の抵抗

Id 残留電流

K2 スイッチ

VR (基準)電位、固定電位、パラメータ

Vci 電圧、電位

TL 期間、時間、積分期間

K3 スイッチ

S (演算)増幅器の出力

Cst (主要な)(蓄電)コンデンサ

VS アナログ(出力)電圧、出力電圧、電圧、信号情報、出力情報、信号レベル、電

位

AOP (演算)増幅器

Vref (基準)電位、基準電圧

Pi-1, j 画素

Li-1 画素Pi-1, jに対応する行

50

- L_{i+1} 画素 $P_{i+1, j}$ に対応する行
- K4 スイッチ
- K5 スイッチ
- K6 スイッチ
- CQ (電荷) 増加回路、トリマー・コンデンサの電圧を使用段階において増加させるための手段
- Ca (トリマー・) コンデンサ
- Cr (帰路) 導体、列導体
- Vgris 基準電圧(値)、所定の電圧値
- Cdiv (基準) コンデンサ
- Cint (電流) 積分コンデンサ
- Ta 期間
- C'st (補助) コンデンサ、補助の蓄電コンデンサ、追加のコンデンサ
- K7 スイッチ

【図1】

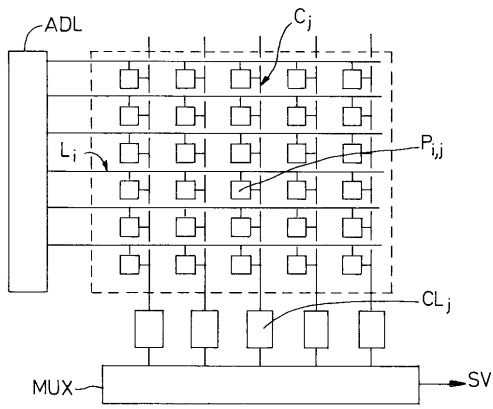


図 1

【図2】

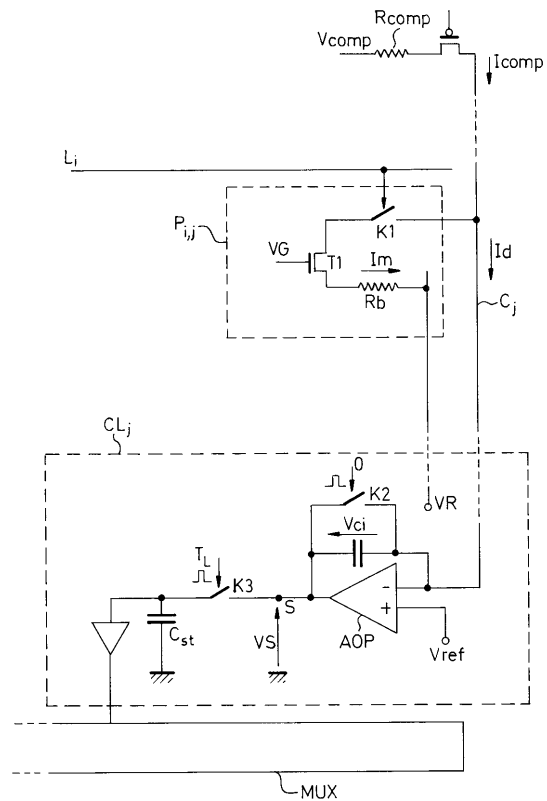


図 2

【 図 3 】

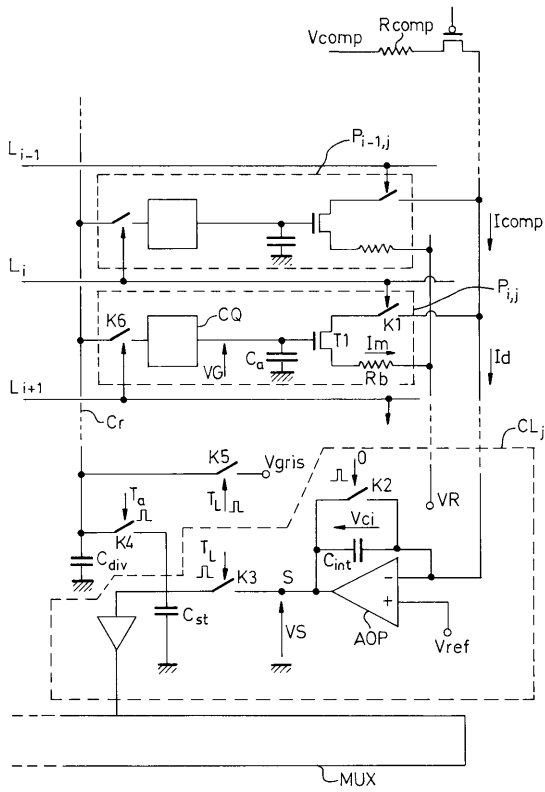


図 3

【 図 4 】

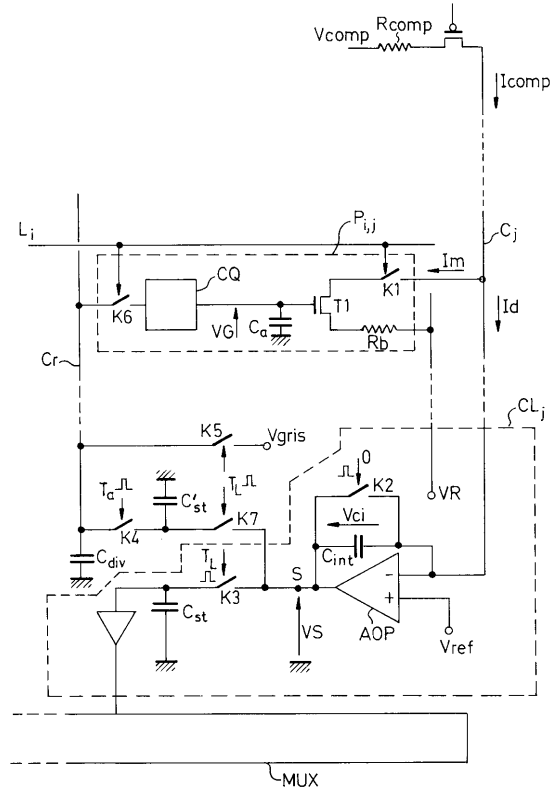


図 4

【外国語明細書】

2009103700000001.pdf