

(21)申請案號：112108236

(22)申請日：中華民國 112 (2023) 年 03 月 07 日

(51)Int. Cl. :

H01L21/336 (2006.01)

H01L29/786 (2006.01)

H01L27/12 (2006.01)

H01L21/768 (2006.01)

(30)優先權：2022/03/18

日本

2022-044442

2022/03/24

日本

2022-049086

(71)申請人：日商半導體能源研究所股份有限公司(日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：保坂泰靖 HOSAKA, YASU HARU (JP)；島行徳 SHIMA, YUKINORI (JP)；神長正美 JINTYOU, MASAMI (JP)；中田昌孝 NAKADA, MASATAKA (JP)；肥塚純一 KOEZUKA, JUNICHI (JP)；岡崎健一 OKAZAKI, KENICHI (JP)

(74)代理人：林志剛

申請實體審查：無 申請專利範圍項數：11 項 圖式數：51 共 0 頁

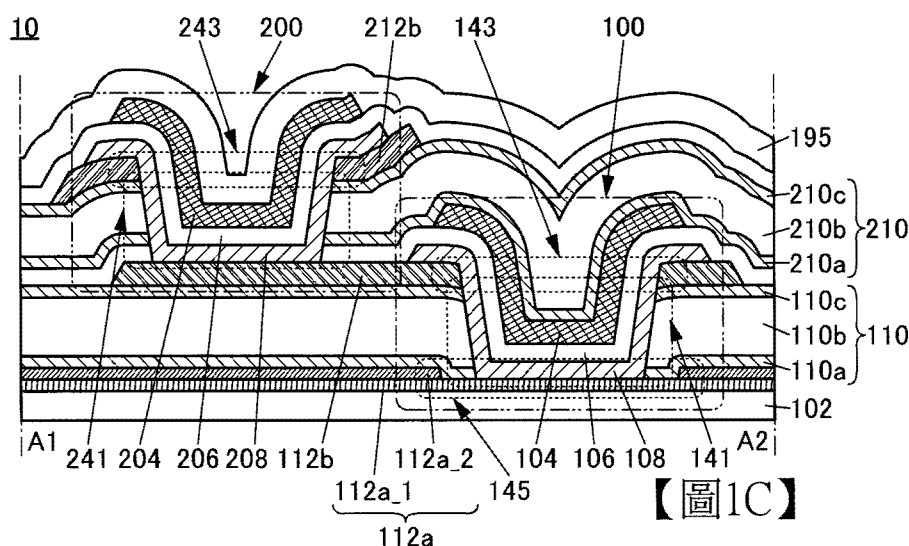
(54)名稱

半導體裝置

(57)摘要

提供一種包括微小的電晶體的半導體裝置。提供一種包括電晶體、第一絕緣層以及第二絕緣層的半導體裝置。第一電晶體包括第一半導體層、第一導電層、包括隔著第一絕緣層與第一導電層重疊的區域的第二導電層、第三導電層以及第三絕緣層。第二導電層及第一絕緣層包括到達第一導電層的第一開口，第一半導體層與第二導電層的頂面及側面、第一絕緣層的側面以及第一導電層的頂面接觸。第三絕緣層設置在第一絕緣層、第一半導體層及第二導電層上。第三導電層設置在第三絕緣層上。第二絕緣層設置在第三導電層及第三絕緣層上。

指定代表圖：



【圖1C】

符號簡單說明：

10:半導體裝置

100:電晶體

102:基板

104:導電層

106:絕緣層

108:半導體層

110a:絕緣層

110b:絕緣層

110c:絕緣層

110:絕緣層

112a:導電層

- 112a_1:導電層
- 112a_2:導電層
- 112b:導電層
- 141:開口
- 143:開口
- 145:開口
- 195:絕緣層
- 200:電晶體
- 204:導電層
- 206:絕緣層
- 208:半導體層
- 210a:絕緣層
- 210b:絕緣層
- 210c:絕緣層
- 210:絕緣層
- 212b:導電層
- 241:開口
- 243:開口



【發明摘要】

【中文發明名稱】

半導體裝置

【中文】

提供一種包括微小的電晶體的半導體裝置。提供一種包括電晶體、第一絕緣層以及第二絕緣層的半導體裝置。第一電晶體包括第一半導體層、第一導電層、包括隔著第一絕緣層與第一導電層重疊的區域的第二導電層、第三導電層以及第三絕緣層。第二導電層及第一絕緣層包括到達第一導電層的第一開口，第一半導體層與第二導電層的頂面及側面、第一絕緣層的側面以及第一導電層的頂面接觸。第三絕緣層設置在第一絕緣層、第一半導體層及第二導電層上。第三導電層設置在第三絕緣層上。第二絕緣層設置在第三導電層及第三絕緣層上。

【指定代表圖】 1C

【代表圖之符號簡單說明】

10:半導體裝置

100:電晶體

102:基板

104:導電層

106:絕緣層

108:半導體層

110a:絕緣層

110b:絕緣層

110c:絕緣層

110:絕緣層

112a:導電層

112a_1:導電層

112a_2:導電層

112b:導電層

141:開口

143:開口

145:開口

195:絕緣層

200:電晶體

204:導電層

206:絕緣層

208:半導體層

210a:絕緣層

210b:絕緣層

210c:絕緣層

210:絕緣層

212b:導電層

241:開口

243:開口

【特徵化學式】無

【發明說明書】

【中文發明名稱】

半導體裝置

【技術領域】

【0001】本發明的一個實施方式係關於一種半導體裝置、顯示裝置、顯示模組及電子裝置。本發明的一個實施方式係關於一種半導體裝置的製造方法及顯示裝置的製造方法。

【0002】注意，本發明的一個實施方式不侷限於上述技術領域。作為本發明的一個實施方式的技術領域的一個例子，可以舉出半導體裝置、顯示裝置、發光裝置、蓄電裝置、記憶體裝置、電子裝置、照明設備、輸入裝置(例如觸控感測器)、輸入輸出裝置(例如觸控面板)以及上述裝置的驅動方法或製造方法。

【先前技術】

【0003】包括電晶體的半導體裝置廣泛應用於顯示裝置及電子裝置，需要半導體裝置的高積體化及高速化。例如，在高清晰的顯示裝置中使用半導體裝置時，需要高集成的半導體裝置。作為提高電晶體的積體度的方法之一，對微細的電晶體進行開發。

【0004】近年來，對可用於虛擬實境(VR：Virtual Reality)、擴增實境(AR：Augmented Reality)、替代實境

(SR：Substitutional Reality)或者混合實境(MR：Mixed Reality)的顯示裝置的需求很高。將VR、AR、SR及MR總稱為XR(Extended Reality：擴展現實)。為了提高現實感及沉浸感，XR用顯示裝置被要求清晰度高且顏色再現性高。作為上述顯示裝置，例如可以舉出液晶顯示裝置、具備有機EL(Electro Luminescence：電致發光)器件或發光二極體(LED：Light Emitting Diode)等發光器件(也稱為發光元件)的發光裝置等。

【0005】專利文獻1公開了使用有機EL器件(也稱為有機EL元件)的面向VR的顯示裝置。

【0006】

[專利文獻1]國際專利申請公開第2018/087625號

【發明內容】

【0007】本發明的一個實施方式的目的是之一是一是提供一種包括微細的電晶體的半導體裝置及其製造方法。另外，本發明的一個實施方式的目的是之一是一是提供一種小型半導體裝置及其製造方法。另外，本發明的一個實施方式的目的是之一是一是提供一種包括通態電流大的電晶體的半導體裝置及其製造方法。另外，本發明的一個實施方式的目的是之一是一是提供一種電特性良好的半導體裝置及其製造方法。另外，本發明的一個實施方式的目的是之一是一是提供一種可靠性高的半導體裝置及其製造方法。另外，本發明的一個實施方式的目的是之一是一是提供一種生產率高的半導體裝置的製造方

法。另外，本發明的一個實施方式的目的是提供一種新穎的半導體裝置及其製造方法。

【0008】注意，這些目的的記載並不妨礙其他目的的存在。注意，本發明的一個實施方式並不需要實現所有上述目的。注意，可以從說明書、圖式、申請專利範圍等的記載衍生上述以外的目的。

【0009】本發明的一個實施方式是一種半導體裝置，該半導體裝置包括第一電晶體、第二電晶體、第一絕緣層以及第二絕緣層。第一電晶體包括第一半導體層、第一導電層、包括隔著第一絕緣層與第一導電層重疊的區域的第二導電層、第三導電層以及第三絕緣層。第二導電層及第一絕緣層包括到達第一導電層的第一開口。第一半導體層與第二導電層的頂面及側面、第一絕緣層的側面以及第一導電層的頂面接觸。第三絕緣層設置在第一絕緣層、第一半導體層及第二導電層上。第三導電層設置在第三絕緣層上。第二絕緣層設置在第三導電層及第三絕緣層上。第二電晶體包括第二半導體層、第二導電層、包括隔著第二絕緣層及第三絕緣層與第二導電層重疊的區域的第四導電層、第五導電層以及第四絕緣層。第四導電層、第二絕緣層及第三絕緣層包括到達第二導電層的第二開口。第二半導體層與第四導電層的頂面及側面、第二絕緣層的側面、第三絕緣層的側面以及第二導電層的頂面接觸。第四絕緣層設置在第二半導體層上。第五導電層設置在第四絕緣層上。第一絕緣層具有第五絕緣層與第五絕緣層上的第六絕

緣層的疊層結構。第六絕緣層包括膜密度比第五絕緣層高的區域。

【0010】本發明的一個實施方式是一種半導體裝置，該半導體裝置包括第一電晶體、第二電晶體、第一絕緣層以及第二絕緣層。第一電晶體包括第一半導體層、第一導電層、包括隔著第一絕緣層與第一導電層重疊的區域的第二導電層、第三導電層以及第三絕緣層。第二導電層及第一絕緣層包括到達第一導電層的第一開口。第一半導體層與第二導電層的頂面及側面、第一絕緣層的側面以及第一導電層的頂面接觸。第三絕緣層設置在第一絕緣層、第一半導體層及第二導電層上。第三導電層設置在第三絕緣層上。第二絕緣層設置在第三導電層及第三絕緣層上。第二電晶體包括第二半導體層、第二導電層、包括隔著第二絕緣層及第三絕緣層與第二導電層重疊的區域的第四導電層、第五導電層以及第四絕緣層。第四導電層、第二絕緣層及第三絕緣層包括到達第二導電層的第二開口。第二半導體層與第四導電層的頂面及側面、第二絕緣層的側面、第三絕緣層的側面以及第二導電層的頂面接觸。第四絕緣層設置在第二半導體層上。第五導電層設置在第四絕緣層上。第一絕緣層具有第五絕緣層與第五絕緣層上的第六絕緣層的疊層結構。第六絕緣層包括含氮量比第五絕緣層多的區域。

【0011】本發明的一個實施方式是一種半導體裝置，該半導體裝置包括第一電晶體、第二電晶體、第一絕緣層

以及第二絕緣層。第一電晶體包括第一半導體層、第一導電層、包括隔著第一絕緣層與第一導電層重疊的區域的第二導電層、第三導電層以及第三絕緣層。第二導電層及第一絕緣層包括到達第一導電層的第一開口。第一半導體層與第二導電層的頂面及側面、第一絕緣層的側面以及第一導電層的頂面接觸。第三絕緣層設置在第一絕緣層、第一半導體層及第二導電層上。第三導電層設置在第三絕緣層上。第二絕緣層設置在第三導電層及第三絕緣層上。第二電晶體包括第二半導體層、第三導電層、包括隔著第二絕緣層與第三導電層重疊的區域的第四導電層、第五導電層以及第四絕緣層。第四導電層及第二絕緣層包括到達第三導電層的第二開口。第二半導體層與第四導電層的頂面及側面、第二絕緣層的側面以及第三導電層的頂面接觸。第四絕緣層設置在第二半導體層上。第五導電層設置在第四絕緣層上。第一絕緣層具有第五絕緣層與第五絕緣層上的第六絕緣層的疊層結構。第六絕緣層包括膜密度比第五絕緣層高的區域。

【0012】本發明的一個實施方式是一種半導體裝置，該半導體裝置包括第一電晶體、第二電晶體、第一絕緣層以及第二絕緣層。第一電晶體包括第一半導體層、第一導電層、包括隔著第一絕緣層與第一導電層重疊的區域的第二導電層、第三導電層以及第三絕緣層。第二導電層及第一絕緣層包括到達第一導電層的第一開口。第一半導體層與第二導電層的頂面及側面、第一絕緣層的側面以及第一

導電層的頂面接觸。第三絕緣層設置在第一絕緣層、第一半導體層及第二導電層上。第三導電層設置在第三絕緣層上。第二絕緣層設置在第三導電層及第三絕緣層上。第二電晶體包括第二半導體層、第三導電層、包括隔著第二絕緣層與第三導電層重疊的區域的第四導電層、第五導電層以及第四絕緣層。第四導電層及第二絕緣層包括到達第三導電層的第二開口。第二半導體層與第四導電層的頂面及側面、第二絕緣層的側面以及第三導電層的頂面接觸。第四絕緣層設置在第二半導體層上。第五導電層設置在第四絕緣層上。第一絕緣層具有第五絕緣層與第五絕緣層上的第六絕緣層的疊層結構。第六絕緣層包括含氮量比第五絕緣層多的區域。

【0013】在上述半導體裝置中，第一絕緣層較佳為包括第七絕緣層。第七絕緣層較佳為位於第五絕緣層與第一導電層之間。第七絕緣層較佳為包括膜密度比第五絕緣層高的區域。

【0014】在上述半導體裝置中，第一絕緣層較佳為包括第七絕緣層。第七絕緣層較佳為位於第五絕緣層與第一導電層之間。第七絕緣層較佳為包括含氮量比第五絕緣層多的區域。

【0015】在上述半導體裝置中，第一絕緣層的厚度較佳為 $0.01\mu\text{m}$ 以上且小於 $3\mu\text{m}$ 。

【0016】在上述半導體裝置中，第一導電層較佳為包含氧化物導電體。

【0017】在上述半導體裝置中，第一導電層較佳為包括第六導電層以及第六導電層上的第七導電層。第七導電層較佳為包括第三開口。第一半導體層較佳為包括隔著第三開口與第六導電層接觸的區域。第六導電層較佳為包含氧化物導電體。

【0018】在上述半導體裝置中，第一半導體層及第二半導體層較佳為都包含銮。第二半導體層中的相對於所有的含有金屬元素的原子數之和的銮的原子數的比率較佳為比第一半導體層高。

【0019】在上述半導體裝置中，第一半導體層及第二半導體層較佳為都包含銮。第一半導體層中的相對於所有的含有金屬元素的原子數之和的銮的原子數的比率較佳為比第二半導體層高。

【0020】根據本發明的一個實施方式可以提供一種包括微細的電晶體的半導體裝置及其製造方法。另外，根據本發明的一個實施方式可以提供一種小型半導體裝置及其製造方法。另外，根據本發明的一個實施方式可以提供一種包括通態電流大的電晶體的半導體裝置及其製造方法。另外，根據本發明的一個實施方式可以提供一種電特性良好的半導體裝置及其製造方法。另外，根據本發明的一個實施方式可以提供一種可靠性高的半導體裝置及其製造方法。另外，根據本發明的一個實施方式可以提供一種生產率高的半導體裝置的製造方法。另外，根據本發明的一個實施方式可以提供一種新穎的半導體裝置及其製造方法。

【0021】注意，這些效果的記載並不妨礙其他效果的存在。本發明的一個實施方式並不需要具有所有上述效果。可以從說明書、圖式、申請專利範圍的記載中抽取上述效果以外的效果。

【圖式簡單說明】

【0022】

[圖1A]是示出半導體裝置的一個例子的俯視圖。[圖1B]是半導體裝置的等效電路圖。[圖1C]是示出半導體裝置的一個例子的剖面圖。

[圖2A]是示出半導體裝置的一個例子的剖面圖。[圖2B]是示出半導體裝置的一個例子的立體圖。

[圖3A]至[圖3E]是示出半導體裝置的一個例子的立體圖。

[圖4A]至[圖4E]是示出半導體裝置的一個例子的立體圖。

[圖5A]是示出半導體裝置的一個例子的俯視圖。[圖5B]是示出半導體裝置的一個例子的剖面圖。

[圖6A]是示出半導體裝置的一個例子的俯視圖。[圖6B]是示出半導體裝置的一個例子的剖面圖。

[圖7A]及[圖7B]是示出半導體裝置的一個例子的剖面圖。

[圖8A]及[圖8B]是示出半導體裝置的一個例子的剖面圖。

[圖 9A]及[圖 9B]是示出半導體裝置的一個例子的剖面圖。

[圖 10]是示出半導體裝置的一個例子的剖面圖。

[圖 11A]是示出半導體裝置的一個例子的俯視圖。[圖 11B]及[圖 11C]是示出半導體裝置的一個例子的剖面圖。

[圖 12A]是示出半導體裝置的一個例子的俯視圖。[圖 12B]及[圖 12C]是示出半導體裝置的一個例子的剖面圖。

[圖 13A]是示出半導體裝置的一個例子的俯視圖。[圖 13B]是半導體裝置的等效電路圖。[圖 13C]是示出半導體裝置的一個例子的剖面圖。

[圖 14]是示出半導體裝置的一個例子的剖面圖。

[圖 15A]及[圖 15B]是半導體裝置的等效電路圖。[圖 15C]是示出半導體裝置的一個例子的俯視圖。

[圖 16]是示出半導體裝置的一個例子的剖面圖。

[圖 17]是示出半導體裝置的一個例子的立體圖。

[圖 18A]至[圖 18D]是示出半導體裝置的一個例子的立體圖。

[圖 19A]及[圖 19B]是半導體裝置的等效電路圖。[圖 19C]是示出半導體裝置的一個例子的俯視圖。

[圖 20]是示出半導體裝置的一個例子的剖面圖。

[圖 21]是示出半導體裝置的一個例子的立體圖。

[圖 22A]至[圖 22D]是示出半導體裝置的一個例子的立體圖。

[圖 23A1]及[圖 23B1]是示出半導體裝置的製造方法的

一個例子的立體圖。[圖 23A2]及[圖 23B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 24A1]及[圖 24B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 24A2]及[圖 24B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 25A1]及[圖 25B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 25A2]及[圖 25B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 26A1]及[圖 26B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 26A2]及[圖 26B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 27A1]及[圖 27B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 27A2]及[圖 27B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 28A1]及[圖 28B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 28A2]及[圖 28B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 29A1]及[圖 29B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 29A2]及[圖 29B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 30A1]及[圖 30B1]是示出半導體裝置的製造方法的一個例子的立體圖。[圖 30A2]及[圖 30B2]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 31A]是顯示裝置的立體圖。[圖 31B]是顯示裝置的

方塊圖。

[圖 32A]是閘鎖電路的電路圖。[圖 32B]是反相器電路的電路圖。

[圖 33A]是像素電路的電路圖。[圖 33B]是示出像素電路的一個例子的剖面圖。

[圖 34]是示出顯示裝置的結構例子的剖面圖。

[圖 35A]至[圖 35C]是示出顯示裝置的結構例子的剖面圖。

[圖 36]是示出顯示裝置的結構例子的剖面圖。

[圖 37A]至[圖 37G]是示出像素的一個例子的圖。

[圖 38A]至[圖 38K]是示出像素的一個例子的圖。

[圖 39A]至[圖 39F]是示出發光器件的結構例子的圖。

[圖 40A]至[圖 40C]是示出發光器件的結構例子的圖。

[圖 41A]及[圖 41B]是示出顯示裝置的結構例子的圖。

[圖 42A]至[圖 42D]是示出顯示裝置的結構例子的圖。

[圖 43A]至[圖 43C]是示出顯示裝置的結構例子的圖。

[圖 44A]至[圖 44D]是示出顯示裝置的結構例子的圖。

[圖 45A]至[圖 45F]是示出顯示裝置的結構例子的圖。

[圖 46A]至[圖 46F]是示出顯示裝置的結構例子的圖。

[圖 47A]至[圖 47F]是示出電子裝置的一個例子的圖。

[圖 48A]至[圖 48F]是示出電子裝置的一個例子的圖。

[圖 49A]及[圖 49B]是示出根據實施例的電晶體的特性的圖。

[圖 50A]及[圖 50B]是示出根據實施例的電晶體的特性

的圖。

[圖 51A]及[圖 51B]是示出根據實施例的電晶體的特性的圖。

【實施方式】

【0023】參照圖式對實施方式進行詳細說明。注意，本發明不侷限於以下說明，而所屬技術領域的通常知識者可以很容易地理解一個事實就是其方式及詳細內容在不脫離本發明的精神及其範圍的情況下可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定在以下所示的實施方式所記載的內容中。

【0024】注意，在下面說明的發明結構中，在不同的圖式中共用相同的符號來顯示相同的部分或具有相同功能的部分，而省略反復說明。此外，當表示具有相同功能的部分時有時使用相同的陰影線，而不特別附加元件符號。

【0025】為了便於理解，有時圖式中示出的各構成的位置、大小及範圍等並不表示其實際的位置、大小及範圍等。因此，所公開的發明並不必然限於圖式中公開的位置、尺寸及範圍等。

【0026】另外，根據情況或狀態，可以互相調換“膜”和“層”。例如，可以將“導電層”變換為“導電膜”。此外，可以將“絕緣膜”變換為“絕緣層”。

【0027】在本說明書等中，有時將使用金屬遮罩或 FMM(Fine Metal Mask，高精細金屬遮罩)製造的器件稱為

具有MM(Metal Mask)結構的器件。此外，在本說明書等中，有時將不使用金屬遮罩或FMM製造的器件稱為具有MML(Metal Mask Less)結構的器件。

【0028】在本說明書等中，有時將在發光波長不同的發光器件中至少分別製造發光層的結構稱為SBS(Side By Side)結構。SBS結構由於可以對各發光器件使材料及結構最佳化，材料及結構的選擇自由度得到提高，可以容易實現亮度及可靠性的提高。

【0029】在本說明書等中，有時將電洞或電子表示為“載子”。明確而言，有時將電洞注入層或電子注入層稱為“載子注入層”，將電洞傳輸層或電子傳輸層稱為“載子傳輸層”，將電洞障壁層或電子障壁層稱為“載子障壁層”。注意，上述載子注入層、載子傳輸層及載子障壁層有時無法根據其剖面形狀或特性等明確地進行區分。另外，有時一個層兼具載子注入層、載子傳輸層和載子障壁層中的兩者或三者的功能。

【0030】在本說明書等中，發光器件在一對電極間包括EL層。EL層至少包括發光層。在此，作為EL層所包括的層(也被稱為功能層)，可以舉出發光層、載子注入層(電洞注入層及電子注入層)、載子傳輸層(電洞傳輸層及電子傳輸層)及載子障壁層(電洞障壁層及電子障壁層)。

【0031】在本說明書等中，受光器件(也被稱為受光元件)在一對電極之間至少包括被用作光電轉換層的活性層。

【0032】在本說明書等中，島狀是指以同一製程形成並使用同一材料的兩個以上的層物理分離的狀態。例如，島狀發光層是指該發光層與相鄰的發光層物理分離的狀態。

【0033】在本說明書等中，錐形形狀是指組件的側面的至少一部分相對於基板面或被形成面傾斜地設置的形狀。例如，較佳為具有傾斜的側面和基板面或被形成面所形成的角度(也被稱為錐角)小於90度的區域。在此，組件的側面、基板面及被形成面不一定必須完全平坦，也可以是具有微小曲率的近似平面狀或具有微細凹凸的近似平面狀。

【0034】在本說明書等中，遮罩層(也稱為犧牲層)至少位於發光層(更明確而言是構成EL層的層中被加工為島狀的層)的上方，並且在製程中具有保護該發光層的功能。

【0035】在本說明書等中，斷開是指層、膜或電極因被形成面的形狀(例如，步階等)而斷開的現象。

【0036】在本說明書等中，“頂面形狀大致一致”是指疊層中的每一個層的邊緣的至少一部分重疊。例如，包括上層及下層藉由同一的遮罩圖案或其一部分同一的遮罩圖案被加工的情況。但是，實際上有邊緣不重疊的情況，有時上層位於下層的內側或者上層位於下層的外側，該情況也可以說“頂面形狀大致一致”。

【0037】

實施方式1

在本實施方式中參照圖1至圖30對本發明的一個實施方式的半導體裝置及其製造方法等進行說明。

【0038】

<結構例子1>

[結構例子1-1]

對本發明的一個實施方式的半導體裝置進行說明。圖1A示出半導體裝置10的俯視圖(也稱為平面圖)。圖1B示出半導體裝置10的等效電路圖。圖1C示出沿著圖1A所示的點劃線A1-A2的截斷面的剖面圖，圖2A示出沿著點劃線B1-B2及點劃線B3-B4的截斷面的剖面圖。圖2B示出半導體裝置10的立體圖。注意，在圖1A中，省略半導體裝置10的組件的一部分(絕緣層等)。關於半導體裝置的俯視圖，與圖1A同樣地，後面的圖式中也省略組件的一部分。此外，為了容易理解，在圖2B中使絕緣層透過且以虛線示出其輪廓。

【0039】半導體裝置10包括電晶體100及電晶體200。電晶體100的源極電極和汲極電極中的一個與電晶體200的源極電極和汲極電極中的一個電連接。

【0040】注意，在圖1B中，電晶體100及電晶體200為n通道型電晶體，但是本發明的一個實施方式不侷限於此。電晶體100和電晶體200中的一者或兩者也可以為p通道型電晶體。

【0041】電晶體100設置在基板102上。電晶體100包

括導電層104、絕緣層106、半導體層108、導電層112a及導電層112b。導電層104被用作閘極電極。絕緣層106的一部分被用作閘極絕緣層。導電層112b被用作源極電極和汲極電極中的一個，導電層112a被用作源極電極和汲極電極中的另一個。在半導體層108中，在源極電極與汲極電極之間隔著閘極絕緣層與閘極電極重疊的區域的整體被用作通道形成區域。此外，在半導體層108中，與源極電極接觸的區域被用作源極區域，與汲極電極接觸的區域被用作汲極區域。

【0042】電晶體200可以具有與電晶體100同樣的結構。電晶體200包括導電層204、絕緣層206、半導體層208、導電層112b及導電層212b。導電層204被用作閘極電極。絕緣層206的一部分被用作閘極絕緣層。導電層112b被用作源極電極和汲極電極中的一個，導電層212b被用作源極電極和汲極電極中的另一個。在半導體層208中，在源極電極與汲極電極之間隔著閘極絕緣層與閘極電極重疊的區域的整體被用作通道形成區域。此外，在半導體層208中，與源極電極接觸的區域被用作源極區域，與汲極電極接觸的區域被用作汲極區域。

【0043】導電層112b不僅被用作電晶體100的源極電極和汲極電極中的一個，而且被用作電晶體200的源極電極和汲極電極中的一個。當電晶體100和電晶體200共用導電層112b時，可以縮小電路的佔有面積，可以實現小型半導體裝置。

【0044】首先，說明電晶體100的詳細結構。

【0045】基板102上設置有導電層112a，導電層112a上設置有絕緣層110，絕緣層110上設置有導電層112b。絕緣層110包括夾在導電層112a與導電層112b之間的區域。導電層112a包括隔著絕緣層110與導電層112b重疊的區域。絕緣層110在與導電層112a重疊的區域包括開口141。在開口141中導電層112a露出。導電層112b在與導電層112a重疊的區域包括開口143。開口143設置在重疊於開口141的區域。

【0046】導電層112a和導電層112b也可以都具有疊層結構。在圖1C等中，導電層112a具有導電層112a_1與導電層112a_1上的導電層112a_2的疊層結構。如圖1C所示，導電層112a_2包括開口145，在開口145中導電層112a_1露出。在開口145中導電層112a_1包括與半導體層108接觸的區域。導電層112a_2較佳為不包括與半導體層108接觸的區域。

【0047】圖3A是摘要示出電晶體100的立體圖。圖3B是摘要示出導電層112a的立體圖。導電層112a_2在與導電層112a_1重疊的區域中包括開口145。

【0048】圖3C是摘要示出導電層112a及導電層112b、開口141及開口143的立體圖。注意，用虛線示出設置在絕緣層110中的開口141。如圖3C所示，導電層112b在與導電層112a重疊的區域中包括開口143。

【0049】開口141及開口143的頂面形狀例如可以都呈

圓形或橢圓形。開口 141 及開口 143 的頂面形狀也可以都呈三角形、四角形(包括長方形、菱形、正方形)、五角形等多角形或這些多角形的角部呈圓形的形狀。如圖 1A 所示，開口 141 及開口 143 的頂面形狀較佳為都呈圓形。藉由開口 141 及開口 143 的頂面形狀呈圓形，可以提高形成開口 141 及開口 143 時的加工精度，可以形成微細的開口 141 及開口 143。注意，在本說明書等中，圓形不侷限於正圓。

【0050】導電層 112b 的開口 143 一側的端部較佳為與絕緣層 110 的開口 141 一側的端部一致或大致一致。開口 143 的頂面形狀也可以說與開口 141 的頂面形狀一致或大致一致。注意，在本說明書等中，導電層 112b 的開口 143 一側的端部是指導電層 112b 的開口 143 一側的底面端部。導電層 112b 的底面是指絕緣層 110 一側的面。絕緣層 110 的開口 141 一側的端部是指絕緣層 110 的開口 141 一側的頂面端部。絕緣層 110 的頂面是指導電層 112b 一側的面。此外，開口 143 的頂面形狀是指導電層 112b 的開口 143 一側的底面端部的形狀。開口 141 的頂面形狀是指絕緣層 110 的開口 141 一側的頂面端部的形狀。

【0051】端部一致或大致一致也可以說是端部對齊或大致對齊。在端部對齊或大致對齊的情況以及頂面形狀一致或大致一致的情況下，可以說在俯視(也稱為從平面看)時至少其邊緣的一部分在層疊的各層間彼此重疊。例如，包括上層與下層由同一遮罩圖案或其一部分相同的遮罩圖案加工而成的情況。但是，實際上有邊緣不重疊的情況，

有時上層位於下層的內側或者上層位於下層的外側，這種情況也可以說“端部大致對齊”或“頂面形狀大致一致”。

【0052】開口141例如可以使用用於開口143的形成的光阻遮罩形成。明確而言，形成將成為絕緣層110的絕緣膜、該絕緣膜上的將成為導電層112b的導電膜及該導電膜上的光阻遮罩。並且，在使用該光阻遮罩在該導電膜中形成開口143之後，使用該光阻遮罩在該絕緣膜中形成開口141，由此可以使開口141的端部與開口143的端部一致或大致一致。藉由採用這種結構，可以使製程簡化。

【0053】也可以在形成開口143之後藉由與開口143不同的製程形成開口141。此外，對開口141及開口143的形成順序沒有特別的限制。例如，也可以在將成為絕緣層110的絕緣膜中形成開口141之後形成將成為導電層112b的導電膜且在該導電膜中形成開口143。

【0054】導電層112b的開口143一側的端部也可以不與絕緣層110的開口141一側的端部一致。就是說，開口143的頂面形狀也可以不與開口141的頂面形狀一致。在俯視時，開口143較佳為包括開口141。導電層112b的開口143一側的端部也可以位於絕緣層110的開口141一側的端部的外側。半導體層108包括與導電層112b的頂面及側面、絕緣層110的頂面及側面以及導電層112a的頂面接觸的區域。藉由採用這樣的結構，形成在導電層112a、導電層112b及絕緣層110上的層(例如，半導體層108)的被形成面的階段變小。因此，可以提高形成在導電層112a、導電

層 112b 及絕緣層 110 上的層的覆蓋性，因此可以抑制在該層中產生不良諸如斷開或空洞。

【0055】半導體層 108 以覆蓋開口 141 及開口 143 的方式設置。半導體層 108 包括與導電層 112b 的頂面及側面、絕緣層 110 的側面以及導電層 112a 的頂面接觸的區域。半導體層 108 藉由開口 141 及開口 143 與導電層 112a 電連接。半導體層 108 具有沿著導電層 112b 的頂面及側面、絕緣層 110 的側面以及導電層 112a 的頂面的形狀的形狀。

【0056】注意，在本實施方式中，在絕緣層 110 及導電層 112b 中設置開口 141 及開口 143，以覆蓋開口 141 及開口 143 的方式設置半導體層 108，但是本發明的一個實施方式不侷限於此。本發明的一個實施方式的半導體裝置只要包括在導電層 112a 上設置絕緣層 110 的第一區域以及在導電層 112a 上沒有設置絕緣層 110 的第二區域就可。在電晶體 100 中，在因第一區域和第二區域而形成的步階中設置半導體層 108 即可。絕緣層 106 設置在半導體層 108 上即可，導電層 104 以隔著絕緣層 106 與導電層 112a 和導電層 112b 之間的半導體層 108 重疊的方式設置即可。

【0057】半導體層 108 較佳為覆蓋導電層 112b 的開口 143 一側的端部。圖 1C 等示出半導體層 108 的端部位於導電層 112b 上的結構。半導體層 108 的端部也可以說與導電層 112b 的頂面接觸。此外，半導體層 108 也可以延伸覆蓋導電層 112b 的不面對開口 143 的一側的端部。半導體層 108 的端部也可以與絕緣層 110 的頂面接觸。

【0058】圖3D是摘要示出導電層112a及半導體層108的立體圖。如圖3C所示，半導體層108以覆蓋開口141及開口143的方式設置。如圖1C等所示，在開口141中，半導體層108包括與導電層112a的頂面接觸的區域。明確而言，在開口141中，半導體層108較佳為包括與導電層112a_1的頂面接觸的區域。

【0059】在圖1C等中示出半導體層108具有單層結構，但本發明的一個實施方式不侷限於此。半導體層108也可以具有兩層以上的疊層結構。

【0060】被用作電晶體100的閘極絕緣層的絕緣層106以覆蓋開口141及開口143的方式設置。絕緣層106設置在半導體層108、導電層112b及絕緣層110上。絕緣層106包括與半導體層108的頂面及側面、導電層112b的頂面及側面以及絕緣層110的頂面接觸的區域。絕緣層106具有沿著絕緣層110的頂面、導電層112b的頂面及側面、半導體層108的頂面及側面以及導電層112a的頂面的形狀的形狀。

【0061】被用作電晶體100的閘極電極的導電層104設置在絕緣層106上，並包括與絕緣層106的頂面接觸的區域。導電層104包括隔著絕緣層106與半導體層108重疊的區域。導電層104具有沿著絕緣層106的頂面的形狀的形狀。

【0062】圖3E是摘要示出導電層112a及導電層104的立體圖。如圖3E所示，導電層104以覆蓋開口141及開口143的方式設置。

【0063】如圖1C等所示，在開口141及開口143中，導電層104包括隔著絕緣層106與半導體層108重疊的區域。此外，導電層104包括隔著絕緣層106及半導體層108與導電層112a重疊的區域以及與導電層112b重疊的區域。導電層104較佳為覆蓋導電層112b的開口143一側的端部。藉由採用這種結構，可以在半導體層108中使在源極電極與汲極電極之間隔著閘極絕緣層與閘極電極重疊的區域的整體用作通道形成區域。

【0064】接著，說明電晶體200的詳細結構。

【0065】導電層112b上設置有絕緣層106，絕緣層106上設置有絕緣層210，絕緣層210上設置有導電層212b。絕緣層106及絕緣層210包括夾在導電層112b與導電層212b之間的區域。導電層112b包括隔著絕緣層106及絕緣層210與導電層212b重疊的區域。絕緣層106及絕緣層210在與導電層112b重疊的區域包括開口241。在開口241中導電層112b露出。導電層212b在與導電層112b重疊的區域包括開口243。開口243設置在重疊於開口241的區域。

【0066】圖4A是摘要示出電晶體200的立體圖。圖4B是摘要示出導電層112b的立體圖。圖4C是摘要示出導電層112b、導電層212b、開口241及開口243的立體圖。注意，用虛線示出設置在絕緣層106及絕緣層210中的開口241。如圖4C所示，導電層212b在與導電層112b重疊的區域中包括開口243。

【0067】開口241及開口243的頂面形狀可以參照有關

開口 141 及開口 143 的記載。如圖 1A 所示，開口 241 及開口 243 的頂面形狀較佳為呈圓形。

【0068】導電層 212b 的開口 243 一側的端部較佳為與絕緣層 210 的開口 241 一側的端部一致或大致一致。開口 243 的頂面形狀也可以說與開口 241 的頂面形狀一致或大致一致。注意，在本說明書等中，導電層 212b 的開口 243 一側的端部是指導電層 212b 的開口 243 一側的底面端部。導電層 212b 的底面是指絕緣層 210 一側的面。絕緣層 210 的開口 241 一側的端部是指絕緣層 210 的開口 241 一側的頂面端部。絕緣層 210 的頂面是指導電層 212b 一側的面。此外，開口 243 的頂面形狀是指導電層 212b 的開口 243 一側的底面端部的形狀。開口 241 的頂面形狀是指絕緣層 210 的開口 241 一側的頂面端部的形狀。

【0069】開口 241 及開口 243 的形成可以使用與開口 141 及開口 143 的形成同樣的方法。注意，導電層 212b 的開口 243 一側的端部也可以不與絕緣層 210 的開口 241 一側的端部一致。

【0070】半導體層 208 以覆蓋開口 241 及開口 243 的方式設置。半導體層 208 包括與導電層 212b 的頂面及側面、絕緣層 110 的側面、絕緣層 106 的側面以及導電層 112b 的頂面接觸的區域。半導體層 208 藉由開口 241 及開口 243 與導電層 112b 電連接。半導體層 208 具有沿著導電層 212b 的頂面及側面、絕緣層 210 的側面、絕緣層 106 的側面以及導電層 112b 的頂面的形狀的形狀。

【0071】注意，在本實施方式中，在絕緣層106、絕緣層210及導電層212b中設置開口241及開口243，以覆蓋開口241及開口243的方式設置半導體層208，但是本發明的一個實施方式不侷限於此。本發明的一個實施方式的半導體裝置只要包括在導電層112b上設置絕緣層106及絕緣層110的第三區域以及在導電層112b上沒有設置絕緣層106和絕緣層110的第四區域中的一者或兩者就可。在電晶體200中，在因第三區域和第四區域而形成的步階中設置半導體層208即可。絕緣層206設置在半導體層208上即可，導電層204以隔著絕緣層206與導電層112b和導電層212b之間的半導體層208重疊的方式設置即可。

【0072】半導體層208較佳為覆蓋導電層212b的開口243一側的端部。圖1C等示出半導體層208的端部位於導電層212b上的結構。半導體層208的端部也可以說與導電層212b的頂面接觸。此外，半導體層208也可以延伸覆蓋導電層212b的不面對開口243的一側的端部。半導體層208的端部也可以與絕緣層210的頂面接觸。

【0073】圖4D是摘要示出導電層112b及半導體層208的立體圖。如圖4D所示，半導體層208以覆蓋開口241及開口243的方式設置。在開口241中，半導體層208包括與導電層112b的頂面接觸的區域。

【0074】在圖1C等中示出半導體層208具有單層結構，但本發明的一個實施方式不侷限於此。半導體層208也可以具有兩層以上的疊層結構。

【0075】被用作電晶體200的閘極絕緣層的絕緣層206以覆蓋開口241及開口243的方式設置。絕緣層206設置在半導體層208、導電層212b及絕緣層210上。絕緣層206包括與半導體層208的頂面及側面、導電層212b的頂面及側面以及絕緣層210的頂面接觸的區域。絕緣層206具有沿著絕緣層210的頂面、導電層212b的頂面及側面、半導體層208的頂面及側面以及導電層112b的頂面的形狀的形狀。

【0076】被用作電晶體200的閘極電極的導電層204設置在絕緣層206上，並包括與絕緣層206的頂面接觸的區域。導電層204包括隔著絕緣層206與半導體層208重疊的區域。導電層204具有沿著絕緣層206的頂面的形狀的形狀。

【0077】圖4E是摘要示出導電層112b及導電層204的立體圖。如圖4E所示，導電層204以覆蓋開口241及開口243的方式設置。

【0078】如圖1C等所示，在開口241及開口243中，導電層204包括隔著絕緣層206與半導體層208重疊的區域。此外，導電層204包括隔著絕緣層206及半導體層208與導電層112b重疊的區域以及與導電層212b重疊的區域。導電層204較佳為覆蓋導電層212b的開口243一側的端部。藉由採用這種結構，可以在半導體層208中使在源極電極與汲極電極之間隔著閘極絕緣層與閘極電極重疊的區域的整體用作通道形成區域。

【0079】電晶體100是在半導體層108的上方包括閘極

電極的所謂頂閘極型電晶體。再者，由於半導體層108的底面與源極電極及汲極電極接觸，所以可以說是TGBC(Top Gate Bottom Contact：頂閘極底接觸)型電晶體。同樣地，可以將電晶體200稱為TGBC型電晶體。

【0080】導電層112a、導電層112b及導電層104都可以都被用作佈線，電晶體100可以設置在這些佈線重疊的區域。同樣地，導電層112b、導電層212b及導電層104都可以都被用作佈線，電晶體200可以設置在這些佈線重疊的區域。也就是說，在包括電晶體100、電晶體200及該佈線的電路中，可以縮小電晶體100、電晶體200及佈線的佔有面積。因此，可以縮小電路的佔有面積而實現小型半導體裝置。電晶體100也可以包括與電晶體200重疊的區域。當電晶體100包括與電晶體200重疊的區域時，可以進一步縮小電路的佔有面積。例如，在本發明的一個實施方式的半導體裝置用於顯示裝置的像素電路時，可以縮小像素電路的佔有面積，可以實現高清晰顯示裝置。此外，在用於顯示裝置的驅動電路(例如，閘極線驅動電路及源極線驅動電路)時，可以縮小驅動電路的佔有面積，因此可以實現窄邊框的顯示裝置。

【0081】在本發明的一個實施方式的半導體裝置中，用作佈線的導電層112a、導電層112b、導電層104、導電層212b及導電層204分別設置在不同層中。因此，可以在各層中配置各導電層，佈局自由度得到提高，可以縮小電路的佔有面積。

【0082】這裡，參照圖5A及圖5B說明電晶體100的通道長度及通道寬度。圖5A是電晶體100的俯視圖。圖5B是圖1C的放大圖。

【0083】在半導體層108中，與導電層112a接觸的區域被用作源極區域和汲極區域中的另一個，與導電層112b接觸的區域被用作源極區域和汲極區域中的一個，源極區域與汲極區域之間的區域被用作通道形成區域。

【0084】電晶體100的通道長度為源極區域與汲極區域之間的距離。圖5B中以虛線的雙箭頭表示電晶體100的通道長度L100。通道長度L100在剖面中成為半導體層108接觸於導電層112a的區域的端部與半導體層108接觸於導電層112b的區域的端部的距離。

【0085】在此，電晶體100的通道長度L100相當於在剖面中的絕緣層110的開口141一側的側面的長度。也就是說，通道長度L100由絕緣層110的厚度T110、絕緣層110的開口141一側的側面與絕緣層110的被形成面(這裡，導電層112a的頂面)而成的角度 $\theta 110$ 決定，不受用於電晶體的製造的曝光裝置的性能的影響。因此，可以使通道長度L100設為比曝光裝置的極限解析度小的值，可以實現微細的電晶體。例如，通道長度L100較佳為 $0.01\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.05\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.1\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.15\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $2.5\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $2\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $1.5\mu\text{m}$ ，

更佳為 $0.3\mu\text{m}$ 以上且 $1.5\mu\text{m}$ 以下，更佳為 $0.3\mu\text{m}$ 以上且 $1.2\mu\text{m}$ 以下，更佳為 $0.4\mu\text{m}$ 以上且 $1.2\mu\text{m}$ 以下，更佳為 $0.4\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下，更佳為 $0.5\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下。在圖 5B 中，以點劃線的雙箭頭表示絕緣層 110 的厚度 T110。

【0086】藉由縮小通道長度 L100，可以增大電晶體 100 的通態電流。藉由使用電晶體 100，可以製造能夠高速工作的電路。再者，可以縮小電路的佔有面積。因此，可以實現小型半導體裝置。例如，在本發明的一個實施方式的半導體裝置用於大型顯示裝置或高清晰的顯示裝置的情況下，在佈線數增加時也可以降低各佈線的信號延遲，由此可以抑制顯示不均勻。此外，由於可以縮小電路的佔有面積，所以可以縮小顯示裝置的邊框。

【0087】藉由調整絕緣層 110 的厚度 T110 及角度 $\theta 110$ ，可以控制通道長度 L100。

【0088】絕緣層 110 的厚度 T110 較佳為 $0.01\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.05\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.1\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.15\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $2.5\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $2\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $1.5\mu\text{m}$ ，更佳為 $0.3\mu\text{m}$ 以上且 $1.5\mu\text{m}$ 以下，更佳為 $0.3\mu\text{m}$ 以上且 $1.2\mu\text{m}$ 以下，更佳為 $0.4\mu\text{m}$ 以上且 $1.2\mu\text{m}$ 以下，更佳為 $0.4\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下，更佳為 $0.5\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下。

【0089】絕緣層 110 的開口 141 一側的側面較佳為具有錐形形狀。由絕緣層 110 的開口 141 一側的側面與絕緣層

110的被形成面(這裡，導電層112a的頂面)而成的角度 θ_{110} 較佳為小於90度。藉由減小角度 θ_{110} ，可以提高設置在絕緣層110上的層(例如，半導體層108)的覆蓋性。但是，有時由於減小角度 θ_{110} 而半導體層108與導電層112a的接觸面積變小，因此半導體層108與導電層112a的接觸電阻上升。角度 θ_{110} 較佳為45度以上且小於90度，更佳為50度以上且小於90度，更佳為55度以上且小於90度，更佳為60度以上且小於90度，更佳為60度以上且85度以下，更佳為65度以上且85度以下，更佳為65度以上且80度以下，更佳為70度以上且80度以下。藉由使角度 θ_{110} 設在上述範圍內，可以提高形成在導電層112a及絕緣層110上的層(例如，半導體層108)的覆蓋性，由此可以抑制該層中產生斷開或空洞等不良。此外，可以降低半導體層108與導電層112a的接觸電阻。

【0090】注意，在圖5B等中示出在剖面中絕緣層110的開口141一側的側面的形狀為直線的結構，但本發明的一個實施方式不侷限於此。在剖面中絕緣層110的開口141一側的側面的形狀也可以為曲線，也可以包括側面的形狀為直線的區域及曲線的區域的兩者。

【0091】導電層112b較佳為沒有設置在開口141的內側。明確而言，導電層112b較佳為不包括與絕緣層110的開口141一側的側面接觸的區域。當將導電層112b還設置在開口141的內側時，電晶體100的通道長度 L_{100} 比絕緣層110的側面的長度短，因此有時通道長度 L_{100} 的控制變得

困難。因此，較佳的是，開口143的頂面形狀與開口141的頂面形狀一致或者在俯視時開口143包括開口141。

【0092】電晶體100的通道寬度為與通道長度方向正交的方向上的源極區域的寬度或汲極區域的寬度。也就是說，通道寬度為與通道長度方向正交的方向上的半導體層108與導電層112a接觸的區域的寬度或半導體層108與導電層112b接觸的區域的寬度。這裡，以與通道長度方向正交的方向上的半導體層108與導電層112b接觸的區域的寬度為電晶體100的通道寬度進行說明。圖5A及圖5B中以實線的雙箭頭表示電晶體100的通道寬度W100。通道寬度W100在俯視時成為開口143一側的導電層112b的底面端部的長度。

【0093】通道寬度W100由開口143的頂面形狀決定。圖5A及圖5B中以雙點劃線的雙箭頭表示開口143的寬度D143。寬度D143是指在俯視時與開口143外接的最小矩形的短邊。在藉由光微影法形成開口143時，開口143的寬度D143為曝光裝置的極限解析度以上。寬度D143例如較佳為 $0.2\mu\text{m}$ 以上且小於 $5\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $4.5\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $4\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $3.5\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $3\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $2.5\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $2\mu\text{m}$ ，更佳為 $0.2\mu\text{m}$ 以上且小於 $1.5\mu\text{m}$ ，更佳為 $0.3\mu\text{m}$ 以上且 $1.5\mu\text{m}$ 以下，更佳為 $0.3\mu\text{m}$ 以上且 $1.2\mu\text{m}$ 以下，更佳為 $0.4\mu\text{m}$ 以上且 $1.2\mu\text{m}$ 以下，更佳為 $0.4\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下，

更佳為 $0.5\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下。注意，在開口143的頂面形狀呈圓形時，寬度D143相當於開口143的直徑，通道寬度W100可以被算出為“ $D143 \times \pi$ ”。

【0094】參照圖6A及圖6B說明電晶體200的通道長度及通道寬度。圖6A是電晶體200的俯視圖。圖6B是圖1C的放大圖。

【0095】在半導體層208中，與導電層112b接觸的區域被用作源極區域和汲極區域中的一個，與導電層212b接觸的區域被用作源極區域和汲極區域中的另一個，源極區域與汲極區域之間的區域被用作通道形成區域。

【0096】圖6B中以虛線的雙箭頭表示電晶體200的通道長度L200。通道長度L200在剖面中成為半導體層208接觸於導電層112b的區域的端部與半導體層208接觸於導電層212b的區域的端部的距離。

【0097】在此，電晶體200的通道長度L200相當於剖面圖中的絕緣層106的開口241一側的側面的長度和絕緣層210的開口241一側的側面的長度之和。就是說，通道長度L200根據絕緣層210的厚度T210、絕緣層106的厚度T106以及絕緣層106的開口241一側的側面和絕緣層106的被形成面(在此，導電層112b的頂面)所形成的角度 θ_{106} 而決定。在圖6B中，以點劃線的箭頭示出絕緣層106的厚度T106，以點劃線的雙箭頭示出絕緣層210的厚度T210。通道長度L200較佳為在上述通道長度L100的範圍內。藉由調節絕緣層106的厚度T106、角度 θ_{106} 以及絕緣層210的厚度

T210，可以控制通道長度L200。

【0098】絕緣層106的厚度T106和絕緣層210的厚度T210之和較佳為在上述絕緣層110的厚度T110的範圍內。

【0099】絕緣層106及絕緣層210的開口241一側的側面較佳為具有錐形形狀。尤其是，絕緣層106的開口241一側的側面和絕緣層106的被形成面(在此，導電層112b的頂面)所形成的角度 θ_{106} 較佳為小於90度。角度 θ_{106} 較佳為在上述絕緣層110的角度 θ_{110} 的範圍內。

【0100】絕緣層106的厚度T106和絕緣層210的厚度T210之和與上述絕緣層110的厚度T110既可以相同又可以不同。絕緣層106的角度 θ_{106} 與絕緣層110的角度 θ_{110} 既可以相同又可以不同。藉由使厚度T106和厚度T210之和與厚度T110相等或大致相等且使角度 θ_{106} 與角度 θ_{110} 相等或大致相等，可以使電晶體100的通道長度L100與電晶體200的通道長度L200相等或大致相等。藉由使厚度T106和厚度T210之和與厚度T110不同或者使角度 θ_{106} 與角度 θ_{110} 不同，可以使電晶體100的通道長度L100與電晶體200的通道長度L200不同。

【0101】注意，在圖6B等中示出在剖面中絕緣層106及絕緣層210的開口241一側的側面的形狀為直線的結構，但本發明的一個實施方式不侷限於此。

【0102】導電層212b較佳為沒有設置在開口241的內側。明確而言，導電層212b較佳為不包括與絕緣層106及絕緣層210的開口241一側的側面接觸的區域。在將導電層

212b還設置在開口241的內側時，有時電晶體200的通道長度 L_{200} 比絕緣層210的側面和絕緣層106的側面的長度之和小，通道長度 L_{200} 的控制變困難。因此，較佳的是，開口243的頂面形狀與開口241的頂面形狀一致或者在俯視時開口243包括開口241。

【0103】圖6A及圖6B中以實線的雙箭頭表示電晶體200的通道寬度 W_{200} 。通道寬度 W_{200} 在俯視時成為開口243一側的導電層212b的底面端部的長度。

【0104】通道寬度 W_{200} 由開口243的頂面形狀決定。圖6A及圖6B中以雙點劃線的雙箭頭表示開口243的寬度 D_{243} 。寬度 D_{243} 是指在俯視時與開口243外接的最小矩形的短邊。開口243的寬度 D_{243} 較佳為在上述開口143的寬度 D_{143} 的範圍內。開口243的寬度 D_{243} 也可以與開口143的寬度 D_{143} 不同。當開口243的頂面形狀呈圓形時，寬度 D_{243} 相當於開口243的直徑，可以將通道寬度 W_{200} 計算為“ $D_{243} \times \pi$ ”。開口243的寬度 D_{243} 與開口143的寬度 D_{143} 既可以相同又可以不同。藉由使開口143和開口243具有相同的頂面形狀且使開口的寬度相等或大致相等，可以使電晶體100的通道寬度 W_{100} 和電晶體200的通道寬度 W_{200} 相等或大致相等。當在開口143和開口243之間使頂面形狀和寬度中的一者或兩者不同時，可以使電晶體100的通道寬度 W_{100} 和電晶體200的通道寬度 W_{200} 不同。

【0105】電晶體100及電晶體200上設置有絕緣層195。絕緣層195被用作半導體裝置10的保護層。

【0106】用作半導體裝置10的保護層的絕緣層195較佳為使用不容易使雜質擴散的材料。藉由設置絕緣層195，可以有效地抑制雜質從外部擴散到電晶體中，從而可以提高半導體裝置的可靠性。作為雜質例如可以舉出水及氫。絕緣層195可以為包含無機材料的絕緣層或包含有機材料的絕緣層。絕緣層195例如可以適當地使用氧化物或氮化物的無機材料。更明確而言，可以使用氮化矽、氮氧化矽、氧氮化矽、氧化鋁、氧氮化鋁、氮化鋁、氧化鉛和鉛酸鉛中的一個或多個。作為有機材料例如可以使用丙烯酸樹脂和聚醯亞胺樹脂中的一個或多個。作為有機材料也可以使用感光性材料。此外，也可以層疊兩層以上的上述絕緣膜而使用。絕緣層195也可以具有包含無機材料的絕緣層及包含有機材料的絕緣層的疊層結構。

【0107】以下說明包括在本實施方式的半導體裝置中的組件。

【0108】

[半導體裝置的組件]

[半導體層108、半導體層208]

對可用於半導體層108的半導體材料沒有特別的限制。例如，可以使用單一材料的半導體或化合物半導體。作為單一材料的半導體例如可以使用矽或鍺。作為化合物半導體例如可以舉出砷化鎵、矽鍺。作為化合物半導體可以使用具有半導體特性的有機物或具有半導體特性的金屬氧化物(也稱為氧化物半導體)。注意，這些半導體材料也

可以包含雜質作為摻雜物。

【0109】對於用於半導體層108的半導體材料的結晶性沒有特別的制限，可以使用非晶半導體或具有結晶性的半導體（單晶半導體、多晶半導體、微晶半導體或其一部分具有結晶區域的半導體）。當使用具有結晶性的半導體時可以抑制電晶體的特性劣化，所以是較佳的。

【0110】半導體層108可以使用矽。作為矽可以舉出單晶矽、多晶矽、微晶矽及非晶矽。作為多晶矽例如可以舉出低溫多晶矽(LTPS: Low Temperature Poly Silicon)。

【0111】作為半導體層108使用非晶矽的電晶體可以形成在大型玻璃基板上，可以以低成本製造。作為半導體層108使用多晶矽的電晶體具有高場效移動率而能夠進行高速工作。此外，作為半導體層108使用微晶矽的電晶體與使用非晶矽的電晶體相比具有高場效移動率而能夠進行高速工作。

【0112】半導體層108較佳為包含具有半導體特性的金屬氧化物(氧化物半導體)。作為可用於半導體層108的金屬氧化物例如可以舉出銦氧化物、鎵氧化物及鋅氧化物。金屬氧化物較佳為至少包含銦(In)或鋅(Zn)。此外，金屬氧化物較佳為包含選自銦、元素M和鋅中的兩個或三個。注意，元素M是選自鎵、鋁、矽、硼、鈮、錫、銅、釩、鉍、鈦、鐵、鎳、鍺、鉛、鐳、銻、鉕、鉛、鉭、鎢、鈷和鎂中的一種或多種。尤其是，元素M較佳為選自鋁、鎵、鈮和錫中的一種或多種。元素M較佳為鎵。

【0113】半導體層108例如可以使用氧化銦、銦鋅氧化物(In-Zn氧化物)、銦錫氧化物(In-Sn氧化物)、銦鈦氧化物(In-Ti氧化物)、銦鋁鋅氧化物(In-Al-Zn氧化物，也記為IAZO)、銦錫鋅氧化物(In-Sn-Zn氧化物)、銦鈦鋅氧化物(In-Ti-Zn氧化物)、銦鎵鋅氧化物(In-Ga-Zn氧化物，也記為IGZO)、銦鎵錫鋅氧化物(In-Ga-Sn-Zn氧化物，也記為IGZTO)、銦鎵鋁鋅氧化物(In-Ga-Al-Zn氧化物，也記為IGAZO或IAGZO)等。或者，可以使用含矽的銦錫氧化物等。

【0114】這裡，半導體層108所包含的金屬氧化物的組成給電晶體100的電特性及可靠性帶來很大的影響。

【0115】例如，藉由提高金屬氧化物中的相對於所有的含有金屬元素的原子數之和的銦的原子數的比率，可以實現通態電流大的電晶體。

【0116】在作為半導體層108使用In-Zn氧化物的情況下，較佳為使用銦的原子數比為鋅的原子數比以上的金屬氧化物。例如，可以使用金屬元素的原子數比為In：Zn=1：1、In：Zn=2：1、In：Zn=3：1、In：Zn=4：1、In：Zn=5：1、In：Zn=7：1、In：Zn=10：1或其附近的金屬氧化物。

【0117】在作為半導體層108使用In-Sn氧化物的情況下，較佳為使用銦的原子數比為錫的原子數比以上的金屬氧化物。例如，可以使用金屬元素的原子數比為In：Sn=1：1、In：Sn=2：1、In：Sn=3：1、In：Sn=4：1、

In : Sn=5 : 1、In : Sn=7 : 1、In : Sn=10 : 1或其附近的金屬氧化物。

【0118】在作為半導體層108使用In-Sn-Zn氧化物的情況下，可以使用銦的原子數比高於錫的原子數比的金屬氧化物。再者，較佳為使用鋅的原子數比高於錫的原子數比的金屬氧化物。例如，可以使用金屬元素的原子數比為In : Sn : Zn=2 : 1 : 3、In : Sn : Zn=3 : 1 : 2、In : Sn : Zn=4 : 2 : 3、In : Sn : Zn=4 : 2 : 4.1、In : Sn : Zn=5 : 1 : 3、In : Sn : Zn=5 : 1 : 6、In : Sn : Zn=5 : 1 : 7、In : Sn : Zn=5 : 1 : 8、In : Sn : Zn=6 : 1 : 6、In : Sn : Zn=10 : 1 : 3、In : Sn : Zn=10 : 1 : 6、In : Sn : Zn=10 : 1 : 7、In : Sn : Zn=10 : 1 : 8、In : Sn : Zn=5 : 2 : 5、In : Sn : Zn=10 : 1 : 10、In : Sn : Zn=20 : 1 : 10、In : Sn : Zn=40 : 1 : 10或其附近的金屬氧化物。

【0119】在作為半導體層108使用In-Al-Zn氧化物時，可以使用銦的原子數比高於鋁的原子數比的金屬氧化物。再者，較佳為使用鋅的原子數比高於鋁的原子數比的金屬氧化物。例如，可以使用金屬元素的原子數比為In : Al : Zn=2 : 1 : 3、In : Al : Zn=3 : 1 : 2、In : Al : Zn=4 : 2 : 3、In : Al : Zn=4 : 2 : 4.1、In : Al : Zn=5 : 1 : 3、In : Al : Zn=5 : 1 : 6、In : Al : Zn=5 : 1 : 7、In : Al : Zn=5 : 1 : 8、In : Al : Zn=6 : 1 : 6、In : Al : Zn=10 : 1 : 3、In : Al : Zn=10 : 1 : 6、In : Al : Zn=10 : 1 : 7、In : Al : Zn=10 : 1 : 8、In : Al : Zn=5 : 2 : 5、In : Al : Zn=10 :

1 : 10、In : Al : Zn=20 : 1 : 10、In : Al : Zn=40 : 1 : 10
或其附近的金屬氧化物。

【0120】在作為半導體層108使用In-Ga-Zn氧化物時，可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數比高於鎵的原子數比的金屬氧化物。再者，更佳為使用鋅的原子數比高於鎵的原子數比的金屬氧化物。例如，半導體層108可以使用金屬元素的原子數比為In : Ga : Zn=2 : 1 : 3、In : Ga : Zn=3 : 1 : 2、In : Ga : Zn=4 : 2 : 3、In : Ga : Zn=4 : 2 : 4.1、In : Ga : Zn=5 : 1 : 3、In : Ga : Zn=5 : 1 : 6、In : Ga : Zn=5 : 1 : 7、In : Ga : Zn=5 : 1 : 8、In : Ga : Zn=6 : 1 : 6、In : Ga : Zn=10 : 1 : 3、In : Ga : Zn=10 : 1 : 6、In : Ga : Zn=10 : 1 : 7、In : Ga : Zn=10 : 1 : 8、In : Ga : Zn=5 : 2 : 5、In : Ga : Zn=10 : 1 : 10、In : Ga : Zn=20 : 1 : 10、In : Ga : Zn=40 : 1 : 10或其附近的金屬氧化物。

【0121】在作為半導體層108使用In-M-Zn氧化物時，可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數比高於元素M的原子數比的金屬氧化物。再者，更佳為使用鋅的原子數比高於元素M的原子數比的金屬氧化物。例如，半導體層108可以使用金屬元素的原子數比為In : M : Zn=2 : 1 : 3、In : M : Zn=3 : 1 : 2、In : M : Zn=4 : 2 : 3、In : M : Zn=4 : 2 : 4.1、In : M : Zn=5 : 1 : 3、In : M : Zn=5 : 1 : 6、In : M : Zn=5 : 1 : 7、In : M : Zn=5 : 1 : 8、In : M : Zn=6 : 1 : 6、In : M : Zn=10 : 1 :

3、In : M : Zn=10 : 1 : 6、In : M : Zn=10 : 1 : 7、In : M : Zn=10 : 1 : 8、In : M : Zn=5 : 2 : 5、In : M : Zn=10 : 1 : 10、In : M : Zn=20 : 1 : 10、In : M : Zn=40 : 1 : 10或其附近的金屬氧化物。

【0122】注意，在作為元素M包含多個金屬元素時，該金屬元素的原子數比的總計可以為元素M的原子數比。例如，在採用作為元素M包含銻及鋁的In-Ga-Al-Zn氧化物時，銻的原子數比和鋁的原子數比的總計可以為元素M的原子數比。此外，銦、元素M及鋅的原子數比較佳為在上述範圍內。例如，在採用作為元素M包含銻及錫的In-Ga-Sn-Zn氧化物時，銻的原子數比和錫的原子數比的總計可以為元素M的原子數比。此外，銦、元素M及鋅的原子數比較佳為在上述範圍內。

【0123】較佳為使用如下金屬氧化物：金屬氧化物中的相對於所有的含有金屬元素的原子數之和的銦的原子數的比率為30原子%以上且100原子%以下，較佳為30原子%以上且95原子%以下，更佳為35原子%以上且95原子%以下，更佳為35原子%以上且90原子%以下，更佳為40原子%以上且90原子%以下，更佳為45原子%以上且90原子%以下，更佳為50原子%以上且80原子%以下，更佳為60原子%以上且80原子%以下，更佳為70原子%以上且80原子%以下。例如，在作為半導體層108使用In-Ga-Zn氧化物的情況下，相對於銦、元素M及鋅的原子數的總計的銦的原子數的比率較佳為在上述範圍內。

【0124】在本說明書等中，相對於所有的含有金屬元素的原子數之和的銦的原子數的比率有時記載為銦的含有率。其他金屬元素也是同樣的。

【0125】藉由提高金屬氧化物的銦的含有率，可以實現通態電流大的電晶體。藉由將該電晶體用於需要大的通態電流的電晶體，可以實現具有優異的電特性的半導體裝置。

【0126】金屬氧化物的組成的分析例如可以使用能量色散 X 射線分析法 (EDX : Energy Dispersive X-ray Spectrometry)、X 射線光電子能譜法 (XPS : X-ray Photoelectron Spectrometry)、電感耦合電漿質譜分析法 (ICP-MS : Inductively Coupled Plasma-Mass Spectrometry) 或電感耦合電漿原子發射光譜法 (ICP-AES : Inductively Coupled Plasma-Atomic Emission Spectrometry)。或者，也可以組合多個上述方法而分析。注意，含有率低的元素有時受分析精度的影響實際上的含有率與分析所得的含有率不同。例如，當元素 M 的含有率低時，有時分析所得的元素 M 的含有率低於實際上的含有率。

【0127】在本說明書等中，附近的組成包括所希望的原子數比的 $\pm 30\%$ 的範圍。例如，當記載為原子數比為 In : M : Zn = 4 : 2 : 3 或其附近的組成時包括如下情況：銦的原子數比為 4 時，M 的原子數比為 1 以上且 3 以下，鋅的原子數比為 2 以上且 4 以下。此外，當記載為原子數比為 In : M : Zn = 5 : 1 : 6 或其附近的組成時包括如下情況：銦的原

子數比為5時，M的原子數比大於0.1且為2以下，鋅的原子數比為5以上且7以下。此外，當記載為原子數比為In：M：Zn=1：1：1或其附近的組成時包括如下情況：銦的原子數比為1時，M的原子數比大於0.1且為2以下，鋅的原子數比大於0.1且為2以下。

【0128】金屬氧化物可以適當地利用濺射法或原子層沉積(ALD：Atomic Layer Deposition)法形成。注意，在利用濺射法形成金屬氧化物的情況下，有時靶材的原子數比與該金屬氧化物的原子數比不同。尤其是，金屬氧化物中的鋅的原子數比有時小於靶材中的鋅的原子數比。明確而言，該鋅的原子數比有時為靶材中的鋅的原子數比的40%以上且90%以下左右。

【0129】這裡，說明電晶體的可靠性。作為評價電晶體的可靠性的指標之一，有保持對閘極施加電場的狀態的GBT(Gate Bias Temperature：閘極偏置)應力測試。其中，相對於源極電位及汲極電位，對閘極施加正電位(正偏壓)的狀態下在高溫下保持的測試稱為PBTS(Positive Bias Temperature Stress)測試，對閘極施加負電位(負偏壓)的狀態下在高溫下保持的測試稱為NBTS(Negative Bias Temperature Stress)測試。此外，將在照射光的狀態下進行的PBTS測試及NBTS測試分別稱為PBTIS(Positive Bias Temperature Illumination Stress)測試及NBTIS(Negative Bias Temperature Illumination Stress)測試。

【0130】在n型電晶體中，使電晶體開啟狀態(流過電

流的狀態)時對閘極施加正電位，因此PBTS測試的臨界電壓的變動量是作為電晶體的可靠性指標要著眼的重要因素之一。

【0131】藉由在半導體層108中使用不包含銻或銻的含有率低的金屬氧化物，可以實現對於正偏壓施加的可靠性高的電晶體。也就是說，可以實現PBTS測試中的臨界電壓的變動量小的電晶體。此外，在使用含銻的金屬氧化物時，銻的含有率較佳為比銮的含有率低。由此，可以實現可靠性高的電晶體。

【0132】作為PBTS測試中的臨界電壓的變動的原因之一，可以舉出在半導體層和閘極絕緣層的介面或介面附近的缺陷態。缺陷態密度越大，PBTS測試中的劣化越顯著。藉由降低半導體層的與閘極絕緣層接觸的區域的銻的含有率，可以抑制該缺陷態的生成。

【0133】作為藉由使用不包含銻或銻的含有率低的金屬氧化物作為半導體層可以抑制PBTS測試中的臨界電壓的變動的理由例如可以考慮如下。包含在金屬氧化物中的銻與其他金屬元素(例如銮或鋅)相比更容易抽吸氧。因此，可推測在包含較多的銻的金屬氧化物與閘極絕緣層的介面，藉由銻與閘極絕緣層中的過量氧鍵合，容易產生載子(這裡是電子)陷阱位點(trap site)。因此，當對閘極施加正電位時，在半導體層與閘極絕緣層的介面載子被俘獲，臨界電壓會變動。

【0134】更明確而言，在作為半導體層108使用In-

Ga-Zn氧化物的情況下，可以將銦的原子數比高於鎵的原子數比的金屬氧化物用於半導體層108。更佳為使用鋅的原子數比高於鎵的原子數比的金屬氧化物。換言之，較佳為將金屬元素的原子數比滿足 $\text{In} > \text{Ga}$ 且 $\text{Zn} > \text{Ga}$ 的金屬氧化物用於半導體層108。

【0135】例如，半導體層108可以使用金屬元素的原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 2 : 1 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 、 $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 4.1$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 6$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 7$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 8$ 、 $\text{In} : \text{Ga} : \text{Zn} = 6 : 1 : 6$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 6$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 7$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 8$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 2 : 5$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 10$ 、 $\text{In} : \text{Ga} : \text{Zn} = 20 : 1 : 10$ 、 $\text{In} : \text{Ga} : \text{Zn} = 40 : 1 : 10$ 或其附近的金屬氧化物。

【0136】半導體層108較佳為使用如下金屬氧化物：相對於所有的含有金屬元素的原子數之和的鎵的原子數的比率高於0原子%且為50原子%以下，較佳為0.1原子%以上且40原子%以下，更佳為0.1原子%以上且35原子%以下，更佳為0.1原子%以上且30原子%以下，更佳為0.1原子%以上且25原子%以下，更佳為0.1原子%以上且20原子%以下，更佳為0.1原子%以上且15原子%以下，更佳為0.1原子%以上且10原子%以下。藉由降低半導體層中的鎵的含有率，可以實現對於PBTS測試的耐性高的電晶體。注意，藉由在金屬氧化物中含有鎵，具有不容易在金屬氧化物中

產生氧空位(V_O : Oxygen Vacancy)的效果。

【0137】作為半導體層108，也可以使用不包含銻的金屬氧化物。例如，可以將In-Zn氧化物用於半導體層108。此時，當提高金屬氧化物中的相對於所有的含有金屬元素的原子數之和的銦的原子數比時，可以提高電晶體的場效移動率。另一方面，當提高金屬氧化物中的相對於所有的含有金屬元素的原子數之和的鋅的原子數比時，金屬氧化物具有高結晶性，因此電晶體的電特性的變動得到抑制，可以提高可靠性。此外，作為半導體層108也可以使用氧化銦等不包含銻及鋅的金屬氧化物。藉由使用不包含銻的金屬氧化物，尤其是可以使PBTS測試中的臨界電壓的變動極為小。

【0138】例如，可以作為半導體層108使用包含銦及鋅的氧化物。此時，可以使用例如金屬元素的原子數比為In: Zn=2: 3、In: Zn=4: 1或其附近的金屬氧化物。

【0139】注意，以銻為例進行說明，但也可以應用於使用元素M代替銻的情況。作為半導體層108較佳為使用銦的原子數比高於元素M的原子數比的金屬氧化物。此外，較佳為使用鋅的原子數比高於元素M的原子數比的金屬氧化物。

【0140】藉由作為半導體層108使用元素M的含有率低的金屬氧化物，可以實現對於正偏壓施加具有高可靠性的電晶體。藉由將該電晶體用作需要對於正偏壓施加具有高可靠性的電晶體，可以實現具有高可靠性的半導體裝

置。

【0141】接著，說明對於光的電晶體的可靠性。

【0142】由於光入射到電晶體，有時電晶體的電特性變動。尤其較佳的是，用於光有可能入射的區域的電晶體在光照射下的電特性變動小且對於光具有高可靠性。對於光的可靠性例如可以藉由NBTIS測試中的臨界電壓的變動量進行評價。

【0143】藉由提高金屬氧化物的元素M的含有率，可以實現對於光具有高可靠性的電晶體。也就是說，可以實現NBTIS測試中的臨界電壓的變動量小的電晶體。明確而言，元素M的原子數比為銦的原子數比以上的金屬氧化物的能帶間隙更大，可以使電晶體的NBTIS測試中的臨界電壓的變動量減少。半導體層108所包含的金屬氧化物的能帶間隙較佳為2.0eV以上，更佳為2.5eV以上，更佳為3.0eV以上，更佳為3.2eV以上，更佳為3.3eV以上，更佳為3.4eV以上，更佳為3.5eV以上。

【0144】例如，半導體層108可以使用金屬元素的原子數比為In：M：Zn=1：1：1、In：M：Zn=1：1：1.2、In：M：Zn=1：3：2、In：M：Zn=1：3：3、In：M：Zn=1：3：4或其附近的金屬氧化物。

【0145】半導體層108尤其可以適當地使用如下金屬氧化物：相對於所有的含有金屬元素的原子數之和的元素M的原子數的比率為20原子%以上且70原子%以下，較佳為30原子%以上且70原子%以下，更佳為30原子%以上且

60原子%以下，更佳為40原子%以上且60原子%以下，更佳為50原子%以上且60原子%以下。

【0146】在作為半導體層108使用In-Ga-Zn氧化物時，可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數比為鎵的原子數比以下的金屬氧化物。例如，可以使用金屬元素的原子數比為In：Ga：Zn=1：1：1、In：Ga：Zn=1：1：1.2、In：Ga：Zn=1：3：2、In：Ga：Zn=1：3：3、In：Ga：Zn=1：3：4或其附近的金屬氧化物。

【0147】半導體層108尤其較佳為使用如下金屬氧化物：相對於所有的含有金屬元素的原子數之和的鎵的原子數的比率為20原子%以上且60原子%以下，較佳為20%原子%以上且50原子%以下，更佳為30原子%以上且50原子%以下，更佳為40%原子%以上且60原子%以下，更佳為50%原子%以上且60原子%以下。

【0148】藉由對半導體層108使用元素M的含有率高的金屬氧化物，可以實現對於光具有高可靠性的電晶體。藉由將該電晶體用作需要對於光具有高可靠性的電晶體，可以實現具有高可靠性的半導體裝置。

【0149】如上所述，根據用於半導體層108的金屬氧化物的組成而電晶體的電特性及可靠性不同。因此，藉由根據電晶體所需的電特性及可靠性使金屬氧化物的組成不同，可以實現兼具優異的電特性及高可靠性的半導體裝置。

【0150】半導體層108也可以具有包括兩個以上的金屬氧化物層的疊層結構。半導體層108所包括的兩個以上的金屬氧化物層的組成也可以彼此相同或大致相同。藉由採用組成相同的金屬氧化物層的疊層結構，例如可以使用相同的濺射靶材形成，因此可以降低製造成本。

【0151】半導體層108所包括的兩個以上的金屬氧化物層的組成也可以彼此不同。例如，可以適當地使用In：M：Zn=1：3：4[原子數比]或其附近的組成的第一金屬氧化物層以及設置於該第一金屬氧化物層上的In：M：Zn=1：1：1[原子數比]或其附近的組成的第二金屬氧化物層的疊層結構。此外，作為元素M特別較佳為使用銻或鋁。例如，也可以使用選自銦氧化物、銦銻氧化物和IGZO中的任一個及IAZO、IAGZO和ITZO(註冊商標)中的任一個的疊層結構。

【0152】作為半導體層108較佳為使用具有結晶性的金屬氧化物層。例如，可以使用具有CAAC(c-axis aligned crystal)結構、多晶結構、微晶(nc：nano-crystal)結構等的金屬氧化物層。藉由將具有結晶性的金屬氧化物層用於半導體層108，可以降低半導體層108中的缺陷態密度，由此可以實現可靠性高的半導體裝置。

【0153】用於半導體層108的金屬氧化物層的結晶性越高，越可以降低半導體層108中的缺陷態密度。另一方面，藉由使用結晶性低的金屬氧化物層，可以實現能夠流過大電流的電晶體。

【0154】在利用濺射法形成金屬氧化物層時，形成時的基板溫度越高，越可以形成結晶性高的金屬氧化物層。形成時的基板溫度例如可以藉由放置基板的載物台的溫度調整。此外，相對於在形成時使用的沉積氣體整體的氧氣體的流量比率(以下，也稱為氧流量比)或沉積裝置的處理室內的氧分壓越高，越可以形成結晶性高的金屬氧化物層。

【0155】半導體層108也可以具有結晶性不同的兩個以上的金屬氧化物層的疊層結構。例如，可以具有第一金屬氧化物層及設置在該第一金屬氧化物層上的第二金屬氧化物層的疊層結構，第二金屬氧化物層可以包括結晶性比第一金屬氧化物層高的區域。或者，第二金屬氧化物層可以包括結晶性比第一金屬氧化物層低的區域。半導體層108所包括的兩個以上的金屬氧化物層的組成也可以彼此相同或大致相同。藉由採用組成相同的金屬氧化物層的疊層結構，例如可以使用相同的濺射靶材形成，因此可以降低製造成本。例如，藉由使用相同的濺射靶材且使氧流量比或氧分壓不同，可以形成結晶性不同的兩個以上的金屬氧化物層的疊層結構。注意，半導體層108所包括的兩個以上的金屬氧化物層的組成也可以彼此不同。

【0156】半導體層108的厚度較佳為3nm以上且100nm以下，更佳為5nm以上且100nm以下，更佳為10nm以上且100nm以下，更佳為10nm以上且70nm以下，更佳為15nm以上且70nm以下，更佳為15nm以上且50nm以下，更佳為

20nm以上且50nm以下，更佳為20nm以上且40nm以下，更佳為25nm以上且40nm以下。

【0157】形成半導體層108時的基板溫度較佳為室溫(25℃)以上且200℃以下，更佳為室溫以上且130℃以下。藉由採用上述範圍的基板溫度，在使用大面積的玻璃基板時，可以抑制基板的彎曲或歪曲。

【0158】在此，對有可能在半導體層108中形成的氧空位進行說明。

【0159】在半導體層108使用氧化物半導體的情況下，有時氧化物半導體中的氫與鍵合於金屬原子的氧起反應而成為水，在氧化物半導體中形成氧空位(V_o)。再者，有時氫進入氧空位中的缺陷(以下記作 V_oH)被用作施體而產生作為載子的電子。此外，有時由於氫的一部分與鍵合於金屬原子的氧鍵合，產生作為載子的電子。因此，使用包含多量的氫的氧化物半導體的電晶體容易具有常開啟特性。此外，因為氧化物半導體中的氫因受熱、電場等作用而容易移動，所以當氧化物半導體包含多量的氫時可能會導致電晶體的可靠性降低。

【0160】 V_oH 可被用作氧化物半導體的施體。然而，難以對該缺陷定量地進行評價。於是，在氧化物半導體中，有時不是根據施體濃度而是根據載子濃度進行評價。由此，在本說明書等中，有時作為氧化物半導體的參數，不採用施體濃度而採用假定不被施加電場的狀態下的載子濃度。也就是說，有時也可以將本說明書等所記載的“載

子濃度”稱為“施體濃度”。

【0161】由此，當作為半導體層108使用氧化物半導體時，較佳為儘量減少半導體層108中的 V_oH 以使其成為高純度本質或實質上高純度本質。為了得到這種 V_oH 被充分減少的氧化物半導體，重要的是：去除氧化物半導體中的水、氫等雜質(有時記載為脫水、脫氫化處理)；以及對氧化物半導體供氧來修復氧空位(V_o)。藉由將 V_oH 等雜質被充分減少的氧化物半導體用於電晶體的通道形成區域，可以賦予穩定的電特性。注意，有時將氧供應給氧化物半導體來修復氧空位(V_o)的處理記為加氧化處理。

【0162】當作為半導體層108使用氧化物半導體時，較佳為用作通道形成區域的區域的氧化物半導體的載子濃度為 $1 \times 10^{18} \text{cm}^{-3}$ 以下，更佳為低於 $1 \times 10^{17} \text{cm}^{-3}$ ，進一步較佳為低於 $1 \times 10^{16} \text{cm}^{-3}$ ，更佳的是低於 $1 \times 10^{13} \text{cm}^{-3}$ ，進一步較佳的是低於 $1 \times 10^{12} \text{cm}^{-3}$ 。對用作通道形成區域的區域的氧化物半導體的載子濃度的下限值沒有特殊限定，例如，可以將其設定為 $1 \times 10^{-9} \text{cm}^{-3}$ 。

【0163】半導體層208可以參照有關半導體層108的記載，因此省略詳細說明。半導體層108和半導體層208可以使用相同的材料。當半導體層108和半導體層208使用相同的材料時，例如可以利用相同的濺射靶材形成半導體層108及半導體層208，因此可以減少製造成本。

【0164】由於藉由不同製程形成半導體層108和半導體層208，半導體層108和半導體層208可以使用不同的材

料。如上所述，根據用於半導體層的金屬氧化物的組成而電晶體的電特性及可靠性不同。因此，藉由根據電晶體所需的電特性及可靠性使金屬氧化物的組成不同，可以實現兼具優異的電特性及高可靠性的半導體裝置。

【0165】以使用電晶體200作為被要求具有大通態電流的電晶體的情況為例進行說明。例如，當半導體層108和半導體層208都使用In-Ga-Zn氧化物時，半導體層208可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率(含有率)高於半導體層108的金屬氧化物。

【0166】半導體層108和半導體層208的銦含有率的差異例如可以利用EDX確認。在EDX中，可以分別計算出構成金屬氧化物的各元素的原子數的比率。藉由對半導體層108和半導體層208進行所計算的相對於所有的金屬元素的原子數之和的銦的原子數的比率(含有率)的對比，可以確認銦含有率的差異。另外，在EDX中，特徵X射線的計數(檢測值)對應於構成金屬氧化物的元素的比率。因此，可以以半導體層108和半導體層208的銦峰的高度確認銦含有率的差異。例如，當半導體層208的銦含有率比半導體層108的銦含有率高時，半導體層208的來源於銦的特徵X射線的計數比半導體層108的來源於銦的特徵X射線的計數高。注意，在EDX中，某個元素的峰是指：在橫軸表示特徵X射線的能量且縱軸表示特徵X射線的計數的譜圖中，該元素的計數取極大值的點。或者，也可以以該元素固有的特徵X射線的能量時的計數確認含有率的差異。例如，

銦可以使用 $3.287\text{keV}(\text{In-L}\alpha)$ 時的計數，銻可以使用 $9.243\text{keV}(\text{Ga-K}\alpha)$ 時的計數，鋅可以使用 $8.632\text{keV}(\text{Zn-K}\alpha)$ 時的計數。在此，以銦含有率的差異為例進行說明，但是其他元素的含有率的差異也可以與上述同樣地確認。

【0167】半導體層108使用 In-Ga-Zn 氧化物且半導體層208使用 In-Ga-Zn 氧化物以外的包含銦的金屬氧化物的情況也同樣，半導體層208可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層108的金屬氧化物。例如，半導體層108可以適當地使用 In-Ga-Zn 氧化物，半導體層208可以適當地使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層108的 In-Zn 氧化物。

【0168】半導體層108也可以使用 In-Ga-Zn 氧化物以外的包含銦的金屬氧化物。此時也與上述同樣，半導體層208可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層108的金屬氧化物。

【0169】當將本發明的一個實施方式的半導體裝置用於顯示裝置時，例如可以在被要求高速切換工作的源極驅動器(也稱為源極線驅動電路或信號線驅動電路)或解多工電路中適當地使用半導體層208包含銦含有率高的金屬氧化物的電晶體。

【0170】或者，半導體層108也可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層208的金屬氧化物。

【0171】以使用電晶體200作為需要對於正偏壓施加具有高可靠性的電晶體的情況為例進行說明。例如，當半導體層108和半導體層208都使用In-Ga-Zn氧化物時，半導體層208可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率低於半導體層108的金屬氧化物。例如，半導體層108和半導體層208也可以分別使用In-Ga-Zn氧化物和不包含銦的金屬氧化物(例如，In-Zn氧化物)。

【0172】半導體層208也可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層108且元素M的原子數的比率低於半導體層108的金屬氧化物。藉由採用這樣的結構，可以實現具有大通態電流並對於正偏壓施加具有高可靠性的電晶體200。

【0173】或者，半導體層108也可以使用相對於所有的含有金屬元素的原子數之和的元素M的原子數的比率低於半導體層208的金屬氧化物。並且，半導體層108也可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層208且元素M的原子數的比率低於半導體層208的金屬氧化物。

【0174】以使用電晶體200作為需要對於光具有高可靠性的電晶體的情況為例進行說明。半導體層208可以使用相對於所有的含有金屬元素的原子數之和的元素M的原子數的比率高於半導體層108的金屬氧化物。例如，半導體層208和半導體層108也可以分別使用In-Ga-Zn氧化物和不包含銦的金屬氧化物(例如，In-Zn氧化物)。

【0175】或者，半導體層108也可以使用相對於所有的含有金屬元素的原子數之和的元素M的原子數的比率高於半導體層208的金屬氧化物。

【0176】以使用電晶體100作為需要對於光具有高可靠性的電晶體且使用電晶體200作為需要大通態電流的電晶體的情況為例進行說明。半導體層108可以使用相對於所有的含有金屬元素的原子數之和的元素M的原子數的比率高於半導體層208的金屬氧化物。半導體層208可以使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層108的金屬氧化物。

【0177】半導體層108和半導體層208不僅可以使用組成不同的金屬氧化物，而且可以使用厚度、結晶性、載子濃度和膜品質中的一種以上不同的金屬氧化物。例如，也可以以使電晶體200的通態電流大於電晶體100的通態電流的方式使組成不同，同時使厚度或沉積條件不同。

【0178】與使用非晶矽的電晶體相比，使用氧化物半導體的電晶體(以下記為OS電晶體)的場效移動率非常高。另外，OS電晶體的關閉狀態下的源極-汲極間的洩漏電流(以下，也稱為關態電流(off-state current))極小，可以長期間保持與該電晶體串聯連接的電容器中儲存的電荷。另外，藉由使用OS電晶體，可以降低半導體裝置的功耗。

【0179】本發明的一個實施方式的半導體裝置例如可以應用於顯示裝置。在提高顯示裝置的像素電路所包括的發光器件的發光亮度時，需要增大流過發光器件的電流

量。為此，需要提高像素電路所包括的驅動電晶體的源極-汲極間電壓。因為OS電晶體的源極-汲極間的耐壓比使用矽的電晶體(以下記為Si電晶體)高，所以可以對OS電晶體的源極-汲極間施加高電壓。由此，藉由作為像素電路所包括的驅動電晶體使用OS電晶體，可以增大流過發光器件的電流量而提高發光器件的發光亮度。

【0180】當電晶體在飽和區域中工作時，與Si電晶體相比，OS電晶體可以使對於閘極-源極間電壓的變化的源極-汲極間電流的變化細小。因此，藉由作為像素電路所包括的驅動電晶體使用OS電晶體，可以根據閘極-源極間電壓的變化詳細決定流過源極-汲極間的電流，所以可以控制流過發光器件的電流量。由此，可以增大像素電路的灰階數。

【0181】關於電晶體在飽和區域中工作時流過的電流的飽和性，與Si電晶體相比，OS電晶體即使逐漸地提高源極-汲極間電壓也可以使穩定的電流(飽和電流)流過。因此，藉由將OS電晶體用作驅動電晶體，即使例如發光器件的電流-電壓特性發生不均勻，也可以使穩定的電流流過發光器件。也就是說，OS電晶體當在飽和區域中工作時即使提高源極-汲極間電壓，源極-汲極間電流也幾乎不變，因此可以使發光器件的發光亮度穩定。

【0182】在本說明書等中，有時將電晶體的 I_d-V_d 特性中的飽和區域的電流變化小的情況表現為“飽和性高”。

【0183】如上所述，藉由作為像素電路所包括的驅動

電晶體使用OS電晶體，可以實現“黑色模糊的抑制”、“發光亮度的上升”、“多灰階化”、“發光器件不均勻的抑制”等。

【0184】OS電晶體的因被照射放射線而引起的電特性變動小，即對於放射線的耐受性高，因此可以在有可能入射放射線的環境下也適當地使用。OS電晶體也可以說是對於放射線具有高可靠性。例如，可以適當地使用OS電晶體作為X射線的平板探測器的像素電路。此外，OS電晶體可以適當地用於在宇宙空間中使用的半導體裝置。作為放射線，可以舉出電磁輻射線(例如，X射線及 γ 射線)及粒子放射線(例如， α 射線、 β 射線、質子輻射及中子輻射)。

【0185】

[絕緣層110、絕緣層210]

絕緣層110可以使用無機絕緣材料或有機絕緣材料。絕緣層110也可以具有無機絕緣材料和有機絕緣材料的疊層結構。

【0186】絕緣層110可以適當地使用無機絕緣材料。作為無機絕緣材料，可以使用氧化物、氧氮化物、氮氧化物和氮化物中的一個或多個。絕緣層110例如可以使用氧化矽、氧氮化矽、氧化鋁、氧化鉛、氧化釷、氧化銻、氧化鎵、氧化鉭、氧化鎂、氧化釷、氧化鈾、氮化矽、氮氧化矽和氮化鋁中的一個或多個。

【0187】注意，在本說明書等中，氧氮化物是指在其

組成中含氧量多於含氮量的材料。氮氧化物是指在其組成中含氮量多於含氧量的材料。例如，氧氮化矽是指在其組成中含氧量多於含氮量的材料，而氮氧化矽是指在其組成中含氮量多於含氧量的材料。

【0188】例如可以利用二次離子質譜測定技術(SIMS：Secondary Ion Mass Spectrometry)或X射線光電子能譜技術(XPS)等分析技術分析出氧及氮的含量。在目的元素的含有率高(例如為0.5atomic%以上或1atomic%以上)時，較佳為採用XPS進行分析。另一方面，在目的元素的含有率低(例如低於0.5atomic%或低於1atomic%)時，較佳為採用SIMS進行分析。在比較元素含量時，更佳為採用SIMS和XPS的兩者分析技術進行複合分析。

【0189】絕緣層110也可以具有兩層以上的疊層結構。在圖1C等中示出絕緣層110具有絕緣層110a、絕緣層110a上的絕緣層110b及絕緣層110b上的絕緣層110c的疊層結構的結構。絕緣層110a、絕緣層110b及絕緣層110c都可以使用可用於上述絕緣層110的材料。注意，絕緣層110a、絕緣層110b及絕緣層110c可以使用相同材料或不同材料。注意，絕緣層110a、絕緣層110b及絕緣層110c也可以具有兩層以上的疊層結構。

【0190】絕緣層110b的厚度可以大於絕緣層110a的厚度。絕緣層110b的厚度可以大於絕緣層110c的厚度。絕緣層110b的沉積速度較佳為快。尤其是，在絕緣層110b的厚度大時，絕緣層110b的沉積速度較佳為快。藉由提高絕緣

層 110b 的沉積速度，可以提高生產率。例如，在提高絕緣層 110b 的形成時的功率，可以提高沉積速度。

【0191】絕緣層 110b 也可以具有兩層以上的疊層結構。例如，在絕緣層 110b 的厚度較大時，絕緣層 110b 的應力大，有時產生基板的翹曲。藉由分多次形成絕緣層 110b，有時可以抑制因應力導致的製程中的問題發生。注意，在剖面的穿透式電子顯微鏡 (TEM：Transmission Electron Microscopy) 影像等中，有時構成絕緣層 110b 的各層的邊界不明確。

【0192】絕緣層 110b 的應力較佳為小。在絕緣層 110b 的厚度較大時，絕緣層 110b 的應力大，有時產生基板的翹曲。藉由減小絕緣層 110b 的應力，可以抑制基板彎曲等應力所造成的製程中的問題的發生。

【0193】絕緣層 110a 及絕緣層 110c 被用作抑制從絕緣層 110b 脫離氣體的障壁膜。絕緣層 110a 及絕緣層 110c 較佳為使用不容易擴散氣體的材料。絕緣層 110a 及絕緣層 110c 較佳為包括膜密度比絕緣層 110b 高的區域。藉由提高絕緣層 110a 及絕緣層 110c 的膜密度，可以提高阻擋性。絕緣層 110a 和絕緣層 110c 的膜密度也可以不同。絕緣層 110a 及絕緣層 110c 例如可以使用含氮量比絕緣層 110b 多的材料。藉由增加絕緣層 110a 及絕緣層 110c 的含氮量，可以提高阻擋性。絕緣層 110a 和絕緣層 110c 的含氮量也可以不同。

【0194】絕緣層 110a 及絕緣層 110c 具有被用作抑制從絕緣層 110b 脫離氣體的障壁膜的厚度即可，可以使其厚度

比絕緣層 110b 小。絕緣層 110a 和絕緣層 110c 的厚度也可以不同。絕緣層 110a 及絕緣層 110c 的沉積速度較佳為比絕緣層 110b 的沉積速度慢。注意，藉由使絕緣層 110a 及絕緣層 110c 的沉積速度變慢，膜密度得到提高，因此可以提高阻擋性。同樣地，藉由提高絕緣層 110a 及絕緣層 110c 的沉積時的基板溫度，膜密度得到提高，因此可以提高阻擋性。

【0195】膜密度的評價例如可以利用拉塞福背散射分析(RBS：Rutherford Backscattering Spectrometry)或X射線反射(XRR：X-Ray Reflection)。此外，膜密度的不同有時可以由剖面的穿透式電子顯微鏡(TEM：Transmission Electron Microscopy)影像進行評價。在TEM觀察中，膜密度高則透射電子(TE)影像濃(暗)，膜密度低則透射電子(TE)影像淡(明)。因此，在透射電子(TE)影像中，有時與絕緣層 110b 相比絕緣層 110a 及絕緣層 110c 呈濃(暗)影像。注意，即使絕緣層 110a、絕緣層 110b 及絕緣層 110c 使用相同的材料，膜密度也不同，因此有時在剖面的 TEM 影像中，可以以對比度的不同觀察到這些邊界。

【0196】絕緣層 110a、絕緣層 110b 和絕緣層 110c 的含氮量的差異例如可以利用 EDX 確認。例如，當絕緣層 110a 使用氮化矽且絕緣層 110b 使用氧氮化矽時，相對於絕緣層 110a 中的矽的峰高度的氮的峰高度之比高於相對於絕緣層 110b 中的矽的峰高度的氮的峰高度之比。當絕緣層 110c 使用氮化矽且絕緣層 110b 使用氧氮化矽時，相對於絕緣層 110c 中的矽的峰高度的氮的峰高度之比高於相對於絕緣層

110b中的矽的峰高度的氮的峰高度之比。注意，在EDX中，某個元素的峰是指：在橫軸表示特徵X射線的能量且縱軸表示特徵X射線的計數(檢測值)的譜圖中，該元素的計數取極大值的點。或者，也可以使用該元素固有的特徵X射線的能量時的計數以相對於矽的計數的氮的計數之比確認含氮量的差異。例如，矽可以使用 $1.739\text{keV}(\text{Si-K}\alpha)$ 時的計數，氮可以使用 $0.392\text{keV}(\text{N-K}\alpha)$ 時的計數。絕緣層110a中的相對於矽的計數的氮的計數之比高於絕緣層110b中的相對於矽的計數的氮的計數之比。絕緣層110c中的相對於矽的計數的氮的計數之比高於絕緣層110b中的相對於矽的計數的氮的計數之比。

【0197】絕緣層110a及絕緣層110c有時包括膜中的氮濃度比絕緣層110b低的區域。絕緣層110a、絕緣層110b及絕緣層110c的氮濃度的不同例如可以利用二次離子質譜分析法(SIMS)進行評價。

【0198】這裡，以半導體層108使用金屬氧化物的結構為例，具體說明絕緣層110。

【0199】在半導體層108使用氧化物半導體時，絕緣層110a、絕緣層110b及絕緣層110c都可以適當地使用無機絕緣材料。

【0200】絕緣層110b較佳為使用氧化物或氧氮化物。絕緣層110b較佳為使用藉由加熱釋放氧的膜。絕緣層110b例如可以適當地使用氧化矽或氧氮化矽。

【0201】藉由絕緣層110b釋放氧，可以將氧從絕緣層

110b供應給半導體層108。藉由將氧從絕緣層110b供應給半導體層108，尤其是供應給半導體層108的通道形成區域，可以減少半導體層108中的氧空位(V_o)及 V_oH ，可以實現具有良好的電特性及高可靠性的電晶體。絕緣層110b較佳為具有高氧擴散係數。藉由提高絕緣層110b的氧擴散係數，氧容易擴散到絕緣層110b中，可以高效地將氧從絕緣層110b供應給半導體層108。注意，作為向半導體層108供氧的處理，還有含氧的氛圍下的加熱處理或含氧的氛圍下的電漿處理等。

【0202】電晶體100的通道形成區域中的氧空位(V_o)及 V_oH 較佳為少。尤其是，在通道長度 L_{100} 小時，通道形成區域的氧空位(V_o)及 V_oH 給電特性及可靠性帶來較大的影響。例如，在 V_oH 從源極區域或汲極區域擴散到通道形成區域時，有時通道形成區域的載子濃度增高而導致電晶體100的臨界電壓的變動或可靠性的下降。電晶體100的通道長度 L_{100} 越小，這樣的 V_oH 擴散給電特性及可靠性帶來的影響越大。藉由從絕緣層110b將氧供應到半導體層108尤其是半導體層108的通道形成區域，可以減少氧空位(V_o)及 V_oH 。因此，可以實現一種具有良好的電特性及高可靠性的通道長度小的電晶體。

【0203】較佳的是，從絕緣層110b本身釋放的雜質(例如，水及氫)少。由於從絕緣層110b釋放的雜質少，所以可以抑制雜質擴散到半導體層108，從而可以實現呈現良好的電特性且可靠性高的電晶體。

【0204】絕緣層110b例如可以適當地使用利用PECVD法的氧化矽或氧氮化矽。此時，較佳為作為源氣體使用含矽的氣體和含氧的氣體的混合氣體。作為含矽的氣體，例如可以使用矽烷、乙矽烷、丙矽烷和氟化矽烷中的任一個或多個。作為含氧的氣體，例如可以使用氧(O₂)、臭氧(O₃)、一氧化二氮(N₂O)、一氧化氮(NO)和二氧化氮(NO₂)中的任一個或多個。注意，藉由提高形成絕緣層110b時的功率，可以減少從絕緣層110b釋放的雜質(例如，水及氫)的量。

【0205】絕緣層110a及絕緣層110c較佳為不容易透過氧。絕緣層110a及絕緣層110c被用作抑制氧從絕緣層110b脫離的障壁膜。再者，絕緣層110a及絕緣層110c較佳為不容易透過氫。絕緣層110a及絕緣層110c被用作抑制氫從電晶體的外側藉由絕緣層110擴散到半導體層108的障壁膜。絕緣層110a及絕緣層110c的膜密度較佳為高。藉由提高絕緣層110a及絕緣層110c的膜密度，可以提高氧及氫的阻擋性。絕緣層110a及絕緣層110c的膜密度較佳為比絕緣層110b的膜密度高。當作為絕緣層110b使用氧化矽或氧氮化矽時，絕緣層110a及絕緣層110c例如可以適當地使用氮化矽、氮氧化矽或氧化鋁。絕緣層110a及絕緣層110c例如較佳為包括含氮量比絕緣層110b多的區域。絕緣層110a及絕緣層110c例如可以使用含氮量比絕緣層110b多的材料。絕緣層110a及絕緣層110c較佳為使用氮化物或氮氧化物。絕緣層110a及絕緣層110c例如可以適當地使用氮化矽或氮氧

化矽。

【0206】在絕緣層110b所包含的氧從絕緣層110b的不與半導體層108接觸的區域(例如，絕緣層110b的頂面)向上方擴散時，有時從絕緣層110b供應給半導體層108的氧的量減少。藉由在絕緣層110b上設置絕緣層110c，可以抑制包含在絕緣層110b中的氧從絕緣層110b的不與半導體層108接觸的區域擴散。同樣地，藉由在絕緣層110b下設置絕緣層110a，可以抑制包含在絕緣層110b中的氧從絕緣層110b的不與半導體層108接觸的區域擴散到下方。因此，從絕緣層110b供應給半導體層108的氧的量得到增加，因此可以降低半導體層108中的氧空位(V_o)及 V_oH 。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0207】有時由於包含在絕緣層110b中的氧，導電層112a及導電層112b被氧化，因此電阻變高。此外，由於包含在絕緣層110b中的氧而導電層112a及導電層112b被氧化，有時從絕緣層110b供應給半導體層108的氧的量變少。藉由在絕緣層110b和導電層112a之間設置絕緣層110a，可以抑制導電層112a被氧化而電阻變高。同樣地，藉由在絕緣層110b和導電層112b之間設置絕緣層110c，可以抑制導電層112b被氧化而電阻變高。同時，從絕緣層110b供應給半導體層108的氧的量得到增加，可以降低半導體層108中的氧空位(V_o)及 V_oH ，由此可以實現呈現良好的電特性且可靠性高的電晶體。

【0208】在氫擴散到半導體層108時，與包含在氧化

物半導體中的氧原子起反應而成為水，有時形成氧空位(V_o)。再者，形成 V_oH ，有時載子濃度變高。藉由設置絕緣層110a及絕緣層110c，可以降低半導體層108中的氧空位(V_o)及 V_oH ，由此可以實現呈現良好的電特性且可靠性高的電晶體。

【0209】絕緣層110a及絕緣層110c較佳為具有被用作氧及氫的障壁膜的厚度。在絕緣層110a及絕緣層110c的厚度小時，有時作為障壁膜的功能降低。另一方面，在絕緣層110a及絕緣層110c的厚度大時，與絕緣層110b接觸的半導體層108的區域變窄，有時從絕緣層110b供應給半導體層108的氧的量變少。絕緣層110a及絕緣層110c的厚度也可以比絕緣層110b的厚度小。絕緣層110a及絕緣層110c的厚度較佳為5nm以上且100nm以下，更佳為5nm以上且70nm以下，更佳為10nm以上且70nm以下，更佳為10nm以上且50nm以下，更佳為20nm以上且50nm以下，更佳為20nm以上且40nm以下。藉由使絕緣層110a及絕緣層110c的厚度在上述範圍內，可以降低半導體層108中(尤其是通道形成區域)的氧空位(V_o)及 V_oH ，因此可以實現呈現良好的電特性且可靠性高的電晶體。

【0210】較佳的是，從絕緣層110a及絕緣層110c本身釋放的雜質(例如，水及氫)少。由於從絕緣層110a及絕緣層110c釋放的雜質少，所以可以抑制雜質擴散到半導體層108，從而可以實現呈現良好的電特性且可靠性高的電晶體。

【0211】藉由減少從絕緣層110a及絕緣層110c的雜質(例如，水及氫)釋放，與絕緣層110a接觸的區域的半導體層108及與絕緣層110c接觸的區域的半導體層108也可以被用作通道形成區域。此外，當絕緣層110a使用釋放雜質(例如，水及氫)的材料時，與絕緣層110a接觸的區域的半導體層108可以被用作源極區域或汲極區域。絕緣層110c也是同樣的。

【0212】在電晶體100中，由於氧從絕緣層110供應到半導體層108，通道形成區域的氧空位(V_o)及 V_oH 得到減少。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0213】氧有時因形成半導體層108後的製程施加的熱而從半導體層108脫離。但是，由於氧從絕緣層110供應到半導體層108，可以抑制氧空位(V_o)及 V_oH 的增加。另外，在形成半導體層108後的製程中，可以提高處理溫度的自由度。明確而言，在形成半導體層108後的製程中也可以增高處理溫度。因此，可以實現呈現良好的電特性且可靠性高的電晶體100及電晶體200。

【0214】絕緣層210可以參照有關絕緣層110的記載，因此省略詳細說明。另外，絕緣層210a可以參照有關絕緣層110a的記載，絕緣層210b可以參照有關絕緣層110b的記載，絕緣層210c可以參照有關絕緣層110c的記載。

【0215】在電晶體200中，由於氧從絕緣層210供應到半導體層208，通道形成區域的氧空位(V_o)及 V_oH 得到減

少。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0216】此外，也可以採用沒有設置絕緣層110a、絕緣層110c、絕緣層210a和絕緣層210c中的任一個以上的結構。也可以採用沒有設置絕緣層110a、絕緣層110c、絕緣層210a和絕緣層210c的結構。

【0217】

[導電層112a、導電層112b、導電層104、導電層212b、導電層204]

用作源極電極、汲極電極或閘極電極的導電層112a、導電層112b、導電層104、導電層212b及導電層204都可以使用鉻、銅、鋁、金、銀、鋅、鈹、鈦、鎢、錳、鎳、鐵、鈷、鉬和鈮中的一個或多個或者以上述金屬中的一個或多個為成分的合金形成。導電層112a、導電層112b、導電層104、導電層212b及導電層204都可以適當地使用包含銅、銀、金和鋁中的一個或多個的低電阻率導電材料。銅或鋁在量產性上尤其具有優勢，因此是較佳的。

【0218】導電層112a、導電層112b、導電層104、導電層212b及導電層204都可以使用金屬氧化物膜(也稱為氧化物導電體)。作為氧化物導電體(OC：Oxide Conductor)，例如可以舉出In-Sn氧化物(ITO)、In-W氧化物、In-W-Zn氧化物、In-Ti氧化物、In-Ti-Sn氧化物、In-Zn氧化物、In-Sn-Si氧化物(ITSO)及In-Ga-Zn氧化物。

【0219】這裡，對氧化物導電體(OC)進行說明。例

如，在具有半導體特性的金屬氧化物中形成氧空位，對該氧空位添加氫而在導帶附近形成施體能階。其結果，金屬氧化物的導電性增高，而成為導電體。可以將成為導電體的金屬氧化物稱為氧化物導電體。

【0220】作為導電層112a、導電層112b、導電層104、導電層212b及導電層204，也可以採用含有上述氧化物導電體(金屬氧化物)的導電膜和含有金屬或合金的導電膜的疊層結構。藉由使用含有金屬或合金的導電膜，可以降低佈線電阻。

【0221】作為導電層112a、導電層112b、導電層104、導電層212b及導電層204，也可以應用Cu-X合金膜(X為Mn、Ni、Cr、Fe、Co、Mo、Ta或Ti)。藉由使用Cu-X合金膜，可以以濕蝕刻法進行加工，從而可以抑制製造成本。

【0222】注意，導電層112a、導電層112b、導電層104、導電層212b及導電層204可以使用彼此相同的材料或不同的材料。

【0223】這裡，以作為半導體層108及半導體層208使用金屬氧化物的結構為例，對導電層112a、導電層112b及導電層212b進行具體說明。

【0224】在作為半導體層108使用氧化物半導體時，由於包含在半導體層108中的氧而導電層112a及導電層112b被氧化，有時電阻變高。由於包含在絕緣層110b中的氧而導電層112a及導電層112b被氧化，有時電阻變高。由

於包含在半導體層108中的氧而導電層112a及導電層112b被氧化，有時半導體層108中的氧空位(V_o)增加。由於包含在絕緣層110b中的氧而導電層112a及導電層112b被氧化，有時從絕緣層110b供應給半導體層108的氧的量減少。

【0225】作為半導體層208使用氧化物半導體的情況也同樣，由於包含在半導體層208中的氧而導電層112b及導電層212b被氧化，有時電阻變高。由於包含在絕緣層210b中的氧而導電層112b及導電層212b被氧化，有時電阻變高。由於包含在半導體層208中的氧而導電層112b及導電層212b被氧化，有時半導體層208中的氧空位(V_o)增加。由於包含在絕緣層210b中的氧而導電層112b及導電層212b被氧化，有時從絕緣層210b供應給半導體層208的氧的量減少。

【0226】導電層112a、導電層112b及導電層212b較佳為都使用不容易氧化的材料。導電層112a及導電層112b較佳為都使用氧化物導電體。例如，可以適當地使用In-Sn氧化物(ITO)或In-Sn-Si氧化物(ITSO)。導電層112a、導電層112b及導電層212b也可以都使用氮化物導電體。作為氮化物導電體可以舉出氮化鉭及氮化鈦。導電層112a、導電層112b及導電層212b也可以具有上述材料的疊層結構。

【0227】藉由導電層112a及導電層112b使用不容易氧化的材料，可以抑制由於包含在半導體層108中的氧或包含在絕緣層110b中的氧被氧化而電阻變高。此外，可以在

半導體層 108 中的氧空位 (V_o) 的增加得到抑制的同時增加從絕緣層 110b 供應給半導體層 108 的氧的量。因此，可以降低半導體層 108 中的氧空位 (V_o) 及 V_oH ，由此可以實現呈現良好的電特性且高可靠性的電晶體。

【0228】同樣地，藉由導電層 112b 及導電層 212b 使用不容易氧化的材料，可以抑制電阻變高。此外，可以在半導體層 208 中的氧空位 (V_o) 的增加得到抑制的同時增加從絕緣層 210b 供應給半導體層 208 的氧的量。因此，可以降低半導體層 208 中的氧空位 (V_o) 及 V_oH ，由此可以實現呈現良好的電特性且高可靠性的電晶體。注意，導電層 112a、導電層 112b 及導電層 212b 可以使用相同的材料或不同材料。

【0229】導電層 112b 包括與電晶體 100 接觸的區域及與電晶體 200 接觸的區域。當導電層 112b 使用不容易氧化的材料時，可以減少半導體層 108 中的氧空位 (V_o) 及 V_oH ，並且可以減少半導體層 208 中的氧空位 (V_o) 及 V_oH 。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0230】如上所述，與半導體層 108 接觸的導電層 112a 及導電層 112b 較佳為使用不容易氧化的材料。但是，在使用不容易氧化的材料的情況下，電阻有時變高。因為導電層 112a 及導電層 112b 被用作佈線，所以電阻較佳為低。於是，當包括與半導體層 108 接觸的區域的導電層 112a_1 使用不容易氧化的材料且不包括與半導體層 108 接觸的區域的導電層 112a_2 使用電阻率低的材料時，可以降低

低導電層 112a 的電阻。並且，可以減少半導體層 108 中的氧空位 (V_o) 及 V_oH ，可以實現呈現良好的電特性且可靠性高的電晶體。

【0231】如上所述，尤其在通道長度 L_{100} 較小時，通道形成區域的氧空位 (V_o) 及 V_oH 給電特性及可靠性帶來的影響較大。當導電層 112a_1 使用不容易氧化的材料時，可以抑制半導體層 108 中的氧空位 (V_o) 及 V_oH 的增加。因此，可以實現一種具有良好的電特性及高可靠性的通道長度小的電晶體。

【0232】導電層 112a_1 可以適當地使用氧化物導電體和氮化物導電體中的一個或多個。導電層 112a_2 較佳為使用電阻率比導電層 112a_1 低的材料。導電層 112a_2 例如可以適當地使用銅、鋁、鈦、鎢和鉬中的一個或多個或者以上述金屬中的一個或多個為成分的合金。明確而言，導電層 112a_1 可以適當地使用 In-Sn-Si 氧化物 (ITSO)，導電層 112a_2 可以適當地使用鎢。

【0233】注意，導電層 112a 的結構根據導電層 112a 被要求的佈線電阻而決定即可。例如，當佈線 (導電層 112a) 的長度較小而被要求較高的佈線電阻時，作為導電層 112a 也可以採用單層結構並使用不容易氧化的材料。另一方面，當佈線 (導電層 112a) 的長度較大而被要求較低的佈線電阻時，作為導電層 112a 較佳為採用不容易氧化的材料和低電阻率材料的疊層結構。

【0234】注意，可以將導電層 112a 的結構用於其他導

電層。例如，作為導電層112b採用第一導電層和第一導電層上的第二導電層的疊層結構，在第二導電層的與半導體層208接觸的區域中設置開口即可。另外，作為導電層212b也可以採用同樣的結構。

【0235】

[絕緣層106、絕緣層206]

被用作閘極絕緣層的絕緣層106的缺陷密度較佳為低。在絕緣層106的缺陷密度較低時，可以實現呈現良好的電特性的電晶體。再者，絕緣層106較佳為具有高絕緣耐壓。由於絕緣層106的絕緣耐壓高，所以可以形成可靠性高的電晶體。

【0236】絕緣層106例如可以使用具有絕緣性的氧化物、氧氮化物、氮氧化物和氮化物中的一個或多個。絕緣層106可以使用氧化矽、氧氮化矽、氮氧化矽、氮化矽、氧化鋁、氧氮化鋁、氮氧化鋁、氮化鋁、氧化鉛、氧氮化鉛、氧化鎵、氧氮化鎵、氧化鉍、氧氮化鉍和Ga-Zn氧化物中的一個或多個。絕緣層106也可以為單層或疊層。絕緣層106例如也可以具有氧化物及氮化物的疊層結構。

【0237】注意，在微細的電晶體中，在閘極絕緣層的厚度小時，有時洩漏電流增大。藉由閘極絕緣層使用相對介電常數高的材料(也稱為high-k材料)，可以在保持物理厚度的同時實現電晶體工作時的低電壓化。作為high-k材料，可以舉出氧化鎵、氧化鉛、氧化鋇、含有鋁及鉛的氧化物、含有鋁及鉛的氧氮化物、含有矽及鉛的氧化物、含

有矽及鉛的氧氮化物或含有矽及鉛的氮化物。

【0238】較佳的是，從絕緣層106本身釋放的雜質(例如，水及氫)少。由於從絕緣層106釋放的雜質少，所以可以抑制雜質擴散到半導體層108，從而可以實現呈現良好的電特性且可靠性高的電晶體。

【0239】在電晶體200中，絕緣層106包括與半導體層208接觸的區域。藉由減少從絕緣層106的雜質(例如，水及氫)釋放，與絕緣層106接觸的區域的半導體層208也可以被用作通道形成區域。

【0240】由於絕緣層106形成於半導體層108上，所以較佳為在給半導體層108造成的損傷少的條件下形成的膜。例如，可以在沉積速度(也稱為沉積速率)充分低的條件下形成。例如，在利用電漿CVD法形成絕緣層106時，藉由在低功率的條件下形成，可以使給半導體層108造成的損傷較小。

【0241】這裡，以半導體層108使用金屬氧化物的結構為例，對絕緣層106進行具體說明。

【0242】為了提高絕緣層106與半導體層108的介面特性，絕緣層106中的至少與半導體層108接觸一側較佳為使用氧化物或氧氮化物。絕緣層106例如可以適當地使用氧化矽和氧氮化矽中的一個以上。此外，絕緣層106更佳為使用藉由加熱釋放氧的膜。

【0243】注意，絕緣層106也可以具有疊層結構。絕緣層106可以具有接觸於半導體層108一側的氧化物膜或氧

氮化物膜與接觸於導電層104一側的氮化物膜或氮氧化物膜的疊層結構。作為該氮化物膜或氮氧化物膜，例如可以適當地使用氧化矽和氮化矽中的一個以上。作為該氮化物膜或氮氧化物膜，可以適當地使用氮化矽。

【0244】絕緣層206可以參照有關絕緣層106的記載，因此省略詳細說明。絕緣層206可以使用與絕緣層106相同的材料或不同的材料。

【0245】藉由減少從絕緣層206的雜質(例如，水及氫)釋放，與絕緣層206接觸的區域的半導體層208也可以被用作通道形成區域。

【0246】

[基板102]

雖然對基板102的材料沒有特別的限制，但是至少需要具有能夠承受後續的加熱處理的耐熱性。例如，可以使用以矽或碳化矽為材料的單晶半導體基板或多晶半導體基板、矽鍺等化合物半導體基板、SOI基板、玻璃基板、石英基板、藍寶石基板、陶瓷基板或有機樹脂基板作為基板102。另外，也可以將在上述基板上設置有半導體元件的基板用作基板102。注意，半導體基板及絕緣性基板的形狀可以為圓形或角形。

【0247】作為基板102，也可以使用撓性基板，並且在撓性基板上直接形成電晶體100等。或者，也可以在基板102與電晶體100等之間設置剝離層。當剝離層上製造半導體裝置的一部分或全部，然後將其從基板102分離並轉

置到其他基板上時可以使用剝離層。此時，也可以將電晶體 100 等轉置到耐熱性低的基板或撓性基板上。

【0248】注意，在圖 1C 等中，在電晶體 100 的導電層 112a(明確而言，導電層 112a_1)中與半導體層 108 接觸的區域的厚度和不與半導體層 108 接觸的區域的厚度相等或大致相等，但是本發明的一個實施方式不侷限於此。在導電層 112a_1 中與半導體層 108 接觸的區域的厚度和不與半導體層 108 接觸的區域的厚度也可以不同。如圖 7A 所示，在導電層 112a_1 中與半導體層 108 接觸的區域的厚度較佳為比不與半導體層 108 接觸的區域的厚度小。

【0249】圖 7A 示出導電層 112a_1 的被形成面(在此，基板 102 的頂面)至導電層 104 的底面的最低位置的高度 H_{104} 。另外，示出導電層 112a_1 的被形成面(在此，基板 102 的頂面)至導電層 112a_1 和半導體層 108 接觸的區域的最高位置的高度 H_{112a} 。如圖 7A 所示，到導電層 104 的底面的最低位置的高度 H_{104} 較佳為與到導電層 112a_1 和半導體層 108 接觸的區域的最高位置的高度 H_{112a} 相等或大致相等。或者，如圖 7B 所示，高度 H_{104} 較佳為比高度 H_{112a} 低。藉由將到導電層 104 的底面的最低位置的高度 H_{104} 設定為等於到導電層 112a_1 和半導體層 108 接觸的區域的最高位置的高度 H_{112a} 或低於高度 H_{112a} ，可以增強施加到導電層 112a 附近的通道形成區域的閘極電極電場，可以增大電晶體 100 的通態電流。

【0250】藉由將到導電層 104 的底面的最低位置的高

度H104設定為等於到導電層112a_1和半導體層108接觸的區域的最高位置的高度H112a或低於高度H112a，可以使施加到通道形成區域的閘極電極電場更均勻。在此，當施加到通道形成區域的閘極電極電場不均勻時，有時導電層112a被用作源極電極且導電層112b被用作汲極電極時的電特性與導電層112a被用作汲極電極且導電層112b被用作源極電極時的電特性不同。在施加到電晶體100的通道形成區域的閘極電極電場更均勻時，可以使各電特性相等。因此，在調換源極和汲極的電路結構中可以適當地使用電晶體100。

【0251】以使高度H104等於高度H112a或低於高度H112a的方式適當地調節導電層112a(明確而言，導電層112a_1)的厚度即可。

【0252】電晶體200也同樣，在導電層112b中與半導體層208接觸的區域的厚度和不與半導體層208接觸的區域的厚度也可以不同。如圖8A所示，在導電層112b中與半導體層208接觸的區域的厚度較佳為比不與半導體層208接觸的區域的厚度小。

【0253】圖8A示出導電層112b的被形成面(在此，絕緣層110c的頂面)至導電層204的底面的最低位置的高度H204。另外，示出導電層112b的被形成面(在此，絕緣層110c的頂面)至導電層112b和半導體層208接觸的區域的最高位置的高度H112b。如圖8A所示，到導電層204的底面的最低位置的高度H204較佳為與到導電層112b和半導體層

208接觸的區域的最高位置的高度H112b相等或大致相等。或者，如圖8B所示，高度H204較佳為比高度H112b低。藉由將到導電層204的底面的最低位置的高度H204設定為等於到導電層112b和半導體層208接觸的區域的最高位置的高度H112b或低於高度H112b，可以增強施加到導電層112b附近的通道形成區域的閘極電極電場，可以增大電晶體200的通態電流。在施加到電晶體200的通道形成區域的閘極電極電場更均勻時，可以使調換源極和汲極時的電特性相等。因此，在調換源極和汲極的電路結構中可以適當地使用電晶體200。

【0254】以使高度H204等於高度H112b或低於高度H112b的方式適當地調節導電層112b的厚度即可。

【0255】注意，這裡示出的導電層112a及導電層112b的結構也可以用於其他結構例子。

【0256】以上是組件的說明。

【0257】下面說明其一部分的結構與上述結構例子1-1不同的半導體裝置的結構例子。下面，有時省略與上述結構例子1-1重複的部分的說明。此外，在以下所示的圖式中，關於具有與上述結構例子1-1相同的功能的部分使用相同的陰影線，而有時不附加元件符號。

【0258】

[結構例子1-2]

作為半導體裝置10A的俯視圖可以參照圖1A。圖9A示出沿著圖1A中的點劃線A1-A2的截斷面的剖面圖，圖9B示

出沿著點劃線 B1-B2及點劃線 B3-B4的截斷面的剖面圖。
作為半導體裝置 10A 的等效電路圖可以參照圖 1B。

【0259】半導體裝置 10A 的與上述結構例子 1-1 中的半導體裝置 10 的主要不同之處在於絕緣層 106 及絕緣層 206 的結構。

【0260】絕緣層 106 的端部與導電層 104 的端部一致或大致一致。就是說，絕緣層 106 加工成具有與導電層 104 大致一致的頂面形狀。絕緣層 106 例如可以使用用來加工導電層 104 的光阻遮罩進行加工來形成。注意，絕緣層 106 的端部也可以不與導電層 104 的端部一致。例如，絕緣層 106 的端部也可以位於導電層 104 的端部的外側。

【0261】在電晶體 200 中，半導體層 208 藉由設置在絕緣層 210 中的開口 241 與導電層 112b 電連接。圖 10 示出電晶體 200 的放大圖。在圖 10 中，以虛線的雙箭頭表示電晶體 200 的通道長度 L_{200} 。電晶體 200 的通道長度 L_{200} 相當於剖面圖中的絕緣層 210 的開口 241 一側的側面的長度。就是說，通道長度 L_{200} 根據絕緣層 210 的厚度 T_{210} 及絕緣層 210 的開口 241 一側的側面和絕緣層 210 的被形成面(在此，導電層 112b 的頂面)所形成的角度 θ_{210} 而決定。在圖 10 與以點劃線的雙箭頭表示絕緣層 210 的厚度 T_{210} 。藉由調節絕緣層 210 的厚度 T_{210} 及角度 θ_{210} ，可以控制通道長度 L_{200} 。

【0262】注意，可以在此示出的絕緣層 106 及絕緣層 206 的結構用於其他結構例子。

【 0263 】

[結構例子 1-3]

圖 11A 示出半導體裝置 10B 的俯視圖。圖 11B 示出沿著圖 11A 中的點劃線 A1-A2 的截斷面的剖面圖，圖 11C 示出沿著點劃線 B1-B2 及點劃線 B3-B4 的截斷面的剖面圖。作為半導體裝置 10B 的等效電路圖可以參照圖 1B。

【 0264 】 半導體裝置 10B 的與上述結構例子 1-1 中的半導體裝置 10 的主要不同之處在於電晶體 100 和電晶體 200 形成在同一面上。

【 0265 】 電晶體 100 及電晶體 200 設置在基板 102 上。電晶體 100 和電晶體 200 可以藉由同一製程形成。

【 0266 】 電晶體 100 可以參照有關上述結構例子 1-1 所示的電晶體 100 的記載，因此省略詳細說明。

【 0267 】 電晶體 200 包括導電層 204、絕緣層 106、半導體層 208、導電層 112b 及導電層 212a。導電層 204 被用作閘極電極。絕緣層 106 的一部分被用作閘極絕緣層。導電層 112b 被用作源極電極和汲極電極中的一個，導電層 212a 被用作該源極電極和汲極電極中的另一個。

【 0268 】 導電層 204 可以藉由與電晶體 100 中的導電層 104 相同的製程形成。半導體層 208 可以藉由與電晶體 100 中的半導體層 108 相同的製程形成。導電層 212a 可以藉由與電晶體 100 中的導電層 112a 相同的製程形成。導電層 112b 由電晶體 100 和電晶體 200 共同使用。

【 0269 】 如圖 11B 及圖 11C 所示，可以採用如下結

構：導電層 112a₂ 包括開口，半導體層 108 藉由該開口與導電層 112a₁ 接觸。導電層 212a 較佳為具有導電層 212a₁ 和導電層 212a₁ 上的導電層 212a₂ 的疊層結構。可以採用如下結構：導電層 212a₂ 包括開口，半導體層 208 藉由該開口與導電層 212a₁ 接觸的結構。

【0270】在絕緣層 110 中，與導電層 112a 重疊的區域中設置有開口 141，與導電層 212a 重疊的區域中設置有開口 241。開口 141 及開口 241 可以藉由同一製程形成。在導電層 112b 中，與開口 141 重疊的區域中設置有開口 143，與開口 241 重疊的區域中設置有開口 243。開口 143 及開口 243 可以藉由同一製程形成。

【0271】開口 143 及開口 243 的頂面形狀較佳為呈圓形。並且，開口 143 的寬度 D₁₄₃ 較佳為與開口 243 的寬度 D₂₄₃ 相等或大致相等。當開口 143 和開口 243 具有相同的頂面形狀並且使開口的寬度相等或大致相等時，可以提高形成開口 143 及開口 243 時的加工精度。在開口 143 和開口 243 之間頂面形狀和寬度中的一者或兩者也可以不同。

【0272】注意，在本說明書等中，寬度大致相等是指在對比的兩個寬度中一個寬度為另一個寬度的 0.8 以上且 1.2 以下。

【0273】注意，可以在此示出的電晶體 100 及電晶體 200 的結構用於其他結構例子。

【0274】

[結構例子 1-4]

圖 12A 示出半導體裝置 10C 的俯視圖。圖 12B 示出沿著圖 12A 中的點劃線 A1-A2 的截斷面的剖面圖，圖 12C 示出沿著點劃線 B1-B2 及點劃線 B3-B4 的截斷面的剖面圖。作為半導體裝置 10C 的等效電路圖可以參照圖 1B。

【0275】半導體裝置 10C 的與上述結構例子 1-3 中的半導體裝置 10B 的主要不同之處在於電晶體 100 和電晶體 200 共同使用導電層 112a。

【0276】電晶體 100 可以參照有關上述結構例子 1-1 所示的電晶體 100 的記載，因此省略詳細說明。

【0277】電晶體 200 包括導電層 204、絕緣層 106、半導體層 208、導電層 112a 及導電層 212b。導電層 112a 被用作源極電極和汲極電極中的一個，導電層 212b 被用作該源極電極和汲極電極中的另一個。導電層 212b 可以藉由與電晶體 100 中的導電層 112b 相同的製程形成。

【0278】注意，可以在此示出的導電層 112a 的結構用於其他結構例子。

【0279】

<結構例子 2>

圖 13A 示出本發明的一個實施方式的半導體裝置 20 的俯視圖。圖 13B 示出半導體裝置 20 的等效電路圖。圖 13C 示出沿著圖 13A 所示的點劃線 A1-A2 的截斷面的剖面圖，圖 14 示出沿著點劃線 B1-B2 及點劃線 B3-B4 的截斷面的剖面圖。

【0280】半導體裝置 20 包括電晶體 100A 及電晶體

200A。電晶體 100A 的閘極電極與電晶體 200A 的源極電極和汲極電極中的一個電連接。

【0281】注意，在圖 13B 中，電晶體 100A 及電晶體 200A 為 n 通道型電晶體，但是本發明的一個實施方式不侷限於此。電晶體 100A 和電晶體 200A 中的一者或兩者也可以為 p 通道型電晶體。

【0282】電晶體 100A 可以參照有關上述電晶體 100 的記載。

【0283】電晶體 200A 包括導電層 204、絕緣層 206、半導體層 208、導電層 104 及導電層 212b。導電層 204 被用作閘極電極。絕緣層 206 的一部分被用作閘極絕緣層。導電層 104 被用作源極電極和汲極電極中的一個，導電層 212b 被用作源極電極和汲極電極中的另一個。

【0284】導電層 104 不僅被用作電晶體 100A 的閘極電極，而且被用作電晶體 200A 的源極電極和汲極電極中的一個。當電晶體 100A 和電晶體 200A 共用導電層 104 時，可以縮小電路的佔有面積，可以實現小型半導體裝置。

【0285】導電層 104 上設置有絕緣層 210，絕緣層 210 上設置有導電層 212b。絕緣層 210 包括夾在導電層 104 與導電層 212b 之間的區域。導電層 104 包括隔著絕緣層 210 與導電層 212b 重疊的區域。絕緣層 210 在與導電層 104 重疊的區域包括開口 241。在開口 241 中導電層 104 露出。

【0286】注意，導電層 104 也可以具有疊層結構。導電層 104 可以採用圖 1C 等所示的導電層 112a 的結構。例

如，作為導電層 104 採用第一導電層和第一導電層上的第二導電層的疊層結構，在第二導電層的與半導體層 208 接觸的區域中設置開口即可。較佳的是，第一導電層使用不容易氧化的材料，第二導電層使用低電阻率材料。由此，可以抑制導電層 104 的電阻的增高。並且，可以減少半導體層 208 中的氧空位 (V_o) 及 V_oH ，可以實現呈現良好的電特性且可靠性高的電晶體 200A。

【0287】注意，可以在此示出的電晶體 100A 及電晶體 200A 的結構用於其他結構例子。

【0288】

<結構例子 3>

圖 15A 示出本發明的一個實施方式的半導體裝置 30 的等效電路圖。半導體裝置 30 包括電晶體 100_1 至電晶體 100_p (p 為 2 以上的整數)。電晶體 100_1 至電晶體 100_p 並聯連接，可以將半導體裝置 30 視為一個電晶體。

【0289】電晶體 100_1 至電晶體 100_p 的閘極電極彼此電連接。電晶體 100_1 至電晶體 100_p 的源極電極彼此電連接。電晶體 100_1 至電晶體 100_p 的汲極電極彼此電連接。

【0290】注意，在圖 15A 中，電晶體 100_1 至電晶體 100_p 為 n 通道型電晶體，但是本發明的一個實施方式不侷限於此。電晶體 100_1 至電晶體 100_p 也可以為 p 通道型電晶體。

【0291】以 p 為 4 的情況為例進行具體的說明。圖 15B 示出本發明的一個實施方式的半導體裝置 30 的等效電路

圖。圖 15C 示出半導體裝置 30 的俯視圖。圖 16 示出沿著圖 15C 中的點劃線 A3-A4 的截斷面的剖面圖。圖 17 示出半導體裝置 30 的立體圖。

【0292】半導體裝置 30 包括電晶體 100_1 至電晶體 100_4。電晶體 100_1 至電晶體 100_4 都可以採用上述電晶體 100 的結構。

【0293】注意，圖 15C 所示的俯視圖及圖 17 所示的立體圖示出將電晶體 100_1 至電晶體 100_4 配置為 2 行 2 列的結構，但是本發明的一個實施方式不侷限於此。例如，也可以將電晶體 100_1 至電晶體 100_4 配置為 1 行 4 列。

【0294】電晶體 100_1 至電晶體 100_4 都包括導電層 104、絕緣層 106、半導體層 108、導電層 112a 及導電層 112b。導電層 104 被用作電晶體 100_1 至電晶體 100_4 的閘極電極。絕緣層 106 的一部分被用作電晶體 100_1 至電晶體 100_4 的閘極絕緣層。導電層 112a 被用作電晶體 100_1 至電晶體 100_4 的源極電極和汲極電極中的另一個，導電層 112b 被用作該源極電極和汲極電極中的一個。

【0295】圖 18A 是摘要示出導電層 112a 的立體圖。導電層 112a 在與半導體層 108 接觸的區域中包括開口 145_1 至開口 145_4。在開口 145_1 至開口 145_4 中導電層 112a_1 露出。

【0296】圖 18B 是摘要示出導電層 112a、導電層 112b、開口 141_1 至開口 141_1 及開口 143_1 至開口 143_4 的立體圖。注意，以虛線示出設置在絕緣層 110 中的開口

141_1至開口141_4。開口141_1至開口141_4較佳為設置在與開口145_1至開口145_4重疊的區域中。較佳為在開口141_1至開口141_4中導電層112a_1露出。另外，如圖18B所示，導電層112b在與導電層112a重疊的區域中包括開口143_1至開口143_4。

【0297】開口141_1至開口141_4及開口143_1至開口143_4的頂面形狀較佳為呈圓形。並且，開口141_1至開口141_4的寬度較佳為相等或大致相等。同樣地，開口143_1至開口143_4的寬度較佳為相等或大致相等。當開口141_1至開口141_4的寬度相等或大致相等並且開口143_1至開口143_4的寬度相等或大致相等時，可以提高形成開口141_1至開口141_4及開口143_1至開口143_4時的加工精度。

【0298】當將半導體裝置30視為一個電晶體時，該電晶體的通道寬度為電晶體100_1至電晶體100_4的通道寬度之和。例如，當開口143_1至開口143_4的頂面形狀呈圓形且將開口143_1至開口143_4各自的寬度記載為寬度D143時，可以將半導體裝置30視為通道寬度為“ $D143 \times \pi \times 4$ ”的電晶體(參照圖5A及圖5B)。可以將由p個電晶體構成的半導體裝置30視為通道寬度為“ $D143 \times \pi \times p$ ”的電晶體。此外，可以將半導體裝置30視為具有通道長度L100的電晶體(參照圖5B)。藉由並聯連接多個電晶體，通道寬度變大，而可以增高通態電流。另外，藉由調節並聯連接的電晶體的個數(p)可以使通道寬度不同。以實現所希望的通態電流的方式決定並聯連接的電晶體的個數(p)即可。

【0299】圖 18C 是摘要示出導電層 112a 及半導體層 108 的立體圖。如圖 18C 所示，半導體層 108 以覆蓋開口 141_1 至開口 141_4 及開口 143_1 至開口 143_4 的方式設置。在開口 141_1 至開口 141_4 中，半導體層 108 包括與導電層 112a 的頂面接觸的區域。明確而言，在開口 141_1 至開口 141_4 中，半導體層 108 較佳為包括與導電層 112a_1 的頂面接觸的區域。注意，圖 18C 示出電晶體 100_1 至電晶體 100_4 共同使用半導體層 108 的結構，但是本發明的一個實施方式不侷限於此。半導體層 108 也可以按電晶體 100_1 至電晶體 100_4 分離。

【0300】注意，圖 18A 等示出導電層 112a 包括 4 個開口 145 (開口 145_1 至開口 145_4) 的結構，但是本發明的一個實施方式不侷限於此。導電層 112a 只要包括一個以上的包括開口 141_1 至開口 141_4 的開口就可。例如，導電層 112a 可以包括一個包括開口 141_1 至開口 141_4 的開口。在該開口中，電晶體 100_1 至電晶體 100_4 的半導體層 108 也可以與導電層 112a_1 接觸。

【0301】圖 18D 是摘要示出導電層 112a 及導電層 104 的立體圖。如圖 18D 所示，導電層 104 以覆蓋開口 141_1 至開口 141_4 及開口 143_1 至開口 143_4 的方式設置。

【0302】也可以將半導體裝置 30 用於圖 1B 等所示的半導體裝置 10 中的電晶體 100 和電晶體 200 中的一者或兩者。明確而言，作為半導體裝置 10 中的電晶體 100 可以使用圖 15A 所示的電晶體 100_1 至電晶體 100_p。另外，作為電晶

體 200 可以使用圖 15A 所示的電晶體 100_1 至電晶體 100_p。

【0303】也可以將半導體裝置 30 用於圖 13B 等所示的半導體裝置 20 中的電晶體 100A 和電晶體 200A 中的一者或兩者。明確而言，作為半導體裝置 20 中的電晶體 100A 可以使用圖 15A 所示的電晶體 100_1 至電晶體 100_p。另外，作為電晶體 200A 可以使用圖 15A 所示的電晶體 100_1 至電晶體 100_p。

【0304】注意，可以在此示出的並聯連接的結構用於其他結構例子。

【0305】

<結構例子 4>

圖 19A 示出本發明的一個實施方式的半導體裝置 40 的等效電路圖。半導體裝置 40 包括電晶體 100_1 至電晶體 100_q (q 為 2 以上的整數)。電晶體 100_1 至電晶體 100_q 並聯連接，可以將半導體裝置 40 視為一個電晶體。

【0306】注意，在圖 19A 中，電晶體 100_1 至電晶體 100_q 為 n 通道型電晶體，但是本發明的一個實施方式不侷限於此。電晶體 100_1 至電晶體 100_q 也可以為 p 通道型電晶體。

【0307】以 q 為 4 的情況為例進行具體的說明。圖 19B 示出本發明的一個實施方式的半導體裝置 40 的等效電路圖。圖 19C 示出半導體裝置 40 的俯視圖。圖 20 示出沿著圖 19C 中的點劃線 A5-A6 的截斷面的剖面圖。圖 21 示出半導體裝置 40 的立體圖。

【0308】半導體裝置40包括電晶體100_1至電晶體100_4。電晶體100_1至電晶體100_4都可以採用上述電晶體100的結構。

【0309】注意，圖19C所示的俯視圖及圖21所示的立體圖示出將電晶體100_1至電晶體100_4配置為2行2列的結構，但是本發明的一個實施方式不侷限於此。例如，也可以將電晶體100_1至電晶體100_4配置為1行4列。

【0310】電晶體100_1包括導電層104、絕緣層106、半導體層108_1、導電層112a及導電層112b。導電層112a被用作電晶體100_1的源極電極和汲極電極中的另一個，導電層112b被用作該源極電極和汲極電極中的一個。

【0311】電晶體100_2包括導電層104、絕緣層106、半導體層108_2、導電層112a及導電層112c。導電層112a被用作電晶體100_2的源極電極和汲極電極中的一個，導電層112c被用作該源極電極和汲極電極中的另一個。導電層112a由電晶體100_1和電晶體100_2共同使用。

【0312】電晶體100_3包括導電層104、絕緣層106、半導體層108_3、導電層212a及導電層112c。導電層212a被用作電晶體100_3的源極電極和汲極電極中的一個，導電層112c被用作該源極電極和汲極電極中的另一個。導電層112c由電晶體100_2和電晶體100_3共同使用。

【0313】電晶體100_4包括導電層104、絕緣層106、半導體層108_4、導電層212a及導電層212b。導電層212a被用作電晶體100_4的源極電極和汲極電極中的一個，導

電層 212b 被用作該源極電極和汲極電極中的另一個。導電層 212a 由電晶體 100_3 和電晶體 100_4 共同使用。

【0314】圖 22A 是摘要示出導電層 112a 及導電層 212a 的立體圖。導電層 112a 和導電層 212a 可以藉由同一製程形成。可以採用如下結構：導電層 112a_2 包括開口 145_1 及開口 145_2，半導體層 108_1 及半導體層 108_2 藉由開口 145_1 及開口 145_2 與導電層 112a_1 接觸。可以採用如下結構：導電層 212a_2 包括開口 145_3 及開口 145_4，半導體層 108_3 及半導體層 108_4 藉由開口 145_3 及開口 145_4 與導電層 212a_1 接觸。

【0315】圖 22B 是摘要示出導電層 112a、導電層 212a、導電層 112b、導電層 112c、導電層 212b、開口 141_1 至開口 141_4 及開口 143_1 至開口 143_4 的立體圖。導電層 112b、導電層 112c 及導電層 212b 可以藉由同一製程形成。導電層 112b 中設置有開口 143_1，導電層 112c 中設置有開口 143_2 及開口 143_3，導電層 212b 中設置有開口 143_4。

【0316】圖 22C 是摘要示出導電層 112a、導電層 212a 及半導體層 108_1 至半導體層 108_4 的立體圖。半導體層 108_1 至半導體層 108_4 可以藉由同一製程形成。

【0317】圖 22D 是摘要示出導電層 112a、導電層 212a 及導電層 104 的立體圖。導電層 104 被用作電晶體 100_1 至電晶體 100_4 的閘極電極。

【0318】電晶體 100_1 的源極電極和汲極電極中的一

個與電晶體 100_2 的源極電極和汲極電極中的一個電連接。電晶體 100_2 的源極電極和汲極電極中的另一個與電晶體 100_3 的源極電極和汲極電極中的另一個電連接。電晶體 100_3 的源極電極和汲極電極中的一個與電晶體 100_4 的源極電極和汲極電極中的一個電連接。

【0319】當將半導體裝置 40 視為一個電晶體時，該電晶體的通道長度為電晶體 100_1 至電晶體 100_4 的通道長度之和。例如，當將電晶體 100_1 至電晶體 100_4 各自的通道長度記載為通道長度 L_{100} 時，可以將半導體裝置 40 視為通道長度為“ $L_{100} \times 4$ ”的電晶體(參照圖 5B)。可以將由 q 個電晶體構成的半導體裝置 40 視為通道長度為“ $L_{100} \times q$ ”的電晶體。此外，可以將半導體裝置 40 視為具有通道寬度 W_{100} 的電晶體(參照圖 5A 及圖 5B)。藉由串聯連接多個電晶體，通道長度變大，而可以提高飽和性。另外，藉由調節串聯連接的電晶體的個數(q)，可以使通道長度不同。以實現所希望的飽和性的方式決定串聯連接的電晶體的個數(q)即可。

【0320】也可以將半導體裝置 40 用於圖 1B 等所示的半導體裝置 10 中的電晶體 100 和電晶體 200 中的一者或兩者。明確而言，作為半導體裝置 10 中的電晶體 100 可以使用圖 19A 所示的電晶體 100_1 至電晶體 100_ q 。另外，作為電晶體 200 可以使用圖 19A 所示的電晶體 100_1 至電晶體 100_ q 。

【0321】也可以將半導體裝置 40 用於圖 13B 等所示的半導體裝置 20 中的電晶體 100A 和電晶體 200A 中的一者或

兩者。明確而言，作為半導體裝置20中的電晶體100A可以使用圖19A所示的電晶體100_1至電晶體100_q。另外，作為電晶體200A可以使用圖19A所示的電晶體100_1至電晶體100_q。

【0322】也可以將半導體裝置40用於半導體裝置30中的各電晶體。就是說，可以使並聯連接的電晶體群還串聯連接(以下，也稱為串並聯連接)。

【0323】注意，可以在此示出的串聯連接及串並聯連接的結構用於其他結構例子。

【0324】

<製造方法例子>

以下，參照圖式說明本發明的一個實施方式的半導體裝置的製造方法。這裡，以圖1C等所示的半導體裝置10的半導體層108及半導體層208使用氧化物半導體的結構為例進行說明。

【0325】注意，構成半導體裝置的薄膜(絕緣膜、半導體膜、導電膜等)可以利用濺射法、化學氣相沉積(CVD：Chemical Vapor Deposition)法、真空蒸鍍法、脈衝雷射沉積(PLD：Pulsed Laser Deposition)法、原子層沉積(ALD)法等形式。作為CVD法有電漿增強化學氣相沉積(PECVD：Plasma Enhanced CVD)法、熱CVD法等。此外，作為熱CVD法之一，有有機金屬化學氣相沉積(MOCVD：Metal Organic CVD)法。

【0326】構成半導體裝置的薄膜(絕緣膜、半導體

膜、導電膜等)可以利用旋塗法、浸漬法、噴塗法、噴墨法、分配器法、網版印刷法、平板印刷法、刮刀(doctor knife)法、狹縫式塗佈法、輥塗法、簾式塗佈法、刮刀式塗佈等方法形成。

【0327】當對構成半導體裝置的薄膜進行加工時，可以利用光微影法等。另外，可以利用奈米壓印法、噴砂法、剝離法等對薄膜進行加工。此外，可以藉由利用金屬遮罩等陰影遮罩的沉積方法直接形成島狀的薄膜。

【0328】光微影法典型地有如下兩種方法。一個是在要進行加工的薄膜上形成光阻遮罩，藉由蝕刻等對該薄膜進行加工，並去除光阻遮罩的方法。另一個是形成具有感光性的薄膜之後進行曝光而顯影，將該薄膜加工為所希望的形狀的方法。

【0329】在光微影法中，作為用於曝光的光，例如可以使用 i 線 (波長 365nm)、g 線 (波長 436nm)、h 線 (波長 405nm) 或將這些光混合了的光。另外，還可以使用紫外光、KrF 雷射或 ArF 雷射等。此外，也可以利用液浸曝光技術進行曝光。此外，作為用於曝光的光，也可以使用極紫外(EUV: Extreme Ultra-violet)光或 X 射線。此外，代替用於曝光的光，也可以使用電子束。當使用極紫外光、X 射線或電子束時，可以進行極其微細的加工，所以是較佳的。注意，在藉由利用電子束等光束進行掃描而進行曝光時，不需要光罩。

【0330】作為薄膜的蝕刻方法，例如可以利用乾蝕刻

法、濕蝕刻法或噴砂法。

【0331】圖23A1至圖30B2所示的各圖是說明電晶體100A的製造方法的圖。各圖的A1及B1是立體圖，A2及B2是沿著點劃線A1-A2及點劃線B1-B2的截斷面的剖面圖。注意，在各圖的A1及B1中省略絕緣層110、絕緣層106、絕緣層210及絕緣層206。

【0332】

[導電層112a的形成]

在基板102上形成將成為導電層112a₁及導電層112a₂的導電膜。該導電膜例如可以適當地利用濺射法形成。在該導電膜上利用光微影製程形成光阻遮罩之後加工該導電膜，由此形成導電層112a₁及導電層112a₂A(圖23A1及圖23A2)。在對該導電膜進行加工時，利用濕蝕刻法和乾蝕刻法中的一個或兩個即可。

【0333】接著，利用光微影製程在該導電層112a₂A上形成光阻遮罩之後加工導電層112a₂A，由此形成包括開口145的導電層112a₂(圖23B1及圖23B2)。由此，形成用作電晶體100的源極電極和汲極電極中的一個的導電層112a。

【0334】

[絕緣膜110af及絕緣膜110bf的形成]

接著，在基板102及導電層112a上形成將成為絕緣層110a的絕緣膜110af及將成為絕緣層110b的絕緣膜110bf。

【0335】絕緣膜110af及絕緣膜110bf的形成可以適當

地使用PECVD法。較佳為在形成絕緣膜110af之後以不使絕緣膜110af的表面暴露於大氣的方式在真空中連續形成絕緣膜110bf。藉由連續形成絕緣膜110af及絕緣膜110bf，可以抑制在絕緣膜110af的表面附著來源於大氣的雜質。作為該雜質例如可以舉出水及有機物。

【0336】形成絕緣膜110af及絕緣膜110bf時的基板溫度都較佳為180℃以上且450℃以下，更佳為200℃以上且450℃以下，更佳為250℃以上且450℃以下，更佳為300℃以上且450℃以下，更佳為300℃以上且400℃以下，更佳為350℃以上且400℃以下。藉由使形成絕緣膜110af及絕緣膜110bf時的基板溫度在上述範圍內，可以減少從絕緣膜110af及絕緣膜110bf本身的雜質(例如，水及氫)的釋放，由此可以抑制雜質擴散到半導體層108。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0337】注意，由於先形成絕緣膜110af及絕緣膜110bf然後形成半導體層108，所以沒有因形成絕緣膜110af及絕緣膜110bf時施加的熱導致的氧從半導體層108脫離的擔憂。

【0338】也可以在形成絕緣膜110af及絕緣膜110bf之後進行加熱處理。藉由進行加熱處理，可以使水及氫從絕緣膜110af及絕緣膜110bf的表面及膜中脫離。

【0339】加熱處理的溫度較佳為150℃以上且低於基板的應變點，更佳為200℃以上且450℃以下，更佳為250℃以上且450℃以下，更佳為300℃以上且450℃以下，更

佳為 300℃ 以上且 400℃ 以下，更佳為 350℃ 以上且 400℃ 以下。可以在包含高貴氣體、氮和氧中的一個以上的氛圍下進行加熱處理。作為含氮氛圍或含氧氛圍，也可以使用乾燥空氣(CDA：Clean Dry Air)。注意，該氛圍中氮或氧等的含量較佳為儘可能少。作為該氛圍，較佳為使用露點為 -60℃ 以下，較佳為 -100℃ 以下的高純度氣體。藉由使用氮、水等的含量儘可能少的氛圍，可以儘可能地防止氮、水等被絕緣膜 110af 及絕緣膜 110bf 等吸收。該加熱處理例如可以使用烘箱或快速熱退火(RTA：Rapid Thermal Annealing)裝置。藉由使用 RTA 裝置，可以縮短加熱處理時間。

【0340】接著，在絕緣膜 110bf 上形成金屬氧化物層 149(圖 24A1 及圖 24A2)。

【0341】金屬氧化物層 149 既可以是絕緣層又可以是導電層。金屬氧化物層 149 例如也可以使用氧化鋁、氧化鉛、鋁酸鉛、銦氧化物、銦錫氧化物(ITO)或含矽的銦錫氧化物(ITSO)。

【0342】作為金屬氧化物層 149，較佳為使用包含一個以上的與半導體層 108 或半導體層 208 相同的元素的氧化物材料。尤其是，較佳為使用可應用於半導體層 108 或半導體層 208 的氧化物半導體材料。

【0343】作為金屬氧化物層 149，可以使用利用與半導體層 108 或半導體層 208 相同的組成的濺射靶材形成的金屬氧化物膜。藉由使用相同的組成的濺射靶材，可以共同

使用製造裝置及濺射靶材，因此是較佳的。

【0344】在半導體層108和金屬氧化物層149使用包含銦及鎵的金屬氧化物材料的情況下，金屬氧化物層149可以使用其鎵組成(含有率)高於半導體層108的材料。由於作為金屬氧化物層149使用鎵組成(含有率)高的材料可以提高對氧的阻擋性，所以是較佳的。

【0345】金屬氧化物層149例如較佳為在含氧氛圍下形成。尤其是，較佳為在含氧氛圍下利用濺射法形成。由此，在形成金屬氧化物層149時可以適當地將氧供應給絕緣膜110bf。

【0346】例如，也可以作為沉積氣體使用氧，藉由使用金屬靶材的反應性濺射法形成金屬氧化物層149。例如，在作為金屬靶材使用鋁的情況下，可以形成氧化鋁膜。

【0347】當形成金屬氧化物層149時，相對於引入到沉積裝置的處理室內的沉積氣體的總流量的氧氣體之比率(氧流量比)或處理室內的氧分壓越高，越可以增大供應給絕緣膜110bf中的氧量。氧流量比或氧分壓例如為50%以上且100%以下，較佳為65%以上且100%以下，更佳為80%以上且100%以下，進一步較佳為90%以上且100%以下。尤其是，較佳為將氧流量比設定為100%，來使氧分壓儘量接近於100%。

【0348】如此，藉由在含氧氛圍下利用濺射法形成金屬氧化物層149，在形成金屬氧化物層149時可以在對絕緣

膜 110bf 供氧的同時防止氧從絕緣膜 110bf 脫離。其結果是，可以將較多的氧封閉在絕緣膜 110bf 中。並且，可以藉由後面的加熱處理對半導體層 108 供應較多的氧。其結果是，可以減少半導體層 108 中的氧空位 (V_o) 及 V_oH ，而可以實現呈現良好的電特性且可靠性高的電晶體。

【0349】在形成金屬氧化物層 149 之後也可以進行加熱處理。關於加熱處理可以參照上述記載，所以省略詳細說明。藉由在形成金屬氧化物層 149 之後進行加熱處理，可以有效地從金屬氧化物層 149 對絕緣膜 110bf 供氧。

【0350】在形成金屬氧化物層 149 之後或在上述加熱處理之後也可以還將氧藉由金屬氧化物層 149 供應給絕緣膜 110bf。作為氧的供應方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術或電漿處理。作為該電漿處理，可以適當地使用以高頻功率使氧氣體電漿化的裝置。作為以高頻功率使氣體電漿化的裝置，例如可以舉出電漿蝕刻裝置及電漿灰化裝置。

【0351】接著，去除金屬氧化物層 149。

【0352】雖然對金屬氧化物層 149 的去除方法沒有特別的限制，但是可以適當地採用濕蝕刻法。藉由利用濕蝕刻法，可以抑制去除金屬氧化物層 149 時絕緣膜 110bf 被蝕刻。因此，可以抑制絕緣膜 110bf 的厚度變小，並且可以使絕緣層 110b 的厚度均勻。

【0353】對絕緣膜 110bf 供氧處理不侷限於上述方法。例如，可以利用離子摻雜法、離子植入法、電漿處理

等對絕緣膜 110bf 供應氧自由基、氧原子、氧原子離子、氧分子離子等。另外，也可以在絕緣膜 110bf 上形成抑制氧脫離的膜之後，經過該膜對絕緣膜 110bf 添加氧。較佳為在供應氧之後去除該膜。作為上述抑制氧脫離的膜，可以使用含有銦、鋅、鎵、錫、鋁、鉻、鈮、鈦、鉬、鎳、鐵、鈷和鎢的一種以上的導電膜或半導體膜。

【0354】

[絕緣膜 110cf 的形成及導電膜 112f 的形成]

接著，在絕緣膜 110bf 上形成將成為絕緣層 110c 的絕緣膜 110cf。由於絕緣膜 110cf 的形成可以參照有關絕緣膜 110af 及絕緣膜 110bf 的形成的記載，所以省略其詳細說明。

【0355】接著，在絕緣膜 110cf 上形成將成為導電層 112b 的導電膜 112f (圖 24B1 及圖 24B2)。導電膜 112f 的形成例如可以適當地利用濺射法。

【0356】

[開口 141 的形成及開口 143 的形成]

接著，加工導電膜 112f 來形成導電層 112B (圖 25A1 及圖 25A2)。導電層 112B 的形成可以使用濕蝕刻法和乾蝕刻法中的一者或兩者。導電層 112B 的形成例如可以適當地利用濕蝕刻法。

【0357】接著，去除與開口 145 重疊的區域的導電層 112B 來形成包括開口 143 的導電層 112b。開口 143 的形成可以使用濕蝕刻法和乾蝕刻法中的一者或兩者。開口 143 的

形成例如可以適當地利用濕蝕刻法。

【0358】接著，去除與開口143重疊的區域的絕緣膜110f(絕緣膜110af、絕緣膜110bf及絕緣膜110cf)，形成包括開口141的絕緣層110(圖25B1及圖25B2)。開口141可以利用濕蝕刻法和乾蝕刻法中的一個或兩個形成。開口141例如可以適當地利用乾蝕刻法形成。注意，在圖25B1中，用虛線示出設置在絕緣層110中的開口141。開口141設置在重疊於開口145的區域。在開口145中導電層112a₁露出。

【0359】開口141例如可以使用用於開口143的形成的光阻遮罩形成。明確而言，可以在導電膜112f上形成光阻遮罩，使用該光阻遮罩去除導電膜112f形成開口143，使用該光阻遮罩去除絕緣膜110f形成開口141。開口143也可以使用與用於開口141的形成的光阻遮罩不同的光阻遮罩形成。

【0360】此外，也可以在形成開口141時或形成開口141之後去除與開口141重疊的區域的導電層112a(明確而言，導電層112a₁)的一部分。藉由去除導電層112a₁的一部分，可以實現圖7A及圖7B所示的結構。

【0361】

[半導體層108的形成]

接著，以覆蓋開口141及開口143的方式形成將成為半導體層108的金屬氧化物膜108f(圖26A1及圖26A2)。金屬氧化物膜108f以與導電層112b的頂面及側面、絕緣層110

的頂面及側面以及導電層 112a_1 的頂面接觸的方式設置。

【0362】金屬氧化物膜 108f 較佳為藉由使用金屬氧化物靶材的濺射法形成。

【0363】金屬氧化物膜 108f 較佳為缺陷儘可能少的緻密的膜。金屬氧化物膜 108f 較佳為高純度膜，其中儘可能降低含氫元素的雜質。尤其是，作為金屬氧化物膜 108f，較佳為使用具有結晶性的金屬氧化物膜。

【0364】在形成金屬氧化物膜 108f 時，較佳為使用氧氣體。藉由在形成金屬氧化物膜 108f 時使用氧氣體，可以適當地對絕緣層 110 中供應氧。例如，在絕緣層 110b 使用氧化物或氧氮化物時，可以適當地對絕緣層 110b 中供應氧。

【0365】藉由對絕緣層 110b 供應氧，在後面製程中對半導體層 108 供應氧，由此可以降低半導體層 108 中的氧空位 (V_o) 及 V_oH 。

【0366】在沉積金屬氧化物膜 108f 時，也可以混合氧氣體和惰性氣體 (例如，氮氣體、氬氣體、氙氣體等)。注意，在沉積金屬氧化物膜 108f 時的氧流量比或氧分壓越高，金屬氧化物膜 108f 的結晶性可以越高，可以實現具有高可靠性的電晶體。另一方面，氧流量比或氧分壓越低，金屬氧化物膜 108f 的結晶性越低，可以實現通態電流大的電晶體。

【0367】在形成金屬氧化物膜 108f 時的基板溫度較高時，可以形成結晶性更高且更緻密的金屬氧化物膜。另一

方面，在基板溫度較低時，可以形成結晶性更低且導電性更高的金屬氧化物膜 108f。

【0368】形成金屬氧化物膜 108f 時的基板溫度為室溫以上且 250℃ 以下，較佳為室溫以上且 200℃ 以下，更佳為室溫以上且 140℃ 以下即可。例如，基板溫度較佳為室溫以上且 140℃ 以下，由此可以提高生產性。藉由在基板溫度為室溫或不進行加熱基板的狀態下沉積金屬氧化物膜 108f，可以降低結晶性。

【0369】在沉積金屬氧化物膜 108f 之前，較佳為進行用來使在絕緣層 110 的表面吸附的水、氫及有機物等脫離的處理和對絕緣層 110 供應氧的處理中的至少一個。例如，可以在減壓氛圍下以 70℃ 以上且 200℃ 以下的溫度進行加熱處理。或者，也可以進行含氧氛圍下的電漿處理。或者，藉由進行包含一氧化二氮 (N_2O) 等含氧化性氣體的氛圍下的電漿處理，也可以將氧供應給絕緣層 110。當進行包含一氧化二氮氣體的電漿處理時，可以適當地去除絕緣層 110 的表面的有機物且可以將氧供應給絕緣層 110。較佳的是，在這種處理之後，以不使絕緣層 110 的表面暴露於大氣的方式連續地沉積金屬氧化物膜 108f。

【0370】注意，在半導體層 108 具有疊層結構的情況下，較佳的是，在沉積下層的金屬氧化物膜之後，以不使其表面暴露於大氣的方式連續地沉積上層的金屬氧化物膜。

【0371】接著，將金屬氧化物膜 108f 加工為島狀，形

成半導體層108(圖26B1及圖26B2)。

【0372】半導體層108可以利用濕蝕刻法和乾蝕刻法中的一個或兩個形成。半導體層108例如可以適當地利用濕蝕刻法形成。此時，有時不與半導體層108重疊的區域的導電層112b的一部分被蝕刻而減薄。同樣地，有時不與半導體層108及導電層112b重疊的區域的絕緣層110的一部分被蝕刻而厚度變薄。例如，有時由於蝕刻而絕緣層110中的絕緣層110c消失，露出絕緣層110b的表面。注意，在金屬氧化物膜108f的蝕刻中，藉由作為絕緣層110c使用選擇比高的材料，可以抑制絕緣層110c的厚度變小。

【0373】較佳為在沉積金屬氧化物膜108f或將金屬氧化物膜108f加工為半導體層108之後進行加熱處理。藉由加熱處理，可以去除包含在金屬氧化物膜108f或半導體層108中或吸附在金屬氧化物膜108f或半導體層108的表面的氫或水。此外，藉由加熱處理，有時金屬氧化物膜108f或半導體層108的膜質得到提高(例如，缺陷的降低及結晶性的提高)。

【0374】藉由加熱處理，可以將氧從絕緣層110b供應給金屬氧化物膜108f或半導體層108。此時，更佳的是，在加工成半導體層108之前進行加熱處理。關於加熱處理可以參照上述記載，所以省略詳細說明。

【0375】注意，並不一定需要進行該加熱處理。也可以在該製程中不進行加熱處理而將在後面的製程中進行的加熱處理用作在該製程中的加熱處理。有時，也可以將在

後面的製程中的高溫下的處理(例如，沉積製程等)等用作該製程中的加熱處理。

【0376】

[絕緣層106的形成]

接著，以覆蓋半導體層108、導電層112b及絕緣層110的方式形成絕緣層106。絕緣層106可以適當地利用PECVD法形成。

【0377】在半導體層108使用氧化物半導體時，較佳為將絕緣層106用作抑制氧擴散的障壁膜。藉由使絕緣層106具有抑制氧擴散的功能，可以抑制氧從絕緣層106的上側擴散到導電層104而導電層104被氧化。其結果是，可以實現呈現良好的電特性且可靠性高的電晶體。

【0378】藉由提高被用作閘極絕緣層的絕緣層106的形成時的溫度，可以形成缺陷少的絕緣層。但是，形成絕緣層106時的溫度較高時氧從半導體層108脫離，有時半導體層108中的氧空位(V_o)及 V_oH 增加。形成絕緣層106時的基板溫度較佳為 180°C 以上且 450°C 以下，更佳為 200°C 以上且 450°C 以下，更佳為 250°C 以上且 450°C 以下，更佳為 300°C 以上且 450°C 以下，更佳為 300°C 以上且 400°C 以下。藉由使形成絕緣層106時的基板溫度在上述範圍內，可以在減少絕緣層106的缺陷的同時抑制氧從半導體層108脫離。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0379】在形成絕緣層106之前也可以對半導體層108

的表面進行電漿處理。藉由該電漿處理，可以降低吸附在半導體層108的表面的水等雜質。因此，可以減少半導體層108與絕緣層106的介面中的雜質，所以可以實現可靠性高的電晶體。尤其是，從半導體層108的形成到絕緣層106的形成之間半導體層108的表面暴露於大氣的情況下，進行電漿處理是較佳的。電漿處理可以例如在氧、臭氧、氮、一氧化二氮、氬等氛圍下進行。電漿處理與絕緣層106的沉積較佳為以不暴露於大氣的方式連續地進行。

【0380】

[導電層104的形成]

接著，在絕緣層106上形成將成為導電層104的導電膜。該導電膜例如可以適當地利用濺射法形成。利用光微影製程在該導電膜上形成光阻遮罩之後加工該導電膜，由此形成被用作閘極電極的導電層104(圖27A1及圖27A2)。

【0381】藉由上述製程，可以製造電晶體100。

【0382】

[絕緣膜210af及絕緣膜210bf的形成]

接著，在電晶體100上形成將成為絕緣層210a的絕緣膜210af及將成為絕緣層210b的絕緣膜210bf。

【0383】由於絕緣膜210af及絕緣膜210bf的形成可以參照有關絕緣膜110af及絕緣膜110bf的形成的記載，所以省略其詳細說明。

【0384】形成絕緣膜210af及絕緣膜210bf時的基板溫度都較佳為180℃以上且450℃以下，更佳為200℃以上且

450℃ 以下，更佳為 250℃ 以上且 450℃ 以下，更佳為 300℃ 以上且 450℃ 以下，更佳為 300℃ 以上且 400℃ 以下，更佳為 350℃ 以上且 400℃ 以下。藉由使形成絕緣膜 210af 及絕緣膜 210bf 時的基板溫度在上述範圍內，可以減少從絕緣膜 210af 及絕緣膜 210bf 本身的雜質(例如，水及氫)的釋放，由此可以抑制雜質擴散到半導體層 208。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0385】也可以在形成絕緣膜 210af 及絕緣膜 210bf 之後進行加熱處理。藉由進行加熱處理，可以使水及氫從絕緣膜 210af 及絕緣膜 210bf 的表面及膜中脫離。加熱處理可以參照有關形成絕緣膜 110af 及絕緣膜 110bf 後的加熱處理的記載，因此省略詳細說明。

【0386】接著，在絕緣膜 210bf 上形成金屬氧化物層 249(圖 27B1 及圖 27B2)。金屬氧化物層 249 的形成可以參照有關金屬氧化物層 149 的記載，因此省略詳細說明。

【0387】在形成金屬氧化物層 249 之後也可以進行加熱處理。關於加熱處理可以參照上述記載，所以省略詳細說明。

【0388】接著，去除金屬氧化物層 249。關於金屬氧化物層 249 的去除可以參照有關金屬氧化物層 149 的去除的記載，所以省略詳細說明。

【0389】

[絕緣膜 210cf 的形成、導電膜 212f 的形成]

接著，在絕緣膜 210bf 上形成將成為絕緣層 210c 的絕

緣膜 210cf。由於絕緣膜 210cf 的形成可以參照有關絕緣膜 110af 及絕緣膜 110bf 的形成的記載，所以省略其詳細說明。

【0390】接著，在絕緣膜 210cf 上形成將成為導電層 212b 的導電膜 212f (圖 28A1 及圖 28A2)。由於導電膜 212f 的形成可以參照有關導電膜 112f 的形成的記載，所以省略其詳細說明。

【0391】

[開口 241 的形成、開口 243 的形成]

接著，加工導電膜 212f 來形成導電層 212B (圖 28B1 及圖 28B2)。由於導電層 212B 的形成可以參照有關導電層 112B 的形成的記載，所以省略其詳細說明。

【0392】接著，去除與導電層 112b 重疊的區域的導電層 212B，形成包括開口 243 的導電層 212b。開口 243 的形成可以參照有關開口 143 的形成的記載，因此省略詳細說明。

【0393】接著，去除與開口 243 重疊的區域的絕緣層 106 及絕緣膜 210f (絕緣膜 210af、絕緣膜 210bf 及絕緣膜 210cf)，形成包括開口 241 的絕緣層 106 及絕緣層 210 (圖 29A1 及圖 29A2)。開口 241 的形成可以參照有關開口 141 的形成的記載，因此省略詳細說明。注意，在圖 29A1 中，用虛線示出設置在絕緣層 106 及絕緣層 210 中的開口 241。在開口 241 中導電層 112b 露出。

【0394】此外，也可以在形成開口 241 時或形成開口

241之後去除與開口241重疊的區域的導電層112b。藉由去除導電層112b的一部分，可以實現圖8A及圖8B所示的結構。

【0395】

[半導體層208的形成]

接著，以覆蓋開口241及開口243的方式形成將成為半導體層208的金屬氧化物膜208f(圖29B1及圖29B2)。金屬氧化物膜208f以與導電層212b的頂面及側面、絕緣層210的頂面及側面、絕緣層106的側面以及導電層112b的頂面接觸的方式設置。

【0396】由於金屬氧化物膜208f的形成可以參照有關金屬氧化物膜108f的形成的記載，所以省略其詳細說明。

【0397】注意，在半導體層208具有疊層結構的情況下，較佳的是，在沉積下層的金屬氧化物膜之後，以不使其表面暴露於大氣的方式連續地沉積上層的金屬氧化物膜。

【0398】接著，將金屬氧化物膜208f加工為島狀，形成半導體層208(圖30A1及圖30A2)。由於半導體層208的形成可以參照有關半導體層108的形成的記載，所以省略其詳細說明。

【0399】較佳為在沉積金屬氧化物膜208f或將金屬氧化物膜208f加工為半導體層208之後進行加熱處理。藉由加熱處理，可以去除包含在金屬氧化物膜208f或半導體層108中或吸附在金屬氧化物膜208f或半導體層108的表面的

氫或水。此外，藉由加熱處理，有時金屬氧化物膜208f或半導體層208的膜質得到提高(例如，缺陷的降低及結晶性的提高)。

【0400】藉由加熱處理，可以將氧從絕緣層210b供應給金屬氧化物膜208f或半導體層208。此時，更佳的是，在加工成半導體層208之前進行加熱處理。關於加熱處理可以參照上述記載，所以省略詳細說明。

【0401】

[絕緣層206的形成]

接著，以覆蓋半導體層208、導電層212b及絕緣層210的方式形成絕緣層206。由於絕緣層206的形成可以參照有關絕緣層106的形成的記載，所以省略其詳細說明。

【0402】在形成絕緣層206之前也可以對半導體層208的表面進行電漿處理。藉由該電漿處理，可以降低吸附在半導體層208的表面的水等雜質。因此，可以減少半導體層208與絕緣層206的介面中的雜質，所以可以實現可靠性高的電晶體。尤其是，從半導體層208的形成到絕緣層206的形成之間半導體層208的表面暴露於大氣的情況下，進行電漿處理是較佳的。關於該電漿處理可以參照上述記載，所以省略詳細說明。

【0403】

[導電層204的形成]

接著，在絕緣層206上形成將成為導電層204的導電膜，加工該導電膜，由此形成被用作電晶體200的閘極電

極的島狀的導電層204(圖30B1及圖30B2)。

【0404】藉由上述製程，可以製造電晶體200。

【0405】

[絕緣層195的形成]

接著，在電晶體200上形成絕緣層195(圖1C)。絕緣層195可以適當地利用PECVD法形成。

【0406】藉由上述製程，可以製造半導體裝置10。

【0407】本實施方式可以與其他實施方式適當地組合。此外，在本說明書中，在一個實施方式中示出多個結構例子的情況下，可以適當地組合該結構例子。

【0408】

實施方式2

在本實施方式中，說明可以使用本發明的一個實施方式的半導體裝置的顯示裝置的結構例子。

【0409】圖31A示出本發明的一個實施方式的顯示裝置50的立體圖。顯示裝置50具有貼合基板152與基板102的結構。在圖31A中，以虛線表示基板152。

【0410】顯示裝置50包括顯示部235、連接部140、第一驅動電路部231、第二驅動電路部232及佈線165等。圖31A示出顯示裝置50安裝有IC173及FPC172的例子。因此，也可以將圖31A所示的結構稱為包括顯示裝置50、IC(積體電路)及FPC的顯示模組。

【0411】連接部140設置在顯示部235的外側。連接部140可以沿著顯示部235的一個邊或多個邊設置。連接部

140也可以為一個或多個。圖31A示出以圍繞顯示部235的四個邊的方式設置連接部140的例子。在連接部140中，發光器件的共用電極與導電層電連接，可以對共用電極供電。

【0412】佈線165具有對顯示部235、第一驅動電路部231及第二驅動電路部232供應信號及電力的功能。該信號及電力從外部經由FPC172輸入到佈線165或者從IC173輸入到佈線165。

【0413】圖31A示出藉由COG(Chip On Glass：晶粒玻璃接合)方式或COF(Chip On Film：薄膜覆晶封裝)方式等在基板102上設置IC173的例子。IC173例如也可以包括掃描線驅動電路或信號線驅動電路等。注意，顯示裝置50及顯示模組不一定必須設置有IC。另外，也可以將IC利用COF方式等安裝於FPC。

【0414】顯示部235包括配置為矩陣狀的多個像素230。作為像素230，例如可以使用像素230a、像素230b及像素230c的三種像素。像素230a、像素230b及像素230c都包括顯示器件(也稱為顯示元件)。作為顯示器件例如可以舉出液晶器件(也稱為液晶元件)及發光器件。作為發光器件，例如較佳為使用OLED(Organic Light Emitting Diode：有機發光二極體)、QLED(Quantum-dot Light Emitting Diode：量子點發光二極體)。作為發光器件含有的發光物質，例如可以舉出發射螢光的物質(螢光材料)、發射磷光的物質(磷光材料)、呈現熱活化延遲螢光的物質(熱活化延

遲螢光(Thermally Activated Delayed Fluorescence：TADF)材料)及無機化合物(量子點材料等)。此外，作為發光器件，也可以使用Micro LED(Light Emitting Diode)等LED。

【0415】像素230a、像素230b及像素230c具有呈現互不相同的光的功能。例如，像素230a、像素230b和像素230c也可以分別具有呈現紅色(R)光的功能、呈現綠色(G)光的功能和呈現藍色(B)光的功能。或者，例如，像素230a、像素230b和像素230c也可以分別具有呈現黃色(Y)光的功能、呈現青色(C)光的功能和呈現洋紅色(M)光的功能。

【0416】藉由使用一個像素230a、一個像素230b及一個像素230c構成一個像素240，可以實現全彩色顯示。因此，像素230被用作子像素。另外，在圖31A所示的顯示裝置50中，示出以條紋排列配置用作子像素的像素230的例子。構成一個像素240的子像素的數量不侷限於三個，也可以為四個以上。例如，也可以包括呈現R、G、B、白色(W)的光的四個子像素。或者，也可以包括呈現R、G、B、Y的四種光的四個子像素。

【0417】圖31B是說明顯示裝置50的方塊圖。顯示裝置50包括顯示部235、第一驅動電路部231及第二驅動電路部232。顯示部235包括配置為矩陣狀的多個像素230。

【0418】第一驅動電路部231所包括的電路例如被用作掃描線驅動電路。第二驅動電路部232所包括的電路例如被用作信號線驅動電路。注意，在隔著顯示部235與第

一驅動電路部231相對的位置也可以設置某個電路。在隔著顯示部235與第二驅動電路部232相對的位置也可以設置某個電路。注意，有時將第一驅動電路部231及第二驅動電路部232所包括的電路總稱為週邊驅動電路。

【0419】作為週邊驅動電路233，可以使用移位暫存器電路、位準轉換器電路、反相器電路、閃鎖電路、類比開關電路、解多工電路、邏輯電路等各種電路。在週邊驅動電路233中，可以使用電晶體及電容器等。週邊驅動電路233中的電晶體也可以使用與像素230中的電晶體相同的製程形成。

【0420】另外，顯示裝置50包括：彼此大致平行地配置且其電位被第一驅動電路部231中的電路控制的 m 個(m 為1以上的整數)佈線236；以及彼此大致平行地配置且其電位被第二驅動電路部232中的電路控制的 n 個(n 為1以上的整數)佈線237。

【0421】在圖31B中，示出佈線236和佈線237連接到像素230的例子。但是，佈線236和佈線237是一個例子，連接到像素230的佈線不侷限於佈線236和佈線237。

【0422】

<週邊驅動電路的結構例子>

作為可用於週邊驅動電路的電路，以閃鎖電路為例說明結構例子。

【0423】圖32A是示出閃鎖電路LAT的結構例子的電路圖。圖32A所示的閃鎖電路LAT包括電晶體Tr31、電晶

體 Tr33、電晶體 Tr35、電晶體 Tr36、電容器 C31及反相電路 INV。在圖 32A中，將電連接電晶體 Tr33的源極和汲極中的一個、電晶體 Tr35的閘極及電容器 C31的一個電極的節點稱為節點 N。

【0424】在圖 32A所示的閘鎖電路 LAT中，當向端子 SMP輸入高電位信號時，電晶體 Tr33變為開啟狀態。因此，節點 N的電位變為與端子 ROUT的電位對應的電位，與從端子 ROUT輸入到閘鎖電路 LAT的信號對應的資料被寫入到閘鎖電路 LAT。在向閘鎖電路 LAT寫入資料之後，藉由使端子 SMP的電位變為低電位，電晶體 Tr33變為關閉狀態。因此，節點 N的電位被保持，寫入到閘鎖電路 LAT的資料被保持。明確而言，例如在節點 N的電位為低電位的情況下，閘鎖電路 LAT可以保持“0”的資料，在節點 N的電位為高電位的情況下，閘鎖電路 LAT可以保持“1”的資料。

【0425】電晶體 Tr33較佳為使用關態電流較小的電晶體。電晶體 Tr33可以適當地使用 OS電晶體。因此，閘鎖電路 LAT可以長期間保持資料。因此，可以減少將資料再次寫入到閘鎖電路 LAT的頻率。

【0426】在本說明書等中，有時將“向閘鎖電路 LAT寫入使從端子 SP2輸入的信號輸出到端子 LIN的資料”簡稱為“向閘鎖電路 LAT寫入資料”。就是說，例如有時將“向閘鎖電路 LAT寫入“1”的資料”簡稱為“向閘鎖電路 LAT寫入資料”。

【0427】作為閂鎖電路LAT，可以適當地使用根據本發明的一個實施方式的半導體裝置。例如，作為閂鎖電路LAT的電晶體Tr31及電晶體Tr36可以使用圖1B等所示的半導體裝置10。電晶體Tr31相當於圖1B等所示的電晶體100，電晶體Tr36相當於電晶體200。例如，作為閂鎖電路LAT的電晶體Tr35及電晶體Tr33可以使用圖13B等所示的半導體裝置20。電晶體Tr35相當於圖13B等所示的電晶體100A，電晶體Tr33相當於電晶體200A。

【0428】圖32B示出反相器電路INV的結構例子。反相器電路INV包括電晶體Tr41、電晶體Tr43、電晶體Tr45、電晶體Tr47及電容器C41。

【0429】當閂鎖電路LAT具有圖32A所示的結構且反相器電路INV具有圖32B所示的結構時，作為閂鎖電路LAT中的電晶體都採用極性同一的電晶體，例如為n通道型電晶體。由此，例如，除了電晶體Tr33以外，電晶體Tr31、電晶體Tr35、電晶體Tr36、電晶體Tr41、電晶體Tr43、電晶體Tr45及電晶體Tr47也可以為OS電晶體。因此，可以藉由同一製程製造閂鎖電路LAT中的所有電晶體。

【0430】作為反相器電路INV，可以適當地使用根據本發明的一個實施方式的半導體裝置。例如，作為反相器電路INV的電晶體Tr41及電晶體Tr43可以採用圖1B等所示的半導體裝置10。電晶體Tr41相當於圖1B等所示的電晶體100，電晶體Tr43相當於電晶體200。例如，作為反相器電路INV的電晶體Tr45及電晶體Tr47可以使用圖1B等所示的

半導體裝置 10。電晶體 Tr45 相當於圖 1B 等所示的電晶體 100，電晶體 Tr47 相當於電晶體 200。

【0431】

<像素電路的結構例子>

圖 33A 示出像素 230 的結構例子。像素 230 包括像素電路 51 及發光器件 61。

【0432】 圖 33A 所示的像素電路 51 是包括電晶體 52A、電晶體 52B 及電容器 53 的 2Tr1C 型像素電路。

【0433】 在電晶體 52A 中，源極和汲極中的一個與電晶體 52B 的閘極及電容器 53 的一個端子電連接，源極和汲極中的另一個與佈線 SL 電連接。電晶體 52A 的閘極與佈線 GL 電連接。電晶體 52B 的源極和汲極中的一個及電容器 53 的另一個端子與發光器件 61 的陽極電連接。電晶體 52B 的源極和汲極中的另一個與佈線 ANO 電連接。發光器件 61 的陰極與佈線 VCOM 電連接。

【0434】 佈線 GL 相當於佈線 236，佈線 SL 相當於佈線 237。佈線 VCOM 是供應用來給發光器件 61 提供電流的電位的佈線。電晶體 52A 具有根據佈線 GL 的電位控制佈線 SL 和電晶體 52B 的閘極之間的導通狀態或非導通狀態的功能。例如，將 VDD 供應到佈線 ANO，將 VSS 供應到佈線 VCOM。

【0435】 電晶體 52B 具有控制流過發光器件 61 的電流量的功能。電容器 53 具有保持電晶體 52B 的閘極電位的功能。發光器件 61 所發射的光的強度根據供應到電晶體 52B

的閘極的影像信號被控制。

【0436】在圖33A所示的像素電路51中，作為電晶體52A及電晶體52B使用n通道型電晶體。但是，作為電晶體52B也可以使用p通道型電晶體。當作為電晶體52B使用p通道型電晶體時，使電容器53的另一個端子與電晶體52B的源極和汲極中的另一個電連接即可。注意，對可用於本發明的一個實施方式的像素電路沒有特別的限制。

【0437】像素電路51例如可以採用實施方式1所示的半導體裝置20。電晶體52A相當於圖13B等所示的電晶體200A，電晶體52B相當於電晶體100A。

【0438】圖33B示出像素電路51的結構例子。圖33B是像素電路51的剖面圖。

【0439】電晶體52A及電晶體52B可以參照有關圖13B等所示的電晶體200A及電晶體100A的記載，因此省略詳細說明。圖33B示出用作電晶體52A的源極電極和汲極電極中的一個的及電晶體52B的閘極電極的導電層104與用作電晶體52B的源極電極和汲極電極中的一個的導電層112b之間夾有絕緣層106而形成電容器53的例子，但是對電容器53的結構沒有特別的限制。

【0440】較佳的是，與用作控制像素230的選擇狀態的選擇電晶體的電晶體52A相比，用作控制流過發光器件61的電流的驅動電晶體的電晶體52B的通態電流更大。較佳為作為電晶體52B的半導體層使用銦的含有率比電晶體52A的半導體層高的金屬氧化物。藉由採用這樣的結構，

可以實現亮度高的顯示裝置。

【0441】作為用作驅動電晶體的電晶體52B的半導體層也可以使用銦的含有率比電晶體52A的半導體層低的金屬氧化物。藉由作為電晶體52B的半導體層使用銦的含有率低的金屬氧化物，電晶體52B的飽和性變高，因此可以實現可靠性高的顯示裝置。

【0442】或者，也可以使電晶體52A的半導體層與電晶體52B的半導體層的元素M(例如，銻)的含有率不同。因為用作驅動電晶體的電晶體52B的閘極被施加正電位，因此較佳為採用PBTS測試中的臨界電壓的變動量小的電晶體。另一方面，電晶體52A較佳為採用NBTIS測試中的臨界電壓的變動量小的電晶體。較佳為作為電晶體52B的半導體層使用不包含銻或銻的含有率比電晶體52A的半導體層低的金屬氧化物。作為電晶體52A的半導體層較佳為使用銻的含有率比電晶體52B高的金屬氧化物。藉由採用這樣的結構，可以實現可靠性高的顯示裝置。

【0443】以覆蓋電晶體52A、電晶體52B及電容器53的方式設置有絕緣層195，以覆蓋絕緣層195的方式設置有絕緣層197。在絕緣層197上可以設置發光器件61。圖33B示出用作發光器件61的一個電極的像素電極111。絕緣層195可以參照上述記載，因此省略詳細說明。絕緣層197具有減小起因於電晶體52A、電晶體52B及電容器53的凹凸來使發光器件61的被形成面更平坦的功能。注意，在本說明書等中，有時將絕緣層197記載為平坦化層。

【0444】作為絕緣層197，可以適當地使用包含有機材料的絕緣層。作為有機材料，較佳為使用感光性有機樹脂，例如較佳為使用包括丙烯酸樹脂的感光性的樹脂組成物。注意，在本說明書等中，丙烯酸樹脂不是僅指聚甲基丙烯酸酯或甲基丙烯酸樹脂，有時也指廣義上的丙烯酸類聚合物整體。

【0445】作為絕緣層197也可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、醯亞胺樹脂、聚醯胺樹脂、聚醯亞胺醯胺樹脂、矽酮樹脂、矽氧烷樹脂、苯并環丁烯類樹脂、酚醛樹脂及上述樹脂的前驅物等。另外，作為絕緣層197，也可以使用聚乙烯醇(PVA)、聚乙烯醇縮丁醛、聚乙烯吡咯烷酮、聚乙二醇、聚甘油、普魯蘭、水溶性纖維素或者醇可溶性聚醯胺樹脂等有機材料。另外，作為感光性有機樹脂也可以使用光阻劑。作為感光性有機樹脂，可以使用正型材料或負型材料。

【0446】絕緣層197也可以具有有機絕緣層及無機絕緣層的疊層結構。例如，絕緣層197可以具有有機絕緣層及該有機絕緣層上的無機絕緣層的疊層結構。藉由在絕緣層197的最表面上設置無機絕緣層，可以被用作蝕刻保護層。由此，可以抑制在形成像素電極111時絕緣層197的一部分被蝕刻而絕緣層197的平坦性下降。

【0447】像素電極111藉由設置在絕緣層197、絕緣層195、絕緣層206、絕緣層210及絕緣層106中的開口與導電層112b電連接。

【0448】本發明的一個實施方式的顯示裝置也可以採用如下結構中的任意個：向與形成有發光器件的基板相反的方向發射光的頂部發射(top emission)型、向形成有發光器件的基板一側發射光的底部發射(bottom emission)型、向雙面發射光的雙面發射(dual emission)型。

【0449】

<顯示裝置的結構例子>

圖34示出截斷顯示裝置50的包括FPC172的區域的一部分、週邊驅動電路233的一部分、顯示部235的一部分、連接部140的一部分及包括端部的區域的一部分的剖面的一個例子。

【0450】在顯示裝置50中，基板102上設置有電晶體，電晶體上設置有絕緣層，絕緣層上設置有發光器件130R、發光器件130G及發光器件130B，以覆蓋這些發光器件的方式設置保護層131。在保護層131上由黏合層142貼合基板152。

【0451】注意，在說明發光器件130R、發光器件130G和發光器件130B之間共同的内容時，有時省略區別它們的字母而記載為發光器件130。同樣地，在說明用字母進行區別的其他的組件之間共同的内容時，有時用省略字母的符號進行說明。

【0452】在顯示部235中可以設置控制發光器件130R、發光器件130G及發光器件130B的電晶體。圖34示出控制發光器件130R的電晶體205R及控制發光器件130G

的電晶體 205G。另外，圖 34 示出設置在週邊驅動電路 233 中的電晶體 201。電晶體 205R、電晶體 205G 及電晶體 201 都可以適當地使用實施方式 1 所示的電晶體。注意，在圖 34 中省略電晶體間的電連接。

【0453】有時設置在週邊驅動電路 233 中的電晶體被要求具有比設置在顯示部 235 中的電晶體大的通態電流。與設置在顯示部 235 中的電晶體的半導體層(例如，電晶體 205R 的半導體層 108)相比，設置在週邊驅動電路 233 中的電晶體的半導體層(例如，電晶體 201 的半導體層 208)可以適當地使用相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高的金屬氧化物。例如，半導體層 108 和半導體層 208 分別可以適當地使用 In-Ga-Zn 氧化物和相對於所有的含有金屬元素的原子數之和的銦的原子數的比率高於半導體層 108 的 In-Zn 氧化物。

【0454】可以採用發光器件 130R、發光器件 130G 和發光器件 130B 分別發射紅色(R)光、綠色(G)光和藍色(B)光的結構。

【0455】在發光器件所包括的一對電極中，一方的電極被用作陽極且另一方的電極被用作陰極。下面有時以像素電極被用作陽極且共用電極被用作陰極的情況為例進行說明。

【0456】發光器件 130R 包括像素電極 111R、像素電極 111R 上的島狀層 113R、島狀層 113R 上的共用層 114 以及共用層 114 上的共用電極 115。在發光器件 130R 中，可以將

層 113R 及共用層 114 統稱為 EL 層。

【0457】發光器件 130G 包括像素電極 111G、像素電極 111G 上的島狀層 113G、島狀層 113G 上的共用層 114 以及共用層 114 上的共用電極 115。在發光器件 130G 中，可以將層 113G 及共用層 114 統稱為 EL 層。

【0458】發光器件 130B 包括像素電極 111B、像素電極 111B 上的島狀層 113B、島狀層 113B 上的共用層 114 以及共用層 114 上的共用電極 115。在發光器件 130B 中，可以將層 113B 及共用層 114 統稱為 EL 層。

【0459】在本說明書等中，將發光器件所包括的 EL 層中的對各發光器件設置的島狀層記為層 113R、層 113G 或層 113B 且將多個發光器件共用的層記為共用層 114。另外，在本說明書等中，有時將不包括共用層 114 的層 113R、層 113G 及層 113B 稱為島狀的 EL 層、形成為島狀的 EL 層等。

【0460】層 113R、層 113G 及層 113B 彼此分離。藉由在各發光器件中設置島狀的 EL 層，可以抑制相鄰的發光器件間的洩漏電流。因此，可以抑制起因於串擾的非意圖性的發光，從而可以實現對比度非常高的顯示裝置。尤其是，可以實現在低亮度下電流效率高的顯示裝置。

【0461】在圖 34 中，在像素電極 111R 與層 113R 間沒有設置覆蓋像素電極 111R 的頂面端部的絕緣層(也被稱為分堤壩、隔壁、堤(bank)、間隔物等)。另外，在像素電極 111G 與層 113G 間沒有設置覆蓋像素電極 111G 的頂面端部

的絕緣層。因此，可以使相鄰的發光器件間的間隔極小。由此，可以實現高清晰或高解析度的顯示裝置。另外，也不需要用來形成該絕緣層的遮罩，由此可以減少顯示裝置的製造成本。另外，藉由採用沒有設置覆蓋像素電極的端部的絕緣層的結構，可以高效地提取來自EL層的發光。因此，本發明的一個實施方式的顯示裝置可以使視角依賴性極小。

【0462】層113R、層113G及層113B至少包括發光層。較佳的是，層113R、層113G及層113B分別包括發射紅色光的發光層、發射綠色光的發光層及發射藍色光的發光層。換言之，層113R、層113G及層113B分別包含發射紅色光的發光材料、發射綠色光的發光材料及發射藍色光的發光材料。此外，層113R、層113G以及層113B也可以包括電洞注入層、電洞傳輸層、電洞障壁層、電荷產生層、電子障壁層、電子傳輸層和電子注入層中的一個以上。

【0463】如圖34所示，層113G的端部較佳為位於像素電極111G的端部的外側。注意，這裡雖然以像素電極111G及層113G為例進行說明，但是像素電極111R及層113R以及像素電極111B及層113B也是同樣的。

【0464】在圖34中，層113G以覆蓋像素電極111G的端部的方式形成。藉由採用該結構，可以將像素電極的整個頂面用作發光區域，與島狀的EL層的端部位於像素電極的端部的內側的結構相比，可以容易提高開口率。

【0465】藉由使用EL層覆蓋像素電極111的側面可以抑制像素電極111與共用電極115接觸，由此可以抑制發光器件的短路。另外，可以增大EL層的發光區域(亦即，與像素電極重疊的區域)與EL層的端部間的距離。EL層的端部有可能因加工而受到損傷，所以藉由將離EL層的端部較遠的區域用作發光區域，有時可以提高發光器件的可靠性。

【0466】注意，在圖34中，以相同厚度示出層113R、層113G及層113B的厚度，但本發明的一個實施方式不侷限於此。層113R、層113G及層113B的各厚度也可以不同。例如，較佳為設定厚度以便獲得層113R、層113G及層113B所發射的光增強的光程。由此，可以實現微腔結構來提高各發光器件中的色純度。

【0467】共用層114例如包括電子注入層或電洞注入層。或者，共用層114既可以具有電子傳輸層與電子注入層的疊層，又可以具有電洞傳輸層與電洞注入層的疊層。發光器件130R、發光器件130G及發光器件130B共同包括共用層114。

【0468】發光器件130R、發光器件130G及發光器件130B共用共用電極115。多個發光器件共用的共用電極115與設置在連接部140中的導電層123電連接。導電層123可以藉由與像素電極111R、像素電極111G及像素電極111B相同的製程形成。

【0469】圖34所示的顯示裝置50採用頂部發射型。發

光器件將光發射到基板152一側。基板152較佳為使用對可見光的透過性高的材料。像素電極111包含發射可見光的材料，共用電極115包含使可見光透過的材料。在圖34中，以虛線箭頭分別表示從發光器件130R、發光器件130G及發光器件130B射出到基板152一側的光R、光G及光B。

【0470】發光器件130R、發光器件130G及發光器件130B上設置有保護層131。保護層131和基板152由黏合層142黏合。基板152設置有遮光層117。作為發光器件的密封可以採用固體密封結構或中空密封結構等。在圖34中，基板152和基板102之間的空間被黏合層142填充，即採用固體密封結構。或者，也可以採用使用惰性氣體(氮或氬等)填充該空間的中空密封結構。此時，黏合層142也可以以不與發光器件重疊的方式設置。另外，也可以使用與設置為框狀的黏合層142不同的樹脂填充該空間。

【0471】較佳為在發光器件130R、發光器件130G、發光器件130B上設置保護層131。藉由設置保護層131，可以抑制共用電極115被氧化以及雜質(水及氧等)侵入發光器件。因此，發光器件的劣化得到抑制，而可以提高顯示裝置的可靠性。保護層131既可以具有單層結構，又可以具有兩層以上的疊層結構。對保護層131的導電性沒有限制。作為保護層131，可以使用絕緣層、半導體層和導電層中的至少一種。

【0472】保護層131可以使用無機物。保護層131例如

可以使用氧化物、氧氮化物、氮氧化物和氮化物中的一個或多個。明確而言，可以舉出氧化矽、氧氮化矽、氮氧化矽、氮化矽、氧化鋁、氧氮化鋁及氧化鉛。尤其是，保護層 131 較佳為包括氮化物或氮氧化物，更佳為包括氮化物。

【0473】保護層 131 也可以使用包含 In-Sn 氧化物 (ITO)、In-Zn 氧化物、Ga-Zn 氧化物、Al-Zn 氧化物或 In-Ga-Zn 氧化物 (IGZO) 的層。該層較佳為具有高電阻，明確而言，該層較佳為具有比共用電極 115 高的電阻。該層還可以包含氮。

【0474】在經過保護層 131 提取發光器件 130 的發光的情況下，保護層 131 的可見光透過性較佳為高。例如，In-Sn 氧化物、In-Ga-Zn 氧化物以及氧化鋁都具有高可見光透過性，所以是較佳的。

【0475】並且，保護層 131 也可以包括有機膜。例如，保護層 131 也可以包括有機膜和無機膜的兩者。

【0476】作為保護層 131 的沉積方法，可以舉出真空蒸鍍法、濺射法、CVD 法及 ALD 法。保護層 131 也可以具有使用不同沉積方法形成的疊層結構。

【0477】保護層 131 至少設置在顯示部 235 中，較佳為以覆蓋顯示部 235 整體的方式設置。保護層 131 較佳為以除了顯示部 235 以外還覆蓋連接部 140 及週邊驅動電路 233 的方式設置。另外，保護層 131 較佳為以延伸至顯示裝置 50 的端部的方式設置。

【0478】圖35A示出發光器件130G、電晶體205G及其附近的放大圖。

【0479】發光器件130G所包括的像素電極111G具有導電層124G、導電層124G上的導電層126G以及導電層126G上的導電層129G的疊層結構。

【0480】導電層124G藉由設置在絕緣層106、絕緣層210、絕緣層206、絕緣層195、絕緣層197及絕緣層239中的開口與電晶體205G的導電層112b電連接。此外，導電層124G也可以藉由設置在絕緣層110、絕緣層106、絕緣層210、絕緣層206、絕緣層195、絕緣層197及絕緣層239中的開口與電晶體205G的導電層112a電連接。

【0481】導電層124G的端部位於導電層126G的端部的外側。導電層126G的端部位於導電層129G的端部的內側。導電層124G的端部位於導電層129G的端部的內側。也就是說，導電層126G的端部位於導電層124G上。此外，導電層129G的端部位於導電層124G上。導電層126G的頂面及側面被導電層129G覆蓋。

【0482】對導電層124G的對於可見光的透過性及反射性沒有特別的限制。導電層124G可以使用對可見光具有透過性的導電層或對可見光具有反射性的導電層。作為對可見光具有透過性的導電層，例如可以使用包括氧化物導電體的導電層(也稱為氧化物導電層)。明確而言，作為導電層124G可以適當地使用In-Si-Sn氧化物(也稱為ITSO)。作為對可見光具有反射性的導電層，例如可以使用鋁、鈦、

鉻、鎳、銅、鈇、鋅、錫、鋅、銀、鉑、金、鈳、鉭或鎢等金屬或以這些元素為主要成分的合金(例如，銀和鈳和銅的合金(APC：Ag-Pd-Cu))。導電層124G也可以具有對可見光具有透過性的導電層及該導電層上的具有反射性的導電層的疊層結構。導電層124G較佳為適當地使用與導電層124G的被形成面(這裡，絕緣層239)的密接性高的材料。由此，可以抑制導電層124G的膜剝離。

【0483】導電層126G可以使用對可見光具有反射性的導電層。導電層126G也可以具有對可見光具有透過性的導電層及該導電層上的具有反射性的導電層的疊層結構。導電層126G可以使用可用於導電層124G的材料。明確而言，導電層126G可以適當地使用In-Si-Sn氧化物(ITSO)、In-Si-Sn氧化物(ITSO)上的銀和鈳和銅的合金(APC)的疊層結構。

【0484】導電層129G可以使用可用於導電層124G的材料。導電層129G例如可以使用對可見光具有透過性的導電層。明確而言，導電層129G可以使用In-Si-Sn氧化物(ITSO)。

【0485】在導電層126G使用容易氧化的材料時，導電層129G使用不容易氧化的材料且由導電層129G覆蓋導電層126G，因此可以抑制導電層126G被氧化。此外，可以抑制包含在導電層126G中的金屬成分析出。例如，在導電層126G使用包含銀的材料時，導電層129G可以適當地使用In-Si-Sn氧化物(ITSO)。由此，可以抑制導電層126G被

氧化且可以抑制銀的析出。

【0486】導電層129G、導電層126G及導電層124G的端部也可以對齊或大致對齊。層113G也可以與導電層129G的側面、導電層126G的側面及導電層124G的側面接觸。

【0487】例如，在沉積將成為導電層124G的第一導電膜、層128、將成為導電層126G的第二導電膜以及將成為導電層129G的第三導電膜之後，在第三導電膜上形成光阻遮罩，使用該光阻遮罩加工第一導電膜、第二導電膜及第三導電膜，由此可以形成導電層124G、導電層126G及導電層129G。藉由同一製程加工第一導電膜、第二導電膜及第三導電膜來形成導電層124G、導電層126G及導電層129G，由此可以簡化製程。

【0488】或者，導電層124G的側面及導電層126G的頂面及側面也可以被導電層129G覆蓋。層113G也可以包括與導電層129G的頂面及側面接觸的區域而不包括與導電層124G及導電層126G接觸的區域。

【0489】例如，在沉積將成為導電層124G的第一導電膜及將成為導電層126G的第二導電膜之後，在第二導電膜上形成光阻遮罩，使用該光阻遮罩加工第一導電膜及第二導電膜，由此形成導電層124G及導電層126G。然後，以覆蓋導電層124G及導電層126G的方式沉積將成為導電層129G的第三導電膜並加工第三導電膜，由此可以形成導電層129G。藉由同一製程加工第一導電膜及第二導電膜來形

成導電層 124G 及導電層 126G，由此可以簡化製程。另外，即使將銀等容易擴散的材料用於導電層 124G 或導電層 126G，也藉由使用導電層 129G 覆蓋導電層 124G 及導電層 126G 的頂面及側面，可以抑制該材料的擴散。

【0490】發光器件 130R 中的像素電極 111R 以及發光器件 130B 中的像素電極 111B 也可以具有與像素電極 111G 同樣的結構。

【0491】導電層 124R、導電層 124G 及導電層 124B 中以覆蓋設置在絕緣層 106、絕緣層 210、絕緣層 206、絕緣層 195、絕緣層 197 及絕緣層 239 中的開口的方式形成有凹部。該凹部嵌入有層 128。

【0492】層 128 具有使導電層 124R、導電層 124G 及導電層 124B 的凹部平坦化的功能。導電層 124R、導電層 124G 及導電層 124B 及層 128 上設置有與導電層 124R、導電層 124G 及導電層 124B 電連接的導電層 126R、導電層 126G 及導電層 126B。因此，與導電層 124R、導電層 124G 及導電層 124B 的凹部重疊的區域也可以被用作發光區域，由此可以提高像素的開口率。

【0493】層 128 具有使導電層 124R、導電層 124G 及導電層 124B 中的凹部平坦的功能。藉由設置層 128，可以提高層 113R、層 113G 及層 113B 的被形成面的像素電極 111R、像素電極 111G 及像素電極 111B 的頂面的平坦性。

【0494】層 128 可以為絕緣層或導電層。層 128 可以適當地使用各種無機絕緣材料、有機絕緣材料及導電材料。

【0495】作為絕緣層128，可以適當地使用包含有機材料的絕緣層。作為有機材料，較佳為使用感光性有機樹脂，例如較佳為使用包括丙烯酸樹脂的感光性樹脂組成物。注意，在本說明書等中，丙烯酸樹脂不是僅指聚甲基丙烯酸酯或甲基丙烯酸樹脂，有時也指廣義上的丙烯酸類聚合物整體。

【0496】作為層128也可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、醯亞胺樹脂、聚醯胺樹脂、聚醯亞胺樹脂、矽酮樹脂、矽氧烷樹脂、苯并環丁烯類樹脂、酚醛樹脂及上述樹脂的前驅物等。另外，作為絕緣層127，也可以使用聚乙烯醇(PVA)、聚乙烯醇縮丁醛、聚乙烯吡咯烷酮、聚乙二醇、聚甘油、普魯蘭、水溶性纖維素或者醇可溶性聚醯胺樹脂等有機材料。另外，作為感光性有機樹脂也可以使用光阻劑。作為感光性有機樹脂，可以使用正型材料或負型材料。

【0497】注意，在層128為導電層時，層128也可以被用作像素電極的一部分。層128例如可以使用分散有金屬粒子的有機樹脂。

【0498】在圖35A等中，示出在從剖面看時層128的頂面具有中央及其附近凸出的形狀，即具有凸曲面的形狀，但是對層128的形狀沒有特別的限制。在從剖面看時層128的頂面可以具有如下形狀：中央及其附近凹陷的形狀，即具有凹曲面的形狀。另外，層128的頂面也可以具有凸曲面和凹曲面中的一者或兩者。另外，層128的頂面所具有

的凸曲面及凹曲面的個數都沒有限制，可以為一個或多個。

【0499】層128的頂面的高度與導電層124G的頂面的高度既可以一致或大致一致，也可以互不相同。例如，層128的頂面的高度可以低於或高於導電層124G的頂面的高度。

【0500】圖35B示出連接部140的放大圖。導電層123例如可以具有導電層124p、導電層124p上的導電層126p及導電層126p上的導電層129p的疊層結構。導電層124p可以在與導電層124R、導電層124G及導電層124B相同的製程中形成。導電層126p可以在與導電層126R、導電層126G及導電層126B相同的製程中形成。導電層129p可以在與導電層129R、導電層129G及導電層129B相同的製程中形成。

【0501】圖35B等示出在連接部140中沒有設置共用層114而導電層123上設置有共用電極115的例子。注意，也可以採用在導電層123上設置共用層114且導電層123與共用電極115藉由共用層114電連接的結構。例如，藉由使用用來規定沉積範圍的遮罩(為了與高精細金屬遮罩區別，也稱為範圍遮罩或粗金屬遮罩等)，可以使沉積共用層114的區域與沉積共用電極115的區域不同。

【0502】在基板102的與基板152不重疊的區域中設置有連接部214。在連接部214中，佈線165藉由導電層166及連接層242與FPC172電連接。在連接部214的頂面上露出

導電層 166。因此，藉由連接層 242 可以使連接部 214 與 FPC172 電連接。在圖 34 等中，示出佈線 165 被用作電晶體 201 的源極電極或汲極電極的結構。另外，電晶體 201 的導電層 212a 也可以藉由導電層 166 及連接層 242 與 FPC172 電連接。

【0503】作為連接層 242，例如可以使用異方性導電膜 (ACF：Anisotropic Conductive Film) 或異方性導電膏 (ACP：Anisotropic Conductive Paste) 等。

【0504】注意，為了使 FPC172 與導電層 166 電連接，連接部 214 中有不設置有保護層 131 的部分。例如，藉由在將保護層 131 沉積在顯示裝置 50 的整個表面上之後使用遮罩去除保護層 131 的與導電層 166 重疊的區域，可以使導電層 166 露出。

【0505】圖 35C 示出連接部 214 的放大圖。導電層 166 例如可以具有導電層 124q、導電層 124q 上的導電層 126q 及導電層 126q 上的導電層 129q 的疊層結構。導電層 124q 可以在與導電層 124R、導電層 124G 及導電層 124B 相同的製程中形成。導電層 126q 可以在與導電層 126R、導電層 126G 及導電層 126B 相同的製程中形成。導電層 129q 可以在與導電層 129R、導電層 129G 及導電層 129B 相同的製程中形成。

【0506】圖 34 等示出導電層 129p 及導電層 129q 的厚度與導電層 129R、導電層 129G 及導電層 129B 的厚度不同的結構。也可以根據用於導電層 129p、導電層 129q、導電層

129R、導電層 129G 及導電層 129B 的材料的電阻率而使這些層的厚度不同。在使厚度不同時，導電層 129p 及導電層 129q 也可以在與導電層 129R、導電層 129G 及導電層 129B 不同的製程中形成。或者，形成導電層 129p 及導電層 129q 的製程與形成導電層 129R、導電層 129G 及導電層 129B 的製程的一部分也可以相同。此外，也可以使導電層 129p 和導電層 129q 的厚度不同。

【0507】注意，圖 34 等所示的像素電極 111R、像素電極 111G、像素電極 111B、導電層 123 及導電層 166 也可以用於其他結構例子。

【0508】相鄰的發光器件之間的區域設置有絕緣層 125 及絕緣層 125 上的絕緣層 127。圖 34 示出多個絕緣層 125 及多個絕緣層 127 的剖面，但是在俯視顯示裝置 50 時，可以將絕緣層 125 及絕緣層 127 分別形成為連續的一層。換言之，顯示裝置 50 例如可以包括一個絕緣層 125 及一個絕緣層 127。另外，顯示裝置 50 也可以包括彼此分離的多個絕緣層 125，也可以包括彼此分離的多個絕緣層 127。

【0509】遮罩層 118R 及遮罩層 119R 位於層 113R 上，遮罩層 118G 及遮罩層 119G 位於層 113G 上，遮罩層 118B 及遮罩層 119B 位於層 113B 上。遮罩層 118R、遮罩層 119R、遮罩層 118G、遮罩層 119G、遮罩層 118B 及遮罩層 119B 在與發光區域重疊的部分中包括開口。遮罩層 118R 及遮罩層 119R 是在加工層 113R 時以與層 113R 的頂面接觸的方式設置的遮罩層的殘留部分。同樣地，遮罩層 118G 及遮罩層

119G以及遮罩層118B及遮罩層119B分別是在形成層113G及層113B時設置的遮罩層的殘留部分。如此，本發明的一個實施方式的顯示裝置也可以殘留有製造時用來保護EL層的遮罩層的一部分。另外，遮罩層118R、遮罩層118G及遮罩層118B中的任意兩個或全部可以使用相同材料，也可以使用彼此不同的材料。另外，遮罩層119R、遮罩層119G及遮罩層119B中的任意兩個或全部可以使用相同材料，也可以使用彼此不同的材料。注意，以下有時將遮罩層118R、遮罩層118G及遮罩層118B統稱為遮罩層118，將遮罩層119R、遮罩層119G及遮罩層119B統稱為遮罩層119。

【0510】作為遮罩層118及遮罩層119，例如可以使用金屬膜、合金膜、金屬氧化物膜、半導體膜、有機絕緣膜和無機絕緣膜等中的一種或多種。

【0511】作為遮罩層118及遮罩層119例如各自可以使用金、銀、鉑、鎂、鎳、鎢、鉻、鉬、鐵、鈷、銅、鈮、鈦、鋁、鈮、銦及鉭等金屬材料或者包含該金屬材料的合金材料。尤其較佳為使用鋁或銀等低熔點材料。藉由作為遮罩層118和遮罩層119中的一者或兩者使用能夠遮蔽紫外線的金屬材料，可以抑制層113被照射紫外線，由此可以抑制層113的劣化。

【0512】遮罩層118及遮罩層119分別可以使用金屬氧化物。作為金屬氧化物，可以舉出In-Ga-Zn氧化物、氧化銦、In-Zn氧化物、In-Sn氧化物、銦鈦氧化物(In-Ti氧化

物)、銦錫鋅氧化物(In-Sn-Zn氧化物)、銦鈦鋅氧化物(In-Ti-Zn氧化物)、銦鎵錫鋅氧化物(In-Ga-Sn-Zn氧化物)、包含矽的銦錫氧化物等。

【0513】遮罩層118和遮罩層119也可以使用互不相同的材料。另外，也可以採用沒有設置遮罩層119的結構。

【0514】如圖34所示，遮罩層118R及遮罩層119R的一個端部(與發光區域側相反一側的端部、外側的端部)與層113R的端部對齊或大致對齊，遮罩層118R及遮罩層119R的另一個端部位於層113R上。在此，遮罩層118R及遮罩層119R的另一個端部(發光區域側的端部、內側的端部)較佳為與層113R及像素電極111R重疊。在此情況下，遮罩層118R及遮罩層119R的另一個端部容易形成在層113R的大致平坦的面上。遮罩層118G、遮罩層119G、遮罩層118B及遮罩層119B也是同樣的。另外，遮罩層118遮罩層119例如殘留在加工為島狀的EL層(層113R、層113G或層113B)的頂面與絕緣層125間。

【0515】在端部對齊或大致對齊的情況以及頂面形狀一致或大致一致的情況下，可以說在俯視時至少其邊緣的一部分在層疊的各層間彼此重疊。例如，包括上層與下層由同一遮罩圖案或其一部分相同的遮罩圖案加工而成的情況。但是，實際上有邊緣不重疊的情況，有時上層位於下層的內側或者上層位於下層的外側，這種情況也可以說“端部大致對齊”或“頂面形狀大致一致”。

【0516】層113R、層113G及層113B的各側面被絕緣

層 125 覆蓋。絕緣層 127 隔著絕緣層 125 與層 113R、層 113G 及層 113B 的各側面重疊。

【0517】藉由由絕緣層 125、絕緣層 127、遮罩層 118 和遮罩層 119 中的至少一個覆蓋層 113R、層 113G 及層 113B 的頂面的一部分及側面，可以抑制共用層 114(或共用電極 115)與像素電極 111R、像素電極 111G、像素電極 111B、層 113R、層 113G 及層 113B 的側面接觸，由此可以抑制發光器件的短路。由此，可以提高發光器件的可靠性。

【0518】絕緣層 125 較佳為與層 113R、層 113G 及層 113B 的各側面接觸。藉由採用絕緣層 125 與層 113R、層 113G 及層 113B 接觸的結構，可以防止層 113R、層 113G 及層 113B 的膜剝離。在絕緣層 125 與層 113B、層 113G 或層 113R 密接時，產生相鄰的層 113B 等由絕緣層固定或黏合的效果。由此，可以提高發光器件的可靠性。另外，可以提高發光器件的製造良率。

【0519】另外，絕緣層 125 及絕緣層 127 也可以覆蓋層 113R、層 113G 及層 113B 的頂面的一部分和側面的兩者。藉由採用這樣的結構，可以進一步防止 EL 層的膜剝離，由此可以提高發光器件的可靠性。另外，可以進一步提高發光器件的製造良率。

【0520】絕緣層 127 以填充形成在絕緣層 125 中的凹部的方式設置在絕緣層 125 上。絕緣層 127 可以隔著絕緣層 125 與層 113R、層 113G 及層 113B 的各頂面的一部分及側面重疊。絕緣層 127 較佳為覆蓋絕緣層 125 的側面的至少一部

分。

【0521】藉由設置絕緣層125及絕緣層127可以填埋相鄰的島狀層之間，所以可以減少設置在島狀層上的層(例如載子注入層及共用電極等)的被形成面的高低差很大的凹凸而進一步實現平坦化。因此，可以提高載子注入層及共用電極等的覆蓋性。

【0522】共用層114及共用電極115設置在層113R、層113G、層113B、遮罩層118、遮罩層119、絕緣層125及絕緣層127上。在設置絕緣層125及絕緣層127之前，產生起因於設置有像素電極及島狀EL層的區域及不設置像素電極及島狀EL層的區域(發光器件間的區域)的步階。本發明的一個實施方式的顯示裝置藉由包括絕緣層125及絕緣層127而可以使該步階平坦化，由此可以提高共用層114及共用電極115的覆蓋性。因此，可以抑制斷開導致的連接不良。或者，可以抑制因步階導致共用電極115的厚度局部變薄而使電阻上升。

【0523】雖然絕緣層127的頂面較佳為具有平坦性更高的形狀，但是也可以具有凸部、凸曲面、凹曲面或凹部。例如，絕緣層127的頂面較佳為具有曲率半徑大的凸曲面形狀。

【0524】絕緣層125可以為包含無機材料的絕緣層。絕緣層125例如可以使用氧化物、氮化物、氧氮化物和氮氧化物等。絕緣層125可以為單層結構，也可以為疊層結構。作為氧化物，可以舉出氧化矽、氧化鋁、氧化鎂、銦

銻鋅氧化物、氧化銻、氧化鍺、氧化釔、氧化鋯、氧化鐳、氧化釹、氧化鈣及氧化鉍等。作為氮化物，可以舉出氮化矽及氮化鋁等。作為氧氮化物，可以舉出氧氮化矽及氧氮化鋁。作為氮氧化物，可以舉出氮氧化矽及氮氧化鋁等。尤其是在蝕刻中氧化鋁與EL層的選擇比高，在後述的絕緣層127的形成中具有保護EL層的功能，因此是較佳的。尤其是，藉由將利用原子層沉積(ALD)法形成的氧化鋁膜、氧化鈣膜或氧化矽膜等用於絕緣層125，可以形成針孔較少且保護EL層的功能良好的絕緣層125。另外，絕緣層125也可以採用利用ALD法形成的膜與利用濺射法形成的膜的疊層結構。絕緣層125例如可以採用利用ALD法形成的氧化鋁膜與利用濺射法形成的氮化矽膜的疊層結構。

【0525】絕緣層125較佳為具有相對於水和氧中的至少一方的阻擋絕緣層的功能。另外，絕緣層125較佳為具有抑制水和氧中的至少一方的擴散的功能。另外，絕緣層125較佳為具有俘獲或固定(也被稱為吸雜)水和氧中的至少一方的功能。

【0526】在本說明書等中，阻擋絕緣層是指具有阻擋性的絕緣層。此外，在本說明書等中，阻擋性是指抑制所對應的物質的擴散的功能(也可以說透過性低)。或者，是指俘獲或固定所對應的物質(也稱為吸雜)的功能。

【0527】在絕緣層125被用作阻擋絕緣層或者具有吸雜功能的絕緣層時，可以具有抑制可能會從外部擴散到各

發光器件的雜質(典型的是，水和氧中的至少一方)的進入的結構。藉由採用該結構，可以提供一種可靠性高的發光器件，並且可以提供一種可靠性高的顯示裝置。

【0528】絕緣層125的雜質濃度較佳為低。由此，可以抑制雜質從絕緣層125混入到EL層而EL層劣化。另外，藉由降低絕緣層125中的雜質濃度，可以提高對水和氧中的至少一方的阻擋性。例如，較佳的是，絕緣層125中的氫濃度和碳濃度中的一方充分低，較佳為氫濃度和碳濃度中的兩者較佳為充分低。

【0529】設置在絕緣層125上的絕緣層127具有使形成在相鄰的發光器件間的絕緣層125的高低差很大的凹凸平坦化的功能。換言之，藉由包括絕緣層127，發揮提高形成共用電極115的面的平坦性的效果。

【0530】作為絕緣層127，可以使用可用於層128的材料。

【0531】作為絕緣層127也可以使用吸收可見光的材料。藉由絕緣層127吸收來自發光器件的發光，可以抑制光從發光器件經過絕緣層127洩漏到相鄰的發光器件(雜散光)。因此，能夠提高顯示裝置的顯示品質。另外，即使在顯示裝置中不使用偏光板也可以提高顯示品質，所以可以實現顯示裝置的輕量化及薄型化。

【0532】作為吸收可見光的材料，可以舉出包括黑色等的顏料的材料、包括染料的材料、具有光吸收性的樹脂材料(例如，聚醯亞胺等)以及可用於濾色片的樹脂材料(濾

色片材料)。尤其是，在使用混合或層疊兩種顏色或三種以上的顏色的濾色片材料而成的樹脂材料時可以提高遮蔽可見光的效果，所以是較佳的。尤其是，藉由混合三種以上的顏色的濾色片材料，可以實現黑色或近似於黑色的樹脂層。

【0533】絕緣層239設置在絕緣層197上，並可以被用作形成層113、遮罩層118及遮罩層119時的蝕刻保護膜。藉由設置絕緣層239，可以防止在形成層113、遮罩層118及遮罩層119時絕緣層197的一部分被蝕刻而在絕緣層197中形成凹凸。就是說，可以減小絕緣層125的被形成面的步階而提高絕緣層125覆蓋性。因此，層113的側面被絕緣層125覆蓋，可以防止層113的膜剝離。

【0534】絕緣層239可以為包含無機材料的絕緣層。絕緣層239例如可以使用氧化物、氮化物、氧氮化物和氮氧化物等。絕緣層239可以為單層結構，也可以為疊層結構。作為氧化物，可以舉出氧化矽、氧化鋁、氧化鎂、銦鎵鋅氧化物、氧化鎵、氧化鍺、氧化釷、氧化鈳、氧化鐳、氧化釷、氧化鈳、氧化鐳、氧化釷、氧化鈳、氧化鐳等。作為氮化物，可以舉出氮化矽及氮化鋁。作為氧氮化物，可以舉出氧氮化矽及氧氮化鋁等。作為氮氧化物，可以舉出氮氧化矽及氮氧化鋁等。絕緣層239例如可以適當地使用氧化矽或氧氮化矽。

【0535】作為絕緣層239，較佳為選擇在進行將成為層113、遮罩層118及遮罩層119的膜的蝕刻時與該膜的蝕刻速率之比大(也可以說選擇比大)的材料。

【0536】在此，在發光器件130的被形成面的平坦性低時，例如，有時因共用電極115的斷開導致連接不良或共用電極115的厚度局部減薄而電阻上升。此外，有時形成在該被形成面上的層的加工精度降低。

【0537】在本發明的一個實施方式的顯示裝置中，藉由設置絕緣層239，可以使發光器件130的被形成面更平坦。因此，設置在絕緣層239上的發光器件130等的加工精度得到提高，因此可以實現清晰度高的顯示裝置。此外，可以防止因共用電極115的斷開導致連接不良以及共用電極115的厚度局部減薄而電阻上升，因此可以實現顯示品質高的顯示裝置。

【0538】在不與層113R、層113G和層113B重疊的區域中，絕緣層239的一部分也可以被去除。不與層113R、層113G和層113B重疊的區域的絕緣層239的厚度也可以小於與層113R、層113G或層113B重疊的區域的絕緣層239的厚度。

【0539】在圖34等中，絕緣層239具有單層結構，但是本發明的一個實施方式不侷限於此。絕緣層239也可以具有疊層結構。此外，也可以採用不設置絕緣層239的結構。

【0540】注意，絕緣層239也可以用於其他結構例子。

【0541】圖36示出底發射型顯示裝置的結構例子。在圖36所示的顯示裝置50A中，發光器件130所發射的光射出

到基板102一側。基板102較佳為使用對可見光具有高透過性的材料。另一方面，對用於基板152的材料的透光性沒有限制。

【0542】較佳為在基板102與電晶體201、電晶體205R及電晶體205G之間形成遮光層117。圖36示出基板102上設置有遮光層117，遮光層117上設置有絕緣層153，絕緣層153上設置有電晶體201、電晶體205R及電晶體205G的例子。

【0543】作為構成像素電極111的層各自使用對可見光具有高透過性的材料。作為共用電極115較佳為使用反射可見光的材料。

【0544】

<像素佈局>

使用圖37A至圖37G及圖38A至圖38K主要說明與圖31A不同的像素佈局。子像素的排列沒有特別的限制，可以採用各種像素佈局。作為子像素的排列，例如可以舉出條紋排列、S條紋排列、矩陣排列、Delta排列、拜耳排列及Pentile排列。

【0545】注意，圖31A、圖37A至圖37G及圖38A至圖38K所示的子像素的頂面形狀相當於發光器件的發光區域的頂面形狀。

【0546】另外，作為子像素的頂面形狀，例如可以舉出三角形、四角形(包括矩形、正方形)、五角形等多角形、角部圓的上述多角形形狀、橢圓形及圓形。

【0547】子像素(像素230)所包括的像素電路51既可以與發光區域重疊配置，又可以配置在發光區域的外側。

【0548】圖37A所示的像素240採用S條紋排列。在圖37A所示的像素240中將像素230a、像素230b、像素230c用作子像素。

【0549】圖37B所示的像素240包括具有角部呈圓形的近似梯形或近似三角形的頂面形狀的像素230a、具有角部呈圓形的近似梯形或近似三角形的頂面形狀的像素230b以及具有角部呈圓形的近似四角形或近似六角形的頂面形狀的像素230c。另外，像素230b的發光面積大於像素230a。如此，各子像素的形狀及尺寸可以分別獨立決定。例如，包括可靠性高的發光器件的子像素的尺寸可以更小。

【0550】圖37C所示的像素240A及像素240B採用Pentile排列。圖37C示出交替配置包括像素230a及像素230b的像素240A及包括像素230b及像素230c的像素240B的例子。

【0551】圖37D至圖37F所示的像素240A及像素240B採用Delta排列。像素240A在上面的行(第一行)包括兩個子像素(像素230a及像素230b)，在下面的行(第二行)包括一個子像素(像素230c)。像素240B在上面的行(第一行)包括一個子像素(像素230c)，在下面的行(第二行)包括兩個子像素(像素230a及像素230b)。

【0552】圖37D是各子像素具有帶圓角的近似四角形的頂面形狀的例子，圖37E是各子像素具有圓形頂面形狀

的例子，圖 37F 是各子像素具有帶圓角的近似六角形的頂面形狀的例子。

【0553】在圖 37F 中，各子像素配置在排列為最緊密的六角形區域的內側。各子像素以在著眼於其中一個子像素時被六個子像素圍繞的方式配置。此外，以呈現相同顏色的光的子像素不相鄰的方式設置。例如，各子像素以在著眼於像素 230a 時交替地配置的三個像素 230b 和三個像素 230c 圍繞像素 230a 的方式設置。

【0554】圖 37G 示出各顏色的子像素配置為鋸齒形狀的例子。明確而言，在俯視時，在行方向上排列的兩個子像素（例如，像素 230a 與像素 230b 或者像素 230b 與像素 230c）的上邊的位置錯開。

【0555】在圖 37A 至圖 37G 所示的各像素中，例如較佳的是，像素 230a 為發射紅色光的子像素 R，像素 230b 為發射綠色光的子像素 G，並且像素 230c 為發射藍色光的子像素 B。注意，子像素的結構不侷限於此，可以適當地決定子像素所發射的顏色及排列順序。例如，像素 230b 也可以為發射紅色光的子像素 R，像素 230a 也可以為發射綠色光的子像素 G。

【0556】在光微影法中，被加工的圖案越微細越不能忽視光的繞射所帶來的影響，所以在藉由曝光轉移光罩的圖案時其保真度下降，難以將光阻遮罩加工為所希望的形狀。因此，即使光罩的圖案為矩形，也易於形成帶圓角的圖案。因此，子像素的頂面形狀有時呈帶圓角的多角形形

狀、橢圓形或圓形等。

【0557】在使用光阻遮罩將EL層加工為島狀時，形成在EL層上的光阻膜需要以低於EL層的耐熱溫度的溫度固化。因此，根據EL層的材料耐熱溫度及光阻劑材料的固化溫度而有時光阻膜的固化不充分。固化不充分的光阻膜在被加工時有時呈遠離所希望的形狀的形狀。其結果是，EL層的頂面形狀有時呈帶圓角的多角形形狀、橢圓形或圓形等。例如，當要形成頂面形狀為正方形的光阻遮罩時，有時形成圓形頂面形狀的光阻遮罩而EL層的頂面形狀呈圓形。

【0558】為了使EL層的頂面形狀呈所希望的形狀，也可以利用以設計圖案與轉移圖案一致的方式預先校正遮罩圖案的技術(OPC(Optical Proximity Correction：光學鄰近效應修正)技術)。明確而言，在OPC技術中，對遮罩圖案上的圖形角部等追加校正用圖案。

【0559】如圖38A至圖38I所示，像素可以包括四種子像素。

【0560】圖38A至圖38C所示的像素240採用條紋排列。

【0561】圖38A是各子像素具有矩形頂面形狀的例子，圖38B是各子像素具有連接兩個半圓與矩形的頂面形狀的例子，圖38C是各子像素具有橢圓形頂面形狀的例子。

【0562】圖38D至圖38F所示的像素240採用矩陣排

列。

【0563】圖38D是各子像素具有正方形的頂面形狀的例子，圖38E是各子像素具有角部呈圓形的近似正方形的頂面形狀的例子，圖38F是各子像素具有圓形頂面形狀的例子。

【0564】圖38G及圖38H示出一個像素240使用配置為兩行三列的子像素構成的例子。

【0565】圖38G所示的像素240在像素240的上面的行(第一行)包括三個子像素(像素230a、像素230b、像素230c)且在下面的行(第二行)包括一個子像素(像素230d)。換言之，像素240在左列(第一列)包括像素230a，在中間列(第二列)包括像素230b，在右列(第三列)包括像素230c，並包括橫跨這三個列的像素230d。

【0566】圖38H所示的像素240在上面的行(第一行)包括三個子像素(像素230a、像素230b、像素230c)且在下面的行(第二行)包括三個像素230d。換言之，像素240在像素240的左列(第一列)包括像素230a及像素230d，在中間列(第二列)包括像素230b及像素230d，在右列(第三列)包括像素230c及像素230d。如圖38H所示，藉由採用上面的行和下面的行的子像素的配置對齊的結構，可以高效地去除製造程序中可能產生的粉塵等。因此，可以提供顯示品質高的顯示裝置。

【0567】圖38I示出一個像素240使用配置為三行兩列的子像素構成的例子。

【0568】圖38I所示的像素240在像素240的上面的行(第一行)包括像素230a，在中間行(第二行)包括像素230b，包括橫跨第一行至第二行的像素230c，在下面的行(第三行)包括一個子像素(像素230d)。換言之，像素240在像素240的左列(第一列)包括像素230a及像素230b，在右列(第二列)包括像素230c，並包括橫跨這兩個列的像素230d。

【0569】圖38A至圖38I所示的像素240由像素230a、像素230b、像素230c、像素230d這四個子像素構成。

【0570】像素230a、像素230b、像素230c、像素230d可以包括發光顏色彼此不同的發光器件。作為像素230a、像素230b、像素230c、像素230d，可以舉出：R、G、B、白色(W)的四種顏色的子像素；R、G、B、Y的四種顏色的子像素；以及R、G、B、紅外光(IR)的子像素。

【0571】在圖38A至圖38I所示的各像素240中，例如，像素230a也可以為發射紅色光的子像素R，像素230b也可以為發射綠色光的子像素G，像素230c也可以為發射藍色光的子像素B，像素230d也可以為發射白色光的子像素W、發射黃色光的子像素Y或發射近紅外光的子像素IR。在採用上述結構時，在圖38G及圖38H所示的像素240中，R、G、B的佈局為條紋排列，所以可以提高顯示品質。另外，在圖38I所示的像素240中，R、G、B的佈局為所謂的S條紋排列，所以可以提高顯示品質。

【0572】另外，像素240也可以包括具有受光器件的

子像素。

【0573】在圖38A至圖38I所示的各像素240中，像素230a至像素230d中的任一個也可以為包括受光器件的子像素。

【0574】在圖38A至圖38I所示的各像素240中，例如，像素230a也可以為發射紅色光的子像素R，像素230b也可以為發射綠色光的子像素G，像素230c也可以為發射藍色光的子像素B，像素230d也可以為包括受光器件的子像素S。在採用上述結構時，在圖38G及圖38H所示的像素240中，R、G、B的佈局為條紋排列，所以可以提高顯示品質。另外，在圖38I所示的像素240中，R、G、B的佈局為所謂的S條紋排列，所以可以提高顯示品質。

【0575】包括受光器件的子像素S所檢測的光的波長沒有特別的限制。子像素S可以檢測可見光和紅外光中的一者或兩者。

【0576】如圖38J及圖38K所示，一個像素240也可以包括五種子像素。

【0577】圖38J示出一個像素240使用配置為兩行三列的子像素構成的例子。

【0578】圖38J所示的像素240在像素240的上面的行(第一行)包括三個子像素(像素230a、像素230b、像素230c)且在下面的行(第二行)包括兩個子像素(像素230d、像素230e)。換言之，像素240在像素240的左列(第一列)包括像素230a、像素230d，在中間列(第二列)包括像素

230b，在右列(第三列)包括子像素230c，並包括橫跨第二列至第三列的像素230e。

【0579】圖38K示出一個像素240使用配置為三行兩列的子像素構成的例子。

【0580】圖38K所示的像素240在像素240的上面的行(第一行)包括像素230a，在中間行(第二行)包括像素230b，包括橫跨第一行至第二行的像素230c，在下面的行(第三行)包括兩個子像素(像素230d、像素230e)。換言之，像素240在左列(第一列)包括像素230a、像素230b、像素230d，在右列(第二列)包括像素230c、像素230e。

【0581】在圖38J及圖38K所示的各像素240中，例如較佳的是，像素230a為發射紅色光的子像素R，像素230b為發射綠色光的子像素G，像素230c為發射藍色光的子像素B。在採用上述結構時，在圖38J所示的像素240中，子像素的佈局為條紋排列，所以可以提高顯示品質。另外，在圖38K所示的像素240中，子像素的佈局為所謂的S條紋排列，所以可以提高顯示品質。

【0582】在圖38J及圖38K所示的各像素240中，例如作為像素230d和像素230e中的至少一方也可以使用包括受光器件的子像素S。當在像素230d和像素230e的兩者中使用受光器件時，受光器件的結構也可以互不相同。例如，所檢測的光的波長區域的至少一部分也可以彼此不同。明確而言，像素230d和像素230e中的一方可以包括主要檢測可見光的受光器件，另一方可以包括主要檢測紅外光的受

光器件。

【0583】另外，在圖38J及圖38K所示的各像素240中，例如也可以作為像素230d和像素230e中的一方使用包括受光器件的子像素S且另一方使用包括可用作光源的發光器件的子像素。例如，也可以作為像素230d和像素230e中的一方使用發射紅外光的子像素IR且另一方使用包括檢測紅外光的受光器件的子像素S。

【0584】在包括子像素R、G、B、IR、S的像素中，可以使用子像素R、G、B顯示影像並使用子像素IR作為光源而由子像素S檢測子像素IR所發射的紅外光的反射光。

【0585】如上所述，在本發明的一個實施方式的顯示裝置中，作為像素240可以採用各種子像素(像素230)的佈局。另外，也可以採用在像素240中包括發光器件和受光器件的兩者的結構。在此情況下，也可以採用各種佈局。

【0586】本實施方式所示的結構可以與其他實施方式所示的結構適當地組合而使用。

【0587】

實施方式3

在本實施方式中，對可用作發光器件61的發光器件進行說明。

【0588】如圖39A所示，發光器件在一對電極(下部電極761及上部電極762)間包括EL層763。EL層763可以由層780、發光層771及層790等多個層構成。

【0589】發光層771至少包含發光物質(也稱為發光材

料)。

【0590】在下部電極761及上部電極762分別為陽極及陰極的情況下，層780包括含有電洞注入性高的物質的層(電洞注入層)、含有電洞傳輸性高的物質的層(電洞傳輸層)和含有電子阻擋性高的物質的層(電子障壁層)中的一個或多個。另外，層790包括含有電子注入性高的物質的層(電子注入層)、含有電子傳輸性高的物質的層(電子傳輸層)和含有電洞阻擋性高的物質的層(電洞障壁層)中的一個或多個。在下部電極761及上部電極762分別為陰極及陽極的情況下，層780和層790的結構與上述反轉。

【0591】包括設置在一對電極間的層780、發光層771及層790的結構可以被用作單一的發光單元，在本說明書中將圖39A的結構稱為單結構。

【0592】圖39B示出圖39A所示的發光器件所包括的EL層763的變形例子。明確而言，圖39B所示的發光器件包括下部電極761上的層781、層781上的層782、層782上的發光層771、發光層771上的層791、層791上的層792及層792上的上部電極762。

【0593】在下部電極761及上部電極762分別為陽極及陰極的情況下，例如，層781、層782、層791及層792可以分別為電洞注入層、電洞傳輸層、電子傳輸層及電子注入層。另外，在下部電極761及上部電極762分別為陰極及陽極的情況下，層781、層782、層791及層792可以分別為電子注入層、電子傳輸層、電洞傳輸層及電洞注入層。藉由

採用上述層結構，可以將載子高效地注入到發光層 771，由此可以提高發光層 771 內的載子的再結合的效率。

【0594】此外，如圖 39C 及圖 39D 所示，層 780 與層 790 之間設置有多個發光層(發光層 771、772、773)的結構也是單結構的變形例子。注意，雖然圖 39C 及圖 39D 示出包括三層發光層的例子，但具有單結構的發光器件中的發光層可以為兩層，也可以為四層以上。另外，具有單結構的發光器件也可以在兩個發光層之間包括緩衝層。緩衝層例如可以使用載子傳輸層(電洞傳輸層及電子傳輸層)。

【0595】另外，如圖 39E 及圖 39F 所示，在本說明書中多個發光單元(發光單元 763a 及發光單元 763b)隔著電荷產生層 785(也稱為中間層)串聯連接的結構被稱為串聯結構。另外，也可以將串聯結構稱為疊層結構。藉由採用串聯結構，可以實現能夠以高亮度發光的發光器件。此外，串聯結構由於與單結構相比可以降低為了得到相同的亮度的電流，所以可以提高可靠性。

【0596】圖 39D 及圖 39F 示出顯示裝置包括重疊於發光器件的層 764 的例子。圖 39D 示出層 764 重疊於圖 39C 所示的發光器件的例子，圖 39F 示出層 764 重疊於圖 39E 所示的發光器件的例子。在圖 39D 及圖 39F 中，上部電極 762 使用透過可見光的導電膜以將光提取到上部電極 762 一側。

【0597】作為層 764 可以使用顏色轉換層和濾色片(彩色層)中的一者或兩者。

【0598】在圖 39C 及圖 39D 中，也可以將發射相同顏

色的光的發光物質，甚至為相同發光物質用於發光層771、發光層772及發光層773。例如，也可以將發射藍色光的發光物質用於發光層771、發光層772及發光層773。關於呈現藍色光的子像素，可以提取發光器件所發射的藍色光。另外，關於呈現紅色光的子像素及呈現綠色光的子像素，藉由作為圖39D所示的層764設置顏色轉換層，可以使發光器件所發射的藍色光轉換為更長波長的光而提取為紅色光或綠色光。另外，作為層764較佳為使用顏色轉換層和彩色層的兩者。發光器件所發射的光的一部分有時不經顏色轉換層的轉換而透過。藉由經由彩色層提取透過顏色轉換層的光，可以由彩色層吸收所希望的顏色光之外的光而提高子像素所呈現的光的色純度。

【0599】在圖39C及圖39D中，也可以將發光顏色彼此不同的發光物質用於發光層771、發光層772及發光層773。由於發光層771、發光層772及發光層773各自所發射的光混合，可以得到白色發光。例如，具有單結構的發光器件較佳為包括含有發射藍色光的發光物質的發光層以及含有發射比藍色波長長的可見光的發光物質的發光層。

【0600】作為圖39D所示的層764，也可以設置濾色片。藉由白色光透過濾色片，可以得到所希望的顏色的光。

【0601】例如，在具有單結構的發光器件包括三層發光層的情況下，較佳為包括含有發射紅色(R)光的發光物質的發光層、含有發射綠色(G)光的發光物質的發光層以

及發射藍色(B)光的發光物質的發光層。作為發光層的疊層順序，可以採用從陽極一側依次層疊R、G、B的順序或從陽極一側依次層疊R、B、G的順序等。此時，也可以在R與G或B之間設置緩衝層。

【0602】例如在具有單結構的發光器件包括兩層發光層的情況下，較佳為採用包括含有發射藍色(B)光的發光物質的發光層以及含有發射黃色(Y)光的發光物質的發光層的結構。有時將該結構稱為BY單結構。

【0603】發射白色光的發光器件較佳為包含兩種以上的發光物質。為了得到白色發光，以兩種發光物質的各發光處於補色關係的方式選擇發光物質即可。在包含三種以上的發光物質時，以由於它們分別發射的光混合而得到白色發光的方式選擇發光物質即可。例如，藉由使第一發光層的發光顏色與第二發光層的發光顏色處於補色關係，可以得到在發光器件整體上以白色發光的發光器件。此外，在包括三個以上的發光層的發光器件中，可以得到由於它們分別發射的光混合而以白色發光的發光器件。

【0604】注意，圖39C、圖39D中的層780及層790也可以分別獨立地採用圖39B所示的由兩層以上的層而成的疊層結構。

【0605】在圖39E及圖39F中，也可以將發射相同顏色的光的發光物質，甚至為相同發光物質用於發光層771及發光層772。例如，在呈現各顏色的光的子像素所包括的發光器件中，也可以將發射藍色光的發光物質用於發光層

771及發光層772。關於呈現藍色光的子像素，可以提取發光器件所發射的藍色光。另外，關於呈現紅色光的子像素及呈現綠色光的子像素，藉由作為圖39F所示的層764設置顏色轉換層，可以使發光器件所發射的藍色光轉換為更長波長的光而提取為紅色光或綠色光。另外，作為層764較佳為使用顏色轉換層和彩色層的兩者。

【0606】在將圖39E或圖39F所示的結構的發光器件用於呈現各顏色的子像素時，也可以根據子像素使用不同發光物質。明確而言，在呈現紅色光的子像素所包括的發光器件中，也可以將發射紅色光的發光物質用於發光層771及發光層772。同樣地，在呈現綠色光的子像素所包括的發光器件中，也可以將發射綠色光的發光物質用於發光層771及發光層772。在呈現藍色光的子像素所包括的發光器件中，也可以將發射藍色光的發光物質用於發光層771及發光層772。可以說，具有這種結構的顯示裝置使用具有串聯結構的發光器件並具有SBS結構。由此，具有串聯結構及SBS結構的兩者的優點。由此，可以實現高亮度發光而實現可靠性高的發光器件。

【0607】另外，在圖39E及圖39F中，也可以將發光顏色彼此不同的發光物質用於發光層771及發光層772。在發光層771所發射的光和發光層772所發射的光處於補色關係時，可以得到白色發光。作為圖39F所示的層764也可以設置濾色片。藉由白色光透過濾色片，可以得到所希望的顏色的光。

【0608】注意，雖然圖39E及圖39F示出發光單元763a包括一層發光層771且發光單元763b包括一層發光層772的例子，但不侷限於此。發光單元763a及發光單元763b各自也可以包括兩層以上的發光層。

【0609】雖然圖39E及圖39F例示出包括兩個發光單元的發光器件，但不侷限於此。發光器件也可以包括三個以上的發光單元。注意，也可以將包括兩個發光單元的結構及包括三個發光單元的結構分別稱為兩級串聯結構及三級串聯結構。

【0610】在圖39E及圖39F中，發光單元763a包括層780a、發光層771及層790a，發光單元763b包括層780b、發光層772及層790b。

【0611】在下部電極761及上部電極762分別為陽極及陰極的情況下，層780a及層780b各自包括電洞注入層、電洞傳輸層和電子障壁層中的一個或多個。另外，層790a及層790b各自包括電子注入層、電子傳輸層和電洞障壁層中的一個或多個。在下部電極761及上部電極762分別為陰極及陽極的情況下，層780a和層790a的結構與上述反轉，層780b和層790b的結構也與上述反轉。

【0612】在下部電極761及上部電極762分別為陽極及陰極的情況下，例如，層780a包括電洞注入層及電洞注入層上的電洞傳輸層，而且還可以包括電洞傳輸層上的電子障壁層。另外，層790a包括電子傳輸層，而且還可以包括發光層771與電子傳輸層之間的電洞障壁層。另外，層

780b包括電洞傳輸層，而且還可以包括電洞傳輸層上的電子障壁層。另外，層790b包括電子傳輸層及電子傳輸層上的電子注入層，而且還可以包括發光層772與電子傳輸層之間的電洞障壁層。在下部電極761及上部電極762分別為陰極及陽極的情況下，例如，層780a包括電子注入層及電子注入層上的電子傳輸層，而且還可以包括電子傳輸層上的電洞障壁層。另外，層790a包括電洞傳輸層，而且還可以包括發光層771與電洞傳輸層之間的電子障壁層。另外，層780b包括電子傳輸層，而且還可以包括電子傳輸層上的電洞障壁層。另外，層790b包括電洞傳輸層及電洞傳輸層上的電洞注入層，而且還可以包括發光層772與電洞傳輸層之間的電子障壁層。

【0613】當製造具有串聯結構的發光器件時，兩個發光單元隔著電荷產生層785層疊。電荷產生層785至少具有電荷產生區域。電荷產生層785具有在對一對電極間施加電壓時向兩個發光單元中的一方注入電子且向另一方注入電洞的功能。

【0614】作為串聯結構的發光器件的一個例子，可以舉出圖40A至圖40C所示的結構。

【0615】圖40A示出包括三個發光單元的結構。在圖40A中，多個發光單元(發光單元763a、發光單元763b及發光單元763c)隔著電荷產生層785彼此串聯連接。另外，發光單元763a包括層780a、發光層771及層790a，發光單元763b包括層780b、發光層772及層790b，發光單元763c包

括層 780c、發光層 773 及層 790c。注意，層 780c 可以採用可用於層 780a 及層 780b 的結構，層 790c 可以採用可用於層 790a 及層 790b 的結構。

【0616】在圖 40A 中，發光層 771、發光層 772 及發光層 773 較佳為包含發射相同顏色的光的發光物質。明確而言，可以採用如下結構：發光層 771、發光層 772 及發光層 773 都包含紅色(R)發光物質的結構(所謂 R\R\R 三級串聯結構)；發光層 771、發光層 772 及發光層 773 都包含綠色(G)發光物質的結構(所謂 G\G\G 三級串聯結構)；或者發光層 771、發光層 772 及發光層 773 都包含藍色(B)發光物質的結構(所謂 B\B\B 三級串聯結構)。注意，“a\b”表示包含發射 a 的光的發光物質的發光單元上隔著電荷產生層設置有包含發射 b 的光的發光物質的發光單元，a、b 表示顏色。

【0617】在圖 40A 中，也可以將發光顏色彼此不同的發光物質用於發光層 771、發光層 772 和發光層 773 中的一部分或全部。作為發光層 771、發光層 772 和發光層 773 的發光顏色的組合，例如可以舉出其中任兩個為藍色(B)且剩下一個為黃色(Y)的結構以及其中任一個為紅色(R)，另一個為綠色(G)且剩下一個為藍色(B)的結構。

【0618】注意，作為各自發射相同顏色的發光物質不侷限於上述結構。例如，如圖 40B 所示，也可以採用層疊包括多個發光層的發光單元的串聯型發光器件。在圖 40B 中，兩個發光單元(發光單元 763a 及發光單元 763b)隔著電荷產生層 785 串聯連接。另外，發光單元 763a 包括層

780a、發光層 771a、發光層 771b、發光層 771c 以及層 790a，發光單元 763b 包括層 780b、發光層 772a、發光層 772b、發光層 772c 以及層 790b。

【0619】在圖 40B 中，關於發光層 771a、發光層 771b 及發光層 771c，以由於它們分別發射的光混合而得到白色的方式選擇發光物質，來使發光單元 763a 具有能夠實現白色發光(W)的結構。另外，關於發光層 772a、發光層 772b 及發光層 772c，也以由於它們分別發射的光混合而得到白色的方式選擇發光物質，來使發光單元 763b 具有能夠實現白色發光(W)的結構。也就是說，圖 40B 所示的結構是 W\W 兩級串聯結構。注意，對得到白色的發光物質的疊層順序沒有特別的限制。實施者可以適當地選擇最合適的疊層順序。雖然未圖示，但也可以採用 W\W\W 三級串聯結構或四級以上的串聯結構。

【0620】另外，在使用具有串聯結構的發光器件的情況下，可以舉出：包括發射黃色(Y)光的發光單元及發射藍色(B)光的發光單元的 B\Y 或 Y\B 兩級串聯結構；包括發射紅色(R)光及綠色(G)光的發光單元及發射藍色(B)光的發光單元的 R·G\B 或 B\R·G 兩級串聯結構；依次包括發射藍色(B)光的發光單元、發射黃色(Y)光的發光單元及發射藍色(B)光的發光單元的 B\Y\B 三級串聯結構；依次包括發射藍色(B)光的發光單元、發射黃綠色(YG)光的發光單元及發射藍色(B)光的發光單元的 B\YG\B 三級串聯結構；以及依次包括發射藍色(B)光的發光單元、發射綠色(G)光的發

光單元及發射藍色(B)光的發光單元的B\G\B三級串聯結構。注意，“a·b”表示一個發光單元包含發射a的光的發光物質及發射b的光的發光物質。

【0621】如圖40C所示，也可以組合包括一個發光層的發光單元和包括多個發光層的發光單元。

【0622】明確而言，在圖40C所示的結構中，多個發光單元(發光單元763a、發光單元763b及發光單元763c)隔著電荷產生層785彼此串聯連接。另外，發光單元763a包括層780a、發光層771及層790a，發光單元763b包括層780b、發光層772a、發光層772b、發光層772c及層790b，發光單元763c包括層780c、發光層773及層790c。

【0623】例如，在圖40C所示的結構中可以採用B\R·G·YG\B三級串聯結構，其中發光單元763a為發射藍色(B)光的發光單元，發光單元763b為發射紅色(R)光、綠色(G)光及黃綠色(YG)光的發光單元，並且發光單元763c為發射藍色(B)光的發光單元。

【0624】例如，作為發光單元的疊層數及顏色順序，可以舉出從陽極一側層疊B和Y的兩級結構、層疊B和發光單元X的兩級結構、層疊B、Y和B的三級結構、層疊B、X和B的三級結構，作為發光單元X中的發光層的疊層數及顏色順序，可以採用從陽極一側層疊R和Y的兩層結構、層疊R和G的兩層結構、層疊G和R的兩層結構、層疊G、R和G的三層結構或層疊R、G和R的三層結構等。另外，也可以在兩個發光層之間設置其他層。

【0625】接著，說明可用於發光器件的材料。

【0626】作為下部電極761和上部電極762中的提取光一側的電極使用透過可見光的導電膜。另外，作為不提取光一側的電極較佳為使用反射可見光的導電膜。另外，在顯示裝置包括發射紅外光的發光器件時，較佳為作為提取光一側的電極使用透過可見光及紅外光的導電膜且作為不提取光一側的電極使用反射可見光及紅外光的導電膜。

【0627】另外，不提取光一側的電極也可以使用透過可見光的導電膜。在此情況下，較佳為在反射層與EL層763間配置該電極。換言之，EL層763的發光也可以被該反射層反射而從顯示裝置提取。

【0628】作為形成發光器件的一對電極的材料，可以適當地使用金屬、合金、導電化合物及它們的混合物等。作為該材料，具體地可以舉出鋁、鎂、鈦、鉻、錳、鐵、鈷、鎳、銅、鎳、鋅、銦、錫、鉬、鉭、鎢、鈮、金、鉑、銀、鉕及釵等金屬以及適當地組合它們的合金。另外，作為該材料，可以舉出銦錫氧化物(也稱為In-Sn氧化物、ITO)、In-Si-Sn氧化物(也稱為ITSO)、銦鋅氧化物(In-Zn氧化物)及In-W-Zn氧化物等。另外，作為該材料，可以舉出鋁、鎳和鐳的合金(Al-Ni-La)等含鋁合金(鋁合金)以及銀和鎂的合金及銀、鈮和銅的合金(Ag-Pd-Cu，也記作APC)等含銀合金。作為該材料，可以舉出以上沒有列舉的屬於元素週期表中第1族或第2族的元素(例如，鋰、鈉、鈣、銦)、銻、鐳等稀土金屬、適當地組合它們的合

金以及石墨烯。

【0629】發光器件較佳為採用光學微腔諧振器(微腔)結構。因此，發光器件所包括的一對電極中的一方較佳為對可見光具有透過性及反射性的電極(半透過-半反射電極)，另一方較佳為對可見光具有反射性的電極(反射電極)。在發光器件具有微腔結構時，可以使從發光層得到的發光在兩個電極間諧振，並且可以提高從發光器件發射的光。

【0630】具有可見光透過性的電極的光穿透率為40%以上。例如，在將具有可見光透過性的電極用於發光器件時，較佳為使用可見光(波長為400nm以上且小於750nm的光)的穿透率為40%以上的電極。半透過-半反射電極的對可見光的反射率為10%以上且95%以下，較佳為30%以上且80%以下。反射電極對可見光的反射率為40%以上且100%以下，較佳為70%以上且100%以下。另外，這些電極的電阻率較佳為 $1 \times 10^{-2} \Omega \text{cm}$ 以下。

【0631】發光器件至少包括發光層。另外，作為發光層以外的層，發光器件還可以包括包含電洞注入性高的物質、電洞傳輸性高的物質、電洞阻擋材料、電子傳輸性高的物質、電子阻擋材料、電子注入性高的物質或雙極性的材料(電子傳輸性及電洞傳輸性高的物質)等的層。例如，發光器件除了發光層以外還可以包括電洞注入層、電洞傳輸層、電洞障壁層、電荷產生層、電子障壁層、電子傳輸層和電子注入層中的一層以上。

【0632】發光器件可以使用低分子化合物或高分子化合物，還可以包含無機化合物。構成發光器件的層可以藉由蒸鍍法(包括真空蒸鍍法)、轉印法、印刷法、噴墨法或塗佈等方法形成。

【0633】發光層包含一種或多種發光物質。作為發光物質，適當地使用呈現藍色、紫色、藍紫色、綠色、黃綠色、黃色、橙色或紅色等發光顏色的物質。此外，作為發光物質，也可以使用發射近紅外光的物質。

【0634】作為發光物質，可以舉出螢光材料、磷光材料、TADF材料及量子點材料。

【0635】作為螢光材料，例如可以舉出芘衍生物、蔥衍生物、聯伸三苯衍生物、萸衍生物、呋啞衍生物、二苯并噻吩衍生物、二苯并呋喃衍生物、二苯并喹啉衍生物、喹啉衍生物、吡啶衍生物、嘧啶衍生物、菲衍生物及蔡衍生物。

【0636】作為磷光材料，例如可以舉出具有4H-三唑骨架、1H-三唑骨架、咪唑骨架、嘧啶骨架、吡嗪骨架、吡啶骨架的有機金屬錯合物(尤其是銨錯合物)、以具有拉電子基團的苯基吡啶衍生物為配體的有機金屬錯合物(尤其是銨錯合物)、鉑錯合物、稀土金屬錯合物。

【0637】發光層除了發光物質(客體材料)以外還可以包含一種或多種有機化合物(主體材料、輔助材料等)。作為一種或多種有機化合物，可以使用電洞傳輸性高的物質(電洞傳輸材料)和電子傳輸性高的物質(電子傳輸材料)中

的一者或兩者。作為電洞傳輸材料，可以使用下述可用於電洞傳輸層的電洞傳輸性高的物質。作為電子傳輸材料，可以使用下述可用於電子傳輸層的電子傳輸性高的物質。此外，作為一種或多種有機化合物，也可以使用雙極性材料或TADF材料。

【0638】例如，發光層較佳為包含磷光材料、容易形成激態錯合物的電洞傳輸材料及電子傳輸材料的組合。藉由採用這樣的結構，可以高效地得到利用從激態錯合物到發光物質(磷光材料)的能量轉移的ExTET(Exciplex-Triplet Energy Transfer：激態錯合物-三重態能量轉移)的發光。藉由選擇形成發射與發光物質的最低能量一側的吸收帶的波長重疊的光的激態錯合物的組合，可以使能量轉移變得順利，從而高效地得到發光。藉由採用上述結構，可以同時實現發光器件的高效率、低電壓驅動以及長壽命。

【0639】電洞注入層是將電洞從陽極注入到電洞傳輸層的包含電洞注入性高的物質的層。作為電洞注入性高的物質，可以舉出芳香胺化合物以及包含電洞傳輸材料及受體材料(電子受體材料)的複合材料。

【0640】作為電洞傳輸材料，可以使用下述可用於電洞傳輸層的電洞傳輸性高的物質。

【0641】作為受體材料，例如可以使用屬於元素週期表中的第4族至第8族的金屬的氧化物。明確而言，可以舉出氧化鋁、氧化釩、氧化鈮、氧化鉭、氧化鉻、氧化鎢、氧化錳及氧化銻。特別較佳為使用氧化鋁，因為其在大氣

中也穩定，吸濕性低，並且容易處理。另外，也可以使用含有氟的有機受體材料。除了上述以外，也可以使用醌二甲烷衍生物、四氯苯醌衍生物及六氮雜聯伸三苯衍生物等有機受體材料。

【0642】例如，作為電洞注入性高的物質也可以使用包含電洞傳輸材料及上述屬於元素週期表中第4族至第8族的金屬的氧化物(典型的是氧化鉬)的材料。

【0643】電洞傳輸層是將從陽極藉由電洞注入層注入的電洞傳輸到發光層的層。電洞傳輸層是包含電洞傳輸材料的層。作為電洞傳輸材料，較佳為採用電洞移動率為 $1 \times 10^{-6} \text{cm}^2/\text{Vs}$ 以上的物質。注意，只要電洞傳輸性比電子傳輸性高，就可以使用上述以外的物質。作為電洞傳輸材料，較佳為使用富 π 電子型雜芳族化合物(例如咔唑衍生物、噻吩衍生物、呋喃衍生物等)或者芳香胺(具有芳香胺骨架的化合物)等電洞傳輸性高的物質。

【0644】電子障壁層以接觸於發光層的方式設置。電子障壁層是具有電洞傳輸性並包含能夠阻擋電子的材料的層。可以將上述電洞傳輸材料中的具有電子阻擋性的材料用於電子障壁層。

【0645】電子障壁層具有電洞傳輸性，所以也可以被稱為電洞傳輸層。另外，電洞傳輸層中的具有電子阻擋性的層也可以被稱為電子障壁層。

【0646】電子傳輸層是將從陰極藉由電子注入層注入的電子傳輸到發光層的層。電子傳輸層是包含電子傳輸材

料的層。作為電子傳輸材料，較佳為採用電子移動率為 $1 \times 10^{-6} \text{cm}^2/\text{Vs}$ 以上的物質。注意，只要電子傳輸性比電洞傳輸性高，就可以使用上述以外的物質。作為電子傳輸材料，可以使用具有喹啉骨架的金屬錯合物、具有苯并喹啉骨架的金屬錯合物、具有嘔唑骨架的金屬錯合物或具有噻唑骨架的金屬錯合物等，還可以使用嘔二唑衍生物、三唑衍生物、咪唑衍生物、嘔唑衍生物、噻唑衍生物、啡啉衍生物、具有喹啉配體的喹啉衍生物、苯并喹啉衍生物、喹嘔啉衍生物、二苯并喹嘔啉衍生物、吡啶衍生物、聯吡啶衍生物、嘧啶衍生物或含氮雜芳族化合物等缺 π 電子型雜芳族化合物等電子傳輸性高的物質。

【0647】電洞障壁層以接觸於發光層的方式設置。電洞障壁層是具有電子傳輸性並包含能夠阻擋電洞的材料的層。可以將上述電子傳輸材料中的具有電洞阻擋性的材料用於電洞障壁層。

【0648】電洞障壁層具有電子傳輸性，所以也可以被稱為電子傳輸層。另外，電子傳輸層中的具有電洞阻擋性的層也可以被稱為電洞障壁層。

【0649】電子注入層是將電子從陰極注入到電子傳輸層的包含電子注入性高的物質的層。作為電子注入性高的物質，可以使用鹼金屬、鹼土金屬或者它們的化合物。作為電子注入性高的物質，也可以使用包含電子傳輸材料及施體材料(電子施體材料)的複合材料。

【0650】較佳的是，電子注入性高的物質的最低未佔

有分子軌域(LUMO: Lowest Unoccupied Molecular Orbital)能階與用於陰極的材料之功函數值之差小(具體的是 0.5eV 以下)。

【0651】電子注入層例如可以使用鋰、銻、鎵、氟化鋰(LiF)、氟化銻(CsF)、氟化鈣(CaF_x , x 為任意數)、8-(羥基喹啉)鋰(簡稱: Liq)、2-(2-吡啶基)苯酚鋰(簡稱: LiPP)、2-(2-吡啶基)-3-羥基吡啶(pyridinolato)鋰(簡稱: LiPPy)、4-苯基-2-(2-吡啶基)苯酚鋰(簡稱: LiPPP)、鋰氧化物(LiO_x)或碳酸銻等鹼金屬、鹼土金屬或它們的化合物。另外, 電子注入層也可以具有兩層以上的疊層結構。作為該疊層結構, 例如可以舉出作為第一層使用氟化鋰且作為第二層設置鎵的結構。

【0652】電子注入層也可以包含電子傳輸材料。例如, 可以將具有非共用電子對並具有缺電子型雜芳環的化合物用於電子傳輸材料。明確而言, 可以使用具有吡啶環、二嗪環(嘧啶環、吡嗪環、嗒咭環)以及三嗪環中的至少一個的化合物。

【0653】具有非共用電子對的有機化合物的LUMO能階較佳為 -3.6eV 以上且 -2.3eV 以下。一般來說, 可以使用CV(循環伏安法)、光電子能譜法、吸收光譜法或逆光電子能譜法等估計有機化合物的最高佔據分子軌域(HOMO: Highest Occupied Molecular Orbital)能階及LUMO能階。

【0654】例如, 可以將4,7-二苯基-1,10-啡啉(簡稱: BPhen)、2,9-二(萘-2-基)-4,7-二苯基-1,10-啡啉(簡稱:

NBPhen)、二嗒喹啉并[2,3-a : 2',3'-c]吩嗪(簡稱:HATNA)、2,4,6-三[3'-(吡啶-3-基)聯苯-3-基]-1,3,5-三嗪(簡稱:TmPPPyTz)等用於具有非共用電子對的有機化合物。此外,與BPhen相比,NBPhen具有高玻璃化轉變點(Tg),從而具有高耐熱性。

【0655】如上所述,電荷產生層至少具有電荷產生區域。電荷產生區域較佳為包括受體材料,例如較佳為包括可應用於上述電洞注入層的電洞傳輸材料及受體材料。

【0656】電荷產生層較佳為包括含有電子注入性高的物質的層。該層也可以被稱為電子注入緩衝層。電子注入緩衝層較佳為設置在電荷產生區域與電子傳輸層間。藉由設置電子注入緩衝層,可以緩和電荷產生區域與電子傳輸層間的注入能障,所以將產生在電荷產生區域中的電子容易注入到電子傳輸層中。

【0657】電子注入緩衝層較佳為包含鹼金屬或鹼土金屬,例如可以包含鹼金屬的化合物或鹼土金屬的化合物。明確而言,電子注入緩衝層較佳為包含含有鹼金屬和氧的無機化合物或者含有鹼土金屬和氧的無機化合物,更佳為包含含有鋰和氧的無機化合物(氧化鋰(Li₂O)等)。除此之外,作為電子注入緩衝層可以適當地使用可應用於上述電子注入層的材料。

【0658】電荷產生層較佳為包括含有電子傳輸性高的物質的層。該層也可以被稱為電子中繼層。電子中繼層較佳為設置在電荷產生區域與電子注入緩衝層間。在電荷產

生層不包括電子注入緩衝層時，電子中繼層較佳為設置在電荷產生區域與電子傳輸層間。電子中繼層具有防止電荷產生區域與電子注入緩衝層(或電子傳輸層)的相互作用並順利地傳遞電子的功能。

【0659】作為電子中繼層，較佳為使用酞青銅(II)(簡稱： CuPc)等酞青類材料或者具有金屬-氧鍵合和芳香配體的金屬錯合物。

【0660】注意，有時根據剖面形狀或特性等不能明確地區別上述電荷產生區域、電子注入緩衝層及電子中繼層。

【0661】另外，電荷產生層也可以包括施體材料代替受體材料。例如，作為電荷產生層也可以包括含有可應用於上述電子注入層的電子傳輸材料和施體材料的層。

【0662】在層疊發光單元時，藉由在兩個發光單元間設置電荷產生層，可以抑制驅動電壓的上升。

【0663】本實施方式所示的結構可以與其他實施方式所示的結構適當地組合而使用。

【0664】

實施方式4

在本實施方式中，說明在顯示裝置50中實現全彩色顯示的發光器件61的結構例子。

【0665】設置在顯示裝置50的顯示部235中的多個發光器件61可以利用光微影法形成而不使用金屬遮罩等陰影遮罩。因此，可以實現目前難以實現的具有高清晰度和高

開口率的顯示裝置。並且，相鄰的EL層間的洩漏電流得到減少，因此可以實現非常鮮明、對比度高且顯示品質高的顯示裝置。

【0666】例如，在利用金屬遮罩的形成方法中，難以實現小於 $10\mu\text{m}$ 的相鄰的發光器件61間的距離，但是藉由利用光微影法，可以將該距離縮小到 $8\mu\text{m}$ 以下、 $3\mu\text{m}$ 以下、 $2\mu\text{m}$ 以下或 $1\mu\text{m}$ 以下。在此，相鄰的發光器件61間的距離可以根據相鄰的兩個像素電極的端部至端部的距離規定。或者，相鄰的發光器件61間的距離可以根據相鄰的兩個EL層的端部至端部的距離規定。

【0667】在本說明書等中，有時將使用金屬遮罩或FMM(Fine Metal Mask，高精細金屬遮罩)製造的顯示裝置稱為具有MM(Metal Mask)結構的顯示裝置。此外，在本說明書等中，有時將不使用金屬遮罩或FMM製造的顯示裝置稱為具有MML(Metal Mask Less)結構的顯示裝置。

【0668】藉由如此縮小相鄰的發光器件61間的距離，可以大幅度地減小有可能存在於兩個發光器件間的非光發光區域的面積，而可以使開口率接近於100%。例如，也可以實現50%以上、60%以上、70%以上、80%以上、甚至為90%以上且低於100%的開口率。

【0669】另外，關於EL層本身的圖案(也稱為特徵尺寸)也可以與使用金屬遮罩的情況相比顯著地減少。另外，例如在使用金屬遮罩分別形成EL層的情況下，EL層的中央及端部的厚度不同，所以相對於EL層的面積的能夠

被用作發光區域的有效面積變小。另一方面，在上述製造方法中藉由對沉積為均勻厚度的膜進行加工來形成EL層，所以可以使EL層的厚度均勻，即使採用微細圖案也可以使其幾乎所有區域用作發光區域。因此，藉由上述製造方法，可以兼具有高清晰度和高開口率。

【0670】利用FMM(Fine Metal Mask)形成的有機膜大多為越靠近端部厚度越小的錐角極小(例如大於0度且小於30度)的膜。因此，利用FMM形成的有機膜的側面與頂面連續地連接，而難以明確地確認出側面。另一方面，本發明的一個實施方式包括不利用FMM加工而成的EL層，所以具有明確的側面。尤其是，在本發明的一個實施方式中，較佳為具有EL層的錐角為30度以上且120度以下的部分，較佳為具有60度以上且120度以下的部分。

【0671】注意，在本說明書等中，物件的端部為錐形形狀是指在其端部的區域中側面(表面)與被形成面(底面)所成的角度大於0度且小於90度且具有從端部厚度連續增加的剖面形狀。另外，錐角是指物件的端部的底面(被形成面)與側面(表面)所成的角。

【0672】以下說明更具體的結構例子。

【0673】圖41A示出顯示裝置50所包括的顯示部235的一部分的頂面示意圖。顯示裝置50在包括半導體電路的基板101上包括多個呈現紅色光的發光器件61R、多個呈現綠色光的發光器件61G、多個呈現藍色光的發光器件61B。在圖41A中，為了簡單地區別各發光器件，對各發光器件

的發光區域內附上R、G、B的符號。基板101是形成有上述實施方式所示的半導體裝置的基板，其詳細內容可以參照上述實施方式的記載。注意，在圖41中省略設置在基板101上的半導體裝置的記載。

【0674】發光器件61R、發光器件61G、發光器件61B都以條紋狀排列。圖41A示出兩個元件在一個方向上交替排列的結構。注意，發光器件的排列方法不侷限於此，可以使用S條紋排列、Delta排列、拜耳排列或鋸齒形(zigzag)排列等排列方法，也可以使用Pentile排列或Diamond排列等。

【0675】圖41A示出與共用電極313電連接的連接電極311C。連接電極311C被供應用來對共用電極313供應的電位(例如，陽極電位或陰極電位)。連接電極311C設置在發光器件61R等排列的顯示區域的外側。另外，在圖41A中，以虛線表示共用電極313。

【0676】連接電極311C可以沿著顯示區域的外周設置。例如，既可以沿著顯示區域的外周的一個邊設置，又可以橫跨顯示區域的外周的兩個以上的邊設置。就是說，在顯示區域的頂面形狀為矩形的情況下，連接電極311C的頂面形狀可以為帶狀、L字狀、“冂”字狀(方括號狀)或四角形等。

【0677】圖41B是與圖41A中的點劃線A1-A2及點劃線C1-C2對應的剖面示意圖。圖41B是發光器件61B、發光器件61R、發光器件61G及連接電極311C的剖面示意圖。

【0678】發光器件61B包括像素電極311、有機層312B、有機層314及共用電極313。發光器件61R包括像素電極311、有機層312R、有機層314及共用電極313。發光器件61G包括像素電極311、有機層312G、有機層314及共用電極313。有機層314和共用電極313在發光器件61B、發光器件61R及發光器件61G中共同設置。有機層314也可以說是共用層。在各發光器件之間以及發光器件和受光器件之間彼此離開地設置有像素電極311。

【0679】有機層312R、有機層312G及有機層312B相當於上述實施方式的EL層763。

【0680】有機層312R包含至少發射紅色光的發光性有機化合物。有機層312G包含至少發射綠色光的發光性有機化合物。有機層312B包含至少發射藍色光的發光性有機化合物。有機層312R、有機層312G及有機層312B也可以稱作EL層。

【0681】有機層312R、有機層312B及有機層312G還可以包括電子注入層、電子傳輸層、電洞注入層及電洞傳輸層中的一個以上。有機層314可以採用不包括發光層的結構。例如，有機層314包括電子注入層、電子傳輸層、電洞注入層及電洞傳輸層中的一個以上。

【0682】在此，有機層312R、有機層312B及有機層312G的疊層結構中位於最上側的層，即與有機層314接觸的層，較佳為發光層以外的層。例如，較佳為採用覆蓋發光層設置電子注入層、電子傳輸層、電洞注入層、電洞傳

輸層或這些之外的層並使該層與有機層314接觸的結構。如此，在製造各發光器件時，使發光層的頂面處於被其他層保護的狀態，由此可以提高發光器件的可靠性。

【0683】藉由利用光微影法加工各EL層，可以將各像素間的距離縮小到 $8\mu\text{m}$ 以下、 $3\mu\text{m}$ 以下、 $2\mu\text{m}$ 以下或 $1\mu\text{m}$ 以下。在此，各像素間的距離例如可以根據有機層312B和有機層312R的彼此相對的端部之間的距離、有機層312B和有機層312G的彼此相對的端部之間的距離以及有機層312R和有機層312G的彼此相對的端部之間的距離規定。或者，可以根據相鄰的同一顏色的EL層的彼此相對的端部之間的距離規定。或者，可以根據相鄰的像素電極311的彼此相對的端部之間的距離規定。如此，藉由縮小各像素間的距離，可以提供具有高清晰度及高開口率的顯示裝置。

【0684】像素電極311分別設置在各元件中。另外，共用電極313及有機層314設置為各發光器件共通使用的一連續的層。各像素電極和共用電極313的任一方使用對可見光具有透光性的導電膜且另一方使用具有反射性的導電膜。藉由使各像素電極具有透光性且使共用電極313具有反射性，可以實現底面發射型(底部發射結構)顯示裝置。相對於此，藉由使各像素電極具有反射性且使共用電極313具有透光性，可以實現頂面發射型(頂部發射結構)顯示裝置。另外，藉由使各像素電極及共用電極313的兩者具有透光性，可以實現雙面發射型(雙面發射結構)顯示裝置。

置。

【0685】像素電極311與設置在基板101的半導體電路中的電晶體電連接。如上述實施方式所示，設置在基板101的電晶體的通道長度得到縮小而微型化。因此，即使如上所述地進行顯示裝置的高清晰化而縮小像素面積，也可以將像素電路容納在縮小的像素面積內。

【0686】覆蓋像素電極311的端部設置有絕緣層331。絕緣層331的端部較佳為具有錐形形狀。注意，在本說明書等中，“物件的端部具有錐形形狀”是指具有如下剖面形狀：在其端部的區域中表面與被形成面所形成的角度大於0度且小於90度；並且其厚度從端部逐漸地增加。

【0687】藉由在絕緣層331中使用有機樹脂，可以使其表面具有平緩的曲面。因此，可以提高形成在絕緣層331上的膜的覆蓋性。

【0688】作為能夠用於絕緣層331的材料，例如可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、聚醯胺樹脂、聚醯亞胺醯胺樹脂、矽氧烷樹脂、苯并環丁烯類樹脂、酚醛樹脂及這些樹脂的前驅物。

【0689】或者，絕緣層331也可以使用無機絕緣材料。作為能夠用於絕緣層331的無機絕緣材料，例如可以使用氧化矽、氧氮化矽、氮氧化矽、氮化矽、氧化鋁、氧氮化鋁、氧化鉛等的氧化物、氧氮化物、氮氧化物或氮化物。另外，也可以使用氧化鈮、氧化鋯、氧化鎵、氧化鉭、氧化鎂、氧化釧、氧化鈾及氧化釷等。

【0690】如圖41B所示，在發光顏色不同的發光器件之間以及發光器件和受光器件之間離開地設置兩個有機層，它們之間設置有間隙。如此，較佳為以互不接觸的方式設置有有機層312R、有機層312B及有機層312G。由此，可以適合防止電流藉由相鄰的兩個有機層流過而產生非意圖的發光。由此，可以提高對比度，而可以實現顯示品質較高的顯示裝置。

【0691】較佳為有機層312R、有機層312B及有機層312G的錐角為30度以上。較佳為有機層312R、有機層312G及有機層312B端部的側面(表面)與底面(被形成面)的角度為30度以上且120度以下，更佳為45度以上且120度以下，進一步較佳為60度以上且120度。或者，較佳為有機層312R、有機層312G及有機層312B的錐角分別為90度或其附近(例如80度以上且100度以下)。

【0692】共用電極313上設置有保護層321。保護層321具有防止水等雜質從上方向各發光器件擴散的功能。

【0693】保護層321例如可以具有至少包括無機絕緣膜的單層結構或疊層結構。作為無機絕緣膜，例如可以舉出氧化矽膜、氧氮化矽膜、氮氧化矽膜、氮化矽膜、氧化鋁膜、氧氮化鋁膜、氧化鉛膜等的氧化物膜及氮化物膜。或者，作為保護層321也可以使用銦鎵氧化物、銦鎵鋅氧化物等半導體材料。

【0694】作為保護層321也可以使用無機絕緣膜與有機絕緣膜的疊層膜。例如，較佳為在一對無機絕緣膜間夾

持有機絕緣膜。另外，有機絕緣膜較佳為被用作平坦化層。因此，可以使有機絕緣膜的頂面平坦，所以其上的無機絕緣膜的覆蓋性提高，由此可以提高阻擋性。另外，保護層321的頂面變平坦，所以當在保護層321的上方設置結構體(例如，濾色片、觸控感測器的電極或透鏡陣列等)時可以減少起因於下方結構的凹凸形狀的影響，所以是較佳的。

【0695】在連接部330中，連接電極311C上設置有與其接觸的共用電極313，覆蓋共用電極313設置有保護層321。另外，覆蓋連接電極311C的端部設置有絕緣層331。

【0696】以下對與圖41B部分結構不同的顯示裝置的結構例子進行說明。明確而言，示出不設置絕緣層331時的例子。

【0697】圖42A至圖42C示出像素電極311的側面與有機層312R、有機層312B或有機層312G的側面大致一致時的例子。

【0698】在圖42A中，覆蓋有機層312R、有機層312B及有機層312G的頂面及側面設置有有機層314。有機層314可以防止像素電極311與共用電極313相互接觸而導致電短路。

【0699】圖42B示出包括以與有機層312R、有機層312B、有機層312G以及像素電極311的側面接觸的方式設置的絕緣層325的例子。絕緣層325可以有效地防止像素電極311與共用電極313發生電短路及其之間的洩漏電流。

【0700】絕緣層325可以為包含無機材料的絕緣層。作為絕緣層325，例如可以使用氧化物、氮化物、氧氮化物及氮氧化物等。絕緣層325可以具有單層結構，也可以具有疊層結構。作為氧化物，可以舉出氧化矽、氧化鋁、氧化鎂、銦鎵鋅氧化物、氧化鎵、氧化鍺、氧化釷、氧化鈳、氧化鐳、氧化釷、氧化鈳及氧化鉍。作為氮化物，可以舉出氮化矽及氮化鋁。作為氧氮化物，可以舉出氧氮化矽及氧氮化鋁。作為氮氧化物，可以舉出氮氧化矽及氮氧化鋁。尤其是，藉由將利用ALD法形成的氧化鋁膜、氧化鈣膜及氧化矽膜等用於絕緣層325，可以形成針孔較少且保護有機層功能優異的絕緣層325。

【0701】絕緣層325可以利用濺射法、CVD法、PLD法、ALD法等形成。較佳的是，絕緣層325利用覆蓋性優異的ALD法形成。

【0702】在圖42C中，在相鄰的兩個發光器件之間或發光器件和受光器件之間，以填充對置的兩個像素電極的縫隙及對置的兩個有機層的縫隙的方式設置樹脂層326。樹脂層326可以使有機層314、共用電極313等的被形成面平坦化，可以防止因相鄰的發光器件間的步階的覆蓋不良導致共用電極313斷開。

【0703】作為樹脂層326，可以適合使用包含有機材料的絕緣層。例如，作為樹脂層326可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、醯亞胺樹脂、聚醯胺樹脂、聚醯亞胺醯胺樹脂、矽酮樹脂、矽氧烷樹脂、苯并環

丁烯類樹脂、酚醛樹脂及上述樹脂的前驅物等。另外，作為樹脂層326，也可以使用聚乙烯醇(PVA)、聚乙烯醇縮丁醛、聚乙烯吡咯烷酮、聚乙二醇、聚甘油、普魯蘭、水溶性纖維素或者醇可溶性聚醯胺等有機材料。另外，作為樹脂層326，也可以使用感光性樹脂。作為感光性樹脂也可以使用光阻劑。作為感光性樹脂也可以使用正型材料或負型材料。

【0704】也可以藉由作為樹脂層326使用被著色的材料(例如，包含黑色顏料的材料等)來附加遮蔽來自相鄰的像素的雜散光而抑制混色的功能。

【0705】在圖42D中，設置有絕緣層325及絕緣層325上的樹脂層326。由於絕緣層325，有機層312R等與樹脂層326不接觸，可以防止樹脂層326中的雜質(例如，水)擴散到有機層312R等中，由此可以提供可靠性高的顯示裝置。

【0706】另外，也可以設置如下機構，即藉由在絕緣層325與樹脂層326之間設置反射膜(例如，包含選自銀、鈹、銅、鈦和鋁等中的一個或多個的金屬膜)來使該反射膜反射發光層所發射的光而提高光提取效率的機構。

【0707】圖43A至圖43C示出像素電極311的寬度比有機層312R、有機層312B或有機層312G的寬度大時的例子。有機層312R等位於像素電極311的端部的內側。

【0708】圖43A示出包括絕緣層325時的例子。絕緣層325以覆蓋發光器件或受光器件所包括的有機層的側面、像素電極311的頂面的一部分及側面的方式設置。

【0709】圖43B示出包括樹脂層326時的例子。樹脂層326位於相鄰的兩個發光器件之間或發光器件和受光器件之間，以覆蓋有機層的側面及像素電極311的頂面及側面的方式設置。

【0710】圖43C示出包括絕緣層325和樹脂層326的兩者時的例子。有機層312R等與樹脂層326間設置有絕緣層325。

【0711】圖44A至圖44D示出像素電極311的寬度比有機層312R、有機層312B或有機層312G的寬度小時的例子。有機層312R等超過像素電極311的端部延伸到外側。

【0712】圖44B示出包括絕緣層325的例子。絕緣層325以接觸於相鄰的兩個發光器件的有機層的側面的方式設置。另外，絕緣層325不僅可以覆蓋有機層312R等的側面還可以以覆蓋其頂面的一部分的方式設置。

【0713】圖44C示出包括樹脂層326的例子。樹脂層326位於相鄰的兩個發光器件之間，以覆蓋有機層312R等的側面及頂面的一部分的方式設置。另外，樹脂層326也可以採用與有機層312R等的側面接觸而不覆蓋頂面的結構。

【0714】圖44D示出包括絕緣層325和樹脂層326的兩者時的例子。有機層312R等與樹脂層326之間設置有絕緣層325。

【0715】在此，對上述樹脂層326的結構例子進行說明。

【0716】樹脂層326的頂面越平坦越好，但是有時因樹脂層326的被形成面的凹凸形狀、樹脂層326的形成條件等樹脂層326的表面為凹狀或凸狀形狀。

【0717】圖45A至圖46F是發光器件61R所包括的像素電極311R的端部、發光器件61G所包括的像素電極311G的端部及其附近的放大圖。

【0718】圖45A、圖45B及圖45C示出樹脂層326的頂面平坦時的樹脂層326及其附近的放大圖。圖45A示出與像素電極311相比有機層312R等的寬度大時的例子。圖45B示出像素電極311和有機層312R等的寬度大致一致時的例子。圖45C示出與像素電極311相比有機層312R等的寬度小時的例子。

【0719】如圖45A所示，由於有機層312R等覆蓋像素電極311的端部設置，所以較佳為像素電極311的端部為錐形形狀。由此，可以提高有機層312R等的步階覆蓋性，從而可以提供可靠性高的顯示裝置。

【0720】圖45D、圖45E及圖45F示出樹脂層326的頂面為凹狀時的例子。在此，圖45D、圖45E及圖45F分別對應於圖45A、圖45B及圖45C。此時，有機層314、共用電極313及保護層321的頂面形成有反映了樹脂層326的凹狀頂面的凹狀部分。

【0721】圖46A、圖46B及圖46C示出樹脂層326的頂面為凸狀時的例子。在此，圖46A、圖46B及圖46C分別對應於圖45A、圖45B及圖45C。此時，有機層314、共用電

極 313 及保護層 321 的頂面形成有反映了樹脂層 326 的凸狀頂面的凸狀部分。

【0722】圖 46D、圖 46E 及圖 46F 示出樹脂層 326 的一部分覆蓋有機層 312R 的上端部及頂面的一部分以及有機層 312G 的上端部及頂面的一部分時的例子。在此，圖 46D、圖 46E 及圖 46F 分別對應於圖 45A、圖 45B 及圖 45C。此時，樹脂層 326 與有機層 312R 或有機層 312G 的頂面間設置有絕緣層 325。

【0723】另外，圖 46D、圖 46E 及圖 46F 示出樹脂層 326 的頂面的一部分為凹狀時的例子。此時，有機層 314、共用電極 313 及保護層 321 形成有反映了樹脂層 326 的形狀的凹凸形狀。

【0724】以上是樹脂層的結構例子的說明。

【0725】本實施方式所示的結構可以與其他實施方式所示的結構適當地組合而使用。

【0726】

實施方式 5

在本實施方式中，對可以適用本發明的一個實施方式的半導體裝置的電子裝置進行說明。

【0727】可以將本發明的一個實施方式的半導體裝置用於電子裝置的顯示部。由此，可以實現顯示品質高的電子裝置。或者，可以實現極高精密度的電子裝置。或者，可以實現可靠性高的電子裝置。

【0728】作為使用根據本發明的一個實施方式的半導

體裝置等的電子裝置，可以舉出電視機、顯示器等顯示裝置、照明設備、桌上型或膝上型個人電腦、文字處理機、再現儲存在DVD(Digital Versatile Disc：數位影音光碟)等記錄介質中的靜態影像或動態影像的影像再現裝置、可攜式CD播放機、收音機、磁帶錄音機、頭戴式耳機立體音響、立體音響、座鐘、掛鐘、無線電話子機、無線電收發機、車載電話、行動電話、可攜式資訊終端、平板終端、可攜式遊戲機、彈珠機等固定型遊戲機、計算器、電子筆記本、電子書閱讀器終端、電子翻譯器、聲音輸入器、攝影機、數位靜態照相機、電動刮刀、微波爐等高頻加熱裝置、電鍋、電動洗衣機、電動吸塵器、熱水器、電扇、吹風機、空調設備諸如空調器、加濕器、除濕器等、餐具洗滌機、餐具乾燥機、乾衣機、烘被機、電冰箱、電冷凍箱、電冷凍冷藏箱、DNA保存用冰凍器、手電筒、鏈鋸等工具、煙探測器及透析裝置等醫療設備。再者，還可以舉出工業設備諸如引導燈、號誌燈、傳送帶、電梯、電扶梯、工業機器人、蓄電系統、用於電力均勻化、智慧電網的蓄電裝置等。另外，藉由使用燃料的發動機或利用來自蓄電體的電力的電動機推進的移動體等也有時包括在電子裝置的範疇內。作為上述移動體，例如可以舉出電動汽車(EV)、兼具內燃機和電動機的混合動力汽車(HV)、插電式混合動力汽車(PHV)、使用履帶代替這些的車輪的履帶式車輛、包括電動輔助自行車的帶有發動機的自行車、摩托車、電動輪椅、高爾夫球車、小型或大型船舶、潛水艇、

直升機、飛機、火箭、人造衛星、太空探測器、行星探測器及太空船。

【0729】根據本發明的一個實施方式的電子裝置也可以包括二次電池(電池)，較佳為藉由非接觸電力傳送對該二次電池充電。

【0730】作為二次電池，例如，可以舉出鋰離子二次電池、鎳氫電池、鎳鎘電池、有機自由基電池、鉛蓄電池、空氣二次電池、鎳鋅電池及銀鋅電池。

【0731】根據本發明的一個實施方式的電子裝置也可以包括天線。藉由用天線接收信號，可以在顯示部上顯示影像及資料等。另外，在電子裝置包括天線及二次電池時，可以將天線用於非接觸電力傳送。

【0732】根據本發明的一個實施方式的電子裝置也可以包括感測器(該感測器具有測量如下因素的功能：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線)。

【0733】根據本發明的一個實施方式的電子裝置可以具有各種功能。例如，可以具有如下功能：將各種資訊(靜態影像、動態影像、文字影像等)顯示在顯示部上的功能；觸控面板的功能；顯示日曆、日期或時間等的功能；執行各種軟體(程式)的功能；進行無線通訊的功能；讀出儲存在存儲介質中的程式或資料的功能；等。

【0734】此外，包括多個顯示部的電子裝置可以具有在顯示部的一部分主要顯示影像資訊而在顯示部的其他部分主要顯示文本資訊的功能，或者具有藉由將考慮了視差的影像顯示於多個顯示部上來顯示三維影像的功能等。並且，具有影像接收部的電子裝置可以具有如下功能：拍攝靜態影像；拍攝動態影像；對所拍攝的影像進行自動或手工校正；將所拍攝的影像存儲在記錄介質(外部或內置於電子裝置中)中；將所拍攝的影像顯示在顯示部上；等。另外，本發明的一個實施方式的電子裝置所具有的功能不侷限於此，該電子裝置可以具有各種功能。

【0735】根據本發明的一個實施方式的半導體裝置可以顯示高清晰的影像。由此，尤其可以適當地用於攜帶式電子裝置、穿戴式電子裝置以及電子書閱讀器等。例如，可以適當地用於VR設備或AR設備等xR設備。

【0736】圖47A是安裝有取景器8100的照相機8000的外觀圖。

【0737】照相機8000包括外殼8001、顯示部8002、操作按鈕8003、快門按鈕8004等。另外，照相機8000安裝有可裝卸的鏡頭8006。在照相機8000中，鏡頭8006和外殼也可以被形成為一體。

【0738】照相機8000藉由按下快門按鈕8004或者觸摸用作觸控面板的顯示部8002，可以進行攝像。

【0739】外殼8001包括具有電極的嵌入器，除了可以與取景器8100連接以外，還可以與閃光燈裝置等連接。

【0740】取景器8100包括外殼8101、顯示部8102以及按鈕8103等。

【0741】外殼8101藉由嵌合到照相機8000的嵌入器裝到照相機8000。取景器8100可以將從照相機8000接收的影像等顯示到顯示部8102上。

【0742】按鈕8103被用作電源按鈕等。

【0743】根據本發明的一個實施方式的半導體裝置可以用於照相機8000的顯示部8002及取景器8100的顯示部8102。此外，也可以在照相機8000中內置有取景器8100。

【0744】圖47B是頭戴顯示器8200的外觀圖。

【0745】頭戴顯示器8200包括安裝部8201、透鏡8202、主體8203、顯示部8204以及電纜8205等。此外，在安裝部8201中內置有電池8206。

【0746】藉由電纜8205，將電力從電池8206供應到主體8203。主體8203具備無線接收器等，能夠將所接收的影像資訊顯示到顯示部8204上。此外，主體8203具有照相機，由此可以作為輸入方法利用使用者的眼球或眼瞼的動作的資訊。

【0747】此外，也可以對安裝部8201的被使用者接觸的位置設置多個電極，以檢測出根據使用者的眼球的動作而流過電極的電流，由此實現識別使用者的視線的功能。此外，還可以具有根據流過該電極的電流監視使用者的脈搏的功能。安裝部8201也可以具有溫度感測器、壓力感測器、加速度感測器等各種感測器，也可以具有將使用者的

生物資訊顯示在顯示部8204上的功能或與使用者的頭部的動作同步地使顯示在顯示部8204上的影像變化的功能等。

【0748】可以將根據本發明的一個實施方式的半導體裝置用於顯示部8204。

【0749】圖47C至圖47E是頭戴顯示器8300的外觀圖。頭戴顯示器8300包括外殼8301、顯示部8302、帶狀固定工具8304以及一對透鏡8305。

【0750】使用者可以藉由透鏡8305看到顯示部8302上的顯示。較佳的是，彎曲配置顯示部8302。因為使用者可以感受高真實感。此外，藉由透鏡8305分別看到顯示在顯示部8302的不同區域上的影像，從而可以進行利用視差的三維顯示等。此外，本發明的一個實施方式不侷限於設置有一個顯示部8302的結構，也可以設置兩個顯示部8302以對使用者的一對眼睛分別配置一個顯示部。

【0751】可以將根據本發明的一個實施方式的半導體裝置用於顯示部8302。根據本發明的一個實施方式的半導體裝置還可以實現極高的清晰度。例如，如圖47E所示，即使使用透鏡8305對顯示進行放大觀看，像素也不容易被使用者看到。就是說，可以利用顯示部8302使使用者看到現實感更高的影像。

【0752】圖47F是護目鏡型頭戴顯示器8400的外觀圖。頭戴顯示器8400包括一對外殼8401、安裝部8402及緩衝構件8403。一對外殼8401內各自設置有顯示部8404及透鏡8405。藉由使一對顯示部8404顯示互不相同的影像，可

以進行利用視差的三維顯示。

【0753】使用者可以藉由透鏡8405看到顯示部8404上的顯示。透鏡8405具有焦點調整機構，該焦點調整機構可以根據使用者的視力調整透鏡8405的位置。顯示部8404較佳為正方形或橫向長的矩形。由此，可以提高真實感。

【0754】安裝部8402較佳為具有塑性及彈性以可以根據使用者的臉尺寸調整並沒有掉下來。另外，安裝部8402的一部分較佳為具有被用作骨傳導耳機的振動機構。由此，只要安裝就可以享受影像及聲音，而不需耳機、揚聲器等音響設備。此外，也可以具有藉由無線通訊將聲音資料輸出到外殼8401內的功能。

【0755】安裝部8402及緩衝構件8403是與使用者的臉(額頭、臉頰等)接觸的部分。藉由使緩衝構件8403與使用者的臉密接，可以防止漏光，從而可以進一步提高沉浸感。緩衝構件8403較佳為使用柔軟的材料以在使用者裝上頭戴顯示器8400時與使用者的臉密接。例如，可以使用橡膠、矽酮橡膠、聚氨酯、海綿等材料。另外，當使用用布或皮革(天然皮革或合成皮革)等覆蓋海綿等的表面的構件時，在使用者的臉和緩衝構件8403之間不容易產生空隙，從而可以適當地防止漏光。另外，在使用這種材料時，不僅讓使用者感覺親膚，而且當在較冷的季節等裝上的情況下不讓使用者感到寒意，所以是較佳的。在緩衝構件8403或安裝部8402等接觸使用者的皮膚的構件採用可拆卸的結構時，容易進行清洗及交換，所以是較佳的。

【0756】圖48A示出電視機的一個例子。在電視機7100中，外殼7101中組裝有顯示部7000。在此示出利用支架7103支撐外殼7101的結構。

【0757】可以對顯示部7000應用本發明的一個實施方式的半導體裝置。

【0758】可以藉由利用外殼7101所具備的操作開關及另外提供的遙控器7111進行圖48A所示的電視機7100的操作。或者，也可以在顯示部7000中具備觸控感測器，也可以藉由用指頭等觸摸顯示部7000進行電視機7100的操作。此外，也可以在遙控器7111中具備顯示從該遙控器7111輸出的資訊的顯示部。藉由利用遙控器7111所具備的操作鍵或觸控面板，可以進行頻道及音量的操作，並可以對顯示在顯示部7000上的影像進行操作。

【0759】此外，電視機7100具備接收機及數據機等。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通訊網路，從而進行單向(從發送者到接收者)或雙向(發送者和接收者之間或接收者之間等)的資訊通訊。

【0760】圖48B示出膝上型個人電腦的一個例子。膝上型個人電腦7200包括外殼7211、鍵盤7212、指向裝置7213、外部連接埠7214等。在外殼7211中組裝有顯示部7000。

【0761】可以對顯示部7000應用本發明的一個實施方式的半導體裝置。

【0762】圖48C和圖48D示出數位看板的一個例子。

【0763】圖48C所示的數位看板7300包括外殼7301、顯示部7000及揚聲器7303等。此外，還可以包括LED燈、操作鍵(包括電源開關或操作開關)、連接端子、各種感測器、麥克風等。

【0764】圖48D示出設置於圓柱狀柱子7401上的數位看板7400。數位看板7400包括沿著柱子7401的曲面設置的顯示部7000。

【0765】在圖48C和圖48D中，可以對顯示部7000應用本發明的一個實施方式的半導體裝置。

【0766】顯示部7000越大，一次能夠提供的資訊量越多。顯示部7000越大，越容易吸引人的注意，例如可以提高廣告宣傳效果。

【0767】藉由將觸控面板用於顯示部7000，不僅可以在顯示部7000上顯示靜態影像或動態影像，使用者還能夠直覺性地進行操作，所以是較佳的。此外，在用於提供路線資訊或交通資訊等資訊的用途時，可以藉由直覺性的操作提高易用性。

【0768】如圖48C和圖48D所示，數位看板7300或數位看板7400較佳為可以藉由無線通訊與使用者所攜帶的智慧手機等資訊終端設備7311或資訊終端設備7411聯動。例如，顯示在顯示部7000上的廣告資訊可以顯示在資訊終端設備7311或資訊終端設備7411的螢幕上。此外，藉由操作資訊終端設備7311或資訊終端設備7411，可以切換顯示部

7000的顯示。

【0769】此外，也可以在數位看板7300或數位看板7400上以資訊終端設備7311或資訊終端設備7411的螢幕為操作單元(控制器)執行遊戲。由此，不特定多個使用者可以同時參加遊戲，享受遊戲的樂趣。

【0770】圖48E所示的資訊終端7550包括外殼7551、顯示部7552、麥克風7557、揚聲器部7554、相機7553及操作開關7555等。可以將根據本發明的一個實施方式的半導體裝置用於顯示部7552。顯示部7552被用作觸控面板。另外，資訊終端7550在外殼7551的內側具有天線、電池等。資訊終端7550例如可以被用作智慧手機、行動電話、平板資訊終端、平板電腦或電子書閱讀器終端等。

【0771】圖48F示出手錶型資訊終端的一個例子。資訊終端7660包括外殼7661、顯示部7662、錶帶7663、帶扣7664、操作開關7665、輸入輸出端子7666等。另外，資訊終端7660在外殼7661的內側具有天線、電池等。資訊終端7660可以執行行動電話、電子郵件、文章的閱讀及編寫、音樂播放、網路通訊、電腦遊戲等各種應用程式。

【0772】顯示部7662具備觸控感測器，可以用指頭或觸控筆等觸控螢幕幕來進行操作。例如，藉由觸摸顯示於顯示部7662的圖示7667，可以啟動應用程式。操作開關7665除了時刻設定之外，還可以具有電源開關、無線通訊的開關、靜音模式的設置及取消、省電模式的設置及取消等各種功能。例如，藉由利用組裝在資訊終端7660中的作

業系統，也可以設定操作開關7665的功能。

【0773】可攜式資訊終端7660可以執行被通訊標準化的近距離無線通訊。例如，藉由與可無線通訊的耳麥通訊，可以進行免提通話。此外，資訊終端7660具備輸入輸出端子7666，可以藉由輸入輸出端子7666與其他資訊終端發送和接收資料。另外，也可以藉由輸入輸出端子7666進行充電。另外，充電操作也可以利用無線供電進行，而不藉由輸出輸入端子7666。

【0774】本實施方式所示的結構可以與其他實施方式及實施例等所示的結構適當地組合而實施。

實施例

【0775】在本實施例中製造本發明的一個實施方式的電晶體且對其電特性進行評價。

【0776】在本實施例中，作為樣本製造圖15A等所示的半導體裝置30以及圖19A等所示的半導體裝置40。在半導體裝置30之間使並聯連接的電晶體100的個數(p)不同。在半導體裝置40之間使串聯連接的電晶體100的個數(q)不同。另外，還製造串並聯連接電晶體而成的半導體裝置。

【0777】串聯連接、並聯連接或串並聯連接的各電晶體100的開口141及開口143的頂面形狀呈圓形。開口143的寬度D143大約為 $2\mu\text{m}$ 。

【0778】

<樣本的製造>

首先，利用濺射法在基板 102 上形成厚度大約為 100nm 的鈦膜以及鈦膜上的厚度大約為 50nm 的 In-Sn-Si 氧化物 (ITSO) 膜，對其進行加工而形成導電層 112a。作為基板 102 使用玻璃基板。

【0779】接著，作為絕緣膜 110af 形成厚度大約為 150nm 的氮化矽膜，作為絕緣膜 110bf 形成厚度大約為 500nm 的氧氮化矽膜。

【0780】接著，在絕緣膜 110bf 上作為金屬氧化物層 149 形成厚度大約為 20nm 的金屬氧化物層。該金屬氧化物層利用使用金屬元素的原子數比為 In : Ga : Zn = 1 : 1 : 1 的 IGZO 濺射靶材的濺射法形成。

【0781】接著，在乾燥空氣氛圍中以 250℃ 進行 1 小時的加熱處理。在加熱處理中使用烘箱裝置。

【0782】接著，去除金屬氧化物層 149。金屬氧化物層 149 的去除利用濕蝕刻法。

【0783】接著，在絕緣膜 110bf 上作為絕緣膜 110cf 形成厚度大約為 170nm 的氮化矽膜。

【0784】接著，利用濺射法在絕緣膜 110bf 上作為導電膜 112f 形成厚度大約為 100nm 的 In-Sn-Si 氧化物 (ITSO) 膜。

【0785】接著，加工導電膜 112f 得到導電層 112B。

【0786】接著，在去除與導電層 112a 重疊的區域的導電層 112B 且形成包括開口 143 的導電層 112b 的同時，去除與導電層 112a 重疊的區域的絕緣膜 110af、絕緣膜 110bf 及

絕緣膜 110cf，形成包括開口 141 的絕緣層 110。導電層 112B 的去除了利用濕蝕刻法。絕緣膜 110af、絕緣膜 110bf 及絕緣膜 110cf 的去除了利用乾蝕刻法。

【0787】接著，以覆蓋開口 141 及開口 143 的方式作為金屬氧化物膜 108f 形成厚度大約為 20nm 的金屬氧化物膜。金屬氧化物膜利用使用金屬元素的原子數比為 In : Ga : Zn = 1 : 1 : 1 的 IGZO 濺射靶材的濺射法形成。

【0788】接著，在乾燥空氣氛圍中以 350℃ 進行 1 小時的加熱處理。加熱處理中利用烘箱裝置。

【0789】接著，加工金屬氧化物膜 108f 得到半導體層 108。

【0790】接著，作為絕緣層 106 利用電漿 CVD 法沉積厚度大約為 50nm 的氮氧化矽膜。

【0791】接著，利用濺射法沉積厚度大約為 50nm 的鈦膜、厚度大約為 200nm 的鋁膜及厚度大約為 50nm 的鈦膜。然後，加工各導電膜得到導電層 104。

【0792】由此，形成電晶體。

【0793】接著，作為電晶體的保護層利用電漿 CVD 法形成厚度大約為 300nm 的氮氧化矽膜。

【0794】接著，在乾燥空氣氛圍中以 300℃ 進行 1 小時的加熱處理。加熱處理中利用烘箱裝置。

【0795】接著，形成厚度大約為 1.5μm 的聚醯亞胺膜。

【0796】接著，在氮氛圍中以 250℃ 進行 1 小時的加熱

處理。加熱處理中利用烘箱裝置。

【0797】藉由上述製程得到樣本。

【0798】

<電晶體的電特性1>

接著，測量上面製造的樣本的電晶體的 I_d - V_g 特性。

【0799】電晶體的 I_d - V_g 特性在如下條件下測量：施加到閘極電極的電壓(以下也稱為閘極電壓(V_g))以從-3V到+3V每隔0.1V的方式施加。此外，將施加到源極電極的電壓(以下也稱為源極電壓(V_s))設定為0V(comm)。將施加到汲極電極的電壓(以下也稱為汲極電壓(V_d))設定為1V、2V、3V、5V、10V及15V。汲極電流(I_d)的測量下限大約為 1×10^{-13} A。

【0800】圖49A示出並聯連接的個數(以下，記載為並聯級數)為1、使串聯連接的個數(以下，記載為串聯級數)不同且閘極電壓(V_g)為0V時的汲極電流(I_d)(以下，記載為 I_{cut})。在圖49A中，橫軸表示串聯級數，縱軸表示 I_{cut} 。在圖49A中，以虛線表示測量下限。如圖49A所示，可以確認到在串聯級數為2級以上時 I_{cut} 變小。另外，可以確認到即使設定高汲極電壓(V_d)即為15V， I_{cut} 也是測量下限的 1×10^{-13} A左右。

【0801】圖49B示出並聯級數為10且使串聯級數不同時的 I_{cut} 。在圖49B中，橫軸表示串聯級數，縱軸表示 I_{cut} 。如圖49B所示，可以確認到即使增加並聯級數，也藉由將串聯級數設定為2級以上， I_{cut} 變小。另外，可以確

認到即使設定高汲極電壓(V_d)即為15V， I_{cut} 也是測量下限的 1×10^{-13} A左右。

【0802】

<電晶體的電特性2>

對上述樣本的施加高汲極電壓(V_d)前後的 I_d - V_g 特性的變化進行評價。明確而言，首先對第一次 I_d - V_g 特性進行測量，然後將閘極電壓(V_g)設定為0V，將汲極電壓(V_d)從0V掃描到15V，然後對第二次 I_d - V_g 特性進行測量。在 I_d - V_g 特性的測量中，以從-3V到+3V每隔0.1V的方式施加閘極電壓(V_g)。另外，將源極電壓(V_s)設定為0V(comm)，將汲極電壓(V_d)設定為0.1V及1.2V。

【0803】圖50A示出串聯級數為1且並聯級數為1時的 I_d - V_g 特性。圖50B示出串聯級數為2且並聯級數為1時的 I_d - V_g 特性。在圖50A及圖50B中，橫軸表示閘極電壓(V_g)，縱軸表示汲極電流(I_d)。另外，以實線表示第一次 I_d - V_g 特性，以虛線表示第二次 I_d - V_g 特性。

【0804】如圖50A所示，確認到在串聯級數為1時 I_d - V_g 特性發生變化。可認為：如上所述，串聯級數為1的情況下的 I_{cut} 比串聯級數為2的情況高，因此在閘極電壓(V_g)為0V的狀態下施加高汲極電壓(V_d)時，產生熱載子退化而 I_d - V_g 特性發生變化。另一方面，如圖50B所示，可以確認到在串聯級數為2時 I_d - V_g 特性幾乎沒有發生變化。可認為：如上所述，在串聯級數為2時 I_{cut} 較低，因此熱載子退化被抑制，呈現高可靠性。

【 0805】**<電晶體的電特性3>**

對上述樣本進行電晶體的 I_d - V_g 特性的測量，評價通態電流。

【 0806】 在電晶體的 I_d - V_g 特性的測量中，以從 -3V 到 +3V 每隔 0.1V 的方式施加閘極電壓 (V_g)。另外，將源極電壓 (V_s) 設定為 0V(comm)，將汲極電壓 (V_d) 設定為 1.2V。

【 0807】 圖 51A 示出閘極電壓 (V_g) 為 3V 時的汲極電流 (I_d)。在圖 51A 中，橫軸表示串聯級數，縱軸表示汲極電流 (I_d)。另外，圖 51B 示出串聯級數與汲極電流 (I_d) 的倒數之間的相關。在圖 51B 中，橫軸表示串聯級數，縱軸表示汲極電流 (I_d) 的倒數。

【 0808】 如圖 51A 及圖 51B 所示，可以確認到串聯級數越多通態電流越小，且通態電流的倒數與串聯級數成比。另外，可以確認到藉由增加並聯級數，通態電流變大。

【 0809】 如上所述，在本實施例中，可以確認到藉由使串聯連接、並聯連接或串並聯連接的電晶體的連接級數不同，使電特性及可靠性不同。由此可以確認到，可以根據電晶體被要求的電特性及可靠性，選擇連接方法及連接級數。

【符號說明】**【 0810】**

ANO:佈線

C31:電容器

C41:電容器

GL:佈線

INV:反相器電路

LAT:門鎖電路

LIN:端子

ROUT:端子

SL:佈線

SMP:端子

Tr31:電晶體

Tr33:電晶體

Tr35:電晶體

Tr36:電晶體

Tr41:電晶體

Tr43:電晶體

Tr45:電晶體

Tr47:電晶體

VCOM:佈線

10A:半導體裝置

10B:半導體裝置

10C:半導體裝置

10:半導體裝置

20:半導體裝置

30:半 導 體 裝 置

40:半 導 體 裝 置

50A:顯 示 裝 置

50:顯 示 裝 置

51:像 素 電 路

52A:電 晶 體

52B:電 晶 體

53:電 容 器

61B:發 光 器 件

61G:發 光 器 件

61R:發 光 器 件

61:發 光 器 件

100_1:電 晶 體

100_2:電 晶 體

100_3:電 晶 體

100_4:電 晶 體

100_p:電 晶 體

100_q:電 晶 體

100A:電 晶 體

100:電 晶 體

101:基 板

102:基 板

104:導 電 層

106:絕 緣 層

108_1:半 導 體 層

108_2:半 導 體 層

108_3:半 導 體 層

108_4:半 導 體 層

108f:金屬氧化物膜

108:半 導 體 層

110a:絕 緣 層

110af:絕 緣 膜

110b:絕 緣 層

110bf:絕 緣 膜

110c:絕 緣 層

110cf:絕 緣 膜

110f:絕 緣 膜

110:絕 緣 層

111B:像 素 電 極

111G:像 素 電 極

111R:像 素 電 極

111:像 素 電 極

112a:導 電 層

112a_1:導 電 層

112a_2:導 電 層

112a_2A:導 電 層

112B:導 電 層

112b:導 電 層

112c:導電層

112f:導電膜

113B:層

113G:層

113R:層

113:層

114:共用層

115:共用電極

117:遮光層

118B:遮罩層

118G:遮罩層

118R:遮罩層

118:遮罩層

119B:遮罩層

119G:遮罩層

119R:遮罩層

119:遮罩層

123:導電層

124B:導電層

124G:導電層

124p:導電層

124q:導電層

124R:導電層

125:絕緣層

126B:導電層

126G:導電層

126p:導電層

126q:導電層

126R:導電層

127:絕緣層

128:層

129B:導電層

129G:導電層

129p:導電層

129q:導電層

129R:導電層

130B:發光器件

130G:發光器件

130R:發光器件

130:發光器件

131:保護層

140:連接部

141_1:開口

141_2:開口

141_3:開口

141_4:開口

141:開口

142:黏合層

143_1:開 ☐

143_2:開 ☐

143_3:開 ☐

143_4:開 ☐

143:開 ☐

145_1:開 ☐

145_2:開 ☐

145_3:開 ☐

145_4:開 ☐

145:開 ☐

149:金屬氧化物層

152:基板

153:絕緣層

165:佈線

166:導電層

172:FPC

173:IC

195:絕緣層

197:絕緣層

200A:電晶體

200:電晶體

201:電晶體

204:導電層

205G:電晶體

205R:電 晶 體

206:絕 緣 層

208f:金 屬 氧 化 物 膜

208:半 導 體 層

210a:絕 緣 層

210af:絕 緣 膜

210b:絕 緣 層

210bf:絕 緣 膜

210c:絕 緣 層

210cf:絕 緣 膜

210f:絕 緣 膜

210:絕 緣 層

212a:導 電 層

212a_1:導 電 層

212a_2:導 電 層

212B:導 電 層

212b:導 電 層

212f:導 電 膜

214:連 接 部

230a:像 素

230b:像 素

230c:像 素

230d:像 素

230e:像 素

230:像素

231:第一驅動電路部

232:第二驅動電路部

233:週邊驅動電路

235:顯示部

236:佈線

237:佈線

239:絕緣層

240A:像素

240B:像素

240:像素

241:開口

242:連接層

243:開口

249:金屬氧化物層

311C:連接電極

311G:像素電極

311R:像素電極

311:像素電極

312B:有機層

312G:有機層

312R:有機層

313:共用電極

314:有機層

- 321:保護層
- 325:絕緣層
- 326:樹脂層
- 330:連接部
- 331:絕緣層
- 761:下部電極
- 762:上部電極
- 763a:發光單元
- 763b:發光單元
- 763c:發光單元
- 763:EL層
- 764:層
- 771a:發光層
- 771b:發光層
- 771c:發光層
- 771:發光層
- 772a:發光層
- 772b:發光層
- 772c:發光層
- 772:發光層
- 773:發光層
- 780a:層
- 780b:層
- 780c:層

780:層

781:層

782:層

785:電荷產生層

790a:層

790b:層

790c:層

790:層

791:層

792:層

7000:顯示部

7100:電視機

7101:外殼

7103:支架

7111:遙控器

7200:筆記型個人電腦

7211:外殼

7212:鍵盤

7213:指向裝置

7214:外部連接埠

7300:數位看板

7301:外殼

7303:揚聲器

7311:資訊終端設備

7400:數位看板

7401:柱子

7411:資訊終端設備

7550:資訊終端

7551:外殼

7552:顯示部

7553:相機

7554:揚聲器部

7555:操作開關

7557:麥克風

7660:資訊終端

7661:外殼

7662:顯示部

7663:錶帶

7664:帶扣

7665:操作開關

7666:輸入輸出端子

7667:圖示

8000:照相機

8001:外殼

8002:顯示部

8003:操作按鈕

8004:快門按鈕

8006:鏡頭

8100:取 景 器

8101:外 殼

8102:顯 示 部

8103:按 鈕

8200:頭 戴 顯 示 器

8201:安 裝 部

8202:透 鏡

8203:主 體

8204:顯 示 部

8205:電 纜

8206:電 池

8300:頭 戴 顯 示 器

8301:外 殼

8302:顯 示 部

8304:固 定 工 具

8305:透 鏡

8400:頭 戴 顯 示 器

8401:外 殼

8402:安 裝 部

8403:緩 衝 構 件

8404:顯 示 部

8405:透 鏡

【發明申請專利範圍】

【請求項1】一種半導體裝置，包括：

第一電晶體；

第二電晶體；

第一絕緣層；以及

第二絕緣層，

其中，該第一電晶體包括：

第一半導體層；

第一導電層；

包括隔著該第一絕緣層與該第一導電層重疊的區域的第二導電層；

第三導電層；以及

第三絕緣層，

該第二導電層及該第一絕緣層包括到達該第一導電層的第一開口，

該第一半導體層與該第二導電層的頂面及側面、該第一絕緣層的側面以及該第一導電層的頂面接觸，

該第三絕緣層設置在該第一絕緣層、該第一半導體層及該第二導電層上，

該第三導電層設置在該第三絕緣層上，

該第二絕緣層設置在該第三導電層及該第三絕緣層上，

該第二電晶體包括：

第二半導體層；

該第二導電層；

包括隔著該第二絕緣層及該第三絕緣層與該第二導電層重疊的區域的第四導電層；

第五導電層；以及

第四絕緣層，

該第四導電層、該第二絕緣層及該第三絕緣層包括到達該第二導電層的第二開口，

該第二半導體層與該第四導電層的頂面及側面、該第二絕緣層的側面、該第三絕緣層的側面以及該第二導電層的頂面接觸，

該第四絕緣層設置在該第二半導體層上，

該第五導電層設置在該第四絕緣層上，

該第一絕緣層具有第五絕緣層與該第五絕緣層上的第六絕緣層的疊層結構，

並且，該第六絕緣層包括膜密度比該第五絕緣層高的區域。

【請求項2】一種半導體裝置，包括：

第一電晶體；

第二電晶體；

第一絕緣層；以及

第二絕緣層，

其中，該第一電晶體包括：

第一半導體層；

第一導電層；

包括隔著該第一絕緣層與該第一導電層重疊的區域的第二導電層；

第三導電層；以及

第三絕緣層，

該第二導電層及該第一絕緣層包括到達該第一導電層的第一開口，

該第一半導體層與該第二導電層的頂面及側面、該第一絕緣層的側面以及該第一導電層的頂面接觸，

該第三絕緣層設置在該第一絕緣層、該第一半導體層及該第二導電層上，

該第三導電層設置在該第三絕緣層上，

該第二絕緣層設置在該第三導電層及該第三絕緣層上，

該第二電晶體包括：

該第二導電層；

包括隔著該第二絕緣層及該第三絕緣層與該第二導電層重疊的區域的第四導電層；

第五導電層；以及

第四絕緣層，

該第四導電層、該第二絕緣層及該第三絕緣層包括到達該第二導電層的第二開口，

該第二半導體層與該第四導電層的頂面及側面、該第二絕緣層的側面、該第三絕緣層的側面以及該第二導電層的頂面接觸，

該第四絕緣層設置在該第二半導體層上，
該第五導電層設置在該第四絕緣層上，
該第一絕緣層具有第五絕緣層與該第五絕緣層上的第六絕緣層的疊層結構，
並且，該第六絕緣層包括含氮量比該第五絕緣層多的區域。

【請求項3】一種半導體裝置，包括：

第一電晶體；

第二電晶體；

第一絕緣層；以及

第二絕緣層，

其中，該第一電晶體包括：

第一半導體層；

第一導電層；

包括隔著該第一絕緣層與該第一導電層重疊的區域的第二導電層；

第三導電層；以及

第三絕緣層，

該第二導電層及該第一絕緣層包括到達該第一導電層的第一開口，

該第一半導體層與該第二導電層的頂面及側面、該第一絕緣層的側面以及該第一導電層的頂面接觸，

該第三絕緣層設置在該第一絕緣層、該第一半導體層及該第二導電層上，

該第三導電層設置在該第三絕緣層上，
該第二絕緣層設置在該第三導電層及該第三絕緣層上，
該第二電晶體包括：
第二半導體層；
該第三導電層；
包括隔著該第二絕緣層與該第三導電層重疊的區域的第四導電層；
第五導電層；以及
第四絕緣層，
該第四導電層及該第二絕緣層包括到達該第三導電層的第二開口，
該第二半導體層與該第四導電層的頂面及側面、該第二絕緣層的側面以及該第三導電層的頂面接觸，
該第四絕緣層設置在該第二半導體層上，
該第五導電層設置在該第四絕緣層上，
該第一絕緣層具有第五絕緣層與該第五絕緣層上的第六絕緣層的疊層結構，
並且，該第六絕緣層包括膜密度比該第五絕緣層高的區域。

【請求項4】一種半導體裝置，包括：

第一電晶體；
第二電晶體；
第一絕緣層；以及

第二絕緣層，

其中，該第一電晶體包括：

第一半導體層；

第一導電層；

包括隔著該第一絕緣層與該第一導電層重疊的區域的第二導電層；

第三導電層；以及

第三絕緣層，

該第二導電層及該第一絕緣層包括到達該第一導電層的第一開口，

該第一半導體層與該第二導電層的頂面及側面、該第一絕緣層的側面以及該第一導電層的頂面接觸，

該第三絕緣層設置在該第一絕緣層、該第一半導體層及該第二導電層上，

該第三導電層設置在該第三絕緣層上，

該第二絕緣層設置在該第三導電層及該第三絕緣層上，

該第二電晶體包括：

第二半導體層；

該第三導電層；

包括隔著該第二絕緣層與該第三導電層重疊的區域的第四導電層；

第五導電層；以及

第四絕緣層，

該第四導電層及該第二絕緣層包括到達該第三導電層的第二開口，

該第二半導體層與該第四導電層的頂面及側面、該第二絕緣層的側面以及該第三導電層的頂面接觸，

該第四絕緣層設置在該第二半導體層上，

該第五導電層設置在該第四絕緣層上，

該第一絕緣層具有第五絕緣層與該第五絕緣層上的第六絕緣層的疊層結構，

並且，該第六絕緣層包括含氮量比該第五絕緣層多的區域。

【請求項5】如請求項1至4中任一項之半導體裝置，其中該第一絕緣層包括第七絕緣層，該第七絕緣層位於該第五絕緣層和該第一導電層之間，

並且該第七絕緣層包括膜密度比該第五絕緣層高的區域。

【請求項6】如請求項1至4中任一項之半導體裝置，其中該第一絕緣層包括第七絕緣層，該第七絕緣層位於該第五絕緣層和該第一導電層之間，

並且該第七絕緣層包括含氮量比該第五絕緣層多的區域。

【請求項7】如請求項1至4中任一項之半導體裝置，其中該第一絕緣層的厚度為 $0.01\mu\text{m}$ 以上且小於 $3\mu\text{m}$ 。

【請求項8】如請求項1至4中任一項之半導體裝置，其中該第一導電層包括氧化物導電體。

【請求項9】如請求項1至4中任一項之半導體裝置，其中該第一導電層包括第六導電層及該第六導電層上的第七導電層，

該第七導電層包括第三開口，

該第一半導體層包括藉由該第三開口與該第六導電層接觸的區域，

並且該第六導電層包括氧化物導電體。

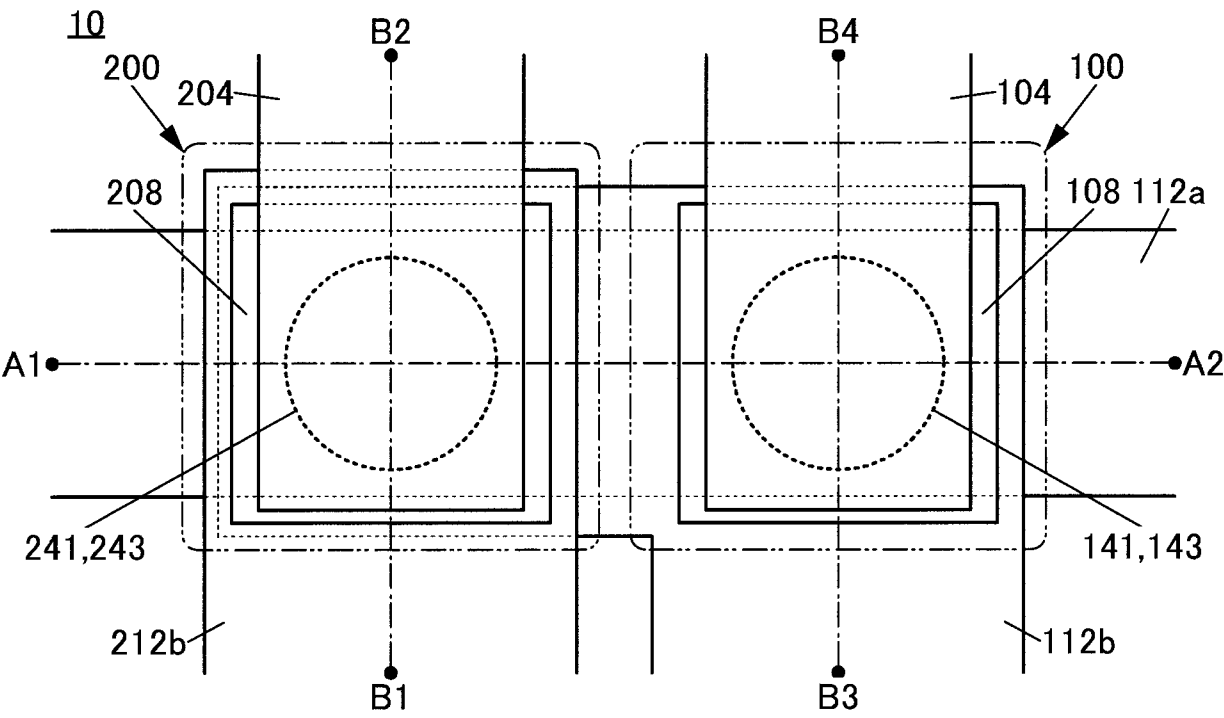
【請求項10】如請求項1至4中任一項之半導體裝置，其中該第一半導體層及該第二半導體層都包含銮，

並且該第二半導體層中的相對於所有的含有金屬元素的原子數之和的該銮的原子數的比率比該第一半導體層高。

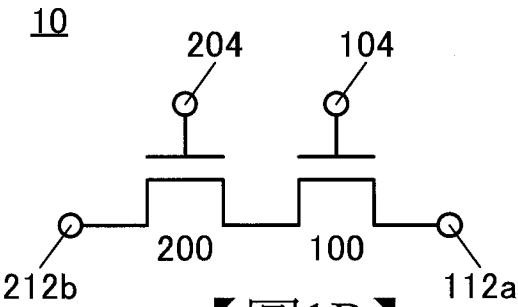
【請求項11】如請求項1至4中任一項之半導體裝置，其中該第一半導體層及該第二半導體層都包含銮，

並且該第一半導體層中的相對於所有的含有金屬元素的原子數之和的該銮的原子數的比率比該第二半導體層高。

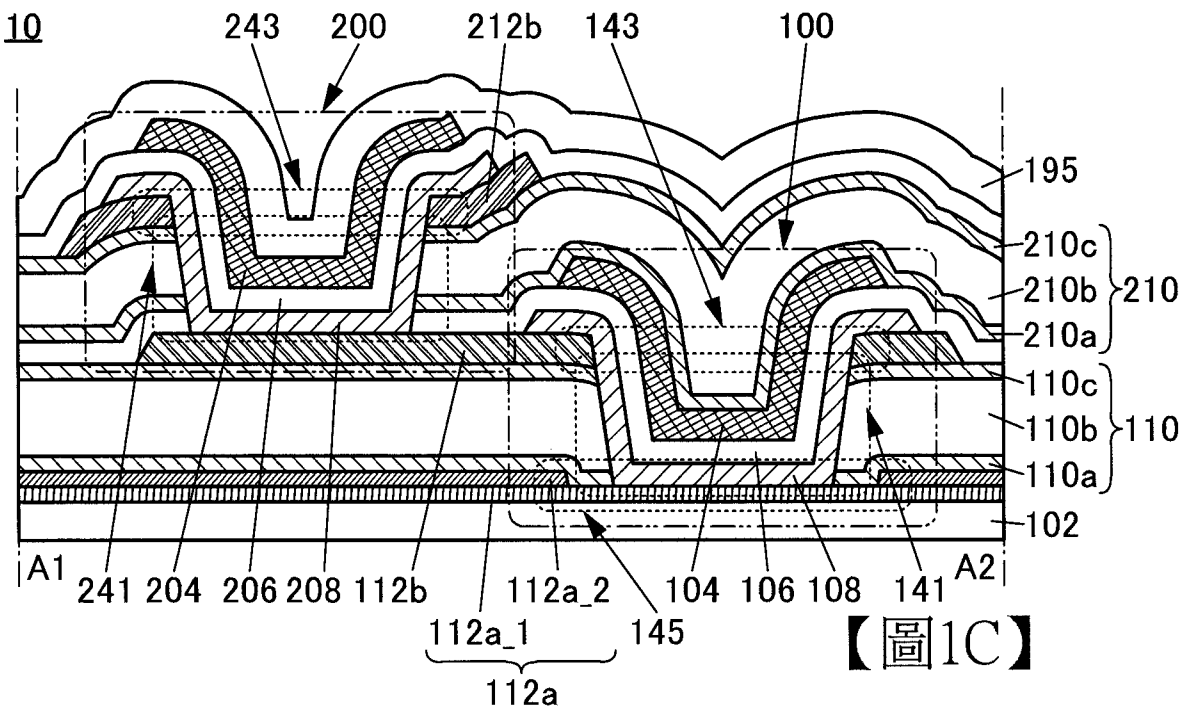
【發明圖式】



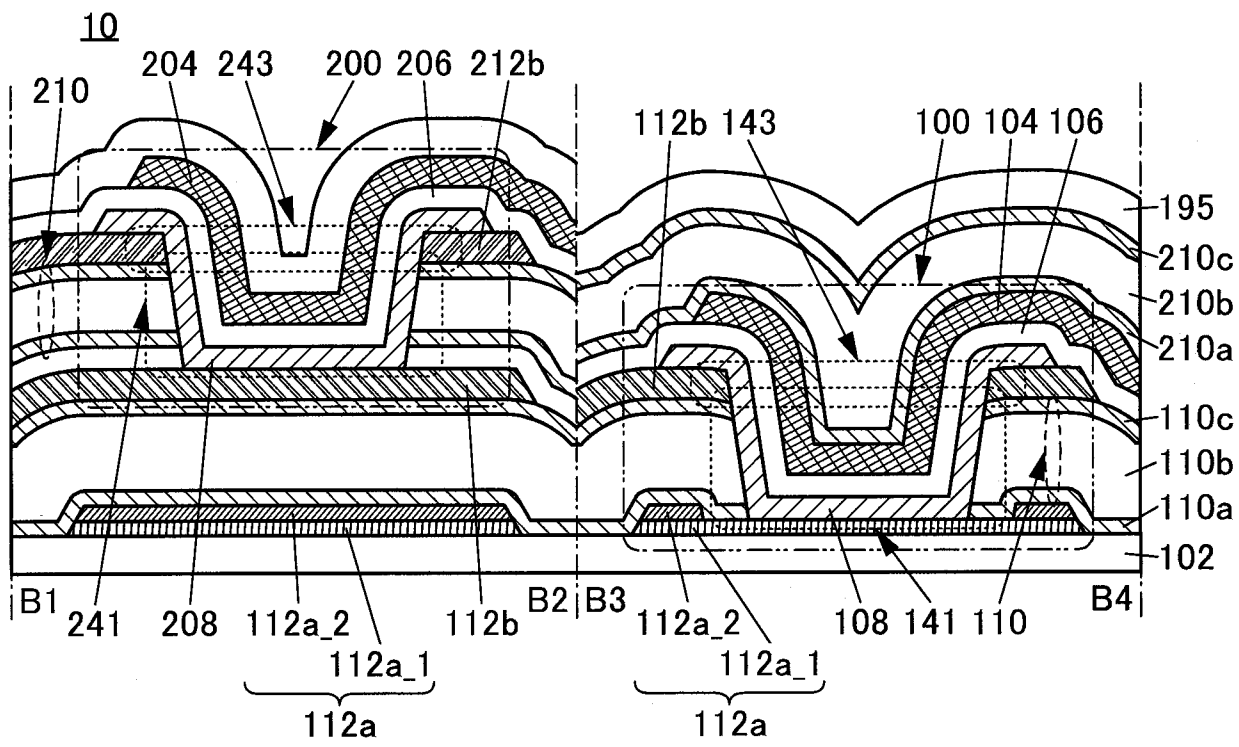
【圖1A】



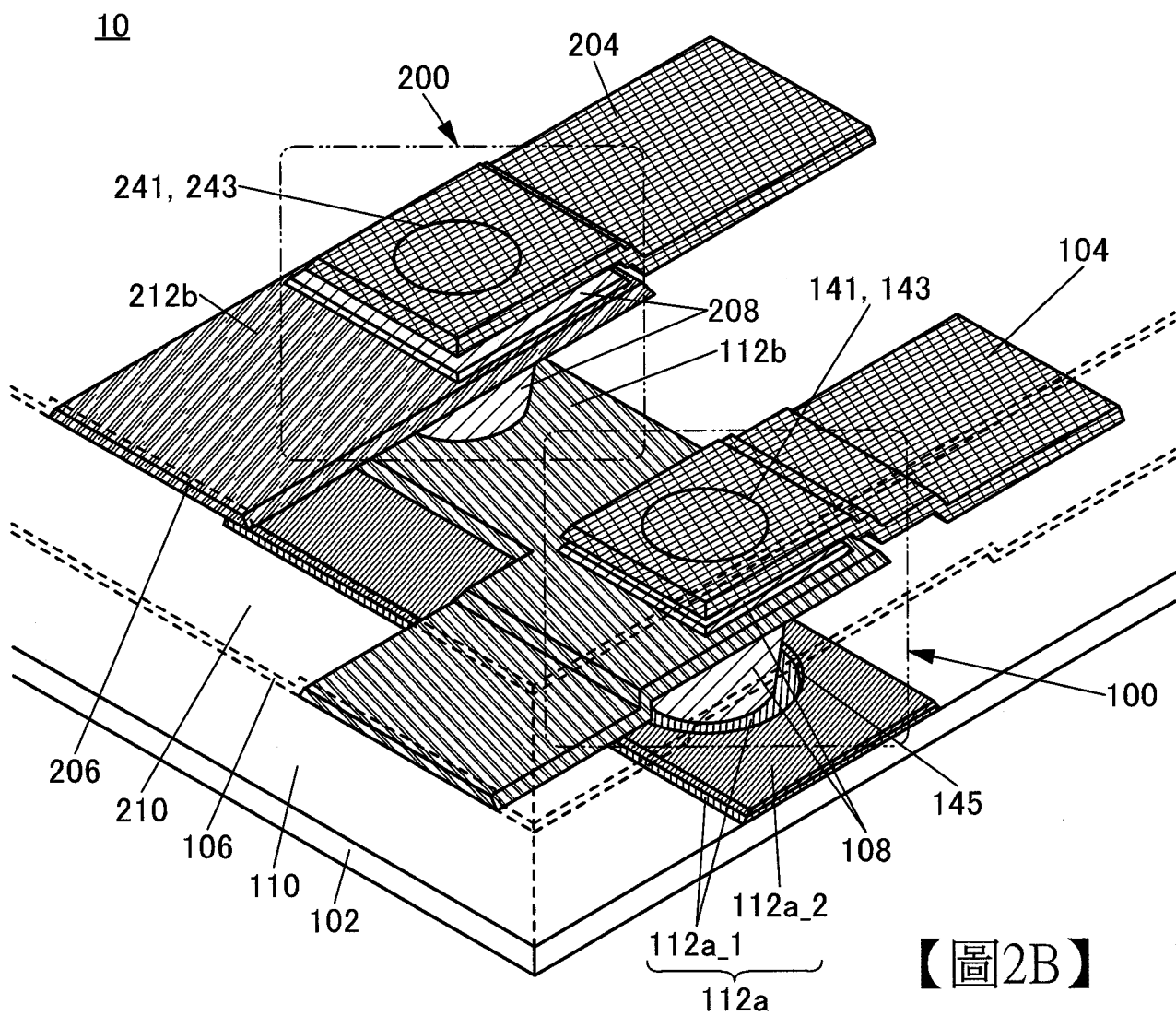
【圖1B】



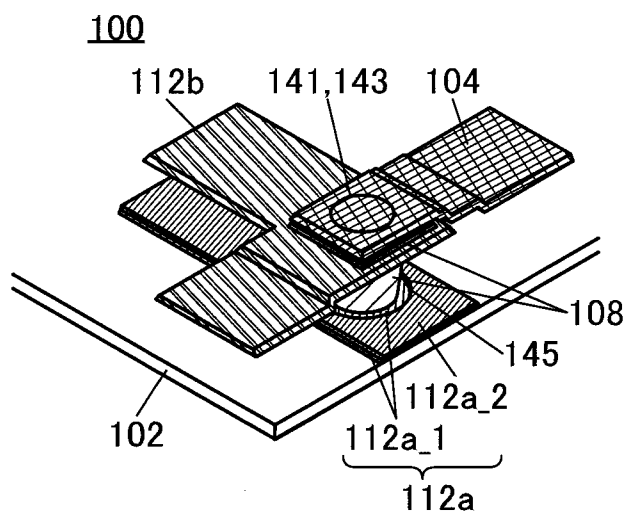
【圖1C】



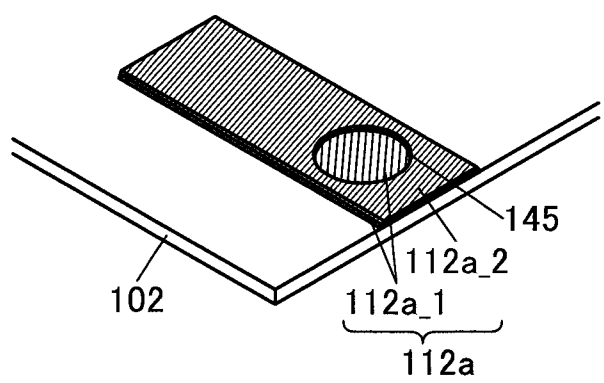
【圖2A】



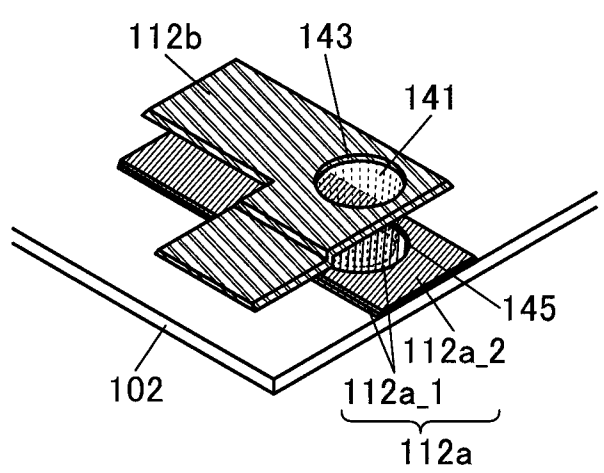
【圖2B】



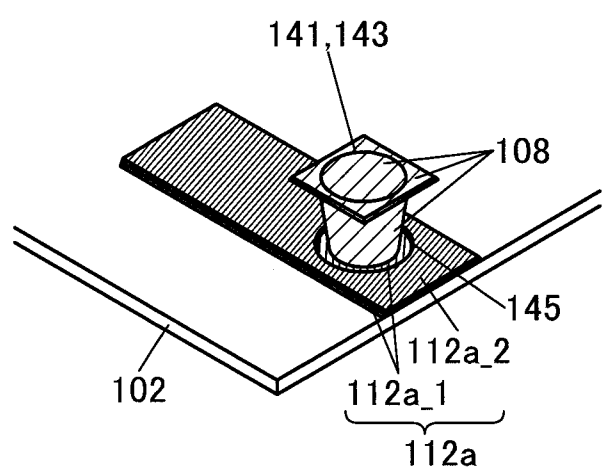
【圖3A】



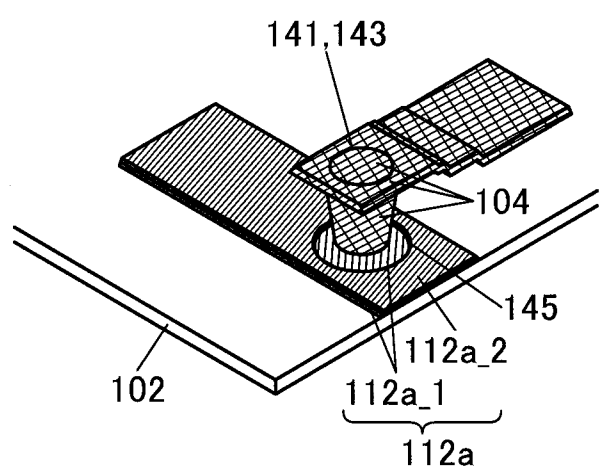
【圖3B】



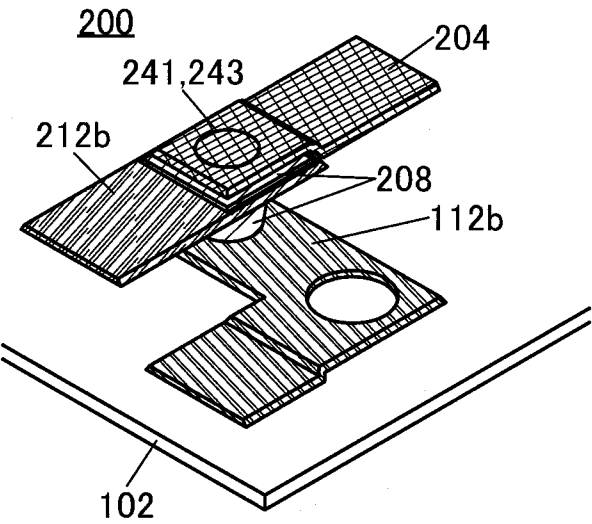
【圖3C】



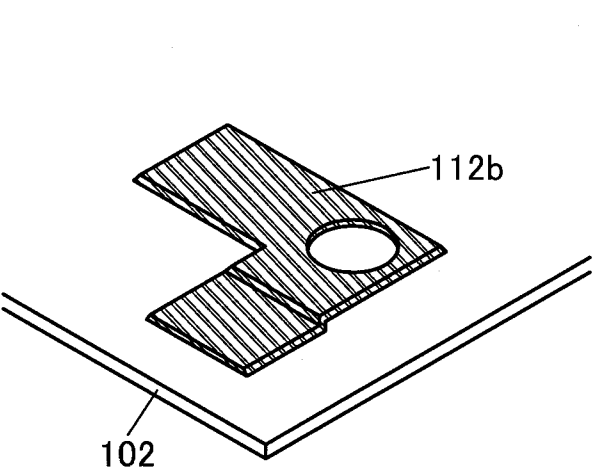
【圖3D】



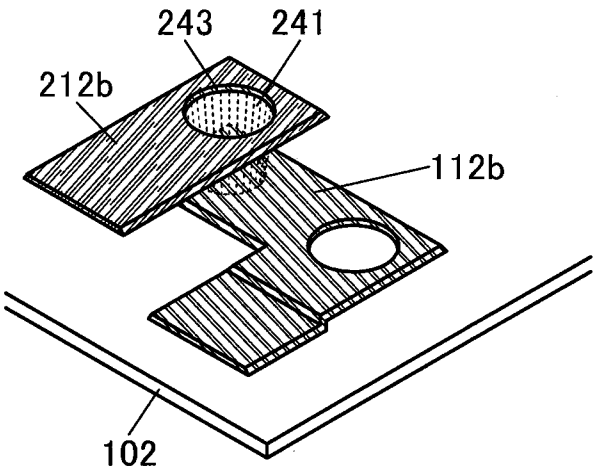
【圖3E】



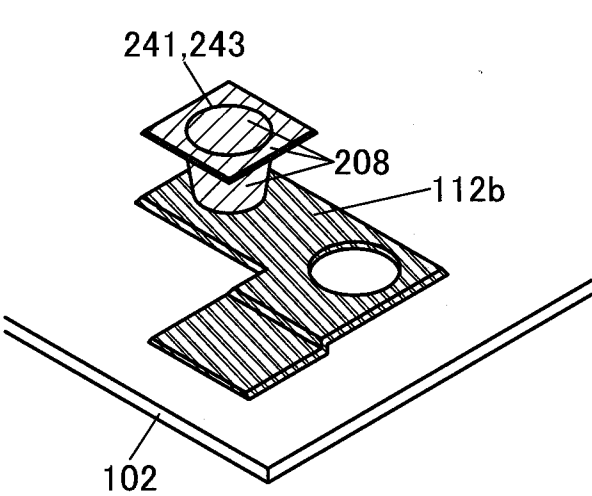
【圖4A】



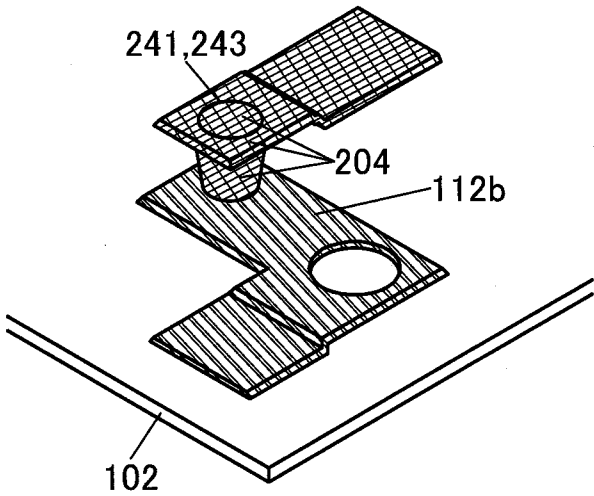
【圖4B】



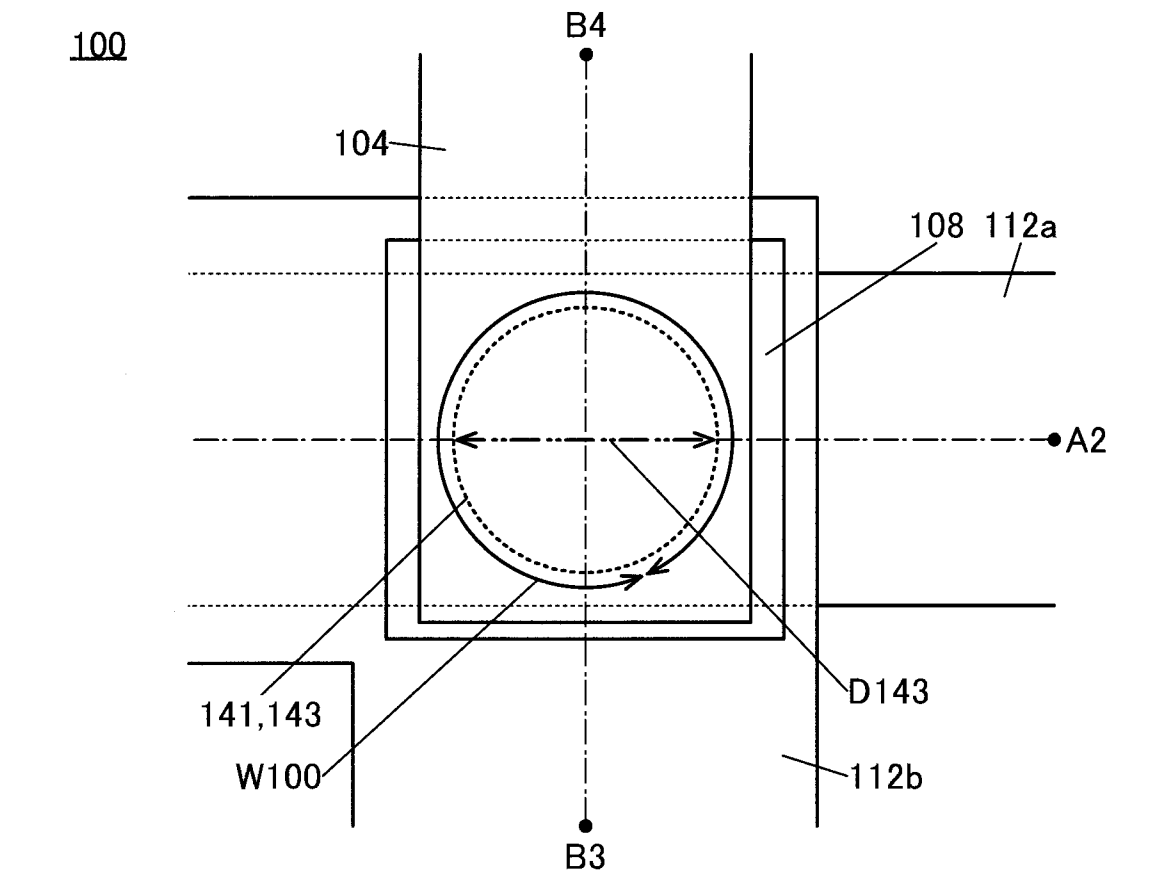
【圖4C】



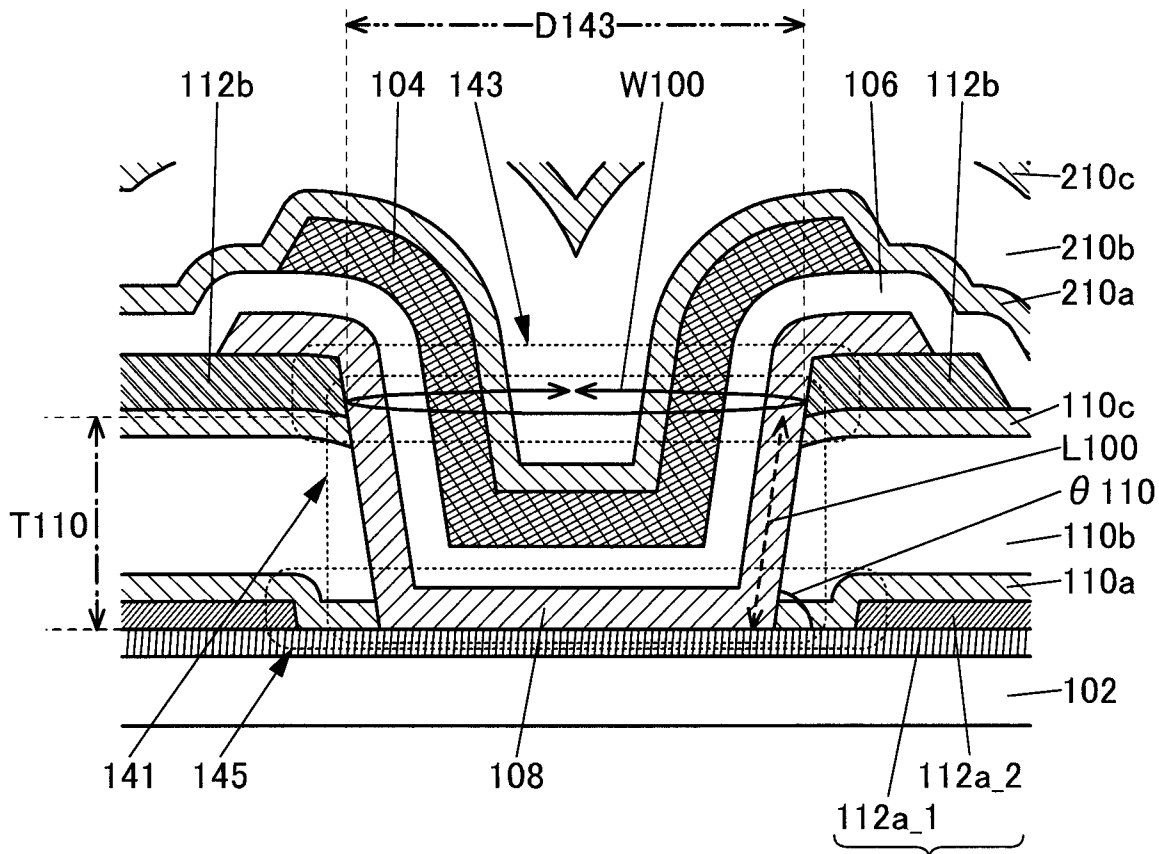
【圖4D】



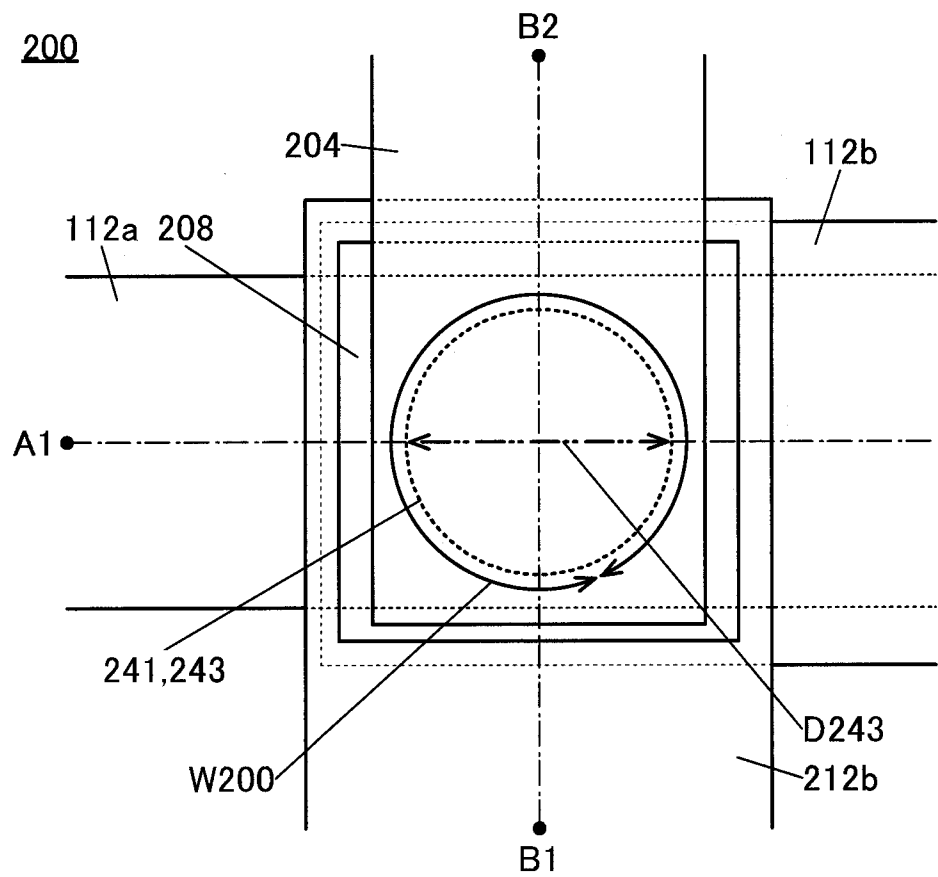
【圖4E】



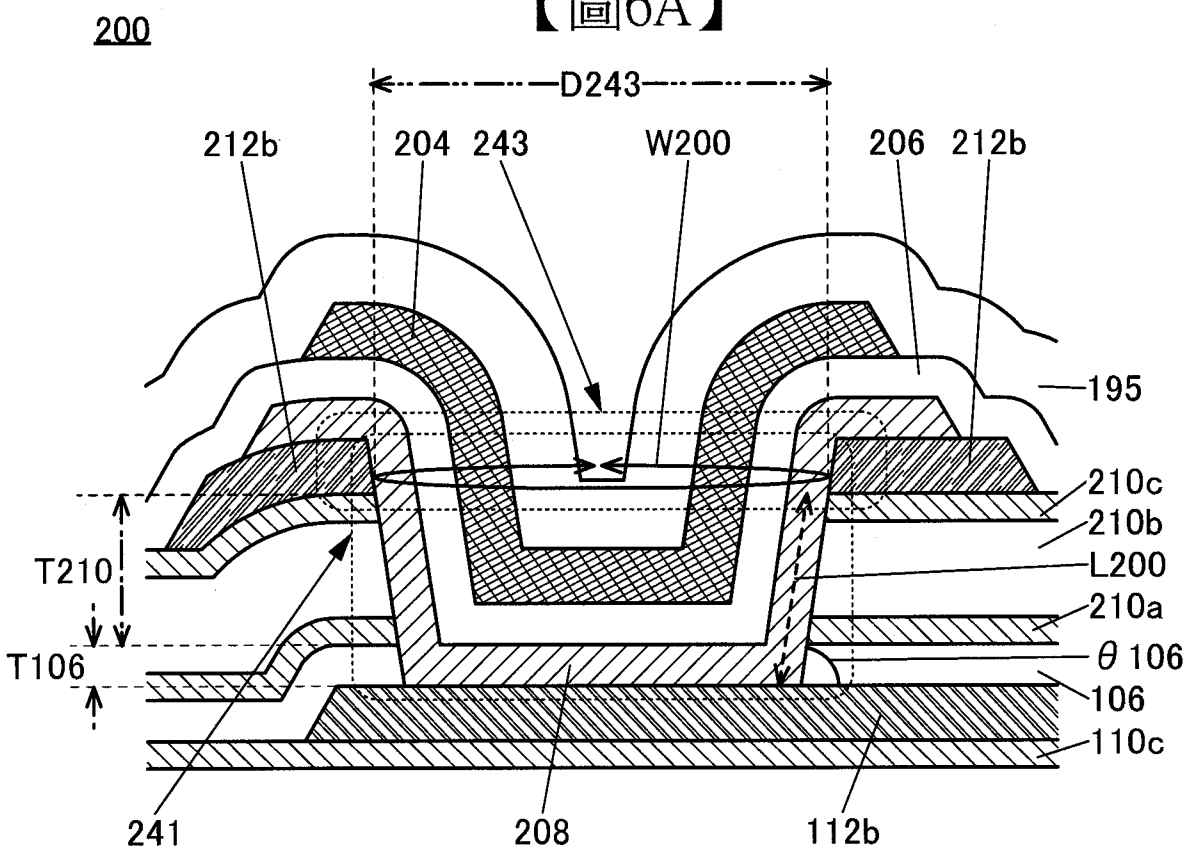
【圖5A】



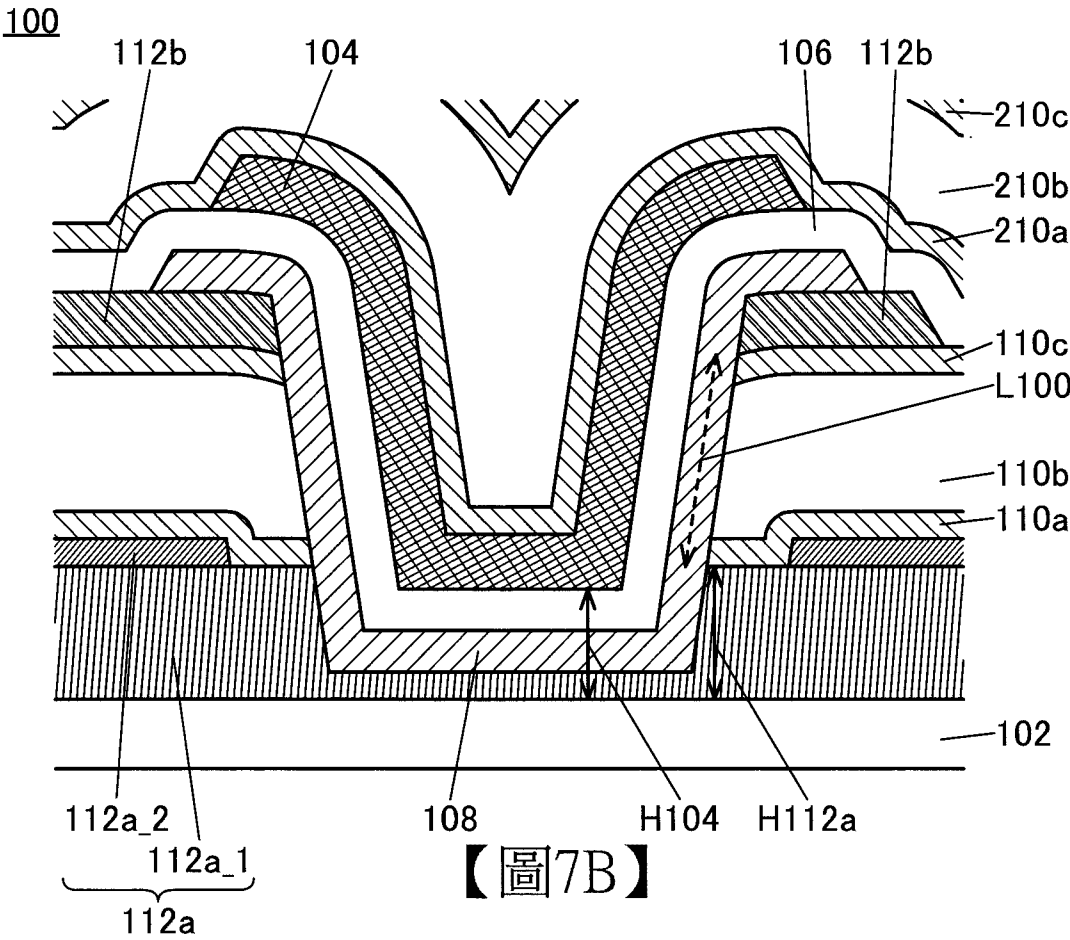
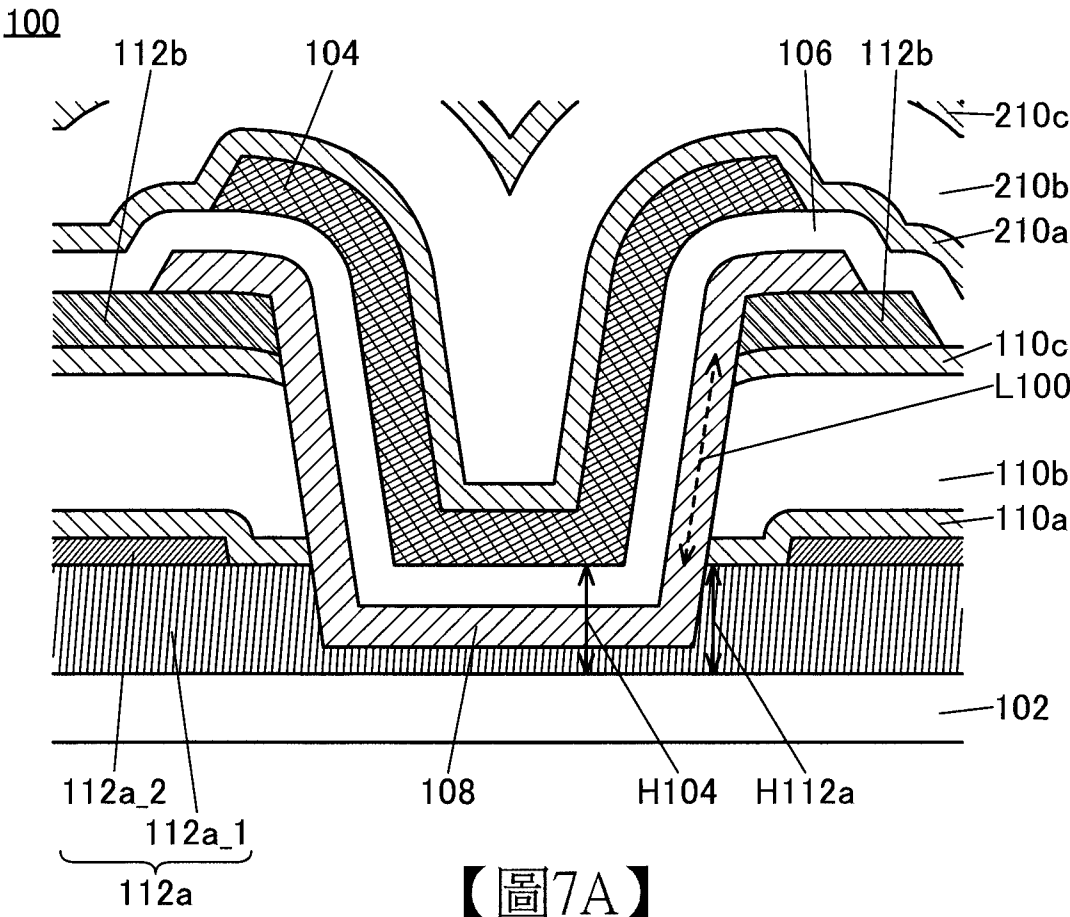
【圖5B】

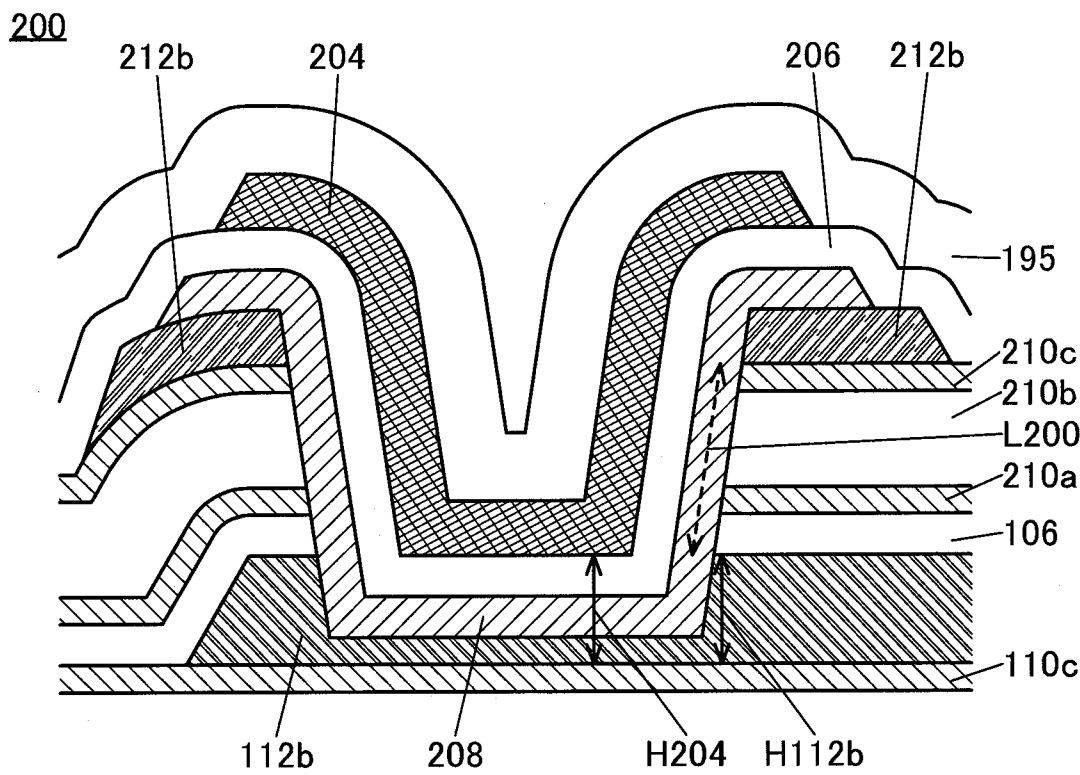


【圖6A】

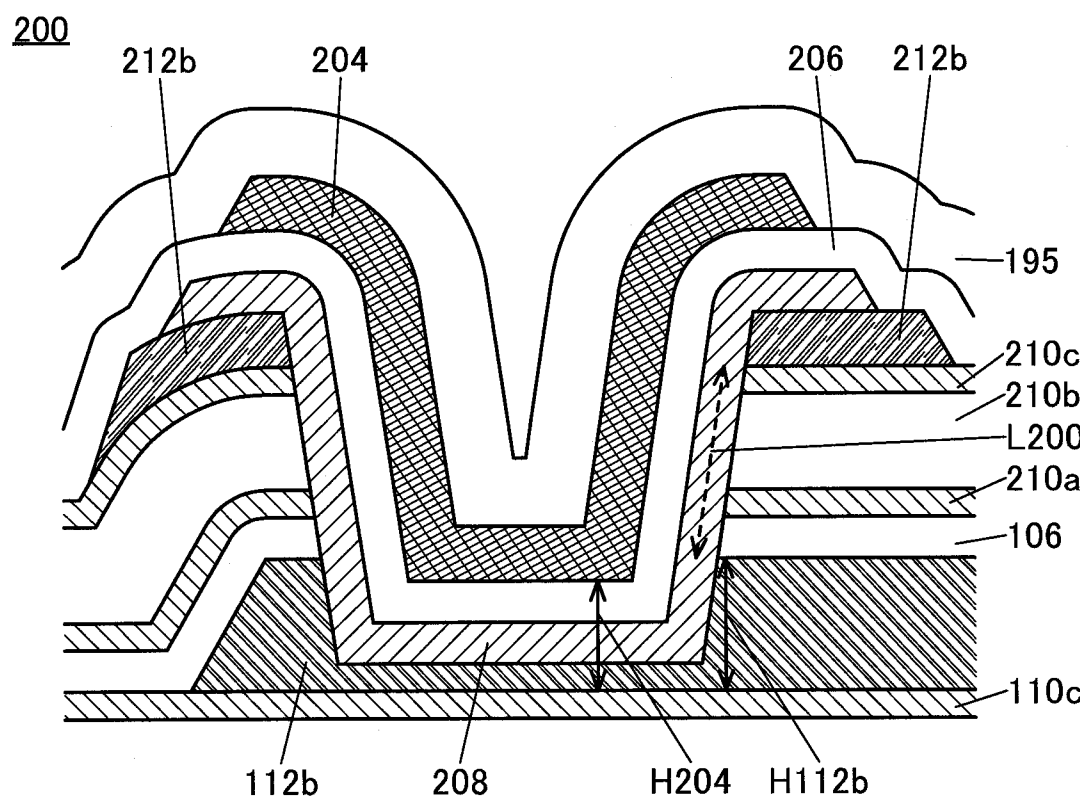


【圖6B】

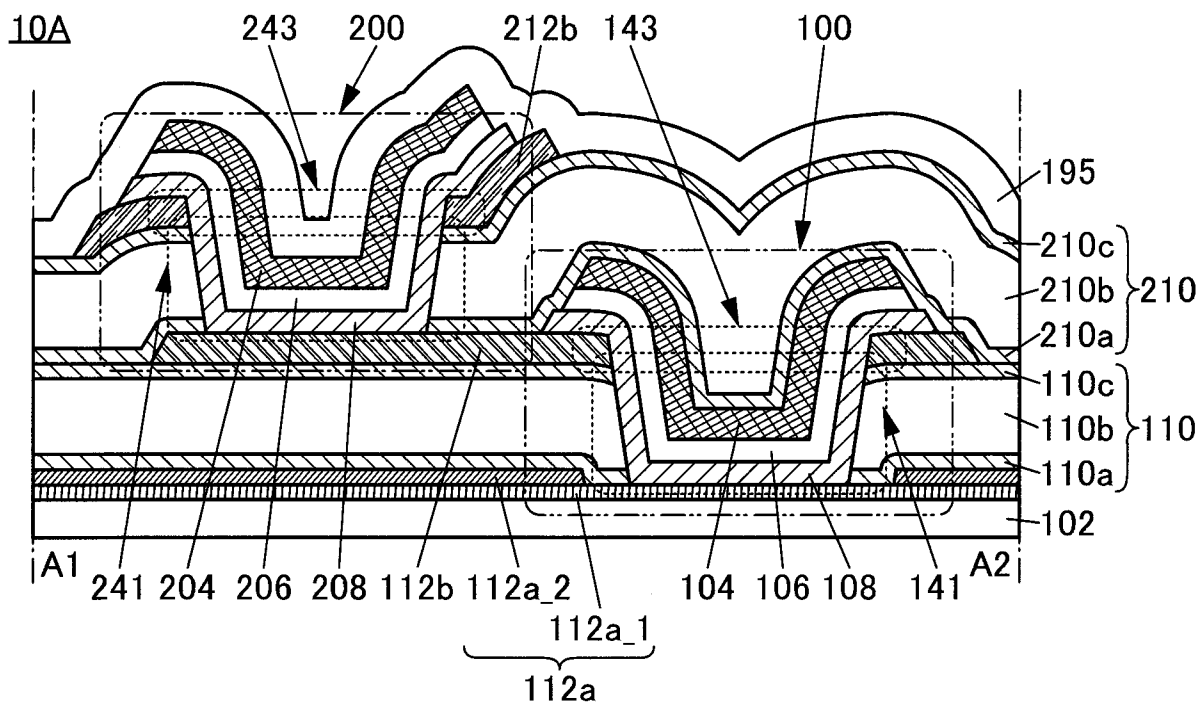




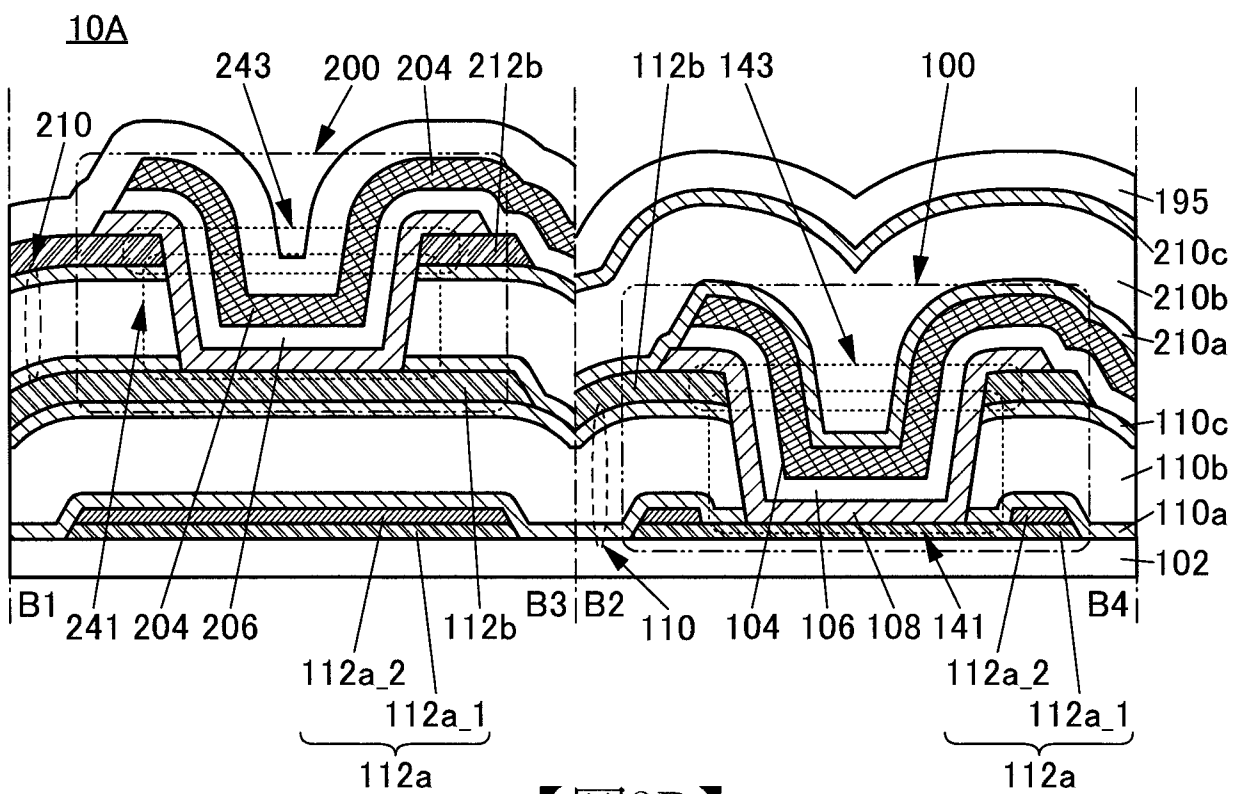
【圖8A】



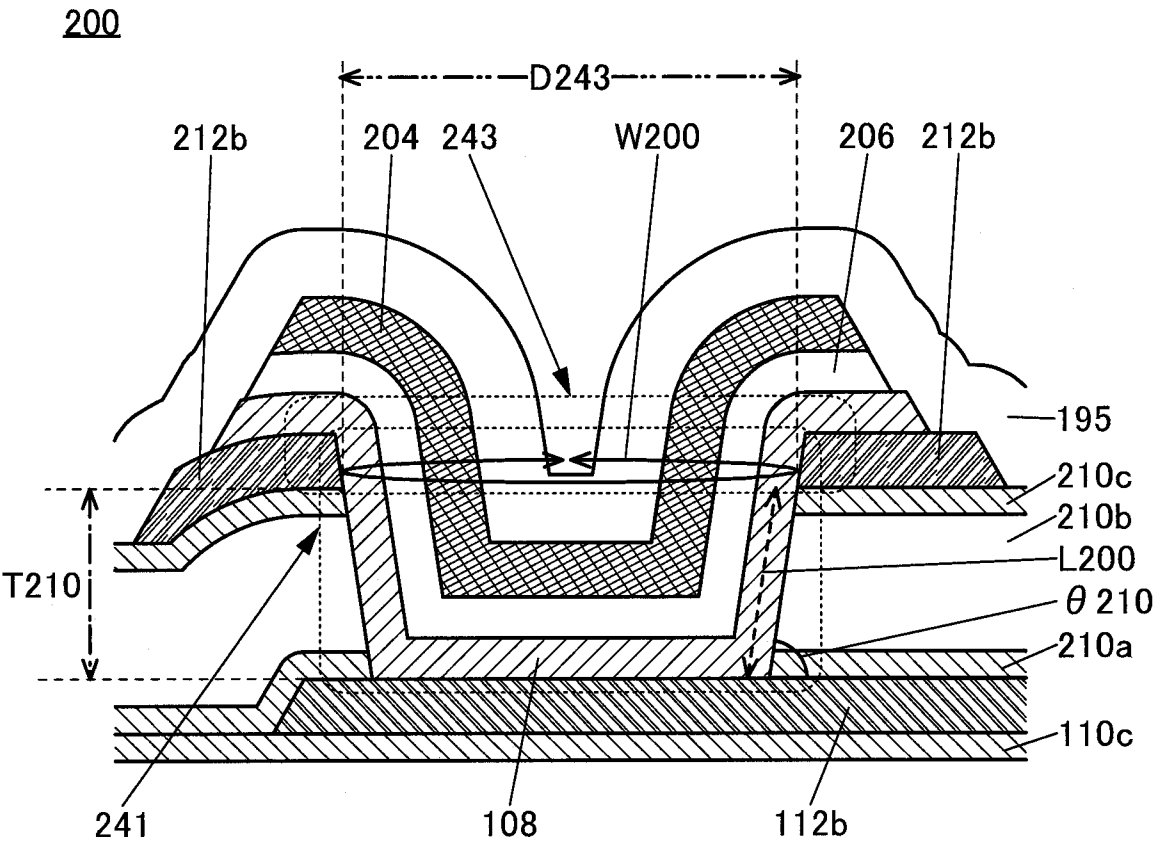
【圖8B】



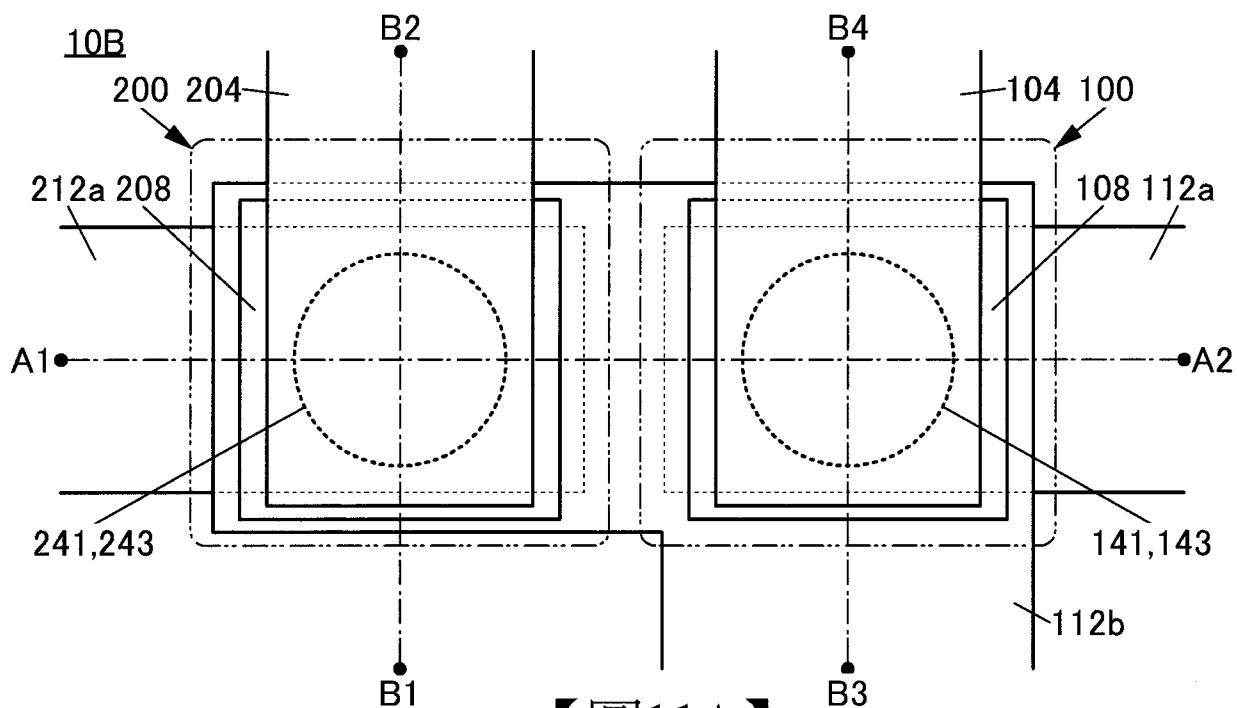
【圖9A】



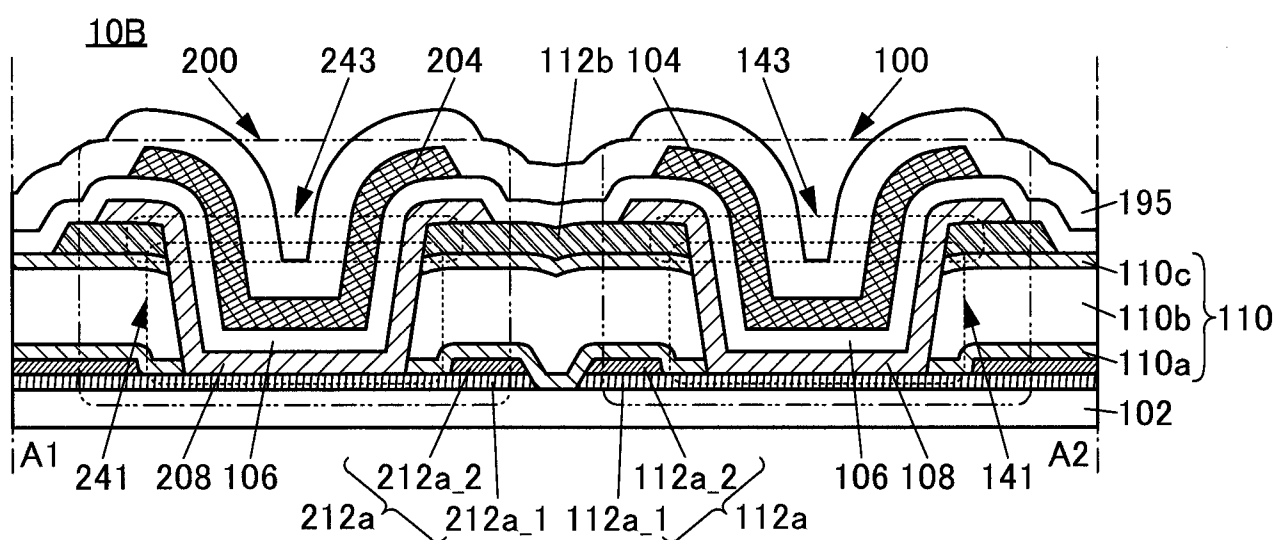
【圖9B】



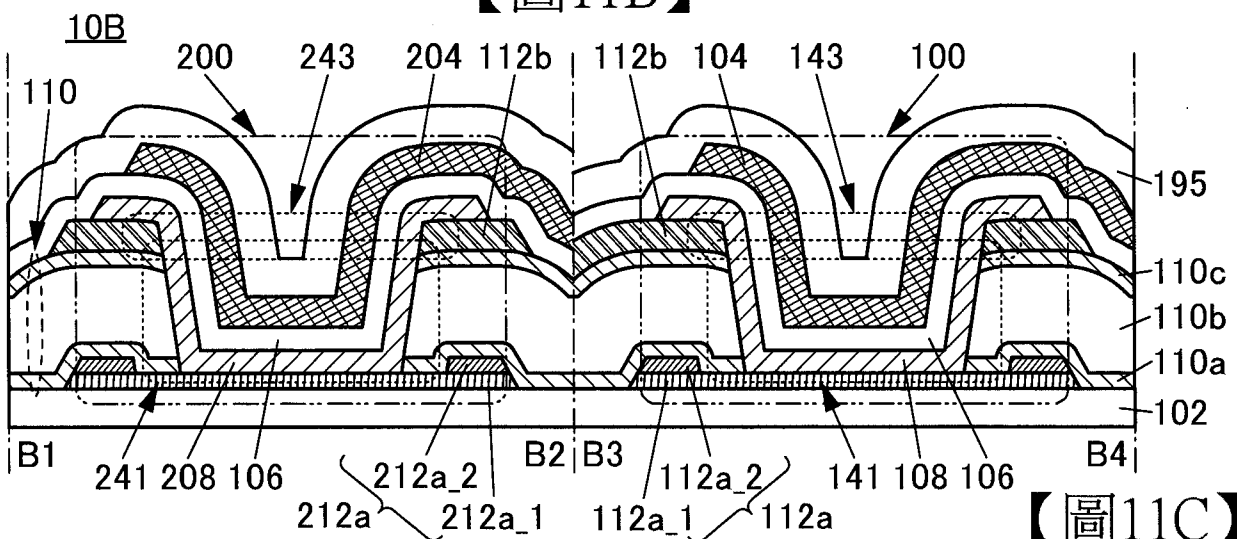
【圖10】



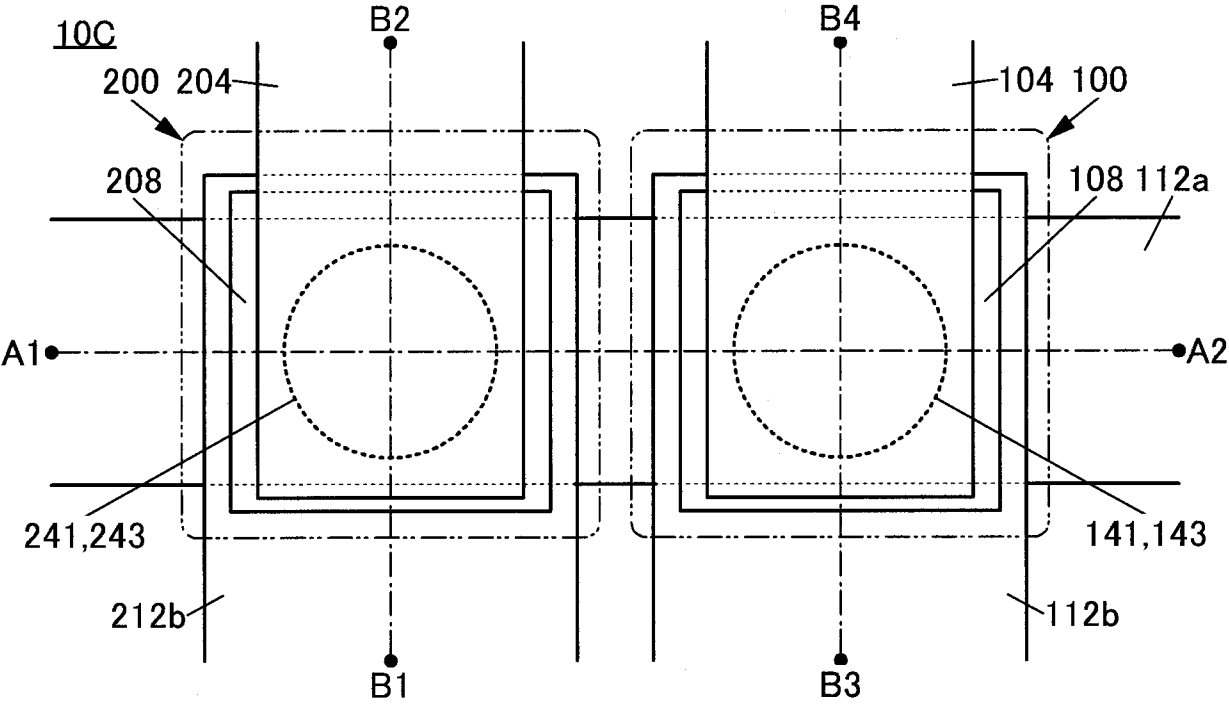
【圖11A】



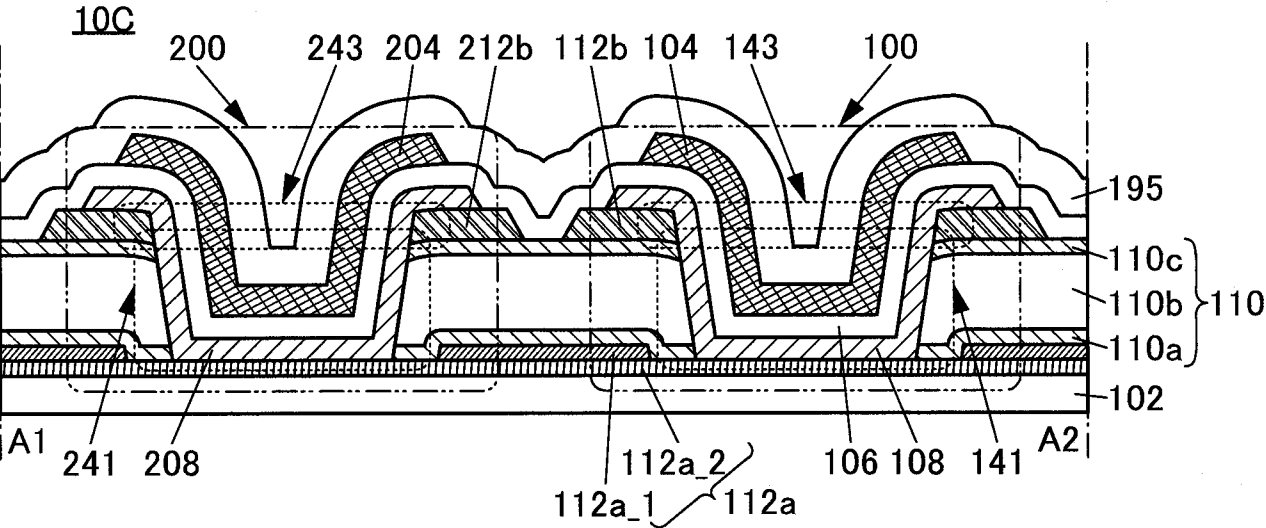
【圖11B】



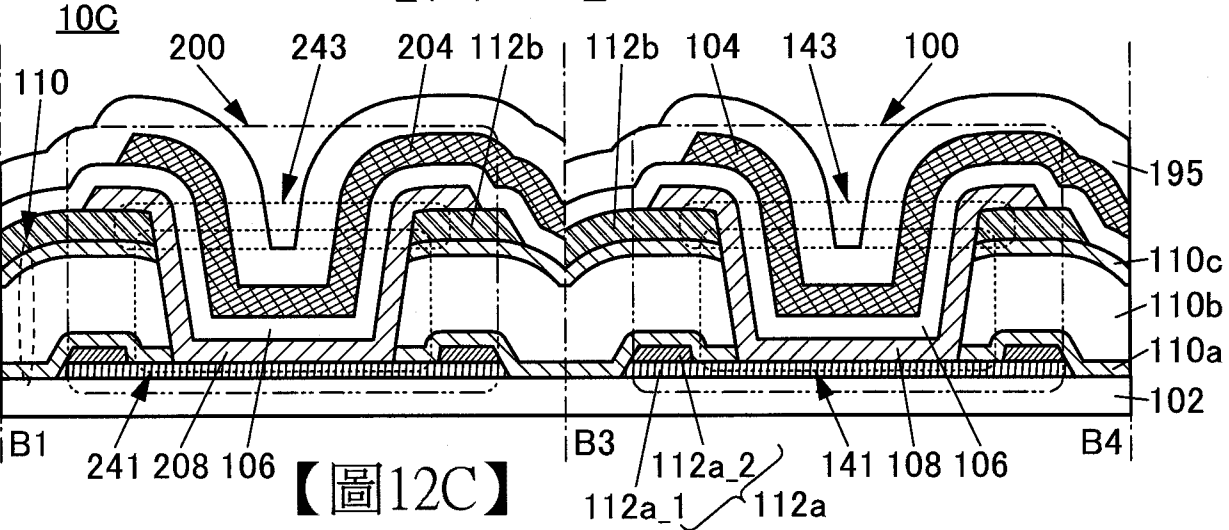
【圖11C】



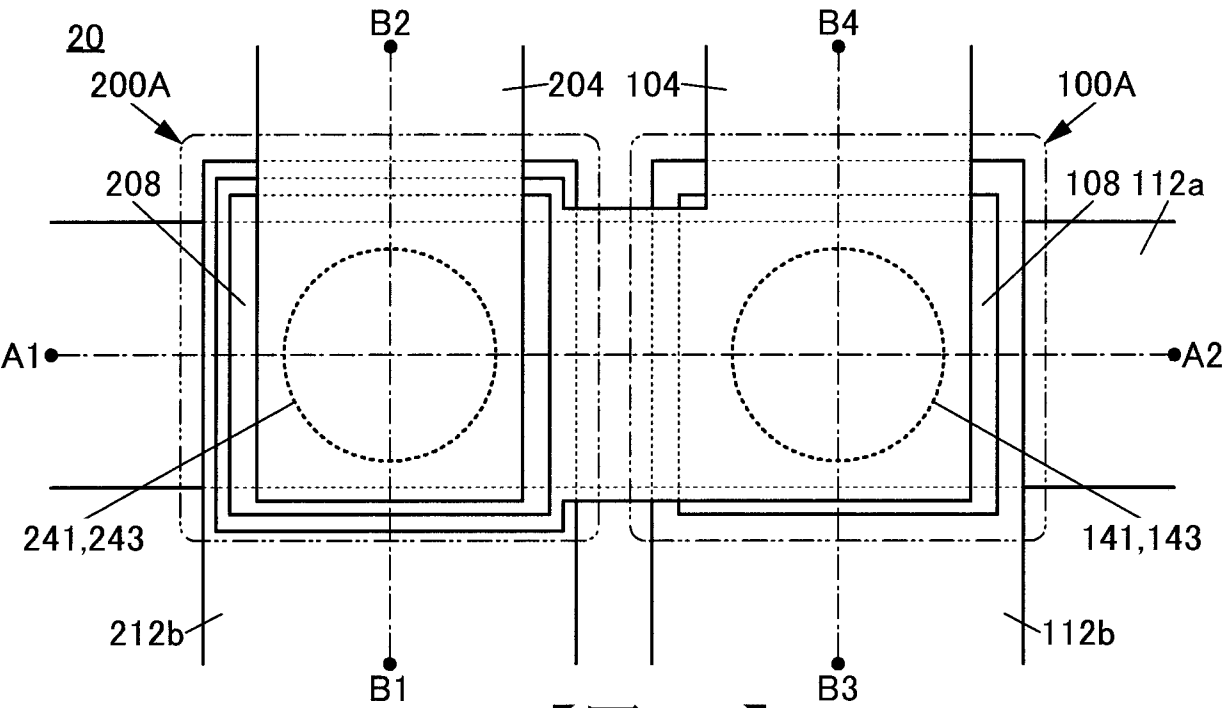
【圖12A】



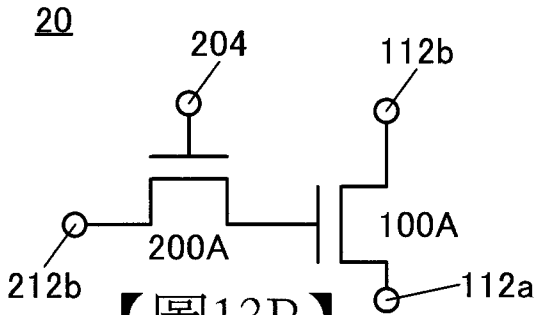
【圖12B】



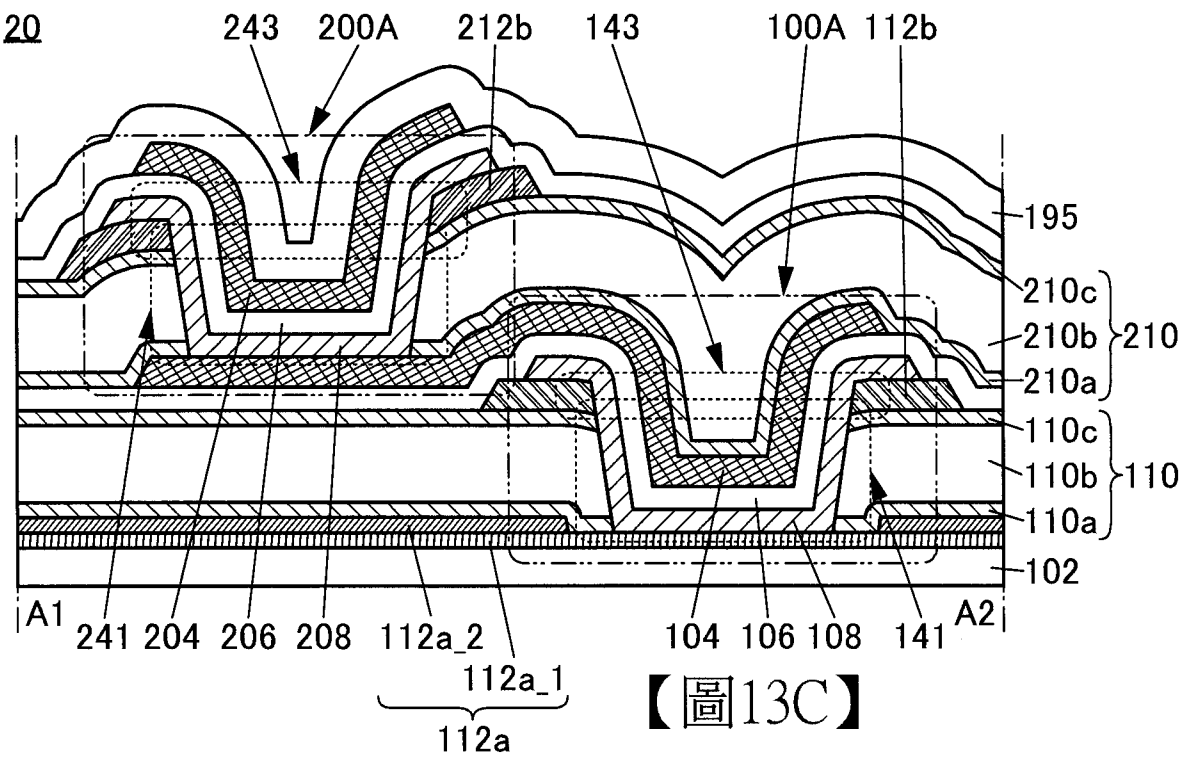
【圖12C】



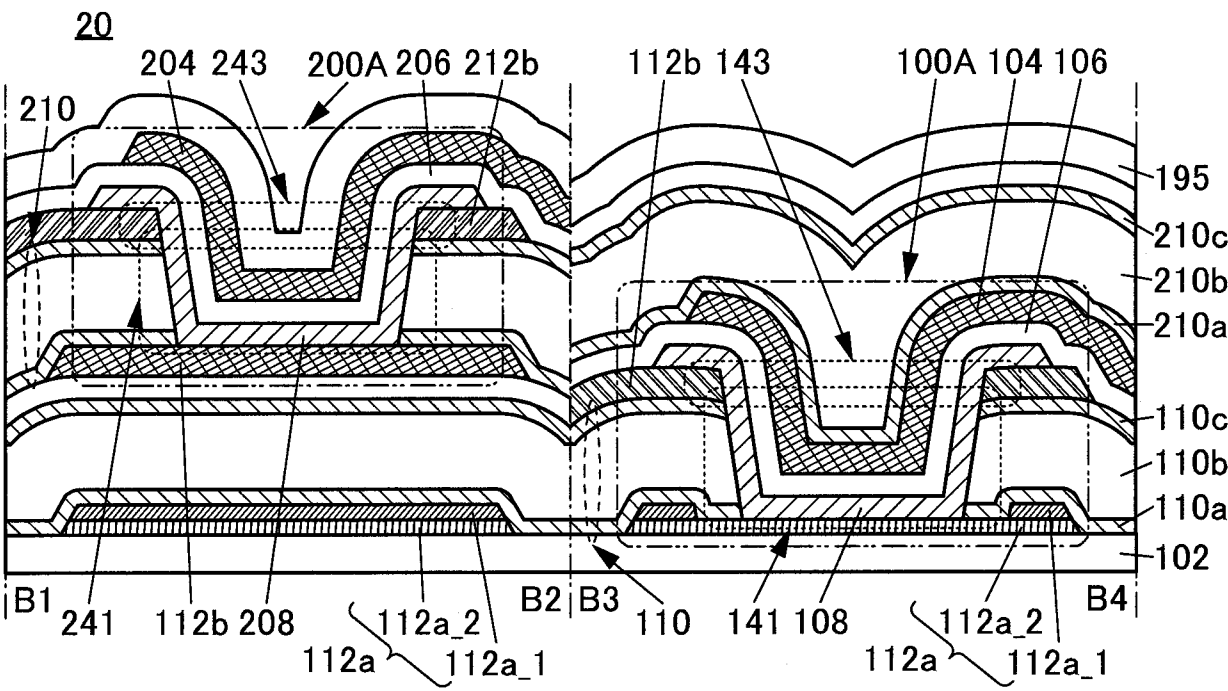
【圖13A】



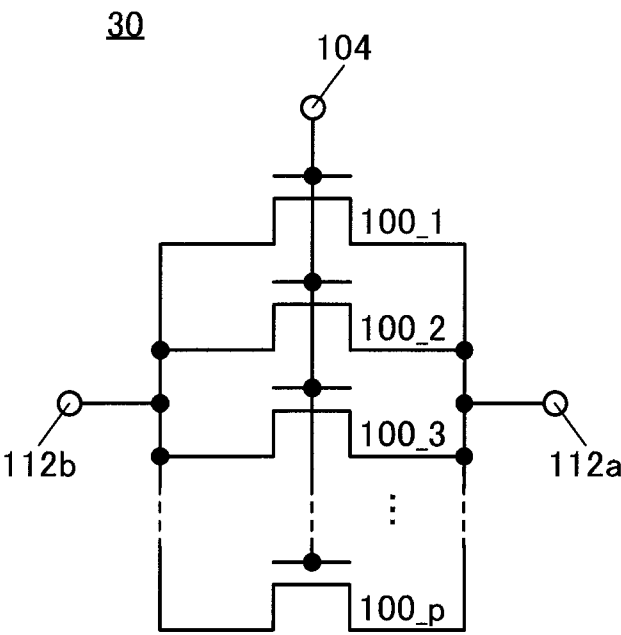
【圖13B】



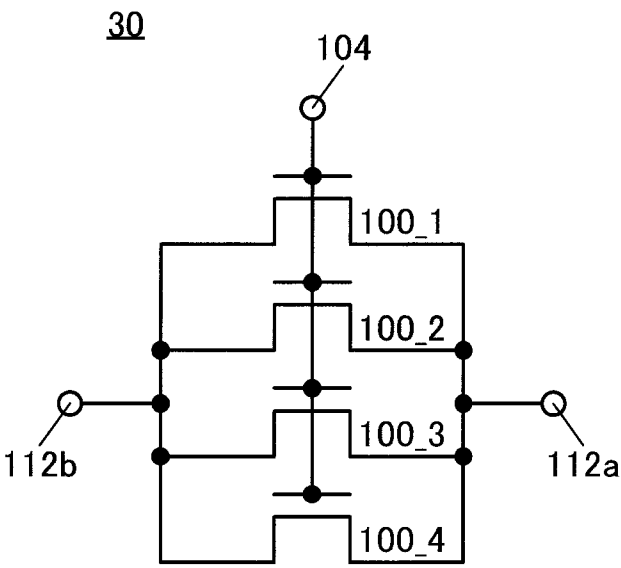
【圖13C】



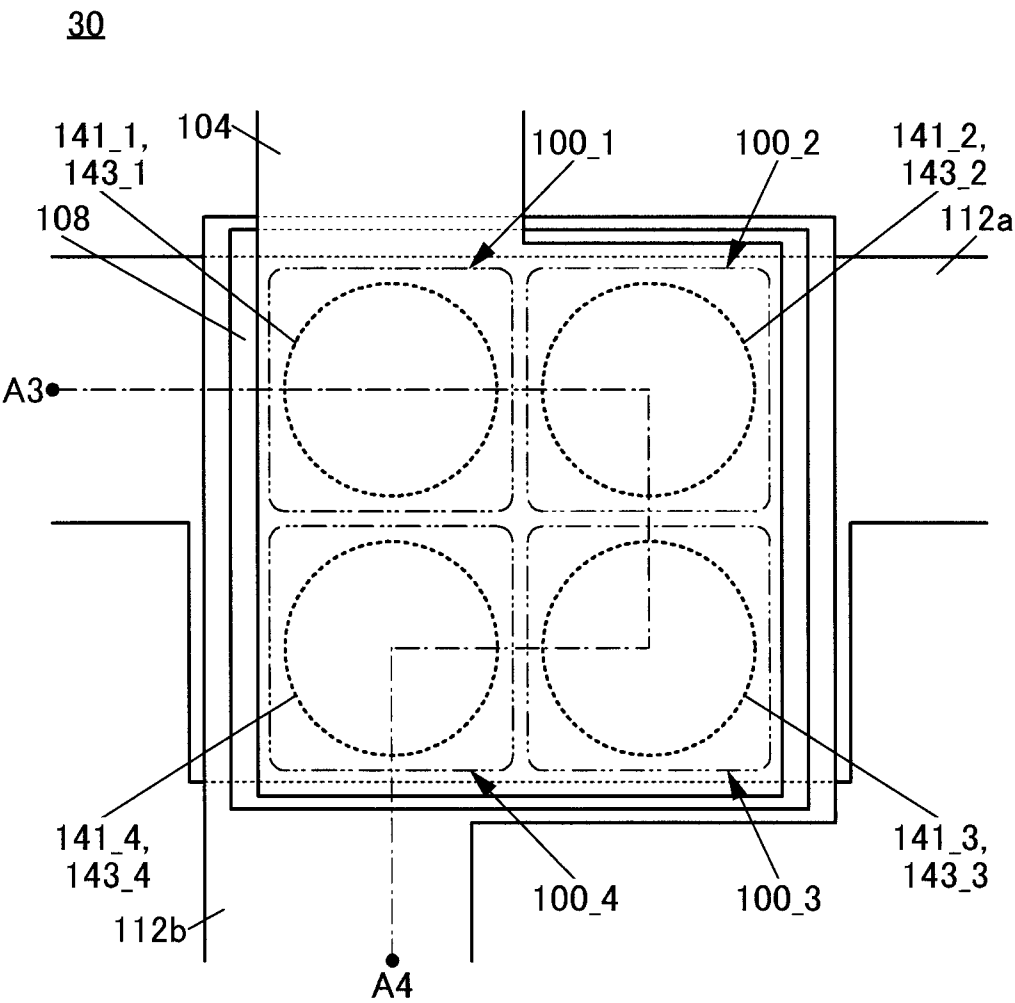
【圖14】



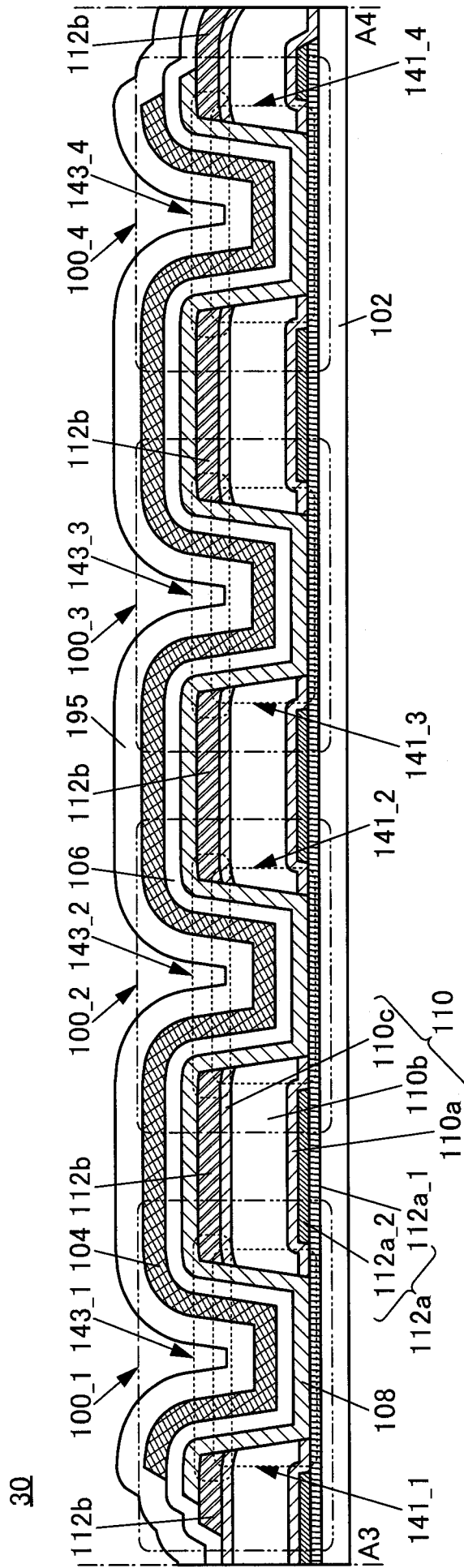
【圖15A】



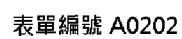
【圖15B】



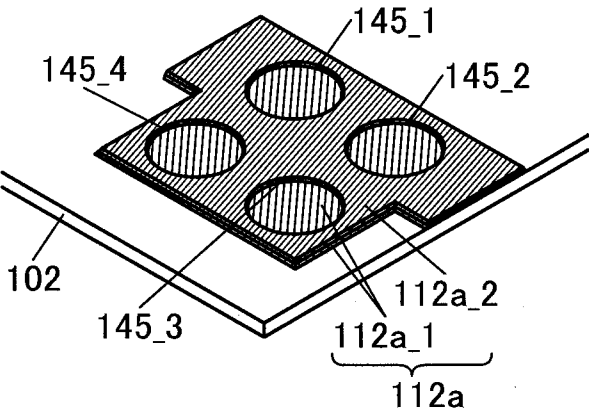
【圖15C】



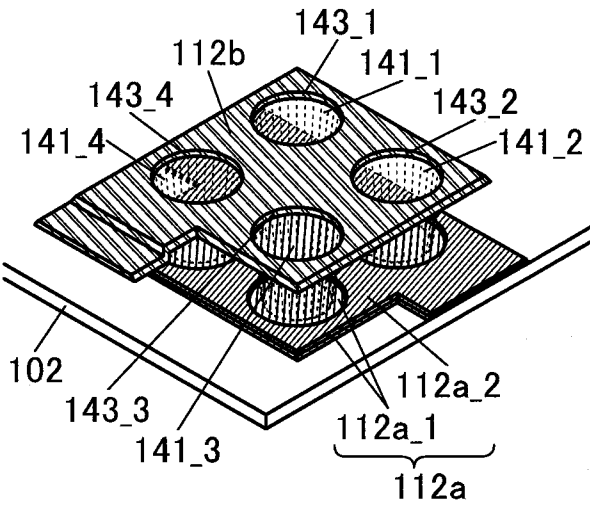
【圖16】



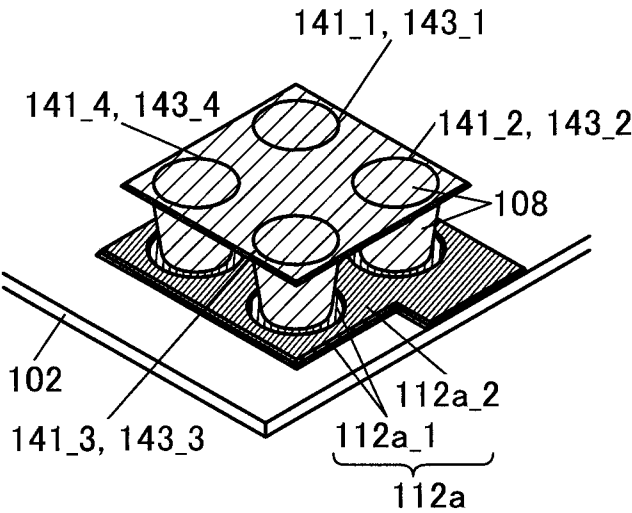
第 17 頁，共 51 頁(發明圖式)



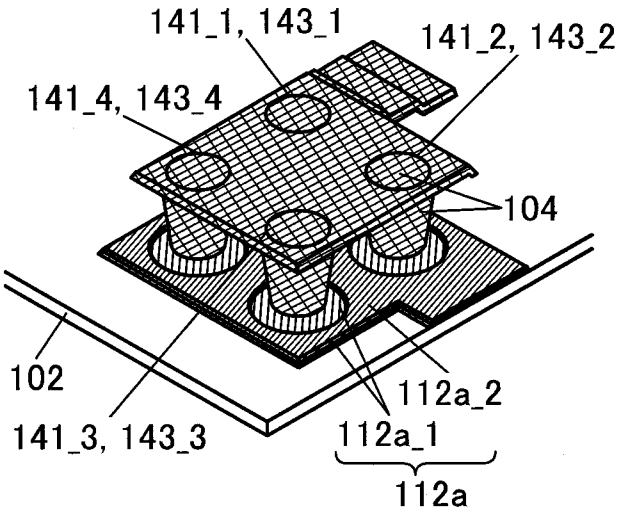
【圖18A】



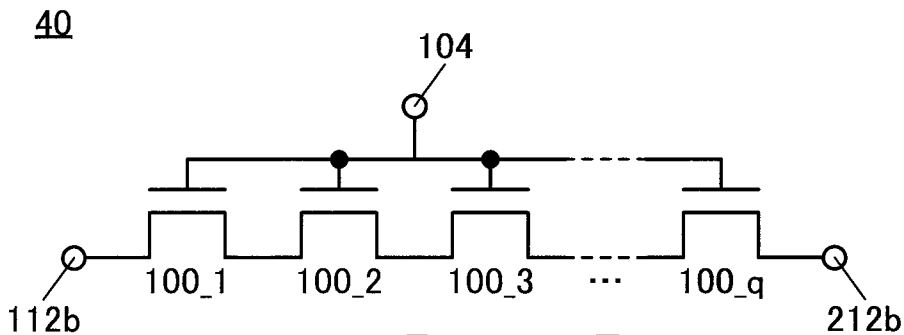
【圖18B】



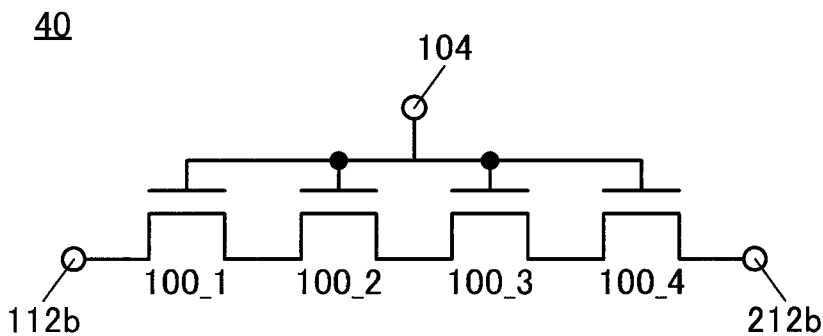
【圖18C】



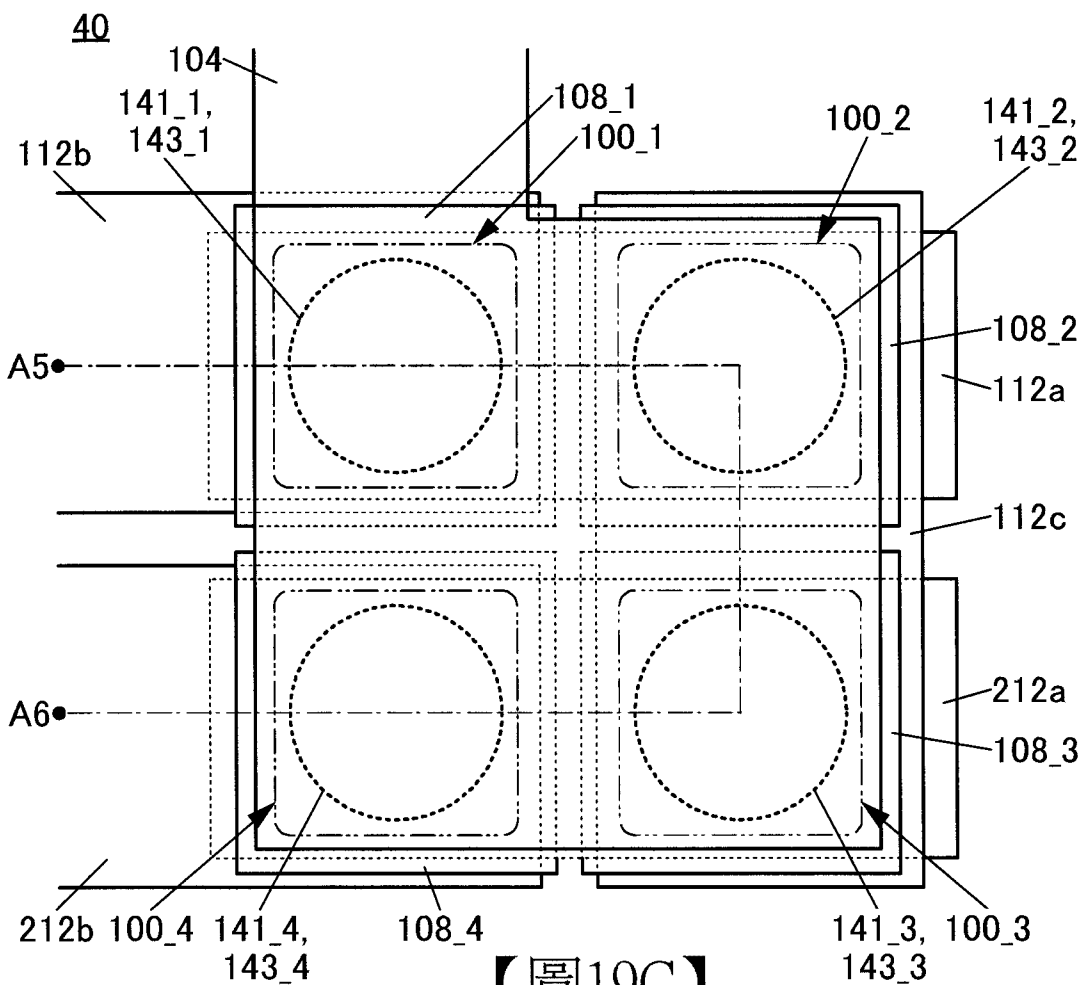
【圖18D】



【圖19A】

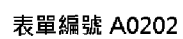


【圖19B】

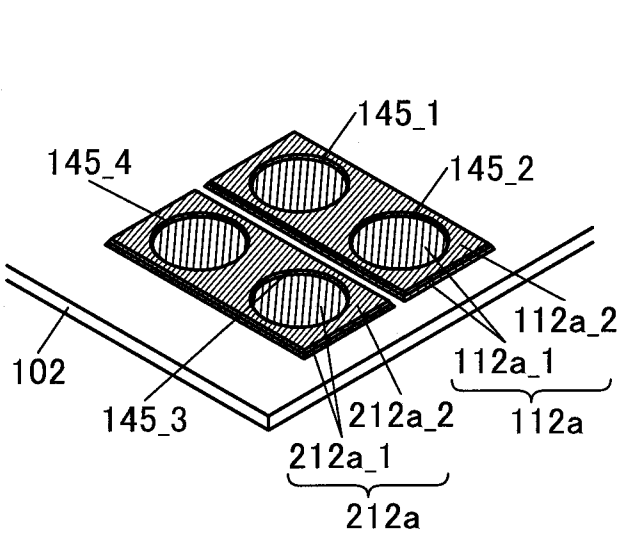


【圖19C】

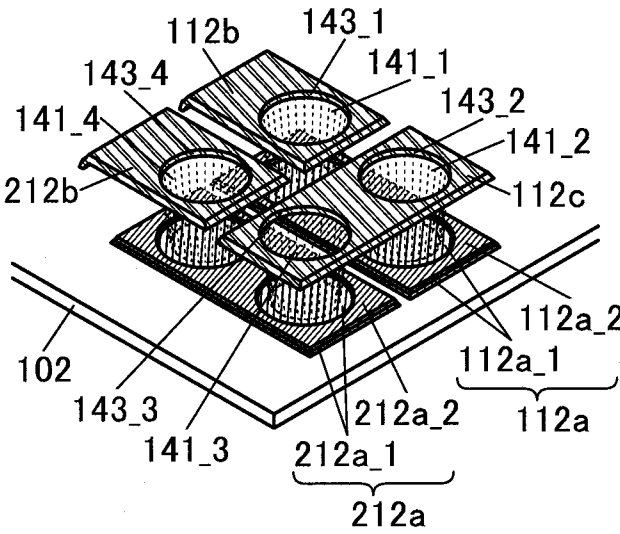




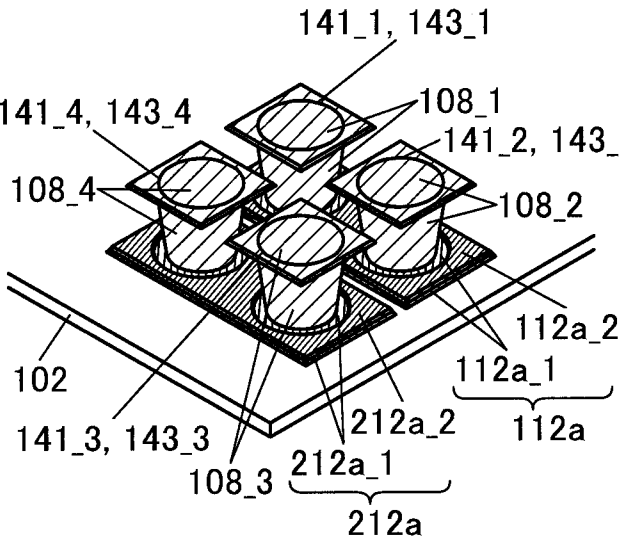
第 21 頁，共 51 頁(發明圖式)



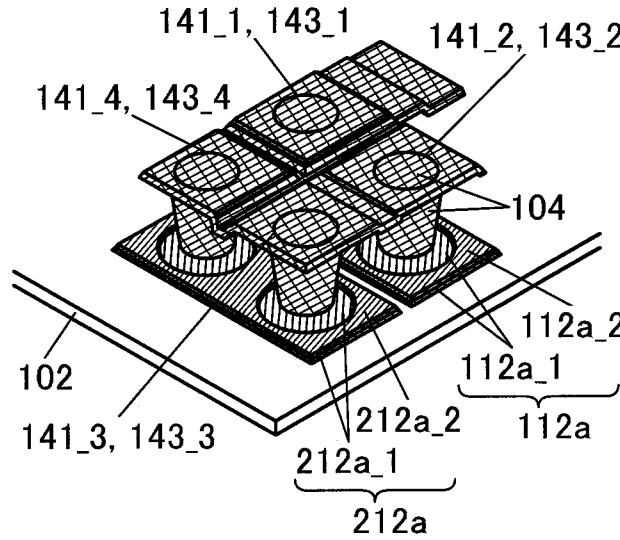
【圖22A】



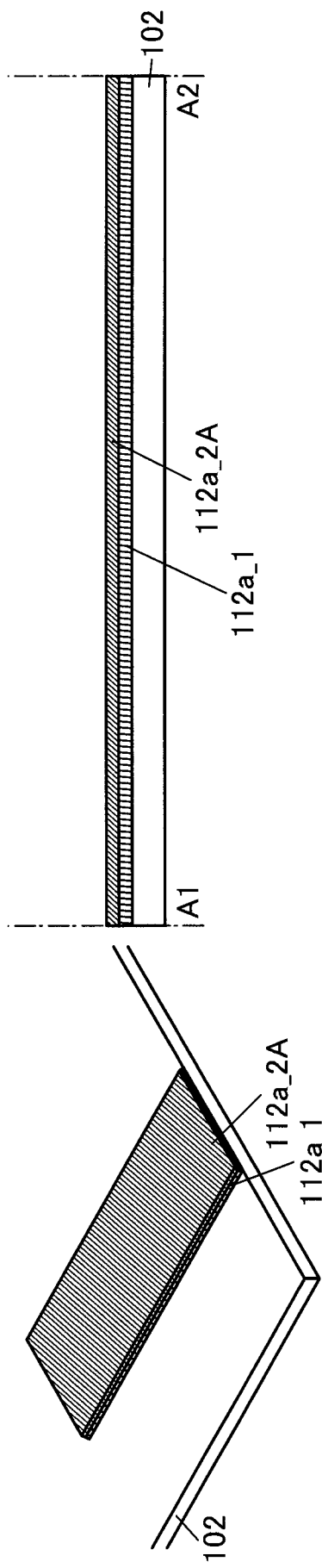
【圖22B】



【圖22C】

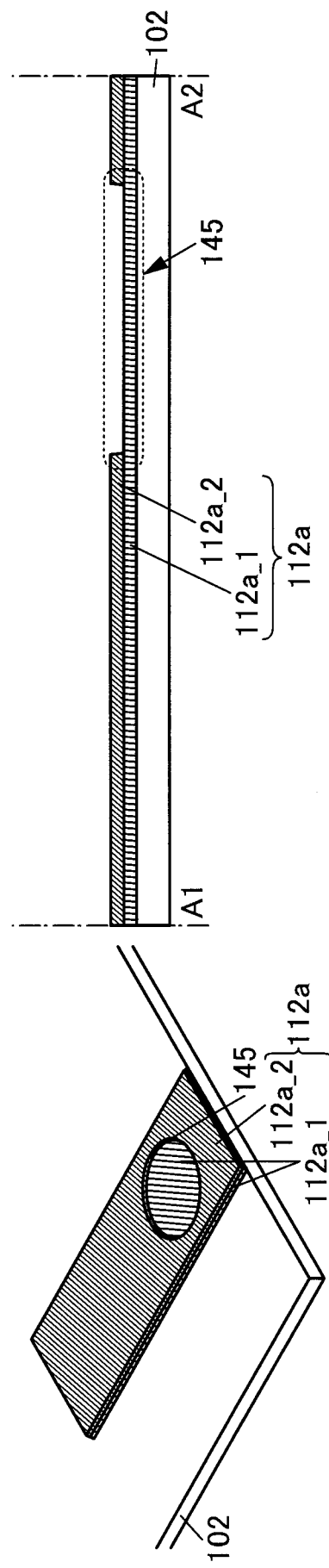


【圖22D】



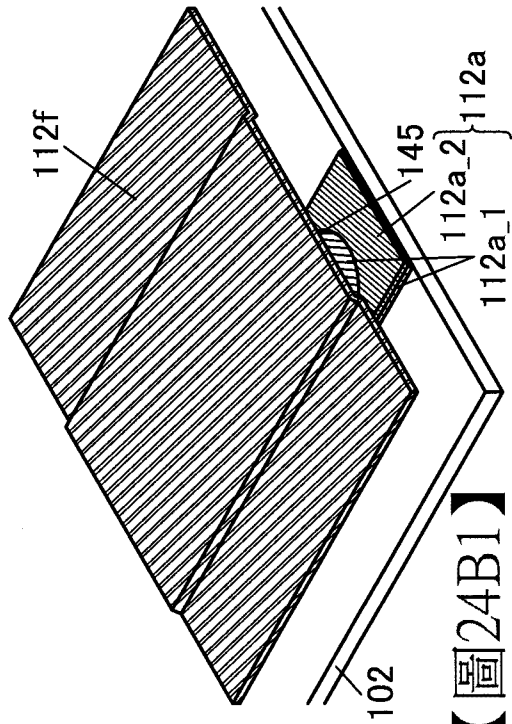
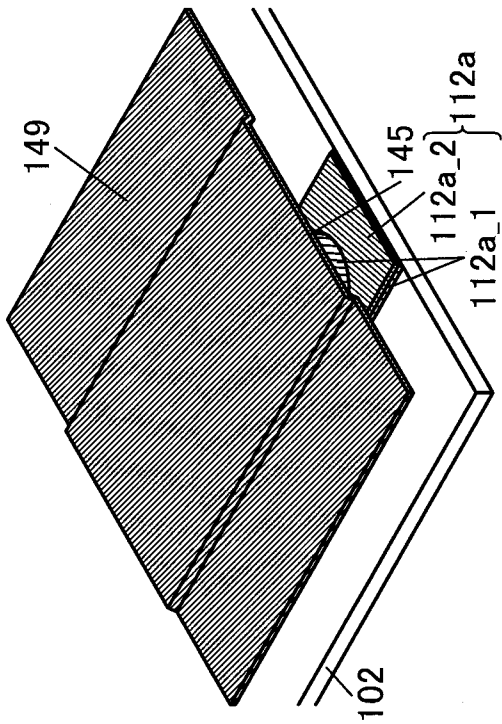
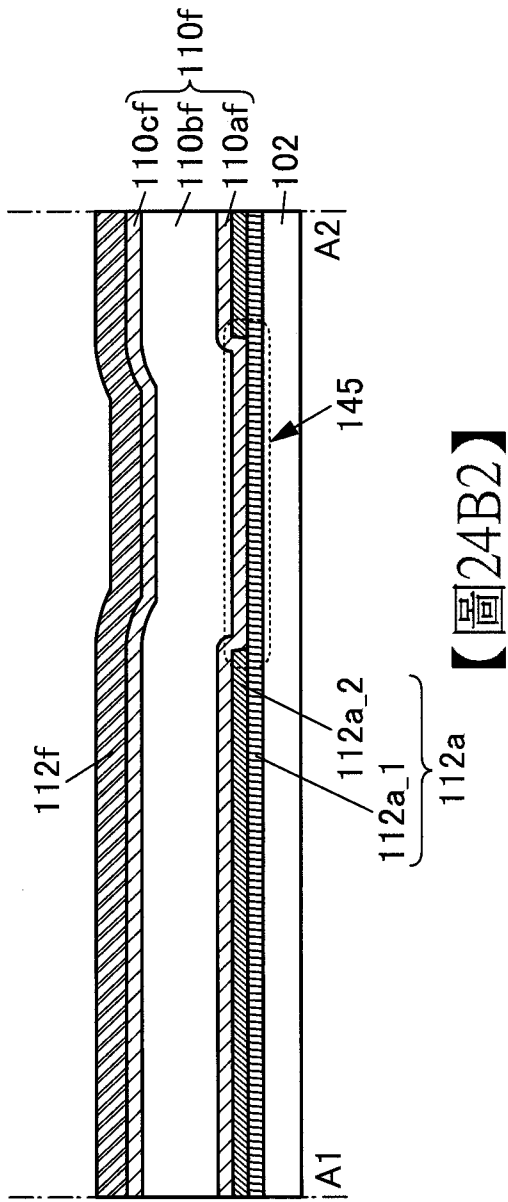
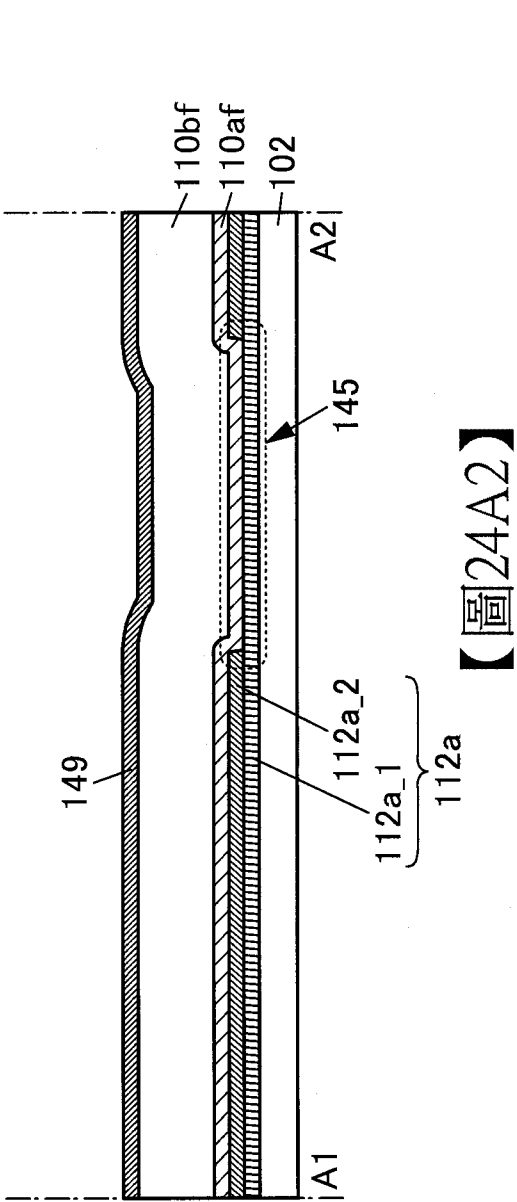
【圖23A1】

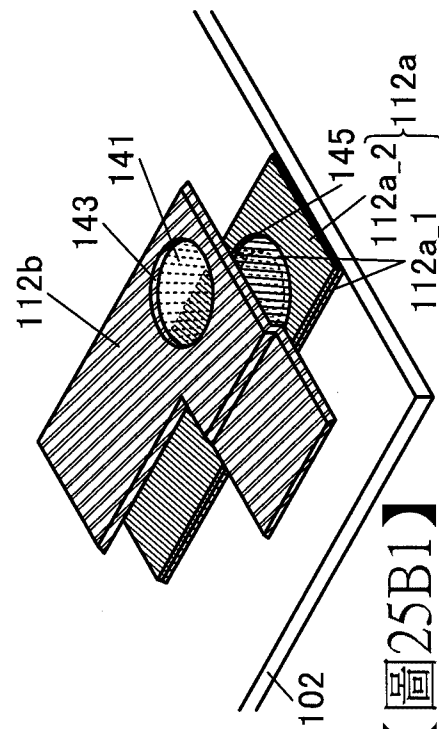
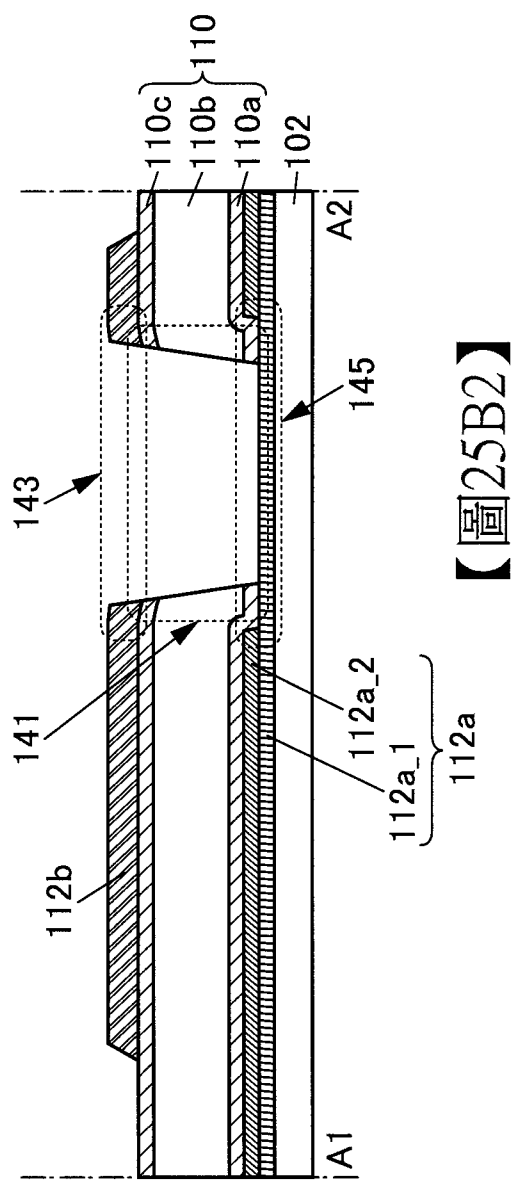
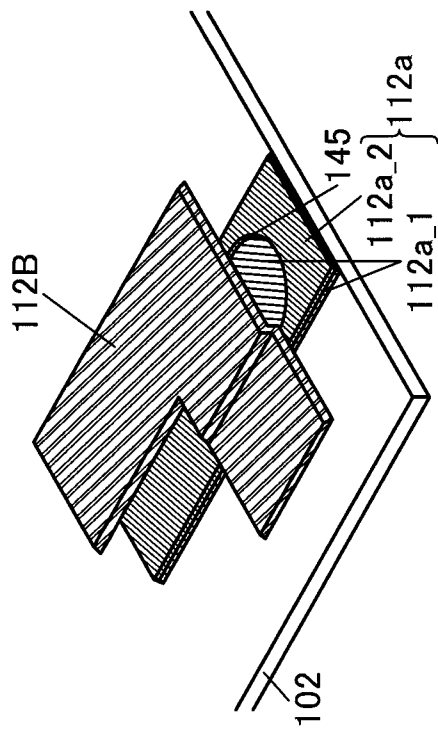
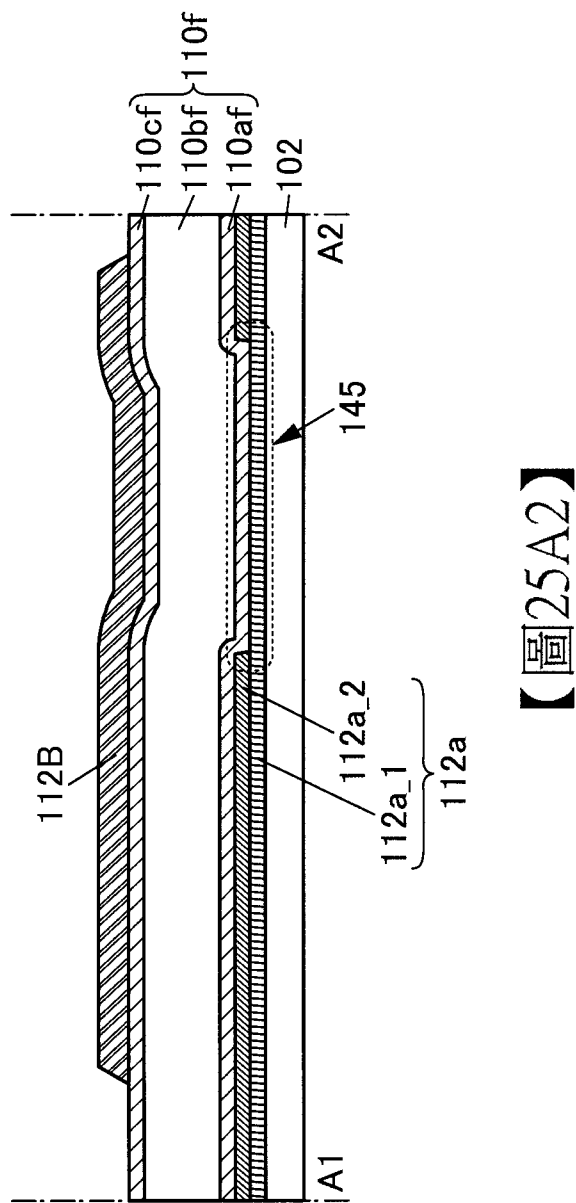
【圖23A2】

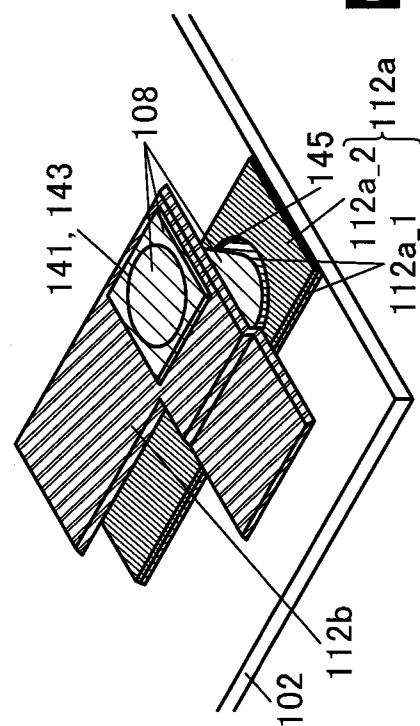


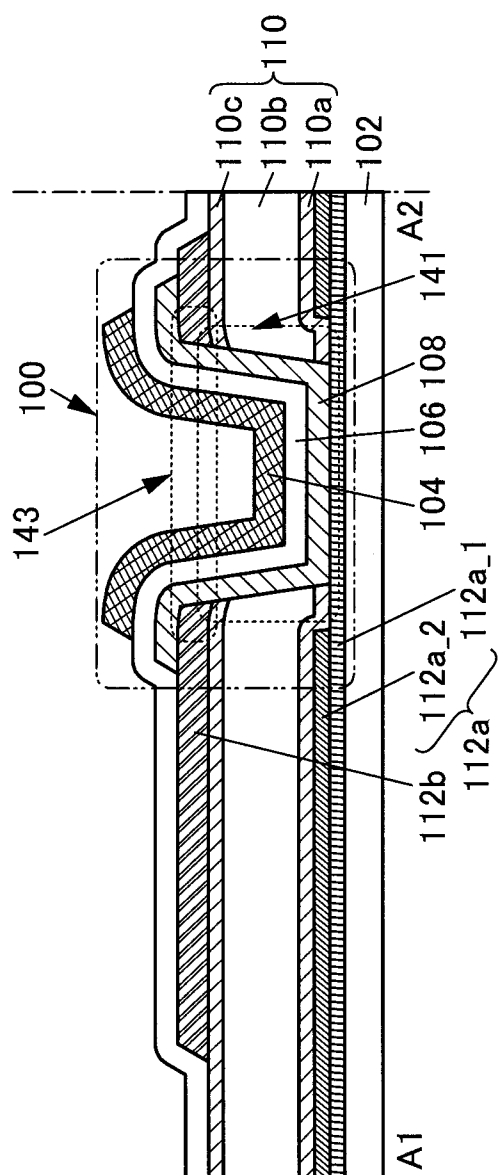
【圖23B1】

【圖23B2】

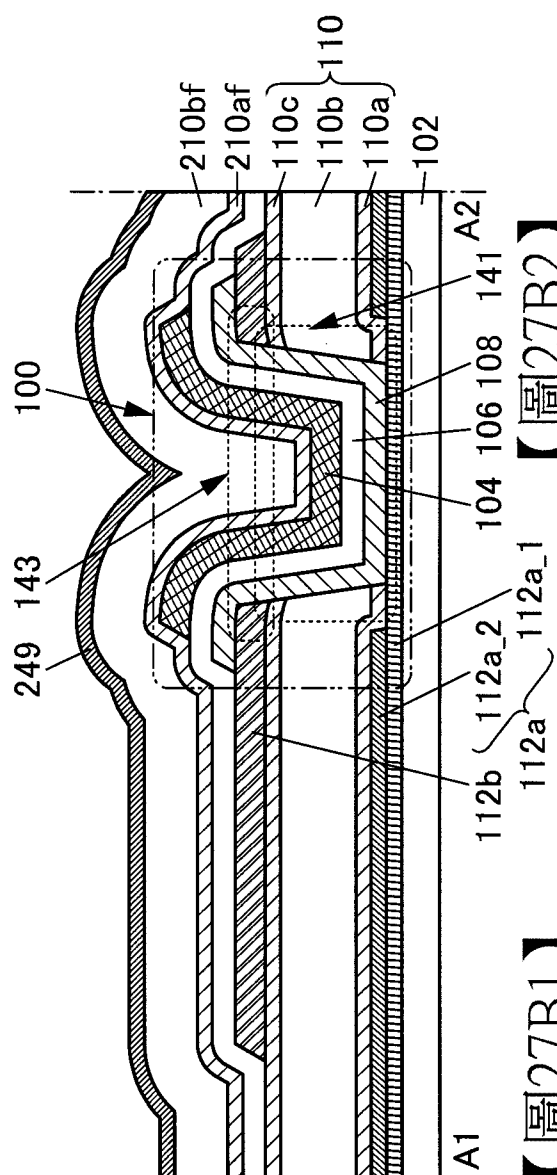




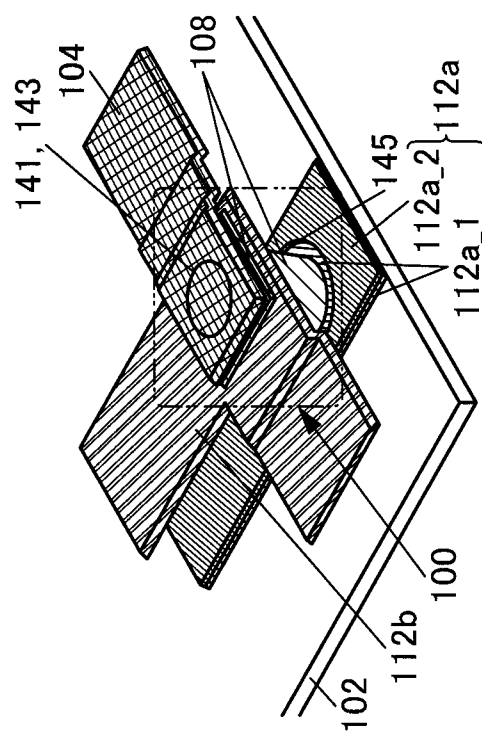




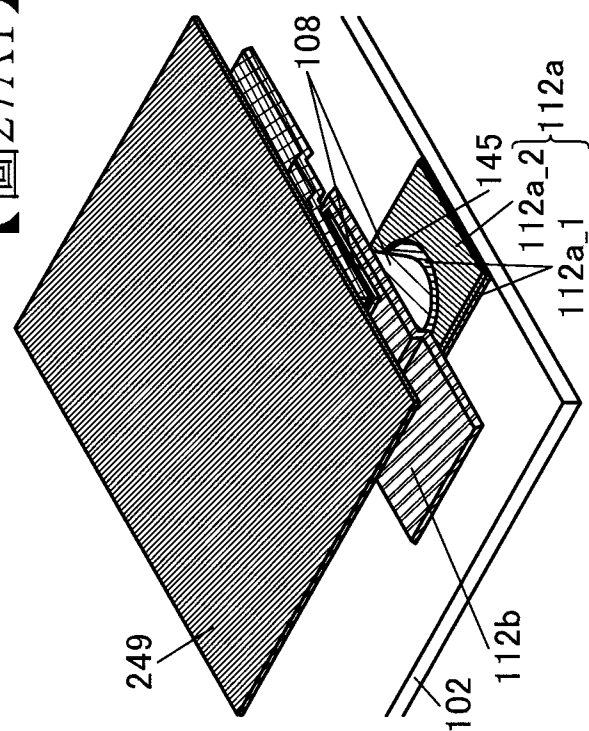
【圖27A2】



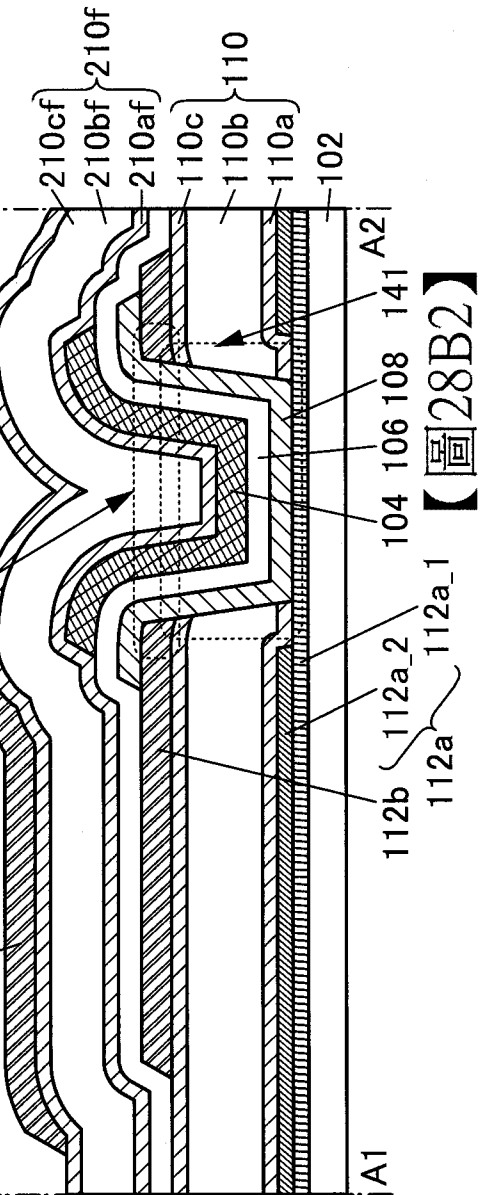
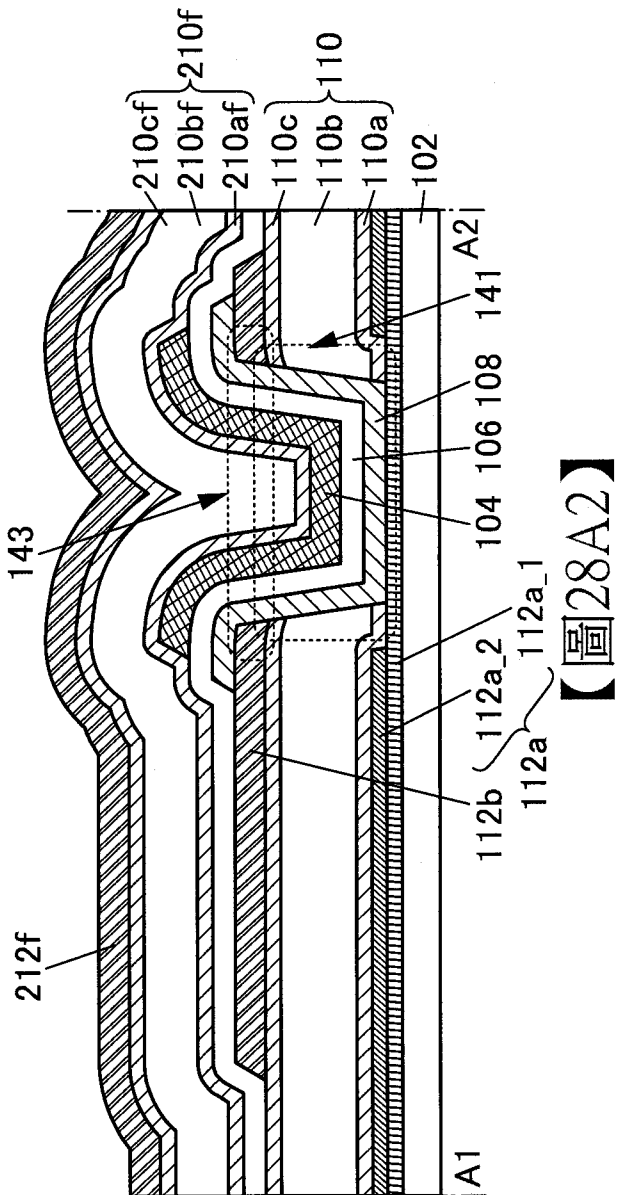
【圖27B2】

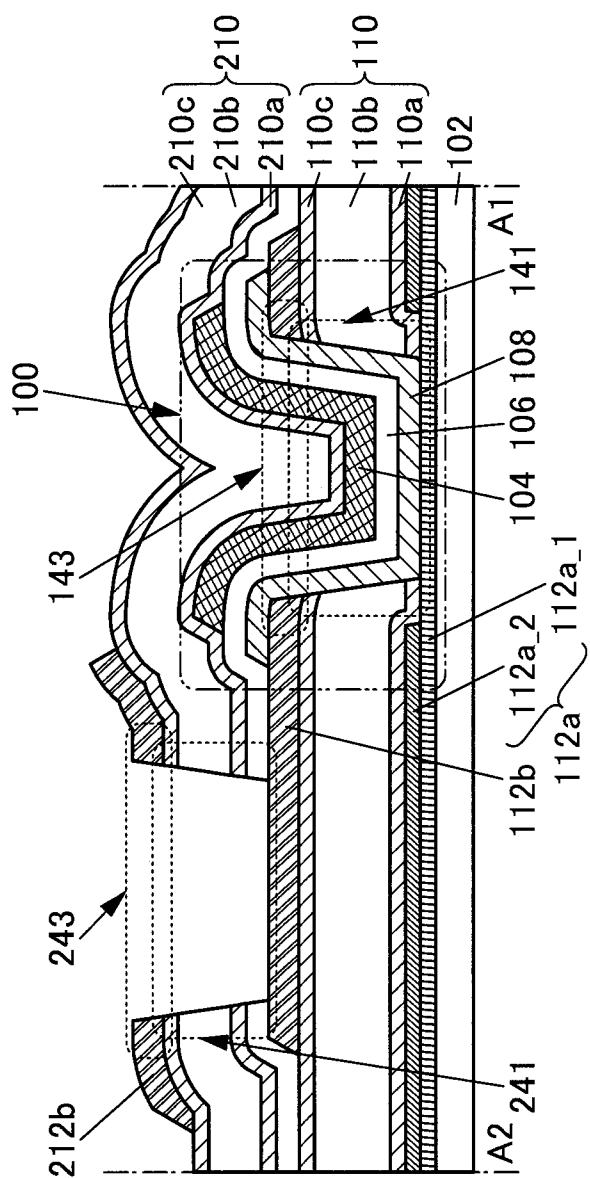


【圖27A1】

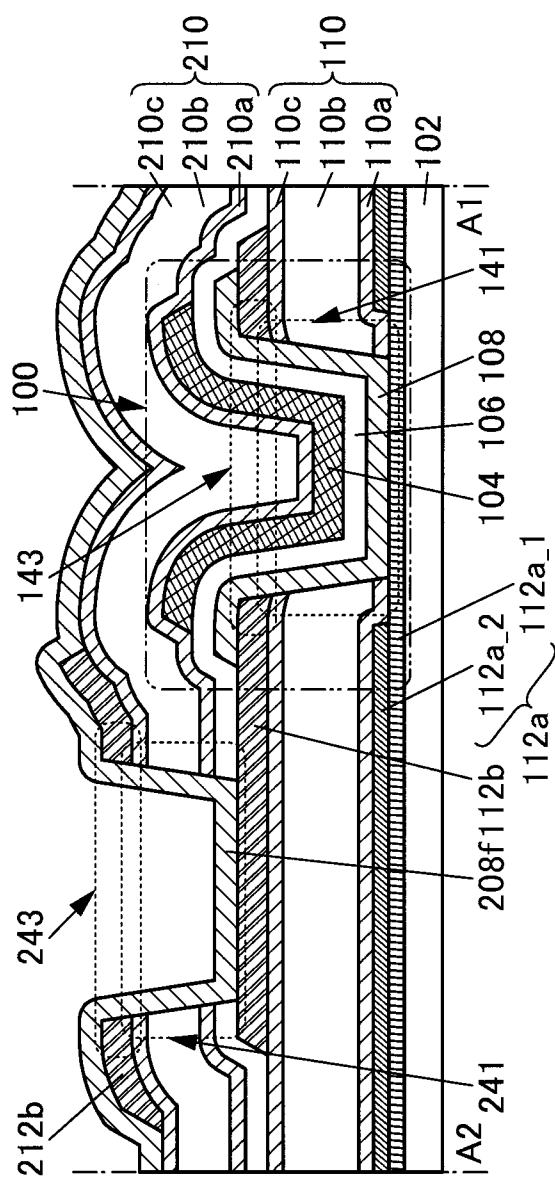


【圖27B1】

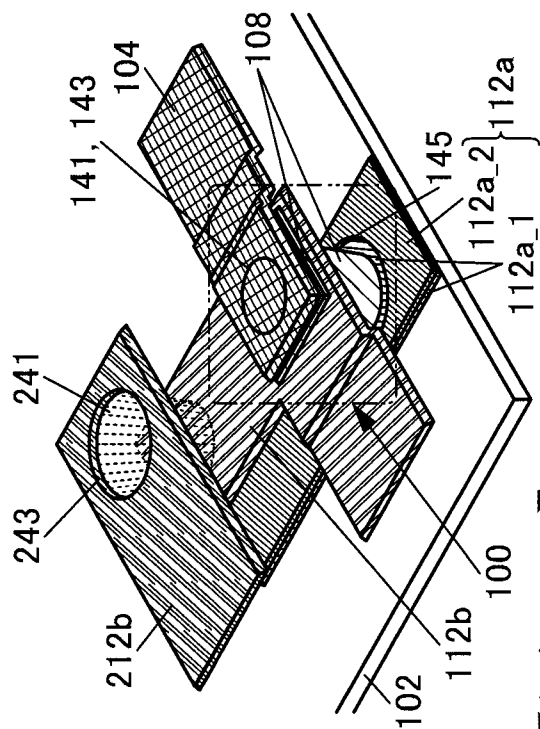




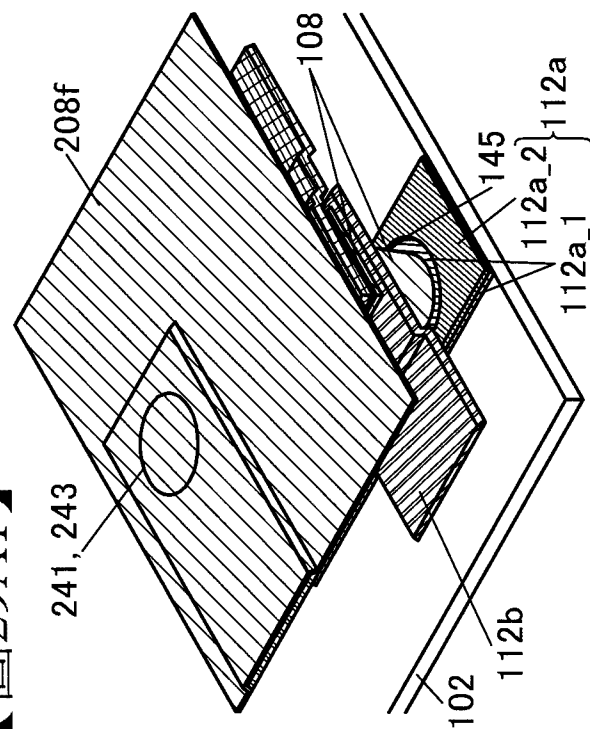
【圖29A2】



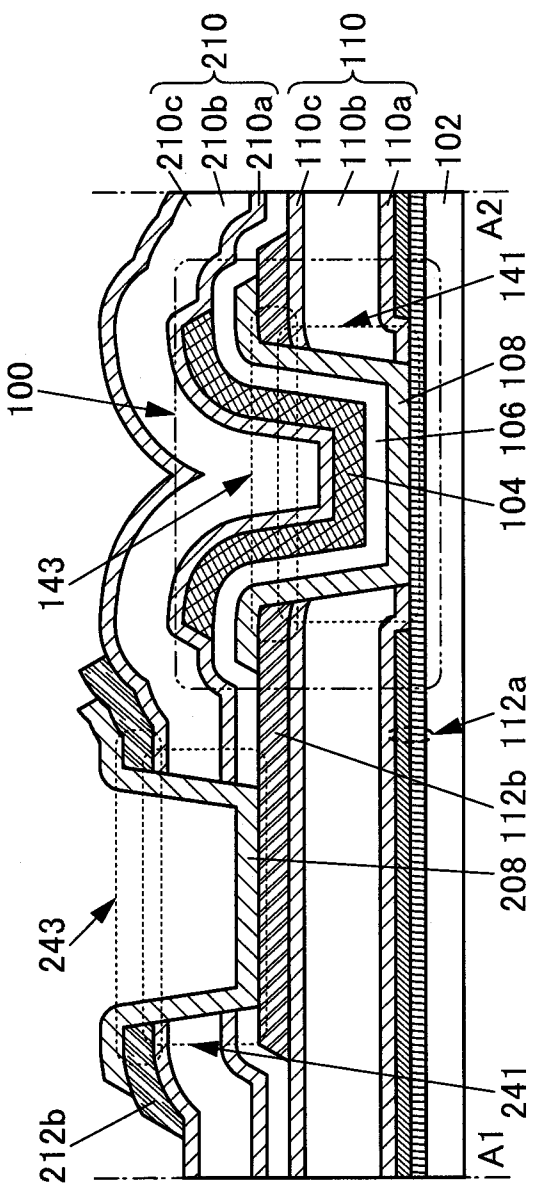
【圖29B2】



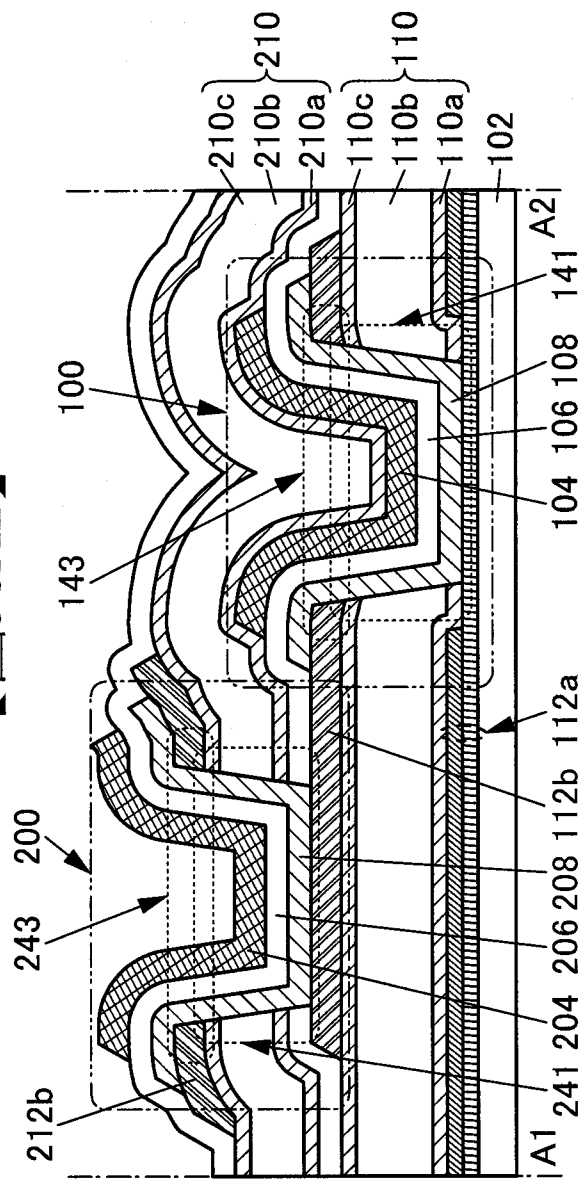
【圖29A1】



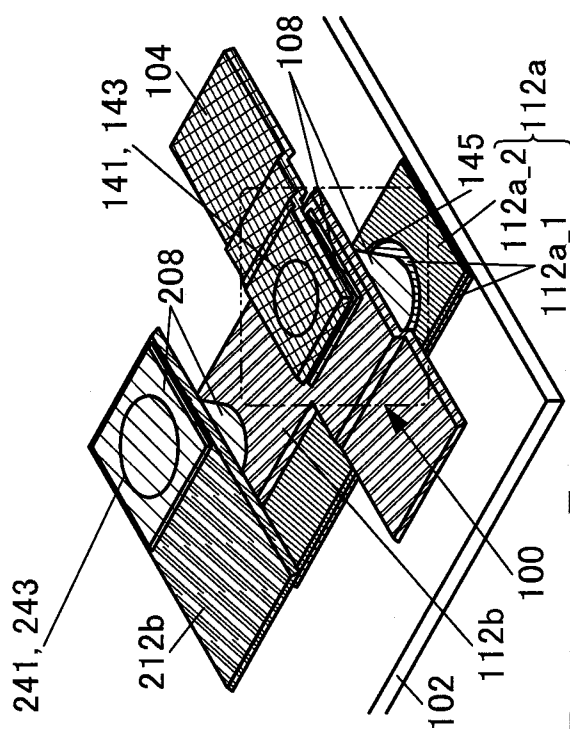
【圖29B1】



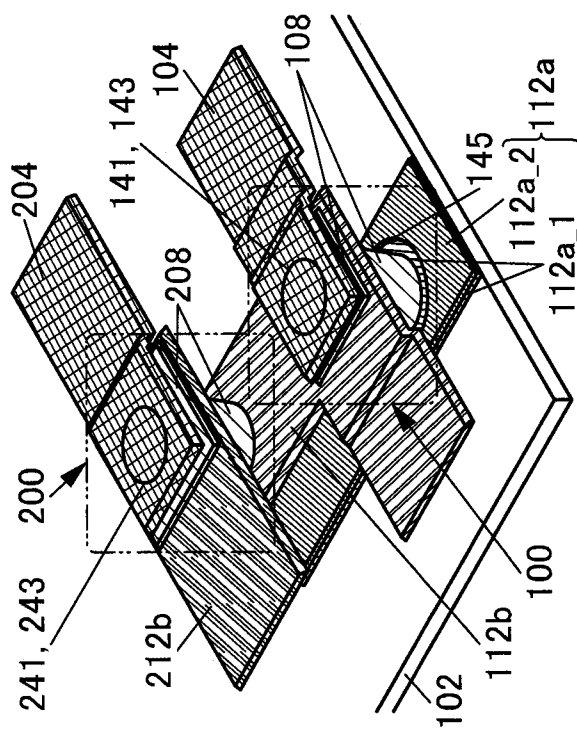
【圖30A2】



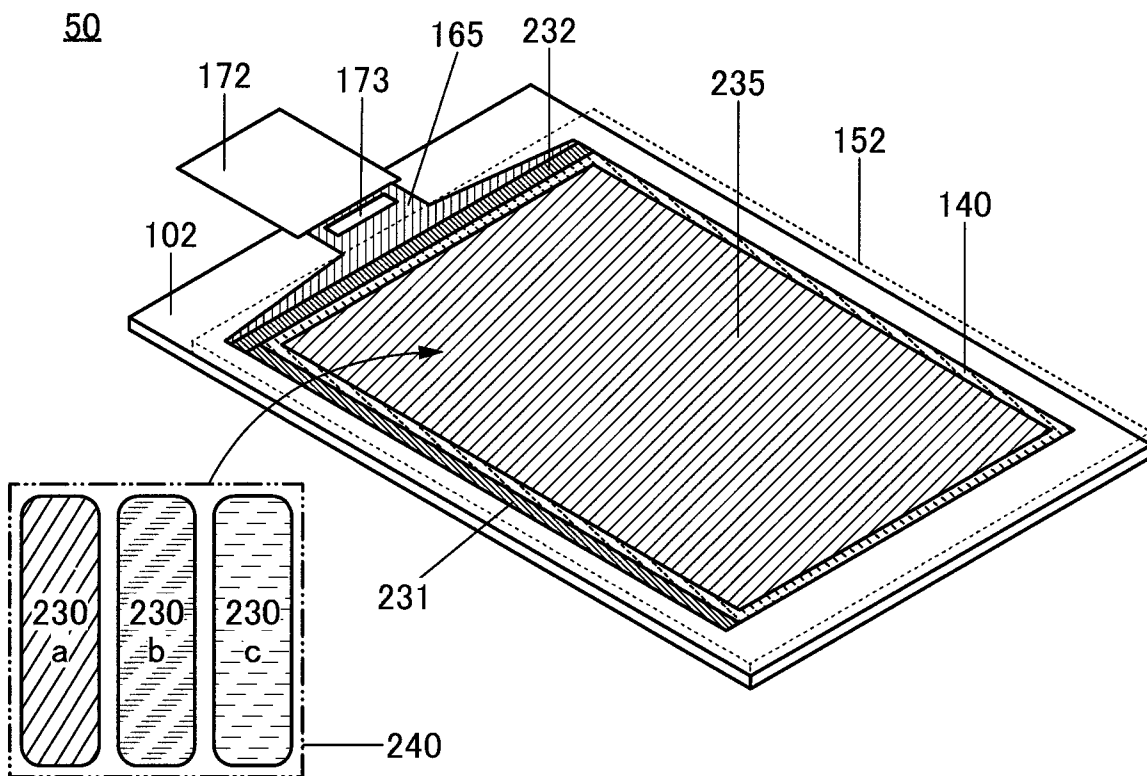
【圖30B2】



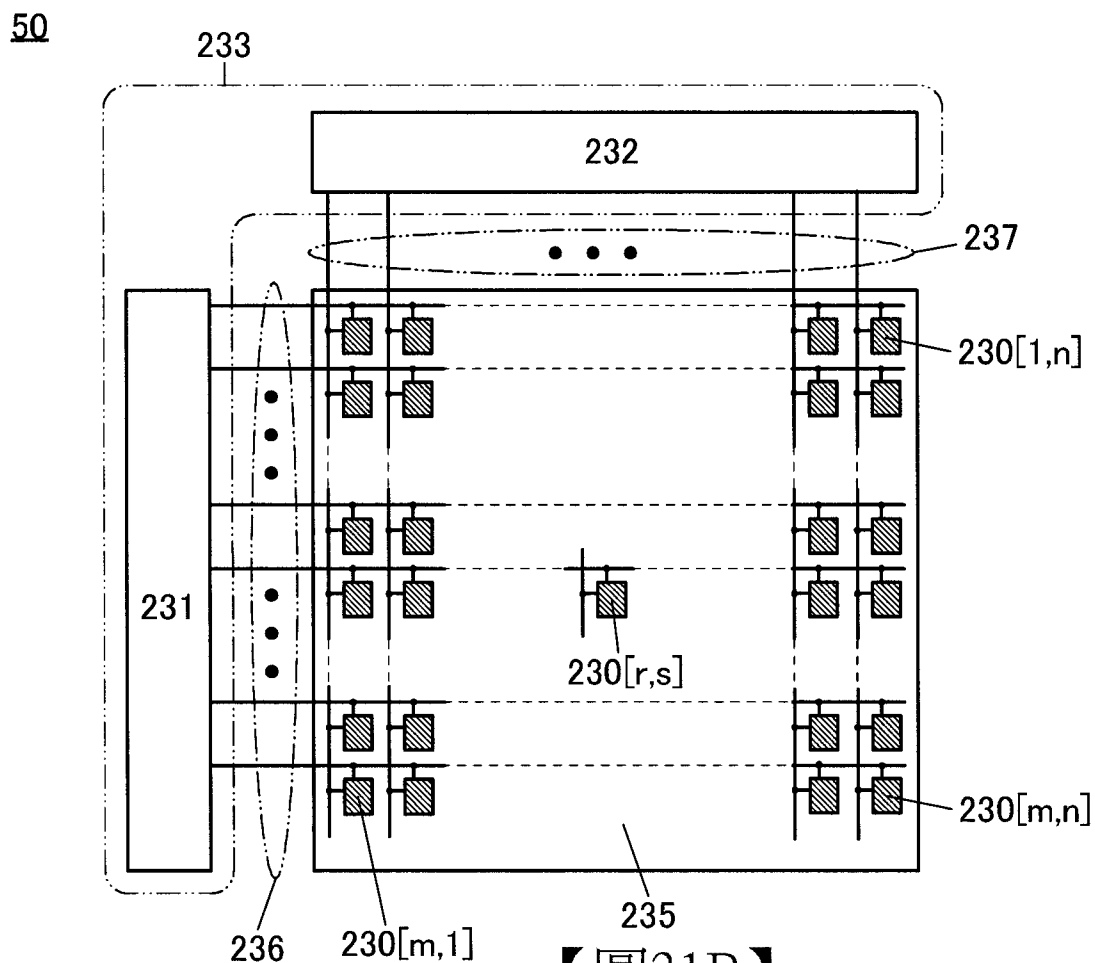
【圖30A1】



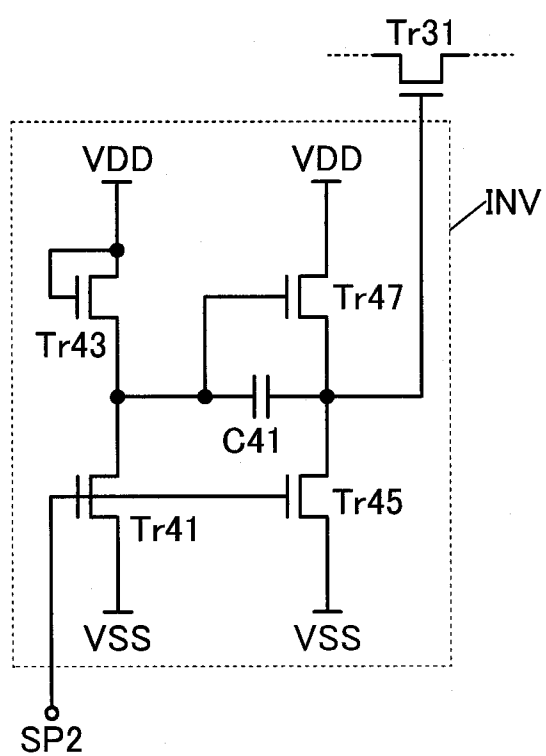
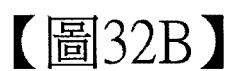
【圖30B1】

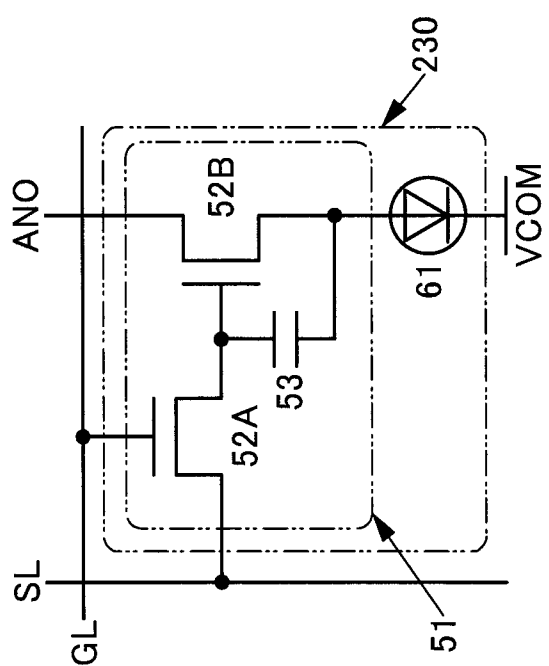


【圖31A】

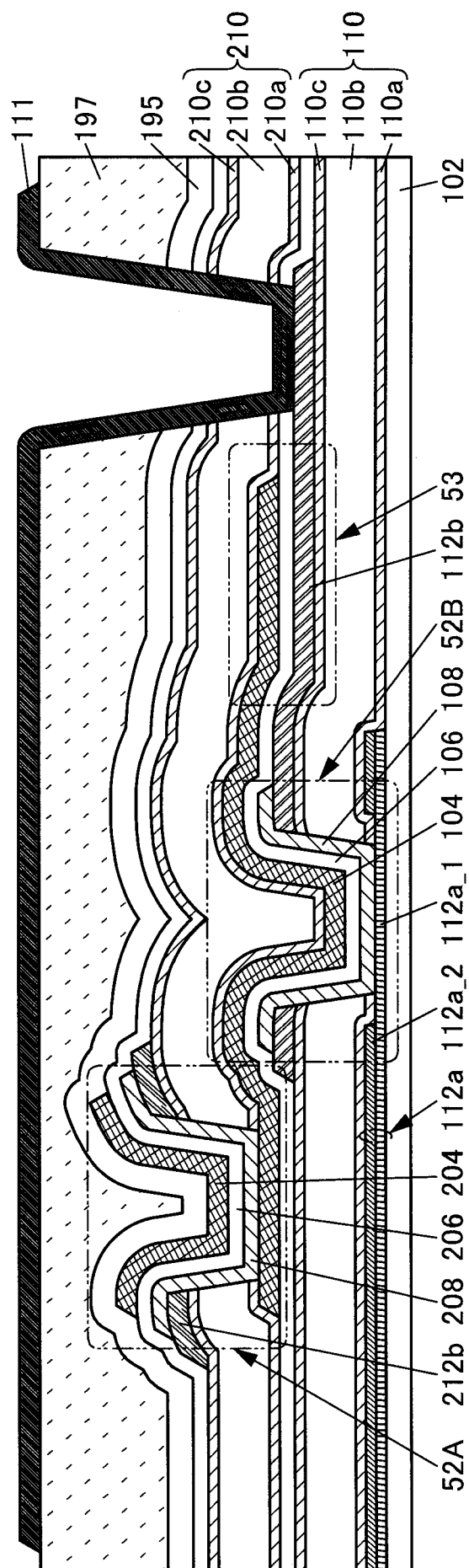


【圖31B】

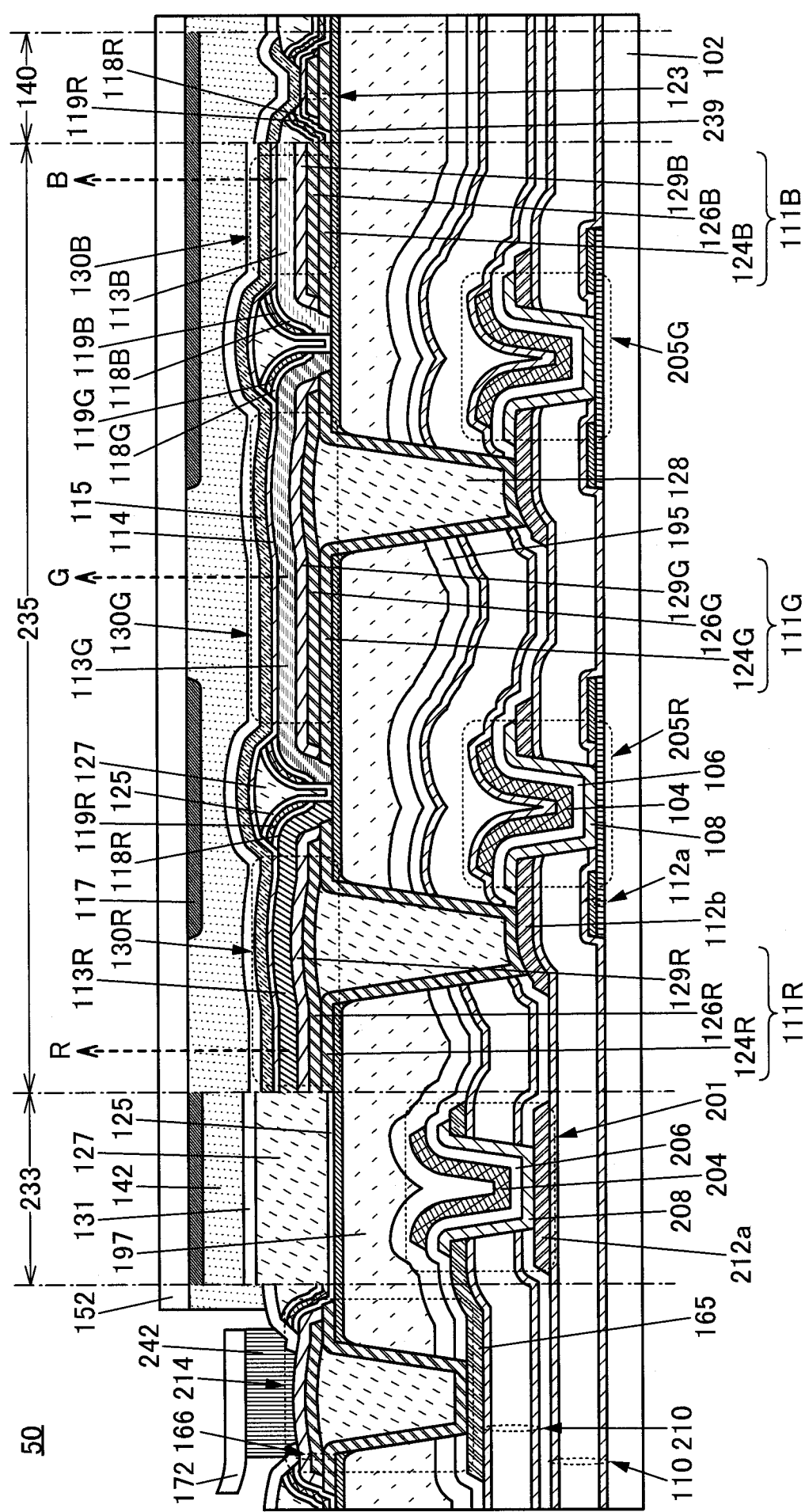




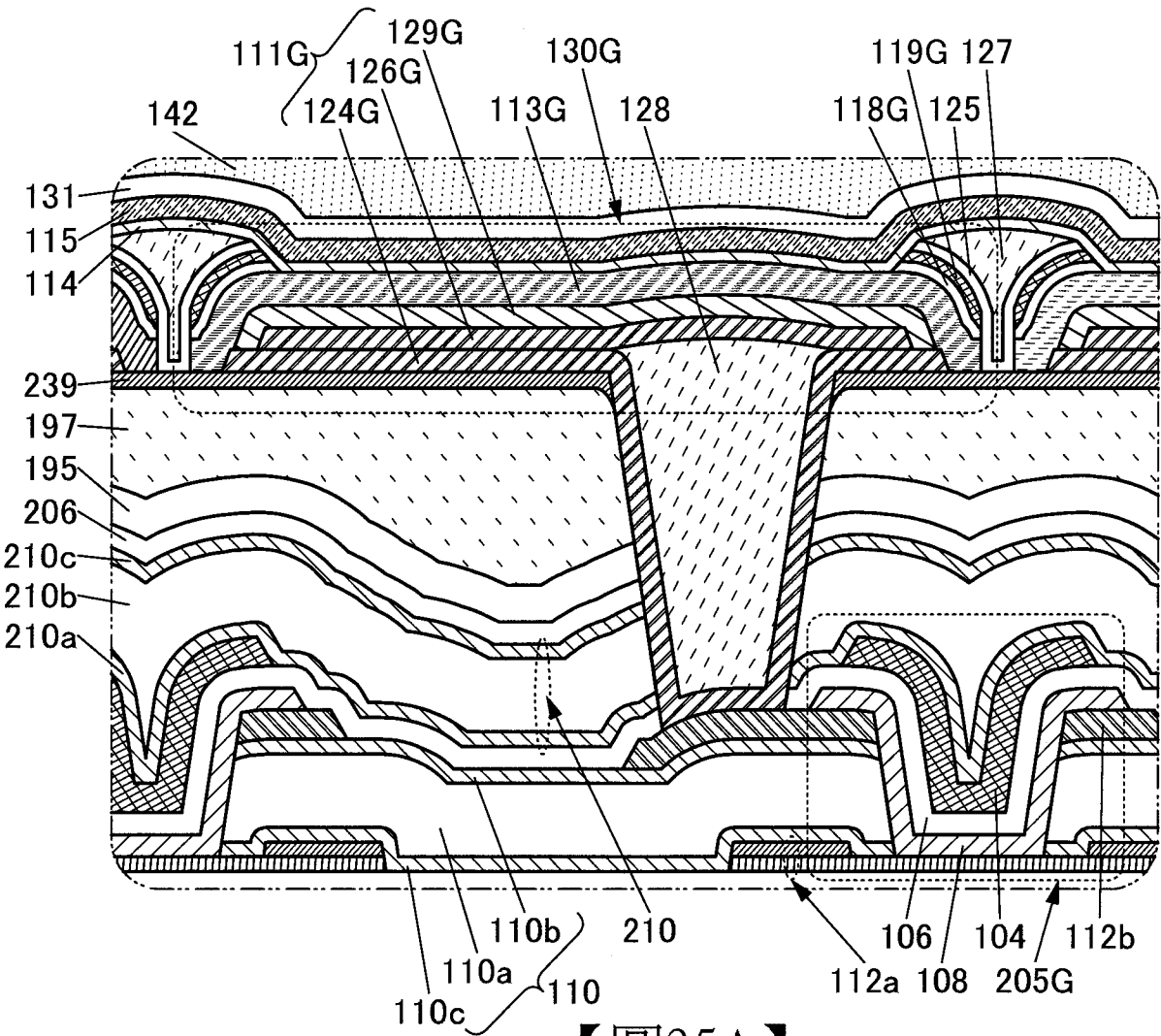
【圖 33A】



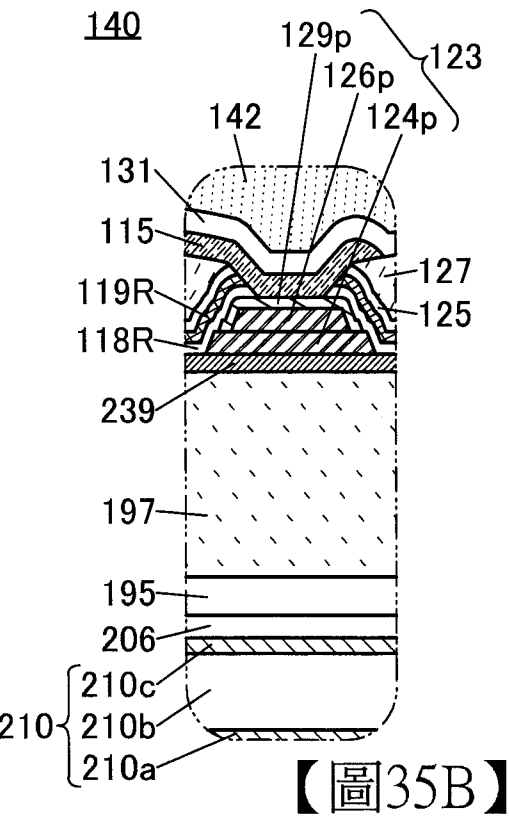
【圖33B】



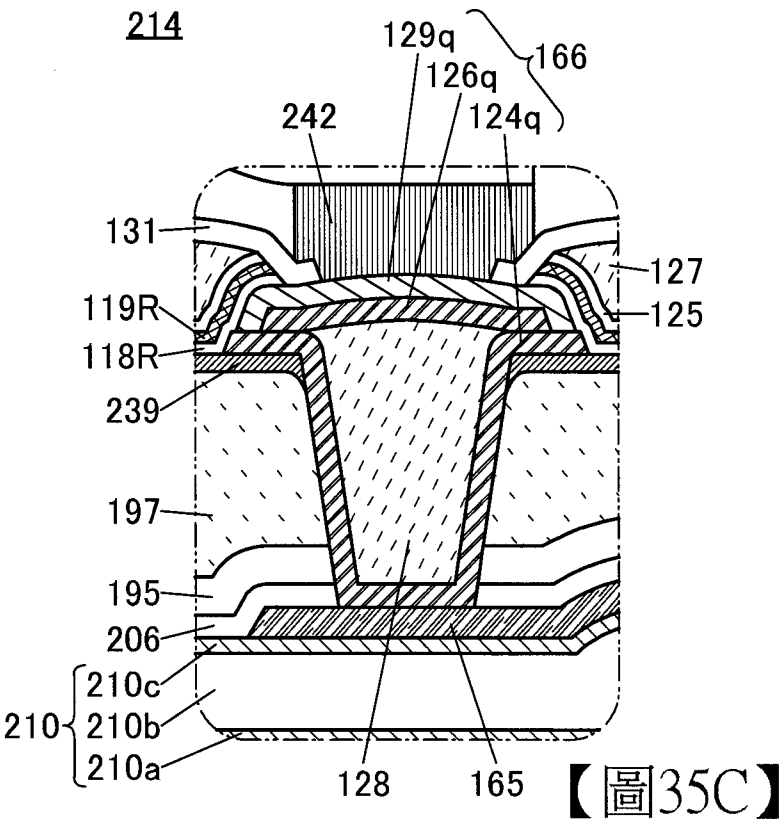
【圖34】



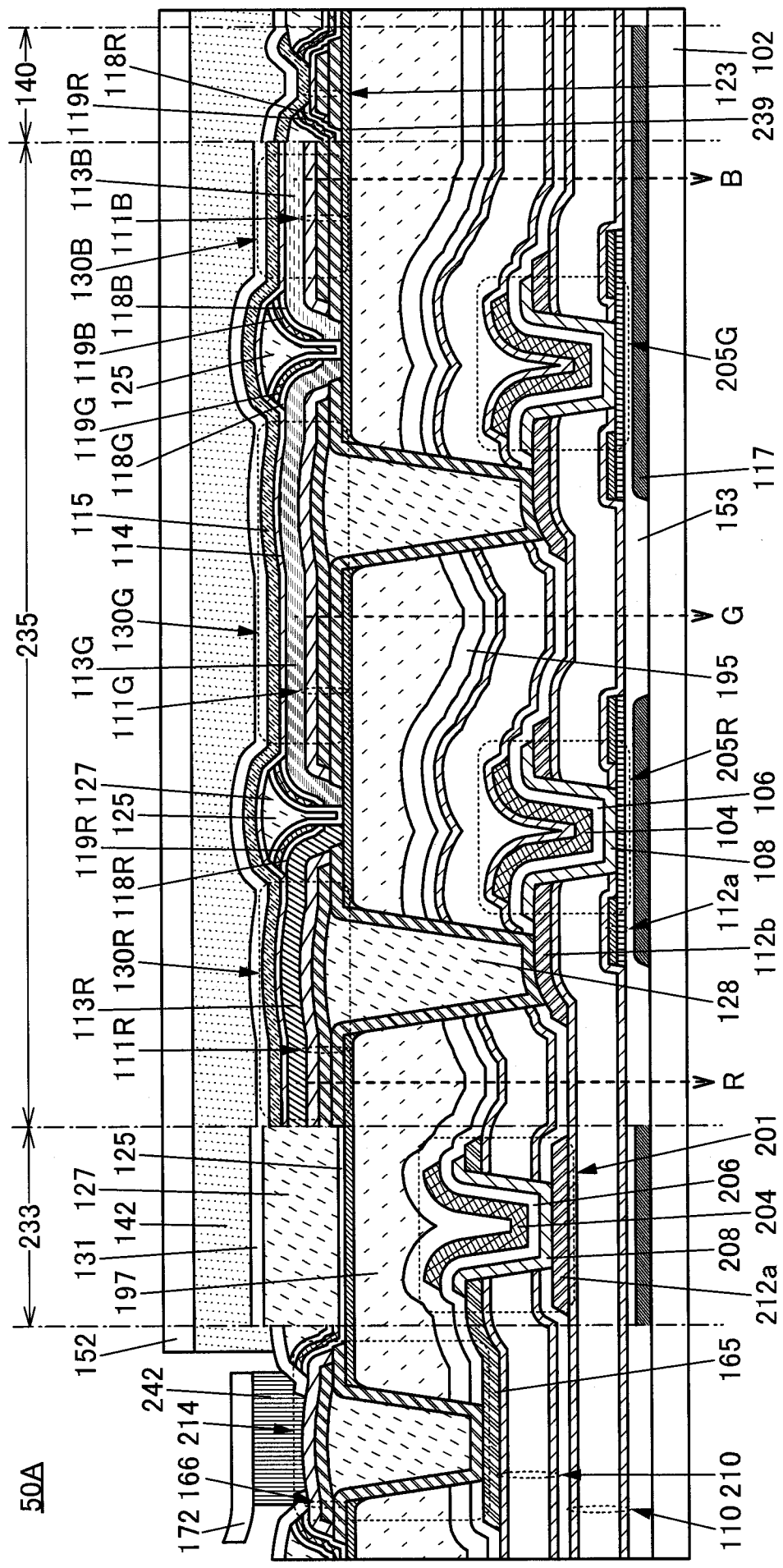
【圖35A】



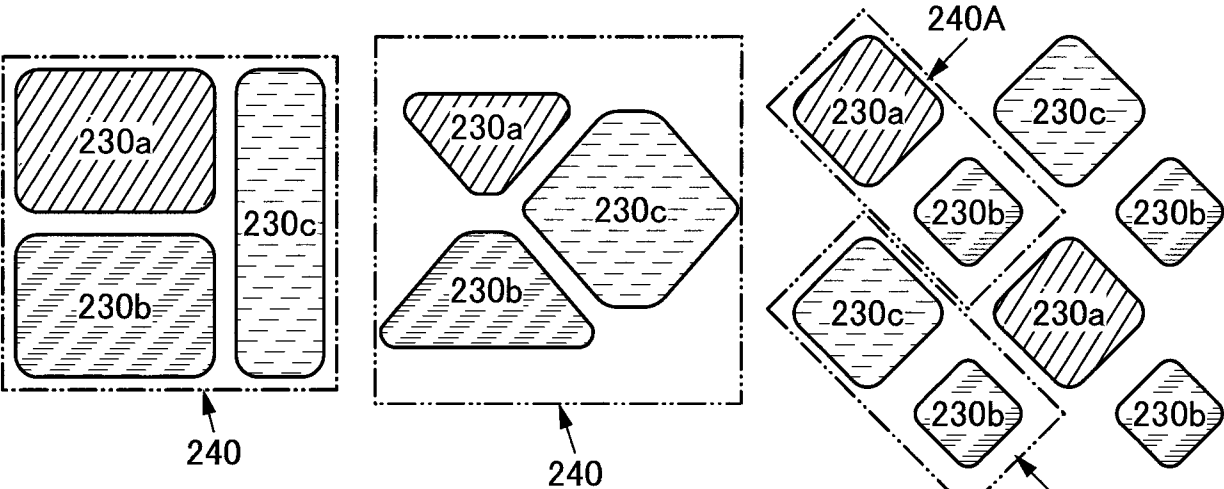
【圖35B】



【圖35C】



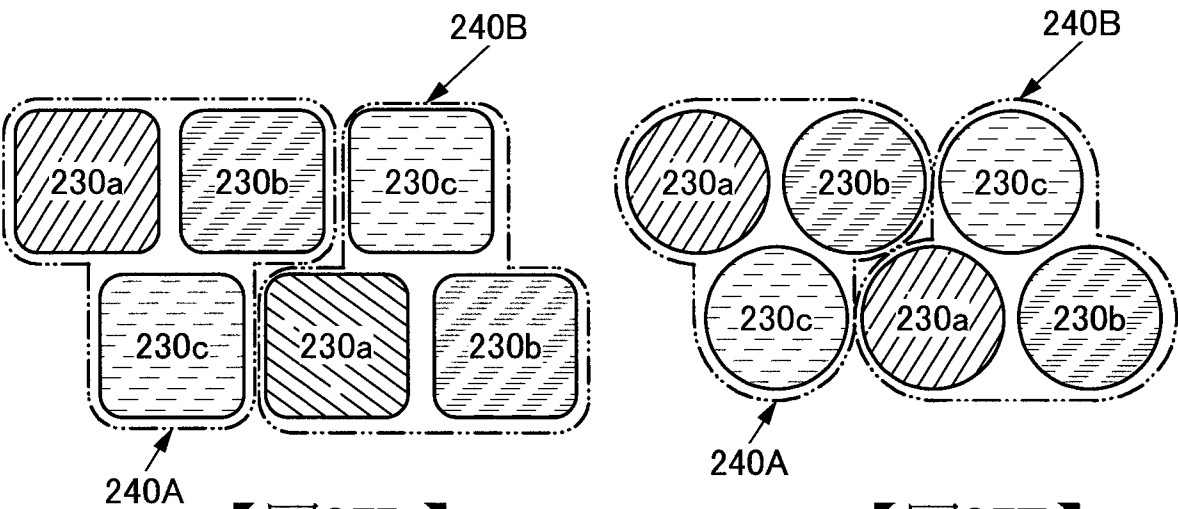
【圖36】



【圖37A】

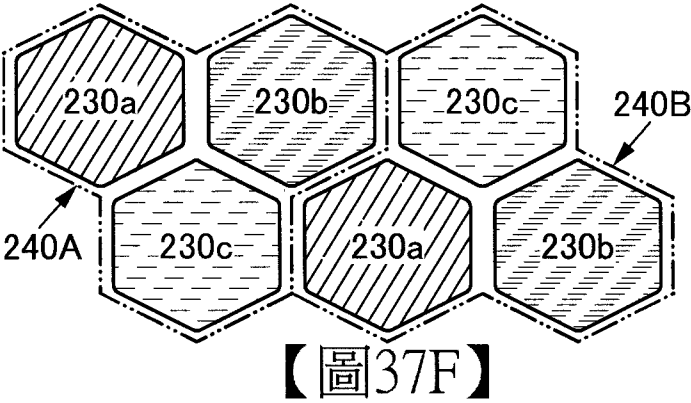
【圖37B】

【圖37C】



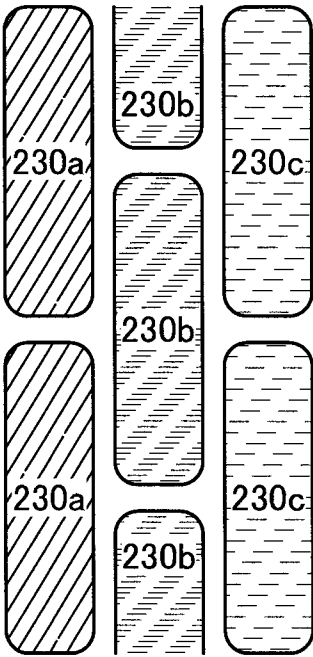
【圖37D】

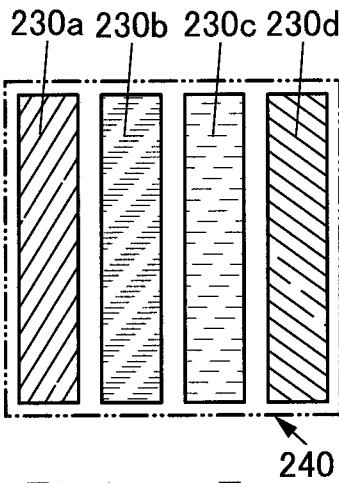
【圖37E】



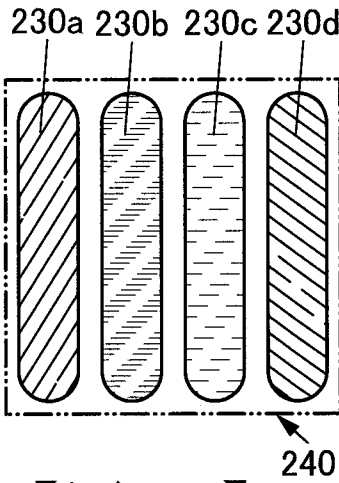
【圖37F】

【圖37G】

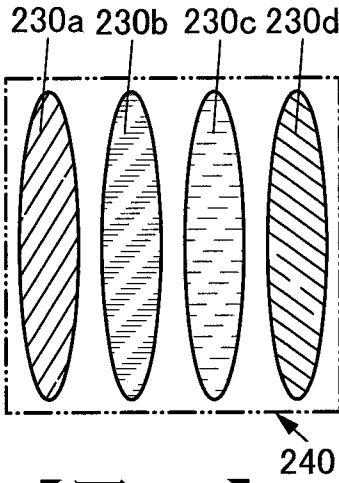




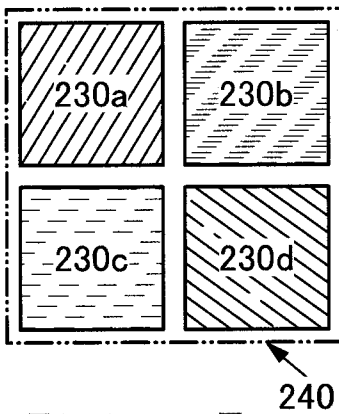
【圖38A】



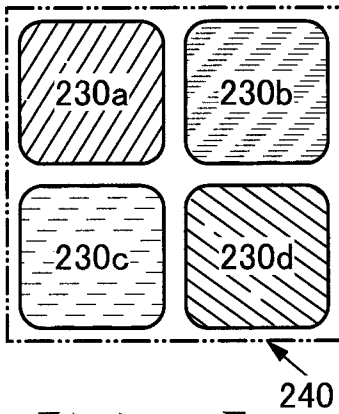
【圖38B】



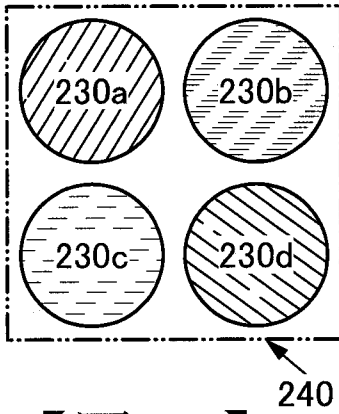
【圖38C】



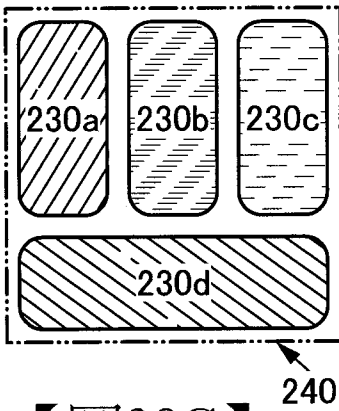
【圖38D】



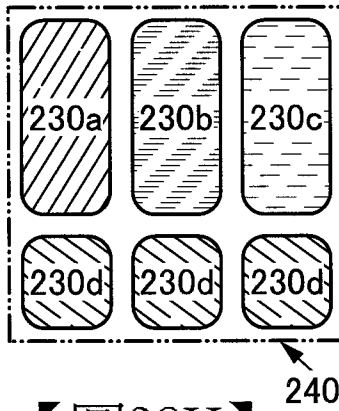
【圖38E】



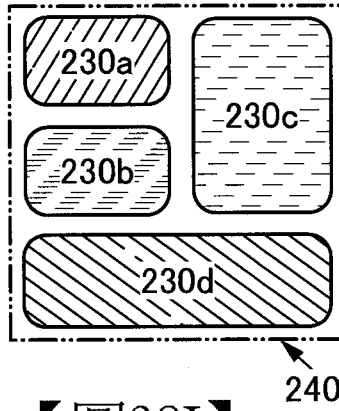
【圖38F】



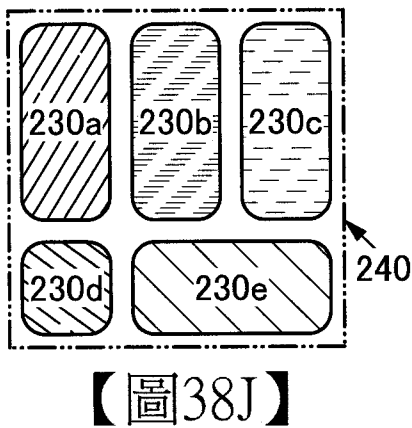
【圖38G】



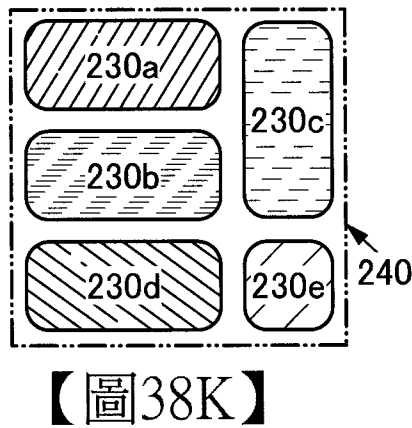
【圖38H】



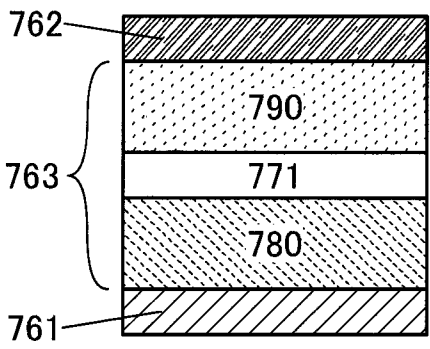
【圖38I】



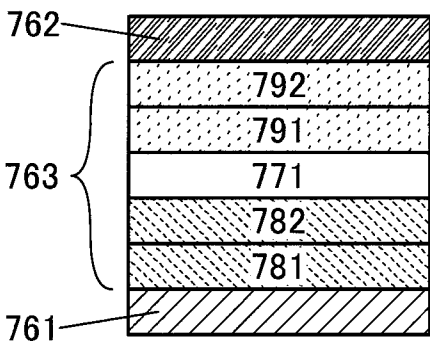
【圖38J】



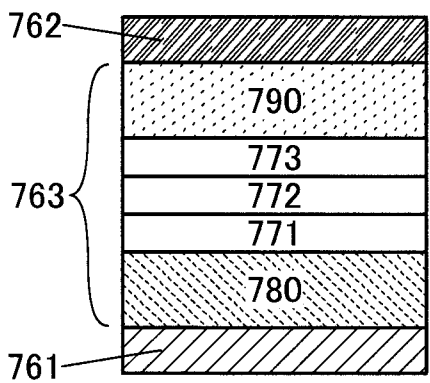
【圖38K】



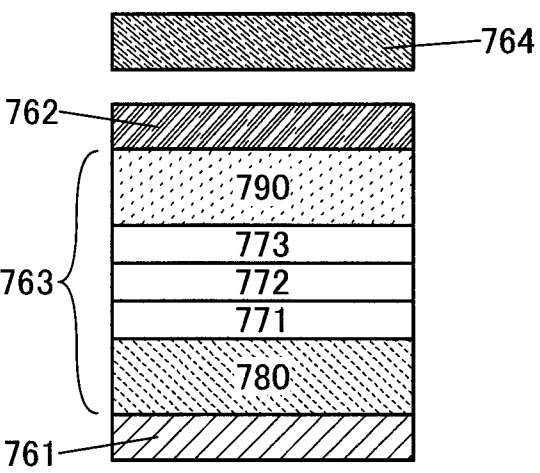
【圖39A】



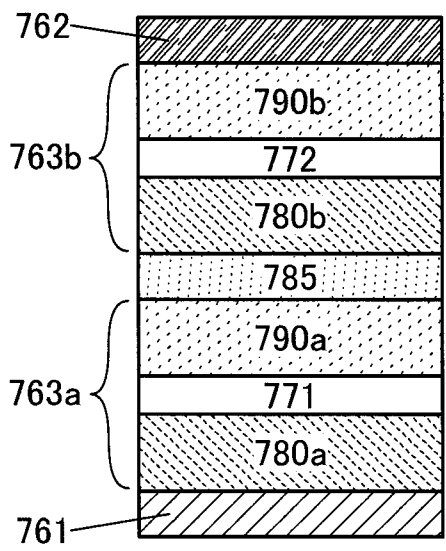
【圖39B】



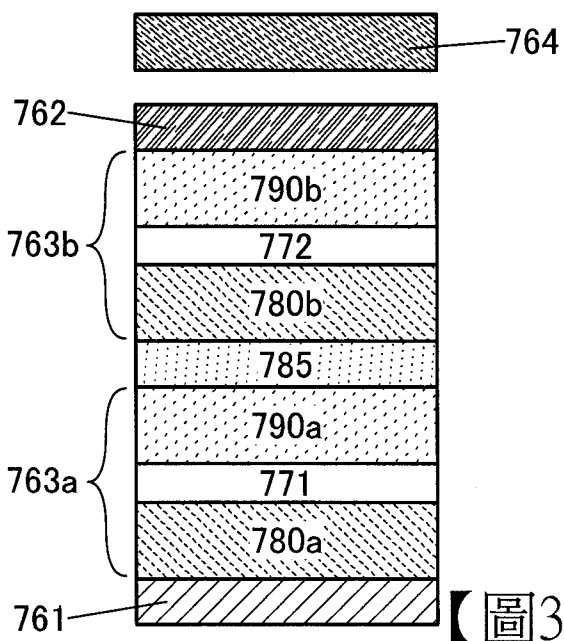
【圖39C】



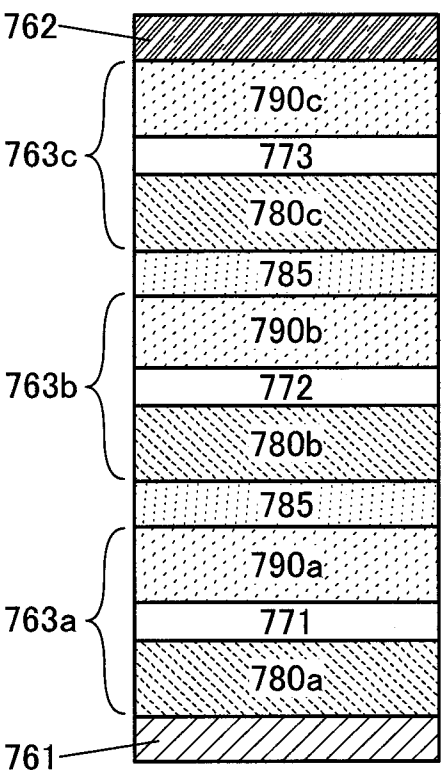
【圖39D】



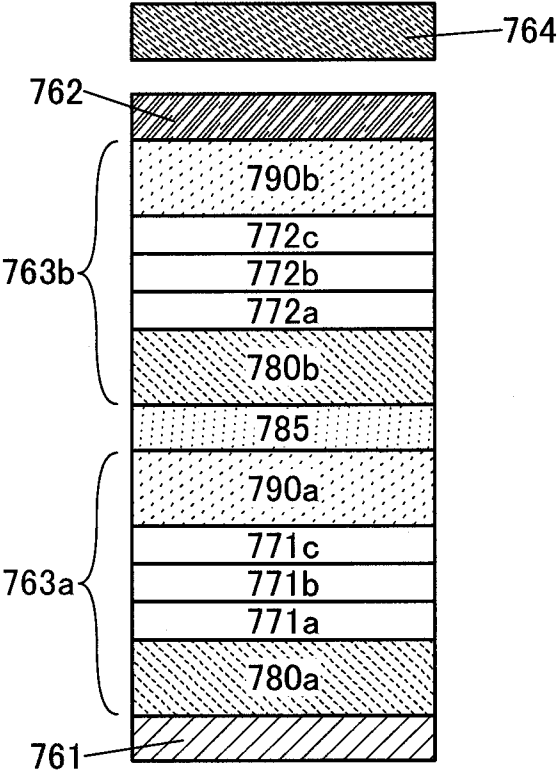
【圖39E】



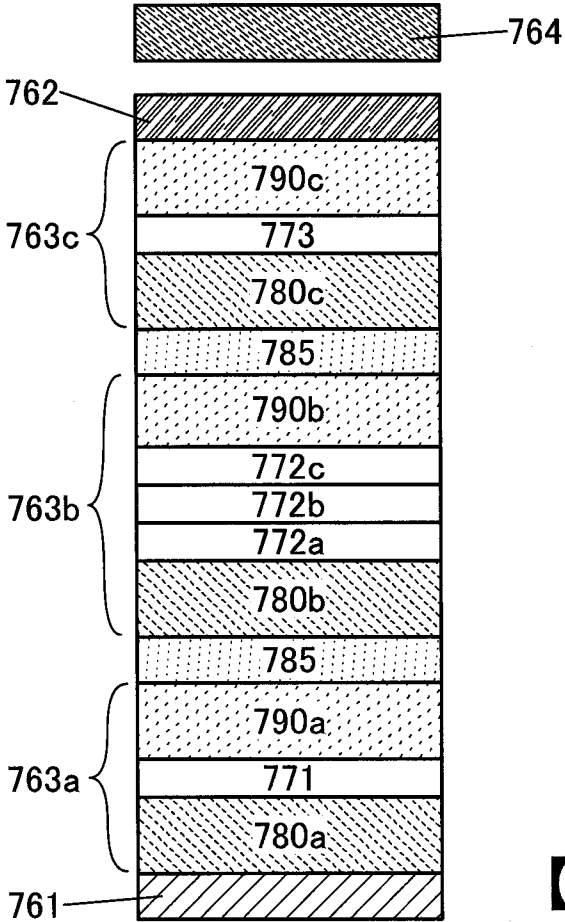
【圖39F】



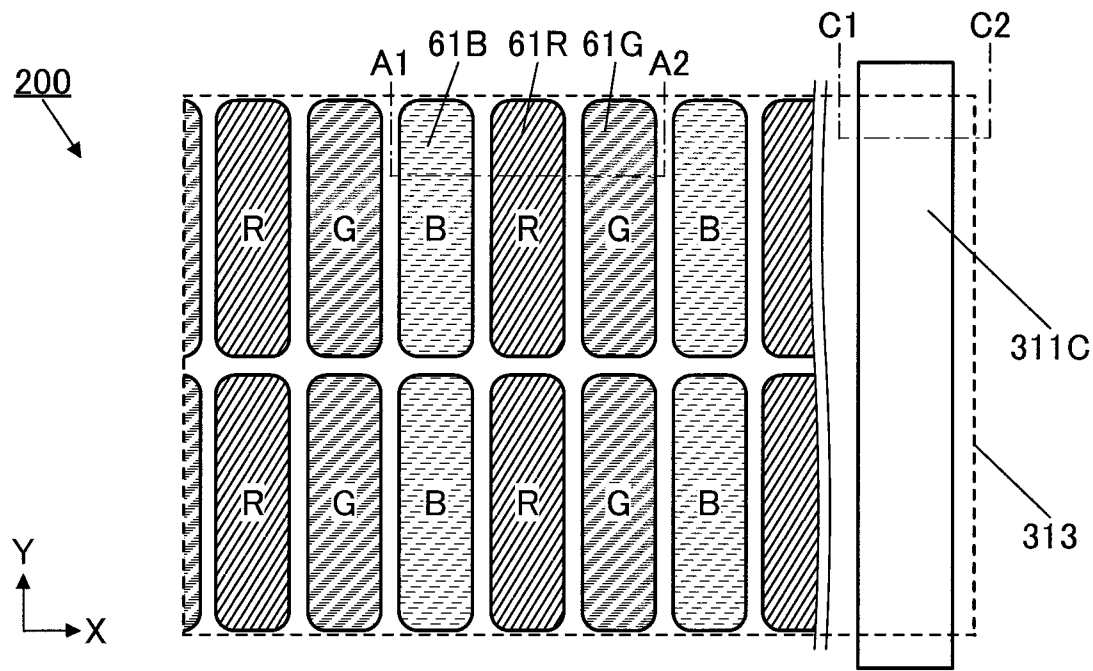
【圖40A】



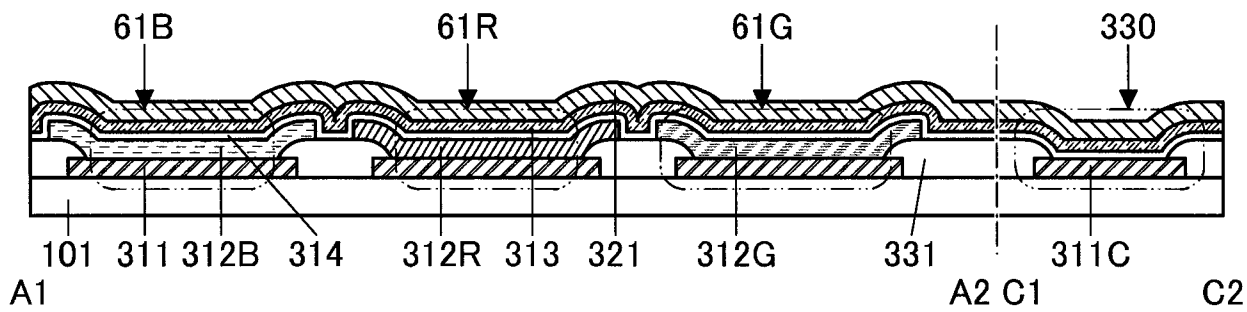
【圖40B】



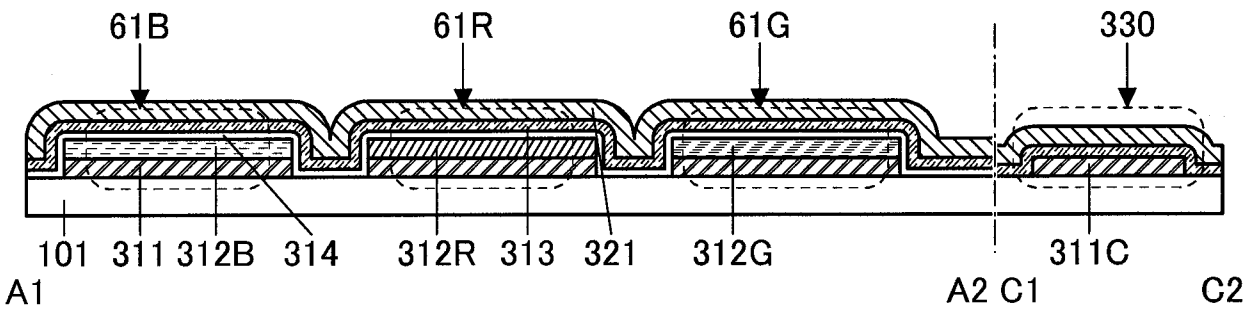
【圖40C】



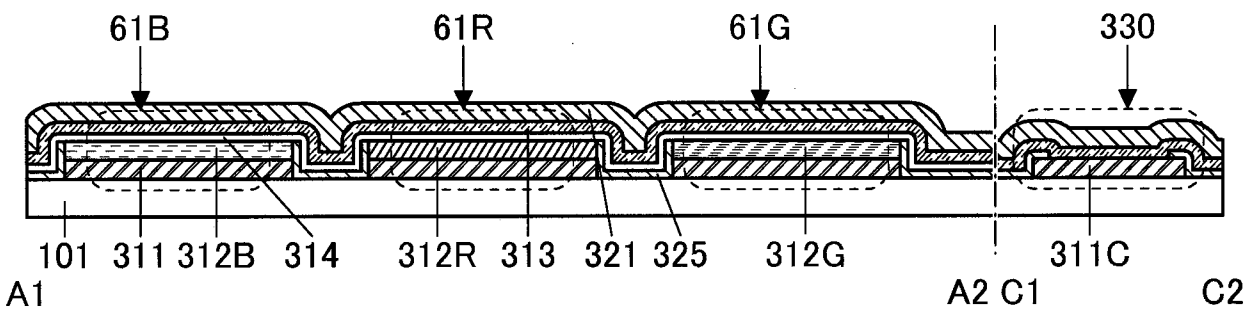
【圖41A】



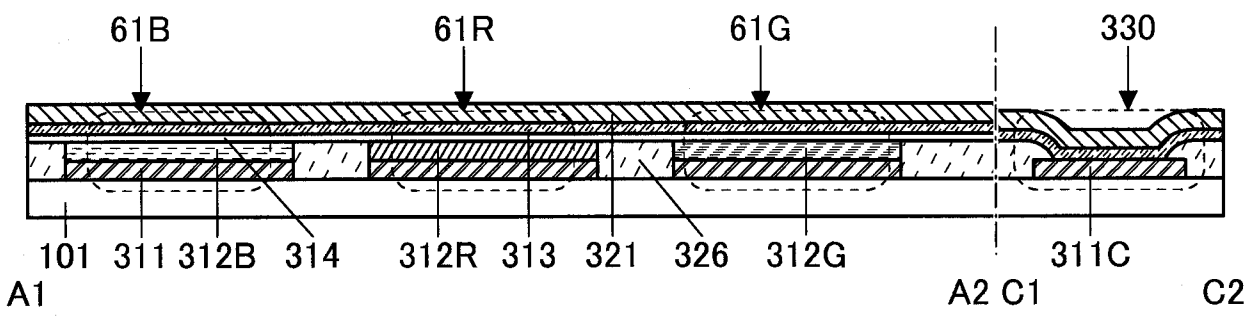
【圖41B】



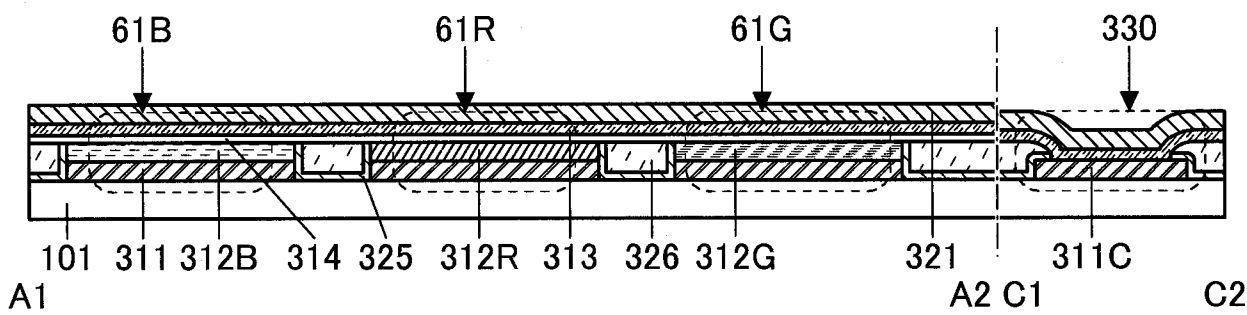
【圖42A】



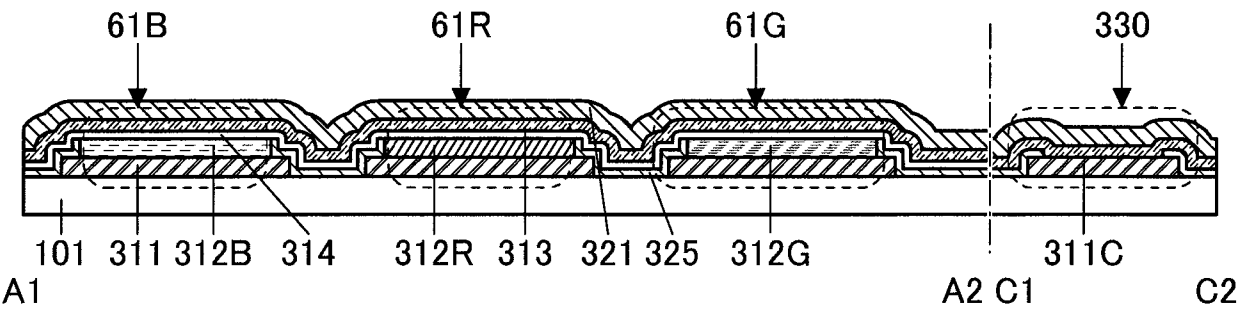
【圖42B】



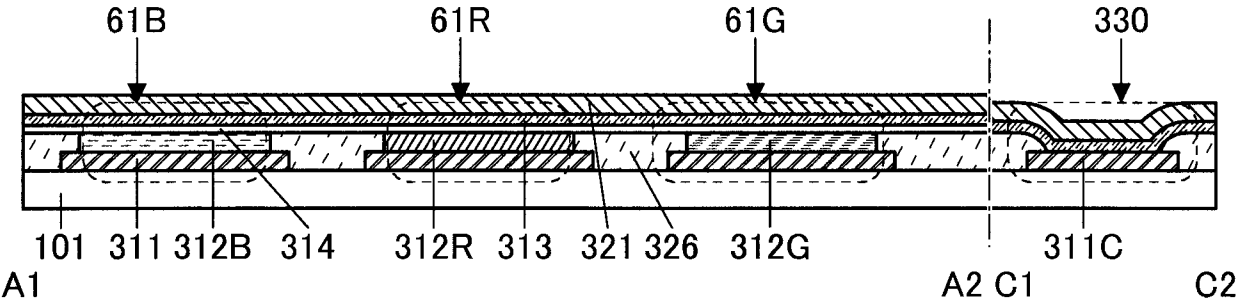
【圖42C】



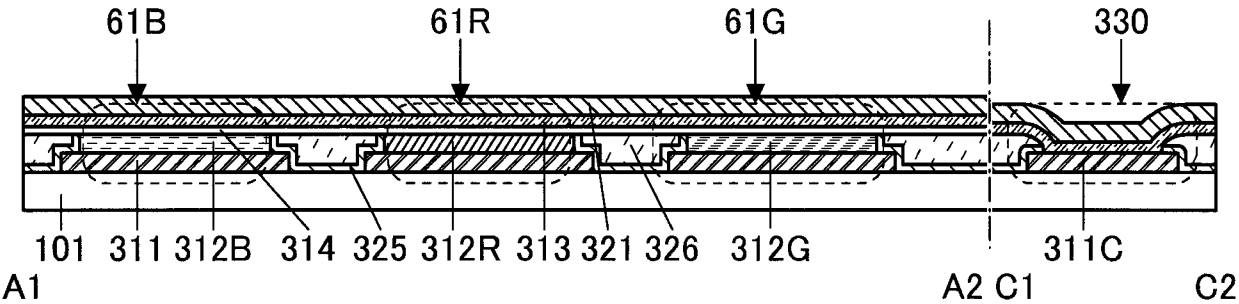
【圖42D】



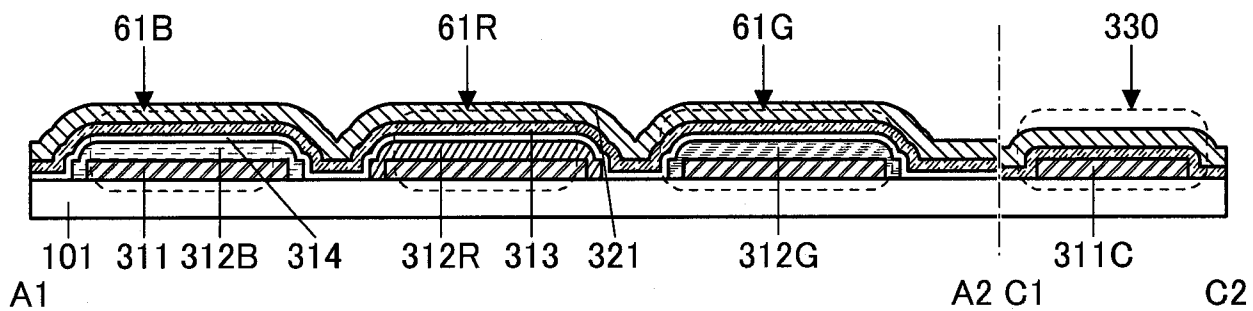
【圖43A】



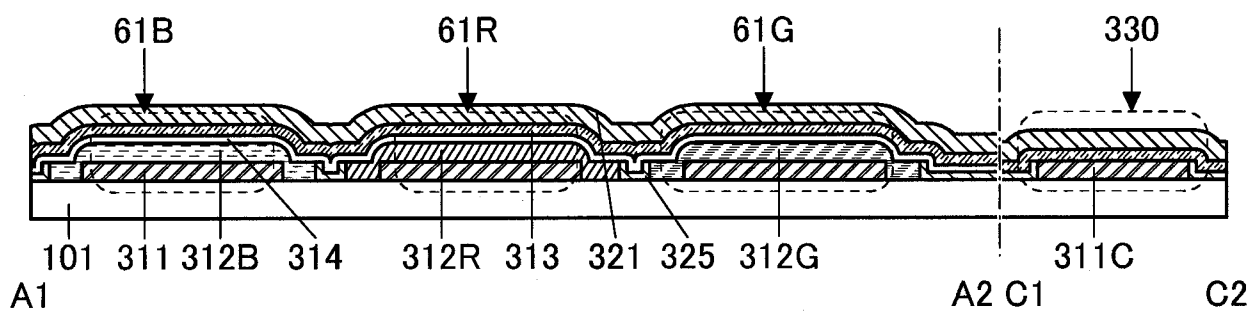
【圖43B】



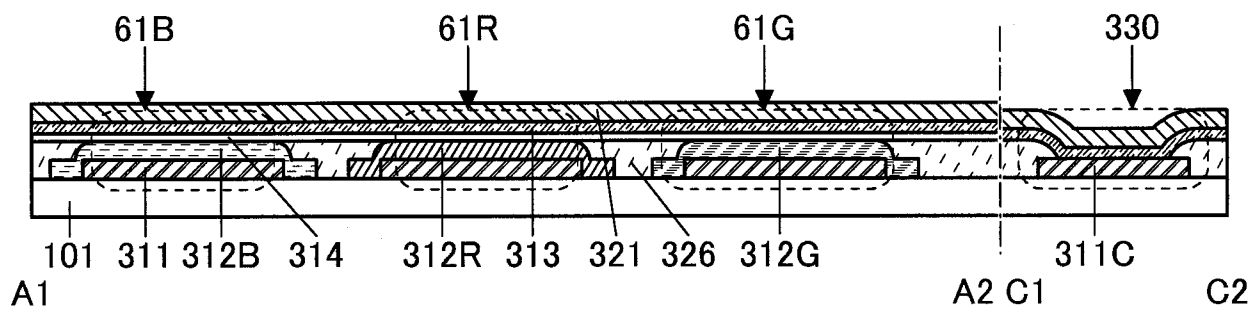
【圖43C】



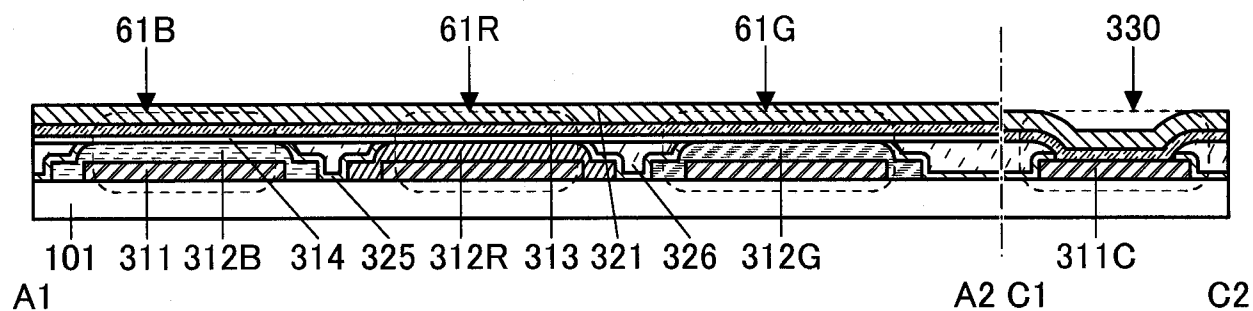
【圖44A】



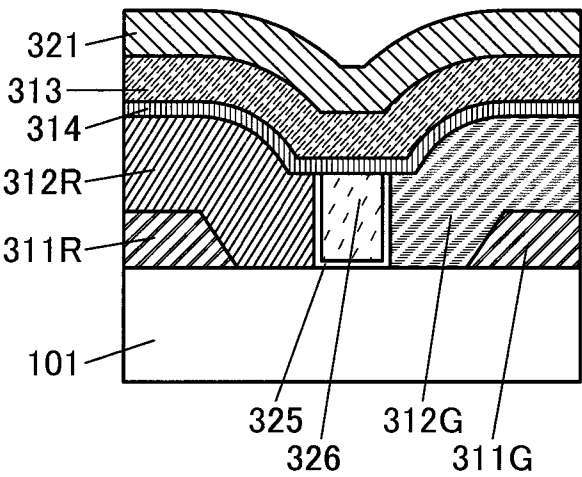
【圖44B】



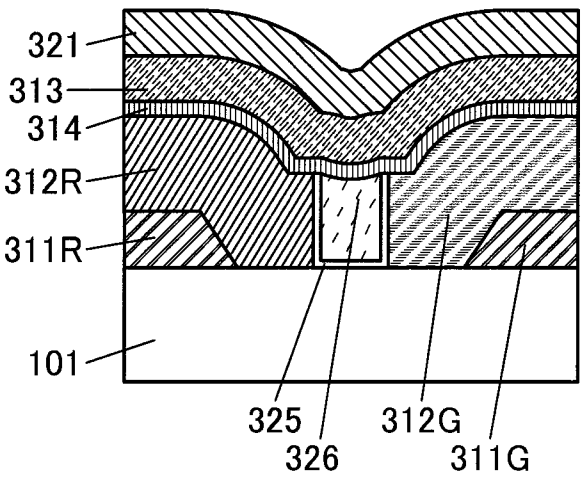
【圖44C】



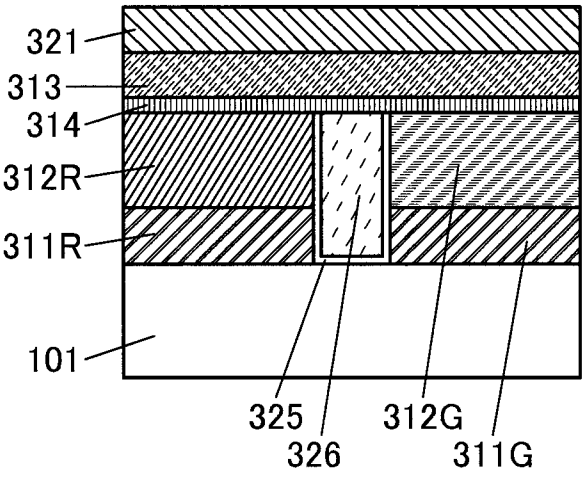
【圖44D】



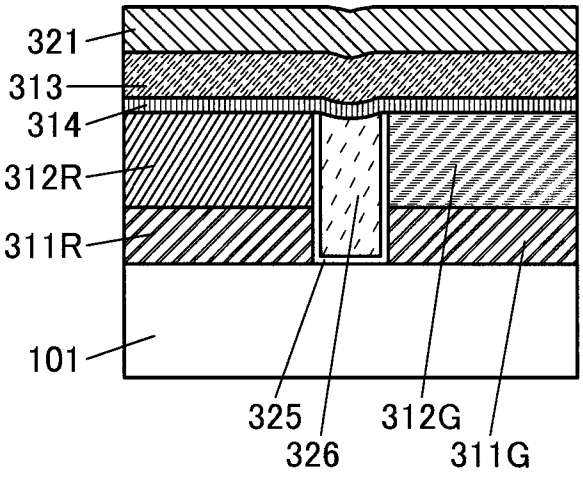
【圖45A】



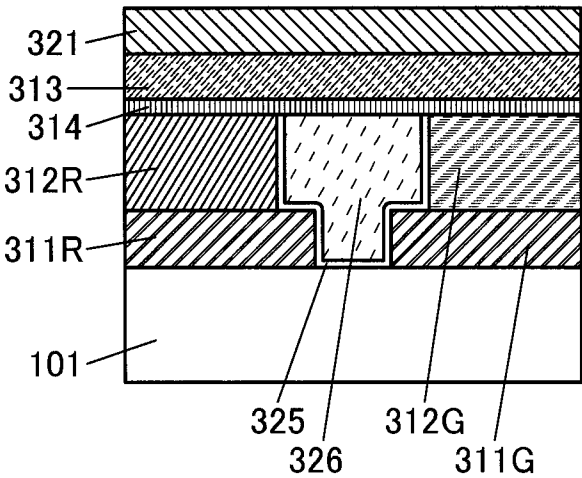
【圖45D】



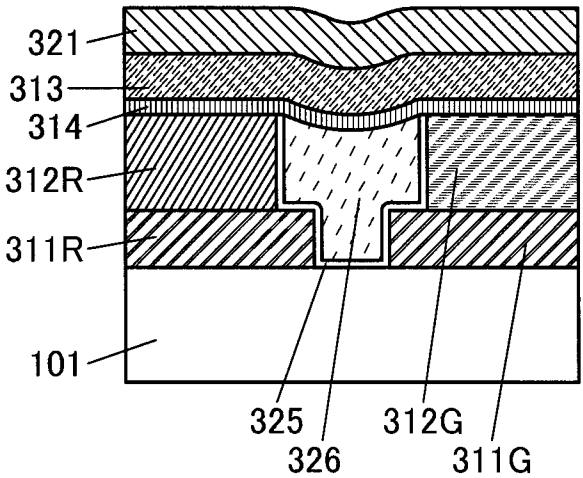
【圖45B】



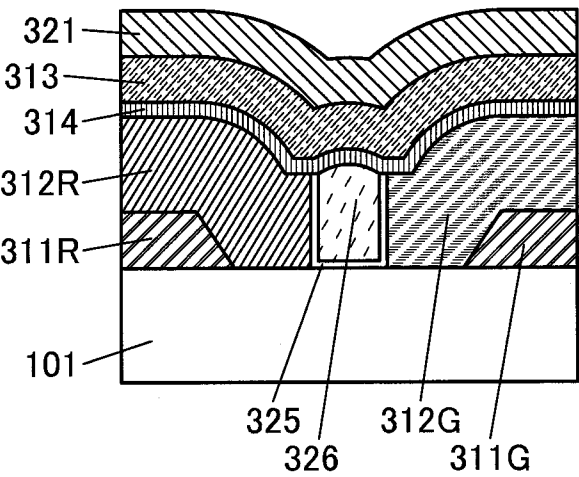
【圖45E】



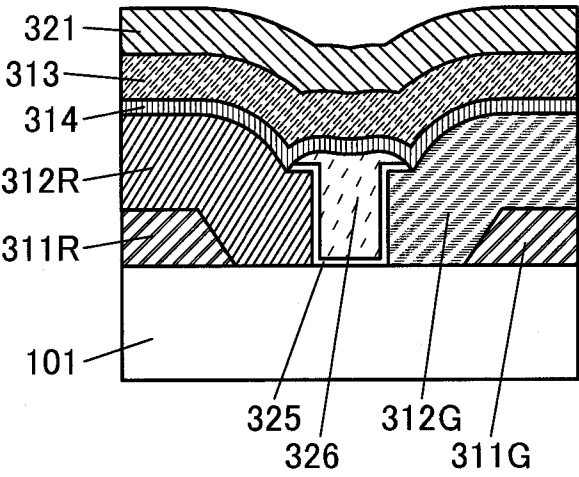
【圖45C】



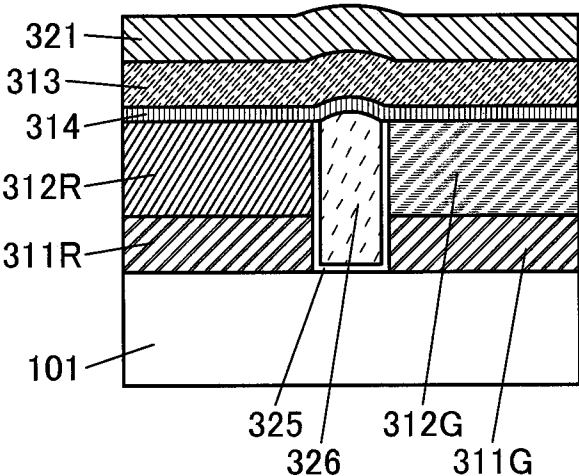
【圖45F】



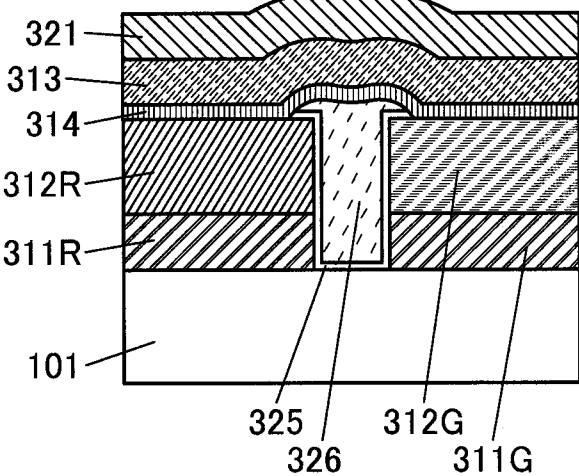
【圖46A】



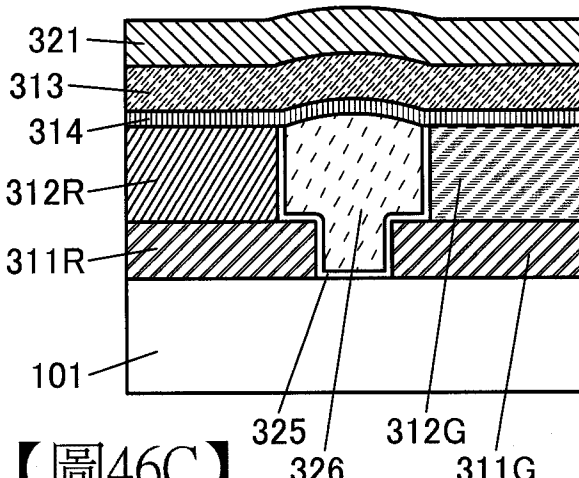
【圖46D】



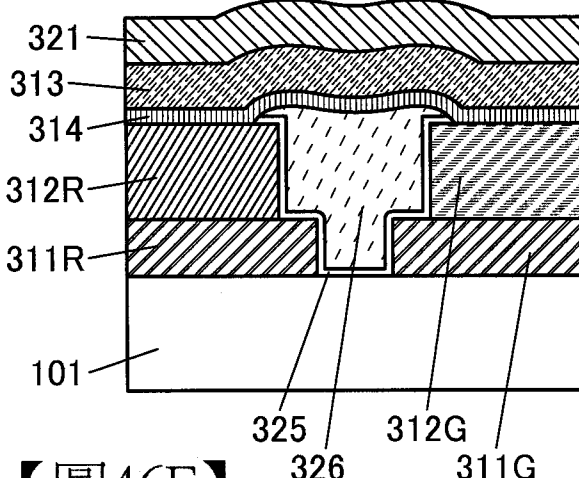
【圖46B】



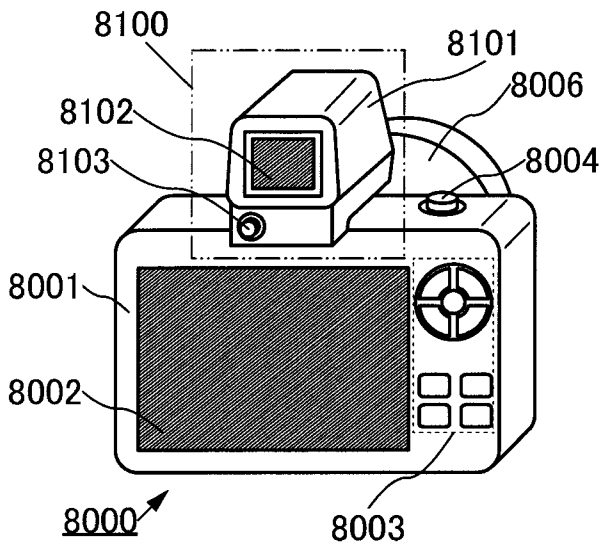
【圖46E】



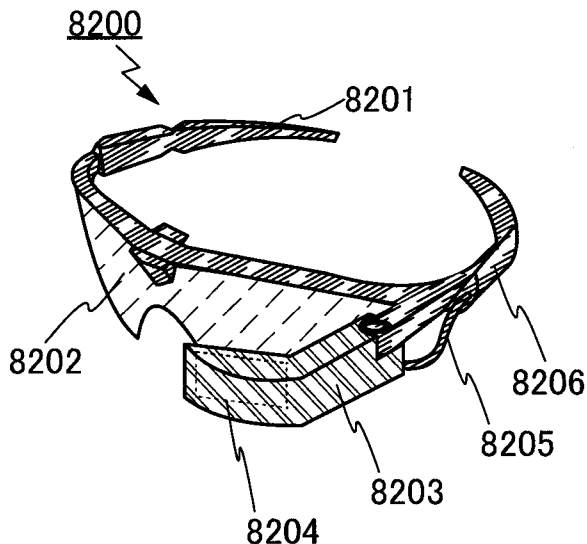
【圖46C】



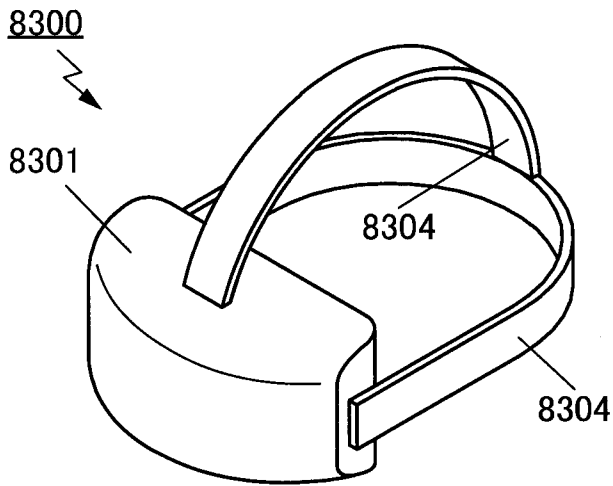
【圖46F】



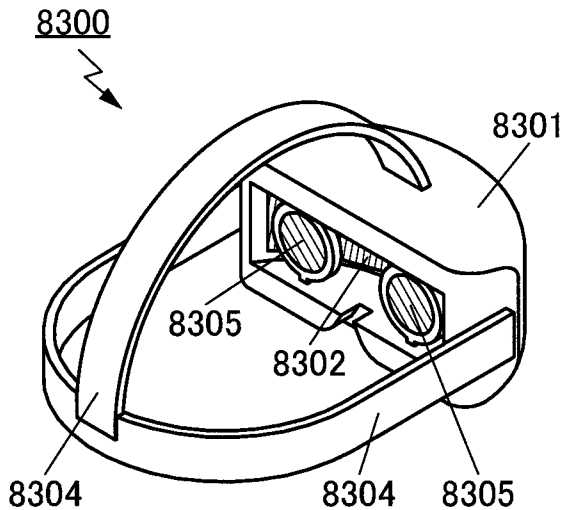
【圖47A】



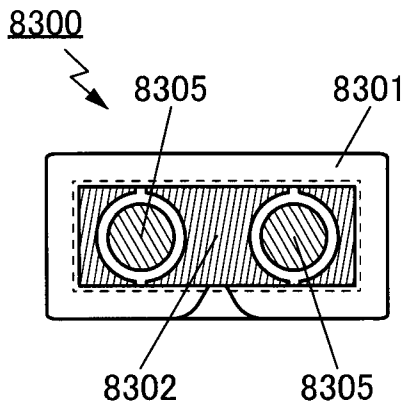
【圖47B】



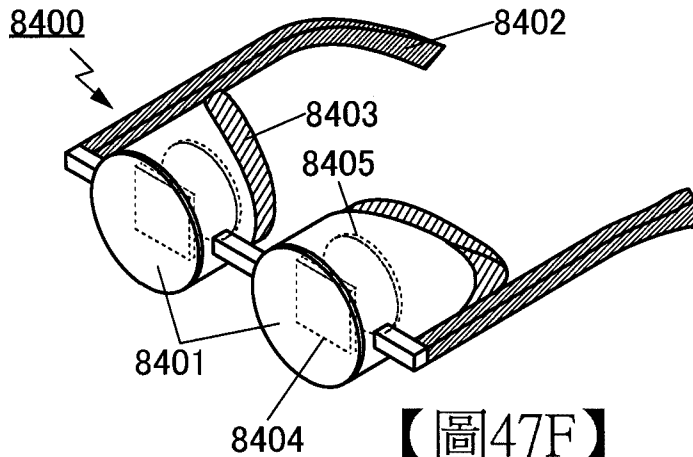
【圖47C】



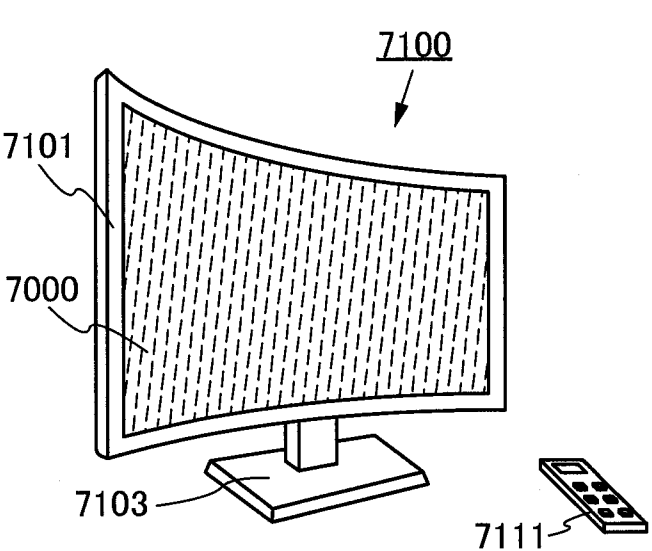
【圖47D】



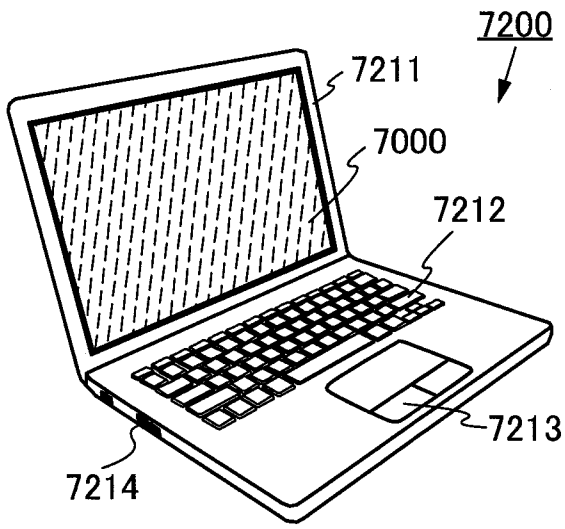
【圖47E】



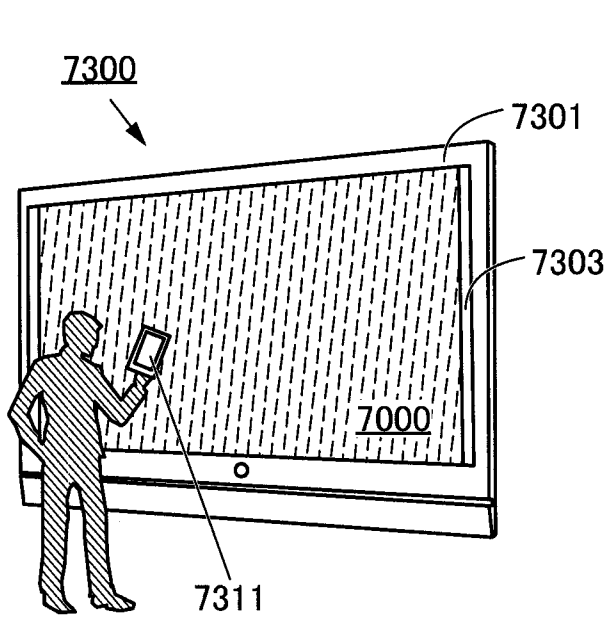
【圖47F】



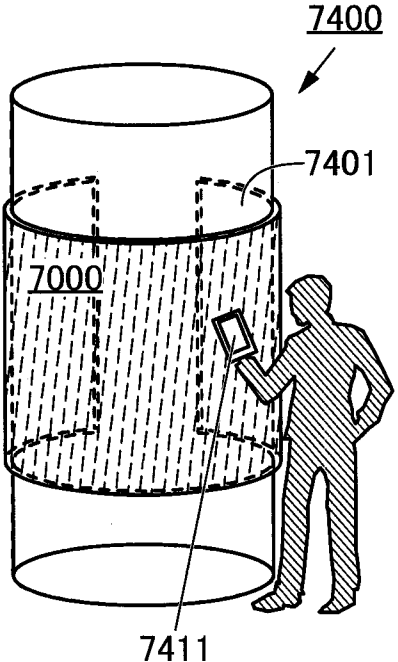
【圖48A】



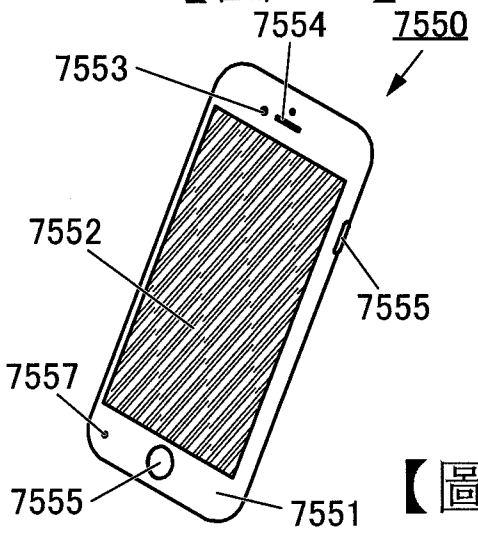
【圖48B】



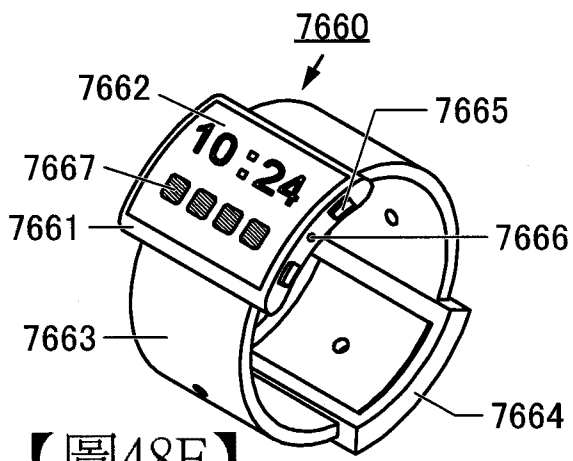
【圖48C】



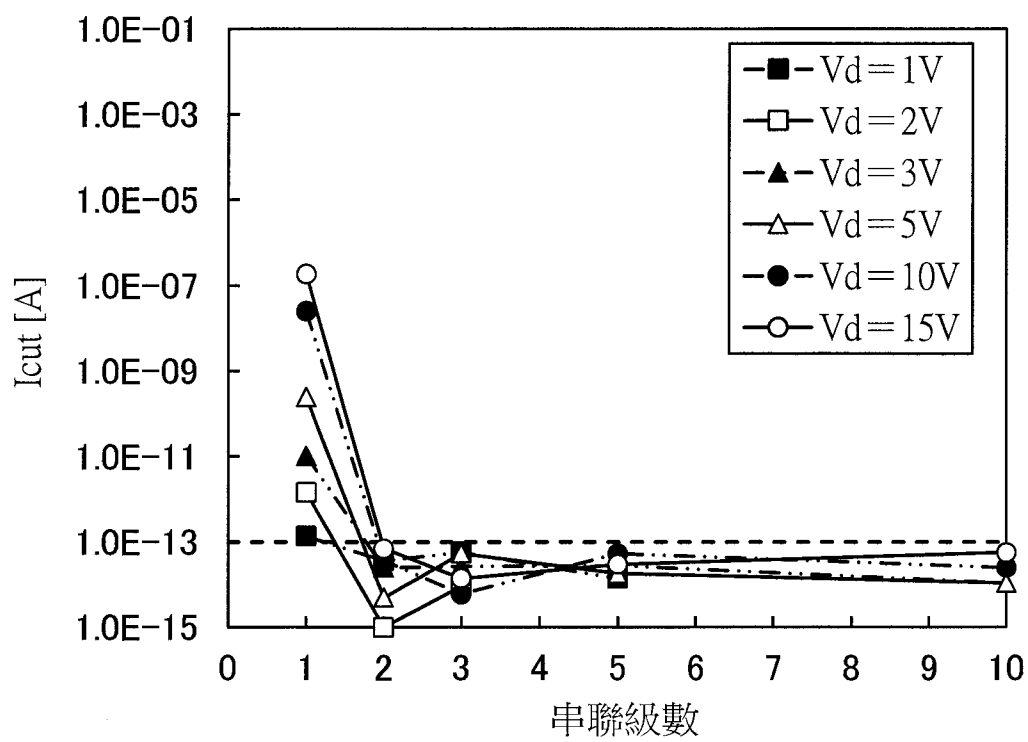
【圖48D】



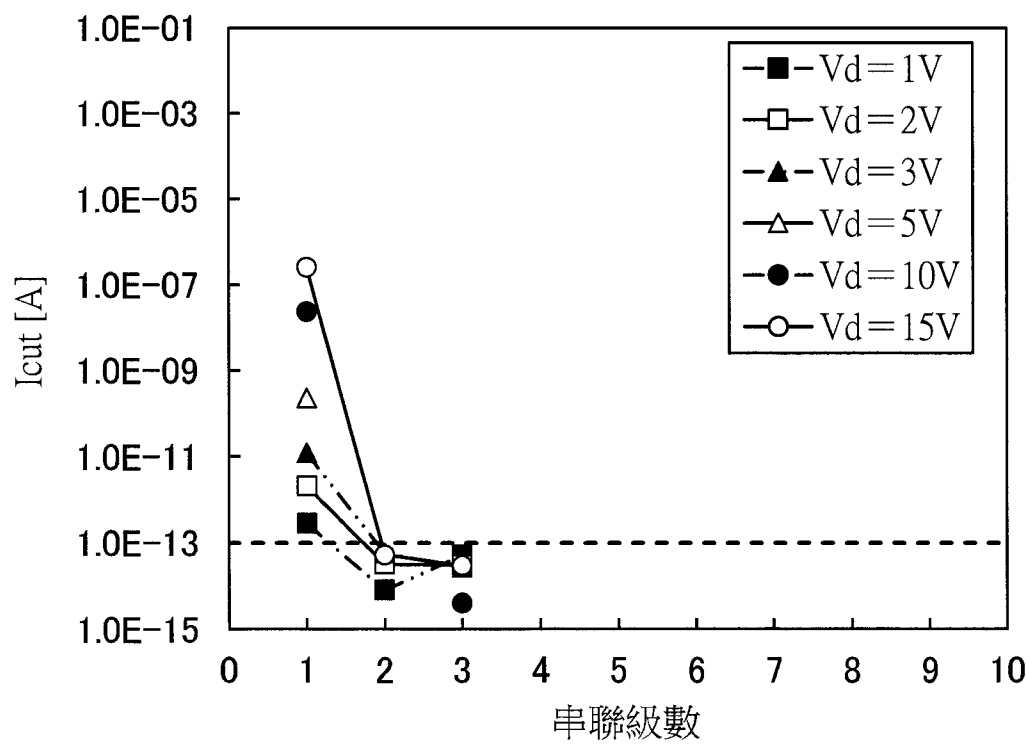
【圖48E】



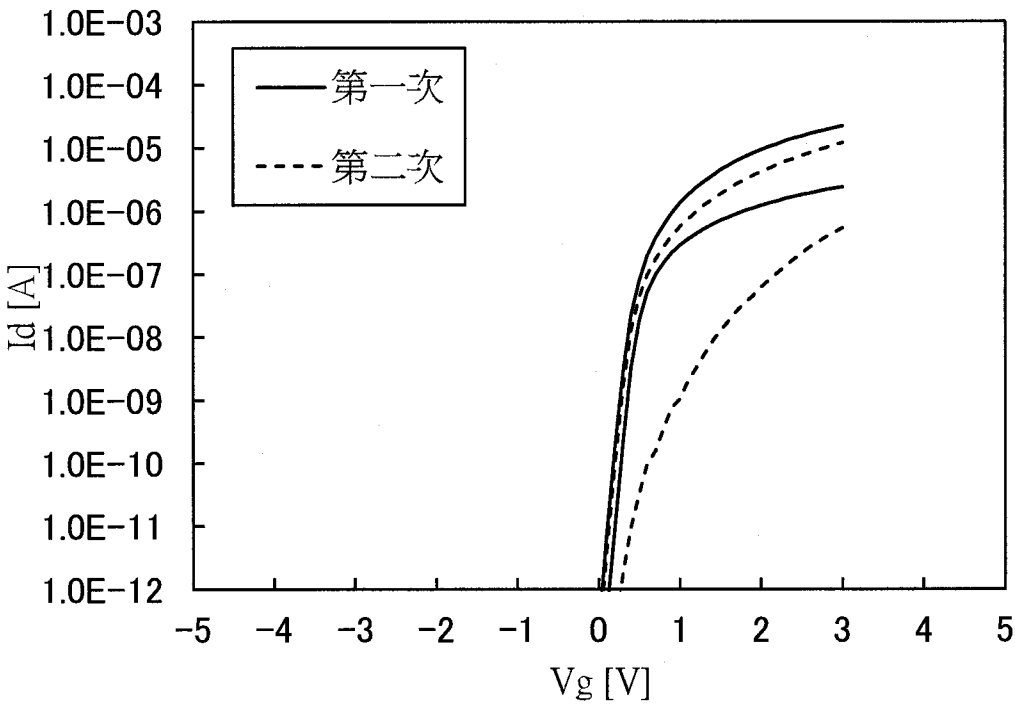
【圖48F】



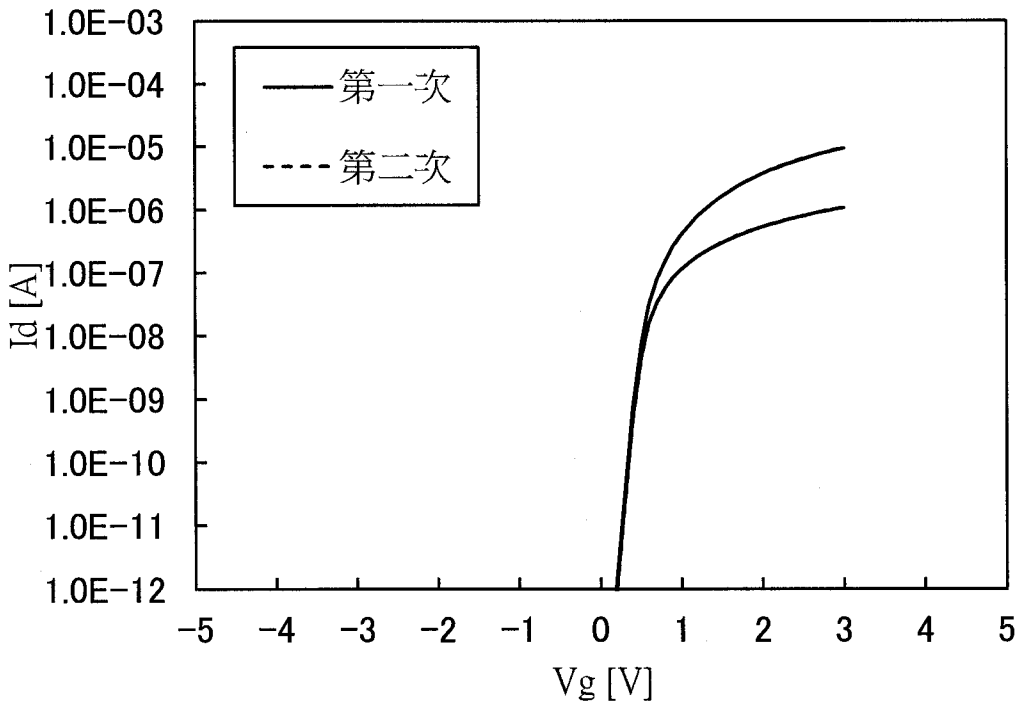
【圖49A】



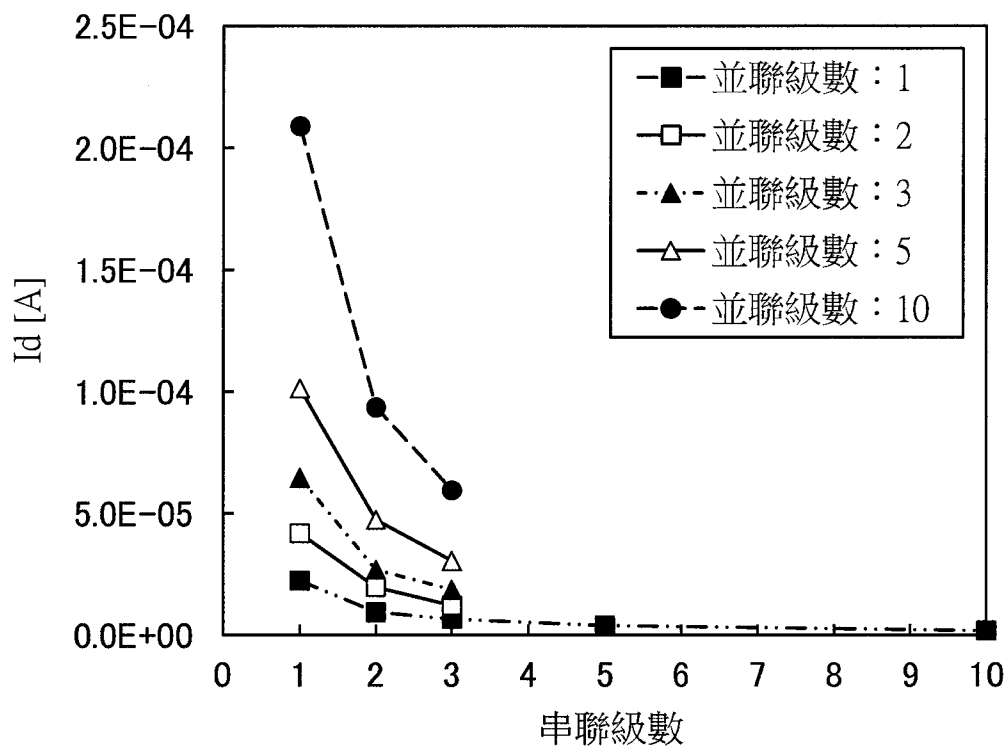
【圖49B】



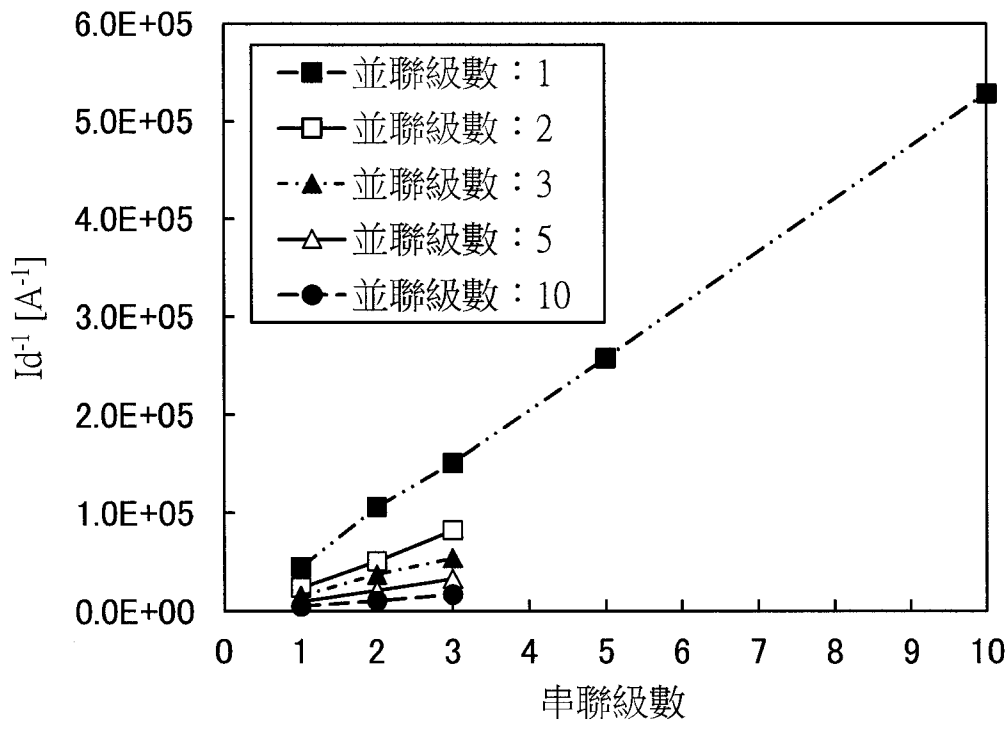
【圖50A】



【圖50B】



【圖51A】



【圖51B】