



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I597707 B

(45)公告日：中華民國 106 (2017) 年 09 月 01 日

(21)申請案號：102124599

(22)申請日：中華民國 102 (2013) 年 07 月 09 日

(51)Int. Cl. : **G09G3/32 (2016.01)**

(30)優先權：2012/08/06 日本

2012-174278

(71)申請人：杰奧萊德股份有限公司 (日本) JOLED INC. (JP)

日本

(72)發明人：河田仁 KAWADA, HITOSHI (JP)；豐村直史 TOYOMURA, NAOBUMI (JP)

(74)代理人：陳長文

(56)參考文獻：

TW 200502889A

TW 200609869A

TW 201142792A

CN 101154361A

US 2006/0038752A1

審查人員：張簡宏偉

申請專利範圍項數：20 項 圖式數：26 共 92 頁

(54)名稱

顯示面板、顯示裝置及電子設備

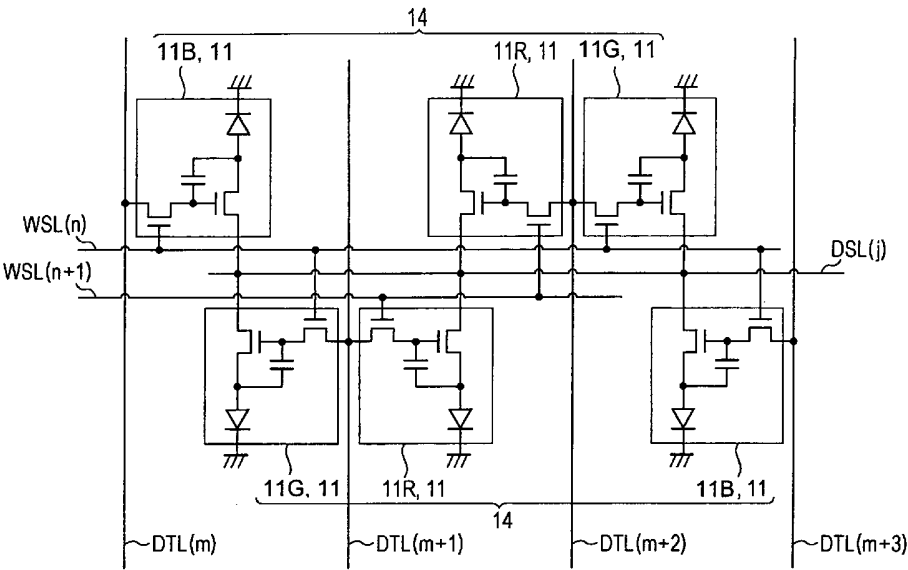
DISPLAY PANEL, DISPLAY DEVICE AND ELECTRONIC APPARATUS

(57)摘要

本發明係關於一種顯示裝置，其包含：以包括列及行之一矩陣安置之複數個像素電路，該複數個像素電路包括一第一像素電路及一第二像素電路，該第一像素電路經組態以發射一第一色彩之光，該第二像素電路經組態以發射一第二色彩之光；其中一給定信號線分別提供一第一影像資料信號及一第二影像資料信號給該第一像素電路及該第二像素電路，該第一像素電路及該第二像素電路經組態以在一水平掃描週期內分別接收來自該給定信號線之該第一影像資料信號及該第二影像資料信號，該第一像素電路經組態以在該水平掃描週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，並且其中該第一色彩為綠色。

A display device, comprising: a plurality of pixel circuits disposed in a matrix including rows and columns, the plurality of pixel circuits including a first pixel circuit and a second pixel circuit, the first pixel circuit being configured to emit light of a first color, the second pixel circuit being configured to emit light of a second color; wherein a given signal line provides a first image data signal and a second image data signal respectively to the first pixel circuit and the second pixel circuit, the first pixel circuit and the second pixel circuit being configured to respectively receive the first image data signal and the second image data signal from the given signal line within a horizontal scanning period, the first pixel circuit being configured to receive the first image data signal before the second pixel circuit receives the second image data signal within the horizontal scanning period, and wherein the first color is green.

指定代表圖：



DTL : DTL(1)至DTL(M) WSL : WSL(1)至WSL(N) DSL : DSL(1)至DSL(J)
(M為4之倍數) (N為一偶數) (J=N/2)

圖3

符號簡單說明：

- 11 . . . 像素
- 11B . . . 像素
- 11G . . . 像素
- 11R . . . 像素
- 14 . . . 顯示像素
- DSL . . . 電力線
- DTL . . . 信號線
- WSL . . . 掃描線

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

顯示面板、顯示裝置及電子設備

DISPLAY PANEL, DISPLAY DEVICE AND ELECTRONIC
APPARATUS

【先前技術】

本發明技術係關於包括一發光元件(諸如用於各像素之一有機EL(電致發光)元件)之一顯示面板、包括該顯示面板之一顯示裝置及一電子設備。

近年來，在作為一像素之一發光元件執行一影像顯示之顯示裝置之領域中，已開發使用其中發光光度根據一流動電流值而變化之一電流驅動類型之發光元件(舉例而言，有機EL元件)之一顯示裝置且促進該顯示裝置商業化。該有機EL元件與一液晶元件或類似物不同且為一自發光元件。因此，因為使用有機EL元件之一顯示裝置(一有機EL顯示裝置)不必具有一光源(背光)，故該顯示裝置可能為較薄的且具有高於具有一光源之一液晶顯示裝置之一光度。

此處，一般而言，有機EL元件之電流-電壓(I-V)特性根據時程而劣化(時間劣化)。在其中有機EL元件由電流驅動之一像素電路中，當有機EL元件之I-V特性根據時程變化時，因為有機EL元件對串聯連接至該有機EL元件之一驅動電晶體之分壓比變化，故該驅動電晶體之一閘極與一源極之間之一電壓亦變化。因此，因為流動至一驅動電晶體之電流值變化，故流動至該有機EL元件之一電流值亦變化且發光光度亦根據該電流值變化。

此外，存在當驅動電晶體之臨限電壓(V_{th})及移動性(μ)根據時程

變化且 V_{th} 及 μ 歸因於一製程之可變性而對於各像素電路而言不同之情形。在驅動電晶體之 V_{th} 及 μ 對於各像素電路而言不同之一情形中，因為流動至驅動電晶體之電流值針對各像素電路而變化，故即使將相同電壓施加至該驅動電晶體之閘極，有機EL元件之發光光度亦變化且一螢幕之均勻性受損。

此處，儘管有機EL元件之I-V特性根據時程變化且驅動電晶體之 V_{th} 及 μ 根據時程變化，已開發其中為維持有機EL元件之均勻發光光度不受影響而因此併入相對於有機EL元件之I-V特性之變化之補償函數及相對於驅動電晶體之 V_{th} 及 μ 之變化之校正函數之一顯示裝置(舉例而言，參考日本未經審查專利申請公開案第2008-083272號)。

【發明內容】

此處，舉例而言，在如圖11中展示之相關技術中之一驅動方法中，每1H週期執行一 V_{th} 校正(其中驅動電晶體之閘極與源極之間之一電壓設定為接近該驅動電晶體之臨限電壓)及一信號寫入(其中將根據一圖片信號之一信號電壓寫入在該驅動電晶體之閘極中)。因此，在該驅動方法中，難以縮短一1H週期且縮短每1F之一掃描週期(即，設定一高速驅動)。因此，舉例而言，在一共同1H週期內使用兩條線一起執行 V_{th} 校正之後，在下一個1H週期內針對各線執行信號寫入，如圖12中所展示。歸因於 V_{th} 校正被統整，該驅動方法適於一高速驅動。然而，未來需要進一步的高速驅動。

此處，舉例而言，在圖12中展示之一驅動方法中，認為一1H週期實質上被縮短。然而，在這樣做之一情形中，舉例而言，在第n列之一像素及第n+1列之一像素中，信號寫入中之時序裕度被大幅縮短。當該時序裕度變得不充足時，歸因於瞬變現象，難以在像素中寫入所要值之信號電壓。因此，存在發生光度不均勻及色度偏移之問題。

需要提供能夠在以高速驅動時減少歸因於瞬變現象之光度不均勻及色度偏移之發生之一顯示面板、包括此一顯示面板之一顯示裝置及一電子設備。

根據本發明技術之一第一實施例，提供一種顯示面板，其包括：複數個像素，其含有三或三個以上子像素，在該三或三個以上子像素中，發光色之種類彼此不同。當將 k 個像素列($k \geq 2$)設定為一個單元時，此顯示面板進一步包括：複數條掃描線，該複數條掃描線經指派使得 k 根掃描線指派給一個單元，且該複數條掃描線用於選擇各子像素；及複數條電力線，在該複數條電力線中之一根線指派給一個單元且該複數條電力線用於供應驅動電流給各子像素)。各掃描線連接至一個單元內之同一發光色之複數個子像素。各電力線連接至一個單元內之所有子像素。此處，將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由使用包括在一個像素中之複數個發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標。此時，指派給一個單元之 k 根掃描線之最高列中之一掃描線連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素。

根據本發明技術之一第一實施例，提供一種顯示裝置，其包括：該第一顯示面板及用於驅動該第一顯示面板之一驅動電路。

根據本發明技術之一第一實施例，提供包括該第一顯示裝置之一電子設備。

在根據本發明技術之第一實施例之該顯示面板、該顯示裝置及該電子設備中，用於各子像素之選擇掃描之各掃描線連接至一個單元內之同一發光色之複數個子像素。此外，用於供應驅動電流給各子像素之各電力線連接至一個單元內之所有子像素。在這樣做時，舉例而言，在在相同週期相對於一個單元內之所有子像素執行 V_{th} 校正之

後，可按順序針對一個單元內之同一發光色之各子像素執行信號電壓之寫入。此處，通常不必藉由針對各單色而分離來執行信號電壓之寫入。舉例而言，在相同週期相對於複數種發光色之子像素執行信號電壓之寫入之後，自然可能在相同週期相對於其他種類之發光色之子像素執行信號電壓之寫入。因此，舉例而言，可能針對各單元共同地執行Vth校正及信號電壓之寫入且可能增強一高速驅動。此外，在上文描述之驅動方法中，在同一發光色之各子像素中，自Vth校正之結束至信號電壓之寫入之開始之週期(一等待時間，如其命名)一致，因此可能使同一發光色之子像素之等待時間對於各線而言一致。

此外，根據本發明技術之實施例，指派給一個單元之k根掃描線中之最高列之掃描線連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素。此處，「其中單色座標與混合色座標之間之距離相對最短之子像素(下文中稱為一「特定子像素」)」表示其中在信號電壓偏離所要值之一情形中發光光度及色度之變化相對最大之一子像素。此外，「最高列」表示在一個單元內之信號寫入序列中首先選擇之一掃描線。即，根據本發明技術之實施例，首先執行一個單元內之信號寫入序列中之至特定子像素中之信號寫入。因此，當執行至特定子像素中之信號寫入時，時序裕度不受至其他子像素中之信號寫入之限制。

在根據本發明技術之第一實施例之該顯示面板、該顯示裝置及該電子設備中，該第一顯示面板可進一步包括複數條信號線，在該複數條信號線中之a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線指派給各像素列中之各像素且該複數條信號線用於供應對應於一圖片信號之信號電壓給各子像素。在此情形中，指派給各像素列中之各像素之a根信號線可連接至在一個像素中非共用掃描線之兩種發光色之子像素。

在根據本發明技術之第一實施例之該顯示面板、該顯示裝置及該電子設備中，包括在一個像素中之發光色之種類之數目可為三。在此情形中，第一信號線可連接至兩種發光色之子像素，而不是其中單色座標與混合色座標之間之距離相對最小之發光色之子像素。此外，在根據本發明技術之第一實施例之一顯示面板、一顯示裝置及一電子設備中，包括在一個像素中之發光色之種類之數目可為四。在此情形中，指派給各像素列中之各像素之a根信號線中之第二信號線可連接至在一個像素中非共用掃描線之兩種發光色之子像素，而且可連接至包括其中單色座標與混合色座標之間之距離相對最小之發光色之子像素之兩種發光色之子像素。此外，第一信號線可連接至非連接至第二信號線之兩種發光色之子像素。

在根據本發明技術之第一實施例之該顯示裝置及該電子設備中，各子像素可包括一發光元件、用於驅動該發光元件之一驅動電晶體及用於將對應於圖片信號之信號電壓寫入至該驅動電晶體之閘極之一寫入電晶體。在此情形中，一驅動電路可針對各單元共同地執行Vth校正(其中驅動電晶體之閘極與源極之間之電壓設定為接近該驅動電晶體之臨限電壓)及信號電壓之寫入。此外，在相對於連接至指派給一個單元之k根掃描線中之最高列之掃描線之所有子像素在一個單元中之各子像素中執行信號電壓之寫入之後，該驅動電路可相對於連接至其他掃描線之所有子像素執行信號電壓之寫入。

根據本發明技術之一第二實施例，提供一種顯示面板，其包括：含有三或三個以上子像素之複數個像素，在該三或三個以上子像素中，發光色之種類彼此不同。該顯示面板進一步包括複數條信號線，在該複數條信號線中a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線指派給各像素列中之各像素且該複數條信號線用於供應對應於圖片信號之信號電壓給各子像素。此顯示面板進一步包括複數條掃描

線，在該複數條掃描線中 b ($2 \leq b \leq (\text{一個像素中之子像素之總數})$)根掃描線指派給各像素列並且連接至同一發光色之複數個子像素且用於選擇各子像素。此處，指派給各像素之 a 根信號線中之第一信號線連接至在一個像素中非共用掃描線之兩種發光色之子像素。

根據本發明技術之一第二實施例，提供一種顯示裝置，其包括：第二顯示面板及用於驅動該第二顯示面板之一驅動電路。

根據本發明技術之一第二實施例，提供一種電子設備，其包括該第二顯示裝置。

在根據本發明技術之第二實施例之該顯示面板、該顯示裝置及該電子設備中，用於選擇掃描各子像素之各掃描線經指派使得 b ($2 \leq b \leq (\text{一個像素中之子像素之總數})$)根掃描線指派給各像素列，並且連接至同一發光色之複數個子像素。此外，用於將信號電壓寫入至各子像素中之複數條信號線經指派使得 a ($2 \leq a \leq (\text{一個像素中之子像素之總數})$)根信號線指派給各像素列中之各像素。在這樣做時，舉例而言，在以同一週期相對於複數個子像素執行 V_{th} 校正之後，可按順序針對同一發光色之各子像素執行信號電壓之寫入。此處，沒有必要通常藉由針對各單色分離而執行信號電壓之寫入。舉例而言，在相對於複數種發光色之子像素以同一週期執行信號電壓之寫入之後，自然可能相對於其他種類之發光色之子像素以同一週期執行信號電壓之寫入。在任何情形中，在同一發光色中之各子像素中，自 V_{th} 校正之結束至一信號電壓之寫入之週期(一等待時間，如其命名)一致，因可能使同一發光色之子像素之等待時間對於各線而言一致。

此外，根據本發明技術之實施例，可能首先根據一信號線與一子像素之間之連接之一實施例及一掃描線與一子像素之間之一實施例，在信號寫入序列中執行至易歸因於瞬變現象而受影響之子像素中之信號寫入、連同易歸因於瞬變現象而受影響之子像素一起執行至不

易歸因於瞬變現象而受影響之子像素中之信號寫入，且在該序列之中間或在末端處執行。因此，當執行至易歸因於瞬變現象而受影響之子像素中之信號寫入時，可能使時序裕度不受至其他子像素中之信號寫入之限制。

在根據本發明技術之第二實施例之該顯示面板、該顯示裝置及該電子設備中，包括在一個像素中之發光色之種類之數目可為三。此處，將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標，且將能夠藉由使用包括在一個像素中之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標可設定為混合色座標。此時，第一信號線可連接至兩種發光色之子像素，而不是其中單色座標與混合色座標之間之距離相對最短之發光色之子像素。此外，在根據本發明技術之第二實施例之該顯示面板、該顯示裝置及該電子設備中，包括在一個像素中之發光色之種類之數目可為四。此處，將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標，且將能夠藉由使用包括在一個像素中之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標。此時，指派給各像素之 a 根信號線中之第二信號線可連接至在一個像素中非共用掃描線之兩種發光色之子像素，並且可連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之兩種發光色之子像素。此外，該第一信號線可連接至非連接至該第二信號線之兩種發光色之子像素。此外，該第一信號線可連接至包括其中單色座標與混合色座標之間之距離相對第二最短之發光色之子像素之兩種發光色之子像素。

根據本發明技術之一第三實施例，提一種顯示裝置，其包括：一顯示面板及用於驅動一顯示面板之一驅動電路。該顯示面板含有包括複數個子像素之複數個像素，在該複數個子像素中，發光色之種類

彼此不同。各子像素包括一發光元件、用於驅動一發光元件之一驅動電晶體及用於將對應於一圖片信號之一信號電壓寫入至該驅動電晶體之閘極之一寫入電晶體。當將 k ($k \geq 2$)個像素列設定為一個單元時，一驅動電路針對各單元共同地執行 V_{th} 校正(其中該驅動電晶體之一閘極與一源極之間之電壓設定為接近該驅動電晶體之臨限電壓)及信號電壓之寫入。此處，將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標，且將能夠藉由使用包括在一個像素中之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標。此時，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素執行至一個單元中之各子像素中之信號電壓之寫入之後，該驅動電路相對於其中發光色之種類不同於其子像素之一種或複數種發光色之子像素執行信號電壓之寫入。

根據本發明技術之一第三實施例，提供一種電子設備，其包括第三顯示裝置。

在根據本發明技術之第三實施例之該顯示裝置及該電子設備中，針對各單元共同地執行 V_{th} 校正及信號寫入。在這樣做時，可能增強一高速驅動。此外，在上文描述之該驅動方法中，在同一發光色之各子像素中，自 V_{th} 校正之結束至信號電壓之寫入之開始之週期(一等待時間，如其命名)一致，因此可能使同一發光色之子像素之等待時間對於各線而言一致。

此外，根據本發明技術之實施例，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素執行至一個單元中之各子像素中之信號電壓之寫入之後，相對於其中發光色之種類不同於其子像素之一種或複數種發光色之子像素執行信號電壓之寫入。此處，「其中單色座標與混合色座標

之間之距離相對最短之子像素(下文稱爲一「特定子像素」)」表示其中在信號電壓偏離所要值之一情形中發光光度及色度之變化相對最大之一子像素。即，根據本發明技術之實施例，首先執行在一單元內之信號寫入序列中之至該特定子像素中之信號寫入。因此，當執行至特定子像素中之信號寫入時，時序裕度不受至其他子像素中之信號寫入之限制。

在根據本發明技術之第三實施例之該顯示裝置及該電子設備中，包括在一個像素中之發光色之種類之數目可爲三。在此情形中，在相對於包括其中單色座標與混合色座標之間之距離相對最短之一種或兩種發光色之子像素執行至一個單元中之各子像素之信號電壓之寫入之後，該驅動電路可相對於其中發光色之種類不同於其子像素之種類之發光色之子像素執行信號電壓之寫入。此外，在根據本發明技術之第三實施例之該顯示裝置及該電子設備中，包括在一個像素中之發光色之種類之數目可爲四。在此情形中，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或兩種發光色之子像素執行至各子像素中之信號電壓之寫入之後，該驅動電路可相對於其中發光色之種類不同於其子像素之種類之發光色之子像素執行信號電壓之寫入。

在根據本發明技術之實施例之該等第一及第二面板、該等第一或第三顯示裝置及該等第一或第三電子設備中，因爲可能使同一發光色之子像素中之等待時間對於各線而言一致，且此外，可能在執行至特定子像素中之信號寫入時使時序裕度不受至其他子像素中之信號寫入之限制，故可能在以高速驅動時減少歸因於瞬變現象之光度不均勻及色度偏移之發生。

【圖式簡單說明】

圖1爲根據本發明技術之第一實施例之顯示裝置之示意性組態

圖；

圖2為表示圖1中之像素之電路之組態之實例之視圖；

圖3為表示圖1中之各像素之佈局之實例之視圖；

圖4為表示圖1中之各像素之佈局之另一實例之視圖；

圖5為其中標繪RGB之座標之xy色度圖；

圖6為其中標繪其之RGB及中間色之座標之u'v'色度圖；

圖7為表示圖3及圖4中之DTL (信號線)之電壓之實例之視圖；

圖8為用於繪示圖1中之顯示裝置之動作之實例之波形圖；

圖9為用於繪示圖1中之顯示裝置之Vth校正以及信號寫入及 μ 校正之掃描之實例之波形圖；

圖10為表示相關技術中之顯示面板中之接線連接之實例之一視圖；

圖11為用於繪示包括圖10中之顯示面板之顯示裝置之動作之實例之波形圖；

圖12為用於繪示包括圖10中之顯示面板之顯示裝置之動作之另一實例之波形圖；

圖13為表示根據比較實例之顯示面板中之各像素之佈局之實例之視圖；

圖14為用於繪示包括圖13中之顯示面板之顯示裝置之動作之實例之波形圖；

圖15為表示圖3及圖4中之掃描線及電力線之硬接線組態之經修改實例之視圖；

圖16為表示根據本發明技術之第二實施例之顯示裝置中之各像素之佈局之實例之視圖；

圖17為表示圖16中之各像素之佈局之另一經修改實例之視圖；

圖18為其中標繪其之RGBW及中間色之座標之u'v'色度圖；

圖19為用於繪示包括圖16及圖17中之佈局之顯示裝置之動作之實例之波形圖；

圖20為表示圖3及圖4中之掃描線及電力線之硬接線組態之另一經修改實例之視圖；

圖21為表示圖16及圖17中之掃描線及電力線之硬接線組態之另一經修改實例之視圖；

圖22為表示根據上文描述之各實施例之發光設備之應用實例1中之外觀之一透視圖；

圖23A為表示自應用實例2中之前側觀察之外觀之透視圖且圖23B表示自另一側觀察之外觀之透視圖；

圖24為表示應用實例3中之外觀之透視圖；

圖25為表示應用實例4中之外觀之透視圖；

圖26A為在應用實例5中為敞開的之狀態之前視圖，圖26B為其之一側視圖，圖26C係為閉合之狀態之前視圖，圖26D為左側視圖，圖26E為一側視圖，圖26F為俯視圖且圖26G為仰視圖。

【實施方式】

下文中，將參考圖式詳細描述本發明技術之實施例。此處，描述之順序將如下。

- 1.第一實施例(顯示裝置)
- 2.第一實施例之經修改實例(顯示裝置)
- 3.第二實施例(顯示裝置)
- 4.應用實例(電子設備)

1.第一實施例

組態

圖1表示根據本發明技術之第一實施例之一顯示裝置1之一示意性組態。此顯示裝置1包括一顯示面板10及用於基於已自外部輸入之

一圖片信號20A及一同步信號20B驅動該顯示面板10之一驅動電路20。舉例而言，該驅動電路20包括一時序產生電路21、一圖片信號處理電路22、一信號線驅動電路23、一掃描線驅動電路24及一電力線驅動電路25。

顯示面板10

顯示面板10為其中複數個像素11以二維形式配置在顯示面板10之一顯示區域10A之整個表面上之一顯示面板。顯示面板10藉由各像素11基於已自外部輸入之一圖片信號20A顯示一影像，各像素11由驅動電路20藉由一主動矩陣驅動來驅動。

圖2表示像素11之電路之組態之實例。舉例而言，各像素11包括一像素電路12及一有機EL元件13。舉例而言，該有機EL元件13具有一組態，在該組態中，按順序層壓一陽極電極、一有機層及一陰極電極。該有機EL元件13包括一元件電容 C_{oled} (未展示)。舉例而言，像素電路12藉由一驅動電晶體 $Tr1$ 、一寫入電晶體 $Tr2$ 及一保持電容 Cs 予以組態且為 $2Tr1C$ 之一電路之一組態。

寫入電晶體 $Tr2$ 控制相對於驅動電晶體 $Tr1$ 之閘極施加對應於圖片信號之信號電壓。特定而言，寫入電晶體 $Tr2$ 對稍後描述之一信號線DTL之一電壓進行取樣並且將其寫入至驅動電晶體 $Tr1$ 之閘極。驅動電晶體 $Tr1$ 驅動有機EL元件13且串聯連接至有機EL元件13。驅動電晶體 $Tr1$ 控制流動至有機EL元件13之電流，該電流對應於已由寫入電晶體 $Tr2$ 寫入之電壓之大小。保持電容 Cs 保持驅動電晶體 $Tr1$ 之一閘極與一源極之間之預定電壓。此處，可藉由不同於上文描述之 $2Tr1C$ 之一電路之組態之一電路來組態像素電路12。舉例而言，可藉由其中一輔助電容 C_{sub} 連接至驅動電晶體 $Tr1$ 之源極之 $2Tr2C$ 之一電路來組態像素電路12。

舉例而言，驅動電晶體 $Tr1$ 及寫入電晶體 $Tr2$ 由一n通道MOS型之

一薄膜電晶體(TFT)形成。此處，不特別限制TFT之種類，舉例而言，可存在一反交錯結構(一底閘極型，如其命名)且可存在一交錯結構(一頂閘極型)。此外，驅動電晶體Tr1及寫入電晶體Tr2可由一p通道MOS型之一TFT形成。

顯示面板10包括在列方向上延伸之複數條掃描線WSL、在行方向上延伸之複數條信號線DTL及在列方向上延伸之複數條電力線DSL。掃描線WSL用於選擇各像素11。信號線DTL用於供應對應於一圖片信號之一信號電壓給各像素11。電力線DSL用於供應驅動電流給各像素11。

像素11提供在各信號線DTL與各掃描線WSL之間之交叉之附近。各信號線DTL連接至稍後描述之信號線驅動電路23之輸出終端(未展示)及寫入電晶體Tr2之源極或汲極。各掃描線WSL連接至稍後描述之掃描線驅動電路24之一輸出終端(未展示)及寫入電晶體Tr2之閘極。各電力線DSL連接至輸出一固定電壓之一電源之一輸出終端(未展示)及驅動電晶體Tr1之源極或汲極。

寫入電晶體Tr2之閘極連接至掃描線WSL。寫入電晶體Tr2之源極或汲極連接至信號線DTL，且寫入電晶體Tr2之源極及汲極中之端子(其非連接至信號線DTL)連接至驅動電晶體Tr1之閘極。驅動電晶體Tr1之源極或汲極連接至電力線DSL，且驅動電晶體Tr1之源極及汲極中之終端(其非連接至電力線DSL)連接至有機EL元件13之一陽極。保持電容Cs之一端連接至驅動電晶體Tr1之閘極，且保持電容Cs之另一端連接至驅動電晶體Tr1之源極(圖2中之有機EL元件13側之終端)。即，保持電容Cs插入在驅動電晶體Tr1之閘極與源極之間。

顯示面板10進一步包括一接地線GND，其連接至如圖2中展示之有機EL元件13之一陰極。接地線GND電連接至為一接地電位之一外部電路(未展示)。舉例而言，接地線GND為形成在整個顯示區域10A

上之一片狀電極。此處，接地線GND可為一帶狀電極，該帶狀電極以對應於一像素列或一像素行之一條紋圖案形成。舉例而言，顯示面板10可進一步包括在顯示區域10A之周邊上之一框架區域，該框架區域不顯示一圖片。舉例而言，該框架區域由一光阻件覆蓋。

圖3及圖4表示在行方向上彼此鄰近之兩個顯示像素14 (稍後描述)中之電路之組態之實例。圖3表示第 n 列($1 \leq n < N$ ， N 為顯示像素列之總數(偶數))及第 $n+1$ 列之顯示像素列中之各像素11之佈局之實例，且圖4表示第 $n+2$ 列及第 $n+3$ 列之顯示像素列中之各像素11之佈局之實例。

此處，一顯示像素列表示由在列方向上在並排配置之複數個顯示像素14形成之一線。另一方面，一像素列表示由在列方向上並排配置之複數個像素11形成之一線且等同於一子像素列。在該實施例中，該顯示像素列及該像素列實質上表示相同線且不必彼此適當地使用顯示像素列及像素列。然而，在該實施例之經修改實例中，有必要彼此適當地使用顯示像素列及像素列。故在下文中，為避免混淆像素列與顯示像素列，將像素列稱為一子像素列。

在第 n 列及第 $n+1$ 列之顯示像素列中及第 $n+2$ 列及第 $n+3$ 列之顯示像素列中之各像素11之佈局係共同的。故在下文中，為避免一重複描述，將省略第 $n+2$ 列及 $n+3$ 列之顯示像素列中之各像素11之佈局之描述。

各像素11對應於在顯示面板10上組態一螢幕之一最小單元之一點。顯示面板10為彩色顯示面板且(舉例而言)像素11等效於發射一單色光(諸如紅色、綠色或藍色)之子像素。在該實施例中，一顯示像素14藉由三個像素11組態，在該三個像素11中，發光色之種類彼此不同。即，發光色之種類之數目為三且包括在各顯示像素14中之像素11之數目亦為三。包括在顯示像素14中之三個像素11藉由一像素11R (其發射紅光)、一像素11G (其發射綠光)及一像素11B (其發射藍光)組

態。

當將 k ($k \geq 2$)個顯示像素列設定為一個單元時，複數個掃描線WSL經指派使得 k 根掃描線指派給一個單元。包括在一個單元中之顯示像素列之數目為兩個或兩個以上且為發光色之種類之數目或更少。因此， k 滿足 $2 \leq k \leq (\text{一個顯示像素14中之像素11之發光色之種類之總數})$ 。特定而言，當將兩個顯示像素列設定為一個單元時，複數條掃描線WSL經指派使得兩根線指派給一個單元。因此，包括在一個單元中之顯示像素列之數目為二且包括在一個單元中之掃描線WSL之數目亦為二。掃描線WSL之總數等於顯示像素列之總數且為 N 。此處，圖3中之 n 為1或大於1之一正整數且為 $N/2$ 或更小，且圖3中之WSL(n)表示第 n 根掃描線WSL。

各掃描線WSL連接至一個單元內之同一發光色之複數個像素11。特定而言，在包括在一個單元中之兩根掃描線WSL(n)及WSL($n+1$)中，掃描線WSL(n)(第一掃描線)連接至包括在一個單元中之複數個像素11G及複數個像素11B且掃描線WSL($n+1$)連接至包括在一個單元中之複數個像素11R。此處，在該實施例中，在包括在一個單元中之兩根掃描線WSL(n)及WSL($n+1$)中，掃描線WSL(n)等同於「上部列」或「最高列」之一掃描線且掃描線WSL($n+1$)等同於「下部列」或「底部列」之一掃描線。

此處，「上部列」表示在一個單元內之信號寫入序列之前半部中選擇之一掃描線。「最高列」表示在一個單元內之信號寫入序列中首先選擇之一掃描線。此外，「下部列」表示在一個單元內之信號寫入序列之後半部中選擇之一掃描線。「底部列」表示在一個單元內之信號寫入序列中最後選擇之一掃描線。

此外，各掃描線WSL連接至一個單元內之同一發光色之所有像素11。特定而言，在包括在一個單元內之兩根掃描線WSL(n)及

WSL(n+1)中，掃描線WSL(n)連接至一個單元中之所有像素11G及所有像素11B且掃描線WSL(n+1)連接至一個單元內之所有像素11R。

複數條電力線DSL經指派使得一根線指派給一個單元。因此，包括在一個單元中之電力線DSL之數目為一。電力線DSL之總數等於像素列之總數之一半且為 $J (=N/2)$ 。此處，圖3中之 j 為1或大於1之一正整數且為 $N/2$ 或更小，且圖3中之DSL(j)表示第 j 根電力線DSL。各電力線DSL連接至一個單元內之所有像素11。特定而言，包括在一個單元中之一根電力線DSL連接至包括在一個單元中之所有像素11)(11R、11G及11B)。

複數條信號線DTL經指派使得 a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線DTL指派給各顯示像素列中之各顯示像素14。特定而言，複數條信號線DTL經指派使得兩根信號線DTL指派給各顯示像素列中之各顯示像素14。在指派給各顯示像素列中之各顯示像素14之 a 根信號線DTL中，一根信號線DTL (第一信號線)連接至在一個顯示像素14中非共用掃描線WSL之兩種發光色之像素11。特定而言，在指派給各顯示像素列中之各顯示像素14之兩根信號線DTL中，一根信號線DTL (第一信號線)連接至在一個顯示像素14中非共用掃描線WSL之兩種發光色之像素11，且其他信號線DTL連接至一個顯示像素14中之剩餘種類(一種或複數種)發光色之像素11。

更特定而言，包括在第 n 列及第 $n+1$ 列之像素列中之複數個顯示像素14中之在行方向上彼此鄰近之兩個顯示像素14 (即，在一個單元中列彼此不同且彼此鄰近之兩個顯示像素14)集中。在包括在此等兩個像素14中之第 n 列之顯示像素列中之顯示像素14中，指派兩根信號線DTL(m)及DTL($m+2$)。此處，信號線DTL之數目等於包括在一個像素列中之像素11之數目且為 M (M 為4之一倍數)。在圖3中， m 為1或大於1之一正整數且為 $M-4$ 或更小，且為在不同於1之一情形下等於(4之

一倍數+1)。因此，圖3中之DTL(m)表示第m根信號線DTL。

在上文描述之兩根信號線DTL(m)及DTL(m+2)中，一根信號線DTL(m+2)(第一信號線)連接至在一個顯示像素14中非共用掃描線WSL之兩種發光色之像素11R及11B，且另一信號線DTL(m)連接至剩餘一種發光色之像素11G。此外，在包括在上文描述之兩個顯示像素14中之第n+1列之像素列中之顯示像素14中，指派兩根信號線DTL(m+1)及DTL(m+3)。在兩根信號線DTL(m+1)及DTL(m+3)中，一根信號線DTL(m+1)(第一信號線)連接至在一個顯示像素14中非共用掃描線WSL之兩種發光色之像素11R及11B，且另一信號線DTL(m+3)連接至剩餘種類之發光色之像素11G。即，在其中在一個單元內顯示像素列彼此不同且彼此鄰近之兩個顯示像素14中，對於一個顯示像素14指派偶數行之兩根信號線DTL(m)及DTL(m+2)且對於其他顯示像素14指派奇數行之兩根信號線DTL(m+1)及DTL(m+3)。在這樣做時，信號線DTL之總數被壓縮至一最小值。

在其中顯示像素列在一個單元內彼此不同且彼此鄰近之兩個顯示像素14中，共用掃描線WSL之兩種發光色之像素11之發光色之組合彼此相等。另一方面，在其中在一個單元內顯示像素列彼此不同且彼此鄰近之兩個顯示像素14中，發光色之配置彼此不同。舉例而言，在一個單元內之上部列中，按GRB之順序在列方向上配置三個像素11，且在一個單元內之下部列中，按BRG之順序在列方向上配置三個像素11。

發光色之種類

接著，將描述指派給一個單元之k根掃描線WSL與包括在顯示像素14中之像素11之發光色之種類之組合。此外，將描述指派給各顯示像素列中之各顯示像素14之a根信號線DTL與包括在顯示像素14中像素11之發光色之種類之組合。

圖5為其中標繪包括在顯示像素14中之三個像素11之發光色之色度之座標之一xy色度圖。圖6為其中使用如下公式1、2及3再次標繪包括在顯示像素14中之三個像素11之發光色之色度之座標(單色座標)之一u'v'色度圖。

公式1

$$\begin{aligned} X &= \frac{x}{y} L \\ Y &= L \\ Z &= \frac{1-x-y}{y} L \end{aligned}$$

公式2

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} 0.4124 & 0.3576 & 0.1805 \\ 0.2126 & 0.7152 & 0.0722 \\ 0.0193 & 0.1192 & 0.9505 \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix}$$

公式3

$$\begin{aligned} u' &= \frac{4X}{X+15Y+3Z} \\ v' &= \frac{9Y}{X+15Y+3Z} \end{aligned}$$

圖6中之A、B及C標繪能夠藉由使用包括在一個顯示像素14中之三種發光色中之兩種任意色彩形成之三種混合色之一u'v'色度圖中之座標(混合色座標)。特定而言，圖6中之A標繪像素11R之發光色(紅色)與圖6中之像素11G之發光色(綠色)之混合色之一u'v'色度圖中之座標。圖6中之B為標繪像素11G之發光色(綠色)與像素11B之發光色(藍色)之混合色之一u'v'色度圖中之一座標。圖6中之C標繪像素11B之發光色(藍色)與像素11R之發光色(紅色)之混合色之一u'v'色度圖。

如上文描述，各掃描線WSL連接至一個單元內之同一發光色之複數個像素11。此時，在指派給一個單元之k根掃描線WSL中，最高

列之掃描線 WSL (第一掃描線) 連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之像素 11 之一種或複數種發光色之像素 11。在該實施例中，應理解，根據圖 6，其中單色座標與混合色座標之間之距離相對最短之發光色之像素 11 為像素 11G。因此，舉例而言，在指派給一個單元之兩根掃描線 WSL 中，最高列之掃描線 WSL (第一掃描線) 連接至包括其中單色座標與混合色座標之間之距離相對最短之像素 11G 之兩種發光色之像素 11G 及 11B。此時，底部列之掃描線 WSL 連接至一種發光色之像素 11R。此處，雖然未展示，在指派給一個單元之 k 根掃描線 WSL 中，最高列之掃描線 WSL (第一掃描線) 可連接至包括其中單色座標與混合色座標之間之距離相對最短之像素 11G 之兩種發光色之像素 11G 及 11R。此時，底部列之掃描線 WSL 連接至一種發光色之像素 11B。

此外，如上文描述，在指派給各顯示像素列中之各顯示像素 14 之 a ($2 \leq a < (\text{一個像素中之子像素之總數})$) 根信號線 DTL 中，一根信號線 DTL (第一信號線) 連接至在一個顯示像素 14 中非共用掃描線 WSL 之兩種發光色之像素 11。在該實施例中，兩根信號線 DTL 指派給各顯示像素列中之各顯示像素 14，且此外，包括在一個像素 14 中之發光色之種類之數目為三。因此，一根信號線 DTL (第一信號線) 連接至兩種發光色之像素 11，而不是其中單色座標與混合色座標之間之距離相對最短之發光色之像素 11。在該實施例中，應理解，根據圖 6，其中單色座標與混合色座標之間之距離相對最短之發光色之像素 11 為像素 11G。因此，舉例而言，一根信號線 DTL (第一信號線) 連接至兩種發光色之像素 11R 及 11B，而不是像素 11G。此時，剩餘信號線 DTL 連接至像素 11G。

驅動電路 20

接著，將描述一驅動電路 20。舉例而言，該驅動電路 20 包括一

時序產生電路21、一圖片信號處理電路22、一信號線驅動電路23、一掃描線驅動電路24及一電力線驅動電路25，如上文描述。時序產生電路21為一控制電路使得各電路在驅動電路20內一起操作。舉例而言，時序產生電路21根據已自外部輸入之一同步信號20B（同步化）相對於上文描述之各電路輸出一控制信號21A。

舉例而言，圖片信號處理電路22相對於已自外部輸入之一數位圖片信號20A執行預定校正且將已藉此獲得之一圖片信號22A輸出至信號線驅動電路23。舉例而言，作為預定校正，包括一 γ 校正、一過驅動校正及類似物。

舉例而言，信號線驅動電路23根據一控制信號21A（同步化）之一輸入將對應於已自圖片信號處理電路22輸入之圖片信號22A之一類比信號電壓施加至各信號線DTL。舉例而言，信號線驅動電路23能夠輸出兩種電壓(V_{ofs} 及 V_{sig})。特定而言，信號線驅動電路23通過信號線DTL供應兩種電壓(V_{ofs} 及 V_{sig})給已藉由掃描線驅動電路24選擇之像素11。

圖7表示相對於四根信號線DTL(DTL(m)、DTL(m+1)、DTL(m+2)及DTL(m+3))根據掃描線WSL之掃描按順序施加之電壓 $V(n)$ 、 $V(n+1)$ 、 $V(n+2)$ 及 $V(n+3)$ 之實例，該四根信號線DTL(DTL(m)、DTL(m+1)、DTL(m+2)及DTL(m+3))已連接至在兩個單元中在行方向上配置之四個顯示像素14，該兩個單元在列方向上彼此鄰近。信號線驅動電路23輸出對應於掃描線WSL(n)之選擇之一信號電壓 $V(n)$ 且輸出對應於掃描線WSL(n+1)之選擇之一信號電壓 $V(n+1)$ 。以相同方式，信號線驅動電路23輸出對應於掃描線WSL(n+2)之選擇之一信號電壓 $V(n+2)$ 且輸出對應於掃描線WSL(n+3)之選擇之一信號電壓 $V(n+3)$ 。此處，在寫入信號電壓之時，掃描線驅動電路24按WSL(n)、WSL(n+1)、WSL(n+2)及WSL(n+3)之順序選擇掃描線

WSL，如稍後描述。因此，在寫入信號電壓之時，信號線驅動電路23按 $V(n)$ 、 $V(n+1)$ 、 $V(n+2)$ 及 $V(n+3)$ 之順序輸出信號電壓 V_{sig} 。

舉例而言，信號線驅動電路23通過奇數根信號線DTL(m)及DTL(m+2)相對於屬於已藉由掃描線驅動電路24同時選擇之複數個像素11之 n 個顯示像素列之複數個像素11供應對應於 n 顯示像素列之電壓 V_{sig} ($V_{sig}(n, m)$ 及 $V_{sig}(n, m+2)$)，如圖7中所展示。此外，信號線驅動電路23通過奇數根信號線DTL(m+1)及DTL(m+3)相對於屬於藉由掃描線驅動電路24同時選擇之複數個像素11中之 $n+1$ 像素列之複數個像素11供應對應於 $n+1$ 顯示像素列之電壓 V_{sig} ($V_{sig}(n+1, m+1)$ 及 $V_{sig}(n+1, m+3)$)。

即，當已在信號寫入之時選擇掃描線WSL(n)時，信號線驅動電路23相對於偶數根信號線DTL(m)及DTL(m+2)輸出對應於 n 顯示像素列之電壓 $V_{sig}(n, m)$ 及 $V_{sig}(n, m+2)$ 且在同時相對於奇數根信號線DTL(m+1)及DTL(m+3)輸出對應於 $n+1$ 顯示像素列之電壓 $V_{sig}(n, m+1)$ 及 $V_{sig}(n, m+3)$ 。此外，當已在信號寫入之時選擇掃描線WSL(n+1)時，信號線驅動電路23相對於偶數根信號線DTL(m)及DTL(m+2)輸出對應於 $n+1$ 顯示像素列之電壓 $V_{sig}(n+1, m)$ 及 $V_{sig}(n+1, m+2)$ ，且同時相對於奇數根信號線DTL(m+1)及DTL(m+3)輸出對應於 n 顯示像素列之電壓 $V_{sig}(n, m+1)$ 及 $V_{sig}(n, m+3)$ 。此處，信號線驅動電路23亦以與 n 像素列及 $n+1$ 像素列相同之方式施加對應於 $n+2$ 像素列及 $n+3$ 像素列之電壓。

V_{sig} 為對應於圖片信號20A之電壓值。 V_{ofs} 為與圖片信號20A不相關之恆定電壓。 V_{sig} 之最小電壓為低於 V_{ofs} 之電壓值且 V_{sig} 之最大電壓為高於 V_{ofs} 之電壓值。

舉例而言，掃描線驅動電路24根據控制信號21A (同步化)之輸入藉由使用預定序列選擇複數個根掃描線WSL來按所要順序執行 V_{th} 校

正、信號電壓 V_{sig} 之寫入及 μ 校正。此處， V_{th} 校正表示其中驅動電晶體 $Tr1$ 之閘極與源極之間之電壓 V_{gs} 設定為接近驅動電晶體之臨限電壓之校正動作。信號電壓 V_{sig} 之寫入(信號寫入)表示通過寫入電晶體 $Tr2$ 相對於驅動電晶體 $Tr1$ 之閘極寫入信號電壓 V_{sig} 之動作。 μ 校正表示根據驅動電晶體 $Tr1$ 之移動性 μ 之大小校正保持在驅動電晶體 $Tr1$ 之閘極與源極之間之電壓 V_{gs} 之動作。通常以彼此不同之時序執行信號寫入及 μ 校正。在該實施例中，藉由輸入至掃描線 WSL 之一選擇性脈衝，掃描線驅動電路24同時(或在沒有間隔之情況下連續地)執行信號寫入及 μ 校正。

接著，驅動電路20針對各單元共同地執行 V_{th} 校正及信號寫入。特定而言，在於第一單元中執行 V_{th} 校正及信號寫入之後，驅動電路20在於行方向上與第一單元鄰近之第二單元中執行 V_{th} 校正及信號寫入，如圖9中所展示。即，驅動電路20按順序每單元地執行一系列動作(V_{th} 校正及信號寫入)。

掃描線驅動電路24在與 V_{th} 校正相同之時間處(或在相同時間週期)選擇包括在一個單元中之所有掃描線 WSL 。特定而言，掃描線驅動電路24在與 V_{th} 校正相同之時間處(或在相同時間週期)選擇包括在一個單元中之兩根掃描線 $WSL(n)$ 及 $WSL(n+1)$ 。即，掃描線驅動電路24在與 V_{th} 校正相同之時間處(或在相同時間週期)選擇 n 顯示像素列中之複數個像素11(舉例而言，像素11R、11G及11B)及 $n+1$ 顯示像素列中之複數個像素11(舉例而言，像素11R、11G及11B)。

此外，掃描線驅動電路24在與在信號寫入之時按順序每單元地執行一系列動作(V_{th} 校正及信號寫入)之掃描方向(下文中，稱為「單元掃描方向」)相同之方向上按順序選擇包括一個單元中之複數條掃描線 WSL 。舉例而言，該單元掃描方向為平行於自顯示面板10之上端側朝向顯示面板10之下端側之方向之方向。因此，在相對於連接至掃

描線 WSL(n) 之各像素 11 執行至一個顯示像素列中之各像素 11 中之信號寫入之後，掃描線驅動電路 24 相對於連接至掃描線 WSL(n+1) 之各像素 11 執行信號寫入。此處，該單元掃描方向可為平行於自顯示面板 10 之上端側朝向顯示面板 10 之下端側之方向之方向。此時，雖然未展示，但在相對於連接至掃描線 WSL(n+1) 之各像素 11 執行至一個顯示像素列中之各像素 11 之信號寫入之後，掃描線驅動電路 24 相對於連接至掃描線 WSL(n) 之各像素 11 執行信號寫入。

掃描線驅動電路 24 在信號寫入之時按掃描線 WSL(n) 及掃描線 WSL(n+1) 之順序選擇包括在一個單元中之兩根掃描線 WSL(n) 及 WSL(n+1)。因此，在同時通過掃描線 WSL(n) 選擇 n 顯示像素列中之兩種像素 11G 及 11B 及 n+1 顯示像素中之兩種像素 11G 及 11B 之後，掃描線驅動電路 24 在與信號寫入相同之時間處通過掃描線 WSL(n+1) 選擇 n 顯示列中之一種像素 11R 及 n+1 顯示像素列中之一種像素 11R。

舉例而言，掃描線驅動電路 24 能夠輸出兩種電壓 (Von 及 Voff)。特定而言，掃描線驅動電路通過掃描線 WSL 供應兩種電壓 (Von 及 Voff) 給作為驅動目標之像素 11 且執行寫入電晶體 Tr2 之關斷控制。此處，Von 為大於或等於寫入電晶體 Tr2 之導通狀態電壓之值。Von 為在稍後描述之「Vth 校正準備週期之後半部分」、「Vth 校正週期」、「信號寫入及 μ 校正週期」或類似物中自掃描線驅動電路 24 輸出之一寫入脈衝之峰值。Voff 為低於寫入電晶體 Tr2 之導通狀態電壓且低於 Von 之值。Voff 為自掃描線驅動電路 24 輸出至稍後描述之「Vth 校正準備週期之前半部分」、「發光週期」或類似物中之一寫入脈衝之峰值。

舉例而言，電力線驅動電路 25 根據控制信號 21A (同步化) 之輸入按順序為各預定單元選擇複數條電力線 DSL。舉例而言，電力線驅動電路 25 能夠輸出兩種電壓 (Vcc 及 Vss)。特定而言，電力線驅動電路 25 通過電力線 DSL 供應兩種電壓 (Vcc 及 Vss) 給包括藉由掃描線驅動電路

24選擇之像素11之一個單元整體(即，包括在一個單元中之所有像素11)。此處， V_{ss} 為低於電壓($V_{el} + V_{cath}$)之電壓值，其中有機EL元件13之臨限電壓 V_{el} 與有機EL元件13之陰極電壓 V_{cath} 加在一起。 V_{cc} 為大於或等於電壓($V_{el} + V_{cath}$)之電壓值。

動作

接著，將描述該實施例中之顯示裝置1之動作(自消光至發光之動作)。在該實施例中，儘管有機EL元件13之I-V特性根據時程變化且驅動電晶體Tr1之臨限電壓及移動性根據時程變化，但在不受其影響之情況下，併入相對於有機EL元件13之I-V特性之變化之補償動作及相對於驅動電晶體Tr1之臨限電壓及移動性之變化之校正動作以維持有機EL元件13之一均勻發光光度。

圖8表示顯示裝置1中之各種波形之實例。圖8展示兩個電壓值之變化在掃描線WSL、電力線DSL及信號線DTL中每個時刻發生之狀態。此外，圖8展示根據掃描線WSL、電力線DSL及信號線DTL之電壓之變化而使驅動電晶體Tr1之閘極電壓 V_g 及源極電壓 V_{sof} 每個時刻變化之狀態。

V_{th} 校正準備週期

首先，驅動電路20執行其中驅動電晶體Tr1之閘極與源極之間之電壓 V_{gs} 設定為接近驅動電晶體Tr1之臨限電壓之 V_{th} 校正之準備。特定而言，當掃描線WSL之電壓設定為 V_{off} 時，信號線DTL之電壓設定為 V_{ofs} 且電力線DSL之電壓設定為 V_{cc} (即，當有機EL元件13發光時)，電力線驅動電路25根據控制信號21A將電力線DSL之電壓自 V_{cc} 降低至 V_{ss} (T1)。接著，將源極電壓 V_s 降低至 V_{ss} 且使有機EL元件13熄滅。此時，亦藉由通過保持電容 C_s 之一耦合降低閘極電壓 V_g 。

接著，當電力線DSL之電壓設定為 V_{ss} 且信號線DTL之電壓設定為 V_{ofs} 時，掃描線驅動電路24根據控制信號21A將掃描線WSL之電壓

自 V_{off} 升高至 V_{on} (T2)。接著，將閘極電壓 V_g 降低至 V_{ofs} 。此時，閘極電壓 V_g 與源極電壓 V_s 之間之電位差 V_{gs} 可小於、等於或大於驅動電晶體 Tr_2 之臨限電壓。

Vth校正週期

接著，驅動電路20執行 V_{th} 校正。特定而言，當信號線 DTL 之電壓設定為 V_{ofs} 且掃描線 WSL 之電壓設定為 V_{on} 時，電力線驅動電路25根據控制信號21A將電力線 DSL 之電壓自 V_{ss} 升高至 V_{cc} (T3)。接著，電流 I_{ds} 流動至驅動電晶體 Tr_1 之汲極與源極之間且源極電壓 V_s 升高。此時，在源極電壓 V_s 低於 $V_{ofs} - V_{th}$ 之一情形下(在 V_{th} 校正未完全結束之一情形下)，電流 I_{ds} 流動至驅動電晶體 Tr_1 之汲極與源極之間直至驅動電晶體 Tr_1 被切斷(直至電位差 V_{gs} 變成 V_{th})。在這樣做時，閘極電壓 V_g 變成 V_{ofs} ，源極電壓 V_s 上升，且因此，保持電容 C_s 充電成 V_{th} 且電位差 V_{gs} 變成 V_{th} 。

在此之後，在信號線驅動電路23根據控制信號21A將信號線 DTL 之電壓自 V_{ofs} 切換至 V_{sig} 之前，掃描線驅動電路24根據控制信號21A將掃描線 WSL 之電壓自 V_{on} 降低至 V_{off} (T4)。接著，因為驅動電晶體 Tr_1 之閘極變成浮動，故可能將電位差 V_{gs} 維持為 V_{th} 而不管信號線 DTL 之電壓之大小如何。在這樣做時，藉由將電位差 V_{gs} 設定為 V_{th} ，即使在驅動電晶體 Tr_1 之臨限電壓 V_{th} 針對像素電路12變化之一情形中，亦可能停止有機 EL 元件13之發光光度之可變性。

Vth校正潛伏週期

在此之後，在 V_{th} 校正潛伏週期期間，信號線驅動電路23將信號線 DTL 之電壓自 V_{ofs} 切換至 V_{sig} 。

信號寫入及 μ 校正週期

在結束 V_{th} 校正潛伏週期之後(即，在完成 V_{th} 校正週期之後)，驅動電路20根據圖片信號20A執行信號電壓之寫入及 μ 校正。特定而

言，當信號線DTL之電壓設定為 V_{sig} 且電力線DSL之電壓設定為 V_{cc} 時，掃描線驅動電路24根據控制信號21A將掃描線WSL之電壓自 V_{off} 升高至 V_{on} (T5)且使驅動電晶體Tr1之閘極連接至信號線DTL。接著，驅動電晶體Tr1之閘極電壓 V_g 變成信號線DTL之電壓 V_{sig} 。此時，有機EL元件13之陽極電壓仍小於有機EL元件13在此階段之臨限電壓 V_{el} 且有機EL元件13被切斷。因此，因為電流 I_{ds} 流動至有機EL元件13之元件電容 C_{oled} 且元件電容 C_{oled} 充電，故源極電壓 V_s 升高僅 ΔV_s ，且最終電位差 V_{gs} 變成 $V_{sig} + V_{th} - \Delta V_s$ 。以此方式，同時執行寫入及 μ 校正。此處，驅動電晶體Tr1之移動性 μ 越大， ΔV_s 就越大，且因此，可能在發光之前藉由使電位差 V_{gs} 僅變小 ΔV 來移除各像素11之移動性 μ 之可變性。

發光

最後，掃描線驅動電路24根據控制信號21A將掃描線WSL之電壓自 V_{on} 降低至 V_{off} (T6)。接著，驅動電晶體Tr1之閘極變成浮動，電流 I_{ds} 流動至驅動電晶體Tr1之汲極與源極之間且源極電壓 V_s 升高。因此，將大於或等於臨限電壓 V_{el} 之電壓施加至有機EL元件13且有機EL元件13發射具有所要光度之光。

接著，將參考圖8及圖9描述該實施例之顯示裝置1中之 V_{th} 校正以及信號寫入及 μ 校正之掃描之實例。此處，圖9表示在於行方向上彼此鄰近之兩個單元中之 V_{th} 校正以及信號寫入及 μ 校正之掃描之實例。

此處，在下文中，將藉由針對各連接之掃描線WSL將一個單元內之所有像素11分為若干群組來給出描述。在該實施例中，一個單元內之所有像素11G及所有像素11B設定為一個群組且一個單元中之所有像素11R設定為一個群組。所以，在下文中，其中已連接掃描線WSL(n)及WSL(n+1)之一單元內之所有像素11G及所有像素11B設定為第一群組且該單元內之所有像素11R設定為第二群組。此外，其中已

連接掃描線 $WSL(n+2)$ 及 $WSL(n+3)$ 之一單元內之所有像素 11G 及所有像素 11B 設定為第三群組且該單元內之所有像素 11R 設定為第四群組。

在相同週期相對於一個單元內之所有群組(第一群組及第二群組)執行 V_{th} 校正之後，驅動電路 20 按順序相對於該單元內之所有群組(第一群組及第二群組)執行針對各群組之信號電壓之寫入。此時，在相對於連接至最高列之掃描線 $WSL(n)$ 之像素 11 之第一群組執行信號寫入之後，驅動電路 20 相對於連接至底部列之掃描線 $WSL(n+1)$ 之像素 11 之第二群組執行信號寫入。

在此之後，在相同週期相對於下一個單元內之所有群組(第三群組及第四群組)執行 V_{th} 校正之後，驅動電路 20 按順序相對於該單元內之所有群組(第三群組及第四群組)執行針對各群組之信號電壓之寫入。此時，在相對於連接至最高列之掃描線 $WSL(n+2)$ 之像素 11 之第一群組執行信號寫入之後，驅動電路 20 以與上文描述相同之方式相對於連接至底部列之掃描線 $WSL(n+3)$ 之像素 11 之第二群組執行信號寫入。

此時，在相對於一個單元在一個水平週期(1H)內執行 V_{th} 校正之後，驅動電路 20 在下一個水平週期(1H)內執行信號寫入。即，驅動電路 20 相對於一個單元連續使用兩個水平週期(2H)以執行 V_{th} 校正及信號寫入。

此外，當針對各群組執行信號寫入時，驅動電路 20 相對於包括在該群組中之所有像素 11 同時執行信號寫入。特定而言，當已選擇掃描線 $WSL(n)$ 時，驅動電路 20 相對於各信號線 DTL 輸出上文描述之電壓 $V(n)$ 。即，當已選擇掃描線 $WSL(n)$ 時，驅動電路 20 相對於偶數根信號線 DTL ($DTL(m)$ 及 $DTL(m+2)$) 輸出 n 像素列之 V_{sig} ($V_{sig}(n, m)$ 及 $V_{sig}(n, m+2)$)，且同時相對於奇數根信號線 $DTL(m+1)$ 及 $DTL(m+3)$ 輸

出對應於 $n+1$ 像素列之電壓 V_{sig} ($V_{sig}(n+1, m+1)$ 及 $V_{sig}(n+1, m+3)$)。此外，當已選擇掃描線 $WSL(n+1)$ 時，驅動電路20相對於偶數根信號線DTL ($DTL(m)$ 及 $DTL(m+2)$)輸出 $n+1$ 像素列之 V_{sig} ($V_{sig}(n+1, m)$ 及 $V_{sig}(n+1, m+2)$)，且同時相對於奇數根信號線DTL($m+1$)及DTL($m+3$)輸出對應於 n 像素列之電壓 V_{sig} ($V_{sig}(n, m+1)$ 及 $V_{sig}(n, m+3)$)。

作為這樣做之一結果，在同一發光色之各像素11G中，因為自 V_{th} 校正之結束至 μ 校正之開始之週期(等待時間 Δt_1 ，如其命名)一致，故複數個像素11G中之等待時間 Δt_1 對於各像素列而言一致。此處，在該實施例中，各像素11B之等待時間 Δt_2 等於各像素11G之等待時間 Δt_1 。因此，因為等待時間 Δt_2 亦在同一發光色之各像素11B中一致，故複數個像素11B中之等待時間 Δt_2 對於各像素列而言一致。此外，因為等待時間 Δt_3 亦在同一發光色之各像素11R中一致，故複數個像素11R中之等待時間 Δt_3 對於各像素列而言一致。此處，像素11G及11B之等待時間 Δt_1 及 Δt_2 及像素11R之等待時間 Δt_3 彼此不同，且然而，此僅略微影響色彩重現性且不影響色差(color shading)。

此外，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之像素11 (舉例而言，像素11G)之一種或複數種發光色之像素11 (舉例而言，像素11G及11B)執行至一個單元內之各像素11之信號電壓之寫入之後，驅動電路20相對於其中發光色之種類與此等像素11不同之一種或複數種發光色之像素11(舉例而言，像素11R)執行信號電壓之寫入。在這樣做時，在一個單元內之信號寫入序列中，可能執行至其中單色座標與混合色座標之間之距離相對最短之發光色之像素11中之信號寫入。

效果

接著，將給出對該實施例之顯示裝置1中效果之描述。

圖10表示一般用於相關技術中之像素之配置之實例。在相關技

術中，包括在一個顯示像素140中之各像素11R、11G及11B連接至共同掃描線WSL(n)及DSL(n)。在為一像素之此一配置之一情形中(舉例而言，當針對各1H週期執行Vth校正及信號寫入時)，難以縮短一1H週期且縮短每1F之一掃描週期(即，設定為一高速驅動)，如圖11中所展示，因此，舉例而言，在於共同1H週期內使用兩根線一起執行Vth校正之後，在下一個1H週期內使用各線執行信號寫入，如圖12中所展示。此驅動方法歸因於Vth校正被統整而適於一高速驅動。然而，自Vth校正之結束至信號寫入之開始之等待時間 Δt 對於各線而言係不同的。因此，即使將相同等級之信號電壓施加至各線之驅動電晶體之閘極，發光光度亦變得對各線而言不同，且因此，存在發生光度不均勻之一問題。

另一方面，在該實施例中，用於選擇各像素11之各掃描線WSL連接至一個單元內之同一發光色之複數個像素11。此外，用於供應驅動電流給各像素11之各電力線DSL連接至一個單元內之所有像素11。在這樣做時，在相同週期相對於一個單元內之所有群組執行Vth校正之後，可能相對於一個單元內之所有群組執行針對各群組之信號電壓之寫入，如上文描述。因此，在同一發光色之各像素11中，因為自Vth校正之結束至 μ 校正之開始之等待時間一致，故同一發光色之像素11中之等待時間11對於各線而言一致。因此，可能歸因於Vth校正被統整而減少光度不均勻之發生。

圖13表示根據比較實例之像素之配置之實例。在圖13中展示之像素之配置中，指派給一個單元之兩根掃描線WSL(n)及WSL(n+1)中之最高列之掃描線WSL(n)連接至兩種發光色之像素11 (此處，像素11R及11B)，而不是其中單色座標與混合色座標之間之距離相對最短之發光色之像素11 (此處，像素11G)。因此，如圖14所示在一個單元內之信號寫入序列中，在執行至像素11R及11B中之信號寫入之後接

著執行至像素11G中之信號寫入。在信號寫入之此一序列中，因為當執行至像素11G中之信號寫入時，時序裕度受到至像素11R及11B中之信號寫入之限制，故當一1H週期被大幅縮短時，時序裕度變得不充足。因此，歸因於瞬變顯現而難以將所要值之信號電壓寫入至像素11中，且因此發生光度不均勻及色度偏移。

另一方面，在該實施例中，指派給一個單元之k根掃描線WSL中之最高列之掃描線(掃描線WSL(n))連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之像素11 (此處，像素11G)之一種或複數種發光色之像素11 (下文中，稱為一「特定像素11」)(舉例而言，像素11G及11B)。在這樣做時，在一個單元內之信號寫入序列中，首先執行至特定像素11中之信號寫入。在信號寫入之此一序列中，因為當執行至特定像素11中之信號寫入時時序裕度不受後後半部分之信號寫入之限制，故即使1H週期被大幅縮短，亦可能獲得充足的時序裕度。因此，當以高速驅動時，可能減少歸因於光度瞬變現象之光度不均勻及色度偏移之發生。

2.第一實施例之經修改之實例

下文中，將描述上文描述之實施例中之顯示裝置1之一經修改實例。此處，在下文中，相對於與上文描述之實施例中之顯示裝置1共同之構成元件給出相同參考符號。此外，將酌情省略與上文描述之實施例中之顯示裝置1共同之構成元件之描述。

在上文描述之實施例中，舉例而言，各像素之一佈局可為如圖15中展示之一佈局。在圖15中，各掃描線WSL (WSL(n)至WSL(n+3))包括與包括在一個單元中之像素列之數目相同之分支(即，兩個分支)。在各掃描線WSL (WSL(n)至WSL(n+3))中，各分支在顯示面板10中彼此連接。分支之間之連接點C1可在顯示區域10A之內或可在顯示區域10A之周邊(框架區域)之內。此外，當自顯示面板10之法線方向

觀察時，各掃描線WSL在同一單元內與其他掃描線WSL交叉。此外，在圖15中，各電力線DSL (DSL(j)及DSL(j+1))亦包括與包括在一個單元中之像素列數目相同之分支(即，兩個分支)。在各電力線DSL (DSL(j)及DSL(j+1))中，各分支亦在顯示面板10內彼此連接。該等分支之間之一連接點C2可在顯示區域10A之內或可在顯示區域10A之周邊(框架區域)之內。以此方式，藉由在各掃描線WSL及各電力線DSL中提供分支，可能使各掃描線WSL之間之間隔或各電力線DSL之間之間隔變寬。因此，促進一接線佈局。

3.第二實施例

組態

圖16表示根據本發明技術之第二實施例之顯示裝置1之各顯示像素14之佈局之實例。在該實施例中，顯示像素14藉由其中發光色彼此不同之四種或四種以上像素11組態。舉例而言，顯示像素14藉由其中發光色彼此不同之四種像素11R、11G、11B及11W組態，如圖16及圖17中所展示。圖16及圖17表示在行方向上彼此鄰近之兩個顯示像素14中之電路之組態之實例。圖16表示第n列($1 \leq n < N$ ，N為顯示像素列之總數(偶數))及第n+1列之顯示像素列中之各顯示像素14之電路之組態之實例。圖17表示第n+2列及第n+3列之顯示像素列中之各顯示像素14之電路之組態之實例。

此時，發光色之種類之數目為四。此處，一像素11W為發射白光且具有與11R、11G及11B之其他像素相同之組態之像素。此處，在該實施例中，可提供發射黃光之一像素11Y，作為對像素11W之替代。在各顯示像素14中，四個像素11設定為所謂的四方形配置且以 2×2 矩陣配置。此外，在各顯示像素14中，四個像素11設定為共同色彩配置。舉例而言，像素11R在四方形配置中配置在左下角，像素11G在四方形配置中配置在左上角，像素11B在四方形配置中配置在右下角

且像素11W在四方形配置中配置在右上角，如圖16中所展示。

在該實施例中，一個顯示像素列被認為係標準顯示像素14。當將 k ($k \geq 2$)個顯示像素列設定為一個單元時，複數條掃描線WSL經指派使得 k 根掃描線WSL指派給一個單元。包括在一個單元中之顯示像素列之數目為兩個或兩個以上且等於或低於發光色之種類之數目。特定而言，當將兩個顯示像素列設定為一個單元時，複數條掃描線WSL經指派使得兩根掃描線WSL指派給一個單元。因此，包括在一個單元中之顯示像素列之數目為二且包括在一個單元中之掃描線WSL之數目亦為二。掃描線WSL之總數等於顯示像素列之總數且為 N 。此處，圖3中之 n 為1或大於1之一正整數且為 $N/2$ 或更小，且圖3中之WSL(n)表示第 n 根(第 n 列)掃描線WSL。

各掃描線WSL連接至一個單元內之同一發光色之複數個像素11。特定而言，在包括在一個單元內之兩根掃描線WSL(n)及WSL($n+1$)中，掃描線WSL(n)連接至包括在一個單元內之複數個像素11G及複數個像素11W，且掃描線WSL($n+1$)連接至包括在一個單元內之複數個像素11R及複數個像素11B。此外，各掃描線WSL連接至一個單元內之同一發光色之所有像素11。特定而言，在包括在一個單元中之兩根掃描線WSL(n)及WSL($n+1$)中，掃描線WSL(n)連接至一個單元內之所有像素11G及所有像素11W，且掃描線WSL($n+1$)連接至一個單元內之所有像素11R及所有像素11B。在其中在一個單元內列彼此不同且在行方向上彼此鄰近之兩個顯示像素14中，共用掃描線WSL之兩種發光色之像素11之發光色之組合彼此相等。

各掃描線WSL (WSL(n)至WSL($n+3$))包括與包括在一個顯示像素列中之子像素列數目相等之分支(即，兩個分支(第一接線及第二接線))。第一接線中之各者經指派使得相對於一個單元內之各顯示像素中之上部列之子像素列指派一根接線。第一接線之各者連接至一個單

元內之同一發光色之複數個像素11。第二接線之各者經指派使得相對於一個單元內之各顯示像素列中之下部列之子像素列指派一根接線。第二接線之各者連接至不同於連接至第一接線之像素11之發光色且為一個單元內之同一發光色之複數個像素11。在各掃描線WSL (WSL(n)至WSL(n+3))中，各分支在顯示面板10內彼此連接。該等分支之間之一連接點C1可在顯示區域10A內或可在顯示區域10A之周邊(框架區域)之內。此外，當自顯示面板10之法線方向觀察時，各掃描線WSL與同一單元內之其他掃描線WSL交叉。各掃描線WSL之分支穿過四方形配置之中心。接線電晶體Tr2之閘極電極14A連接至掃描線WSL之分支。

複數條電力線DSL經指派使得一根電力線DSL指派給一個單元。因此，包括在一個單元中之電力線DSL之數目為一。電力線DSL之總數等於顯示像素列之總數之一半且為 $J (=N/2)$ 。此處，圖16中之 j 為1或大於1之一正整數且為 $N/2$ 或更小，且圖16中之DSL(j)表示第 j 根電力線DSL。各電力線DSL連接至一個單元內之所有像素11。特定而言，包括在一個單元內之一根電力線DSL連接至包括在一個單元內之所有像素11 (11R、11G、11B及11W)。

在圖16及圖17中，各電力線DSL (DSL(j)及DSL($j+1$))包括與包括在一個單元內之顯示像素列數目相同之分支(即，兩個分支)。在各電力線DSL (DSL(j)及DSL($j+1$))中，各分支亦在顯示面板10內彼此連接。該等分支之間之一連接點C2可在顯示區域10A之內或可在顯示區域10A之周邊(框架區域)之內。以此方式，藉由在各掃描線WSL及各電力線DSL中提供分支，可能使各掃描線WSL之間之間隔或各電力線DSL之間之間隔變寬。因此，促進一接線佈局。各電力線DSL之分支穿過四方形配置之中心。

複數條信號線DTL經指派使得兩根信號線DTL指派給各顯示像素

列中之顯示像素14。在指派給各顯示像素列中之各顯示像素14之兩根信號線DTL中，一根信號線DTL連接至非共用掃描線WSL之兩種發光色之像素11，且另一根信號線DTL連接至剩餘兩種發光色之像素11。下文中，關注包括在第 n 列及第 $n+1$ 列之顯示像素列中之複數個顯示像素14中之在行方向上彼此鄰近之兩個顯示像素14之情況下，將描述上文描述之連接之一實施例。此處，上文描述之兩個顯示像素14等同於其中在一個單元內顯示像素列彼此不同且在列方向上彼此鄰近之兩個顯示像素14。

在包括在上文描述之兩個顯示像素14中之第 n 列之顯示像素列中之顯示像素14中，指派兩根信號線DTL(m)及DTL($m+2$)。此外，在包括在上文描述之兩個顯示像素14中之第 $n+1$ 列之顯示像素列中之顯示像素14中，指派兩根信號線DTL($m+2$)及DTL($m+3$)。即，在其中在一個單元內顯示像素列彼此不同且在行方向上彼此鄰近之兩個顯示像素14中，一偶數列之兩根信號線DTL(m)及DTL($m+2$)相對於一個顯示像素14指派且一奇數列之兩根信號線DTL($m+1$)及DTL($m+3$)相對於其他顯示像素14指派。在這樣做時，信號線DTL之總數被壓縮至一最小值。

複數條信號線DTL經指派使得四根信號線DTL指派給在行方向上彼此鄰近之兩個顯示像素14。因此，信號線DTL之總數為 M (M 為4之一倍數)。在圖16中， m 為1或大於1之正整數且等於或小於 $M-4$ ，且為在大於1之情形下等於 $(4\text{之倍數}+1)$ 之數目。因此，圖16中之DTL(m)表示第 m 根信號線DTL。舉例而言，在於行方向上彼此鄰近之兩個顯示像素14中，指派四根信號線DTL(m)、DTL($m+1$)、DTL($m+2$)及DTL($m+3$)。四根信號線DTL(m)、DTL($m+1$)、DTL($m+2$)及DTL($m+3$)在列方向上按此順序成直線配置。在各顯示像素14中，四個像素11中之位於左側之兩個像素11自列方向夾在信號線DTL(m)與信號線

DTL(m+1)之間。此外，在各顯示像素14中，四個像素11中之位於右側之兩個像素11自列方向夾在信號線DTL(m+2)與信號線DTL(m+3)之間。

此外，在其中在一個單元內顯示像素列彼此不同且在行方向上彼此鄰近之兩個顯示像素14中，其中發光色彼此相同之兩個像素11配置在兩根共同信號線DTL之間。特定而言，在其中在一個單元內顯示像素列彼此不同且在行方向上彼此鄰近之兩個顯示像素14中，兩個像素11R配置在兩根信號線DTL(m)與DTL(m+1)之間。以相同方式，在其中在一個單元內顯示像素列彼此不同且彼此鄰近之兩個顯示像素14中，兩個像素11G配置在兩根信號線DTL(m)及DTL(m+1)之間。此外，在其中在一個單元內顯示像素列彼此不同且彼此鄰近之兩個顯示像素14中，兩個像素11B配置在兩根信號線DTL(m+2)與DTL(m+3)之間。此外，在其中在一個單元內顯示像素列彼此不同且彼此鄰近之兩個顯示像素14中，兩個像素11W配置在兩根信號線DTL(m+2)與DTL(m+3)之間。

上文描述之兩根信號線DTL(m)及DTL(m+2)分別連接至其中不彼此共用掃描線WSL之兩種發光色之像素11。特定而言，信號線DTL(m)連接至其中不彼此共用掃描線WSL之兩種發光色之像素11R及11G，且信號線DTL(m+2)連接至其中不彼此共用掃描線WSL之兩種發光色之像素11B及11W。此外，信號線DTL(m+1)及DTL(m+3)指派給包括在上文描述之兩個顯示像素14中之第n+1列之像素列中之顯示像素14。兩根信號線DTL(m+1)及DTL(m+3)分別連接至其中不彼此共用掃描線WSL之兩種發光色之像素11。特定而言，信號線DTL(m+1)連接至其中不彼此共用掃描線WSL之兩種發光色之像素11R及11G，且信號線DTL(m+3)連接至剩餘兩種發光色之像素11B及11W。

在其中在一個單元內顯示像素列彼此不同且彼此鄰近之兩個顯

示像素14中，共用掃描線WSL共用之兩種發光色之像素11之發光色之組合彼此相同。此外，其中一個單元內顯示像素列彼此不同且在彼此鄰近之兩個顯示像素14中，發光色之配置亦彼此相同。

發光色之種類

接著，將描述指派給一個單元之 k 根掃描線WSL與包括在顯示像素14中之像素11之發光色之種類之組合。此外，將描述指派給各顯示像素列中之各顯示像素14之 a 根信號線DTL與包括在顯示像素14中之像素11之發光色之種類之組合。

圖18為一 $u'v'$ 色度圖，其中使用上文描述之公式1、2及3再次標繪包括在顯示像素14中之四個像素11之發光色之色度之座標(單色座標)。圖18中之A至D為能夠藉由使用包括在一個顯示像素14中之四種發光色中之兩種任意色彩形成之四種混合色之一 $u'v'$ 色度圖中之座標(混合色座標)。特定而言，圖18中之A標繪像素11R之發光色(紅色)與像素11G之發光色(綠色)之混合色之一 $u'v'$ 色度圖之座標。圖18中之B標繪像素11G之發光色(綠色)與像素11B之發光色(藍色)之混合色之一 $u'v'$ 色度圖中之座標。圖18中之C標繪像素11B之發光色(藍色)與像素11R之發光色(紅色)之混合色之一 $u'v'$ 色度圖中之座標。圖18中之D標繪像素11R之發光色(紅色)與像素11W之發光色(白色)之混合色之一 $u'v'$ 色度圖中之座標。圖18中之E標繪像素11G之發光色(綠色)與像素11W之發光色(白色)之混合色之一 $u'v'$ 色度圖中之座標。圖18中之F標繪像素11B之發光色(藍色)與像素11W中之發光色(白色)之混合色之一 $u'v'$ 色度圖中之座標。

如上文描述，各掃描線WSL連接至一個單元內之同一發光色之複數個像素11。此時，在指派給一個單元之 k 根掃描線WSL中，最高列之掃描線WSL(第一掃描線)連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之像素11之一種或複數種發光色之像素

11(下文中，稱為「特定像素11」)。在指派給一個單元之 k 根掃描線WSL中，最高列之掃描線WSL(第一掃描線)較佳地連接至包括該特定像素11及其中單色座標與混合色座標之間之距離相對第二最短之發光色之像素11之複數種發光色之像素11。

在該實施例中，應理解，根據圖18，其中單色座標與混合色座標之間之距離相對最短之發光色之像素11為像素11W。此外，應理解，根據圖18，其中單色座標與混合色座標之間之距離相對第二最短之發光色之像素11為像素11G。因此，舉例而言，在指派給一個單元之兩根掃描線WSL中，最高列之掃描線WSL(第一掃描線)連接至包括其中單色座標與混合色座標之間之距離相對最短之像素11W之兩種發光色之像素11。此處，在指派給一個單元之兩根掃描線WSL中，最高列之掃描線WSL(第一掃描線)較佳地連接至包括其中單色座標與混合色座標之間之距離相對最短之像素11W及包括其中單色座標與混合色座標之間之距離相對第二最短之像素11G之兩種發光色之像素11。後一系列之掃描線WSL連接至兩種發光色之像素11R及11B。

此外，如上文描述，在指派給各顯示像素列中之各顯示像素14之 a 根($2 \leq a < (\text{一個像素中之子像素之總數})$)信號線DTL中，一根信號線DTL(第一信號線)連接至在一個顯示像素14中非共用掃描線WSL之兩種發光色之像素11。此外，在指派給各顯示像素列中之各顯示像素14之 a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線DTL中，另一根信號線(第二信號線)連接至在一個顯示像素14中非共用掃描線WSL之兩種發光色之像素11。

在該實施例中，在各顯示像素列中，兩根信號線DTL指派給各顯示像素14，且此外，包括在一個顯示像素14中之發光色之種類之數目為四。因此，一根信號線DTL(第一信號線)連接至兩種發光色之像素11，而不是其中單色座標與混合色座標之間之距離相對最短之發光色

之像素11。此外，一根信號線DTL (第一信號線)較佳地連接至包括其中單色座標與混合色座標之間之距離相對第二最短之發光色之子像素之兩種發光色之子像素。此處，一根信號線DTL (第一信號線)連接至非連接至另一根信號線DTL (第二信號線)之兩種發光色之像素11。另一方面，另一信號線DTL (第二信號線)連接至其中單色座標與混合色座標之間之距離相對最短之發光色之像素11之兩種發光色之像素11。

在該實施例中，應理解，根據圖18，其中單色座標與混合色座標之間之距離相對最短之發光色之像素11為像素11W。此外，應理解，根據圖18，其中單色座標與混合色座標之間之距離相對第二最短之發光色之像素11為像素11G。因此，一根信號線DTL (第一信號線)連接至兩種發光色之像素11，而不是像素11W。此外，一根信號線DTL (第一信號線)較佳地連接至包括像素11G之兩種發光色之像素11。另一方面，另一信號線DTL (第二信號線)連接至包括像素11W之兩種發光色之像素11。此外，另一信號線DTL (第二信號線)較佳地連接至包括像素11W及像素11B或像素11R之兩種發光色之像素11。

驅動電路20

下文中，將主要描述與上文描述之實施例不同之處。

信號線驅動電路23輸出對應於掃描線WSL(n)之選擇之一信號電壓 $V(n)$ 且輸出對應於掃描線WSL(n+1)之選擇之一信號電壓 $V(n+1)$ 。以相同方式，信號線驅動電路23輸出對應於掃描線WSL(n+2)之選擇之一信號電壓 $V(n+2)$ 且輸出對應於掃描線WSL(n+3)之選擇之一信號電壓 $V(n+3)$ 。此處，掃描線驅動電路24在寫入信號電壓之時按WSL(n+1)、WSL(n)、WSL(n+3)及WSL(n+2)之順序選擇掃描線WSL。因此，信號線驅動電路23在寫入信號電壓之時按 $V(n+1)$ 、 $V(n)$ 、 $V(n+3)$ 及 $V(n+2)$ 之順序輸出電壓 V_{sig} 。

舉例而言，信號線驅動電路23通過偶數根信號線DTL(m)及

DTL(m+2)相對於屬於藉由掃描線驅動電路24同時選擇之複數個像素中之n顯示像素列之複數個像素11供應對應於n顯示像素列之電壓Vsig (Vsig(n, m)及Vsig(n, m+2))，如圖7中所展示。此外，信號線驅動電路23通過奇數根信號線DTL(m+1)及 DTL(m+3)相對於屬於藉由掃描線驅動電路24同時選擇之複數個像素11中之n+1顯示像素列之複數個像素11供應對應於n+1顯示像素列之電壓Vsig (Vsig(n+1, m+1)及Vsig(n+1, m+3))。

即，當已在信號寫入之時選擇掃描線WSL(n)時，信號線驅動電路23相對於偶數根信號線DTL(m)及DTL(m+2)輸出對應於n顯示像素列之電壓Vsig(n, m)及Vsig(n, m+2)，且同時相對於奇數根信號線DTL(m+1)及DTL(m+3)輸出對應於n+1顯示像素列之電壓Vsig(n, m+1)及Vsig(n, m+3)。此外，當在信號寫入之時選擇掃描線WSL(n+1)時，信號線驅動電路23相對於偶數根信號線DTL(m)及DTL(m+2)輸出對應於n+1顯示像素列之電壓Vsig(n+1, m)及Vsig(n+1, m+2)，且同時相對於奇數根信號線DTL(m+1)及DTL(m+3)輸出對應於n顯示像素列之電壓Vsig(n, m+1)及Vsig(n, m+3)。此處，信號線驅動電路23亦以與n像素列及n+1像素列相同之方式施加對應於n+2像素列及n+3像素列之電壓。

配置在同時藉由掃描線驅動電路24選擇之複數個像素11中之偶數根信號線DTL(m)與奇數根信號線DTL(m+1)之間之兩個像素11為其中發光色彼此相同之像素。以相同方式，配置在同時藉由掃描線驅動電路24選擇之複數個像素11中之偶數根信號線DTL(m+2)與奇數根信號線DTL(m+3)之間之兩個像素11亦為其中發光色彼此相同之像素。因此，當已選擇掃描線WSL(n)時，信號線驅動電路23相對於信號線DTL(m)及DTL(m+1)輸出對應於其中發光色彼此相同之像素之電壓Vsig，且同時相對於信號線DTL(m+2)及DTL(m+3)輸出對應於其中種

類不同且發光色彼此相同之像素之電壓 V_{sig} 。舉例而言，當已選擇掃描線 $WSL(n)$ 時，信號線驅動電路23相對於信號線 $DTL(m)$ 及 $DTL(m+1)$ 輸出對應於像素11R之電壓 V_{sig} ，且同時相對於信號線 $DTL(m+2)$ 及 $DTL(m+3)$ 輸出對應於像素11W之電壓 V_{sig} 。

接著，驅動電路20針對各單元共同地執行 V_{th} 校正及信號寫入。特定而言，在於第一單元中執行 V_{th} 校正及信號寫入之後，驅動電路20在第一單元中且在第二單元(其行方向上鄰近)中之執行 V_{th} 校正及信號寫入。即，驅動電路20按順序每單元地執行一系列動作(V_{th} 校正及信號寫入)。

掃描線驅動電路24在 V_{th} 校正之時同時(或在相同週期)選擇包括在一個單元中之所有掃描線 WSL 。特定而言，掃描線驅動電路24在 V_{th} 校正之時同時(或在相同週期)選擇包括在一個單元中之兩根掃描線 $WSL(n)$ 及 $WSL(n+1)$ 。即，掃描線驅動電路24在 V_{th} 校正之時同時(或在相同週期)選擇包括在 n 顯示像素列之上部列之子像素列中之複數個像素11 (舉例而言，像素11G及11W)、包括在 n 顯示像素列之下部列之子像素列中之複數個像素11 (舉例而言，像素11R及11B)、包括在 $n+1$ 顯示像素列之上部列之子像素列中之複數個像素11 (舉例而言，像素11G及11W)及包括在 $n+1$ 顯示像素列之下部列中之子像素列中之複數個像素 (舉例而言，像素11R及11B)。

此外，掃描線驅動電路24在於信號寫入之時按順序每單元地執行一系列動作(V_{th} 校正及信號寫入)之掃描方向(下文中，稱為一「單元掃描方向」)之反方向上按順序選擇包括在一個單元中之複數條掃描線 WSL 。舉例而言，該單元掃描方向為平行於自顯示面板10之上端側朝向顯示面板10之下端側之方向之方向。因此，在相對於連接至第二接線之各像素11執行至一個顯示像素列中之各像素11中之信號寫入之後，掃描線驅動電路24相對於連接至第一接線之各像素11執行信號

寫入。此處，該單元掃描方向可為平行於自顯示面板10之下端側朝向顯示面板10之上端側之方向之方向。此時，雖然未展示，但在相對於連接至第一接線之各像素11執行至一個顯示像素列中之各像素11之信號寫入之後，掃描線驅動電路24相對於連接至第二接線之各像素11執行至一個顯示像素列中之各像素11之信號寫入。

掃描線驅動電路24在信號寫入之時按掃描線WSL(n+1)及掃描線WSL(n)之順序選擇包括在一個單元中之兩根掃描線WSL(n)及WSL(n+1)。因此，在同時通過掃描線WSL(n+1)選擇包括在n顯示像素列之下部列之子像素列中之複數個像素11及包括在n+1顯示像素列之下部列之子像素中之複數個像素11之後，掃描線驅動電路24在信號寫入之時同時通過掃描線WSL(n)選擇包括在n顯示像素列之上部列中之子像素列中之複數個子像素11及包括在n+1顯示像素列之上部列之子像素列中之複數個像素11。

舉例而言，掃描線驅動電路24能夠輸出兩種電壓(Von及Voff)。特定而言，掃描線驅動電路24通過掃描線WSL供應兩種電壓(Von及Voff)給作為驅動目標之像素11且執行寫入電晶體Tr2之關斷控制。此處，Von為大於或等於寫入電晶體Tr2之導通狀態電壓之值。Von為自掃描線驅動電路24輸出至稍後描述之「Vth校正準備週期之後半部分」、「Vth校正週期」、「信號寫入及 μ 校正週期」或類似物中之一寫入脈衝之峰值。Voff為低於寫入電晶體Tr2之導通狀態電壓且低於Von之值。Voff為自掃描線驅動電路24輸出至稍後描述之「Vth校正準備週期之前半部」、「發光週期」或類似物之一寫入脈衝之峰值。

舉例而言，電力線驅動單元25根據控制信號21A (同步化)之輸入按順序為預定單元選擇複數條電力線DSL。舉例而言，電力線驅動電路25能夠輸出兩種電壓(Vcc及Vss)。電力線驅動電路25通過電力線DSL供應兩種電壓(Vcc及Vss)給包括藉由掃描線驅動電路24選擇之像

素11之整個單元(即，包括在一個單元中之所有像素11)。此處， V_{ss} 為低於電壓 $(V_{el} + V_{cath})$ 之電壓值，其中有機EL元件13之臨限電壓 V_{el} 與有機EL元件13之陰極電壓 V_{cath} 加在一起。 V_{cc} 為大於或等於電壓 $(V_{el} + V_{cath})$ 之電壓值。

接著，參考圖8及圖19描述經修改實例之顯示裝置1中之 V_{th} 校正以及信號寫入及 μ 校正之掃描之實例。此處，圖19表示在於行方向上彼此鄰近之兩個單元中之 V_{th} 校正以及信號寫入及 μ 校正之掃描之實例。

此處，下文中，將藉由針對各連接之掃描線WSL將一個單元內之所有像素11分為若干群組來給出描述。在經修改實例中，一個單元內之所有像素11G及所有像素11W設定為一個群組且一個單元內之所有像素11R及所有像素11B設定為一個單元。因此，下文中，其中連接掃描線WSL(n)及WSL(n+1)之一單元內之所有像素11G及所有像素11W設定為第一群組，且該單元內之所有像素11R及所有像素11B設定為第二群組。此外，其中連接掃描線WSL(n+2)及WSL(n+3)之一單元內之所有像素11G及所有像素11W設定為第三群組且該單元內之所有像素11R及所有像素11B設定為第四群組。

在相同週期相對於一個單元內之所有群組(第一群組及第二群組)執行 V_{th} 校正之後，驅動電路20按順序相對於該單元內之所有群組(第一群組及第二群組)執行針對各群組之信號寫入。此時，在相對於在一個像素列內配置在上部列中之像素11之第一群組執行信號寫入之後，驅動電路20相對於在一個像素列內配置在下部列中之像素11之第二群組執行信號寫入。

在此之後，在相同週期相對於下一個單元內之所有群組(第三群組及第四群組)執行 V_{th} 校正之後，驅動電路20按順序相對於該單元內之所有群組(第三群組及第四群組)執行針對各群組之信號寫入。此

時，在相對於在一個像素列內配置在上部列中之像素11之第一群組執行信號寫入之後，驅動電路20以與上文描述相同之方式相對於在一個像素列內配置在下部列中之像素11之第二群組執行信號寫入。

此時，在相對於一個單元在一個水平週期(1H)內執行Vth校正之後，驅動電路20在下一個水平週期(1H)內執行信號寫入。即，驅動電路20相對於一個單元連續使用兩個水平週期(2H)執行Vth校正及信號寫入。

此外，當針對各群組執行信號寫入時，驅動電路20相對於包括在該群組中之所有像素11同時執行信號寫入。特定而言，當已選擇掃描線WSL(n)時，驅動電路20相對於各信號線DTL輸出上文描述之電壓V(n)。即，當已選擇掃描線WSL(n)時，驅動電路20相對於偶數根信號線DTL (DTL(m)及DTL(m+2))輸出n像素列之Vsig (Vsig(n, m)及Vsig(n, m+2))，且同時相對於奇數根信號線DTL(m+1)及DTL(m+3)輸出對應於n+1像素列之電壓Vsig (Vsig(n+1, m+1)及Vsig(n+1, m+3))。此外，當已選擇掃描線WSL(n+1)時，驅動電路20相對於偶數根信號線DTL (DTL(m)及DTL(m+2))輸出n+1像素列之Vsig (Vsig(n+1, m)及Vsig(n+1, m+2))，且同時相對於奇數根信號線DTL(m+1)及DTL(m+3)輸出對應於n像素列之電壓Vsig (Vsig(n, m+1)及Vsig(n, m+3))。

作為這樣做之結果，在同一色彩之各像素11G中，因為自Vth校正之結束至 μ 校正之開始之週期(一等待時間 $\Delta t1$ ，如其命名)一致，故複數個像素11R中之等待時間 $\Delta t1$ 對於各像素列而言一致。在該實施例中，各像素11W之等待時間 $\Delta t2$ 等於各像素11G之等待時間 $\Delta t1$ 。因此，因為等待時間 $\Delta t2$ 亦在同一色彩之各像素11W中一致，故複數個像素11W中之等待時間 $\Delta t2$ 對於各像素列而言一致。此外，因為等待時間 $\Delta t3$ 亦在同一色彩之各像素11R中一致，故複數個像素11R中之等待時間 $\Delta t3$ 對於各像素列而言一致。在該實施例中，各像素11B之等待

時間 Δt_4 等於各像素11R之等待時間 Δt_3 。因此，因為等待時間 Δt_4 亦在同一色彩之各像素11B中一致，故複數個像素11B中之等待時間 Δt_4 對於各像素列而言一致。此處，像素11G及11W之等待時間 Δt_1 及 Δt_2 與像素11R及11B之等待時間 Δt_3 及 Δt_4 彼此不同，且然而，此僅略微地影響色彩重現性且不影響色差。

此外，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之像素11(舉例而言，像素11W)之一種或複數種發光色之像素11(舉例而言，像素11W及11G)執行至一個單元內之各像素11中之信號電壓之寫入之後，驅動電路20相對於其中發光色之種類與此等像素11不同之複數種發光色之像素11(舉例而言，像素11R及11B)執行信號電壓之寫入。在這樣做時，在一個單元內之信號寫入序列中，可能首先執行至其中單色座標與混合色座標之間之距離相對最短之發光色之像素11中之信號寫入。

效果

接著，將給出根據該實施例中之顯示裝置1中之效果之描述。在該實施例中，用於選擇各像素11之各掃描線WSL連接至一個單元內之同一發光色之複數個像素11。此外，用於供應驅動電流給各像素11之各電力線DSL連接至一個單元內之所有像素11。在這樣做時，如上文描述，在相同週期於一個單元內相對於所有群組執行 V_{th} 校正之後，可能針對一個單元內之各群組相對於所有群組執行信號電壓之寫入。因此，在同一發光色之各像素11中，因為自 V_{th} 校正之結束至 μ 校正之開始之等待時間一致，故同一發光色之像素11中之等待時間對於各線而言一致。因此，可能歸因於 V_{th} 校正被統整而減少光度不均勻之發生。

此外，在該實施例中，指派給一個單元之 k 根掃描線WSL中之最高列之掃描線(掃描線WSL(n))連接至包括其中單色座標與混合色座標

之間之距離相對最短之發光色之像素11 (此處，像素11G)之一種或複數種發光色之像素11 (下文中，稱爲一「特定像素11」)。在這樣做時，在一個單元內之信號寫入序列中，首先執行至特定像素11中之信號寫入。在信號寫入之此一序列中，因爲當執行至特定像素11中之信號寫入時時序裕度不受後半部分之信號寫入之限制，故即使1H週期被大幅縮短，亦可能獲得充足之時序裕度。因此，當以高度驅動時可能減少歸因於瞬變現象之光度不均勻及色度偏移之發生。

4.各實施例中之共同經修改實例

在上文描述之各實施例中，掃描線WSL具備分支且連接至其中子像素列彼此不同之複數個像素11。然而，如圖20及圖21中所展示，掃描線WSL不具備分支且此外僅可連接至其中子像素列彼此相同之複數個像素11。

5.應用實例

下文中，將描述在上文描述之各實施例中描述之顯示裝置1之應用實例及該顯示裝置1之經修改實例(實施例或類似物)。可將該等實施例或類似物之顯示裝置1應用至電子設備(諸如一電視設備、一數位相機、一筆記型個人電腦、一攜帶式終端設備(諸如一攜帶式電話或一視訊攝影機)之一顯示裝置，該顯示裝置在每一個圖場中將自外部輸入之一圖片信號或在內部產生之一圖片信號顯示爲的一影像或一圖片。

應用實例1

圖22表示其中應用該等實施例或類似物中之顯示裝置1之一電視設備之外觀。舉例而言，此電視設備包括具有一前板310及一濾光玻璃320之一圖片顯示螢幕單元300且該電視設備之圖片顯示螢幕單元300藉由該等實施例或類似物中之顯示裝置1組態。

應用實例2

圖23表示其中應用該等實施例或類似物中之顯示裝置1之一數位相機之一外觀。舉例而言，此數位相機包括用於一閃光之一發光單元410、一顯示單元420、一選單開關430及一快門按鈕440，且此數位相機之顯示單元420藉由該等實施例或類似物中之顯示裝置1組態。

應用實例3

圖24表示其中應用該等實施例或類似物中之顯示裝置1之一筆記型個人電腦之一外觀。舉例而言，此筆記型個人電腦包括一主體510、用於字元或類似物之一輸入操作之一鍵盤520及用於顯示一影像之一顯示單元530，且該筆記型個人電腦之顯示單元530藉由該等實施例或類似物中之顯示裝置1組態。

應用實例4

圖25表示其中應用該等實施例或類似物之顯示裝置1之一視訊攝影機之一外觀。舉例而言，此視訊攝影機包括一主體單元610、用於拍攝提供在此主體單元610之前側上之對象之一圖片之一透鏡620、拍攝一圖片時之一開始/停止開關630及一顯示單元640，且該視訊攝影機之顯示單元640藉由該等實施例或類似物中之顯示裝置1配置。

應用實例5

圖26表示其中應用該等實施例或類似物中之顯示裝置1之一攜帶式電話工具之一外觀。舉例而言，此攜帶式電話工具為其中一上外殼710及一下外殼720使用一鏈接單元(一鉸鏈單元)730鏈接之一攜帶式電話工具且包括一顯示器740、一子顯示器750、一圖片燈760及一相機770。此攜帶式電話工具之顯示器740及子顯示器750藉由該等實施例或類似物中之顯示裝置1組態。

在上文中，已參考實施例及應用實例描述本發明技術；然而，本發明技術不限於該等實施例或類似物，且各種修改係可能的。

舉例而言，在該等實施例或類似物中，用於一主動矩陣驅動之像素電路12之組態不限於上文已描述之各實施例且可在必要時添加一

電容元件或一電晶體。在此情形中，可根據像素電路12之變化添加不同於信號線驅動電路23、掃描線驅動電路24、電力線驅動電路25及類似物之必要驅動電路。

此外，在該等實施例或類似物中，時序產生電路21及圖片信號處理電路22控制信號線驅動電路23、掃描線驅動電路24及電力線驅動電路25之一驅動，然而，其他電路可控制其等之一驅動。此外，可使用硬體(電路)執行或可使用軟體(程式)執行信號線驅動電路23、掃描線驅動電路24及電力線驅動電路25之控制。

此外，在該等實施例或類似物中，已將描述給定為寫入電晶體Tr2之源極及汲極以及驅動電晶體Tr1之源極及汲極係固定的，且不用說，取決於電流流動方向之源極與汲極之相對關係通常與上文描述之描述內容相反。此時，在該等實施例或類似物中，該源極可理解為汲極並且該汲極可理解為源極。

此外，在該等實施例或類似物中，描述已被給定為寫入電晶體Tr2及驅動電晶體Tr1由n通道MOS型之TFT形成，然而，寫入電晶體Tr2及驅動電晶體Tr1之至少一者可由p通道MOS型之TFT形成。此處，在驅動電晶體Tr1由p通道MOS型之TFT形成之情形中，在該等實施例或類似物中，有機EL元件13之陽極變成陰極且有機EL元件13之陰極變成陽極。此外，在該等實施例或類似物中，通常不必使寫入電晶體Tr2及驅動電晶體Tr1為非晶矽型之TFT或一微矽型之TFT，且舉例而言，其等可為低溫多晶矽型之TFT或氧化物半導體之TFT。

已根據一電子設備之若干實施例及修改實例及應用實例描述本發明，但本發明不限於此等實施例且可作出各種修改。

舉例而言，在上文描述之實施例之各者中，該顯示裝置包括有機EL顯示元件，但本發明不限於包括有機EL顯示元件之顯示裝置。可使用任何顯示裝置，只要該顯示裝置包括電流驅動類型之顯示元

件。

本發明之實施例可經組態以包括如下內容。

(1)一顯示裝置，其包含：以包括列及行之一矩陣安置之複數個像素電路，該複數個像素電路包括一第一像素電路及一第二像素電路，該第一像素電路經組態以發射一第一色彩之光，且該第二像素電路經組態以發射一第二色彩之光；其中一給定信號線分別提供一第一影像資料信號及一第二影像資料信號給該第一像素電路及該第二像素電路，該第一像素電路及該第二像素電路經組態以在一水平掃描週期內分別接收來自該給定信號線之該第一影像資料信號及該第二影像資料信號，該第一像素電路經組態以在該水平週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，且其中該第一色彩為綠色。

(2)如(1)之顯示裝置，其進一步包含：複數條掃描線，該複數條掃描線包括對應於該第一像素電路之一第一掃描線及對應於該第二像素電路之一第二掃描線；及複數條信號線，該複數條信號線包括該給定信號線，該給定信號線對應於該第一像素電路及該第二像素電路兩者，其中該第一掃描線及該第二掃描線分別提供第一及第二控制信號以用於將該等第一及第二影像資料信號寫入至該等第一及第二像素電路，且該給定信號線回應於該等第一及第二控制信號將該第一影像資料信號提供至該第一像素電路且接著將該第二影像資料信號提供至該第二像素電路。

(3)如(1)或(2)之顯示裝置，其中第一色彩比第二色彩對歸因於影像資料信號之變化之人類錯覺更敏感。

(4)如(1)至(3)中之任一者之顯示裝置，其中在分別由該複數個像素電路發射之三或三種以上色彩中，該第一色彩對歸因於影像資料信號之變化之人類錯覺最敏感。

(5)如(1)至(4)中之任一者之顯示裝置，其中該第二色彩為紅色。

(6)如(1)至(5)中之任一者之顯示裝置，其中該第一像素電路及該第二像素電路駐留在一給定像素列中。

(7)如(1)至(6)中之任一者之顯示裝置，其中該複數個像素電路分別包括有機發光元件。

(8)一種包含如(1)至(7)中之任一者之顯示裝置之電子設備。

(9)一種驅動一顯示裝置之方法，該顯示裝置包括以包括列及行之一矩陣安置之複數個像素電路，該複數個像素電路包括一第一像素電路及一第二像素電路，該第一像素電路經組態以發射一第一色彩之光，該第二像素電路經組態以發射一第二色彩之光，該方法包含：通過一給定信號線將一第一影像資料信號及一第二影像資料信號分別提供至該第一像素電路及該第二像素電路，該第一像素電路及該第二像素電路在一水平掃描週期內分別接收來自該給定信號線之該第一影像資料信號及該第二影像資料信號，該第一像素電路在該水平掃描週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，其中該第一色彩為綠色。

(10)如(9)之方法，其中該第一色彩比該第二色彩對歸因於影像資料信號之變化之人類錯覺更敏感。

(11)如(9)或(10)之方法，其中在分別由該複數個像素電路發射之三或三種色彩中，該第一色彩對歸因於影像資料信號之變化之人類錯覺最敏感。

(12)如(9)或(11)中之任一者之方法，其中該第二色彩為紅色。

(13)如(9)或(12)中之任一者之方法，其中該第一像素電路及該第二像素電路駐留在一給定像素列中。

(14)如(9)或(13)中之任一者之方法，其中該複數個像素電路分別包括有機發光元件。

(15)一種顯示裝置，其包含：以包括列及行之一矩陣安置之複數個像素電路，該複數個像素電路包括駐留在第一像素列中之一第一像素電路及駐留在第二像素列中之一第二像素電路，該第一像素電路經組態以發射第一色彩之光，且該第二像素電路經組態以發射第二色彩之光；其中該第一像素電路及該第二像素電路經組態以在水平掃描週期內分別接收來自一給定信號線之一第一影像資料信號及一第二影像資料信號，該第一像素電路經組態以在該水平掃描週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，且其中該第一色彩為綠色。

(16)如(15)之顯示裝置，其進一步包含：複數條掃描線，該複數條掃描線包括對應於該第一像素列之一第一掃描線及對應於該第二像素列之一第二掃描線；及複數條信號線，其包括對應於該第一像素電路及該第二像素電路兩者之一給定信號線，其中該第一掃描線及該第二掃描線分別提供第一及第二控制信號以用於將該等第一及第二影像資料信號寫入至該等第一及第二像素電路，且該給定信號線回應於該等第一及第二控制信號將該第一影像資料信號提供至該第一像素電路且接著將該第二影像資料信號提供至該第二像素電路。

(17)如(15)或(16)之顯示裝置，其中該第一色彩比該第二色彩對歸因於影像資料信號之變化之人類錯覺更敏感。

(18)如(15)或(17)中任一者之顯示裝置，其中在分別由該複數個像素電路發射之三或三種以上色彩中，該第一色彩對歸因於影像資料信號之變化最敏感。

(19)如(15)至(18)中任一者之顯示裝置，其中該第二色彩為紅色。

(20)如(15)至(19)中任一者之顯示裝置，其中該複數個像素電路分別包括有機發光元件。

(21)一種顯示面板，其包含：包括三個或三個以上子像素之複數個像素，在該三個或三個以上子像素中，發光色之種類彼此不同；複數條掃描線，當 k ($k \geq 2$)根像素列設定為一個單元時，該複數個根掃描線經指派使得 k 根掃描線指派給一個單元，且該複數條掃描線用於選擇各子像素；及複數條電力線，該複數條掃描線經指派使得一根電力線指派給一個單元，且該複數條電力線用於供應一驅動電流給各子像素，其中各掃描線連接至一個單元內之同一發光色之複數個子像素，其中各電力線連接至一個單元內之所有子像素，其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由使用包括在一個像素內之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，指派給一個單元之 k 根掃描線中之最高列之掃描線連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素。

(22)如(21)之顯示面板，其包含：複數個根信號線，該複數條信號線經指派使得 a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線指派給各像素列中之各像素，且該複數條信號線用於供應根據一圖片信號之一信號電壓給各子像素，其中指派給各像素列中之各像素之 a 根信號線中之第一信號線連接至在一個像素中非共用掃描線之兩種發光色之子像素。

(23)如(22)之顯示面板，其中包括在一個像素中之發光色之種類之數目為三，且其中該第一信號線連接至兩種發光色之子像素，而不是其中單色座標與混合色座標之間之距離相對最短之發光色之子像素。

(24)如(22)之顯示面板，其中包括在一個像素中之發光色之種類之數目為四，其中指派給各像素列中之各像素之 a 根信號線之第二信

號線連接至在一個像素中非共用掃描線之兩種發光色之子像素，並且連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之兩種發光色之子像素，且其中該第一信號線連接至非連接至該第二信號線之兩種發光色之子像素。

(25)如(24)之顯示面板，其中該第一信號線連接至包括其中單色座標與混合色座標之間之距離相對第二最短之發光色之子像素之兩種發光色之子像素。

(26)一種顯示裝置，其包含：一顯示面板；及一驅動電路，其用於驅動該顯示面板，其中該顯示面板包括：複數個像素，該複數個像素包括三個或三個以上子像素，在該三個或三個子像素中，發光色之種類彼此不同；複數條掃描線，當將 k ($k \geq 2$)個像素列設定為一個單元時，該複數條掃描線經指派使得 k 根掃描線指派給一個單元，且該複數條掃描線用於選擇各子像素；及複數條電力線，該複數條電力線經指派使得一個電力線指派給一個單元，且該複數條電力線用於供應一驅動電流給各子像素，其中各掃描線連接至一個單元內之同一發光色之複數個子像素，其中各電力線連接至一個單元內之所有子像素，且其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖之座標設定為單色座標且將能夠藉由使用包括在一個像素中之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，指派給一個單元之 k 根掃描線中之最高列之第一掃描線連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素。

(27)如(26)之顯示裝置，其中各子像素包括：一發光元件；一驅動電晶體，其用於驅動該發光元件；及一寫入電晶體，其用於將對應於一圖片信號之一信號電壓寫入至該驅動電晶體之一閘極，其中該驅動電路針對各單元共同地執行 V_{th} 校正(其中該驅動電晶體之一閘極與

一源極之間之電壓設定為接近該驅動電晶體之臨限電壓)及該信號電壓之寫入，且其中在相對於連接至第一掃描線之所有子像素執行至一個單元內之各子像素中之信號電壓之寫入之後，該驅動電路相對於連接至其他掃描線之複數個子像素執行信號電壓之寫入。

(28)一種電子設備，其包含：一顯示裝置；其中該顯示裝置包括一顯示面板及用於驅動該顯示面板之一驅動電路，其中該顯示面板包括：複數個像素，該複數個像素包括三個或三個以上子像素，在該三個或三個以上子像素中，發光色之種類彼此不同；複數條掃描線，當將 k ($k \geq 2$)個像素列設定為一個單元時，該複數條掃描線經指派使得 k 根掃描線指派給一個單元，且該複數條掃描線用於選擇各子像素；及複數條電力線，該複數條電力線經指派使得一根電力線指派給一個單元，且該複數條電力線用於供應一驅動電流給各子像素，其中各掃描線連接至一個單元內之同一發光色之複數個子像素，其中各電力線連接至一個單元內之所子像素，且其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由使用包括在一個像素中之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，指派給一個單元之 k 根掃描線中之最高列之掃描線連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素。

(29)一種顯示裝置，其包含：一顯示面板；及一驅動電路，其用於驅動該顯示面板，其中該顯示面板包括：複數個像素，該複數個像素包括複數個子像素，在該複數個子像素中，發光色之種類彼此不同，其中各子像素包括一發光元件、一驅動電晶體及一寫入電晶體，該驅動電晶體用於驅動該發光元件，該寫入電晶體用於將對應於一圖片信號之一信號電壓寫入至該驅動電晶體之一閘極，其中當將 k ($k \geq 2$)個像素列設定為一個單元時，該驅動電路針對各單元共同地執行 V_{th}

校正(其中該驅動電晶體之一閘極及一源極之間之電壓設定為接近該驅動電晶體之臨限電壓)及信號電壓之寫入，且其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由使用包括在一個像素中之複數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素執行至一個單元中之各子像素中之信號電壓之寫入之後，該驅動電路相對於其中發光色之種類與其子像素不同之一種或複數種發光色之子像素執行信號電壓之寫入。

(30)如(29)之顯示裝置，其中包括在一個像素中之發光色之種類之數目為三，且其中，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或兩種發光色之子像素執行至一個單元中之各子像素之信號電壓之寫入之後，該驅動電路相對於其中發光色之種類與其子像素不同之種類之發光色之子像素執行信號電壓之寫入。

(31)如(29)之顯示裝置，其中包括在一個像素中之發光色之種類之數目為四，且其中，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或兩種發光色之子像素執行至一個單元中之各子像素中之信號電壓之寫入之後，該驅動電路相對於其中發光色之種類與其子像素不同之種類之發光色之子像素執行信號電壓之寫入。

(32)一種電子設備，其包含：一顯示裝置，其中該顯示裝置包括一顯示面板及用於驅動該顯示面板之一驅動電路，其中該顯示面板包括一顯示面板及用於驅動該顯示面板之一驅動電路，其中該顯示面板包括複數個像素，該複數個像素包括複數個子像素，在該複數個子像素中，發光色之種類彼此不同，其中各子像素包括一發光元件、一驅

動電晶體及一寫入電晶體，該驅動電晶體用於驅動該發光元件，該寫入電晶體用於將對應於一圖片信號之一信號電壓寫入至該驅動電晶體之一閘極，其中當將 k ($k \geq 2$)個像素列設定為一個單元時該驅動電路針對各單元共同地執行 V_{th} 校正(其中該驅動電晶體之一閘極與一源極之間之電壓設定為接近該驅動電晶體之臨限電壓)及信號電壓之寫入，且其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由包括在一個像素中之複數種色彩中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，在相對於包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之一種或複數種發光色之子像素執行至一個單元中之各子像素中之信號電壓之寫入之後，該驅動電路相對於其中發光色之種類與其子像素不同之一種或複數種發光色之子像素執行信號電壓之寫入。

(33)一種顯示面板，其包含：複數個像素，其包括三個或三個以上子像素，在該三個或三個以上子像素中，發光色之種類彼此不同；複數條信號線，該複數條信號線經指派使得 a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線指派給各像素列中之各像素，且該複數條信號線用於供應根據一圖片信號之信號電壓給各子像素；及複數條掃描線，該複數條掃描線經指派使得 b ($2 \leq b \leq (\text{一個像素中之子像素之總數})$)根掃描線指派給各像素列，並且該複數條掃描線連接至同一發光色之複數個子像素且用於選擇各子像素，其中指派給各像素之 a 根信號線中之第一信號線連接至在一個像素中非共用掃描線之兩種發光色之子像素。

(34)如(33)之顯示面板，其中包括在一個像素中之發光色之種類之數目為三，且其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由使用包括在一個像素中之複

數種發光色中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，該第一信號線連接至兩種發光色之子像素，而不是其中單色座標與混合色座標之間之距離相對最短之發光色之子像素。

(35)如(33)之顯示面板，其中包括在一個像素中之發光色之種類之數目為四，且其中當將包括在一個像素中之各發光色之一 $u'v'$ 色度圖中之座標設定為單色座標且將能夠藉由使用包括在一個像素中之複數種色彩中之兩種任意色彩形成之複數種混合色之一 $u'v'$ 色度圖中之座標設定為混合色座標時，指派給各像素之 a 根信號線中之第二信號線連接至在一個像素中非共用掃描線之兩種發光色之子像素並且連接至包括其中單色座標與混合色座標之間之距離相對最短之發光色之子像素之兩種發光色之子像素，且其中該第一信號線連接至非連接至該第二信號線之兩種發光色之子像素。

(36)如(35)之顯示面板，其中該第一信號線連接至包括其中單色座標與混合色座標之間之距離相對第二最短之發光色之子像素之兩種發光色之子像素。

(37)一種顯示裝置，其包含：一顯示面板；及一驅動電路，其用於驅動該顯示面板，其中該顯示面板包括：複數個像素，該複數個像素包括三個或三個以上子像素，在該三個或三個以上子像素中，發光色之種類彼此不同；複數條信號線，該複數條信號線經指派使得 a ($2 \leq a < (\text{一個像素中之子像素之總數})$)根信號線指派給各像素列中之各像素，且該複數條信號線用於供應根據一圖片信號之信號電壓給各子像素；及複數條掃描線，該複數條掃描線經指派使得 b ($2 \leq b \leq (\text{一個像素中之子像素之總數})$)根掃描線指派給各像素列，並且連接至同一發光色之複數個子像素且用於選擇各子像素，且其中指派給一各像素之 a 根信號線中之第一信號線連接至在一個像素中非共用掃描線之兩種

發光色之子像素。

(38)一種電子設備，其包含：一顯示裝置，其中該顯示裝置包括一顯示面板及用於驅動該顯示面板之一驅動電路，且其中該顯示面板包括：複數個像素，該複數個像素包括三個或三個以上子像素，在三個或三個以上子像素中，發光色之種類彼此不同；複數個根信號線，該複數條信號線經指派使得 a ($2 \leq a < (\text{一個像素內之子像素之總數})$)根信號線指派給各像素列中之各像素，且該複數條信號線用於供應根據一圖片信號之一信號電壓給各子像素；及複數條掃描線，該複數條掃描線經指派使得 b ($2 \leq b \leq (\text{一個像素中之子像素之總數})$)根掃描線指派給各像素列，並且連接至同一發光色之複數個子像素且用於選擇各子像素，且其中指派給各像素之 a 根信號線中之第一信號線連接至在一個像素中非共用掃描線之兩種發光色之子像素。

本發明技術含有與2012年8月6日於日本專利局申請之日本優先權專利申請案JP 2012-174278中揭示之標的物相關之標的物，該專利申請案之全部內容以引用方式併入在本文中。

熟悉此項技術者應理解，可取決於設計要求及其它因素而發生各種修改、組合、子組合及變更，只要其等在隨附申請專利範圍或其之等效物之範疇內。

【符號說明】

1	顯示裝置
10	顯示面板
10A	顯示區域
11	像素
11B	像素
11G	像素
11R	像素

11W	像素
12	像素電路
13	有機EL元件
14	顯示像素
20	驅動電路
20A	圖片信號
20B	同步信號
21	時序產生電路
21A	控制信號
22	圖片信號處理電路
22A	圖片信號
23	信號線驅動電路
24	掃描線驅動電路
25	電力線驅動電路
140	顯示像素
300	圖片顯示螢幕單元
310	前板
320	濾光玻璃
410	發光單元
420	顯示單元
430	選單開關
440	快門按鈕
510	主體
520	鍵盤
530	顯示單元
610	主體單元

620	透鏡
630	開始/停止開關
640	顯示單元
710	上外殼
720	下外殼
730	鏈接單元(一鉸鏈單元)
740	顯示器
750	子顯示器
760	圖片燈
770	相機
C1	連接點
C2	連接點
Cs	保持電容
DSL	電力線
DTL	信號線
GND	接地線
Ids	電流
Tr1	驅動電晶體
Tr2	寫入電晶體
Vcc	電壓
Vg	閘極電壓
Vgs	閘極與源極之間之電壓
Voff	電壓
Vofs	電壓
Von	電壓
Vs	源極電壓

Vsig	信號電壓/電壓
Vss	電壓
Vth	臨限電壓
WSL	掃描線

發明摘要

※ 申請案號：102124599

※ 申請日：102/07/09

※IPC 分類：G09G 3/32 (2016.01)

【發明名稱】

顯示面板、顯示裝置及電子設備

DISPLAY PANEL, DISPLAY DEVICE AND ELECTRONIC
APPARATUS

【中文】

本發明係關於一種顯示裝置，其包含：以包括列及行之一矩陣安置之複數個像素電路，該複數個像素電路包括一第一像素電路及一第二像素電路，該第一像素電路經組態以發射一第一色彩之光，該第二像素電路經組態以發射一第二色彩之光；其中一給定信號線分別提供一第一影像資料信號及一第二影像資料信號給該第一像素電路及該第二像素電路，該第一像素電路及該第二像素電路經組態以在一水平掃描週期內分別接收來自該給定信號線之該第一影像資料信號及該第二影像資料信號，該第一像素電路經組態以在該水平掃描週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，並且其中該第一色彩為綠色。

【英文】

A display device, comprising: a plurality of pixel circuits disposed in a matrix including rows and columns, the plurality of pixel circuits including a first pixel circuit and a second pixel circuit, the first pixel circuit being configured to emit light of a first color, the second pixel circuit being configured to emit light of a second color; wherein a given signal line provides a first image data signal and a second image data signal respectively to the first pixel circuit and the second pixel circuit, the first pixel circuit and the second pixel circuit being configured to respectively receive the first image data signal and the second image data signal from the given signal line within a horizontal scanning period, the first pixel circuit being configured to receive the first image data signal before the second pixel circuit receives the second image data signal within the horizontal scanning period, and wherein the first color is green.

圖式

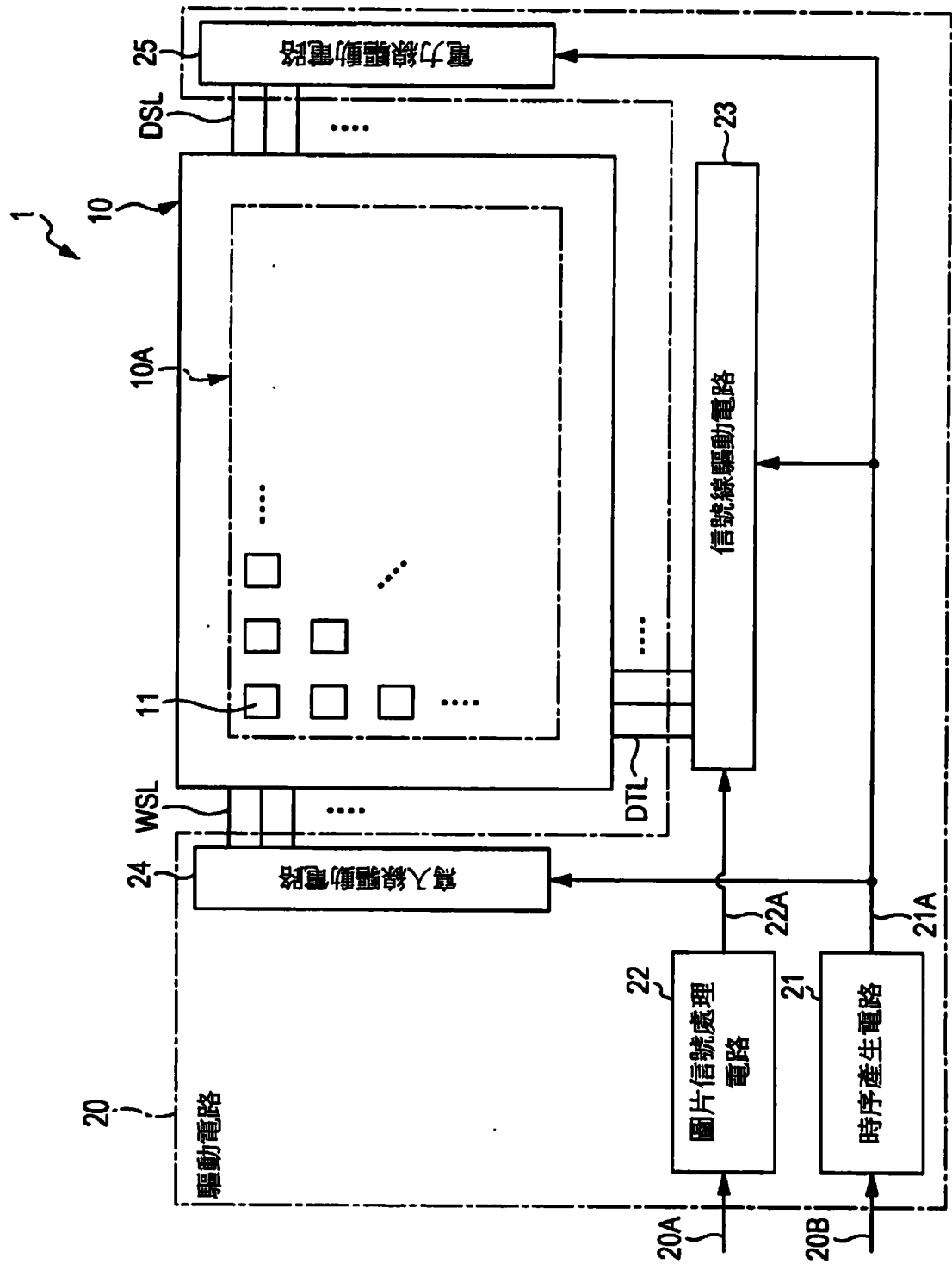


圖1

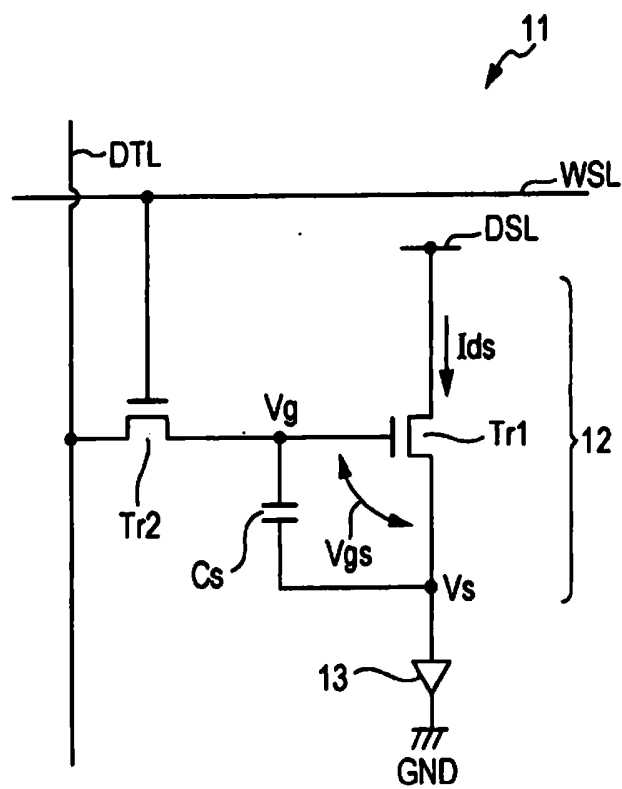
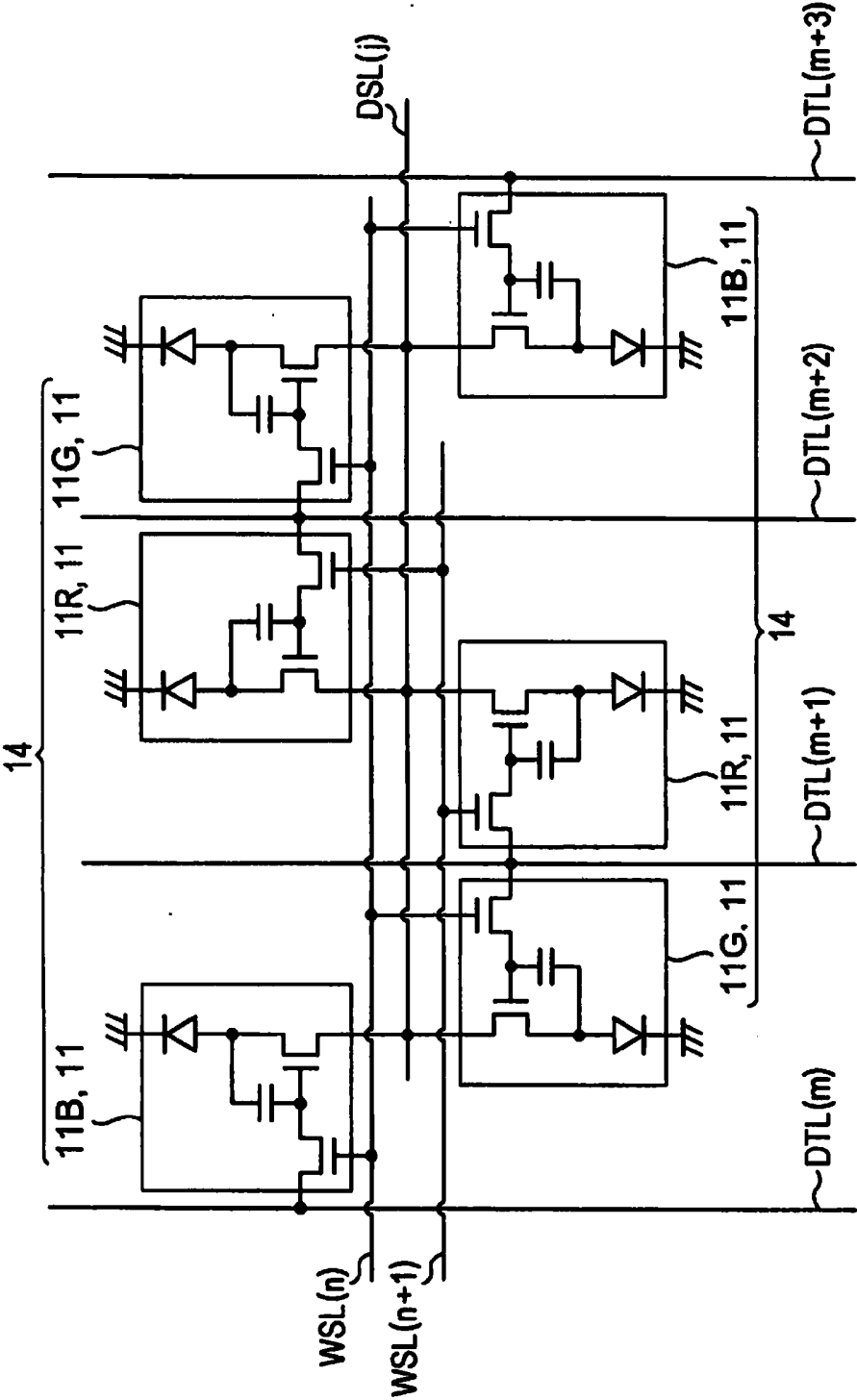


圖2



DTL : DTL(1)至DTL(M) WSL : WSL(1)至WSL(N) DSL : DSL(1)至DSL(J)
(M為4之倍數) (N為一偶數) (J=N/2)

圖3

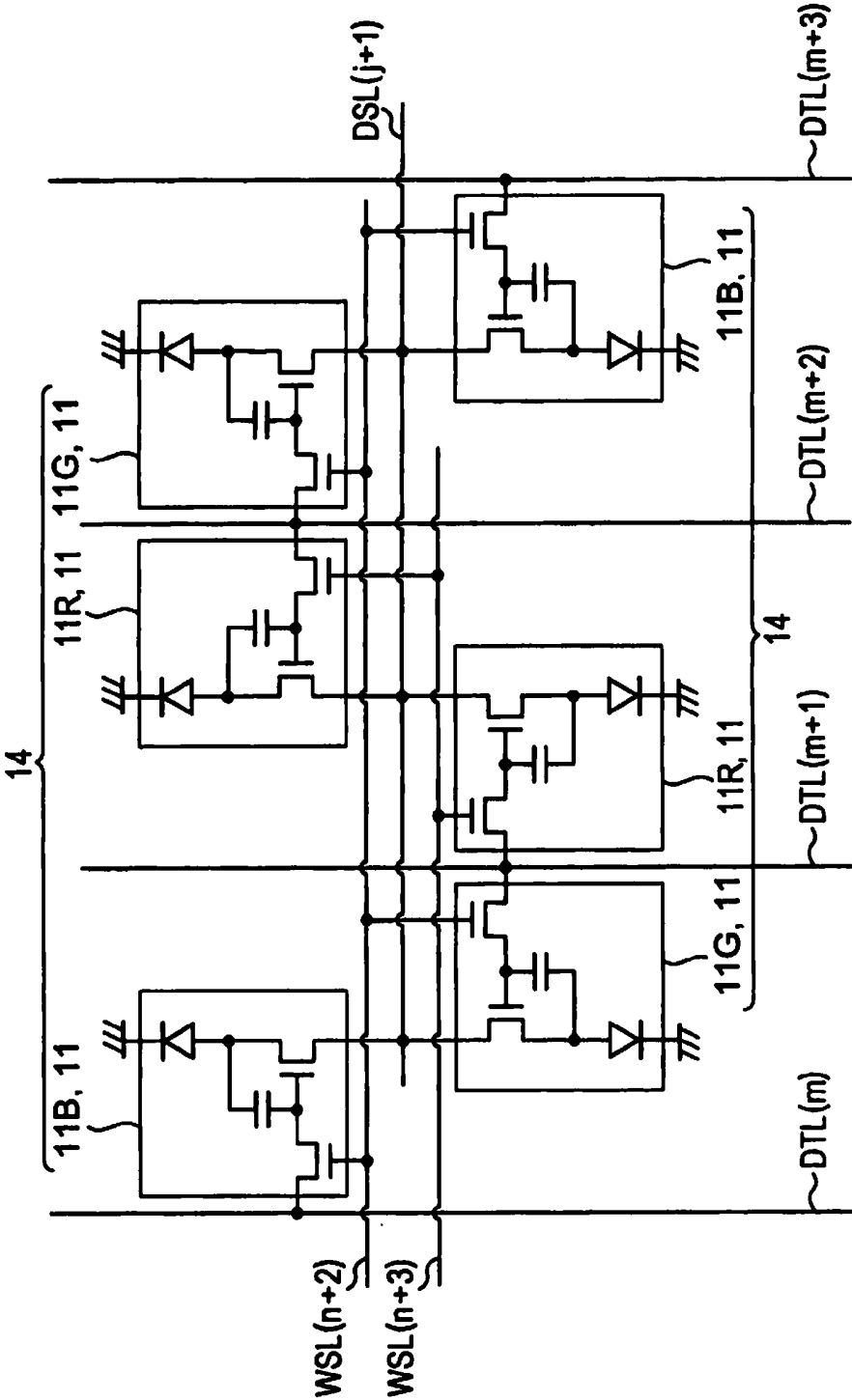


圖4

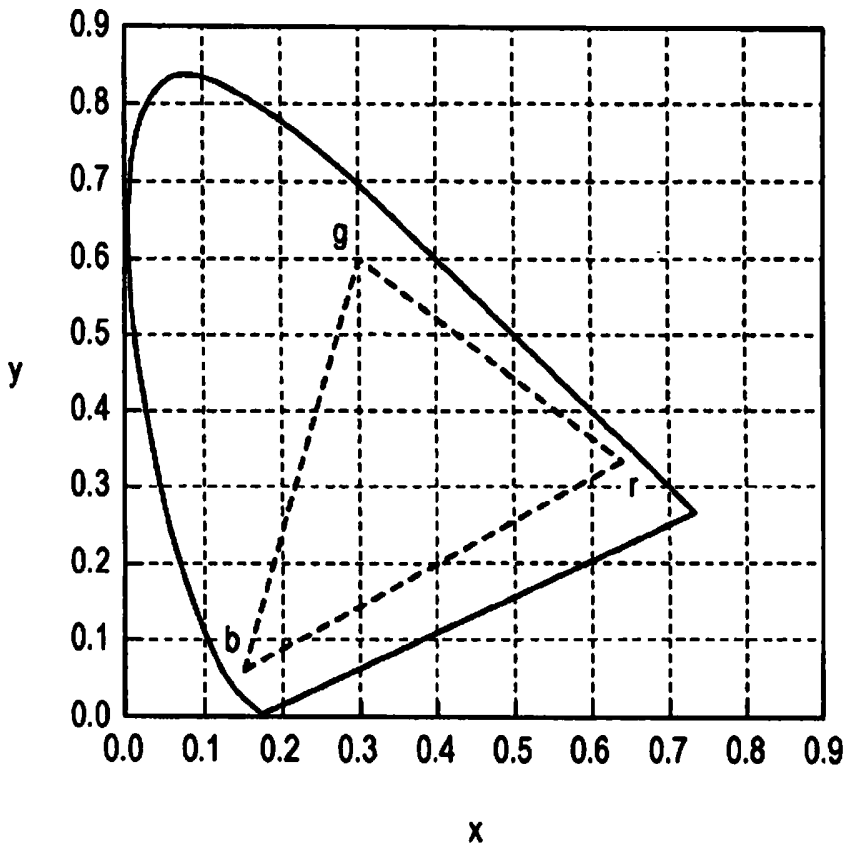


圖5

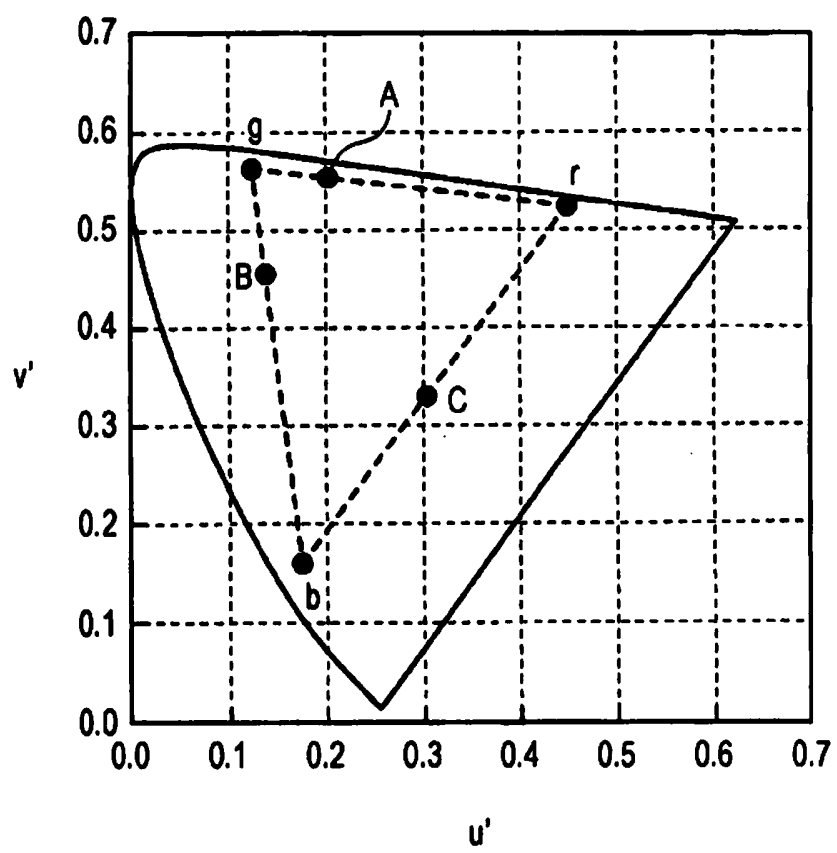


圖6

	DTL(m)	DTL(m+1)	DTL(m+2)	DTL(m+3)
V(n)	Vsig(n, m)	Vsig(n+1, m+1)	Vsig(n, m+2)	Vsig(n+1, m+3)
V(n+1)	Vsig(n+1, m)	Vsig(n, m+1)	Vsig(n+1, m+2)	Vsig(n, m+3)
V(n+2)	Vsig(n+2, m)	Vsig(n+3, m+1)	Vsig(n+2, m+2)	Vsig(n+3, m+3)
V(n+3)	Vsig(n+3, m)	Vsig(n+2, m+1)	Vsig(n+3, m+2)	Vsig(n+2, m+3)

圖 7

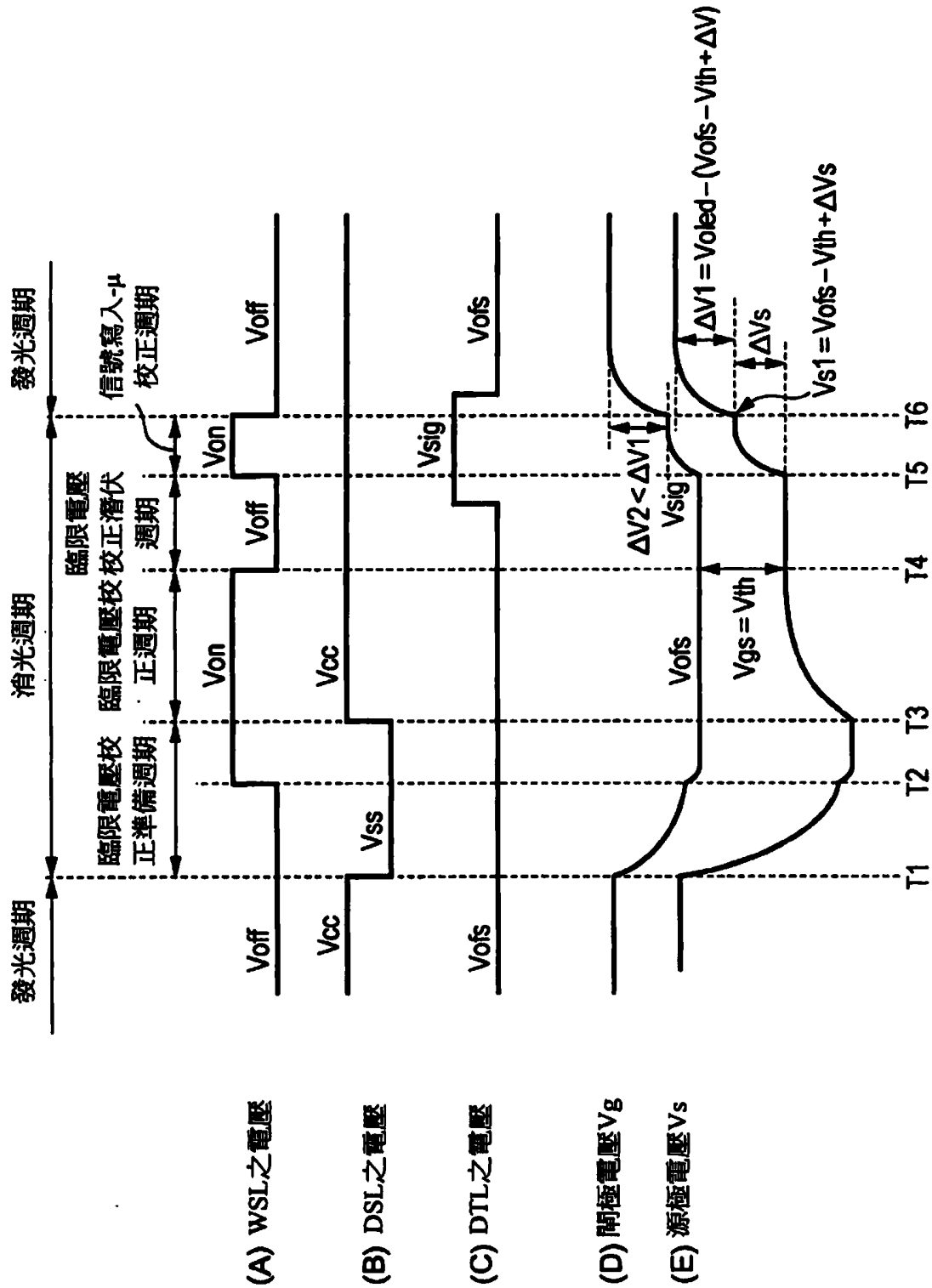


圖8

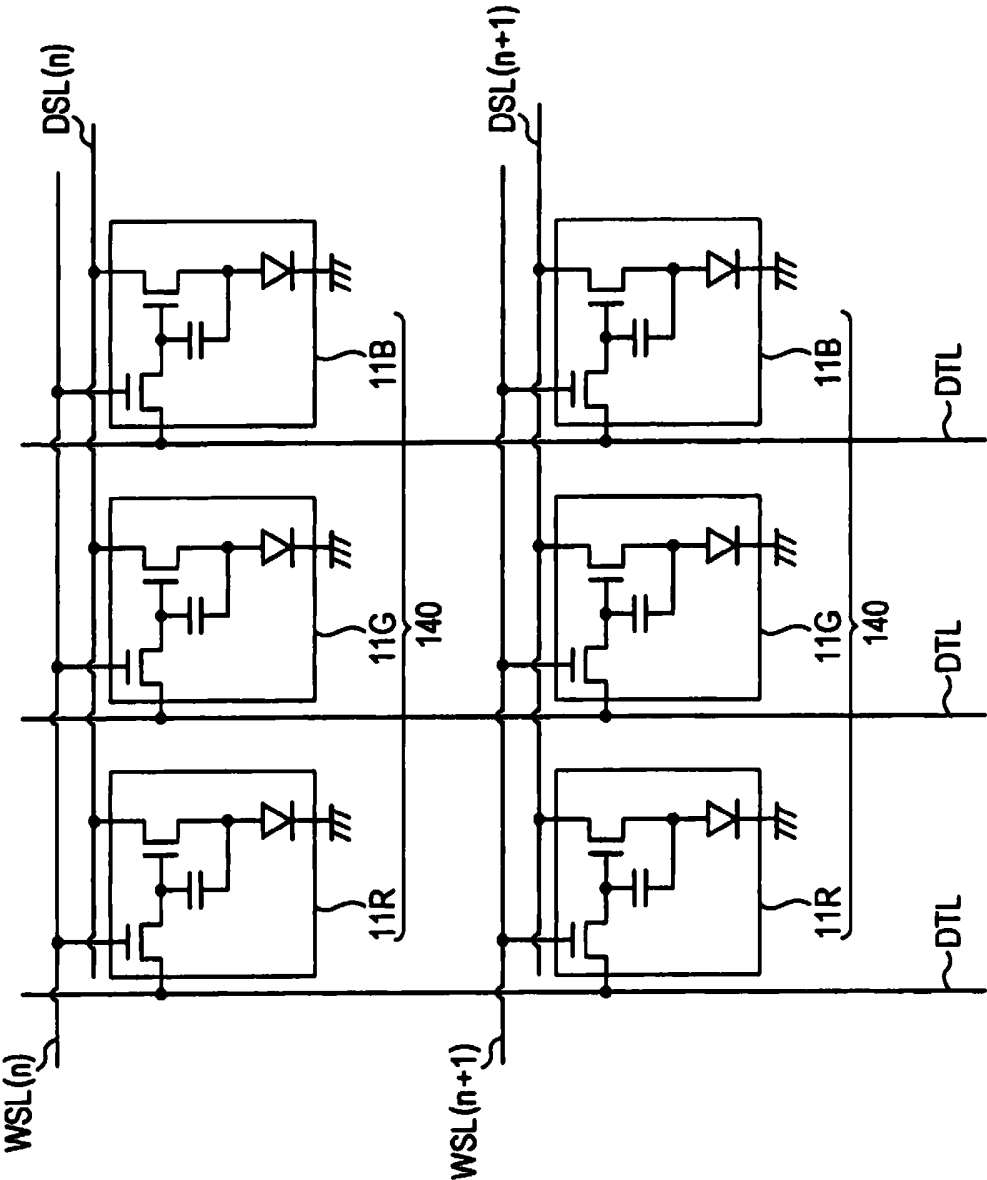


圖10

二圖

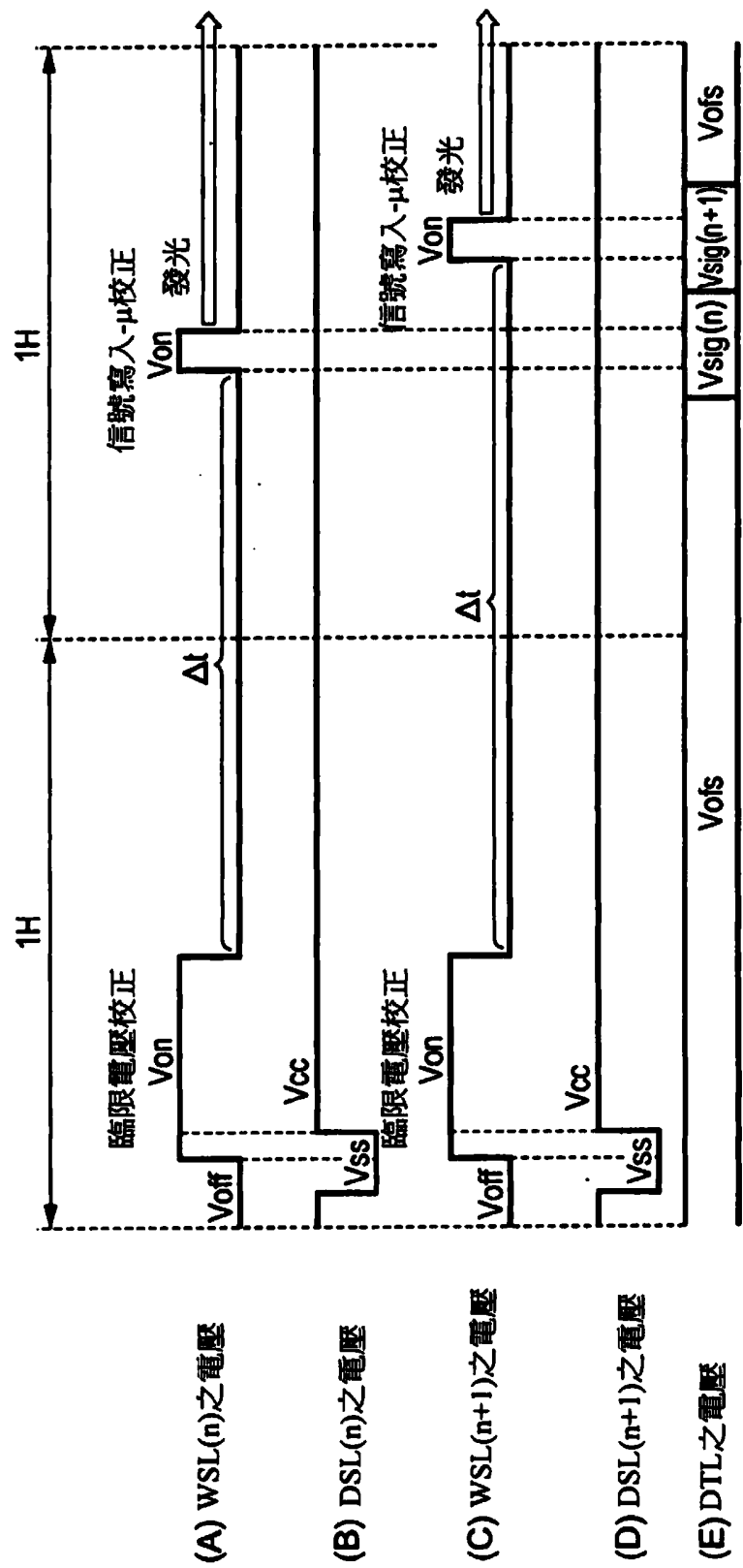


圖12

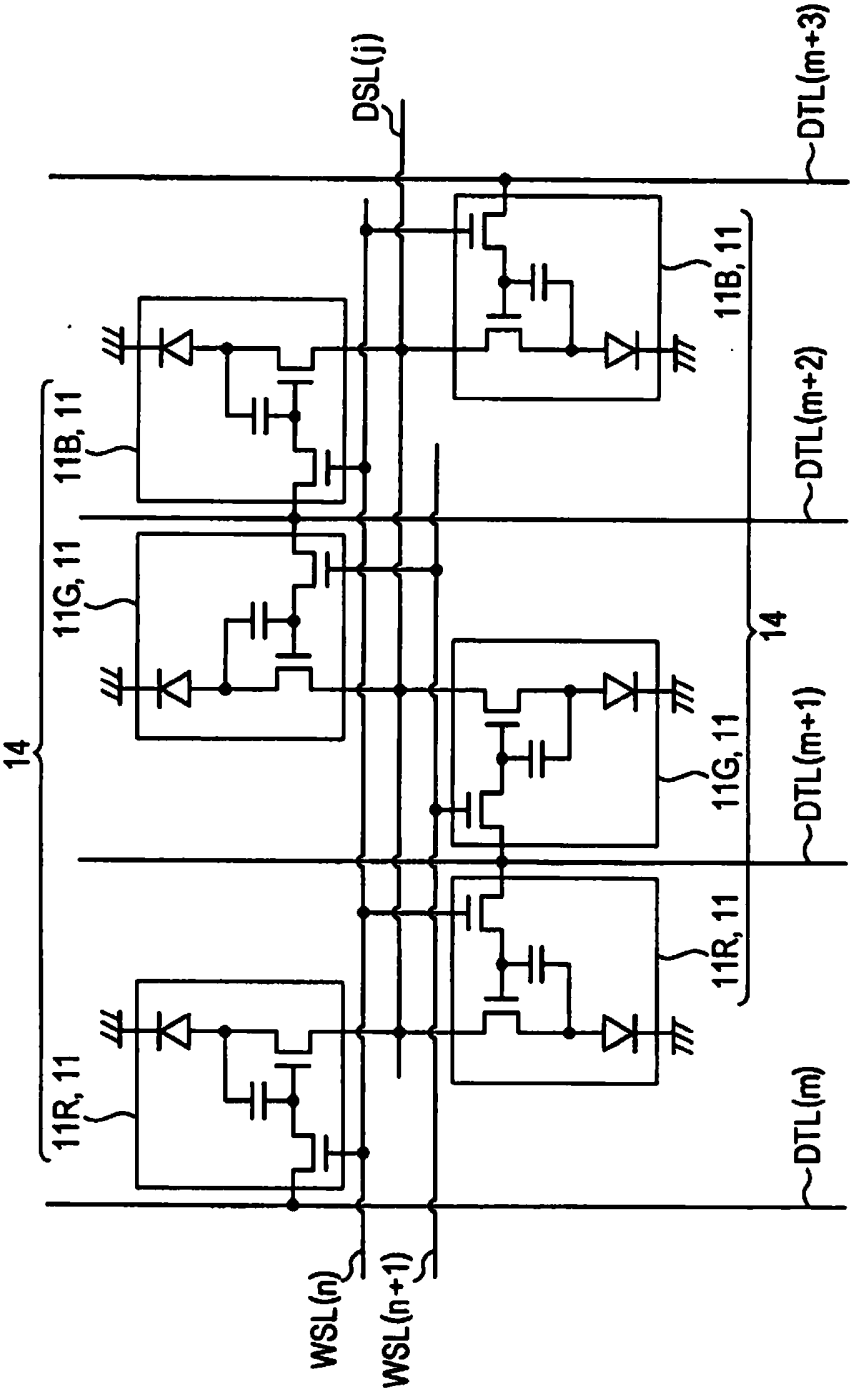


圖13

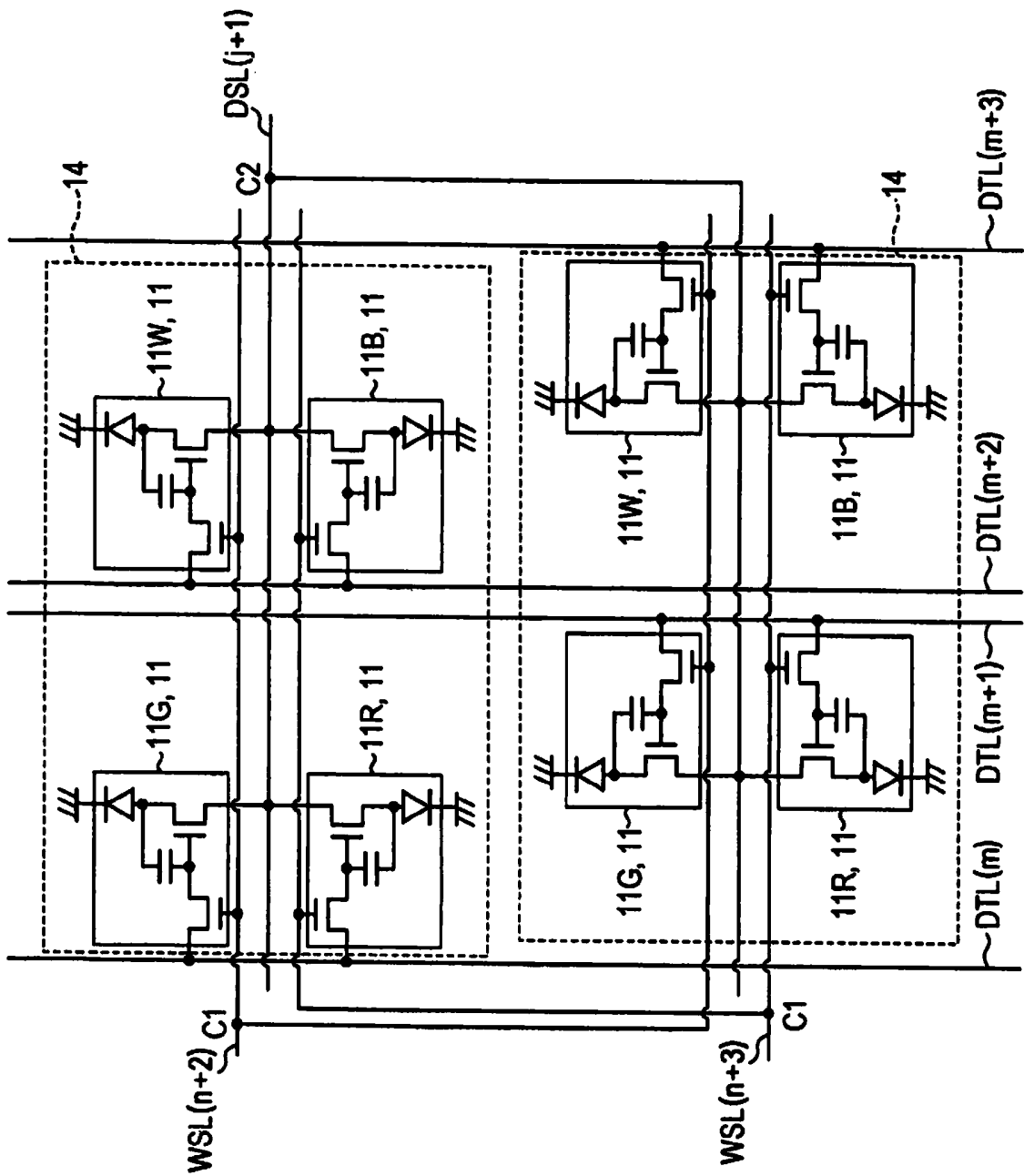


圖17

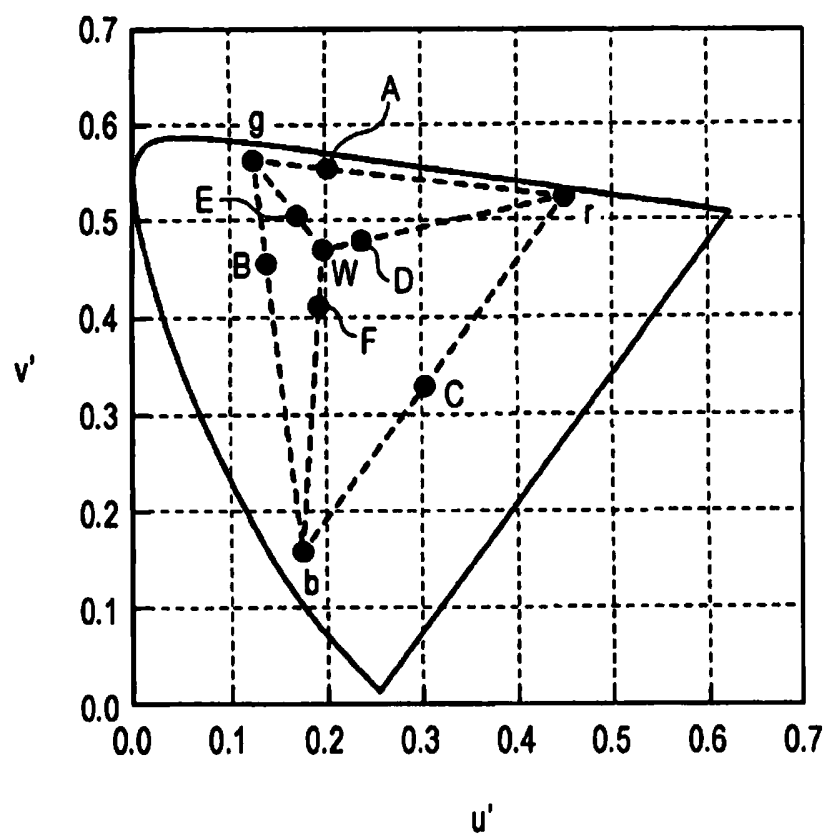


圖18

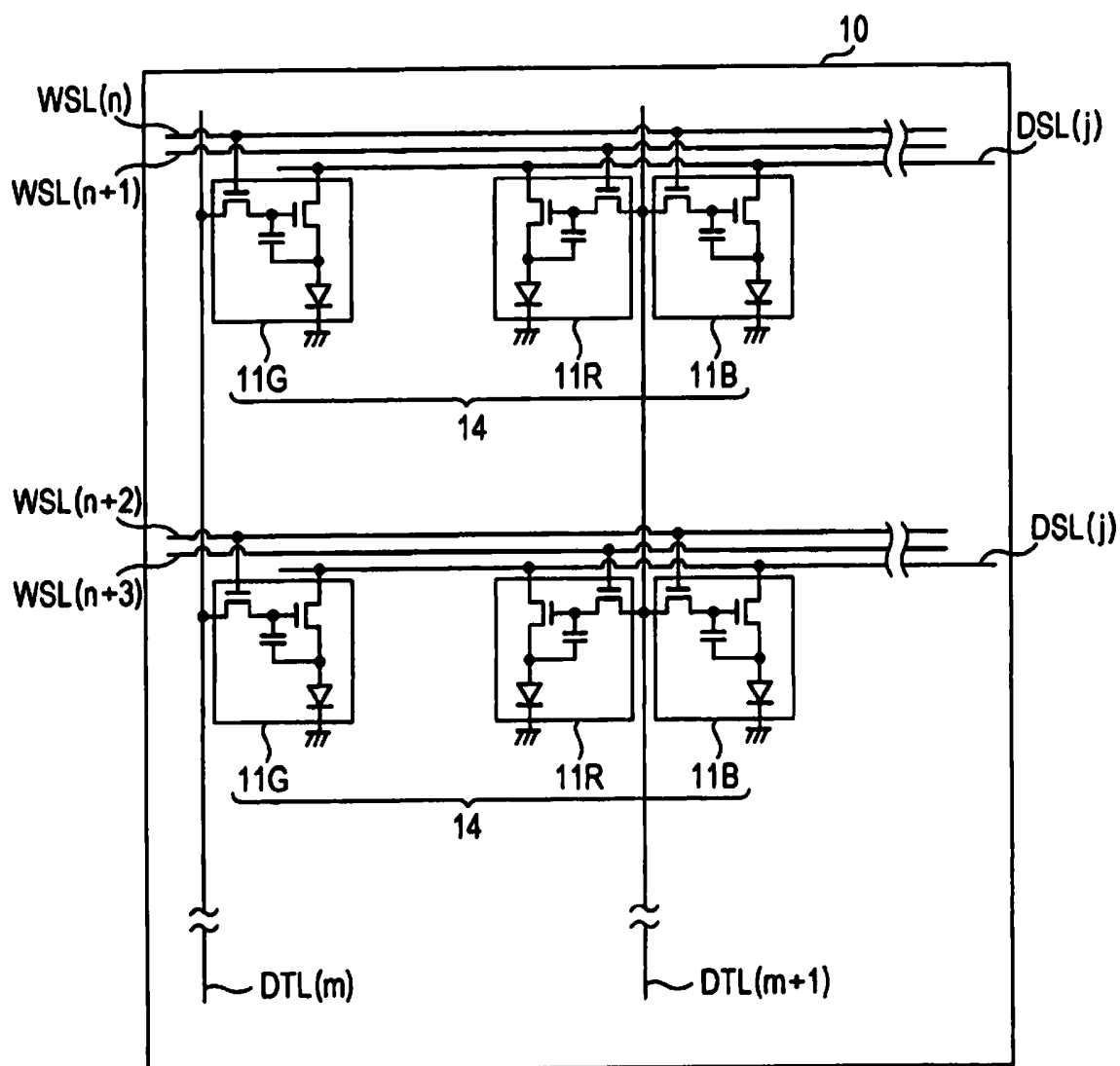


圖20

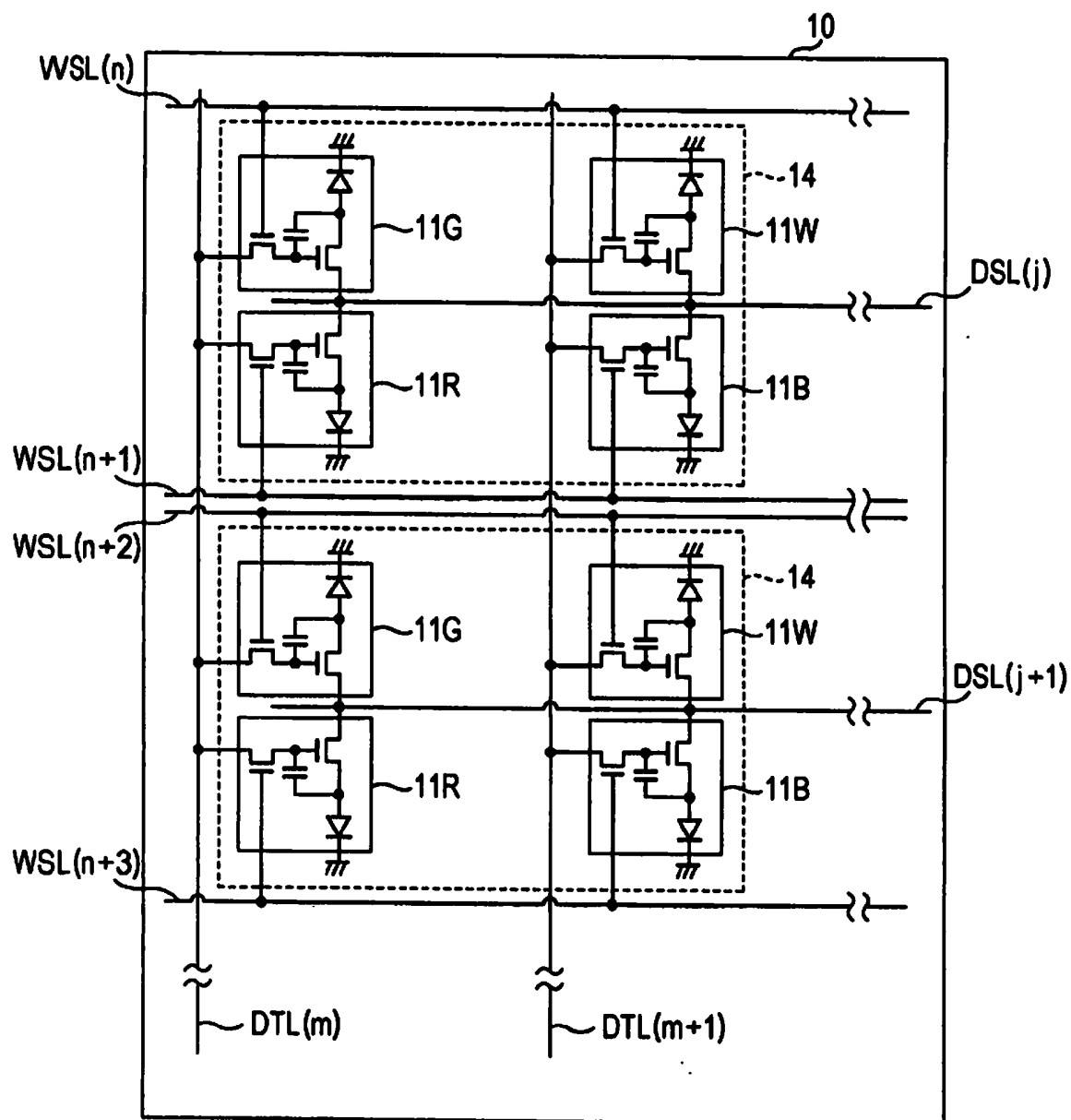


圖21

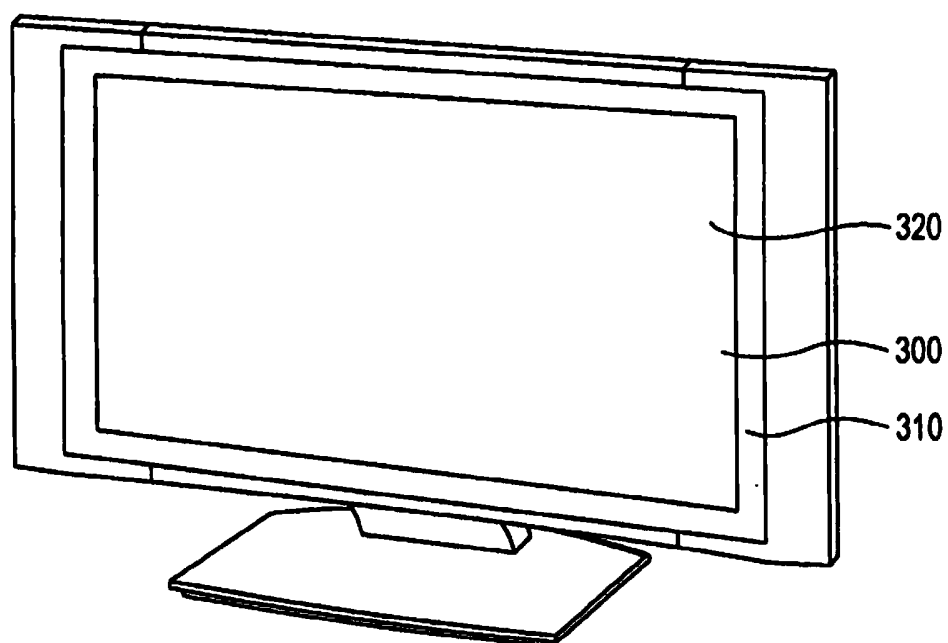


圖22

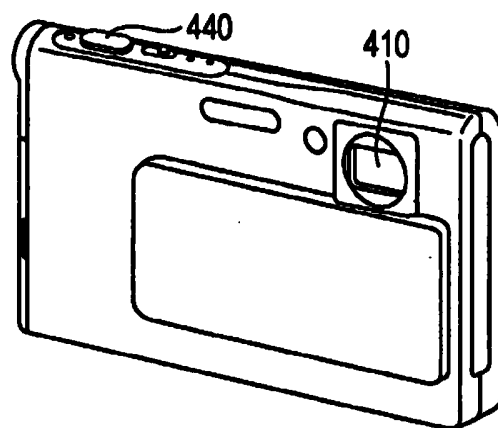


圖23A

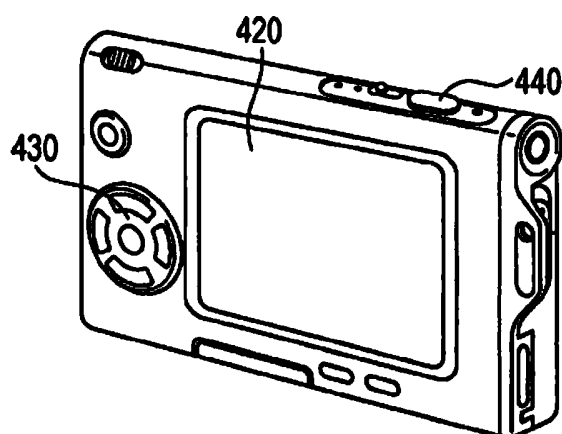


圖23B

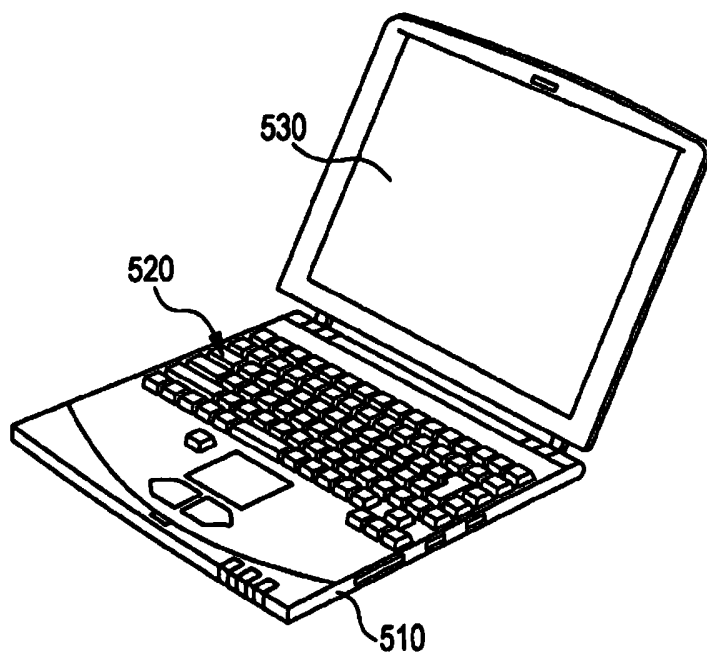


圖24

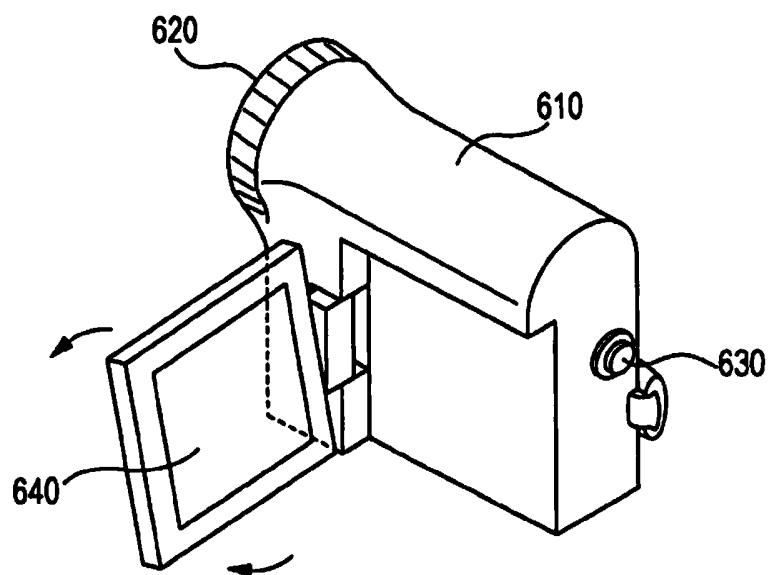


圖25

【代表圖】

【本案指定代表圖】：第（3）圖。

【本代表圖之符號簡單說明】：

11	像素
11B	像素
11G	像素
11R	像素
14	顯示像素
DSL	電力線
DTL	信號線
WSL	掃描線

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

（無）

申請專利範圍

1. 一種顯示裝置，其包含：

複數個像素電路，其配置於包括列及行之一矩陣，

該複數個像素電路包括在該矩陣中彼此相鄰之一第一像素電路及一第二像素電路，該第一像素電路經組態以發射一第一色彩之單色光(single-color light)，該第二像素電路經組態以發射一第二色彩之單色光；

其中在第一水平掃描週期內對該第一像素電路及該第二像素電路執行臨限電壓校正(threshold voltage correction)；

其中一給定信號線分別提供一第一影像資料信號及一第二影像資料信號給該第一像素電路及該第二像素電路，該第一像素電路及該第二像素電路經組態以在該第一水平掃描週期後之第二水平掃描週期內分別接收來自該給定信號線之該第一影像資料信號及該第二影像資料信號，該第一像素電路經組態以在該第二水平掃描週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，且

其中該第一色彩為綠色。

2. 如請求項1之顯示裝置，其進一步包含：

複數條掃描線，其包括對應於該第一像素電路之一第一掃描線及對應於該第二像素電路之一第二掃描線；及

複數條信號線，其包括該給定信號線，該給定信號線對應於該第一像素電路及該第二像素電路兩者，

其中該第一掃描線及該第二掃描線分別提供第一及第二控制信號以用於將該等第一及第二影像資料信號寫入至該等第一及第二像素電路，且該給定信號線回應於該等第一及第二控制信

號將該第一影像資料信號提供至該第一像素電路且接著將該第二影像資料信號提供至該第二像素電路。

3. 如請求項1之顯示裝置，其中該第一色彩比該第二色彩對歸因於影像資料信號之變化之人類錯覺(general human mispercetion)更敏感。
4. 如請求項1之顯示裝置，其中在分別藉由該複數個像素電路發射之三種或三種以上色彩中，該第一色彩對歸因於影像資料信號之變化之人類錯覺最敏感。
5. 如請求項1之顯示裝置，其中該第二色彩為紅色。
6. 如請求項1之顯示裝置，其中該第一像素電路及該第二像素電路駐留在一給定像素列內。
7. 如請求項1之顯示裝置，其中該複數個像素電路分別包括有機發光元件。
8. 一種包含如請求項1之顯示裝置之電子設備。
9. 一種驅動一顯示裝置之方法，該顯示裝置包括：配置於包括列及行之一矩陣的複數個像素電路，該複數個像素電路包括在該矩陣中彼此相鄰之一第一像素電路及一第二像素電路，該第一像素電路經組態以發射一第一色彩之單色光，該第二像素電路經組態以發射一第二色彩之單色光，該方法包含：

在第一水平掃描週期內對該第一像素電路及該第二像素電路執行臨限電壓校正；

通過一給定信號線分別提供一第一影像資料信號及一第二影像資料信號給該第一像素電路及該第二像素電路，該第一像素電路及該第二像素電路在該第一水平掃描週期後之第二水平掃描週期內分別接收來自該給定信號線之該第一影像資料信號及該第二影像資料信號，該第一像素電路在該第二水平掃描週期

內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，其中該第一色彩為綠色。

10. 如請求項9之方法，其中該第一色彩比該第二色彩對歸因於影像資料信號之變化之人類錯覺更敏感。
11. 如請求項9之方法，其中在分別由該複數個像素電路發射之三種或三種以上色彩中，該第一色彩對歸因於影像資料信號之變化之人類錯覺最敏感。
12. 如請求項9之方法，其中該第二色彩為紅色。
13. 如請求項9之方法，其中該第一像素電路及該第二像素電路駐留在一給定像素列中。
14. 如請求項9之方法，其中該複數個像素電路分別包括有機發光元件。
15. 一種顯示裝置，其包含：

複數個像素電路，其配置於包括列及行之一矩陣，

該複數個像素電路包括駐留在一第一像素列中之一第一像素電路及駐留在該矩陣中相鄰於該第一像素列之一第二像素列中之一第二像素電路，該第一像素電路經組態以發射一第一色彩之單色光，該第二像素電路經組態以發射一第二色彩之單色光；其中

在第一水平掃描週期內對該第一像素電路及該第二像素電路執行臨限電壓校正；

該第一像素電路及該第二像素電路經組態以在該第一水平掃描週期後之第二水平掃描週期內分別接收來自一給定信號線之一第一影像資料信號及一第二影像資料信號，該第一像素電路經組態以在該第二水平掃描週期內在該第二像素電路接收該第二影像資料信號之前接收該第一影像資料信號，且

其中該第一色彩為綠色。

16. 如請求項15之顯示裝置，其進一步包含：

複數條掃描線，該複數條掃描線包括對應於該第一像素列之一第一掃描線及對應於該第二像素列之一第二掃描線；及

複數條信號線，其包括對應於該第一像素電路及該第二像素電路兩者之該給定信號線，

其中該第一掃描線及該第二掃描線分別提供第一及第二控制信號以用於將該第一及第二影像資料信號寫入至該等第一及第二像素電路，且該給定信號線回應於該等第一及第二控制信號將該第一影像資料信號提供至該第一像素電路且接著將該第二影像資料信號提供至該第二像素電路。

17. 如請求項15之顯示裝置，其中該第一色彩比該第二色彩對歸因於影像資料信號之變化之人類錯覺更敏感。
18. 如請求項15之顯示裝置，其中在分別由該複數個像素電路發射之三種或三種以上色彩中，該第一色彩對歸因於影像資料信號之變化之人類錯覺最敏感。
19. 如請求項15之顯示裝置，其中該第二色彩為紅色。
20. 如請求項15之顯示裝置，其中該複數個像素電路分別包括有機發光元件。