



NUMERO DE PUBLICATION : 1003383A6

NUMERO DE DEPOT : 9101049

MINISTERE DES AFFAIRES ECONOMIQUES

Classif. Internat.: G06F

Date de délivrance : 10 Mars 1992

Le Ministre des Affaires Economiques,

Vu la Convention de Paris du 20 Mars 1883 pour la Protection de la propriété industrielle;

Vu la loi du 28 Mars 1984 sur les brevets d' invention, notamment l' article 22;

Vu l' arrêté royal du 2 Décembre 1986 relatif à la demande, à la délivrance et au maintien en vigueur des brevets d' invention, notamment l' article 28;

Vu le procès verbal dressé le 14 Novembre 1991 à 15h00
à l' Office de la Propriété Industrielle

ARRETE:

ARTICLE 1.- Il est délivré à : ELVEREX LIMITED
Entreprise House Plassey Technological Park, LIMERICK(IRLANDE)

représenté(e)(s) par : DELCOUR Léon, BUGNION S.A., Rue de Namur, 43 bte 3 -
B 1000 BRUXELLES.

un brevet d' invention d' une durée de 6 ans, sous réserve du paiement des taxes annuelles, pour : DISPOSITIF DE SAISIE POUR ESSAYER UN ORDINATEUR.

INVENTEUR(S) : Curran John Gerard, Stoneyhurst 37, Dooradoyle, County Limerick (IE);Edmonds Edward Joseph, Brooklands, Castleconnell, County Limerick (IE)

Priorité(s) 14.11.90 IE IEA 410290

ARTICLE 2.- Ce brevet est délivré sans examen préalable de la brevetabilité de l' invention, sans garantie du mérite de l' invention ou de l' exactitude de la description de celle-ci et aux risques et périls du(des) demandeur(s).

Bruxelles, le 10 Mars 1992
PAR DELEGATION SPECIALE :


WUYTS L
Directeur

DISPOSITIF DE SAISIE POUR ESSAYER UN ORDINATEUR

1 La présente invention concerne un dispositif de saisie à utiliser pour essayer un ordinateur cible.

Jusqu'à présent, les dispositifs de saisie comprenaient des circuits de saisie d'écran constitués pour lire les données transmises à une mémoire d'écran d'un ordinateur cible. Les données d'écran sont lues dans la mémoire d'écran et transmises à un ordinateur principal où les données sont mises en mémoire, soit en vue de l'enregistrement pour servir de données fournies par un ordinateur cible de référence, soit à titre de comparaison avec une référence. Toutefois, les données d'écran sont généralement une représentation de ce qui est affiché sur l'écran, par exemple, la lettre "A" telle qu'on la voit sur l'écran est réellement mise en mémoire dans la mémoire d'écran sous forme de "41 Hex" dans certains ordinateurs cibles. Dans une situation de ce genre, le circuit de saisie d'écran saurait seulement qu'une représentation de la lettre "A" a été transmise à la mémoire d'écran et ne saurait pas ce qui est réellement affiché sur l'écran cible. Par conséquent, les éléments de caractères utilisés et la manière (par exemple couleur) d'affichage des pixels ne sont pas vérifiés.

L'invention vise à proposer un dispositif de saisie pour résoudre ces difficultés.

- 1 Conformément à la présente invention, il est
prévu un dispositif de saisie pour essayer un ordinateur
qui comprend un circuit de saisie d'écran constitué de:
- 5 un circuit de décodage pour décoder les signaux
de contrôle de pixels d'un écran cible et pour
produire des bytes de données décodés
représentant les pixels affichés;
- 10 une mémoire de saisie pour les bytes de données
décodés;
- 15 une interface de sortie pour lire les données
décodées en vue de leur transmission à un
ordinateur principal; et un circuit indicateur
d'adresses de mémoire de saisie pour assurer
l'accès de l'interface de sortie à la mémoire
de saisie et dans lequel le circuit de décodage
comprend un moyen pour contrôler le circuit
20 indicateur en réponse aux signaux de contrôle
de position dans les signaux de contrôle de
pixels.

Dans un mode de réalisation, le dispositif
25 comprend en outre un circuit de saisie sériel comprenant
un moyen pour la surveillance et la simulation des flux
de données sériels entre un ordinateur cible et un
dispositif sériel sous contrôle de l'ordinateur principal.

L'invention sera mieux comprise à l'examen de
30 la description ci-après de certains de ses modes de
réalisation préférés, donnés uniquement à titre d'exemple
et en se référant aux figures en annexe qui sont
respectivement :

La figure 1, un diagramme synoptique
35 représentant un dispositif de saisie de la présente

1 invention;

La figure 2, une vue détaillée d'un circuit de saisie d'écran de ce dispositif; et

Les figures 3, 4 et 5, des diagrammes
5 synoptiques montrant différentes configurations pour l'utilisation du dispositif de saisie.

Si on examine les figures, et tout d'abord la figure 1, on peut y voir un dispositif de saisie de la présente invention désigné généralement par le numéro
10 de référence 1. Le dispositif 1 comprend un circuit de saisie sériel 3 et une interface de bus d'ordinateur principal 4. L'interface de bus 4 est connectée à un ordinateur principal 5 par une interface de câble 6. Un circuit de saisie d'écran 2 est connecté dans un
15 ordinateur cible 7 et à un circuit d'interface 8. Le circuit de saisie sériel 3 comprend un microprocesseur et des programmes de simulation de mise en mémoire. Il est connecté à des lignes de transmission et de réception 9 et 10 respectivement, connectant l'ordinateur cible
20 7 avec un dispositif sériel 11. Le dispositif sériel peut être un ordinateur, un terminal, une tablette, une souris ou tout autre dispositif sériel.

Si on examine maintenant la figure 2, on peut y voir plus en détail le circuit de saisie d'écran 2
25 ainsi qu'une partie de l'ordinateur cible 7. Les parties représentées de l'ordinateur cible 7 sont une mémoire d'écran 15 qui est connectée à un circuit d'affichage graphique 16, connecté à son tour à un écran cible 17. Ces circuits sont classiques et ne nécessitent pas d'autre
30 description. Le circuit de saisie d'écran 2 comprend un circuit de décodage 18, qui est connecté à la sortie du circuit d'affichage graphique 16. Le circuit de décodage 18 est constitué de manière à surveiller la position et les signaux d'horloge des signaux de contrôle
35 de pixels et pour produire des bytes hexadécimaux

1 représentant les pixels affichés. Les signaux de position
et d'horloge sont utilisés pour produire ces bytes et
pour produire des signaux de contrôle pour le circuit
indicateur de mémoire 20. Le circuit de décodage 18 est
5 connecté à une mémoire de saisie 19 et à un circuit
indicateur de mémoire 20. La mémoire de saisie 19 est
connectée à un circuit d'arbitrage 21, connecté à son
tour à l'interface de bus 4.

En fonctionnement, lorsque l'ordinateur cible
10 7 est en service, les données d'écran sont transmises
à la mémoire d'écran 15 où elles sont lues par le circuit
d'affichage graphique 16, qui produit à son tour des
signaux de contrôle pour afficher les pixels sur l'écran
cible 17. Les signaux de contrôle de pixels comprennent
15 différents signaux électroniques tels que des lignes
de données de pixels, des signaux synchrones horizontaux
et verticaux, des signaux d'horloge et des signaux en
blanc. Les signaux de contrôle de pixels sont envoyés
directement au circuit de décodage 18, en parallèle avec
20 leur envoi à l'écran cible 17. Le circuit de décodage
18 produit des bytes de mémoire hexadécimaux provenant
des signaux de contrôle de pixels, lesdits bytes de
mémoire étant transmis à la mémoire de saisie 19 en vue
de leur mise en mémoire. Les signaux de position observés
25 dans les signaux de contrôle de pixels sont utilisés
pour adresser ces bytes et pour produire des signaux
de contrôle pour le circuit indicateur de mémoire 20,
afin de permettre à l'ordinateur principal de lire de
manière intelligente dans la mémoire de saisie 19 par
30 l'intermédiaire de l'interface de bus 4 et du circuit
d'arbitrage 21 (qui commande l'accès de l'interface de
bus 4 à la mémoire de saisie 19). Les signaux de position
dans les signaux de contrôle de pixels qui sont utilisés
pour produire des signaux de contrôle pour le circuit
35 indicateur de mémoire 20, sont des signaux synchrones

1 horizontaux et verticaux et des signaux d'horloge.

En outre, le circuit de décodage 18 est constitué de manière à permettre l'examen des pixels individuels, ceci étant utile lorsqu'un technicien
5 vérificateur d'ordinateur souhaite éliminer par filtration certains pixels de couleur en vue de la mise en mémoire et/ou de la comparaison.

On comprendra que le circuit de saisie d'écran permet à un examinateur d'examiner les signaux réels
10 qui commandent l'écran cible, si bien que des choses telles que les différents éléments de caractères, voire même les pixels individuels, peuvent être vérifiées. L'utilisateur obtient donc une représentation de ce qui est exactement affiché plutôt qu'une représentation de
15 ce qui devrait être affiché sur l'écran cible.

Tout en surveillant ce qui est affiché sur l'écran cible, le dispositif de saisie 1 permet la saisie des données sérielles sur les lignes sérielles telles que les lignes 9 et 10 connectant l'ordinateur cible 7
20 au dispositif sériel 11. Les données sérielles sont également envoyées à l'ordinateur principal 5 avec un format approprié par le circuit de saisie sériel 3, en vue de la mise en mémoire et/ou de la vérification. Comme indiqué par les lignes en traits interrompus de la figure
25 1, le circuit de saisie sériel 3 peut simplement surveiller les données sérielles transmises et reçues.

Si on examine maintenant les figures 3, 4 et 5, on peut y voir d'autres dispositions montrant la manière d'utiliser le circuit de saisie sériel 3. A la
30 figure 3, on voit une disposition dans laquelle le circuit de saisie sériel produit des signaux qui simulent des signaux reçus pour l'ordinateur cible 7 et surveillent les signaux transmis ultérieurement pour la ligne 9. Ceci s'effectue sous le contrôle de l'ordinateur principal
35 5. La situation inverse est représentée par la figure

1 4, où le circuit de saisie sériel 3 produit des signaux
de transmission simulés qui sont envoyés par le circuit
de saisie sériel 3 au dispositif sériel 11. Les signaux
sont surveillés par l'ordinateur principal 5. La figure
5 5 représente une autre disposition, dans laquelle le
circuit de saisie sériel 3 simule à la fois les signaux
reçus et transmis pour l'ordinateur cible 7 et le
dispositif sériel 11 respectivement.

On comprendra donc que l'invention propose
10 un dispositif de saisie dont le fonctionnement est très
souple et qui permet la saisie des signaux d'écran et
sériels d'un ordinateur cible.

L'invention n'est pas limitée aux modes de
réalisation décrits ci-dessus mais peut subir des
15 modifications de construction et de détail.

1

R E V E N D I C A T I O N S

1. Dispositif de saisie pour essayer un ordinateur, qui comprend :

5

un circuit de décodage pour décoder les signaux de contrôle de pixels d'un écran cible et pour produire des bytes de données décodés représentant les pixels affichés;

10

une mémoire de saisie pour les bytes de données décodés;

15

une interface de sortie pour lire les données décodées en vue de leur transmission à un ordinateur principal; et un circuit indicateur d'adresses de mémoire de saisie pour assurer l'accès de l'interface de sortie à la mémoire de saisie et dans lequel le circuit de décodage comprend un moyen pour contrôler le circuit indicateur en réponse aux signaux de contrôle de position dans les signaux de contrôle de pixels.

20

25

2. Dispositif selon la revendication 1, comprenant en outre un circuit de saisie sériel comprenant un moyen pour la surveillance et la simulation du flux de données sériel entre un ordinateur cible et un dispositif sériel sous le contrôle de l'ordinateur principal.

30

3. Dispositif essentiellement tel que décrit ci-dessus en se référant aux figures en annexe et tel que représenté par celles-ci.

35

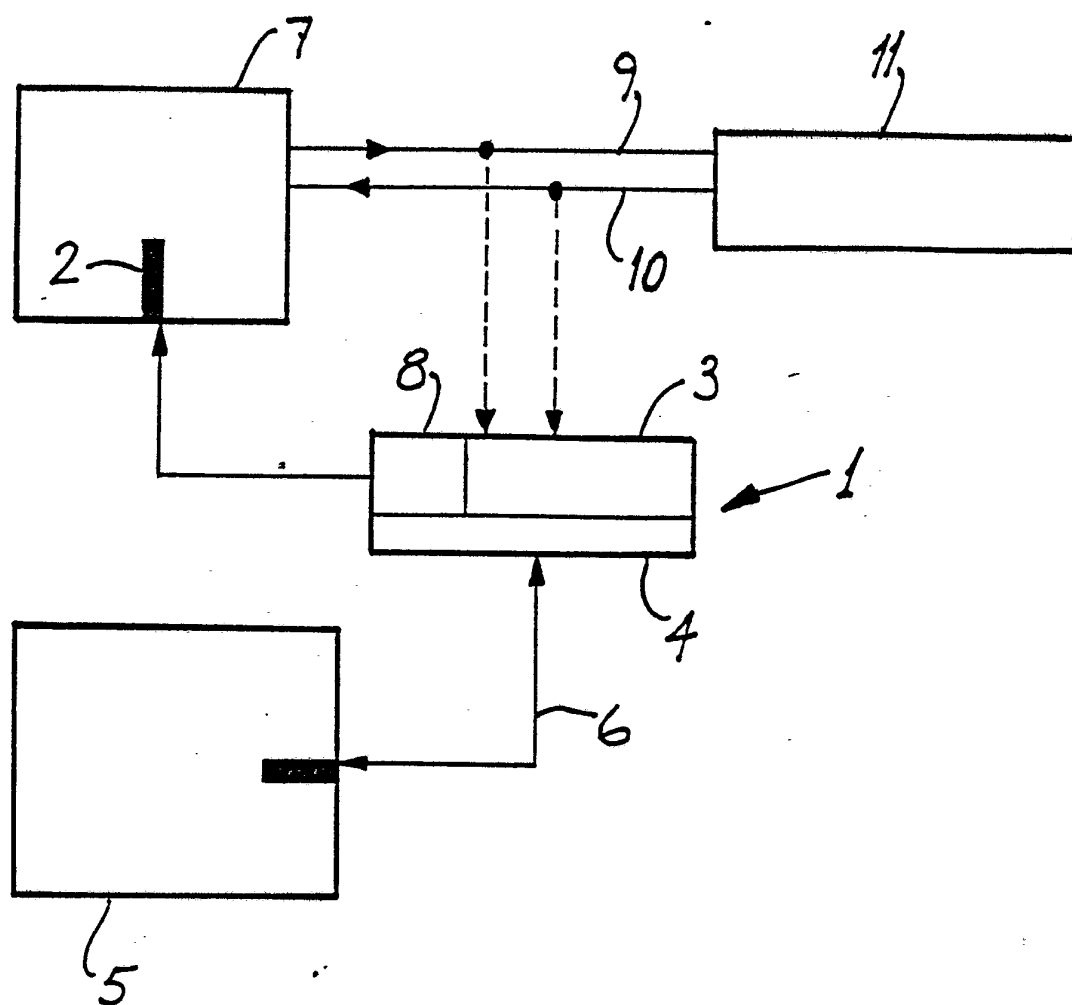


Fig. 1

- 9 -

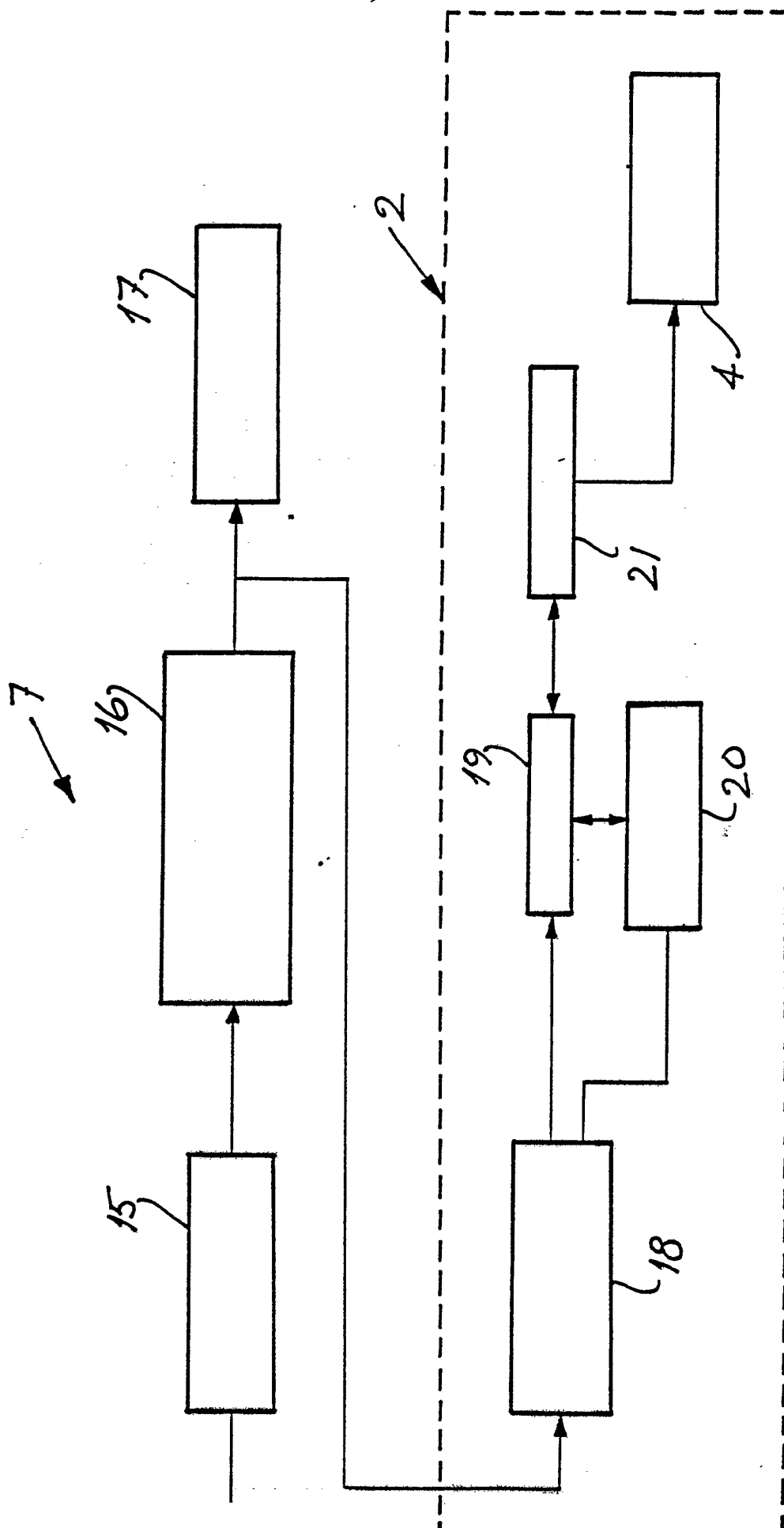


Fig.2

- 10 -

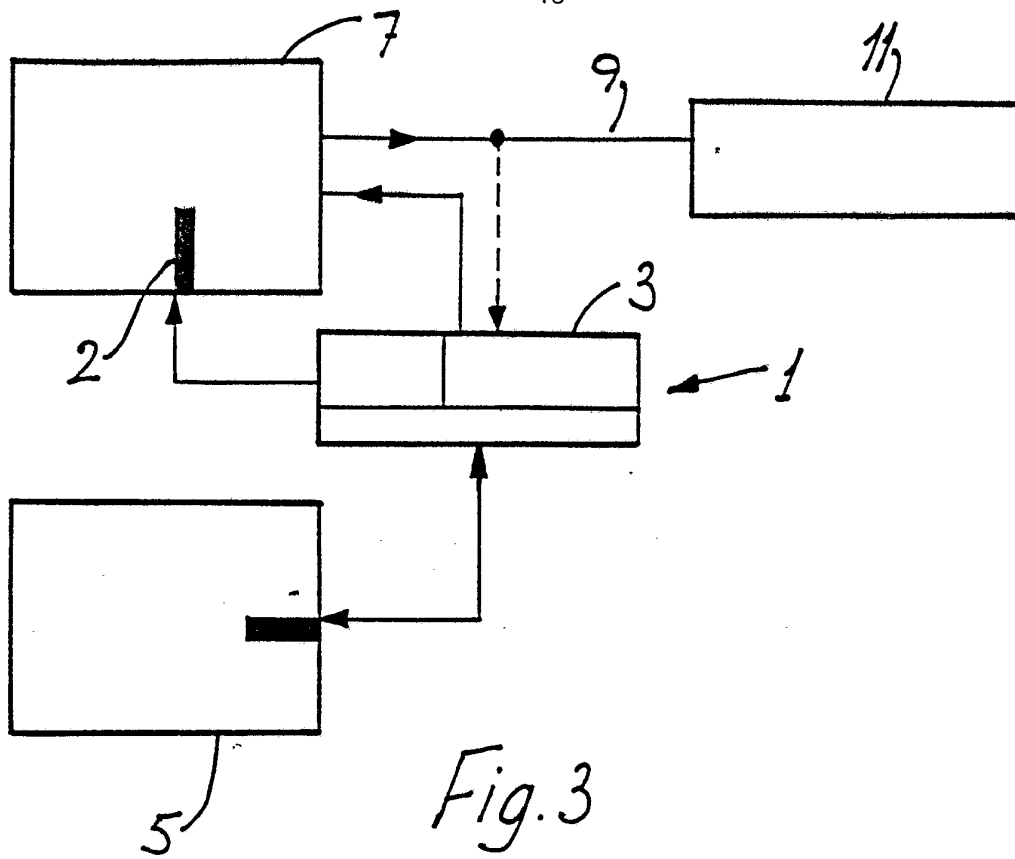


Fig. 3

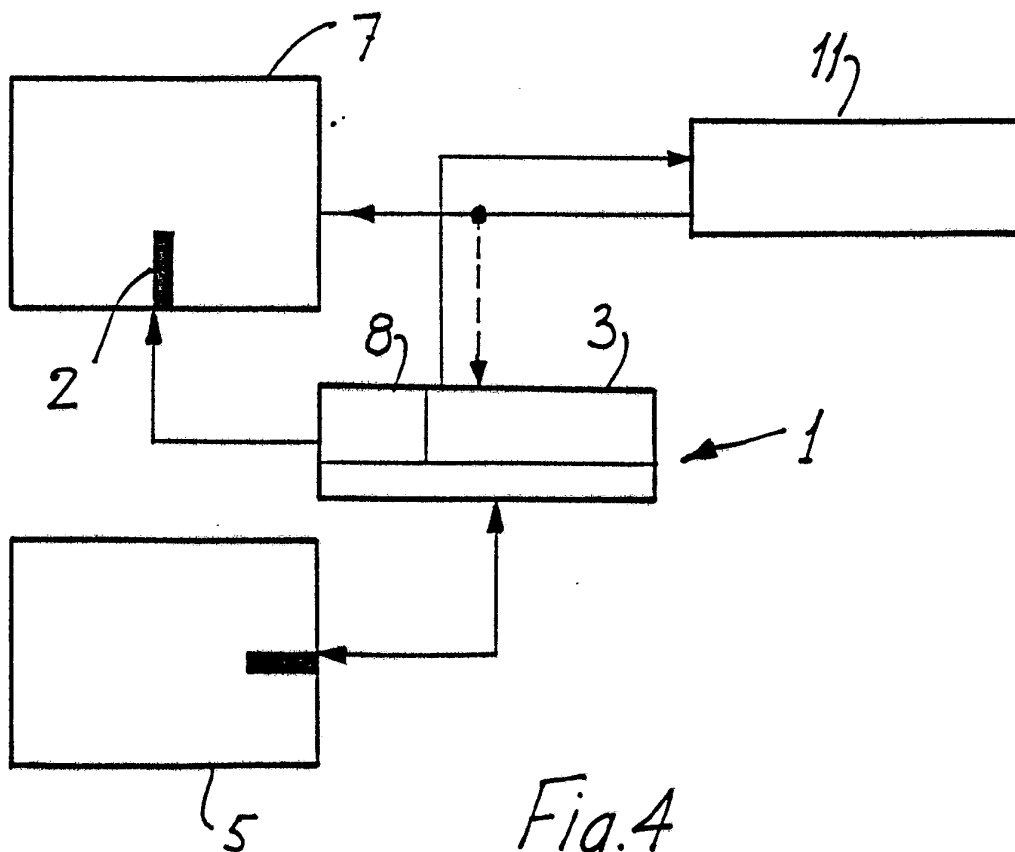
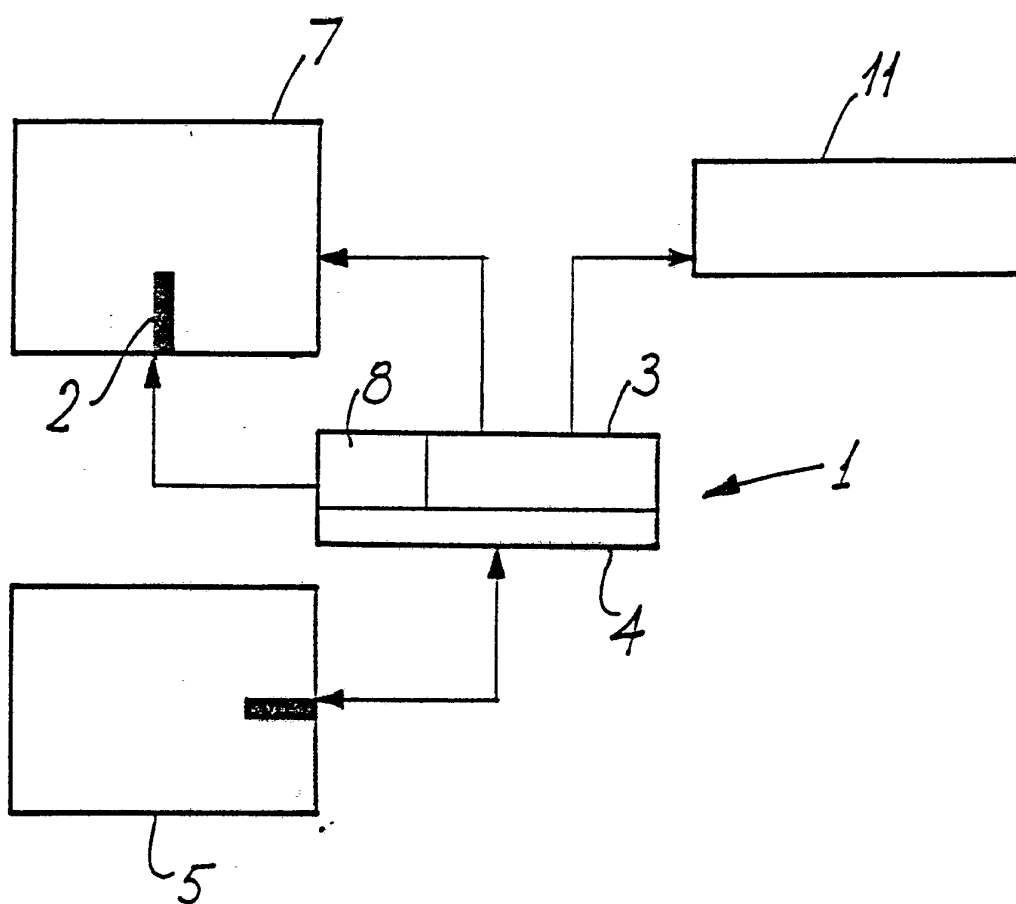


Fig. 4

*Fig.5*