(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 615 993**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **88 07096**

(51) Int Cl⁴ : G 09 G 3/36; G 09 F 9/35.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 27 mai 1988.

(30) **Priorité :** US, 1er juin 1987, n° 056 512.

(43) **Date de la mise à disposition du public de la demande :** BOPI « Brevets » n° 48 du 2 décembre 1988.

(60) **Références à d'autres documents nationaux apparentés :**

(71) **Demandeur(s) :** *GENERAL ELECTRIC COMPANY.* — US.

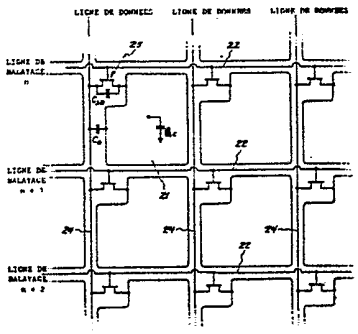
(72) **Inventeur(s) :** Donald Earl Castleberry.

(73) **Titulaire(s) :**

(74) **Mandataire(s) :** Alain Catherine.

(54) Procédé et dispositif d'élimination de couplage dans des écrans à cristaux liquides à transistors en couches minces adressés matriciellement.

(57) Dans un écran à cristaux liquides, et plus particulièrement dans un écran à cristaux liquides à transistors en couches minces adressés matriciellement, un procédé et des moyens sont prévus pour assurer la présence d'une forme d'onde de tension à valeur quadratique moyenne constante sur les lignes de données 24. Cela élimine l'incertitude dans les niveaux de tension sur un pixel provoqué par des effets de capacité parasite entre les lignes de données 24 et les électrodes de pixel 21. La présente invention est aussi spécialement applicable à la fois à des dispositifs à niveaux binaires et à niveaux de gris variables. Des moyens pour mettre en œuvre le présent procédé sont présentés sous forme analogique et sous forme numérique.



FR 2 615 993 - A1

PROCEDE ET DISPOSITIF D'ELIMINATION DE COUPLAGE PARASITE DANS DES ECRANS A CRISTAUX LIQUIDES A TRANSISTORS EN COUCHES MINCES ADRESSES MATRICIELLEMENT

La présente invention concerne de façon générale un procédé et des moyens d'élimination de couplage parasite dans des dispositifs d'affichage à cristaux liquides. Le procédé est applicable à des dispositifs d'affichage à deux états ainsi qu'à des dispositifs d'affichage à niveaux de gris. Plus particulièrement, la présente invention concerne un dispositif d'affichage dans lequel est prévu un moyen pour éviter le couplage parasite entre les lignes de données et les pixels.

Une compréhension correcte de la présente invention peut seulement être atteinte en comprenant le fonctionnement d'un dispositif d'affichage à cristaux liquides, et les problèmes de capacités parasites intégrées dans la structure de ces dispositifs. En particulier, un dispositif d'affichage à cristaux liquides comprend typiquement une paire de substrats disposés de façon fixe avec entre eux une distance déterminée. Typiquement, cette distance est approximativement de 6 micromètres. Un matériau de cristaux liquides est placé entre les substrats. Les substrats sont choisis de façon qu'au moins l'un d'entre eux soit transparent. Si un éclairage en face arrière est prévu comme un moyen pour fournir ou rendre plus intenses l'affichage et l'image, il est nécessaire que les deux substrats soient sensiblement transparents. Sur l'un de ces substrats est placé un conducteur plan de masse transparent composé typiquement de matériaux tels que l'oxyde d'indium et d'étain (ITO). Le substrat opposé comporte un réseau rectangulaire d'éléments individuels

d'électrodes appelés électrodes de pixel. Un commutateur semiconducteur (de préférence un transistor en couche mince) est associé à chacune de ces électrodes de pixel et est typiquement placé sur le substrat comprenant ces électrodes. Ces transistors de commutation utilisant généralement une technologie de silicium amorphe ou une technologie de silicium polycristallin. Actuellement, la technologie du silicium amorphe est préférée car elle nécessite des températures de traitement moins élevées. En fait, la structure citée ci-dessus aboutit à un réseau rectangulaire d'éléments de circuit du type condensateur dans lesquels le matériau de cristaux liquides agit comme un diélectrique. L'application d'une tension à une électrode de pixel aboutit à une transformation électro-optique du matériau de cristaux liquides. Cette transformation sert de base à l'affichage de texte ou d'informations graphiques visibles sur le dispositif. On notera que la présente invention s'applique particulièrement au dispositif d'affichage décrit ci-dessus en ce que chacune des électrodes de pixel est associée à son propre commutateur semiconducteur qui peut être rendu passant ou non passant de façon que chaque élément de pixel individuel puisse être commandé par des signaux fournis à son commutateur semiconducteur associé. Ces dispositifs semiconducteurs agissent essentiellement comme des vannes à électrons pour l'apport de charges sur les électrodes individuelles de pixel .

Chaque transistor est associé à une ligne de balayage et à une ligne de données. En général, il y a M lignes de données et N lignes de balayage. Typiquement, la grille de chaque transistor de commutation est connectée à une ligne de balayage et la source ou le drain du transistor de commutation est reliée à une ligne de données.

Pendant le fonctionnement, un niveau de signal est établi sur chacune des M lignes de données. A ce moment, une des N lignes de balayage est rendue active de façon que les tensions apparaissant sur les lignes de données soient appliquées aux électrodes de pixel à travers leurs éléments de commutation semiconducteurs respectifs. Une conséquence nécessaire de la dispo-

sition décrite est que chaque électrode de pixel est entourée de chaque côté par des lignes de données. L'une des lignes de données est la ligne de données associée à l'électrode de pixel, tandis que l'autre ligne de données est associée à une électrode de pixel adjacente. Cette dernière ligne de données transporte un signal d'information différent. Certaines caractéristiques capacitives sont aussi intégrées dans cette structure. En particulier, l'électrode de pixel et sa portion opposée d'électrode plane de masse forment une structure capacitive. De plus, il y a des capacités parasites entre chaque ligne de données et les éléments d'électrode de pixel qui l'entourent. En outre, il existe encore une capacité parasite entre la source et le drain de l'élément de commutation semiconducteur. Les capacités parasites permettent à des signaux indésirables d'être appliqués aux électrodes de pixel.

Dans une séquence typique de fonctionnement, des niveaux de tension voulus sont établis sur les lignes de données et une ligne de balayage est activée de façon à appliquer ces tensions à une rangée unique d'électrodes de pixel. Après une durée suffisante pour charger le condensateur LC, une autre ligne de balayage est activée et un groupe différent de tensions de données est appliqué à une autre rangée de pixels. Typiquement, une rangée de pixel adjacente est choisie pour écrire l'information vidéo. Donc, lors d'un fonctionnement typique, une rangée du dispositif d'affichage peut être écrite en une fois du haut jusqu'en bas de l'écran. Pour les applications de télévision, cette écriture du haut jusqu'en bas se déroule en approximativement 1/30ième à 1/60ième de seconde. Donc, pendant cette durée, une image complète est affichée à l'écran. Cette image peut comprendre à la fois des informations de texte et des informations graphiques.

Comme cela est bien connu dans les techniques de l'électricité, les effets capacitifs sont généralement proportionnels aux surfaces et inversement proportionnels aux distances Donc, pour des dispositifs d'affichage à cristaux liquides à haute résolution, les effets de capacité parasite sont particu-

lièrement indésirables à cause de la nécessité de faibles espacements entre les lignes. Dans les applications typiques envisagées ici telles qu'un environnement de télévision, les électrodes de pixel ont environ 100 micromètres de côté et sont séparées d'une distance d'environ 10 micromètres avec une surface d'environ 10 x 10 micromètres réservée sur le côté de chaque pixel pour disposer son élément de commutation semiconducteur associé. Ainsi, on observe que pour des écrans à cristaux liquides à haute résolution à transistors en couches minces adressés matriciellement, la capacité parasite entre les lignes de données et une électrode de pixel n'est pas négligeable en comparaison de la capacité d'un pixel. On remarquera également que la capacité parasite entre les lignes de données et une électrode de pixel augmente avec la présence de la capacité parasite drain/source dans l'élément de commutation lui-même. Lors du fonctionnement d'un tel écran, la tension sur un pixel est établie pendant sa durée d'adressage de rangée. Le commutateur semiconducteur est alors rendu non passant et la tension devrait rester constante jusqu'à ce que l'affichage soit rafraîchi. Cependant tout changement de tension sur une ligne de données adjacente provoque une variation de la tension du pixel. Dans beaucoup de schémas de commande, la tension en valeur quadratique moyenne (RMS) sur une ligne varie typiquement entre 0 et 5 volts, en fonction du nombre d'éléments qui sont rendus passants dans la colonne. Cela aboutit à une incertitude ou à un couplage parasite pour la tension du pixel. La valeur maximale de cette tension est $2 * [(C_D + C_{SD})/C_{LC}] * 5$volts. Ici, C_D est la capacité parasite qui provient de la proximité entre les lignes de données et l'électrode de pixel ; C_{SD} est la capacité parasite drain/source du commutateur ; et C_{LC} est la capacité associée à la structure de cellule à cristaux liquides elle-même. Le facteur 2 provient du fait que deux lignes de données sont adjacentes à chaque électrode de pixel. Pour une conception dans laquelle il y a approximativement 100 pixels pour 2,5 cm, ceci aboutit à une erreur de tension maximale d'environ 0,2 volts RMS. Alors que cela n'est pas critique pour des écrans d'affichage en tout ou

rien, ceci est très significatif pour des affichages avec une échelle de gris pour lesquels des variations de tension de 0,05 volts RMS sont visibles.

Un procédé de diminution du couplage parasite du type présenté ci-dessus consiste à utiliser un condensateur de stockage en parallèle avec C_{LC}. Ceci diminue la tension d'erreur maximale. Cependant ce procédé n'est pas souhaitable car il fait ordinairement appel à des étapes de traitement supplémentaires, car il peut provoquer la présence de défauts supplémentaires, et car il diminue la surface active des éléments de pixel.

Selon un mode de réalisation préféré de la présente invention, un dispositif d'affichage à cristaux liquides adressé matriciellement ayant des moyens pour appliquer séquentiellement un signal de validation sur les lignes de balayage comprend également des moyens pour appliquer une pluralité de signaux de données sur les lignes de données. Selon la présente invention, ces signaux de données sont opérationnels pendant une durée qui s'étend entre des signaux de validation de ligne de balayage successivement activés de façon que, pendant une première partie de cette durée, les niveaux de tension voulus soient appliqués sur les lignes de données. Pendant une seconde partie de cette durée, des niveaux de tension correctifs sont appliqués aux lignes de données de façon que, pendant la totalité de ces durées, une tension RMS approximativement constante soit appliquée à au moins quelques unes parmi ces lignes de données. Selon un autre mode de réalisation de la présente invention, un affichage à cristaux liquides fonctionne de sorte que cette tension RMS soit constante. Selon un autre mode de réalisation de la présente invention, des durées de ligne de balayage multiples sont autorisées à s'écouler avant de fournir un niveau de tension correctif de façon à obtenir à nouveau une tension RMS approximativement constante pendant une durée déterminée. Faire fonctionner des écrans à cristaux liquides de cette façon élimine l'incertitude sur la tension d'un élément de pixel provoquée par la capacité parasite entre les lignes de données et l'électrode

de pixel. Plusieurs moyens pour obtenir ces résultats sont prévus ici.

En conséquence, un objet de la présente invention est d'éliminer le couplage parasite dans les écrans à cristaux liquides en couche mince matriciellement adressés provoqué par la présence d'effets capacitifs parasites.

Un autre objet de la présente invention est de fournir un procédé et des moyens pour faire fonctionner un dispositif d'affichage à cristaux liquides de façon à obtenir une forme d'onde sensiblement constante pour la tension RMS des lignes de données.

Un autre objet de la présente invention est de commander des écrans à cristaux liquides de façon que la tension induite par les capacités parasites sur une électrode de pixel soit la même pour tous les éléments de pixel et en particulier pour tous les éléments de pixel situés dans une même colonne.

Un autre objet de la présente invention est de diminuer l'incertitude dans le niveau de tension du pixel de façon qu'il y ait un décalage constant qui puisse être utilisé pour compenser les tensions de données par une échelle additive convenable.

Un autre objet de la présente invention est d'améliorer le fonctionnement de dispositifs d'affichage à cristaux liquides aussi bien à échelle de gris que sans échelle de gris.

Un autre objet de la présente invention est d'éliminer le couplage parasite dans les dispositifs d'affichage à cristaux liquides.

Ces objets, caractéristiques et avantages ainsi que d'autres de la présente invention seront exposés plus en détail dans la description suivante de modes de réalisation particuliers faite en relation avec les figures jointes parmi lesquelles :

la figure 1 est un schéma représentant une vue générale de la structure de la présente invention ;

la figure 2 est un schéma électrique d'une partie de la matrice de pixels représentée à la figure 1 qui représente

particulièrement la présence des capacités parasites dont la présente invention cherche à atténuer les effets ;

la figure 3 représente un tracé de la tension en fonction du temps pour des signaux de ligne de données et de ligne de balayage déterminés ;

la figure 4 représente un tracé de la tension en fonction du temps pour une ligne de données pour laquelle la tension de correction RMS est appliquée après une pluralité spécifiée de périodes d'activation de ligne de balayage ;

la figure 5 est un schéma qui représente un premier procédé pour appliquer des formes d'onde correctrices de tension RMS dans le cas où un écran d'affichage en tout-ou-rien est utilisé ;

la figure 6 est un schéma qui représente une variante du circuit représenté à la figure 5 ;

la figure 7 est un schéma d'un dispositif analogique de compensation de tension RMS pour des dispositifs d'affichage à échelle de gris ; et

la figure 8 est un schéma qui représente un système de compensation pour un système d'affichage soit numérique, soit à échelle de gris.

Une vue générale d'un dispositif d'affichage à cristaux liquides 10 est représentée à la figure 1. La première composante d'un tel dispositif est un réseau 20 d'éléments de pixel commandables individuellement. Typiquement, ce réseau est disposé selon une grille rectangulaire, chaque emplacement de grille comprenant une électrode de pixel transparente et son commutateur semiconducteur associé qui fonctionne pour appliquer une tension à son électrode de pixel associée. Typiquement, il y a autant de commutateurs semiconducteurs que d'électrodes de pixel. Cependant, on remarquera que cela n'est pas nécessaire pour le fonctionnement de la présente invention. Ainsi, alors qu'on remarque que le réseau de pixels est généralement réalisé selon une grille rectangulaire, la présente invention ne se limite pas non plus à l'utilisation de structures à grilles rectangulaires. Pour simplifier la présentation et faciliter la compréhension, le

réseau de pixels 20 peut être considéré comme étant une matrice rectangulaire de pixels disposée en M colonnes et N rangées. Des contrôleurs de données 30 sont approvisionnés par des données en série qui représentent de l'information vidéo aussi bien sous forme analogique que numérique. Une horloge de pixel qui fonctionne typiquement à M fois la fréquence de l'HORLOGE LIGNE indiquée est utilisée pour effectuer une temporisation convenable du contrôleur de données 30. Le contrôleur de données 30 possède donc typiquement M lignes de sortie. Ces lignes de sortie sont typiquement toutes valides à un instant particulier auquel un contrôleur de balayage 40 sous la commande du signal d'HORLOGE LIGNE permet aux données provenant des M lignes de sortie du contrôleur de données d'être appliquées à une rangée d'électrodes de pixel par l'intermédiaire du fonctionnement d'un commutateur semiconducteur placé par exemple à l'intersection de la mième ligne de contrôle de données et de la nième ligne de contrôle de balayage. En conséquence, on observe qu'il y a une ligne de contrôle de balayage pour chaque rangée du réseau de pixels 20. Donc, il y a, en général, N lignes de sortie provenant du contrôleur de balayage.40.

Le problème particulier posé par la disposition des électrodes de pixel et des électrodes de données est plus particulièrement représenté à la figure 2. L'électrode de pixel associée à la mième ligne de données et à la nième ligne de balayage y est particulièrement représentée et décrite. On remarque ici qu'un élément de circuit capacitif C_{LC} apparaît comme résultante de la présence de l'électrode de pixel 21 conjointement avec sa portion opposée d'électrode de plan de masse (non représentée) et avec le matériau de cristaux liquides associé (également non représenté). La capacité drain/source C_{SD} associée à l'élément de commutation 25 est également représentée à la figure 2. Cette capacité est appelée symboliquement C_{SD}. La capacité parasite C_D qui existe entre la mième ligne de données et l'électrode de pixel indiquée 21 est également représentée à la figure 2. (D'autres électrodes de pixel sont représentées, mais ne sont pas pourvus de numéro de référence). On notera de plus qu'il existe

une capacité parasite entre l'électrode de pixel 21 et la ligne de données (m + 1) située à sa droite sur la figure 2. Cependant, on supposera ici que cette capacité est prise en compte dans la détermination de la valeur de C_D à laquelle elle est associée. On notera également que la capacité C_D et la capacité C_{SD} sont effectivement en parallèle et que donc leurs effets s'ajoutent. On voit de plus que les lignes de données se rapportent au numéro de référence 24 ; de même les lignes de balayage se rapportent au numéro de référence 22.

Le problème résolu par la présente invention est maintenant considéré par une analyse plus minutieuse de la figure 2. En particulier, on observe que, par rapport à l'électrode de pixel 21, des signaux de tension apparaissant sur la ligne de données (m + 1) peuvent être appliqués à l'électrode de pixel 21 par l'intermédiaire de son couplage capacitif (non représenté, voir ci-dessus) avec cette ligne de données qui apparaît comme résultant de la distance nécessairement très faible entre l'électrode de pixel 21 et la ligne de données (m + 1). De façon similaire, des signaux appliqués à la ligne de données m peuvent également apparaître sur l'électrode de pixel 21 même si le commutateur semiconducteur 25 est non passant, par suite des tensions appliquées à la ligne de données m car la capacité parasite C_{SD} peut agir pour coupler la ligne de données m à l'électrode de pixel 21. De même, l'électrode de pixel 21 est aussi couplée capacitivement par l'intermédiaire de C_D à la ligne de données m pour la même raison qu'elle est couplée à la ligne de données (m + 1). Donc, pendant les intervalles de temps durant lesquels de l'information est fournie aux autres rangées (par exemple la ligne de balayage (n + 1) ou (n + 2) est active), des signaux parasites peuvent également être appliqués à la rangée n. C'est cet inconvénient que la présente invention cherche à réduire. Dans un but d'illustration, les capacités parasites sont représentées seulement pour la cellule de la rangée n et de la colonne m ; bien que ces effets existent pour toutes les cellules de pixel, ils sont considérés seulement pour la cellule susmentionnée dans un but d'illustration.

Le procédé pour résoudre les problèmes de couplage parasite susmentionnés est représenté à la figure 3. En particulier, la première forme d'onde représentée ici représente deux procédés pour résoudre le problème. Des périodes T_1 et T_2 correspondent à l'un de ces procédés. La période T_3 correspond à un autre de ces procédés. Elles sont représentées sur la même échelle temporelle seulement pour simplifier la présentation.

On considère d'abord le fonctionnement de la présente invention pendant les périodes T_1 et T_2. Le procédé de correction de couplage parasite représenté pour la période $T_1 + T_2$ peut être appliqué aux écrans binaires (c'est-à-dire en tout-ou-rien). En particulier, les formes d'onde représentées sur les deux premiers tracés de la figure 3 représentent les signaux qui sont délibérément appliqués à l'électrode de pixel de la nième rangée et la mième colonne. Lorsque la ligne de balayage n est active (comme durant la première moitié de la période T_1), un "1" est écrit sur l'électrode de pixel. Pendant la seconde moitié de la période T_1, un "0" est appliqué à la ligne de données, bien qu'il ne soit pas écrit sur l'électrode de pixel puisque l'impulsion de balayage n'est pas active pendant la deuxième moitié de T_1. La situation contraire est vraie si on veut écrire un "0" binaire dans la même cellule de pixel pendant la période T_1. Donc, pendant la période T_1, une tension RMS constante est appliquée à la ligne de données m. Une tension de compensation peut être appliquée pour contrecarrer cette tension RMS constante de façon à fournir une meilleure image à l'écran.

On considère maintenant le procédé d'élimination de couplage parasite représenté pendant la période T_3. On notera à nouveau que ces deux procédés distincts sont représentés sur la même figure uniquement par souci de simplificité et dans un but de comparaison. En général, les formes d'onde de tension représentées pour la ligne de données m pendant la période T_3 ont un aspect différent de celui de simples compléments binaires représentés pour celles appliquées pendant la période $T_1 + T_2$. En particulier, le procédé représenté par la forme d'onde sur la ligne de données m pendant la période T_3 peut être appliqué à la

situation dans laquelle des affichages avec une échelle de gris sont utilisés. Pour des affichages à échelle de gris, une tension V_1 telle que $0 \leq V_1 \leq V_{max}$ est appliquée pendant une première moitié de la durée d'adressage de ligne et son complément RMS est appliqué pendant la seconde moitié. En particulier, son complément RMS est calculé par :

$$V_2 = (V_{max}^2 - V_1^2)^{1/2}.$$

Donc, pendant la période T_3, deux tensions distinctes sont appliquées à la ligne de données m. Pendant la première moitié de la période, la tension appliquée est V_1. Pendant la seconde moitié de la période T_3, la tension appliquée à la ligne de données m est V_2, son complément RMS. Ceci assure à nouveau une tension RMS constante sur la ligne de données m. On notera de plus que si des tensions plus élevées que $V_0 = V_{max}$ sont disponibles, alors la correction peut être appliquée pendant une durée plus courte pour aboutir aux mêmes niveaux de tension RMS constants. Il n'est pas nécessaire que la période T_3 soit séparée en deux parties égales.

Un autre mode de réalisation de la présente invention est représenté à la figure 4. Les principes qui y interviennent n'en sont pourtant pas moins les mêmes. En particulier, après un certain nombre de durées d'adressage de rangée, N_{max}, une tension de correction est appliquée à la ligne de données m de façon que, pendant une période prolongée, la tension RMS ait une valeur constante. Comme cela est représenté à la figure 4, la tension appliquée pendant l'intervalle de correction est choisie comme étant le complément RMS de la tension moyenne appliquée pendant N_{max} durées d'adressage de rangées. On notera que la figure 4 représente des durées et des valeurs relatives et qu'en particulier pendant les durées d'adressage de rangées représentées, il n'est pas nécessairement vrai que des valeurs de données soient toutes des uns binaires. Dans le fonctionnement représenté à la figure 4, toutes les lignes de données sont adressées de façon normale et une forme d'onde RMS de correction est alors appliquée pour obtenir une tension RMS constante sur la ligne de données

pour l'intervalle (durées d'adressage de rangée + intervalle de correction). Si la même amplitude est appliquée pendant la correction, l'intervalle de temps de correction est égale à N_{max} durées d'adressage de rangée. Si deux fois la tension de données maximale est disponible, seulement un quart de la durée d'adressage de rangée est nécessaire.

Une illustration de moyens numériques pour réaliser le procédé représenté pendant les périodes T_1 et T_2 de la figure 3 est représenté aux figures 5 et 6. En particulier, on notera que des circuits OU Exclusif 31 peuvent être utilisés pour réaliser les opérations de compléments binaires voulues indiquées ci-dessus. Pour un affichage à deux niveaux, ce circuit fournit une forme d'onde RMS constante qui est générée en inversant les données pendant la moitié de la durée d'adressage de ligne, validant la sortie du balayage pendant la moitié non-inversée du temps d'adressage de ligne. Cela est réalisé par une porte OU Exclusif sur chaque sortie du contrôleur de données comme cela est représenté à la figure 5 ou par l'utilisation d'une porte OU Exclusif sur la ligne d'entrée de données en série d'un registre à décalage dans le contrôleur de données 30. Pour cette dernière réalisation, des données sont fournies aux contrôleurs de données deux fois pendant chaque durée d'adressage de ligne. On notera également que pour ce dernier mode de réalisation, un seul circuit OU Exclusif 32 est nécessaire (voir figure 6).

Pour un affichage à plusieurs niveaux ou à échelle de gris, des mises en oeuvre du procédé de correction décrit ci-dessus sont représentées aux figures 7 et 8. En particulier, dans le circuit représenté à la figure 7, des contrôleurs analogiques d'échantillonnage/blocage 55 et 56 sont utilisés. Le complément RMS est généré en utilisant des circuits analogiques tels qu'un circuit d'élévation au carré 51, un additionneur/soustracteur 52, un calculateur de racine carré 53, et un commutateur 54 qui est commandé par le signal de validation de balayage pour sélectionner des données vidéo brutes de lignes d'entrée ou des données vidéo analogiques qui ont été traitées pour donner des valeurs de complément RMS. Des signaux temporels appliqués aux

circuits d'échantillonnage/blocage 55 et 56 assurent que des données valides soient simultanément disponibles pour une rangée sélectionnée unique de l'écran comme cela est déterminé par ses données d'affichage vidéo associées.

Une seconde mise en oeuvre de moyens de génération de complément RMS est représentée à la figure 8. Cette réalisation utilise des données numériques et une table de consultation (LUT) pour déterminer le complément RMS. Les convertisseurs numériques/analogiques 66 sont employés comme contrôleurs de ligne de données. En particulier, la figure 8 représente la situation dans laquelle des données vidéo sont injectées sous forme numérique, 8 bits étant affectés pour déterminer l'un de 256 niveaux de l'échelle de gris applicables aux électrodes de pixel. En particulier, des données sont fournies par la table de consultation (LUT) 60 qui représente (par exemple) une mémoire morte à 256 x 256 éléments qui est utilisée pour déterminer des compléments RMS pour l'une quelconque des 256 combinaisons d'entrées de données possibles. Le signal de validation de balayage fonctionne pour commander le commutateur 64 qui sélectionne aussi bien les données numériques de rangée que les données numériques qui ont été traitées pour déterminer leur complément RMS. On se reportera par exemple à la forme d'onde représentée pendant la seconde moitié de la période T_3 dans le premier tracé représenté à la figure 3 ci-dessus. Ces données binaires à 8 bits sont fournies au bus de données et aux bascules de données 65. Chacune de ces bascules contrôle un convertisseur numérique/analogique 66 qui est utilisé pour contrôler les lignes de données diverses de la matrice de pixel. De cette façon, la forme d'onde de tension RMS voulue est appliquée aux lignes de données pour obtenir la tension RMS constante voulue.

En conséquence, on observe que le procédé et l'appareil de la présente invention conviennent pour éliminer le couplage parasite d'écrans à cristaux liquides adressés matriciellement. Plus particulièrement, on voit que le procédé et l'appareil de la présente invention fournissent un moyen de compenser des signaux supplémentaires qui peuvent s'appliquer de

façon indésirable à différents pixels. On voit que ce procédé est particulièrement important dans le cas d'affichages à hauté résolution à cause des effets parasites très importants dus aux structures très serrées. Ainsi, l'incertitude dans la tension sur un élément provoquée par la capacité parasite entre les lignes de données et les électrodes de pixel est supprimée. On notera que le procédé de la présente invention est facile à mettre en oeuvre et résout un problème important dans la fabrication de dispositifs d'affichage à cristaux liquides à haute résolution.

Bien que l'invention ait été décrite en détail ici en relation avec certains modes de réalisation particuliers, de nombreux changements et modifications pourront y être apportés par l'homme de l'art.

REVENDICATIONS

1. Dispositif d'affichage comprenant :

une pluralité d'électrodes de pixel (21) disposées selon un motif de grille sur un premier substrat isolant ;

une pluralité de dispositifs de commutation semiconducteurs (25) associés aux électrodes de pixel (21) correspondantes ;

un second substrat sur lequel est placée au moins une électrode de plan de masse, ce second substrat étant placé de façon adjacente au premier substrat à une distance prédéterminée de celui-ci ;

un matériau de cristaux liquides placé entre lesdits substrats de façon que les électrodes de pixel, ladite au moins une électrode de plan de masse et le matériau de cristaux liquides forment des dispositifs électriques ayant des caractéristiques capacitives ;

une pluralité de lignes de balayage (22) conductrices électriquement, chacune desdites lignes étant reliée à une pluralité desdits dispositifs de commutation semiconducteurs (25) associés à une rangée de ladite grille d'électrodes de pixel ;

une pluralité de lignes de données (24) conductrices électriquement, chacune desdites lignes de données étant reliée à une pluralité desdits dispositifs de commutation semiconducteurs (25) associés à une colonne de ladite grille d'électrodes de pixel ;

des moyens (40) pour appliquer de façon séquentielle un signal de validation auxdites lignes de balayage ; et

des moyens (30) pour appliquer une pluralité de signaux de données auxdites lignes de données, caractérisé en ce que :

lesdits signaux de données agissent pendant une durée située entre des signaux de validation de ligne de balayage successivement activés, de façon que, pendant une première partie de ladite période, des niveaux de tension voulus soient appliqués auxdites lignes de données et que, pendant une seconde partie de

ladite période, des niveaux de tension de correction soient appliqués auxdites lignes de données de façon que pendant ladite période, une tension RMS approximativement constante soit appliquée à au moins quelques unes desdites lignes de données.

2. Dispositif selon la revendication 1, caractérisé en ce que lesdits niveaux de tension de correction sont les compléments binaires desdits niveaux de tension désirés.

3. Dispositif selon la revendication 1, caractérisé en ce que lesdits niveaux de tension de correction représentent le complément RMS desdits niveaux de tension désirés.

4. Dispositif selon la revendication 1, caractérisé en ce que ladite première partie de ladite période et ladite seconde partie de ladite période ont la même durée.

5. Procédé pour contrôler les ligne de balayage et les lignes de données dans un écran à cristaux liquides adressé matriciellement, caractérisé en ce qu'il comprend les étapes suivantes :

appliquer séquentiellement un signal de validation aux lignes de balayage (22) ; et

appliquer une pluralité de signaux de données aux lignes de données (24), lesdits signaux de données étant opérationnels, pendant une période située entre des signaux de validation de ligne de balayage successivement activés, de façon que, pendant une première partie de ladite période, des niveaux de tension voulus soient appliqués auxdites lignes de données et que, pendant une seconde partie de ladite période, des niveaux de tension de correction soient appliqués auxdites lignes de données de façon que, pendant ladite période, une tension RMS approximativement constante soit appliquée à au moins quelques unes des lignes de données.

6. Dispositif selon la revendication 5, caractérisé en ce que lesdits niveaux de tension de correction sont les compléments binaires desdits niveaux de tension désirés.

7. Dispositif selon la revendication 5, caractérisé en ce que lesdits niveaux de tension de correction représentent le complément RMS desdits niveaux de tension désirés.

8. Dispositif selon la revendication 5, caractérisé en ce que ladite première partie de ladite période et ladite seconde partie de ladite période ont la même durée.

9. Dispositif d'affichage comprenant :

une pluralité d'électrodes de pixel (21) disposées selon un motif de grille sur un premier substrat isolant ;

une pluralité de dispositifs de commutation semiconducteurs (25) associés aux électrodes de pixel (21) correspondantes ;

un second substrat sur lequel est placée au moins une électrode de plan de masse, ce second substrat étant placé de façon adjacente au premier substrat à une distance prédéterminée de celui-ci ;

un matériau de cristaux liquides placé entre lesdits substrats de façon que les électrodes de pixel, ladite au moins une électrode de plan de masse et le matériau de cristaux liquides forment des dispositifs électriques ayant des caractéristiques capacitives ;

une pluralité de lignes de balayage (22) conductrices électriquement, chacune desdites lignes étant reliée à une pluralité desdits dispositifs de commutation semiconducteurs (25) associés à une rangée de ladite grille d'électrodes de pixel ;

une pluralité de lignes de données (24) conductrices électriquement, chacune desdites lignes de données étant reliée à une pluralité desdits dispositifs de commutation semiconducteurs (25) associés à une colonne de ladite grille d'électrodes de pixel ;

des moyens (40) pour appliquer de façon séquentielle un signal de validation auxdites lignes de balayage ; et

des moyens (30) pour appliquer une pluralité de signaux de données auxdites lignes de données, caractérisé en ce que :

lesdits moyens sont opérationnels pendant une période égale à un multiple de la période entre les applications successives des signaux de lignes de balayage, de façon que pendant ladite période allongée, divers niveaux de tension désirés soient appliqués aux lignes de données et que pendant une période

suivant cette période allongée, un niveau de tension de correction soit appliqué auxdites lignes de données de façon que pendant ladite période allongée et pendant ladite période suivante, une tension RMS approximativement constante soit appliquée à au moins quelques unes desdites lignes de données.

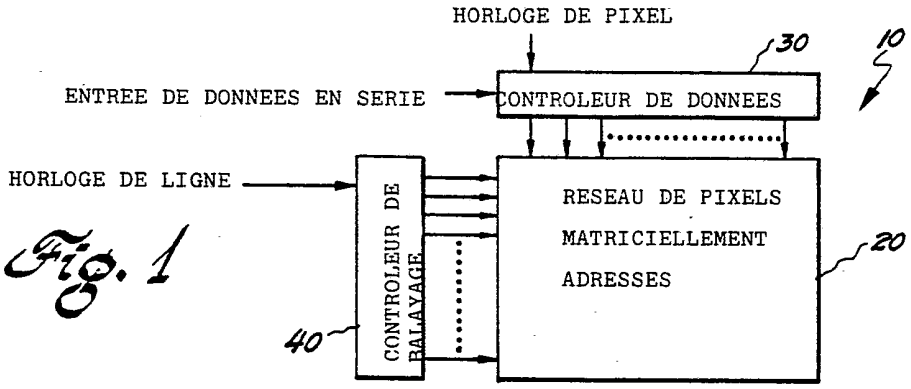

HORLOGE DE PIXEL
30
10
ENTREE DE DONNEES EN SERIE
CONTROLEUR DE DONNEES
HORLOGE DE LIGNE
CONTROLEUR DE BALAYAGE
RESEAU DE PIXELS MATRICIELLEMENT ADRESSES
20
40

Fig. 1

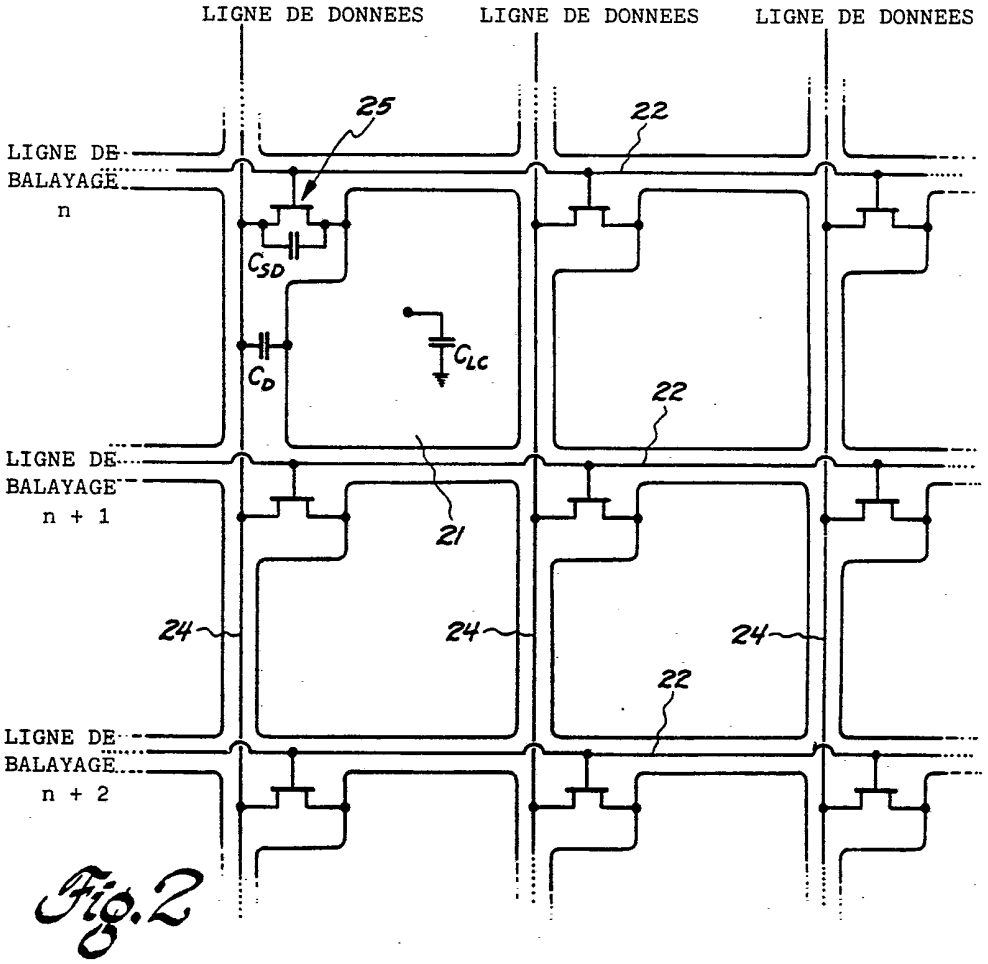

LIGNE DE DONNEES
LIGNE DE DONNEES
LIGNE DE DONNEES
25
22
LIGNE DE BALAYAGE n
C_{SD}
C_D
C_{LC}
22
LIGNE DE BALAYAGE n + 1
21
24
24
24
22
LIGNE DE BALAYAGE n + 2

Fig. 2

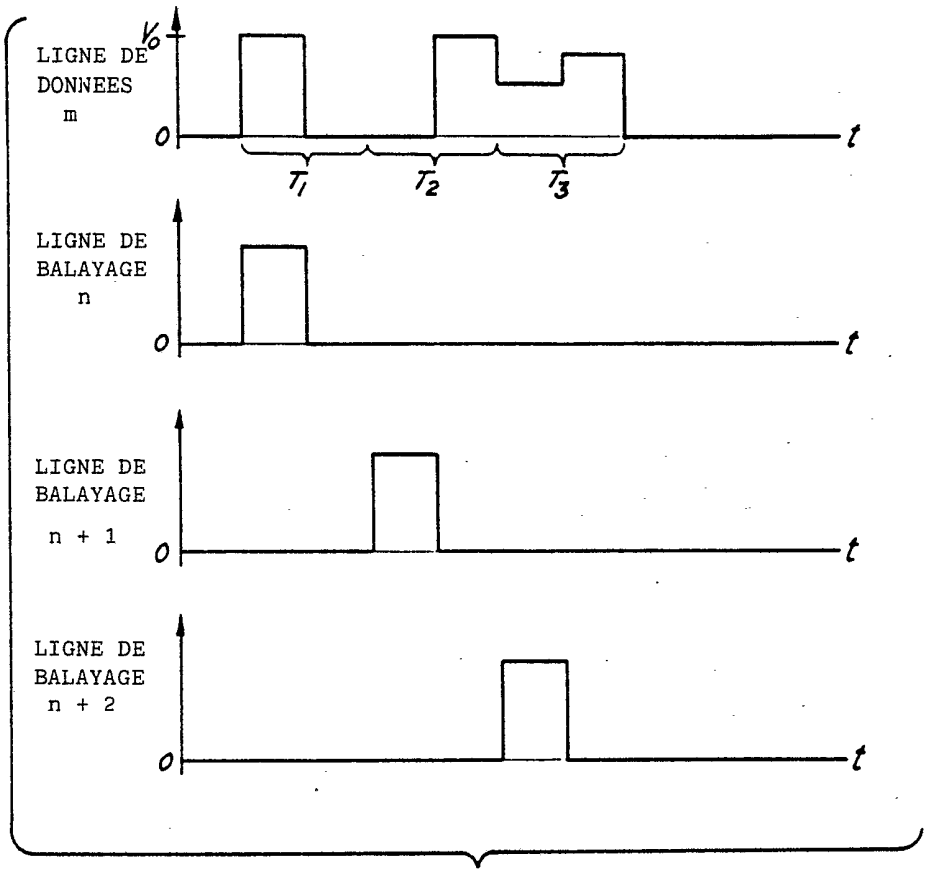

LIGNE DE DONNEES m
V_0
0
t
T_1
T_2
T_3
LIGNE DE BALAYAGE n
LIGNE DE BALAYAGE n + 1
LIGNE DE BALAYAGE n + 2

Fig.3

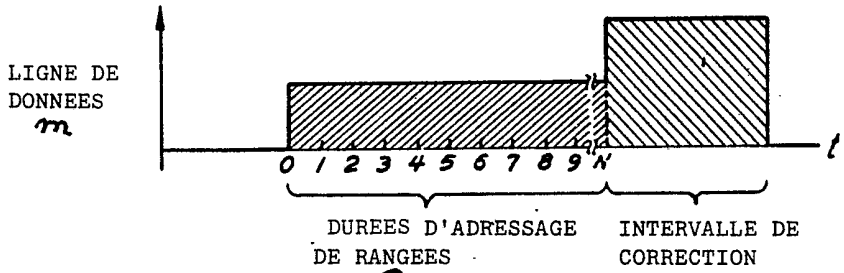

LIGNE DE DONNEES m
0 1 2 3 4 5 6 7 8 9 N
t
DUREES D'ADRESSAGE DE RANGEES
INTERVALLE DE CORRECTION

Fig.4

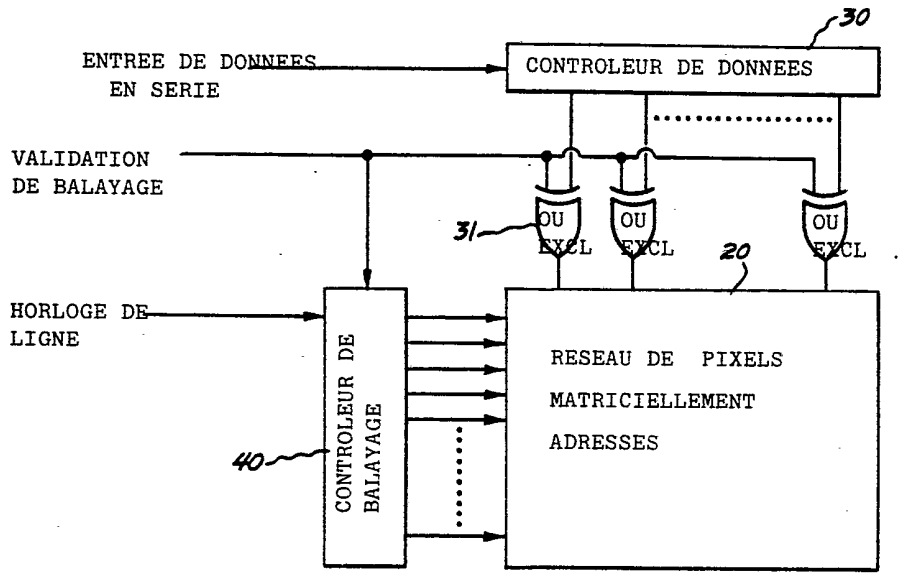

30
ENTREE DE DONNEES EN SERIE
CONTROLEUR DE DONNEES
VALIDATION DE BALAYAGE
31
OU EXCL
OU EXCL
OU EXCL
20
HORLOGE DE LIGNE
CONTROLEUR DE BALAYAGE
40
RESEAU DE PIXELS MATRICIELLEMENT ADRESSES

Fig. 5

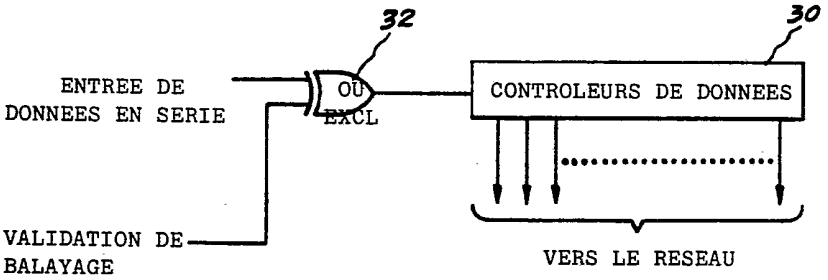

32
30
ENTREE DE DONNEES EN SERIE
OU EXCL
CONTROLEURS DE DONNEES
VALIDATION DE BALAYAGE
VERS LE RESEAU

Fig. 6

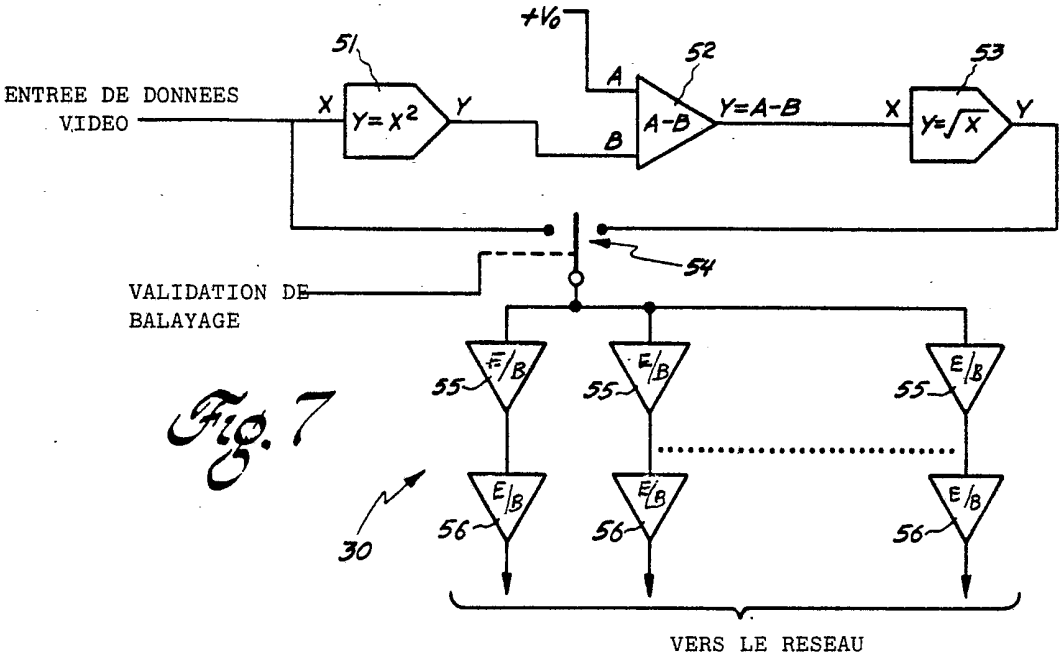

+V0
51
52
53
ENTREE DE DONNEES VIDEO
X
Y=X²
Y
A
B
A-B
Y=A-B
X
Y=√X
Y
54
VALIDATION DE BALAYAGE
55
E/B
56
30
VERS LE RESEAU

Fig. 7

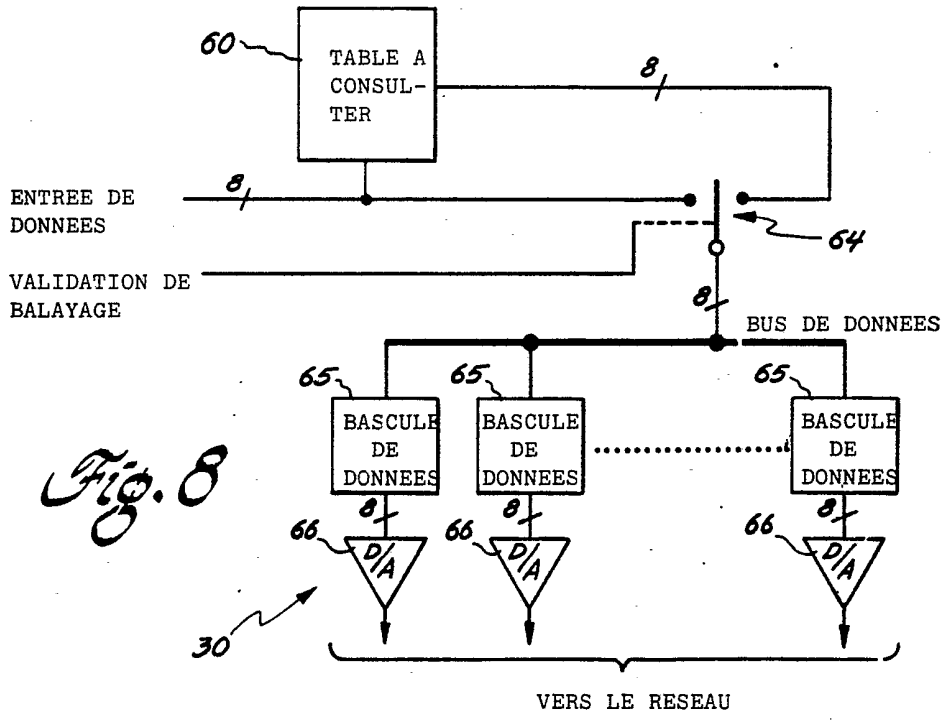

60
TABLE A CONSUL-TER
8
ENTREE DE DONNEES
VALIDATION DE BALAYAGE
64
BUS DE DONNEES
65
BASCULE DE DONNEES
66
D/A
30
VERS LE RESEAU

Fig. 8